
RL78/G13

DMA コントローラ (UART 連続受信) CC-RL

R01AN2835JJ0100

Rev. 1.00

2015.05.28

要旨

本アプリケーションノートでは、DMA コントローラによる UART の連続受信の使用方法を説明します。UART 通信を利用して受信したデータを、DMA コントローラによって順次内蔵 RAM へ格納していきます。

対象デバイス

RL78/G13

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

| | |
|------------------------------|----|
| 1. 仕様 | 3 |
| 2. 動作確認条件 | 5 |
| 3. 関連アプリケーションノート | 5 |
| 4. ハードウェア説明 | 6 |
| 4.1 ハードウェア構成例 | 6 |
| 4.2 使用端子一覧 | 7 |
| 5. ソフトウェア説明 | 8 |
| 5.1 動作概要 | 8 |
| 5.2 オプション・バイトの設定一覧 | 9 |
| 5.3 定数一覧 | 9 |
| 5.4 変数一覧 | 10 |
| 5.5 関数一覧 | 10 |
| 5.6 関数仕様 | 10 |
| 5.7 フローチャート | 12 |
| 5.7.1 初期設定関数 | 13 |
| 5.7.2 システム初期化関数 | 14 |
| 5.7.3 入出力ポートの設定 | 15 |
| 5.7.4 CPU クロックの設定 | 17 |
| 5.7.5 SAU0 の設定 | 18 |
| 5.7.6 UART0 初期設定 | 19 |
| 5.7.7 DMA コントローラの初期設定 | 20 |
| 5.7.8 メイン処理 | 26 |
| 5.7.9 UART0 通信開始処理 | 27 |
| 5.7.10 DMA 転送許可処理 | 30 |
| 5.7.11 DMA0 転送完了割り込み処理 | 33 |
| 5.7.12 UART0 受信エラー割り込み処理 | 34 |
| 5.7.13 DMA0 ソフトウェア・トリガ転送開始処理 | 35 |
| 6. サンプルコード | 36 |
| 7. 参考ドキュメント | 36 |

1. 仕様

本アプリケーションノートでは、DMA コントローラによる UART 通信の連続受信の使用方法を説明します。対向機器から送られてくる ASCII 数字データ（1 バイト×5 回）をシリアル・アレイ・ユニット(SAU) を利用した UART 通信で受信します。DMA コントローラは、SFR から内蔵 RAM への転送に使用します。UART 受信完了割り込みをトリガとして、受信データを内蔵 RAM へ格納します。設定した転送回数（5 回）に達したら、受信データを「5 桁の 10 進数を表す ASCII コード」とみなして数値に変換します。この受信データの累積値が閾値（100,000）を超えたら、LED を点灯します。

表 1.1 に使用する周辺機能と用途を、図 1.1 に動作概要を示します。図 1.2 に DMA コントローラのタイミング・チャートを示します。

表 1.1 使用する周辺機能と用途

| 周辺機能 | 用途 |
|---------------|-------------------------|
| DMA コントローラ | UART 受信データを内蔵 RAM に転送する |
| シリアル・アレイ・ユニット | UART 受信として使用 |

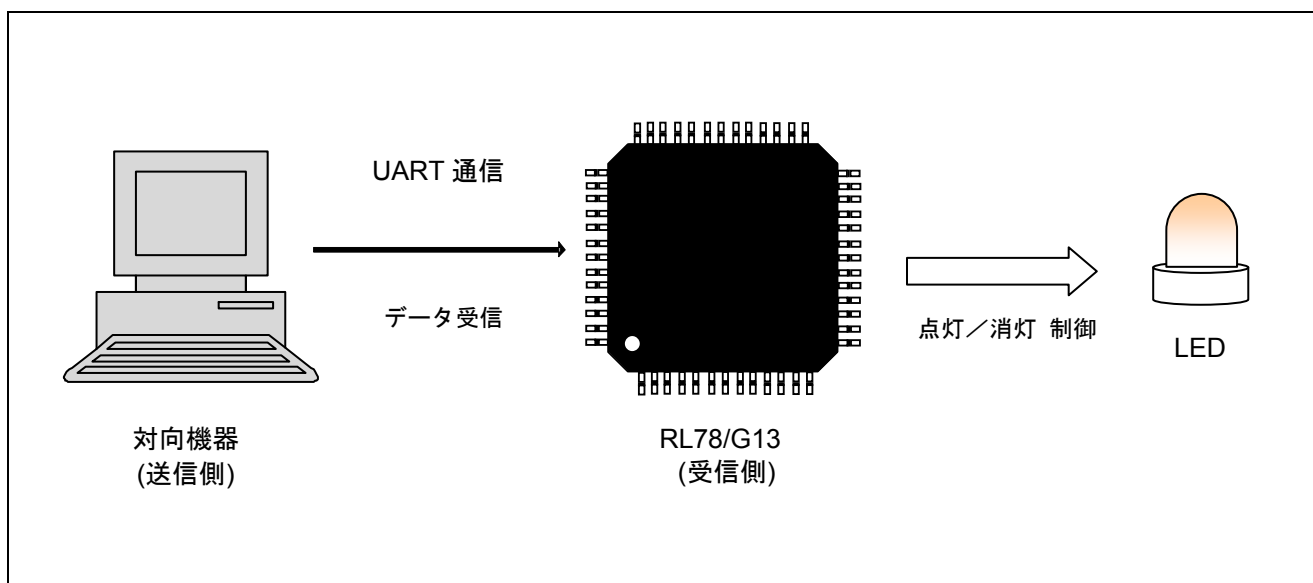


図 1.1 動作概要

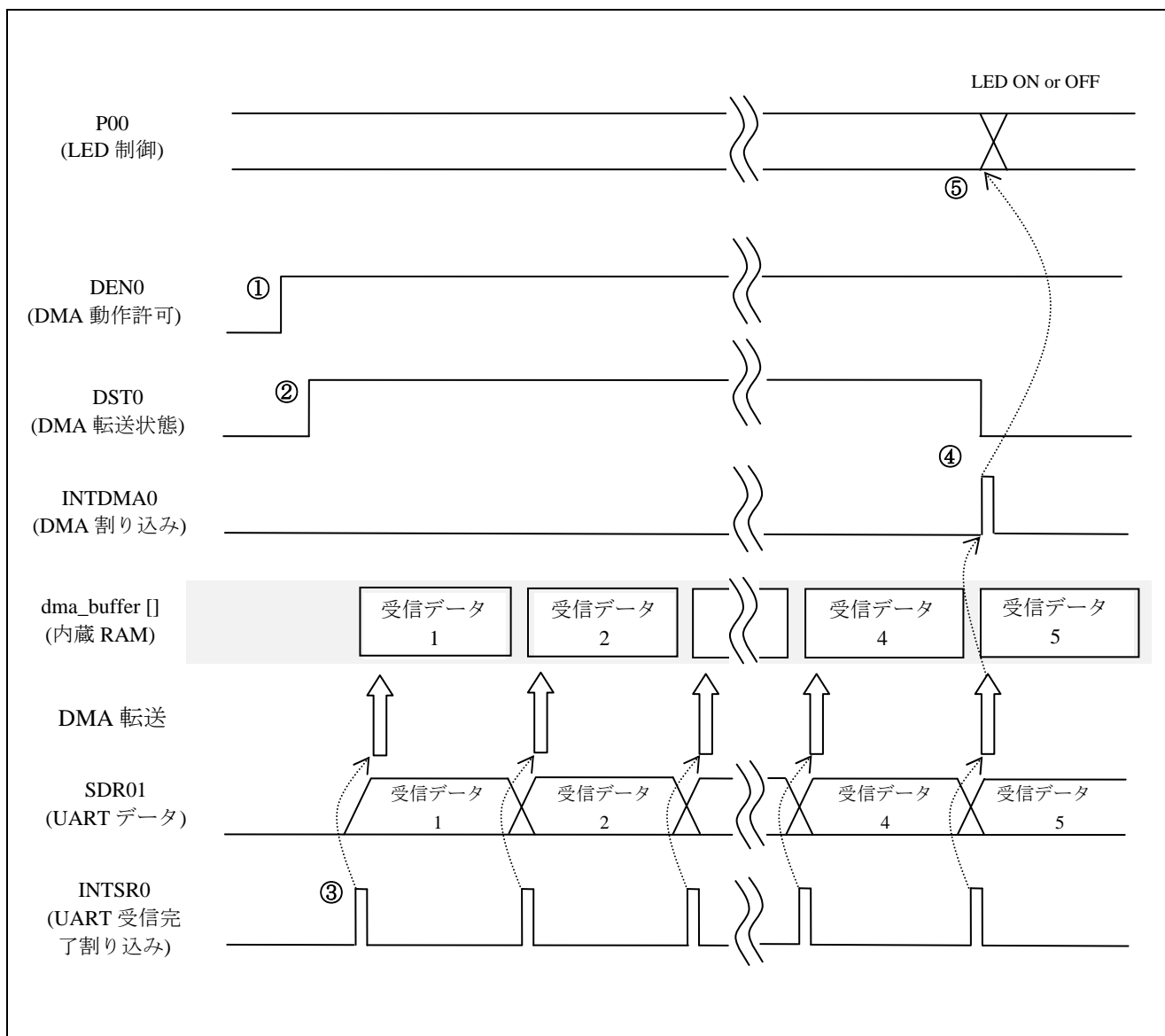


図 1.2 DMA コントローラタイミング・チャート

- ① DEN0=1 により、DMA を動作許可状態にする。
- ② DMA コントローラの各種設定を行った後、DST0=1 により、DMA トリガ待ち状態にする。
- ③ UART 受信の転送完了割り込み (INTSR0) を DMA トリガとして、シリアル・データ・レジスタ 01 (SDR01) の値を dma_buffer (内蔵 RAM) に転送する。
- ④ DMA 転送回数が規定数 (5 回) に達したら、DMA トリガ待ち状態が解除され (DST0=0)、DMA 割り込み (INTDMA0) が発生する。
- ⑤ DMA 割り込み (INTDMA0) 発生後、dma_buffer に格納した受信データを数値に変換する。その累積値に応じて P00 の出力を制御し、LED の点灯/消灯を行う。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

| 項目 | 内容 |
|---------------------------------|---|
| 使用マイコン | RL78/G13 (R5F100LEA) |
| 動作周波数 | <ul style="list-style-type: none">● 高速オンチップオシレータ・クロック : 32MHz● CPU/周辺ハードウェア・クロック : 32MHz |
| 動作電圧 | 5.0V (2.9V~5.5V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード 2.81V (2.76V~2.87V) |
| 統合開発環境 (CS+) | ルネサス エレクトロニクス製 CS+ V3.01.00 |
| C コンパイラ (CS+) | ルネサス エレクトロニクス製 CC-RL V1.01.00 |
| 統合開発環境 (e ² studio) | ルネサス エレクトロニクス製 e ² studio V4.0.0.26 |
| C コンパイラ (e ² studio) | ルネサス エレクトロニクス製 CC-RL V1.01.00 |

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G13 初期設定 (R01AN2575J) アプリケーションノート

RL78/G13 シリアル・アレイ・ユニット (UART 通信) (R01AN2517J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

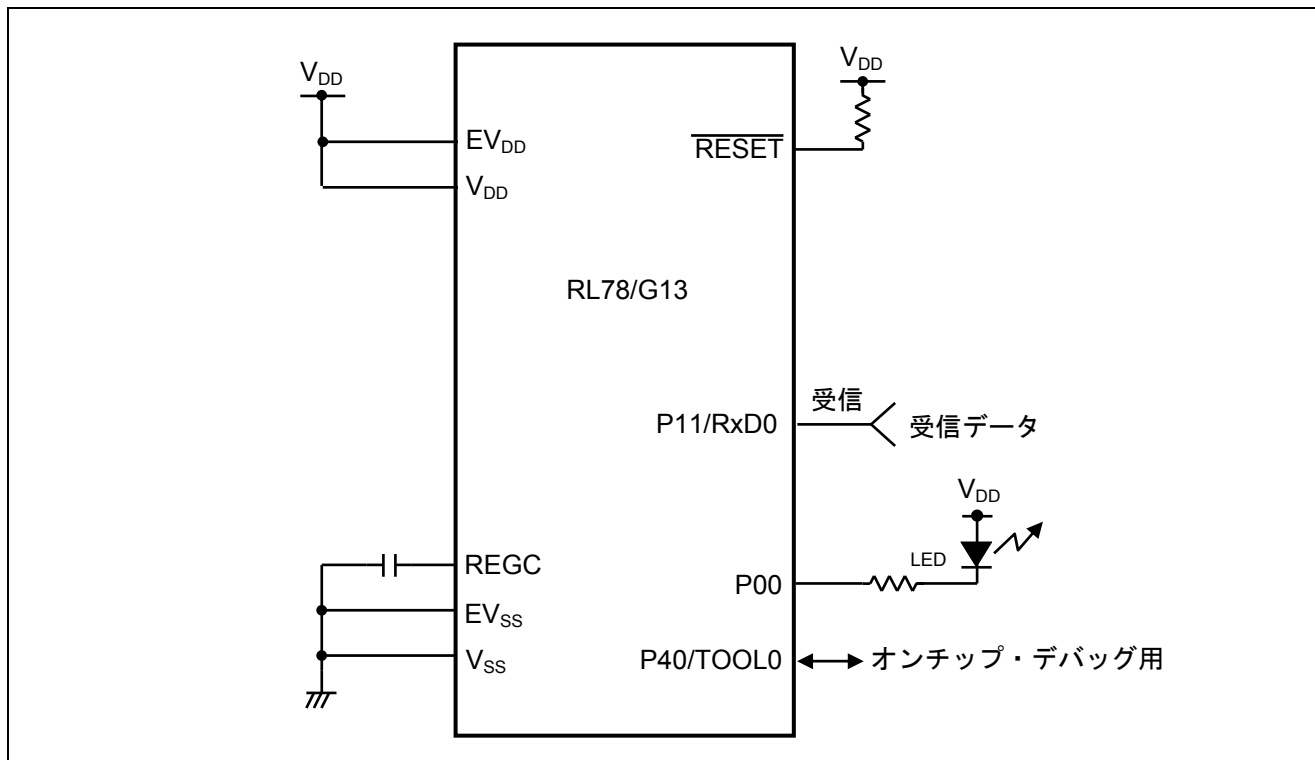


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい）。

- 2 EVSS で始まる名前の端子がある場合には VSS に、EVDD で始まる名前の端子がある場合には VDD にそれぞれ接続してください。
- 3 VDD は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

4.2 使用端子一覧

表 4.1に使用端子と機能を示します。

表 4.1 使用端子と機能

| 端子名 | 入出力 | 内容 |
|----------|-----|---------------|
| P11/RxD0 | 入力 | シリアル・データ受信用端子 |
| P00 | 出力 | LED 点灯制御ポート |

5. ソフトウェア説明

5.1 動作概要

本アプリケーションノートでは、DMA コントローラを使用して、UART で受信したデータを内蔵 RAM に格納します。DMA コントローラは、5 バイトのデータ転送終了後、内蔵 RAM に格納された受信データを 5 桁の数値に変換します。その累計値が 100,000 を超えれば LED を点灯、それ以下であれば消灯します。

(1) DMA コントローラの初期設定を行います。

<設定条件>

- DMA 転送方向は、SFR→内蔵 RAM を使用します。
- DMA 起動要因は、UART 受信の転送完了割り込み要求 (INTSR0) を使用します。
- 転送データ・サイズは 8 ビットを使用します。
- 転送元 SFR アドレスは、SDR01 のアドレス (0x000FFF12) を選択します。
- 転送先 RAM のアドレスは、変数 dma_buffer [] の先頭アドレスに設定します。
- 転送回数は 5 回に設定します。

(2) SAU0 の初期設定を行います。

<設定条件>

- SAU0 を UART モード、受信のみとして使用します。
- パリティ設定は偶数パリティを使用します。
- データ転送順序は LSB ファーストを使用します。
- データ長は 8 ビットを使用します。
- 受信データ・レベル設定は標準を使用します。
- 転送レートは 9600bps を使用します。
- エラー割り込み(INTSRE0)を使用します。
- INTSRE0 の割り込み優先順位は低優先を使用します。
- 割り込み要因は、UART 受信の転送完了割り込み要求 (INTSR0) を使用します。

(3) チャンネル 1 の動作開始トリガ (SS01 ビット) に 1 をセットし、UART を通信待機状態にします。転送完了割り込みをマスク (SRMK0=1) して、INTSR0 割り込み処理を禁止します。ただし、受信エラー発生時のオーバーラン・エラーを防ぐためにエラー割り込み (INTSRE0) のベクタ割り込み処理は許可します。

(4) DMA コントローラをトリガ待ち状態に設定します。

(5) HALT 命令を実行して HALT モードに設定し、DMA 転送完了割り込み (INTDMA0) の発生を待ちます。

(6) 転送完了割り込み要求 (INTSR0) 発生で、DMA コントローラは受信データを更新します。

- (7) エラー割り込み (INTSRE0) が発生した場合は、ベクタ割り込み処理内でエラー・ステータスを格納し、ソフトウェア・トリガにて DMA 転送を行います。
- (8) DMA 転送完了割り込み (INTDMA0) によって HALT モードを解除します (UART 受信エラー発生した場合も、エラー発生時に受信したデータを含め 5 バイト転送完了後に DMA0 転送完了割り込み (INTDMA0) が発生します)。その後、エラー・ステータスを確認します。UART 受信エラーが発生していない場合は、(9) の処理を行います。UART 受信エラーが発生している場合、エラー・ステータスをクリアして(11)の処理を行います。
- (9) 受信データ (5 バイト) を、ASCII コードで表記された 5 桁の 10 進数とみなして数値に変換します。
- (10) (9) の累積値が 100,000 を超えたとき、累積値をクリアし、P00 に接続された LED を点灯します。累積値が 100,000 を超えないときは、累積値を保持し、P00 に接続された LED を消灯します。
- (11) DMA の設定を初期化し、再びトリガ待ち状態にします。
- (12) 再度 HALT モードに設定し、DMA 転送完了割り込み (INTDMA0) を待ちます。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

| アドレス | 設定値 | 内容 |
|---------------|-----------|--------------------------------------|
| 000C0H/010C0H | 11101111B | ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止) |
| 000C1H/010C1H | 01111111B | LVD リセット・モード 2.81V (2.76V~2.87V) |
| 000C2H/010C2H | 11101000B | HS モード, 高速オンチップ・オシレータ : 32MHz |
| 000C3H/010C3H | 10000100B | オンチップ・デバッグ許可 |

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

| 定数名 | 設定値 | 内容 |
|----------------------------|------------|---------------------------------------|
| _0002_SAU_CH1_START_TRG_ON | 0x0002 | シリアル・チャンネル・許可ステータス・レジスタ 0(SE0) 動作許可設定 |
| TOTAL_LIMIT | 100000 | 受信値の合計値上限 |
| _0005_DMA0_BYTE_COUNT | 0x0005 | DMA 転送回数 |
| P_LED | P0_bit.no0 | LED 点灯制御ポート |

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

| Type | Variable Name | Contents | Function Used |
|----------|----------------|--------------|--|
| uint8_t | g_DmaUartError | UART 受信エラー変数 | R_DMACH0_Create_UserInit r_dmac0_interrupt r_uart0_interrupt_error |
| uint8_t | dma_buffer[5] | データ受信バッファ | R_DMACH0_Create_UserInit r_dmac0_interrupt |
| uint32_t | rx_total | 受信値累積バッファ | R_DMACH0_Create_UserInit r_dmac0_interrupt |

5.5 関数一覧

表 5.4 に関数を示します。

表 5.4 関数

| 関数名 | 概要 |
|--------------------------------|-----------------------|
| R_UART0_MaskStart | UART0 通信開始処理（割り込みマスク） |
| R_DMACH0_Start | DMA0 転送許可 |
| r_dmac0_interrupt | DMA0 転送完了割り込み |
| r_uart0_interrupt_error | UART0 受信エラー割り込み |
| R_DMACH0_Set_SoftwareTriggerOn | DMA0 ソフトウェア・トリガ転送開始処理 |

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_UART0_MaskStart

| | |
|-------|--|
| 概要 | UART0 通信開始処理（割り込みマスク） |
| ヘッダ | r_cg_serial.h |
| 宣言 | void R_UART0_MaskStart(void) |
| 説明 | UART0 転送完了割り込み（INTSR0）をマスクした状態で、UART 通信を開始します。 |
| 引数 | なし |
| リターン値 | なし |
| 備考 | 同目的の関数に R_UART0_Start がありますが、割り込みをマスクする必要があるため、こちらの関数を使用します。 |

[関数名] R_DMACH0_Start

| | |
|-------|---|
| 概要 | DMA0 転送許可 |
| ヘッダ | r_cg_dmac.h |
| 宣言 | void R_DMACH0_Start(void) |
| 説明 | DMA 転送制御を開始する関数です。 以下の処理を実行します。 <ul style="list-style-type: none"> ・ DMA 転送完了割り込み要求のクリア ・ DMA 転送完了割り込み許可 ・ DMA 転送許可、DMA 転送トリガ待ち状態への遷移 |
| 引数 | なし |
| リターン値 | なし |
| 備考 | なし |

[関数名] r_dmac0_interrupt

| | |
|-------|---|
| 概要 | DMA0 転送完了割り込み |
| ヘッダ | r_cg_dmac.h |
| 宣言 | static void __near r_dmac0_interrupt(void) |
| 説明 | 指定した DMA 転送の回数が終了した際に実行される割り込み処理です。 受信データを過去の受信値と累積加算し、規定値 100,000 を超えたら、累積値をクリアして、P00 に接続された LED を点灯します。その後、DMA を再び起動します。 |
| 引数 | なし |
| リターン値 | なし |
| 備考 | なし |

[関数名] r_uart0_interrupt_error

| | |
|-------|--|
| 概要 | UART0 受信エラー割り込み |
| ヘッダ | なし |
| 宣言 | static void __near r_uart0_interrupt_error(void) |
| 説明 | エラー・ステータスのクリアと SDR01 レジスタの読み出しを行います。 |
| 引数 | なし |
| リターン値 | なし |
| 備考 | なし |

[関数名] R_DMACH0_Set_SoftwareTriggerOn

| | |
|-------|---|
| 概要 | DMA0 ソフトウェア・トリガ転送開始処理 |
| ヘッダ | なし |
| 宣言 | void R_DMACH0_Set_SoftwareTriggerOn(void) |
| 説明 | DMA0 のソフトウェア・トリガを設定し、DMA 転送 (1 回) を開始します。 |
| 引数 | なし |
| リターン値 | なし |
| 備考 | なし |

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

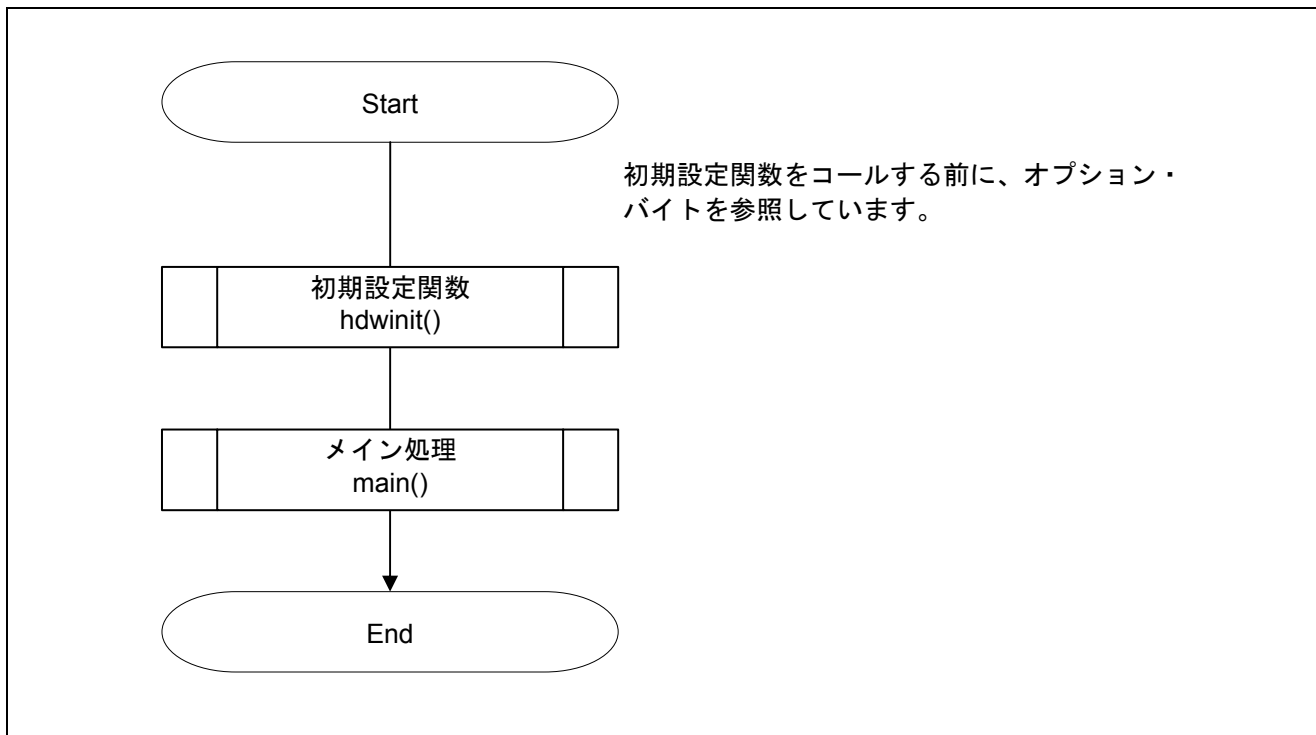


図 5.1 全体フロー

5.7.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

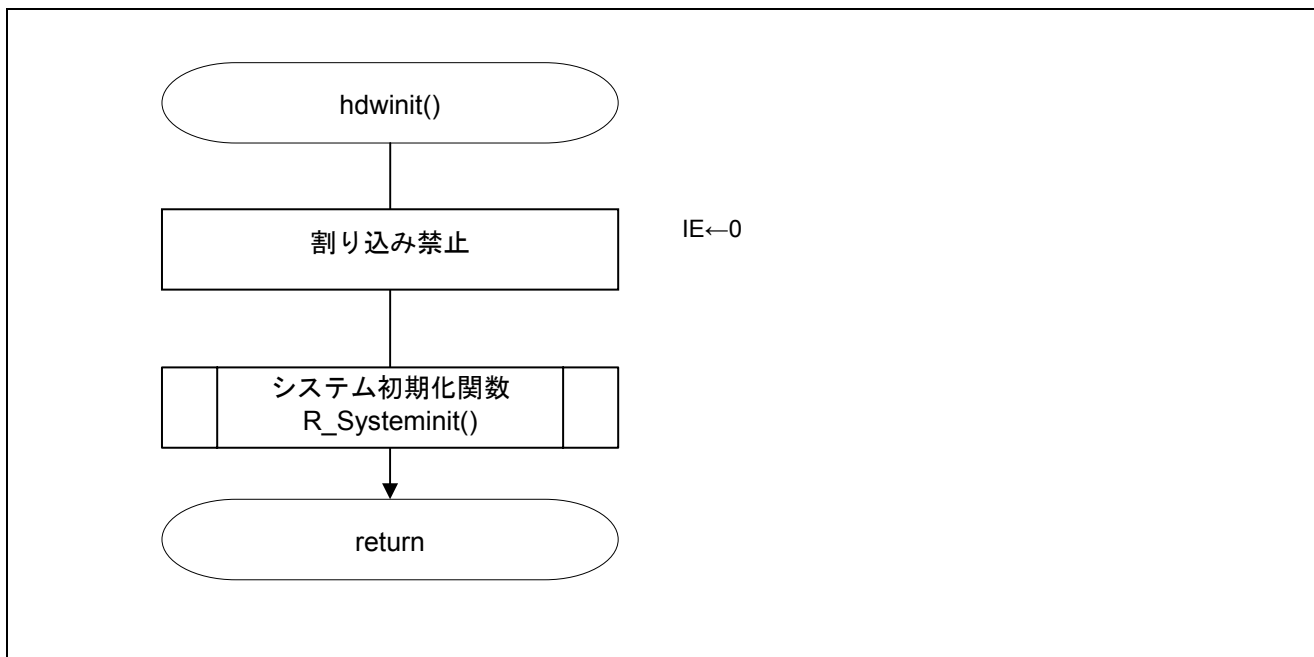


図 5.2 初期設定関数

5.7.2 システム初期化関数

図 5.3 にシステム初期化関数のフローチャートを示します。

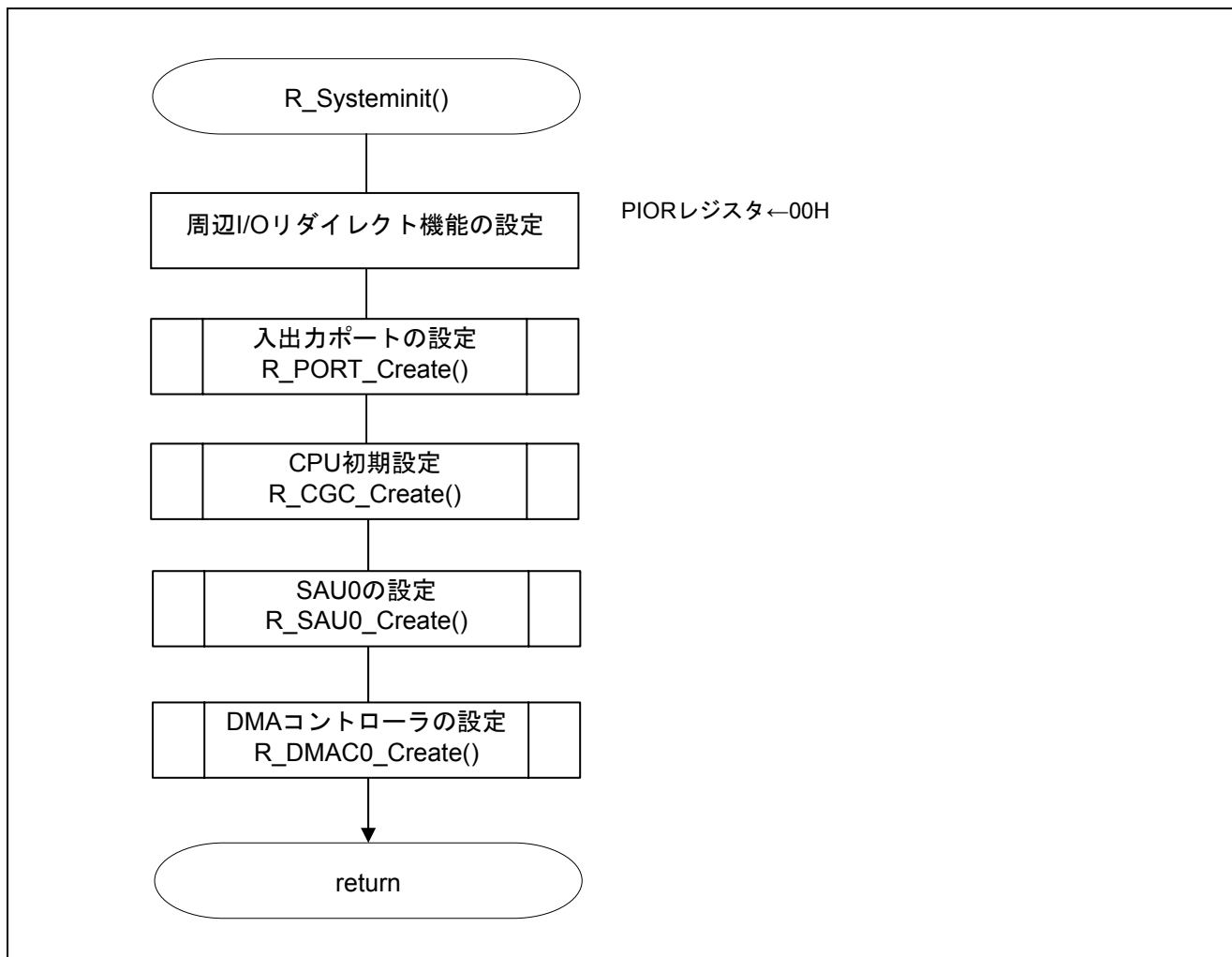


図 5.3 システム初期化関数

5.7.3 入出力ポートの設定

図 5.4 に入出力ポートの設定のフローチャートを示します。

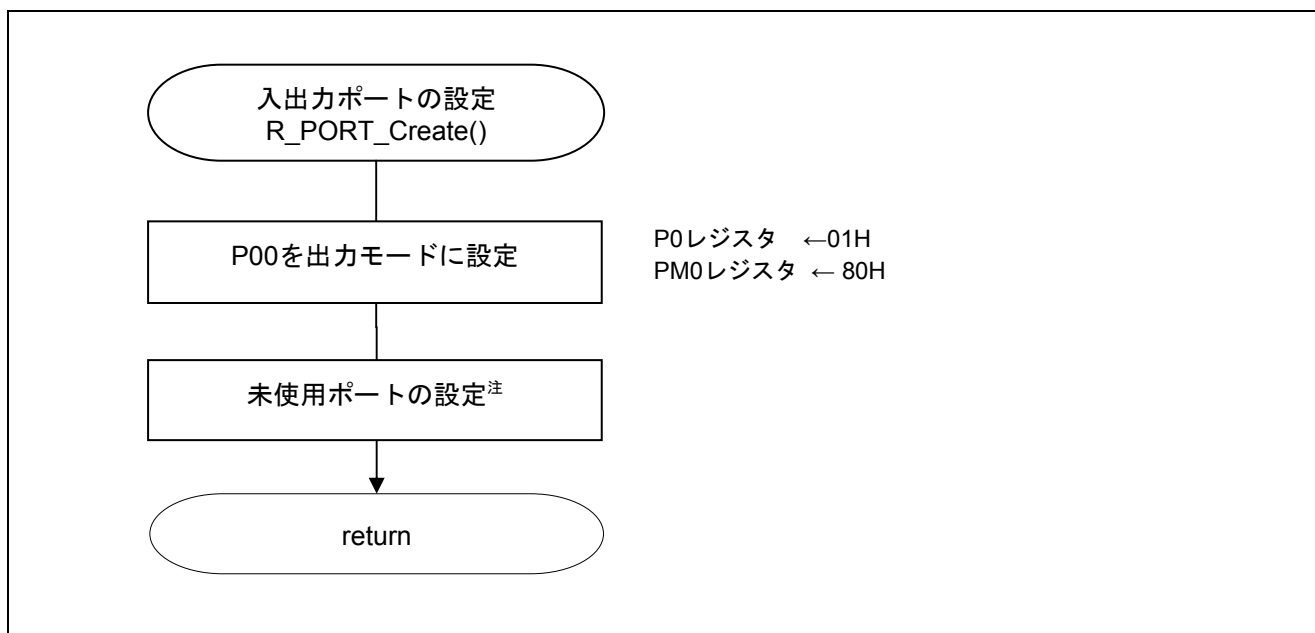


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい。

LED ポートの設定

- ・ ポート・レジスタ 0 (P0)
- ・ ポート・モード・レジスタ 0 (PM0)

略号 : P0

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----|-----|-----|-----|-----|-----|-----|----------|
| P07 | P06 | P05 | P04 | P03 | P02 | P01 | P00 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |

ビット 0

| P00 | P00 端子の出力データの制御 (出力モード時) |
|----------|--------------------------|
| 0 | 0 を出力 |
| 1 | 1 を出力 |

略号 : PM0

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------|------|------|------|------|------|------|----------|
| PM07 | PM06 | PM05 | PM04 | PM03 | PM02 | PM01 | PM00 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

ビット 0

| PM00 | P00 端子の入出力モードの選択 |
|----------|--------------------------|
| 0 | 出力モード (出力バッファ・オン) |
| 1 | 入力モード (出力バッファ・オフ) |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.4 CPU クロックの設定

図 5.5 に CPU クロックの設定のフローチャートを示します。

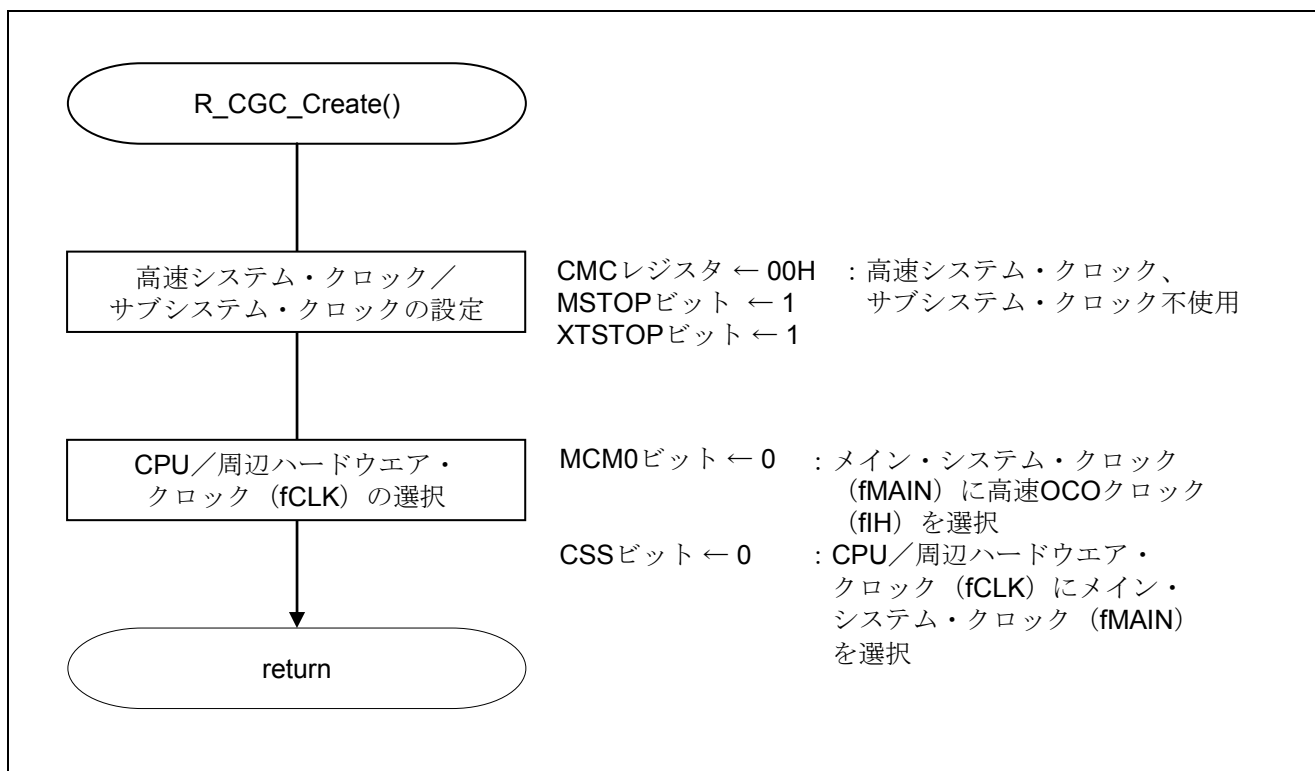


図 5.5 CPU クロックの設定

注意 CPU クロックの設定 (R_CGC_Create()) については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート “フローチャート” を参照して下さい。

5.7.5 SAU0 の設定

図 5.6 に SAU0 の設定のフローチャートを示します。

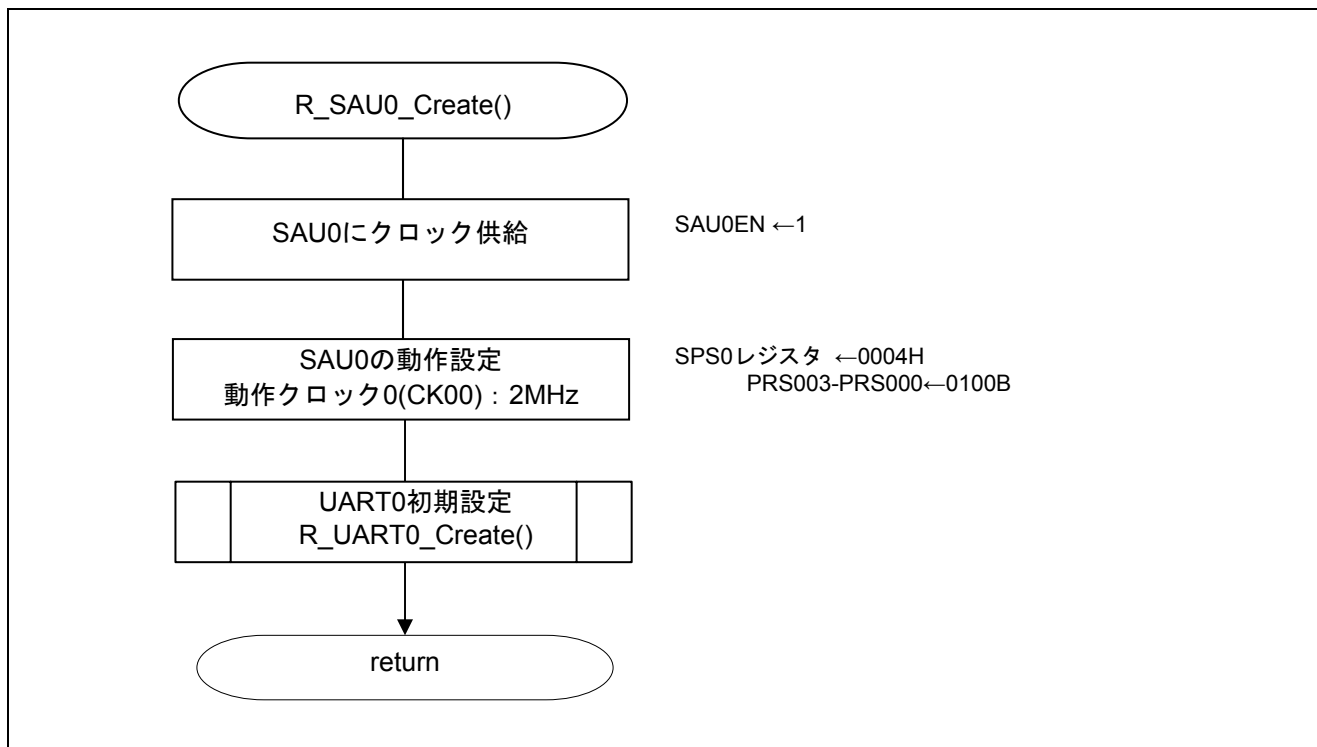


図 5.6 SAU0 の設定

注意 SAU0 の設定 (R_SAU0_Create()) については、RL78/G13 シリアル・アレイ・ユニット (UART 通信) (R01AN2517J) アプリケーションノート “フローチャート” を参照して下さい。

5.7.6 UART0 初期設定

図 5.7 に UART0 初期設定のフローチャートを示します。

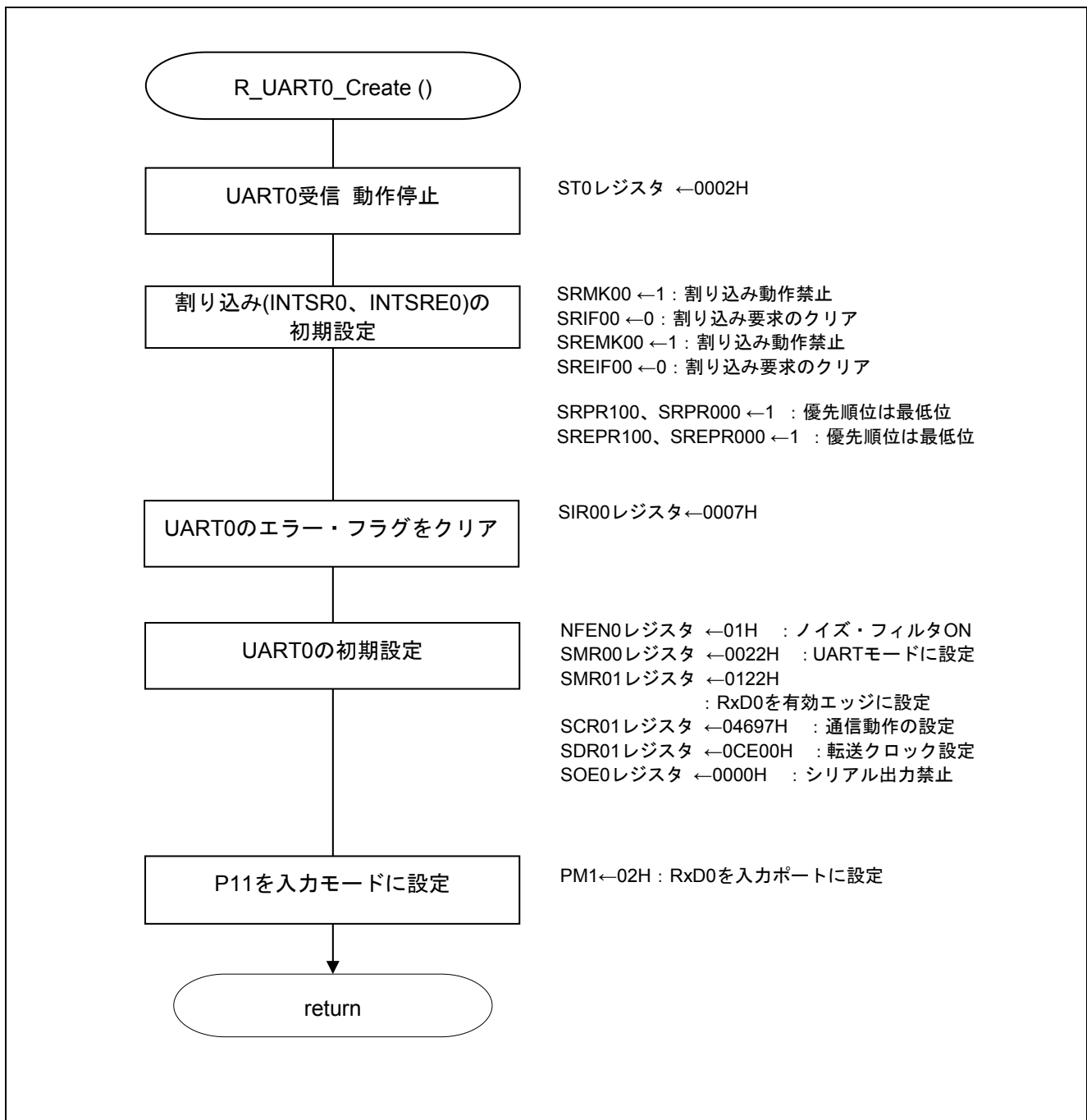


図 5.7 UART0 初期設定

注意 UART0 初期設定 (R_UART0_Create ()) については、RL78/G13 シリアル・アレイ・ユニット (UART 通信) (R01AN2517J) アプリケーションノート “フローチャート” を参照して下さい。

5.7.7 DMA コントローラの初期設定

図 5.8 に DMA コントローラ初期設定のフローチャートを示します。

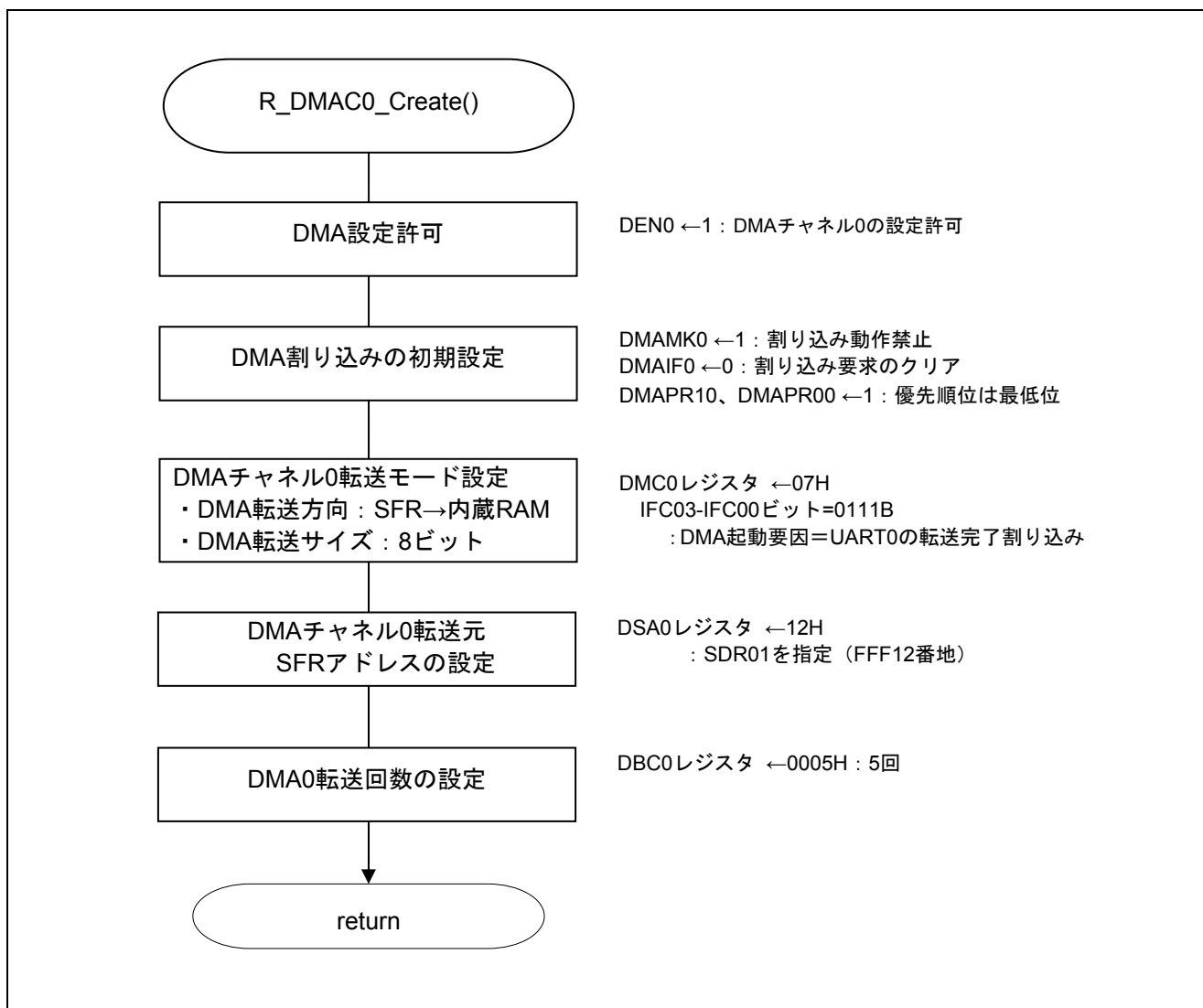


図 5.8 DMA コントローラの初期設定

DMA チャンネル 0 の動作許可禁止設定

- ・DMA 動作コントロール・レジスタ (DRC0)

略号 : DRC0

| | | | | | | | |
|------------|---|---|---|---|---|---|----------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DEN0 | 0 | 0 | 0 | 0 | 0 | 0 | DST0 |
| 1/0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

ビット 7

| | |
|----------|--|
| DEN0 | DMA 動作許可フラグ |
| 0 | DMA チャンネル 0 の動作禁止 (DMA の動作クロック停止) DMA 設定処理禁止 |
| 1 | DMA チャンネル 0 の動作許可 DMA 設定処理許可 |

ビット 0

| | |
|----------|-------------------------------|
| DST0 | DMA 転送モード・フラグ |
| 0 | DMA チャンネル 0 の DMA 転送終了 |
| 1 | DMA チャンネル 0 の DMA 転送未終了 (転送中) |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

DMA 転送完了割り込みの初期設定

- ・割り込み要求フラグ・レジスタ (IF0H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0H)
割り込みマスクのクリア
- ・優先順位指定フラグ・レジスタ (PR00H, PR10H)
割り込み順位レベル=レベル 3 (低優先順位)

略号 : IF0H

| | | | | | | | |
|-------------------|----------------------------|----------------------------|--------|----------|-------------------|----------------------------|----------------------------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| SREIF0 TMIF01H | SRIF0 CSIF01 IICIF01 | STIF0 CSIF00 IICIF00 | DMAIF1 | DMAIF0 | SREIF2 TMIF11H | SRIF2 CSIF21 IICIF21 | STIF2 CSIF20 IICIF20 |
| x | x | x | x | 0 | x | x | x |

ビット 3

| | |
|----------|-------------------------|
| DMAIF0 | 割り込み要求フラグ |
| 0 | 割り込み要求信号が発生していない |
| 1 | 割り込み要求信号が発生し、割り込み要求状態 |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : MK0H

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------------|-----------------------------|-----------------------------|--------|----------|-----------------------|-----------------------------|-----------------------------|
| SREMK0 TMMK01 H | SRMK0 CSIMK01 IICMK01 | STMK0 CSIMK00 IICMK00 | DMAMK1 | DMAMK0 | SREMK2 TMMK11 H | SRMK2 CSIMK21 IICMK21 | STMK2 CSIMK20 IICMK20 |
| x | x | x | x | 1 | x | x | x |

ビット 3

| DMAMK0 | 割り込み処理の制御 |
|----------|-----------------|
| 0 | 割り込み処理許可 |
| 1 | 割り込み処理禁止 |

略号 : PR00H

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------------|--------------------------------|--------------------------------|---------|----------|-------------------------|--------------------------------|--------------------------------|
| SREPR00 TMPR001 H | SRPR00 CSIPR001 IICPR001 | STPR00 CSIPR000 IICPR000 | DMAPR01 | DMAPR00 | SREPR02 TMPR011 H | SRPR02 CSIPR021 IICPR021 | STPR02 CSIPR020 IICPR020 |
| x | x | x | x | 1 | x | x | x |

略号 : PR10H

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------------|--------------------------------|--------------------------------|---------|----------|-------------------------|--------------------------------|--------------------------------|
| SREPR10 TMPR101 H | SRPR10 CSIPR101 IICPR101 | STPR10 CSIPR100 IICPR100 | DMAPR11 | DMAPR10 | SREPR12 TMPR111 H | SRPR12 CSIPR121 IICPR121 | STPR12 CSIPR120 IICPR120 |
| x | x | x | x | 1 | x | x | x |

ビット 3

| DMAPR10 | DMAPR00 | 優先順位レベルの選択 |
|----------|----------|--------------------------|
| 0 | 0 | レベル 0 を指定 (高優先順位) |
| 0 | 1 | レベル 1 を指定 |
| 1 | 0 | レベル 2 を指定 |
| 1 | 1 | レベル 3 を指定 (低優先順位) |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

DMA チャンネル 0 転送モード設定

- ・ DMA モード・コントロール・レジスタ (DMC0)
ソフトウェア・トリガ未使用
DMA 転送方向を SFR → 内蔵 RAM に指定
転送データ・サイズを 8 ビットに指定
DMA 起動要求による DMA 転送を行うよう指定
DMA 起動要因に UART0 の転送完了割り込みを選択

略号 : DMC0

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------|----------|----------|----------|----------|----------|----------|----------|
| STG0 | DRS0 | DS0 | DWAIT0 | IFC03 | IFC02 | IFC01 | IFC00 |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 |

ビット 7

| STG0 | DMA 転送開始ソフトウェア・トリガ |
|----------|------------------------------------|
| 0 | ソフトウェア・トリガ動作しない |
| 1 | DMA 動作許可 (DEN0 = 1) 時に、DMA 転送を開始する |

ビット 6

| DRS0 | DMA 転送方向の選択 |
|----------|--------------|
| 0 | SFR → 内蔵 RAM |
| 1 | 内蔵 RAM → SFR |

ビット 5

| DS0 | DMA 転送での転送データ・サイズの指定 |
|----------|----------------------|
| 0 | 8 ビット |
| 1 | 16 ビット |

ビット 4

| DWAIT0 | DMA 転送の保留 |
|----------|-------------------------------|
| 0 | DMA 起動要求により DMA 転送を行う (保留しない) |
| 1 | DMA 起動要求が来ても保留する |

ビット 3 - 0

| IFC03 | IFC02 | IFC01 | IFC00 | DMA 起動要因の選択 | |
|----------|----------|----------|----------|------------------------|---|
| | | | | トリガ信号 | トリガ内容 |
| 0 | 0 | 0 | 0 | - | 割り込みによる DMA 転送禁止 (ソフトウェア・トリガのみ可) |
| 0 | 0 | 0 | 1 | INTAD | A/D 変換終了割り込み |
| 0 | 0 | 1 | 0 | INTTM00 | タイマ・チャンネル0のカウンタ完了またはキャプチャ割り込み |
| 0 | 0 | 1 | 1 | INTTM01 | タイマ・チャンネル1のカウンタ完了またはキャプチャ割り込み |
| 0 | 1 | 0 | 0 | INTTM02 | タイマ・チャンネル2のカウンタ完了またはキャプチャ割り込み |
| 0 | 1 | 0 | 1 | INTTM03 | タイマ・チャンネル3のカウンタ完了またはキャプチャ割り込み |
| 0 | 1 | 1 | 0 | INTST0/INTCSI00 | UART0送信の転送完了、バッファ空き割り込み /CSI00の転送完了、バッファ空き割り込み |
| 0 | 1 | 1 | 1 | INTSR0/INTCSI01 | UART0受信の転送完了割り込み/CSI01の転送完了、バッファ空き割り込み |
| 1 | 0 | 0 | 0 | INTST1/INTCSI10 | UART1送信の転送完了、バッファ空き割り込み /CSI10の転送完了、バッファ空き割り込み |
| 1 | 0 | 0 | 1 | INTSR1/INTCSI11 | UART1受信の転送完了割り込み/CSI11の転送完了、バッファ空き割り込み |
| 1 | 0 | 1 | 0 | INTST2/INTCSI20 | UART2送信の転送完了、バッファ空き割り込み /CSI20の転送完了、バッファ空き割り込み |
| 1 | 0 | 1 | 1 | INTSR2/INTCSI21 | UART2受信の転送完了割り込み/CSI21の転送完了、バッファ空き割り込み |
| 上記以外 | | | | 設定禁止 | |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

DMA チャンネル 0 転送 SFR 設定

- ・DMA SFR アドレス・レジスタ 0 (DSA0)
DMA 転送元 SFR を設定

略号 : DSA0

| | | | | | | | |
|---|---|---|---|---|---|---|---|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 |

RXD0/SIO01 (SFR アドレス 0x000FFF12) の下位 8 ビット (0x12) を設定する。

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

DMA チャンネル 0 転送先 RAM アドレス設定

- ・DMA RAM アドレス・レジスタ 0 (DRA0)
DMA 転送先 RAM アドレスを設定

略号 : DRA0

| | | | | | | | | | | | | | | | |
|----|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|
| 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| | | | | | | | | | | | | | | | |

配列 dma_buffer[] の先頭アドレスを設定する。

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

DMA チャンネル 0 転送回数設定

- ・DMA バイト・カウント・レジスタ 0 (DBC0)
DMA 転送回数を設定

略号 : DBC0

| | | | | | | | | | | | | | | | |
|----|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|
| 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 |

DMA 転送回数を「5 回」に設定する。

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.8 メイン処理

図 5.9 にメイン処理のフローチャートを示します。

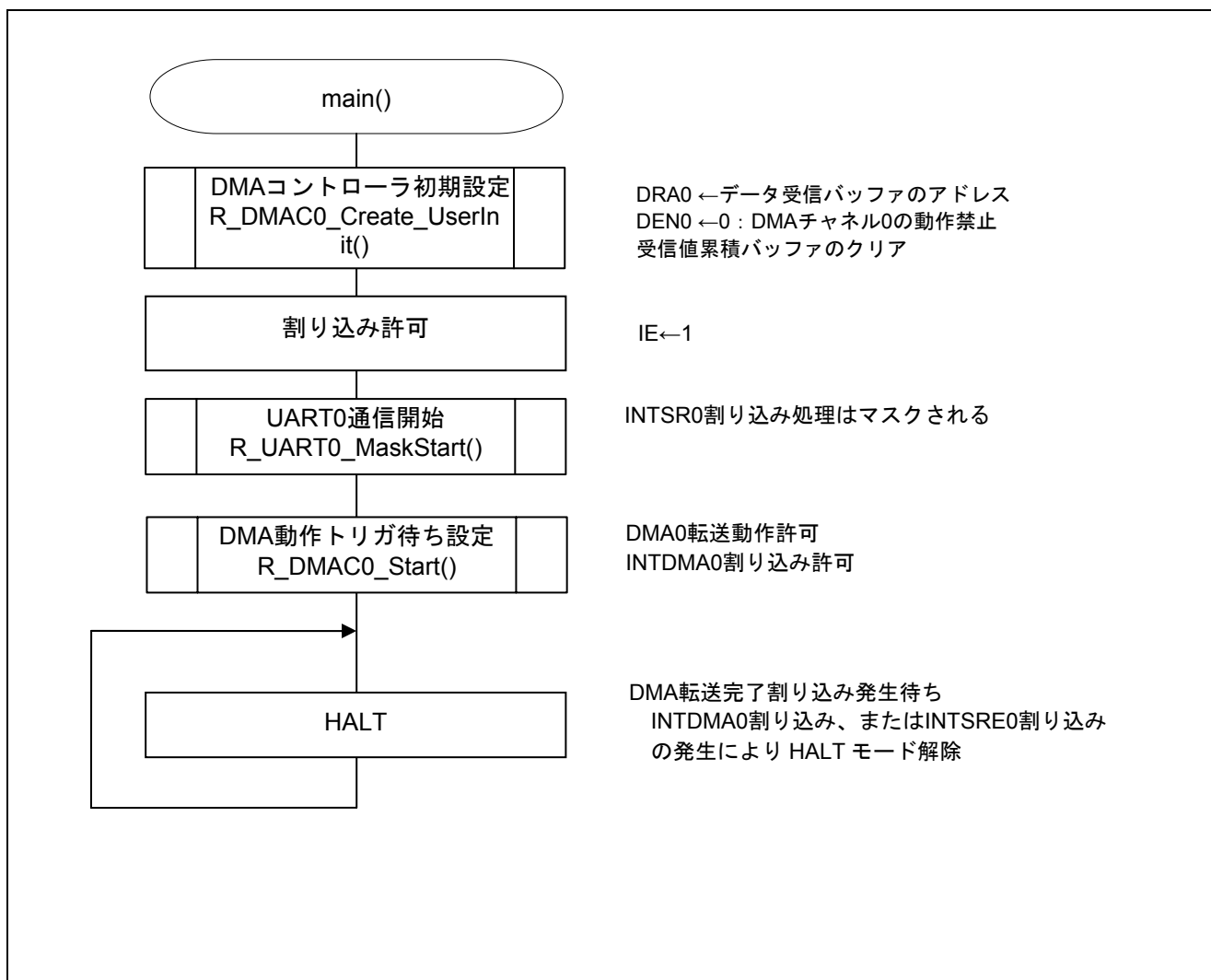


図 5.9 メイン処理

5.7.9 UART0 通信開始処理

図 5.10 に UART0 動作開始処理のフローチャートを示します。

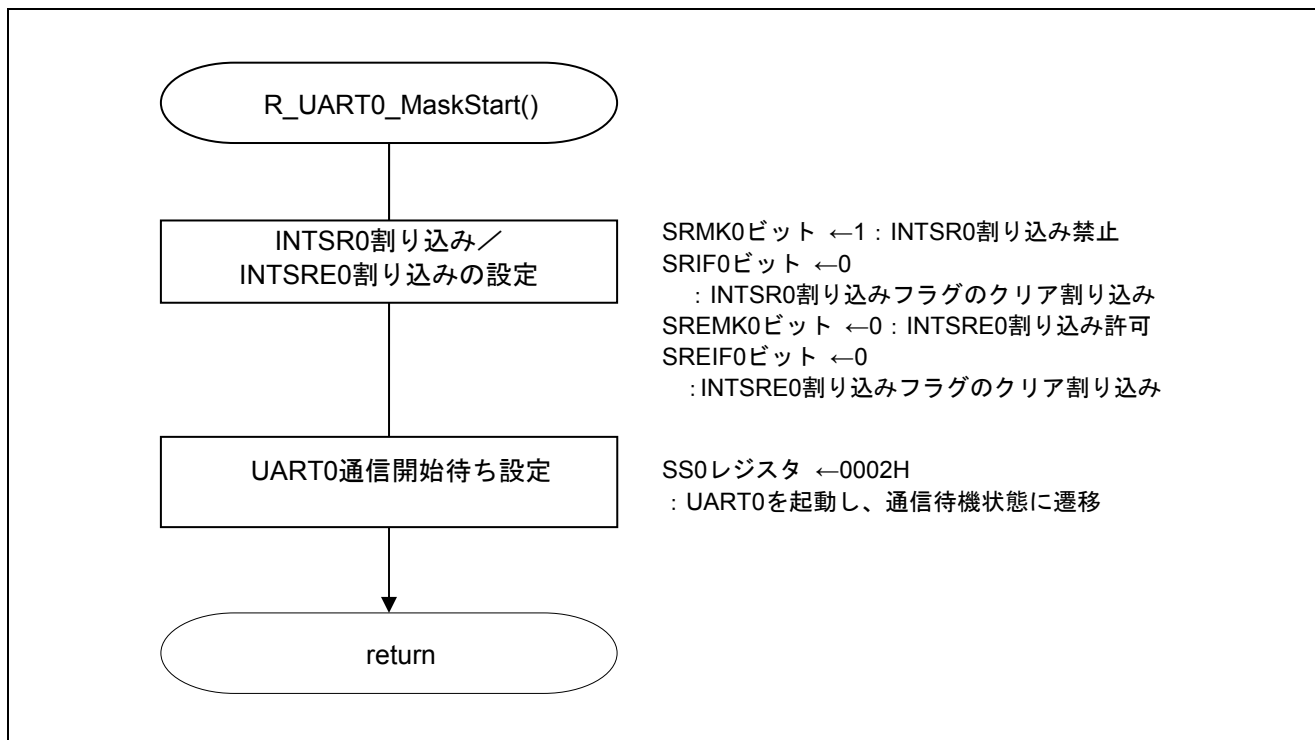


図 5.10 UART0 通信開始処理

DMA 転送完了割り込みの許可準備

- ・割り込み要求フラグ・レジスタ (IF0H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0H)
割り込みマスクのクリア

略号 : IF0H

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|----------------------------|----------------------------|--------|--------|-------------------|----------------------------|----------------------------|
| SREIF0 TMIF01H | SRIF0 CSIF01 IICIF01 | STIF0 CSIF00 IICIF00 | DMAIF1 | DMAIF0 | SREIF2 TMIF11H | SRIF2 CSIF21 IICIF21 | STIF2 CSIF20 IICIF20 |
| 0 | 0 | x | x | x | x | x | x |

ビット7

| SREIF0 | 割り込み要求フラグ |
|--------|-----------------------|
| 0 | 割り込み要求信号が発生していない |
| 1 | 割り込み要求信号が発生し、割り込み要求状態 |

ビット6

| SRIF0 | 割り込み要求フラグ |
|-------|-----------------------|
| 0 | 割り込み要求信号が発生していない |
| 1 | 割り込み要求信号が発生し、割り込み要求状態 |

略号 : MK0H

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|-----------------------------|-----------------------------|--------|--------|-------------------|-----------------------------|-----------------------------|
| SREMK0 TMMK01H | SRMK0 CSIMK01 IICMK01 | STMK0 CSIMK00 IICMK00 | DMAMK1 | DMAMK0 | SREMK2 TMMK11H | SRMK2 CSIMK21 IICMK21 | STMK2 CSIMK20 IICMK20 |
| 0 | 1 | x | x | x | x | x | x |

ビット7

| SREMK0 | 割り込み処理の制御 |
|--------|-----------|
| 0 | 割り込み処理許可 |
| 1 | 割り込み処理禁止 |

ビット6

| SRMK0 | 割り込み処理の制御 |
|-------|-----------|
| 0 | 割り込み処理許可 |
| 1 | 割り込み処理禁止 |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

シリアル・チャンネル 0 の開始

- ・シリアル・チャンネル開始レジスタ 0 (SS0)
シリアル・チャンネル 0 の通信／カウントを開始します

略号 : SS0

| | | | | | | | | | | | | | | | |
|----|----|----|----|----|----|---|---|---|---|---|---|------|------|----------|------|
| 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SS03 | SS02 | SS01 | SS00 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | x | x | 1 | x |

ビット 1

| | |
|----------|--------------------------------------|
| SS01 | チャンネル 1 の動作開始トリガ |
| 0 | トリガ動作せず |
| 1 | SE01 ビットに 1 をセットし、通信待機状態に遷移する |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.10 DMA 転送許可処理

図 5.11 に、DMA 転送許可処理フローチャートを示します。

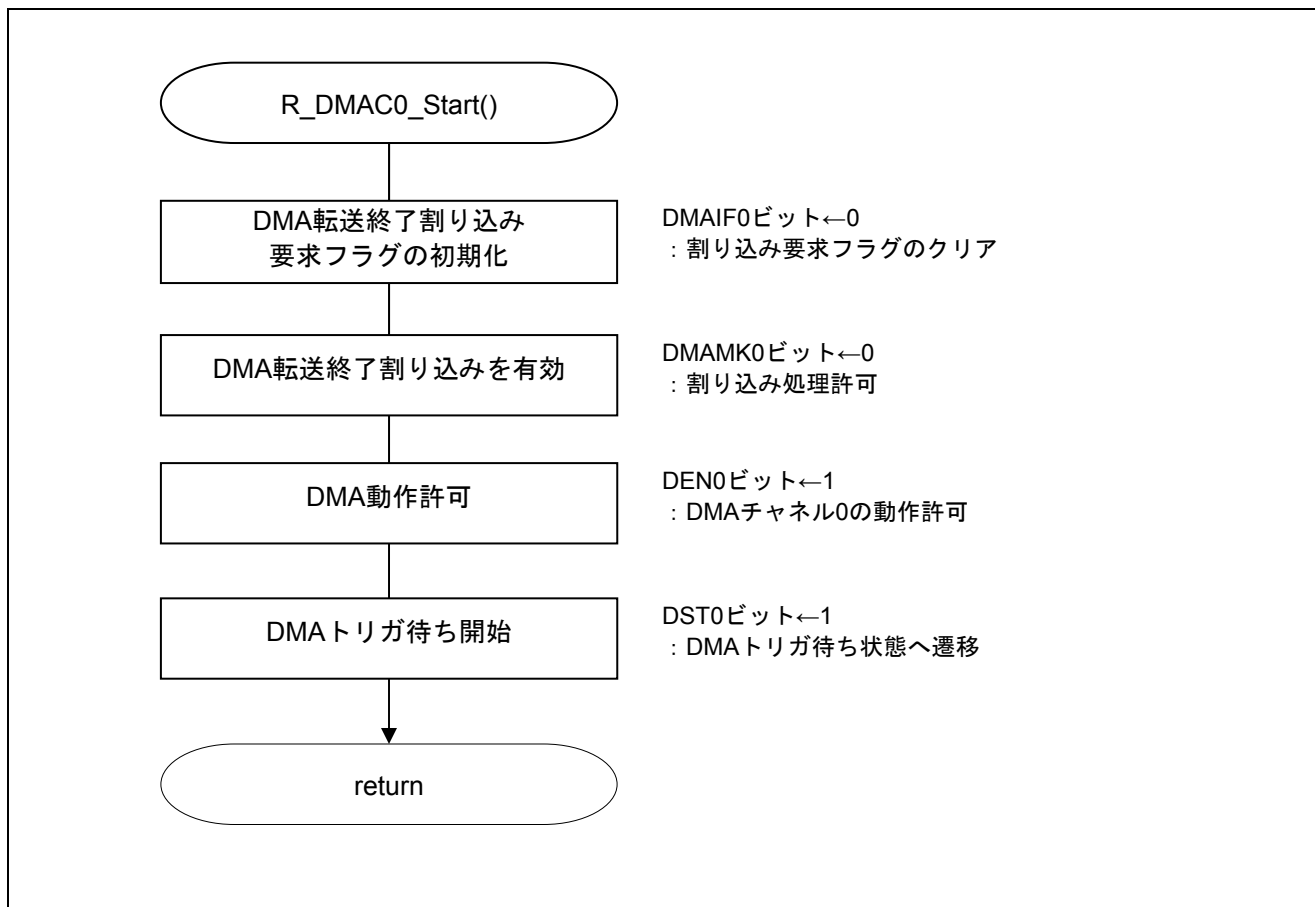


図 5.11 DMA 転送許可処理

DMA 転送完了割り込みの許可準備

- ・ 割り込み要求フラグ・レジスタ (IF0H)
割り込み要求フラグのクリア
- ・ 割り込みマスク・フラグ・レジスタ (MK0H)
割り込みマスクのクリア

略号 : IF0H

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|-----------------------------|-----------------------------|--------|--------|-------------------|-----------------------------|-----------------------------|
| SREIF0 TMIF01H | SRIF0 CSIIF01 IICIF01 | STIF0 CSIIF00 IICIF00 | DMAIF1 | DMAIF0 | SREIF2 TMIF11H | SRIF2 CSIIF21 IICIF21 | STIF2 CSIIF20 IICIF20 |
| x | x | x | x | 0 | x | x | x |

ビット 3

| DMAIF0 | 割り込み要求フラグ |
|--------|-----------------------|
| 0 | 割り込み要求信号が発生していない |
| 1 | 割り込み要求信号が発生し、割り込み要求状態 |

略号 : MK0H

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|-----------------------------|-----------------------------|--------|--------|-------------------|-----------------------------|-----------------------------|
| SREMK0 TMMK01H | SRMK0 CSIMK01 IICMK01 | STMK0 CSIMK00 IICMK00 | DMAMK1 | DMAMK0 | SREMK2 TMMK11H | SRMK2 CSIMK21 IICMK21 | STMK2 CSIMK20 IICMK20 |
| x | x | x | x | 0 | x | x | x |

ビット 3

| DMAMK0 | 割り込み処理の制御 |
|--------|-----------|
| 0 | 割り込み処理許可 |
| 1 | 割り込み処理禁止 |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

DMA チャンネル 0 の動作トリガ待ち設定

・DMA 動作コントロール・レジスタ (DRC0)

略号 : DRC0

| | | | | | | | |
|----------|---|---|---|---|---|---|----------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DEN0 | 0 | 0 | 0 | 0 | 0 | 0 | DST0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |

ビット 7

| DEN0 | DMA 動作許可フラグ |
|----------|---|
| 0 | DMA チャンネル 0 の動作禁止 (DMA の動作クロック停止) DMA 設定処理禁止 |
| 1 | DMA チャンネル 0 の動作許可 DMA 設定処理許可 |

ビット 0

| DST0 | DMA 転送モード・フラグ |
|----------|--------------------------------------|
| 0 | DMA チャンネル 0 の DMA 転送終了 |
| 1 | DMA チャンネル 0 の DMA 転送未終了 (転送中) |

DMA 動作許可 (DEN0 = 1) にしてから、DST0 = 1 にすることで DMA トリガ待ち状態になります。

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.11 DMA0 転送完了割り込み処理

図 5.12 に DMA0 転送完了割り込み処理のフローチャートを示します。

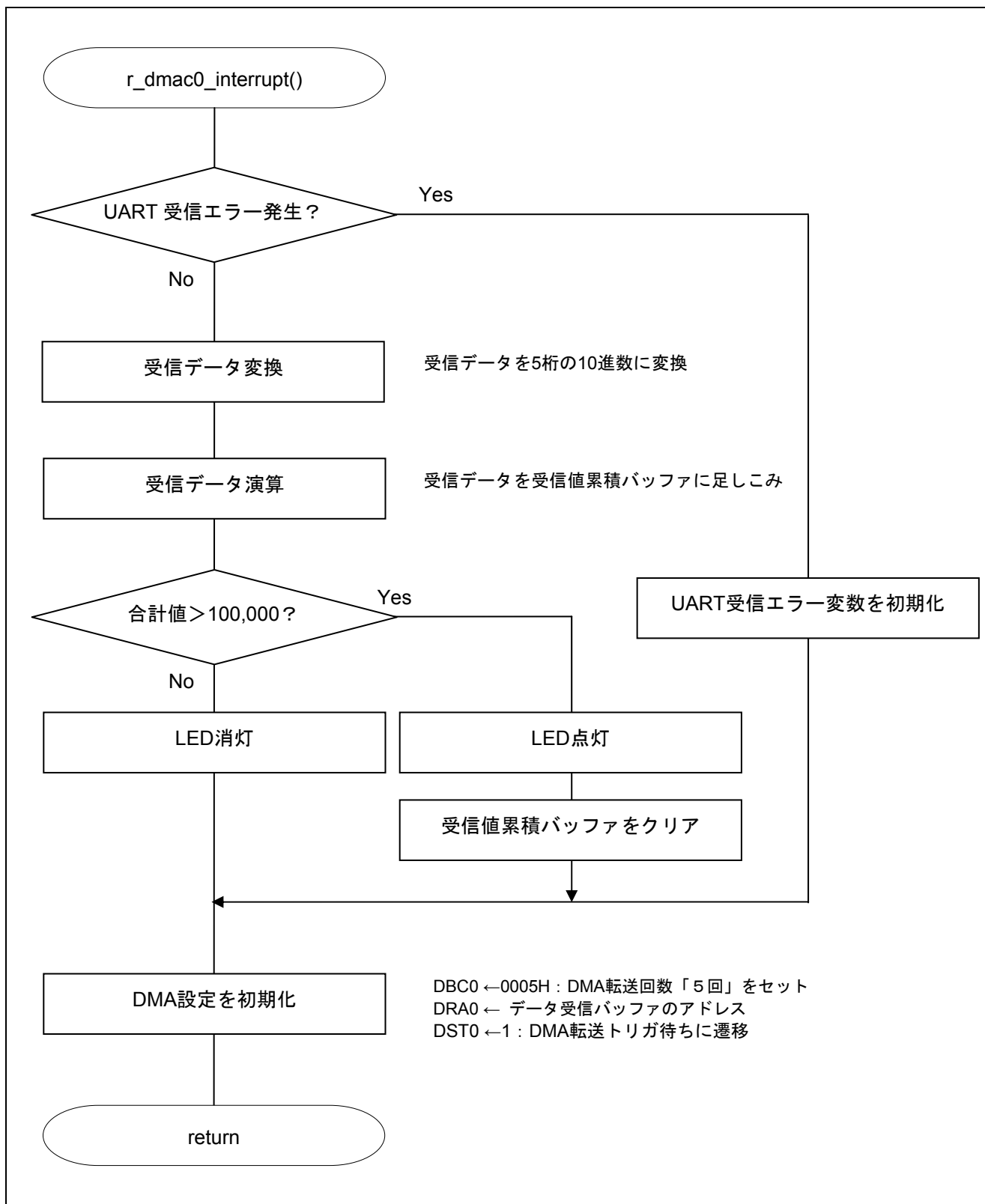


図 5.12 DMA0 転送完了割り込み処理

5.7.12 UART0 受信エラー割り込み処理

図 5.13 に UART0 受信エラー割り込み処理のフローチャートを示します。

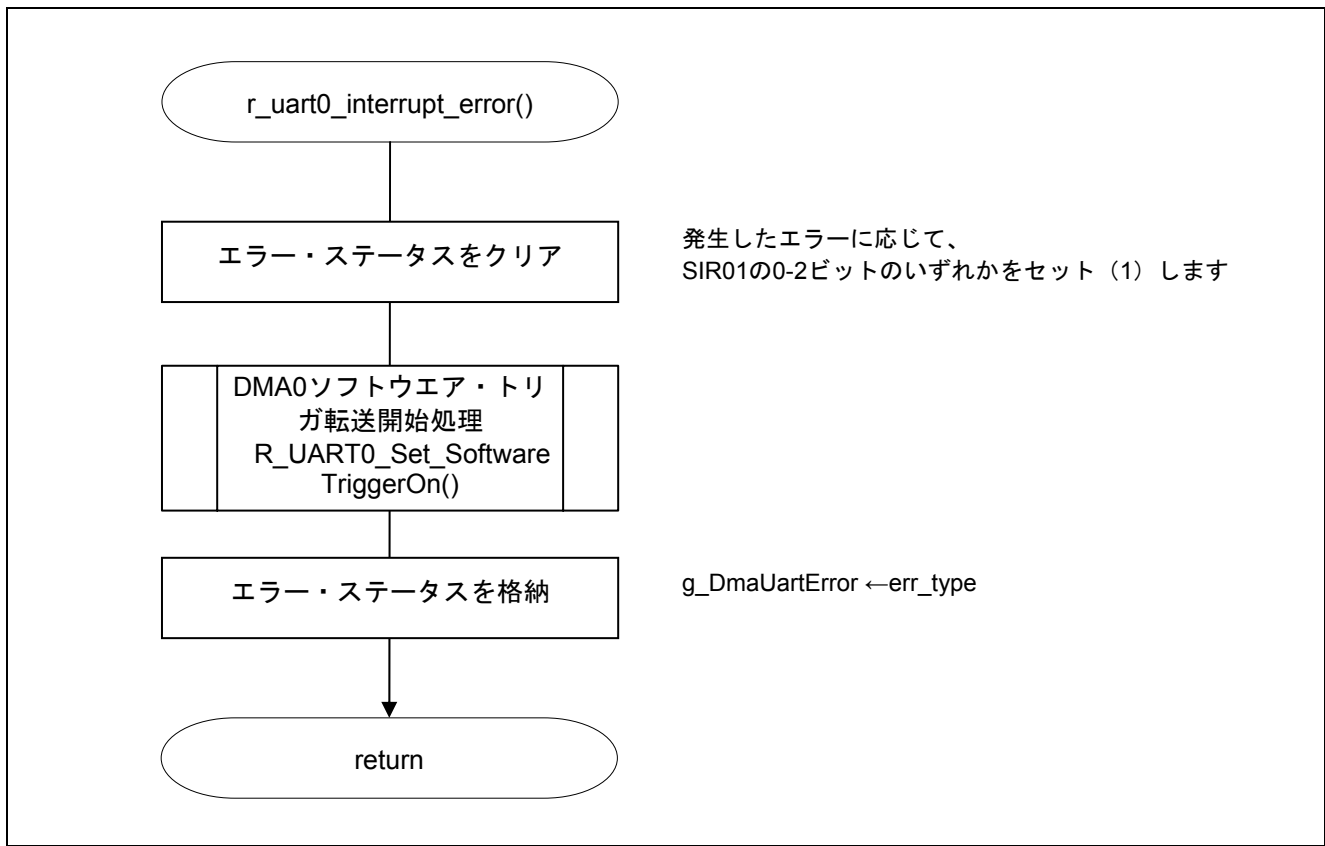


図 5.13 UART0 受信エラー割り込み処理

5.7.13 DMA0 ソフトウェア・トリガ転送開始処理

図 5.14 に DMA0 ソフトウェア・トリガ転送開始処理のフローチャートを示します。

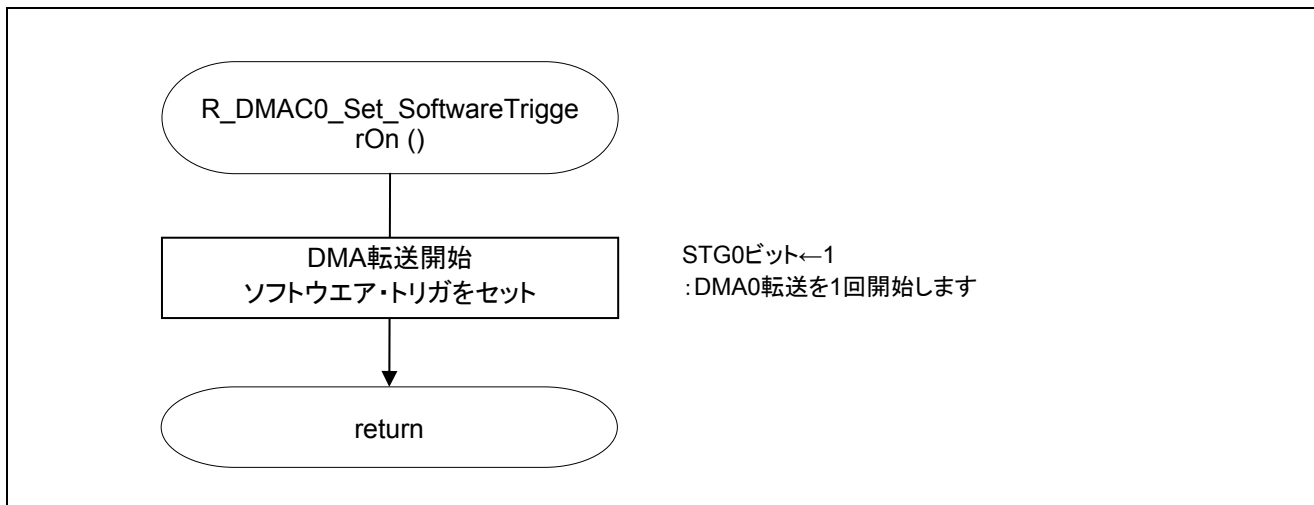


図 5.14 DMA0 ソフトウェア・トリガ転送開始処理

DMA チャンネル 0 転送開始ソフトウェア・トリガ設定

- ・DMA モード・コントロール・レジスタ (DMC0)
- DMA 転送開始ソフトウェア・トリガを設定

略号 : DMC0

| | | | | | | | |
|----------|------|-----|--------|-------|-------|-------|-------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| STG0 | DRS0 | DS0 | DWAIT0 | IFC03 | IFC02 | IFC01 | IFC00 |
| 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 |

ビット 7

| | |
|----------|--|
| STG0 | DMA 転送開始ソフトウェア・トリガ |
| 0 | ソフトウェア・トリガ動作しない |
| 1 | DMA 動作許可 (DEN0 = 1) 時に, DMA 転送を開始する |

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0146J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

| | |
|------|------------------------------------|
| 改訂記録 | RL78/G13 DMA コントローラ (UART 連続受信) |
|------|------------------------------------|

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2015.05.28 | — | 初版発行 |
| | | | |

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したものではありませんが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>