

# R7F0C205、 R7F0C206、 R7F0C207、 R7F0C208

用户手册 硬件篇

16位单芯片微控制器

本资料所记载的内容，均为本资料发行时的信息，瑞萨电子对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。  
请通过瑞萨电子的主页确认发布的最新信息。

## Notice

1. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation or any other use of the circuits, software, and information in the design of your product or system. Renesas Electronics disclaims any and all liability for any losses and damages incurred by you or third parties arising from the use of these circuits, software, or information.
2. Renesas Electronics hereby expressly disclaims any warranties against and liability for infringement or any other disputes involving patents, copyrights, or other intellectual property rights of third parties, by or arising from the use of Renesas Electronics products or technical information described in this document, including but not limited to, the product data, drawing, chart, program, algorithm, application examples.
3. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
4. You shall not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part. Renesas Electronics disclaims any and all liability for any losses or damages incurred by you or third parties arising from such alteration, modification, copy or otherwise misappropriation of Renesas Electronics products.
5. Renesas Electronics products are classified according to the following two quality grades: "Standard" and "High Quality". The intended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below.

"Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots etc.

"High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control (traffic lights); large-scale communication equipment; key financial terminal systems; safety control equipment; etc.

Renesas Electronics products are neither intended nor authorized for use in products or systems that may pose a direct threat to human life or bodily injury (artificial life support devices or systems, surgical implantations etc.), or may cause serious property damages (space and undersea repeaters; nuclear power control systems; aircraft control systems; key plant systems; military equipment; etc.). Renesas Electronics disclaims any and all liability for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for which the product is not intended by Renesas Electronics.
6. When using the Renesas Electronics products, refer to the latest product information (data sheets, user's manuals, application notes, "General Notes for Handling and Using Semiconductor Devices" in the reliability handbook, etc.), and ensure that usage conditions are within the ranges specified by Renesas Electronics with respect to maximum ratings, operating power supply voltage range, heat radiation characteristics, installation, etc. Renesas Electronics disclaims any and all liability for any malfunctions or failure or accident arising out of the use of Renesas Electronics products beyond such specified ranges.
7. Although Renesas Electronics endeavors to improve the quality and reliability of Renesas Electronics products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please ensure to implement safety measures to guard them against the possibility of bodily injury, injury or damage caused by fire, and social damage in the event of failure or malfunction of Renesas Electronics products, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures by your own responsibility as warranty for your products/system. Because the evaluation of microcomputer software alone is very difficult and not practical, please evaluate the safety of the final products or systems manufactured by you.
8. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please investigate applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive carefully and sufficiently and use Renesas Electronics products in compliance with all these applicable laws and regulations. Renesas Electronics disclaims any and all liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
9. Renesas Electronics products and technologies shall not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations. You shall not use Renesas Electronics products or technologies for (1) any purpose relating to the development, design, manufacture, use, stockpiling, etc., of weapons of mass destruction, such as nuclear weapons, chemical weapons, or biological weapons, or missiles (including unmanned aerial vehicles (UAVs)) for delivering such weapons, (2) any purpose relating to the development, design, manufacture, or use of conventional weapons, or (3) any other purpose of disturbing international peace and security, and you shall not sell, export, lease, transfer, or release Renesas Electronics products or technologies to any third party whether directly or indirectly with knowledge or reason to know that the third party or any other party will engage in the activities described above. When exporting, selling, transferring, etc., Renesas Electronics products or technologies, you shall comply with any applicable export control laws and regulations promulgated and administered by the governments of the countries asserting jurisdiction over the parties or transactions.
10. Please acknowledge and agree that you shall bear all the losses and damages which are incurred from the misuse or violation of the terms and conditions described in this document, including this notice, and hold Renesas Electronics harmless, if such misuse or violation results from your resale or making Renesas Electronics products available any third party.
11. This document shall not be reprinted, reproduced or duplicated in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

## 注意事项

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在产品或系统设计中应用本文档中的电路、软件和相关信息或将此等内容用于其他目的时，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失和损害，瑞萨电子不承担任何责任。
2. 瑞萨电子在此明确声明，对于因使用瑞萨电子产品或本文档中所述技术信息（包括但不限于产品数据、图、表、程序、算法、应用实例）而造成的与第三方专利、版权或其他知识产权相关的侵权或任何其他争议，瑞萨电子不作任何保证并概不承担责任。
3. 本文档所记载的内容不应视为对瑞萨电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 用户不得更改、修改、复制或以其他方式部分或全部地非法使用瑞萨电子的任何产品。对于用户或第三方因上述更改、修改、复制或以其他方式非法使用瑞萨电子产品的行为而遭受的任何损失或损害，瑞萨电子不承担任何责任。
5. 瑞萨电子产品根据其质量等级分为两个等级：“标准等级”和“高质量等级”。每种瑞萨电子产品的预期用途均取决于产品的质量等级，如下所示：  
标准等级： 计算机、办公设备、通讯设备、测试和测量设备、视听设备、家用电器、机械工具、个人电子设备以及工业机器人等。  
高质量等级： 运输设备（汽车、火车、轮船等）、交通控制系统（交通信号灯）、大型通讯设备、关键金融终端系统、安全控制设备等。  
瑞萨电子产品无意用于且未被授权用于可能对人类生命造成直接威胁的产品或系统及可能造成人身伤害的产品或系统（人工生命维持装置或系统、植埋于体内的装置等）中，或者可能造成重大财产损失的产品或系统（太空和海底增音机、核能控制系统、飞机控制系统、关键装置系统、军用设备等）中。对于用户或第三方因将瑞萨电子产品用于其设计用途之外而遭受的任何损害或损失，瑞萨电子不承担任何责任。
6. 使用瑞萨电子产品时，请参阅最新产品信息（数据表、使用说明书、应用指南、可靠性手册中的“半导体元件处理和使用一般注意事项”等），并确保使用条件在瑞萨电子指定的最大额定值、电源工作电压范围、热辐射特性、安装条件等范围内使用。对于在上述指定范围之外使用瑞萨电子产品而产生的任何故障、失效或事故，瑞萨电子不承担任何责任。
7. 虽然瑞萨电子一直致力于提高瑞萨电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，瑞萨电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当瑞萨电子产品在发生失效或故障而造成火灾时导致人身伤害、受伤或损害以及社会损害，例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或者由用户自行承担对产品/系统进行保修的其他适当措施等。由于对微机软件单独进行评估非常困难且不实际，所以请用户自行对最终产品或系统进行安全评估。
8. 关于环境保护方面的详细内容，例如每种瑞萨电子产品的环境兼容性等，请与瑞萨电子的营业部门联系。请仔细并充分查阅对管制物质的使用或含量进行管理的所有适用法律法规（包括但不限于《欧盟 RoHS 指令》），并在使用瑞萨电子产品时遵守所有适用法律法规。对于因用户未遵守相应法律法规而导致的损害或损失，瑞萨电子不承担任何责任。
9. 不可将瑞萨电子产品和技术用于或者嵌入日本国内或海外相应的法律法规所禁止生产、使用及销售的任何产品或系统中。也不可将瑞萨电子产品或技术用于(1)与大规模杀伤性武器（例如核武器、化学武器、生物武器或运送此等武器的导弹，包括无人机(UAV)）的开发、设计、制造、使用、存储等相关的任何目的；(2)与常规武器的开发、设计、制造或使用相关的任何目的；(3)扰乱国际和平与安全的任何其他目的，并且不可向任何第三方销售、出口、租赁、转让、或让与瑞萨电子产品或技术，无论直接或间接知悉或者有理由知悉该第三方或任何其他方将从事上述活动。对瑞萨电子产品或技术进行出口、销售、转让等时，必须遵守对于各方或交易主张司法管辖权的国家/地区政府公布和管理的任何适用出口管制法律法规。
10. 请知悉并同意，用户将承担由于不当使用或违反本文档（包括本注意事项）中所述条款与条件而导致的所有损失和损害，并且如果此等不当使用或违反是因为用户将瑞萨电子产品转售或提供给任何第三方使用而致，则用户必须保证瑞萨电子不受损失。
11. 在事先未得到瑞萨电子书面认可的情况下，不得以任何形式部分或全部再版、转载或复制本文档。
12. 如果对本文档所记载的信息或瑞萨电子产品有任何疑问，请向瑞萨电子的营业部门咨询。  
(注 1) 瑞萨电子：在本文档中指瑞萨电子株式会社及其控股子公司。  
(注 2) 瑞萨电子产品：指瑞萨电子开发或生产的任何产品。

## 关于 CMOS 器件的注意事项

### ① 输入引脚处的施加电压波形

输入噪声或由反射波引起的波形失真可能导致故障发生。如果由于噪声等影响，使 CMOS 器件的输入电压范围处于在  $V_{IL}$  (MAX) 和  $V_{IH}$  (MIN) 之间，器件可能发生故障。在输入电平固定时以及输入电平从  $V_{IL}$  (MAX) 到  $V_{IH}$  (MIN) 的过渡期间，要谨防颤振噪声进入器件。

### ② 未使用的输入引脚的处理

CMOS 器件上未连接的输入端可能是故障源。如果一个输入引脚未被连接，则由于噪声等原因可能会产生内部输入电平，从而导致故障。CMOS 器件的工作方式与双极性或 NMOS 器件不同。CMOS 器件的输入电平必须借助上拉或下拉电路固定于高电平或低电平。每一个未使用引脚只要有可能成为输出引脚时，都应该通过附加电阻连接到  $V_{DD}$  或 GND。对未使用引脚的处理因器件而不同，必须遵循与器件相关的规格和说明。

### ③ ESD 防护措施

如果 MOS 器件周围有强电场，将会击穿氧化栅极，降低器件的工作性能。因此必须采取措施，尽可能防止静电产生。一旦有静电，必须立即释放。环境必须控制适当。如果空气干燥，应当使用加湿器。建议避免使用容易产生静电的绝缘体。半导体器件的存放和运输必须使用抗静电容器、静电屏蔽袋或导电材料包装。所有包括工作台和工作面的测试和测量工具必须良好接地。操作员应当佩戴手腕带以保证良好接地。不能用手直接接触半导体器件。对装配有半导体器件的 PW 板也应采取类似的静电防范措施。

### ④ 初始化之前的状态

上电并不一定定义 MOS 器件的初始状态。刚接通电源时，具有复位功能的 MOS 器件并没有被初始化。因此上电不能保证输出引脚的电平、输入/输出设置和寄存器的内容。器件在收到复位信号后才进行初始化。具有复位功能的器件在上电后必须立即进行复位操作。

### ⑤ 电源上电 / 断电序列

器件内部工作和外部接口使用不同电源的情况下，原则上应先在接通内部电源之后再接通外部电源。当关闭电源时，原则上先关闭外部电源再关闭内部电源。如果电源开关顺序相反，可能会对器件的内部元件施加电压，从而由于异常电流的流过而造成故障和降低元件的性能。须视具体器件和支配器件的相关规格来单独决定正确的上电/断电序列。

### ⑥ 断电状态期间的信号输入

不要在器件断电时输入信号或输入/输出上拉电源。因为输入信号或提供输入/输出上拉电源将引起电流注入，从而引起器件的误操作，并且此时流过器件的异常电流引起内部元件性能劣化。须视具体器件和支配器件的相关规格来单独决定断电状态期间的信号输入。



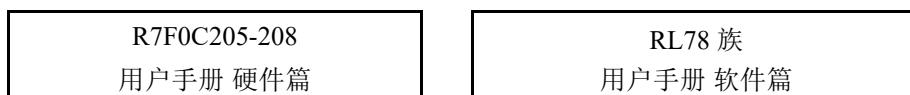
## 本手册的使用方法

对 象 本手册以理解 R7F0C205-208 的功能并且设计和开发其应用系统和程序的用户工程师为对象。  
对象产品如下：

- 64 引脚：R7F0C20xL (x=5、6)
- 80 引脚：R7F0C20xM (x=6、7、8)

目 的 本手册以帮助用户理解下述结构中所示的功能为目的。

构 成 R7F0C205-208 的用户手册分为用户手册硬件篇（本手册）和用户手册软件篇（RL78 族通用）共 2 本。



- 引脚功能
- 内部块功能
- 中断
- 其他的内部外围功能
- 电特性

- CPU 功能
- 指令集
- 指令的说明

阅读方法 阅读本手册的读者应具备电气、逻辑电路以及微控制器的基础知识。

- 要理解全部功能时  
→ 请按照目录的顺序阅读本手册。
- 寄存器格式的阅读方法  
→ 关于方框（□）内的位号，其位名称在汇编程序中被定义为保留字，而在编译程序中被 `#pragma sfr` 指令定义为 `sfr` 变量。
- 要详细了解 R7F0C205-208 微控制器的指令功能时  
→ 请参照另一本手册《RL78 Family User's Manual: Software》（R01US0015E）。

凡 例 数据表示法: 左侧为高位, 右侧为低位。  
 有效低电平表示法: xxx (在引脚或者信号名称上标注上划线)  
 注: 正文中加“注”的说明  
 注意: 需要留心阅读的内容  
 备注: 正文的补充说明  
 数制表示法: 二进制 ..... XXXX 或者 XXXXB  
 十进制 ..... XXXX  
 十六进制 ..... XXXXH

相关资料 相关资料中可能包括暂定版。但是, 在以下资料中并未特别注明“暂定版”, 请谅解。

产品的相关资料

资料名称	资料号
R7F0C205、R7F0C206、R7F0C207、R7F0C208 用户手册 硬件篇	本手册
RL78 Family User's Manual: Software	R01US0015E

闪存编程器的相关资料 (用户手册)

资料名称	资料号
PG-FP5 Flash Memory Programmer User's Manual	—
RL78, 78K, V850, RX100, RX200, RX600 (Except RX64x, RX65x), R8C, SuperH	R20UT2923E
Common	R20UT2922E
Setup Manual	R20UT0930E

注意 上述相关资料的内容如有变更, 恕不另行通知。设计等时请使用最新版本的资料。

所有商标及注册商标分别归属于其所有者。

本用户手册仅为参考译文, 对应的日文版和英文版具有正式效力。

EEPROM 是瑞萨电子株式会社的注册商标。

SuperFlash 是美国 Silicon Storage Technology, Inc. 在美国以及日本等国的注册商标。

注意: 本产品使用已获得 Silicon Storage Technology, Inc. 授权的 SuperFlash®。

# 目 录

第 1 章 概述 .....	1
1.1 特点 .....	1
1.2 产品型号一览表 .....	4
1.3 引脚连接图（俯视图） .....	6
1.3.1 64 引脚产品 .....	6
1.3.2 80 引脚产品 .....	7
1.4 引脚名 .....	8
1.5 框图 .....	13
1.5.1 64 引脚产品 .....	13
1.5.2 80 引脚产品 .....	14
1.6 功能概要 .....	15
第 2 章 引脚功能 .....	17
2.1 端口功能 .....	17
2.1.1 64 引脚产品 .....	18
2.1.2 80 引脚产品 .....	22
2.2 端口以外的功能 .....	26
2.2.1 各产品配置的功能 .....	26
2.2.2 功能说明 .....	28
2.3 未使用引脚的处理 .....	30
2.4 引脚框图 .....	31
第 3 章 CPU 体系结构 .....	51
3.1 存储空间 .....	51
3.1.1 内部程序存储空间 .....	58
3.1.2 镜像区 .....	61
3.1.3 内部数据存储空间 .....	62
3.1.4 特殊功能寄存器（SFR: Special Function Register）的区域 .....	63
3.1.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register）的区域 .....	63
3.1.6 数据存储器的寻址 .....	63
3.2 处理器的寄存器 .....	65
3.2.1 控制寄存器 .....	65
3.2.2 通用寄存器 .....	67
3.2.3 ES 寄存器和 CS 寄存器 .....	68
3.2.4 特殊功能寄存器（SFR: Special Function Register） .....	69
3.2.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register） .....	74
3.3 指令地址的寻址 .....	86
3.3.1 相对寻址 .....	86
3.3.2 立即寻址 .....	86
3.3.3 表间接寻址 .....	87
3.3.4 寄存器直接寻址 .....	87
3.4 处理数据地址的寻址 .....	88
3.4.1 隐含寻址 .....	88
3.4.2 寄存器寻址 .....	88
3.4.3 直接寻址 .....	89
3.4.4 短直接寻址 .....	90
3.4.5 SFR 寻址 .....	91
3.4.6 寄存器间接寻址 .....	92
3.4.7 基址寻址 .....	93

3.4.8	基址变址寻址 .....	97
3.4.9	堆栈寻址 .....	98
<b>第 4 章</b>	<b>端口功能 .....</b>	<b>102</b>
4.1	端口功能 .....	102
4.2	端口结构 .....	105
4.3	控制端口功能的寄存器 .....	106
4.3.1	端口模式寄存器 (PMxx) .....	109
4.3.2	端口寄存器 (Pxx) .....	110
4.3.3	上拉电阻选择寄存器 (PUxx) .....	111
4.3.4	端口输入模式寄存器 (PIMxx) .....	112
4.3.5	端口输出模式寄存器 (POMxx) .....	113
4.3.6	P 沟道端口输出模式寄存器 (PPOMxx) .....	114
4.3.7	端口模式控制寄存器 (PMCxx) .....	115
4.3.8	外围 I/O 重定向寄存器 0 (PIOR0) .....	116
4.3.9	外围 I/O 重定向寄存器 1 (PIOR1) .....	117
4.3.10	外围 I/O 重定向寄存器 2 (PIOR2) .....	118
4.3.11	外围 I/O 重定向寄存器 3 (PIOR3) .....	119
4.3.12	LCD 端口功能寄存器 0 ~ 3 (PFSEG0 ~ PFSEG3) .....	120
4.3.13	端口功能 /SEG 输出重定向寄存器 (PFSEGR) .....	121
4.3.14	LCD 输入切换控制寄存器 (ISCLCD) .....	123
4.3.15	触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2) .....	124
4.3.16	TSCAP 引脚设定寄存器 (VTSEL) .....	125
4.3.17	CSI 输出端口电流模式控制寄存器 (CSIPTSLR) .....	125
4.4	端口功能的运行 .....	126
4.4.1	输入 / 输出端口的写操作 .....	126
4.4.2	输入 / 输出端口的读操作 .....	126
4.4.3	输入 / 输出端口的运算 .....	126
4.4.4	通过输入 / 输出缓冲器进行的不同电位 (1.8V、2.5V、3V) 的对应 .....	127
4.5	使用复用功能时的寄存器设定 .....	129
4.5.1	使用复用功能时的基本思想 .....	129
4.5.2	不使用输出功能的复用功能的寄存器设定 .....	130
4.5.3	使用的端口功能和复用功能的寄存器设定例子 .....	131
4.5.4	SEGxx 引脚复用端口的运行 .....	145
4.5.5	SEGxx 引脚和 TSxx 引脚复用端口的运行 .....	146
4.5.6	ANLxx 引脚和 TSxx 引脚复用端口的运行 .....	147
4.5.7	V <sub>L3</sub> 、CAPL、CAPH 引脚复用端口的运行 .....	148
4.6	使用端口功能时的注意事项 .....	150
4.6.1	有关对端口寄存器 n (Pn) 的 1 位存储器操作指令的注意事项 .....	150
4.6.2	设定引脚时的注意事项 .....	150
<b>第 5 章</b>	<b>时钟发生电路 .....</b>	<b>151</b>
5.1	时钟发生电路的功能 .....	151
5.2	时钟发生电路的结构 .....	153
5.3	控制时钟发生电路的寄存器 .....	155
5.3.1	时钟运行模式控制寄存器 (CMC) .....	155
5.3.2	系统时钟控制寄存器 (CKC) .....	158
5.3.3	时钟运行状态控制寄存器 (CSC) .....	159
5.3.4	振荡稳定时间计数器的状态寄存器 (OSTC) .....	160
5.3.5	振荡稳定时间选择寄存器 (OSTS) .....	161
5.3.6	外围允许寄存器 0、1 (PER0、PER1) .....	162
5.3.7	副系统时钟提供模式控制寄存器 (OSMC) .....	166

5.3.8	高速内部振荡器的频率选择寄存器 (HOCODIV)	167
5.3.9	高速内部振荡器的微调寄存器 (HIOTRM)	168
5.4	系统时钟振荡电路	169
5.4.1	X1 振荡电路	169
5.4.2	XT1 振荡电路	169
5.4.3	高速内部振荡器	173
5.4.4	低速内部振荡器	173
5.5	时钟发生电路的运行	174
5.6	时钟控制	176
5.6.1	高速内部振荡器的设定例子	176
5.6.2	X1 振荡电路的设定例子	178
5.6.3	XT1 振荡电路的设定例子	179
5.6.4	CPU 时钟的状态转移图	180
5.6.5	CPU 时钟转移前的条件和转移后的处理	186
5.6.6	切换 CPU 时钟和切换系统时钟所需要的时间	188
5.6.7	时钟振荡停止前的条件	189
5.7	谐振器和振荡电路常数	189
<b>第 6 章</b>	<b>定时器阵列单元</b>	<b>193</b>
6.1	定时器阵列单元的功能	194
6.1.1	独立通道运行功能	194
6.1.2	多通道联动运行功能	195
6.1.3	8 位定时器运行功能 (只限于通道 1 和通道 3)	197
6.1.4	LIN-bus 支持功能 (只限于通道 7)	197
6.2	定时器阵列单元的结构	198
6.2.1	定时器计数寄存器 mn (TCRmn)	204
6.2.2	定时器数据寄存器 mn (TDRmn)	205
6.3	控制定时器阵列单元的寄存器	206
6.3.1	外围允许寄存器 0 (PER0)	207
6.3.2	定时器时钟选择寄存器 m (TPSm)	208
6.3.3	定时器模式寄存器 mn (TMRmn)	211
6.3.4	定时器状态寄存器 mn (TSRmn)	216
6.3.5	定时器通道允许状态寄存器 m (TEm)	217
6.3.6	定时器通道开始寄存器 m (TSM)	218
6.3.7	定时器通道停止寄存器 m (TTm)	219
6.3.8	定时器输入选择寄存器 0 (TIS0)	220
6.3.9	定时器输出选择寄存器 (TOS)	221
6.3.10	定时器输出允许寄存器 m (TOEm)	222
6.3.11	定时器输出寄存器 m (TOM)	223
6.3.12	定时器输出电平寄存器 m (TOLm)	224
6.3.13	定时器输出模式寄存器 m (TOMm)	225
6.3.14	输入切换控制寄存器 (ISC)	226
6.3.15	噪声滤波器允许寄存器 1 (NFEN1)	226
6.3.16	控制定时器输入 / 输出引脚端口功能的寄存器	228
6.4	定时器阵列单元的基本规则	229
6.4.1	多通道联动运行功能的基本规则	229
6.4.2	8 位定时器运行功能的基本规则 (只限于通道 1 和通道 3)	231
6.5	计数器的运行	232
6.5.1	计数时钟 ( $f_{TCLK}$ )	232
6.5.2	计数器的开始时序	234
6.5.3	计数器的运行	235

6.6	通道输出 (TOMn 引脚) 的控制.....	240
6.6.1	TOMn 引脚输出电路的结构 .....	240
6.6.2	TOMn 引脚的输出设定 .....	241
6.6.3	通道输出运行的注意事项 .....	242
6.6.4	TOMn 位的一次性操作 .....	246
6.6.5	有关开始计数时的定时器中断和 TOMn 引脚输出 .....	247
6.7	定时器输入 (TIMn) 的控制.....	248
6.7.1	TIMn 引脚输入电路的结构 .....	248
6.7.2	噪声滤波器 .....	248
6.7.3	操作通道输入时的注意事项 .....	249
6.8	定时器阵列单元的独立通道运行功能.....	250
6.8.1	作为间隔定时器 / 方波输出的运行 .....	250
6.8.2	作为外部事件计数器的运行 .....	255
6.8.3	作为输入脉冲间隔测量的运行 .....	259
6.8.4	作为输入信号高低电平宽度测量的运行 .....	263
6.8.5	作为延迟计数器的运行 .....	267
6.9	定时器阵列单元的多通道联动运行功能.....	271
6.9.1	作为单触发脉冲输出功能的运行 .....	271
6.9.2	作为 PWM 功能的运行 .....	278
6.9.3	作为多重 PWM 输出功能的运行 .....	285
6.9.4	遥控输出功能 .....	293
6.10	使用定时器阵列单元时的注意事项.....	296
6.10.1	使用定时器输出时的注意事项 .....	296
<b>第 7 章</b>	<b>16 位定时器 KB2 .....</b>	<b>297</b>
7.1	16 位定时器 KB2 的功能 .....	297
7.2	16 位定时器 KB2 的结构 .....	299
7.2.1	16 位定时器的计数寄存器 0 (TKBCNT0) .....	301
7.2.2	16 位定时器 KB2 的比较寄存器 00 ~ 03 (TKBCR00 ~ TKBCR03) .....	301
7.2.3	16 位定时器 KB2 的触发比较寄存器 0 (TKBTGCR0) .....	302
7.3	控制 16 位定时器 KB2 的寄存器 .....	303
7.3.1	外围允许寄存器 1 (PER1) .....	304
7.3.2	16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPCSCS0) .....	305
7.3.3	16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00) .....	306
7.3.4	16 位定时器 KB2 的运行控制寄存器 01 (TKBCTL01) .....	308
7.3.5	16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00) .....	309
7.3.6	16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01) .....	310
7.3.7	16 位定时器 KB2 的标志寄存器 0 (TKBFLG0) .....	311
7.3.8	16 位定时器 KB2 的触发寄存器 0 (TKBTRG0) .....	312
7.3.9	16 位定时器 KB2 的标志清除触发寄存器 0 (TKBCLR0) .....	313
7.3.10	16 位定时器 KB2 的抖动数寄存器 00、01 (TKBDNR00、TKBDNR01) .....	314
7.3.11	16 位定时器 KB2 的比较 1L& 抖动数寄存器 00 (TKBCRLD00) .....	315
7.3.12	16 位定时器 KB2 的比较 3L& 抖动数寄存器 01 (TKBCRLD01) .....	315
7.3.13	16 位定时器 KB2 的软启动初始占空比寄存器 00、01 (TKBSIR00、TKBSIR01) .....	316
7.3.14	16 位定时器 KB2 的软启动步宽寄存器 00、01 (TKBSSR00、TKBSSR01) .....	316
7.3.15	16 位定时器 KB2 的最大频率限制设定寄存器 0 (TKBMFR0) .....	317
7.3.16	强制输出停止功能控制寄存器 00 (TKBPACTL00) .....	318
7.3.17	强制输出停止功能控制寄存器 01 (TKBPACTL01) .....	320
7.3.18	强制输出停止功能控制寄存器 02 (TKBPACTL02) .....	322
7.3.19	强制输出停止功能标志寄存器 0 (TKBPAFLG0) .....	323
7.3.20	强制输出停止功能 1 开始寄存器 0 (TKBPAHFS0) .....	324

7.3.21	强制输出停止功能 1 停止寄存器 0 (TKBPAHFT0)	325
7.3.22	控制 16 位定时器 KB2 输出引脚端口功能的寄存器	326
7.4	16 位定时器 KB2 的运行	327
7.4.1	计数器的基本运行	327
7.4.2	默认电平和有效电平	328
7.4.3	运行的停止和运行的开始	332
7.4.4	成批写	335
7.4.5	单体运行模式 (通过 TKBCR00 进行的周期控制)	336
7.4.6	单体运行模式 (通过外部触发输入进行的周期控制)	341
7.4.7	交错 PFC (power factor correction) 输出模式	346
7.5	16 位定时器 KB2 的选项功能	359
7.5.1	触发输出功能	359
7.5.2	PWM 输出抖动功能	360
7.5.3	PWM 输出软启动功能	364
7.5.4	最大频率限制功能	366
7.5.5	用于 IH 控制的 PWM 输出功能	367
7.6	强制输出停止功能	370
7.6.1	强制输出停止功能 1 和强制输出停止功能 2	371
7.7	强制输出停止功能 1 的运行说明	373
7.7.1	强制输出停止功能 1 的输入 / 输出设定	373
7.7.2	强制输出停止功能 1 的基本运行	376
7.7.3	使用强制输出停止功能 1 时的注意事项	380
7.8	强制输出停止功能 2 的运行说明	381
7.8.1	强制输出停止功能 2 的输入 / 输出设定	381
7.8.2	强制输出停止功能 2 的基本运行	383
7.9	使用 16 位定时器 KB2 时的注意事项	384
7.9.1	有关和 LIN-bus 功能的同时使用	384
7.9.2	使用计数器的重新开始触发时的注意事项	384
7.9.3	使用强制输出停止功能时的注意事项 (不使用用于 IH 控制的 PWM 输出功能的情况)	384
7.9.4	使用用于 IH 控制的 PWM 输出功能时的注意事项	385
<b>第 8 章</b>	<b>实时时钟 2</b>	<b>387</b>
8.1	实时时钟 2 的功能	387
8.2	实时时钟 2 的结构	387
8.3	控制实时时钟 2 的寄存器	389
8.3.1	外围允许寄存器 0 (PER0)	390
8.3.2	副系统时钟提供模式控制寄存器 (OSMC)	391
8.3.3	上电复位状态寄存器 (PORSR)	392
8.3.4	实时时钟控制寄存器 0 (RTCC0)	393
8.3.5	实时时钟控制寄存器 1 (RTCC1)	395
8.3.6	秒计数寄存器 (SEC)	398
8.3.7	分钟计数寄存器 (MIN)	398
8.3.8	小时计数寄存器 (HOUR)	399
8.3.9	日计数寄存器 (DAY)	401
8.3.10	星期计数寄存器 (WEEK)	402
8.3.11	月计数寄存器 (MONTH)	403
8.3.12	年计数寄存器 (YEAR)	403
8.3.13	时钟误差校正寄存器 (SUBCUD)	404
8.3.14	闹钟分钟寄存器 (ALARMWM)	406
8.3.15	闹钟小时寄存器 (ALARMWH)	406
8.3.16	闹钟星期寄存器 (ALARMWW)	407
8.3.17	控制实时时钟 2 输出引脚端口功能的寄存器	407

8.4	实时时钟 2 的运行 .....	408
8.4.1	实时时钟 2 的运行开始 .....	408
8.4.2	开始运行后 HALT/STOP 模式的转移 .....	409
8.4.3	实时时钟 2 计数器的读操作 .....	410
8.4.4	实时时钟 2 计数器的写操作 .....	411
8.4.5	实时时钟 2 的闹钟设定 .....	412
8.4.6	实时时钟 2 的 1Hz 输出 .....	413
8.4.7	时钟误差校正寄存器的设定步骤 .....	413
8.4.8	实时时钟 2 的时钟误差校正例子 .....	414
<b>第 9 章</b>	<b>12 位间隔定时器 .....</b>	<b>416</b>
9.1	12 位间隔定时器的功能 .....	416
9.2	12 位间隔定时器的结构 .....	416
9.3	控制 12 位间隔定时器的寄存器 .....	417
9.3.1	外围允许寄存器 1 (PER1) .....	417
9.3.2	副系统时钟提供模式控制寄存器 (OSMC) .....	418
9.3.3	12 位间隔定时器的控制寄存器 (ITMC) .....	419
9.4	12 位间隔定时器的运行 .....	420
9.4.1	12 位间隔定时器的运行时序 .....	420
9.4.2	从 HALT/STOP 模式返回后开始计数器的运行并且再次向 HALT/STOP 模式的转移 .....	421
<b>第 10 章</b>	<b>时钟输出 / 蜂鸣器输出控制电路 .....</b>	<b>422</b>
10.1	时钟输出 / 蜂鸣器输出控制电路的功能 .....	422
10.2	时钟输出 / 蜂鸣器输出控制电路的结构 .....	423
10.3	控制时钟输出 / 蜂鸣器输出控制电路的寄存器 .....	423
10.3.1	时钟输出选择寄存器 n (CKSn) .....	423
10.3.2	副系统时钟提供模式控制寄存器 (OSMC) .....	425
10.3.3	控制时钟输出 / 蜂鸣器输出引脚端口功能的寄存器 .....	426
10.4	时钟输出 / 蜂鸣器输出控制电路的运行 .....	427
10.4.1	输出引脚的运行 .....	427
10.5	时钟输出 / 蜂鸣器输出控制电路的注意事项 .....	427
<b>第 11 章</b>	<b>看门狗定时器 .....</b>	<b>428</b>
11.1	看门狗定时器的功能 .....	428
11.2	看门狗定时器的结构 .....	429
11.3	控制看门狗定时器的寄存器 .....	430
11.3.1	看门狗定时器的允许寄存器 (WDTE) .....	430
11.4	看门狗定时器的运行 .....	431
11.4.1	看门狗定时器的运行控制 .....	431
11.4.2	看门狗定时器上溢时间的设定 .....	432
11.4.3	看门狗定时器窗口打开期间的设定 .....	433
11.4.4	看门狗定时器间隔中断的设定 .....	434
<b>第 12 章</b>	<b>12 位 A/D 转换器 .....</b>	<b>435</b>
12.1	12 位 A/D 转换器的功能 .....	435
12.2	12 位 A/D 转换器的结构 .....	438
12.3	控制 12 位 A/D 转换器的寄存器 .....	440
12.3.1	外围允许寄存器 0 (PER0) .....	441
12.3.2	A/D 数据寄存器 0 ~ 15 (ADDR0 ~ ADDR15)、A/D 温度传感器数据寄存器 (ADTSDR)、 A/D 内部基准电压数据寄存器 (ADOCDR) .....	442
12.3.3	A/D 自诊断数据寄存器 (ADRD) .....	444
12.3.4	A/D 控制寄存器 (ADCSR) .....	445



12.3.5	A/D 通道选择寄存器 A0 (ADANSA0)	446
12.3.6	A/D 转换值加法运算 / 平均功能通道选择寄存器 0 (ADADS0)	447
12.3.7	A/D 转换值加法运算 / 平均次数选择寄存器 (ADADC)	448
12.3.8	A/D 控制扩展寄存器 (ADCER)	449
12.3.9	A/D 转换开始触发选择寄存器 (ADSTRGR)	451
12.3.10	A/D 转换扩展输入控制寄存器 (ADEXICR)	452
12.3.11	A/D 高电位 / 低电位基准电压控制寄存器 (ADHVREFCNT)	453
12.3.12	A/D 采样状态寄存器 n (ADSSTRn) (n=0 ~ 15、T、O)	454
12.3.13	A/D 转换时钟控制寄存器 (ADCKS)	455
12.3.14	控制模拟输入引脚端口功能的寄存器	455
12.4	运行说明	456
12.4.1	扫描的运行说明	456
12.4.2	单次扫描模式	456
12.4.3	连续扫描模式	459
12.4.4	模拟输入的采样时间和扫描转换时间	461
12.4.5	A/D 数据寄存器的自动清除功能使用例	462
12.4.6	A/D 转换值加法运算 / 平均功能	462
12.4.7	通过异步触发开始 A/D 转换	463
12.4.8	通过外围功能的同步触发开始 A/D 转换	463
12.4.9	中断源和 DTC 传送请求	463
12.5	事件链接功能	463
12.5.1	通过 ELC 的事件进行 12 位 A/D 转换器的运行	463
12.5.2	通过 ELC 的事件进行 12 位 A/D 转换器运行的注意事项	463
12.6	基准电压的选择方法	463
12.7	有关容许信号源阻抗	464
12.8	使用时的注意事项	465
<b>第 13 章</b>	<b>比较器</b>	<b>468</b>
13.1	比较器的功能	468
13.2	比较器的结构	469
13.3	控制比较器的寄存器	470
13.3.1	外围允许寄存器 1 (PER1)	470
13.3.2	比较器模式设定寄存器 (COMPMDR)	471
13.3.3	比较器滤波控制寄存器 (COMPFIR)	473
13.3.4	比较器输出控制寄存器 (COMPOCR)	474
13.3.5	控制模拟输入引脚端口功能的寄存器	475
13.4	运行说明	476
13.4.1	比较器 i 的数字滤波器 (i=0、1)	478
13.4.2	比较器 i 中断 (i=0、1)	478
13.4.3	向事件链接控制器 (ELC) 输出事件信号	479
13.4.4	比较器 i 的输出 (i=0、1)	480
13.4.5	比较器时钟的停止和提供	480
<b>第 14 章</b>	<b>串行阵列单元</b>	<b>481</b>
14.1	串行阵列单元的功能	482
14.1.1	3 线串行 I/O (CSI00、CSI11)	482
14.1.2	UART (UART0 ~ UART2)	483
14.1.3	简易 I <sup>2</sup> C (IIC00、IIC11)	484
14.1.4	IrDA	484
14.2	串行阵列单元的结构	485
14.2.1	移位寄存器	488
14.2.2	串行数据寄存器 mn (SDRmn) 的低 8 位或者低 9 位	488

14.3	控制串行阵列单元的寄存器 .....	490
14.3.1	外围允许寄存器 0 (PER0) .....	491
14.3.2	串行时钟选择寄存器 m (SPSm) .....	492
14.3.3	串行模式寄存器 mn (SMRmn) .....	493
14.3.4	串行通信运行设定寄存器 mn (SCRmn) .....	494
14.3.5	串行数据寄存器 mn (SDRmn) .....	497
14.3.6	串行标志清除触发寄存器 mn (SIRmn) .....	499
14.3.7	串行状态寄存器 mn (SSRmn) .....	500
14.3.8	串行通道开始寄存器 m (SSm) .....	502
14.3.9	串行通道停止寄存器 m (STm) .....	503
14.3.10	串行通道允许状态寄存器 m (SEm) .....	504
14.3.11	串行输出允许寄存器 m (SOEm) .....	505
14.3.12	串行输出寄存器 m (SOM) .....	506
14.3.13	串行输出电平寄存器 m (SOLm) .....	507
14.3.14	串行待机控制寄存器 0 (SSC0) .....	509
14.3.15	输入切换控制寄存器 (ISC) .....	510
14.3.16	噪声滤波器允许寄存器 0 (NFEN0) .....	511
14.3.17	控制串行输入 / 输出引脚端口功能的寄存器 .....	512
14.4	运行停止模式 .....	513
14.4.1	以单元为单位停止运行的情况 .....	513
14.4.2	按通道停止运行的情况 .....	514
14.5	3 线串行 I/O (CSI00、CSI11) 通信的运行 .....	515
14.5.1	主控发送 .....	516
14.5.2	主控接收 .....	524
14.5.3	主控的发送和接收 .....	532
14.5.4	从属发送 .....	540
14.5.5	从属接收 .....	548
14.5.6	从属发送和接收 .....	554
14.5.7	SNOOZE 模式功能 .....	562
14.5.8	传送时钟频率的计算 .....	566
14.5.9	在 3 线串行 I/O (CSI00、CSI11) 通信过程中发生错误时的处理步骤 .....	568
14.6	从属选择输入功能的时钟同步串行通信的运行 .....	569
14.6.1	从属发送 .....	572
14.6.2	从属接收 .....	582
14.6.3	从属的发送和接收 .....	589
14.6.4	传送时钟频率的计算 .....	599
14.6.5	在有从属选择输入功能的时钟同步串行通信过程中发生错误时的处理步骤 .....	600
14.7	UART (UART0 ~ UART2) 通信的运行 .....	601
14.7.1	UART 发送 .....	603
14.7.2	UART 接收 .....	612
14.7.3	SNOOZE 模式功能 .....	619
14.7.4	波特率的计算 .....	626
14.7.5	UART (UART0 ~ UART2) 通信过程中发生错误时的处理步骤 .....	630
14.8	LIN 通信的运行 .....	631
14.8.1	LIN 发送 .....	631
14.8.2	LIN 接收 .....	634
14.9	简易 I <sup>2</sup> C (IIC00、IIC11) 通信的运行 .....	639
14.9.1	地址段的发送 .....	640
14.9.2	数据发送 .....	645
14.9.3	数据接收 .....	648

14.9.4	停止条件的产生 .....	652
14.9.5	传送速率的计算 .....	653
14.9.6	在简易 I <sup>2</sup> C (IIC00、IIC11) 通信过程中发生错误时的处理步骤 .....	655
<b>第 15 章 串行接口 IICA .....</b>		<b>656</b>
15.1	串行接口 IICA 的功能 .....	656
15.2	串行接口 IICA 的结构 .....	659
15.3	控制串行接口 IICA 的寄存器 .....	662
15.3.1	外围允许寄存器 0 (PER0) .....	662
15.3.2	IICA 控制寄存器 n0 (IICCTLn0) .....	663
15.3.3	IICA 状态寄存器 n (IICSn) .....	668
15.3.4	IICA 标志寄存器 n (IICFn) .....	670
15.3.5	IICA 控制寄存器 n1 (IICCTLn1) .....	672
15.3.6	IICA 低电平宽度设定寄存器 n (IICWLn) .....	674
15.3.7	IICA 高电平宽度设定寄存器 n (IICWHn) .....	674
15.3.8	端口模式寄存器 10 (PM10) .....	675
15.4	I <sup>2</sup> C 总线模式的功能 .....	676
15.4.1	引脚结构 .....	676
15.4.2	通过 IICWLn 寄存器和 IICWHn 寄存器设定传送时钟的方法 .....	677
15.5	I <sup>2</sup> C 总线的定义和控制方法 .....	679
15.5.1	开始条件 .....	679
15.5.2	地址 .....	680
15.5.3	传送方向的指定 .....	680
15.5.4	应答 (ACK) .....	681
15.5.5	停止条件 .....	682
15.5.6	等待 .....	683
15.5.7	等待的解除方法 .....	685
15.5.8	中断请求 (INTIICAn) 的产生时序和等待控制 .....	686
15.5.9	地址匹配的检测方法 .....	687
15.5.10	错误的检测 .....	687
15.5.11	扩展码 .....	688
15.5.12	仲裁 .....	689
15.5.13	唤醒功能 .....	691
15.5.14	通信预约 .....	694
15.5.15	其他注意事项 .....	697
15.5.16	通信运行 .....	698
15.5.17	I <sup>2</sup> C 中断请求 (INTIICAn) 的产生时序 .....	706
15.6	时序图 .....	727
<b>第 16 章 IrDA .....</b>		<b>742</b>
16.1	IrDA 的功能 .....	742
16.2	控制 IrDA 的寄存器 .....	743
16.2.1	外围允许寄存器 1 (PER1) .....	743
16.2.2	IrDA 控制寄存器 (IRCR) .....	744
16.3	IrDA 的运行 .....	745
16.3.1	IrDA 通信的操作步骤 .....	745
16.3.2	发送 .....	746
16.3.3	接收 .....	746
16.3.4	高电平脉宽的选择 .....	747
16.4	使用 IrDA 时的注意事项 .....	747

<b>第 17 章 静电电容式触摸传感器 (CTSUS)</b> .....	<b>748</b>
17.1 CTSU 的功能 .....	749
17.2 CTSU 的结构 .....	749
17.3 控制 CTSU 的寄存器 .....	750
17.3.1 外围允许寄存器 1 (PER1) .....	751
17.3.2 CTSU 控制寄存器 0 (CTSUCR0) .....	752
17.3.3 CTSU 控制寄存器 1 (CTSUCR1) .....	755
17.3.4 CTSU 同步噪声降低设定寄存器 (CTSUSDPRS) .....	757
17.3.5 CTSU 传感器稳定等待时间寄存器 (CTSUSST) .....	758
17.3.6 CTSU 测量通道寄存器 0 (CTSUMCH0) .....	759
17.3.7 CTSU 测量通道寄存器 1 (CTSUMCH1) .....	760
17.3.8 CTSU 通道有效控制寄存器 0 (CTSUCHAC0) .....	761
17.3.9 CTSU 通道有效控制寄存器 1 (CTSUCHAC1) .....	762
17.3.10 CTSU 通道有效控制寄存器 2 (CTSUCHAC2) .....	763
17.3.11 CTSU 通道发送 / 接收控制寄存器 0 (CTSUCHTRC0) .....	764
17.3.12 CTSU 通道发送 / 接收控制寄存器 1 (CTSUCHTRC1) .....	765
17.3.13 CTSU 通道发送 / 接收控制寄存器 2 (CTSUCHTRC2) .....	766
17.3.14 CTSU 高通噪声降低控制寄存器 (CTSUDCLKC) .....	767
17.3.15 CTSU 状态寄存器 (CTSUST) .....	768
17.3.16 CTSU 高通噪声降低频谱扩散控制寄存器 (CTSUSSC) .....	769
17.3.17 CTSU 传感器偏移寄存器 0 (CTSUSO0) .....	770
17.3.18 CTSU 传感器偏移寄存器 1 (CTSUSO1) .....	771
17.3.19 CTSU 传感器的计数器 (CTSUSC) .....	773
17.3.20 CTSU 基准计数器 (CTSURC) .....	773
17.3.21 CTSU 错误状态寄存器 (CTSUERRS) .....	774
17.3.22 触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2) .....	775
17.3.23 TSCAP 引脚的设定寄存器 (VTSEL) .....	776
17.4 运行说明 .....	777
17.4.1 测量原理 .....	777
17.4.2 测量模式 .....	779
17.4.3 多个模式的通用事项 .....	788
17.5 使用时的注意事项 .....	792
<b>第 18 章 LCD 控制器 / 驱动器</b> .....	<b>794</b>
18.1 LCD 控制器 / 驱动器的功能 .....	795
18.2 LCD 控制器 / 驱动器的结构 .....	796
18.3 控制 LCD 控制器 / 驱动器的寄存器 .....	798
18.3.1 LCD 模式寄存器 0 (LCDM0) .....	799
18.3.2 LCD 模式寄存器 1 (LCDM1) .....	801
18.3.3 副系统时钟提供模式控制寄存器 (OSMC) .....	803
18.3.4 LCD 时钟控制寄存器 0 (LCDC0) .....	804
18.3.5 LCD 升压电平控制寄存器 (VLCD) .....	805
18.3.6 LCD 输入切换控制寄存器 (ISCLCD) .....	806
18.3.7 LCD 端口功能寄存器 0 ~ 3 (PFSEG0 ~ PFSEG3) .....	808
18.3.8 端口功能 / SEG 输出重定向寄存器 (PFSEGR) .....	809
18.3.9 端口模式寄存器 6、7、10、11、14 (PM6、PM7、PM10、PM11、PM14) .....	813
18.4 LCD 显示数据寄存器 .....	815
18.5 LCD 显示寄存器的选择 .....	817
18.5.1 A 图形区和 B 图形区的数据显示 .....	818
18.5.2 闪烁显示 (A 图形区和 B 图形区的数据的交替显示) .....	818
18.6 LCD 控制器 / 驱动器的设定 .....	819

18.7	运行停止步骤 .....	822
18.8	LCD 驱动电压 VL1、VL2、VL3、VL4 的提供 .....	823
18.8.1	外部电阻分割方式 .....	823
18.8.2	内部升压方式 .....	825
18.8.3	电容分割方式 .....	826
18.9	公共信号和段信号 .....	827
18.10	显示模式 .....	834
18.10.1	静态显示例子 .....	834
18.10.2	2 个时间片的显示例子 .....	837
18.10.3	3 个时间片的显示例子 .....	840
18.10.4	4 个时间片的显示例子 .....	844
18.10.5	6 个时间片的显示例子 .....	848
18.10.6	8 个时间片的显示例子 .....	851
<b>第 19 章</b>	<b>数据传送控制器 (DTC) .....</b>	<b>855</b>
19.1	DTC 的功能 .....	855
19.2	DTC 的结构 .....	856
19.3	控制 DTC 的寄存器 .....	857
19.3.1	DTC 控制数据区和 DTC 向量表区的分配 .....	858
19.3.2	控制数据的分配 .....	859
19.3.3	向量表 .....	861
19.3.4	外围允许寄存器 1 (PER1) .....	863
19.3.5	DTC 控制寄存器 j (DTCCRj) (j=0 ~ 23) .....	864
19.3.6	DTC 块大小寄存器 j (DTBLSj) (j=0 ~ 23) .....	865
19.3.7	DTC 传送次数寄存器 j (DTCCTj) (j=0 ~ 23) .....	865
19.3.8	DTC 传送次数重加载寄存器 j (DTRL Dj) (j=0 ~ 23) .....	866
19.3.9	DTC 源地址寄存器 j (DTSARj) (j=0 ~ 23) .....	866
19.3.10	DTC 目标地址寄存器 j (DTDARj) (j=0 ~ 23) .....	866
19.3.11	DTC 启动允许寄存器 i (DTCENi) (i=0 ~ 3) .....	867
19.3.12	DTC 基址寄存器 (DTCBAR) .....	869
19.4	DTC 的运行 .....	870
19.4.1	启动源 .....	870
19.4.2	正常模式 .....	871
19.4.3	重复模式 .....	874
19.4.4	链传送 .....	877
19.5	使用 DTC 时的注意事项 .....	879
19.5.1	DTC 控制数据和向量表的设定 .....	879
19.5.2	DTC 控制数据区和 DTC 向量表区的分配 .....	879
19.5.3	DTC 保留指令 .....	879
19.5.4	存取数据闪存空间时的运行 .....	880
19.5.5	DTC 的执行时钟数 .....	880
19.5.6	DTC 的响应时间 .....	881
19.5.7	DTC 的启动源 .....	882
19.5.8	待机模式中的运行 .....	882
<b>第 20 章</b>	<b>事件链接控制器 (ELC) .....</b>	<b>883</b>
20.1	ELC 的功能 .....	883
20.2	ELC 的结构 .....	883
20.3	控制 ELC 的寄存器 .....	884
20.3.1	事件输出目标选择寄存器 n (ELSELRn) (n=00 ~ 29) .....	885
20.4	ELC 的运行 .....	890

<b>第 21 章 中断功能</b> .....	<b>892</b>
21.1 中断功能的种类 .....	892
21.2 中断源和结构 .....	892
21.3 控制中断功能的寄存器 .....	898
21.3.1 中断请求标志寄存器 (IF0L、IF0H、IF1L、IF1H、IF2L、IF2H) .....	901
21.3.2 中断屏蔽标志寄存器 (MK0L、MK0H、MK1L、MK1H、MK2L、MK2H) .....	903
21.3.3 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H) .....	904
21.3.4 外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) .....	906
21.3.5 程序状态字 (PSW) .....	907
21.4 中断处理的操作 .....	908
21.4.1 可屏蔽中断请求的接受 .....	908
21.4.2 软件中断请求的接受 .....	911
21.4.3 多重中断处理 .....	911
21.4.4 除法运算指令执行过程中的中断处理 .....	915
21.4.5 中断请求的保留 .....	917
<b>第 22 章 键中断功能</b> .....	<b>918</b>
22.1 键中断的功能 .....	918
22.2 键中断的结构 .....	919
22.3 控制键中断的寄存器 .....	920
22.3.1 键返回控制寄存器 (KRCTL) .....	920
22.3.2 键返回模式寄存器 (KRM) .....	921
22.3.3 键返回标志寄存器 (KRF) .....	921
22.3.4 端口模式寄存器 10、14、15 (PM10、PM14、PM15) .....	922
<b>第 23 章 待机功能</b> .....	<b>923</b>
23.1 待机功能 .....	923
23.2 控制待机功能的寄存器 .....	924
23.3 待机功能的运行 .....	924
23.3.1 HALT 模式 .....	924
23.3.2 STOP 模式 .....	930
23.3.3 SNOOZE 模式 .....	936
<b>第 24 章 复位功能</b> .....	<b>939</b>
24.1 复位时序 .....	941
24.2 复位期间的运行状态 .....	943
24.3 确认复位源的寄存器 .....	945
24.3.1 复位控制标志寄存器 (RESF) .....	945
24.3.2 上电复位状态寄存器 (PORSR) .....	946
<b>第 25 章 上电复位电路</b> .....	<b>948</b>
25.1 上电复位电路的功能 .....	948
25.2 上电复位电路的结构 .....	949
25.3 上电复位电路的运行 .....	949
<b>第 26 章 电压检测电路</b> .....	<b>953</b>
26.1 电压检测电路的功能 .....	953
26.2 电压检测电路的结构 .....	954
26.3 控制电压检测电路的寄存器 .....	955
26.3.1 电压检测寄存器 (LVIM) .....	955
26.3.2 电压检测电平寄存器 (LVIS) .....	956

26.4	电压检测电路的运行 .....	959
26.4.1	用作复位模式时的设定 .....	959
26.4.2	用作中断模式时的设定 .....	960
26.4.3	用作中断 & 复位模式时的设定 .....	962
26.5	电压检测电路的注意事项 .....	968
<b>第 27 章</b>	<b>安全功能 .....</b>	<b>970</b>
27.1	安全功能的概要 .....	970
27.2	安全功能使用的寄存器 .....	971
27.3	安全功能的运行 .....	971
27.3.1	闪存 CRC 运算功能（高速 CRC） .....	971
27.3.2	CRC 运算功能（通用 CRC） .....	975
27.3.3	RAM 奇偶校验错误检测功能 .....	977
27.3.4	RAM 保护功能 .....	978
27.3.5	SFR 保护功能 .....	979
27.3.6	非法存储器存取检测功能 .....	980
27.3.7	频率检测功能 .....	982
27.3.8	A/D 测试功能 .....	984
27.3.9	输入 / 输出引脚的数字输出信号电平检测功能 .....	985
<b>第 28 章</b>	<b>稳压器 .....</b>	<b>986</b>
28.1	稳压器的概要 .....	986
<b>第 29 章</b>	<b>选项字节 .....</b>	<b>987</b>
29.1	选项字节的功能 .....	987
29.1.1	用户选项字节（000C0H ~ 000C2H/010C0H ~ 010C2H） .....	987
29.1.2	片上调试选项字节（000C3H/010C3H） .....	988
29.2	用户选项字节的格式 .....	989
29.3	片上调试选项字节的格式 .....	993
29.4	选项字节的设定 .....	994
<b>第 30 章</b>	<b>闪存 .....</b>	<b>995</b>
30.1	使用闪存编程器的串行编程 .....	996
30.1.1	编程环境 .....	997
30.1.2	通信方式 .....	997
30.2	使用外部器件（内置 UART）的串行编程 .....	999
30.2.1	编程环境 .....	999
30.2.2	通信方式 .....	999
30.3	电路板上的引脚处理 .....	1000
30.3.1	P40/TOOL0 引脚 .....	1000
30.3.2	RESET 引脚 .....	1000
30.3.3	端口引脚 .....	1001
30.3.4	REGC 引脚 .....	1001
30.3.5	X1 引脚和 X2 引脚 .....	1001
30.3.6	电源 .....	1001
30.4	串行编程方法 .....	1002
30.4.1	串行编程的控制 .....	1002
30.4.2	闪存编程模式 .....	1003
30.4.3	通信方式 .....	1004
30.4.4	通信命令 .....	1005
30.5	使用 PG-FP5 时的各命令处理时间（参考值） .....	1007

30.6	自编程	1008
30.6.1	自编程的步骤	1009
30.6.2	引导交换功能	1009
30.6.3	闪存屏蔽窗口功能	1011
30.7	安全设定	1012
30.8	数据闪存	1014
30.8.1	数据闪存的概要	1014
30.8.2	控制数据闪存的寄存器	1014
30.8.3	数据闪存的存取步骤	1015
<b>第 31 章</b>	<b>片上调试功能</b>	<b>1016</b>
31.1	和片上调试仿真器的连接	1016
31.2	片上调试安全 ID	1017
31.3	用户资源的确保	1017
<b>第 32 章</b>	<b>十进制校正 (BCD) 电路</b>	<b>1019</b>
32.1	十进制校正电路的功能	1019
32.2	十进制校正电路使用的寄存器	1019
32.3	十进制校正电路的运行	1020
<b>第 33 章</b>	<b>指令集的概要</b>	<b>1022</b>
33.1	凡例	1022
33.1.1	操作数的表现形式和记述方法	1022
33.1.2	操作栏的说明	1023
33.1.3	标志栏的说明	1024
33.1.4	PREFIX 指令	1024
33.2	操作一览表	1025
<b>第 34 章</b>	<b>电特性 (T<sub>A</sub>=-40 ~ +85°C)</b>	<b>1043</b>
34.1	绝对最大额定值	1044
34.2	振荡电路特性	1047
34.2.1	X1、XT1 振荡电路特性	1047
34.2.2	内部振荡器特性	1047
34.3	DC 特性	1048
34.3.1	引脚特性	1048
34.3.2	电源电流特性	1056
34.4	AC 特性	1062
34.5	外围功能特性	1067
34.5.1	串行阵列单元	1067
34.5.2	串行接口 IICA	1091
34.6	模拟特性	1095
34.6.1	12 位 A/D 转换器特性	1095
34.6.2	温度传感器 / 内部基准电压的特性	1099
34.6.3	比较器	1099
34.6.4	POR 电路特性	1100
34.6.5	LVD 电路特性	1101
34.6.6	电源电压的上升斜率特性	1102
34.6.7	CTSU 特性	1102
34.7	LCD 特性	1103
34.7.1	外部电阻分割方式	1103
34.7.2	内部升压方式	1104
34.7.3	电容分割方式	1105



34.8	RAM 数据保持特性 .....	1106
34.9	闪存编程特性 .....	1106
34.10	专用闪存编程器的通信 (UART) .....	1106
34.11	闪存编程模式的转移时序 .....	1107
<b>第 35 章</b>	<b>封装尺寸图 .....</b>	<b>1108</b>
35.1	64 引脚产品 .....	1108
35.2	80 引脚产品 .....	1109
<b>附录 A</b>	<b>修订记录 .....</b>	<b>1110</b>

## 第 1 章 概述

### 1.1 特点

本产品是内置了 RL78 CPU 内核，并且安装了静电电容式触摸传感器（CTSUS）、LCD 控制器 / 驱动器以及大电流端口等人机界面（HMI）的高性能微控制器。

#### 超低功耗技术

- $V_{DD}=1.6V \sim 5.5V$  的单电源，能以 1.8V 的低电压运行。
- HALT 模式
- STOP 模式
- SNOOZE 模式

#### RL78 CPU 内核

- 3 段流水线的 CISC 体系结构
- 最短指令执行时间：能在高速（0.04167 $\mu$ s：高速内部振荡器时钟以 24MHz 运行时）到超低速（30.5 $\mu$ s：副系统时钟以 32.768kHz 运行时）之间转换。
- 支持乘除运算和乘加运算指令
- 地址空间：1M 字节
- 通用寄存器：8 位寄存器  $\times 8 \times 4$  组
- 内部 RAM：5.5KB  $\sim$  8KB

#### 代码闪存

- 代码闪存：48KB  $\sim$  128KB
- 块大小：1KB
- 禁止块擦除，禁止改写（安全功能）。
- 内置片上调试功能。
- 自编程：有引导交换功能和闪存屏蔽窗口功能。

#### 数据闪存

- 数据闪存：4KB
- 后台操作（BGO）：能在改写数据闪存的过程中执行程序存储器中的指令。
- 改写次数：1000000 次 (TYP.)
- 改写电压： $V_{DD}=1.8 \sim 5.5V$

#### 高速内部振荡器

- 可选择 48MHz、24MHz、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz 或者 1MHz。
- 精度  $\pm 2.0\%$  ( $V_{DD}=1.8 \sim 5.5V$ 、 $T_A=-20 \sim +85^\circ C$ )

#### 工作环境温度

- $T_A=-40 \sim +85^\circ C$ （C：工业用产品、D：民用产品）

#### 电源管理和复位功能

- 内置上电复位（POR）电路。
- 内置电压检测（LVD）电路（选择 14 种中断和复位）。

#### 数据传送控制器 (DTC)

- 传送模式：正常传送模式、重复传送模式
- 启动源：通过中断源启动
- 有链传送功能

#### 事件链接控制器 (ELC)

- 能将28/30种事件信号链接到特定的外围功能 (12种链接目标)

#### 串行接口

- CSI: 2个通道
- UART/UART (支持LIN-bus): 3个通道
- I<sup>2</sup>C/简易I<sup>2</sup>C: 1个通道/2个通道
- IrDA: 1个通道

#### 定时器

- 16位定时器: 8个通道 (遥控输出功能有1个通道)
- 16位定时器KB2: 1个通道
- 12位间隔定时器: 1个通道
- 实时时钟2: 1个通道 (99年日历、闹钟功能、时钟校正功能)
- 看门狗定时器: 1个通道 (能以专用的低速内部振荡器时钟运行)

#### A/D转换器

- 12位分辨率A/D转换器 ( $V_{DD}=2.4\sim 5.5V$ )
- 模拟输入: 8个通道/16个通道
- 内置内部基准电压 (1.45V) 和温度传感器
- 运行模式: 单次扫描模式、连续扫描模式
- A/D转换开始条件: 通过软件触发或者外部触发开始转换
- 支持通过ELC进行的事件链接功能。

#### 比较器

- 2个通道
- 运行模式: 比较器高速模式、比较器低速模式、窗口模式
- 能给基准电压选择外部基准电压和内部基准电压。

#### LCD控制器/驱动器

- 段信号输出: 24个/26个/28个
- 公共信号输出: 8个/6个/4个
- 能进行内部升压、电容分割和外部电阻分割的切换。

#### 静电电容式触摸传感器 (CTSUS)

- 16个通道/24个通道
- 自电容式: 为1个引脚对应1个触摸键的结构、支持最多24个触摸键
- 互电容式: 为16个引脚的8×8矩阵结构、支持最多64个触摸键

#### 输入/输出端口

- I/O端口: 47个/63个 (N沟道/P沟道漏极开路输入/输出[EV<sub>DD0</sub>耐压]: 10个 (大电流端口)、N沟道漏极开路输入/输出[6V耐压]: 0个/2个、N沟道漏极开路输入/输出[EV<sub>DD0</sub>耐压]: 25个/39个 (大电流端口)、N沟道漏极开路输入/输出[V<sub>DD</sub>耐压]: 3个)
- 能进行N沟道漏极开路、P沟道漏极开路、TTL输入缓冲、内部上拉的切换。
- 能连接不同电位 (1.8V、2.5V、3.0V) 运行的器件。
- 内置键中断功能。
- 内置时钟输出/蜂鸣器输出的控制电路。

其他

- 内置十进制校正（BCD）电路。

备注 配置的功能因产品而不同。请参照“1.6 功能概要”。

○ ROM、RAM 容量

闪存 ROM	数据闪存	RAM	R7F0C205/206/207/208	
			64 引脚	80 引脚
128KB	4KB	8KB	—	R7F0C208M
96KB	4KB	7KB	—	R7F0C207M
64KB	4KB	6KB	R7F0C206L	R7F0C206M
48KB	4KB	5.5KB	R7F0C205L	—

注意 在自编程功能以及改写数据闪存时，闪存库使用以下产品的部分 RAM 区。

有关闪存库使用的 RAM 区<sup>注1</sup>，请参照下表。闪存库支持 RL78 系列 CC-RL C 编译器 V1.01.00 以上（包括 V1.01.00）的产品。

	RAM	FSL Type01	FDL Type04	EEL Pack01	EEL Pack02
		Self RAM size: 1 Kbyte	Self RAM size: 136 bytes	Self RAM size: 1022 bytes(max) <sup>注2</sup>	Self RAM size: 384 bytes(max) <sup>注3</sup>
R7F0C208M	8KB	FDF00H ~ FE2FFH <sup>注5</sup>	FDF00H ~ FDF87H	FDF00H ~ FE2FDH	FDF00H ~ FE07FH
R7F0C207M	7KB	用户 RAM 中无 Self RAM 区 <sup>注4</sup>	用户 RAM 中无 Self RAM 区	用户 RAM 中无 Self RAM 区	用户 RAM 中无 Self RAM 区
R7F0C206L/M	6KB	用户 RAM 中无 Self RAM 区			
R7F0C205L	5.5KB				

注 1. Self RAM 区的起始地址固定，并且所需的 Self RAM 容量被保留在高位地址侧。

2. EEL Pack01 使用的 Self RAM 容量取决于使用的“EEL variables (Data ID)”的个数。必须根据使用条件通过以下的计算式算出容量。

$$512 + N * 2 \text{ byte, where } N = 1 \sim 255: \text{ number of the EEL variables (Data ID)}$$

3. EEL Pack02 使用的 Self RAM 容量取决于使用的“EEL variables (Data ID)”的个数。必须根据使用条件通过以下的计算式算出容量。

$$256 + N * 2 \text{ byte, where } N = 1 \sim 64: \text{ number of the EEL variables (Data ID)}$$

4. 使用低于 FSL Type01 V2.20 时的 Self RAM 区为 FE300H ~ FE309H。
5. 使用低于 FSL Type01 V2.20 时的 Self RAM 必须在高位地址侧加 10 字节。

例) R7F0C208M 的 ROM 为 128KB、RAM 为 8KB 的情况：

$$\text{FDF00H} \sim \text{FE2FFH} + 10 \text{ 字节} \rightarrow \text{FDF00H} \sim \text{FE309H}$$

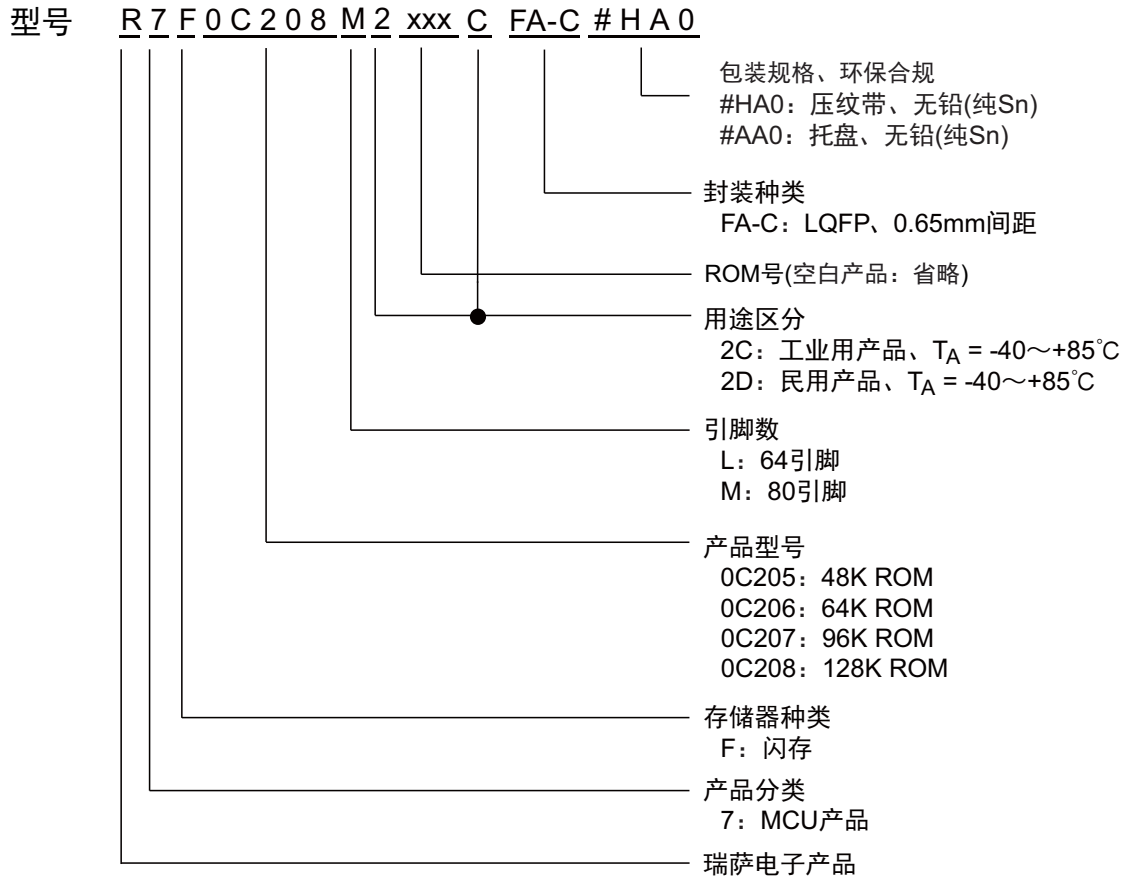
备注 FSL: Flash Self-programming Library

FDL: Data Flash Access Library

EEL: EEPROM Emulation Library

## 1.2 产品型号一览表

图 1-1 产品型号、存储容量和封装



引脚数	封装	闪存 ROM	数据闪存	RAM	用途区分注	包装类型	订购型号
64 引脚	64 引脚塑封 LQFP (12×12mm、0.65mm 间距)	48KB	4KB	5.5KB	2C	托盘	R7F0C205L2xxxCFA-C#AA0
					2C	压纹带	R7F0C205L2xxxCFA-C#HA0
					2D	托盘	R7F0C205L2xxxDFA-C#AA0
					2D	压纹带	R7F0C205L2xxxDFA-C#HA0
		64KB	4KB	6KB	2C	托盘	R7F0C206L2xxxCFA-C#AA0
					2C	压纹带	R7F0C206L2xxxCFA-C#HA0
					2D	托盘	R7F0C206L2xxxDFA-C#AA0
					2D	压纹带	R7F0C206L2xxxDFA-C#HA0
80 引脚	80 引脚塑封 LQFP (14×14mm、0.65mm 间距)	64KB	4KB	6KB	2C	托盘	R7F0C206M2xxxCFA-C#AA0
					2C	压纹带	R7F0C206M2xxxCFA-C#HA0
					2D	托盘	R7F0C206M2xxxDFA-C#AA0
					2D	压纹带	R7F0C206M2xxxDFA-C#HA0
		96KB	4KB	7KB	2C	托盘	R7F0C207M2xxxCFA-C#AA0
					2C	压纹带	R7F0C207M2xxxCFA-C#HA0
					2D	托盘	R7F0C207M2xxxDFA-C#AA0
					2D	压纹带	R7F0C207M2xxxDFA-C#HA0
		128KB	4KB	8KB	2C	托盘	R7F0C208M2xxxCFA-C#AA0
					2C	压纹带	R7F0C208M2xxxCFA-C#HA0
					2D	托盘	R7F0C208M2xxxDFA-C#AA0
					2D	压纹带	R7F0C208M2xxxDFA-C#HA0

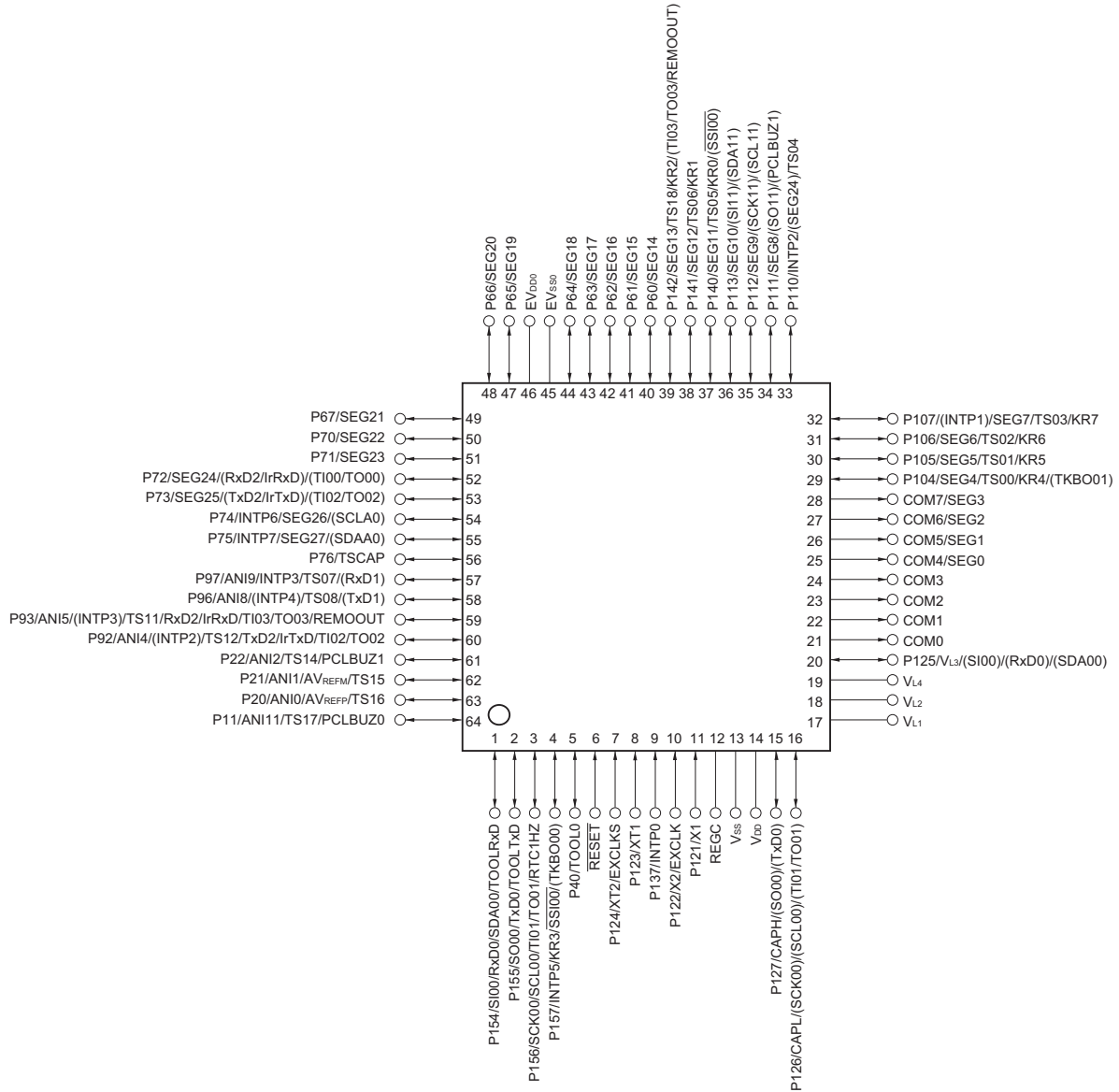
注 用途区分请参照“图 1-1 产品型号、存储容量和封装”。

注意 订购产品型号是本手册发行时的型号。最新的订购产品型号请参照本公司网页的对象产品页。

## 1.3 引脚连接图（俯视图）

### 1.3.1 64 引脚产品

- 64 引脚塑封 LQFP（12×12mm，0.65mm 间距）



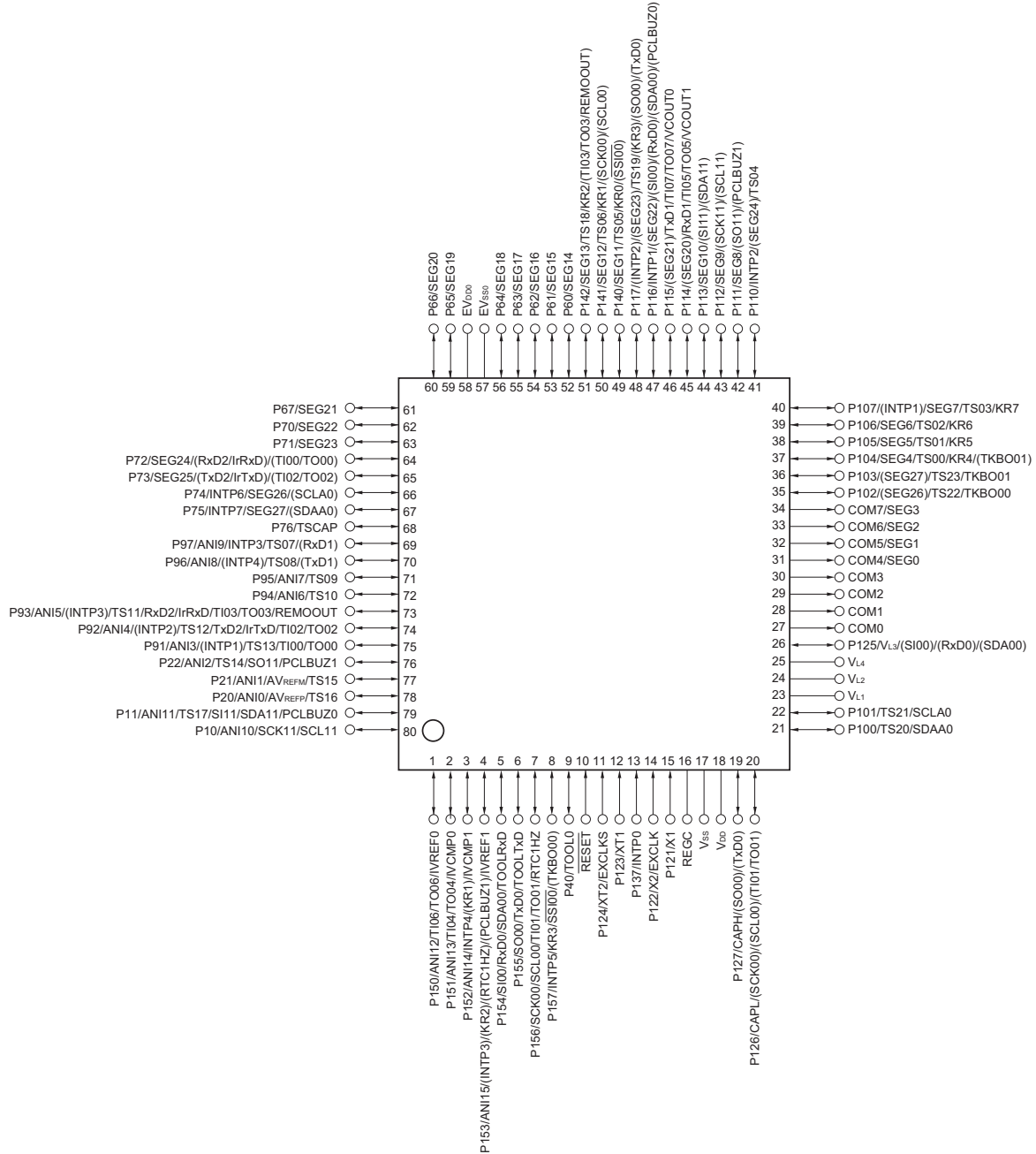
- 注意 1. 必须将 EV<sub>SS0</sub> 引脚和 V<sub>SS</sub> 引脚置为等电位，
- 必须将 EV<sub>DD0</sub> 引脚和 V<sub>DD</sub> 引脚置为等电位。
  - 必须通过电容器（0.47 ~ 1μF）将 REGC 引脚连接 V<sub>SS</sub> 引脚。

备注 1. 有关引脚名，请参照“1.4 引脚名”。

- 在应用领域中需要降低从单片机内部产生的噪声的情况下，建议采取单独给 V<sub>DD</sub> 和 EV<sub>DD0</sub> 提供电源并且将 V<sub>SS</sub> 和 EV<sub>SS0</sub> 单独接地等噪声对策。
- 能通过设定外围 I/O 重定向寄存器 0 ~ 3（PIOR0 ~ PIOR3），分配上图（）内的功能。

1.3.2 80 引脚产品

- 80 引脚塑封 LQFP (14×14mm, 0.65mm 间距)



- 注意 1. 必须将 EV<sub>SS0</sub> 引脚和 V<sub>SS</sub> 引脚置为等电位，
2. 必须将 EV<sub>DD0</sub> 引脚和 V<sub>DD</sub> 引脚置为等电位。
3. 必须通过电容器 (0.47 ~ 1μF) 将 REGC 引脚连接 V<sub>SS</sub> 引脚。

- 备注 1. 有关引脚名，请参照“1.4 引脚名”。
2. 在应用领域中需要降低从单片机内部产生的噪声的情况下，建议采取单独给 V<sub>DD</sub> 和 EV<sub>DD0</sub> 提供电源并且将 V<sub>SS</sub> 和 EV<sub>SS0</sub> 单独接地等噪声对策。
3. 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上图 ( ) 内的功能。



## 1.4 引脚名

(1/5)

引脚名	功能	64 引脚	80 引脚
ANI0	AD Analog Input 0	○	○
ANI1	AD Analog Input 1	○	○
ANI2	AD Analog Input 2	○	○
ANI3	AD Analog Input 3	—	○
ANI4	AD Analog Input 4	○	○
ANI5	AD Analog Input 5	○	○
ANI6	AD Analog Input 6	—	○
ANI7	AD Analog Input 7	—	○
ANI8	AD Analog Input 8	○	○
ANI9	AD Analog Input 9	○	○
ANI10	AD Analog Input 10	—	○
ANI11	AD Analog Input 11	○	○
ANI12	AD Analog Input 12	—	○
ANI13	AD Analog Input 13	—	○
ANI14	AD Analog Input 14	—	○
ANI15	AD Analog Input 15	—	○
INTP0	External Interrupt Input 0	○	○
INTP1	External Interrupt Input 1	○	○
INTP2	External Interrupt Input 2	○	○
INTP3	External Interrupt Input 3	○	○
INTP4	External Interrupt Input 4	○	○
INTP5	External Interrupt Input 5	○	○
INTP6	External Interrupt Input 6	○	○
INTP7	External Interrupt Input 7	○	○
KR0	Key Return 0	○	○
KR1	Key Return 1	○	○
KR2	Key Return 2	○	○
KR3	Key Return 3	○	○
KR4	Key Return 4	○	○
KR5	Key Return 5	○	○
KR6	Key Return 6	○	○
KR7	Key Return 7	○	○
IVCMP0	Comparator 0 analog voltage input	—	○
IVREF0	Comparator 0 reference voltage input	—	○
VCOUT0	Comparator 0 output	—	○
IVCMP1	Comparator 1 analog voltage input	—	○
IVREF1	Comparator 1 reference voltage input	—	○
VCOUT1	Comparator 1 output	—	○
P10	Port 10	—	○
P11	Port 11	○	○
P20	Port 20	○	○
P21	Port 21	○	○
P22	Port 22	○	○
P40	Port 40	○	○
P60	Port 60	○	○

(2/5)

引脚名	功能	64 引脚	80 引脚
P61	Port 61	○	○
P62	Port 62	○	○
P63	Port 63	○	○
P64	Port 64	○	○
P65	Port 65	○	○
P66	Port 66	○	○
P67	Port 67	○	○
P70	Port 70	○	○
P71	Port 71	○	○
P72	Port 72	○	○
P73	Port 73	○	○
P74	Port 74	○	○
P75	Port 75	○	○
P76	Port 76	○	○
P91	Port 91	—	○
P92	Port 92	○	○
P93	Port 93	○	○
P94	Port 94	—	○
P95	Port 95	—	○
P96	Port 96	○	○
P97	Port 97	○	○
P100	Port 100	—	○
P101	Port 101	—	○
P102	Port 102	—	○
P103	Port 103	—	○
P104	Port 104	○	○
P105	Port 105	○	○
P106	Port 106	○	○
P107	Port 107	○	○
P110	Port 110	○	○
P111	Port 111	○	○
P112	Port 112	○	○
P113	Port 113	○	○
P114	Port 114	—	○
P115	Port 115	—	○
P116	Port 116	—	○
P117	Port 117	—	○
P121	Port 121	○	○
P122	Port 122	○	○
P123	Port 123	○	○
P124	Port 124	○	○
P125	Port 125	○	○
P126	Port 126	○	○
P127	Port 127	○	○
P137	Port 137	○	○
P140	Port 140	○	○

(3/5)

引脚名	功能	64 引脚	80 引脚
P141	Port 141	○	○
P142	Port 142	○	○
P150	Port 150	—	○
P151	Port 151	—	○
P152	Port 152	—	○
P153	Port 153	—	○
P154	Port 154	○	○
P155	Port 155	○	○
P156	Port 156	○	○
P157	Port 157	○	○
TI00	Timer Array Unit Channel 0 Input	○	○
TI01	Timer Array Unit Channel 1 Input	○	○
TI02	Timer Array Unit Channel 2 Input	○	○
TI03	Timer Array Unit Channel 3 Input	○	○
TI04	Timer Array Unit Channel 4 Input	—	○
TI05	Timer Array Unit Channel 5 Input	—	○
TI06	Timer Array Unit Channel 6 Input	—	○
TI07	Timer Array Unit Channel 7 Input	—	○
TO00	Timer Array Unit Channel 0 Output	○	○
TO01	Timer Array Unit Channel 1 Output	○	○
TO02	Timer Array Unit Channel 2 Output	○	○
TO03	Timer Array Unit Channel 3 Output	○	○
TO04	Timer Array Unit Channel 4 Output	—	○
TO05	Timer Array Unit Channel 5 Output	—	○
TO06	Timer Array Unit Channel 6 Output	—	○
TO07	Timer Array Unit Channel 7 Output	—	○
REMOOUT	Remote Control Output	○	○
TKBO00	Timer KB2 Output 0	○	○
TKBO01	Timer KB2 Output 1	○	○
RTC1HZ	Real-time Clock Correction Clock (1 Hz) Output	○	○
RxD0	UART0 Receive Data	○	○
RxD1	UART1 Receive Data	○	○
RxD2	UART2 Receive Data	○	○
TxD0	UART0 Transmit Data	○	○
TxD1	UART1 Transmit Data	○	○
TxD2	UART2 Transmit Data	○	○
IrRxD	IrDA Format Receive Data	○	○
IrTxD	IrDA Format Transmit Data	○	○
SCLA0	IICA0 Serial Clock Input/Output	○	○
SDAA0	IICA0 Serial Data Input/Output	○	○
SCL00	IIC00 Serial Clock Output	○	○
SDA00	IIC00 Serial Data Input/Output	○	○
SCL11	IIC11 Serial Clock Output	○	○
SDA11	IIC00 Serial Data Input/Output	○	○
SCK00	CSI00 Serial Clock Input/Output	○	○
SI00	CSI00 Serial Data Input	○	○

(4/5)

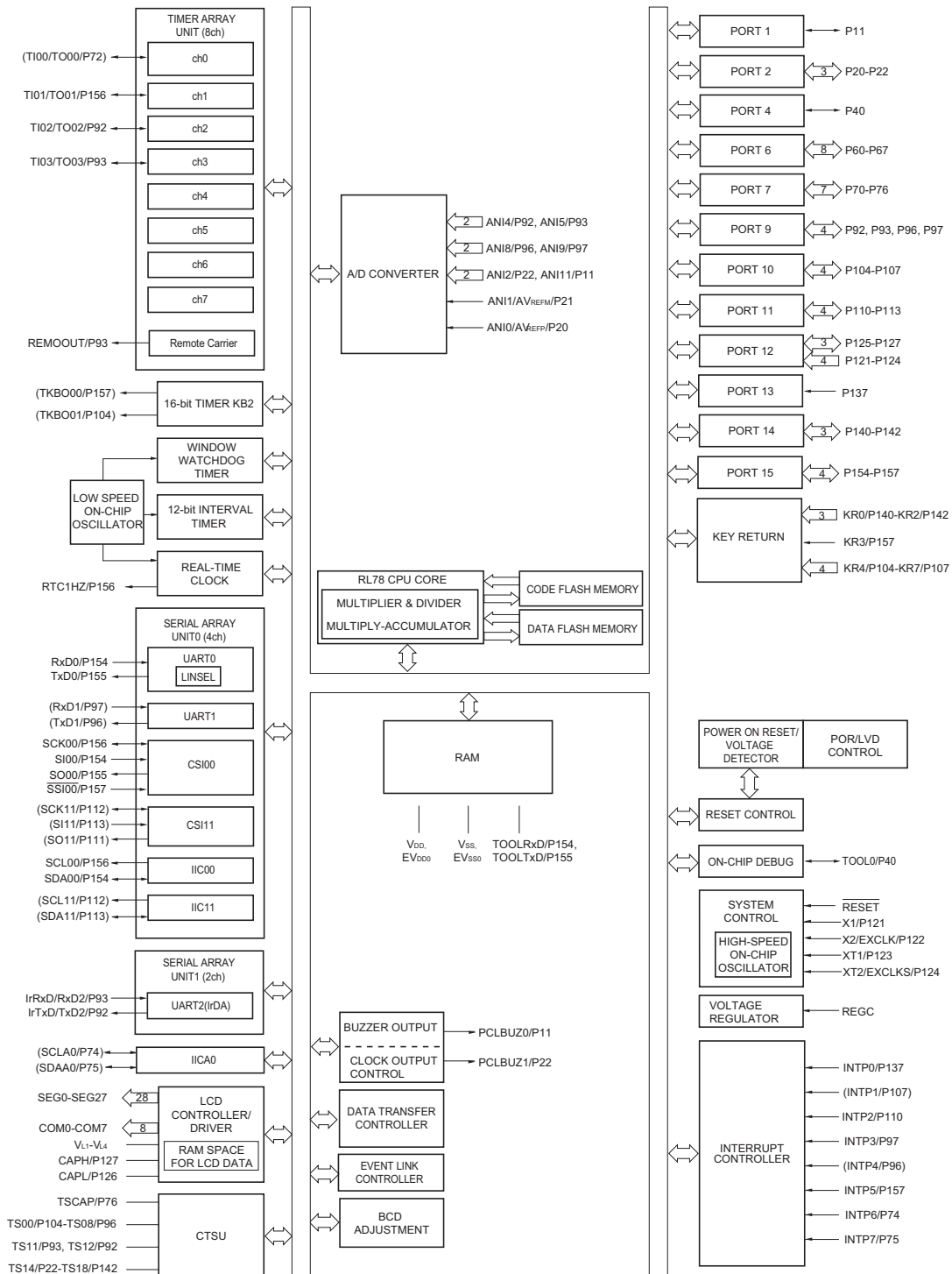
引脚名	功能	64 引脚	80 引脚
SO00	CSI00 Serial Data Output	○	○
SSI00	CSI00 Serial Interface Chip Select Input	○	○
SCK11	CSI11 Serial Clock Input/Output	○	○
SI11	CSI11 Serial Data Input	○	○
SO11	CSI11 Serial Data Output	○	○
PCLBUZ0	Programmable Clock Output/Buzzer Output 0	○	○
PCLBUZ1	Programmable Clock Output/Buzzer Output 1	○	○
COM0	LCD Common Output 0	○	○
COM1	LCD Common Output 1	○	○
COM2	LCD Common Output 2	○	○
COM3	LCD Common Output 3	○	○
COM4	LCD Common Output 4	○	○
COM5	LCD Common Output 5	○	○
COM6	LCD Common Output 6	○	○
COM7	LCD Common Output 7	○	○
SEG0	LCD Segment Output 0	○	○
SEG1	LCD Segment Output 1	○	○
SEG2	LCD Segment Output 2	○	○
SEG3	LCD Segment Output 3	○	○
SEG4	LCD Segment Output 4	○	○
SEG5	LCD Segment Output 5	○	○
SEG6	LCD Segment Output 6	○	○
SEG7	LCD Segment Output 7	○	○
SEG8	LCD Segment Output 8	○	○
SEG9	LCD Segment Output 9	○	○
SEG10	LCD Segment Output 10	○	○
SEG11	LCD Segment Output 11	○	○
SEG12	LCD Segment Output 12	○	○
SEG13	LCD Segment Output 13	○	○
SEG14	LCD Segment Output 14	○	○
SEG15	LCD Segment Output 15	○	○
SEG16	LCD Segment Output 16	○	○
SEG17	LCD Segment Output 17	○	○
SEG18	LCD Segment Output 18	○	○
SEG19	LCD Segment Output 19	○	○
SEG20	LCD Segment Output 20	○	○
SEG21	LCD Segment Output 21	○	○
SEG22	LCD Segment Output 22	○	○
SEG23	LCD Segment Output 23	○	○
SEG24	LCD Segment Output 24	○	○
SEG25	LCD Segment Output 25	○	○
SEG26	LCD Segment Output 26	○	○
SEG27	LCD Segment Output 27	○	○
VL1	LCD Power Supply 1	○	○
VL2	LCD Power Supply 2	○	○

(5/5)

引脚名	功能	64 引脚	80 引脚
VL3	LCD Power Supply 3	○	○
VL4	LCD Power Supply 4	○	○
CAPH	Capacitor for LCD	○	○
CAPL	Capacitor for LCD	○	○
TS00	Electrostatic Capacitance Measurement Pin (Touch Pin) 0	○	○
TS01	Electrostatic Capacitance Measurement Pin (Touch Pin) 1	○	○
TS02	Electrostatic Capacitance Measurement Pin (Touch Pin) 2	○	○
TS03	Electrostatic Capacitance Measurement Pin (Touch Pin) 3	○	○
TS04	Electrostatic Capacitance Measurement Pin (Touch Pin) 4	○	○
TS05	Electrostatic Capacitance Measurement Pin (Touch Pin) 5	○	○
TS06	Electrostatic Capacitance Measurement Pin (Touch Pin) 6	○	○
TS07	Electrostatic Capacitance Measurement Pin (Touch Pin) 7	○	○
TS08	Electrostatic Capacitance Measurement Pin (Touch Pin) 8	○	○
TS09	Electrostatic Capacitance Measurement Pin (Touch Pin) 9	—	○
TS10	Electrostatic Capacitance Measurement Pin (Touch Pin) 10	—	○
TS11	Electrostatic Capacitance Measurement Pin (Touch Pin) 11	○	○
TS12	Electrostatic Capacitance Measurement Pin (Touch Pin) 12	○	○
TS13	Electrostatic Capacitance Measurement Pin (Touch Pin) 13	—	○
TS14	Electrostatic Capacitance Measurement Pin (Touch Pin) 14	○	○
TS15	Electrostatic Capacitance Measurement Pin (Touch Pin) 15	○	○
TS16	Electrostatic Capacitance Measurement Pin (Touch Pin) 16	○	○
TS17	Electrostatic Capacitance Measurement Pin (Touch Pin) 17	○	○
TS18	Electrostatic Capacitance Measurement Pin (Touch Pin) 18	○	○
TS19	Electrostatic Capacitance Measurement Pin (Touch Pin) 19	—	○
TS20	Electrostatic Capacitance Measurement Pin (Touch Pin) 20	—	○
TS21	Electrostatic Capacitance Measurement Pin (Touch Pin) 21	—	○
TS22	Electrostatic Capacitance Measurement Pin (Touch Pin) 22	—	○
TS23	Electrostatic Capacitance Measurement Pin (Touch Pin) 23	—	○
TSCAP	LPF (low-pass filter) Connection for CTSU	○	○
AVREFM	Analog Reference Voltage (– Side)	○	○
AVREFP	Analog Reference Voltage (+ Side)	○	○
EXCLK	External Clock Input (Main System Clock)	○	○
EXCLKS	External Clock Input (Subsystem Clock)	○	○
X1	Crystal Oscillator (Main System Clock) 1	○	○
X2	Crystal Oscillator (Main System Clock) 2	○	○
XT1	Crystal Oscillator (Subsystem Clock) 1	○	○
XT2	Crystal Oscillator (Subsystem Clock) 2	○	○
VDD	Power Supply	○	○
VSS	Ground	○	○
RESET	Reset	○	○
REGC	Regulator Capacitance	○	○
EVDD0	Power Supply for P-ch Pin	○	○
EVSS0	Ground for N-ch Pin	○	○
TOOLRXD	Data Input for External Device	○	○
TOOLTXD	Data Output for External Device	○	○
TOOL0	Data Input/Output for Tool	○	○

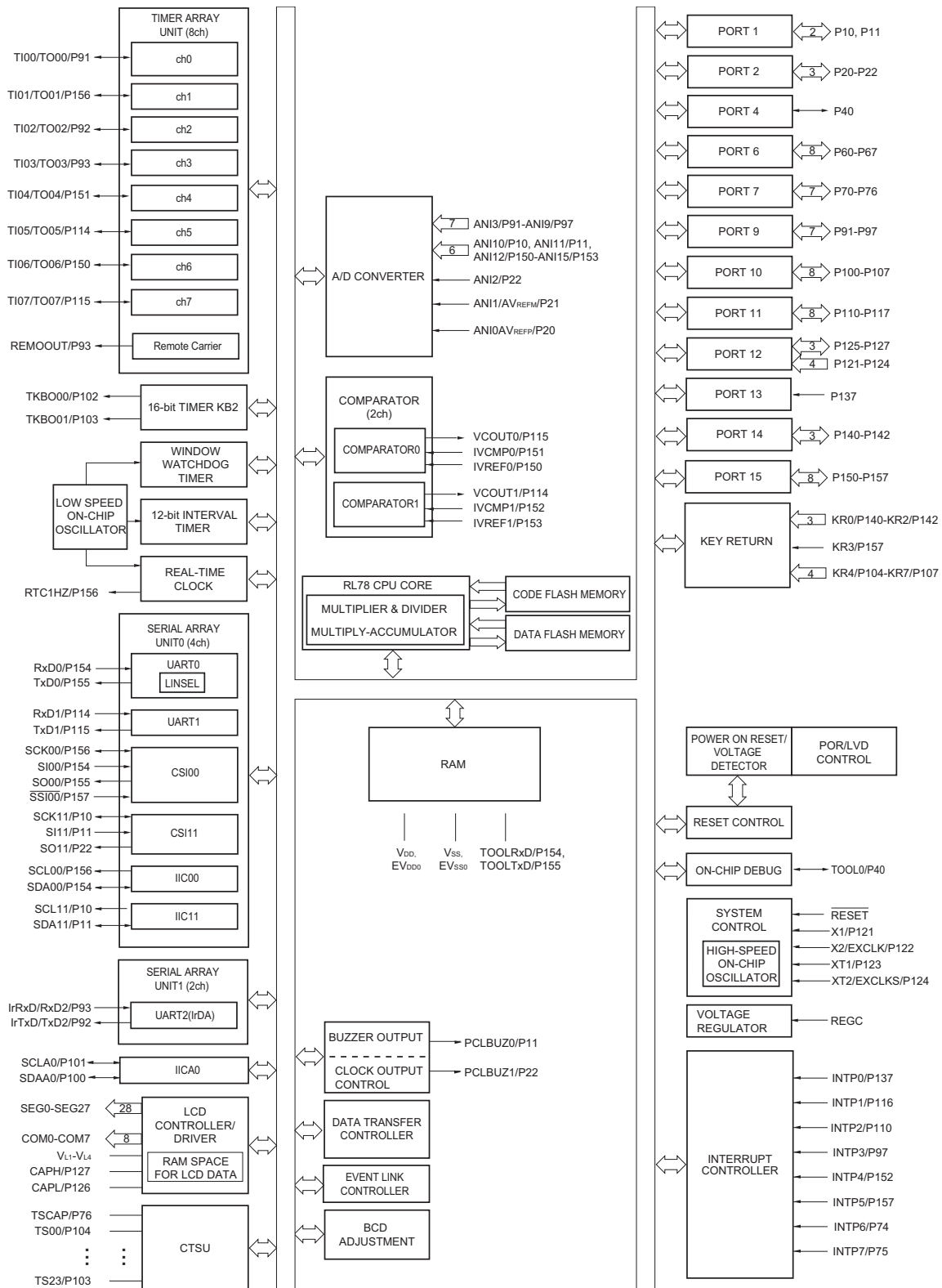
1.5 框图

1.5.1 64 引脚产品



备注 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上图 ( ) 内的功能。详细内容请参照“图 4-8 外围 I/O 重定向寄存器 0 (PIOR0) 的格式”~“图 4-11 外围 I/O 重定向寄存器 3 (PIOR3) 的格式”。

1.5.2 80 引脚产品



## 1.6 功能概要

注意 这是将外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3) 置“00H”时的功能概要。

(1/2)

项目		64 引脚		80 引脚		
		R7F0C205L	R7F0C206L	R7F0C206M	R7F0C207M	R7FC208M
代码闪存注		48KB	64KB	64KB	96KB	128KB
数据闪存		4KB	4KB	4KB	4KB	4KB
RAM		5.5KB	6KB	6KB	7KB	8KB
地址空间		1M 字节				
主系统 时钟	高速系统时钟	X1 (晶体 / 陶瓷) 振荡、外部主系统时钟输入 (EXCLK) HS (高速主) 模式: 1 ~ 20MHz (V <sub>DD</sub> =2.7 ~ 5.5V)、 HS (高速主) 模式: 1 ~ 16MHz (V <sub>DD</sub> =2.4 ~ 5.5V)、 LS (低速主) 模式: 1 ~ 8MHz (V <sub>DD</sub> =1.8 ~ 5.5V)、 LV (低电压主) 模式: 1 ~ 4MHz (V <sub>DD</sub> =1.6 ~ 5.5V)				
	高速内部振荡器 时钟 (f <sub>IH</sub> )	HS (高速主) 模式: 1 ~ 24MHz (V <sub>DD</sub> =2.7 ~ 5.5V)、 HS (高速主) 模式: 1 ~ 16MHz (V <sub>DD</sub> =2.4 ~ 5.5V)、 LS (低速主) 模式: 1 ~ 8MHz (V <sub>DD</sub> =1.8 ~ 5.5V)、 LV (低电压主) 模式: 1 ~ 4MHz (V <sub>DD</sub> =1.6 ~ 5.5V)				
16 位定时器 KB2 的时钟		48MHz(TYP.): V <sub>DD</sub> =2.7 ~ 5.5V				
副系统时钟		XT1 (晶体) 振荡、外部副系统时钟的输入 (EXCLKS) 32.768kHz(TYP.): V <sub>DD</sub> =1.6 ~ 5.5V				
低速内部振荡器时钟		15kHz(TYP.): V <sub>DD</sub> =1.6 ~ 5.5V				
通用寄存器		8 位 × 32 个寄存器 (8 位 × 8 个寄存器 × 4 组)				
最短指令执行时间		0.04167μs (高速内部振荡器: f <sub>IH</sub> =24MHz 运行时)				
		0.05μs (高速系统时钟: f <sub>MX</sub> =20MHz 运行时)				
		30.5μs (副系统时钟: f <sub>SUB</sub> =32.768kHz 运行时)				
指令集		<ul style="list-style-type: none"> <li>• 数据传送 (8/16 位)</li> <li>• 加减 / 逻辑运算 (8/16 位)</li> <li>• 乘法运算 (8 位 × 8 位、16 位 × 16 位)</li> <li>• 除法运算 (16 位 ÷ 16 位、32 位 ÷ 32 位)</li> <li>• 乘加运算 (16 位 × 16 位 + 32 位)</li> <li>• 循环、桶式移位、位操作 (置位、复位、测试和布尔运算) 等</li> </ul>				
I/O 端口	合计	47		63		
	CMOS 输入 / 输出	42 (10 个 P 沟道 / N 沟道大电流端口、 25 个 N 沟道大电流端口)		56 (10 个 P 沟道 / N 沟道大电流端口、39 个 N 沟道大电 流端口)		
	CMOS 输入	5		5		
	N 沟道漏极开路 输入 / 输出 (6V 耐压)	—		2		
	振荡引脚复用输入 引脚	4		4		
定时器	16 位定时器 TAU	8 个通道				
	16 位定时器 KB2	1 个通道				
	看门狗定时器	1 个通道				

注 请参照“1.1 特点”中的“○ ROM、RAM 容量”。



(2/2)

项目		64 引脚		80 引脚		
		R7F0C205L	R7F0C206L	R7F0C206M	R7F0C207M	R7FC208M
定时器	12 位间隔定时器	1 个通道				
	实时时钟 (RTC)	1 个通道				
	RTC 输出	1 个 1Hz (副系统时钟: $f_{SUB}=32.768kHz$ )				
	定时器输出	4 个 (使用 TAU)、2 个 (使用 TKB2)		8 个 (使用 TAU)、2 个 (使用 TKB2)		
	遥控输出	1 个				
时钟输出 / 蜂鸣器输出		2 个				
		<ul style="list-style-type: none"> <li>2.44kHz、4.88kHz、9.77kHz、1.25MHz、2.5MHz、5MHz、10MHz (主系统时钟: <math>f_{MAIN}=20MHz</math> 运行时)</li> <li>256Hz、512Hz、1.024kHz、2.048kHz、4.096kHz、8.192kHz、16.384kHz、32.768kHz (副系统时钟: <math>f_{SUB}=32.768kHz</math> 运行时)</li> </ul>				
12 位分辨率 A/D 转换器		8 个通道		16 个通道		
比较器		—		2 个通道		
串行接口		<ul style="list-style-type: none"> <li>CSI: 1 个通道 / UART (支持 LIN-bus): 1 个通道 / 简易 I<sup>2</sup>C: 1 个通道</li> <li>CSI: 1 个通道 / UART: 1 个通道 / 简易 I<sup>2</sup>C: 1 个通道</li> <li>UART (支持 IrDA): 1 个通道</li> </ul>				
	I <sup>2</sup> C 总线	1 个通道		1 个通道		
数据传送控制器 (DTC)		28 个源		30 个源		
事件链接控制器 (ELC)		事件输入: 28 个 事件触发输出: 12 个		事件输入: 30 个 事件触发输出: 12 个		
向量 中断源	内部	31		31		
	外部	9 注 1		11 注 1		
键中断		8 注 1				
LCD 控制器 / 驱动器		能进行内部升压、电容分割和外部电阻分割的切换。				
	段信号输出	28/26/24 个				
	公共信号输出	4/6/8 个				
静电电容式触摸传感器 (CTS)		16 个通道		24 个通道		
复位		<ul style="list-style-type: none"> <li>通过 RESET 引脚进行的复位</li> <li>通过看门狗定时器进行的内部复位</li> <li>通过上电复位进行的内部复位</li> <li>通过电压检测电路进行的内部复位</li> <li>因执行非法指令而产生的内部复位注 2</li> <li>因 RAM 奇偶校验错误而产生的内部复位</li> <li>因存取非法存储器而产生的内部复位</li> </ul>				
上电复位电路		<ul style="list-style-type: none"> <li>上电复位: 1.51V±0.04V</li> <li>断电复位: 1.50V±0.04V</li> </ul>				
电压检测电路		<ul style="list-style-type: none"> <li>上升: 1.67V±0.03V ~ 4.06V±0.08V (14 种)</li> <li>下降: 1.63V±0.03V ~ 3.98V±0.08V (14 种)</li> </ul>				
片上调试功能		有				
电源电压		V <sub>DD</sub> =1.6 ~ 5.5V				
工作环境温度		T <sub>A</sub> =-40 ~ +85°C (2C: 工业用产品)、T <sub>A</sub> =-40 ~ +85°C (2D: 民用产品)				

注 1. 8 个键中断相当于 1 个外部中断源。

2. 当执行指令码 FFH 时, 发生非法指令错误。

在通过在线仿真器或者片上调试仿真器进行仿真时, 不会因执行非法指令而产生复位。

## 第 2 章 引脚功能

### 2.1 端口功能

引脚的输入 / 输出缓冲器电源因产品而不同，各电源和引脚的关系如下所示。

表 2-1 各引脚的输入 / 输出缓冲器电源

#### (1) 64 引脚的产品

电源	对应的引脚
$EV_{DD0}$	• P11、P22、P60 ~ P67、P70 ~ P76、P92、P93、P96、P97、P104 ~ P107、P110 ~ P113、P140 ~ P142、P154 ~ P157
$V_{DD}$	• P20、P21、P40、P121 ~ P127、P137 • RESET、REGC、 $V_{L1}$ 、 $V_{L2}$ 、 $V_{L4}$ 、COM0 ~ COM7

#### (2) 80 引脚产品

电源	对应的引脚
$EV_{DD0}$	• P10、P11、P22、P60 ~ P67、P70 ~ P76、P91 ~ P97、P102 ~ P107、P110 ~ P117、P140 ~ P142、P150 ~ P157
$V_{DD}$	• P20、P21、P40、P100、P101、P121 ~ P127、P137 • RESET、REGC、 $V_{L1}$ 、 $V_{L2}$ 、 $V_{L4}$ 、COM0 ~ COM7

在各端口设定的输入 / 输出、缓冲、上拉电阻，对复用功能也有效。

## 2.1.1 64 引脚产品

(1/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能
P11	8-33-1	输入 / 输出	模拟输入	ANI11/TS17/PCLBUZ0	端口 1 1 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P11 的输入能设定为 TTL 输入缓冲。 P11 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 能设定为模拟输入注 2。 能设定为触摸引脚输出注 2。
P20	7-33-2	输入 / 输出	模拟输入	ANI0/AV <sub>REFP</sub> /TS16	端口 2
P21				ANI1/AV <sub>REFM</sub> /TS15	3 位输入 / 输出端口
P22	7-33-1			ANI2/TS14/PCLBUZ1	能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P22 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 能设定为模拟输入注 2。 能设定为触摸引脚输出注 2。
P40	7-1-3	输入 / 输出	输入端口	TOOL0	端口 4 1 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。
P60	7-5-26	输入 / 输出	数字输入 无效注 1	SEG14	端口 6
P61				SEG15	8 位输入 / 输出端口
P62				SEG16	能以 1 位为单位指定输入 / 输出。
P63				SEG17	输入端口时，能通过软件的设定使用内部上拉电阻。
P64				SEG18	P60 ~ P67 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。
P65				SEG19	P60 ~ P67 的输出能设定为 P 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。
P66				SEG20	
P67				SEG21	能设定为 LCD 输出注 3。

注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。

2. 通过端口模式寄存器 x (PMx)、端口模式控制寄存器 x (PMCx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、模拟或者触摸（能以 1 位为单位进行设定）。
3. 通过端口模式寄存器 x (PMx) 和 LCD 端口功能寄存器 (PFSEGx) 将各引脚设定为数字或者 LCD（能以 1 位为单位进行设定）。

(2/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能
P70	7-5-26	输入 / 输出	数字输入 无效 <sup>注 1</sup>	SEG22	端口 7 7 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P72、P74 和 P75 的输入能设定为 TTL 输入缓冲。 P70 ~ P75 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 P70 和 P71 的输出能设定为 P 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 P70 ~ P75 能设定为 LCD 输出 <sup>注 2</sup> 。
P71				SEG23	
P72	8-5-16			SEG24/(RxD2)/(IrRxD)/(TI00)/(TO00)	
P73				7-5-28	
P74	8-5-16			INTP6/SEG26/(SCLA0)	
P75				INTP7/SEG27/(SDAA0)	
P76	7-31-1		输入端口	TSCAP	
P92	7-33-1	输入 / 输出	模拟输入	ANI4/(INTP2)/TS12/TxD2/ IrTxD/TI02/TO02	端口 9 4 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P93和P97的输入能设定为TTL输入缓冲。 P92、P93、P96 和 P97 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 能设定为模拟输入 <sup>注 3</sup> 。 能设定为触摸引脚输出 <sup>注 3</sup> 。
P93	8-33-1			ANI5/(INTP3)/TS11/RxD2/ IrRxD/TI03/TO03/REMOOUT	
P96	7-33-1			ANI8/(INTP4)/TS08/(TxD1)	
P97	8-33-1			ANI9/INTP3/TS07/(RxD1)	
P104	7-32-1	输入 / 输出	数字输入 无效 <sup>注 1</sup>	SEG4/TS00/KR4/(TKBO01)	端口 10 4 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P104 ~ P107 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 能设定为 LCD 输出 <sup>注 4</sup> 。 能设定为触摸引脚输出 <sup>注 4</sup> 。
P105				SEG5/TS01/KR5	
P106				SEG6/TS02/KR6	
P107				(INTP1)/SEG7/TS03/KR7	

注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。

- 通过端口模式寄存器 x (PMx) 和 LCD 端口功能寄存器 (PFSEGx) 将各引脚设定为数字或者 LCD (能以 1 位为单位进行设定)。
- 通过端口模式寄存器 x (PMx)、端口模式控制寄存器 x (PMCx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、模拟或者触摸 (能以 1 位为单位进行设定)。
- 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、LCD 或者触摸 (能以 1 位为单位进行设定)。

备注 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上表 ( ) 内的功能。

(3/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能	
P110	7-32-1	输入 / 输出	输入端口	INTP2/(SEG24)/TS04	端口 11 4 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P112 和 P113 的输入能设定为 TTL 输入缓冲。 P110 ~ P113 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 P110 能设定为 LCD 输出注 2。 P110 能设定为触摸引脚输出注 2。 P111 ~ P113 能设定为 LCD 输出注 3。	
P111	7-5-28		数字输入	SEG8/(SO11)/(PCLBUZ1)		
P112	8-5-16		无效注 1			SEG9/(SCK11)/(SCL11)
P113						SEG10/(SI11)/(SDA11)
P121	2-2-1	输入	输入端口	X1	端口 12 3 位输入 / 输出端口和 4 位输入专用端口 P125 ~ P127 能以 1 位为单位指定输入 / 输出。 输入端口时，P125 ~ P127 能通过软件的设定使用内部上拉电阻。 P125 和 P126 的输入能设定为 TTL 输入缓冲。 P125 ~ P127 的输出能设定为 N 沟道漏极开路输出 (V <sub>DD</sub> 耐压)。 P125 ~ P127 能设定为 LCD 功能引脚注 4。	
P122				X2/EXCLK		
P123				XT1		
P124				XT2/EXCLKS		
P125	8-5-15	输入 / 输出	数字输入	V <sub>L3</sub> /(SI00)/(RxD0)/(SDA00)	P125 和 P126 的输入能设定为 TTL 输入缓冲。 P125 ~ P127 的输出能设定为 N 沟道漏极开路输出 (V <sub>DD</sub> 耐压)。 P125 ~ P127 能设定为 LCD 功能引脚注 4。	
P126	8-5-14		无效注 1	CAPL/(SCK00)/(SCL00)/(TI01)/(TO01)		
P127	7-5-27			CAPH/(SO00)/(TxD0)		
P137	2-1-2	输入	输入端口	INTP0	端口 13 1 位输入专用端口	

- 注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。
2. 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx)、LCD 端口重定向寄存器 (PFSEGR) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、LCD 或者触摸（能以 1 位为单位进行设定）。
3. 通过端口模式寄存器 x (PMx) 和 LCD 端口功能寄存器 (PFSEGx) 将各引脚设定为数字或者 LCD（能以 1 位为单位进行设定）。
4. 通过端口模式寄存器 x (PMx) 和 LCD 输入切换控制寄存器 (ISCLCD) 将各引脚设定为数字或者 LCD 功能引脚（能以 1 位为单位进行设定）。

备注 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上表 ( ) 内的功能。

(4/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能
P140	8-32-1	输入 / 输出	数字输入 无效 <sup>注 1</sup>	SEG11/TS05/KR0/(SSI00)	端口 14 3 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件の設定使用内部 上拉电阻。 P140 和 P141 的输入能设定为 TTL 输入 缓冲。 P140 ~ P142 的输出能设定为 N 沟道漏极 开路输出 (EV <sub>DD0</sub> 耐压)。 能设定为 LCD 输出 <sup>注 2</sup> 。 能设定为触摸引脚输出 <sup>注 2</sup> 。
P141				SEG12/TS06/KR1	
P142				7-32-1	
P154	8-1-9	输入 / 输出	输入端口	SI00/RxD0/SDA00/TOOLRxD	端口 15 4 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件の設定使用内部 上拉电阻。 P154、P156 和 P157 的输入能设定为 TTL 输入缓冲。 P154 ~ P157 的输出能设定为 N 沟道漏极 开路输出 (EV <sub>DD0</sub> 耐压)。
P155	7-1-10			SO00/TxD0/TOOLTxD	
P156	8-1-9			SCK00/SCL00/TI01/TO01/ RTC1HZ	
P157				INTP5/KR3/SSI00/(TKBO00)	
RESET	2-1-1	输入	—	—	外部复位的输入专用引脚 当不使用外部复位时，必须直接或者通过 电阻连接 V <sub>DD</sub> 。

- 注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。
2. 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、LCD 或者触摸（能以 1 位为单位进行设定）。

备注 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上表 ( ) 内的功能。

## 2.1.2 80 引脚产品

(1/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能
P10	8-3-5	输入 / 输出	模拟输入	ANI10/SCK11/SCL11	端口 1 2 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P10和P11的输入能设定为TTL输入缓冲。 P10和P11的输出能设定为N沟道漏极开路输出（EV <sub>DD0</sub> 耐压）。 P10能设定为模拟输入注2。 P11能设定为模拟输入注3。 P11能设定为触摸引脚输出注3。
P11	8-33-1			ANI11/TS17/SI11/SDA11/ PCLBUZ0	
P20	7-33-2	输入 / 输出	模拟输入	ANI0/AV <sub>REFP</sub> /TS16	端口 2 3 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P22的输出能设定为N沟道漏极开路输出（EV <sub>DD0</sub> 耐压）。 能设定为模拟输入注3。 能设定为触摸引脚输出注3。
P21				ANI1/AV <sub>REFM</sub> /TS15	
P22	7-33-1			ANI2/TS14/SO11/PCLBUZ1	
P40	7-1-3	输入 / 输出	输入端口	TOOL0	端口 4 1 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。
P60	7-5-26	输入 / 输出	数字输入 无效注1	SEG14	端口 6 8 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部上拉电阻。 P60 ~ P67 的输出能设定为N沟道漏极开路输出（EV <sub>DD0</sub> 耐压）。 P60 ~ P67 的输出能设定为P沟道漏极开路输出（EV <sub>DD0</sub> 耐压）。 能设定为LCD输出注4。
P61				SEG15	
P62				SEG16	
P63				SEG17	
P64				SEG18	
P65				SEG19	
P66				SEG20	
P67				SEG21	

- 注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。
2. 通过端口模式寄存器 x（PMx）和端口模式控制寄存器 x（PMCx）将各引脚设定为数字或者模拟（能以 1 位为单位进行设定）。
3. 通过端口模式寄存器 x（PMx）、端口模式控制寄存器 x（PMCx）和触摸引脚功能选择寄存器 x（TSSELx）将各引脚设定为数字、模拟或者触摸（能以 1 位为单位进行设定）。
4. 通过端口模式寄存器 x（PMx）和 LCD 端口功能寄存器（PFSEGx）将各引脚设定为数字或者 LCD（能以 1 位为单位进行设定）。



(2/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能
P70	7-5-26	输入 / 输出	数字输入 无效 <sup>注 1</sup>	SEG22	端口 7 7 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部 上拉电阻。 P72、P74 和 P75 的输入能设定为 TTL 输入 缓冲。 P70 ~ P75 的输出能设定为 N 沟道漏极开 路输出 (EV <sub>DD0</sub> 耐压)。 P70 和 P71 的输出能设定为 P 沟道漏极 开路输出 (EV <sub>DD0</sub> 耐压)。 P70 ~ P75 能设定为 LCD 输出 <sup>注 2</sup> 。
P71				SEG23	
P72	8-5-16	SEG24/(RxD2)/(IrRxD)/(TI00)/ (TO00)			
P73		7-5-28		SEG25/(TxD2)/(IrTxD)/(TI02)/ (TO02)	
P74	8-5-16	INTP6/SEG26/(SCLA0)			
P75		INTP7/SEG27/(SDAA0)			
P76	7-31-1	输入端口	TSCAP		
P91	7-33-1	输入 / 输出	模拟输入	ANI3/(INTP1)/TS13/TI00/TO00	端口 9 7 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件的设定使用内部 上拉电阻。 P93和P97的输入能设定为TTL输入缓冲。 P91 ~ P97 的输出能设定为 N 沟道漏极开 路输出 (EV <sub>DD0</sub> 耐压)。 能设定为模拟输入 <sup>注 3</sup> 。 能设定为触摸引脚输出 <sup>注 3</sup> 。
P92				ANI4/(INTP2)/TS12/TxD2/ IrTxD/TI02/TO02	
P93	8-33-1	ANI5/(INTP3)/TS11/RxD2/ IrRxD/TI03/TO03/REMOOUT			
P94	7-33-1	ANI6/TS10			
P95		ANI7/TS09			
P96	ANI8/(INTP4)/TS08/(TxD1)				
P97	8-33-1	ANI9/INTP3/TS07/(RxD1)			
P100	12-31-1	输入 / 输出	输入端口	TS20/SDAA0	端口 10 8 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 P100 和 P101 为 N 沟道漏极开路输出 (6V 耐压)。 输入端口时，P102 ~ P107 能通过软件 的设定使用内部上拉电阻。 P102 ~ P107 的输出能设定为 N 沟道漏极 开路输出 (EV <sub>DD0</sub> 耐压)。 P100 和 P101 能设定为触摸引脚输出 <sup>注 4</sup> 。 P102 和 P103 能设定为 LCD 输出 <sup>注 5</sup> 。 P102 和 P103 能设定为触摸引脚输出 <sup>注 5</sup> 。 P104 ~ P107 能设定为 LCD 输出 <sup>注 6</sup> 。 P104 ~ P107 能设定为触摸引脚输出 <sup>注 6</sup> 。
P101				TS21/SCLA0	
P102	7-32-1	(SEG26)/TS22/TKBO00			
P103		(SEG27)/TS23/TKBO01			
P104		SEG4/TS00/KR4/(TKBO01)			
P105		SEG5/TS01/KR5			
P106		SEG6/TS02/KR6			
P107	(INTP1)/SEG7/TS03/KR7				

注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。

- 通过端口模式寄存器 x (PMx) 和 LCD 端口功能寄存器 (PFSEGx) 将各引脚设定为数字或者 LCD (能以 1 位为单位进行设定)。
- 通过端口模式寄存器 x (PMx)、端口模式控制寄存器 x (PMCx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、模拟或者触摸 (能以 1 位为单位进行设定)。
- 通过端口模式寄存器 x (PMx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字或者触摸 (能以 1 位为单位进行设定)。
- 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx)、LCD 端口重定向寄存器 (PFSEGR) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、LCD 或者触摸 (能以 1 位为单位进行设定)。
- 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、LCD 或者触摸 (能以 1 位为单位进行设定)。

备注 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上表 ( ) 内的功能。



(3/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能	
P110	7-32-1	输入 / 输出	输入端口	INTP2/(SEG24)/TS04	端口 11 8 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时, 能通过软件的设定使用内部上拉电阻。 P112 ~ P114 和 P116 的输入能设定为 TTL 输入缓冲。 P110 ~ P117 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 P110 能设定为 LCD 输出注 2。 P110 能设定为触摸引脚输出注 2。 P111 ~ P113 能设定为 LCD 输出注 3。 P114 ~ P117 能设定为 LCD 输出注 4。	
P111	7-5-28		数字输入	SEG8/(SO11)/(PCLBUZ1)		
P112	8-5-16		无效注 1			SEG9/(SCK11)/(SCL11)
P113						SEG10/(SI11)/(SDA11)
P114				输入端口		(SEG20)/RxD1/TI05/TO05/ VCOU1
P115	7-5-28					(SEG21)/TxD1/TI07/TO07/ VCOU0
P116	8-5-16					INTP1/(SEG22)/(SI00)/(RxD0)/ (SDA00)/(PCLBUZ0)
P117	7-32-1					(INTP2)/(SEG23)/TS19/(KR3)/ (SO00)/(TxD0)
P121	2-2-1	输入	输入端口	X1	端口 12 3 位输入 / 输出端口和 4 位输入专用端口 P125 ~ P127 能以 1 位为单位指定输入 / 输出。 输入端口时, P125 ~ P127 能通过软件的设定使用内部上拉电阻。 P125 和 P126 的输入能设定为 TTL 输入缓冲。 P125 ~ P127 的输出能设定为 N 沟道漏极开路输出 (V <sub>DD</sub> 耐压)。 P125 ~ P127 能设定为 LCD 功能引脚注 5。	
P122				X2/EXCLK		
P123				XT1		
P124				XT2/EXCLKS		
P125	8-5-15	输入 / 输出	数字输入	V <sub>L3</sub> /(SI00)/(RxD0)/(SDA00)		
P126	8-5-14			无效注 1	CAPL/(SCK00)/(SCL00)/ (TI01)/(TO01)	
P127	7-5-27				CAPH/(SO00)/(TxD0)	
P137	2-1-2	输入	输入端口	INTP0	端口 13 1 位输入专用端口	

- 注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。
- 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx)、LCD 端口重定向寄存器 (PFSEGR) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、LCD 或者触摸（能以 1 位为单位进行设定）。
  - 通过端口模式寄存器 x (PMx) 和 LCD 端口功能寄存器 (PFSEGx) 将各引脚设定为数字或者 LCD（能以 1 位为单位进行设定）。
  - 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx) 和 LCD 端口重定向寄存器 (PFSEGR) 将各引脚设定为数字或者 LCD（能以 1 位为单位进行设定）。
  - 通过端口模式寄存器 x (PMx) 和 LCD 输入切换控制寄存器 (ISCLCD) 将各引脚设定为数字或者 LCD 功能引脚（能以 1 位为单位进行设定）。

备注 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上表 ( ) 内的功能。

(4/4)

功能名称	引脚类型	输入 / 输出	复位后	复用功能	功能
P140	8-32-1	输入 / 输出	数字输入 无效 <sup>注 1</sup>	SEG11/TS05/KR0/(SSI00)	端口 14 3 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件の設定使用内部上拉电阻。 P140 和 P141 的输入能设定为 TTL 输入缓冲。 P140 ~ P142 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 能设定为 LCD 输出 <sup>注 2</sup> 。 能设定为触摸引脚输出 <sup>注 2</sup> 。
P141				SEG12/TS06/KR1/(SCK00)/ (SCL00)	
P142				SEG13/TS18/KR2/(TI03/TO03/ REMOOUT)	
P150	7-9-3	输入 / 输出	模拟输入	ANI12/TI06/TO06/IVREF0	端口 15 8 位输入 / 输出端口 能以 1 位为单位指定输入 / 输出。 输入端口时，能通过软件の設定使用内部上拉电阻。 P154、P156 和 P157 的输入能设定为 TTL 输入缓冲。 P150 ~ P157 的输出能设定为 N 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压)。 P150 ~ P153 能设定为模拟输入 <sup>注 3</sup> 。
P151				ANI13/TI04/TO04/IVCMP0	
P152				ANI14/INTP4/(KR1)/IVCMP1	
P153				ANI15/(INTP3)/(KR2)/ (RTC1HZ)/(PCLBUZ1)/ IVREF1	
P154	8-1-9	输入端口	—	SI00/RxD0/SDA00/TOOLRxD	—
P155	7-1-10			SO00/TxD0/TOOLTxD	
P156	8-1-9			SCK00/SCL00/TI01/TO01/ RTC1HZ	
P157	—			INTP5/KR3/SSI00/(TKBO00)	
RESET	2-1-1	输入	—	—	外部复位的输入专用引脚 当不使用外部复位时，必须直接或者通过电阻连接 V <sub>DD</sub> 。

- 注 1. 数字输入无效状态是表示数字输出、数字输入、模拟输入、LCD 输出和静电电容测量引脚（触摸引脚）都为无效状态。
2. 通过端口模式寄存器 x (PMx)、LCD 端口功能寄存器 (PFSEGx) 和触摸引脚功能选择寄存器 x (TSSELx) 将各引脚设定为数字、LCD 或者触摸（能以 1 位为单位进行设定）。
3. 过端口模式寄存器 x (PMx) 和端口模式控制寄存器 x (PMCx) 将各引脚设定为数字或者模拟（能以 1 位为单位进行设定）。

备注 能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，分配上表 ( ) 内的功能。

## 2.2 端口以外的功能

## 2.2.1 各产品配置的功能

(1/2)

功能名称	80 引脚	64 引脚	功能名称	80 引脚	64 引脚	功能名称	80 引脚	64 引脚
ANI0	○	○	PCLBUZ0	○	○	TO03	○	○
ANI1	○	○	PCLBUZ1	○	○	TO04	○	—
ANI2	○	○	REGC	○	○	TO05	○	—
ANI3	○	—	RTC1HZ	○	○	TO06	○	—
ANI4	○	○	REMOOUT	○	○	TO07	○	—
ANI5	○	○	$\overline{\text{RESET}}$	○	○	TKBO00	○	○
ANI6	○	—	RxD0	○	○	TKBO01	○	○
ANI7	○	—	RxD1	○	○	V <sub>L1</sub>	○	○
ANI8	○	○	RxD2	○	○	V <sub>L2</sub>	○	○
ANI9	○	○	TxD0	○	○	V <sub>L3</sub>	○	○
ANI10	○	—	TxD1	○	○	V <sub>L4</sub>	○	○
ANI11	○	○	TxD2	○	○	CAPH	○	○
ANI12	○	—	SCK00	○	○	CAPL	○	○
ANI13	○	—	SCK10	○	○	TSCAP	○	○
ANI14	○	—	SI00	○	○	X1	○	○
ANI15	○	—	SI11	○	○	X2	○	○
INTP0	○	○	SO00	○	○	EXCLK	○	○
INTP1	○	○	SO11	○	○	XT1	○	○
INTP2	○	○	$\overline{\text{SSI00}}$	○	○	XT2	○	○
INTP3	○	○	SCL00	○	○	EXCLKS	○	○
INTP4	○	○	SCL11	○	○	V <sub>DD</sub>	○	○
INTP5	○	○	SDA00	○	○	EV <sub>DD0</sub>	○	○
INTP6	○	○	SDA11	○	○	AV <sub>REFP</sub>	○	○
INTP7	○	○	SCLA0	○	○	AV <sub>REFM</sub>	○	○
IVCMP0	○	—	SDAA0	○	○	V <sub>SS</sub>	○	○
IVCMP1	○	—	IrRxD	○	○	EV <sub>SS0</sub>	○	○
IVREF0	○	—	IrTxD	○	○	TOOLRxD	○	○
IVREF1	○	—	TI00	○	○	TOOLTxD	○	○
VCOUT0	○	—	TI01	○	○	TOOL0	○	○
VCOUT1	○	—	TI02	○	○	COM0	○	○
KR0	○	○	TI03	○	○	COM1	○	○
KR1	○	○	TI04	○	—	COM2	○	○
KR2	○	○	TI05	○	—	COM3	○	○
KR3	○	○	TI06	○	—	COM4	○	○
KR4	○	○	TI07	○	—	COM5	○	○
KR5	○	○	TO00	○	○	COM6	○	○
KR6	○	○	TO01	○	○	COM7	○	○
KR7	○	○	TO02	○	○	SEG0	○	○

(2/2)

功能名称	80 引脚	64 引脚	功能名称	80 引脚	64 引脚	功能名称	80 引脚	64 引脚
SEG1	○	○	SEG18	○	○	TS07	○	○
SEG2	○	○	SEG19	○	○	TS08	○	○
SEG3	○	—	SEG20	○	—	TS09	○	—
SEG4	○	—	SEG21	○	—	TS10	○	—
SEG5	○	○	SEG22	○	—	TS11	○	○
SEG6	○	○	SEG23	○	—	TS12	○	○
SEG7	○	—	SEG24	○	—	TS13	○	—
SEG8	○	—	SEG25	○	○	TS14	○	○
SEG9	○	—	SEG26	○	—	TS15	○	○
SEG10	○	○	SEG27	○	—	TS16	○	○
SEG11	○	○	TS00	○	—	TS17	○	○
SEG12	○	○	TS01	○	○	TS18	○	○
SEG13	○	○	TS02	○	○	TS19	○	—
SEG14	○	○	TS03	○	○	TS20	○	—
SEG15	○	○	TS04	○	○	TS21	○	—
SEG16	○	○	TS05	○	○	TS22	○	—
SEG17	○	○	TS06	○	○	TS23	○	—

## 2.2.2 功能说明

(1/2)

功能名称	输入 / 输出	功能
ANI0 ~ ANI15	输入	A/D 转换器的模拟输入（参照“图 12-27 模拟输入保护电路的例子”）
INTP0 ~ INTP7	输入	外部中断的输入 有效边沿的指定：上升沿、下降沿、双边沿
IVCMP0、IVCMP1	输入	比较器的模拟电压输入
IVREF0、IVREF1	输入	比较器的基准电压输入
VCOUT0、VCOUT1	输出	比较器的输出
KR0 ~ KR7	输入	键中断的输入
PCLBUZ0、PCLBUZ1	输出	时钟输出 / 蜂鸣器输出
REGC	—	连接用于内部工作的稳压器输出稳定电容器。 通过电容器（0.47 ~ 1 $\mu$ F）连接 V <sub>SS</sub> 。 因为用于稳定内部电压，所以必须使用特性好的电容器。
RTC1HZ	输出	实时时钟 2 的校正时钟（1Hz）输出
REMOOUT	输出	遥控输出
RESET	输入	低电平有效的系统复位输入 当不使用外部复位引脚时，直接或者通过电阻连接 V <sub>DD</sub> 。
RxD0 ~ RxD2	输入	串行接口 UART0 ~ UART2 的串行数据输入
TxD0 ~ TxD2	输出	串行接口 UART0 ~ UART2 的串行数据输出
SCK00、SCK11	输入 / 输出	串行接口 CSI00 和 CSI11 的串行时钟输入 / 输出
SI00、SI11	输入	串行接口 CSI00 和 CSI11 的串行数据输入
SO00、SO11	输出	串行接口 CSI00 和 CSI11 的串行数据输出
SSI00	输入	串行接口 CSI00 的从属选择输入
SCL00、SCL11	输出	串行接口 IIC00 和 IIC11 的串行时钟输出
SDA00、SDA11	输入 / 输出	串行接口 IIC00 和 IIC11 的串行数据输入 / 输出
SCLA0	输入 / 输出	串行接口 IICA0 的时钟输入 / 输出
SDAA0	输入 / 输出	串行接口 IICA0 的串行数据输入 / 输出
IrRxD	输入	用于 IrDA 的接收数据
IrTxD	输出	用于 IrDA 的发送数据
TI00 ~ TI07	输入	16 位定时器 00 ~ 07 的外部计数时钟 / 捕捉触发的输入
TO00 ~ TO07	输出	16 位定时器 00 ~ 07 的定时器输出
TKBO00、TKBO01	输出	16 位定时器 KB2 的定时器输出
V <sub>L1</sub> ~ V <sub>L4</sub>	—	LCD 驱动电压
CAPH、CAPL	—	连接用于 LCD 控制器 / 驱动器的电容器
TSCAP	—	用于连接 LPF 的引脚
X1、X2	—	连接用于主系统时钟的谐振器
EXCLK	输入	主系统时钟的外部时钟输入
XT1、XT2	—	连接用于副系统时钟的谐振器
EXCLKS	输入	副系统时钟的外部时钟输入

(2/2)

功能名称	输入 / 输出	功能
V <sub>DD</sub>	—	P20、P21、P40、P100、P101、P121 ~ P127、P137 以及端口以外的引脚的正电源
EV <sub>DD0</sub>	—	端口引脚 (P20、P21、P40、P100、P101、P121 ~ P127、P137 以外) 的正电源
AV <sub>REFP</sub>	输入	A/D 转换器的基准电压 (+) 输入
AV <sub>REFM</sub>	输入	A/D 转换器的基准电压 (-) 输入
V <sub>SS</sub>	—	P20、P21、P40、P100、P101、P121 ~ P127、P137 以及端口以外的引脚的接地电位
EV <sub>SS0</sub>	—	端口引脚 (P20、P21、P40、P100、P101、P121 ~ P127、P137 以外) 的接地电位
TOOLRxD	输入	用于在闪存编程时连接外部设备的 UART 串行数据接收
TOOLTxD	输出	用于在闪存编程时连接外部设备的 UART 串行数据发送
TOOL0	输入 / 输出	用于闪存编程器 / 调试器的数据输入 / 输出
COM0 ~ COM7	输出	LCD 控制器 / 驱动器的公共信号输出
SEG0 ~ SEG27	输出	LCD 控制器 / 驱动器的段信号输出
TS00 ~ TS23	输出	静电电容测量引脚 (触摸引脚)

注意 解除复位时的 P40/TOOL0 和运行模式的关系如下：

表 2-2 解除复位时的 P40/TOOL0 和运行模式的关系

P40/TOOL0	运行模式
V <sub>DD</sub>	通常运行模式
0V	闪存编程模式

详细内容请参照“30.4 串行编程方法”。

备注 作为噪声对策和门锁对策，必须在 V<sub>DD</sub>-V<sub>SS</sub>、EV<sub>DD0</sub>-EV<sub>SS0</sub> 之间以最短的距离并且用较粗的布线连接旁路电容器 (0.1μF 左右)。

### 2.3 未使用引脚的处理

各未使用引脚的处理如表 2-3 所示。

备注 配置的引脚因产品而不同，请参照“1.3 引脚连接图（俯视图）”和“2.1 端口功能”。

表 2-3 各未使用引脚的处理

引脚名	输入 / 输出	未使用时的推荐连接方法
P10、P11	输入 / 输出	输入：必须单独通过电阻连接 $EV_{DD0}$ 或者 $EV_{SS0}$ 。 输出：必须置为开路。
P20、P21		输入：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。 输出：必须置为开路。
P22		输入：必须单独通过电阻连接 $EV_{DD0}$ 或者 $EV_{SS0}$ 。 输出：必须置为开路。
P40		输入：必须单独通过电阻连接 $V_{DD}$ 或者置为开路。 输出：必须置为开路。
P60 ~ P67		输入：必须单独通过电阻连接 $EV_{DD0}$ 或者 $EV_{SS0}$ 。 输出：必须置为开路。
P70 ~ P76		
P91 ~ P97		
P100、P101		输入：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。 输出：必须将端口的输出锁存器置“0”并且置为开路，或者将端口的输出锁存器置“1”并且单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。
P102 ~ P107		输入：必须单独通过电阻连接 $EV_{DD0}$ 或者 $EV_{SS0}$ 。 输出：必须置为开路。
P110 ~ P117		
P121 ~ P124	输入	必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。
P125 ~ P127	输入 / 输出	输入：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。 输出：必须置为开路。
P137	输入	必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。
P140 ~ P142	输入 / 输出	输入：必须单独通过电阻连接 $EV_{DD0}$ 或者 $EV_{SS0}$ 。 输出：必须置为开路。
P150 ~ P157		
RESET	输入	必须直接或者通过电阻连接 $V_{DD}$ 。
REGC	—	必须通过电容器（0.47 ~ 1 $\mu$ F）连接 $V_{SS}$ 。
COM0 ~ COM7	输出	必须置为开路。
$V_{L1}$	—	
$V_{L2}$	—	
$V_{L4}$	—	

## 2.4 引脚框图

对于“2.1.1 64 引脚产品”和“2.1.2 80 引脚产品”中记载的引脚类型，引脚框图如图 2-1 ~ 图 2-22 所示。

图 2-1 引脚类型 2-1-1 的引脚框图

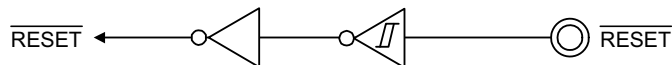
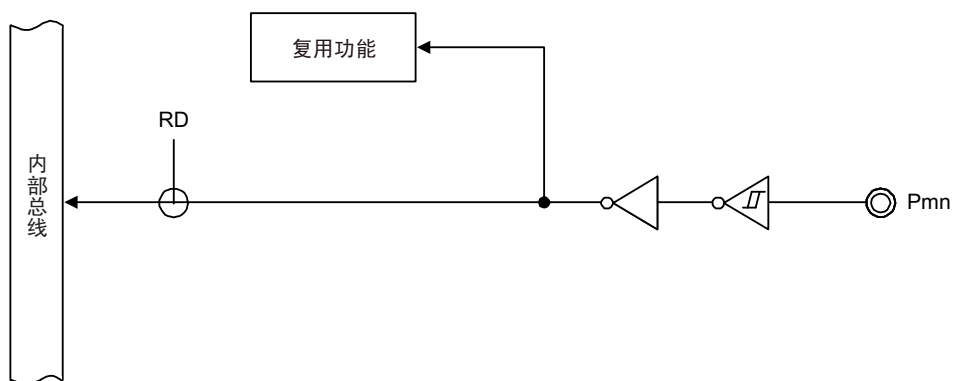


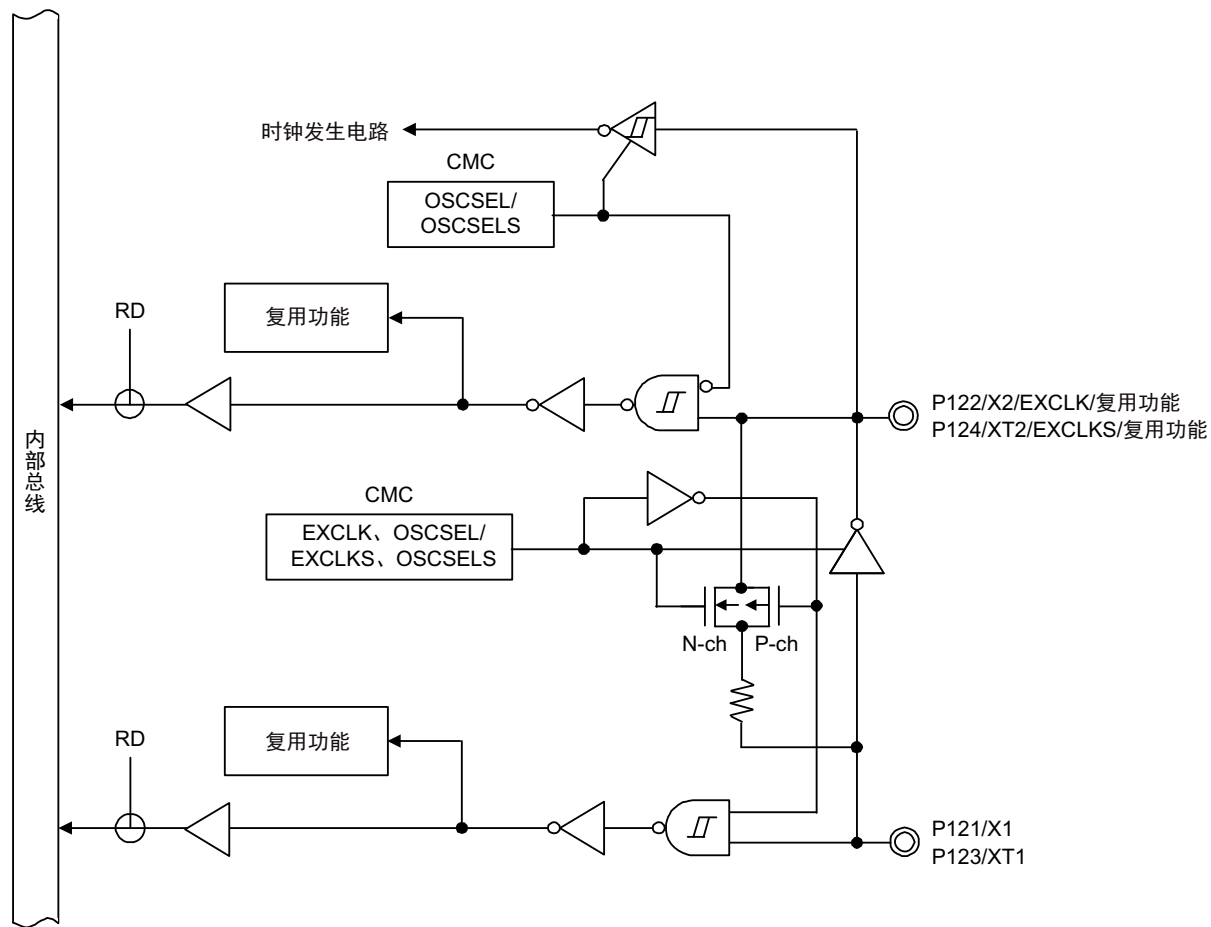
图 2-2 引脚类型 2-1-2 的引脚框图



备注 复用功能请参照“2.1 端口功能”。

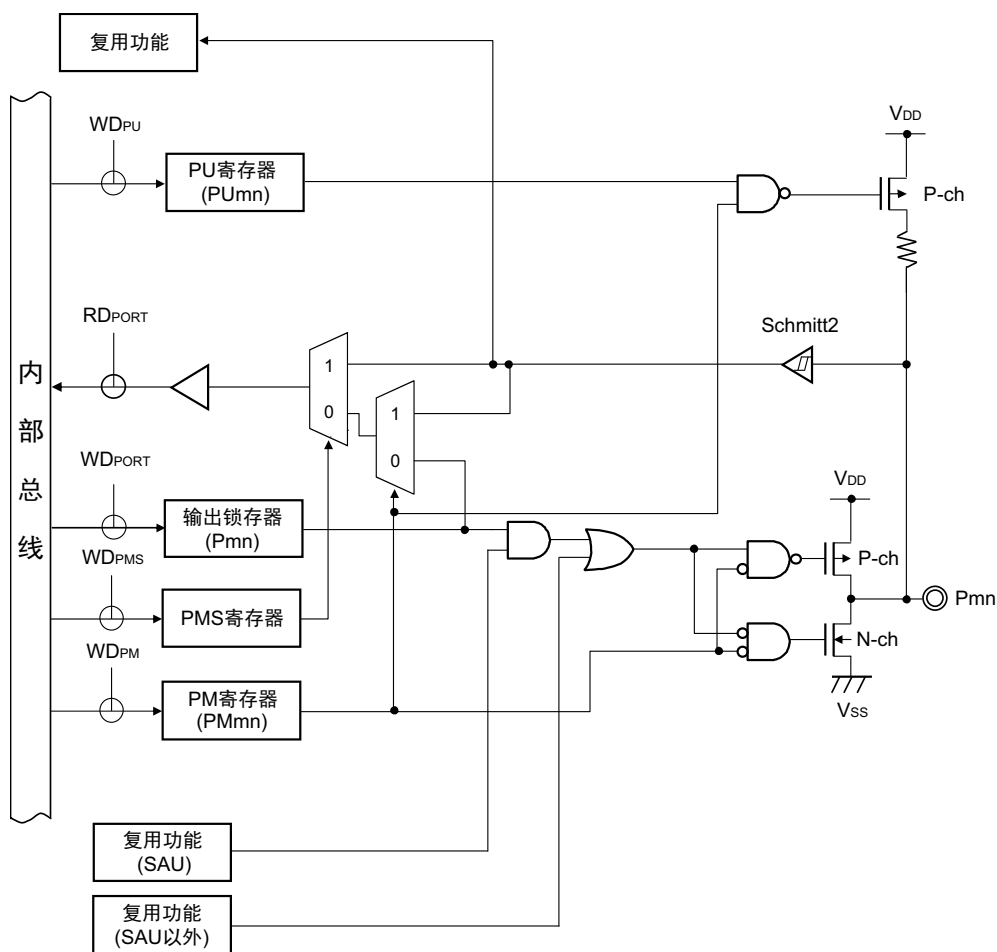


图 2-3 引脚类型 2-2-1 的引脚框图



备注 复用功能请参照“2.1 端口功能”。

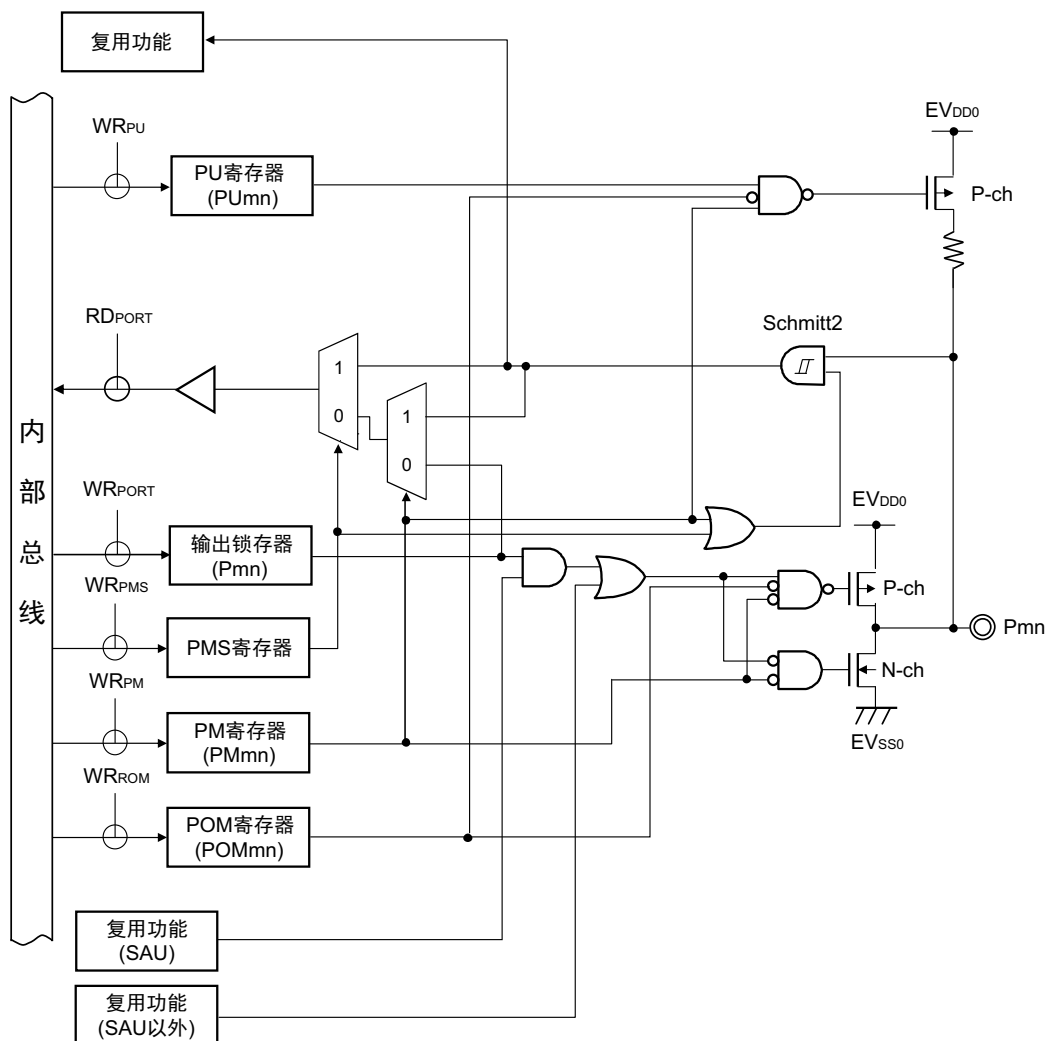
图 2-4 引脚类型 7-1-3 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

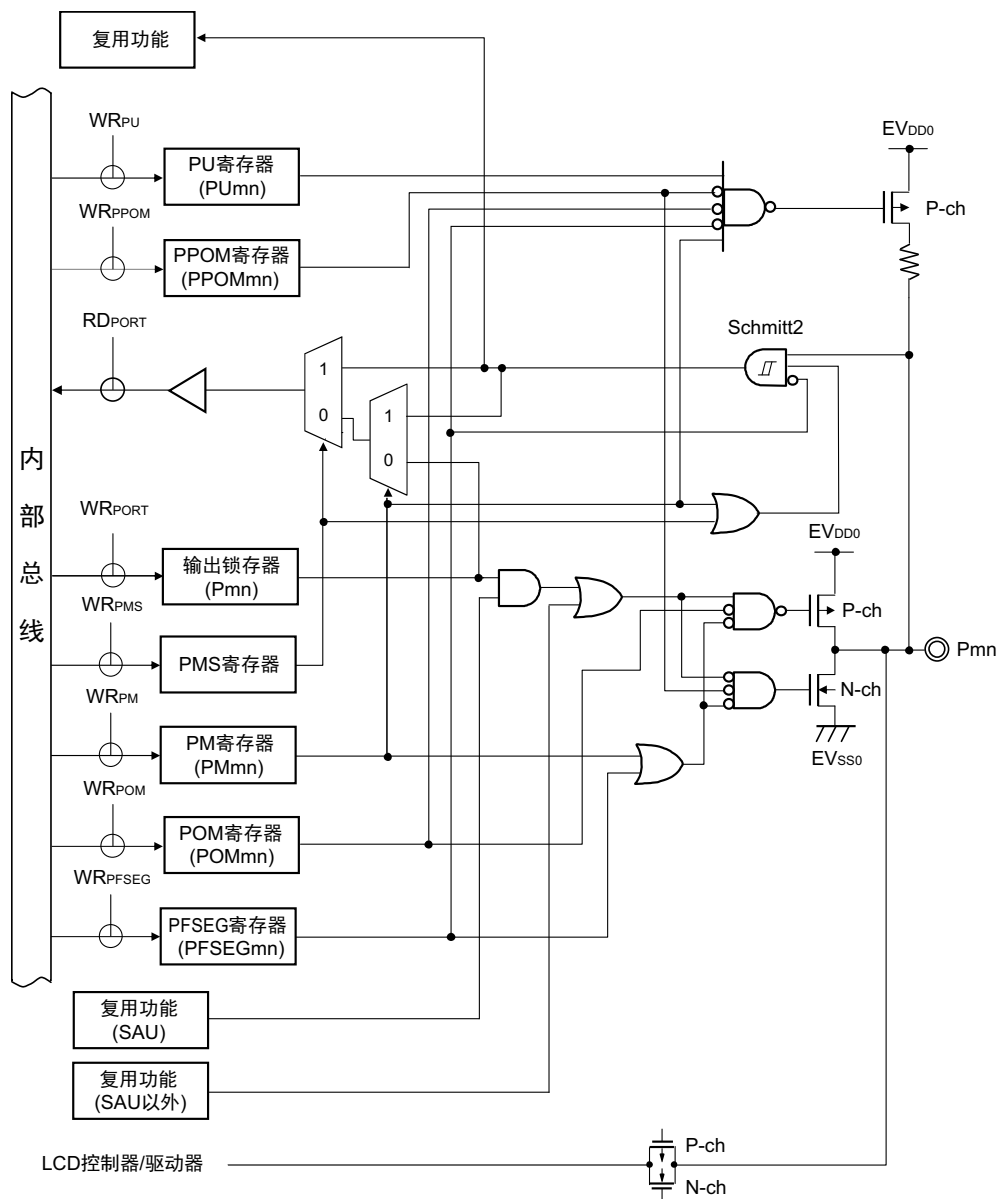
图 2-5 引脚类型 7-1-10 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

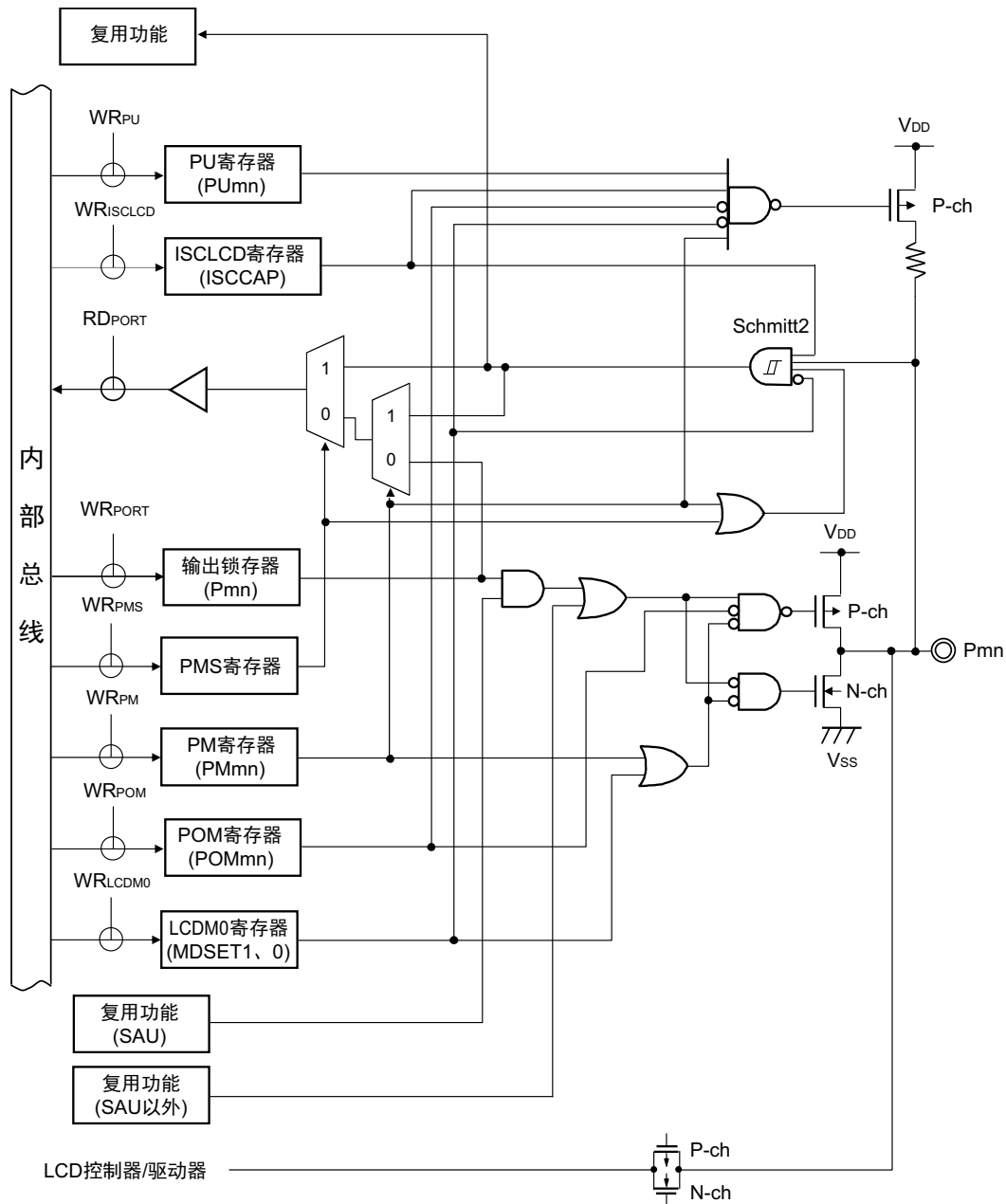
图 2-6 引脚类型 7-5-26 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

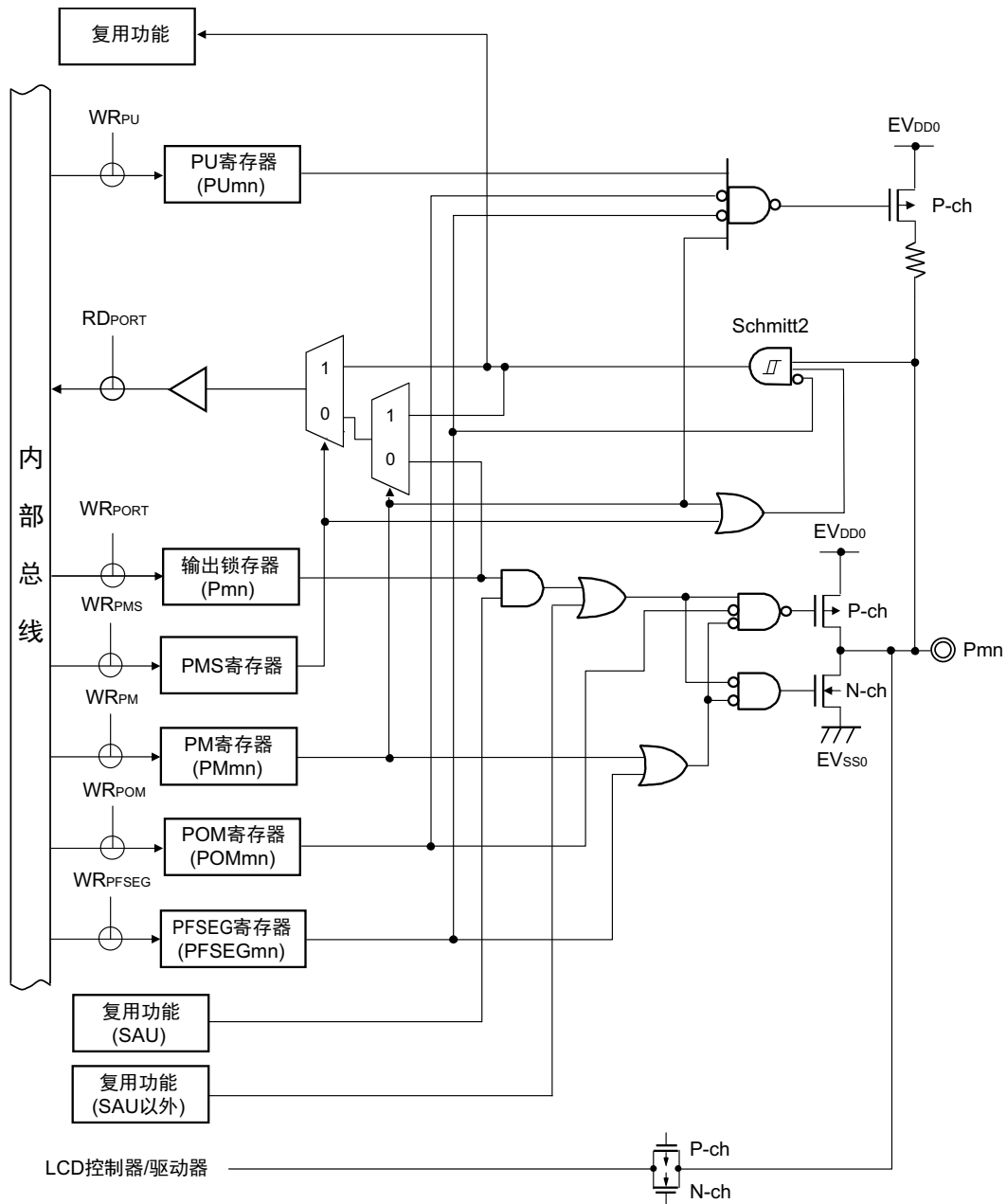
图 2-7 引脚类型 7-5-27 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

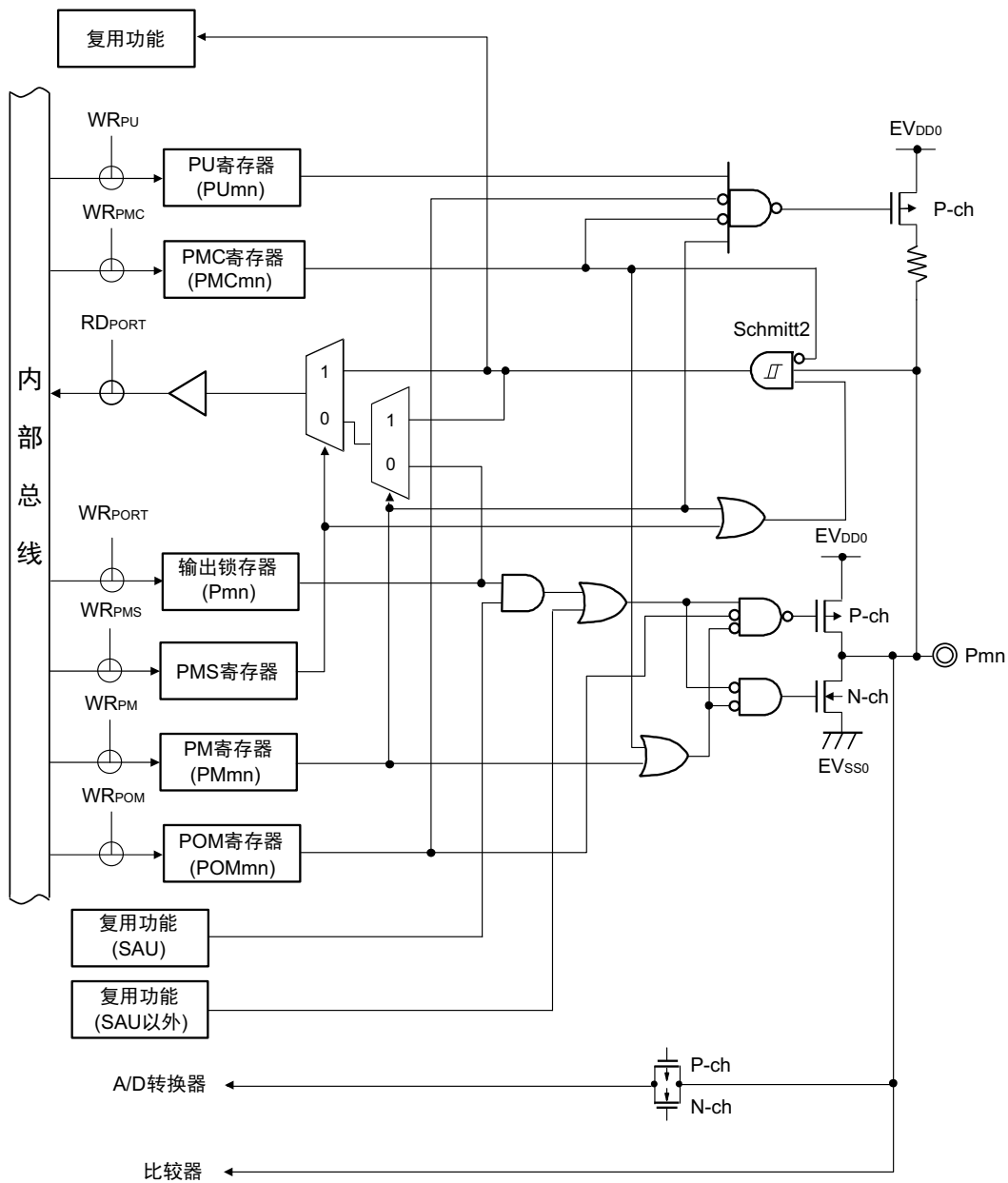
图 2-8 引脚类型 7-5-28 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

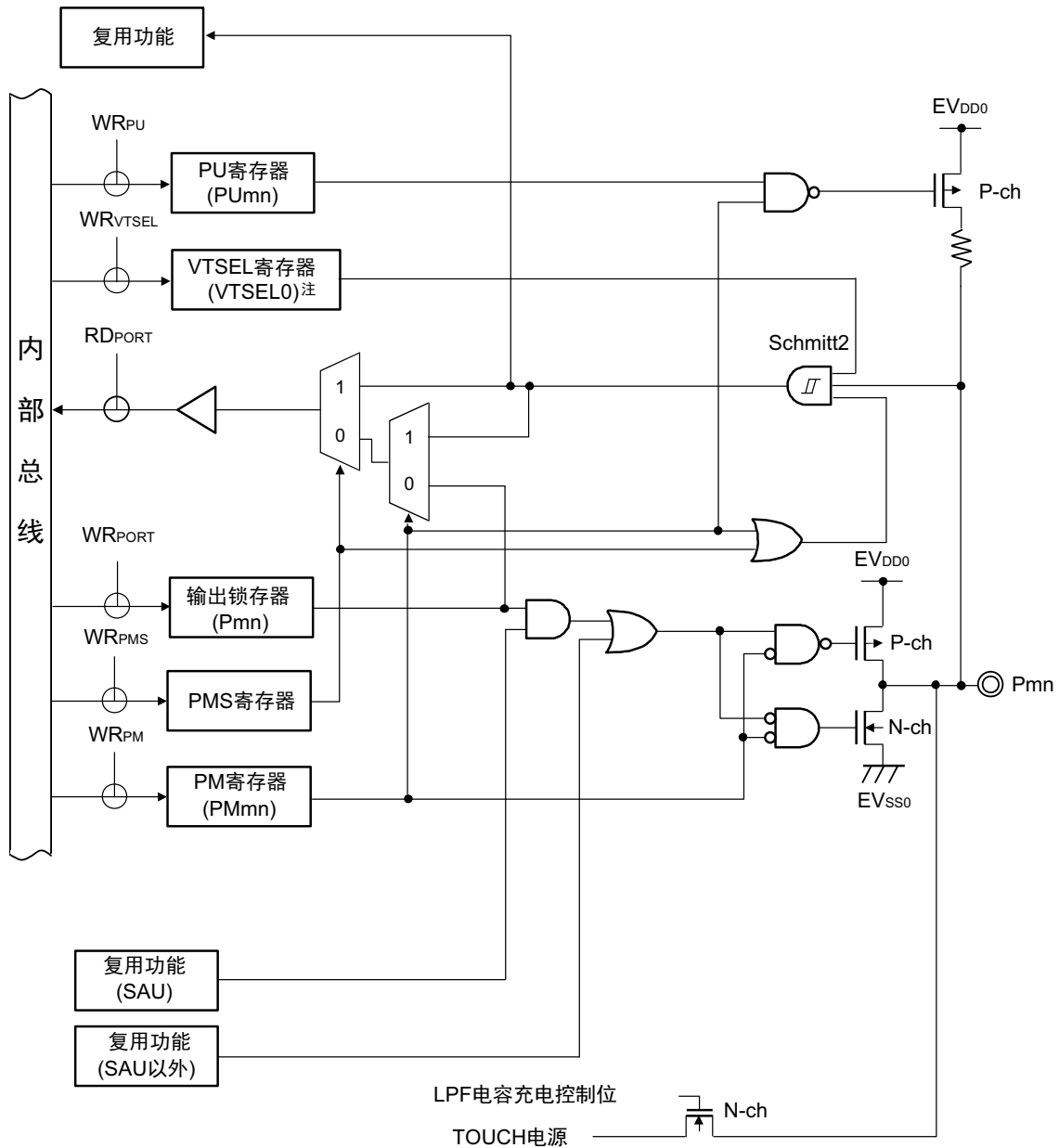
图 2-9 引脚类型 7-9-3 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

图 2-10 引脚类型 7-31-1 的引脚框图



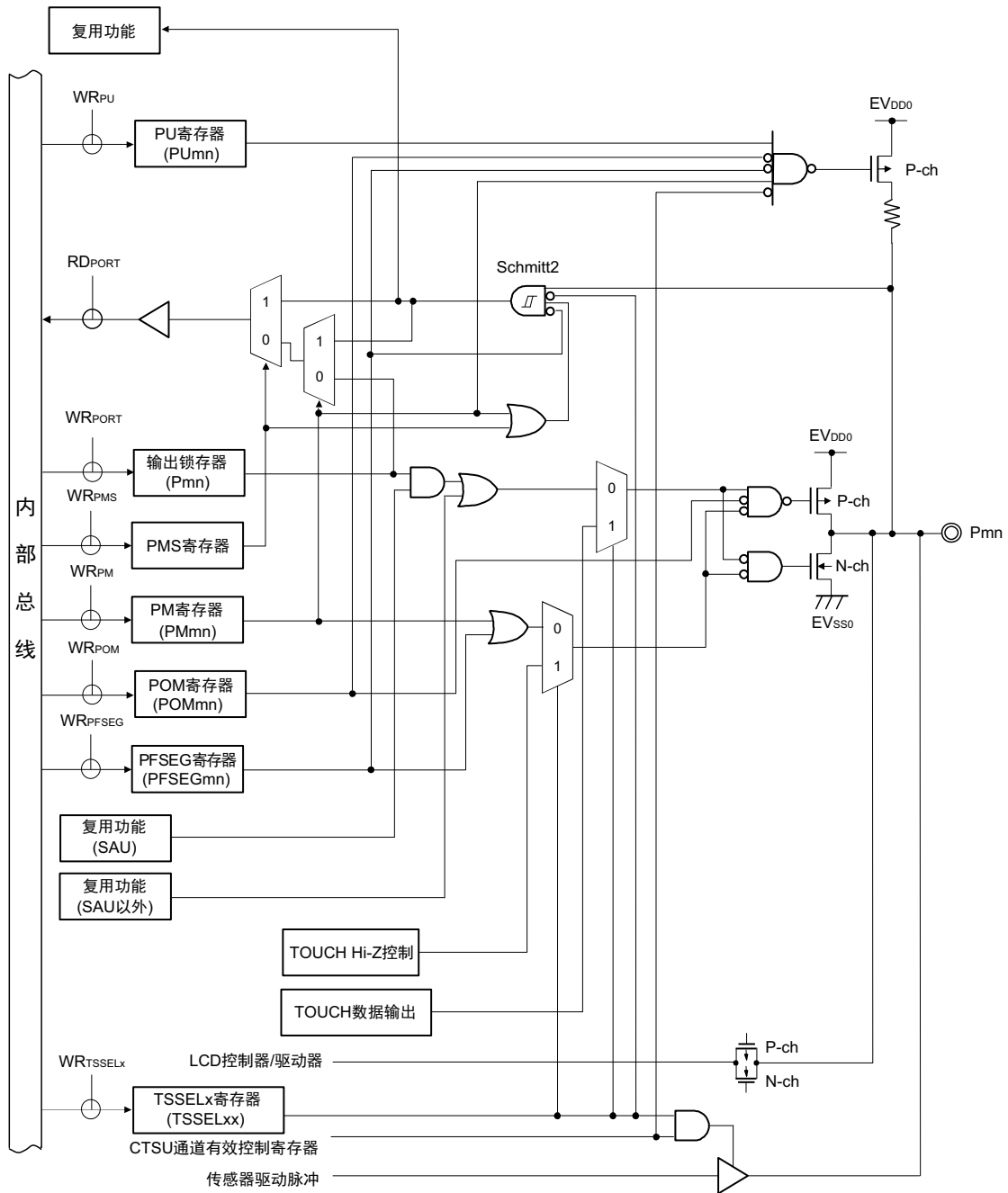
注 输入 / 输出电路 7-31-1 中的 VTSEL 寄存器功能，只有在将 TSSELx 寄存器 (x=0 ~ 2) 中的任意位置“1”时，此功能才有效。

备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元



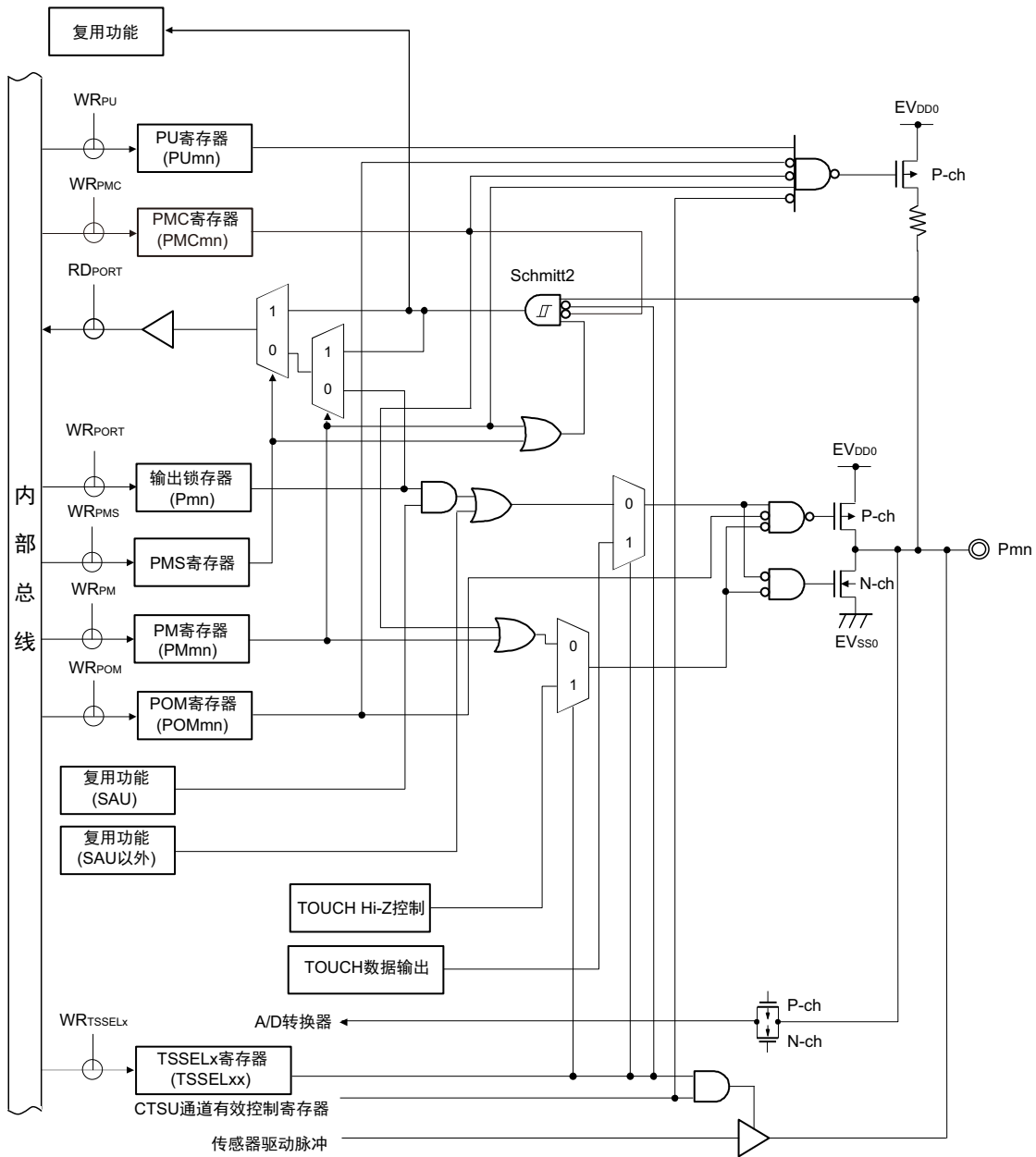
图 2-11 引脚类型 7-32-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

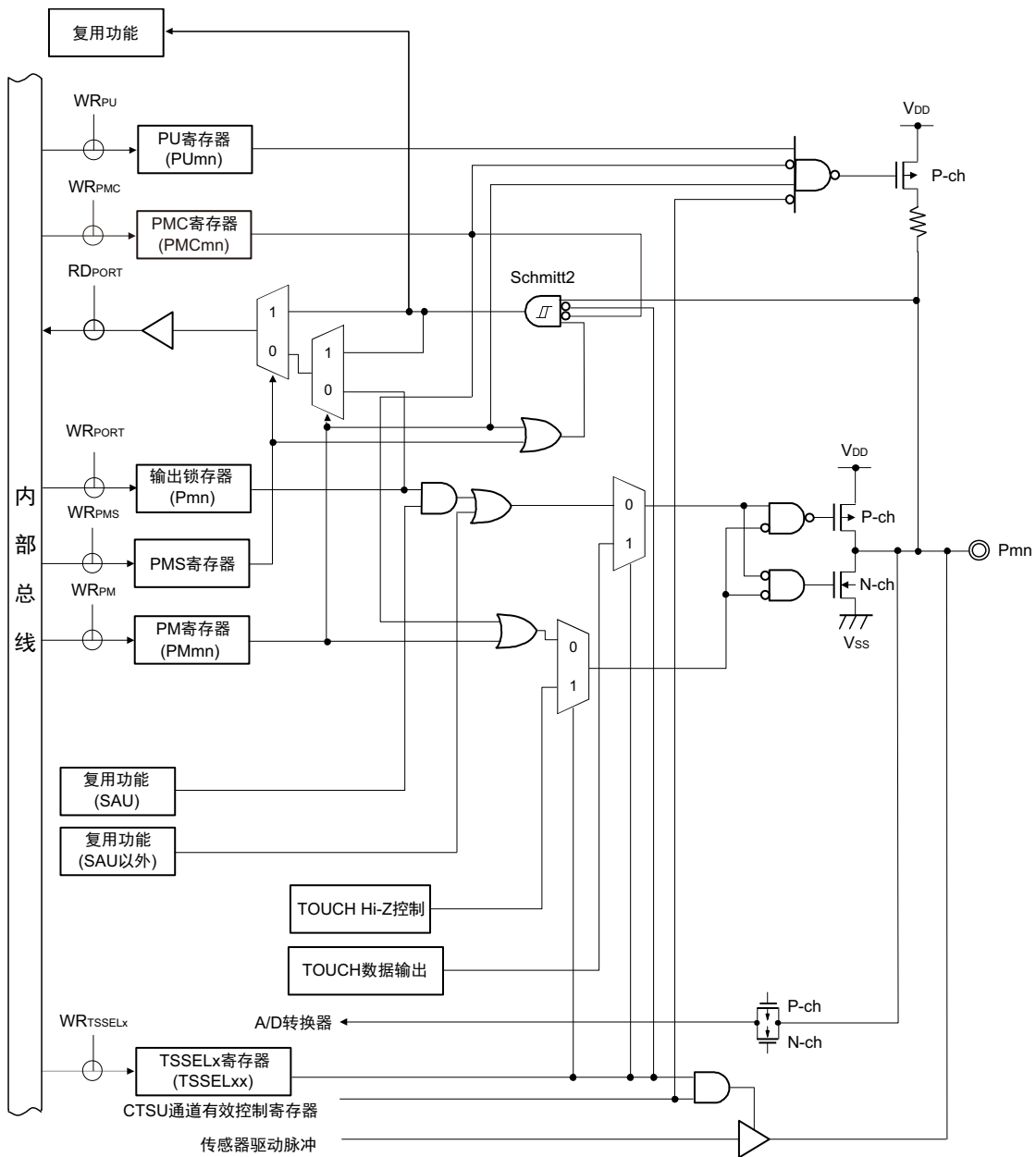
图 2-12 引脚类型 7-33-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

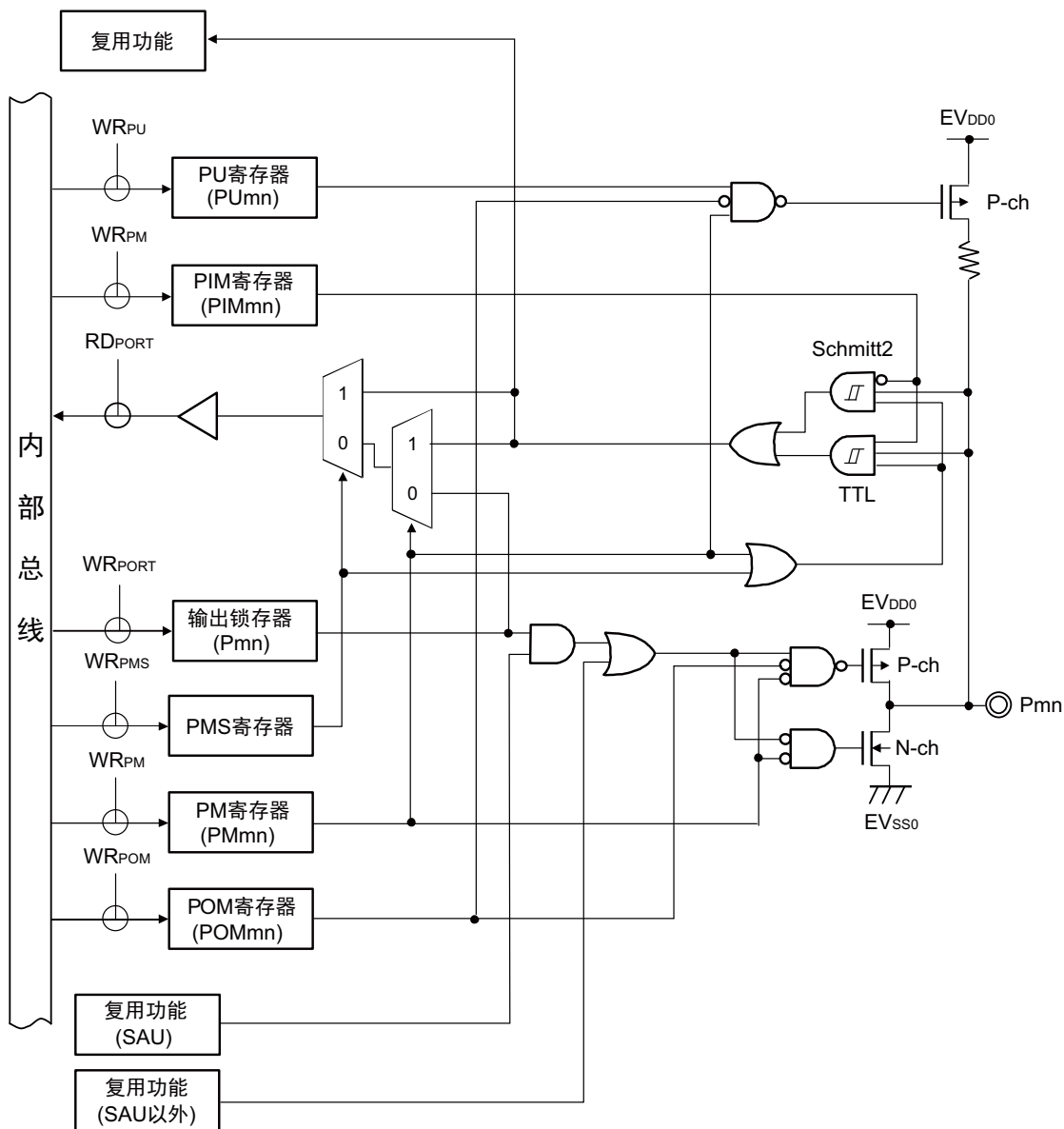
图 2-13 引脚类型 7-33-2 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

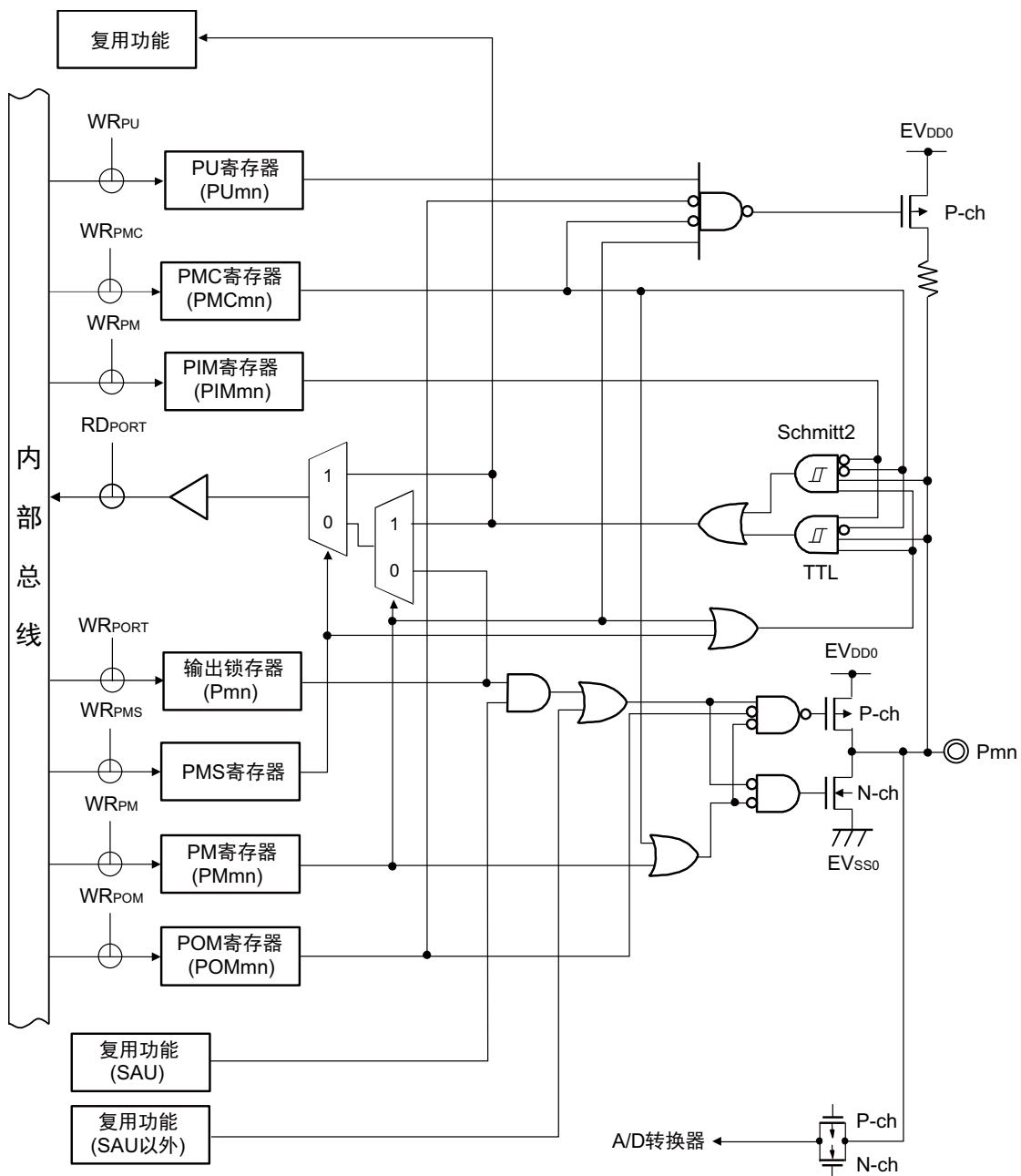
图 2-14 引脚类型 8-1-9 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

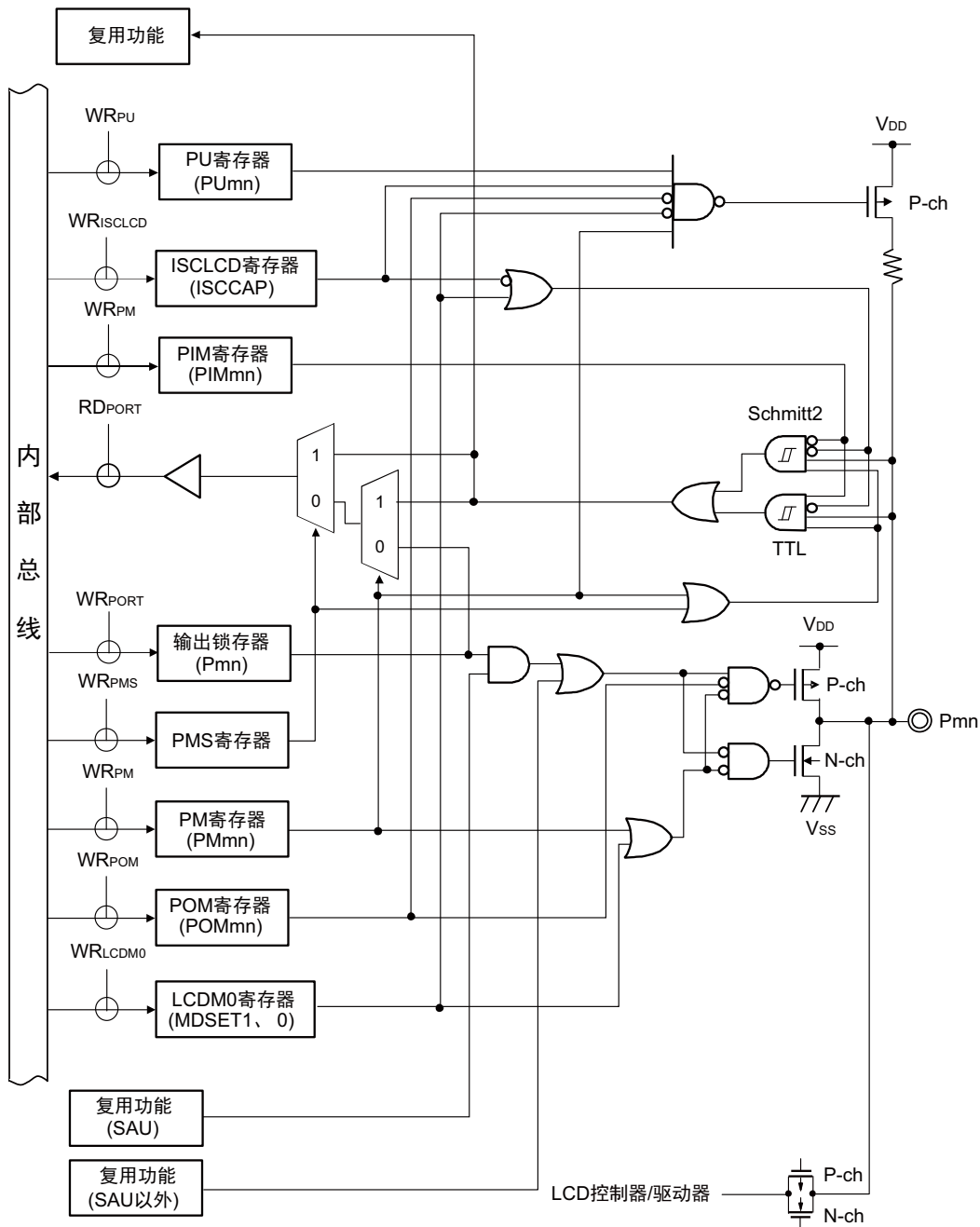
图 2-15 引脚类型 8-3-5 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

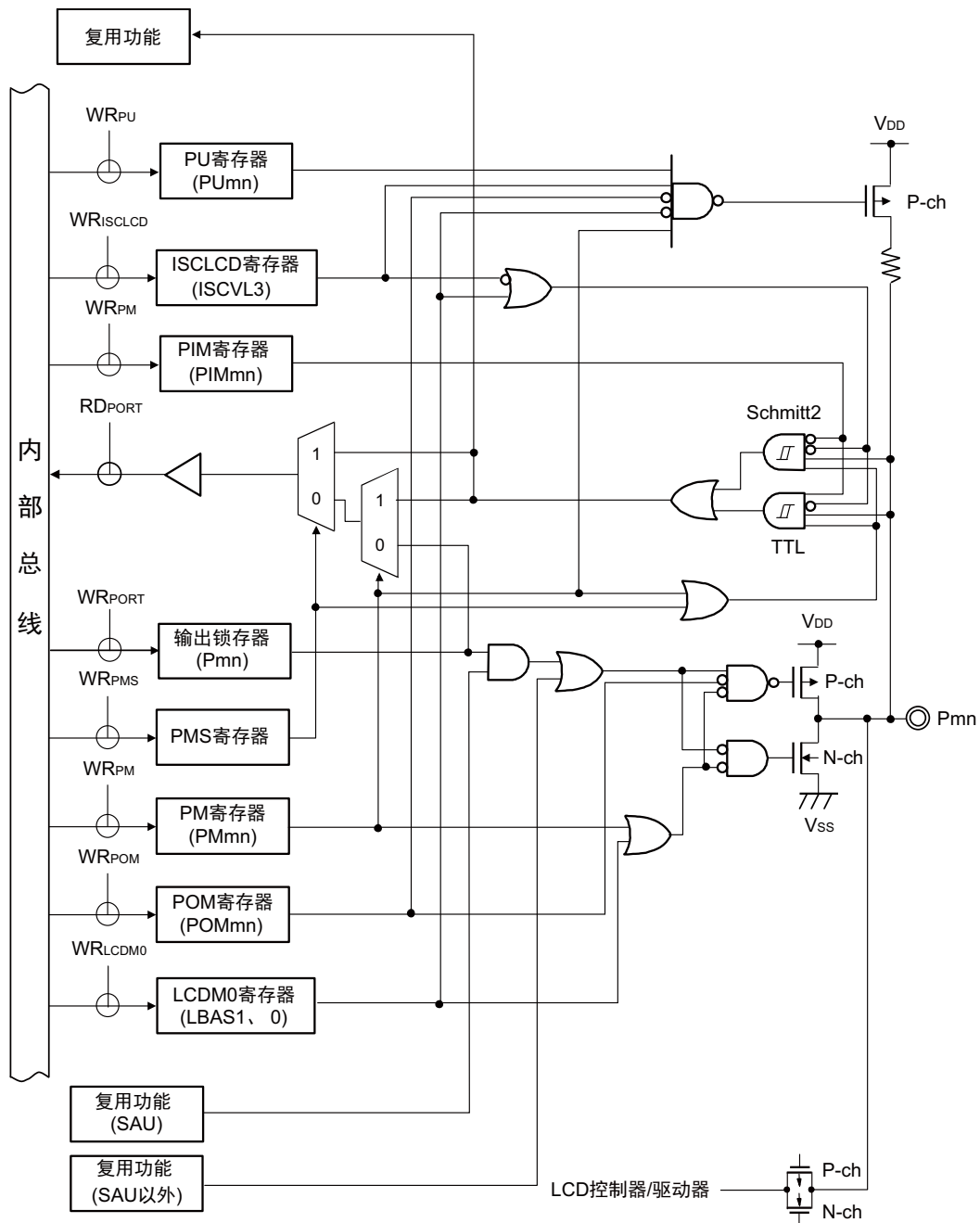
图 2-16 引脚类型 8-5-14 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

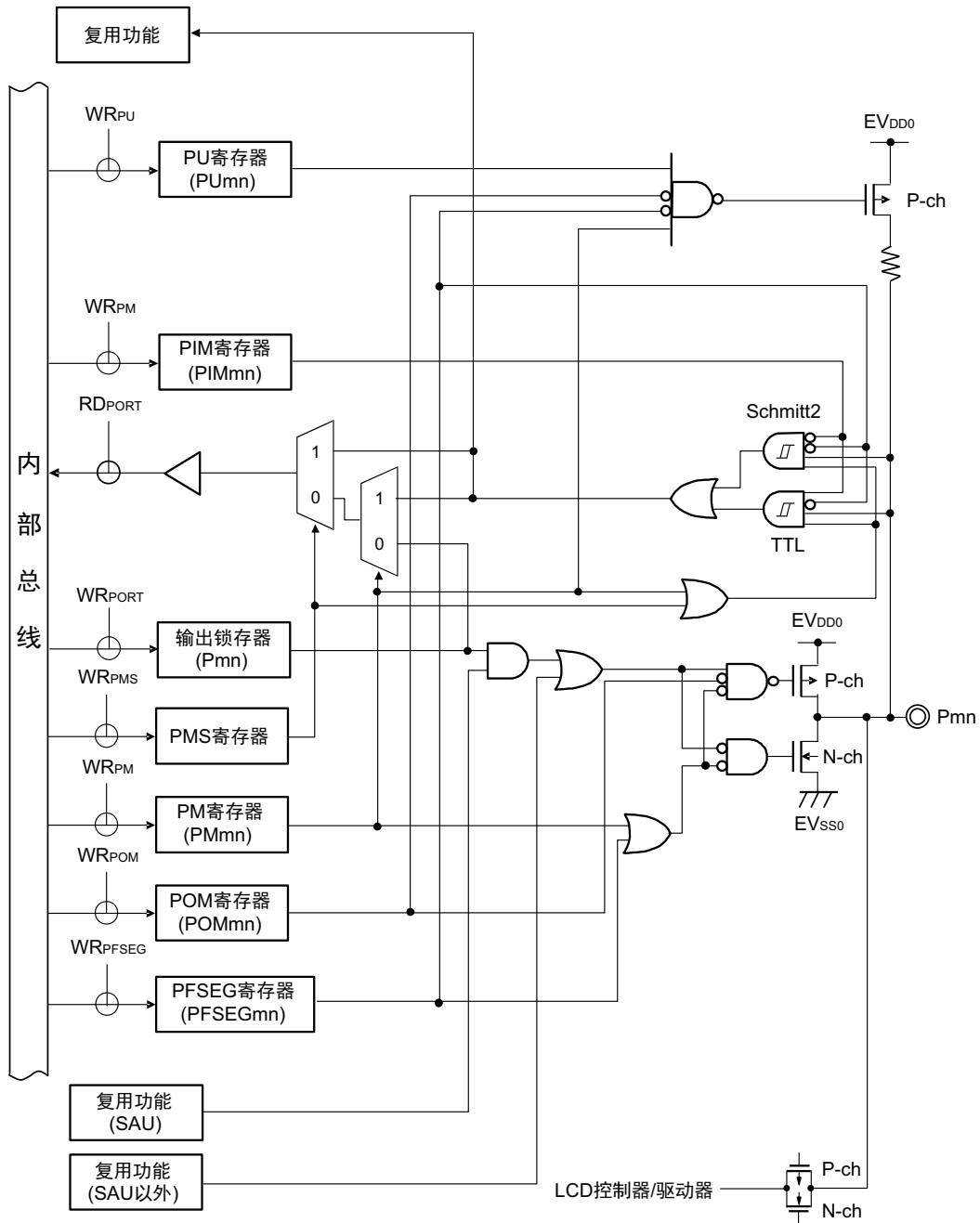
图 2-17 引脚类型 8-5-15 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

图 2-18 引脚类型 8-5-16 的引脚框图

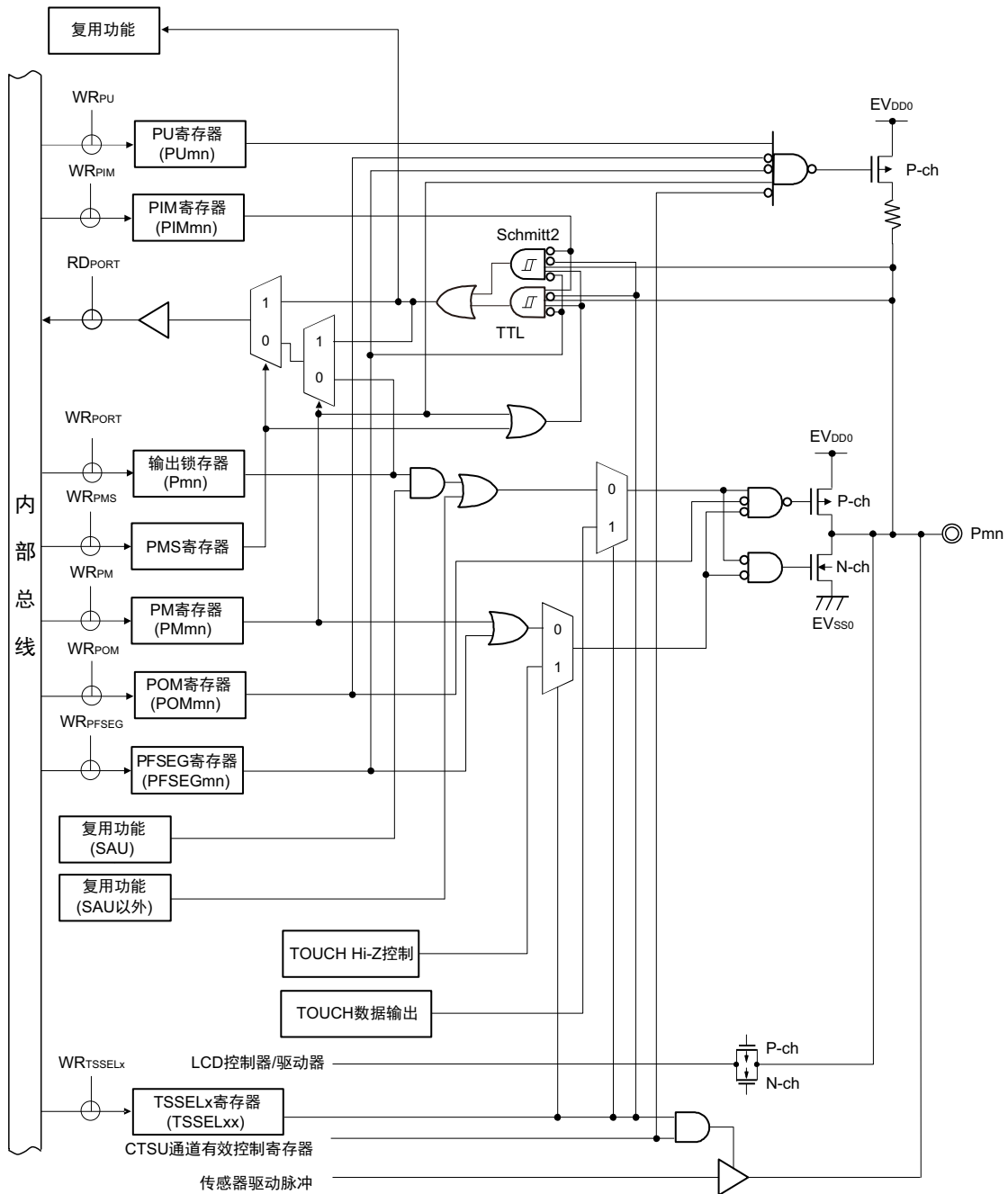


备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元



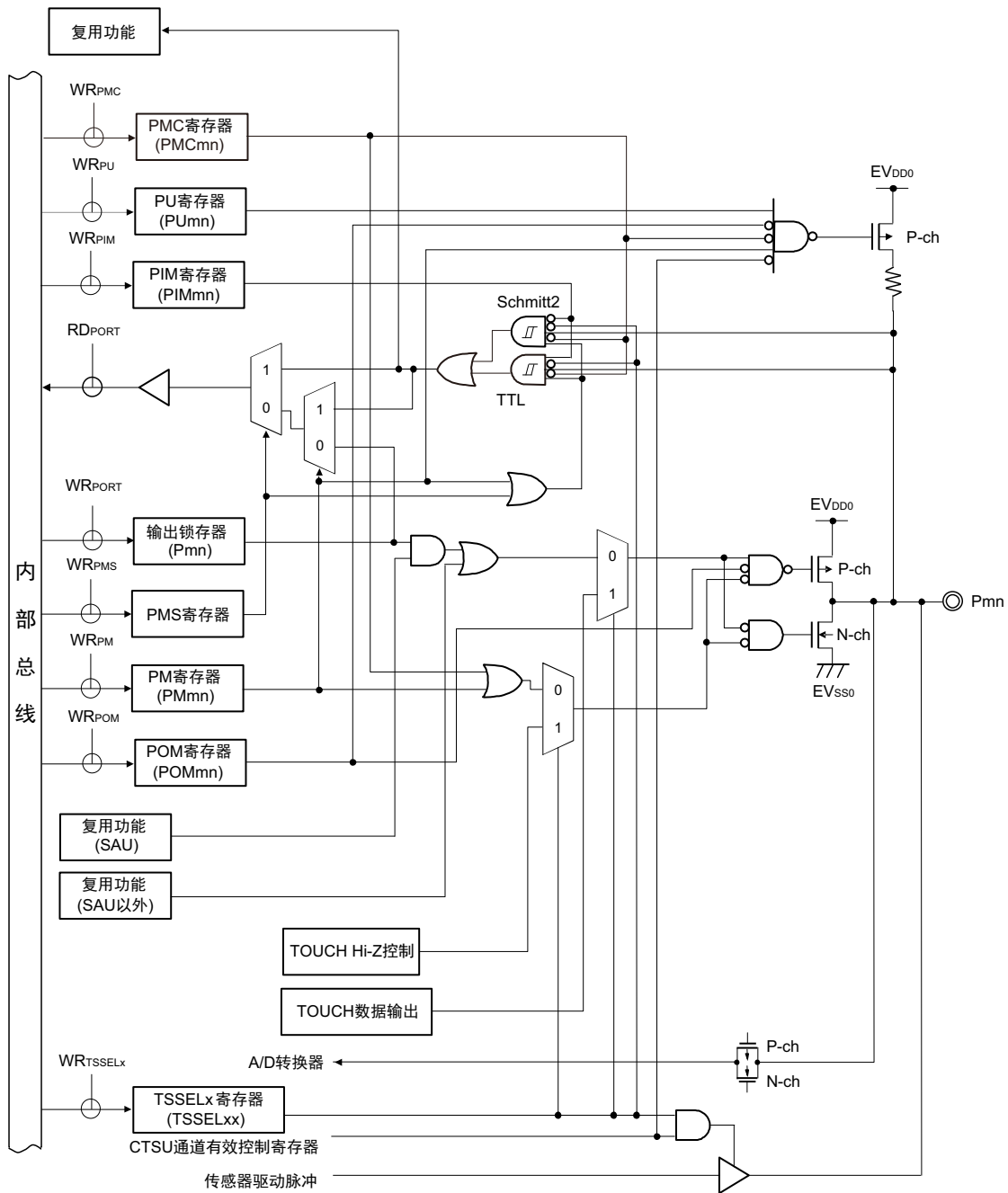
图 2-19 引脚类型 8-32-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

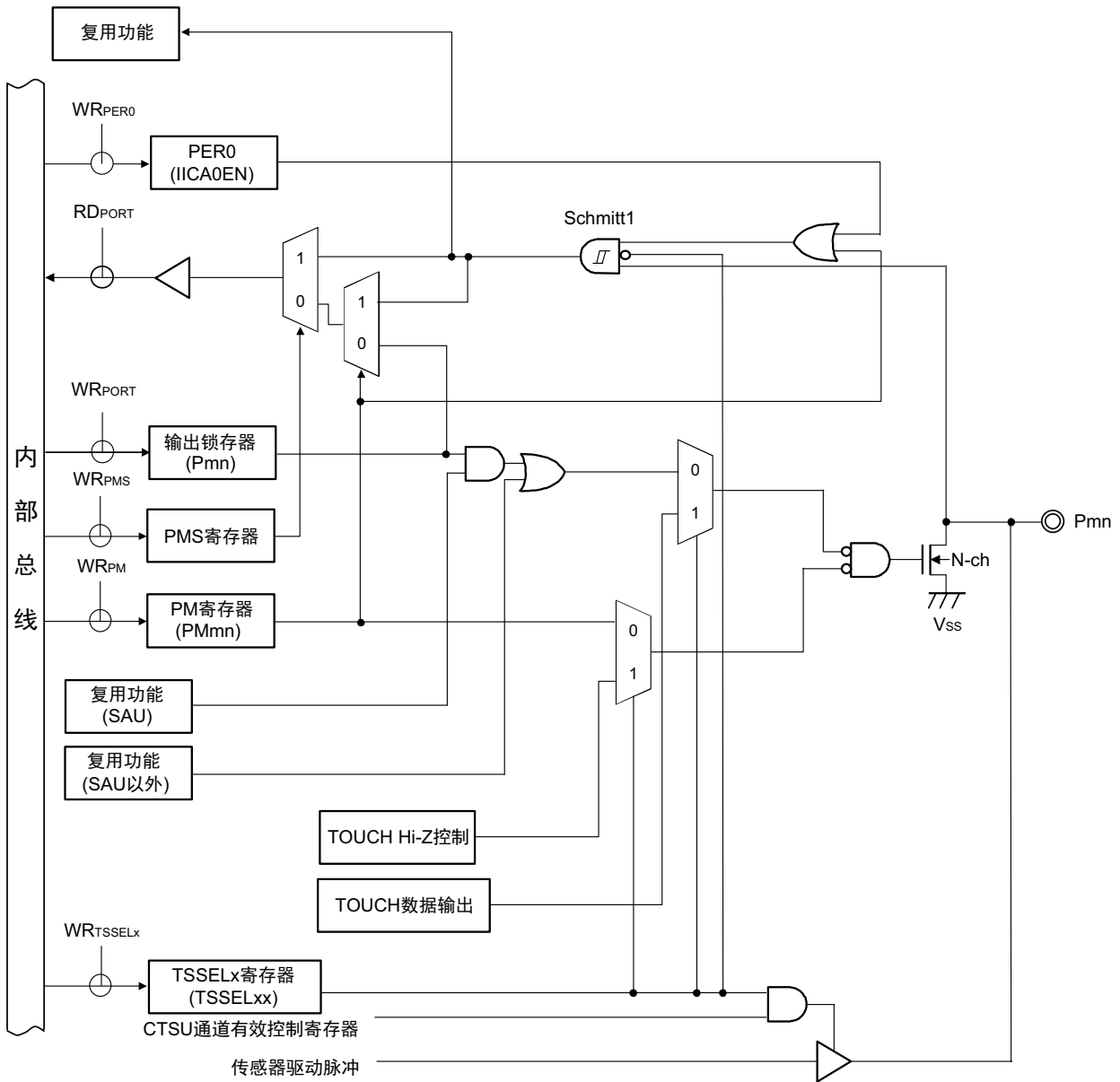
图 2-20 引脚类型 8-33-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

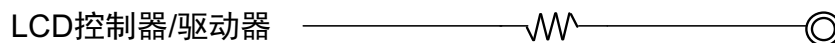
图 2-21 引脚类型 12-31-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

图 2-22 引脚类型 18-5-1 的引脚框图

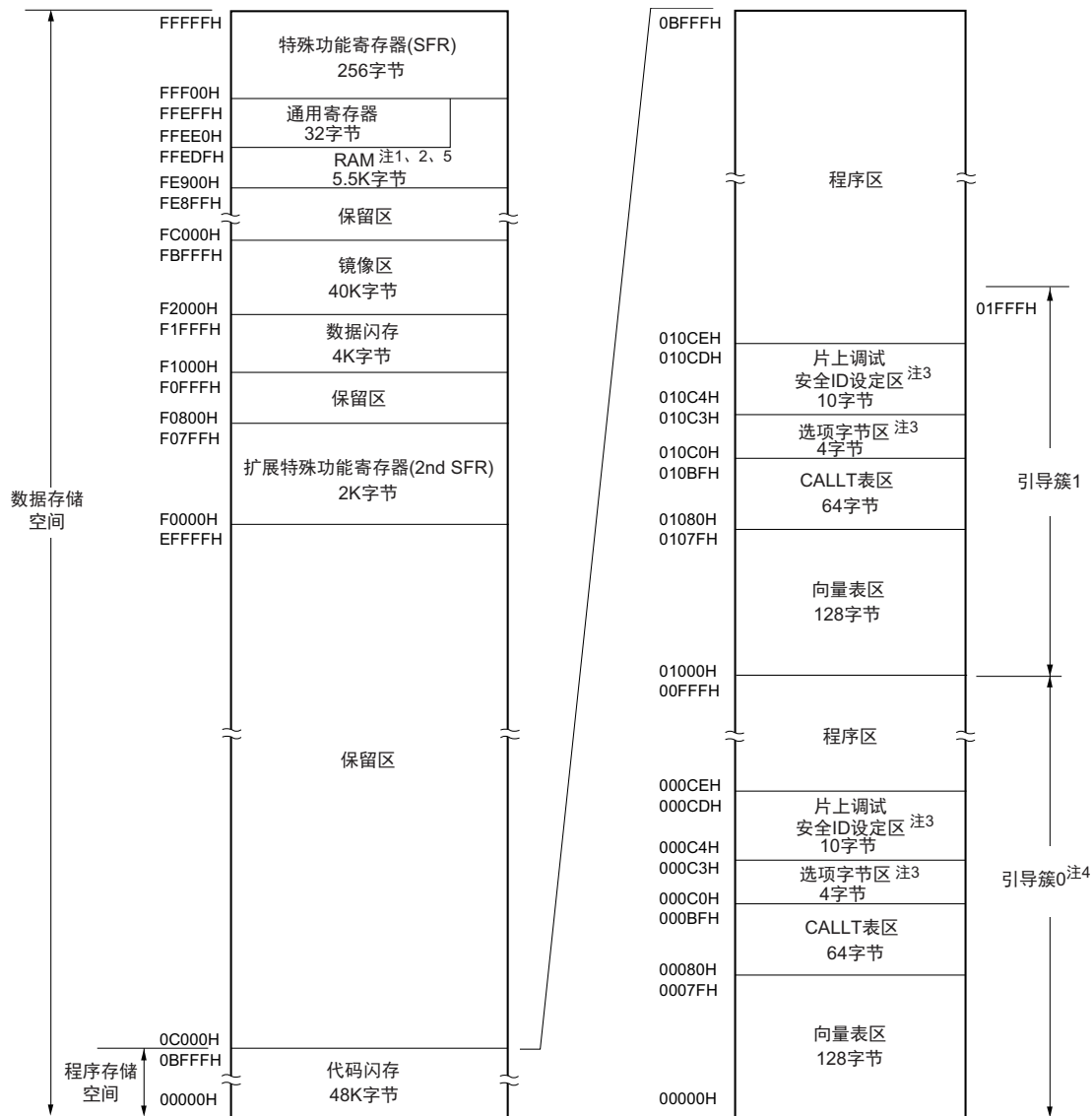


## 第 3 章 CPU 体系结构

### 3.1 存储空间

R7F0C205-208 能存取 1M 字节的存储空间。存储器映像如图 3-1 ~ 图 3-4 所示。

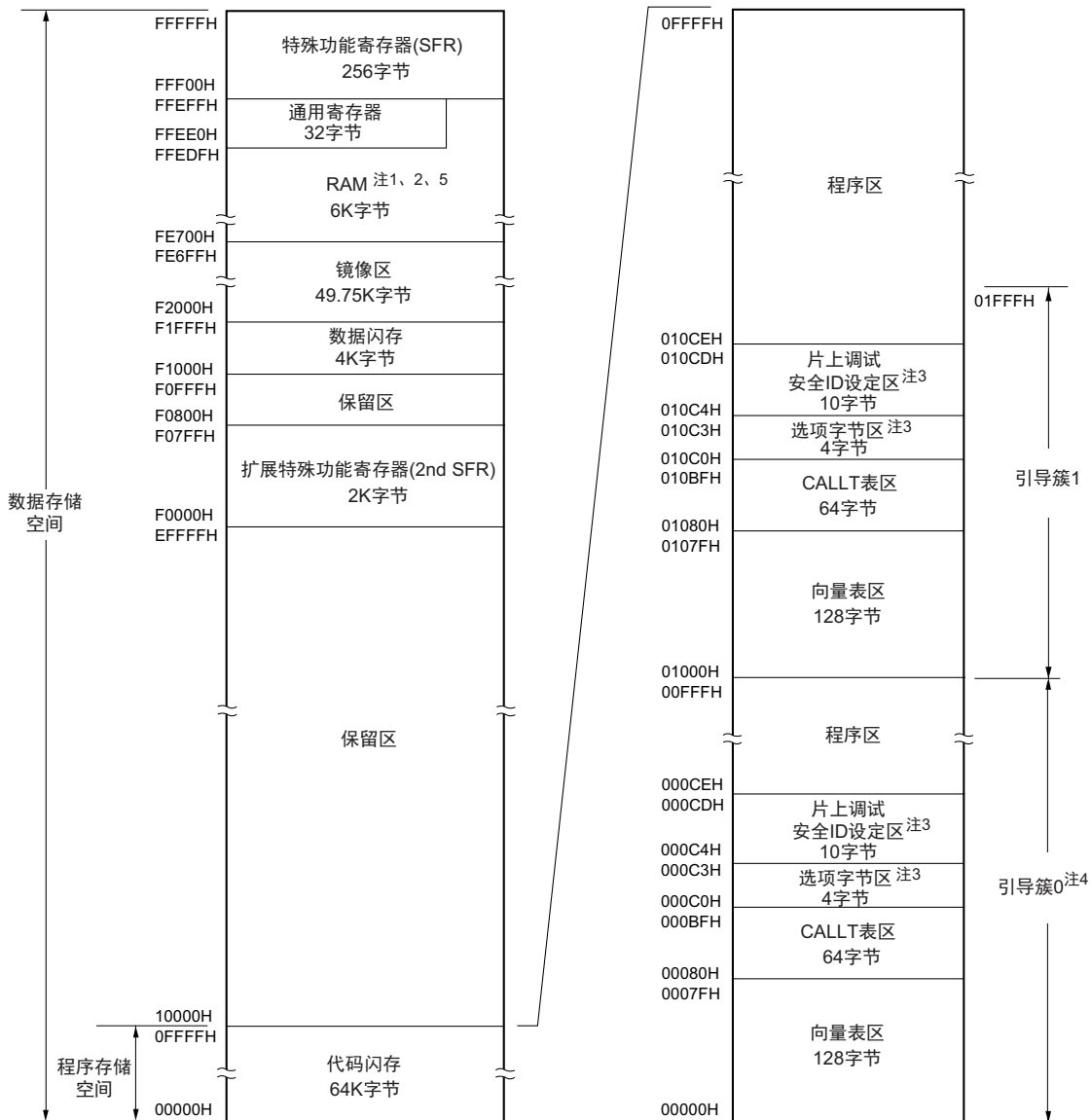
图 3-1 存储器映像 (R7F0C205L)



- 注
1. 当进行自编程以及改写数据闪存时，不能将堆栈、闪存库使用的数据缓冲器、库函数的参数、向量中断处理的转移目标和 DTC 传送目标 / 传送源使用的 RAM 地址分配到 FFE20H ~ FFEDFH 的区域。
  2. 能从除了通用寄存器以外的 RAM 区执行指令。
  3. 不使用引导交换功能时：给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。  
使用引导交换功能时：给 000C0H ~ 000C3H 和 010C0H ~ 010C3H 设定选项字节，并且给 000C4H ~ 000CDH 和 010C4H ~ 010CDH 设定片上调试安全 ID。
  4. 能通过安全功能的设定来禁止改写引导簇 0（参照“30.7 安全设定”）。
  5. 闪存库使用从 FDF00H 开始的部分 RAM 区。有关闪存库使用的 RAM 区，请参照“1.1 特点”中的“○ ROM、RAM 容量”。

注意 在允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区+10 字节”的区域进行初始化。通过产生复位，进入允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的状态。详细内容请参照“27.3.3 RAM 奇偶校验错误检测功能”。

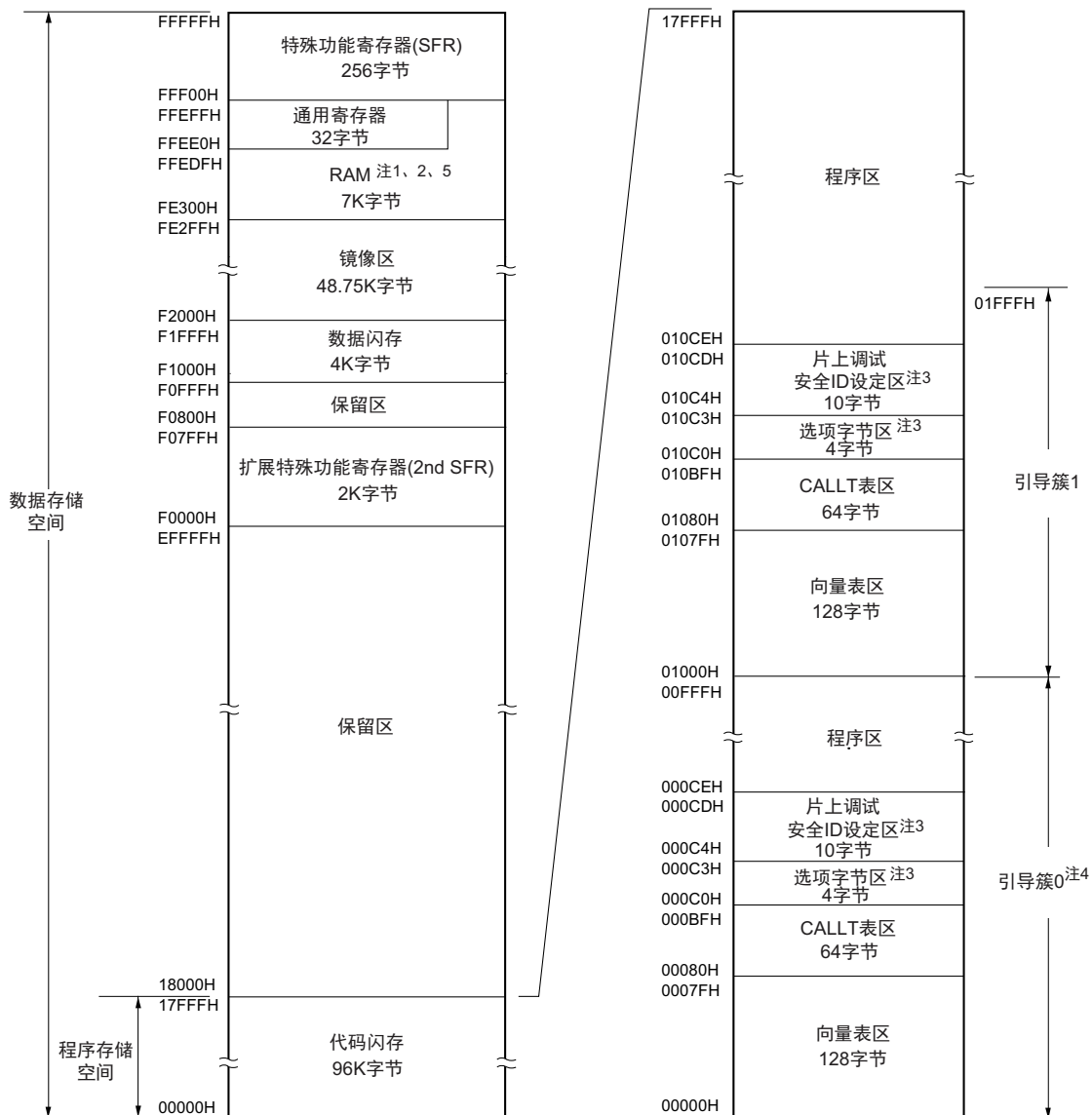
图 3-2 存储器映像 (R7F0C206L、R7F0C206M)



- 注 1. 当进行自编程以及改写数据闪存时，不能将堆栈、闪存库使用的数据缓冲器、库函数的参数、向量中断处理的转移目标和 DTC 传送目标 / 传送源使用的 RAM 地址分配到 FFE20H ~ FFEDFH 的区域。
2. 能从除了通用寄存器以外的 RAM 区执行指令。
3. 不使用引导交换功能时：给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。  
使用引导交换功能时：给 000C0H ~ 000C3H 和 010C0H ~ 010C3H 设定选项字节，并且给 000C4H ~ 000CDH 和 010C4H ~ 010CDH 设定片上调试安全 ID。
4. 能通过安全功能的设定来禁止改写引导簇 0（参照“30.7 安全设定”）。
5. 闪存库使用从 FDF00H 开始的部分 RAM 区。有关闪存库使用的 RAM 区，请参照“1.1 特点”中的“○ ROM、RAM 容量”。

注意 在允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区+10 字节”的区域进行初始化。通过产生复位，进入允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的状态。详细内容请参照“27.3.3 RAM 奇偶校验错误检测功能”。

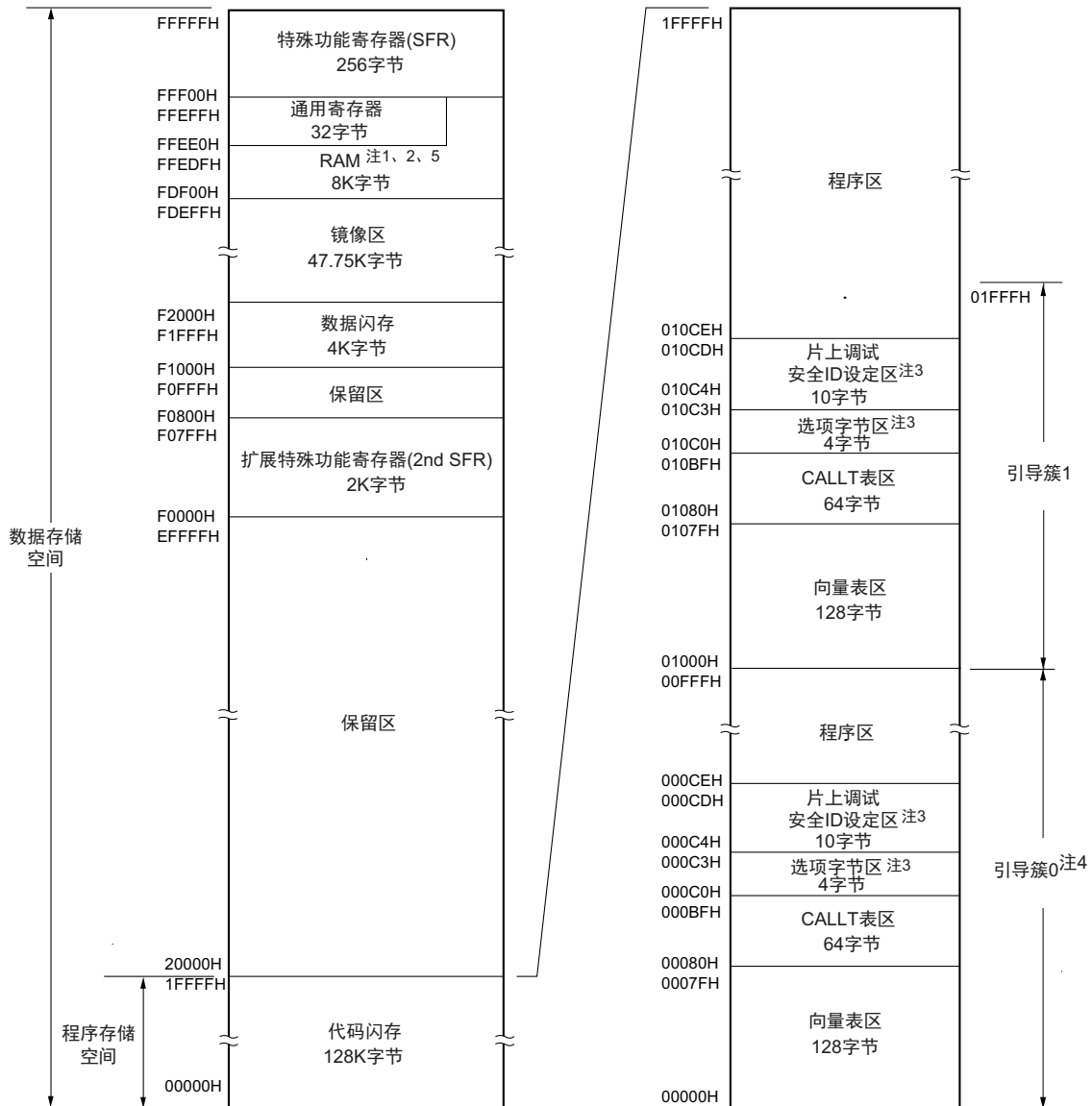
图 3-3 存储器映像 (R7F0C207M)



- 注 1. 当进行自编程以及改写数据闪存时，不能将堆栈、闪存库使用的数据缓冲器、库函数的参数、向量中断处理的转移目标和 DTC 传送目标 / 传送源使用的 RAM 地址分配到 FFE20H ~ FFEDFH 的区域。
2. 能从除了通用寄存器以外的 RAM 区执行指令。
3. 不使用引导交换功能时：给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。  
使用引导交换功能时：给 000C0H ~ 000C3H 和 010C0H ~ 010C3H 设定选项字节，并且给 000C4H ~ 000CDH 和 010C4H ~ 010CDH 设定片上调试安全 ID。
4. 能通过安全功能的设定来禁止改写引导簇 0（参照“30.7 安全设定”）。
5. 闪存库使用从 FDF00H 开始的部分 RAM 区。有关闪存库使用的 RAM 区，请参照“1.1 特点”中的“○ ROM、RAM 容量”。

注意 在允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区+10 字节”的区域进行初始化。通过产生复位，进入允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的状态。详细内容请参照“27.3.3 RAM 奇偶校验错误检测功能”。

图 3-4 存储器映像 (R7F0C208M)

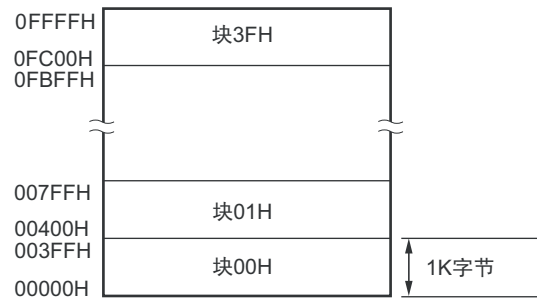


- 注 1. 当进行自编程以及改写数据闪存时，不能将堆栈、闪存库使用的的数据缓冲器、库函数的参数、向量中断处理的转移目标和 DTC 传送目标 / 传送源使用的 RAM 地址分配到 FFE20H ~ FFEDFH 的区域。  
另外，闪存库使用从 FDF00H 开始的部分 RAM 区，有关闪存库使用的 RAM 区，请参照“Self RAM list of Flash Self-Programming Library for RL78 Family” (R20UT2944)。
2. 能从除了通用寄存器以外的 RAM 区执行指令。
3. 不使用引导交换功能时：给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。  
使用引导交换功能时：给 000C0H ~ 000C3H 和 010C0H ~ 010C3H 设定选项字节，并且给 000C4H ~ 000CDH 和 010C4H ~ 010CDH 设定片上调试安全 ID。
4. 能通过安全功能的设定来禁止改写引导簇 0 (参照“30.7 安全设定”)。
5. 闪存库使用从 FDF00H 开始的部分 RAM 区。有关闪存库使用的 RAM 区，请参照“1.1 特点”中的“○ ROM、RAM 容量”。

注意 在允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区 +10 字节”的区域进行初始化。通过产生复位，进入允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的状态。详细内容请参照“27.3.3 RAM 奇偶校验错误检测功能”。



备注 闪存分为多个块（1块=1K字节）。有关地址值和块号，请参照“表3-1 闪存的地址值和块号的对应”。



(R7F0C206L、R7F0C206M的情况)

闪存地址值和块号的对应如下所示。

表 3-1 闪存地址值和块号的对应

地址值	块号	地址值	块号	地址值	块号	地址值	块号
00000H ~ 003FFH	00H	08000H ~ 083FFH	20H	10000H ~ 103FFH	40H	18000H ~ 183FFH	60H
00400H ~ 007FFH	01H	08400H ~ 087FFH	21H	10400H ~ 107FFH	41H	18400H ~ 187FFH	61H
00800H ~ 00BFFH	02H	08800H ~ 08BFFH	22H	10800H ~ 10BFFH	42H	18800H ~ 18BFFH	62H
00C00H ~ 00FFFH	03H	08C00H ~ 08FFFH	23H	10C00H ~ 10FFFH	43H	18C00H ~ 18FFFH	63H
01000H ~ 013FFH	04H	09000H ~ 093FFH	24H	11000H ~ 113FFH	44H	19000H ~ 193FFH	64H
01400H ~ 017FFH	05H	09400H ~ 097FFH	25H	11400H ~ 117FFH	45H	19400H ~ 197FFH	65H
01800H ~ 01BFFH	06H	09800H ~ 09BFFH	26H	11800H ~ 11BFFH	46H	19800H ~ 19BFFH	66H
01C00H ~ 01FFFH	07H	09C00H ~ 09FFFH	27H	11C00H ~ 11FFFH	47H	19C00H ~ 19FFFH	67H
02000H ~ 023FFH	08H	0A000H ~ 0A3FFH	28H	12000H ~ 123FFH	48H	1A000H ~ 1A3FFH	68H
02400H ~ 027FFH	09H	0A400H ~ 0A7FFH	29H	12400H ~ 127FFH	49H	1A400H ~ 1A7FFH	69H
02800H ~ 02BFFH	0AH	0A800H ~ 0ABFFH	2AH	12800H ~ 12BFFH	4AH	1A800H ~ 1ABFFH	6AH
02C00H ~ 02FFFH	0BH	0AC00H ~ 0AFFFH	2BH	12C00H ~ 12FFFH	4BH	1AC00H ~ 1AFFFH	6BH
03000H ~ 033FFH	0CH	0B000H ~ 0B3FFH	2CH	13000H ~ 133FFH	4CH	1B000H ~ 1B3FFH	6CH
03400H ~ 037FFH	0DH	0B400H ~ 0B7FFH	2DH	13400H ~ 137FFH	4DH	1B400H ~ 1B7FFH	6DH
03800H ~ 03BFFH	0EH	0B800H ~ 0BBFFH	2EH	13800H ~ 13BFFH	4EH	1B800H ~ 1BBFFH	6EH
03C00H ~ 03FFFH	0FH	0BC00H ~ 0BFFFH	2FH	13C00H ~ 13FFFH	4FH	1BC00H ~ 1BFFFH	6FH
04000H ~ 043FFH	10H	0C000H ~ 0C3FFH	30H	14000H ~ 143FFH	50H	1C000H ~ 1C3FFH	70H
04400H ~ 047FFH	11H	0C400H ~ 0C7FFH	31H	14400H ~ 147FFH	51H	1C400H ~ 1C7FFH	71H
04800H ~ 04BFFH	12H	0C800H ~ 0CBFFH	32H	14800H ~ 14BFFH	52H	1C800H ~ 1CBFFH	72H
04C00H ~ 04FFFH	13H	0CC00H ~ 0CFFFH	33H	14C00H ~ 14FFFH	53H	1CC00H ~ 1CFFFH	73H
05000H ~ 053FFH	14H	0D000H ~ 0D3FFH	34H	15000H ~ 153FFH	54H	1D000H ~ 1D3FFH	74H
05400H ~ 057FFH	15H	0D400H ~ 0D7FFH	35H	15400H ~ 157FFH	55H	1D400H ~ 1D7FFH	75H
05800H ~ 05BFFH	16H	0D800H ~ 0DBFFH	36H	15800H ~ 15BFFH	56H	1D800H ~ 1DBFFH	76H
05C00H ~ 05FFFH	17H	0DC00H ~ 0DFFFH	37H	15C00H ~ 15FFFH	57H	1DC00H ~ 1DFFFH	77H
06000H ~ 063FFH	18H	0E000H ~ 0E3FFH	38H	16000H ~ 163FFH	58H	1E000H ~ 1E3FFH	78H
06400H ~ 067FFH	19H	0E400H ~ 0E7FFH	39H	16400H ~ 167FFH	59H	1E400H ~ 1E7FFH	79H
06800H ~ 06BFFH	1AH	0E800H ~ 0EBFFH	3AH	16800H ~ 16BFFH	5AH	1E800H ~ 1EBFFH	7AH
06C00H ~ 06FFFH	1BH	0EC00H ~ 0EFFFH	3BH	16C00H ~ 16FFFH	5BH	1EC00H ~ 1EFFFH	7BH
07000H ~ 073FFH	1CH	0F000H ~ 0F3FFH	3CH	17000H ~ 173FFH	5CH	1F000H ~ 1F3FFH	7CH
07400H ~ 077FFH	1DH	0F400H ~ 0F7FFH	3DH	17400H ~ 177FFH	5DH	1F400H ~ 1F7FFH	7DH
07800H ~ 07BFFH	1EH	0F800H ~ 0FBFFH	3EH	17800H ~ 17BFFH	5EH	1F800H ~ 1FBFFH	7EH
07C00H ~ 07FFFH	1FH	0FC00H ~ 0FFFFH	3FH	17C00H ~ 17FFFH	5FH	1FC00H ~ 1FFFFH	7FH

备注 R7F0C205L: 块号 00H ~ 2FH  
R7F0C206L、R7F0C206M: 块号 00H ~ 3FH  
R7F0C207M: 块号 00H ~ 5FH  
R7F0C208M: 块号 00H ~ 7FH

### 3.1.1 内部程序存储空间

内部程序存储空间保存程序和表数据，R7F0C205-208 内置的 ROM（闪存）如下所示。

表 3-2 内部 ROM 容量

产品	内部 ROM	
	构造	容量
R7F0C205L	闪存	49152×8 位 (00000H ~ 0BFFFH)
R7F0C206L、R7F0C206M		65536×8 位 (00000H ~ 0FFFFH)
R7F0C207M		98304×8 位 (00000H ~ 17FFFH)
R7F0C208M		131072×8 位 (00000H ~ 1FFFFH)

内部程序的存储空间分为以下区域。

#### (1) 向量表区

将 00000H ~ 0007FH 的 128 字节区域保留为向量表区，向量表区保存复位或者产生各中断请求时需要转移的程序起始地址。另外，因为向量码为 2 字节，所以中断的转移目标地址为 00000H ~ 0FFFFH 的 64K 地址。

偶数地址保存 16 位地址中的低 8 位，奇数地址保存 16 位地址中的高 8 位。

在使用引导交换功能时，还必须给 01000H ~ 0107FH 设定向量表。

向量表如表 3-3 所示。“○”表示支持的中断源，“—”表示不支持的中断源。

表 3-3 向量表

向量表地址	中断源	80 引脚	64 引脚
00000H	RESET、POR、LVD、WDT、TRAP、IAW、RPE	○	○
00004H	INTWDTI	○	○
00006H	INTLVI	○	○
00008H	INTP0	○	○
0000AH	INTP1	○	○
0000CH	INTP2	○	○
0000EH	INTP3	○	○
00010H	INTP4	○	○
00012H	INTP5	○	○
00014H	INTST2	○	○
00016H	INTSR2	○	○
00018H	INTSRE2	○	○
0001EH	INTST0/INTCSI00/INTIIC00	○	○
00020H	INTTM00	○	○
00022H	INTSR0	○	○
00024H	INTSRE0	○	○
	INTTM01H	○	○
00026H	INTST1	○	○
00028H	INTSR1/INTCSI11/INTIIC11	○	○
0002AH	INTSRE1	○	○
	INTTM03H	○	○
0002CH	INTIICA0	○	○
0002EH	INTRTIT	○	○
00032H	INTTM01	○	○
00034H	INTTM02	○	○
00036H	INTTM03	○	○
00038H	INTAD	○	○
0003AH	INTRTC	○	○
0003CH	INTIT	○	○
0003EH	INTKR	○	○
00044H	INTTKB2	○	○
00046H	INTTM04	○	○
00048H	INTTM05	○	○
0004AH	INTP6	○	○
0004CH	INTP7	○	○
00050H	INTCMP0	○	—
00052H	INTCMP1	○	—
00054H	INTTM06	○	○
00056H	INTTM07	○	○
00058H	INTCTSUWR	○	○
0005AH	INTCTSURD	○	○
0005CH	INTCTSUFN	○	○
00062H	INTFL	○	○
0007EH	BRK	○	○

## (2) CALLT 指令表区

00080H ~ 000BFH 的 64 字节区域能保存 2 字节调用指令 (CALLT) 的子程序入口地址。必须给子程序入口地址设定 00000H ~ 0FFFFH 内的值 (因为地址码为 2 字节)。

在使用引导交换功能时, 还必须给 01080H ~ 010BFH 设定 CALLT 指令表。

## (3) 选项字节区

000C0H ~ 000C3H 的 4 字节区域用作选项字节区。在使用引导交换功能时, 还必须给 010C0H ~ 010C3H 设定选项字节。详细内容请参照“第 29 章 选项字节”。

## (4) 片上调试安全 ID 设定区

000C4H ~ 000CDH 和 010C4H ~ 010CDH 的 10 字节区域用作片上调试安全 ID 设定区。当不使用引导交换功能时, 必须给 000C4H ~ 000CDH 设定 10 字节的片上调试安全 ID; 当使用引导交换功能时, 必须给 000C4H ~ 000CDH 和 010C4H ~ 010CDH 设定 10 字节的片上调试安全 ID。详细内容请参照“第 31 章 片上调试功能”。

### 3.1.2 镜像区

R7F0C205-208 将 00000H ~ 0FFFFH 的代码闪存区镜像到 F0000H ~ FFFFFH。在闪存容量大于等于 96KB 的产品时，将 00000H ~ 0FFFFH 或者 10000H ~ 1FFFFH 的代码闪存区镜像到 F0000H ~ FFFFFH（通过处理器模式控制寄存器（PMC）进行设定）。

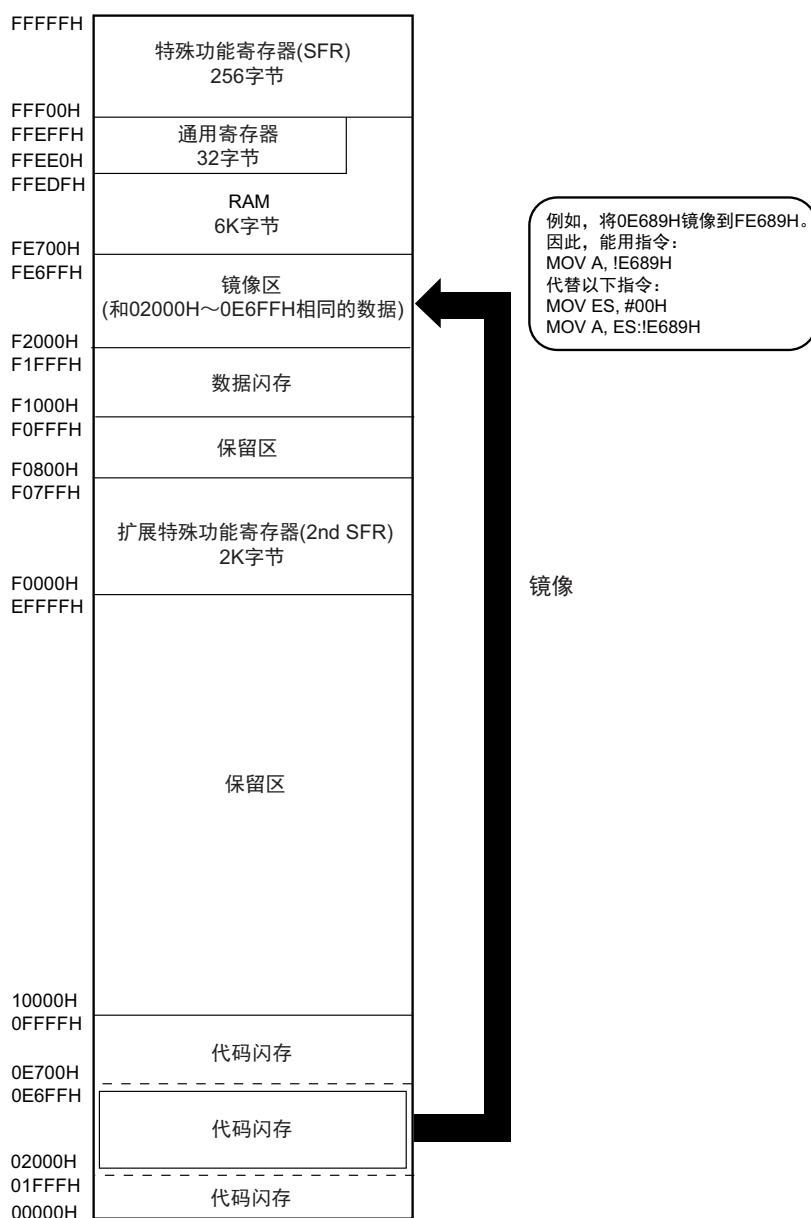
能通过从镜像目标的 F0000H ~ FFFFFH 读数据来使用操作数中不持有 ES 寄存器的指令，因此能用短代码读代码闪存的内容。但是，不能将代码闪存区镜像到特殊功能寄存器（SFR）、扩展特殊功能寄存器（2nd SFR）、RAM 区、数据闪存区以及保留区。

有关各产品的镜像区，请参照“3.1 存储空间”。

镜像区为只读区，不能从此区域取指令。

例子如下所示。

例 R7F0C206L、R7F0C206M（闪存为 64K 字节，RAM 为 6K 字节）的情况



PMC 寄存器的说明如下。

- 处理器模式控制寄存器（PMC）  
这是设定要镜像到F0000H~FFFFFFH的闪存空间的寄存器。  
通过1位或者8位存储器操作指令设定PMC寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 3-5 处理器模式控制寄存器（PMC）的格式

地址: FFFFEH	复位后: 00H	R/W							
符号	7	6	5	4	3	2	1	0	
PMC	0	0	0	0	0	0	0	0	MAA

MAA	要镜像到 F0000H ~ FFFFFFFH 的闪存空间的设定
0	将 00000H ~ 0FFFFFFH 镜像到 F0000H ~ FFFFFFFH。
1	将 10000H ~ 1FFFFFFH 镜像到 F0000H ~ FFFFFFFH。

- 注意 1. 在闪存容量小于等于 64KB 的产品时，bit0（MAA）必须为“0”（初始值）。  
2. 在设定 PMC 寄存器后，必须至少在等待 1 条指令后存取镜像区。

### 3.1.3 内部数据存储空间

R7F0C205-208 内置以下 RAM。

表 3-4 内部 RAM 容量

产品	内部 RAM
R7F0C205L	5632×8 位（FE900H ~ FFEFFH）
R7F0C206L、R7F0C206M	6144×8 位（FE700H ~ FFEFFH）
R7F0C207M	7168×8 位（FE300H ~ FFEFFH）
R7F0C208M	8192×8 位（FDF00H ~ FFEFFH）

内部 RAM 除了能用作数据区以外，还能作为程序区并且执行指令（不能在分配通用寄存器的区域执行指令）。  
给内部 RAM 区 FFEE0H ~ FFEFFH 的 32 字节区域分配了以 8 个 8 位寄存器为 1 组的 4 组通用寄存器。

另外，堆栈存储器使用内部 RAM。

- 注意 1. 不能将分配通用寄存器（FFEE0H ~ FFEFFH）的空间用于取指令和堆栈区。
2. 当进行自编程以及改写数据闪存时，不能将堆栈、闪存库使用的数据缓冲器、库函数的参数、向量中断处理的转移目标和 DTC 传送目标 / 传送源使用的 RAM 地址分配到 FFE20H ~ FFEDFH 的区域。
  3. 当进行自编程以及改写数据闪存时，闪存库使用以下产品的部分 RAM 区。对象产品和闪存库使用的 RAM 区的起始地址如下所示。  
R7F0C205L: 用户 RAM 中无 Self RAM 区。  
R7F0C206L、R7F0C206M: 用户 RAM 中无 Self RAM 区。  
R7F0C207M: 用户 RAM 中无 Self RAM 区。  
R7F0C208M: 起始地址 FDF00H  
有关闪存库使用的 RAM 区，请参照“1.1 特点”中的“○ ROM、RAM 容量”。

### 3.1.4 特殊功能寄存器（SFR：Special Function Register）的区域

内部外围硬件的特殊功能寄存器（SFR）分配在 FFF00H ~ FFFFFH 的区域（参照“3.2.4 特殊功能寄存器（SFR：Special Function Register）”的“表 3-5 SFR 一览表”）。

注意 不能存取未分配 SFR 的地址。

### 3.1.5 扩展特殊功能寄存器（2nd SFR：2nd Special Function Register）的区域

内部外围硬件的扩展特殊功能寄存器（2nd SFR）分配在 F0000H ~ F07FFH 的区域（参照“3.2.5 扩展特殊功能寄存器（2nd SFR：2nd Special Function Register）”的“表 3-6 扩展 SFR（2nd SFR）一览表”）。

注意 不能存取未分配扩展 SFR 的地址。

### 3.1.6 数据存储器的寻址

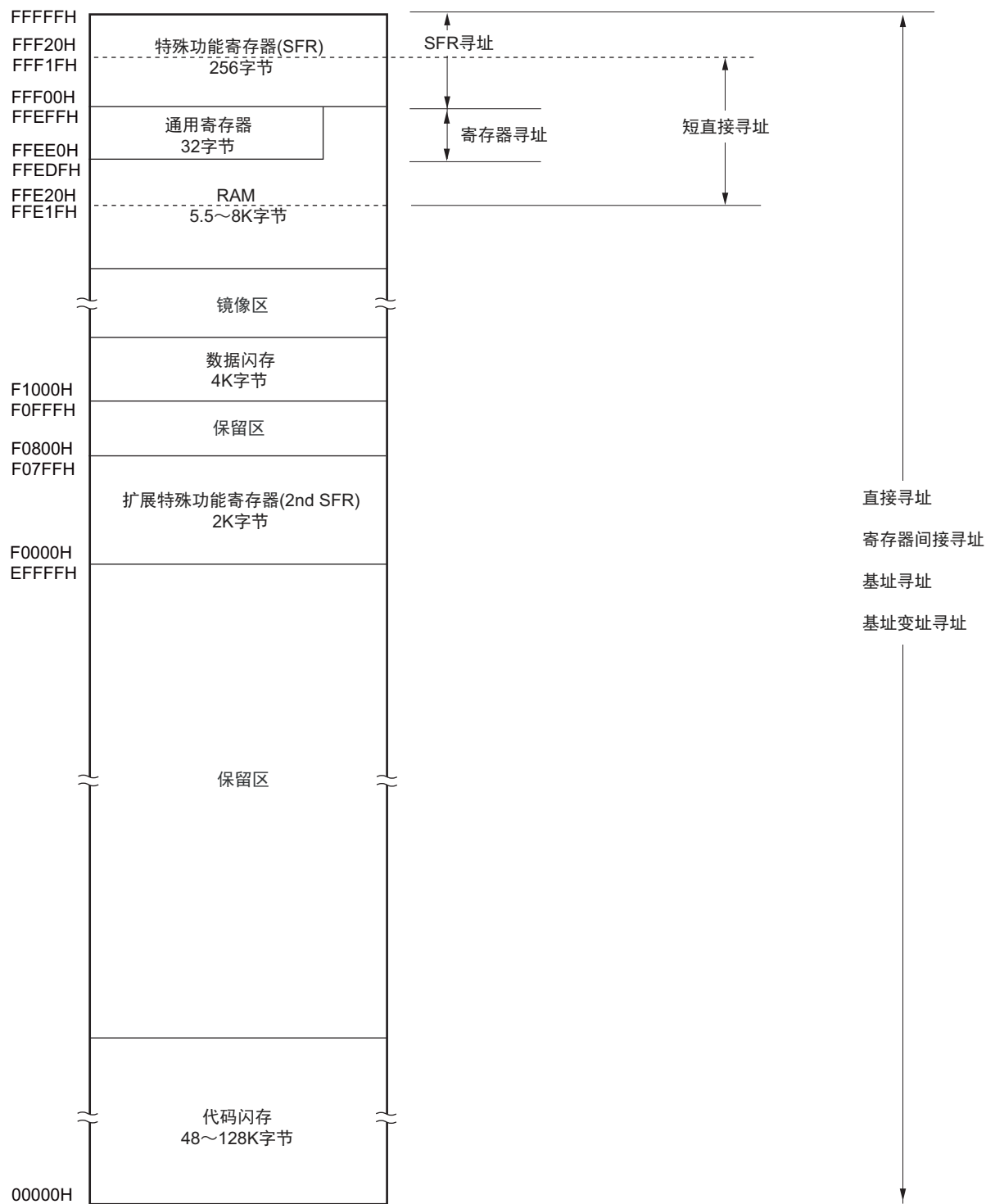
所谓寻址，是指定下一次要执行的指令地址以及指令执行操作对象的寄存器或者存储器等地址的方法。

对于指令执行操作对象的存储器的寻址，考虑到可操作性等，R7F0C205-208 提供了丰富的寻址方式。尤其是能根据特殊功能寄存器（SFR）和通用寄存器等各种功能进行特殊的寻址。数据存储器和寻址的对应如图 3-6 所示。

有关各寻址的详细内容，请参照“3.4 处理数据地址的寻址”。



图 3-6 数据存储器和寻址的对应



## 3.2 处理器的寄存器

R7F0C205-208 内置以下处理器的寄存器。

### 3.2.1 控制寄存器

这是具有控制程序顺序、状态和堆栈存储器等专用功能的寄存器。在控制寄存器中有程序计数器（PC）、程序状态字（PSW）和堆栈指针（SP）。

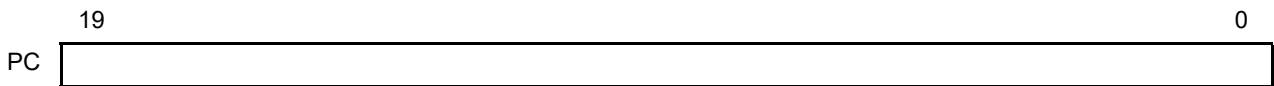
#### (1) 程序计数器（PC）

程序计数器是保存下次要执行的程序地址信息的 20 位寄存器。

在通常运行时，根据预取的指令码字节数自动进行递增。在执行转移指令时，设定立即数或者寄存器的内容。

在产生复位信号后，给程序计数器设定地址 00000H 和 00001H 的复位向量表的值。

图 3-7 程序计数器的结构



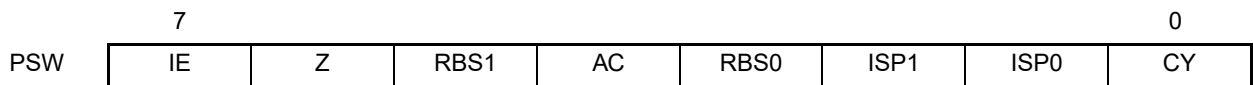
#### (2) 程序状态字（PSW）

程序状态字是由各种标志组成的 8 位寄存器，通过执行指令对这些标识进行置位和清除。

在接受向量中断请求以及执行 PUSH PSW 指令时，将程序状态字的内容保存到堆栈区，而在执行 RETB 指令、RETI 指令或者 POP PSW 指令时恢复程序状态字的内容。

在产生复位信号后，PSW 的值变为“06H”。

图 3-8 程序状态字的结构



#### (a) 中断允许标志（IE）

这是控制 CPU 的中断请求接受运行的标志。

当 IE 位是“0”时，为中断禁止（DI）状态，禁止全部可屏蔽中断请求。

当 IE 位是“1”时，为中断允许（EI）状态，通过服务优先级标志（ISP1、ISP0）、各中断源的中断屏蔽标志和优先级指定标志进行可屏蔽中断请求接受控制。

通过执行 DI 指令或者接受中断，将此标志清“0”；通过执行 EI 指令，将此标志置“1”。

#### (b) 零标志（Z）

当运算结果为零或者相等时，将此标志置“1”。否则，将此标志清“0”。

## (c) 寄存器组选择标志 (RBS0、RBS1)

这是从 4 组寄存器中选择 1 组的 2 位标志。  
此标志保存通过执行 SEL RBn 指令所选寄存器组的 2 位信息。

## (d) 辅助进位标志 (AC)

当运算结果在 bit3 产生进位或者借位时，将此标志置“1”。否则，将此标志清“0”。

## (e) 优先级控制标志 (ISP1、ISP0)

这是管理能接受的可屏蔽向量中断优先级的标志。禁止接受优先级指定标志寄存器 (PRn0L、PRn0H、PRn1L、PRn1H、PRn2L、PRn2H、PRn3L) (参照 21.3.3) 指定的低于 ISP0 标志值和 ISP1 标志值的向量中断请求。另外，实际上根据中断允许标志 (IE) 的状态控制是否接受中断请求。

备注 n=0、1

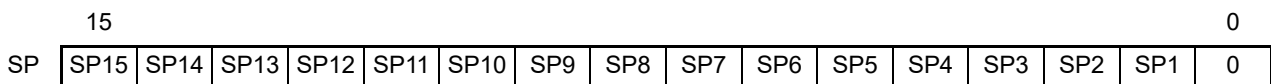
## (f) 进位标志 (CY)

这是在执行加减运算指令时保存上溢和下溢的标志。另外，在执行循环指令时保存移出的值，并且在执行位运算指令时用作位累加器。

## (3) 堆栈指针 (SP)

这是保存存储器堆栈区起始地址的 16 位寄存器。只有内部 RAM 区才能设定为堆栈区。

图 3-9 堆栈指针的结构



在通过堆栈指针进行堆栈寻址的过程中，SP 在写堆栈存储器（压栈）时先递减，而在读堆栈存储器（退栈）后递增。

- 注意 1. 在产生复位信号后，SP 的内容变为不定值，因此必须在使用堆栈前对 SP 进行初始化。
2. 禁止将通用寄存器 (FFEE0H ~ FFEFFH) 的空间用于取指令和堆栈区。
3. 当进行自编程以及改写数据闪存时，不能将堆栈、闪存库使用的数据缓冲器、库函数的参数、向量中断处理的转移目标和 DTC 传送目标 / 传送源使用的 RAM 地址分配到 FFE20H ~ FFEDFH 的区域。
4. 当进行自编程以及改写数据闪存时，闪存库使用部分 RAM 区。有关闪存库使用的 RAM 区，请参照“1.1 特点”中的“○ ROM、RAM 容量”。

### 3.2.2 通用寄存器

通用寄存器被映像到数据存储器的特定地址（FFEE0H ~ FFEFFH），由 8 个 8 位寄存器（X、A、C、B、E、D、L、H）为 1 组的 4 组寄存器构成。

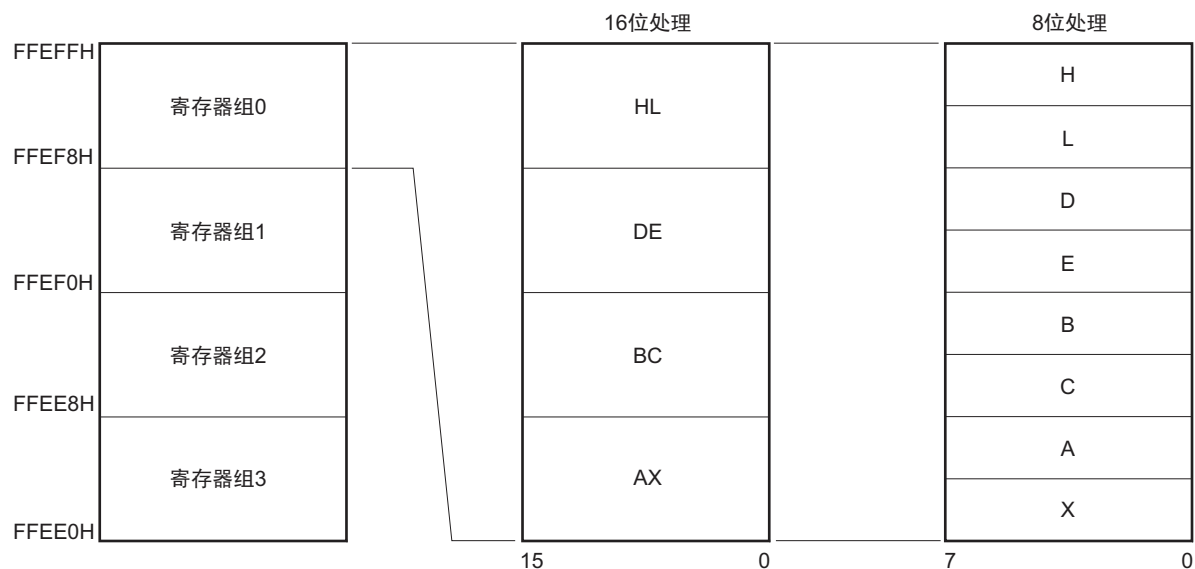
各寄存器除了能分别用作 8 位寄存器以外，还能将 2 个 8 位寄存器成对用作 1 个 16 位寄存器（AX、BC、DE、HL）。

通过 CPU 控制指令（SEL RBn）设定执行指令时使用的寄存器组。因为结构为 4 个寄存器组，所以能对通常处理所用寄存器和中断处理所用寄存器进行寄存器组的切换，建立高效率的程序。

**注意** 禁止将通用寄存器（FFEE0H ~ FFEFFH）的空间用于取指令和堆栈区。

图 3-10 通用寄存器的结构

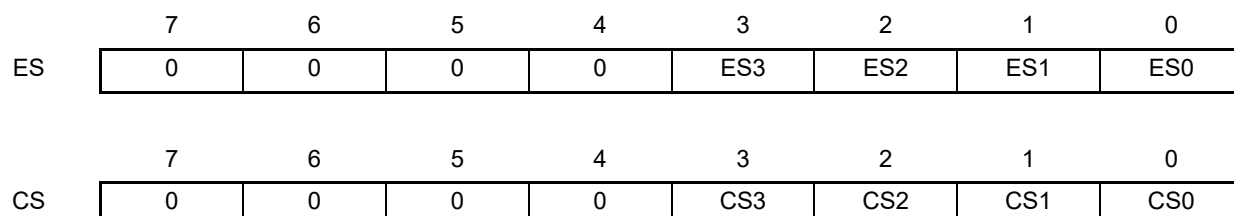
#### (a) 功能名称



### 3.2.3 ES 寄存器和 CS 寄存器

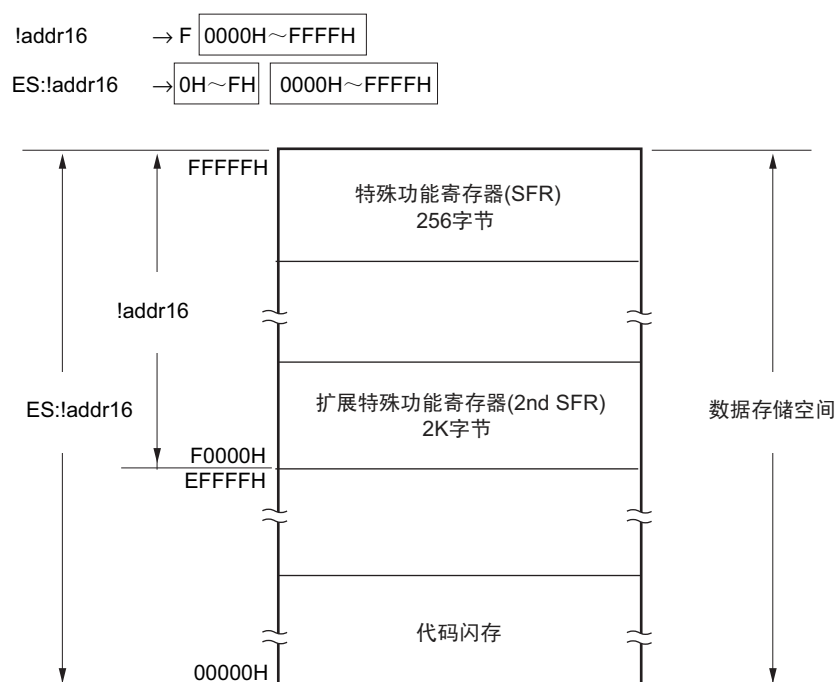
能通过 ES 寄存器和 CS 寄存器（寄存器直接寻址）分别指定存取数据和执行转移指令时的高位地址。ES 寄存器的复位后的初始值为“0FH”，CS 寄存器的复位后的初始值为“00H”。

图 3-11 ES/CS 寄存器的结构



能通过 16 位地址进行存取的数据区是 F0000H ~ FFFFFH 的 64K 字节空间，但是如果附加“ES:”，就能扩展到 00000H ~ FFFFFH 的 1M 字节空间。

图 3-12 数据存取区的扩展



### 3.2.4 特殊功能寄存器（SFR：Special Function Register）

SFR 是和通用寄存器不同的并且分别具有特殊功能的寄存器。

SFR 空间分配在 FFF00H ~ FFFFFH 的区域。

和通用寄存器一样，能通过运算指令、传送指令和位操作指令来操作 SFR。能操作的位单位（1、8、16）因各 SFR 而不同。

各操作位单位的指定方法如下所示。

- 位操作  
给位操作指令的操作数（sfr.bit）进行以下的记述：  
已定义位名的情况：<位名>  
没有定义位名的情况：<寄存器名>.<位号>或者<!地址>.<位号>
- 8位操作  
给8位操作指令的操作数（sfr）记述汇编程序保留的符号，也能指定地址。
- 16位操作  
给16位操作指令的操作数（sfrp）记述汇编程序保留的符号。当指定地址时，必须记述偶数地址。

SFR 一览表如表 3-5 所示。表中的项目的含义如下所示。

- 符号  
这是表示特殊功能寄存器地址的符号。在汇编程序中为保留字，在编译程序中通过 #pragma sfr 指令定义为 sfr 变量。在使用汇编程序、调试程序和仿真程序时，能记述为指令的操作数。
- R/W  
表示能否读（Read）写（Write）相应的特殊功能寄存器。  
R/W：可读写  
R：只能读  
W：只能写
- 可操作的位单位  
“○”表示能操作的位单位（1、8、16）。“—”表示不能操作的位单位。
- 复位后  
表示在产生复位信号后的各寄存器的状态。

**注意** 不能存取未分配 SFR 的地址。

**备注** 有关扩展 SFR（2nd SFR），请参照“3.2.5 扩展特殊功能寄存器（2nd SFR：2nd Special Function Register）”。

表 3-5 SFR 一览表 (1/4)

地址	特殊功能寄存器 (SFR) 名称	符号		R/W	可操作位的范围			复位后
					1 位	8 位	16 位	
FFF01H	端口寄存器 1	P1		R/W	○	○	—	00H
FFF02H	端口寄存器 2	P2		R/W	○	○	—	00H
FFF04H	端口寄存器 4	P4		R/W	○	○	—	00H
FFF06H	端口寄存器 6	P6		R/W	○	○	—	00H
FFF07H	端口寄存器 7	P7		R/W	○	○	—	00H
FFF09H	端口寄存器 9	P9		R/W	○	○	—	00H
FFF0AH	端口寄存器 10	P10		R/W	○	○	—	00H
FFF0BH	端口寄存器 11	P11		R/W	○	○	—	00H
FFF0CH	端口寄存器 12	P12		R/W	○	○	—	不定值
FFF0DH	端口寄存器 13	P13		R/W	○	○	—	不定值
FFF0EH	端口寄存器 14	P14		R/W	○	○	—	00H
FFF0FH	端口寄存器 15	P15		R/W	○	○	—	00H
FFF10H	串行数据寄存器 00	TXD0/ SIO00	SDR00	R/W	—	○	○	0000H
FFF11H		—			—			
FFF12H	串行数据寄存器 01	RXD0	SDR01	R/W	—	○	○	0000H
FFF13H		—			—			
FFF18H	定时器数据寄存器 00	TDR00		R/W	—	—	○	0000H
FFF19H								
FFF1AH	定时器数据寄存器 01	TDR01L	TDR01	R/W	—	○	○	00H
FFF1BH		TDR01H			—	○		00H
FFF21H	端口模式寄存器 1	PM1		R/W	○	○	—	FFH
FFF22H	端口模式寄存器 2	PM2		R/W	○	○	—	FFH
FFF24H	端口模式寄存器 4	PM4		R/W	○	○	—	FFH
FFF26H	端口模式寄存器 6	PM6		R/W	○	○	—	FFH
FFF27H	端口模式寄存器 7	PM7		R/W	○	○	—	FFH
FFF29H	端口模式寄存器 9	PM9		R/W	○	○	—	FFH
FFF2AH	端口模式寄存器 10	PM10		R/W	○	○	—	FFH
FFF2BH	端口模式寄存器 11	PM11		R/W	○	○	—	FFH
FFF2CH	端口模式寄存器 12	PM12		R/W	○	○	—	FFH
FFF2EH	端口模式寄存器 14	PM14		R/W	○	○	—	FFH
FFF2FH	端口模式寄存器 15	PM15		R/W	○	○	—	FFH
FFF34H	键返回控制寄存器	KRCTL		R/W	○	○	—	00H
FFF35H	键返回标志寄存器	KRF		R/W	—	○	—	00H
FFF37H	键返回模式寄存器	KRM0		R/W	○	○	—	00H
FFF38H	外部中断上升沿允许寄存器 0	EGP0		R/W	○	○	—	00H
FFF39H	外部中断下降沿允许寄存器 0	EGN0		R/W	○	○	—	00H
FFF40H	LCD 模式寄存器 0	LCDM0		R/W	—	○	—	00H
FFF41H	LCD 模式寄存器 1	LCDM1		R/W	○	○	—	00H

表 3-5 SFR 一览表 (2/4)

地址	特殊功能寄存器 (SFR) 名称	符号		R/W	可操作位的范围			复位后
					1 位	8 位	16 位	
FFF42H	LCD 时钟控制寄存器 0	LCDC0		R/W	—	○	—	00H
FFF43H	LCD 升压电平控制寄存器	VLCD		R/W	—	○	—	04H
FFF44H	串行数据寄存器 02	TXD1	SDR02	R/W	—	○	○	0000H
FFF45H		—			—			
FFF46H	串行数据寄存器 03	RXD1/ SIO11	SDR03	R/W	—	○	○	0000H
FFF47H		—			—			
FFF48H	串行数据寄存器 10	TXD2	SDR10	R/W	—	○	○	0000H
FFF49H		—			—			
FFF4AH	串行数据寄存器 11	RXD2	SDR11	R/W	—	○	○	0000H
FFF4BH		—			—			
FFF50H	IICA 移位寄存器 0	IICA0		R/W	—	○	—	00H
FFF51H	IICA 状态寄存器 0	IICS0		R	○	○	—	00H
FFF52H	IICA 标志寄存器 0	IICF0		R/W	○	○	—	00H
FFF64H	定时器数据寄存器 02	TDR02		R/W	—	—	○	0000H
FFF65H								
FFF66H	定时器数据寄存器 03	TDR03L	TDR03	R/W	—	○	○	00H
FFF67H		TDR03H			—	○		00H
FFF68H	定时器数据寄存器 04	TDR04		R/W	—	—	○	0000H
FFF69H								
FFF6AH	定时器数据寄存器 05	TDR05		R/W	—	—	○	0000H
FFF6BH								
FFF6CH	定时器数据寄存器 06	TDR06		R/W	—	—	○	0000H
FFF6DH								
FFF6EH	定时器数据寄存器 07	TDR07		R/W	—	—	○	0000H
FFF6FH								
FFF90H	12 位间隔定时器的控制寄存器	ITMC		R/W	—	—	○	0FFFH
FFF91H								
FFF92H	秒计数寄存器	SEC		R/W	—	○	—	不定值
FFF93H	分钟计数寄存器	MIN		R/W	—	○	—	不定值
FFF94H	小时计数寄存器	HOUR		R/W	—	○	—	不定值
FFF95H	星期计数寄存器	WEEK		R/W	—	○	—	不定值
FFF96H	日计数寄存器	DAY		R/W	—	○	—	不定值
FFF97H	月计数寄存器	MONTH		R/W	—	○	—	不定值
FFF98H	年计数寄存器	YEAR		R/W	—	○	—	不定值
FFF9AH	闹钟分钟寄存器	ALARMWM		R/W	—	○	—	不定值
FFF9BH	闹钟小时寄存器	ALARMWH		R/W	—	○	—	不定值
FFF9CH	闹钟星期寄存器	ALARMWW		R/W	—	○	—	不定值



表 3-5 SFR 一览表 (3/4)

地址	特殊功能寄存器 (SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
FFF9DH	实时时钟控制寄存器 0	RTCC0	R/W	○	○	—	00H 注 1
FFF9EH	实时时钟控制寄存器 1	RTCC1	R/W	○	○	—	00H 注 1
FFFA0H	时钟运行模式控制寄存器	CMC	R/W	—	○	—	00H 注 1
FFFA1H	时钟运行状态控制寄存器	CSC	R/W	○	○	—	C0H 注 1
FFFA2H	振荡稳定时间计数器的状态寄存器	OSTC	R	○	○	—	00H
FFFA3H	振荡稳定时间选择寄存器	OSTS	R/W	—	○	—	07H
FFFA4H	系统时钟控制寄存器	CKC	R/W	○	○	—	00H
FFFA5H	时钟输出选择寄存器 0	CKS0	R/W	○	○	—	00H
FFFA6H	时钟输出选择寄存器 1	CKS1	R/W	○	○	—	00H
FFFA8H	复位控制标志寄存器	RESF	R	—	○	—	不定值注 2
FFFA9H	电压检测寄存器	LVIM	R/W	○	○	—	00H 注 2
FFFAAH	电压检测电平寄存器	LVIS	R/W	○	○	—	00H/01H/ 81H 注 2
FFFABH	看门狗定时器允许寄存器	WDTE	R/W	—	○	—	1AH/9AH 注 3
FFFACH	CRC 输入寄存器	CRCIN	R/W	—	○	—	00H
FFFD0H	中断请求标志寄存器 2L	IF2L	IF2	R/W	○	○	00H
FFFD1H	中断请求标志寄存器 2H	IF2H		R/W	○	○	00H
FFFD4H	中断屏蔽标志寄存器 2L	MK2L	MK2	R/W	○	○	FFH
FFFD5H	中断屏蔽标志寄存器 2H	MK2H		R/W	○	○	FFH
FFFD8H	优先级指定标志寄存器 02L	PR02L	PR02	R/W	○	○	FFH
FFFD9H	优先级指定标志寄存器 02H	PR02H		R/W	○	○	FFH
FFFDCH	优先级指定标志寄存器 12L	PR12L	PR12	R/W	○	○	FFH
FFDDH	优先级指定标志寄存器 12H	PR12H		R/W	○	○	FFH

注 1 只在上电复位时被初始化。

2. 以下寄存器的内容因复位源而不同。

寄存器	复位源		POR 产生的复位	执行非法指令产生的复位	WDT 产生的复位	RAM 奇偶校验错误产生的复位	存取非法存储器产生的复位	LVD 产生的复位	
	TRAP	RESET 输入							
RESF	TRAP	清“0”		置“1”	保持			保持	
	WDTRF			保持	置“1”				保持
	RPERF			保持	置“1”				保持
	IAWRF			保持	置“1”				
	LVIRF			保持					置“1”
LVIM	LVIEN	清“0”						保持	
	LVIOMSK	保持							
	LVIF								
LVIS		清除 (00H/01H/81H)							

3. WDTE 寄存器的复位值取决于选项字节的设定。

表 3-5 SFR 一览表 (4/4)

地址	特殊功能寄存器 (SFR) 名称	符号		R/W	可操作位的范围			复位后
					1 位	8 位	16 位	
FFFE0H	中断请求标志寄存器 0L	IF0L	IF0	R/W	○	○	○	00H
FFFE1H	中断请求标志寄存器 0H	IF0H		R/W	○	○		00H
FFFE2H	中断请求标志寄存器 1L	IF1L	IF1	R/W	○	○	○	00H
FFFE3H	中断请求标志寄存器 1H	IF1H		R/W	○	○		00H
FFFE4H	中断屏蔽标志寄存器 0L	MK0L	MK0	R/W	○	○	○	FFH
FFFE5H	中断屏蔽标志寄存器 0H	MK0H		R/W	○	○		FFH
FFFE6H	中断屏蔽标志寄存器 1L	MK1L	MK1	R/W	○	○	○	FFH
FFFE7H	中断屏蔽标志寄存器 1H	MK1H		R/W	○	○		FFH
FFFE8H	优先级指定标志寄存器 00L	PR00L	PR00	R/W	○	○	○	FFH
FFFE9H	优先级指定标志寄存器 00H	PR00H		R/W	○	○		FFH
FFFEAH	优先级指定标志寄存器 01L	PR01L	PR01	R/W	○	○	○	FFH
FFFE BH	优先级指定标志寄存器 01H	PR01H		R/W	○	○		FFH
FFFECH	优先级指定标志寄存器 10L	PR10L	PR10	R/W	○	○	○	FFH
FFFE DH	优先级指定标志寄存器 10H	PR10H		R/W	○	○		FFH
FFFE EH	优先级指定标志寄存器 11L	PR11L	PR11	R/W	○	○	○	FFH
FFFE FH	优先级指定标志寄存器 11H	PR11H		R/W	○	○		FFH
FFFF0H	乘加运算累加寄存器 (L)	MACRL		R/W	—	—	○	0000H
FFFF1H								
FFFF2H	乘加运算累加寄存器 (H)	MACRH		R/W	—	—	○	0000H
FFFF3H								
FFFFEH	处理器模式控制寄存器	PMC		R/W	○	○	—	00H

备注 有关扩展 SFR (2nd SFR), 请参照“表 3-6 扩展 SFR (2nd SFR) 一览表”。

### 3.2.5 扩展特殊功能寄存器（2nd SFR：2nd Special Function Register）

扩展 SFR（2nd SFR）是和通用寄存器不同的并且分别具有特殊功能的寄存器。

扩展 SFR 空间分配在 F0000H ~ F07FFH 的区域。在此区域中分配了 SFR 区（FFF00H ~ FFFFFH）以外的 SFR，但是扩展 SFR 区的存取指令比 SFR 区长 1 字节。

和通用寄存器一样，能通过运算指令、传送指令和位操作指令来操作扩展 SFR。能操作的位单位（1、8、16）因各扩展 SFR 而不同。

各操作位单位的指定方法如下所示。

- 位操作  
给位操作指令的操作数（!addr16.bit）进行以下的记述：  
已定义位名的情况：<位名>  
没有定义位名的情况：<寄存器名>.<位号>或者<!地址>.<位号>
- 8位操作  
给8位操作指令的操作数（!addr16）记述汇编程序保留的符号，也能指定地址。
- 16位操作  
给16位操作指令的操作数（!addr16）记述汇编程序保留的符号。当指定地址时，必须记述偶数地址。

扩展 SFR 一览表如表 3-6 所示。表中的项目的含义如下所示。

- 符号  
这是表示扩展 SFR 地址的符号。在汇编程序中为保留字，在编译程序中通过 #pragma sfr 指令定义为 sfr 变量。在使用汇编程序、调试程序和仿真程序时，能记述为指令的操作数。
- R/W  
表示能否读（Read）写（Write）相应的扩展 SFR。  
R/W：可读写  
R：只能读  
W：只能写
- 可操作的位单位  
“○”表示能操作的位单位（1、8、16）。“—”表示不能操作的位单位。
- 复位后  
表示产生复位信号后的各寄存器的状态。

**注意** 不能存取未分配 2nd SFR 的地址。

**备注** 有关 SFR 区的 SFR，请参照“3.2.4 特殊功能寄存器（SFR：Special Function Register）”。

表 3-6 扩展 SFR (2nd SFR) 一览表 (1/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
F0031H	上拉电阻选择寄存器 1	PU1	R/W	○	○	—	00H
F0032H	上拉电阻选择寄存器 2	PU2	R/W	○	○	—	00H
F0034H	上拉电阻选择寄存器 4	PU4	R/W	○	○	—	01H
F0036H	上拉电阻选择寄存器 6	PU6	R/W	○	○	—	00H
F0037H	上拉电阻选择寄存器 7	PU7	R/W	○	○	—	00H
F0039H	上拉电阻选择寄存器 9	PU9	R/W	○	○	—	00H
F003AH	上拉电阻选择寄存器 10	PU10	R/W	○	○	—	00H
F003BH	上拉电阻选择寄存器 11	PU11	R/W	○	○	—	00H
F003CH	上拉电阻选择寄存器 12	PU12	R/W	○	○	—	00H
F003EH	上拉电阻选择寄存器 14	PU14	R/W	○	○	—	00H
F003FH	上拉电阻选择寄存器 15	PU15	R/W	○	○	—	00H
F0041H	端口输入模式寄存器 1	PIM1	R/W	○	○	—	00H
F0047H	端口输入模式寄存器 7	PIM7	R/W	○	○	—	00H
F0049H	端口输入模式寄存器 9	PIM9	R/W	○	○	—	00H
F004BH	端口输入模式寄存器 11	PIM11	R/W	○	○	—	00H
F004CH	端口输入模式寄存器 12	PIM12	R/W	○	○	—	00H
F004EH	端口输入模式寄存器 14	PIM14	R/W	○	○	—	00H
F004FH	端口输入模式寄存器 15	PIM15	R/W	○	○	—	00H
F0051H	端口输出模式寄存器 1	POM1	R/W	○	○	—	00H
F0052H	端口输出模式寄存器 2	POM2	R/W	○	○	—	00H
F0056H	端口输出模式寄存器 6	POM6	R/W	○	○	—	00H
F0057H	端口输出模式寄存器 7	POM7	R/W	○	○	—	00H
F0059H	端口输出模式寄存器 9	POM9	R/W	○	○	—	00H
F005AH	端口输出模式寄存器 10	POM10	R/W	○	○	—	00H
F005BH	端口输出模式寄存器 11	POM11	R/W	○	○	—	00H
F005CH	端口输出模式寄存器 12	POM12	R/W	○	○	—	00H
F005EH	端口输出模式寄存器 14	POM14	R/W	○	○	—	00H
F005FH	端口输出模式寄存器 15	POM15	R/W	○	○	—	00H
F0061H	端口模式控制寄存器 1	PMC1	R/W	○	○	—	FFH
F0062H	端口模式控制寄存器 2	PMC2	R/W	○	○	—	FFH
F0066H	P 沟道端口输出模式寄存器 6	PPOM6	R/W	○	○	—	00H
F0067H	P 沟道端口输出模式寄存器 7	PPOM7	R/W	○	○	—	00H
F0069H	端口模式控制寄存器 9	PMC9	R/W	○	○	—	FFH
F006FH	端口模式控制寄存器 15	PMC15	R/W	○	○	—	FFH
F0070H	噪声滤波器允许寄存器 0	NFEN0	R/W	○	○	—	00H
F0071H	噪声滤波器允许寄存器 1	NFEN1	R/W	○	○	—	00H
F0072H	外围 I/O 重定向寄存器 1	PIOR1	R/W	—	○	—	00H
F0073H	输入切换控制寄存器	ISC	R/W	○	○	—	00H
F0074H	定时器输入选择寄存器 0	TIS0	R/W	—	○	—	00H
F0075H	外围 I/O 重定向寄存器 2	PIOR2	R/W	—	○	—	00H
F0077H	外围 I/O 重定向寄存器 0	PIOR0	R/W	—	○	—	00H
F0078H	非法存储器存取检测控制寄存器	IAWCTL	R/W	—	○	—	00H

表 3-7 扩展 SFR (2nd SFR) 一览表 (2/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号		R/W	可操作位的范围			复位后
					1 位	8 位	16 位	
F0079H	定时器输出选择寄存器	TOS		R/W	○	○	—	00H
F007AH	外围允许寄存器 1	PER1		R/W	○	○	—	00H
F007BH	端口模式选择寄存器	PMS		R/W	○	○	—	00H
F007CH	外围 I/O 重定向寄存器 3	PIOR3		R/W	—	○	—	00H
F007DH	CSI 输出端口电流模式控制寄存器	CSIPTSLR		R/W	○	○	—	00H
F0090H	数据闪存控制寄存器	DFLCTL		R/W	○	○	—	00H
F00A0H	高速内部振荡器的微调寄存器	HIOTRM		R/W	—	○	—	不定值 <sup>注1</sup>
F00A8H	高速内部振荡器频率选择寄存器	HOCODIV		R/W	—	○	—	不定值 <sup>注2</sup>
F00F0H	外围允许寄存器 0	PER0		R/W	○	○	—	00H
F00F2H	A/D 转换时钟控制寄存器	ADCK5		R/W	—	○	—	00H
F00F3H	副系统时钟提供模式控制寄存器	OSMC		R/W	—	○	—	00H
F00F5H	RAM 奇偶校验错误控制寄存器	RPECTL		R/W	○	○	—	00H
F00F9H	上电复位状态寄存器	PORSR		R/W	—	○	—	00H <sup>注3</sup>
F00FEH	BCD 校正结果寄存器	BCDADJ		R	—	○	—	不定值
F0100H	串行状态寄存器 00	SSR00L	SSR00	R	—	○	○	0000H
F0101H		—			—	—		
F0102H	串行状态寄存器 01	SSR01L	SSR01	R	—	○	○	0000H
F0103H		—			—	—		
F0104H	串行状态寄存器 02	SSR02L	SSR02	R	—	○	○	0000H
F0105H		—			—	—		
F0106H	串行状态寄存器 03	SSR03L	SSR03	R	—	○	○	0000H
F0107H		—			—	—		
F0108H	串行标志清除触发寄存器 00	SIR00L	SIR00	R/W	—	○	○	0000H
F0109H		—			—	—		
F010AH	串行标志清除触发寄存器 01	SIR01L	SIR01	R/W	—	○	○	0000H
F010BH		—			—	—		
F010CH	串行标志清除触发寄存器 02	SIR02L	SIR02	R/W	—	○	○	0000H
F010DH		—			—	—		
F010EH	串行标志清除触发寄存器 03	SIR03L	SIR03	R/W	—	○	○	0000H
F010FH		—			—	—		
F0110H	串行模式寄存器 00	SMR00		R/W	—	—	○	0020H
F0111H								
F0112H	串行模式寄存器 01	SMR01		R/W	—	—	○	0020H
F0113H								
F0114H	串行模式寄存器 02	SMR02		R/W	—	—	○	0020H
F0115H								
F0116H	串行模式寄存器 03	SMR03		R/W	—	—	○	0020H
F0117H								

- 注 1. 复位值是产品发货时的调整值。  
 2. 这是选项字节 000C2H 的 FRQSEL2 ~ FRQSEL0 位设定的值。  
 3. 只在上电复位时被初始化。

表 3-7 扩展 SFR (2nd SFR) 一览表 (3/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号		R/W	可操作位的范围			复位后
					1 位	8 位	16 位	
F0118H	串行通信运行设定寄存器 00	SCR00		R/W	—	—	○	0087H
F0119H								
F011AH	串行通信运行设定寄存器 01	SCR01		R/W	—	—	○	0087H
F011BH								
F011CH	串行通信运行设定寄存器 02	SCR02		R/W	—	—	○	0087H
F011DH								
F011EH	串行通信运行设定寄存器 03	SCR03		R/W	—	—	○	0087H
F011FH								
F0120H	串行通道允许状态寄存器 0	SE0L	SE0	R	○	○	○	0000H
F0121H		—			—			
F0122H	串行通道开始寄存器 0	SS0L	SS0	R/W	○	○	○	0000H
F0123H		—			—			
F0124H	串行通道停止寄存器 0	ST0L	ST0	R/W	○	○	○	0000H
F0125H		—			—			
F0126H	串行时钟选择寄存器 0	SPS0L	SPS0	R/W	—	○	○	0000H
F0127H		—			—			
F0128H	串行输出寄存器 0	SO0		R/W	—	—	○	0F0FH
F0129H								
F012AH	串行输出允许寄存器 0	SOE0L	SOE0	R/W	○	○	○	0000H
F012BH		—			—			
F0134H	串行输出电平寄存器 0	SOL0L	SOL0	R/W	—	○	○	0000H
F0135H		—			—			
F0138H	串行待机控制寄存器 0	SSC0L	SSC0	R/W	—	○	○	0000H
F0139H		—			—			
F0140H	串行状态寄存器 10	SSR10L	SSR10	R	—	○	○	0000H
F0141H		—			—			
F0142H	串行状态寄存器 11	SSR11L	SSR11	R	—	○	○	0000H
F0143H		—			—			
F0148H	串行标志清除触发寄存器 10	SIR10L	SIR10	R/W	—	○	○	0000H
F0149H		—			—			
F014AH	串行标志清除触发寄存器 11	SIR11L	SIR11	R/W	—	○	○	0000H
F014BH		—			—			
F0150H	串行模式寄存器 10	SMR10		R/W	—	—	○	0020H
F0151H								
F0152H	串行模式寄存器 11	SMR11		R/W	—	—	○	0020H
F0153H								
F0158H	串行通信运行设定寄存器 10	SCR10		R/W	—	—	○	0087H
F0159H								
F015AH	串行通信运行设定寄存器 11	SCR11		R/W	—	—	○	0087H
F015BH								
F0160H	串行通道允许状态寄存器 1	SE1L	SE1	R	○	○	○	0000H
F0161H		—			—			

表 3-7 扩展 SFR (2nd SFR) 一览表 (4/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号		R/W	可操作位的范围			复位后
					1 位	8 位	16 位	
F0162H	串行通道开始寄存器 1	SS1L	SS1	R/W	○	○	○	0000H
F0163H		—			—			
F0164H	串行通道停止寄存器 1	ST1L	ST1	R/W	○	○	○	0000H
F0165H		—			—			
F0166H	串行时钟选择寄存器 1	SPS1L	SPS1	R/W	—	○	○	0000H
F0167H		—			—			
F0168H	串行输出寄存器 1	SO1		R/W	—	—	○	0F0FH
F0169H								
F016AH	串行输出允许寄存器 1	SOE1L	SOE1	R/W	○	○	○	0000H
F016BH		—			—			
F0174H	串行输出电平寄存器 1	SOL1L	SOL1	R/W	—	○	○	0000H
F0175H		—			—			
F0180H	定时器计数寄存器 00	TCR00		R	—	—	○	FFFFH
F0181H								
F0182H	定时器计数寄存器 01	TCR01		R	—	—	○	FFFFH
F0183H								
F0184H	定时器计数寄存器 02	TCR02		R	—	—	○	FFFFH
F0185H								
F0186H	定时器计数寄存器 03	TCR03		R	—	—	○	FFFFH
F0187H								
F0188H	定时器计数寄存器 04	TCR04		R	—	—	○	FFFFH
F0189H								
F018AH	定时器计数寄存器 05	TCR05		R	—	—	○	FFFFH
F018BH								
F018CH	定时器计数寄存器 06	TCR06		R	—	—	○	FFFFH
F018DH								
F018EH	定时器计数寄存器 07	TCR07		R	—	—	○	FFFFH
F018FH								
F0190H	定时器模式寄存器 00	TMR00		R/W	—	—	○	0000H
F0191H								
F0192H	定时器模式寄存器 01	TMR01		R/W	—	—	○	0000H
F0193H								
F0194H	定时器模式寄存器 02	TMR02		R/W	—	—	○	0000H
F0195H								
F0196H	定时器模式寄存器 03	TMR03		R/W	—	—	○	0000H
F0197H								
F0198H	定时器模式寄存器 04	TMR04		R/W	—	—	○	0000H
F0199H								
F019AH	定时器模式寄存器 05	TMR05		R/W	—	—	○	0000H
F019BH								
F019CH	定时器模式寄存器 06	TMR06		R/W	—	—	○	0000H
F019DH								

表 3-7 扩展 SFR (2nd SFR) 一览表 (5/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号		R/W	可操作位的范围			复位后
					1 位	8 位	16 位	
F019EH	定时器模式寄存器 07	TMR07		R/W	—	—	○	0000H
F019FH								
F01A0H	定时器状态寄存器 00	TSR00L	TSR00	R	—	○	○	0000H
F01A1H		—			—			
F01A2H	定时器状态寄存器 01	TSR01L	TSR01	R	—	○	○	0000H
F01A3H		—			—			
F01A4H	定时器状态寄存器 02	TSR02L	TSR02	R	—	○	○	0000H
F01A5H		—			—			
F01A6H	定时器状态寄存器 03	TSR03L	TSR03	R	—	○	○	0000H
F01A7H		—			—			
F01A8H	定时器状态寄存器 04	TSR04L	TSR04	R	—	○	○	0000H
F01A9H		—			—			
F01AAH	定时器状态寄存器 05	TSR05L	TSR05	R	—	○	○	0000H
F01ABH		—			—			
F01ACH	定时器状态寄存器 06	TSR06L	TSR06	R	—	○	○	0000H
F01ADH		—			—			
F01AEH	定时器状态寄存器 07	TSR07L	TSR07	R	—	○	○	0000H
F01AFH		—			—			
F01B0H	定时器通道允许状态寄存器 0	TE0L	TE0	R	○	○	○	0000H
F01B1H		—			—			
F01B2H	定时器通道开始寄存器 0	TS0L	TS0	R/W	○	○	○	0000H
F01B3H		—			—			
F01B4H	定时器通道停止寄存器 0	TT0L	TT0	R/W	○	○	○	0000H
F01B5H		—			—			
F01B6H	定时器时钟选择寄存器 0	TPS0		R/W	—	—	○	0000H
F01B7H								
F01B8H	定时器输出寄存器 0	TO0L	TO0	R/W	—	○	○	0000H
F01B9H		—			—			
F01BAH	定时器输出允许寄存器 0	TOE0L	TOE0	R/W	○	○	○	0000H
F01BBH		—			—			
F01BCH	定时器输出电平寄存器 0	TOL0L	TOL0	R/W	—	○	○	0000H
F01BDH		—			—			
F01BEH	定时器输出模式寄存器 0	TOM0L	TOM0	R/W	—	○	○	0000H
F01BFH		—			—			
F0230H	IICA 控制寄存器 00	IICCTL00		R/W	○	○	—	00H
F0231H	IICA 控制寄存器 01	IICCTL01		R/W	○	○	—	00H
F0232H	IICA 低电平宽度设定寄存器 0	IICWL0		R/W	—	○	—	FFH
F0233H	IICA 高电平宽度设定寄存器 0	IICWH0		R/W	—	○	—	FFH
F0234H	从属地址寄存器 0	SVA0		R/W	—	○	—	00H
F0240H	事件输出目标选择寄存器 00	ELSELR00		R/W	—	○	—	00H
F0241H	事件输出目标选择寄存器 01	ELSELR01		R/W	—	○	—	00H



表 3-7 扩展 SFR (2nd SFR) 一览表 (6/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
F0242H	事件输出目标选择寄存器 02	ELSELR02	R/W	—	○	—	00H
F0243H	事件输出目标选择寄存器 03	ELSELR03	R/W	—	○	—	00H
F0244H	事件输出目标选择寄存器 04	ELSELR04	R/W	—	○	—	00H
F0245H	事件输出目标选择寄存器 05	ELSELR05	R/W	—	○	—	00H
F0246H	事件输出目标选择寄存器 06	ELSELR06	R/W	—	○	—	00H
F0247H	事件输出目标选择寄存器 07	ELSELR07	R/W	—	○	—	00H
F0248H	事件输出目标选择寄存器 08	ELSELR08	R/W	—	○	—	00H
F0249H	事件输出目标选择寄存器 09	ELSELR09	R/W	—	○	—	00H
F024AH	事件输出目标选择寄存器 10	ELSELR10	R/W	—	○	—	00H
F024BH	事件输出目标选择寄存器 11	ELSELR11	R/W	—	○	—	00H
F024CH	事件输出目标选择寄存器 12	ELSELR12	R/W	—	○	—	00H
F024DH	事件输出目标选择寄存器 13	ELSELR13	R/W	—	○	—	00H
F024EH	事件输出目标选择寄存器 14	ELSELR14	R/W	—	○	—	00H
F024FH	事件输出目标选择寄存器 15	ELSELR15	R/W	—	○	—	00H
F0250H	事件输出目标选择寄存器 16	ELSELR16	R/W	—	○	—	00H
F0251H	事件输出目标选择寄存器 17	ELSELR17	R/W	—	○	—	00H
F0252H	事件输出目标选择寄存器 18	ELSELR18	R/W	—	○	—	00H
F0253H	事件输出目标选择寄存器 19	ELSELR19	R/W	—	○	—	00H
F0254H	事件输出目标选择寄存器 20	ELSELR20	R/W	—	○	—	00H
F0255H	事件输出目标选择寄存器 21	ELSELR21	R/W	—	○	—	00H
F0256H	事件输出目标选择寄存器 22	ELSELR22	R/W	—	○	—	00H
F0257H	事件输出目标选择寄存器 23	ELSELR23	R/W	—	○	—	00H
F0258H	事件输出目标选择寄存器 24	ELSELR24	R/W	—	○	—	00H
F0259H	事件输出目标选择寄存器 25	ELSELR25	R/W	—	○	—	00H
F025AH	事件输出目标选择寄存器 26	ELSELR26	R/W	—	○	—	00H
F025BH	事件输出目标选择寄存器 27	ELSELR27	R/W	—	○	—	00H
F025CH	事件输出目标选择寄存器 28	ELSELR28	R/W	—	○	—	00H
F025DH	事件输出目标选择寄存器 29	ELSELR29	R/W	—	○	—	00H
F02E0H	DTC 基址寄存器	DTCBRA	R/W	○	○	—	00H
F02E8H	DTC 启动允许寄存器 0	DTCEN0	R/W	○	○	—	00H
F02E9H	DTC 启动允许寄存器 1	DTCEN1	R/W	○	○	—	00H
F02EAH	DTC 启动允许寄存器 2	DTCEN2	R/W	○	○	—	00H
F02EBH	DTC 启动允许寄存器 3	DTCEN3	R/W	○	○	—	00H
F02F0H	闪存 CRC 控制寄存器	CRC0CTL	R/W	○	○	—	00H
F02F2H	闪存 CRC 运算结果寄存器	PGCRCL	R/W	—	—	○	0000H
F02F3H							
F02FAH	CRC 数据寄存器	CRCD	R/W	—	—	○	0000H
F02FBH							
F0300H	LCD 端口功能寄存器 0	PFSEG0	R/W	○	○	—	F0H
F0301H	LCD 端口功能寄存器 1	PFSEG1	R/W	○	○	—	FFH

表 3-7 扩展 SFR (2nd SFR) 一览表 (7/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
F0302H	LCD 端口功能寄存器 2	PFSEG2	R/W	○	○	—	FFH
F0303H	LCD 端口功能寄存器 3	PFSEG3	R/W	○	○	—	0FH
F0307H	LCD 端口重定向寄存器	PFSEGR	R/W	—	○	—	00H
F0308H	LCD 输入切换控制寄存器	ISCLCD	R/W	○	○	—	00H
F030AH	触摸引脚功能选择寄存器 0	TSSEL0	R/W	○	○	—	00H
F030BH	触摸引脚功能选择寄存器 1	TSSEL1	R/W	○	○	—	00H
F030CH	触摸引脚功能选择寄存器 2	TSSEL2	R/W	○	○	—	00H
F030DH	TSCAP 引脚设定寄存器	VTSEL	R/W	—	○	—	00H
F0310H	时钟误差校正寄存器	SUBCUD	R/W	—	—	○	0020H 注
F0311H							
F0340H	比较器模式设定寄存器	COMPMDR	R/W	○	○	—	00H
F0341H	比较器滤波控制寄存器	COMPFIR	R/W	○	○	—	00H
F0342H	比较器输出控制寄存器	COMPOCR	R/W	○	○	—	00H
F0380H	CTSU 控制寄存器 0	CTSUCR0	R/W	○	○	—	00H
F0381H	CTSU 控制寄存器 1	CTSUCR1	R/W	○	○	—	00H
F0382H	CTSU 同步噪声降低设定寄存器	CTSUSDPRS	R/W	○	○	—	00H
F0383H	CTSU 传感器稳定等待时间寄存器	CTSUSST	R/W	—	○	—	00H
F0384H	CTSU 测量通道寄存器 0	CTSUMCH0	R/W	—	○	—	1FH
F0385H	CTSU 测量通道寄存器 1	CTSUMCH1	R	—	○	—	1FH
F0386H	CTSU 通道有效控制寄存器 0	CTSUCHAC0	R/W	—	○	—	00H
F0387H	CTSU 通道有效控制寄存器 1	CTSUCHAC1	R/W	—	○	—	00H
F0388H	CTSU 通道有效控制寄存器 2	CTSUCHAC2	R/W	—	○	—	00H
F038BH	CTSU 通道发送 / 接收控制寄存器 0	CTSUCHTRC0	R/W	—	○	—	00H
F038CH	CTSU 通道发送 / 接收控制寄存器 1	CTSUCHTRC1	R/W	—	○	—	00H
F038DH	CTSU 通道发送 / 接收控制寄存器 2	CTSUCHTRC2	R/W	—	○	—	00H
F0390H	CTSU 高通噪声降低控制寄存器	CTSUDCLKC	R/W	—	○	—	00H
F0391H	CTSU 状态寄存器	CTSUST	R/W	—	○	—	00H
F0392H	CTSU 高通噪声降低频谱扩散控制寄存器	CTSUSCC	R/W	—	—	○	0000H
F0393H							
F0394H	CTSU 传感器偏移寄存器 0	CTSUSO0	R/W	—	—	○	0000H
F0395H							
F0396H	CTSU 传感器偏移寄存器 1	CTSUSO1	R/W	—	—	○	0000H
F0397H							

注 只在上电复位时被初始化。

表 3-7 扩展 SFR (2nd SFR) 一览表 (8/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
F0398H	CTSUSC 传感器的计数器	CTSUSC	R	—	—	○	0000H
F0399H							
F039AH	CTSURC 基准计数器	CTSURC	R	—	—	○	0000H
F039BH							
F039CH	CTSUERRS 错误状态寄存器	CTSUERRS	R	—	—	○	0000H
F039DH							
F03A0H	IrDA 控制寄存器	IRCR	R/W	○	○	—	00H
F0400H	LCD 显示数据存储器 0	SEG0	R/W	—	○	—	00H
F0401H	LCD 显示数据存储器 1	SEG1	R/W	—	○	—	00H
F0402H	LCD 显示数据存储器 2	SEG2	R/W	—	○	—	00H
F0403H	LCD 显示数据存储器 3	SEG3	R/W	—	○	—	00H
F0404H	LCD 显示数据存储器 4	SEG4	R/W	—	○	—	00H
F0405H	LCD 显示数据存储器 5	SEG5	R/W	—	○	—	00H
F0406H	LCD 显示数据存储器 6	SEG6	R/W	—	○	—	00H
F0407H	LCD 显示数据存储器 7	SEG7	R/W	—	○	—	00H
F0408H	LCD 显示数据存储器 8	SEG8	R/W	—	○	—	00H
F0409H	LCD 显示数据存储器 9	SEG9	R/W	—	○	—	00H
F040AH	LCD 显示数据存储器 10	SEG10	R/W	—	○	—	00H
F040BH	LCD 显示数据存储器 11	SEG11	R/W	—	○	—	00H
F040CH	LCD 显示数据存储器 12	SEG12	R/W	—	○	—	00H
F040DH	LCD 显示数据存储器 13	SEG13	R/W	—	○	—	00H
F040EH	LCD 显示数据存储器 14	SEG14	R/W	—	○	—	00H
F040FH	LCD 显示数据存储器 15	SEG15	R/W	—	○	—	00H
F0410H	LCD 显示数据存储器 16	SEG16	R/W	—	○	—	00H
F0411H	LCD 显示数据存储器 17	SEG17	R/W	—	○	—	00H
F0412H	LCD 显示数据存储器 18	SEG18	R/W	—	○	—	00H
F0413H	LCD 显示数据存储器 19	SEG19	R/W	—	○	—	00H
F0414H	LCD 显示数据存储器 20	SEG20	R/W	—	○	—	00H
F0415H	LCD 显示数据存储器 21	SEG21	R/W	—	○	—	00H
F0416H	LCD 显示数据存储器 22	SEG22	R/W	—	○	—	00H
F0417H	LCD 显示数据存储器 23	SEG23	R/W	—	○	—	00H
F0418H	LCD 显示数据存储器 24	SEG24	R/W	—	○	—	00H
F0419H	LCD 显示数据存储器 25	SEG25	R/W	—	○	—	00H
F041AH	LCD 显示数据存储器 26	SEG26	R/W	—	○	—	00H
F041BH	LCD 显示数据存储器 27	SEG27	R/W	—	○	—	00H
F0500H	16 位定时器 KB2 的比较寄存器 00	TKBCR00	R/W	—	—	○	0000H
F0501H							
F0502H	16 位定时器 KB2 的比较寄存器 01	TKBCR01	R/W	—	—	○	0000H
F0503H							

表 3-8 扩展 SFR (2nd SFR) 一览表 (9/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
F0504H	16 位定时器 KB2 的比较寄存器 02	TKBCR02	R/W	—	—	○	0000H
F0505H							
F0506H	16 位定时器 KB2 的比较寄存器 03	TKBCR03	R/W	—	—	○	0000H
F0507H							
F0508H	16 位定时器 KB2 触发比较寄存器	TKBTGCR0	R/W	—	—	○	0000H
F050AH	16 位定时器 KB2 的软启动初始占空比寄存器 00	TKBSIR00	R/W	—	—	○	0000H
F050BH							
F050CH	16 位定时器 KB2 的软启动初始占空比寄存器 01	TKBSIR01	R/W	—	—	○	0000H
F050DH							
F050EH	16 位定时器 KB2 的抖动数寄存器 00	TKBDNR00	R/W	—	○	—	00H
F050FH	16 位定时器 KB2 的软启动步宽寄存器 00	TKBSSR00	R/W	—	○	—	00H
F0510H	16 位定时器 KB2 的抖动数寄存器 01	TKBDNR01	R/W	—	○	—	00H
F0511H	16 位定时器 KB2 的软启动步宽寄存器 01	TKBSSR01	R/W	—	○	—	00H
F0512H	16 位定时器 KB2 的触发寄存器 0	TKBTRG0	R/W	○	○	—	00H
F0513H	16 位定时器 KB2 的标志寄存器 0	TKBFLG0	R	○	○	—	00H
F0514H	16 位定时器 KB2 的比较 1L& 抖动数寄存器 00	TKBCRLD00	R/W	—	—	○	0000H
F0515H							
F0516H	16 位定时器 KB2 的比较 1L& 抖动数寄存器 01	TKBCRLD01	R/W	—	—	○	0000H
F0517H							
F0520H	16 位定时器的计数器 KB2	TKBCNT0	R	—	—	○	FFFFH
F0521H							
F0522H	16 位定时器 KB2 的运行控制寄存器 00	TKBCTL00	R/W	—	—	○	0000H
F0523H							
F0524H	16 位定时器 KB2 的最大频率限制设定寄存器 0	TKBMFR0	R/W	—	—	○	0000H
F0525H							
F0526H	16 位定时器 KB2 的输出控制寄存器 00	TKBIOC00	R/W	○	○	—	00H
F0527H	16 位定时器 KB2 的清除触发寄存器 0	TKBCLR0	R/W	○	○	—	00H
F0528H	16 位定时器 KB2 的输出控制寄存器 01	TKBIOC01	R/W	○	○	—	00H
F0529H	16 位定时器 KB2 的运行控制寄存器 01	TKBCTL01	R/W	○	○	—	00H
F052AH	16 位定时器 KB2 的计数时钟分频选择寄存器 0	TKBPSCS0	R/W	—	○	—	00H
F0530H	强制输出停止功能控制寄存器 00	TKBPACTL00	R/W	—	—	○	0000H
F0531H							
F0532H	强制输出停止功能控制寄存器 01	TKBPACTL01	R/W	—	—	○	0000H
F0533H							

表 3-8 扩展 SFR (2nd SFR) 一览表 (10/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
F0534H	强制输出停止功能 1 开始触发寄存器 0	TKBPAHFS0	R/W	○	○	—	00H
F0535H	强制输出停止功能解除触发寄存器 0	TKBPAHFT0	R/W	○	○	—	00H
F0536H	强制输出停止功能标志寄存器 0	TKBPAFLG0	R	○	○	—	00H
F0537H	强制输出停止功能控制寄存器 02	TKBPACTL02	R/W	○	○	—	00H
F0600H	A/D 控制寄存器	ADCSR	R/W	—	—	○	0000H
F0601H							
F0604H	A/D 通道选择寄存器 A0	ADANSA0	R/W	—	—	○	0000H
F0605H							
F0608H	A/D 转换值加法运算 / 平均功能的通道选择寄存器 0	ADADS0	R/W	—	—	○	0000H
F0609H							
F060CH	A/D 转换值加法运算 / 平均次数选择寄存器	ADADC	R/W	○	○	—	00H
F060EH	A/D 控制扩展寄存器	ADCER	R/W	—	—	○	0000H
F0610H	A/D 转换开始触发选择寄存器	ADSTRGR	R/W	—	—	○	0000H
F0611H							
F0612H	A/D 转换扩展输入控制寄存器	ADEXICR	R/W	—	—	○	0000H
F0613H							
F061AH	A/D 温度传感器数据寄存器	ADTSDR	R	—	—	○	0000H
F061BH							
F061CH	A/D 内部基准电压数据寄存器	ADOCDR	R	—	—	○	0000H
F061DH							
F061EH	A/D 自诊断数据寄存器	ADRD	R	—	—	○	0000H
F061FH							
F0620H	A/D 数据寄存器 0	ADDR0	R	—	—	○	0000H
F0621H							
F0622H	A/D 数据寄存器 1	ADDR1	R	—	—	○	0000H
F0623H							
F0624H	A/D 数据寄存器 2	ADDR2	R	—	—	○	0000H
F0625H							
F0626H	A/D 数据寄存器 3	ADDR3	R	—	—	○	0000H
F0627H							
F0628H	A/D 数据寄存器 4	ADDR4	R	—	—	○	0000H
F0629H							
F062AH	A/D 数据寄存器 5	ADDR5	R	—	—	○	0000H
F062BH							
F062CH	A/D 数据寄存器 6	ADDR6	R	—	—	○	0000H
F062DH							
F062EH	A/D 数据寄存器 7	ADDR7	R	—	—	○	0000H
F062FH							
F0630H	A/D 数据寄存器 8	ADDR8	R	—	—	○	0000H
F0631H							

表 3-8 扩展 SFR (2nd SFR) 一览表 (11/11)

地址	扩展特殊功能寄存器 (2nd SFR) 名称	符号	R/W	可操作位的范围			复位后
				1 位	8 位	16 位	
F0632H	A/D 数据寄存器 9	ADDR9	R	—	—	○	0000H
F0633H							
F0634H	A/D 数据寄存器 10	ADDR10	R	—	—	○	0000H
F0635H							
F0636H	A/D 数据寄存器 11	ADDR11	R	—	—	○	0000H
F0637H							
F0638H	A/D 数据寄存器 12	ADDR12	R	—	—	○	0000H
F0639H							
F063AH	A/D 数据寄存器 13	ADDR13	R	—	—	○	0000H
F063BH							
F063CH	A/D 数据寄存器 14	ADDR14	R	—	—	○	0000H
F063DH							
F063EH	A/D 数据寄存器 15	ADDR15	R	—	—	○	0000H
F063FH							
F068AH	A/D 高电位 / 低电位基准电压控制寄存器	ADHVREFCNT	R/W	○	○	—	00H
F06DEH	A/D 采样状态寄存器 T	ADSSTRT	R/W	—	○	—	0DH
F06DFH	A/D 采样状态寄存器 O	ADSSTRO	R/W	—	○	—	0DH
F06E0H	A/D 采样状态寄存器 0	ADSSTR0	R/W	—	○	—	0DH
F06E1H	A/D 采样状态寄存器 1	ADSSTR1	R/W	—	○	—	0DH
F06E2H	A/D 采样状态寄存器 2	ADSSTR2	R/W	—	○	—	0DH
F06E3H	A/D 采样状态寄存器 3	ADSSTR3	R/W	—	○	—	0DH
F06E4H	A/D 采样状态寄存器 4	ADSSTR4	R/W	—	○	—	0DH
F06E5H	A/D 采样状态寄存器 5	ADSSTR5	R/W	—	○	—	0DH
F06E6H	A/D 采样状态寄存器 6	ADSSTR6	R/W	—	○	—	0DH
F06E7H	A/D 采样状态寄存器 7	ADSSTR7	R/W	—	○	—	0DH
F06E8H	A/D 采样状态寄存器 8	ADSSTR8	R/W	—	○	—	0DH
F06E9H	A/D 采样状态寄存器 9	ADSSTR9	R/W	—	○	—	0DH
F06EAH	A/D 采样状态寄存器 10	ADSSTR10	R/W	—	○	—	0DH
F06EBH	A/D 采样状态寄存器 11	ADSSTR11	R/W	—	○	—	0DH
F06ECH	A/D 采样状态寄存器 12	ADSSTR12	R/W	—	○	—	0DH
F06EDH	A/D 采样状态寄存器 13	ADSSTR13	R/W	—	○	—	0DH
F06EEH	A/D 采样状态寄存器 14	ADSSTR14	R/W	—	○	—	0DH
F06EFH	A/D 采样状态寄存器 15	ADSSTR15	R/W	—	○	—	0DH

备注 有关扩展 SFR (2nd SFR)，请参照“表 3-5 SFR 一览表”。

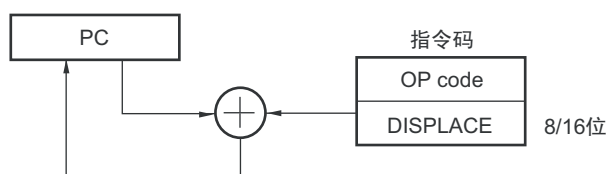
### 3.3 指令地址的寻址

#### 3.3.1 相对寻址

##### 【功能】

相对寻址将指令码中的位移量（带符号的补码数据：-128 ~ +127 或者 -32768 ~ +32767）加上程序计数器（PC）的值（下一条指令的起始地址），结果保存在程序计数器（PC）并且指定转移目标的程序地址。相对寻址只适用于转移指令。

图 3-13 相对寻址的概要



#### 3.3.2 立即寻址

##### 【功能】

立即寻址将指令码中的立即数保存到程序计数器，指定转移目标的程序地址。

在立即寻址中有指定 20 位地址的 CALL !!addr20/BR !!addr20 和指定 16 位地址的 CALL !addr16/BR !addr16。当指定 16 位地址时，将高 4 位置“0000”。

图 3-14 CALL !!addr20/BR !!addr20 的例子

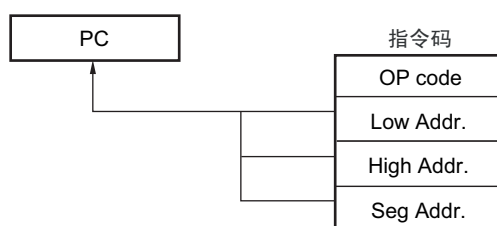
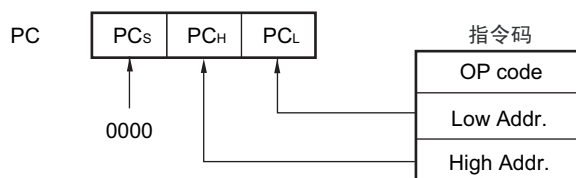


图 3-15 CALL !addr16/BR !addr16 的例子



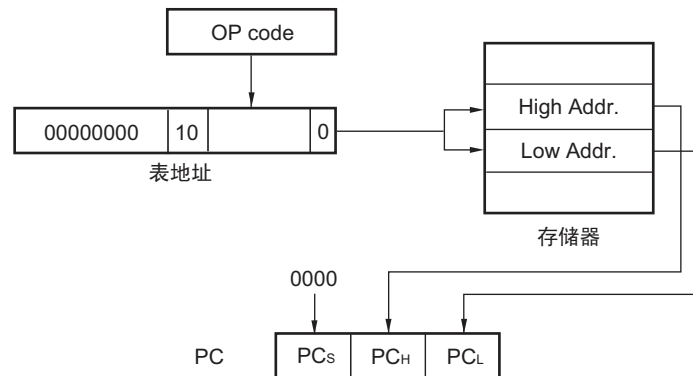
### 3.3.3 表间接寻址

#### 【功能】

表间接寻址通过指令码中的 5 位立即数指定 CALLT 表区（0080H ~ 00BFH）中的表地址，将此内容和其后续的地址内容作为 16 位数据保存到程序计数器（PC），指定程序地址。表间接寻址只适用于 CALLT 指令。

RL78 微控制器只能在 00000H ~ 0FFFFH 的 64K 字节空间中进行转移。

图 3-16 表间接寻址的概要

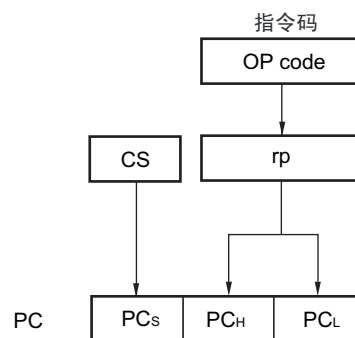


### 3.3.4 寄存器直接寻址

#### 【功能】

寄存器直接寻址将指令码指定的当前寄存器组的通用寄存器对（AX/BC/DE/HL）和 CS 寄存器的内容作为 20 位数据保存到程序计数器（PC），指定程序地址。寄存器直接寻址只适用于 CALL AX/BC/DE/HL 和 BR AX 指令。

图 3-17 寄存器直接寻址的概要





## 3.4 处理数据地址的寻址

### 3.4.1 隐含寻址

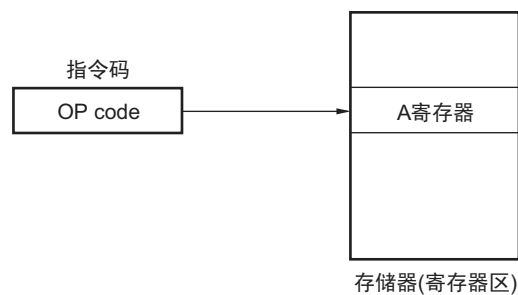
#### 【功能】

对于具有累加器等特殊功能寄存器的存取指令，在指令码中没有寄存器指定字段，而通过指令码直接指定。

#### 【操作数形式】

隐含寻址只适用于 MULU X 指令。

图 3-18 隐含寻址的概要



### 3.4.2 寄存器寻址

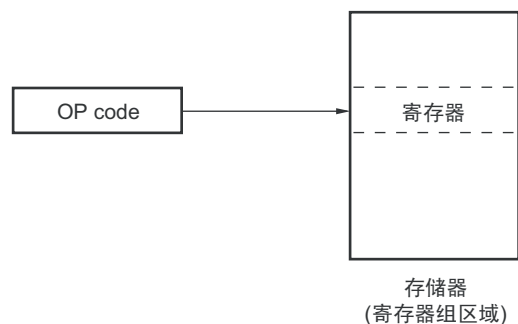
#### 【功能】

寄存器寻址是将通用寄存器作为操作数进行存取的寻址方式。当指定 8 位寄存器时，通过指令码中的 3 位选择寄存器；当指定 16 位寄存器时，通过指令码中的 2 位选择寄存器。

#### 【操作数形式】

表现形式	记述方法
r	X、A、C、B、E、D、L、H
rp	AX、BC、DE、HL

图 3-19 寄存器寻址的概要



## 3.4.3 直接寻址

## 【功能】

直接寻址是以指令码中的立即数为操作数地址来直接指定对象地址的寻址方式。

## 【操作数形式】

表现形式	记述方法
!addr16	标号或者 16 位立即数 (只能指定 F0000H ~ FFFFFH 的空间)
ES:!addr16	标号或者 16 位立即数 (通过 ES 寄存器指定高 4 位地址)

图 3-20 !addr16 的例子

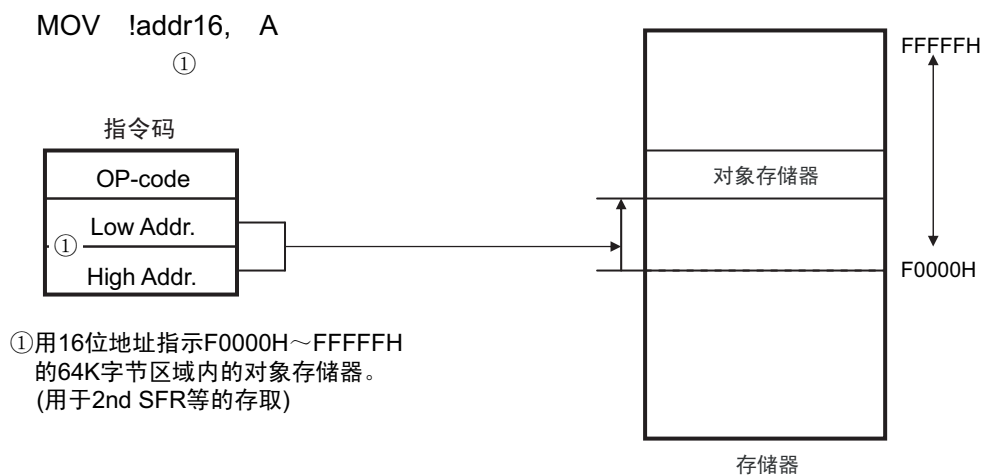
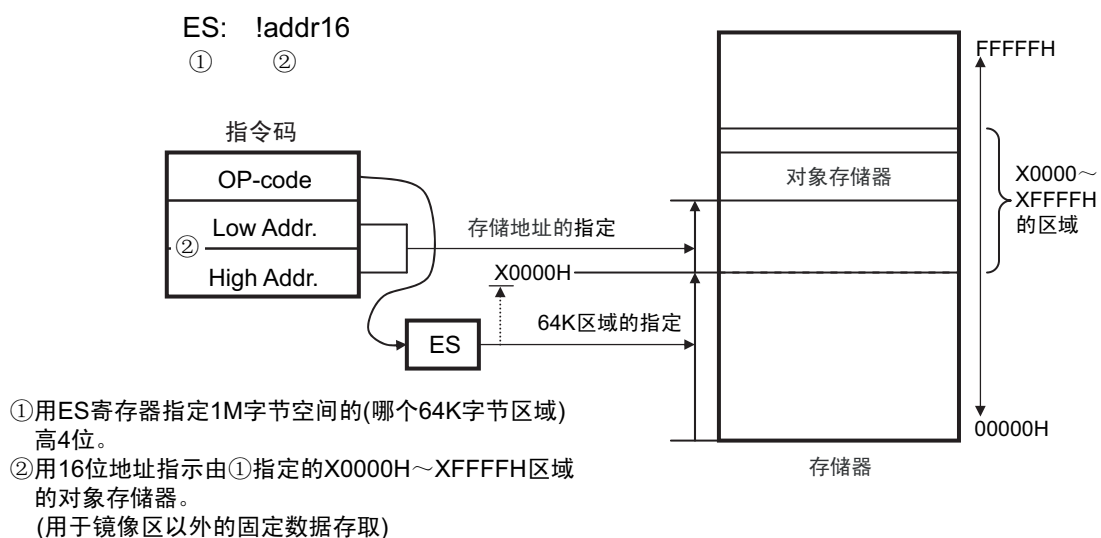


图 3-21 ES:!addr16 的例子



### 3.4.4 短直接寻址

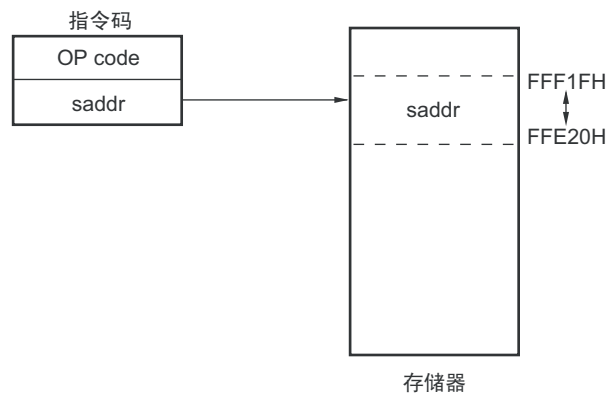
#### 【功能】

短直接寻址是通过指令码中的8位数据直接指定对象地址的寻址方式。此寻址方式只适用于FFE20H~FFF1FH的空间。

#### 【操作数形式】

表现形式	记述方法
SADDR	标号、 FFE20H ~ FFF1FH 的立即数或者 0FE20H ~ 0FF1FH 的立即数 (只能指定 FFE20H ~ FFF1FH 的空间)
SADDRP	标号、 FFE20H ~ FFF1FH 的立即数或者 0FE20H ~ 0FF1FH 的立即数 (只限于偶数地址) (只能指定 FFE20H ~ FFF1FH 的空间)

图 3-22 短直接寻址的概要



备注 SADDR 和 SADDRP 能通过 16 位立即数（省略了实际地址的高 4 位）记述 FE20H ~ FF1FH 的值，并且还能通过 20 位立即数记述 FFE20H ~ FFF1FH 的值。

但是，无论用哪种形式，都指定存储器的 FFE20H~FFF1FH 空间地址。

### 3.4.5 SFR 寻址

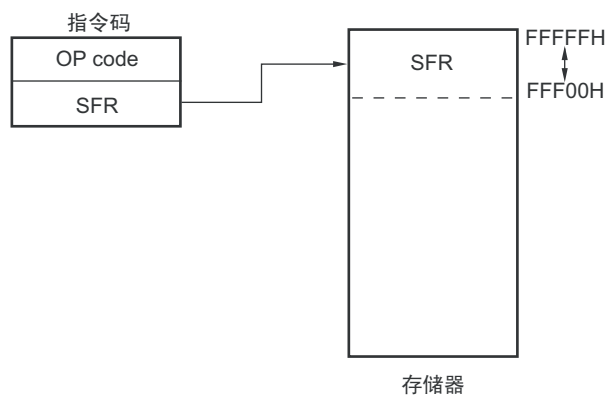
#### 【功能】

SFR 寻址是通过指令码中的 8 位数据直接指定对象 SFR 地址的寻址方式。此寻址方式只适用于 FFF00H ~ FFFFFH 的空间。

#### 【操作数形式】

表现形式	记述方法
SFR	SFR 寄存器名
SFRP	16 位可操作的 SFR 寄存器名（偶数地址）

图 3-23 SFR 寻址的概要



## 3.4.6 寄存器间接寻址

## 【功能】

寄存器间接寻址以指令码指定的寄存器对的内容为操作数地址，指定对象地址。

## 【操作数形式】

表现形式	记述方法
—	[DE]、[HL] (只能指定 F0000H ~ FFFFFH 的空间)
—	ES:[DE]、ES:[HL] (通过 ES 寄存器指定高 4 位地址)

图 3-24 [DE]、[HL] 的例子

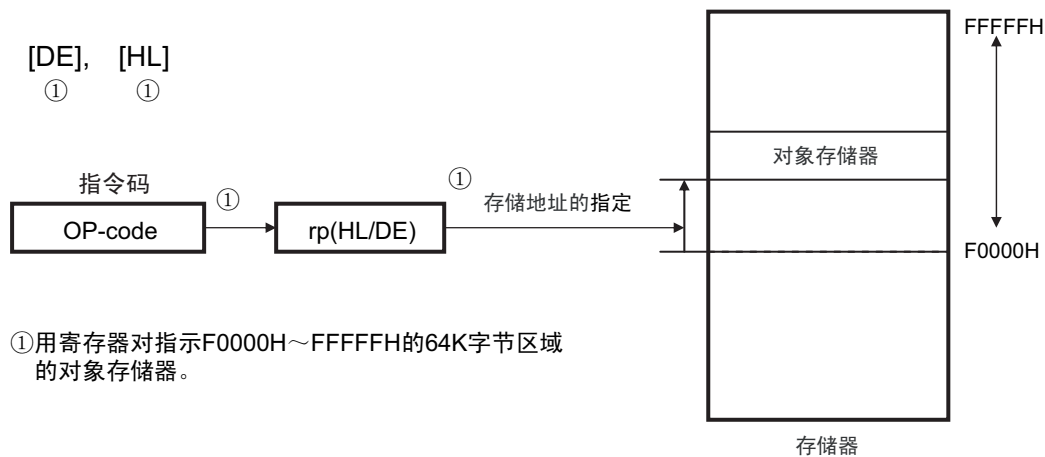
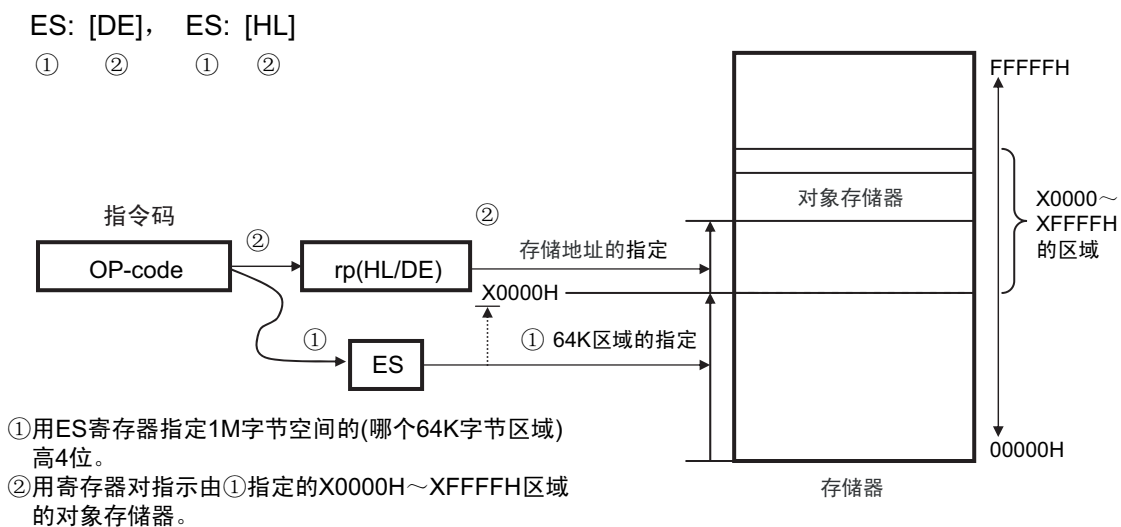


图 3-25 ES:[DE]、ES:[HL] 的例子



### 3.4.7 基址寻址

#### 【功能】

基址寻址以指令码指定的寄存器对的内容或者 16 位立即数为基址，以 8 位立即数或者 16 位立即数为偏移量，用基址和偏移量的相加结果指定对象地址。

#### 【操作数形式】

表现形式	记述方法
—	[HL+byte]、[DE+byte]、[SP+byte] (只能指定 F0000H ~ FFFFFH 的空间)
—	word[B]、word[C] (只能指定 F0000H ~ FFFFFH 的空间)
—	word[BC] (只能指定 F0000H ~ FFFFFH 的空间)
—	ES:[HL+byte]、ES:[DE+byte] (通过 ES 寄存器指定高 4 位地址)
—	ES:word[B]、ES:word[C] (通过 ES 寄存器指定高 4 位地址)
—	ES:word[BC] (通过 ES 寄存器指定高 4 位地址)

图 3-26 [SP+byte] 的例子

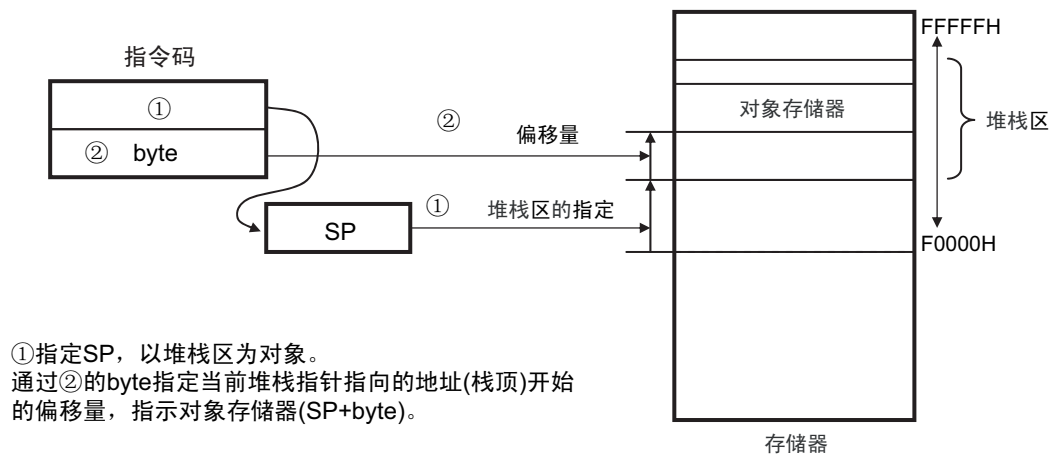


图 3-27 [HL+byte]、[DE+byte] 的例子

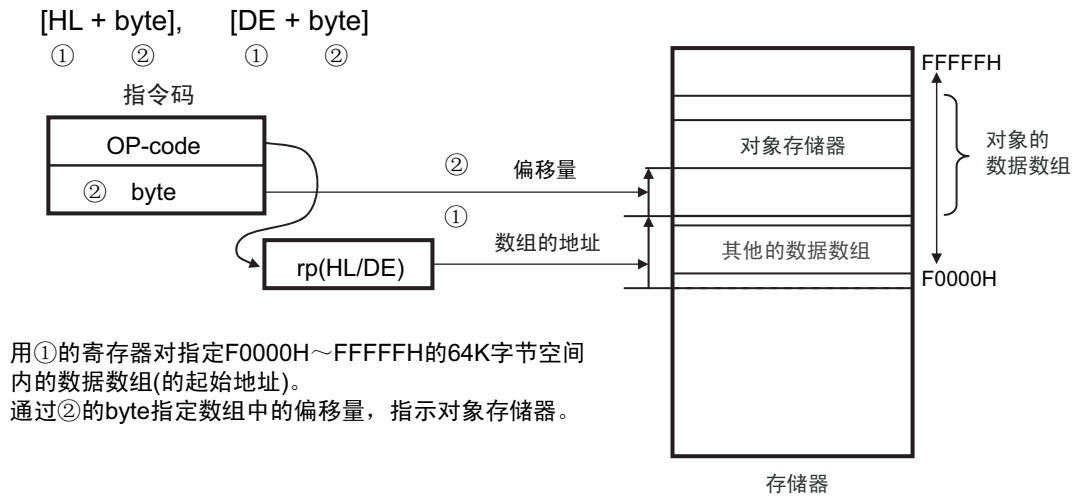


图 3-28 word[B]、word[C] 的例子

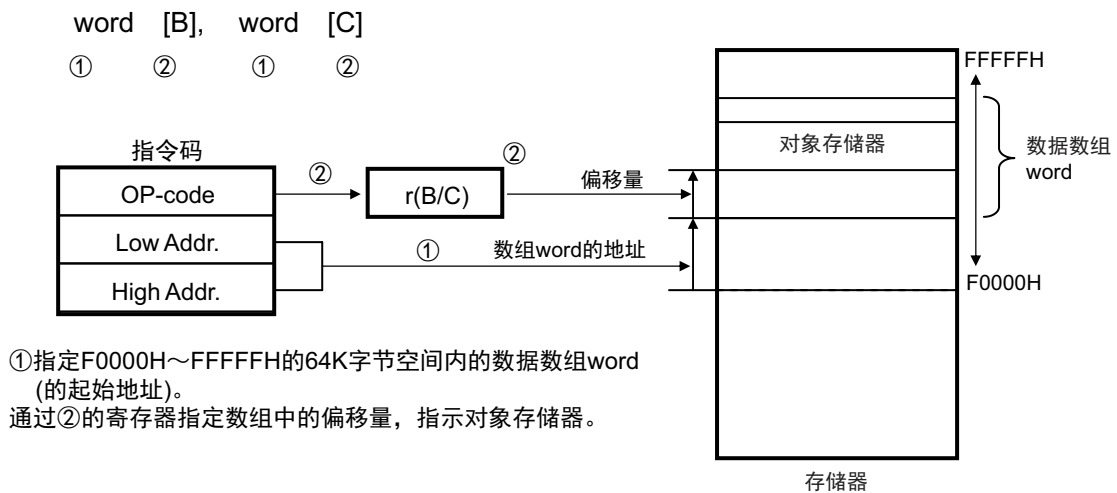


图 3-29 word[BC] 的例子

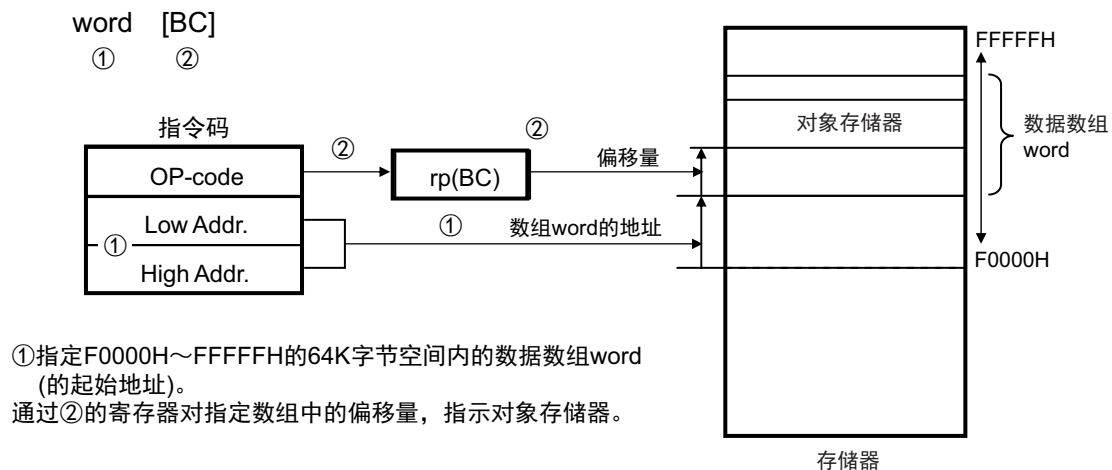


图 3-30 ES:[HL+byte]、ES:[DE+byte] 的例子

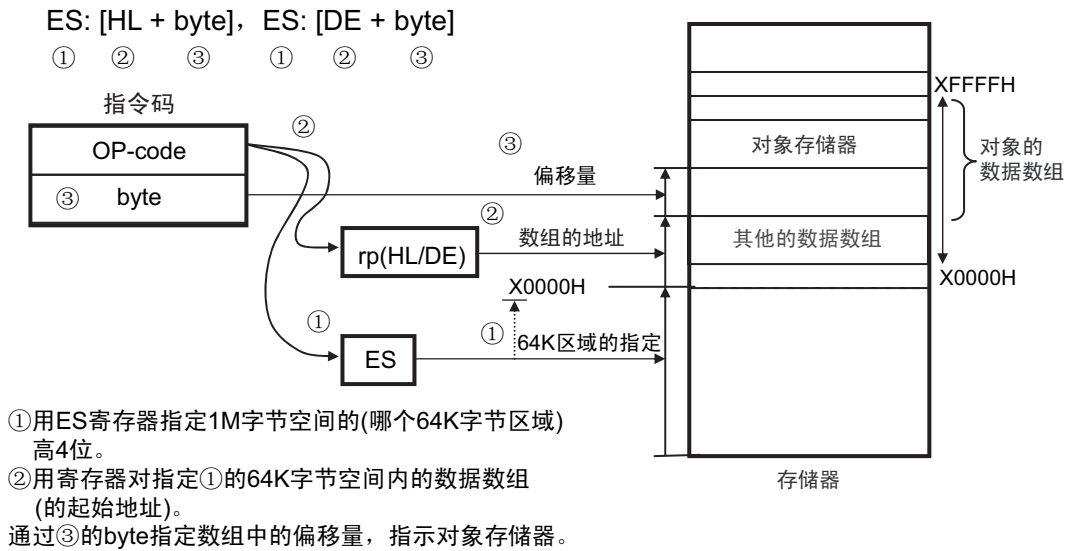


图 3-31 ES:word[B]、ES:word[C] 的例子

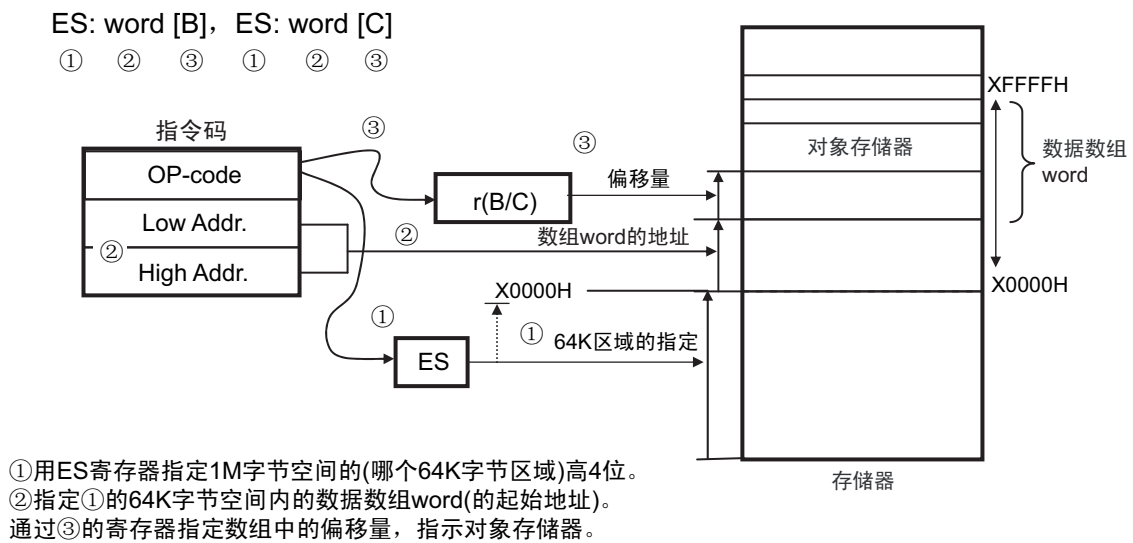
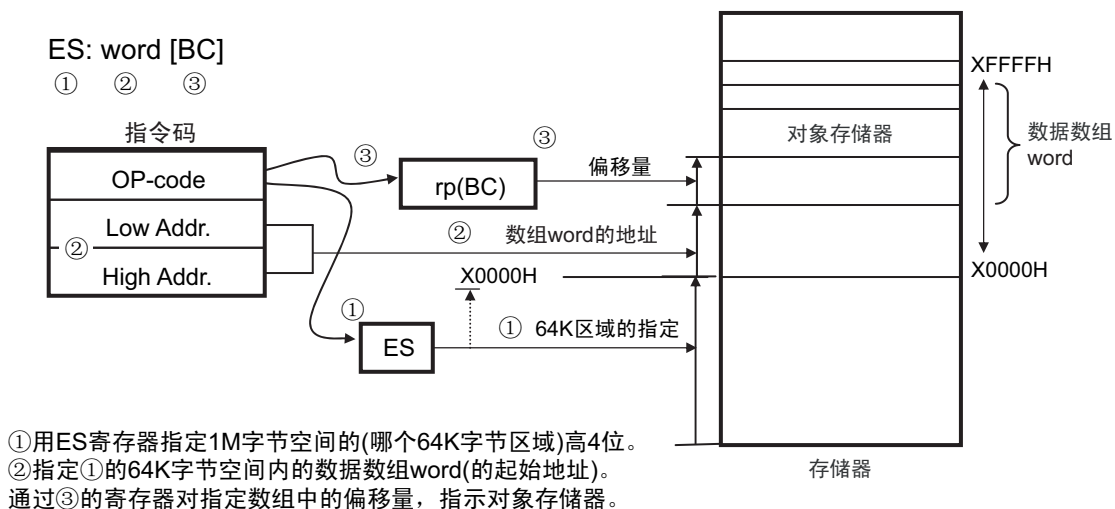




图 3-32 ES:word[BC] 的例子



### 3.4.8 基址变址寻址

**【功能】**

基址变址寻址以指令码指定的寄存器组的内容为基址，以指令码指定的 B 寄存器或者 C 寄存器的内容为偏移地址，用基址和偏移地址的相加结果指定对象地址。

**【操作数形式】**

表现形式	记述方法
—	[HL+B]、[HL+C] (只能指定 F0000H ~ FFFFFH 的空间)
—	ES:[HL+B]、ES:[HL+C] (通过 ES 寄存器指定高 4 位地址)

图 3-33 [HL+B]、[HL+C] 的例子

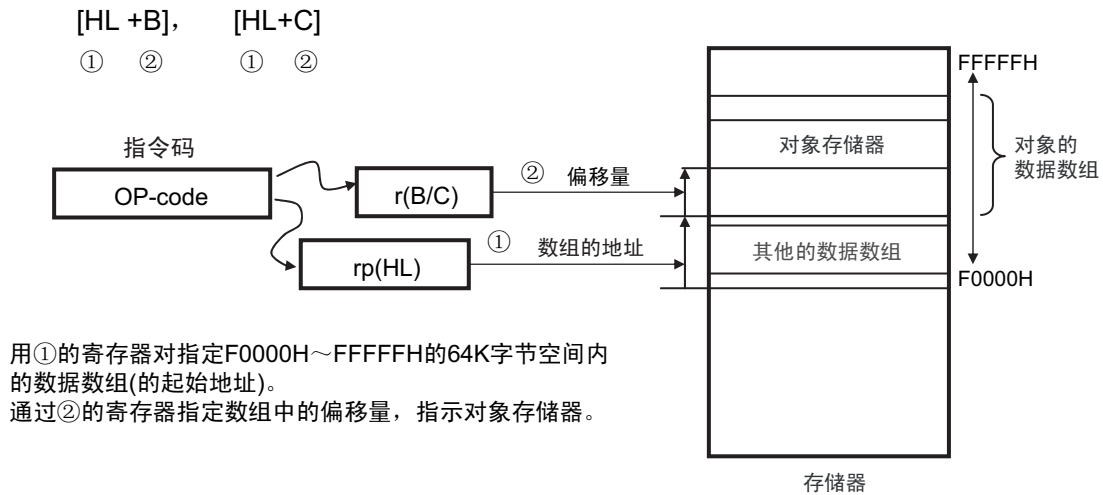
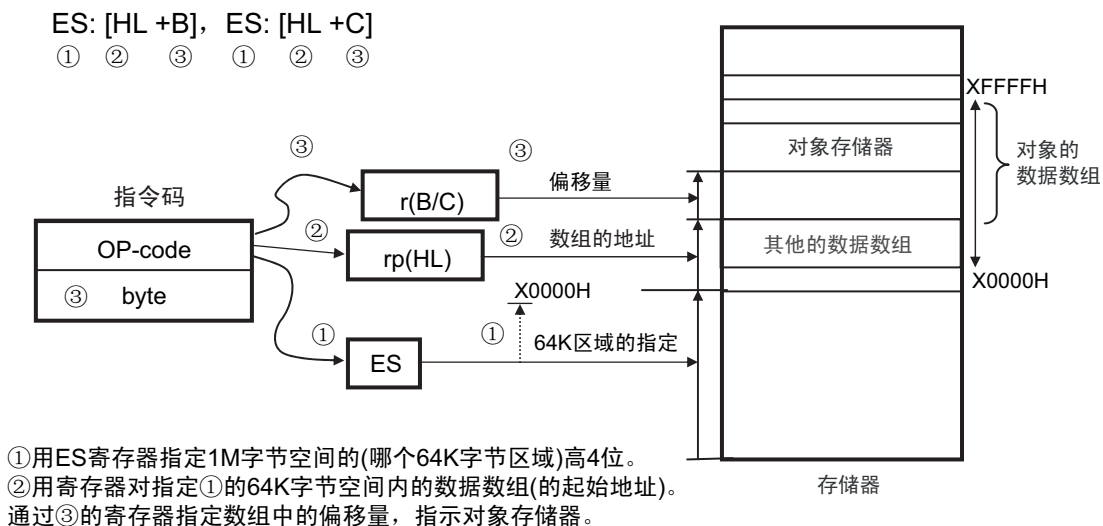


图 3-34 ES:[HL+B]、ES:[HL+C] 的例子



### 3.4.9 堆栈寻址

#### 【功能】

堆栈寻址是通过堆栈指针（SP）的值间接指定堆栈区域的寻址方式。当执行 PUSH、POP、子程序调用和返回指令时，或者在因产生中断请求而保存 / 恢复寄存器时，自动使用这种寻址方式。

只能将堆栈区设定在内部 RAM 区。

#### 【操作数形式】

表现形式	记述方法
—	PUSH PSW AX/BC/DE/HL POP PSW AX/BC/DE/HL CALL/CALLT RET BRK RETB （发生中断请求） RETI

根据各堆栈的运行，压栈和退栈的数据如图 3-35 ~ 图 3-40 所示。

图 3-35 PUSH rp 的例子

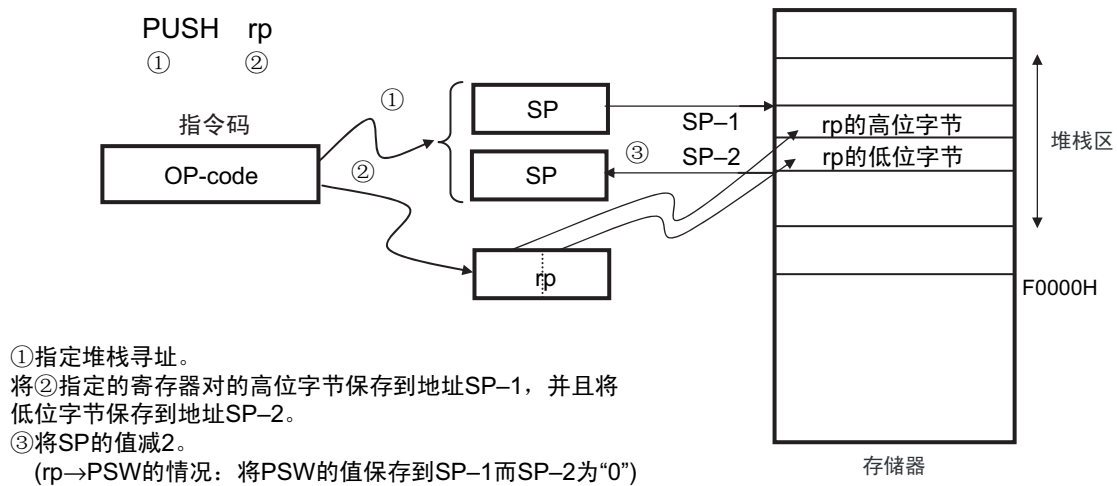


图 3-36 POP 的例子

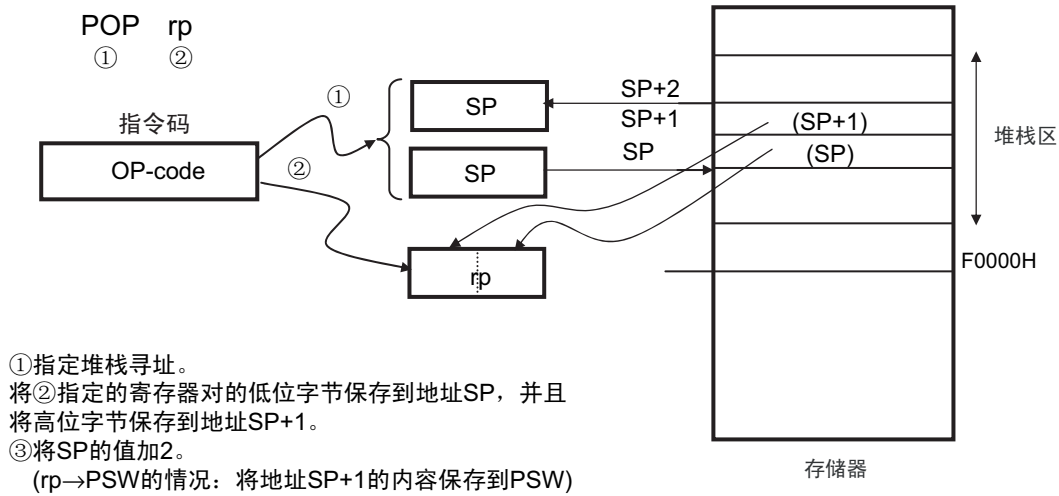


图 3-37 CALL、CALLT 的例子

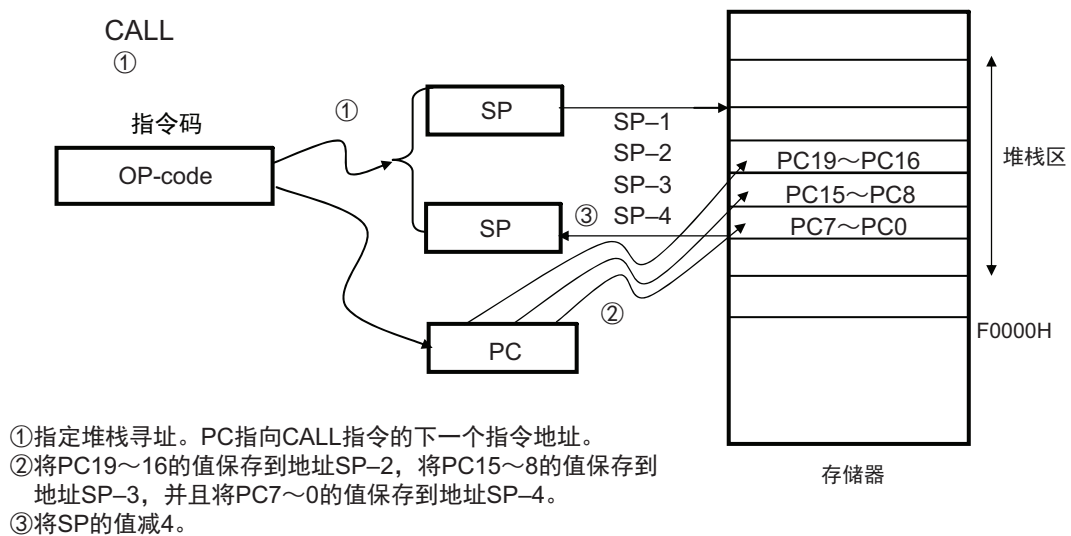


图 3-38 RET 的例子

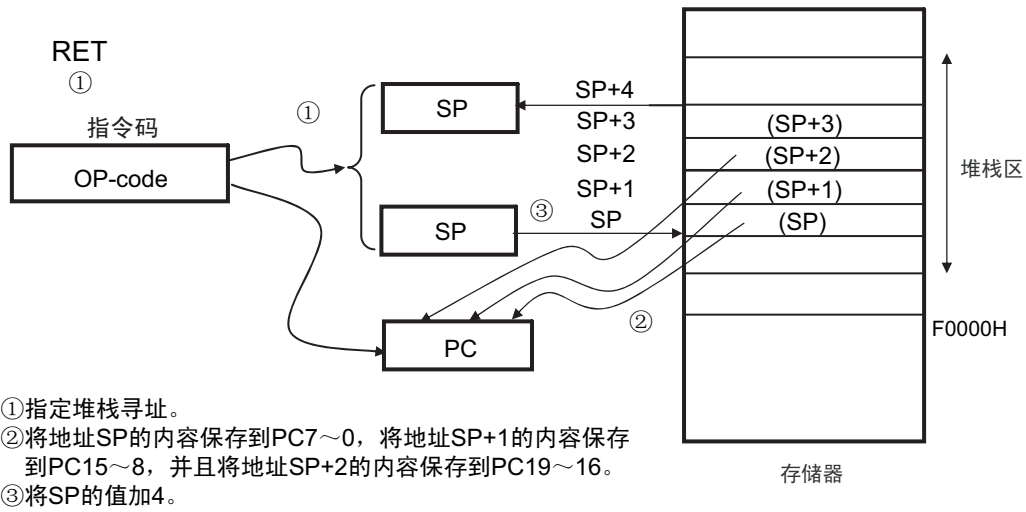


图 3-39 中断、BRK 的例子

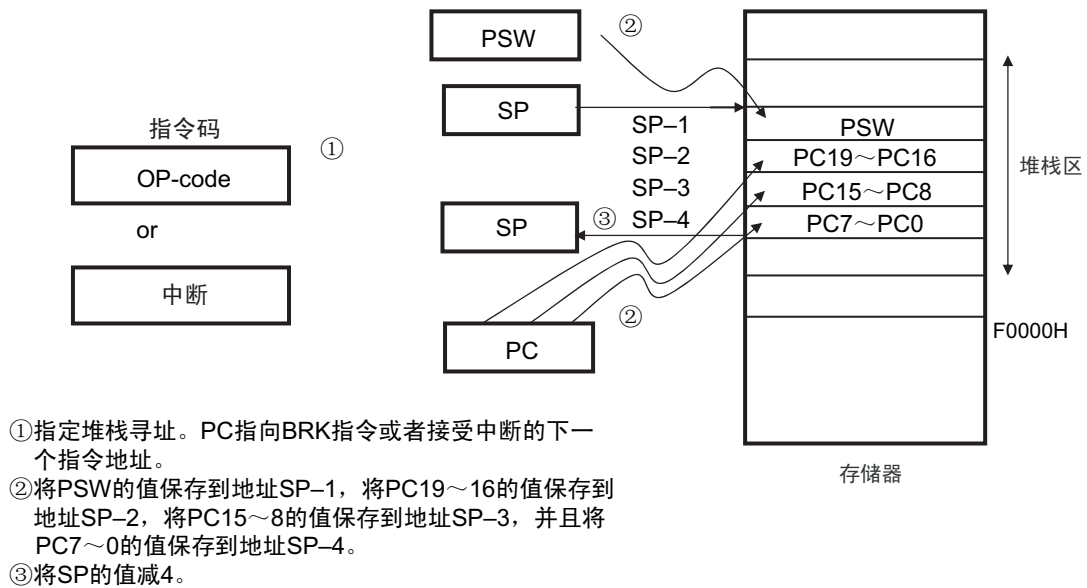
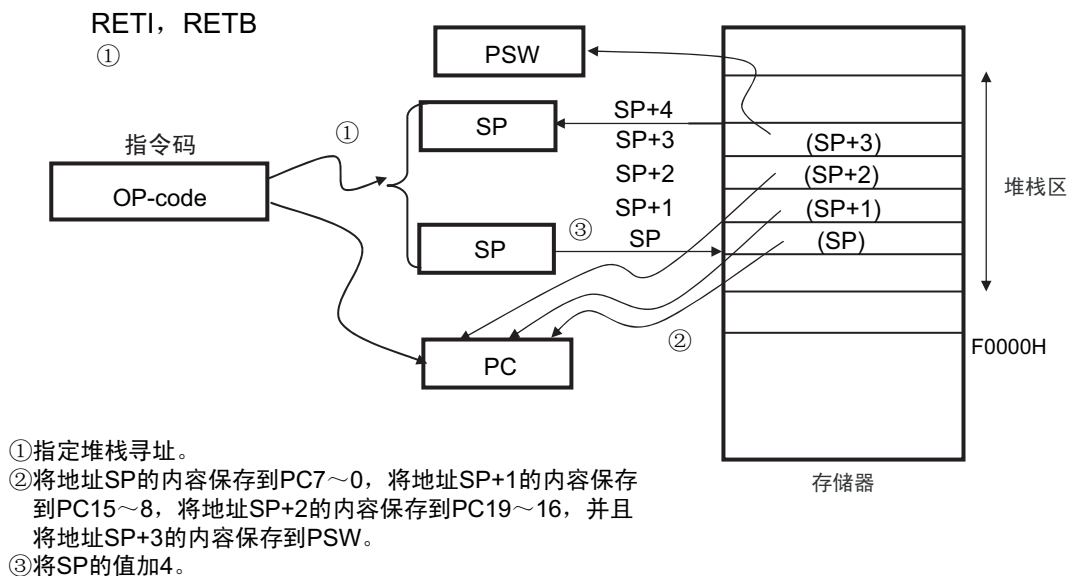


图 3-40 RETI、RETB 的例子



## 第 4 章 端口功能

### 4.1 端口功能

R7F0C205-208 提供数字输入 / 输出端口，能进行各种各样的控制。

除了作为数字输入 / 输出端口的功能以外，还提供各种复用功能。有关复用功能，请参照“第 2 章 引脚功能”。

各端口的基本功能如表 4-1 所示。

表 4-1 各端口的基本功能 (1/3)

端口	端口基本功能	输出缓冲类型	输出锁存器	上拉电阻	TTL 输入	N 沟道漏极开路输出	P 沟道漏极开路输出	选择数字输入 / 输出或者模拟输入	复位解除后的状态	80 引脚	64 引脚
端口 1	0	输入 / 输出	CMOS	有	可选择	可选择	不可选择	可选择	模拟输入	○	—
	1	输入 / 输出	CMOS	有	可选择	可选择	不可选择	可选择	模拟输入	○	○
	2	—	—	—	—	—	—	—	—	—	—
	3	—	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—	—
	7	—	—	—	—	—	—	—	—	—	—
端口 2	0	输入 / 输出	CMOS	有	可选择	不可选择	不可选择	可选择	模拟输入	○	○
	1	输入 / 输出	CMOS	有	可选择	不可选择	不可选择	可选择	模拟输入	○	○
	2	输入 / 输出	CMOS	有	可选择	不可选择	不可选择	可选择	模拟输入	○	○
	3	—	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—	—
	7	—	—	—	—	—	—	—	—	—	—
端口 4	0	输入 / 输出	CMOS	有	可选择	不可选择	不可选择	不可选择	数字输入	○	○
	1	—	—	—	—	—	—	—	—	—	—
	2	—	—	—	—	—	—	—	—	—	—
	3	—	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—	—
	7	—	—	—	—	—	—	—	—	—	—
端口 6	0	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○
	1	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○
	2	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○
	3	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○
	4	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○
	5	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○
	6	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○
	7	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	数字输入无效注	○	○

注 数字输入无效是指数字输出、数字输入、模拟输入、LCD 输出、静电电容测量引脚（触摸引脚）都无效的状态。

表 4-1 各端口的基本功能 (2/3)

端口	端口基本功能	输出缓冲类型	输出锁存器	上拉电阻	TTL 输入	N 沟道漏极开路输出	P 沟道漏极开路输出	选择数字输入 / 输出或者模拟输入	复位解除后的状态	80 引脚	64 引脚	
端口 7	0	输入 / 输出	CMOS	有	可选择	不可选择	可选择	可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	1	输入 / 输出	CMOS	有	可选择	不可选择	可选择	可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	2	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	3	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	4	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	5	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	6	输入 / 输出	CMOS	有	可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○	○
	7	—	—	—	—	—	—	—	—	—	—	—
端口 9	0	—	—	—	—	—	—	—	—	—	—	—
	1	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○	—
	2	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○	○
	3	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	可选择	模拟输入	○	○
	4	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○	—
	5	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○	—
	6	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○	○
	7	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	可选择	模拟输入	○	○
端口 10	0	输入 / 输出	N 沟道漏极开路	有	不可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○	—
	1	输入 / 输出	N 沟道漏极开路	有	不可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○	—
	2	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入	○	—
	3	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入	○	—
	4	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	5	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	6	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	7	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
端口 11	0	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入	○	○
	1	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	2	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	3	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效 <sup>注</sup>	○	○
	4	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入	○	—
	5	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入	○	—
	6	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入	○	—
	7	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入	○	—

注 数字输入无效是指数字输出、数字输入、模拟输入、LCD 输出、静电电容测量引脚（触摸引脚）都无效的状态。



表 4-1 各端口的基本功能 (3/3)

端口	端口基本功能	输出缓冲类型	输出锁存器	上拉电阻	TTL 输入	N 沟道漏极开路输出	P 沟道漏极开路输出	选择数字输入 / 输出或者模拟输入	复位解除后的状态	80 引脚	64 引脚
端口 12	0	—	—	—	—	—	—	—	—	—	—
	1	输入	—	无	不可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○
	2	输入	—	无	不可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○
	3	输入	—	无	不可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○
	4	输入	—	无	不可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○
	5	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效注	○
	6	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效注	○
	7	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入无效注	○
端口 13	0	—	—	—	—	—	—	—	—	—	—
	1	—	—	—	—	—	—	—	—	—	—
	2	—	—	—	—	—	—	—	—	—	—
	3	—	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—	—
	7	输入	—	无	不可选择	不可选择	不可选择	不可选择	不可选择	数字输入	○
端口 14	0	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效注	○
	1	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入无效注	○
	2	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入无效注	○
	3	—	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—	—
	7	—	—	—	—	—	—	—	—	—	—
端口 15	0	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○
	1	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○
	2	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○
	3	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	可选择	模拟输入	○
	4	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入	○
	5	输入 / 输出	CMOS	有	可选择	不可选择	可选择	不可选择	不可选择	数字输入	○
	6	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入	○
	7	输入 / 输出	CMOS	有	可选择	可选择	可选择	不可选择	不可选择	数字输入	○

注 数字输入无效是指数字输出、数字输入、模拟输入、LCD 输出、静电电容测量引脚（触摸引脚）都无效的状态。

## 4.2 端口结构

端口由以下硬件构成。

表 4-2 端口结构

项目	结构
控制寄存器	端口模式寄存器 (PM1、PM2、PM4、PM6、PM7、PM9 ~ PM12、PM14、PM15) 端口寄存器 (P1、P2、P4、P6、P7、P9 ~ P15) 上拉电阻选择寄存器 (PU1、PU2、PU4、PU6、PU7、PU9 ~ PU12、PU14、PU15) 端口输入模式寄存器 (PIM1、PIM7、PIM9、PIM11、PIM12、PIM14、PIM15) 端口输出模式寄存器 (POM1、POM2、POM6、POM7、POM9 ~ POM12、POM14、POM15) P 沟道端口输出模式寄存器 (PPOM6、PPOM7) 端口模式控制寄存器 (PMC1、PMC2、PMC9、PMC15) 外围 I/O 重定向寄存器 (PIOR0 ~ PIOR3) LCD 端口功能寄存器 (PFSEG0 ~ PFSEG3) 端口功能 /SEG 输出重定向寄存器 (PFSEGR) LCD 输入切换控制寄存器 (ISCLCD) 触摸引脚功能选择寄存器 (TSSEL0 ~ TSSEL2) TSCAP 引脚设定寄存器 (VTSEL) CSI 输出端口电流模式控制寄存器 (CSIPTSLR)
端口	<ul style="list-style-type: none"> <li>64 引脚产品: 合计: 47 个 (CMOS 输入 / 输出: 42 个 (N 沟道 / P 沟道漏极开路输入 / 输出 [EV<sub>DD0</sub> 耐压]: 10 个, N 沟道漏极开路输入 / 输出 [V<sub>DD</sub>/EV<sub>DD0</sub> 耐压]: 28 个), CMOS 输入: 5 个)</li> <li>80 引脚产品: 合计: 63 个 (CMOS 输入 / 输出: 56 个 (N 沟道 / P 沟道漏极开路输入 / 输出 [EV<sub>DD0</sub> 耐压]: 10 个, N 沟道漏极开路输入 / 输出 [V<sub>DD</sub>/EV<sub>DD0</sub> 耐压]: 42 个), CMOS 输入: 5 个, N 沟道漏极开路输入 / 输出 [6V 耐压]: 2 个)</li> </ul>

### 4.3 控制端口功能的寄存器

通过以下寄存器控制端口。

- 端口模式寄存器 (PM<sub>xx</sub>)
- 端口寄存器 (P<sub>xx</sub>)
- 上拉电阻选择寄存器 (PU<sub>xx</sub>)
- 端口输入模式寄存器 (PIM<sub>x</sub>)
- 端口输出模式寄存器 (POM<sub>x</sub>)
- P沟道端口输出模式寄存器 (PPOM<sub>x</sub>)
- 端口模式控制寄存器 (PMC<sub>xx</sub>)
- 外围I/O重定向寄存器0~3 (PIOR0~PIOR3)
- LCD端口功能寄存器0~3 (PFSEG0~PFSEG3)
- 端口功能/SEG输出重定向寄存器 (PFSEGR)
- LCD输入切换控制寄存器 (ISCLCD)
- 触摸引脚功能选择寄存器0~2 (TSSEL0~TSSEL2)
- TSCAP引脚设定寄存器 (VTSEL)
- CSI输出端口电流模式控制寄存器 (CSIPTSLR)

注意 分配的寄存器和位因产品而不同。有关各产品分配的寄存器和位，请参照表 4-3。必须给未分配的位设定初始值。

表 4-3 各产品分配的 PM<sub>xx</sub>、P<sub>xx</sub>、PU<sub>xx</sub>、PIM<sub>xx</sub>、POM<sub>xx</sub>、PPOM<sub>xx</sub>、PMC<sub>xx</sub> 寄存器及其位 (1/3)

端口		位名						80 引脚	64 引脚	
		PM <sub>xx</sub> 寄存器	P <sub>xx</sub> 寄存器	PU <sub>xx</sub> 寄存器	PIM <sub>xx</sub> 寄存器	POM <sub>xx</sub> 寄存器	PPOM <sub>xx</sub> 寄存器			PMC <sub>xx</sub> 寄存器
端口 1	0	PM10	P10	PU10	PIM10	POM10	—	PMC10	○	—
	1	PM11	P11	PU11	PIM11	POM11	—	PMC11	○	○
	2	—	—	—	—	—	—	—	—	—
	3	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—
	7	—	—	—	—	—	—	—	—	—
端口 2	0	PM20	P20	PU20	—	—	—	PMC20	○	○
	1	PM21	P21	PU21	—	—	—	PMC21	○	○
	2	PM22	P22	PU22	—	POM22	—	PMC22	○	○
	3	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—
	7	—	—	—	—	—	—	—	—	—

表 4-3 各产品分配的 PMxx、Pxx、PUxx、PIMxx、POMxx、PPOMxx、PMCxx 寄存器及其位 (2/3)

端口		位名						80 引脚	64 引脚	
		PMxx 寄存器	Pxx 寄存器	PUxx 寄存器	PIMxx 寄存器	POMxx 寄存器	PPOMxx 寄存器			PMCxx 寄存器
端口 4	0	PM40	P40	PU40	—	—	—	—	○	○
	1	—	—	—	—	—	—	—	—	—
	2	—	—	—	—	—	—	—	—	—
	3	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—
	7	—	—	—	—	—	—	—	—	—
端口 6	0	PM60	P60	PU60	—	POM60	PPOM60	—	○	○
	1	PM61	P61	PU61	—	POM61	PPOM61	—	○	○
	2	PM62	P62	PU62	—	POM62	PPOM62	—	○	○
	3	PM63	P63	PU63	—	POM63	PPOM63	—	○	○
	4	PM64	P64	PU64	—	POM64	PPOM64	—	○	○
	5	PM65	P65	PU65	—	POM65	PPOM65	—	○	○
	6	PM66	P66	PU66	—	POM66	PPOM66	—	○	○
	7	PM67	P67	PU67	—	POM67	PPOM67	—	○	○
端口 7	0	PM70	P70	PU70	—	POM70	PPOM70	—	○	○
	1	PM71	P71	PU71	—	POM71	PPOM71	—	○	○
	2	PM72	P72	PU72	PIM72	POM72	—	—	○	○
	3	PM73	P73	PU73	—	POM73	—	—	○	○
	4	PM74	P74	PU74	PIM74	POM74	—	—	○	○
	5	PM75	P75	PU75	PIM75	POM75	—	—	○	○
	6	PM76	P76	PU76	—	—	—	—	○	○
	7	—	—	—	—	—	—	—	—	—
端口 9	0	—	—	—	—	—	—	—	—	—
	1	PM91	P91	PU91	—	POM91	—	PMC91	○	—
	2	PM92	P92	PU92	—	POM92	—	PMC92	○	○
	3	PM93	P93	PU93	PIM93	POM93	—	PMC93	○	○
	4	PM94	P94	PU94	—	POM94	—	PMC94	○	—
	5	PM95	P95	PU95	—	POM95	—	PMC95	○	—
	6	PM96	P96	PU96	—	POM96	—	PMC96	○	○
	7	PM97	P97	PU97	PIM97	POM97	—	PMC97	○	○
端口 10	0	PM100	P100	—	—	—	—	—	○	—
	1	PM101	P101	—	—	—	—	—	○	—
	2	PM102	P102	PU102	—	POM102	—	—	○	—
	3	PM103	P103	PU103	—	POM103	—	—	○	—
	4	PM104	P104	PU104	—	POM104	—	—	○	○
	5	PM105	P105	PU105	—	POM105	—	—	○	○
	6	PM106	P106	PU106	—	POM106	—	—	○	○
	7	PM107	P107	PU107	—	POM107	—	—	○	○

表 4-3 各产品分配的 PMxx、Pxx、PUxx、PIMxx、POMxx、PPOMxx、PMCxx 寄存器及其位 (3/3)

端口		位名						80 引脚	64 引脚	
		PMxx 寄存器	Pxx 寄存器	PUxx 寄存器	PIMxx 寄存器	POMxx 寄存器	PPOMxx 寄存器			PMCxx 寄存器
端口 11	0	PM110	P110	PU110	—	POM110	—	—	○	○
	1	PM111	P111	PU111	—	POM111	—	—	○	○
	2	PM112	P112	PU112	PIM112	POM112	—	—	○	○
	3	PM113	P113	PU113	PIM113	POM113	—	—	○	○
	4	PM114	P114	PU114	PIM114	POM114	—	—	○	—
	5	PM115	P115	PU115	—	POM115	—	—	○	—
	6	PM116	P116	PU116	PIM116	POM116	—	—	○	—
端口 12	0	—	—	—	—	—	—	—	—	—
	1	—	P121	—	—	—	—	—	○	○
	2	—	P122	—	—	—	—	—	○	○
	3	—	P123	—	—	—	—	—	○	○
	4	—	P124	—	—	—	—	—	○	○
	5	PM125	P125	PU125	PIM125	POM125	—	—	○	○
	6	PM126	P126	PU126	PIM126	POM126	—	—	○	○
端口 13	0	—	—	—	—	—	—	—	—	—
	1	—	—	—	—	—	—	—	—	—
	2	—	—	—	—	—	—	—	—	—
	3	—	—	—	—	—	—	—	—	—
	4	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—
端口 14	0	—	P137	—	—	—	—	—	○	○
	1	PM140	P140	PU140	PIM140	POM140	—	—	○	○
	2	PM141	P141	PU141	PIM141	POM141	—	—	○	○
	3	PM142	P142	PU142	—	POM142	—	—	○	○
	4	—	—	—	—	—	—	—	—	—
	5	—	—	—	—	—	—	—	—	—
	6	—	—	—	—	—	—	—	—	—
端口 15	7	—	—	—	—	—	—	—	—	—
	0	PM150	P150	PU150	—	POM150	—	PMC150	○	—
	1	PM151	P151	PU151	—	POM151	—	PMC151	○	—
	2	PM152	P152	PU152	—	POM152	—	PMC152	○	—
	3	PM153	P153	PU153	—	POM153	—	PMC153	○	—
	4	PM154	P154	PU154	PIM154	POM154	—	—	○	○
	5	PM155	P155	PU155	—	POM155	—	—	○	○
6	PM156	P156	PU156	PIM156	POM156	—	—	○	○	
7	PM157	P157	PU157	PIM157	POM157	—	—	○	○	

### 4.3.1 端口模式寄存器 (PMxx)

这是以 1 位为单位设定端口输入 / 输出的寄存器。

通过 1 位或者 8 位存储器操作指令设定端口模式寄存器。

在产生复位信号后，这些寄存器的值变为“FFH”。

当将端口引脚用作复用功能的引脚时，必须参照“4.5 使用复用功能时的寄存器设定”进行设定。

图 4-1 端口模式寄存器的格式

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
PM1	1	1	1	1	1	1	PM11	PM10	FFF21H	FFH	R/W
PM2	1	1	1	1	1	PM22	PM21	PM20	FFF22H	FFH	R/W
PM4	1	1	1	1	1	1	1	PM40	FFF24H	FFH	R/W
PM6	PM67	PM66	PM65	PM64	PM63	PM62	PM61	PM60	FFF26H	FFH	R/W
PM7	1	PM76	PM75	PM74	PM73	PM72	PM71	PM70	FFF27H	FFH	R/W
PM9	PM97	PM96	PM95	PM94	PM93	PM92	PM91	1	FFF29H	FFH	R/W
PM10	PM107	PM106	PM105	PM104	PM103	PM102	PM101	PM100	FFF2AH	FFH	R/W
PM11	PM117	PM116	PM115	PM114	PM113	PM112	PM111	PM110	FFF2BH	FFH	R/W
PM12	PM127	PM126	PM125	1	1	1	1	1	FFF2CH	FFH	R/W
PM14	1	1	1	1	1	PM142	PM141	PM140	FFF2EH	FFH	R/W
PM15	PM157	PM156	PM155	PM154	PM153	PM152	PM151	PM150	FFF2FH	FFH	R/W
PMmn	Pmn 引脚的输入 / 输出模式的选择 (m=1、2、4、6、7、9~12、14、15, n=0~7)										
0	输出模式 (用作输出端口 (输出缓冲器 ON))										
1	输入模式 (用作输入端口 (输出缓冲器 OFF))										

注意 必须给未分配的位设定初始值。

### 4.3.2 端口寄存器 (Pxx)

这是设定端口输出锁存器的值的寄存器。

读时，在输入模式中读引脚电平，而在输出模式中读端口的输出锁存器的值注。

通过 1 位或者 8 位存储器操作指令设定端口寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

注 在将 P10、P11、P20～P22、P91～P97、P150～P153 设定为 A/D 转换器的模拟输入功能或者将 P150～P153 设定为比较器的模拟输入功能时，如果在输入模式中读端口，读取值就不是引脚电平而总是“0”。

图 4-2 端口寄存器的格式

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
P1	0	0	0	0	0	0	P11	P10	FFF01H	00H (输出锁存器)	R/W
P2	0	0	0	0	0	P22	P21	P20	FFF02H	00H (输出锁存器)	R/W
P4	0	0	0	0	0	0	0	P40	FFF04H	00H (输出锁存器)	R/W
P6	P67	P66	P65	P64	P63	P62	P61	P60	FFF06H	00H (输出锁存器)	R/W
P7	0	P76	P75	P74	P73	P72	P71	P70	FFF07H	00H (输出锁存器)	R/W
P9	P97	P96	P95	P94	P93	P92	P91	0	FFF09H	00H (输出锁存器)	R/W
P10	P107	P106	P105	P104	P103	P102	P101	P100	FFF0AH	00H (输出锁存器)	R/W
P11	P117	P116	P115	P114	P113	P112	P111	P110	FFF0BH	00H (输出锁存器)	R/W
P12	P127	P126	P125	P124	P123	P122	P121	0	FFF0CH	不定值	R/W注
P13	P137	0	0	0	0	0	0	0	FFF0DH	不定值	R/W注
P14	0	0	0	0	0	P142	P141	P140	FFF0EH	00H (输出锁存器)	R/W
P15	P157	P156	P155	P154	P153	P152	P151	P150	FFF0FH	00H (输出锁存器)	R/W

Pmn	m=1、2、4、6、7、9～15, n=0～7	
	输出数据的控制 (输出模式)	输入数据的读取 (输入模式)
0	输出“0”。	输入低电平。
1	输出“1”。	输入高电平。

注 P121～P124 和 P137 是只读位。

注意 必须给未分配的位设定初始值。

### 4.3.3 上拉电阻选择寄存器 (PUxx)

这是设定是否使用内部上拉电阻的寄存器。只能对通过上拉电阻选择寄存器指定使用内部上拉电阻的引脚并且 POMmn 位和 PPOMmn 位都为“0”而且设定为输入模式 (PMmn=1) 的位, 以位为单位使用内部上拉电阻。

对于设定为输出模式的位, 与上拉电阻选择寄存器的设定无关, 不连接内部上拉电阻。当用作复用功能的输出引脚或者设定为模拟功能 (PMC=1) 时也相同。

通过 1 位或者 8 位存储器操作指令设定上拉电阻选择寄存器。

在产生复位信号后, 这些寄存器的值变为“00H” (只有 PU4 为“01H”)。

**注意** 如果要在有 PIMn 寄存器的端口, 从不同电位的设备向 TTL 缓冲器进行输入, 必须先将 PUm 位置“0”, 再通过外部电阻上拉至不同电位设备的电源。

图 4-3 上拉电阻选择寄存器的格式

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
PU1	0	0	0	0	0	0	PU11	PU10	F0031H	00H	R/W
PU2	0	0	0	0	0	PU22	PU21	PU20	F0032H	00H	R/W
PU4	0	0	0	0	0	0	0	PU40	F0034H	01H	R/W
PU6	PU67	PU66	PU65	PU64	PU63	PU62	PU61	PU60	F0036H	00H	R/W
PU7	0	PU76	PU75	PU74	PU73	PU72	PU71	PU70	F0037H	00H	R/W
PU9	PU97	PU96	PU95	PU94	PU93	PU92	PU91	0	F0039H	00H	R/W
PU10	PU107	PU106	PU105	PU104	PU103	PU102	0	0	F003AH	00H	R/W
PU11	PU117	PU116	PU115	PU114	PU113	PU112	PU111	PU110	F003BH	00H	R/W
PU12	PU127	PU126	PU125	0	0	0	0	0	F003CH	00H	R/W
PU14	0	0	0	0	0	PU142	PU141	PU140	F003EH	00H	R/W
PU15	PU157	PU156	PU155	PU154	PU153	PU152	PU151	PU150	F003FH	00H	R/W
PUmn	Pmn 引脚的内部上拉电阻的选择 (m=1、2、4、6、7、9~12、14、15, n=0~7)										
0	不连接内部上拉电阻。										
1	连接内部上拉电阻。										

**注意** 必须给未分配的位设定初始值。



#### 4.3.4 端口输入模式寄存器 (PIMxx)

这是以 1 位为单位设定输入缓冲器的寄存器。

在和不同电位的外部设备进行串行通信时，能选择 TTL 输入缓冲器。

通过 1 位或者 8 位存储器操作指令设定端口输入模式寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

图 4-4 端口输入模式寄存器的格式

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
PIM1	0	0	0	0	0	0	PIM11	PIM10	F0041H	00H	R/W
PIM7	0	0	PIM75	PIM74	0	PIM72	0	0	F0047H	00H	R/W
PIM9	PIM97	0	0	0	PIM93	0	0	0	F0049H	00H	R/W
PIM11	0	PIM116	0	PIM114	PIM113	PIM112	0	0	F004BH	00H	R/W
PIM12	0	PIM126	PIM125	0	0	0	0	0	F004CH	00H	R/W
PIM14	0	0	0	0	0	0	PIM141	PIM140	F004EH	00H	R/W
PIM15	PIM157	PIM156	0	PIM154	0	0	0	0	F004FH	00H	R/W

PIMmn	Pmn 引脚的输入缓冲器的选择 (m=1、7、9、11、12、14、15, n=0~7)
0	通常的输入缓冲器
1	TTL 输入缓冲器

注意 必须给未分配的位设定初始值。

### 4.3.5 端口输出模式寄存器 (POMxx)

这是以 1 位为单位设定输出模式的寄存器。

在用作直接驱动 LED 时的大电流引脚，或者在用作和不同电位的外部设备进行串行通信以及和同电位的外部设备进行简易 I<sup>2</sup>C 通信时的 SDA00、SDA11 引脚时，能选择 N 沟道漏极开路输出 ( $V_{DD}$  耐压 /  $EV_{DD0}$  耐压) 模式。

POMxx 寄存器和 PUxx 寄存器一起设定是否使用内部上拉电阻。

通过 1 位或者 8 位存储器操作指令设定端口输出模式寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

**注意** 对于设定 N 沟道漏极开路输出 ( $V_{DD}$  耐压 /  $EV_{DD0}$  耐压) 模式 (POMmn=1) 的位，不连接内部上拉电阻。不能同时将 PPOMnm 位和 POMnm 位置“1”。

图 4-5 端口输出模式寄存器的格式

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
POM1	0	0	0	0	0	0	POM11	POM10	F0051H	00H	R/W
POM2	0	0	0	0	0	POM22	0	0	F0052H	00H	R/W
POM6	POM67	POM66	POM65	POM64	POM63	POM62	POM61	POM60	F0057H	00H	R/W
POM7	0	0	POM75	POM74	POM73	POM72	POM71	POM70	F0056H	00H	R/W
POM9	POM97	POM96	POM95	POM94	POM93	POM92	POM91	0	F0059H	00H	R/W
POM10	POM107	POM106	POM105	POM104	POM103	POM102	0	0	F005AH	00H	R/W
POM11	POM117	POM116	POM115	POM114	POM113	POM112	POM111	POM110	F005BH	00H	R/W
POM12	POM127	POM126	POM125	0	0	0	0	0	F005CH	00H	R/W
POM14	0	0	0	0	0	POM142	POM141	POM140	F005EH	00H	R/W
POM15	POM157	POM156	POM155	POM154	POM153	POM152	POM151	POM150	F005FH	00H	R/W

POMmn	Pmn 引脚的输出模式的选择 (m=1、2、6、7、9~12、14、15, n=0~7)
0	通常的输出模式
1	N 沟道漏极开路输出 ( $V_{DD}$ 耐压 / $EV_{DD0}$ 耐压) 模式

**注意** 必须给未分配的位设定初始值。

### 4.3.6 P 沟道端口输出模式寄存器 (PPOMxx)

这是以 1 位为单位设定输出模式的寄存器。

在用作直接驱动 LED 时的大电流引脚时，能选择 P 沟道漏极开路输出 (EV<sub>DD0</sub> 耐压) 模式。

PPOMxx 寄存器和 PUxx 寄存器一起设定是否使用内部上拉电阻。

通过 1 位或者 8 位存储器操作指令设定 P 沟道端口输出模式寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

**注意** 对于设定 P 沟道漏极开路输出 (EV<sub>DD0</sub> 耐压) 模式 (PPOMmn=1) 的位，不连接内部上拉电阻。  
不能同时将 PPOMnm 位和 POMnm 位置“1”。

图 4-6 P 沟道端口输出模式寄存器的格式

PPOM6	PPOM67	PPOM66	PPOM65	PPOM64	PPOM63	PPOM62	PPOM61	PPOM60	F0066H	00H	R/W
-------	--------	--------	--------	--------	--------	--------	--------	--------	--------	-----	-----

PPOM7	0	0	0	0	0	0	PPOM71	PPOM71	F0067H	00H	R/W
-------	---	---	---	---	---	---	--------	--------	--------	-----	-----

PPOMmn	Pmn 引脚的输出模式的选择 (m=6、7, n=0 ~ 7)
0	通常的输出模式
1	P 沟道漏极开路输出 (EV <sub>DD0</sub> 耐压) 模式

**注意** 必须给未分配的位设定初始值。

### 4.3.7 端口模式控制寄存器 (PMCxx)

这些寄存器以1位为单位设定P10、P11、P20~P22、P91~P97和P150~P153的数字输入/输出或者模拟输入。通过1位或者8位存储器操作指令设定PMC1、PMC2、PMC9和PMC15寄存器。在产生复位信号后，这些寄存器的值变为“FFH”。

图 4-7 端口模式控制寄存器的格式

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
PMC1	1	1	1	1	1	1	PMC11	PMC10	F0061H	FFH	R/W
PMC2	1	1	1	1	1	PMC22	PMC21	PMC20	F0062H	FFH	R/W
PMC9	PMC97	PMC96	PMC95	PMC94	PMC93	PMC92	PMC91	1	F0069H	FFH	R/W
PMC15	1	1	1	1	PMC153	PMC152	PMC151	PMC150	F006FH	FFH	R/W

PMCmn	Pmn 引脚的数字输入 / 输出或者模拟输入的选择 (m=1、2、9、15, n=0 ~ 7)
0	数字输入 / 输出 (模拟输入以外的复用功能)
1	模拟输入

注意 必须给未分配的位设定初始值。

### 4.3.8 外围 I/O 重定向寄存器 0 (PIOR0)

这是设定允许或者禁止外围 I/O 重定向功能的寄存器。

外围 I/O 重定向功能切换被分配了复用功能的端口。在允许该功能的运行前，能更改重定向的设定。

通过 8 位存储器操作指令设定 PIOR0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-8 外围 I/O 重定向寄存器 0 (PIOR0) 的格式

地址: F0077H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PIOR0	PIOR07	PIOR06	PIOR05	PIOR04	PIOR03	PIOR02	PIOR01	PIOR00
位	功能	80 引脚		64 引脚				
		设定值		设定值				
		0	1	0	1			
PIOR07	TxD1	P115	P96	禁止设定	P96			
	RxD1	P114	P97		P97			
PIOR06	RTC1HZ	P156	P153	P156	禁止设定			
PIOR05	PCLBUZ1	PIOR04 指定的 引脚	P153 注 1	不能使用，必须置“0”（初始值）。				
PIOR04			P22	P111	P22	P111		
PIOR03	PCLBUZ0	P11	P116	P11	禁止设定			
PIOR02	SI00/RxD0/ SDA00	PIOR01 指定的 引脚	P125 注 2	PIOR01 指定的 引脚	P125			
	SO00/TxD0		P127 注 2		P127			
	SCK00/ SCL00		P126 注 2		P126			
	SSI00		P140 注 2		P140			
PIOR01	SI00/RxD0/ SDA00	P154	P116	P154	禁止设定			
	SO00/TxD0	P155	P117	P155				
	SCK00/ SCL00	P156	P141	P156				
	SSI00	P157	P140	P157				
PIOR00	SO11	P22	P111	禁止设定	P111			
	SCK11/ SCL11	P10	P112		P112			
	SI11/SDA11	P11	P113		P113			

注 1. 必须将 PIOR04 置“0”。

2. 必须将 PIOR01 置“0”。

### 4.3.9 外围 I/O 重定向寄存器 1 (PIOR1)

这是设定允许或者禁止外围 I/O 重定向功能的寄存器。

外围 I/O 重定向功能切换被分配了复用功能的端口。在允许该功能的运行前，能更改重定向的设定。

通过 8 位存储器操作指令设定 PIOR1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-9 外围 I/O 重定向寄存器 1 (PIOR1) 的格式

地址: F0072H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
PIOR1	PIOR17	PIOR16	PIOR15	PIOR14	PIOR13	PIOR12	PIOR11	PIOR10

位	功能	80 引脚		64 引脚	
		设定值		设定值	
		0	1	0	1
PIOR17	KR3	P157	P117	P157	禁止设定
PIOR16	KR2	P142	P153	P142	
PIOR15	KR1	P141	P152	P141	
PIOR14	RxD2	P93	P72	P93	P72
	TxD2	P92	P73	P92	P73
PIOR13	TI03/TO03/ REMOOUT	P93	P142	P93	P142
PIOR12	TI02/TO02	P92	P73	P92	P73
PIOR11	TI01/TO01	P156	P126	P156	P126
PIOR10	TI00/TO00	P91	P72	禁止设定	P72

### 4.3.10 外围 I/O 重定向寄存器 2 (PIOR2)

这是设定允许或者禁止外围 I/O 重定向功能的寄存器。

外围 I/O 重定向功能切换被分配了复用功能的端口。在允许该功能的运行前，能更改重定向的设定。

通过 8 位存储器操作指令设定 PIOR2 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-10 外围 I/O 重定向寄存器 2 (PIOR2) 的格式

地址: F0075H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
PIOR2	PIOR27	PIOR26	PIOR25	PIOR24	PIOR23	PIOR22	PIOR21	PIOR20

位	功能	80 引脚		64 引脚	
		设定值		设定值	
		0	1	0	1
PIOR27	SCLA0	P101	P74	禁止设定	P74
	SDAA0	P100	P75		P75
PIOR26	INTP4	P152	P96		P96
PIOR25	INTP3	PIOR24 指定的 引脚	P153 注 1	不能使用，必须置“0”（初始值）。	
PIOR24		P97	P93	P97	P93
PIOR23	INTP2	PIOR22 指定的 引脚	P117 注 2	不能使用，必须置“0”（初始值）。	
PIOR22		P110	P92	P110	P92
PIOR21	INTP1	PIOR20 指定的 注引脚	P91 注 3	不能使用，必须置“0”（初始值）。	
PIOR20		P116	P107	禁止设定	P107

- 注 1. 必须将 PIOR24 置“0”。  
 2. 必须将 PIOR22 置“0”。  
 3. 必须将 PIOR20 置“0”。

### 4.3.11 外围 I/O 重定向寄存器 3 (PIOR3)

这是设定允许或者禁止外围 I/O 重定向功能的寄存器。

外围 I/O 重定向功能切换被分配了复用功能的端口。在允许该功能的运行前，能更改重定向的设定。

通过 8 位存储器操作指令设定 PIOR3 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-11 外围 I/O 重定向寄存器 3 (PIOR3) 的格式

地址: F007CH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PIOR3	0	0	0	0	0	0	PIOR31	PIOR30

位	功能	80 引脚		64 引脚	
		设定值		设定值	
		0	1	0	1
PIOR31	TKBO01	P103	P104	禁止设定	P104
PIOR30	TKBO00	P102	P157		P157



### 4.3.12 LCD 端口功能寄存器 0 ~ 3 (PFSEG0 ~ PFSEG3)

这是设定将 P60 ~ P67、P70 ~ P75、P104 ~ P107、P111 ~ P113 和 P140 ~ P142 引脚用作端口（段输出以外）或者段输出的寄存器。

通过 1 位或者 8 位存储器操作指令设定 PFSEG0 ~ PFSEG3 寄存器。

在产生复位信号后，此寄存器的值变为“FFH”（PFSEG0 为“F0H”、PFSEG3 为“0FH”）。

备注 段输出引脚（SEGxx）与 PFSEG 寄存器（PFSEGxx 位）的对应、以及各产品有无 SEGxx 引脚如“表 4-4 与各产品配置的段输出引脚对应的 PFSEG 寄存器和 PFSEGR 寄存器的位”所示。

图 4-12 LCD 端口功能寄存器 0 ~ 3 (PFSEG0 ~ PFSEG3) 的格式

地址: F0300H	复位后: F0H	R/W						
符号	7	6	5	4	3	2	1	0
PFSEG0	PFSEG07	PFSEG06	PFSEG05	PFSEG04	0	0	0	0

地址: F0301H	复位后: FFH	R/W						
符号	7	6	5	4	3	2	1	0
PFSEG1	PFSEG15	PFSEG14	PFSEG13	PFSEG12	PFSEG11	PFSEG10	PFSEG09	PFSEG08

地址: F0302H	复位后: FFH	R/W						
符号	7	6	5	4	3	2	1	0
PFSEG2	PFSEG23	PFSEG22	PFSEG21	PFSEG20	PFSEG19	PFSEG18	PFSEG17	PFSEG16

地址: F0303H	复位后: 0FH	R/W						
符号	7	6	5	4	3	2	1	0
PFSEG3	0	0	0	0	PFSEG27	PFSEG26	PFSEG25	PFSEG24

PFSEGxx (xx=04 ~ 27)	Pmn 引脚的端口（段输出除外）或者段输出的指定 (m=6、7、10、11、14, n=0 ~ 7)
0	用作端口（段输出除外）。
1	用作段输出。

注意 必须给未分配的位设定初始值。

备注 当用作段输出（PFSEGxx=1）时，必须将 PUm 寄存器的 PUm<sub>n</sub> 位、POMm 寄存器的 POM<sub>m</sub><sub>n</sub> 位、PIMm 寄存器的 PIM<sub>m</sub><sub>n</sub> 位和 Pm 寄存器的 P<sub>m</sub><sub>n</sub> 位都置“0”。

### 4.3.13 端口功能 /SEG 输出重定向寄存器 (PFSEGR)

这是设定允许或者禁止 LCD 段输出引脚的重定向功能的寄存器。

通过 8 位存储器操作指令设定 PFSEGR 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

**备注** 段输出引脚 (SEGxx) 与 PFSEGR 寄存器 (PFSEGxxR 位) 的对应、以及各产品有无 SEGxx 引脚如“表 4-4 与各产品配置的段输出引脚对应的 PFSEG 寄存器和 PFSEGR 寄存器的位”所示。

图 4-13 端口功能 /SEG 输出重定向功能寄存器 (PFSEGR) 的格式

地址: F0307H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PFSEGR	PFSEG27R	PFSEG26R	0	PFSEG24R	PFSEG23R	PFSEG22R	PFSEG21R	PFSEG20R

PFSEG2xR (x=7、6、 4~0)	SEG 引脚复用切换的选择
0	无复用切换
1	有复用切换

**注意** 必须给未分配的位设定初始值。

**备注** 当用作段输出 (PFSEGxx=1) 时，必须将 PUm 寄存器的 PUm<sub>n</sub> 位、POMm 寄存器的 POM<sub>m</sub><sub>n</sub> 位、PIMm 寄存器的 PIM<sub>m</sub><sub>n</sub> 位和 Pm 寄存器的 P<sub>m</sub><sub>n</sub> 位都置“0”。

表 4-4 与各产品配置的段输出引脚对应的 PFSEG 寄存器和 PFSEGR 寄存器的位

PFSEG 寄存器的位名	SEG 复用切换 (PFSEGR)	对应的 SEGxx 引脚	复用的端口	80 引脚	64 引脚
PFSEG04	—	SEG4	P104	○	○
PFSEG05	—	SEG5	P105	○	○
PFSEG06	—	SEG6	P106	○	○
PFSEG07	—	SEG7	P107	○	○
PFSEG08	—	SEG8	P111	○	○
PFSEG09	—	SEG9	P112	○	○
PFSEG10	—	SEG10	P113	○	○
PFSEG11	—	SEG11	P140	○	○
PFSEG12	—	SEG12	P141	○	○
PFSEG13	—	SEG13	P142	○	○
PFSEG14	—	SEG14	P60	○	○
PFSEG15	—	SEG15	P61	○	○
PFSEG16	—	SEG16	P62	○	○
PFSEG17	—	SEG17	P63	○	○
PFSEG18	—	SEG18	P64	○	○
PFSEG19	—	SEG19	P65	○	○
PFSEG20	PFSEG20R=0	SEG20	P66	○	○
PFSEG21	PFSEG21R=0	SEG21	P67	○	○
PFSEG22	PFSEG22R=0	SEG22	P70	○	○
PFSEG23	PFSEG23R=0	SEG23	P71	○	○
PFSEG24	PFSEG24R=0	SEG24	P72	○	○
PFSEG25	—	SEG25	P73	○	○
PFSEG26	PFSEG26R=0	SEG26	P74	○	○
PFSEG27	PFSEG27R=0	SEG27	P75	○	○
PFSEG20	PFSEG20R=0	SEG20	P114	○	—
PFSEG21	PFSEG21R=0	SEG21	P115	○	—
PFSEG22	PFSEG22R=0	SEG22	P116	○	—
PFSEG23	PFSEG23R=0	SEG23	P117	○	—
PFSEG24	PFSEG24R=0	SEG24	P110	○	○
PFSEG26	PFSEG26R=0	SEG26	P102	○	—
PFSEG27	PFSEG27R=0	SEG27	P103	○	—

#### 4.3.14 LCD 输入切换控制寄存器 (ISCLCD)

这是设定将P125~P127引脚用作端口 (LCD功能除外) 还是用作LCD功能 ( $V_{L3}$ 、CAPL、CAPH) 的寄存器。  
通过 1 位或者 8 位存储器操作指令设定 ISCLCD 寄存器。  
在产生复位信号后, 此寄存器的值变为“00H”。

图 4-14 LCD 输入切换控制寄存器 (ISCLCD) 的格式

地址: F0308H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
ISCLCD	0	0	0	0	0	0	ISCVL3	ISCCAP

ISCVL3	$V_{L3}$ /P125 引脚的施密特触发缓冲器的控制
0	数字输入无效 (用作 LCD 功能 ( $V_{L3}$ ))。
1	数字输入有效。

ISCCAP	CAPL/P126 引脚和 CAPH/P127 引脚的施密特触发缓冲器的控制
0	数字输入无效 (用作 LCD 功能 (CAPL、CAPH))。
1	数字输入有效。

**注意** 当 ISCVL3 位为“0”并且 ISCCAP 位为“0”时, 对应的端口控制寄存器必须如下设定。

PU12寄存器的PU127=0、P12寄存器的P127=0

PU12寄存器的PU126=0、P12寄存器的P126=0

PU12寄存器的PU125=0、P12寄存器的P125=0

### 4.3.15 触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2)

这是设定将 P11、P20 ~ P22、P91 ~ P97、P100 ~ P107、P110、P117 和 P140 ~ P142 引脚用作触摸引脚功能以外的复用功能还是用作触摸引脚功能的寄存器。

通过 1 位或者 8 位存储器操作指令设定 TSSEL0 ~ TSSEL2 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-15 触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2) 的格式

地址: F030AH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
TSSEL0	TSSEL07	TSSEL06	TSSEL05	TSSEL04	TSSEL03	TSSEL02	TSSEL01	TSSEL00

地址: F030BH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
TSSEL1	TSSEL15	TSSEL14	TSSEL13注	TSSEL12	TSSEL11	TSSEL10注	TSSEL09注	TSSEL08

地址: F030CH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
TSSEL2	TSSEL23注	TSSEL22注	TSSEL21注	TSSEL20注	TSSEL19注	TSSEL18	TSSEL17	TSSEL16

TSSELxx (xx=0 ~ 23)	Pmn 引脚的触摸引脚功能以外的复用功能 / 触摸引脚功能的指定 (mn=1、2、9、10、11、14, n=0 ~ 7)
0	用作触摸引脚功能以外的复用功能
1	用作触摸引脚功能

注 只限于 80 引脚产品

备注 当用作触摸引脚功能 (TSSELxx=1) 时，必须将 PUm 寄存器的 PUm<sub>n</sub> 位、POMm 寄存器的 POM<sub>mn</sub> 位和 PIMm 寄存器的 PIM<sub>mn</sub> 位都置“0”。

### 4.3.16 TSCAP 引脚设定寄存器 (VTSEL)

在使用触摸引脚功能（任意的 TSSEL<sub>xx</sub>=1）时，VTSEL 寄存器的设定有效。VTSEL 寄存器设定禁止或者允许 P76 端口的输入。

通过 8 位存储器操作指令设定 VTSEL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-16 TSCAP 引脚设定寄存器 (VTSEL) 的格式

地址: F030DH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
VTSEL	0	0	0	0	0	0	0	VTSEL0

VTSEL0	设定禁止 / 允许 P76 端口的输入
0	在使用触摸引脚功能时，禁止 P76 端口的输入。
1	在使用触摸引脚功能时，允许 P76 端口的输入。

### 4.3.17 CSI 输出端口电流模式控制寄存器 (CSIPTSLR)

这是选择在允许 SAU 时，禁止或者允许在大电流模式中使用 CSI 通信期间未使用的通道。

通过 1 位或者 8 位存储器操作指令设定 CSIPTSLR 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-17 CSI 输出端口电流模式控制寄存器 (CSIPTSLR) 的格式

地址: F007DH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CSIPTSLR	0	0	0	0	CSIPTSL11	0	0	CSIPTSL00

CSIPTSL11	允许 SAU 时的 SCK11/SO11 端口电流模式的控制注
0	禁止使用大电流模式
1	允许使用大电流模式

CSIPTSL00	允许 SAU 时的 SCK00/SO00 端口电流模式的控制注
0	禁止使用大电流模式
1	允许使用大电流模式

注 能根据 PIOR0 的设定值，自动判断是否是 CSI 复用引脚。

## 4.4 端口功能的运行

如下所示，端口的运行因输入 / 输出模式的设定而不同。

### 4.4.1 输入 / 输出端口的写操作

#### (1) 输出模式的情况

能通过传送指令给输出锁存器写值，并且从引脚输出输出锁存器的内容。  
保持被写在输出锁存器中的数据，直到下次写数据为止。  
在产生复位信号时清除输出锁存器的数据。

#### (2) 输入模式的情况

通过传送指令，给输出锁存器写值，但是因输出缓冲器处于 OFF 状态而引脚的状态不发生变化。因此，能对同时具有输入和输出功能的端口进行字节写。  
保持被写在输出锁存器中的数据，直到下次写数据为止。  
在产生复位信号时清除输出锁存器的数据。

### 4.4.2 输入 / 输出端口的读操作

#### (1) 输出模式的情况

能通过传送指令读输出锁存器的内容，但是输出锁存器的内容不发生变化。

#### (2) 输入模式的情况

能通过传送指令读引脚状态，但是输出锁存器的内容不发生变化。

### 4.4.3 输入 / 输出端口的运算

#### (1) 输出模式的情况

对输出锁存器的内容进行运算，将结果写到输出锁存器，并且输出锁存器的内容从引脚输出。  
保持被写在输出锁存器中的数据，直到下次写数据为止。  
在产生复位信号时清除输出锁存器的数据。

#### (2) 输入模式的情况

读引脚电平并且对其内容进行运算，将运算结果写到输出锁存器，但是因输出缓冲器处于 OFF 状态而引脚的状态不发生变化。因此，能对同时具有输入和输出功能的端口进行字节写。  
在产生复位信号时清除输出锁存器的数据。

#### 4.4.4 通过输入 / 输出缓冲器进行的不同电位（1.8V、2.5V、3V）的对应

能通过端口输入模式寄存器（PIM<sub>xx</sub>）和端口输出模式寄存器（POM<sub>xx</sub>）切换输入 / 输出缓冲器，连接不同电位（1.8V、2.5V、3V）的外部设备。

当从不同电位（1.8V、2.5V、3V）的外部设备输入时，通过按位设定端口输入模式寄存器 1、7、9、11、12、14、15（PIM1、PIM7、PIM9、PIM11、PIM12、PIM14、PIM15），进行通常的输入（CMOS）和 TTL 输入缓冲的切换。

当输出到不同电位（1.8V、2.5V、3V）的外部设备时，通过按位设定端口输出模式寄存器 1、2、6、7、9 ~ 12、14、15（POM1、POM2、POM6、POM7、POM9 ~ POM12、POM14、POM15），进行通常的输出（CMOS）和 N 沟道漏极开路（ $V_{DD}/EV_{DD0}$  耐压）的切换。

以下说明有关串行接口的连接。

##### (1) 将 UART0 ~ UART2、CSI00、CSI11 功能的输入端口用于 TTL 输入缓冲器时的设定步骤

UART0 的情况：P154(P116、P125)

UART1 的情况：P114(P97)

UART2 的情况：P93(P72)

CSI00 的情况：P157、P156、P154(P140、P141、P116)(P140、P126、P125)

CSI11 的情况：P10、P11(P112、P113)

备注 能通过设定外围 I/O 重定向寄存器 0、1（PIOR0、PIOR1），分配（）内的引脚。

- ① 通过外部电阻将使用的输入引脚上拉到对象设备的电源（不能使用内部上拉电阻）。
- ② 将 PIM1、PIM7、PIM9、PIM11、PIM12、PIM14、PIM15 寄存器的对应位置“1”，切换到 TTL 输入缓冲器。 $V_{IH}$  和  $V_{IL}$  请参照选择 TTL 输入缓冲器时的 DC 特性。
- ③ 允许串行阵列单元的运行，设定为 UART/CSI 模式。

##### (2) 将 UART0 ~ UART2、CSI00、CSI11 功能的输出端口用于 N 沟道漏极开路输出模式时的设定步骤

UART0 的情况：P155(P117、P127)

UART1 的情况：P115(P96)

UART2 的情况：P92(P73)

CSI00 的情况：P156、P155(P141、P117)(P126、P127)

CSI11 的情况：P10、P22(P112、P111)

备注 能通过设定外围 I/O 重定向寄存器 0、1（PIOR0、PIOR1），分配（）内的引脚。

- ① 通过外部电阻将使用的输出引脚上拉到对象设备的电源（不能使用内部上拉电阻）。
- ② 在解除复位后，端口模式为输入模式（Hi-Z）。
- ③ 将对应的端口输出锁存器置“1”。
- ④ 将 POM1、POM2、POM9、POM11、POM12、POM14、POM15 寄存器的对应位置“1”，设定为 N 沟道漏极开路输出（ $V_{DD}/EV_{DD0}$  耐压）模式。
- ⑤ 允许串行阵列单元的运行，设定为 UART/CSI 模式。
- ⑥ 通过 PM1、PM2、PM9、PM11、PM12、PM14、PM15 寄存器设定为输出模式。  
此时，因为输出数据是高电平，所以引脚处于 Hi-Z 状态。



## (3) 将 IIC00 和 IIC11 功能的输入 / 输出端口用于不同电位 (1.8V、2.5V、3V) 时的设定步骤

IIC00 的情况: P156、P154(P141、P116)(P126、P125)

IIC11 的情况: P10、P11(P112、P113)

备注 能通过设定外围 I/O 重定向寄存器 0 (PIOR0)，分配 () 内的引脚。

- ① 通过外部电阻将使用的输入引脚上拉到对象设备的电源 (不能使用内部上拉电阻)。
- ② 在解除复位后，端口模式为输入模式 (Hi-Z)。
- ③ 将对应的端口输出锁存器置“1”。
- ④ 将 POM1、POM11、POM12、POM14、POM15 寄存器的对应位置“1”，设定为 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式。
- ⑤ 将 PIM1、PIM11、PIM12、PIM14、PIM15 寄存器的对应位置“1”，切换到 TTL 输入缓冲器。 $V_{IH}$  和  $V_{IL}$  请参照选择 TTL 输入缓冲器时的 DC 特性。
- ⑥ 允许串行阵列单元的运行，设定为简易 I<sup>2</sup>C 模式。
- ⑦ 将 PM1、PM11、PM12、PM14、PM15 寄存器的对应位设定为输出模式 (能在输出模式中进行数据的输入/输出)。

此时，因为输出数据是高电平，所以引脚处于 Hi-Z 状态。

## 4.5 使用复用功能时的寄存器设定

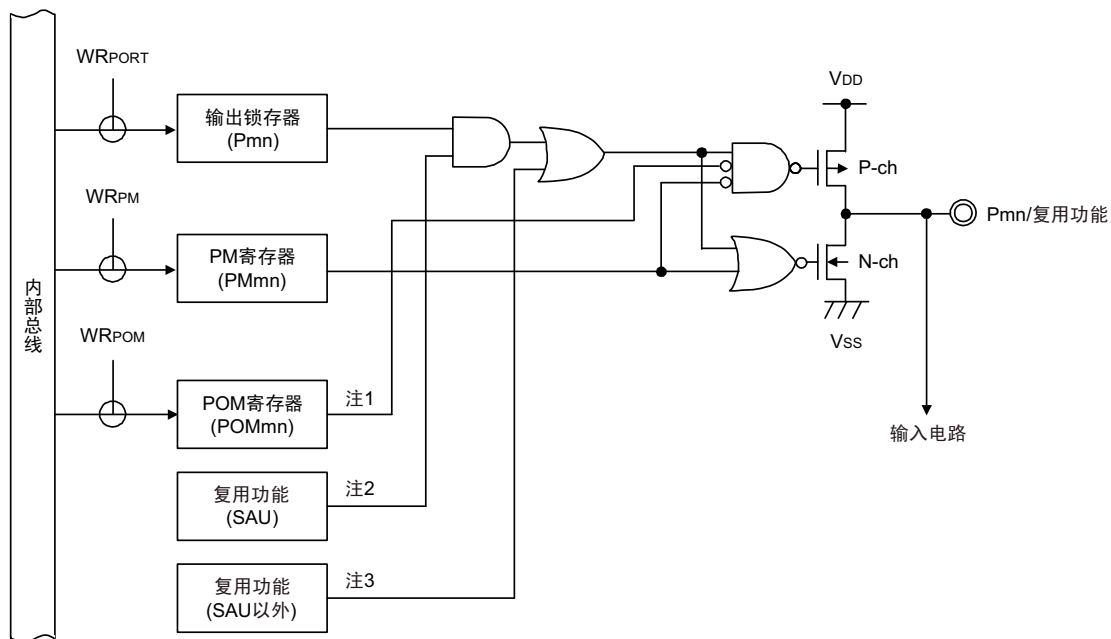
### 4.5.1 使用复用功能时的基本思想

首先，必须对段输出和触摸引脚功能的复用引脚，通过 LCD 端口功能寄存器（PFSEGx）和触摸引脚功能选择寄存器（TSSELx）设定是用作段输出还是用作触摸引脚功能或者用作数字输入 / 输出。

必须对模拟输入和触摸引脚功能的复用引脚，通过端口模式控制寄存器（PMCxx）和触摸引脚功能选择寄存器（TSSELx）设定是用作模拟输入还是用作触摸引脚功能或者用作数字输入 / 输出。

用作数字输入 / 输出的引脚输出电路的基本结构如图 4-18 所示。与端口的输出锁存器输出复用的 SAU 功能的输出被输入到 AND 门，AND 门的输出被输入到 OR 门，OR 门的其他输入连接复用的非 SAU 功能（TAU、RTC2、时钟 / 蜂鸣器的输出、IICA 等）的输出。当将这样的引脚用作端口功能或者复用功能时，不使用的复用功能不能影响要使用的功能的输出。此时的设定基本思想如表 4-5 所示。

图 4-18 引脚的输出电路的基本结构



- 注 1. 当没有 POM 寄存器时，此信号为 Low 电平（0）。  
 2. 当没有复用功能时，此信号为 High 电平（1）。  
 3. 当没有复用功能时，此信号为 Low 电平（0）。

备注 m: 端口号 (m=1、2、4、6、7、9~15) n: 位号 (n=0~7)

表 4-5 设定的基本思想

使用的引脚输出功能	不使用的复用功能的输出设定		
	端口功能	SAU 的输出功能	SAU 以外的输出功能
端口输出功能	—	High 电平输出（1）	Low 电平输出（0）
SAU 的输出功能	High（1）	—	Low 电平输出（0）
SAU 以外的输出功能	Low（0）	High 电平输出（1）	Low 电平输出（0）注

注 因为 1 个引脚有可能复用多个 SAU 以外的输出功能，所以需要将不使用的复用功能的输出置为 Low 电平（0）。有关具体的设定方法，请参照“4.5.2 不使用输出功能的复用功能的寄存器设定”。

### 4.5.2 不使用输出功能的复用功能的寄存器设定

当不使用引脚复用功能的输出时，必须进行以下的设定。如果为外围 I/O 重定向功能的对象，就能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3)，将输出切换到其他引脚。从而能使用分配给对象引脚的端口功能和其他复用功能。

#### (1) SOP=1/TxDq=1 (不使用 SAU 的串行输出 (SOP/TxDq) 时的设定)

当只将 SAU 用作串行输入等而不使用串行输出 (SOP/TxDq) 时，必须将与不使用的输出对应的串行输出允许寄存器 m (SOEm) 的位置“0” (禁止输出)，并且将串行输出寄存器 m (SOM) 的 SOMn 位置“1” (High 电平)。这是和初始状态相同的设定。

#### (2) SCKp=1/SDAr=1/SCLr=1 (不使用 SAU 的通道 n 时的设定)

当不使用 SAU 时，必须将串行通道停止寄存器 m (STm) 的 bit n (STmn) 置“1” (运行停止状态)，将与不使用的输出对应的串行输出允许寄存器 m (SOEm) 的位置“0” (禁止输出)，并且将串行输出寄存器 m (SOM) 的 SOMn 位和 CKOmn 位置“1” (High 电平)。这是和初始状态相同的设定。

#### (3) TOMn=0 (不使用 TAU 通道 n 的输出时的设定)

当不使用 TAU 的 TOMn 输出时，必须将与不使用的输出对应的定时器输出允许寄存器 0 (TOE0) 的位置“0” (禁止输出)，并且将定时器输出寄存器 0 (TO0) 的位置“0” (Low 电平)。这是和初始状态相同的设定。

#### (4) SDAAn=0/SCLAn=0 (不使用 IICA 时的设定)

当不使用 IICA 时，必须将 IICA 控制寄存器 n0 (IICCTLn0) 的 ICEn 位置“0” (停止运行)。这是和初始状态相同的设定。

#### (5) PCLBUZn=0 (不使用时钟输出 / 蜂鸣器输出时的设定)

当不使用时钟输出 / 蜂鸣器输出时，必须将时钟输出选择寄存器 n (CKSn) 的 PCLOEn 位置“0” (禁止输出)。这是和初始状态相同的设定。

#### (6) REMOOUT=0 (不使用遥控输出时的设定)

当不使用 TAU 的 REMOOUT 输出时，必须将通道 2、3、4、5 的定时器输出允许寄存器 0 (TOE0) 的位置“0” (禁止输出)，并且将定时器输出寄存器 0 (TO0) 的位置“0” (Low 电平)。这是和初始状态相同的设定。

#### (7) VCOUTn=0 (不使用 VCOUTn 时的设定)

当不使用比较器的 VCOUTn 时，必须将比较器输出控制寄存器 (COMPOCR) 的 bit5 和 bit1 置“0” (禁止比较器 n 的 VCOUTn 引脚输出)。这是和初始状态相同的设定。

#### (8) TKBO0=0/TKBO1=0 (不使用 16 位定时器 KB2 时的设定)

当不使用 16 位定时器 KB2 时，必须将 16 位定时器 KB2 的运行控制寄存器 01 (TKBCTL01) 的 bit7 置“0” (停止定时器的运行)，将 16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01) 的 bit1 和 bit0 置“0” (禁止定时器输出)，将 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00) 的 bit1 和 bit0 置“0” (将默认电平置为低电平)，并且将强制输出停止功能控制寄存器 2 (TKBPACTL02) 的 bit1 和 bit0 置“0” (禁止强制输出停止功能的运行)。这是和初始状态相同的设定。

### 4.5.3 使用的端口功能和复用功能的寄存器设定例子

使用的端口功能和复用功能的寄存器设定例子如表 4-6 所示。必须按照表 4-6 所示的内容设定要控制端口功能的寄存器。另外，有关表 4-6 中的记载，请参照以下备注。

备注	—:	对象外
	×:	忽略
	PIORx:	外围 I/O 重定向寄存器
	PFSEGR:	端口功能 /SEG 输出重定向寄存器
	POMxx:	端口输出模式寄存器
	PPOMxx:	P 沟道端口输出模式寄存器
	PMCxx:	端口模式控制寄存器
	PMxx:	端口模式寄存器
	Pxx:	端口的输出锁存器
	PFSEGxx:	LCD 端口功能寄存器
	TSSELx:	触摸引脚功能选择寄存器

能通过设定外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3) 或者端口功能 /SEG 输出重定向寄存器 (PFSEGR)，分配 ( ) 内的功能。

表 4-6 使用引脚功能时的寄存器的设定例子 (1/20)

引脚名	使用的功能		PIORxx	POMxx	PMCxx	PMxx	Pxx	TSSELxx	复用功能输出		80 引 脚	64 引 脚	
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外			
P10	P10	输入	—	x	0	1	x	—	—	—	○	x	
		输出	x	0	0	0	0/1		SCK11/ SCL11=1				
		N 沟道漏极 开路输出	x	1	0	0	0/1						
	ANI10	模拟输入	—	x	1	1	x		—				
	SCK11	输入	PIOR00=0 注	x	0	1	x		—				
		输出	0/1	0	0	1							
SCL11	输出	PIOR00=0 注	0/1	0	0	1							
P11	P11	输入	—	x	0	1	x	0	—	—	○	○	
		输出	x	0	0	0	0/1		SDA11=1				PCLBUZ0=0
		N 沟道漏极 开路输出	x	1	0	0	0/1						
	ANI11	模拟输入	—	x	1	1	x	1	—				
	TS17	输出	x	0	x	1	0	—	—				
	SI11	输入	PIOR00=0 注	x	0	1	x	0	—	PCLBUZ0=0			
	SDA11	输入 / 输出	PIOR00=0 注	1	0	0	1						
	PCLBUZ0	输出	x	0	0	0	0		SDA11=1	—			

注 只限于 80 引脚产品。

表 4-6 使用引脚功能时的寄存器的设定例子 (2/20)

引脚名	使用的功能		PMCxx	ADHVREFCNT	PMxx	Pxx	TSSELxx	80 引脚	64 引脚
	功能名称	输入 / 输出							
P20	P20	输入	0	x	1	x	0	○	○
		输出	0	x	0	0/1			
	ANI0	模拟输入	1	x00x0000B x00x0010B	1	x			
	AV <sub>REFP</sub>	基准电压输入	1	x00x0001B	1	x			
	TS16	输出	x	x	1	0			
P21	P21	输入	0	x	1	x	0	○	○
		输出	0	x	0	0/1			
	ANI1	模拟输入	1	x00000xxB	1	x			
	AV <sub>REFM</sub>	基准电压输入	0	x00100xxB	1	x			
	TS15	输出	x	x	1	0			

表 4-6 使用引脚功能时的寄存器的设定例子 (3/20)

引脚名	使用的功能		PIORxx	POMxx	PMCxx	PMxx	Pxx	TSSELxx	复用功能输出		80 引 脚	64 引 脚
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外		
P22	P22	输入	—	x	0	1	x	0	—	—	○	○
		输出	x	0	0	0	0/1	0	SO11=1	PCLBUZ1=0		
		N 沟道漏极 开路输出	x	1	0	0	0/1	0				
	ANI2	模拟输入	—	x	1	1	x	0	—	—		
	TS14	输出	x	0	x	1	0	1	—	—		
	SO11	输出	PIOR00=0 注	0/1	0	0	1	0	—	PCLBUZ1=0		
PCLBUZ1	输出	PIOR04=0、 PIOR05=0	0	0	0	0	0	SO11=1	—			
P40	P40	输入	—	—	—	1	x	—	—	—	○	○
		输出	—	—	—	0	0/1	—				

注 只限于 80 引脚产品。

表 4-6 使用引脚功能时的寄存器的设定例子 (4/20)

引脚名	使用的功能		POMxx	PPOMxx	PMxx	Pxx	PFSEGxx	80 引脚	64 引脚
	功能名称	输入 / 输出							
P60	P60	输入	x	x	1	x	0	○	○
		输出	0	0	0	0/1			
		P 沟道漏极开路输出	0	1					
		N 沟道漏极开路输出	1	0					
	SEG14	输出	0	0	0	0	1		
P61	P61	输入	x	x	1	x	0	○	○
		输出	0	0	0	0/1			
		P 沟道漏极开路输出	0	1					
		N 沟道漏极开路输出	1	0					
	SEG15	输出	0	0	0	0	1		
P62	P62	输入	x	x	1	x	0	○	○
		输出	0	0	0	0/1			
		P 沟道漏极开路输出	0	1					
		N 沟道漏极开路输出	1	0					
	SEG16	输出	0	0	0	0	1		
P63	P63	输入	x	x	1	x	0	○	○
		输出	0	0	0	0/1			
		P 沟道漏极开路输出	0	1					
		N 沟道漏极开路输出	1	0					
	SEG17	输出	0	0	0	0	1		
P64	P64	输入	x	x	1	x	0	○	○
		输出	0	0	0	0/1			
		P 沟道漏极开路输出	0	1					
		N 沟道漏极开路输出	1	0					
	SEG18	输出	0	0	0	0	1		
P65	P65	输入	x	x	1	x	0	○	○
		输出	0	0	0	0/1			
		P 沟道漏极开路输出	0	1					
		N 沟道漏极开路输出	1	0					
	SEG19	输出	0	0	0	0	1		

表 4-6 使用引脚功能时的寄存器的设定例子 (5/20)

引脚名	使用的功能		PIORxx	POMxx	PPOMxx	PMxx	Pxx	PFSEG2xR PFSEGxx	复用功能输出		80 引 脚	64 引 脚
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外		
P66	P66	输入	—	x	x	1	x	PFSEG20R=0、PFSEG20=0 或者 PFSEG20R=1、PFSEG20=0 或者 PFSEG20R=1、PFSEG20=1	—	—	○	○
		输出		0	0	0	0/1					
		P 沟道漏极 开路输出		0	1							
		N 沟道漏极 开路输出		1	0							
	SEG20	输出	0	0	0	0	PFSEG20R=0、PFSEG20=1					
P67	P67	输入	—	x	x	1	x	PFSEG21R=0、PFSEG21=0 或者 PFSEG21R=1、PFSEG21=0 或者 PFSEG21R=1、PFSEG21=1	—	—	○	○
		输出		0	0	0	0/1					
		P 沟道漏极 开路输出		0	1							
		N 沟道漏极 开路输出		1	0							
	SEG21	输出	0	0	0	0	PFSEG21R=0、PFSEG21=1					
P70	P70	输入	—	x	x	1	x	PFSEG22R=0、PFSEG22=0 或者 PFSEG22R=1、PFSEG22=0 或者 PFSEG22R=1、PFSEG22=1	—	—	○	○
		输出		0	0	0	0/1					
		P 沟道漏极 开路输出		0	1							
		N 沟道漏极 开路输出		1	0							
	SEG22	输出	0	0	0	0	PFSEG22R=0、PFSEG22=1					
P71	P71	输入	—	x	x	1	x	PFSEG23R=0、PFSEG23=0 或者 PFSEG23R=1、PFSEG23=0 或者 PFSEG23R=1、PFSEG23=1	—	—	○	○
		输出		0	0	0	0/1					
		P 沟道漏极 开路输出		0	1							
		N 沟道漏极 开路输出		1	0							
	SEG23	输出	0	0	0	0	PFSEG23R=0、PFSEG23=1					
P72	P72	输入	—	x	—	1	x	PFSEG24R=0、PFSEG24=0 或者 PFSEG24R=1、PFSEG24=0 或者 PFSEG24R=1、PFSEG24=1	—	(TO00)=0	○	○
		输出	x	0		0	0/1					
		N 沟道漏极 开路输出		1								
	SEG24	输出	0	0		0	0	PFSEG24R=0、PFSEG24=1				
	(RxD2)	输入	PIOR14=1	x		1	x	PFSEG24R=0、PFSEG24=0 或者 PFSEG24R=1、PFSEG24=0 或者 PFSEG24R=1、PFSEG24=1	—	—	○	○
	(IrRxD)	输入	x	1		x						
	(TI00)	输入	PIOR10=1	x		1	x					
	(TO00)	输出	0	0		0	0					

表 4-6 使用引脚功能时的寄存器的设定例子 (6/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEGxx	复用功能输出		80 引脚	64 引脚
	功能名称	输入 / 输出						SAU 的输出功能	SAU 以外		
P73	P73	输入	—	x	1	x	0	—	—	○	○
		输出	x	0	0	0/1		(TxD2/IrTxD)=1	(TO02)=0		
		N 沟道漏极 开路输出		1							
	SEG25	输出	x	0	0	0	1	—	—		
	(TxD2)	输出	PIOR14=1	0/1	0	1	0	—	(TO02)=0		
	(IrTxD)	输出		0/1	0	1					
	(TI02)	输入	PIOR12=1	x	1	x	0	(TxD2/IrTxD)=1	—		
(TO02)	输出	0		0	0						

表 4-6 使用引脚功能时的寄存器的设定例子 (7/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEG2xR PFSEGxx	复用功能输出		80 引脚	64 引脚
	功能名称	输入 / 输出						SAU 的输出功能	SAU 以外		
P74	P74	输入	—	x	1	x	PFSEG26R=0、PFSEG26=0 或者 PFSEG26R=1、PFSEG26=0 或者 PFSEG26R=1、PFSEG26=1	—	—	○	○
		输出	x	0	0	0/1			(SCLA0)=0		
		N 沟道漏极 开路输出		1							
	INTP6	输入	—	x	1	x	PFSEG26R=0、PFSEG26=1	—	—		
	SEG26	输出	x	0	0	0	PFSEG26R=0、PFSEG26=0 或者 PFSEG26R=1、PFSEG26=0 或者 PFSEG26R=1、PFSEG26=1	—	—		
(SCLA0)	输入 / 输出	PIOR27=1	1	0	0	PFSEG26R=1、PFSEG26=1	—	—			
P75	P75	输入	—	x	1	x	PFSEG27R=0、PFSEG27=0 或者 PFSEG27R=1、PFSEG27=0 或者 PFSEG27R=1、PFSEG27=1	—	—	○	○
		输出	x	0	0	0/1			(SDAA0)=0		
		N 沟道漏极 开路输出		1							
	INTP7	输入	—	x	1	x	PFSEG27R=0、PFSEG27=1	—	—		
	SEG27	输出	x	0	0	0	PFSEG27R=0、PFSEG27=0 或者 PFSEG27R=1、PFSEG27=0 或者 PFSEG27R=1、PFSEG27=1	—	—		
(SDAA0)	输入 / 输出	PIOR27=1	1	0	0	PFSEG27R=1、PFSEG27=1	—	—			



表 4-6 使用引脚功能时的寄存器的设定例子 (8/20)

引脚名	使用的功能		PIORxx	POMxx	PMCxx	PMxx	Pxx	TSSELxx	复用功能输出		80 引 脚	64 引 脚			
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外					
P76	P76	输入	—	—	—	1	x	0	—	—	○	○			
		输出				0	0/1								
	TSCAP	—				1	x	1 注 2							
P91	P91	输入	—	x	0	1	x	0	—	—	○	x			
		输出	—	0	0	0	0/1								
		N 沟道漏极 开路输出	x	1	0	0	0/1						TO00=0		
	ANI3	模拟输入	x	x	1	1	x			—			—		
	(INTP1)	输入	PIOR21=1 注 1 PIOR20=1 注 1	x	0	1	x								
	TS13	输出	x	0	x	1	0							1	
	TI00	输入	PIOR10=0 注 1	x	0	1	x							0	
TO00	输出	—	0	0	0	0	0								
P92	P92	输入	—	x	0	1	x	0	—	—	○	○			
		输出	—	0	0	0	0/1								
		N 沟道漏极 开路输出	x	1	0	0	0/1						TxD2/IrTxD=1	TO02=0	
	ANI4	模拟输入	—	x	1	1	x						—	—	
	(INTP2)	输入	PIOR22=1 注 1	x	0	1	x								
	TS12	输出	x	0	x	1	0								1
	TxD2	输出	PIOR14=0	0/1	0	0	1								0
	IrTxD	输出		0/1	0	0	1								
TI02	输入	PIOR12=0	x	0	1	x	—	—							
TO02	输出		0	0	0	0			TxD2/IrTxD=1						
P93	P93	输入	—	x	0	1	x	0	—	—	○	○			
		输出	—	0	0	0	0/1								
		N 沟道漏极 开路输出	x	1	0	0	0/1						TO03/ REMOOUT=0		
	ANI5	模拟输入	—	x	1	1	x						—	—	
	(INTP3)	输入	PIOR25=0 PIOR24=1	x	0	1	x								
	TS11	输出	x	0	x	1	0								1
	RxD2	输入	PIOR14=0	x	0	1	x								0
	IrRxD	输入		x	0	1	x								
TI03	输入	PIOR13=0	x	0	1	x	0	—							
TO03	输出		0	0	0	0									
REMOOUT	输出		0	0	0	0									
P94	P94	输入	—	x	0	1	x	0	—	—	○	x			
		输出		0	0	0	0/1								
		N 沟道漏极 开路输出		1	0	0	0/1								
	ANI6	模拟输入		x	1	1	x								
TS10	输出	0	x	1	0	1	1								

注 1. 只限于 80 引脚。

2. 在使用触摸引脚功能（将任意的 TSSELxx 位置“1”）时，P76/TSCAP 引脚自动变为 TSCAP 功能。

表 4-6 使用引脚功能时的寄存器的设定例子 (9/20)

引脚名	使用的功能		PIORxx	POMxx	PMCxx	PMxx	Pxx	TSSELxx	复用功能输出		80 引 脚	64 引 脚	
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外			
P95	P95	输入	—	x	0	1	x	0	—	—	○	x	
		输出		0	0	0	0/1						
		N 沟道漏极 开路输出		1	0	0	0/1						
	ANI7	模拟输入		x	1	1	x						
	TS09	输出		0	x	x	0						1
P96	P96	输入	—	x	0	1	x	0	—	—	○	○	
		输出	x	0	0	0	0/1		(TxD1)=1				
		N 沟道漏极 开路输出		1	0	0	0/1						
	ANI8	模拟输入	—	x	1	1	x		—				
	(INTP4)	输入	PIOR26=1	x	0	1	x		—				
	TS08	输出	x	0	x	1	0		1				
	(TxD1)	输出	PIOR07=1	0	0	0	1		0				
P97	P97	输入	—	x	0	1	x	0	—	—	○	○	
		输出	x	0	0	0	0/1						
		N 沟道漏极 开路输出		1	0	0	0/1						
	ANI9	模拟输入	—	x	1	1	x						
	INTP3	输入	PIOR24=0 PIOR25=0	x	0	1	x						
	TS07	输出	x	0	x	1	0						1
(RxD1)	输入	PIOR07=1	x	0	1	x	0						
P100	P100	输入	—	—	—	1	x	0	—	—	○	x	
		N 沟道漏极 开路输出 (6V 耐压)	x			0	0/1			0			SDAA0=0
	TS20	输出	x			1	0			1			—
	SDAA0	输入 / 输出	PIOR27=0 注			0	0			0			—
P101	P101	输入	—	—	—	1	x	0	—	—	○	x	
		N 沟道漏极 开路输出 (6V 耐压)	x			0	0/1			0			SCLA0=0
	TS21	输出	x			x	0			1			—
	SCLA0	输入 / 输出	PIOR27=0 注			0	0			0			—

注 只限于 80 引脚产品。

表 4-6 使用引脚功能时的寄存器的设定例子 (10/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEG2xR PFSEGxx	TSSELxx	复用功能输出		80 引 脚	64 引 脚
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外		
P102	P102	输入	—	x	1	x	PFSEG26R=0、PFSEG26=0 或者 PFSEG26R=0、PFSEG26=1 或者 PFSEG26R=1、PFSEG26=0	0	—	TKBO00=0	○	x
		输出		0								
		N 沟道漏极 开路输出	x	1	0	0/1						
	TKBO00	输出	PIOR30=0注	0	0	0						
	TS22 (SEG26)	输出	x	0	1	0	x	1				
		输出		0	0	0	PFSEG26R=1、PFSEG26=1	0				
P103	P103	输入	—	x	1	x	PFSEG27R=0、PFSEG27=0 或者 PFSEG27R=0、PFSEG27=1 或者 PFSEG27R=1、PFSEG27=0	0	—	TKBO00=0	○	x
		输出		0								
		N 沟道漏极 开路输出	x	1	0	0/1						
	TKBO01	输出	PIOR31=0注	0	0	0						
	TS23 (SEG27)	输出	x	0	1	0	x	1				
		输出		0	0	0	PFSEG27R=1、PFSEG27=1	0				

注 只限于 80 引脚产品

表 4-6 使用引脚功能时的寄存器的设定例子 (11/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEGxx	TSSELxx	复用功能输出		80 引 脚	64 引 脚
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外		
P104	P104	输入	—	x	1	x	0	0	—	(TKBO01)=0	○	○
		输出	x	0	0	0/1						
		N 沟道漏极 开路输出	x	1	0	0/1						
	SEG4	输出	x	0	0	0	1					
	TS00	输出	x	0	1	0	x	1				
	KR4 (TKBO01)	输入 输出	— PIOR31=1	x 0	1 0	x 0	0	0				
P105	P105	输入	—	x	1	x	0	0	—	—	○	○
		输出		0	0	0/1						
		N 沟道漏极 开路输出		1	0	0/1						
	SEG5	输出		0	0	0	1					
	TS01	输出		0	1	0	x	1				
KR5	输入		x	1	x	0	0					
P106	P106	输入	—	x	1	x	0	0	—	—	○	○
		输出		0	0	0/1						
		N 沟道漏极 开路输出		1	0	0/1						
	SEG6	输出		0	0	0	1					
	TS02	输出		0	1	0	x	1				
KR6	输入		x	1	x	0	0					
P107	P107	输入	—	x	1	x	0	0	—	—	○	○
		输出		0	0	0/1						
		N 沟道漏极 开路输出	x	1	0	0/1						
	(INTP1)	输入	PIOR21=1 PIOR20=1	x	1	x						
	SEG7	输出	x	0	0	0	1					
	TS03	输出	x	0	1	0	x	1				
KR7	输入	—	x	1	x	0	0					

表 4-6 使用引脚功能时的寄存器的设定例子 (12/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEG2xR PFSEGxx	TSSELxx	80 引脚	64 引脚	
	功能名称	输入 / 输出									
P110	P110	输入	—	x	1	x	FPSEG24R=0、PFSEG24=0 或者 PFSEG24R=0、PFSEG24=1 或者 PFSEG24R=1、PFSEG24=0	0	○	○	
		输出	x	0	0	0/1					
		N 沟道漏极开路输出	x	1	0	0/1					
	INTP2	输入	PIOR23=0 PIOR22=0	x	1	x		PFSEG24R=1、PFSEG24=1	1		
	(SEG24)	输出	x	0	0	0					
	TS04	输出	x	0	1	0					

表 4-6 使用引脚功能时的寄存器的设定例子 (13/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEGxx	复用功能输出		80 引脚	64 引脚
	功能名称	输入 / 输出						SAU 的 输出功能	SAU 以外		
P111	P111	输入	—	x	1	x	0	—	—	○	○
		输出	x	0	0	0/1		(SO11)=1	(PCLBUZ1)=0		
		N 沟道漏极 开路输出	x	1	0	0/1		—	(PCLBUZ1)=0		
	SEG8	输出	x	0	0	0	1	—	—	○	○
	(SO11)	输出	PIOR00=1	0/1	0	1	0	(SO11)=1	—		
	(PCLBUZ1)	输出	PIOR05=0 PIOR04=1	0	0	0	0	—	—		
P112	P112	输入	—	x	1	x	0	—	(SCK11/SCL11)=1	○	○
		输出	x	0	0	0/1		—			
		N 沟道漏极 开路输出	x	1	0	0/1		—			
	SEG9	输出	x	0	0	0	1	—	—	○	○
	(SCK11)	输入	PIOR00=1	x	1	x	0	—	—		
		输出		0/1	0	1					
(SCL11)	输出	PIOR00=1	0/1	0	1	0	—	—			
P113	P113	输入	—	x	1	x	0	—	(SDA11)=1	○	○
		输出	x	0	0	0/1		—			
		N 沟道漏极 开路输出	x	1	0	0/1		—			
	SEG10	输出	x	0	0	0	1	—	—	○	○
	(SI11)	输入	PIOR00=1	x	1	x	0	—	—		
	(SDA11)	输出 / 输入	PIOR00=1	1	0	1					

表 4-6 使用引脚功能时的寄存器的设定例子 (15/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEG2xR PFSEGxx	复用功能输出		80 引 脚	64 引 脚	
	功能名称	输入 / 输出						SAU 的 输出功能	SAU 以外			
P114	P114	输入	—	x	1	x	PFSEG20R=0、PFSEG20=0 或者 PFSEG20R=0、PFSEG20=1 或者 PFSEG20R=1、PFSEG20=0	—	—	○	x	
		输出	x	0	0	0/1			TO05=0 VCOUT1=0			
		N 沟道漏极 开路输出	x	1	0	0/1			VCOUT1=0			
	RxD1	输入	PIOR07=0 注	x	1	x			—			TO05=0
	TI05	输入	—	x	1	x			—			—
	TO05	输出	x	0	0	0			—			—
	VCOUT1 (SEG20)	输出	— x	0 0	0 0	0 0			PFSEG20R=1、PFSEG20=1			—
P115	P115	输入	—	x	1	x	PFSEG21R=0、PFSEG21=0 或者 PFSEG21R=0、PFSEG21=1 或者 PFSEG21R=1、PFSEG21=0	—	—	○	x	
		输出	x	0	0	0/1			TxD1=1 TO07=0 VCOUT0=0			
		N 沟道漏极 开路输出	x	1	0	0/1			VCOUT0=0			
	TxD1	输出	PIOR07=0 注	0/1	0	1			—			TO07=0 VCOUT0=0
	TI07	输入	—	x	1	x			—			—
	TO07	输出	x	0	0	0			—			—
	VCOUT0 (SEG21)	输出	x x	0 0	0 0	0 0			PFSEG21R=1、PFSEG21=1			TxD1=1 —
P116	P116	输入	—	x	1	x	PFSEG22R=0、PFSEG22=0 或者 PFSEG22R=0、PFSEG22=1 或者 PFSEG22R=1、PFSEG22=0	—	—	○	x	
		输出	—	0	0	0/1			SDA00=1 PCLBUZ0=0			
		N 沟道漏极 开路输出	x	1	0	0/1			VCOUT0=0			
	INTP1	输入	—	x	1	x			—			—
	(SI00)	输入	PIOR02=0 PIOR01=1 注	x	1	x			—			—
	(RxD0)	输入		x	1	x			—			—
	(SDA00)	输入 / 输出	1	0	1	—			(PCLBUZ0)=0			
(PCLBUZ0) (SEG22)	输出	PIOR03=1 x	0 0	0 0	0 0	PFSEG22R=1、PFSEG22=1	(SDA00=1) —	—				

注 只限于 80 引脚产品

表 4-6 使用引脚功能时的寄存器的设定例子 (15/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEG2xR PFSEGxx	TSSELxx	复用功能输出		80 引 脚	64 引 脚	
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外			
P117	P117	输入	—	x	1	x	PFSEG23R=0、PFSEG23=0 或者 PFSEG23R=0、PFSEG23=1 或者 PFSEG23R=1、PFSEG23=0	0	—	○	x		
		输出	x	0	0	0/1			(SO00/TxD0)=1				
		N 沟道漏极 开路输出	x	1	0	0/1			—				
	TS19	输出	x	0	1	0			x			1	—
	(INTP2)	输入	PIOR23=1 PIOR22=0 注	x	1	x			PFSEG23R=0、PFSEG23=0 或者 PFSEG23R=0、PFSEG23=1 或者 PFSEG23R=1、PFSEG23=0			0	—
	(KR3)	输入	PIOR17=1	x	1	x			—			—	
	(SO00) (TxD0)	输出	PIOR02=0 PIOR01=1 注	0/1 0/1	0 0	1 1			—			—	
(SEG23)	输出	x	0	0	0	PFSEG23R=1、PFSEG23=1	—	—					

注 只限于 80 引脚产品。

表 4-6 使用引脚功能时的寄存器的设定例子 (16/20)

引脚名	使用的功能		CMC (EXCLK、OSCELS、EXCLKS、OSCELS)	Pxx	80 引脚	64 引脚
	功能名称	输入 / 输出				
P121	P121	输入	00xx/10xx/11xx	x	○	○
	X1	—	01xx	—		
P122	P122	输入	00xx/10xx	x	○	○
	X2	—	01xx	—		
	EXCLK	输入	11xx	—		
P123	P123	输入	xx00/xx10/xx11	x	○	○
	XT1	—	xx01	—		
P124	P124	输入	xx00/xx10	x	○	○
	XT2	—	xx01	—		
	EXCLKS	输入	xx11	—		

表 4-6 使用引脚功能时的寄存器的设定例子 (17/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	ISCVL3 ISCCAP	复用功能输出		80 引脚	64 引脚
	功能名称	输入 / 输出						SAU 的 输出功能	SAU 以外		
P125	P125	输入	—	x	1	x	ISCVL3=1	—	—	○	○
		输出	x	0	0	0/1		SDA00=1			
		N 沟道漏极 开路输出	x	1	0	0/1					
	V <sub>L3</sub>	—	x	x	1	x	ISCVL3=0	—	—	○	○
	(SI00)	输入	PIOR02=1 PIOR01=0	x	1	x	ISCVL3=1	—	—	○	○
	(RxD0)	输入		x	1	x					
(SDA00)	输入 / 输出	1	0	1	—	—	—	—	○	○	
P126	P126	输入	—	x	1	x	ISCCAP=1	—	—	○	○
		输出	x	0	0	0/1		(SCK00/SCL00)=1	TO01=0		
		N 沟道漏极 开路输出	x	1	0	0/1					
	CAPL	—	x	x	1	x	ISCCAP=0	—	—	○	○
	(SCK00)	输入	PIOR02=1 PIOR01=0	x	1	x	ISCCAP=1	—	TO01=0	○	○
	输出	0/1		0	1						
	(SCL00)	输出	0/1	0	1	—	—	—	○	○	
TI01	输入	PIOR11=1	x	1	x	ISCCAP=1	(SCK00/SCL00)=1	TO01=0	○	○	
TO01	输出		0	0	0						
P127	P127	输入	—	x	1	x	ISCCAP=1	—	—	○	○
		输出	x	0	0	0/1		(SO00/TxD0)=1			
		N 沟道漏极 开路输出	x	1	0	0/1					
	CAPH	—	x	x	1	x	ISCCAP=0	—	—	○	○
	(SO00)	输出	PIOR02=1 PIOR01=0	0/1	0	1	ISCCAP=1	—	—	○	○
(TxD0)	输出	0/1		0	1						
P137	P137	输入	—	—	1	x	—	—	—	○	○
	INTP0	输入	—	—	1	x	—	—	—	○	○

表 4-6 使用引脚功能时的寄存器的设定例子 (18/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	PFSEGxx	TSSELxx	复用功能输出		80 引脚	64 引脚
	功能名称	输入 / 输出							SAU 的 输出功能	SAU 以外		
P140	P140	输入	—	x	1	x	0	0	—	—	○	○
		输出	x	0	0	0/1						
		N 沟道漏极 开路输出	x	1	0	0/1						
	SEG11	输出	x	0	0	0	1					
	TS15	输出	x	0	1	0	x	1				
	KR0	输入	—	x	1	x	0	0				
(SSI00)	输入	PIOR02=0 PIOR01=1 或者 PIOR02=1 PIOR01=0	x	1	x							
P141	P141	输入	—	x	1	x	0	0	—	(SCK00/SCL00)=1	○	○
		输出	x	0	0	0/1						
		N 沟道漏极 开路输出	x	1	0	0/1						
	SEG12	输出	x	0	0	0	1					
	TS06	输出	x	0	1	0	x	1				
	KR1	输入	—	x	1	x	0	0				
	(SCK00)	输入	—	x	1	x						
		输出	PIOR02=0 PIOR01=1	0/1	0	1						
(SCL00)	输出		0/1	0	1							
P142	P142	输入	—	x	1	x	0	0	—	(TO03/REMOOUT)=0	○	○
		输出	x	0	0	0/1						
		N 沟道漏极 开路输出	x	1	0	0/1						
	SEG13	输出	x	0	0	0	1					
	TS18	输出	x	0	1	0	x	1				
	KR2	输入	—	x	1	x	0	0				
	(TI03)	输入	PIOR13=1	x	1	x						
	(TO03)	输出		0	0	0						
(REMOOUT)	输出	0		0	0							

表 4-6 使用引脚功能时的寄存器的设定例子 (19/20)

引脚名	使用的功能		PIORxx	POMxx	PMCxx	PMxx	Pxx	复用功能输出		80 引脚	64 引脚	
	功能名称	输入 / 输出						SAU 的 输出功能	SAU 以外			
P150	P150	输入	—	x	0	1	x	—	—	○	x	
		输出		0	0	0	0/1		TO06=0			
		N 沟道漏极开路输出		1	0	0	0/1					
	ANI12	模拟输入		x	1	1	x					
	TI06	输入		x	0	1	x					
	TO06	输出		0	0	—	0		—			
	IVREF0	模拟输入		x	1	1	x					
P151	P151	输入	—	x	0	1	x	—	—	○	x	
		输出		0	0	0	0/1		TO04=0			
		N 沟道漏极开路输出		1	0	0	0/1					
	ANI13	模拟输入		x	1	1	x					
	TI04	输入		x	0	1	x					
	TO04	输出		0	0	0	0		—			
	IVCMP0	模拟输入		x	1	1	x					
P152	P152	输入	—	x	0	1	x	—	—	○	x	
		输出	x	0	0	0	0/1					
		N 沟道漏极开路输出	x	1	0	0	0/1					
	ANI4	模拟输入	—	x	1	1	x					
	INTP4	输入	PIOR26=0 注	x	0	1	x					
	(KR1)	输入	PIOR15=1 注	x	0	1	x					
	IVCMP1	模拟输入	—	x	1	0	x					
P153	P153	输入	—	x	0	1	x	—	—	○	x	
		输出	x	0	0	0	0/1		(RTC1HZ)=0 (PCLBUZ1)=0			
		N 沟道漏极开路输出		1	0	0	0/1					
	ANI15	模拟输入	—	x	1	1	x					
	(INTP3)	输入	PIOR25=1 PIOR24=0 注	x	0	1	x		—			
	(KR2)	输入	—	x	0	1	x					
	(RTC1HZ)	输出	PIOR06=1 注	0	0	0	0		(PCLBUZ1)=0			
	(PCLBUZ1)	输出	PIOR05=1 PIOR04=0 注	0	0	0	0		(RTC1HZ)=0			
IVREF1	模拟输入	—	x	1	1	x	—					
P154	P154	输入	—	x	—	1	x	—	—	○	○	
		输出	x	0		0	0/1					SDA00=1
		N 沟道漏极开路输出	x	1		0	0/1					
	S100	输入	PIOR02=0 PIOR01=0	x		1	x					
	RxD0	输入		x		1	x					—
	SDA00	输入 / 输出		1		0	1					
P155	P155	输入	—	x	—	1	x	—	—	○	○	
		输出	x	0		0	0/1					SO00/TxD0=1
		N 沟道漏极开路输出	x	1		0	0/1					
	SO00	输出	PIOR02=0 PIOR01=0	0/1		0	1					—
TxD0	输出											

注 只限于 80 引脚产品。



表 4-6 使用引脚功能时的寄存器的设定例子 (20/20)

引脚名	使用的功能		PIORxx	POMxx	PMxx	Pxx	复用功能输出		80 引脚	64 引脚
	功能名称	输入 / 输出					SAU 的 输出功能	SAU 以外		
P156	P156	输入	—	x	1	x	—	—	○	○
		输出	x	0	0	0/1	SCK00/SCL00=1	TO01=0 RTC1HZ=0		
		N 沟道漏极开路输出	x	1	0	0/1				
	SCK00	输入	PIOR02=0 PIOR01=0	x	1	x	—	—		
		输出		0/1	0	1		TO01=0 RTC1HZ=0		
	SCL00	输出		0/1	0	1		TO01=0 RTC1HZ=0		
	TI01	输入	PIOR11=0	x	1	x	—			
	TO01	输出		0	0	0	RTC1HZ=0			
RTC1HZ	输出	PIOR06=0	0	0	0	SCK00/SCL00=1	TO01=0			
P157	P157	输入	—	x	1	x	—	—	○	○
		输出	x	0	0	0/1		(TKBO00)=0		
		N 沟道漏极开路输出	x	1	0	0/1				
	INTP5	输入	—	x	1	x		—		
	KR3	输入	—	x	1	x				
	SSI00	输入	PIOR02=0 PIOR01=0	x	1	x				
	(TKBO00)	输出	PIOR30=1	0	0	0				

#### 4.5.4 SEGxx 引脚复用端口的运行

段输出引脚（SEGxx）的复用端口功能取决于端口模式寄存器（PMxx）、LCD 端口功能寄存器 0～3（PFSEG0～PFSEG3）和端口功能/SEG 输出重定向寄存器（PFSEGR）的设定。

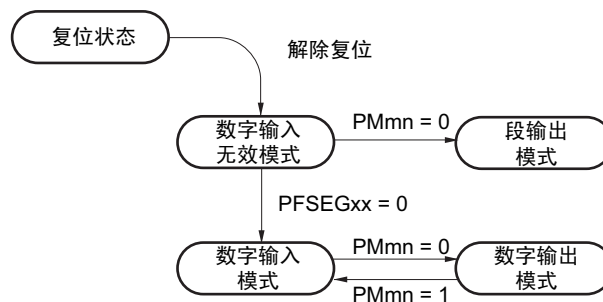
- P60～P67、P70～P75、P111～P113 和 PFSEG2xR 为“1”时的 P114～P117（与段输出引脚（SEGxx）复用并且不与触摸引脚（TSxx）复用的端口）

表 4-7 SEGxx/ 端口引脚功能的设定

PFSEG1～PFSEG3 寄存器的 PFSEGxx 位	PMxx 寄存器的 PMxx 位	引脚功能	初始状态
1	1	数字输入无效模式	○
0	0	数字输出模式	—
0	1	数字输入模式	—
1	0	段输出模式	—

SEGxx/ 端口引脚功能的状态转移如下所示。

图 4-19 SEGxx/ 端口引脚功能的状态转移图



注意 要设定为段输出模式时，必须在段输出开始前（LCD 模式寄存器 1（LCDM1）的 SCOC=0 的期间）进行设定。

### 4.5.5 SEGxx 引脚和 TSxx 引脚复用端口的运行

段输出引脚（SEGxx）和触摸引脚（TSxx）的复用端口功能取决于端口模式寄存器（PMxx）、LCD 端口功能寄存器 0～3（PFSEG0～PFSEG3）、端口功能/SEG 输出重定向寄存器（PFSEGR）和触摸引脚功能选择寄存器（TSSEL0～TSSEL2）的设定。

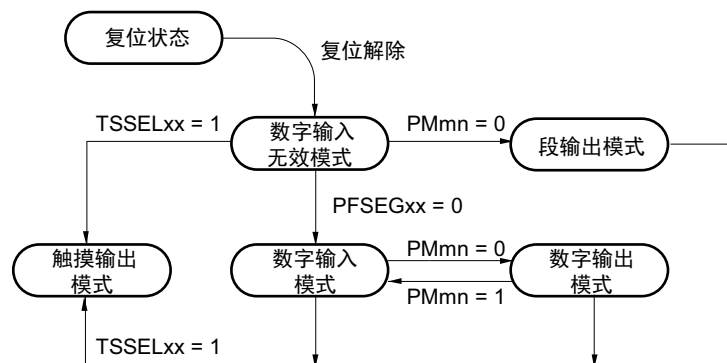
- P104～P107、P140～P142 和 PFSEG2xR 为“1”时的 P102、P103、P110、P117（与段输出引脚（SEGxx）和触摸引脚（TSxx）复用的端口）

表 4-8 SEGxx/TSxx/ 端口引脚功能的设定

TSSEL0～TSSEL2 寄存器的 TSSELxx 位	PFSEG0～PFSEG3 寄存器的 PFSEGxx 位	PMxx 寄存器的 PMxx 位	引脚功能	初始 状态
0	1	1	数字输入无效模式	○
0	0	0	数字输出模式	—
0	0	1	数字输入模式	—
0	1	0	段输出模式	—
1	x	x	触摸输出模式	—

SEGxx/TSxx/ 端口引脚功能的状态转移如下所示。

图 4-20 SEGxx/TSxx/ 端口引脚功能的状态转移图



**注意** 要设定为段输出模式时，必须在段输出开始前（LCD 模式寄存器 1（LCDM1）的 SCOC=0 的期间）进行设定。  
要设定为触摸输出模式时，必须在测量运行开始前（CTSUCR0 的 CTSUSTR=0 的期间）进行设定。

### 4.5.6 ANIxx 引脚和 TSxx 引脚复用端口的运行

模拟输入引脚（ANIxx）和触摸引脚（TSxx）的复用端口功能取决于端口模式寄存器（PMxx）、端口模式控制寄存器（PMCxx）和触摸引脚功能选择寄存器（TSSEL0 ~ TSSEL2）的设定。

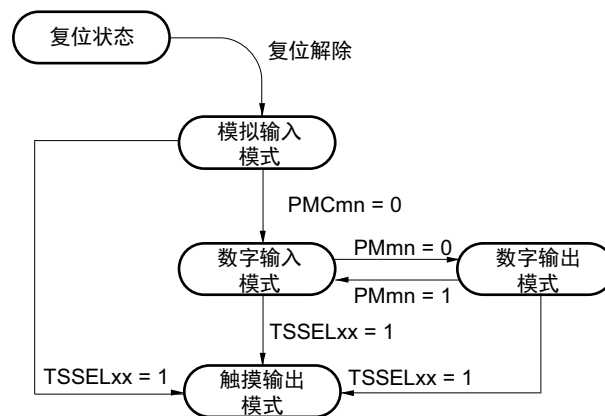
- P11、P20 ~ P22、P91 ~ P97（与模拟输入引脚（ANIxx）和触摸引脚（TSxx）复用的端口）

表 4-9 ANIxx/TSxx/ 端口引脚功能的设定

TSSEL0 ~ TSSEL2 寄存器的 TSSELxx 位	PMC1、PMC2、PMC9 寄存器的 PMCxx 位	PMxx 寄存器的 PMxx 位	引脚功能	初始状态
0	1	1	模拟输入模式	○
0	0	0	数字输出模式	—
0	0	1	数字输入模式	—
1	x	x	触摸输出模式	—
上述以外			禁止设定	

ANIxx/TSxx/ 端口引脚功能的状态转移如下所示。

图 4-21 ANIxx/TSxx/ 端口引脚功能的状态转移图



**注意** 要设定为触摸输出模式时，必须在测量运行开始前（CTSUCR0 的 CTSUSTRT=0 的期间）进行设定。

### 4.5.7 $V_{L3}$ 、CAPL、CAPH 引脚复用端口的运行

$V_{L3}$ /P125、CAPL/P126、CAPH/P127 引脚的功能取决于 LCD 输入切换控制寄存器 (ISCLCD)、LCD 模式寄存器 0 (LCDM0) 和端口模式寄存器 12 (PM12) 的设定。

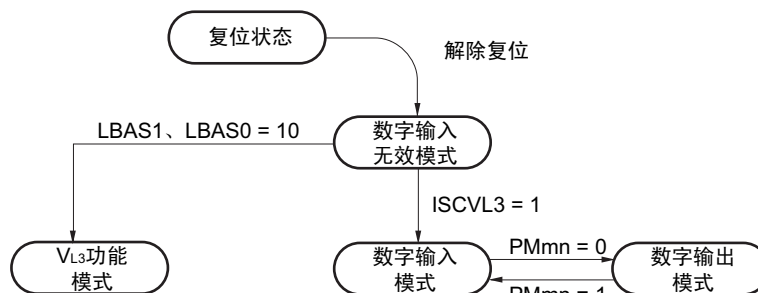
#### (1) $V_{L3}$ /P125

表 4-10  $V_{L3}$ /P125 引脚功能的设定

偏压设定 (LCDM0 寄存器的 LBAS1 位和 LBAS0 位)	ISCLCD 寄存器的 ISCVL3 位	PM12 寄存器的 PM125 位	引脚功能	初始状态
1/4 偏压法以外 (LBAS1、LBAS0=00 或者 01)	0	1	数字输入无效模式	○
	1	0	数字输出模式	—
	1	1	数字输入模式	—
1/4 偏压法 (LBAS1、LBAS0=10)	0	1	$V_{L3}$ 功能模式	—
上述以外			禁止设定	

$V_{L3}$ /P125 引脚功能的状态转移如下所示。

图 4-22  $V_{L3}$ /P125 引脚功能的状态转移图



**注意** 要设定为  $V_{L3}$  功能模式时，必须在段输出开始前 (LCD 模式寄存器 1 (LCDM1) 的 SCOC=0 的期间) 进行设定。

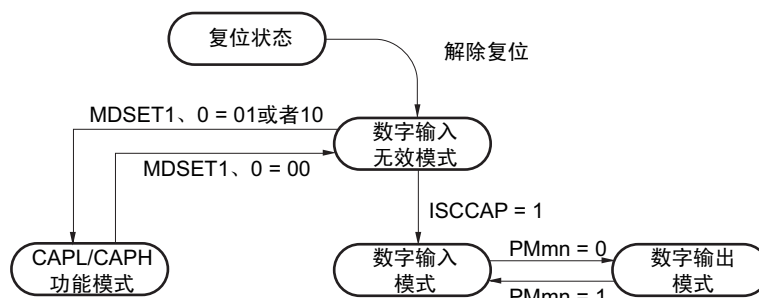
## (2) CAPL/P126、CAPH/P127

表 4-11 CAPL/P126、CAPH/P127 引脚功能的设定

LCD 驱动电压生成电路 (LCDM0 寄存器的 MDSET1 位和 MDSET0 位)	ISCLCD 寄存器的 ISCCAP 位	PM12 寄存器的 PM126 位和 PM127 位	引脚功能	初始状态
外部电阻分割 (MDSET1、MDSET0=00)	0	1	数字输入无效模式	○
	1	0	数字输出模式	—
	1	1	数字输入模式	—
内部升压 / 电容分割 (MDSET1、MDSET0=01 或者 10)	0	1	CAPL/CAPH 功能 模式	—
上述以外			禁止设定	

CAPL/P126、CAPH/P127 引脚功能的状态转移如下所示。

图 4-23 CAPL/P126、CAPH/P127 引脚功能的状态转移图



**注意** 要设定为 CAPL/CAPH 功能模式时，必须在段输出开始前（LCD 模式寄存器 1 (LCDM1) 的 SCOC=0 的期间）进行设定。

## 4.6 使用端口功能时的注意事项

### 4.6.1 有关对端口寄存器 n (Pn) 的 1 位存储器操作指令的注意事项

在对同时具有输入和输出功能的端口执行位存储器操作指令时，除了操作对象的位以外，也可能改写非操作对象的输入端口的输出锁存器的值。

因此，建议在将任意的端口从输入模式切换为输出模式前重新写输出锁存器的值。

<例> 当 P60 为输出端口并且 P61 ~ P67 为输入端口（引脚状态全部为高电平）而且端口 6 的输出锁存器值为“00H”时，如果通过 1 位存储器操作指令将输出端口 P60 的输出从低电平改为高电平，端口 6 的输出锁存器的值就变为“FFH”。

说明：PMnm 位为“1”的端口的 Pn 寄存器的写对象是输出锁存器，而读对象是引脚状态。

在 R7F0C205-208 内部，1 位存储器操作指令按照以下顺序执行：

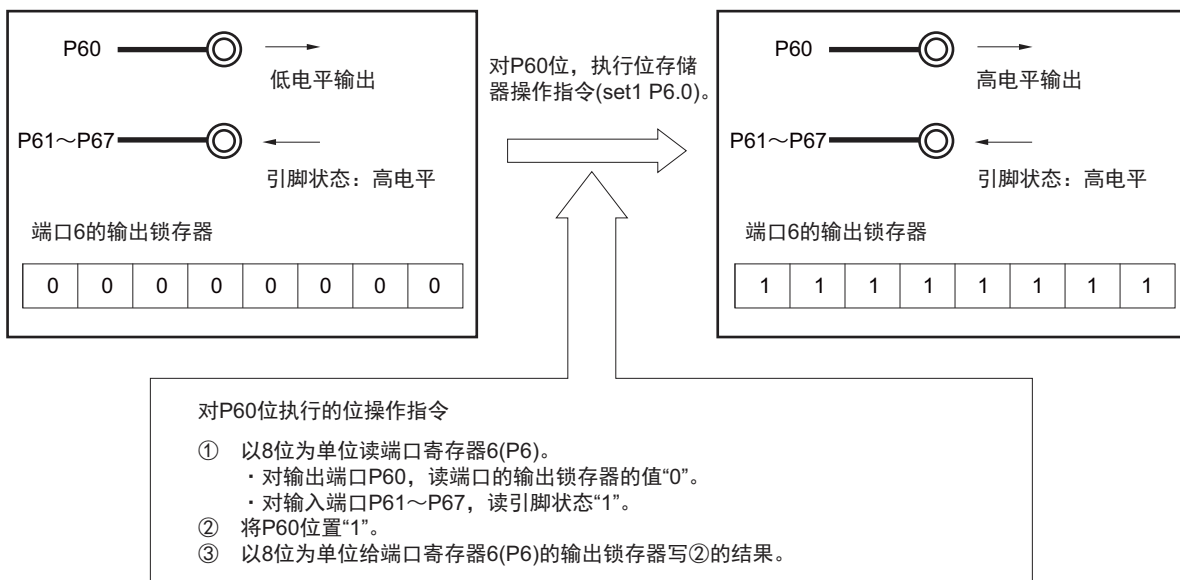
- <1> 以 8 位为单位读 Pn 寄存器。
- <2> 操作 1 位对象位。
- <3> 以 8 位为单位写 Pn 寄存器。

在 <1> 时，读输出端口 P60 的输出锁存器的值“0”，并且读输入端口 P61 ~ P67 的引脚状态。此时，如果 P61 ~ P67 的引脚状态为高电平，读取值就为“FEH”。

通过 <2> 的操作，值变为“FFH”。

通过 <3> 的操作，给输出锁存器写“FFH”。

图 4-24 1 位存储器操作指令（P60 的情况）



### 4.6.2 设定引脚时的注意事项

如果给使用的输出引脚分配了其他复用输出功能，就需要将不使用的复用功能的输出置初始状态（回避输出的冲突）。对于根据外围 I/O 重定向寄存器 0 ~ 3 (PIOR0 ~ PIOR3) 的设定来分配的功能也同样。有关复用输出，请参照“4.5 使用复用功能时的寄存器设定”。

对于用作输入的引脚，复用输出功能无效（缓冲器输出为 Hi-Z），因此不需要进行处理。

为了省电，建议停止不使用的功能，包括只有输入或者没有输入 / 输出的模块。

## 第5章 时钟发生电路

### 5.1 时钟发生电路的功能

时钟发生电路是产生给 CPU 和外围硬件提供时钟的电路。

有以下 3 种系统时钟和时钟振荡电路。

#### (1) 主系统时钟

##### ① X1 振荡电路

能通过给 X1 和 X2 连接谐振器使  $f_X=1\sim 20\text{MHz}$  的时钟振荡，并且能通过执行 STOP 指令或者设定 MSTOP 位（时钟运行状态控制寄存器（CSC）的 bit7）使振荡停止。

##### ② 高速内部振荡器

能通过选项字节（000C2H）从  $f_{\text{HOCO}}=48\text{MHz}$ 、24MHz、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz 和 1MHz(TYP.) 中选择频率进行振荡。当选择 48MHz 作为  $f_{\text{HOCO}}$  时， $f_{\text{IH}}$  为 24MHz；当选择 24MHz 或者更低的频率作为  $f_{\text{HOCO}}$  时， $f_{\text{IH}}$  不分频而是和  $f_{\text{HOCO}}$  的频率相同。在解除复位后，CPU 一定以此高速内部振荡器时钟开始运行注。能通过执行 STOP 指令或者设定 HIISTOP 位（CSC 寄存器的 bit0）使振荡停止。

能通过高速内部振荡器的频率选择寄存器（HOCODIV）更改选项字节设定的频率。有关频率设定，请参照“图 5-10 高速内部振荡器的频率选择寄存器（HOCODIV）的格式”。

能通过高速内部振荡器设定的振荡频率如下所示（能通过选项字节和高速内部振荡器的频率选择寄存器（HOCODIV）选择的种类）。

电源电压	振荡频率 (MHz)									
	1	2	3	4	6	8	12	16	24	48
$2.7\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$	○	○	○	○	○	○	○	○	○	○
$2.4\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$	○	○	○	○	○	○	○	○	—	—
$1.8\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$	○	○	○	○	○	○	—	—	—	—
$1.6\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$	○	○	○	○	—	—	—	—	—	—

另外，能由 EXCLK/X2/P122 引脚提供外部主系统时钟（ $f_{\text{EX}}=1\sim 20\text{MHz}$ ），并且能通过执行 STOP 指令或者设定 MSTOP 位将外部主系统时钟的输入置为无效。

能通过设定 MCM0 位（系统时钟控制寄存器（CKC）的 bit4）进行高速系统时钟（X1 时钟或者外部主系统时钟）和高速内部振荡器时钟的切换。另外，主系统时钟可使用的频率范围根据电源电压  $V_{\text{DD}}$  而不同，因此需要通过选项字节（000C2H）的 CMODE0 位和 CMODE1 位设定闪存的运行电压模式（详细内容请参照“第 29 章 选项字节”）。

注 但是，当选择 48MHz 时（选项字节（000C2H）的 FRQSEL4=1），给 16 位定时器 KB2 提供 48MHz 的时钟（ $f_{\text{HOCO}}$ ），而给其他功能（含 CPU）提供  $f_{\text{HOCO}}$  的 2 分频的 24MHz 时钟（ $f_{\text{IH}}$ ）。要给 16 位定时器 KB2 提供 48MHz 时，必须将  $f_{\text{CLK}}$  设定为  $f_{\text{IH}}$ 。



## (2) 副系统时钟

- XT1 振荡电路

能通过给 XT1 和 XT2 连接 32.768kHz 的谐振器使  $f_{XT}=32.768\text{kHz}$  的时钟振荡，并且能通过设定 XTSTOP 位（时钟运行状态控制寄存器（CSC）的 bit6）使振荡停止。

另外，能由 EXCLKS/XT2/P124 引脚提供外部副系统时钟（ $f_{EXS}=32.768\text{kHz}$ ），并且能通过设定 XTSTOP 位将外部副系统时钟的输入置为无效。

## (3) 低速内部振荡器时钟

能使  $f_{LL}=15\text{kHz}$ (TYP.) 的时钟振荡。

不能将低速内部振荡器时钟用作 CPU 时钟。

只有以下外围硬件才能通过低速内部振荡器时钟运行。

- 看门狗定时器
- 实时时钟 2
- 12 位间隔定时器
- LCD 控制器/驱动器

当选项字节（000C0H）的 bit4（WDTON）和副系统时钟提供模式控制寄存器（OSMC）的 bit4（WUTMMCK0）中的一个或者两个都为“1”时，低速内部振荡器振荡。

但是，在 WDTON 位为“1”并且 WUTMMCK0 位为“0”而且选项字节（000C0H）的 bit0（WDSTBYON）为“0”时，如果执行 HALT 指令或者 STOP 指令，低速内部振荡器就停止振荡。

**注意** 只有在使用固定周期中断功能时，才能选择低速内部振荡器时钟（ $f_{LL}$ ）作为实时时钟 2 的计数时钟。

备注	$f_X$ :	X1 时钟振荡频率
	$f_{HOCO}$ :	高速内部振荡器的时钟频率（最大 48MHz）
	$f_{IH}$ :	高速内部振荡器的时钟频率（最大 24MHz）注
	$f_{EX}$ :	外部主系统时钟频率
	$f_{XT}$ :	XT1 时钟振荡频率
	$f_{EXS}$ :	外部副系统时钟频率
	$f_{LL}$ :	低速内部振荡器的时钟频率

**注** 由硬件进行控制，当通过选项字节（000C2H）将  $f_{HOCO}$  设定为 48MHz（FRQSEL4=1）时，使时钟频率和  $f_{HOCO}$  的 2 分频相同；当设定为 24MHz 或者更低的频率（FRQSEL4=0）时，使时钟频率和  $f_{HOCO}$  相同。要给 16 位定时器 KB2 提供 48MHz 时，必须将  $f_{CLK}$  设定为  $f_{IH}$ 。

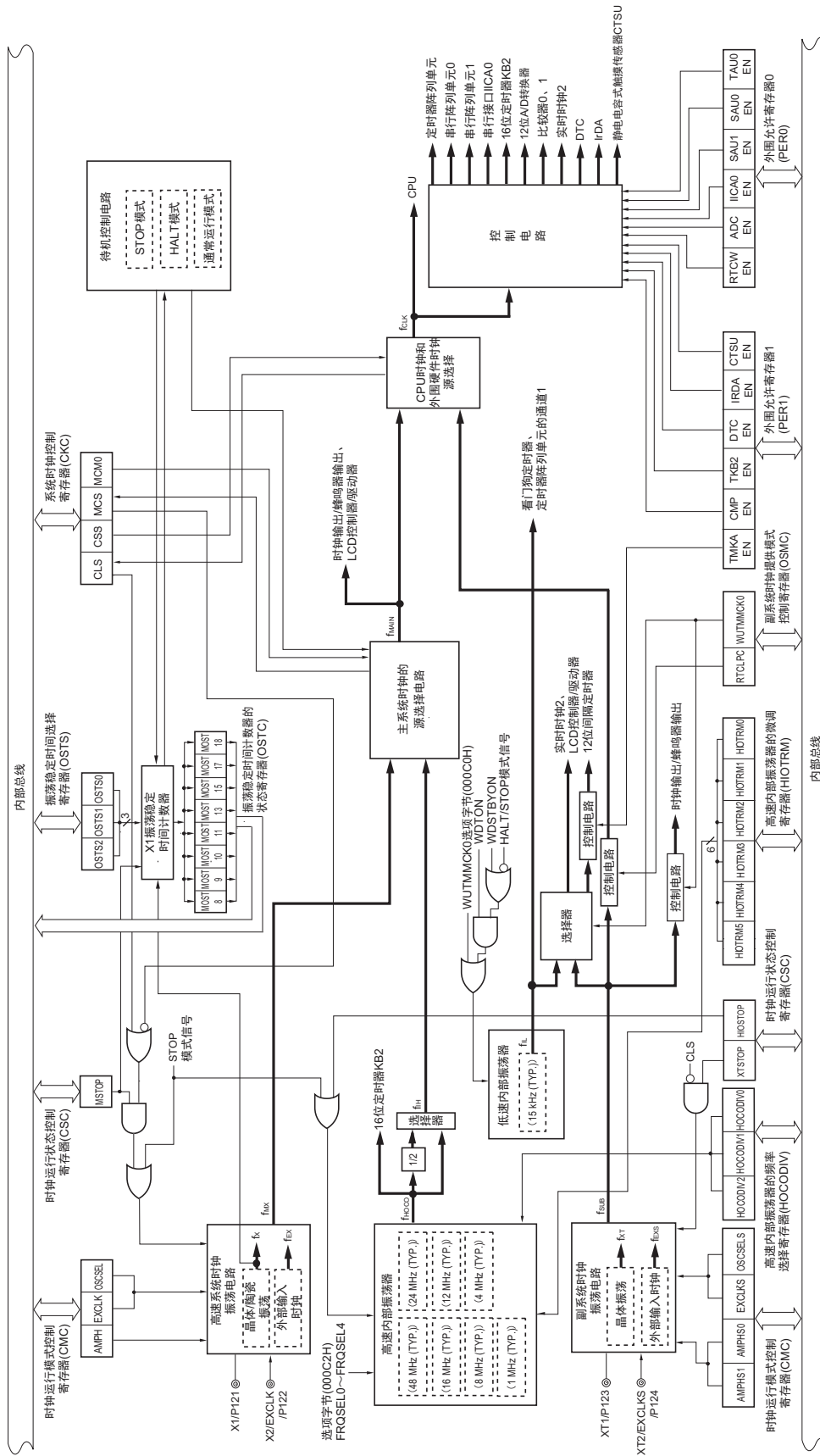
## 5.2 时钟发生电路的结构

时钟发生电路由以下硬件构成。

表 5-1 时钟发生电路的结构

项目	结构
控制寄存器	时钟运行模式控制寄存器 (CMC) 系统时钟控制寄存器 (CKC) 时钟运行状态控制寄存器 (CSC) 振荡稳定时间计数器的状态寄存器 (OSTC) 振荡稳定时间选择寄存器 (OSTS) 外围允许寄存器 0、1 (PER0、PER1) 副系统时钟提供模式控制寄存器 (OSMC) 高速内部振荡器的频率选择寄存器 (HOCODIV) 高速内部振荡器的微调寄存器 (HIOTRM)
振荡电路	X1 振荡电路 XT1 振荡电路 高速内部振荡器 低速内部振荡器

图 5-1 时钟发生电路的框图



备注	$f_X$ :	X1 时钟振荡频率
	$f_{HOCO}$ :	高速内部振荡器的时钟频率（最大48MHz）
	$f_{IH}$ :	高速内部振荡器的时钟频率（最大24MHz）注1
	$f_{EX}$ :	外部主系统时钟频率
	$f_{MX}$ :	高速系统时钟频率
	$f_{MAIN}$ :	主系统时钟频率
	$f_{XT}$ :	XT1 时钟振荡频率
	$f_{EXS}$ :	外部副系统时钟频率
	$f_{SUB}$ :	副系统时钟频率注2
	$f_{CLK}$ :	CPU/外围硬件的时钟频率
	$f_{IL}$ :	低速内部振荡器的时钟频率

- 注 1. 由硬件进行控制，当通过选项字节（000C2H）将  $f_{HOCO}$  设定为 48MHz（FRQSEL4=1）时，使时钟频率和  $f_{HOCO}$  的 2 分频相同；当设定为 24MHz 或者更低的频率（FRQSEL4=0）时，使时钟频率和  $f_{HOCO}$  相同。要给 16 位定时器 KB2 提供 48MHz 时，必须将  $f_{CLK}$  设定为  $f_{IH}$ 。
2. 当 WUTMMCK0 位为“1”时，禁止选择  $f_{SUB}$  作为时钟输出 / 蜂鸣器输出的输出时钟。

### 5.3 控制时钟发生电路的寄存器

通过以下 9 种寄存器控制时钟发生电路。

- 时钟运行模式控制寄存器（CMC）
- 系统时钟控制寄存器（CKC）
- 时钟运行状态控制寄存器（CSC）
- 振荡稳定时间计数器的状态寄存器（OSTC）
- 振荡稳定时间选择寄存器（OSTS）
- 外围允许寄存器0、1（PER0、PER1）
- 副系统时钟提供模式控制寄存器（OSMC）
- 高速内部振荡器的频率选择寄存器（HOCODIV）
- 高速内部振荡器的微调寄存器（HIOTRM）

注意 分配的寄存器和位因产品而不同。必须给未分配的位设定初始值。

#### 5.3.1 时钟运行模式控制寄存器（CMC）

这是设定 X1/P121、X2/EXCLK/P122、XT1/P123、XT2/EXCLKS/P124 引脚的运行模式以及选择振荡电路增益的寄存器。

在解除复位后，只能通过 8 位存储器操作指令写 1 次 CMC 寄存器。能通过 8 位存储器操作指令读此寄存器。在产生复位信号后，此寄存器的值变为“00H”。

注意 EXCLKS 位、OSCSELS 位、AMPHS1 位和 AMPHS0 位只在上电复位时被初始化，而在其他复位时保持不变。

图 5-2 时钟运行模式控制寄存器（CMC）的格式

地址：FFFA0H      复位后：00H 注      R/W

符号	7	6	5	4	3	2	1	0
CMC	EXCLK	OSCSEL	EXCLKS 注	OSCSELS 注	0	AMPHS1 注	AMPHS0 注	AMPH

EXCLK	OSCSEL	高速系统时钟 引脚的运行模式	X1/P121 引脚	X2/EXCLK/P122 引脚
0	0	输入端口模式	输入端口	
0	1	X1 振荡模式	连接晶体谐振器或者陶瓷谐振器。	
1	0	输入端口模式	输入端口	
1	1	外部时钟输入模式	输入端口	外部时钟输入

EXCLKS	OSCSELS	副系统时钟 引脚的运行模式	XT1/P123 引脚	XT2/EXCLKS/P124 引脚
0	0	输入端口模式	输入端口	
0	1	XT1 振荡模式	连接晶体谐振器。	
1	0	输入端口模式	输入端口	
1	1	外部时钟输入模式	输入端口	外部时钟输入

AMPHS1	AMPHS0	XT1 振荡电路的振荡模式选择
0	0	低功耗振荡（默认）
0	1	通常的振荡
1	0	超低功耗振荡
1	1	禁止设定

AMPH	X1 时钟振荡频率的控制
0	$1\text{MHz} \leq f_X \leq 10\text{MHz}$
1	$10\text{MHz} < f_X \leq 20\text{MHz}$

注 EXCLKS 位、OSCSELS 位、AMPHS1 位和 AMPHS0 位只在上电复位时被初始化，而在其他复位时保持不变。

- 注意 1. 在解除复位后，只能通过 8 位存储器操作指令写 1 次 CMC 寄存器。当以初始值（“00H”）使用 CMC 寄存器时，为了防止程序失控时的误动作（如果误写“00H”以外的值就不能恢复），必须在解除复位后将 CMC 寄存器置“00H”。
2. 在解除复位后并且在通过设定时钟运行状态控制寄存器（CSC）开始 X1 或者 XT1 振荡前，必须设定 CMC 寄存器。
3. 当 X1 时钟振荡频率超过 10MHz 时，必须将 AMPH 位置“1”。
4. 必须在解除复位后并且在选择  $f_{IH}$  作为  $f_{CLK}$  的状态（将  $f_{CLK}$  切换为  $f_{MX}$  前的状态）下设定 AMPH 位、AMPHS1 位和 AMPHS0 位。
5. 必须通过软件对  $f_{XT}$  的振荡稳定时间进行计数。
6. 系统时钟的频率上限是 24MHz，但是 X1 振荡电路的频率上限为 20MHz。
7. 在写 CMC 寄存器后发生上电复位以外的复位时，为了防止程序失控时的误动作，必须在解除复位后设定和发生复位前相同的值。

注意 8. 为了实现低功耗，XT1 振荡电路是低增幅电路。必须在设计时注意以下几点：

- 引脚和电路板含有寄生电容。因此，必须通过实际使用的电路板进行振荡评估，确认是否有问题。
- 在将 XT1 振荡电路的模式用于超低功耗振荡（AMPHS1、AMPHS0=1、0）时，必须在对“5.7 谐振器和振荡电路常数”记载的谐振器进行充分评估后使用。
- 必须尽量缩短 XT1 引脚、XT2 引脚和谐振器之间的布线，减小寄生电容和布线电阻。尤其在选择超低功耗振荡（AMPHS1、AMPHS0=1、0）时要注意。
- 必须使用寄生电容和布线电阻小的电路板材料构成电路。
- 必须尽量在 XT1 振荡电路的附近配置和  $V_{SS}$  同电位的接地图形。
- XT1 引脚、XT2 引脚和谐振器的信号线不能和其他信号线交叉，并且不能接近有变化的大电流流过的布线。
- 在高湿度环境中，因电路板的吸湿或者结露可能导致 XT1 引脚和 XT2 引脚之间的阻抗下降而影响振荡。在这样的环境中使用时，必须对电路板进行涂层等防潮措施。
- 在对电路板进行涂层处理时，必须在 XT1 引脚和 XT2 引脚之间使用不产生电容或者漏电流的材料。

备注  $f_x$ : X1 时钟振荡频率

### 5.3.2 系统时钟控制寄存器 (CKC)

这是选择 CPU/ 外围硬件时钟和主系统时钟的寄存器。  
通过 1 位或者 8 位存储器操作指令设定 CKC 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 5-3 系统时钟控制寄存器 (CKC) 的格式

地址: FFFA4H      复位后: 00H      R/W 注 1

符号	7	6	5	4	3	2	1	0
CKC	CLS	CSS	MCS	MCM0	0	0	0	0

CLS	CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 的状态
0	主系统时钟 ( $f_{MAIN}$ )
1	副系统时钟 ( $f_{SUB}$ )

CSS	CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 的选择
0	主系统时钟 ( $f_{MAIN}$ )
1 注 2	副系统时钟 ( $f_{SUB}$ )

MCS	主系统时钟 ( $f_{MAIN}$ ) 的状态
0	高速内部振荡器时钟 ( $f_{IH}$ )
1	高速系统时钟 ( $f_{MX}$ )

MCM0 注 2	主系统时钟 ( $f_{MAIN}$ ) 的运行控制
0	选择高速内部振荡器时钟 ( $f_{IH}$ ) 作为主系统时钟 ( $f_{MAIN}$ )。
1	选择高速系统时钟 ( $f_{MX}$ ) 作为主系统时钟 ( $f_{MAIN}$ )。

注 1. bit7 和 bit5 是只读位。

2. 禁止在将 CSS 位置“1”的状态下更改 MCM0 位的值。

备注  $f_{HOCO}$ : 高速内部振荡器的时钟频率 (最大 48MHz)  
 $f_{IH}$ : 高速内部振荡器的时钟频率 (最大 24MHz) 注  
 $f_{MX}$ : 高速系统时钟频率  
 $f_{MAIN}$ : 主系统时钟频率  
 $f_{SUB}$ : 副系统时钟频率

注 由硬件进行控制，当通过选项字节 (000C2H) 将  $f_{HOCO}$  设定为 48MHz (FRQSEL4=1) 时，使时钟频率和  $f_{HOCO}$  的 2 分频相同；当设定为 24MHz 或者更低的频率 (FRQSEL4=0) 时，使时钟频率和  $f_{HOCO}$  相同。要给 16 位定时器 KB2 提供 48MHz 时，必须将  $f_{CLK}$  设定为  $f_{IH}$ 。

注意 1. 必须将 bit0 ~ 3 置“0”。

- 给 CPU 和外围硬件提供 CSS 位设定的时钟。如果更改 CPU 时钟，就同时更改外围硬件的时钟（实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出、LCD 控制器 / 驱动器和看门狗定时器除外）。因此，如果要更改 CPU/ 外围硬件的时钟，就必须停止各外围功能。
- 如果将副系统时钟用作外围硬件时钟，就无法保证 12 位 A/D 转换器和 IICA 的运行。有关外围硬件的运行特性，请参照各外围硬件的章节和“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”。
- 要选择  $f_{HOCO}$  作为 16 位定时器 KB2 的计数源时，必须在将外围允许寄存器 1 (PER1) 的 bit4 (TKB2EN) 置位前将  $f_{CLK}$  设定为  $f_{IH}$ 。如果要更改  $f_{CLK}$  为  $f_{IH}$  以外的时钟，就必须在清除外围允许寄存器 1 (PER1) 的 bit4 (TKB2EN) 后进行更改。

### 5.3.3 时钟运行状态控制寄存器（CSC）

这是控制高速系统时钟、高速内部振荡器时钟和副系统时钟（低速内部振荡器时钟除外）运行的寄存器。通过 1 位或者 8 位存储器操作指令设定 CSC 寄存器。在产生复位信号后，此寄存器的值变为“C0H”。

注意 XTSTOP 位只在上电复位时被初始化，而在其他复位时保持不变。

图 5-4 时钟运行状态控制寄存器（CSC）的格式

地址：FFFA1H      复位后：C0H      R/W

符号	7	6	5	4	3	2	1	0
CSC	MSTOP	XTSTOP 注	0	0	0	0	0	HIOSTOP

MSTOP	高速系统时钟的运行控制		
	X1 振荡模式	外部时钟输入模式	输入端口模式
0	X1 振荡电路运行	EXCLK 引脚的外部时钟有效	输入端口
1	X1 振荡电路停止	EXCLK 引脚的外部时钟无效	

XTSTOP	副系统时钟的运行控制		
	XT1 振荡模式	外部时钟输入模式	输入端口模式
0	XT1 振荡电路运行	EXCLKS 引脚的外部时钟有效	输入端口
1	XT1 振荡电路停止	EXCLKS 引脚的外部时钟无效	

HIOSTOP	高速内部振荡器时钟的运行控制
0	高速内部振荡器运行
1	高速内部振荡器停止

注 XTSTOP 位只在上电复位时被初始化，而在其他复位时保持不变。

- 注意 1. 在解除复位后，必须在设定时钟运行模式控制寄存器（CMC）后设定 CSC 寄存器。  
 2. 在解除复位后并且在将 MSTOP 位置“0”前，必须设定振荡稳定时间选择寄存器（OSTS）。但是，当以初始值使用 OSTS 寄存器时，不需要设定 OSTS 寄存器。  
 3. 要通过设定 MSTOP 位开始 X1 振荡时，必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认 X1 时钟的振荡稳定时间。  
 4. 要通过设定 XTSTOP 位开始 XT1 振荡时，必须通过软件等待副系统时钟所需的振荡稳定时间。  
 5. 不能通过 CSC 寄存器停止被选择为 CPU/ 外围硬件时钟（ $f_{CLK}$ ）的时钟。  
 6. 有关用于停止时钟振荡（外部时钟输入无效）的寄存器标志设定和停止前的条件，请参照表 5-2。必须在确认时钟停止前的条件后，才能停止时钟。

表 5-2 时钟的停止方法

时钟	时钟停止前的条件（外部时钟输入无效）	CSC 寄存器的标志设定
X1 时钟	CPU/ 外围硬件时钟以高速系统时钟以外的时钟运行。 (CLS=0 并且 MCS=0, 或者 CLS=1)	MSTOP=1
外部主系统时钟		
XT1 时钟	CPU/ 外围硬件时钟以副系统时钟以外的时钟运行。 (CLS=0)	XTSTOP=1
外部副系统时钟		
高速内部振荡器时钟	CPU/ 外围硬件时钟以高速内部振荡器时钟以外的时钟运行。 (CLS=0 并且 MCS=1, 或者 CLS=1)	HIOSTOP=1



### 5.3.4 振荡稳定时间计数器的状态寄存器（OSTC）

这是表示 X1 时钟的振荡稳定时间计数器计数状态的状态寄存器。

能在以下情况下确认 X1 时钟的振荡稳定时间：

- 当 CPU 时钟为高速内部振荡器时钟或者副系统时钟并且开始 X1 时钟的振荡时
- 当 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式时能通过 1 位或者 8 位存储器操作指令读 OSTC 寄存器。

通过复位信号的产生、STOP 指令或者 MSTOP 位（时钟运行状态控制寄存器（CSC）的 bit7）为“1”，此寄存器的值变为“00H”。

备注 在以下情况下，振荡稳定时间计数器开始计数：

- 当 X1 时钟开始振荡（EXCLK、OSCSEL=0、1→MSTOP=0）时
- 当解除 STOP 模式时

图 5-5 振荡稳定时间计数器的状态寄存器（OSTC）的格式

地址：FFFA2H	复位后：00H	R							
符号	7	6	5	4	3	2	1	0	
OSTC	MOST8	MOST9	MOST10	MOST11	MOST13	MOST15	MOST17	MOST18	

MOST 8	MOST 9	MOST 10	MOST 11	MOST 13	MOST 15	MOST 17	MOST 18	振荡稳定时间状态		
								$f_X=10\text{MHz}$	$f_X=20\text{MHz}$	
0	0	0	0	0	0	0	0	小于 $2^8/f_X$	小于 25.6 $\mu\text{s}$	小于 12.8 $\mu\text{s}$
1	0	0	0	0	0	0	0	至少 $2^8/f_X$	至少 25.6 $\mu\text{s}$	至少 12.8 $\mu\text{s}$
1	1	0	0	0	0	0	0	至少 $2^9/f_X$	至少 51.2 $\mu\text{s}$	至少 25.6 $\mu\text{s}$
1	1	1	0	0	0	0	0	至少 $2^{10}/f_X$	至少 102 $\mu\text{s}$	至少 51.2 $\mu\text{s}$
1	1	1	1	0	0	0	0	至少 $2^{11}/f_X$	至少 204 $\mu\text{s}$	至少 102 $\mu\text{s}$
1	1	1	1	1	0	0	0	至少 $2^{13}/f_X$	至少 819 $\mu\text{s}$	至少 409 $\mu\text{s}$
1	1	1	1	1	1	0	0	至少 $2^{15}/f_X$	至少 3.27ms	至少 1.63ms
1	1	1	1	1	1	1	0	至少 $2^{17}/f_X$	至少 13.1ms	至少 6.55ms
1	1	1	1	1	1	1	1	至少 $2^{18}/f_X$	至少 26.2ms	至少 13.1ms

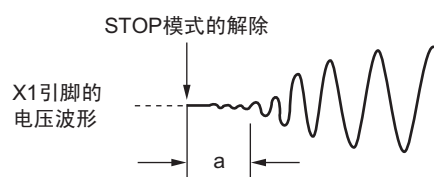
注意 1. 在经过上述时间后，各位从 MOST8 位开始依次变为“1”并且保持“1”的状态。

2. 振荡稳定时间计数器只在振荡稳定时间选择寄存器（OSTS）所设振荡稳定时间内进行计数。

在以下情况下，OSTS 寄存器的振荡稳定时间的设定值必须大于在开始振荡后通过 OSTC 寄存器确认的计数值。

- 当 CPU 时钟为高速内部振荡器时钟或者副系统时钟并且要开始 X1 时钟的振荡时
- 当 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式时（因此必须注意，解除 STOP 模式后的 OSTC 寄存器只设定 OSTS 寄存器所设振荡稳定时间内的状态。）

3. X1 时钟的振荡稳定时间不包含时钟开始振荡前的时间（下图 a）。



备注  $f_X$ : X1 时钟振荡频率

### 5.3.5 振荡稳定时间选择寄存器（OSTS）

这是选择 X1 时钟的振荡稳定时间的寄存器。

如果使 X1 时钟振荡，就在 X1 振荡电路运行（MSTOP=0）后自动等待 OSTS 寄存器设定的时间。

如果将 CPU 时钟从高速内部振荡器时钟或者副系统时钟切换到 X1 时钟，或者如果 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式，就必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认是否经过振荡稳定时间。能通过 OSTC 寄存器确认 OSTS 寄存器事先设定的时间。

通过 8 位存储器操作指令设定 OSTS 寄存器。

在产生复位信号后，此寄存器的值变为“07H”。

图 5-6 振荡稳定时间选择寄存器（OSTS）的格式

地址：FFFA3H	复位后：07H	R/W						
符号	7	6	5	4	3	2	1	0
OSTS	0	0	0	0	0	OSTS2	OSTS1	OSTS0

OSTS2	OSTS1	OSTS0	振荡稳定时间的选择	
			$f_X=10\text{MHz}$	$f_X=20\text{MHz}$
0	0	0	$2^8/f_X$	25.6 $\mu\text{s}$
0	0	1	$2^9/f_X$	51.2 $\mu\text{s}$
0	1	0	$2^{10}/f_X$	102 $\mu\text{s}$
0	1	1	$2^{11}/f_X$	204 $\mu\text{s}$
1	0	0	$2^{13}/f_X$	819 $\mu\text{s}$
1	0	1	$2^{15}/f_X$	3.27ms
1	1	0	$2^{17}/f_X$	13.1ms
1	1	1	$2^{18}/f_X$	26.2ms

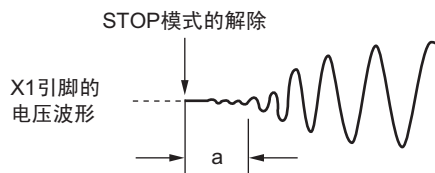
注意 1. 要更改 OSTS 寄存器的设定时，必须在将时钟运行状态控制寄存器（CSC）的 MSTOP 位置“0”前进行更改。

2. 振荡稳定时间计数器只在 OSTS 寄存器所设振荡稳定时间内进行计数。

在以下情况下，OSTS 寄存器的振荡稳定时间的设定值必须大于在开始振荡后通过 OSTC 寄存器确认的计数值。

- 当 CPU 时钟为高速内部振荡器时钟或者副系统时钟并且要开始 X1 时钟的振荡时
- 当 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式时（因此必须注意，解除 STOP 模式后的 OSTC 寄存器只设定 OSTS 寄存器所设振荡稳定时间内的状态。）

3. X1 时钟的振荡稳定时间不包含时钟开始振荡前的时间（下图 a）。



备注  $f_X$ : X1 时钟振荡频率

### 5.3.6 外围允许寄存器 0、1（PER0、PER1）

这是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

当使用由此寄存器控制的以下外围功能时，必须在进行外围功能的初始设定前将对应的位置“1”。

- 实时时钟 2
- 12 位 A/D 转换器
- 串行接口 IICA0
- 串行阵列单元 1
- 串行阵列单元 0
- 定时器阵列单元
- 12 位间隔定时器
- 比较器 0、1
- 16 位定时器 KB2
- 数据传送控制器 DTC
- IrDA
- 静电电容式传感器 CTSU

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器和 PER1 寄存器。  
在产生复位信号后，这些寄存器的值变为“00H”。

图 5-7 外围允许寄存器 0（PER0）的格式 (1/2)

地址: F00F0H	复位后: 00H							R/W
符号	7	6	5	4	3	2	1	0
PER0	RTCWEN	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN

RTCWEN	提供实时时钟 2（RTC2）的输入时钟的控制
0	停止提供输入时钟。 • 不能写实时时钟 2（RTC2）使用的 SFR。 • 实时时钟 2（RTC2）处于可运行状态。
1	提供输入时钟。 • 能读写实时时钟 2（RTC2）使用的 SFR。 • 实时时钟 2（RTC2）处于可运行状态。

ADCEN	提供 12 位 A/D 转换器的输入时钟的控制
0	停止提供输入时钟。 • 不能写 12 位 A/D 转换器使用的 SFR。 • 12 位 A/D 转换器处于复位状态。
1	提供输入时钟。 • 能读写 12 位 A/D 转换器使用的 SFR。

注意 必须将 bit6 和 bit1 置“0”。

图 5-7 外围允许寄存器 0 (PER0) 的格式 (2/2)

地址: F00F0H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
PER0	RTCWEN	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN

IICA0EN	提供串行接口 IICA0 的输入时钟的控制
0	停止提供输入时钟。 • 不能写串行接口 IICA0 使用的 SFR。 • 串行接口 IICA0 处于复位状态。
1	提供输入时钟。 • 能读写串行接口 IICA0 使用的 SFR。

SAU1EN	提供串行阵列单元 1 的输入时钟的控制
0	停止提供输入时钟。 • 不能写串行阵列单元 1 使用的 SFR。 • 串行阵列单元 1 处于复位状态。
1	提供输入时钟。 • 能读写串行阵列单元 1 使用的 SFR。

SAU0EN	提供串行阵列单元 0 的输入时钟的控制
0	停止提供输入时钟。 • 不能写串行阵列单元 0 使用的 SFR。 • 串行阵列单元 0 处于复位状态。
1	提供输入时钟。 • 能读写串行阵列单元 0 使用的 SFR。

TAU0EN	提供定时器阵列单元的输入时钟的控制
0	停止提供输入时钟。 • 不能写定时器阵列单元使用的 SFR。 • 定时器阵列单元处于复位状态。
1	提供输入时钟。 • 能读写定时器阵列单元使用的 SFR。

注意 必须将 bit6 和 bit1 置“0”。

图 5-8 外围允许寄存器 1 (PER1) 的格式 (1/2)

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CMPEN 注 1	TKB2EN	DTCEN	IRDAEN	CTSUEN	0

TMKAEN	提供 12 位间隔定时器的输入时钟的控制
0	停止提供输入时钟。 • 不能写 12 位间隔定时器使用的 SFR。 • 12 位间隔定时器处于复位状态。
1	提供输入时钟。 • 能读写 12 位间隔定时器使用的 SFR。

CMPEN	提供比较器 0、1 的输入时钟的控制
0	停止提供输入时钟。 • 不能写比较器 0、1 使用的 SFR。 • 比较器 0、1 处于复位状态。
1	提供输入时钟。 • 能读写比较器 0、1 使用的 SFR。

TKB2EN 注 2	提供 16 位定时器 KB2 的输入时钟的控制
0	停止提供输入时钟。 • 不能写 16 位定时器 KB2 使用的 SFR。 • 16 位定时器 KB2 处于复位状态。
1	提供输入时钟。 • 能读写 16 位定时器 KB2 使用的 SFR。

DTCEN	提供 DTC 的输入时钟的控制
0	停止提供输入时钟。 • DTC 不能运行。
1	提供输入时钟。 • DTC 能运行。

- 注 1. 只限于 80 引脚产品。
2. 当用户选项字节 (000C2H) 的 FRQSEL4 位为“1”时, 必须在将外围允许寄存器 1 (PER1) 的 bit4 (TKB2EN) 置位前将  $f_{CLK}$  设定为  $f_{IH}$ 。如果要将  $f_{CLK}$  改为  $f_{IH}$  以外的时钟, 就必须在清除外围允许寄存器 1 (PER1) 的 bit4 (TKB2EN) 后进行更改。

注意 必须将以下的位置“0”。

64 引脚产品: bit0、5、6

80 引脚产品: bit0 和 bit6

图 5-8 外围允许寄存器 1 (PER1) 的格式 (2/2)

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CMPEN 注	TKB2EN	DTCEN	IRDAEN	CTSUEN	0

IRDAEN	提供 IrDA 的输入时钟的控制
0	停止提供输入时钟。 • 不能写 IrDA 使用的 SFR。 • IrDA 处于复位状态。
1	提供输入时钟。 • 能读写 IrDA 使用的 SFR。

CTSUEN	提供 CTSU 的输入时钟的控制
0	停止提供输入时钟。 • 不能写 CTSU 使用的 SFR。 • CTSU 处于复位状态。
1	提供输入时钟。 • 能读写 CTSU 使用的 SFR。

注 只限于 80 引脚产品。

注意 必须将以下的位置“0”。

64 引脚产品: bit0、5、6

80 引脚产品: bit0 和 bit6

### 5.3.7 副系统时钟提供模式控制寄存器（OSMC）

OSMC 寄存器是通过停止不需要的时钟功能来降低功耗的寄存器。

如果将 RTCLPC 位置“1”，就在 STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供时钟，因此能降低功耗。

另外，能通过 OSMC 寄存器选择实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器的运行时钟。

通过 8 位存储器操作指令设定 OSMC 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 5-9 副系统时钟提供模式控制寄存器（OSMC）的格式

地址: F00F3H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
OSMC	RTCLPC	0	0	WUTMMCK0	0	0	0	0

RTCLPC	STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中的设定
0	允许给外围功能提供副系统时钟 (有关允许运行的外围功能, 请参照表 23-1 ~ 表 23-3)。
1	停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供副系统时钟。

WUTMMCK0	实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的运行时钟的选择	时钟输出 / 蜂鸣器输出的 PCLBUZn 引脚的输出时钟的选择
0	副系统时钟 ( $f_{SUB}$ )	允许选择副系统时钟 ( $f_{SUB}$ )。
1	低速内部振荡器时钟 ( $f_{IL}$ )	禁止选择副系统时钟 ( $f_{SUB}$ )。

- 注意 1. 当副系统时钟正在振荡时，必须选择副系统时钟（WUTMMCK0=0）
- 如果将 WUTMMCK0 位置“1”，低速内部振荡器时钟就振荡。
  - 当 WUTMMCK0 位为“1”时，只能使用实时时钟 2 的固定周期中断功能，不能使用年、月、星期、日、小时、分钟和秒的计数功能并且不能使用 1Hz 输出功能。  
固定周期中断间隔用以下计算式进行计算：  
固定周期 (RTCC0 寄存器选择的值)  $\times f_{SUB} / f_{IL}$
  - 只有在实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的全部功能处于停止运行时，才能通过 WUTMMCK0 位进行副系统时钟和低速内部振荡器时钟的切换。
  - 当 WUTMMCK0 位为“1”时，禁止选择  $f_{SUB}$  作为时钟输出 / 蜂鸣器输出的输出时钟。

### 5.3.8 高速内部振荡器的频率选择寄存器（HOCODIV）

这是更改选项字节（000C2H）设定的高速内部振荡器频率的寄存器。但是，能选择的频率因选项字节（000C2H）的 FRQSEL4 位和 FRQSEL3 位的值而不同。

通过 8 位存储器操作指令设定 HOCODIV 寄存器。

在产生复位信号后，此寄存器的值变为选项字节（000C2H）的 FRQSEL2 ~ FRQSEL0 位的设定值。

图 5-10 高速内部振荡器的频率选择寄存器（HOCODIV）的格式

地址: F00A8H	复位后: 不定值	R/W						
符号	7	6	5	4	3	2	1	0
HOCODIV	0	0	0	0	0	HOCODIV2	HOCODIV1	HOCODIV0

HOCODIV2	HOCODIV1	HOCODIV0	高速内部振荡器时钟频率的选择		
			FRQSEL4=0		FRQSEL4=1
			FRQSEL3=0	FRQSEL3=1	FRQSEL3=0
0	0	0	$f_{IH}=24\text{MHz}$	禁止设定	$f_{IH}=24\text{MHz}$ $f_{HOCO}=48\text{MHz}$
0	0	1	$f_{IH}=12\text{MHz}$	$f_{IH}=16\text{MHz}$	$f_{IH}=12\text{MHz}$ $f_{HOCO}=24\text{MHz}$
0	1	0	$f_{IH}=6\text{MHz}$	$f_{IH}=8\text{MHz}$	$f_{IH}=6\text{MHz}$ $f_{HOCO}=12\text{MHz}$
0	1	1	$f_{IH}=3\text{MHz}$	$f_{IH}=4\text{MHz}$	$f_{IH}=3\text{MHz}$ $f_{HOCO}=6\text{MHz}$
1	0	0	禁止设定	$f_{IH}=2\text{MHz}$	禁止设定
1	0	1	禁止设定	$f_{IH}=1\text{MHz}$	禁止设定
上述以外			禁止设定		

注意 1. 在更改频率前后，必须将 HOCODIV 寄存器设定在选项字节（000C2H）所设闪存运行模式的正常工作电压范围内。

选项字节（000C2H）的值		闪存运行模式	工作频率范围	工作电压范围
CMODE1	CMODE2			
0	0	LV（低电压主）模式	1MHz ~ 4MHz	1.6V ~ 5.5V
1	0	LS（低速主）模式	1MHz ~ 8MHz	1.8V ~ 5.5V
1	1	HS（高速主）模式	1MHz ~ 16MHz	2.4V ~ 5.5V
			1MHz ~ 24MHz	2.7V ~ 5.5V
上述以外		禁止设定。		

2. 必须在选择高速内部振荡器时钟（ $f_{IH}$ ）作为 CPU/ 外围硬件时钟（ $f_{CLK}$ ）的状态下设定 HOCODIV 寄存器。
3. 在通过 HOCODIV 寄存器更改频率后，经过以下转移时间之后进行频率切换。
  - 以更改前的频率，最多进行 3 个时钟的运行。
  - 以更改后的频率，最多等待 3 个 CPU/ 外围硬件的时钟。



### 5.3.9 高速内部振荡器的微调寄存器（HIOTRM）

这是校正高速内部振荡器精度的寄存器。

能使用高精度的外部时钟输入的定时器（定时器阵列单元）等进行高速内部振荡器频率的自测量和精度校正。

通过8位存储器操作指令设定HIOTRM寄存器。

**注意** 如果在校正精度后温度和 $V_{DD}$ 引脚的电压发生变化，频率就发生变化。

在温度和 $V_{DD}$ 引脚的电压发生变化的情况下，需要在要求精度的精度前或者定期地进行校正。

图 5-11 高速内部振荡器的微调寄存器（HIOTRM）的格式

地址: F00A0H      复位后: 不定值注      R/W

符号	7	6	5	4	3	2	1	0
HIOTRM	0	0	HIOTRM5	HIOTRM4	HIOTRM3	HIOTRM2	HIOTRM1	HIOTRM0

HIOTRM5	HIOTRM4	HIOTRM3	HIOTRM2	HIOTRM1	HIOTRM0	高速内部振荡器
0	0	0	0	0	0	最低速
0	0	0	0	0	1	↑ ↓
0	0	0	0	1	0	
0	0	0	0	1	1	
0	0	0	1	0	0	
• • •						
1	1	1	1	1	0	
1	1	1	1	1	1	最高速

**注** 复位值是发货时的调整值。

备注 1. HIOTRM 寄存器的每 1 位能对高速内部振荡器的时钟精度进行 0.05% 左右的校正。

2. 有关HIOTRM寄存器的使用例子，请参照“RL78 MCU系列高速内部振荡器的时钟频率校正”应用说明（R01AN0464）。

## 5.4 系统时钟振荡电路

### 5.4.1 X1 振荡电路

X1 振荡电路通过连接 X1 引脚和 X2 引脚的晶体谐振器或者陶瓷谐振器（1 ~ 20MHz）进行振荡。也能输入外部时钟，此时必须给 EXCLK 引脚输入时钟信号。

当使用 X1 振荡电路时，必须对时钟运行模式控制寄存器（CMC）的 bit7 和 bit6（EXCLK、OSCSEL）进行以下的设定。

- 晶体或者陶瓷振荡：EXCLK、OSCSEL=0、1
- 外部时钟输入：EXCLK、OSCSEL=1、1

当不使用 X1 振荡电路时，必须设定为输入端口模式（EXCLK、OSCSEL=0、0）。

而且，当也不用作输入端口时，请参照“表 2-3 各未使用引脚的处理”。

X1 振荡电路的外接电路例子如图 5-12 所示。

图 5-12 X1 振荡电路的外接电路例子



注意事项如下页所示。

### 5.4.2 XT1 振荡电路

XT1 振荡电路通过连接 XT1 引脚和 XT2 引脚的晶体谐振器（典型：32.768kHz）进行振荡。

当使用 XT1 振荡电路时，必须将时钟运行模式控制寄存器（CMC）的 bit4（OSCSELS）置“1”。

也能输入外部时钟，此时必须给 EXCLKS 引脚输入时钟信号。

当使用 XT1 振荡电路时，必须对时钟运行模式控制寄存器（CMC）的 bit5 和 bit4（EXCLKS、OSCSELS）进行以下的设定。

- 晶体振荡：EXCLKS、OSCSELS=0、1
- 外部时钟输入：EXCLKS、OSCSELS=1、1

当不使用 XT1 振荡电路时，必须设定为输入端口模式（EXCLKS、OSCSELS=0、0）。

而且，当也不用作输入端口时，请参照“表 2-3 各未使用引脚的处理”。

XT1 振荡电路的外接电路例子如图 5-13 所示。

图 5-13 XT1 振荡电路的外接电路例子



**注意** 当使用 X1 振荡电路和 XT1 振荡电路时，为了避免布线电容等的影响，必须通过以下方法对图 5-12 和图 5-13 中的虚线部分进行布线：

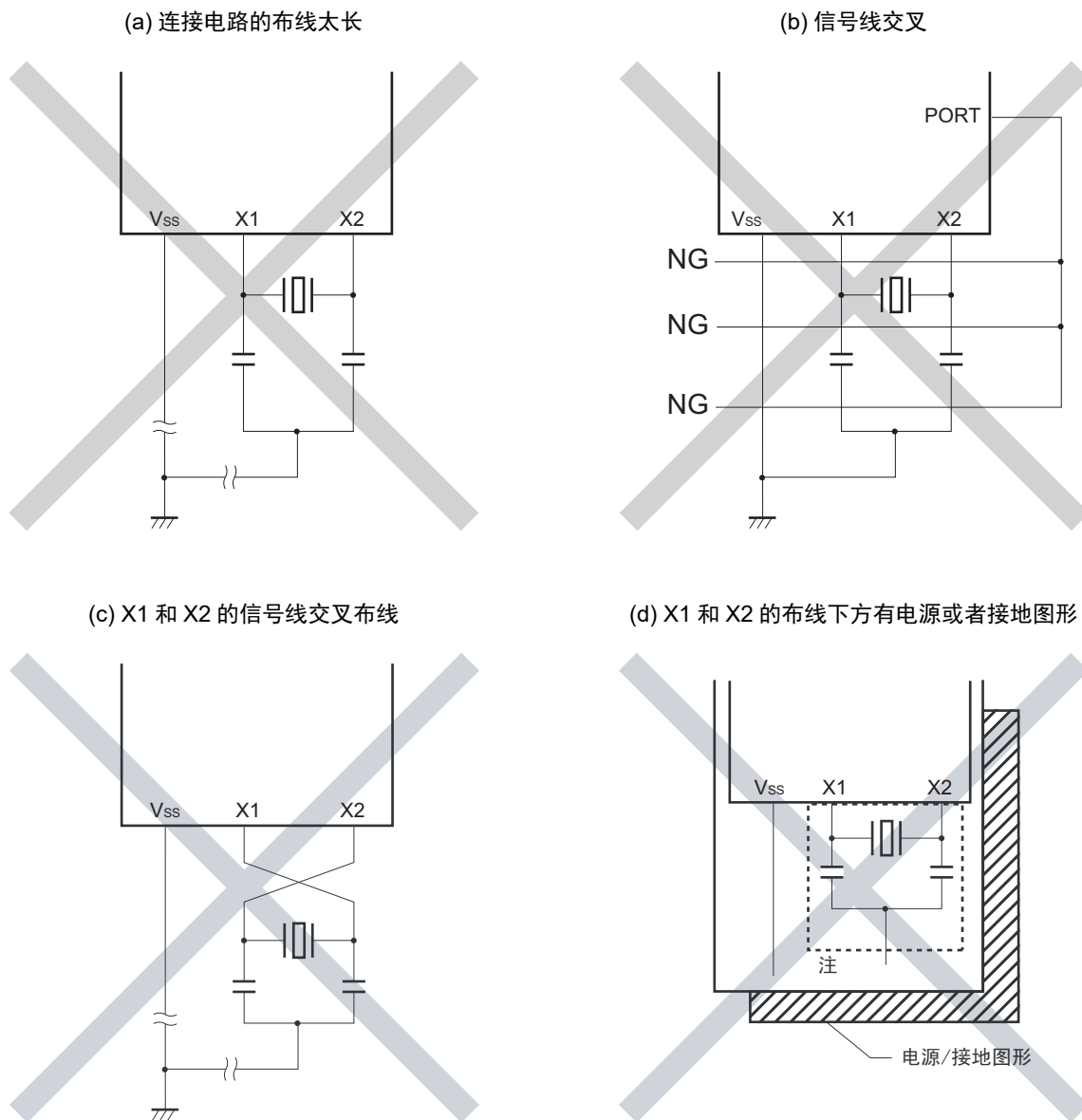
- 必须尽量缩短布线。
- 不能和其他的信号线交叉，并且不能接近有变化的大电流流过的布线。
- 必须始终保持振荡电路的电容器接地点和  $V_{SS}$  同电位，而且不能给大电流流过的接地图形接地。
- 不能从振荡电路取出信号。

尤其是为了实现低功耗，XT1 振荡电路是低增幅电路。必须在设计时注意以下几点：

- 引脚和电路板含有寄生电容。因此，必须通过实际使用的电路板进行振荡评估，确认是否有问题。
- 在将 XT1 振荡电路的模式用于超低功耗振荡（AMPHS1、AMPHS0=1、0）时，必须在对“5.7 谐振器和振荡电路常数”记载的谐振器进行充分评估后使用。
- 必须尽量缩短 XT1 引脚、XT2 引脚和谐振器之间的布线，减小寄生电容和布线电阻。尤其在超低功耗振荡（AMPHS1、AMPHS0=1、0）时要注意。
- 必须使用寄生电容和布线电阻小的电路板材料构成电路。
- 必须尽量在 XT1 振荡电路的附近配置和  $V_{SS}$  同电位的接地图形。
- XT1 引脚、XT2 引脚和谐振器的信号线不能和其他信号线交叉，并且不能接近有变化的大电流流过的布线。
- 在高湿度环境中，因电路板的吸湿或者结露可能导致 XT1 引脚和 XT2 引脚之间的阻抗下降而影响振荡。在这样的环境中使用时，必须对电路板进行涂层等防潮措施。
- 在对电路板进行涂层处理时，必须在 XT1 引脚和 XT2 引脚之间使用不产生电容或者漏电流的材料。

不正确的谐振器连接例子如图 5-14 所示。

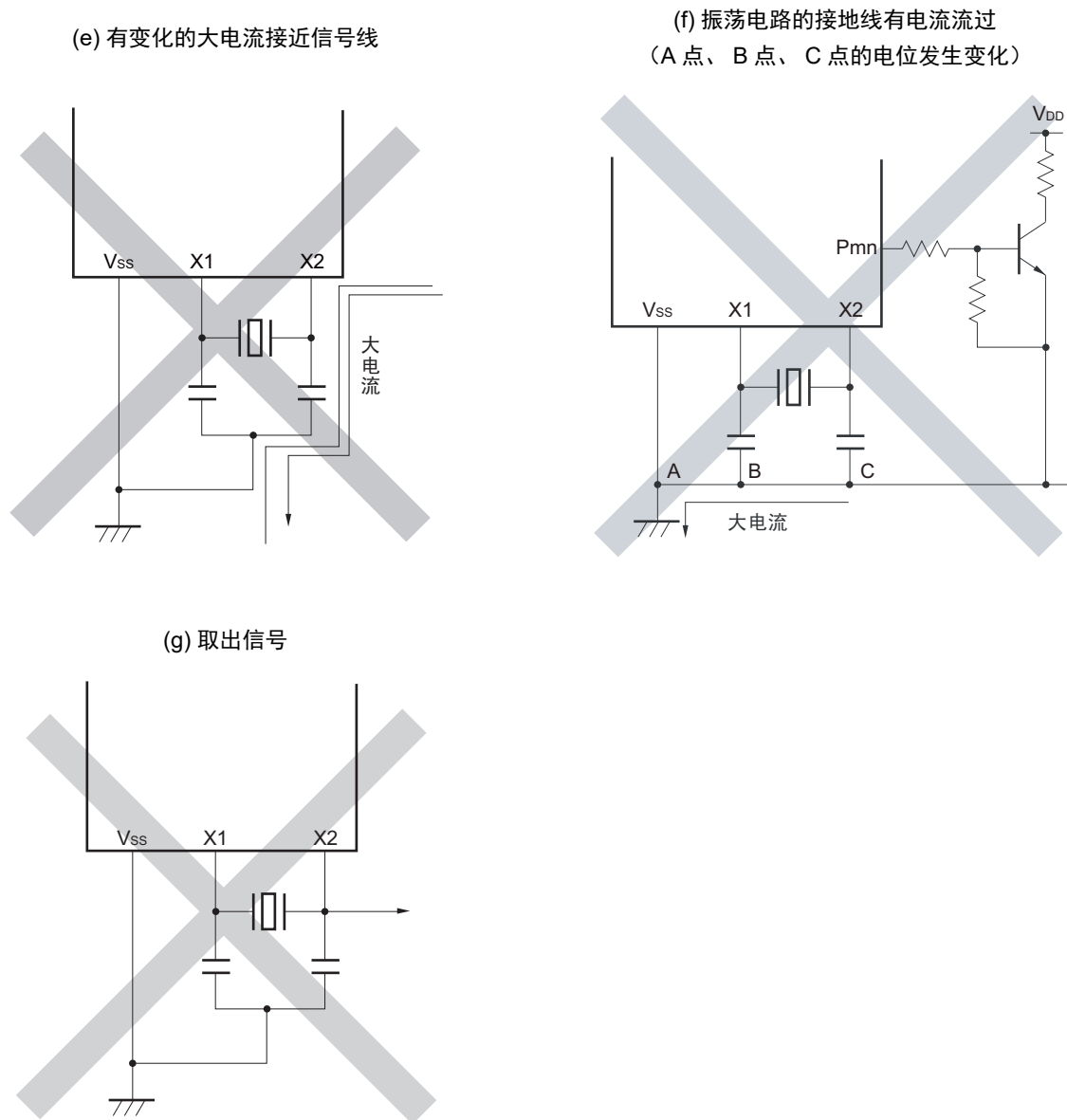
图 5-14 不正确的谐振器连接例子 (1/2)



注 在多层板或者双面板中，不能在 X1 引脚、X2 引脚和谐振器的布线区（图中虚线部分）下方配置电源或者接地图形。布线不能产生电容成分而影响振荡特性。

备注 在使用副系统时钟的情况下，请阅读时分别用 XT1 和 XT2 代替 X1 和 X2，并且在 XT2 侧插入串联电阻。

图 5-14 不正确的谐振器连接例子 (2/2)



**注意** 当 X2 和 XT1 并行布线时，X2 的串扰噪声会叠加到 XT1 而导致误动作。

**备注** 在使用副系统时钟的情况下，请阅读时分别用 XT1 和 XT2 代替 X1 和 X2，并且在 XT2 侧插入串联电阻。

### 5.4.3 高速内部振荡器

R7F0C205-208 内置高速内部振荡器。能通过选项字节 (000C2H) 从 48MHz、24MHz、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz 和 1MHz 中选择频率。当选择 48MHz 时，CPU 时钟为 2 分频时钟。能通过时钟运行状态控制寄存器 (CSC) 的 bit0 (HIOSTOP) 控制振荡。

在解除复位后，高速内部振荡器自动开始振荡。

### 5.4.4 低速内部振荡器

R7F0C205-208 内置低速内部振荡器。

低速内部振荡器时钟用作看门狗定时器、实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的时钟，但是不能用作 CPU 时钟。

当看门狗定时器运行或者副系统时钟提供模式控制寄存器 (OSMC) 的 bit4 (WUTMMCK0) 为“1”时，低速内部振荡器振荡。

当看门狗定时器停止运行并且 WUTMMCK0 位为“0”时，低速内部振荡器停止振荡。

## 5.5 时钟发生电路的运行

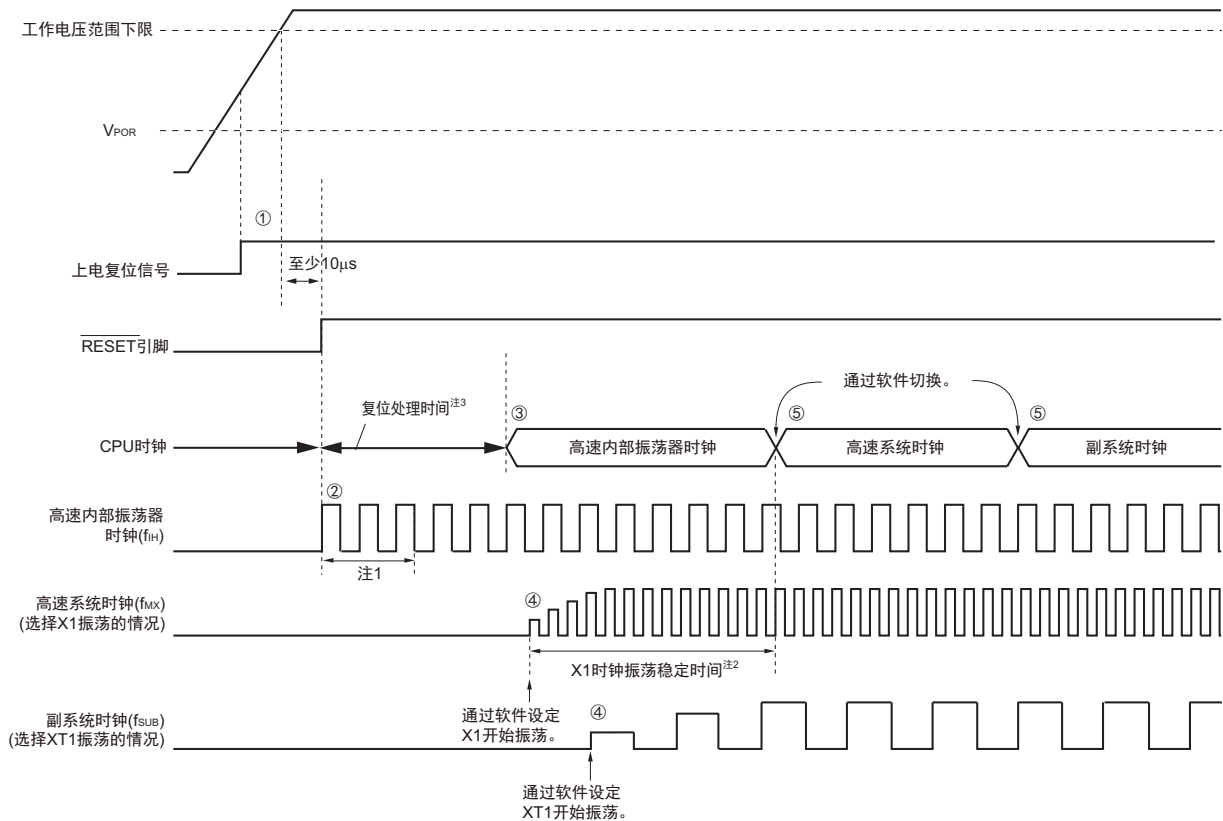
时钟发生电路产生以下所示各种时钟，并且控制待机模式等 CPU 的运行模式（参照“图 5-1 时钟发生电路的框图”）。

- 主系统时钟  $f_{\text{MAIN}}$ 
  - 高速系统时钟  $f_{\text{MX}}$ 
    - X1 时钟  $f_{\text{X}}$
    - 外部主系统时钟  $f_{\text{EX}}$
  - 高速内部振荡器时钟  $f_{\text{IH}}$
- 副系统时钟  $f_{\text{SUB}}$ 
  - XT1 时钟  $f_{\text{XT}}$
  - 外部副系统时钟  $f_{\text{EXS}}$
- 低速内部振荡器时钟  $f_{\text{IL}}$
- CPU/外围硬件时钟  $f_{\text{CLK}}$

R7F0C205-208 在解除复位后，CPU 通过高速内部振荡器的输出开始运行。

接通电源时的时钟发生电路的运行如图 5-15 所示。

图 5-15 接通电源时的时钟发生电路的运行



- ① 在接通电源后，通过上电复位（POR）电路产生内部复位信号。  
但是，在达到“34.4 AC特性”所示的工作电压范围前，通过电压检测电路或者外部复位保持复位状态（上图是使用外部复位时的例子）。
- ② 如果解除复位，高速内部振荡器就自动开始振荡。
- ③ 在解除复位后，进行电压稳定等待和复位处理，然后CPU以高速内部振荡器时钟开始运行。
- ④ 必须通过软件设定X1时钟或者XT1时钟的开始振荡（参照“5.6.2 X1振荡电路的设定例子”和“5.6.3 XT1振荡电路的设定例子”）。
- ⑤ 如果要将CPU时钟切换到X1时钟或者XT1时钟，就必须在等待时钟振荡稳定后通过软件设定切换（参照“5.6.2 X1振荡电路的设定例子”和“5.6.3 XT1振荡电路的设定例子”）。

- 注
1. 复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
  2. 当解除复位时，必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认X1时钟的振荡稳定时间。
  3. 有关复位处理时间，请参照“第25章 上电复位电路”。

注意 如果使用EXCLK引脚输入的外部时钟，就不需要振荡稳定等待时间。



## 5.6 时钟控制

### 5.6.1 高速内部振荡器的设定例子

在解除复位后，CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 一定以高速内部振荡器时钟运行。能通过选项字节 (000C2H) 的 FRQSEL0 ~ FRQSEL4 位，从 48MHz、24MHz、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz 和 1MHz 中选择高速内部振荡器的频率。另外，能通过高速内部振荡器的频率选择寄存器 (HOCODIV) 更改频率。

#### 【选项字节的设定】

地址：000C2H

选项 字节 (000C2H)	7	6	5	4	3	2	1	0
	CMODE1	CMODE0		FRQSEL4	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0
	0/1	0/1	1	0/1	0/1	0/1	0/1	0/1

CMODE1	CMODE0	闪存运行模式设定	
0	0	LV (低电压主) 模式	$V_{DD}=1.6V \sim 5.5V@1MHz \sim 4MHz$
1	0	LS (低速主) 模式	$V_{DD}=1.8V \sim 5.5V@1MHz \sim 8MHz$
1	1	HS (高速主) 模式	$V_{DD}=2.4V \sim 5.5V@1MHz \sim 16MHz$ $V_{DD}=2.7V \sim 5.5V@1MHz \sim 24MHz$
上述以外		禁止设定	

FRQSEL4	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0	高速内部振荡器的频率	
					$f_{HOCO}$	$f_{IH}$
1	0	0	0	0	48MHz	24MHz
0	0	0	0	0	24MHz	24MHz
0	1	0	0	1	16MHz	16MHz
0	0	0	0	1	12MHz	12MHz
0	1	0	1	0	8MHz	8MHz
0	0	0	1	0	6MHz	6MHz
0	1	0	1	1	4MHz	4MHz
0	0	0	1	1	3MHz	3MHz
0	1	1	0	0	2MHz	2MHz
0	1	1	0	1	1MHz	1MHz
上述以外					禁止设定	

## 【高速内部振荡器的频率选择寄存器（HOCODIV）的设定】

地址：F00A8H

	7	6	5	4	3	2	1	0
HOCODIV	0	0	0	0	0	HOCODIV2	HOCODIV1	HOCODIV0

HOCODIV2	HOCODIV1	HOCODIV0	高速内部振荡器时钟频率的选择		
			FRQSEL4=0		FRQSEL4=1
			FRQSEL3=0	FRQSEL3=1	FRQSEL3=0
0	0	0	$f_{IH}=24\text{MHz}$	禁止设定	$f_{IH}=24\text{MHz}$ $f_{HOCO}=48\text{MHz}$
0	0	1	$f_{IH}=12\text{MHz}$	$f_{IH}=16\text{MHz}$	$f_{IH}=12\text{MHz}$ $f_{HOCO}=24\text{MHz}$
0	1	0	$f_{IH}=6\text{MHz}$	$f_{IH}=8\text{MHz}$	$f_{IH}=6\text{MHz}$ $f_{HOCO}=12\text{MHz}$
0	1	1	$f_{IH}=3\text{MHz}$	$f_{IH}=4\text{MHz}$	$f_{IH}=3\text{MHz}$ $f_{HOCO}=6\text{MHz}$
1	0	0	禁止设定	$f_{IH}=2\text{MHz}$	禁止设定
1	0	1	禁止设定	$f_{IH}=1\text{MHz}$	禁止设定
上述以外			禁止设定		

## 5.6.2 X1 振荡电路的设定例子

在解除复位后，CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 一定以高速内部振荡器时钟运行。此后，如果改为 X1 振荡时钟，就通过振荡稳定时间选择寄存器 (OSTS)、时钟运行模式控制寄存器 (CMC) 和时钟运行状态控制寄存器 (CSC) 进行振荡电路的设定和振荡开始的控制，并且通过振荡稳定时间计数器的状态寄存器 (OSTC) 等待振荡稳定。在等待振荡稳定后通过系统时钟控制寄存器 (CKC) 将 X1 振荡时钟设定为  $f_{CLK}$ 。

**【寄存器的设定】** 必须按照①~⑤的顺序设定寄存器。

- ① 将 CMC 寄存器的 OSCSEL 位置“1”，当  $f_X$  大于 10MHz 时，将 AMPH 位置“1”，使 X1 振荡电路运行。

	7	6	5	4	3	2	1	0
CMC	EXCLK	OSCSEL	EXCLKS	OSCSELS		AMPHS1	AMPHS0	AMPH
	0	1	0	0	0	0	0	0/1

- ② 通过 OSTS 寄存器选择解除 STOP 模式时的 X1 振荡电路的振荡稳定时间。  
例) 要通过 10MHz 谐振器至少等待 102 $\mu$ s 时，必须设定为以下的值。

	7	6	5	4	3	2	1	0
OSTS						OSTS2	OSTS1	OSTS0
	0	0	0	0	0	0	1	0

- ③ 将 CSC 寄存器的 MSTOP 位清“0”，使 X1 振荡电路开始振荡。

	7	6	5	4	3	2	1	0
CSC	MSTOP	XTSTOP						HIOSTOP
	0	1	0	0	0	0	0	0

- ④ 通过 OSTC 寄存器等待 X1 振荡电路的振荡稳定。  
例) 要通过 10MHz 谐振器至少等待 102 $\mu$ s 时，必须等到各位变为以下的值。

	7	6	5	4	3	2	1	0
OSTC	MOST8	MOST9	MOST10	MOST11	MOST13	MOST15	MOST17	MOST18
	1	1	1	0	0	0	0	0

- ⑤ 通过 CKC 寄存器的 MCM0 位将 X1 振荡时钟设定为 CPU/ 外围硬件时钟。

	7	6	5	4	3	2	1	0
CKC	CLS	CSS	MCS	MCM0				
	0	0	0	1	0	0	0	0

**注意** EXCLKS 位、OSCSELS 位、AMPHS1 位、AMPHS0 位和 XTSTOP 位只在上电复位时被初始化，而在其他复位时保持不变。

### 5.6.3 XT1 振荡电路的设定例子

在解除复位后，CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 一定以高速内部振荡器时钟运行。此后，如果改为 XT1 振荡时钟，就通过副系统时钟提供模式控制寄存器 (OSMC)、时钟运行模式控制寄存器 (CMC) 和时钟运行状态控制寄存器 (CSC) 进行振荡电路的设定和振荡开始的控制，并且通过系统时钟控制寄存器 (CKC) 将 XT1 振荡时钟设定为  $f_{CLK}$ 。

**【寄存器的设定】** 必须按照①~⑤的顺序设定寄存器。

- ① 在 STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中，当只要使实时时钟 2、12 位间隔定时器和 LCD 控制器/驱动器以副系统时钟运行（超低消费电流）时，必须将 RTCLPC 位置“1”。

	7	6	5	4	3	2	1	0
OSMC	RTCLPC 0/1	0	0	WUTMMCK0 0	0	0	0	0

- ② 将 CMC 寄存器的 OSCSELS 位置“1”，使 XT1 振荡电路运行。

	7	6	5	4	3	2	1	0
CMC	EXCLK 0	OSCSEL 0	EXCLKS 0	OSCSELS 1	0	AMPHS1 0/1	AMPHS0 0/1	AMPH 0

AMPHS0 位和 AMPHS1 位：设定 XT1 振荡电路的振荡模式。

- ③ 将 CSC 寄存器的 XTSTOP 位清“0”，使 XT1 振荡电路开始振荡。

	7	6	5	4	3	2	1	0
CSC	MSTOP 1	XTSTOP 0	0	0	0	0	0	HIOSTOP 0

- ④ 必须通过软件和定时器功能等，等待副系统时钟所需的振荡稳定时间。
- ⑤ 通过 CKC 寄存器的 CSS 位将 XT1 振荡时钟设定为 CPU/ 外围硬件时钟。

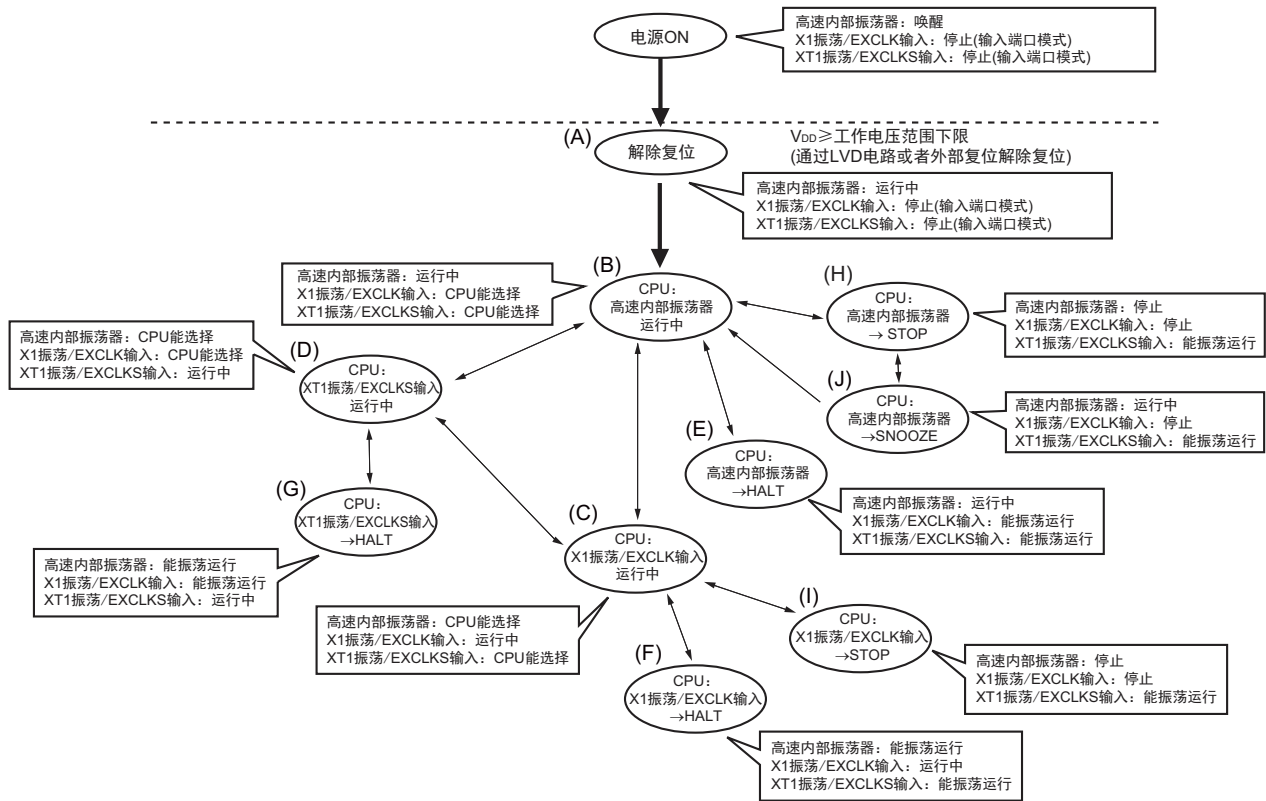
	7	6	5	4	3	2	1	0
CKC	CLS 0	CSS 1	MCS 0	MCM0 0	0	0	0	0

**注意** EXCLKS 位、OSCSELS 位、AMPHS1 位、AMPHS0 位和 XTSTOP 位只在上电复位时被初始化，而在其他复位时保持不变。

## 5.6.4 CPU 时钟的状态转移图

本产品的CPU时钟状态转移图如图5-16所示。

图5-16 CPU 时钟的状态转移图



CPU 时钟的转移和 SFR 寄存器的设定例子等如表 5-3 所示。

表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (1/5)

(1) 在解除复位(A)后，CPU 转移到高速内部振荡器时钟运行(B)。

状态转移	SFR 寄存器的设定
(A)→(B)	不需要设定 SFR 寄存器（解除复位后的初始状态）。

(2) 在解除复位(A)后，CPU 转移到高速系统时钟运行(C)。

（CPU 在解除复位后立即以高速内部振荡器时钟运行(B)）

（SFR 寄存器的设定顺序）

SFR 寄存器的设定标志 状态转移	CMC 寄存器注 1			OSTS 寄存器	CSC 寄存器	OSTC 寄存器	CKC 寄存器
	EXCLK	OSCSEL	AMPH		MSTOP		MCM0
(A)→(B)→(C) (X1 时钟: $1\text{MHz} \leq f_X \leq 10\text{MHz}$ )	0	1	0	注 2	0	需要确认	1
(A)→(B)→(C) (X1 时钟: $10\text{MHz} < f_X \leq 20\text{MHz}$ )	0	1	1	注 2	0	需要确认	1
(A)→(B)→(C) (外部主时钟)	1	1	×	注 2	0	不需要 确认	1

注 1. 在解除复位后，只能通过 8 位存储器操作指令写 1 次时钟运行模式控制寄存器（CMC）。

2. 必须对振荡稳定时间选择寄存器（OSTS）的振荡稳定时间进行以下的设定：

- 期待的振荡稳定时间计数器的状态寄存器（OSTC）的振荡稳定时间 ≤ OSTS 寄存器设定的振荡稳定时间

注意 必须在电源电压达到设定的时钟可运行电压（参照“第 34 章 电特性（ $T_A = -40 \sim +85^\circ\text{C}$ ）”）后设定时钟。

(3) 在解除复位(A)后，CPU 转移到副系统时钟运行(D)。

（CPU 在解除复位后立即以高速内部振荡器时钟运行(B)）

（SFR 寄存器的设定顺序）

SFR 寄存器的设定标志 状态转移	CMC 寄存器注				CSC 寄存器	振荡稳定 的等待	CKC 寄存器
	EXCLKS	OSCSELS	AMPHS1	AMPHS0	XTSTOP		CSS
(A)→(B)→(D) (XT1 时钟)	0	1	0/1	0/1	0	需要	1
(A)→(B)→(D) (外部副时钟)	1	1	×	×	0	需要	1

注 在解除复位后，只能通过 8 位存储器操作指令写 1 次时钟运行模式控制寄存器（CMC）。

备注 1. ×：忽略

2. 表 5-3 的 (A) ~ (J) 对应图 5-16 的 (A) ~ (J)。

表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (2/5)

(4) CPU 从高速内部振荡器时钟运行(B)转移到高速系统时钟运行(C)。

(SFR 寄存器的设定顺序) →

状态转移	CMC 寄存器注 1			OSTS 寄存器	CSC 寄存器	OSTC 寄存器	CKC 寄存器
	EXCLK	OSCSEL	AMPH		MSTOP		MCM0
(B)→(C) (X1 时钟: $1\text{MHz} \leq f_X \leq 10\text{MHz}$ )	0	1	0	注 2	0	需要确认	1
(B)→(C) (X1 时钟: $10\text{MHz} < f_X \leq 20\text{MHz}$ )	0	1	1	注 2	0	需要确认	1
(B)→(C) (外部主时钟)	1	1	×	注 2	0	不需要确认	1

如果已设定就不需要。

在高速系统时钟运行中不需要。

注 1. 在解除复位后, 只能设定 1 次时钟运行模式控制寄存器 (CMC)。如果已设定就不需要。

2. 必须对振荡稳定时间选择寄存器 (OSTS) 的振荡稳定时间进行以下的设定:

- 期待的振荡稳定时间计数器的状态寄存器 (OSTC) 的振荡稳定时间  $\leq$  OSTS 寄存器设定的振荡稳定时间

注意 必须在电源电压达到设定的时钟可运行电压 (参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”)后设定时钟。

(5) CPU 从高速内部振荡器时钟运行(B)转移到副系统时钟运行(D)。

(SFR 寄存器的设定顺序) →

状态转移	CMC 寄存器注			CSC 寄存器	振荡稳定的等待	CKC 寄存器
	EXCLKS	OSCSELS	AMPHS1、0	XTSTOP		CSS
(B)→(D) (XT1 时钟)	0	1	00: 低功耗振荡 01: 通常振荡 10: 超低功耗振荡	0	需要	1
(B)→(D) (外部副时钟)	1	1	×	0	需要	1

如果已设定就不需要。

在副系统时钟运行中不需要。

注 在解除复位后, 只能通过 8 位存储器操作指令写 1 次时钟运行模式控制寄存器 (CMC)。如果已设定就不需要。

备注 1. ×: 忽略

2. 表 5-3 的 (A) ~ (J) 对应图 5-16 的 (A) ~ (J)。

表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (3/5)

(6) CPU 从高速系统时钟运行 (C) 转移到高速内部振荡器时钟运行 (B)。

(SFR 寄存器的设定顺序) →

SFR 寄存器的设定标志 状态转移	CSC 寄存器	振荡精度稳定的等待	CKC 寄存器
	HIOSTOP		MCM0
(C)→(B)	0	注	0

在高速内部振荡器时钟运行中不需要。

注 FRQSEL4=0 时: 18 $\mu$ s ~ 65 $\mu$ s  
FRQSEL4=1 时: 18 $\mu$ s ~ 135 $\mu$ s

(7) CPU 从高速系统时钟运行 (C) 转移到副系统时钟运行 (D)。

(SFR 寄存器的设定顺序) →

SFR 寄存器的设定标志 状态转移	CSC 寄存器	振荡稳定的等待	CKC 寄存器
	XTSTOP		CSS
(C)→(D)	0	需要	1

在副系统时钟运行中不需要。

(8) CPU 从副系统时钟运行 (D) 转移到高速内部振荡器时钟运行 (B)。

(SFR 寄存器的设定顺序) →

SFR 寄存器的设定标志 状态转移	CSC 寄存器	振荡精度稳定的等待	CKC 寄存器	
	HIOSTOP		CSS	MCM0
(D)→(B)	0	注	0	0

在高速内部振荡器时钟运行中不需要。

如果已设定就不需要。

注 FRQSEL4=0 时: 18 $\mu$ s ~ 65 $\mu$ s  
FRQSEL4=1 时: 18 $\mu$ s ~ 135 $\mu$ s

备注 1. 表 5-3 的 (A) ~ (J) 对应图 5-16 的 (A) ~ (J)。

2. 高速内部振荡器时钟的振荡精度稳定等待因温度条件和 STOP 模式期间而变。



表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (4/5)

(9) CPU 从副系统时钟运行(D)转移到高速系统时钟运行(C)。

(SFR 寄存器的设定顺序) →

SFR 寄存器的设定标志 状态转移	OSTS 寄存器	CSC 寄存器	OSTC 寄存器	CKC 寄存器
		MSTOP		CSS
(D)→(C) (X1 时钟: $1\text{MHz} \leq f_x \leq 10\text{MHz}$ )	注	0	需要确认	0
(D)→(C) (X1 时钟: $10\text{MHz} < f_x \leq 20\text{MHz}$ )	注	0	需要确认	0
(D)→(C) (外部主时钟)	注	0	不需要确认	0

在高速系统时钟运行中不需要。

注 必须对振荡稳定时间选择寄存器 (OSTS) 的振荡稳定时间进行以下的设定:

- 期待的振荡稳定时间计数器的状态寄存器 (OSTC) 的振荡稳定时间  $\leq$  OSTS 寄存器设定的振荡稳定时间

注意 必须在电源电压达到设定的时钟可运行电压 (参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”)后设定时钟。

(10) • CPU 在高速内部振荡器时钟运行中(B)转移到 HALT 模式(E)。

- CPU 在高速系统时钟运行中(C)转移到 HALT 模式(F)。
- CPU 在副系统时钟运行中(D)转移到 HALT 模式(G)。

状态转移	设定内容
(B)→(E) (C)→(F) (D)→(G)	执行 HALT 指令。

备注 表 5-3 的 (A) ~ (J) 对应图 5-16 的 (A) ~ (J)。

表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (5/5)

- (11) • CPU 在高速内部振荡器时钟运行中(B)转移到STOP 模式(H)。  
 • CPU 在高速系统时钟运行中(C)转移到STOP 模式(I)。

(设定顺序) →

状态转移		设定内容	
(B)→(H)		停止不能在 STOP 模式中运行的外围功能。	—
(C)→(I)	X1 振荡		设定 OSTC 寄存器。
	外部时钟		—

- (12) CPU 从 STOP 模式(H)转移到SNOOZE 模式(J)。

有关从 STOP 模式转移到 SNOOZE 模式的设定，请参照“14.5.7 SNOOZE 模式功能”和“14.7.3 SNOOZE 模式功能”。

备注 表 5-3 的 (A) ~ (J) 对应图 5-16 的 (A) ~ (J)。

## 5.6.5 CPU 时钟转移前的条件和转移后的处理

CPU 时钟转移前的条件和转移后的处理如下所示。

表 5-4 有关 CPU 时钟的转移 (1/2)

CPU 时钟		转移前的条件	转移后的处理
转移前	转移后		
高速内部振荡器时钟	X1 时钟	X1 振荡稳定。 • OSCSEL=1, EXCLK=0, MSTOP=0 • 经过振荡稳定时间后	在确认 CPU 时钟已切换为转移后的时钟后, 如果停止高速内部振荡器的振荡 (HIOSTOP=1), 就能减小工作电流。
	外部主系统时钟	将 EXCLK 引脚输入的外部时钟置为有效。 • OSCSEL=1, EXCLK=1, MSTOP=0	
	XT1 时钟	XT1 振荡稳定。 • OSCSELS=1, EXCLKS=0, XTSTOP=0 • 经过振荡稳定时间后	
	外部副系统时钟	将 EXCLKS 引脚输入的外部时钟置为有效。 • OSCSELS=1, EXCLKS=1, XTSTOP=0	
X1 时钟	高速内部振荡器时钟	允许高速内部振荡器振荡。 • HIOSTOP=0 • 经过振荡精度稳定时间后	在确认 CPU 时钟已切换为转移后的时钟后, 能停止 X1 的振荡 (MSTOP=1)。
	外部主系统时钟	不能转移。	—
	XT1 时钟	XT1 振荡稳定。 • OSCSELS=1, EXCLKS=0, XTSTOP=0 • 经过振荡稳定时间后	在确认 CPU 时钟已切换为转移后的时钟后, 能停止 X1 的振荡 (MSTOP=1)。
	外部副系统时钟	将 EXCLKS 引脚输入的外部时钟置为有效。 • OSCSELS=1, EXCLKS=1, XTSTOP=0	在确认 CPU 时钟已切换为转移后的时钟后, 能停止 X1 的振荡 (MSTOP=1)。
外部主系统时钟	高速内部振荡器时钟	允许高速内部振荡器振荡。 • HIOSTOP=0 • 经过振荡精度稳定时间后	能将外部主系统时钟的输入置为无效 (MSTOP=1)。
	X1 时钟	不能转移。	—
	XT1 时钟	XT1 振荡稳定。 • OSCSELS=1, EXCLKS=0, XTSTOP=0 • 经过振荡稳定时间后	能将外部主系统时钟的输入置为无效 (MSTOP=1)。
	外部副系统时钟	将 EXCLKS 引脚输入的外部时钟置为有效。 • OSCSELS=1, EXCLKS=1, XTSTOP=0	能将外部主系统时钟的输入置为无效 (MSTOP=1)。

表 5-4 有关 CPU 时钟的转移 (2/2)

CPU 时钟		转移前的条件	转移后的处理
转移前	转移后		
XT1 时钟	高速内部振荡器时钟	高速内部振荡器正在振荡并且选择高速内部振荡器时钟作为主系统时钟。 • HIOSTOP=0, MCS=0	能停止 XT1 的振荡 (XTSTOP=1)。
	X1 时钟	X1 振荡稳定并且选择高速系统时钟作为主系统时钟。 • OSCSEL=1, EXCLK=0, MSTOP=0 • 经过振荡稳定时间后 • MCS=1	
	外部主系统时钟	将 EXCLK 引脚输入的外部时钟置为有效并且选择高速系统时钟作为主系统时钟。 • OSCSEL=1, EXCLK=1, MSTOP=0 • MCS=1	
	外部副系统时钟	不能转移。	—
外部副系统时钟	高速内部振荡器时钟	高速内部振荡器振荡正在振荡并且选择高速内部振荡器时钟作为主系统时钟。 • HIOSTOP=0, MCS=0	能将外部副系统时钟的输入置为无效 (XTSTOP=1)。
	X1 时钟	X1 振荡稳定并且选择高速系统时钟作为主系统时钟。 • OSCSEL=1, EXCLK=0, MSTOP=0 • 经过振荡稳定时间后 • MCS=1	
	外部主系统时钟	将 EXCLK 引脚输入的外部时钟置为有效并且选择高速系统时钟作为主系统时钟。 • OSCSEL=1, EXCLK=1, MSTOP=0 • MCS=1	
	XT1 时钟	不能转移。	—

### 5.6.6 切换 CPU 时钟和切换系统时钟所需要的时间

能通过设定系统时钟控制寄存器（CKC）的 bit4 和 bit6（MCM0、CSS）进行 CPU 时钟的切换（主系统时钟 ↔ 副系统时钟）和主系统时钟的切换（高速内部振荡器时钟 ↔ 高速系统时钟）。

在改写 CKC 寄存器后不立即进行实际的切换，而是在更改 CKC 寄存器后仍然以切换前的时钟继续运行数个时钟（参照表 5-5 ~ 表 5-7）。

能通过 CKC 寄存器的 bit7（CLS）来判断 CPU 是以主系统时钟还是以副系统时钟运行。能通过 CKC 寄存器的 bit5（MCS）来判断主系统时钟是以高速系统时钟还是以高速内部振荡器时钟运行。

如果切换 CPU 时钟，就同时切换外围硬件时钟。

表 5-5 切换系统时钟所需要的最长时间

时钟 A	切换方向	时钟 B	备注
$f_{IH}$	↔	$f_{MX}$	参照表 5-6。
$f_{MAIN}$	↔	$f_{SUB}$	参照表 5-7。

表 5-6  $f_{IH} \leftrightarrow f_{MX}$  所需要的最大时钟数

切换前的设定值		切换后的设定值	
MCM0		MCM0	
		0 ( $f_{MAIN}=f_{IH}$ )	1 ( $f_{MAIN}=f_{MX}$ )
0 ( $f_{MAIN}=f_{IH}$ )	$f_{MX} \geq f_{IH}$		2 个时钟
	$f_{MX} < f_{IH}$		2 个 $f_{IH}/f_{MX}$ 时钟
1 ( $f_{MAIN}=f_{MX}$ )	$f_{MX} \geq f_{IH}$	2 个 $f_{MX}/f_{IH}$ 时钟	
	$f_{MX} < f_{IH}$	2 个时钟	

表 5-7  $f_{MAIN} \leftrightarrow f_{SUB}$  所需要的最大时钟数

切换前的设定值		切换后的设定值	
CSS		CSS	
		0 ( $f_{CLK}=f_{MAIN}$ )	1 ( $f_{CLK}=f_{SUB}$ )
0 ( $f_{CLK}=f_{MAIN}$ )			1+2 个 $f_{MAIN}/f_{SUB}$ 时钟
1 ( $f_{CLK}=f_{SUB}$ )		3 个时钟	

备注 1. 表 5-6 和表 5-7 中的时钟数是切换前的 CPU 时钟数。

2. 表 5-6 和表 5-7 中的时钟数是舍入小数部分的时钟数。

例 主系统时钟从高速系统时钟切换到高速内部振荡器时钟（选择  $f_{IH}=8\text{MHz}$ 、 $f_{MX}=10\text{MHz}$  振荡时）的情况  
 $2f_{MX}/f_{IH}=2(10/8)=2.5 \rightarrow 3$  个时钟

### 5.6.7 时钟振荡停止前的条件

用于停止时钟振荡（外部时钟输入无效）的寄存器标志设定和停止前的条件如下所示。

表 5-8 时钟振荡停止前的条件和标志设定

时钟	时钟停止前的条件（外部时钟输入无效）	SFR 寄存器的标志设定
高速内部振荡器时钟	MCS=1 或者 CLS=1 (CPU 以高速内部振荡器时钟以外的时钟运行)	HIOSTOP=1
X1 时钟	MCS=0 或者 CLS=1 (CPU 以高速系统时钟以外的时钟运行)	MSTOP=1
外部主系统时钟		
XT1 时钟	CLS=0 (CPU 以副系统时钟以外的时钟运行)	XTSTOP=1
外部副系统时钟		

### 5.7 谐振器和振荡电路常数

已验证的谐振器及其振荡电路常数（供参考）如下所示。

注意 1. 此振荡电路常数是基于谐振器厂商在特定环境下进行评估的参考值。在实际应用中，请委托谐振器厂商给予安装电路后的评估。

在更改其他产品的单片机和电路板时，请委托谐振器厂商再次给予安装电路后的评估。

2. 振荡电压和振荡频率原则上是表示振荡电路的特性。有关 RL78 微控制器的内部工作条件，请在 DC、AC 特性的规格内使用。

图 5-17 外接电路的例子



## (1) X1 振荡

截至 2016 年 6 月 (1/2)

厂商	谐振器	产品名称注 <sup>3</sup>	SMD/ 引线	频率 (MHz)	闪存运行 模式注 <sup>1</sup>	振荡电路常数注 <sup>2</sup> (供参考)			电压范围 (V)				
						C1(pF)	C2(pF)	Rd(kΩ)	MIN.	MAX.			
村田制作 所公司注 <sup>4</sup>	陶瓷 谐振器	CSTCC2M00G56-R0	SMD	2.0	LV	(47)	(47)	0	1.6	5.5			
		CSTCR4M00G55-R0	SMD	4.0		(39)	(39)	0					
		CSTLS4M00G53-B0	引线			(15)	(15)	0					
		CSTCC2M00G56-R0	SMD	2.0	LS	(47)	(47)	0	1.8	5.5			
		CSTCR4M00G55-R0	SMD	4.0		(39)	(39)	0					
		CSTLS4M00G53-B0	引线			(15)	(15)	0					
		CSTCR4M19G55-R0	SMD	4.194		(39)	(39)	0					
		CSTLS4M19G53-B0	引线			(15)	(15)	0					
		CSTCR4M91G53-R0	SMD	4.915		(15)	(15)	0					
		CSTLS4M91G53-B0	引线			(15)	(15)	0					
		CSTCR5M00G53-R0	SMD	5.0		(15)	(15)	0					
		CSTLS5M00G53-B0	引线			(15)	(15)	0					
		CSTCR6M00G53-R0	SMD	6.0		(15)	(15)	0					
		CSTLS6M00G53-B0	引线			(15)	(15)	0					
		CSTCE8M00G52-R0	SMD	8.0		(10)	(10)	0					
		CSTLS8M00G53-B0	引线			(15)	(15)	0					
		CSTCE8M38G52-R0	SMD	8.388		HS	(10)	(10)			0	2.4	5.5
		CSTLS8M38G53-B0	引线				(15)	(15)			0		
		CSTCE10M0G52-R0	SMD	10.0	(10)		(10)	0					
		CSTLS10M0G53-B0	引线		(15)		(15)	0					
CSTCE12M0G52-R0	SMD	12.0	(10)	(10)	0								
CSTCE16M0V53-R0	SMD	16.0	(15)	(15)	0								
CSTLS16M0X51-B0	引线		(5)	(5)	0								
CSTCE20M0V51-R0	SMD	20.0	(5)	(5)	0		2.7	5.5					
CSTLS20M0X51-B0	引线		(5)	(5)	0								

注 1. 通过选项字节 (000C2H) 的 CMODE1 位和 CMODE0 位设定闪存运行模式。

2. C1 和 C2 栏的 ( ) 内表示内部电容值。

3. 支持 105°C 的产品名称不同, 详细内容请向村田制作所公司 (<http://www.murata.co.jp>) 询问。

4. 在使用此振荡器时, 有关匹配的详细内容, 请向村田制作所公司 (<http://www.murata.co.jp>) 询问。

备注 工作电压范围、CPU 工作频率和运行模式的关系如下所示:

HS (高速主) 模式:  $2.7V \leq V_{DD} \leq 5.5V @ 1MHz \sim 24MHz$

$2.4V \leq V_{DD} \leq 5.5V @ 1MHz \sim 16MHz$

LS (低速主) 模式:  $1.8V \leq V_{DD} \leq 5.5V @ 1MHz \sim 8MHz$

LV (低电压主) 模式:  $1.6V \leq V_{DD} \leq 5.5V @ 1MHz \sim 4MHz$

截至2016年6月(2/2)

厂商	谐振器	产品名称 <sup>注2</sup>	SMD/ 引线	频率 (MHz)	闪存运行 模式 <sup>注1</sup>	振荡电路常数 (供参考)			电压范围 (V)				
						C1(pF)	C2(pF)	Rd(kΩ)	MIN.	MAX.			
日本电波 工业公司	晶体 振荡器	NX8045GB <sup>注3</sup>	SMD	8.0	注3								
		NX5032GA <sup>注3</sup>	SMD	16.0									
		NX3225HA <sup>注3</sup>	SMD	20.0									
京瓷晶体 元件公司	晶体 振荡器	CX8045GB04000D0PPTZ1 <sup>注4</sup>	SMD	4.0	LV	12	12	0	1.6	5.5			
					LS				1.8	5.5			
		CX8045GB04915D0PPTZ1 <sup>注4</sup>	SMD	4.915	LS	12	12	0	1.8	5.5			
											CX8045GB08000D0PPTZ1 <sup>注4</sup>	SMD	8.0
		CX8045GB10000D0PPTZ1 <sup>注4</sup>	SMD	10.0	HS	12	12	0	2.4	5.5			
											CX3225GB12000B0PPTZ1 <sup>注4</sup>	SMD	12.0
		CX3225GB16000B0PPTZ1 <sup>注4</sup>	SMD	16.0	5	5	0	2.7	5.5				
CX3225SB20000B0PPTZ1 <sup>注4</sup>	SMD	20.0	5	5	0								
RIVER ELETEC 公司	晶体 振荡器	FCX-03-8.000MHZ-J21140 <sup>注5</sup>	SMD	8.0	HS	3	3	0	2.4	5.5			
		FCX-04C-10.000MHZ-J21139 <sup>注5</sup>	SMD	10.0							4	4	0
		FCX-05-12.000MHZ-J21138 <sup>注5</sup>	SMD	12.0							6	6	0
		FCX-06-16.000MHZ-J21137 <sup>注5</sup>	SMD	16.0							4	4	0

- 注 1. 通过选项字节 (000C2H) 的 CMODE1 位和 CMODE0 位设定闪存运行模式。
2. 此振荡器支持 85°C 为止的产品。有关支持 105°C 的产品, 请向谐振器厂商询问。
3. 在使用此振荡器时, 有关匹配的详细内容, 请向日本电波工业公司 (<http://www.ndk.com>) 询问。
4. 在使用此振荡器时, 有关匹配的详细内容, 请向京瓷晶体元件公司 (<http://www.kyocera-crystal.jp>、<http://www.kyocera.co.jp>) 询问。
5. 在使用此振荡器时, 有关匹配的详细内容, 请向 RIVER ELETEC 公司 (<http://www.river-ele.co.jp>) 询问。

备注 工作电压范围、CPU 工作频率和运行模式的关系如下所示:

HS (高速主) 模式:  $2.7V \leq V_{DD} \leq 5.5V @ 1MHz \sim 24MHz$   
 $2.4V \leq V_{DD} \leq 5.5V @ 1MHz \sim 16MHz$

LS (低速主) 模式:  $1.8V \leq V_{DD} \leq 5.5V @ 1MHz \sim 8MHz$

LV (低电压主) 模式:  $1.6V \leq V_{DD} \leq 5.5V @ 1MHz \sim 4MHz$



## (2) XT1 振荡 (晶体谐振器)

截至 2016 年 6 月

厂商	产品名称注2	SMD/ 引线	频率 (kHz)	负载 电容 C <sub>L</sub> (pF)	XT1 振荡 模式注1	振荡电路常数 (供参考)			电压范围 (V)	
						C3(pF)	C4(pF)	Rd(kΩ)	MIN.	MAX.
精工电子 公司	SSP-T7-F 注3	SMD	32.768	7	通常振荡	11	11	0	1.6	5.5
	SSP-T7-FL 注3			6		9	9	0		
				6	低功耗振荡	9	9	0		
				4.4		6	5	0		
				4.4	超低功耗振荡	6	5	0		
				3.7		4	4	0		
	VT-200-FL 注3	引线	6	通常振荡	9	9	0			
			6	低功耗振荡	9	9	0			
			4.4		6	5	0			
			4.4	超低功耗振荡	6	5	0			
			3.7		4	4	0			
日本电波 工业公司	NX3215SA 注4	SMD	32.768	6	通常振荡	7	7	0	1.6	5.5
					低功耗振荡					
					超低功耗振荡					
	NX2012SA 注4	SMD	32.768	6	通常振荡	7	7	0	1.6	5.5
					低功耗振荡					
					超低功耗振荡					
京瓷晶体 元件公司	ST3215SB 注5	SMD	32.768	7	通常振荡	10	10	0	1.6	5.5
					低功耗振荡					
					超低功耗振荡					
RIVER ELETEC 公司	TFX-02-32.768KHZ- J20986 注6	SMD	32.768	9	通常振荡	12	10	0	1.6	5.5
				低功耗振荡						
	TFX-03-32.768KHZ- J13375 注6	SMD	32.768	7	通常振荡	12	10	0		

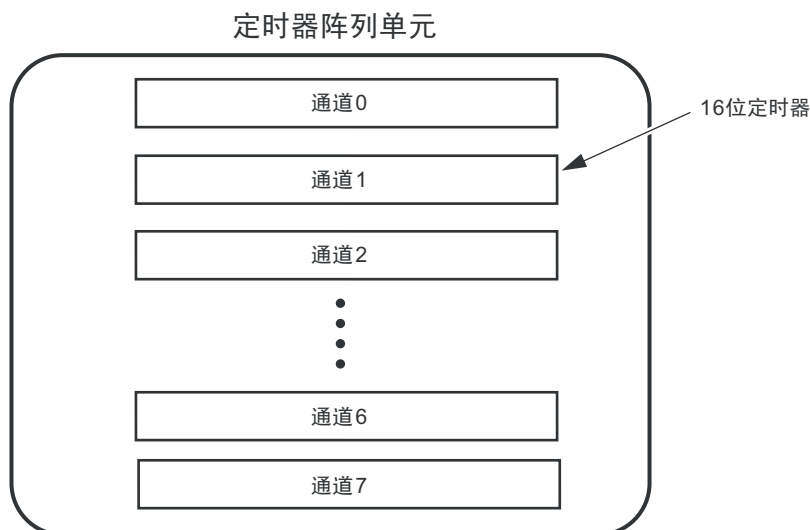
- 注 1. 通过时钟运行模式控制寄存器 (CMC) 的 AMPHS0 位和 AMPHS1 位设定 XT1 振荡模式。
2. 此振荡器支持 85°C 为止的产品。有关支持 105°C 的产品, 请向谐振器厂商询问。
3. 此振荡器是用于低功耗的产品。有关使用时的匹配详细内容, 请向精工电子公司 (<http://www.sii-crystal.com>) 询问。
4. 在使用此振荡器时, 有关匹配的详细内容, 请向日本电波工业公司 (<http://www.ndk.com>) 询问。
5. 在使用此振荡器时, 有关匹配的详细内容, 请向京瓷晶体元件公司 (<http://www.kyocera-crystal.jp>、<http://www.kyocera.co.jp>) 询问。
6. 在使用此振荡器时, 有关匹配的详细内容, 请向 RIVER ELETEC 公司 (<http://www.river-ele.co.jp>) 询问。

## 第6章 定时器阵列单元

- 注意 1. 定时器输入 / 输出引脚的有无因产品而不同。详细内容请参照“表 6-2 各产品具有的定时器输入 / 输出引脚”。
2. 本章的下述内容主要针对 80 引脚产品进行说明。

定时器阵列单元有 8 个 16 位定时器。

各 16 位定时器称为“通道”，既能分别用作独立的定时器，也能组合多个通道用作高级的定时器功能。



有关各功能的详细内容，请参照下表。

独立通道运行功能	多通道联动运行功能
<ul style="list-style-type: none"> <li>• 间隔定时器 (→ 参照 6.8.1)</li> <li>• 方波输出 (→ 参照 6.8.1)</li> <li>• 外部事件计数器 (→ 参照 6.8.2)</li> <li>• 输入脉冲间隔的测量 (→ 参照 6.8.3)</li> <li>• 输入信号的高低电平宽度的测量 (→ 参照 6.8.4)</li> <li>• 延迟计数器 (→ 参照 6.8.5)</li> </ul>	<ul style="list-style-type: none"> <li>• 单触发脉冲输出 (→ 参照 6.9.1)</li> <li>• PWM 输出 (→ 参照 6.9.2)</li> <li>• 多重 PWM 输出 (→ 参照 6.9.3)</li> <li>• 遥控输出功能 (→ 参照 6.9.4)</li> </ul>

能将通道 1 和通道 3 的 16 位定时器用作 2 个 8 位定时器（高位和低位）。通道 1 和通道 3 能用作 8 位定时器的功能如下：

- 间隔定时器（高 8 位和低 8 位定时器）/ 方波输出（只限于低 8 位定时器）
- 外部事件计数器（只限于低 8 位定时器）
- 延迟计数器（只限于低 8 位定时器）

通道 7 能和串行阵列单元 UART0 一起使用，实现 LIN-bus 通信。

## 6.1 定时器阵列单元的功能

定时器阵列单元有以下功能。

### 6.1.1 独立通道运行功能

独立通道运行功能是能不受其他通道运行模式的影响而独立使用任意通道的功能。

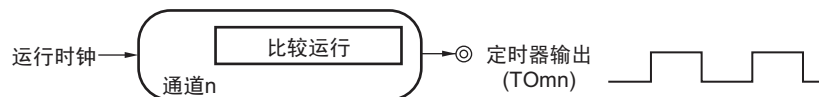
#### (1) 间隔定时器

能用作以固定间隔产生中断（INTTMmn）的基准定时器。



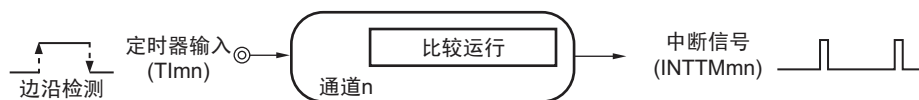
#### (2) 方波输出

每当产生 INTTMmn 中断时，就进行交替运行并且从定时器输出引脚（TOMn）输出 50% 占空比的方波。



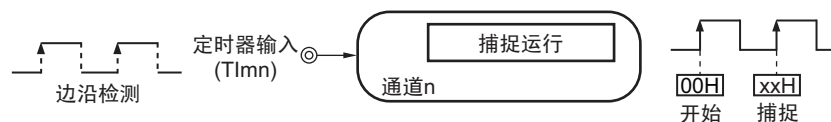
#### (3) 外部事件计数器

对定时器输入引脚（TIMn）的输入信号的有效边沿进行计数，如果达到规定次数，就能用作产生中断的事件计数器。



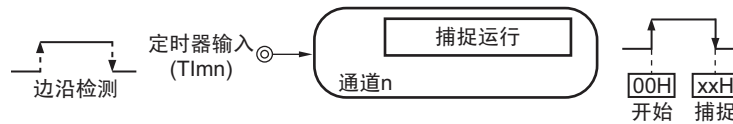
#### (4) 输入脉冲间隔的测量

在定时器输入引脚（TIMn）的输入脉冲信号的有效边沿开始计数并且在下一个脉冲的有效边沿捕捉计数值，从而测量输入脉冲的间隔。



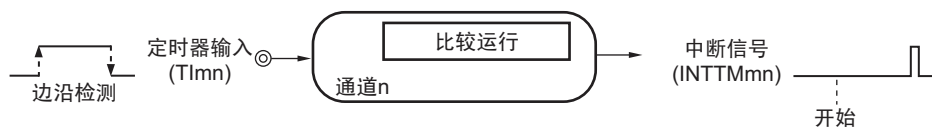
### (5) 输入信号的高低电平宽度的测量

在定时器输入引脚（TIMn）的输入信号的一个边沿开始计数并且在另一个边沿捕捉计数值，从而测量输入信号的高低电平的宽度。



### (6) 延迟计数器

在定时器输入引脚（TIMn）的输入信号的有效边沿开始计数并且在经过任意延迟期间后产生中断。



备注 1. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

2. 定时器输入 / 输出引脚的有无因产品而不同。详细内容请参照“表 6-2 各产品具有的定时器输入 / 输出引脚”。

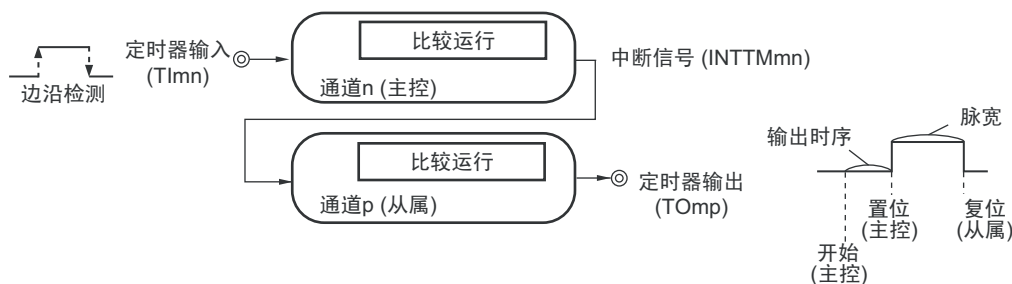
## 6.1.2 多通道联动运行功能

多通道联动运行功能是将主控通道（主要控制周期的基准定时器）和从属通道（遵从主控通道运行的定时器）组合实现的功能。

多通道联动运行功能能用作以下模式。

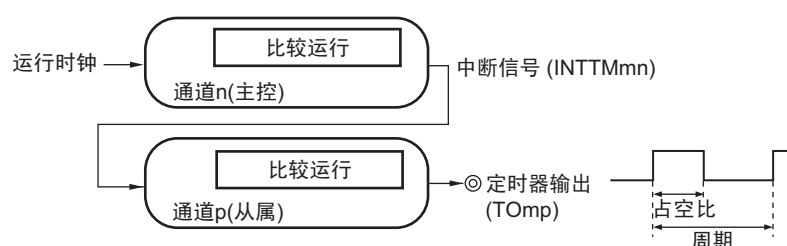
### (1) 单触发脉冲输出

将 2 个通道成对使用，生成能任意设定输出时序和脉宽的单触发脉冲。



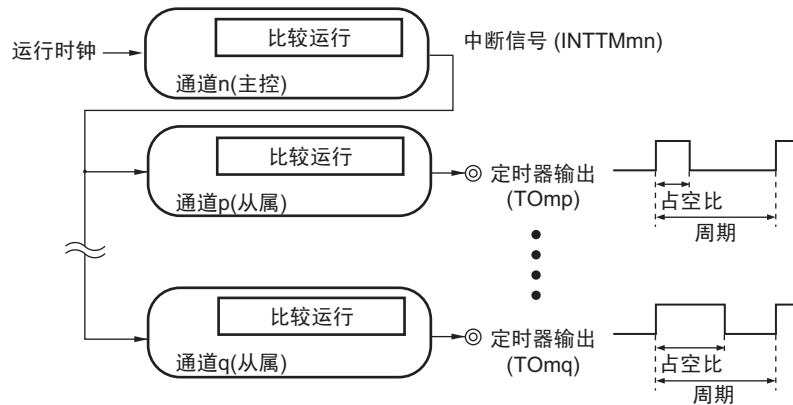
### (2) PWM (Pulse Width Modulation) 输出

将 2 个通道成对使用，生成能任意设定周期和占空比的脉冲。



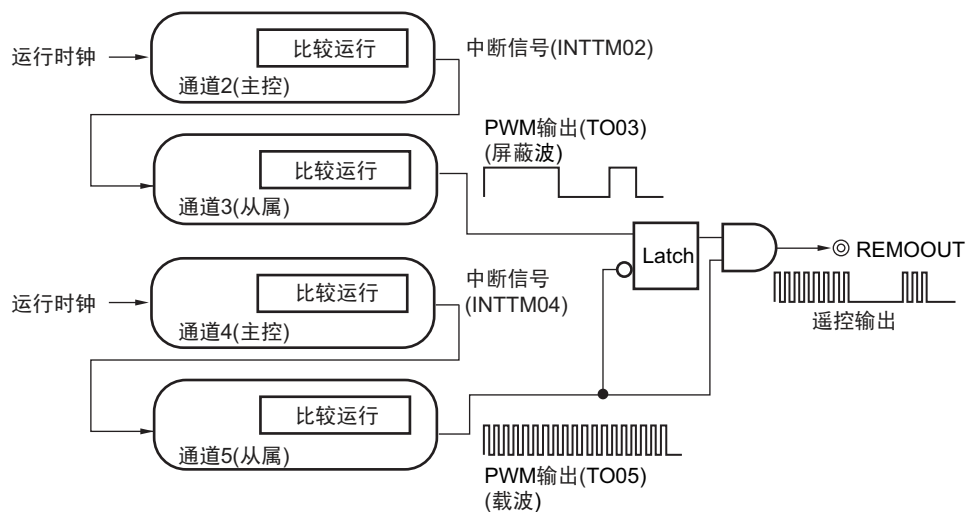
### (3) 多重 PWM (Pulse Width Modulation) 输出

能通过扩展 PWM 功能并且使用 1 个主控通道和多个从属通道，以固定周期生成最多 7 种任意占空比的 PWM 信号。



### (4) 遥控输出功能

通道 2 和通道 3、通道 4 和通道 5 成对使用 PWM 输出功能。将通道 3 的 PWM 输出信号作为屏蔽波，将通道 5 的 PWM 输出信号作为载波，这些信号的逻辑与为遥控输出的信号。



注意 1. 有关多通道联动运行功能规则的详细内容，请参照“6.4.1 多通道联动运行功能的基本规则”。

2. 此遥控输出功能对遥控输出波形产生  $\pm 1$  个周期的误差。能通过组合 PWM 输出和 ELC 功能，输出更高精度的波形。

[使用例]

(1) 将 TAU 的 PWM 输出设定为来自 ELC 的事件输入信号。

(2) 将 ELC 的事件输出目标设定为 TAU 的外部事件计数器。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7) p、q: 从属通道号 (n < p < q ≤ 7)

### 6.1.3 8 位定时器运行功能（只限于通道 1 和通道 3）

8 位定时器运行功能是将 16 位定时器通道用作 2 个 8 位定时器通道的功能。只能使用通道 1 和通道 3。

**注意** 在使用 8 位定时器运行功能时，有几个规则。

详细内容请参照“6.4.2 8 位定时器运行功能的基本规则（只限于通道 1 和通道 3）”。

### 6.1.4 LIN-bus 支持功能（只限于通道 7）

通过定时器阵列单元检查 LIN-bus 通信中的接收信号是否适合 LIN-bus 通信格式。

#### (1) 唤醒信号的检测

在 UART0 串行数据输入引脚（RxD0）的输入信号的下降沿开始计数并且在上升沿捕捉计数值，从而测量低电平宽度。如果该低电平宽度大于等于某固定值，就认为是唤醒信号。

#### (2) 间隔段的检测

在检测到唤醒信号后，从 UART0 串行数据输入引脚（RxD0）的输入信号的下降沿开始计数并且在上升沿捕捉计数值，从而测量低电平宽度。如果该低电平宽度大于等于某固定值，就认为是间隔段。

#### (3) 同步段脉宽的测量

在检测到间隔段后，测量 UART0 串行数据输入引脚（RxD0）的输入信号的低电平宽度和高电平宽度。根据以此方式测量的同步段的位间隔，计算波特率。

**备注** 有关 LIN-bus 支持功能的运行设定，请参照“6.3.14 输入切换控制寄存器（ISC）”和“6.8.4 作为输入信号高低电平宽度测量的运行”。

## 6.2 定时器阵列单元的结构

定时器阵列单元由以下硬件构成。

表 6-1 定时器阵列单元的结构

项目	结构
定时器 / 计数器	定时器计数寄存器 mn (TCRmn)
寄存器	定时器数据寄存器 mn (TDRmn)
定时器的输入	TI00 ~ TI07 注1、RxD0 引脚 (用于 LIN-bus)
定时器的输出	TO00 ~ TO07 注1、输出控制电路
控制寄存器	<单元设定部的寄存器> <ul style="list-style-type: none"> <li>• 外围允许寄存器 0 (PER0)</li> <li>• 定时器时钟选择寄存器 m (TPSm)</li> <li>• 定时器通道允许状态寄存器 m (TEm)</li> <li>• 定时器通道开始寄存器 m (TSm)</li> <li>• 定时器通道停止寄存器 m (TTm)</li> <li>• 定时器输入选择寄存器 0 (TIS0)</li> <li>• 定时器输出选择寄存器 (TOS)</li> <li>• 定时器输出允许寄存器 m (TOEm)</li> <li>• 定时器输出寄存器 m (TOm)</li> <li>• 定时器输出电平寄存器 m (TOLm)</li> <li>• 定时器输出模式寄存器 m (TOMm)</li> </ul>
	<每个通道的寄存器> <ul style="list-style-type: none"> <li>• 定时器模式寄存器 mn (TMRmn)</li> <li>• 定时器状态寄存器 mn (TSRmn)</li> <li>• 输入切换控制寄存器 (ISC)</li> <li>• 噪声滤波器允许寄存器 1 (NFEN1)</li> <li>• 端口模式控制寄存器 (PMCxx) 注2</li> <li>• 端口模式寄存器 (PMxx) 注2</li> <li>• 端口寄存器 (Pxx) 注2</li> </ul>

注 1. 通道 0 ~ 7 的定时器输入 / 输出引脚的有无因产品而不同。详细内容请参照“表 6-2 各产品具有的定时器输入 / 输出引脚”。

2. 设定的端口模式控制寄存器 (PMCxx)、触摸引脚功能选择寄存器 (TSSELx)、端口模式寄存器 (PMxx) 和端口寄存器 (Pxx) 因产品而不同。详细内容请参照“6.3.16 控制定时器输入 / 输出引脚端口功能的寄存器”。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

定时器阵列单元的各通道的定时器输入 / 输出引脚的复用端口因产品而不同。

表 6-2 各产品具有的定时器输入 / 输出引脚

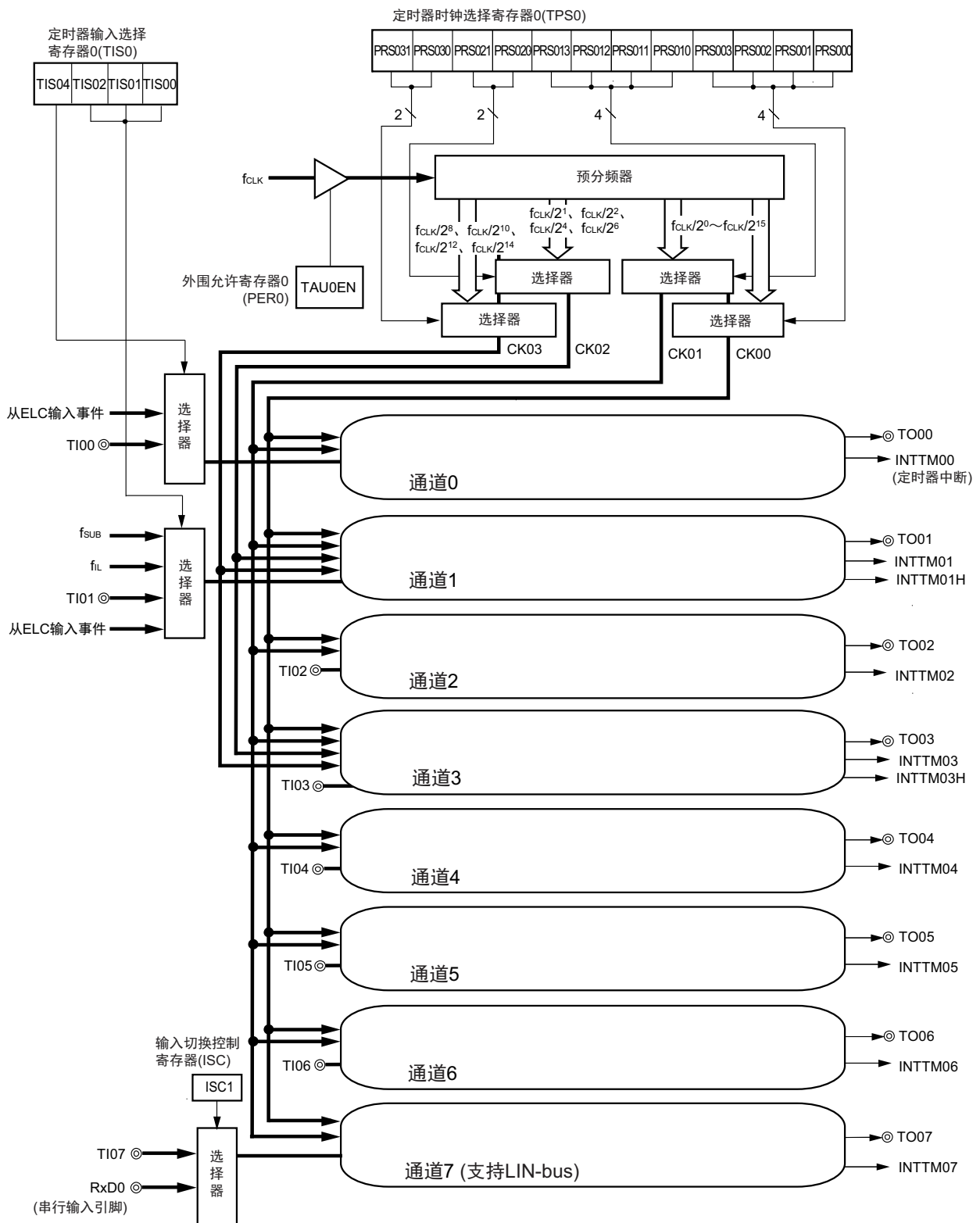
定时器阵列单元的通道	80 引脚	64 引脚
通道 0	P91/TI00/TO00 (P72)	(P72)
通道 1	P156/TI01/TO01 (P126)	
通道 2	P92/TI02/TO02 (P73)	
通道 3	P93/TI03/TO03/REMOOUT (P142)	
通道 4	P151/TI04/TO04	×
通道 5	P114/TI05/TO05	×
通道 6	P150/TI06/TO06	×
通道 7	P115/TI07/TO07	×

- 备注 1. 在定时器输入和定时器输出被同一个引脚复用时，只能用作定时器输入或者定时器输出。
2. ( ) 为将外围 I/O 重定向寄存器 1 (PIOR1) 的 bit0、bit1、bit2 和 bit3 置“1”时的复用端口。
3. ×: 通道中无安装。

定时器阵列单元的框图如图 6-1 所示。



图 6-1 定时器阵列单元的整体框图



备注  $f_{SUB}$ : 副系统时钟频率  
 $f_{IL}$ : 低速内部振荡器时钟频率

图 6-2 定时器阵列单元的通道 0 的内部框图

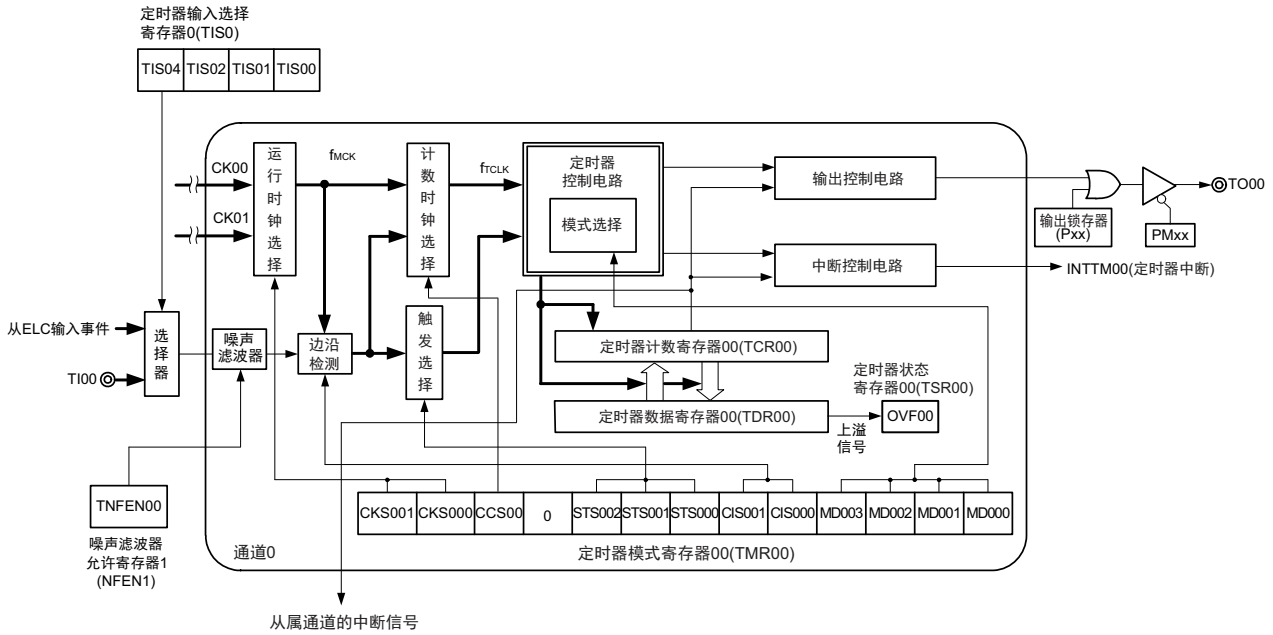


图 6-3 定时器阵列单元的通道 1 的内部框图

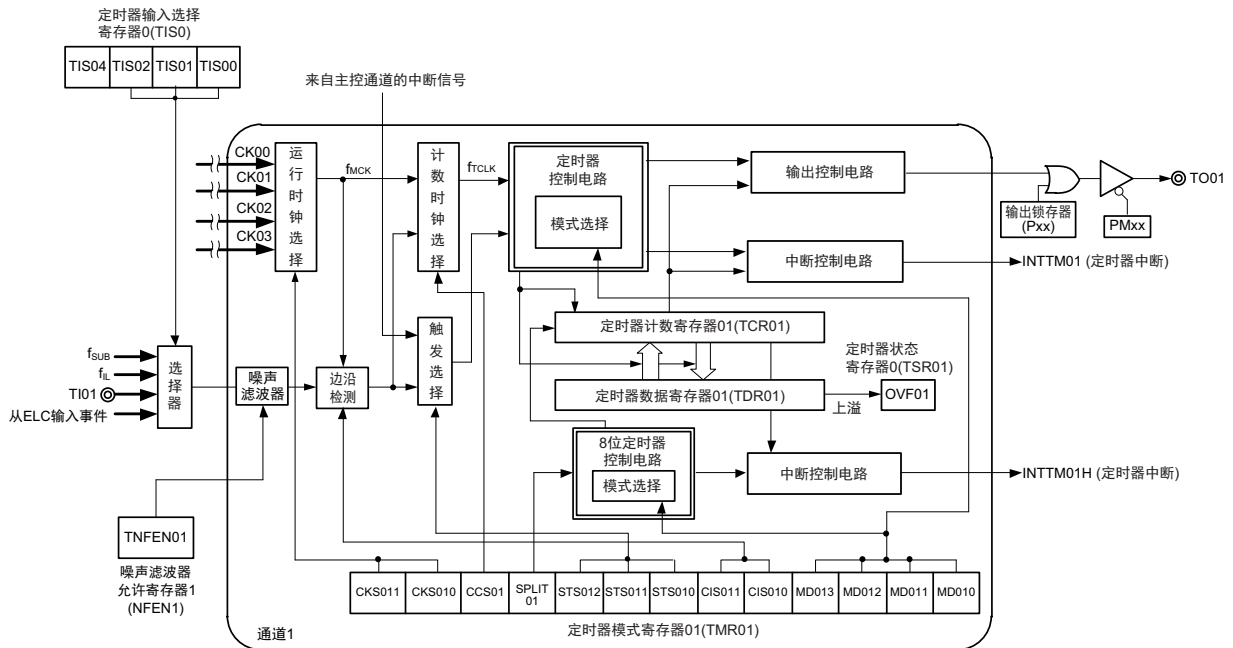
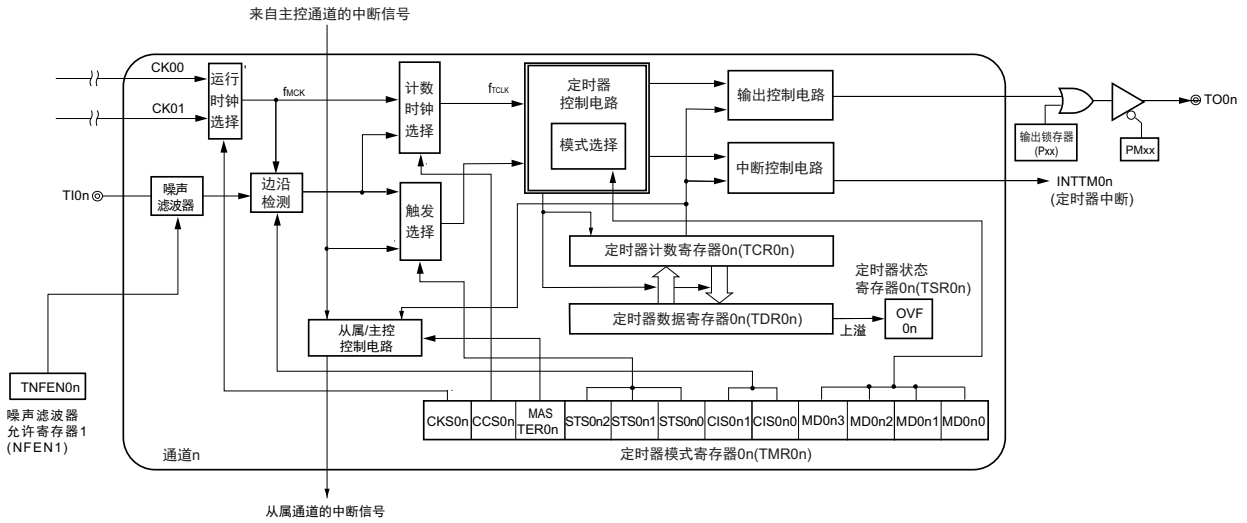


图 6-4 定时器阵列单元的通道 2、通道 4 和通道 6 的内部框图



备注 n=2、4、6

图 6-5 定时器阵列单元的通道 3 的内部框图

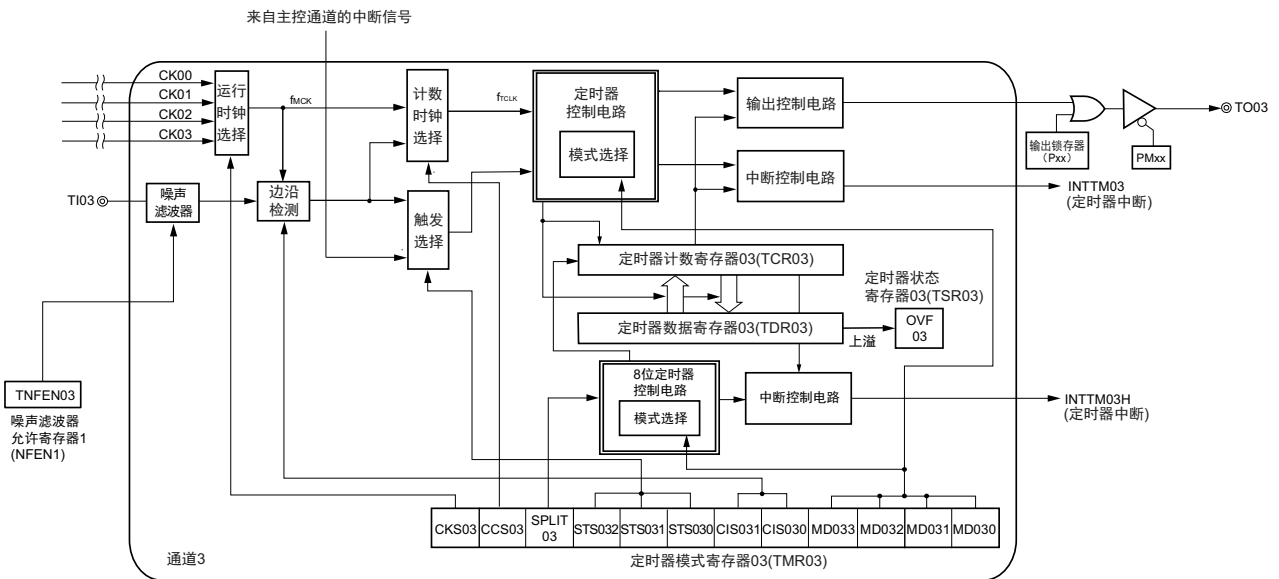


图 6-6 定时器阵列单元的通道 5 的内部框图

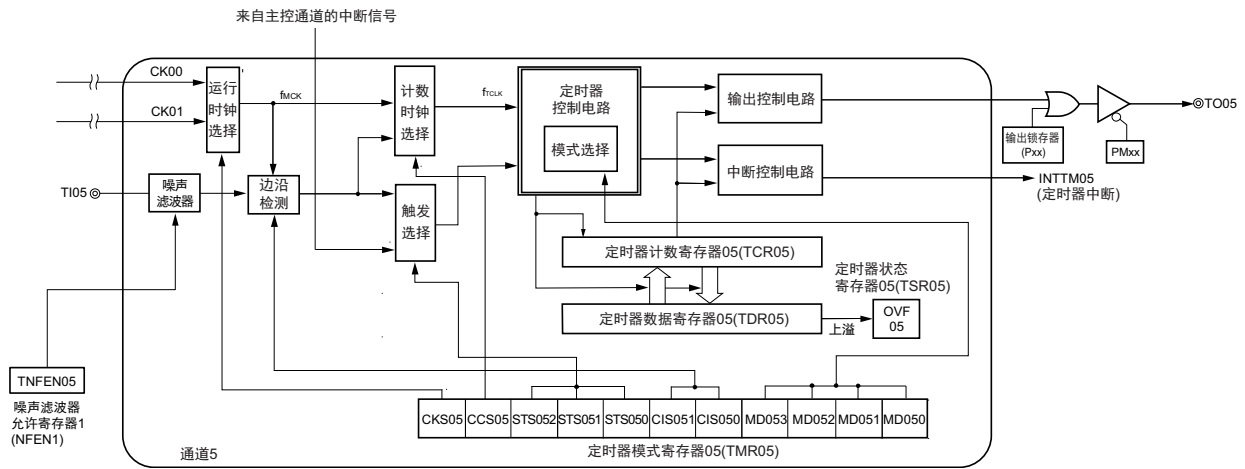
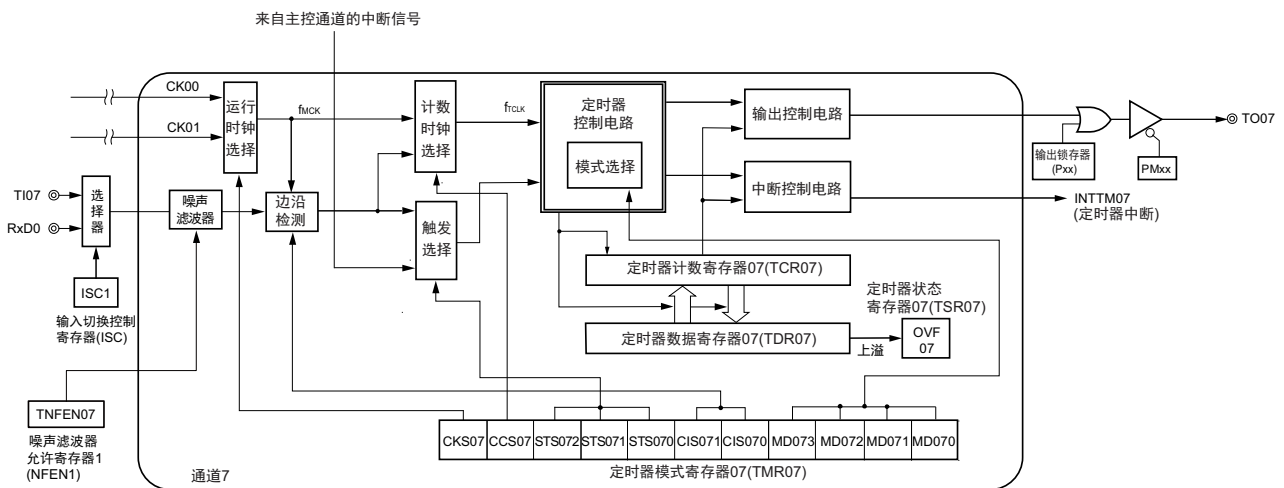


图 6-7 定时器阵列单元的通道 7 的内部框图



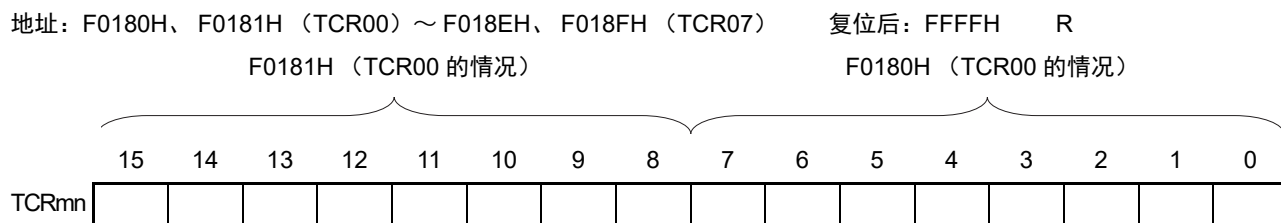
### 6.2.1 定时器计数寄存器 mn (TCRmn)

TCRmn 寄存器是对计数时钟进行计数的 16 位只读寄存器。

与计数时钟的上升沿同步进行递增或者递减计数。

通过定时器模式寄存器 mn (TMRmn) 的 MDmn3 ~ MDmn0 位来选择运行模式，进行递增和递减计数的切换（参照“6.3.3 定时器模式寄存器 mn (TMRmn)”）。

图 6-8 定时器计数寄存器 mn (TCRmn) 的格式



备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

能通过读定时器计数寄存器 mn (TCRmn) 来读计数值。

在以下情况下，计数值变为“FFFFH”。

- 当产生复位信号时
- 当清除外围允许寄存器0 (PER0) 的TAUmEN位时
- 在PWM输出模式中从属通道的计数结束时
- 在延迟计数模式中从属通道的计数结束时
- 在单触发脉冲输出模式中主控/从属通道的计数结束时
- 在多重PWM输出模式中从属通道的计数结束时

在以下情况下，计数值变为“0000H”。

- 在捕捉模式中输入开始触发时
- 在捕捉模式中捕捉结束时

注意 即使读 TCRmn 寄存器，也不将计数值捕捉到定时器数据寄存器 mn (TDRmn)。

如下所示，TCRmn 寄存器的读取值因运行模式和运行状态而不同。

表 6-3 各运行模式中的定时器计数寄存器 mn (TCRmn) 的读取值

运行模式	计数方式	定时器计数寄存器 mn (TCRmn) 的读取值 <sup>注</sup>			
		解除复位后更改运行模式时的值	计数暂停 (TTmn=1) 时的值	计数暂停 (TTmn=1) 后更改运行模式时的值	单次计数后等待开始触发时的值
间隔定时器模式	递减计数	FFFFH	停止时的值	不定值	—
捕捉模式	递增计数	0000H	停止时的值	不定值	—
事件计数器模式	递减计数	FFFFH	停止时的值	不定值	—
单次计数模式	递减计数	FFFFH	停止时的值	不定值	FFFFH
捕捉 & 单次计数模式	递增计数	0000H	停止时的值	不定值	TDRmn 寄存器的捕捉值 +1

注 表示通道 n 处于定时器运行停止状态 (TEmn=0) 和计数允许状态 (TSmn=1) 时的 TCRmn 寄存器的读取值。将此值保持在 TCRmn 寄存器，直到开始计数为止。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

## 6.2.2 定时器数据寄存器 mn (TDRmn)

这是能进行捕捉功能和比较功能切换使用的 16 位寄存器。通过定时器模式寄存器 mn (TMRmn) 的 MDmn3 ~ MDmn0 位来选择运行模式，进行捕捉功能和比较功能的切换。

能随时改写 TDRmn 寄存器的值。

能以 16 位为单位读写此寄存器。

在 8 位定时器模式中 (定时器模式寄存器 m1、m3 (TMRm1、TMRm3) 的 SPLIT 位为“1”)，能以 8 位为单位读写 TDRm1 寄存器和 TDRm3 寄存器，其中 TDRm1H 和 TDRm3H 用作高 8 位，TDRm1L 和 TDRm3L 用作低 8 位。

在产生复位信号后，TDRmn 寄存器的值变为“0000H”。

图 6-9 定时器数据寄存器 mn (TDRmn) 的格式 (n=0、2、4~7)

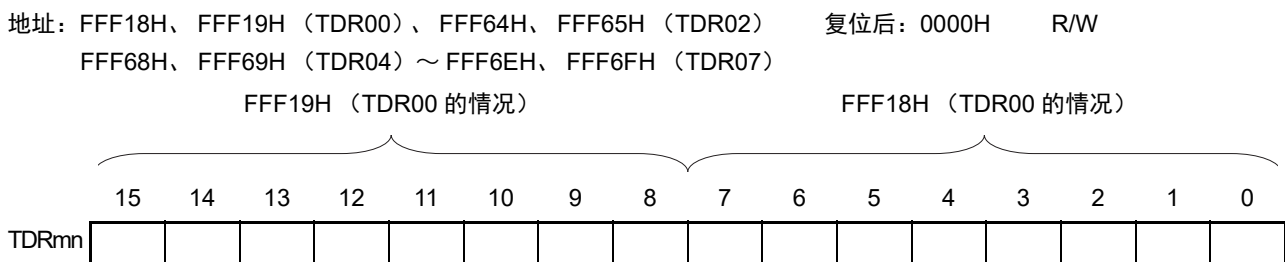
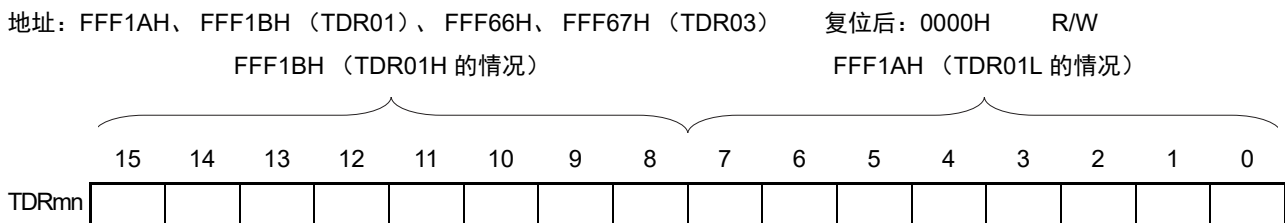


图 6-10 定时器数据寄存器 mn (TDRmn) 的格式 (n=1、3)



(i) 定时器数据寄存器 mn (TDRmn) 用作比较寄存器的情况

从 TDRmn 寄存器的设定值开始递减计数，当计数值变为“0000H”时，产生中断信号 (INTTMmn)。保持 TDRmn 寄存器的值，直到被改写为止。

**注意** 即使输入捕捉触发信号，设定为比较功能的 TDRmn 寄存器也不进行捕捉运行。

(ii) 定时器数据寄存器 mn (TDRmn) 用作捕捉寄存器的情况

通过输入捕捉触发，将定时器计数寄存器 mn (TCRmn) 的计数值捕捉到 TDRmn 寄存器。

能选择 TI<sub>mn</sub> 引脚的有效边沿作为捕捉触发信号。通过定时器模式寄存器 mn (TMRmn) 来设定捕捉触发的选择。

**备注** m: 单元号 (m=0) n: 通道号 (n=0~7)

### 6.3 控制定时器阵列单元的寄存器

控制定时器阵列单元的寄存器如下所示：

- 外围允许寄存器0 (PER0)
- 定时器时钟选择寄存器m (TPSm)
- 定时器模式寄存器mn (TMRmn)
- 定时器状态寄存器mn (TSRmn)
- 定时器通道允许状态寄存器m (TEm)
- 定时器通道开始寄存器m (TSm)
- 定时器通道停止寄存器m (TTm)
- 定时器输入选择寄存器0 (TIS0)
- 定时器输出选择寄存器 (TOS)
- 定时器输出允许寄存器m (TOEm)
- 定时器输出寄存器m (TOm)
- 定时器输出电平寄存器m (TOLm)
- 定时器输出模式寄存器m (TOMm)
- 输入切换控制寄存器 (ISC)
- 噪声滤波器允许寄存器1 (NFEN1)
- 端口模式控制寄存器 (PMCxx)
- 端口模式寄存器 (PMxx)
- 端口寄存器 (Pxx)

**注意** 分配的寄存器和位因产品而不同。必须给未分配的位设定初始值。

**备注** m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

### 6.3.1 外围允许寄存器 0 (PER0)

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要使用定时器阵列单元时，必须将 bit0 (TAU0EN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，PER0 寄存器的值变为“00H”。

图 6-11 外围允许寄存器 0 (PER0) 的格式

地址: F00F0H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER0	RTCWEN	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN

TAU0EN	定时器阵列单元的输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>不能写定时器阵列单元使用的 SFR。</li> <li>定时器阵列单元处于复位状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>能读写定时器阵列单元使用的 SFR。</li> </ul>

注意 1. 要设定定时器阵列单元时，必须先在 TAU0EN 位为“1”的状态下设定以下的寄存器。当 TAU0EN 位为“0”时，定时器阵列单元的控制寄存器的值为初始值，忽视写操作（定时器输入选择寄存器 0 (TIS0)、输入切换控制寄存器 (ISC)、噪声滤波器允许寄存器 1 (NFEN1)、端口模式控制寄存器 9、15 (PMC9、PMC15)、端口模式寄存器 9、11、15 (PM9、PM11、PM15) 和端口寄存器 9、11、15 (P9、P11、P15) 除外)。

- 定时器时钟选择寄存器 m (TPSm)
- 定时器模式寄存器 mn (TMRmn)
- 定时器状态寄存器 mn (TSRmn)
- 定时器通道允许状态寄存器 m (TEm)
- 定时器通道开始寄存器 m (TSM)
- 定时器通道停止寄存器 m (TTm)
- 定时器输出允许寄存器 m (TOEm)
- 定时器输出寄存器 m (TOM)
- 定时器输出电平寄存器 m (TOLm)
- 定时器输出模式寄存器 m (TOMm)

2. 必须将 bit1 和 bit6 置“0”。



### 6.3.2 定时器时钟选择寄存器 m (TPSm)

TPSm 寄存器是选择共同提供给各通道的 2 种或者 4 种运行时钟 (CKm0、CKm1、CKm2、CKm3) 的 16 位寄存器。通过 TPSm 寄存器的 bit3 ~ 0 选择 CKm0, 通过 TPSm 寄存器的 bit7 ~ 4 选择 CKm1。另外, 只有通道 1 和通道 3 才能选择 CKm2 和 CKm3。能通过 TPSm 寄存器的 bit9 和 bit8 选择 CKm2, 通过 TPSm 寄存器的 bit13 和 bit12 选择 CKm3。

只有在以下情况下才能改写定时器运行中的 TPSm 寄存器。

能改写 PRSm00 ~ PRSm03 位的情况 (n=0 ~ 7):

选择 CKm0 作为运行时钟 (CKSmn1、CKSmn0=0、0) 的通道全部处于停止状态 (TEmn=0)。

能改写 PRSm10 ~ PRSm13 位的情况 (n=0 ~ 7):

选择 CKm1 作为运行时钟 (CKSmn1、CKSmn0=0、1) 的通道全部处于停止状态 (TEmn=0)。

能改写 PRSm20 位和 PRSm21 位的情况 (n=1、3):

选择 CKm2 作为运行时钟 (CKSmn1、CKSmn0=1、0) 的通道全部处于停止状态 (TEmn=0)。

能改写 PRSm30 位和 PRSm31 位的情况 (n=1、3):

选择 CKm3 作为运行时钟 (CKSmn1、CKSmn0=1、1) 的通道全部处于停止状态 (TEmn=0)。

通过 16 位存储器操作指令设定 TPSm 寄存器。

在产生复位信号后, TPSm 寄存器的值变为“0000H”。

图 6-12 定时器时钟选择寄存器 m (TPSm) 的格式 (1/2)

地址: F01B6H、F01B7H 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TPSm	0	0	PRS m31	PRS m30	0	0	PRS m21	PRS m20	PRS m13	PRS m12	PRS m11	PRS m10	PRS m03	PRS m02	PRS m01	PRS m00

PRS mk3	PRS mk2	PRS mk1	PRS mk0	运行时钟 (CKmk) 的选择注 (k=0、1)					
				$f_{CLK}$	$f_{CLK}=$ 2MHz	$f_{CLK}=$ 5MHz	$f_{CLK}=$ 10MHz	$f_{CLK}=$ 20MHz	$f_{CLK}=$ 24MHz
0	0	0	0	$f_{CLK}$	2MHz	5MHz	10MHz	20MHz	24MHz
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	12MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	6MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	3MHz
0	1	0	0	$f_{CLK}/2^4$	125kHz	313kHz	625kHz	1.25MHz	1.50MHz
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156kHz	313kHz	625kHz	750kHz
0	1	1	0	$f_{CLK}/2^6$	31.3kHz	78.1kHz	156kHz	313kHz	375kHz
0	1	1	1	$f_{CLK}/2^7$	15.6kHz	39.1kHz	78.1kHz	156kHz	188kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	93.8kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.76kHz	19.5kHz	39.1kHz	46.9kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.76kHz	19.5kHz	23.4kHz
1	0	1	1	$f_{CLK}/2^{11}$	976Hz	2.44kHz	4.88kHz	9.76kHz	11.7kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	5.86kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	2.93kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.46kHz
1	1	1	1	$f_{CLK}/2^{15}$	61.0Hz	153Hz	305Hz	610Hz	732Hz

注 在更改选择为  $f_{CLK}$  的时钟 (更改系统时钟控制寄存器 (CKC) 的值) 的情况下, 必须停止定时器阵列单元 (TTm=00FFH)。不管是选择运行时钟 ( $f_{MCK}$ ) 还是 TImn 引脚输入信号的有效边沿, 都必须停止定时器阵列单元。

注意 1. 必须将 bit15、14、11、10 置“0”。

2. 如果选择  $f_{CLK}$  (无分频) 作为运行时钟 (CKmk) 并且将 TDRmn 置“0000H” (m=0、n=0~7), 就不能使用定时器阵列单元的中断请求。

备注 1.  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

2. TPSm 寄存器所选  $f_{CLK}/2^r$  的波形不是单纯的  $2^r$  分频波形, 从上升沿开始的 1 个  $f_{CLK}$  周期为高电平 (r=1~15)。详细内容请参照“6.5.1 计数时钟 ( $f_{TCLK}$ )”。

图 6-12 定时器时钟选择寄存器 m (TPSm) 的格式 (2/2)

地址: F01B6H、F01B7H 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TPSm	0	0	PRS m31	PRS m30	0	0	PRS m21	PRS m20	PRS m13	PRS m12	PRS m11	PRS m10	PRS m03	PRS m02	PRS m01	PRS m00

PRS m21	PRS m20	运行时钟 (CKm2) 的选择注					
		$f_{CLK}=2MHz$	$f_{CLK}=5MHz$	$f_{CLK}=10MHz$	$f_{CLK}=20MHz$	$f_{CLK}=24MHz$	
0	0	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	12MHz
0	1	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	6MHz
1	0	$f_{CLK}/2^4$	125kHz	313kHz	625MHz	1.25MHz	1.5MHz
1	1	$f_{CLK}/2^6$	31.3kHz	78.1kHz	156kHz	313kHz	375kHz

PRS m31	PRS m30	运行时钟 (CKm3) 的选择注					
		$f_{CLK}=2MHz$	$f_{CLK}=5MHz$	$f_{CLK}=10MHz$	$f_{CLK}=20MHz$	$f_{CLK}=24MHz$	
0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	93.8kHz
0	1	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.76kHz	19.5kHz	23.4kHz
1	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	5.86kHz
1	1	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.46kHz

注 在更改选择为  $f_{CLK}$  的时钟 (更改系统时钟控制寄存器 (CKC) 的值) 的情况下, 必须停止定时器阵列单元 (TTm=00FFH)。即使在选择 CKSmn0 位和 CKSmn1 位指定的运行时钟 ( $f_{MCK}$ ) 或者 TImn 引脚的输入信号的有效边沿作为计数时钟 ( $f_{TCLK}$ ) 的情况下, 也需要停止定时器阵列单元。

注意 必须将 bit15、14、11、10 置“0”。

如果在 8 位定时器模式中使用通道 1 和通道 3 并且将 CKm2 和 CKm3 作为运行时钟, 就能通过间隔定时器功能实现表 6-4 所示的间隔时间。

表 6-4 运行时钟 CKSm2 和 CKSm3 能设定的间隔时间

时钟		间隔时间注 ( $f_{CLK}=20MHz$ )			
		16 $\mu$ s	160 $\mu$ s	1.6ms	16ms
CKm2	$f_{CLK}/2$	○	—	—	—
	$f_{CLK}/2^2$	○	—	—	—
	$f_{CLK}/2^4$	○	○	—	—
	$f_{CLK}/2^6$	○	○	—	—
CKm3	$f_{CLK}/2^8$	—	○	○	—
	$f_{CLK}/2^{10}$	—	○	○	—
	$f_{CLK}/2^{12}$	—	—	○	○
	$f_{CLK}/2^{14}$	—	—	○	○

注 ○包含 5% 以内的误差。

备注 1.  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

2. 有关 TPSm 寄存器所选  $f_{CLK}/2^i$  波形的详细内容, 请参照“6.5.1 计数时钟 ( $f_{TCLK}$ )”。

### 6.3.3 定时器模式寄存器 mn (TMRmn)

TMRmn 寄存器是设定通道 n 运行模式的寄存器，进行运行时钟 ( $f_{MCK}$ ) 的选择、计数时钟的选择、主控 / 从属的选择、16 位 / 8 位定时器的选择（只限于通道 1 和通道 3）、开始触发和捕捉触发的设定、定时器输入有效边沿的选择以及运行模式（间隔、捕捉、事件计数器、单次计数、捕捉 & 单次计数）的设定。

禁止在运行中 (TEmn=1) 改写 TMRmn 寄存器。但是，能在一部分的功能运行中 (TEmn=1) 改写 bit7 和 bit6 (CISmn1、CISmn0)（详细内容请参照“6.8 定时器阵列单元的独立通道运行功能”和“6.9 定时器阵列单元的多通道联动运行功能”）。

通过 16 位存储器操作指令设定 TMRmn 寄存器。

在产生复位信号后，TMRmn 寄存器的值变为“0000H”。

**注意** TMRmn 寄存器的 bit11 因通道而不同。

TMRm2、TMRm4、TMRm6: MASTERmn 位 (n=2、4、6)

TMRm1、TMRm3: SPLITmn 位 (n=1、3)

TMRm0、TMRm5、TMRm7: 固定为“0”。

图 6-13 定时器模式寄存器 mn (TMRmn) 的格式 (1/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=2, 4, 6)	CKS mn1	CKS mn0	0	CCS mn	MAS TERmn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=1, 3)	CKS mn1	CKS mn0	0	CCS mn	SPLIT mn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=0, 5, 7)	CKS mn1	CKS mn0	0	CCS mn	0注	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

CKS mn1	CKS mn0	通道 n 运行时钟 ( $f_{MCK}$ ) 的选择
0	0	定时器时钟选择寄存器 m (TPSm) 设定的运行时钟 CKm0
0	1	定时器时钟选择寄存器 m (TPSm) 设定的运行时钟 CKm2
1	0	定时器时钟选择寄存器 m (TPSm) 设定的运行时钟 CKm1
1	1	定时器时钟选择寄存器 m (TPSm) 设定的运行时钟 CKm3
运行时钟 ( $f_{MCK}$ ) 用于边沿检测电路。通过设定 CCSmn 位来产生采样时钟和计数时钟 ( $f_{TCLK}$ )。 只有通道 1 和通道 3 才能选择运行时钟 CKm2 和 CKm3。		

CCS mn	通道 n 计数时钟 ( $f_{TCLK}$ ) 的选择
0	CKSmn0 位和 CKSmn1 位指定的运行时钟 ( $f_{MCK}$ )
1	TImn 引脚输入信号的有效边沿 在通道 0 和通道 1 的情况下, 为 TIS0 选择的输入信号的有效边沿。 在通道 7 的情况下, 为 ISC 选择的输入信号的有效边沿。
计数时钟 ( $f_{TCLK}$ ) 用于计数器、输出控制电路和中断控制电路。	

注 bit11 是只读位, 固定为“0”, 忽视写操作。

注意 1. 必须将 bit13、5、4 置“0”。

2. 要更改选择为  $f_{CLK}$  的时钟 (更改系统时钟控制寄存器 (CKC) 的值) 时, 即使选择了 CKSmn0 位和 CKSmn1 位指定的运行时钟 ( $f_{MCK}$ ) 或者 TImn 引脚输入信号的有效边沿作为计数时钟 ( $f_{TCLK}$ ), 也必须停止定时器阵列单元 (TTm=00FFH)。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

图 6-13 定时器模式寄存器 mn (TMRmn) 的格式 (2/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=2, 4, 6)	CKS mn1	CKS mn0	0	CCS mn	MAS TERmn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=1, 3)	CKS mn1	CKS mn0	0	CCS mn	SPLIT mn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=0, 5, 7)	CKS mn1	CKS mn0	0	CCS mn	0注	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

(TMRmn (n=2、4、6) 的 bit11)

MASTERmn	通道 n 的独立通道运行 / 多通道联动运行 (从属或者主控) 的选择
0	用作独立通道运行功能或者多通道联动运行功能的从属通道。
1	用作多通道联动运行功能的主控通道。
只能将通道 2、4、6 设定为主控通道 (MASTERmn=1)。 通道 0、5、7 固定为“0” (因为通道 0 为最高位通道, 所以与此位的设定无关, 用作主控通道)。 对于用作独立通道运行功能的通道, 将 MASTERmn 位置“0”。	

(TMRmn (n=1、3) 的 bit11)

SPLIT mn	通道 1 和通道 3 的 8 位定时器 /16 位定时器的运行选择
0	用作 16 位定时器。 (用作独立通道运行功能或者多通道联动运行功能的从属通道)
1	用作 8 位定时器。

STS mn2	STS mn1	STS mn0	通道 n 的开始触发和捕捉触发的设定
0	0	0	只有软件触发开始有效 (不选择其他触发源)。
0	0	1	将 TIMn 引脚输入的有效边沿用于开始触发和捕捉触发。
0	1	0	将 TIMn 引脚输入的双边沿分别用于开始触发和捕捉触发。
1	0	0	使用主控通道的中断信号 (多通道联动运行功能的从属通道的情况)。
上述以外			禁止设定

注 bit11 是只读位, 固定为“0”, 忽视写操作。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

图 6-13 定时器模式寄存器 mn (TMRmn) 的格式 (3/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=2, 4, 6)	CKS mn1	CKS mn0	0	CCS mn	MAS TERmn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=1, 3)	CKS mn1	CKS mn0	0	CCS mn	SPLIT mn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=0, 5, 7)	CKS mn1	CKS mn0	0	CCS mn	0注	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

CIS mn1	CIS mn0	TImn 引脚有效边沿的选择	
0	0	下降沿	
0	1	上升沿	
1	0	双边沿 (测量低电平宽度时) 开始触发: 下降沿, 捕捉触发: 上升沿	
1	1	双边沿 (测量高电平宽度时) 开始触发: 上升沿, 捕捉触发: 下降沿	
当 STSmn2 ~ STSmn0 位不为“010B”并且使用双边沿指定时, 必须将 CISmn1 ~ CISmn0 位置“10B”。			

注 bit11 是只读位, 固定为“0”, 忽视写操作。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

图 6-13 定时器模式寄存器 mn (TMRmn) 的格式 (4/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=2, 4, 6)	CKS mn1	CKS mn0	0	CCS mn	MAS TERmn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=1, 3)	CKS mn1	CKS mn0	0	CCS mn	SPLIT mn	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMRmn (n=0, 5, 7)	CKS mn1	CKS mn0	0	CCS mn	0注 1	STS mn2	STS mn1	STS mn0	CIS mn1	CIS mn0	0	0	MD mn3	MD mn2	MD mn1	MD mn0

MD mn3	MD mn2	MD mn1	通道 n 运行模式的设定	对应功能	TCR 的计数运行
0	0	0	间隔定时器模式	间隔定时器 / 方波输出 / PWM 输出 (主控)	递减计数
0	1	0	捕捉模式	输入脉冲间隔的测量	递增计数
0	1	1	事件计数器模式	外部事件计数器	递减计数
1	0	0	单次计数模式	延迟计数器 / 单触发脉冲输出 / PWM 输出 (从属)	递减计数
1	1	0	捕捉 & 单次计数模式	输入信号的高低电平宽度的测量	递增计数
上述以外			禁止设定		

各模式的运行因 MDmn0 位而变 (参照下表)。

运行模式 (MDmn3 ~ MDmn1 位的设定 (参照上表))	MD mn0	开始计数和中断的设定
• 间隔定时器模式 (0、0、0) • 捕捉模式 (0、1、0)	0	在开始计数时不产生定时器中断 (定时器的输出也不发生变化)。
	1	在开始计数时产生定时器中断 (定时器的输出也发生变化)。
• 事件计数器模式 (0、1、1) • 单次计数模式注 2 (1、0、0)	0	在开始计数时不产生定时器中断 (定时器的输出也不发生变化)。
	1	计数运行中的开始触发无效。此时不产生中断。
• 捕捉 & 单次计数模式 (1、1、0)	0	计数运行中的开始触发有效注 3。此时产生中断。
	1	在开始计数时不产生定时器中断 (定时器的输出也不发生变化)。计数运行中的开始触发无效。此时不产生中断。

- 注 1. bit11 是只读位, 固定为“0”, 忽视写操作。  
 2. 在单次计数模式中, 不控制开始计数时的中断输出 (INTTMmn) 和 TOMn 输出。  
 3. 如果在运行中发生开始触发 (TSmn=1), 就对计数器进行初始化并且重新开始计数 (不产生中断请求)。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)



### 6.3.4 定时器状态寄存器 mn (TSRmn)

TSRmn 寄存器是表示通道 n 计数器的上溢状态的寄存器。

TSRmn 寄存器只在捕捉模式 (MDmn3~MDmn1=010B) 和捕捉&单次计数模式 (MDmn3~MDmn1=110B) 中有效。有关各运行模式中的 OVF 位的变化和置位 / 清除条件, 请参照表 6-5。

通过 16 位存储器操作指令读 TSRmn 寄存器。

能用 TSRmnL 并且通过 8 位存储器操作指令读 TSRmn 寄存器的低 8 位。

在产生复位信号后, TSRmn 寄存器的值变为“0000H”。

图 6-14 定时器状态寄存器 mn (TSRmn) 的格式

地址: F01A0H、F01A1H (TSR00) ~ F01AEH、F01AFH (TSR07)      复位后: 0000H      R

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TSRmn	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	OVF

OVF	通道 n 的计数器上溢状态
0	没有发生上溢。
1	发生上溢。
如果 OVF 位为“1”, 就在下一次计数不发生上溢并且捕捉到计数值时清除此标志 (OVF=0)。	

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

表 6-5 各运行模式中的 OVF 位的变化和置位 / 清除条件

定时器运行模式	OVF 位	置位 / 清除条件
<ul style="list-style-type: none"> <li>• 捕捉模式</li> <li>• 捕捉 &amp; 单次计数模式</li> </ul>	清除	在捕捉时没有发生上溢的情况
	置位	在捕捉时发生上溢的情况
<ul style="list-style-type: none"> <li>• 间隔定时器模式</li> <li>• 事件计数器模式</li> <li>• 单次计数模式</li> </ul>	清除	— (不能使用)
	置位	

备注 即使计数器发生上溢, OVF 位也不立即发生变化, 而在此后的捕捉时发生变化。

### 6.3.5 定时器通道允许状态寄存器 m (TE<sub>m</sub>)

TE<sub>m</sub> 寄存器是表示各通道定时器运行的允许或者停止状态的寄存器。

TE<sub>m</sub> 寄存器的各位对应定时器通道开始寄存器 m (TS<sub>m</sub>) 和定时器通道停止寄存器 m (TT<sub>m</sub>) 的各位。如果将 TS<sub>m</sub> 寄存器的各位置“1”，TE<sub>m</sub> 寄存器的对应位就被置“1”。如果将 TT<sub>m</sub> 寄存器的各位置“1”，就将其对应位清“0”。

通过 16 位存储器操作指令读 TE<sub>m</sub> 寄存器。

能用 TE<sub>m</sub>L 并且通过 1 位或者 8 位存储器操作指令读 TE<sub>m</sub> 寄存器的低 8 位。

在产生复位信号后，TE<sub>m</sub> 寄存器的值变为“0000H”。

图 6-15 定时器通道允许状态寄存器 m (TE<sub>m</sub>) 的格式

地址: F01B0H、F01B1H	复位后: 0000H	R														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TE <sub>m</sub>	0	0	0	0	TEH <sub>m</sub> 3	0	TEH <sub>m</sub> 1	0	TE <sub>m</sub> 7	TE <sub>m</sub> 6	TE <sub>m</sub> 5	TE <sub>m</sub> 4	TE <sub>m</sub> 3	TE <sub>m</sub> 2	TE <sub>m</sub> 1	TE <sub>m</sub> 0

TEH <sub>m3</sub>	通道 3 为 8 位定时器模式时的高 8 位定时器的运行允许或者停止状态的表示	
0	运行停止状态	
1	运行允许状态	

TEH <sub>m1</sub>	通道 1 为 8 位定时器模式时的高 8 位定时器的运行允许或者停止状态的表示	
0	运行停止状态	
1	运行允许状态	

TE <sub>m</sub> n	通道 n 的运行允许或者停止状态的表示	
0	运行停止状态	
1	运行允许状态	
在通道 1 和通道 3 为 8 位定时器模式时，TE <sub>m</sub> 1 和 TE <sub>m</sub> 3 表示低 8 位定时器的运行允许或者停止状态。		

备注 m: 单元号 (m=0) n: 通道号 (n=0~7)

### 6.3.6 定时器通道开始寄存器 m (TSm)

TSm 寄存器是对定时器计数寄存器 mn (TCRmn) 进行初始化并且设定各通道计数运行开始的触发寄存器。

如果将各位置“1”，定时器通道允许状态寄存器 m (TEm) 的对应位就被置“1”。因为 TSmn 位、TSHm1 位和 TSHm3 位是触发位，所以如果变为运行允许状态 (TEmn、TEHm1、TEHm3=1)，就立即清除 TSmn 位、TSHm1 位和 TSHm3 位。

通过 16 位存储器操作指令设定 TSm 寄存器。

能用 TSmL 并且通过 1 位或者 8 位存储器操作指令设定 TSm 寄存器的低 8 位。

在产生复位信号后，TSm 寄存器的值变为“0000H”。

图 6-16 定时器通道开始寄存器 m (TSm) 的格式

地址：F01B2H、F01B3H      复位后：0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TSm	0	0	0	0	TSHm 3	0	TSHm 1	0	TSm 7	TSm 6	TSm 5	TSm 4	TSm 3	TSm 2	TSm 1	TSm 0

TSH m3	通道 3 为 8 位定时器模式时的高 8 位定时器的运行允许 (开始) 触发
0	没有触发。
1	将 TEHm3 位置“1”，进入计数允许状态。 如果在计数允许状态下开始 TCRm3 寄存器的计数，就进入间隔定时器模式 (参照“表 6-6 从计数允许状态到定时器计数寄存器 mn (TCRmn) 开始计数为止的运行”)。

TSH m1	通道 1 为 8 位定时器模式时的高 8 位定时器的运行允许 (开始) 触发
0	没有触发。
1	将 TEHm1 位置“1”，进入计数允许状态。 如果在计数允许状态下开始 TCRm1 寄存器的计数，就进入间隔定时器模式 (参照“表 6-6 从计数允许状态到定时器计数寄存器 mn (TCRmn) 开始计数为止的运行”)。

TSmn	通道 n 的运行允许 (开始) 触发
0	没有触发。
1	将 TEMn 位置“1”，进入计数允许状态。 计数允许状态下的 TCRmn 寄存器的计数开始因各运行模式而不同 (参照“表 6-6 从计数允许状态到定时器计数寄存器 mn (TCRmn) 开始计数为止的运行”)。 在通道 1 和通道 3 为 8 位定时器模式时，TSm1 和 TSm3 为低 8 位定时器的运行允许 (开始) 触发。

注意 1. 必须将 bit15 ~ 12、10、8 置“0”。

- 在从不使用 TImn 引脚输入的功能切换到使用 TImn 引脚输入的功能时，从设定定时器模式寄存器 mn (TMRmn) 到将 TSmn (TSHm1、TSHm3) 位置“1”为止，需要以下期间的等待。

TImn 引脚噪声滤波器有效时 (TNFENmn=1)：4 个运行时钟 ( $f_{MCK}$ )

TImn 引脚噪声滤波器无效时 (TNFENmn=0)：2 个运行时钟 ( $f_{MCK}$ )

备注 1. TSm 寄存器的读取值总是“0”。

- m: 单元号 (m=0)    n: 通道号 (n=0 ~ 7)

### 6.3.7 定时器通道停止寄存器 m (TTm)

TTm 寄存器是设定各通道计数停止的触发寄存器。

如果将各位置“1”，定时器通道允许状态寄存器 m (TEm) 的对应位就被清“0”。因为 TTmn 位、TTHm1 位和 TTHm3 位是触发位，所以如果变为运行停止状态 (TEmn、TTHm1、TTHm3=0)，就立即清除 TTmn 位、TTHm1 位和 TTHm3 位。

通过 16 位存储器操作指令设定 TTm 寄存器。

能用 TTmL 并且通过 1 位或者 8 位存储器操作指令设定 TTm 寄存器的低 8 位。

在产生复位信号后，TTm 寄存器的值变为“0000H”。

图 6-17 定时器通道停止寄存器 m (TTm) 的格式

地址: F01B4H、F01B5H	复位后: 0000H		R/W													
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TTm	0	0	0	0	TTHm 3	0	TTHm 1	0	TTm 7	TTm 6	TTm 5	TTm 4	TTm 3	TTm 2	TTm 1	TTm 0
TTHm3	通道 3 为 8 位定时器模式时的高 8 位定时器的运行停止触发															
0	没有触发。															
1	将 TEHm3 位清“0”，进入计数停止状态。															
TTHm1	通道 1 为 8 位定时器模式时的高 8 位定时器的运行停止触发															
0	没有触发。															
1	将 TEHm1 位清“0”，进入计数停止状态。															
TTmn	通道 n 的运行停止触发															
0	没有触发。															
1	将 TEMn 位清“0”，进入计数停止状态。 在通道 1 和通道 3 为 8 位定时器模式时，TTm1 和 TTm3 为低 8 位定时器的运行停止触发。															

注意 必须将 bit15 ~ 12、10、8 置“0”。

备注 1. TTm 寄存器的读取值总是“0”。

2. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

### 6.3.8 定时器输入选择寄存器 0 (TIS0)

TIS0 寄存器是选择通道 1 定时器输入的寄存器。

通过 8 位存储器操作指令设定 TIS0 寄存器。

在产生复位信号后，TIS0 寄存器的值变为“00H”。

图 6-18 定时器输入选择寄存器 0 (TIS0) 的格式

地址: F0074H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
TIS0	0	0	0	TIS04	0	TIS02	TIS01	TIS00

TIS04	TAU 通道 0 的输入源的切换
0	定时器输入引脚 (TI00) 的输入信号
1	来自 ELC 的事件输入信号

TIS02	TIS01	TIS00	TAU 通道 1 使用的定时器输入的选择
0	0	0	定时器输入引脚 (TI01) 的输入信号
0	0	1	来自 ELC 的事件输入信号
0	1	0	定时器输入引脚 (TI01) 的输入信号
0	1	1	
1	0	0	低速内部振荡器时钟 ( $f_{IL}$ )
1	0	1	副系统时钟 ( $f_{SUB}$ )
上述以外			禁止设定。

注意 1. 选择的定时器输入的高低电平宽度必须大于等于  $1/f_{MCK}+10ns$ 。

因此，在选择  $f_{SUB}$  作为  $f_{CLK}$  时 (CKS 寄存器的 CSS=1)，不能将 TIS02 位置“1”。

2. 通过定时器输入选择寄存器 0 (TIS0) 选择来自 ELC 的事件输入信号时，定时器时钟选择寄存器 0 (TPS0) 必须选择  $f_{CLK}$ 。

### 6.3.9 定时器输出选择寄存器 (TOS)

TOS 寄存器是设定遥控输出功能有效的寄存器。

通过通道 2 和通道 3 生成的 PWM 输出信号（屏蔽波）屏蔽通道 4 和通道 5 生成的 PWM 输出信号（载波），生成遥控输出。

只有在开始计数前（TE02、TE03、TE04、TE05=0）才能改写 TOS 寄存器。

通过 1 位或者 8 位存储器操作指令设定 TOS 寄存器。

在产生复位信号后，TOS 寄存器的值变为“00H”。

图 6-19 定时器输出选择寄存器 (TOS) 的格式

地址: F0079H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
TOS	0	0	0	0	0	0	0	TOS0

TOS0	遥控输出的设定
0	无效（通道 2、3、4、5 为定时器的输出）
1	有效（向 REMOOUT 引脚输出遥控输出）

注意 当遥控输出有效（TOS0=1）时，通道 2、3、4、5 不能用于别的功能。

### 6.3.10 定时器输出允许寄存器 m (TOEm)

TOEm 寄存器是设定允许或者禁止各通道定时器输出的寄存器。

对于允许定时器输出的通道 n，无法通过软件改写后述的定时器输出寄存器 m (TOM) 的 TOMn 位的值，并且由计数运行的定时器输出功能反映的值从定时器的输出引脚 (TOMn) 输出。

通过 16 位存储器操作指令设定 TOEm 寄存器。

能用 TOEmL 并且通过 1 位或者 8 位存储器操作指令设定 TOEm 寄存器的低 8 位。

在产生复位信号后，TOEm 寄存器的值变为“0000H”。

图 6-20 定时器输出允许寄存器 m (TOEm) 的格式

地址: F01BAH、F01BBH      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOEm	0	0	0	0	0	0	0	0	TOE m7	TOE m6	TOE m5	TOE m4	TOE m3	TOE m2	TOE m1	TOE m0

TOEmn	通道 n 的定时器输出的允许 / 禁止
0	禁止定时器的输出。 定时器的运行不反映到 TOMn 位，固定输出。 能写 TOMn 位，并且从 TOMn 引脚输出 TOMn 位设定的电平。
1	允许定时器的输出。 定时器的运行反映到 TOMn 位，产生输出波形。 忽视 TOMn 位的写操作。

注意 必须将 bit15 ~ 8 置“0”。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

### 6.3.11 定时器输出寄存器 m (TOm)

TOm 寄存器是各通道定时器输出的缓冲寄存器。

此寄存器各位的值从各通道定时器的输出引脚 (TOmn) 输出。

只有在禁止定时器输出 (TOEmn=0) 时才能通过软件改写此寄存器的 TOmn 位。当允许定时器输出时 (TOEmn=1)，忽视通过软件的改写操作，而只通过定时器的运行更改其值。

要将 P91/TI00/TO00、P156/TI01/TO01、P92/TI02/TO02、P93/TI03/TO03、P151/TI04/TO04、P114/TI05/TO05、P150/TI06/TO06、P115/TI07/TO07 引脚用作端口功能时，必须将相应的 TOmn 位置“0”。

通过 16 位存储器操作指令设定 TOm 寄存器。

能用 TOmL 并且通过 8 位存储器操作指令设定 TOm 寄存器的低 8 位。

在产生复位信号后，TOm 寄存器的值变为“0000H”。

图 6-21 定时器输出寄存器 m (TOm) 的格式

地址: F01B8H、F01B9H      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOm	0	0	0	0	0	0	0	0	TOm 7	TOm 6	TOm 5	TOm 4	TOm 3	TOm 2	TOm 1	TOm 0

TOmn	通道 n 的定时器输出
0	定时器的输出值为“0”。
1	定时器的输出值为“1”。

注意 必须将 bit15 ~ 8 置“0”。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)



### 6.3.12 定时器输出电平寄存器 m (TOLm)

TOLm 寄存器是控制各通道定时器输出电平的寄存器。

当允许定时器输出 (TOEmn=1) 并且使用多通道联动运行功能 (TOMmn=1) 时, 在定时器输出信号的置位和复位时序, 反映此寄存器进行的各通道 n 的反相设定。在主控通道输出模式 (TOMmn=0) 中, 此寄存器的设定无效。

通过 16 位存储器操作指令设定 TOLm 寄存器。

能用 TOLmL 并且通过 8 位存储器操作指令设定 TOLm 寄存器的低 8 位。

在产生复位信号后, TOLm 寄存器的值变为“0000H”。

图 6-22 定时器输出电平寄存器 m (TOLm) 的格式

地址: F01BCH、F01BDH      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOLm	0	0	0	0	0	0	0	0	TOL m7	TOL m6	TOL m5	TOL m4	TOL m3	TOL m2	TOL m1	0

TOLmn	通道 n 的定时器输出电平的控制
0	正逻辑输出 (高电平有效)
1	负逻辑输出 (低电平有效)

注意 必须将 bit15 ~ 8 和 bit0 置“0”。

备注 1. 如果在定时器运行中改写此寄存器的值, 就在下一次定时器输出信号发生变化的时序反相定时器的输出逻辑, 而不是在改写后立即反相。

2. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

### 6.3.13 定时器输出模式寄存器 m (TOMm)

TOMm 寄存器是控制各通道定时器输出模式的寄存器。

当用作独立通道运行功能时，将所用通道的对应位置“0”。

当用作多通道联动运行功能（PWM 输出、单触发脉冲输出和多重 PWM 输出）时，将主控通道的对应位置“0”并且将从属通道的对应位置“1”。

当允许定时器输出（TOEmn=1）时，在定时器输出信号的置位和复位时序，反映此寄存器进行的各通道 n 的设定。

通过 16 位存储器操作指令设定 TOMm 寄存器。

能用 TOMmL 并且通过 8 位存储器操作指令设定 TOMm 寄存器的低 8 位。

在产生复位信号后，TOMm 寄存器的值变为“0000H”。

图 6-23 定时器输出模式寄存器 m (TOMm) 的格式

地址：F01BEH、F01BFH      复位后：0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOMm	0	0	0	0	0	0	0	0	TOM m7	TOM m6	TOM m5	TOM m4	TOM m3	TOM m2	TOM m1	0

TOM mn	通道 n 的定时器输出模式的控制
0	主控通道输出模式（通过定时器中断请求信号（INTTMmn）进行交替输出）
1	从属通道输出模式（通过主控通道的定时器中断请求信号（INTTMmn）将输出置位，并且通过从属通道的定时器中断请求信号（INTTMmp）对输出进行复位）

注意 必须将 bit15 ~ 8 和 bit0 置“0”。

备注 m: 单元号 (m=0)

n: 通道号

n=0~7 (主控通道时: n=0、2、4、6)

p: 从属通道号

n < p ≤ 7

(有关主控通道和从属通道关系的详细内容，请参照“6.4.1 多通道联动运行功能的基本规则”。)

### 6.3.14 输入切换控制寄存器 (ISC)

ISC 寄存器的 ISC1 位和 ISC0 位用于将通道 7 和串行阵列单元联动来实现 LIN-bus 通信运行。如果将 ISC1 位置“1”，就选择串行数据输入引脚 (RxD0) 的输入信号作为定时器的输入。

通过 1 位或者 8 位存储器操作指令设定 ISC 寄存器。

在产生复位信号后，ISC 寄存器的值变为“00H”。

图 6-24 输入切换控制寄存器 (ISC) 的格式

地址: F0073H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
ISC	SSIE00	0	0	0	0	0	ISC1	ISC0

SSIE00	CSI00 通信时和从属模式中通道 0 的 $\overline{\text{SSI00}}$ 输入的设置
0	$\overline{\text{SSI00}}$ 引脚输入的无效
1	$\overline{\text{SSI00}}$ 引脚输入的有效

ISC1	定时器阵列单元的通道 7 的输入切换
0	将 TI07 引脚的输入信号作为定时器的输入 (通常运行)。
1	将 RxD0 引脚的输入信号作为定时器的输入 (唤醒信号检测、间隔段低电平宽度测量和同步段脉宽测量)。

ISC0	外部中断 (INTP0) 的输入切换
0	将 INTP0 引脚的输入信号作为外部中断的输入 (通常运行)。
1	将 RxD0 引脚的输入信号作为外部中断的输入 (唤醒信号检测)。

注意 1 必须将 bit6 ~ 2 置“0”。

2. 当使用 16 位定时器 KB2 功能时，必须将 ISC 寄存器设定为初始值 (“00H”)。

备注 要使用 LIN-bus 通信时，必须将 ISC1 位置“1”，选择 RxD0 引脚的输入信号。

### 6.3.15 噪声滤波器允许寄存器 1 (NFEN1)

NFEN1 寄存器设定噪声滤波器是否用于各通道定时器输入引脚的输入信号。

对于需要消除噪声的引脚，必须将对应的位置“1”，使噪声滤波器有效。

当噪声滤波器有效时，在通过对象通道的运行时钟 ( $f_{\text{MCK}}$ ) 进行同步后检测 2 个时钟是否一致；当噪声滤波器无效时，只通过对象通道的运行时钟 ( $f_{\text{MCK}}$ ) 进行同步注。

通过 1 位或者 8 位存储器操作指令设定 NFEN1 寄存器。

在产生复位信号后，NFEN1 寄存器的值变为“00H”。

注 详细内容请参照“6.5.1 (2) 选择 TImn 引脚输入信号的有效边沿的情况 (CCSmn=1)”和“6.5.2 计数器的开始时序”。

图 6-25 噪声滤波器允许寄存器 1 (NFEN1) 的格式

地址: F0071H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
NFEN1	TNFEN07	TNFEN06	TNFEN05	TNFEN04	TNFEN03	TNFEN02	TNFEN01	TNFEN00

TNFEN07	TI07 引脚或者 RxD0 引脚的输入信号噪声滤波器的使用与否注
0	噪声滤波器 OFF
1	噪声滤波器 ON

TNFEN06	TI06 引脚的输入信号噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON

TNFEN05	TI05 引脚的输入信号噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON

TNFEN04	TI04 引脚的输入信号噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON

TNFEN03	TI03 引脚的输入信号噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON

TNFEN02	TI02 引脚的输入信号噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON

TNFEN01	TI01 引脚的输入信号噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON

TNFEN00	TI00 引脚的输入信号噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON

注 能通过设定输入切换控制寄存器 (ISC) 的 ISC1 位来切换适用的引脚。

ISC1=0: 可选择是否使用 TI07 引脚的噪声滤波器。

ISC1=1: 可选择是否使用 RxD0 引脚的噪声滤波器。

备注 定时器输入 / 输出引脚的有无因产品而不同, 详细内容请参照“表 6-2 各产品具有的定时器输入 / 输出引脚”。

### 6.3.16 控制定时器输入 / 输出引脚端口功能的寄存器

在使用定时器阵列单元时，必须设定与对象通道复用的端口功能的控制寄存器（端口模式寄存器（PM<sub>xx</sub>）、端口寄存器（P<sub>xx</sub>）、端口模式控制寄存器（PMC<sub>xx</sub>）和触摸引脚功能选择寄存器（TSSEL<sub>x</sub>））。详细内容请参照“4.3.1 端口模式寄存器（PM<sub>xx</sub>）”、“4.3.2 端口寄存器（P<sub>xx</sub>）”、“4.3.7 端口模式控制寄存器（PMC<sub>xx</sub>）”和“4.3.15 触摸引脚功能选择寄存器 0 ~ 2（TSSEL0 ~ TSSEL2）”。

设定的端口模式寄存器（PM<sub>xx</sub>）、端口寄存器（P<sub>xx</sub>）和端口模式控制寄存器（PMC<sub>xx</sub>）因产品而不同。详细内容请参照“4.5.3 使用的端口功能和复用功能的寄存器设定例子”。

在将定时器输出引脚的复用端口（P92/TI02/TO02、P93/TI03/TO03 等）用作定时器的输出时，必须将各端口对应的触摸引脚功能选择寄存器（TSSEL<sub>x</sub>）的位、端口模式控制寄存器（PMC<sub>xx</sub>）的位、端口模式寄存器（PM<sub>xx</sub>）的位和端口寄存器（P<sub>xx</sub>）的位置“0”。

例) 将P92/TI02/TO02用作定时器输出的情况

将触摸引脚功能选择寄存器1的TSSEL12位置“0”。

将端口模式控制寄存器9的PMC92位置“0”。

将端口模式寄存器9的PM92位置“0”。

将端口寄存器9的P92位置“0”。

在将定时器输入引脚的复用端口（P92/TI02/TO02、P93/TI03/TO03 等）用作定时器的输入时，必须将各端口对应的端口模式寄存器（PM<sub>xx</sub>）的位置“1”并且将触摸引脚功能选择寄存器（TSSEL<sub>x</sub>）的位和端口模式控制寄存器（PMC<sub>xx</sub>）的位置“0”。此时，端口寄存器（P<sub>xx</sub>）的位可以是“0”或者“1”。

例) 将P92/TI02/TO02用作定时器输入的情况

将触摸引脚功能选择寄存器1的TSSEL12位置“0”。

将端口模式控制寄存器9的PMC92位置“0”。

将端口模式寄存器9的PM92位置“1”。

将端口寄存器9的P92位置“0”或者“1”。

## 6.4 定时器阵列单元的基本规则

### 6.4.1 多通道联动运行功能的基本规则

多通道联动运行功能是将主控通道（主要对周期进行计数的基准定时器）和从属通道（遵从主控通道运行的定时器）组合实现的功能，使用时需要遵守几个规则。

多通道联动运行功能的基本规则如下所示。

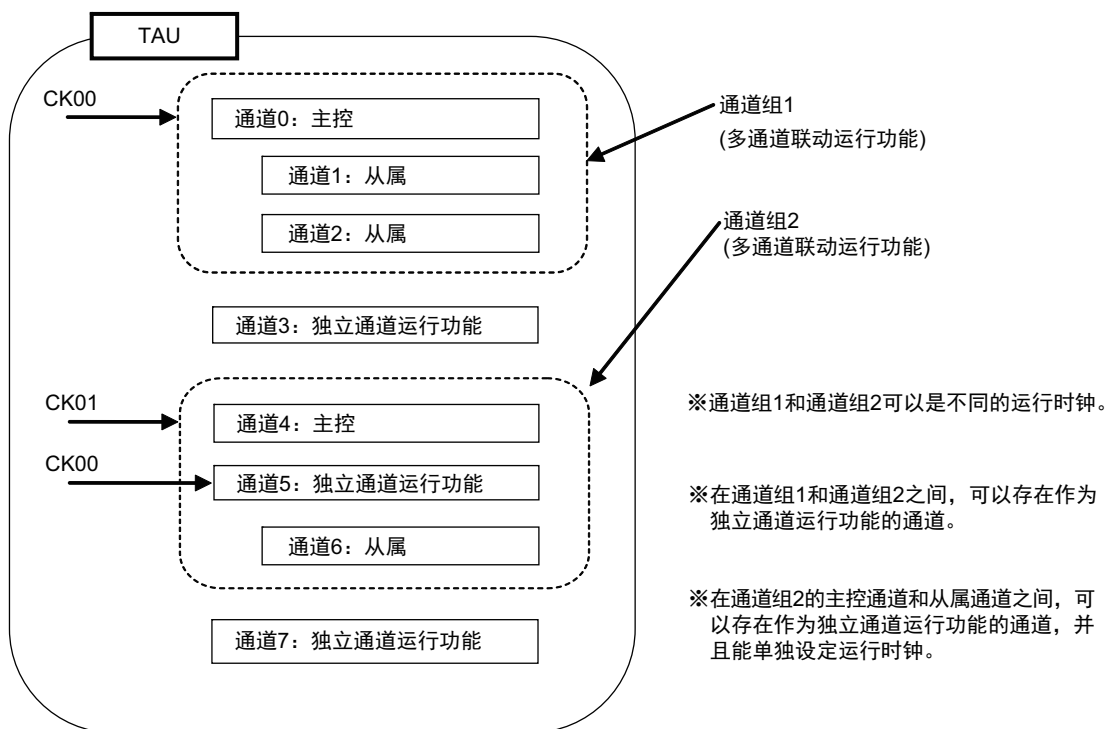
- (1) 只能将偶数通道（通道0、通道2、通道4、……）设定为主控通道。
- (2) 通道0以外的任何通道都能设定为从属通道。
- (3) 只能将主控通道的低位通道设定为从属通道。  
例 在将通道2设定为主控通道时，能将通道3开始的通道（通道3、通道4、通道5、……）设定为从属通道。
- (4) 能对1个主控通道设定多个从属通道。
- (5) 当使用多个主控通道时，不能设定跨越主控通道的从属通道。  
例 在将通道0和通道4设定为主控通道时，能将通道1～3设定为主控通道0的从属通道，而不能将通道5～7设定为主控通道0的从属通道。
- (6) 和主控通道联动的从属通道需要设定相同的运行时钟。和主控通道联动的从属通道的CKS<sub>mn0</sub>位和CKS<sub>mn1</sub>位（定时器模式寄存器mn（TMR<sub>mn</sub>）的bit15和bit14）的值需要是相同的设定值。
- (7) 主控通道能将INTTM<sub>mn</sub>（中断）、开始软件触发和计数时钟传给低位通道。
- (8) 从属通道能将主控通道的INTTM<sub>mn</sub>（中断）、开始软件触发和计数时钟用作源时钟，但是不能将自己的INTTM<sub>mn</sub>（中断）、开始软件触发和计数时钟传给低位通道。
- (9) 主控通道不能将其他高位主控通道的INTTM<sub>mn</sub>（中断）、开始软件触发和计数时钟用作源时钟。
- (10) 为了同时启动要联动的通道，需要同时设定联动通道的通道开始触发位（TS<sub>mn</sub>）。
- (11) 只有联动的全部通道或者主控通道才能使用计数运行中的TS<sub>mn</sub>位的设定。不能只使用从属通道的TS<sub>mn</sub>位的设定。
- (12) 为了同时停止要联动的通道，需要同时设定联动通道的通道停止触发位（TT<sub>mn</sub>）。
- (13) 在联动运行时，因为主控通道和从属通道需要相同的运行时钟，所以不能选择CK<sub>m2</sub>/CK<sub>m3</sub>。
- (14) 定时器模式寄存器m0（TMR<sub>m0</sub>）没有主控位而固定为“0”。但是，因为通道0是最高位的通道，所以在联动运行时能将通道0用作主控通道。

多通道联动运行功能的基本规则是适用于通道群（形成1个多通道联动运行功能的主控通道和从属通道的集合）的规则。

如果设定2个或者更多的相互不联动的通道群，就在通道群之间不适用上述的基本规则。

备注 m：单元号（m=0） n：通道号（n=0～7）

例



### 6.4.2 8位定时器运行功能的基本规则（只限于通道1和通道3）

8位定时器运行功能是将16位定时器的通道用作2个8位定时器的通道的功能。只有通道1和通道3才能使用8位定时器运行功能，使用时需要遵守几个规则。

8位定时器运行功能的基本规则如下所示。

- (1) 8位定时器运行功能只适用于通道1和通道3。
- (2) 当用作8位定时器时，将定时器模式寄存器mn（TMRmn）的SPLIT位置“1”。
- (3) 高8位定时器能用作间隔定时器功能。
- (4) 在开始运行时，高8位定时器输出INTTMm1H/INTTMm3H（中断）（和MDmn0位为“1”的运行相同）。
- (5) 高8位定时器的运行时钟的选择取决于低位TMRmn寄存器的CKSmn1位和CKSmn0位的设定。
- (6) 对于高8位定时器，通过操作TSHm1/TSHm3位来开始通道的运行，并且通过操作TTHm1/TTHm3位来停止通道的运行。能通过TEHm1/TEHm3位确认通道的状态。
- (7) 低8位定时器的运行取决于TMRmn寄存器的设定，有以下3种支持低8位定时器运行的功能。
  - 间隔定时器功能
  - 外部事件计数器功能
  - 延迟计数功能
- (8) 对于低8位定时器，通过操作TSm1/TSm3位来开始通道的运行，并且通过操作TTm1/TTm3位来停止通道的运行。能通过TEm1/TEm3位确认通道的状态。
- (9) 在16位定时器运行时，TSHm1/TSHm3/TTHm1/TTHm3位的操作无效。通过操作TSm1/TSm3位和TTm1/TTm3位使通道1和通道3运行。TEHm3位和TEHm1位不变。
- (10) 8位定时器功能不能使用联动运行功能（单触发脉冲、PWM和多重PWM）。

备注 m: 单元号 (m=0) n: 通道号 (n=1、3)



## 6.5 计数器的运行

### 6.5.1 计数时钟 ( $f_{TCLK}$ )

定时器阵列单元的计数时钟 ( $f_{TCLK}$ ) 能通过定时器模式寄存器 mn (TMRmn) 的 CCSmn 位选择以下任意一个时钟。

- CKSmn0 位和 CKSmn1 位指定的运行时钟 ( $f_{MCK}$ )
- TImn 引脚输入信号的有效边沿

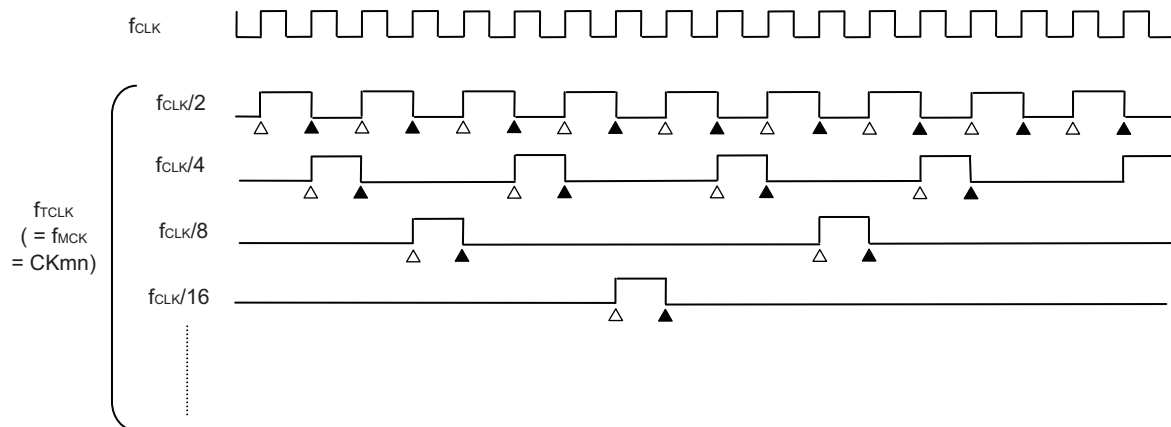
定时器阵列单元被设计为与  $f_{CLK}$  同步运行，因此计数时钟 ( $f_{TCLK}$ ) 的时序如下。

#### (1) 选择 CKSmn0 位和 CKSmn1 位指定的运行时钟 ( $f_{MCK}$ ) 的情况 (CCSmn=0)

根据定时器时钟选择寄存器 m (TPSm) 的设定，计数时钟 ( $f_{TCLK}$ ) 为  $f_{CLK} \sim f_{CLK}/2^{15}$ 。但是，当选择  $f_{CLK}$  的分频时，TPSm 寄存器选择的时钟是从上升沿开始只有 1 个  $f_{CLK}$  周期为高电平的信号。当选择  $f_{CLK}$  时，固定为高电平。

为了取得与  $f_{CLK}$  的同步，定时器计数寄存器 mn (TCRmn) 从计数时钟的上升沿开始延迟 1 个  $f_{CLK}$  时钟后进行计数，出于方便而将其称为“在计数时钟的上升沿进行计数”。

图 6-26  $f_{CLK}$  和计数时钟 ( $f_{TCLK}$ ) 的时序 (CCSmn=0 的情况)

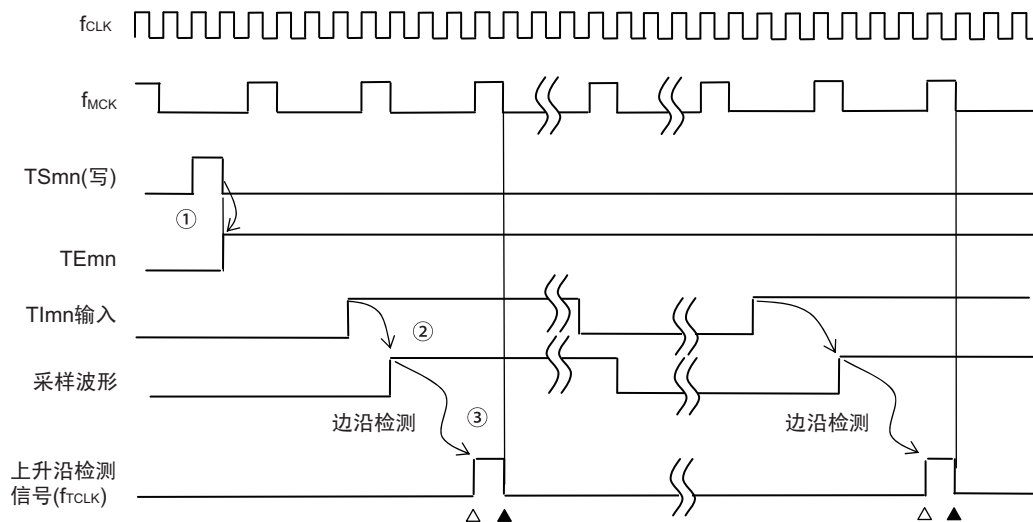


- 备注 1.  $\Delta$ : 计数时钟的上升沿  
 $\blacktriangle$ : 同步、计数器的递增 / 递减
2.  $f_{CLK}$ : CPU/ 外围硬件的时钟

## (2) 选择 TImn 引脚输入信号的有效边沿的情况 (CCSmn=1)

计数时钟 ( $f_{TCLK}$ ) 是检测 TImn 引脚输入信号的有效边沿并且与下一个  $f_{MCK}$  上升沿同步的信号。实际上，这是比 TImn 引脚的输入信号延迟了 1~2 个  $f_{MCK}$  时钟的信号 (在使用噪声滤波器时，延迟 3~4 个  $f_{MCK}$  时钟)。

为了取得与  $f_{CLK}$  的同步，定时器计数寄存器 mn (TCRmn) 从计数时钟的上升沿开始延迟 1 个  $f_{CLK}$  时钟后进行计数，出于方便而将其称为“在 TImn 引脚输入信号的有效边沿进行计数”。

图 6-27 计数时钟 ( $f_{TCLK}$ ) 的时序 (CCSmn=1, 未使用噪声滤波器的情况)

- ① 通过将 TSmn 位置位来开始定时器运行，并且等待 TImn 输入的有效边沿。
- ② 通过  $f_{MCK}$  对 TImn 输入的上升沿进行采样。
- ③ 在采样信号的上升沿检测边沿，并且输出检测信号 (计数时钟)。

备注 1.  $\Delta$ : 计数时钟的上升沿

$\blacktriangle$ : 同步、计数器的递增 / 递减

2.  $f_{CLK}$ : CPU/ 外围硬件的时钟
- $f_{MCK}$ : 通道 n 的运行时钟

3. 输入脉冲间隔的测量、输入信号高低电平的测量、延迟计数器和单触发脉冲输出功能的 TImn 输入也是同样的波形。

## 6.5.2 计数器的开始时序

通过将定时器通道开始寄存器 m (TSm) 的 TSmn 位置位, 定时器计数寄存器 mn (TCRmn) 进入运行允许状态。

从计数允许状态到定时器计数寄存器 mn (TCRmn) 开始计数为止的运行如表 6-6 所示。

表 6-6 从计数允许状态到定时器计数寄存器 mn (TCRmn) 开始计数为止的运行

定时器的运行模式	将 TSmn 位置“1”后的运行
• 间隔定时器模式	从检测到开始触发 (TSmn=1) 到产生计数时钟为止, 不执行任何操作。 通过第 1 个计数时钟将 TDRmn 寄存器的值装入 TCRmn 寄存器, 并且通过后续的计数时钟进行递减计数 (参照“6.5.3 (1) 间隔定时器模式的运行”)。
• 事件计数器模式	通过给 TSmn 位写“1”, 将 TDRmn 寄存器的值装入 TCRmn 寄存器。 如果检测到 TImn 的输入边沿, 就通过后续的计数时钟进行递减计数 (参照“6.5.3 (2) 事件计数器模式的运行”)。
• 捕捉模式	从检测到开始触发 (TSmn=1) 到产生计数时钟为止, 不执行任何操作。 通过第 1 个计数时钟将“0000H”装入 TCRmn 寄存器, 并且通过后续的计数时钟进行递增计数 (参照“6.5.3 (3) 捕捉模式的运行 (输入脉冲的间隔测量)”)。
• 单次计数模式	通过在定时器停止运行 (TEmn=0) 的状态下给 TSmn 位写“1”, 进入开始触发的等待状态。 从检测到开始触发到产生计数时钟为止, 不执行任何操作。 通过第 1 个计数时钟将 TDRmn 寄存器的值装入 TCRmn 寄存器, 并且通过后续的计数时钟进行递减计数 (参照“6.5.3 (4) 单次计数模式的运行”)。
• 捕捉 & 单次计数模式	通过在定时器停止运行 (TEmn=0) 的状态下给 TSmn 位写“1”, 进入开始触发的等待状态。 从检测到开始触发到产生计数时钟为止, 不执行任何操作。 通过第 1 个计数时钟将“0000H”装入 TCRmn 寄存器, 并且通过后续的计数时钟进行递增计数 (参照“6.5.3 (5) 捕捉 & 单次计数模式的运行 (高电平宽度的测量)”)。

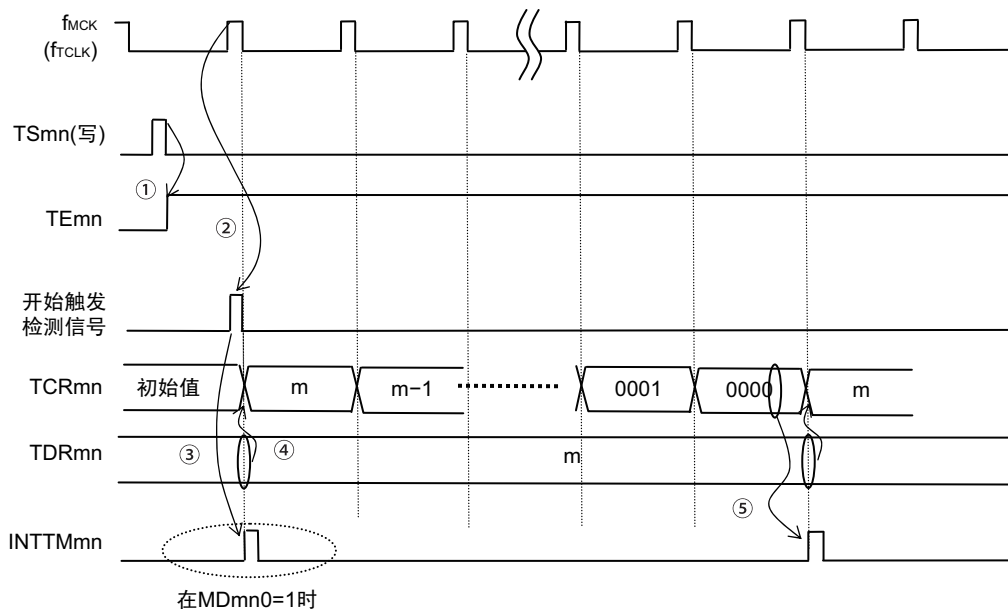
### 6.5.3 计数器的运行

以下说明各模式的计数器运行。

#### (1) 间隔定时器模式的运行

- ① 通过给 TSmn 位写“1”，进入运行允许状态 (TEmn=1)。定时器计数寄存器 mn (TCRmn) 保持初始值，直到产生计数时钟为止。
- ② 通过允许运行后的第 1 个计数时钟 ( $f_{MCK}$ ) 产生开始触发信号。
- ③ 当 MDmn0 位为“1”时，通过开始触发信号产生 INTTMmn。
- ④ 通过允许运行后的第 1 个计数时钟将定时器数据寄存器 mn (TDRmn) 的值装入 TCRmn 寄存器，并且以间隔定时器模式开始计数。
- ⑤ 如果 TCRmn 寄存器递减计数到“0000H”，就通过下一个计数时钟 ( $f_{MCK}$ ) 产生 INTTMmn，并且在将定时器数据寄存器 mn (TDRmn) 的值装入 TCRmn 寄存器后继续进行计数。

图 6-28 运行时序 (间隔定时器模式)



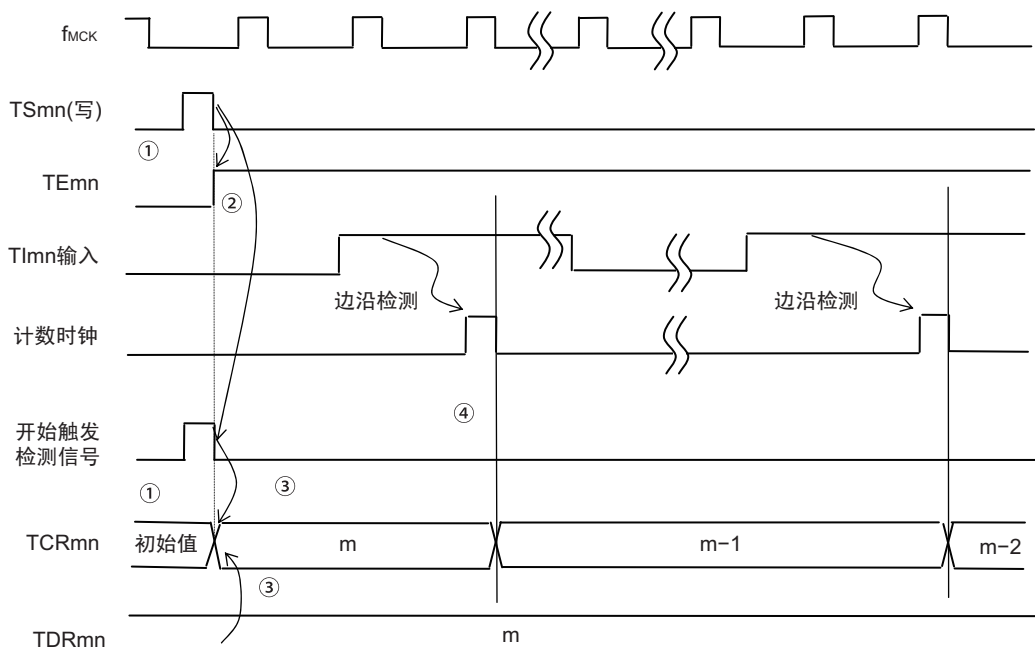
**注意** 因为第 1 个计数时钟周期的运行在写 TSmn 位后并且在产生计数时钟前延迟计数的开始，所以产生最大为 1 个时钟周期的误差。另外，如果需要开始计数时序的信息，就将 MDmn0 位置“1”，以便能在开始计数时产生中断。

**备注**  $f_{MCK}$ 、开始触发检测信号和 INTTMmn 与  $f_{CLK}$  同步并且在 1 个时钟内有效。

## (2) 事件计数器模式的运行

- ① 在运行停止状态 ( $TE_{mn}=0$ ) 的期间, 定时器计数寄存器  $mn$  ( $TCR_{mn}$ ) 保持初始值。
- ② 通过给  $TS_{mn}$  位写“1”, 进入运行允许状态 ( $TE_{mn}=1$ )。
- ③ 在  $TS_{mn}$  位和  $TE_{mn}$  位都变为“1”的同时将定时器数据寄存器  $mn$  ( $TDR_{mn}$ ) 的值装入  $TCR_{mn}$  寄存器, 并且开始计数。
- ④ 此后, 在  $TI_{mn}$  输入的有效边沿, 通过计数时钟对  $TCR_{mn}$  寄存器的值进行递减计数。

图 6-29 运行时序 (事件计数器模式)

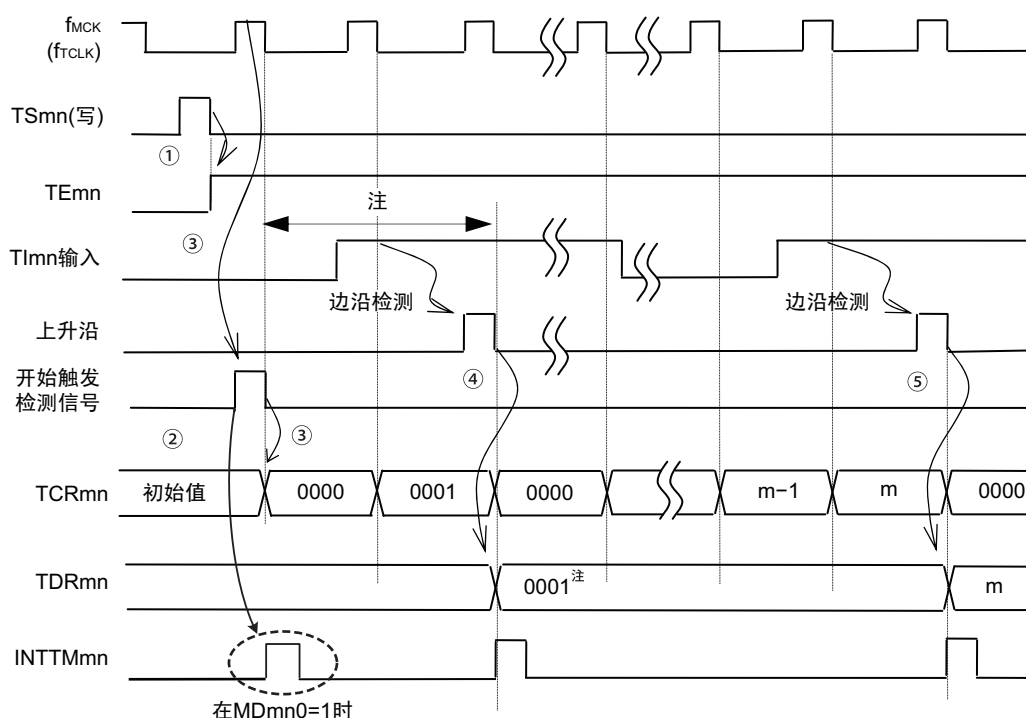


备注 这是不使用噪声滤波器时的时序。如果使用噪声滤波器, 边沿检测就从  $TI_{mn}$  输入开始再延迟 2 个  $f_{MCK}$  周期 (合计 3 ~ 4 个周期)。1 个周期的误差是因为  $TI_{mn}$  输入和计数时钟 ( $f_{MCK}$ ) 不同步。

## (3) 捕捉模式的运行（输入脉冲的间隔测量）

- ① 通过给 TSmn 位写“1”，进入运行允许状态（TEmn=1）。
- ② 定时器计数寄存器 mn（TCRmn）保持初始值，直到产生计数时钟为止。
- ③ 通过允许运行后的第 1 个计数时钟（ $f_{MCK}$ ）产生开始触发信号。然后，将“0000H”装入 TCRmn 寄存器并且以捕捉模式开始计数（当 MDmn0 位为“1”时，通过开始触发信号产生 INTTMmn）。
- ④ 如果检测到 TImn 输入的有效边沿，就将 TCRmn 寄存器的值捕捉到 TDRmn 寄存器，并且产生 INTTMmn 中断。此时的捕捉值没有意义。TCRmn 寄存器从“0000H”开始继续进行计数。
- ⑤ 如果检测到下一个 TImn 输入的有效边沿，就将 TCRmn 寄存器的值捕捉到 TDRmn 寄存器，并且产生 INTTMmn 中断。

图 6-30 运行时序（捕捉模式：输入脉冲的间隔测量）



**注** 在开始前将时钟输入到 TImn（有触发）时，即使没有检测到边沿也通过触发检测来开始计数，因此第 1 次捕捉时（④）的捕捉值不是脉冲间隔（在此例中，0001：2 个时钟间隔），必须忽视。

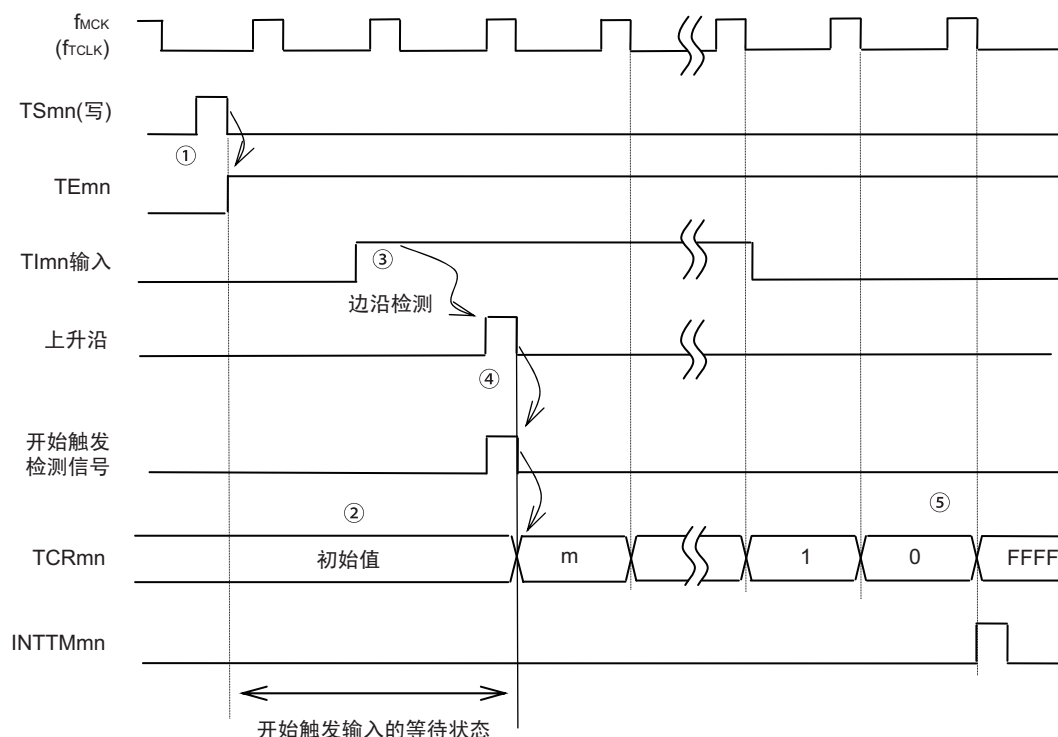
**注意** 因为第 1 个计数时钟周期的运行在写 TSmn 位后并且在产生计数时钟前延迟计数的开始，所以产生最大为 1 个时钟周期的误差。另外，如果需要开始计数时序的信息，就将 MDmn0 位置“1”，以便能在开始计数时产生中断。

**备注** 这是不使用噪声滤波器时的时序。如果使用噪声滤波器，边沿检测就从 TImn 输入开始再延迟 2 个  $f_{MCK}$  周期（合计 3 ~ 4 个周期）。1 个周期的误差是因为 TImn 输入和计数时钟（ $f_{MCK}$ ）不同步。

## (4) 单次计数模式的运行

- ① 通过给 TSmn 位写“1”，进入运行允许状态 (TEmn=1)。
- ② 定时器计数寄存器 mn (TCRmn) 保持初始值，直到产生开始触发信号为止。
- ③ 检测 TImn 输入的上升沿。
- ④ 在产生开始触发信号后将 TDRmn 寄存器的值 (m) 装入 TCRmn 寄存器，并且开始计数。
- ⑤ 当 TCRmn 寄存器递减计数到“0000H”时，产生 INTTMmn 中断，并且 TCRmn 寄存器的值变为“FFFF”，停止计数。

图 6-31 运行时序 (单次计数模式)

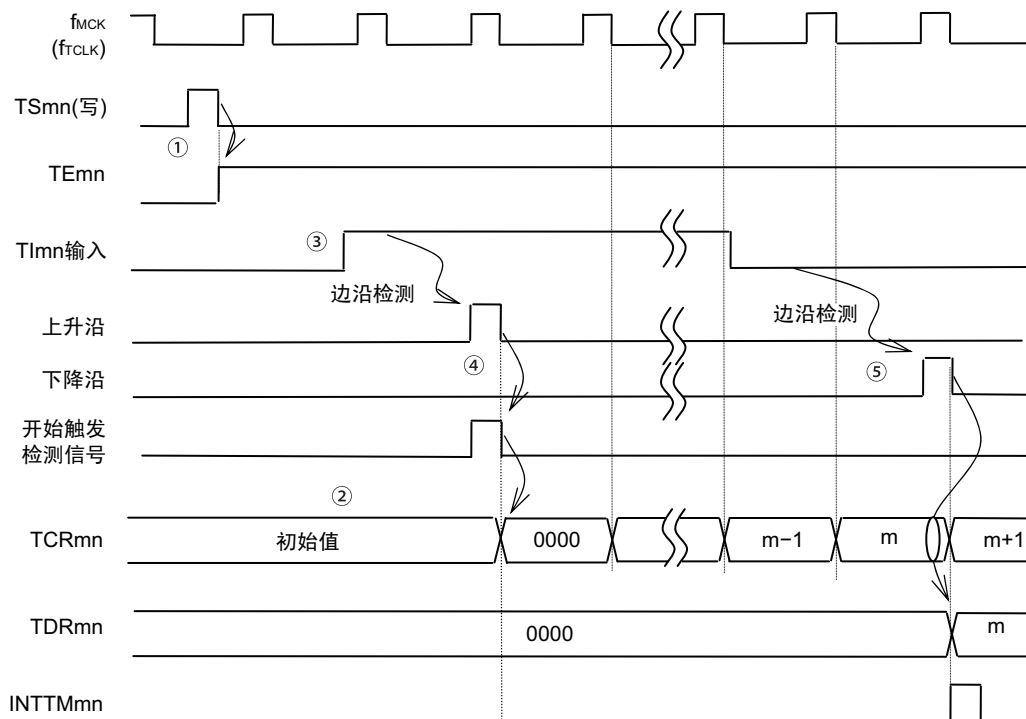


备注 这是不使用噪声滤波器时的时序。如果使用噪声滤波器，边沿检测就从 TImn 输入开始再延迟 2 个  $f_{MCK}$  周期（合计 3 ~ 4 个周期）。1 个周期的误差是因为 TImn 输入与计数时钟 ( $f_{MCK}$ ) 不同步。

## (5) 捕捉 &amp; 单次计数模式的运行（高电平宽度的测量）

- ① 通过给定时器通道开始寄存器  $m$ （ $TSm$ ）的  $TSmn$  位写“1”，进入运行允许状态（ $TEmn=1$ ）。
- ② 定时器计数寄存器  $mn$ （ $TCRmn$ ）保持初始值，直到产生开始触发信号为止。
- ③ 检测  $TI_{mn}$  输入的上升沿。
- ④ 在产生开始触发信号后将“0000H”装入  $TCRmn$  寄存器，并且开始计数。
- ⑤ 如果检测到  $TI_{mn}$  输入的下降沿，就将  $TCRmn$  寄存器的值捕捉到  $TDRmn$  寄存器，并且产生  $INTTMmn$  中断。

图 6-32 运行时序（捕捉 &amp; 单次计数模式：高电平宽度的测量）



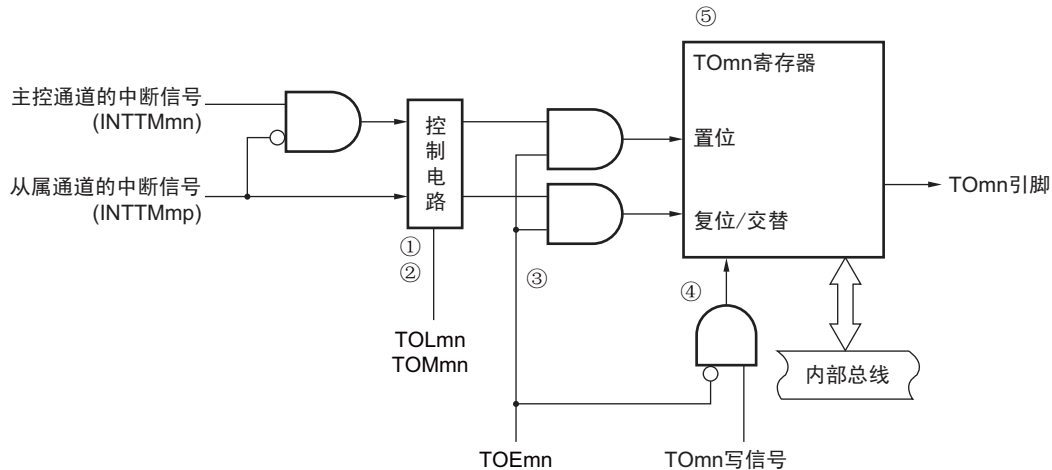
备注 这是不使用噪声滤波器时的时序。如果使用噪声滤波器，边沿检测就从  $TI_{mn}$  输入开始再延迟 2 个  $f_{MCK}$  周期（合计 3 ~ 4 个周期）。1 个周期的误差是因为  $TI_{mn}$  输入与计数时钟（ $f_{MCK}$ ）不同步。



## 6.6 通道输出（TOmn 引脚）的控制

### 6.6.1 TOmn 引脚输出电路的结构

图 6-33 输出电路的结构



以下说明 TOmn 引脚的输出电路。

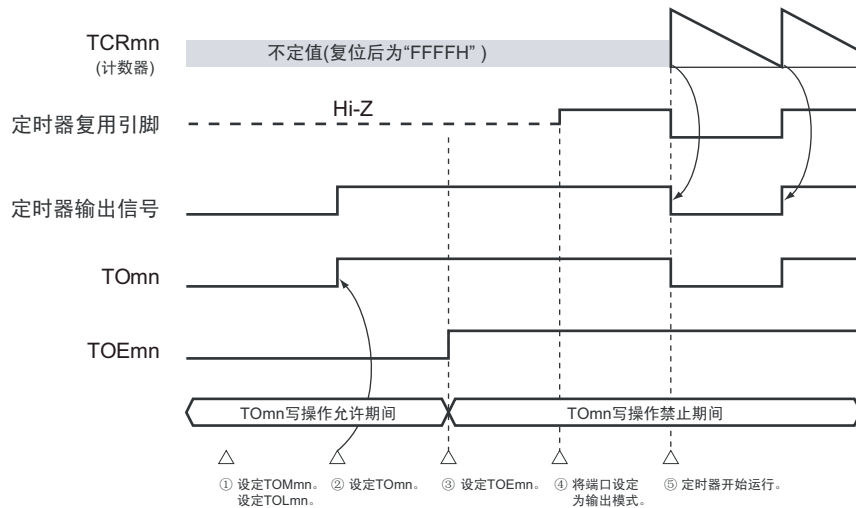
- ① 当 TOMmn 位为“0”（主控通道输出模式）时，忽视定时器输出电平寄存器 m（TOLm）的设定值，只将 INTTMmp（从属通道定时器中断）传给定时器输出寄存器 m（TOM）。
- ② 当 TOMmn 位为“1”（从属通道输出模式）时，将 INTTMmn（主控通道定时器中断）和 INTTMmp（从属通道定时器中断）传给 TOM 寄存器。  
此时，TOLm 寄存器有效并且进行以下信号的控制。  
TOLmn=0 时：正逻辑输出（INTTMmn→置位、INTTMmp→复位）  
TOLmn=1 时：负逻辑输出（INTTMmn→复位、INTTMmp→置位）  
当同时产生 INTTMmn 和 INTTMmp 时（PWM 输出的 0% 输出），优先 INTTMmp（复位信号）而屏蔽 INTTMmn（置位信号）。
- ③ 在允许定时器输出（TOEmn=1）的状态下，将 INTTMmn（主控通道定时器中断）和 INTTMmp（从属通道定时器中断）传给 TOM 寄存器。TOM 寄存器的写操作（TOmn 写信号）无效。  
当 TOEmn 位为“1”时，除了中断信号以外，不改变 TOmn 引脚的输出。  
要对 TOmn 引脚的输出电平进行初始化时，需要在设定为禁止定时器输出（TOEmn=0）后给 TOM 寄存器写值。
- ④ 在禁止定时器输出（TOEmn=0）的状态下，对象通道的 TOmn 位的写操作（TOmn 写信号）有效。当定时器输出为禁止状态（TOEmn=0）时，不将 INTTMmn（主控通道定时器中断）和 INTTMmp（从属通道定时器中断）传给 TOM 寄存器。
- ⑤ 能随时读 TOM 寄存器，并且能确认 TOmn 引脚的输出电平。

备注 m: 单元号 (m=0)  
n: 通道号  
n=0~7 (主控通道时: n=0、2、4、6)  
p: 从属通道号  
n < p ≤ 7

## 6.6.2 TOmn 引脚的输出设定

从 TOmn 输出引脚的初始设定到定时器开始运行的步骤和状态变化如下所示。

图 6-34 从设定定时器的输出到开始运行的状态变化



- ① 设定定时器输出的运行模式。
  - TOMmn 位 (0: 主控通道输出模式、1: 从属通道输出模式)
  - TOLmn 位 (0: 正逻辑输出、1: 负逻辑输出)
- ② 通过设定定时器输出寄存器 m (TOm)，将定时器输出信号设定为初始状态。
- ③ 给 TOEmn 位写“1”，允许定时器输出 (禁止写 TOm 寄存器)。
- ④ 通过端口模式控制寄存器 (PMCxx) 将端口设定为数字输入/输出。
- ⑤ 将端口的输入/输出设定为输出 (参照“6.3.16 控制定时器输入/输出引脚端口功能的寄存器”)。
- ⑥ 允许定时器运行 (TSmn=1)。

备注 m: 单元号 (m=0) n: 通道号 (n=0~7)

### 6.6.3 通道输出运行的注意事项

#### (1) 有关定时器运行中的 $TOm$ 、 $TOEm$ 、 $TOLm$ 寄存器的设定值更改

定时器运行（定时器计数寄存器  $mn$ （ $TCRmn$ ）和定时器数据寄存器  $mn$ （ $TDRmn$ ）的运行）和  $TOmn$  输出电路相互独立。因此，定时器输出寄存器  $m$ （ $TOm$ ）、定时器输出允许寄存器  $m$ （ $TOEm$ ）和定时器输出电平寄存器  $m$ （ $TOLm$ ）的设定值的变更不会影响定时器运行，能在定时器运行中更改设定值。但是，为了在各定时器的运行中从  $TOmn$  引脚输出期待的波形，必须设定为“6.8 定时器阵列单元的独立通道运行功能”和“6.9 定时器阵列单元的多通道联动运行功能”所示的各运行的寄存器设定内容例子的值。

如果在产生各通道的定时器中断（ $INTTMmn$ ）信号前后更改除了  $TOm$  寄存器以外的  $TOEm$  寄存器和  $TOLm$  寄存器的设定值，就根据是在产生定时器中断（ $INTTMmn$ ）信号前更改还是在产生后更改， $TOmn$  引脚输出的波形可能不同。

备注 m：单元号（ $m=0$ ） n：通道号（ $n=0\sim 7$ ）

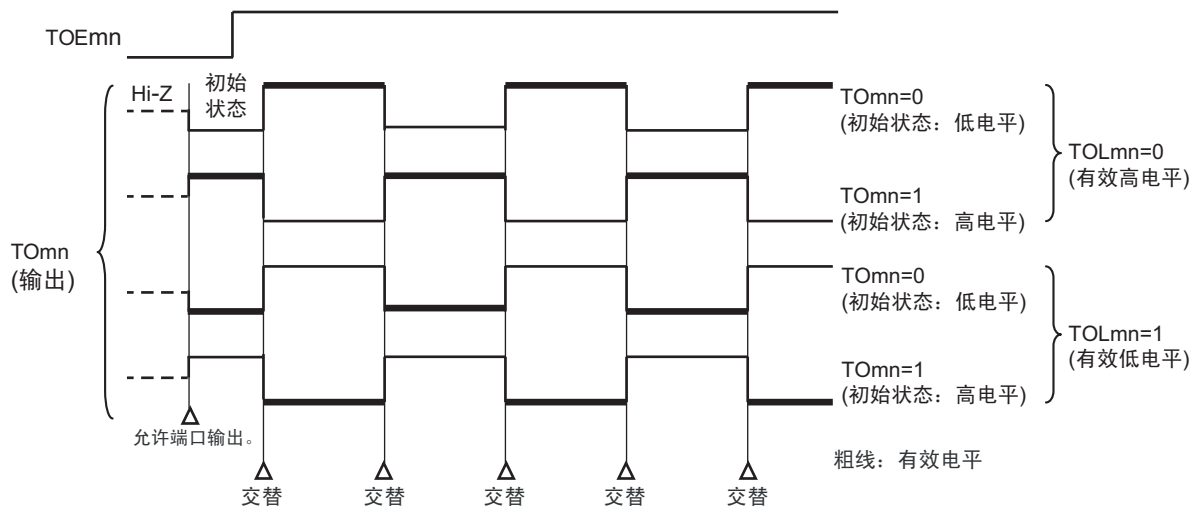
#### (2) 有关 $TOmn$ 引脚的初始电平和定时器开始运行后的输出电平

在允许端口输出前并且在禁止定时器输出（ $TOEmn=0$ ）的状态下写定时器输出寄存器  $m$ （ $TOm$ ），在更改初始电平后设定为定时器输出允许状态（ $TOEmn=1$ ）时的  $TOmn$  引脚输出电平的变化如下所示。

##### (a) 在主导通道输出模式（ $TOMmn=0$ ）中开始运行的情况

在主导通道输出模式（ $TOMmn=0$ ）中，定时器输出电平寄存器  $m$ （ $TOLm$ ）的设定无效。如果在设定初始电平后开始定时器的运行，就通过产生交替信号反相  $TOmn$  引脚的输出电平。

图 6-35 交替输出时（ $TOMmn=0$ ）的  $TOmn$  引脚输出状态



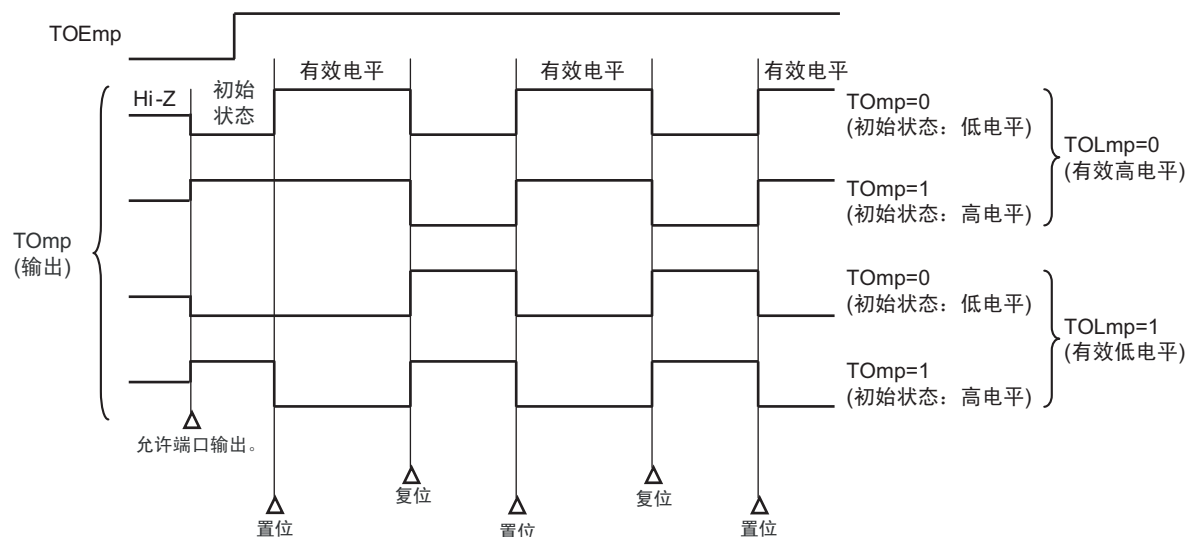
备注 1. 交替：反相  $TOmn$  引脚的输出状态。

2. m：单元号（ $m=0$ ） n：通道号（ $n=0\sim 7$ ）

## (b) 在从属通道输出模式 (TOMmp=1) 中开始运行的情况 (PWM 输出)

在从属通道输出模式 (TOMmp=1) 中, 有效电平取决于定时器输出电平寄存器 m (TOLm) 的设定。

图 6-36 PWM 输出时 (TOMmp=1) 的 TOmp 引脚输出状态



备注 1. 置位: TOmp 引脚的输出信号从无效电平变为有效电平。

复位: TOmp 引脚的输出信号从有效电平变为无效电平。

2. m: 单元号 (m=0) p: 通道号 (p=1 ~ 7)

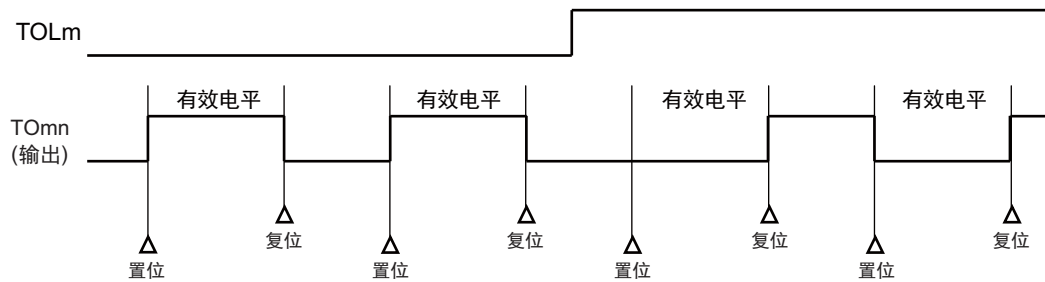
## (3) 有关从属通道输出模式 (TOMmn=1) 的 TOMn 引脚变化

## (a) 在定时器运行中更改定时器输出电平寄存器 m (TOLm) 的设定的情况

如果在定时器运行中更改 TOLm 寄存器的设定, 就在产生 TOMn 引脚变化条件时设定有效。无法通过改写 TOLm 寄存器来改变 TOMn 引脚的输出电平。

当 TOMmn 位为“1”时, 在定时器运行中 (TEmn=1) 更改 TOLm 寄存器的值时的运行如下所示。

图 6-37 在定时器运行中更改 TOLm 寄存器内容时的运行



备注 1. 置位: TOMn 引脚的输出信号从无效电平变为有效电平。

复位: TOMn 引脚的输出信号从有效电平变为无效电平。

2. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

## (b) 置位 / 复位时序

为了在 PWM 输出时实现 0% 和 100% 的输出, 通过从属通道将产生主控通道定时器中断 (INTTMmn) 时的 TOMn 引脚 / TOMn 位的置位时序延迟 1 个计数时钟。

当置位条件和复位条件同时产生时, 优先复位条件。

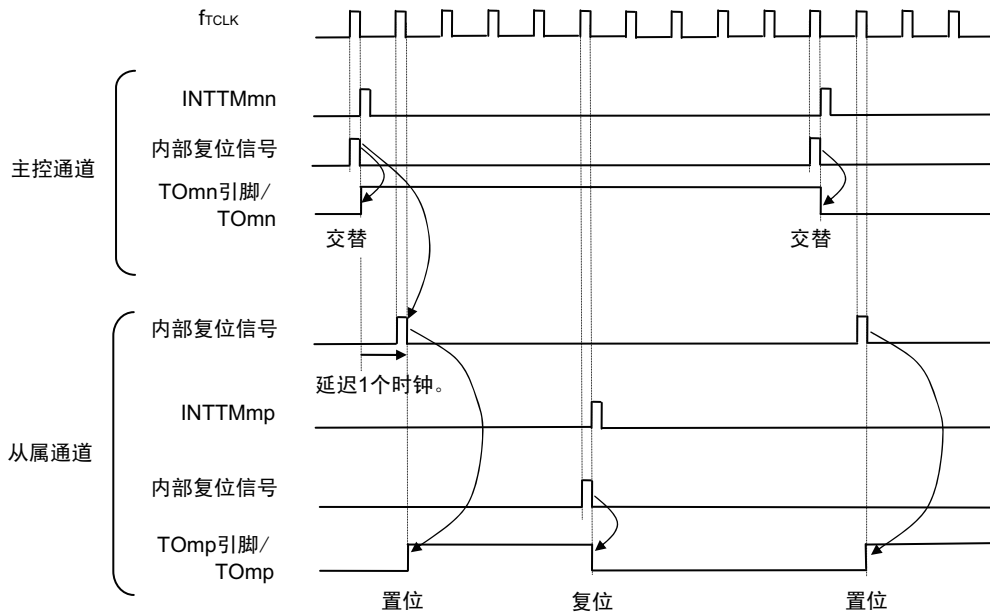
按照以下方法设定主控 / 从属通道时的置位 / 复位运行状态如图 6-38 所示。

主控通道: TOEmn=1、TOMmn=0、TOLmn=0

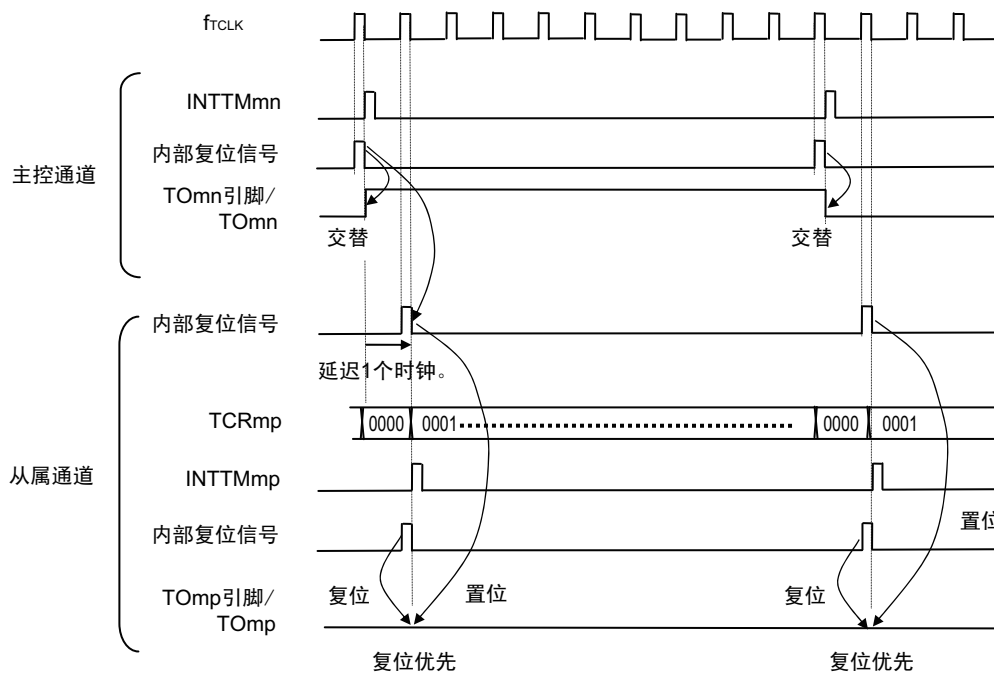
从属通道: TOEmp=1、TOMmp=1、TOLmp=0

图 6-38 置位 / 复位时序运行状态

## (1) 基本运行时序



## (2) 0% 占空比的运行时序



备注 1. 内部复位信号：TOmn 引脚的复位 / 交替信号

内部置位信号：TOmn 引脚的置位信号

2. m: 单元号 (m=0)

n: 通道号

n=0 ~ 7 (主控通道时: n=0、2、4、6)

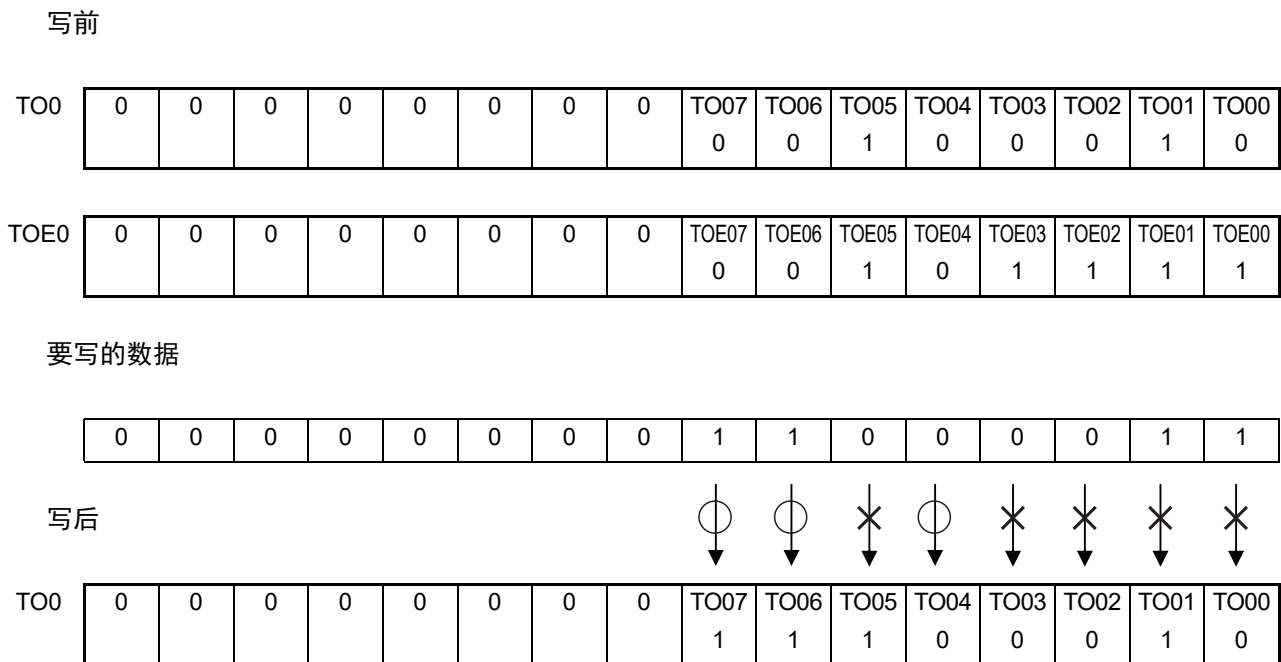
p: 从属通道号

n < p ≤ 7

### 6.6.4 TOmn 位的一次性操作

和定时器通道开始寄存器  $m$  (T $S_m$ ) 相同, 定时器输出寄存器  $m$  (TO $m$ ) 有全部通道的设定位 (TO $m_n$ ), 因此能一次性地操作全部通道的 TO $m_n$  位。另外, 能给只想作为操作对象的通道输出 (TO $m_n$ ) 的 TO $m_n$  位写数据 (TOE $m_n$ =0), 因此能操作任意的位。

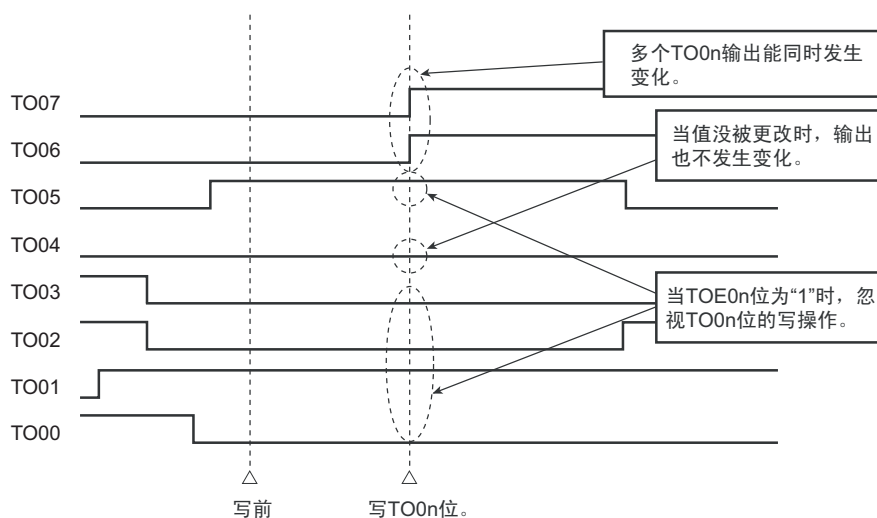
图 6-39 TO $0_n$  位的一次性操作例子



只能写 TOE $m_n$  位为“0”的 TO $m_n$  位, 忽视 TOE $m_n$  位为“1”的 TO $m_n$  位的写操作。

TOE $m_n$  位为“1”的 TO $m_n$  (通道输出) 不受写操作的影响, 即使写 TO $m_n$  位也被忽视, 由定时器运行引起的输出变化正常进行。

图 6-40 一次性操作 TO $0_n$  位时的 TO $0_n$  引脚状态



备注 m: 单元号 (m=0) n: 通道号 (n=0~7)

### 6.6.5 有关开始计数时的定时器中断和 TOmn 引脚输出

在间隔定时器模式或者捕捉模式中，定时器模式寄存器 mn（TMRmn）的 MDmn0 位是设定是否在开始计数时产生定时器中断的位。

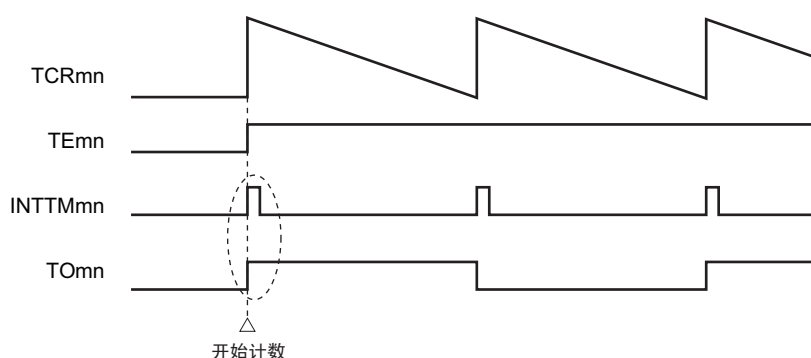
当 MDmn0 位为“1”时，能通过产生定时器中断（INTTMmn）得知计数的开始时序。

在其他模式中，不控制开始计数时的定时器中断和 TOmn 输出。

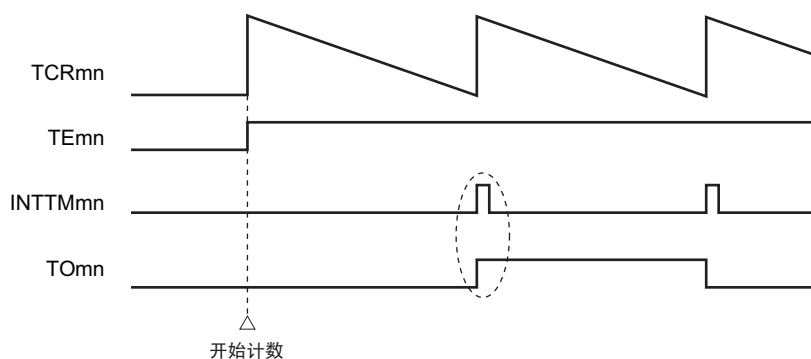
设定为间隔定时器模式（TOEmn=1、TOMmn=0）时的运行例子如下所示。

图 6-41 开始计数时的定时器中断和 TOmn 输出的运行例子

#### (a) MDmn0 位为“1”的情况



#### (b) MDmn0 位为“0”的情况



当 MDmn0 位为“1”时，在开始计数时输出定时器中断（INTTMmn）并且 TOmn 进行交替输出。

当 MDmn0 位为“0”时，在开始计数时不输出定时器中断（INTTMmn）并且 TOmn 也不发生变化，而在对 1 个周期进行计数后输出 INTTMmn 并且 TOmn 进行交替输出。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)



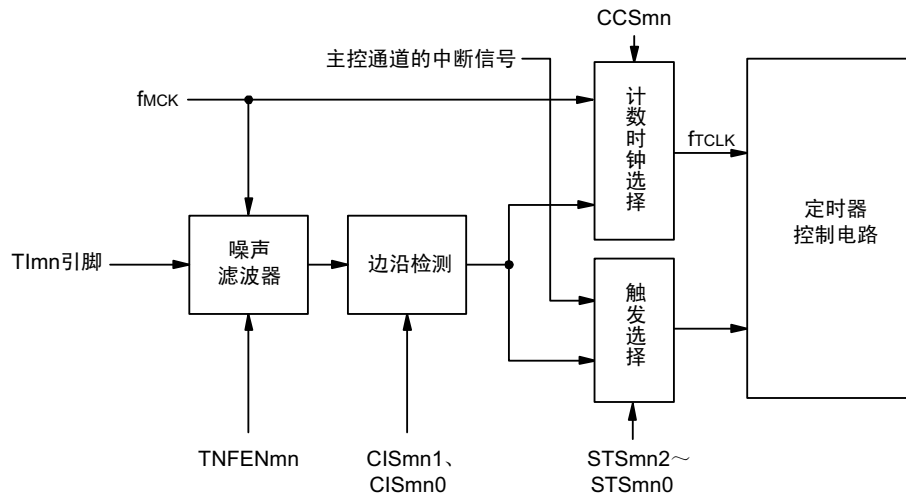
## 6.7 定时器输入 (Tlmn) 的控制

### 6.7.1 Tlmn 引脚输入电路的结构

定时器输入引脚的信号通过噪声滤波器和边沿检测电路输入到定时器控制电路。

对于需要消除噪声的引脚，必须将对应的引脚噪声滤波器置为有效。输入电路的结构如下所示。

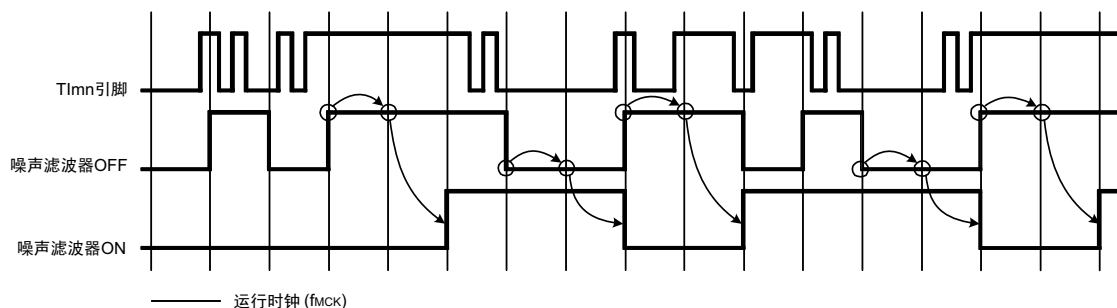
图 6-42 输入电路的结构



### 6.7.2 噪声滤波器

当噪声滤波器无效时，只通过通道  $n$  的运行时钟 ( $f_{MCK}$ ) 进行同步；当噪声滤波器有效时，在通过通道  $n$  的运行时钟 ( $f_{MCK}$ ) 进行同步后检测 2 个时钟是否一致。Tlmn 输入引脚在噪声滤波器 ON 或者 OFF 的情况下，经过噪声滤波器电路后的波形如下所示。

图 6-43 Tlmn 输入引脚在噪声滤波器 ON 或者 OFF 情况下的采样波形



**注意** Tlmn 引脚的输入波形用于说明噪声滤波器 ON 或者 OFF 的运行。实际使用时，必须按照“34.4 AC 特性”所示的 Tlmn 输入高低电平宽度进行输入。

### 6.7.3 操作通道输入时的注意事项

在设定为不使用定时器输入引脚时，不给噪声滤波器电路提供运行时钟。因此，从设定为使用定时器输入引脚到设定定时器输入引脚对应的通道运行允许触发，需要以下的等待时间。

#### (1) 噪声滤波器为 OFF 的情况

如果在定时器模式寄存器 mn (TMRmn) 的 bit12 (CCSmn)、bit9 (STSmn1) 和 bit8 (STSmn0) 全都为“0”的状态下将任意一位置位，就必须至少在经过 2 个运行时钟 ( $f_{MCK}$ ) 周期后将定时器通道开始寄存器 (TSM) 的运行允许触发置位。

#### (2) 噪声滤波器为 ON 的情况

如果在定时器模式寄存器 mn (TMRmn) 的 bit12 (CCSmn)、bit9 (STSmn1) 和 bit8 (STSmn0) 全都为“0”的状态下将任意一位置位，就必须至少在经过 4 个运行时钟 ( $f_{MCK}$ ) 周期后将定时器通道开始寄存器 (TSM) 的运行允许触发置位。

## 6.8 定时器阵列单元的独立通道运行功能

### 6.8.1 作为间隔定时器 / 方波输出的运行

#### (1) 间隔定时器

能用作以固定间隔产生 INTTMmn（定时器中断）的基准定时器。  
中断产生周期能用以下计算式进行计算：

$$\text{INTTMmn (定时器中断) 的产生周期} = \text{计数时钟周期} \times (\text{TDRmn 的设定值} + 1)$$

#### (2) 作为方波输出的运行

TOmn 在产生 INTTMmn 的同时进行交替输出，输出占空比为 50% 的方波。  
TOmn 输出方波的周期和频率能用以下计算式进行计算：

$$\bullet \text{ TOmn 输出的方波周期} = \text{计数时钟周期} \times (\text{TDRmn 的设定值} + 1) \times 2$$

$$\bullet \text{ TOmn 输出的方波频率} = \text{计数时钟频率} / \{(\text{TDRmn 的设定值} + 1) \times 2\}$$

在间隔定时器模式中，定时器计数寄存器 mn（TCRmn）用作递减计数器。

在将定时器通道开始寄存器 m（TSM）的通道开始触发位（TSMn、TSHm1、TSHm3）置“1”后，通过第 1 个计数时钟将定时器数据寄存器 mn（TDRmn）的值装入 TCRmn 寄存器。此时，如果定时器模式寄存器 mn（TMRmn）的 MDmn0 位为“0”，就不输出 INTTMmn 并且 TOmn 也不进行交替输出。如果 TMRmn 寄存器的 MDmn0 位为“1”，就输出 INTTMmn 并且 TOmn 进行交替输出。

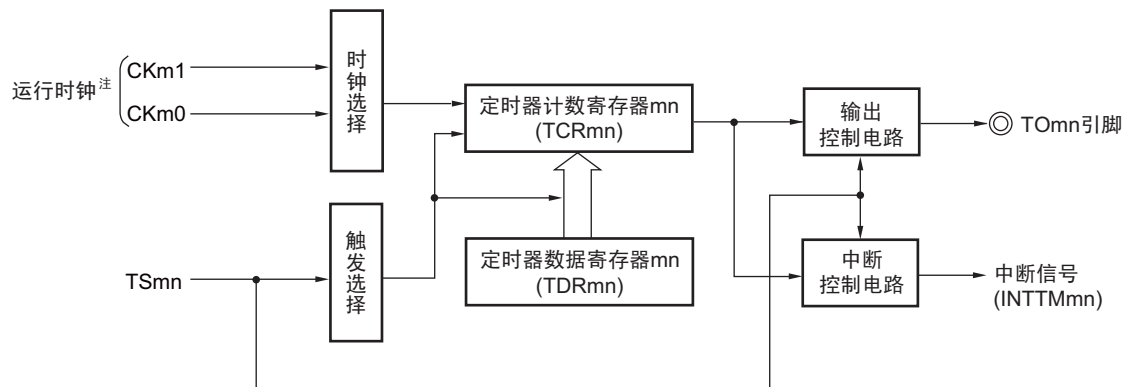
然后，TCRmn 寄存器通过计数时钟进行递减计数。

如果 TCRmn 变为“0000H”，就通过下一个计数时钟输出 INTTMmn 并且 TOmn 进行交替输出。同时，再次将 TDRmn 寄存器的值装入 TCRmn 寄存器。此后，继续同样的运行。

能随时改写 TDRmn 寄存器，改写的 TDRmn 寄存器的值从下一个周期开始有效。

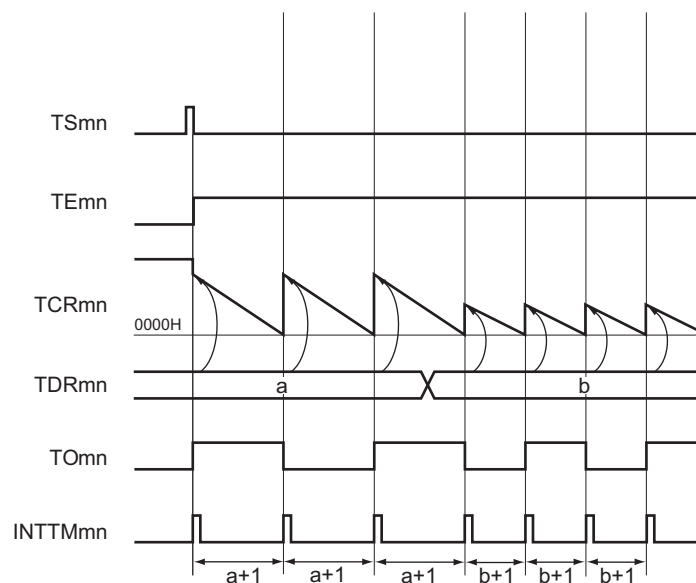
备注 m：单元号（m=0） n：通道号（n=0～7）

图 6-44 作为间隔定时器 / 方波输出运行的框图



注 在通道 1 和通道 3 时，能从 CKm0、CKm1、CKm2 和 CKm3 中选择时钟。

图 6-45 作为间隔定时器 / 方波输出运行的基本时序例子 (MDmn=1)

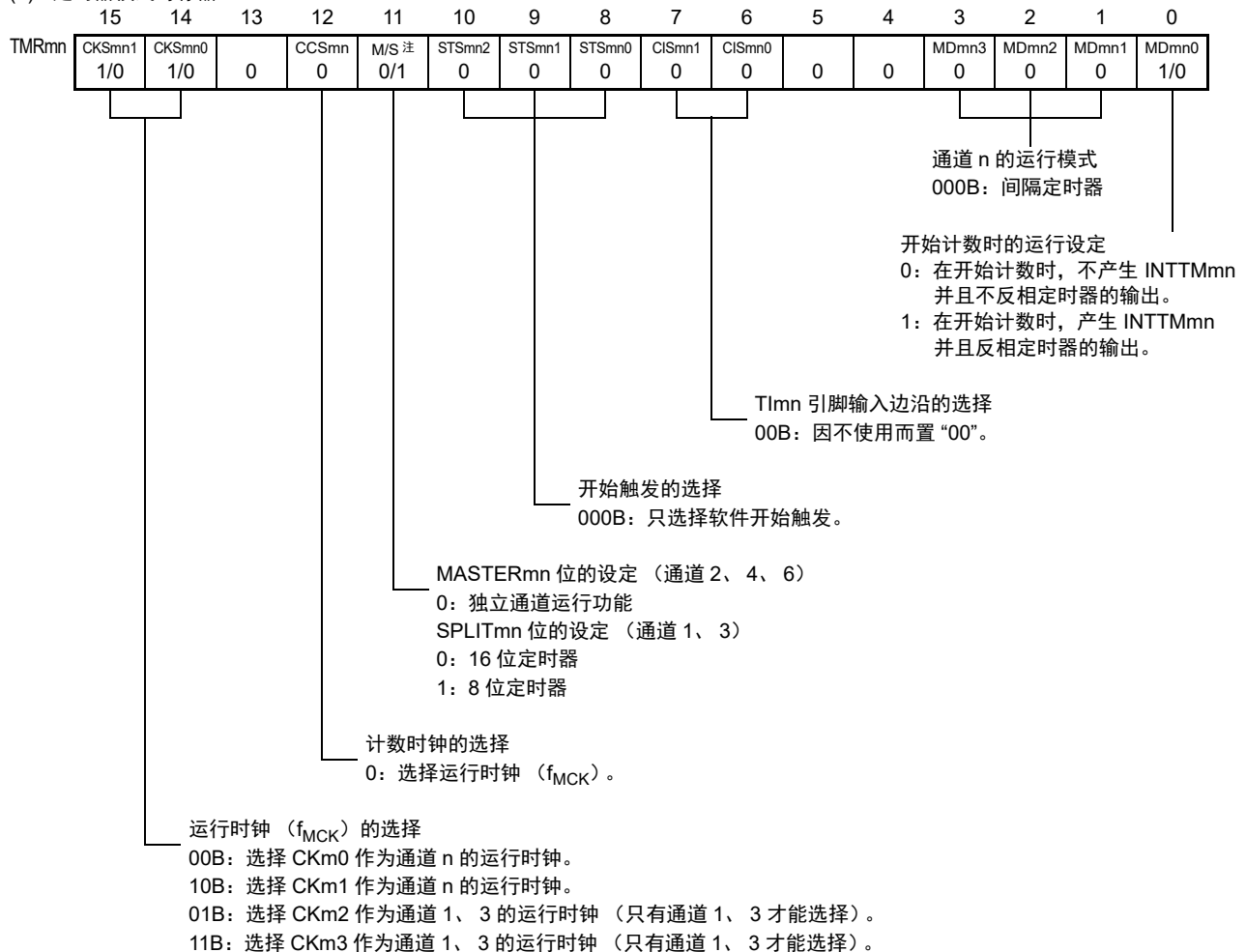


备注 1. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

2. TSmn: 定时器通道开始寄存器 m (TSM) 的 bit n
- TEmn: 定时器通道允许状态寄存器 m (TEM) 的 bit n
- TCRmn: 定时器计数寄存器 mn (TCRmn)
- TDRmn: 定时器数据寄存器 mn (TDRmn)
- T0mn: T0mn 引脚输出信号

图 6-46 间隔定时器 / 方波输出时的寄存器设定内容例子

(a) 定时器模式寄存器 mn (TMRmn)



(b) 定时器输出寄存器 m (TOM)

	bit n		
TOM	TOMn	0/1	0: 由 TOMn 输出“0”。 1: 由 TOMn 输出“1”。

(c) 定时器输出允许寄存器 m (TOEm)

	bit n		
TOEm	TOEmn	1/0	0: 停止由计数运行进行的 TOMn 输出。 1: 允许由计数运行进行的 TOMn 输出。

(d) 定时器输出电平寄存器 m (TOLm)

	bit n		
TOLm	TOLmn	0	0: 在 TOMmn=0 (主控通道输出模式) 时置“0”。

(e) 定时器输出模式寄存器 m (TOMm)

	bit n		
TOMm	TOMmn	0	0: 设定主控通道输出模式。

注 TMRm2、TMRm4、TMRm6: MASTERmn 位  
TMRm1、TMRm3: SPLITmn 位  
TMRm0、TMRm5、TMRm7: 固定为“0”。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

图 6-47 间隔定时器 / 方波输出功能时的操作步骤 (1/2)

	软件操作	硬件状态
TAU 初始 设定	将外围允许寄存器 0 (PER0) 的 TAUmEN 位置“1”。	断电状态 (停止提供时钟, 不能写各寄存器。)
	设定定时器时钟选择寄存器 m (TPSm)。确定 CKm0 ~ CKm3 的时钟频率。	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)
通道初 始设定	设定定时器模式寄存器 mn (TMRmn) (确定通道的运行模式)。 给定时器数据寄存器 mn (TDRmn) 设定间隔 (周期) 值。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)
	使用 TOMn 输出的情况: 将定时器输出模式寄存器 m (TOMm) 的 TOMmn 位置“0” (主控通道输出模式)。 将 TOLmn 位置“0”。 设定 TOMn 位, 确定 TOMn 输出的初始电平。	TOMn 引脚处于 Hi-Z 输出状态。  当端口模式寄存器为输出模式并且端口寄存器为“0”时, 输出 TOMn 初始设定的电平。
	将 TOEmn 位置“1”, 允许 TOMn 的运行。	因为通道处于运行停止状态, 所以 TOMn 不变。
	将端口寄存器和端口模式寄存器置“0”。	TOMn 引脚输出 TOMn 设定的电平。
开始 运行	(只在使用 TOMn 输出并且重新开始时, 将 TOEmn 位置“1”。) 将 TSmn (TSHm1、TSHm3) 位置“1”。	TEmn (TEHm1、TEHm3) 位为“1”并且开始计数。
	因为 TSmn (TSHm1、TSHm3) 位是触发位, 所以自动返回到“0”。	通过输入计数时钟, 将 TDRmn 寄存器的值装入定时器计数寄存器 mn (TCRmn)。当 TMRmn 寄存器的 MDmn0 位为“1”时, 产生 INTTMmn 并且 TOMn 进行交替输出。
运行中	能任意更改 TDRmn 寄存器的设定值。 能随时读 TCRmn 寄存器。 不使用 TSRmn 寄存器。 能更改 TOM 寄存器和 TOEm 寄存器的设定值。 禁止更改 TMRmn 寄存器、TOMmn 位和 TOLmn 位的设定值。	计数器 (TCRmn) 进行递减计数。如果计数到“0000H”, 就再次将 TDRmn 寄存器的值装入 TCRmn 寄存器, 继续进行计数。当检测到 TCRmn 为“0000H”时, 产生 INTTMmn 并且 TOMn 进行交替输出。此后, 重复此运行。
停止 运行	将 TTmn (TTHm1、TTHm3) 位置“1”。	TEmn (TEHm1、TEHmn) 位为“0”并且停止计数。 TCRmn 寄存器保持计数值而停止计数。
	因为 TTmn (TTHm1、TTHm3) 位是触发位, 所以自动返回到“0”。 将 TOEmn 位置“0”并且给 TOMn 位设定值。	TOMn 输出不被初始化而保持状态。 TOMn 引脚输出 TOMn 位设定的电平。

重新开始运行

图 6-47 间隔定时器 / 方波输出功能时的操作步骤 (2/2)

	软件操作	硬件状态
TAU 停止	要保持 TOmn 引脚输出电平的情况： 在给端口寄存器设定要保持的值后将 TOmn 位置 “0”。	通过端口功能保持 TOmn 引脚的输出电平。
	不需要保持 TOmn 引脚输出电平的情况： 不需要设定。	
	将 PER0 寄存器的 TAUmEN 位置 “0”。	断电状态 对全部电路和各通道的 SFR 进行初始化。 (TOmn 位变为 “0” 并且 TOmn 引脚变为端口功能)

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

## 6.8.2 作为外部事件计数器的运行

能用作事件计数器，对检测到的 TIMn 引脚输入的有效边沿（外部事件）进行计数，如果达到规定的计数值，就产生中断。规定的计数值能用以下计算式进行计算。

$$\text{规定的计数值} = \text{TDRmn 的设定值} + 1$$

在事件计数器模式中，定时器计数寄存器 mn（TCRmn）用作递减计数器。

通过将定时器通道开始寄存器 m（TSM）的任意通道开始触发位（TSMn、TSHm1、TSHm3）置“1”，将定时器数据寄存器 mn（TDRmn）的值装入 TCRmn 寄存器。

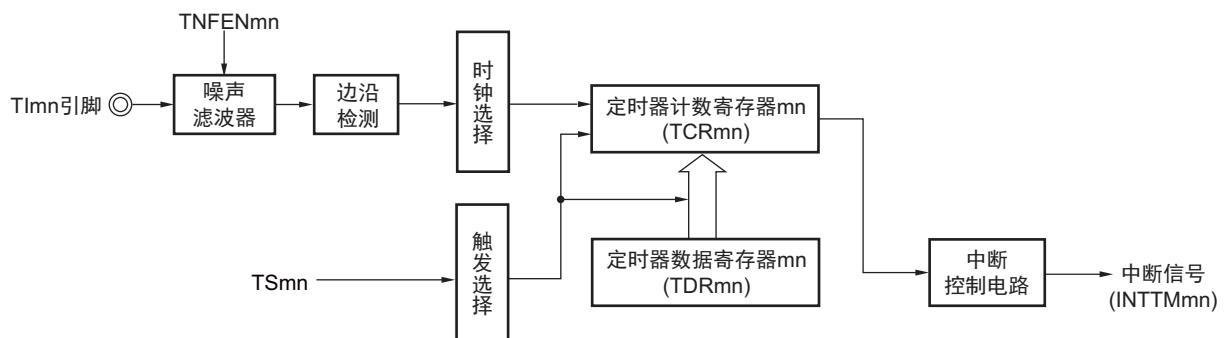
TCRmn 寄存器在检测到 TIMn 引脚输入的有效边沿的同时进行递减计数。如果 TCRmn 变为“0000H”，就再次装入 TDRmn 寄存器的值并且输出 INTTMmn。

此后，继续同样的运行。

因为 TOMn 引脚根据外部事件输出不规则的波形，所以必须将定时器输出允许寄存器 m（TOEm）的 TOEmn 位置“0”，停止输出。

能随时改写 TDRmn 寄存器，改写的 TDRmn 寄存器的值在下一个计数期间有效。

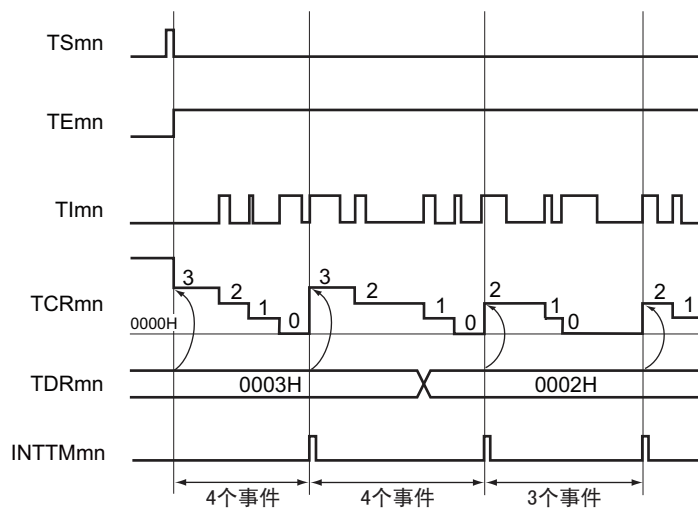
图 6-48 作为外部事件计数器运行的框图



备注 m: 单元号 (m=0) n: 通道号 (n=0~7)



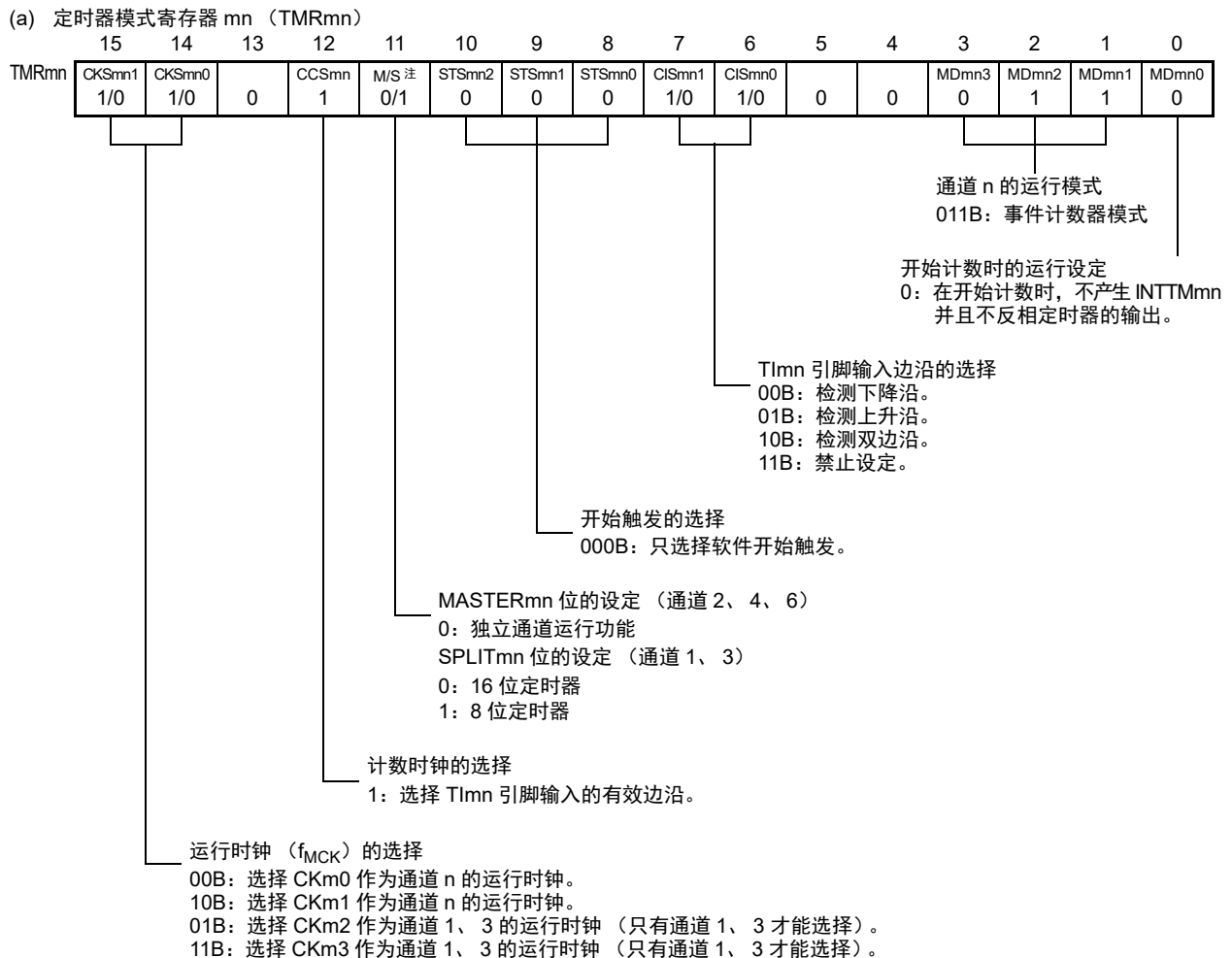
图 6-49 作为外部事件计数器运行的基本时序例子



备注 1. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

2. TSmn: 定时器通道开始寄存器 m (TSM) 的 bit n
- TE mn: 定时器通道允许状态寄存器 m (TEM) 的 bit n
- TI mn: TI mn 引脚输入信号
- TCRmn: 定时器计数寄存器 mn (TCRmn)
- TDRmn: 定时器数据寄存器 mn (TDRmn)

图 6-50 外部事件计数器模式时的寄存器设定内容例子



## (b) 定时器输出寄存器 m (TOM)

bit n  
 TOM bit n: 

TOMn
0

 0: 由 TOMn 输出“0”。

## (c) 定时器输出允许寄存器 m (TOEm)

bit n  
 TOEm bit n: 

TOEmn
0

 0: 停止由计数运行进行的 TOMn 输出。

## (d) 定时器输出电平寄存器 m (TOLm)

bit n  
 TOLm bit n: 

TOLmn
0

 0: 在 TOMmn=0 (主控通道输出模式) 时置“0”。

## (e) 定时器输出模式寄存器 m (TOMm)

bit n  
 TOMm bit n: 

TOMmn
0

 0: 设定主控通道输出模式。

注 TMRm2、TMRm4、TMRm6: MASTERmn 位  
 TMRm1、TMRm3: SPLITmn 位  
 TMRm0、TMRm5、TMRm7: 固定为“0”。

备注 m: 单元号 (m=0) n: 通道号 (n=0~7)

图 6-51 外部事件计数器功能时的操作步骤

	软件操作	硬件状态	
TAU 初始 设定		断电状态 (停止提供时钟, 不能写各寄存器。)	
	将外围允许寄存器 0 (PER0) 的 TAUmEN 位置 “1”。	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)	
	设定定时器时钟选择寄存器 m (TPSm)。 确定 CKm0 ~ CKm3 的时钟频率。		
通道初 始设定	将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置“0” (OFF) 或者“1” (ON)。 设定定时器模式寄存器 mn (TMRmn) (确定通道 的运行模式)。 给定时器数据寄存器 mn (TDRmn) 设定计数值。 将定时器输出允许寄存器 m (TOEm) 的 TOEmn 位置“0”。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)	
重新 开始 运行	开始 运行	将 TSmn 位置“1”。 因为 TSmn 位是触发位, 所以自动返回到“0”。	TEmn 位为“1”并且开始计数。 将 TDRmn 寄存器的值装入定时器计数寄存器 mn (TCRmn), 进入 TImn 引脚输入边沿的检测等待 状态。
	运行中	能任意更改 TDRmn 寄存器的设定值。 能随时读 TCRmn 寄存器。 不使用 TSRmn 寄存器。 禁止更改 TMRmn 寄存器、TOMmn 位、TOLmn 位、 TOmn 位和 TOEmn 位的设定值。	每当检测到 TImn 引脚的输入边沿时, 计数器 (TCRmn) 就进行递减计数。如果计数到“0000H”, 就再次将 TDRmn 寄存器的值装入 TCRmn 寄存器, 继续进行计数。当检测到 TCRmn 为“0000H”时, 产生 INTTMmn。 此后, 重复此运行。
	停止 运行	将 TTmn 位置“1”。 因为 TTmn 位是触发位, 所以自动返回到“0”。	TEmn 位为“0”并且停止计数。 TCRmn 寄存器保持计数值而停止计数。
	TAU 停止	将 PER0 寄存器的 TAUmEN 位置“0”。	断电状态 对全部电路和各通道的 SFR 进行初始化。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

### 6.8.3 作为输入脉冲间隔测量的运行

能在 TImn 有效边沿捕捉计数值，测量 TImn 输入脉冲的间隔。在 TEmn 位为“1”的期间，也能将软件操作（TSmn=1）设定为捕捉触发，捕捉计数值。

脉冲间隔能用以下计算式进行计算。

$$\text{TImn 输入脉冲间隔} = \text{计数时钟的周期} \times ((10000\text{H} \times \text{TSRmn:OVF}) + (\text{TDRmn 的捕捉值} + 1))$$

**注意** 因为通过定时器模式寄存器 mn（TMRmn）的 CKSmn 位选择的运行时钟对 TImn 引脚输入进行采样，所以产生最大 1 个运行时钟的误差。

在捕捉模式中，定时器计数寄存器 mn（TCRmn）用作递增计数器。

如果将定时器通道开始寄存器 m（TSM）的通道开始触发位（TSmn）置“1”，TCRmn 寄存器就通过计数时钟从“0000H”开始递增计数。

如果检测到 TImn 引脚输入的有效边沿，就将 TCRmn 寄存器的计数值传送（捕捉）到定时器数据寄存器 mn（TDRmn），同时将 TCRmn 寄存器清“0000H”，然后输出 INTTMmn。此时，如果计数器发生上溢，就将定时器状态寄存器 mn（TSRmn）的 OVF 位置“1”。如果计数器没有发生上溢，就清除 OVF 位。此后，继续同样的运行。

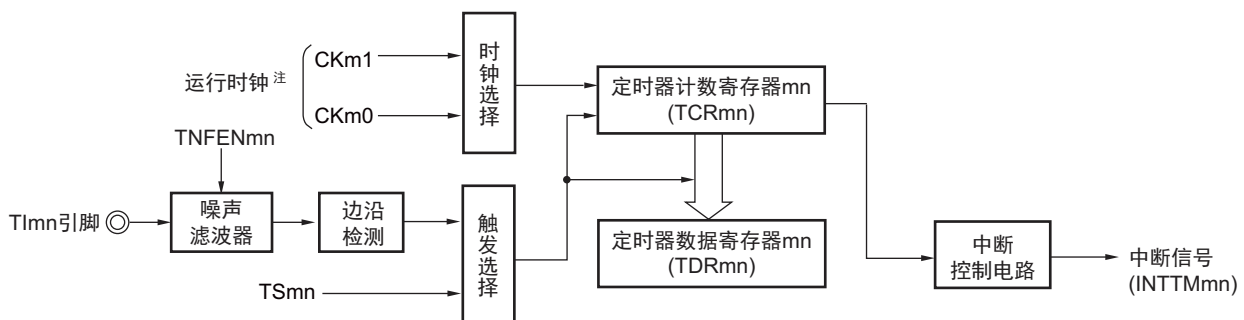
在将计数值捕捉到 TDRmn 寄存器的同时，根据在测量期间是否发生上溢，更新 TSRmn 寄存器的 OVF 位，并且能确认捕捉值的上溢状态。

即使计数器进行了 2 个周期或者 2 个周期以上的完整计数，也认为发生上溢而将 TSRmn 寄存器的 OVF 位置“1”。但是，在发生 2 次或者 2 次以上的上溢时，无法通过 OVF 位正常测量间隔值。

将 TMRmn 寄存器的 STSmn2 ~ STSmn0 位置“001B”，将 TImn 的有效边沿用于开始触发和捕捉触发。

当 TEmn 位为“1”时，不使用 TImn 引脚输入也能将软件操作（TSmn=1）设定为捕捉触发。

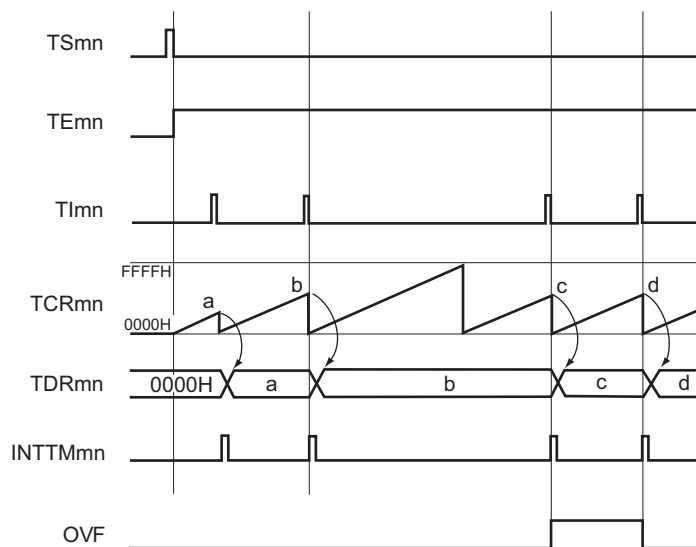
图 6-52 作为输入脉冲间隔测量运行的框图



**注** 在通道 1 和通道 3 时，能从 CKm0、CKm1、CKm2 和 CKm3 中选择时钟。

**备注** m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

图 6-53 作为输入脉冲间隔测量的运行基本时序例子 (MDmn0=0)

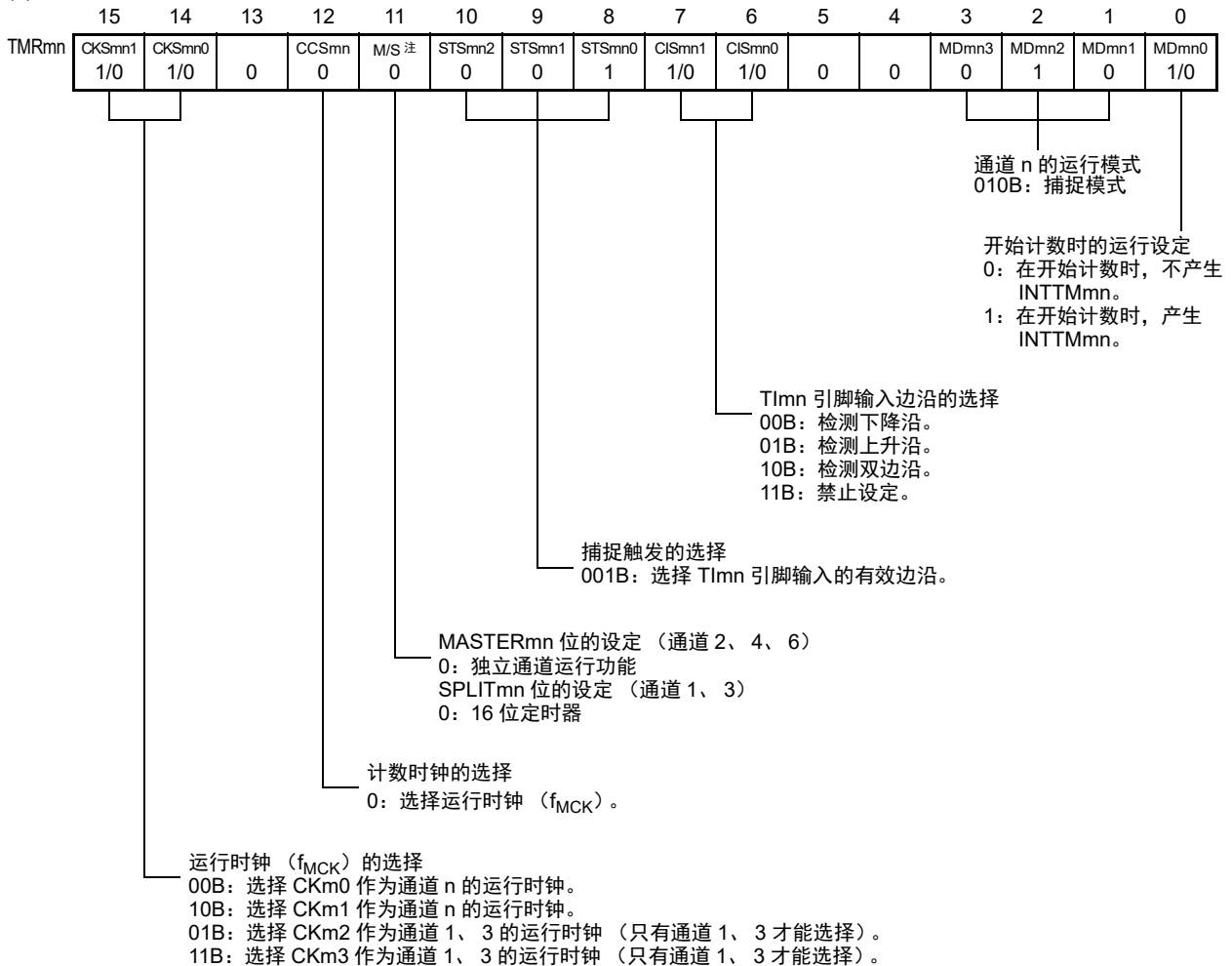


备注 1. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

2. TSmn: 定时器通道开始寄存器 m (TSm) 的 bit n
- TEmn: 定时器通道允许状态寄存器 m (TEm) 的 bit n
- TImn: TImn 引脚输入信号
- TCRmn: 定时器计数寄存器 mn (TCRmn)
- TDRmn: 定时器数据寄存器 mn (TDRmn)
- OVF: 定时器状态寄存器 mn (TSRmn) 的 bit0

图 6-54 测量输入脉冲间隔时的寄存器设定内容例子

(a) 定时器模式寄存器 mn (TMRmn)



(b) 定时器输出寄存器 m (TOM)

bit n

TOM 

TOMn
0

     0: 由 TOMn 输出“0”。

(c) 定时器输出允许寄存器 m (TOEm)

bit n

TOEm 

TOEmn
0

     0: 停止由计数运行进行的 TOMn 输出。

(d) 定时器输出电平寄存器 m (TOLm)

bit n

TOLm 

TOLmn
0

     0: 在 TOMmn=0 (主控通道输出模式) 时置“0”。

(e) 定时器输出模式寄存器 m (TOMm)

bit n

TOMm 

TOMmn
0

     0: 设定主控通道输出模式。

注    TMRm2、TMRm4、TMRm6:    MASTERmn 位  
      TMRm1、TMRm3:        SPLITmn 位  
      TMRm0、TMRm5、TMRm7:    固定为“0”。

备注    m: 单元号 (m=0)    n: 通道号 (n=0 ~ 7)

图 6-55 输入脉冲间隔测量功能时的操作步骤

	软件操作	硬件状态
TAU 初始 设定		断电状态 (停止提供时钟, 不能写各寄存器。)
	将外围允许寄存器 m 的 TAUmEN 位置“1”。	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)
	设定定时器时钟选择寄存器 m (TPSm)。 确定 CKm0 ~ CKm3 的时钟频率。	
通道初 始设定	将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置 “0” (OFF) 或者“1” (ON)。 设定定时器模式寄存器 mn (TMRmn) (确定通道 的运行模式)。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)
重新开始运行	开始 运行	将 TSmn 位置“1”。 因为 TSmn 位是触发位, 所以自动返回到“0”。
	运行中	只能更改 TMRmn 寄存器的 CISmn1 位和 CISmn0 位的设定值。 能随时读 TDRmn 寄存器。 能随时读 TCRmn 寄存器。 能随时读 TSRmn 寄存器。 禁止更改 TOMmn 位、TOLmn 位、TOMn 位和 TOEmn 位的设定值。
	停止 运行	将 TTmn 位置“1”。 因为 TTmn 位是触发位, 所以自动返回到“0”。
TAU 停止	将 PER0 寄存器的 TAUmEN 位置“0”。	断电状态 对全部电路和各通道的 SFR 进行初始化。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

### 6.8.4 作为输入信号高低电平宽度测量的运行

**注意** 当用作 LIN-bus 支持功能时，必须将输入切换控制寄存器（ISC）的 bit1（ISC1）置“1”。另外，在以下说明中，请用 RxD0 代替 TImn。

能通过 TImn 引脚输入的一个边沿开始计数并且在另一个边沿捕捉计数值，测量 TImn 的信号宽度（高低电平宽度）。TImn 的信号宽度能用以下计算式进行计算。

$$\text{TImn 输入的信号宽度} = \text{计数时钟的周期} \times ((10000H \times \text{TSRmn:OVF}) + (\text{TDRmn 的捕捉值} + 1))$$

**注意** 因为通过定时器模式寄存器 mn（TMRmn）的 CKSmn 位选择的运行时钟对 TImn 引脚输入进行采样，所以产生最大 1 个运行时钟的误差。

在捕捉 & 单次计数模式中，定时器计数寄存器 mn（TCRmn）用作递增计数器。

如果将定时器通道开始寄存器 m（TSM）的通道开始触发位（TSmn）置“1”，TEmn 位就变为“1”，并且进入 TImn 引脚的开始边沿检测等待状态。

如果检测到 TImn 引脚输入的开始边沿（在测量高电平宽度时为 TImn 引脚输入的上升沿），就与计数时钟同步，从“0000H”开始递增计数。然后，如果检测到有效捕捉边沿（在测量高电平宽度时为 TImn 引脚输入的下落沿），就在将计数值传送到定时器数据寄存器 mn（TDRmn）的同时，输出 INTTmnn。此时，如果计数器发生上溢，就将定时器状态寄存器 mn（TSRmn）的 OVF 位置位。如果计数器没有发生上溢，就清除 OVF 位。TCRmn 寄存器的值变为“传送到 TDRmn 寄存器的值 +1”而停止计数，并且进入 TImn 引脚的开始边沿检测等待状态。此后，继续同样的运行。

在将计数值捕捉到 TDRmn 寄存器的同时，根据在测量期间是否发生上溢，更新 TSRmn 寄存器的 OVF 位，并且能确认捕捉值的上溢状态。

即使计数器进行了 2 个周期或者 2 个周期以上的完整计数，也认为发生上溢而将 TSRmn 寄存器的 OVF 位置“1”。但是，在发生 2 次或者 2 次以上的上溢时，无法通过 OVF 位正常测量间隔值。

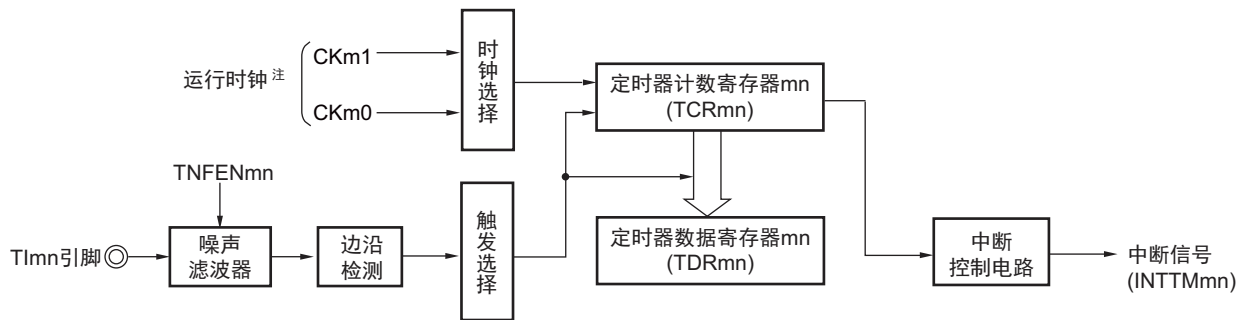
能通过 TMRmn 寄存器的 CISmn1 位和 CISmn0 位来设定是测量 TImn 引脚输入的高电平宽度还是低电平宽度。此功能是以测量 TImn 引脚的输入信号宽度为目的，因此不能在 TE mn 位为“1”的期间将 TSmn 位置“1”。

TMRmn 寄存器的 CISmn1、CISmn0=10B：测量低电平宽度。

TMRmn 寄存器的 CISmn1、CISmn0=11B：测量高电平宽度。

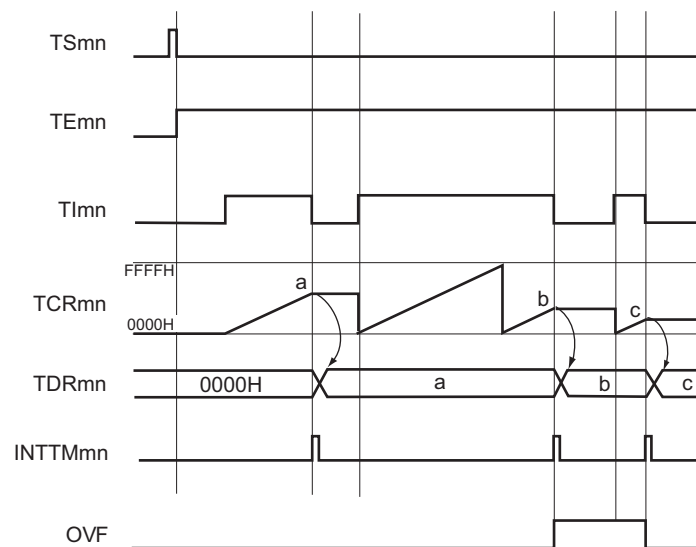


图 6-56 作为输入信号高低电平宽度测量运行的框图



注 在通道 1 和通道 3 时，能从 CK<sub>m0</sub>、CK<sub>m1</sub>、CK<sub>m2</sub> 和 CK<sub>m3</sub> 中选择时钟。

图 6-57 作为输入信号高低电平宽度测量的运行基本时序例子

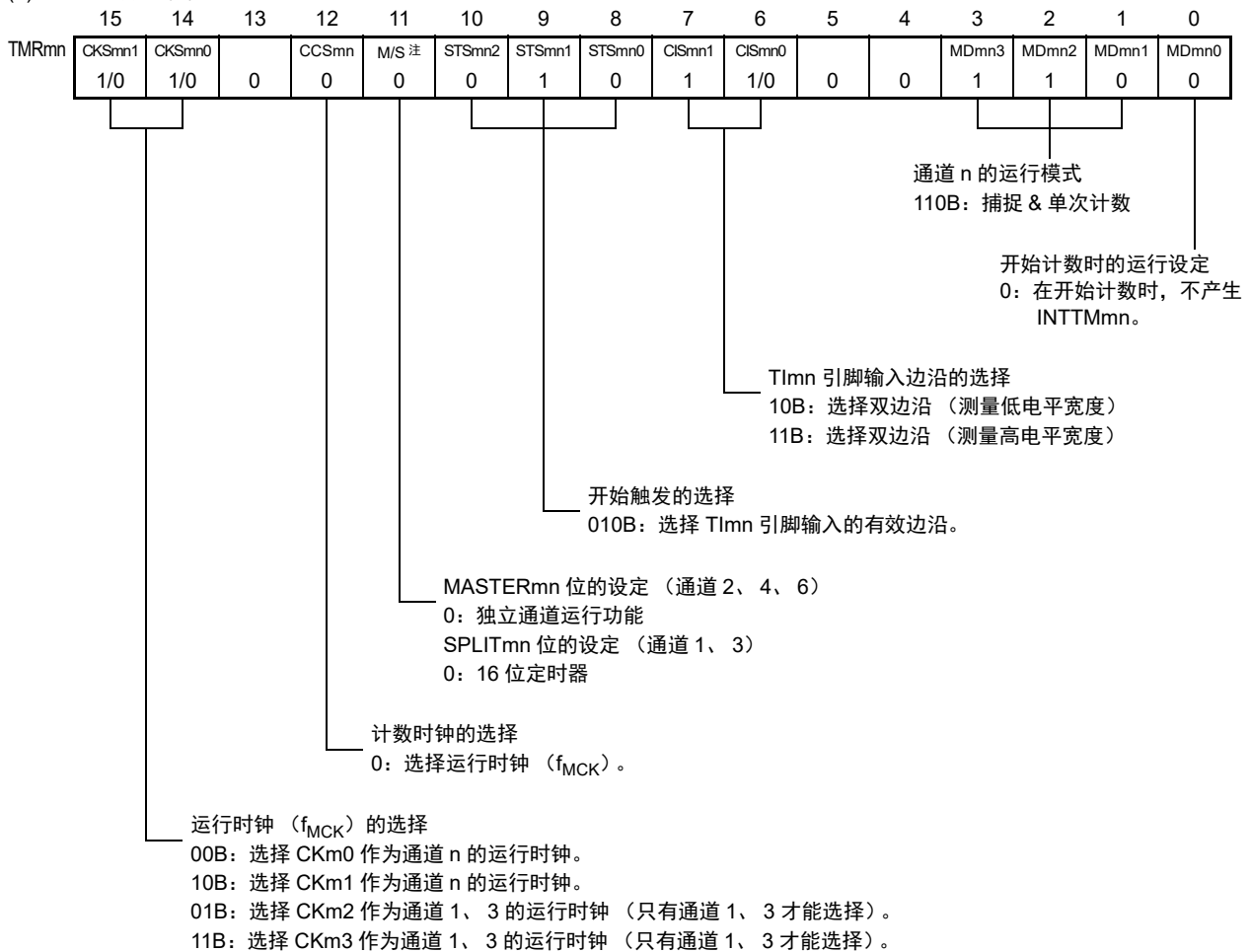


备注 1. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

2. TS<sub>mn</sub>: 定时器通道开始寄存器 m (TS<sub>m</sub>) 的 bit n
- TE<sub>mn</sub>: 定时器通道允许状态寄存器 m (TE<sub>m</sub>) 的 bit n
- TI<sub>mn</sub>: TI<sub>mn</sub> 引脚输入信号
- TCR<sub>mn</sub>: 定时器计数寄存器 mn (TCR<sub>mn</sub>)
- TDR<sub>mn</sub>: 定时器数据寄存器 mn (TDR<sub>mn</sub>)
- OVF: 定时器状态寄存器 mn (TSR<sub>mn</sub>) 的 bit 0

图 6-58 测量输入信号的高低电平宽度时的寄存器设定内容例子

(a) 定时器模式寄存器 mn (TMRmn)



(b) 定时器输出寄存器 m (TOM)

bit n  
 TOM bit n: TOMn  
0 0: 由 TOMn 输出 "0"。

(c) 定时器输出允许寄存器 m (TOEm)

bit n  
 TOEm bit n: TOEmn  
0 0: 停止由计数运行进行的 TOMn 输出。

(d) 定时器输出电平寄存器 m (TOLm)

bit n  
 TOLm bit n: TOLmn  
0 0: 在 TOMmn=0 (主控通道输出模式) 时置 "0"。

(e) 定时器输出模式寄存器 m (TOMm)

bit n  
 TOMm bit n: TOMmn  
0 0: 设定主控通道输出模式。

注 TMRm2、TMRm4、TMRm6: MASTERmn 位  
 TMRm1、TMRm3: SPLITmn 位  
 TMRm0、TMRm5、TMRm7: 固定为 "0"。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

图 6-59 输入信号高低电平宽度测量功能时的操作步骤

	软件操作	硬件状态
TAU 初始 设定		断电状态 (停止提供时钟, 不能写各寄存器。)
	将外围允许寄存器 0 (PER0) 的 TAUmEN 位置 “1”。	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)
	设定定时器时钟选择寄存器 m (TPSm)。 确定 CKm0 ~ CKm3 的时钟频率。	
通道初 始设定	将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置 “0” (OFF) 或者 “1” (ON)。 设定定时器模式寄存器 mn (TMRmn) (确定通道 的运行模式)。 将 TOEmn 位置 “0”, 并且停止 TOMn 运行。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)
开始 运行	将 TSmn 位置 “1”。	TEmn 位为 “1” 并且进入 TImn 引脚的开始边沿检测 等待状态。
	因为 TSmn 位是触发位, 所以自动返回到 “0”。 检测 TImn 引脚输入的计数开始边沿。	将定时器计数寄存器 mn (TCRmn) 清 “0000H” 并 并且开始递增计数。
运行中	能随时读 TDRmn 寄存器。 能随时读 TCRmn 寄存器。 能随时读 TSRmn 寄存器。 禁止更改 TMRmn 寄存器、TOMmn 位、TOLmn 位、 TOMn 位和 TOEmn 位的设定值。	在检测到 TImn 引脚的开始边沿后, 计数器 (TCRmn) 从 “0000H” 开始递增计数。如果检测到 TImn 引脚的捕捉边沿, 就将计数值传送到定时器数 据寄存器 mn (TDRmn), 并且产生 INTTMmn。 此时, 如果发生上溢, 就将定时器状态寄存器 mn (TSRmn) 的 OVF 位置位。如果没有发生上溢, 就 清除 OVF 位。TCRmn 寄存器在检测到下一个 TImn 引脚的开始边沿前停止计数。 此后, 重复此运行。
停止 运行	将 TTmn 位置 “1”。	TEmn 位为 “0” 并且停止计数。 TCRmn 寄存器保持计数值而停止计数。 保持 TSRmn 寄存器的 OVF 位。
TAU 停止	将 PER0 寄存器的 TAUmEN 位置 “0”。	断电状态 对全部电路和各通道的 SFR 进行初始化。

重新  
开始  
运行

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

### 6.8.5 作为延迟计数器的运行

能通过 TImn 引脚输入的有效边沿检测（外部事件）开始递减计数，并且以任意的设定间隔产生 INTTMmn（定时器中断）。

在 TE<sub>mn</sub> 位为“1”的期间，能通过软件将 TS<sub>mn</sub> 位置“1”，开始递减计数，并且以任意的设定间隔产生 INTTMmn（定时器中断）。

中断产生周期能用以下计算式进行计算。

$$\text{INTTMmn (定时器中断) 的产生周期} = \text{计数时钟的周期} \times (\text{TDRmn 的设定值} + 1)$$

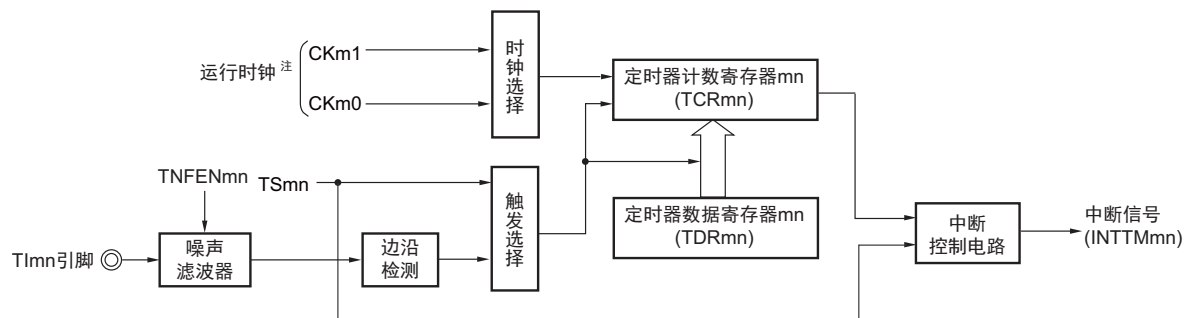
在单次计数模式中，定时器计数寄存器 mn（TCRmn）用作递减计数器。

如果将定时器通道开始寄存器 m（TS<sub>m</sub>）的通道开始触发位（TS<sub>mn</sub>、TSH<sub>m1</sub>、TSH<sub>m3</sub>）置“1”，TE<sub>mn</sub> 位、TEH<sub>m1</sub> 位和 TEH<sub>m3</sub> 位就变为“1”，并且进入 TImn 引脚的有效边沿检测等待状态。

通过 TImn 引脚输入的有效边沿检测，开始 TCRmn 寄存器的运行，并且装入定时器数据寄存器 mn（TDRmn）的值。TCRmn 寄存器通过计数时钟，从装入的 TDRmn 寄存器的值开始递减计数。如果 TCRmn 变为“0000H”，就输出 INTTMmn，并且在检测到下一个 TImn 引脚输入的有效边沿前停止计数。

能随时改写 TDRmn 寄存器，改写的 TDRmn 寄存器的值从下一个周期开始有效。

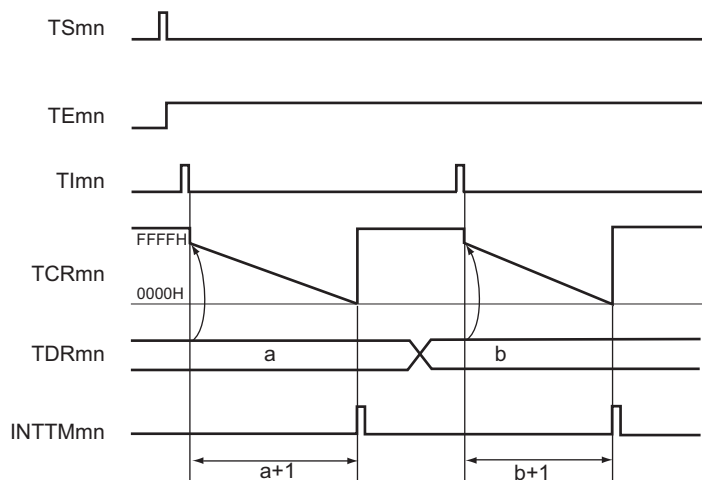
图 6-60 作为延迟计数器运行的框图



注 在通道 1 和通道 3 时，能从 CK<sub>m0</sub>、CK<sub>m1</sub>、CK<sub>m2</sub> 和 CK<sub>m3</sub> 中选择时钟。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

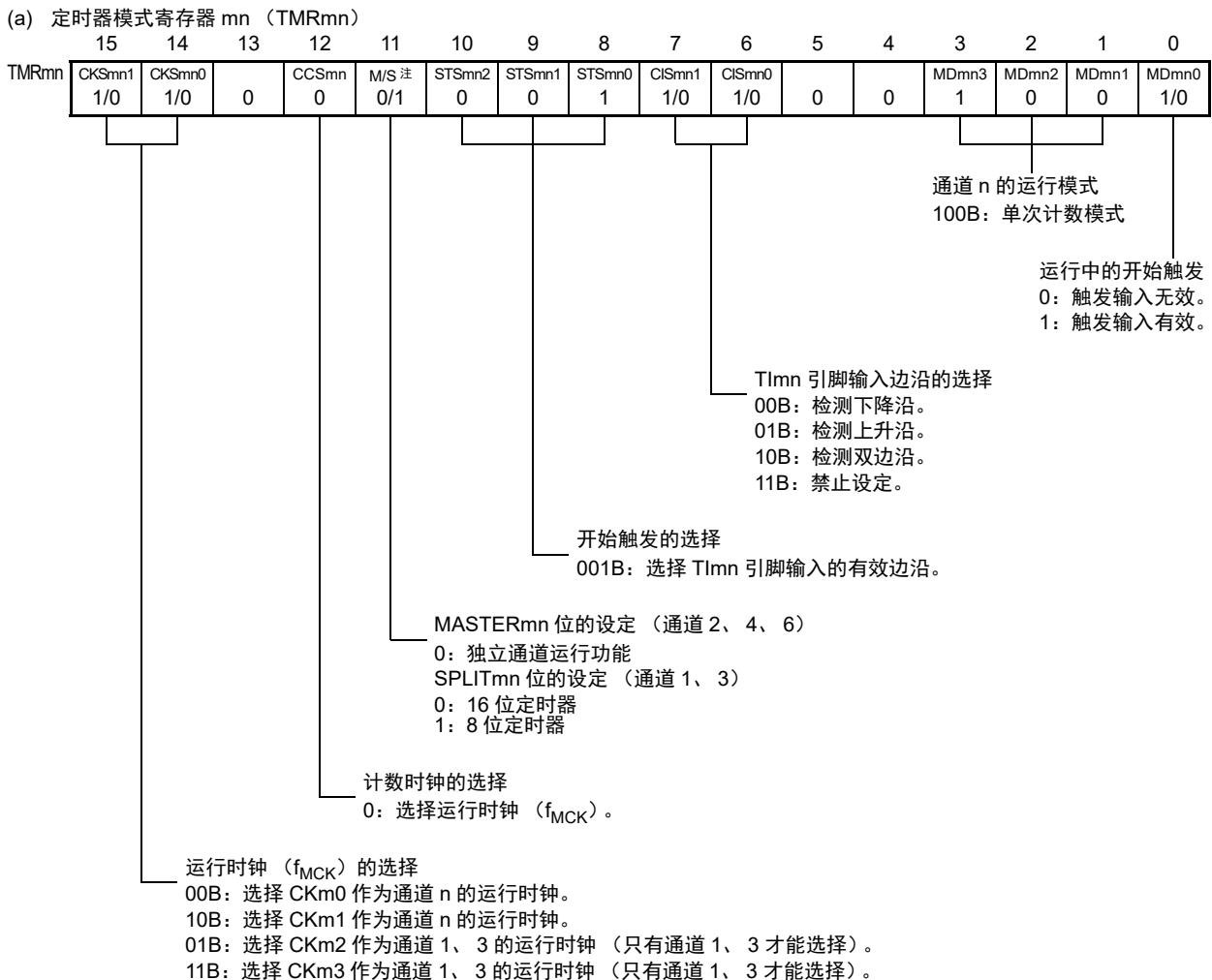
图 6-61 作为延迟计数器的运行基本时序例子



备注 1. m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

2. TS<sub>mn</sub>: 定时器通道开始寄存器 m (TS<sub>m</sub>) 的 bit n
- TE<sub>mn</sub>: 定时器通道允许状态寄存器 m (TE<sub>m</sub>) 的 bit n
- TI<sub>mn</sub>: TI<sub>mn</sub> 引脚输入信号
- TCR<sub>mn</sub>: 定时器计数寄存器 mn (TCR<sub>mn</sub>)
- TDR<sub>mn</sub>: 定时器数据寄存器 mn (TDR<sub>mn</sub>)

图 6-62 延迟计数器功能时的寄存器设定内容例子



## (b) 定时器输出寄存器 m (TOM)

bit n  
 TOM 

TOMn
0

 0: 由 TOMn 输出 "0"。

## (c) 定时器输出允许寄存器 m (TOEm)

bit n  
 TOEm 

TOEmn
0

 0: 停止由计数运行进行的 TOMn 输出。

## (d) 定时器输出电平寄存器 m (TOLm)

bit n  
 TOLm 

TOLmn
0

 0: 在 TOMmn=0 (主控通道输出模式) 时置 "0"。

## (e) 定时器输出模式寄存器 m (TOMm)

bit n  
 TOMm 

TOMmn
0

 0: 设定主控通道输出模式。

注 TMRm2、TMRm4、TMRm6: MASTERmn 位  
 TMRm1、TMRm3: SPLITmn 位  
 TMRm0、TMRm5、TMRm7: 固定为 "0"。

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

图 6-63 延迟计数器功能时的操作步骤

	软件操作	硬件状态
TAU 初始 设定		断电状态 (停止提供时钟, 不能写各寄存器。)
	将外围允许寄存器 0 (PER0) 的 TAUmEN 位置 “1”。	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)
	设定定时器时钟选择寄存器 m (TPSm)。 确定 CKm0 ~ CKm3 的时钟频率。	
通道初 始设定	将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置 “0” (OFF) 或者 “1” (ON)。 设定定时器模式寄存器 mn (TMRmn) (确定通道 n 的运行模式)。 给定时器数据寄存器 mn (TDRmn) 设定输出延迟。 将 TOEmn 位置 “0” 并且停止 TOMn 运行。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)
开始 运行	将 TSmn 位置 “1”。 因为 TSmn 位是触发位, 所以自动返回到 “0”。	TEmn 位为 “1” 并且进入开始触发 (检测 TImn 引脚 输入的有效边沿或者将 TSmn 位置 “1”) 的检测等待 状态。
	检测 TImn 引脚输入的有效边沿。	将 TDRmn 寄存器的值装入定时器计数寄存器 mn (TCRmn)。
运行中	能任意更改 TDRmn 寄存器的设定值。 能随时读 TCRmn 寄存器。 不使用 TSRmn 寄存器。	计数器 (TCRmn) 进行递减计数。如果 TCRmn 计 数到 “0000H”, 就输出 INTTMmn, 并且在下一次 TImn 引脚输入前 TCRmn 为 “0000H” 而停止计数。
停止 运行	将 TTmn 位置 “1”。 因为 TTmn 位是触发位, 所以自动返回到 “0”。	TEmn 位为 “0” 并且停止计数。 TCRmn 寄存器保持计数值而停止计数。
TAU 停止	将 PER0 寄存器的 TAUmEN 位置 “0”。	断电状态 对全部电路和各通道的 SFR 进行初始化。

重新开始运行

备注 m: 单元号 (m=0) n: 通道号 (n=0 ~ 7)

## 6.9 定时器阵列单元的多通道联动运行功能

### 6.9.1 作为单触发脉冲输出功能的运行

将 2 个通道成对使用，能通过 TImn 引脚的输入生成任意延迟脉宽的单触发脉冲。延迟和脉宽能用以下计算式进行计算。

$\text{延迟} = \{\text{TDRmn (主控) 的设定值} + 2\} \times \text{计数时钟周期}$ $\text{脉宽} = \{\text{TDRmp (从属) 的设定值}\} \times \text{计数时钟周期}$
---

在单次计数模式中，主控通道运行并且对延迟进行计数。通过开始触发的检测，主控通道的定时器计数寄存器 mn (TCRmn) 开始运行并且装入定时器数据寄存器 mn (TDRmn) 的值。TCRmn 寄存器通过计数时钟，从装入的 TDRmn 寄存器的值开始递减计数。如果 TCRmn 变为“0000H”，就输出 INTTMmn，并且在检测到下一个开始触发前停止计数。

在单次计数模式中，从属通道运行并且对脉宽进行计数。将主控通道的 INTTMmn 作为开始触发，从属通道的 TCRmp 寄存器开始运行并且装入 TDRmp 寄存器的值。TCRmp 寄存器通过计数时钟，从装入的 TDRmp 寄存器值开始递减计数。如果计数值变为“0000H”，就输出 INTTMmp，并且在检测到下一个开始触发（主控通道的 INTTMmn）前停止计数。在从主控通道产生 INTTMmn 并且经过 1 个计数时钟后，TOmp 的输出电平变为有效电平，如果 TCRmp 变为“0000H”，就变为无效电平。

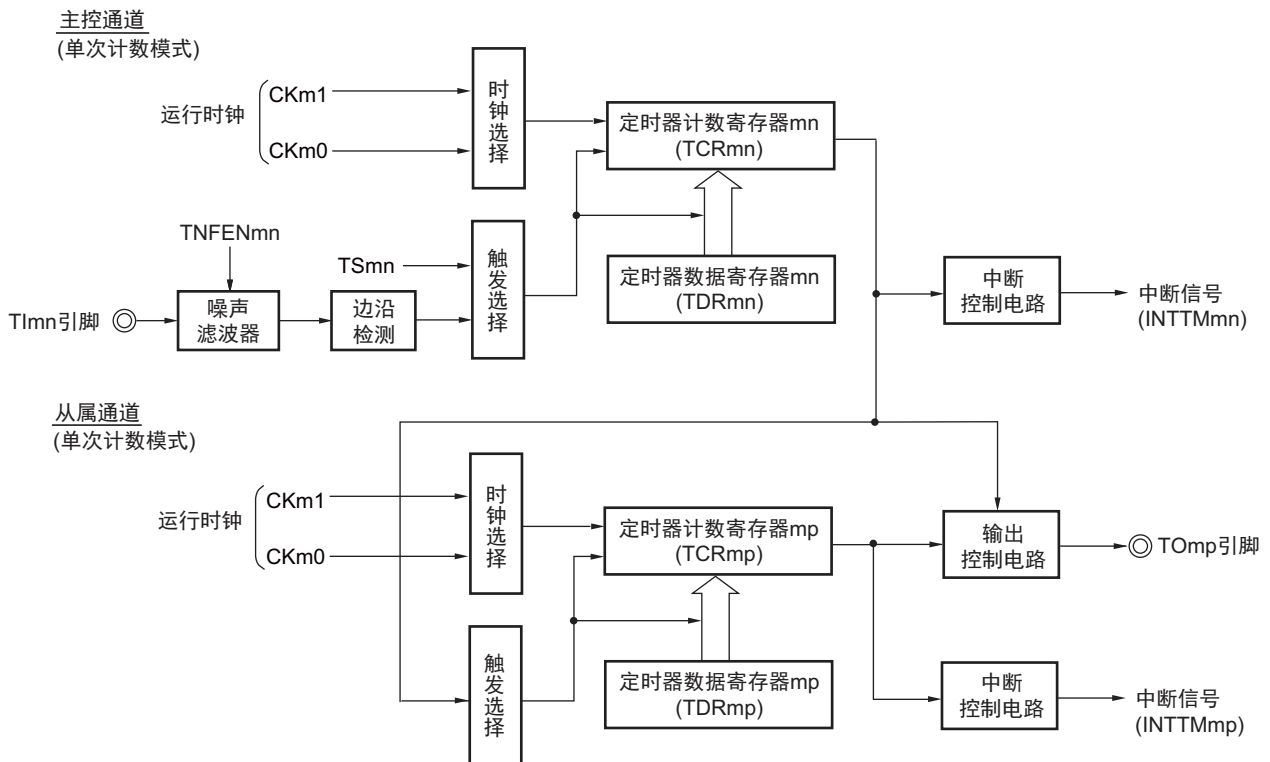
不使用 TImn 引脚输入也能将软件操作 (TSmn=1) 作为开始触发来输出单触发脉冲。

**注意** 因为主控通道的定时器数据寄存器 mn (TDRmn) 和从属通道的 TDRmp 寄存器的装入时序不同，所以如果在运行中改写 TDRmn 寄存器和 TDRmp 寄存器，就输出不正常的波形。必须在产生 INTTMmn 后改写 TDRmn 寄存器，并且在产生 INTTMmp 后改写 TDRmp 寄存器。

**备注** m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

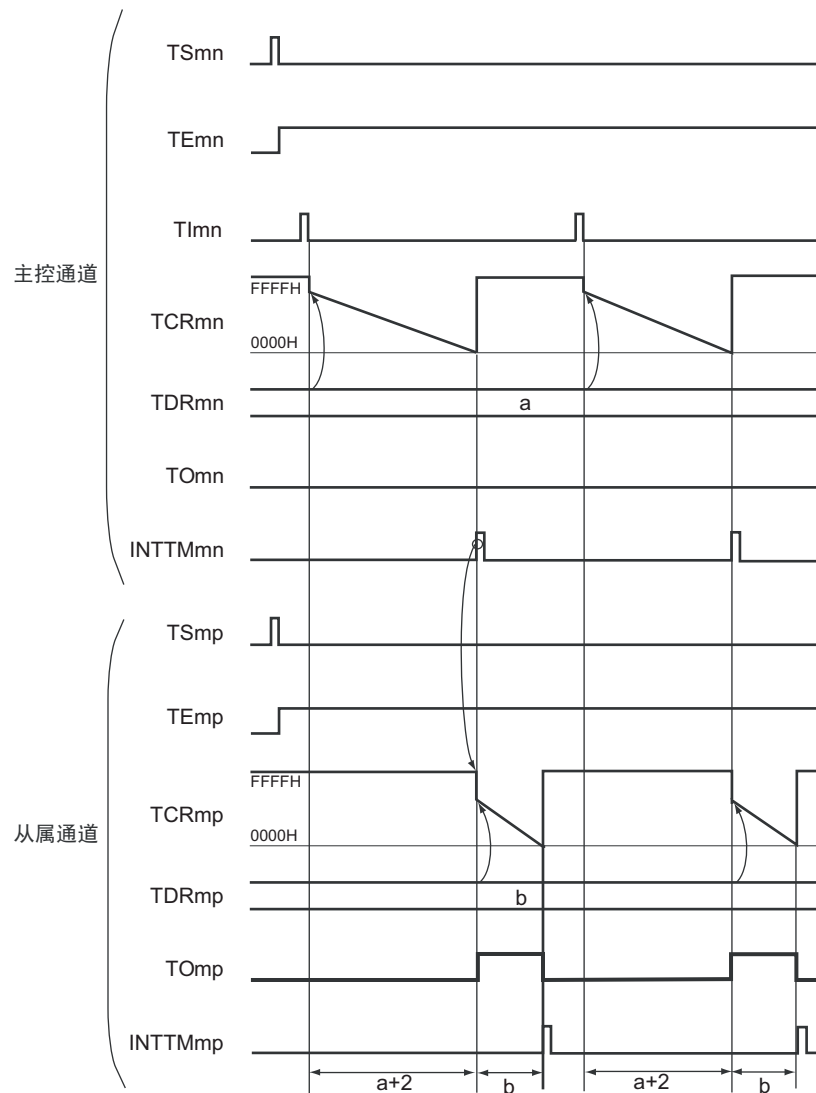


图 6-64 作为单触发脉冲输出功能运行的框图



备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-65 作为单触发脉冲输出功能的运行基本时序例子



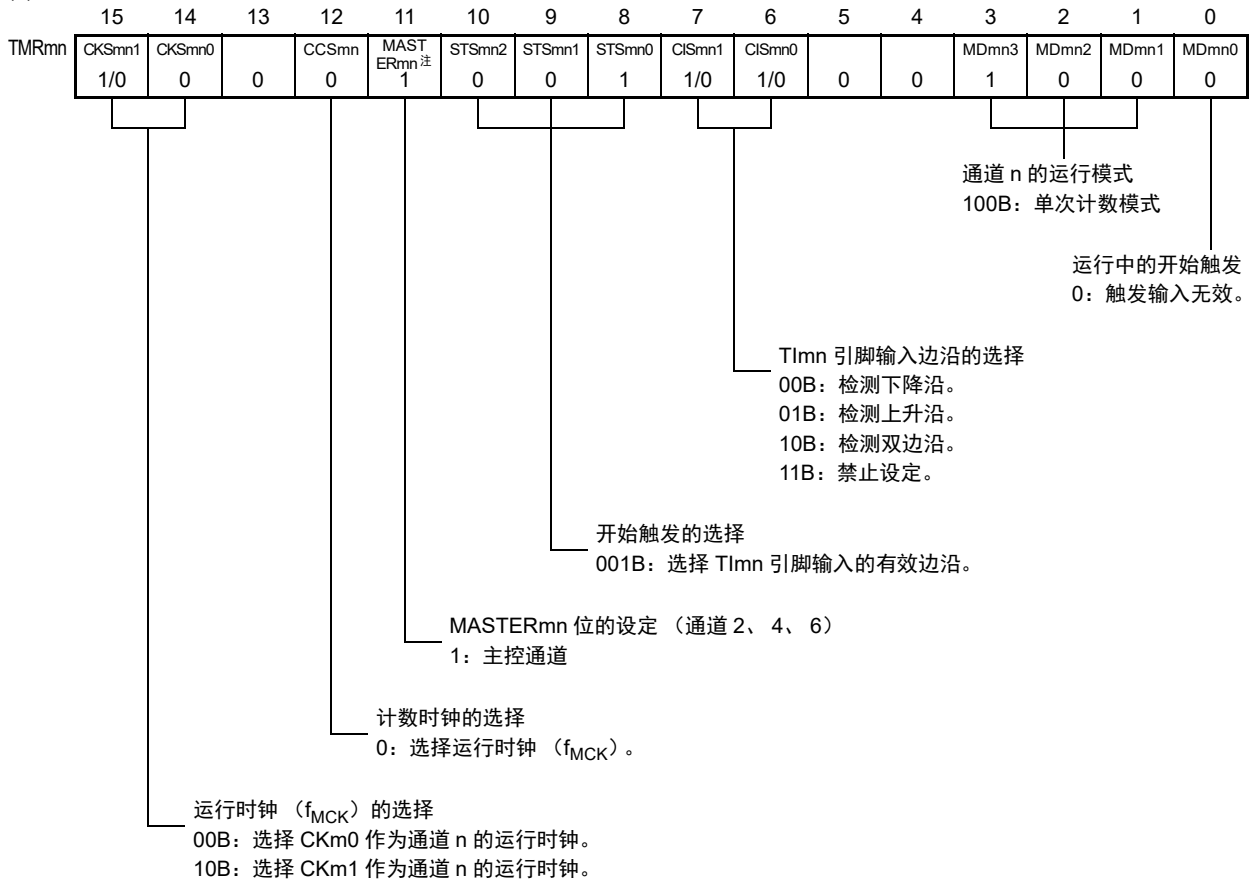
备注 1. m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 ( $n < p \leq 7$ )

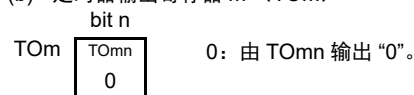
2. TSmn、TSmp: 定时器通道开始寄存器 m (TSm) 的 bit n、p
- TEmn、TEmp: 定时器通道允许状态寄存器 m (TEm) 的 bit n、p
- TImn、TImp: TImn 引脚和 TImp 引脚的输入信号
- TCRmn、TCRmp: 定时器计数寄存器 mn、mp (TCRmn、TCRmp)
- TDRmn、TDRmp: 定时器数据寄存器 mn、mp (TDRmn、TDRmp)
- TOmn、TOmp: TOmn 引脚和 TOmp 引脚的输出信号

图 6-66 单触发脉冲输出功能时（主控通道）的寄存器设定内容例子

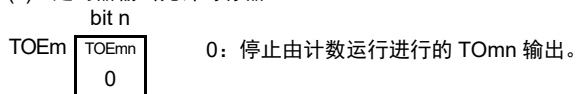
(a) 定时器模式寄存器 mn (TMRmn)



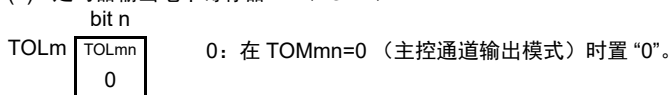
(b) 定时器输出寄存器 m (TOM)



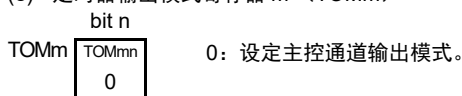
(c) 定时器输出允许寄存器 m (TOEm)



(d) 定时器输出电平寄存器 m (TOLm)



(e) 定时器输出模式寄存器 m (TOMm)

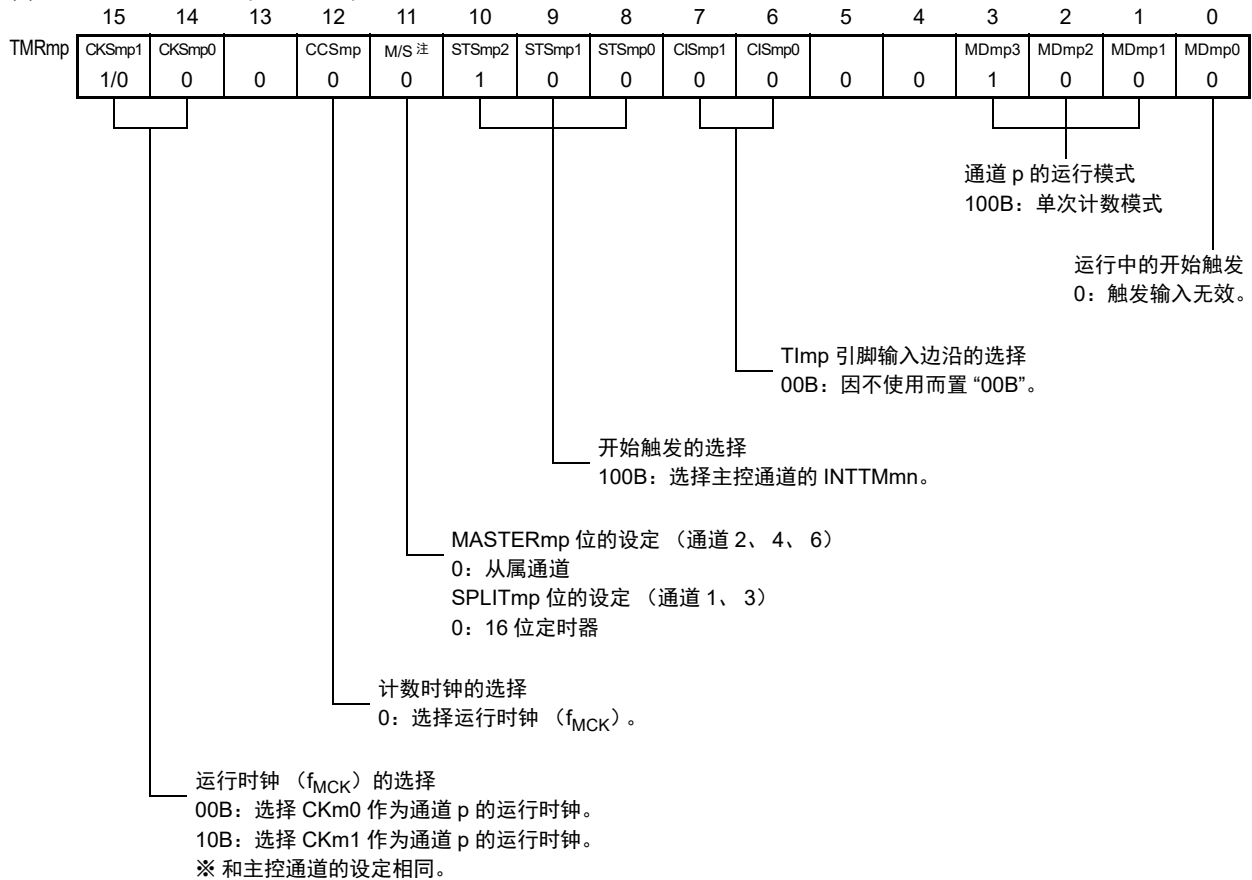


注 TMRm2、TMRm4、TMRm6: MASTERmn=1  
TMRm0: 固定为“0”。

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)

图 6-67 单触发脉冲输出功能时（从属通道）的寄存器设定内容例子

(a) 定时器模式寄存器 mp (TMRmp)



(b) 定时器输出寄存器 m (TOM)

		bit p		
TOM	<table border="1"><tr><td>TOMP</td></tr><tr><td>1/0</td></tr></table>	TOMP	1/0	0: 由 TOMp 输出“0”。 1: 由 TOMp 输出“1”。
TOMP				
1/0				

(c) 定时器输出允许寄存器 m (TOEm)

		bit p		
TOEm	<table border="1"><tr><td>TOEMP</td></tr><tr><td>1/0</td></tr></table>	TOEMP	1/0	0: 停止由计数运行进行的 TOMp 输出。 1: 允许由计数运行进行的 TOMp 输出。
TOEMP				
1/0				

(d) 定时器输出电平寄存器 m (TOLm)

		bit p		
TOLm	<table border="1"><tr><td>TOLMP</td></tr><tr><td>1/0</td></tr></table>	TOLMP	1/0	0: 正逻辑输出 (高电平有效) 1: 负逻辑输出 (低电平有效)
TOLMP				
1/0				

(e) 定时器输出模式寄存器 m (TOMm)

		bit p		
TOMm	<table border="1"><tr><td>TOMMP</td></tr><tr><td>1</td></tr></table>	TOMMP	1	1: 设定从属通道输出模式。
TOMMP				
1				

注 TMRm2、TMRm4、TMRm6: MASTERmp 位  
TMRm1、TMRm3: SPLITmp 位  
TMRm5、TMRm7: 固定为“0”。

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-68 单触发脉冲输出功能时的操作步骤 (1/2)

	软件操作	硬件状态
TAU 初始 设定		断电状态 (停止提供时钟, 不能写各寄存器。)
	将外围允许寄存器 0 (PER0) 的 TAUmEN 位置 “1”。—————→	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)
通道初 始设定	设定定时器时钟选择寄存器 m (TPSm)。 确定 CKm0 和 CKm1 的时钟频率。	
	将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置“0” (OFF) 或者“1”(ON)。 设定使用的 2 个通道的定时器模式寄存器 mn、mp (TMRmn、TMRmp) (确定通道的运行模式)。 给主控通道的定时器数据寄存器 mn (TDRmn) 设 定输出延迟时间, 并且给从属通道的 TDRmp 寄 存器设定脉宽。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)
	从属通道的设定 将定时器输出模式寄存器 m (TOMm) 的 TOMmp 位置“1”(从属通道输出模式)。 设定 TOLmp 位。 设定 TOmp 位并且确定 TOmp 输出的初始电平。→	TOmp 引脚处于 Hi-Z 输出状态。
	将 TOEmp 位置“1”, 允许 TOmp 运行。—————→ 将端口寄存器和端口模式寄存器置“0”。—————→	当端口模式寄存器为输出模式并且端口寄存器为“0” 时, 输出 TOmp 初始设定的电平。 因为通道处于运行停止状态, 所以 TOmp 不变。 TOmp 引脚输出 TOmp 设定的电平。

图 6-68 单触发脉冲输出功能时的操作步骤 (2/2)

	软件操作	硬件状态
重新开始运行	<p>开始运行</p> <p>将 TOEmp 位 (从属) 置 “1” (只限于重新开始运行)。</p> <p>将定时器通道开始寄存器 m (TSm) 的 TSmn (主控) 和 TSmp (从属) 位同时置 “1”。——→</p> <p>因为 TSmn 位和 TSmp 位是触发位, 所以自动返回到 “0”。</p> <p>通过检测主控通道的开始触发, 开始主控通道的计数。</p> <ul style="list-style-type: none"> <li>检测 TImn 引脚输入的有效边沿。</li> <li>通过软件将主控通道的 TSmn 位置 “1” 注。</li> </ul> <p>注 不能将从属通道的 TSmn 位置 “1”。</p>	<p>TEmn 位和 TEm p 位都为 “1”, 主控通道进入开始触发 (检测 TImn 引脚输入的有效边沿或者将主控通道的 TSmn 位置 “1”) 的检测等待状态。</p> <p>计数器还处于停止状态。</p> <hr/> <p>主控通道开始计数。</p>
	<p>运行中</p> <p>只能更改 TMRmn 寄存器的 CISmn1 位和 CISmn0 位的设定值。</p> <p>禁止更改 TMRmp、TDRmn、TDRmp 寄存器以及 TOMmn 位、TOMmp 位、TOLmn 位和 TOLmp 位的设定值。</p> <p>能随时读 TCRmn 寄存器和 TCRmp 寄存器。</p> <p>不使用 TSRmn 寄存器和 TSRmp 寄存器。</p> <p>能更改从属通道的 TOM 寄存器和 TOEm 寄存器的设定值。</p>	<p>主控通道通过检测开始触发 (检测 TImn 引脚输入的有效边沿或者将主控通道的 TSmn 位置 “1”), 将 TDRmn 寄存器的值装入定时器计数寄存器 mn (TCRmn), 并且开始递减计数。如果 TCRmn 计数到 “0000H”, 就输出 INTTMmn, 并且在下一次 TImn 引脚输入前停止计数。</p> <p>从属通道以主控通道的 INTTMmn 作为触发, 将 TDRmp 寄存器的值装入 TCRmp 寄存器并且开始递减计数。在从主控通道输出 INTTMmn 并且经过 1 个计数时钟后, 将 TOmp 的输出电平置为有效电平。然后, 如果 TCRmp 计数到 “0000H”, 就在将 TOmp 的输出电平置为无效电平后停止计数。</p> <p>此后, 重复此运行。</p>
	<p>停止运行</p> <p>将 TTmn 位 (主控) 和 TTmp 位 (从属) 同时置 “1”。——→</p> <p>因为 TTmn 位和 TTmp 位是触发位, 所以自动返回到 “0”。</p> <p>将从属通道的 TOEmp 位置 “0” 并且给 TOmp 位设定值。——→</p>	<p>TEmn 位和 TEm p 位都变为 “0” 并且停止计数。</p> <p>TCRmn 寄存器和 TCRmp 寄存器保持计数值而停止计数。TOmp 输出不被初始化而保持状态。</p> <hr/> <p>TOmp 引脚输出 TOmp 设定的电平。</p>
	<p>TAU 停止</p> <p>要保持 TOmp 引脚输出电平的情况:</p> <p>在给端口寄存器设定要保留的值后将 TOmp 位置 “0”。——→</p> <p>不需要保持 TOmp 引脚输出电平的情况:</p> <p>不需要设定。</p> <p>将 PER0 寄存器的 TAUmEN 位置 “0”。——→</p>	<p>通过端口功能保持 TOmp 引脚的输出电平。</p> <hr/> <p>断电状态</p> <p>对全部电路和各通道的 SFR 进行初始化。</p> <p>(TOmp 位变为 “0” 并且 TOmp 引脚变为端口功能)</p>

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

## 6.9.2 作为 PWM 功能的运行

将 2 个通道成对使用，能生成任意周期和占空比的脉冲。  
输出脉冲的周期和占空比能用以下计算式进行计算：

$$\begin{aligned} \text{脉冲周期} &= \{\text{TDRmn (主控) 的设定值} + 1\} \times \text{计数时钟周期} \\ \text{占空比 [\%]} &= \{\text{TDRmp (从属) 的设定值}\} / \{\text{TDRmn (主控) 的设定值} + 1\} \times 100 \\ \text{0\% 输出:} & \quad \text{TDRmp (从属) 的设定值} = 0000\text{H} \\ \text{100\% 输出:} & \quad \text{TDRmp (从属) 的设定值} \geq \{\text{TDRmn (主控) 的设定值} + 1\} \end{aligned}$$

**备注** 当 TDRmp (从属) 的设定值 > {TDRmn (主控) 的设定值 + 1} 时，占空比超过 100%，但是为 100% 输出。

主控通道用作间隔定时器模式。如果将定时器通道开始寄存器 m (TSm) 的通道开始触发位 (TSmn) 置“1”，就输出中断 (INTTMmn)，然后将定时器数据寄存器 mn (TDRmn) 的设定值装入定时器计数寄存器 mn (TCRmn)，并且通过计数时钟进行递减计数。当计数到“0000H”时，在输出 INTTMmn 中断后再次将 TDRmn 寄存器的值装入 TCRmn 寄存器，并且进行递减计数。此后，在将定时器通道停止寄存器 m (TTm) 的通道停止触发位 (TTmn) 置“1”前，重复此运行。

当用作 PWM 功能时，主控通道进行递减计数，在计数到“0000H”为止的期间为 PWM 输出 (TOmp) 周期。

从属通道用作单次计数模式。以主控通道的 INTTMmn 中断为开始触发，将 TDRmp 寄存器的值装入 TCRmp 寄存器，并且进行递减计数，计数到“0000H”为止。当计数到“0000H”时，输出 INTTMmp 中断，并且等待下一个开始触发 (主控通道的 INTTMmn)。

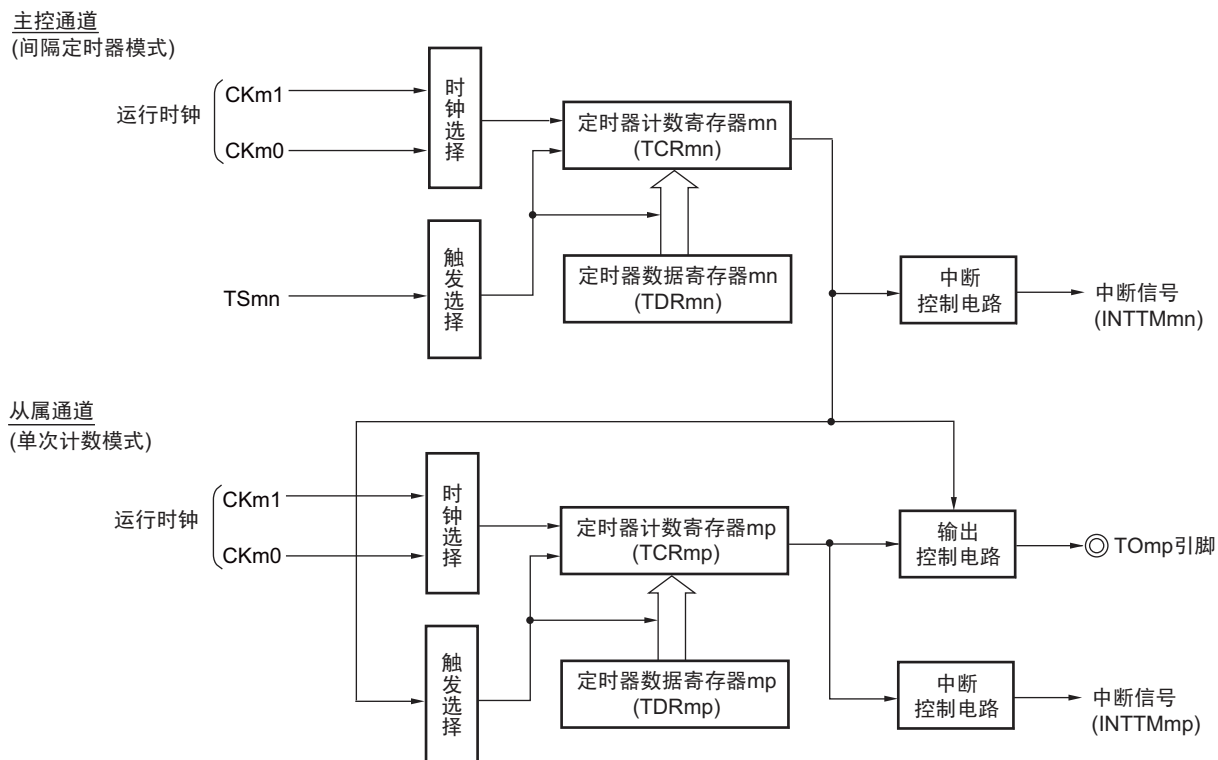
当用作 PWM 功能时，从属通道进行递减计数，在计数到“0000H”为止的期间为 PWM 输出 (TOmp) 的占空比。

在从主控通道产生 INTTMmn 中断并且经过 1 个时钟后，PWM 输出 (TOmp) 变为有效电平，并且在从属通道的 TCRmp 寄存器的值为“0000H”时变为无效电平。

**注意** 要同时改写主控通道的定时器数据寄存器 mn (TDRmn) 和从属通道的 TDRmp 寄存器时，需要 2 次写存取。因为在主控通道产生 INTTMmn 时将 TDRmn 寄存器和 TDRmp 寄存器的值装入 TCRmn 寄存器和 TCRmp 寄存器，所以如果分别在主控通道产生 INTTMmn 前和产生后进行改写，TOmp 引脚就不能输出期待的波形。因此，要同时改写主控的 TDRmn 寄存器和从属的 TDRmp 寄存器时，必须在主控通道产生 INTTMmn 后立即改写这 2 个寄存器。

**备注** m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

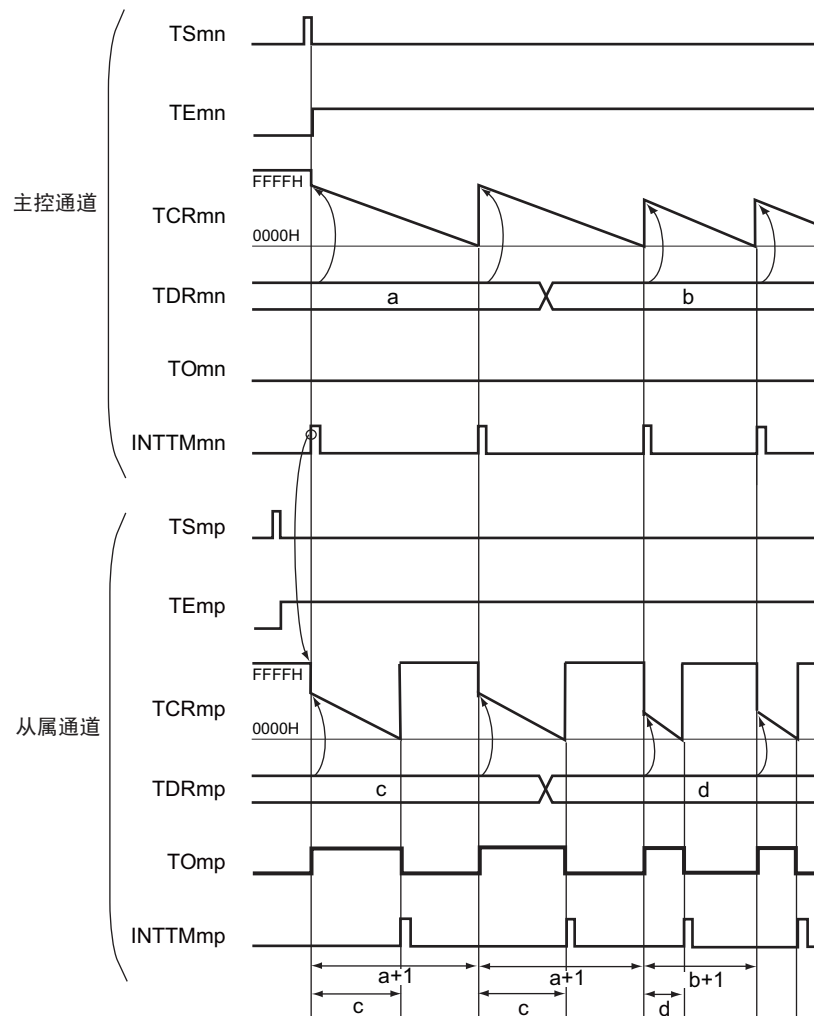
图 6-69 作为 PWM 功能运行的框图



备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)



图 6-70 作为 PWM 功能的运行基本时序例子



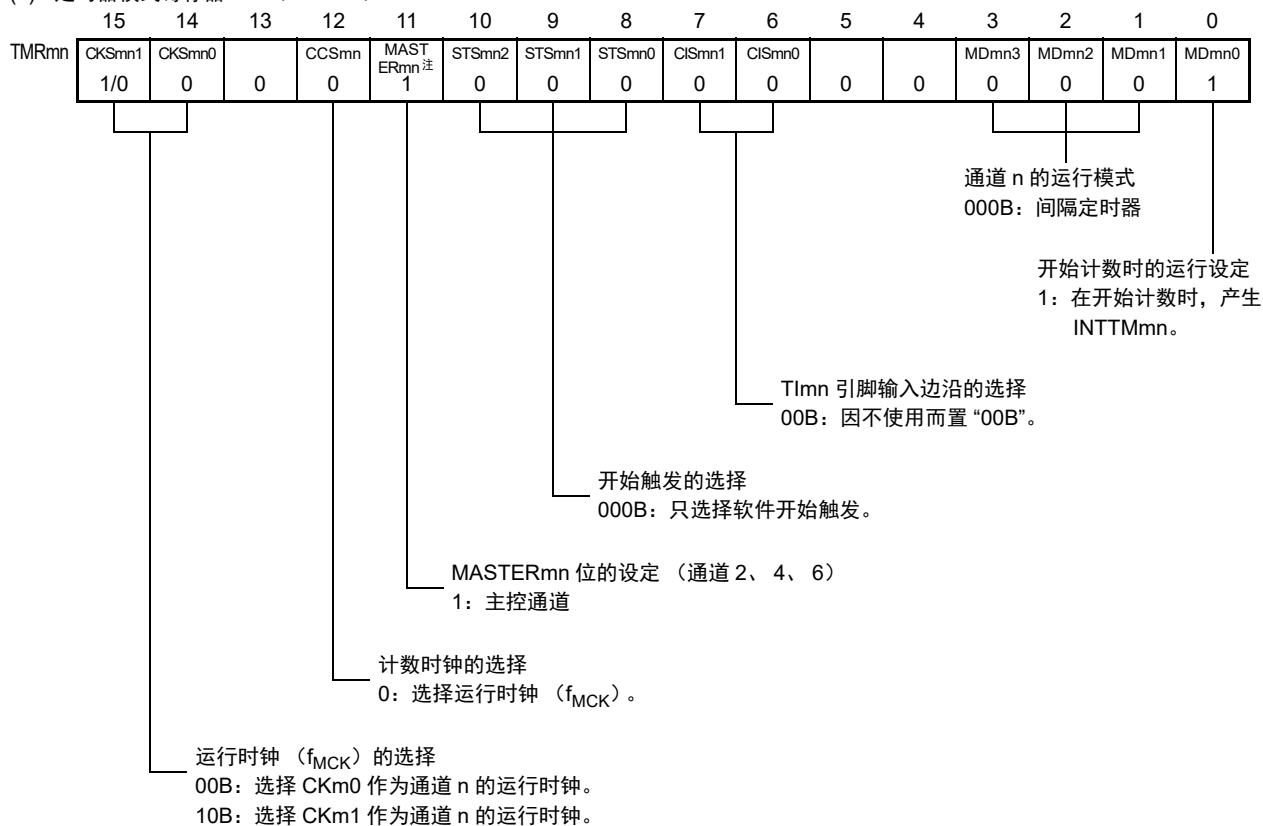
备注 1. m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 ( $n < p \leq 7$ )

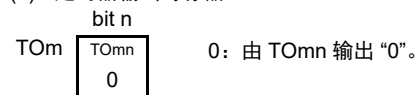
2. TSmn、TSmp: 定时器通道开始寄存器 m (TSm) 的 bit n、p
- TE mn、TE mp: 定时器通道允许状态寄存器 m (TEm) 的 bit n、p
- TCRmn、TCRmp: 定时器计数寄存器 mn、mp (TCRmn、TCRmp)
- TDRmn、TDRmp: 定时器数据寄存器 mn、mp (TDRmn、TDRmp)
- TOmn、TOmp: TOmn 引脚和 TOmp 引脚的输出信号

图 6-71 PWM 功能时（主控通道）的寄存器设定内容例子

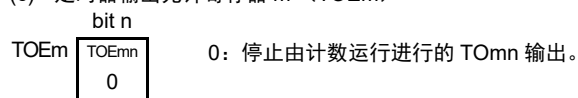
(a) 定时器模式寄存器 mn (TMRmn)



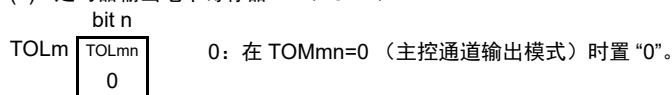
(b) 定时器输出寄存器 m (TOM)



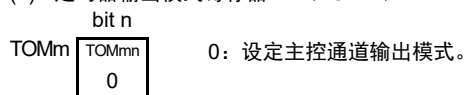
(c) 定时器输出允许寄存器 m (TOEm)



(d) 定时器输出电平寄存器 m (TOLm)



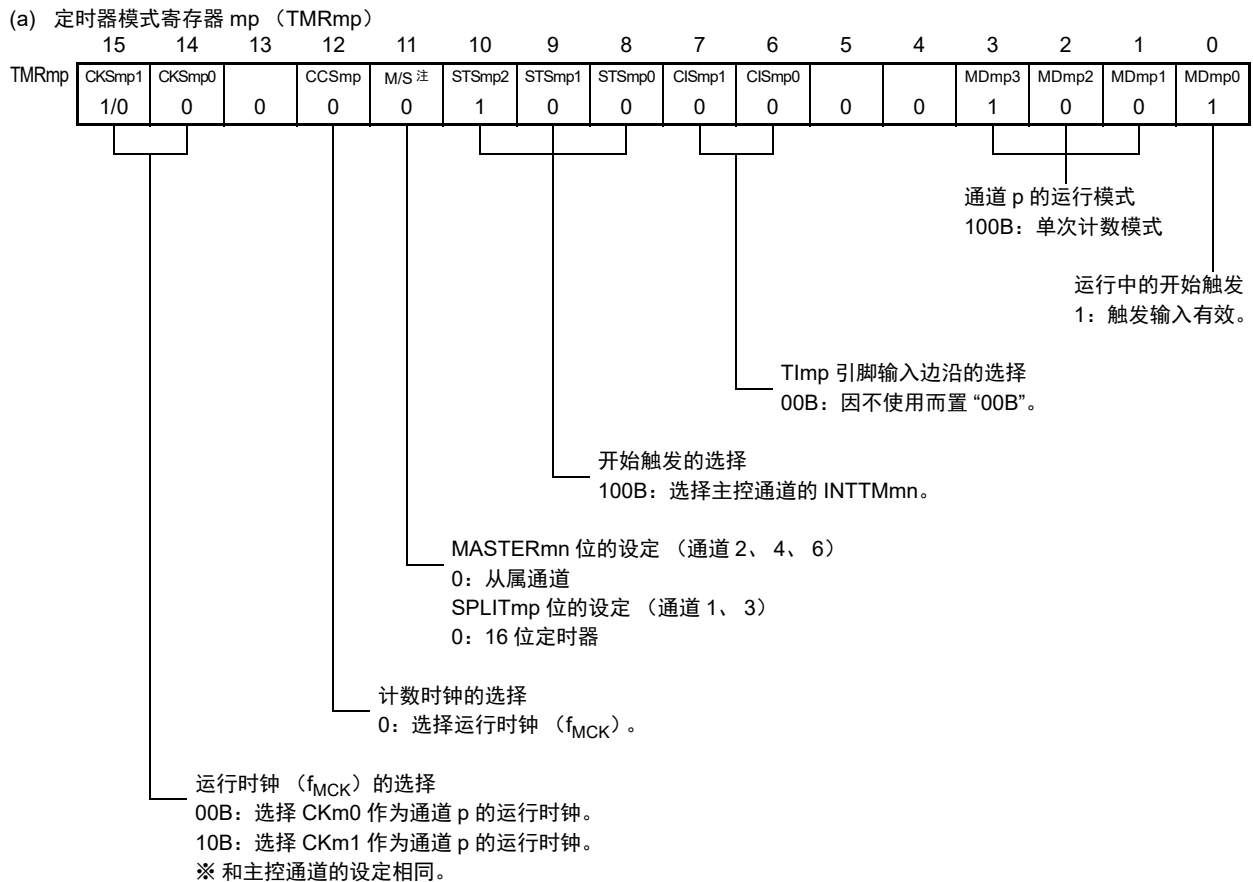
(e) 定时器输出模式寄存器 m (TOMm)



注 TMRm2、TMRm4、TMRm6: MASTERmn=1  
TMRm0: 固定为“0”。

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)

图 6-72 PWM 功能时（从属通道）的寄存器设定内容例子



## (b) 定时器输出寄存器 m (TOM)

bit p	
TOM	TOMP
	1/0

0: 由 TOMP 输出“0”。  
1: 由 TOMP 输出“1”。

## (c) 定时器输出允许寄存器 m (TOEm)

bit p	
TOEm	TOEmp
	1/0

0: 停止由计数运行进行的 TOMP 输出。  
1: 允许由计数运行进行的 TOMP 输出。

## (d) 定时器输出电平寄存器 m (TOLm)

bit p	
TOLm	TOLmp
	1/0

0: 正逻辑输出 (高电平有效)  
1: 负逻辑输出 (低电平有效)

## (e) 定时器输出模式寄存器 m (TOMm)

bit p	
TOMm	TOMmp
	1

1: 设定从属通道输出模式。

注 TMRm2、TMRm4、TMRm6: MASTERmn 位  
TMRm1、TMRm3: SPLITmp 位  
TMRm5、TMRm7: 固定为“0”。

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-73 PWM 功能时的操作步骤 (1/2)

	软件操作	硬件状态
TAU 初始 设定		断电状态 (停止提供时钟, 不能写各寄存器。)
	将外围允许寄存器 0 (PER0) 的 TAUmEN 位置 “1”。 设定定时器时钟选择寄存器 m (TPSm)。 确定 CKm0 和 CKm1 的时钟频率。	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)
通道初 始设定	设定使用的 2 个通道的定时器模式寄存器 mn、mp (TMRmn、TMRmp) (确定通道的运行模式)。 给主控通道的定时器数据寄存器 mn (TDRmn) 设 定间隔 (周期) 值, 并且给从属通道的 TDRmp 寄 存器设定占空比的值。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)
	从属通道的设定 将定时器输出模式寄存器 m (TOMm) 的 TOMmp 位置 “1” (从属通道输出模式)。 设定 TOLmp 位。 设定 TOmp 位并且确定 TOmp 输出的初始电平。 将 TOEmp 位置 “1”, 允许 TOmp 运行。 将端口寄存器和端口模式寄存器置 “0”。	TOmp 引脚处于 Hi-Z 输出状态。 当端口模式寄存器为输出模式并且端口寄存器为 “0” 时, 输出 TOmp 初始设定的电平。 因为通道处于运行停止状态, 所以 TOmp 不变。 TOmp 引脚输出 TOmp 设定的电平。

图 6-73 PWM 功能时的操作步骤 (2/2)

	软件操作	硬件状态
重新开始运行	开始运行 将 TOEmp 位（从属）置“1”（只限于重新开始运行）。 将定时器通道开始寄存器 m (TSm) 的 TSmn 位（主控）和 TSmp 位（从属）同时置“1”。——→ 因为 TSmn 位和 TSmp 位是触发位，所以自动返回到“0”。	TEmn 位和 TEmP 位都变为“1”。 主控通道开始计数并且产生 INTTMmn。以此为触发，从属通道也开始计数。
	运行中 禁止更改 TMRmn 寄存器和 TMRmp 寄存器以及 TOMmn 位、TOMmp 位、TOLmn 位和 TOLmp 位的设定值。 能在主控通道产生 INTTMmn 后更改 TDRmn 寄存器和 TDRmp 寄存器的设定值。 能随时读 TCRmn 寄存器和 TCRmp 寄存器。 不使用 TSRmn 寄存器和 TSRmp 寄存器。	主控通道将 TDRmn 寄存器的值装入定时器计数寄存器 mn (TCRmn)，并且进行递减计数。如果 TCRmn 计数到“0000H”，就产生 INTTMmn。同时，将 TDRmn 寄存器的值装入 TCRmn 寄存器，并且重新开始递减计数。 从属通道以主控通道的 INTTMmn 为触发，将 TDRmp 寄存器的值装入 TCRmp 寄存器，并且计数器进行递减计数。在从主控通道输出 INTTMmn 并且经过 1 个计数时钟后，将 TOmp 输出电平置为有效电平。然后，如果 TCRmp 计数到“0000H”，就在将 TOmp 的输出电平置为无效电平后停止计数。 此后，重复此运行。
	停止运行 将 TTmn 位（主控）和 TTmp 位（从属）同时置“1”。——→ 因为 TTmn 位和 TTmp 位是触发位，所以自动返回到“0”。	TEmn 位和 TEmP 位变为“0”并且停止计数。 TCRmn 寄存器和 TCRmp 寄存器保持计数值而停止计数。 TOmp 输出不被初始化而保持状态。
	将从属通道的 TOEmp 位置“0”并且给 TOmp 位设定值。——→	TOmp 引脚输出 TOmp 设定的电平。
TAU 停止	要保持 TOmp 引脚输出电平的情况： 在给端口寄存器设定要保留的值后将 TOmp 位置“0”。——→ 不需要保持 TOmp 引脚输出电平的情况： 不需要设定。 将 PER0 寄存器的 TAUmEN 位置“0”。——→	通过端口功能保持 TOmp 引脚的输出电平。  断电状态 对全部电路和各通道的 SFR 进行初始化。 (TOmp 位变为“0”并且 TOmp 引脚变为端口功能。)

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 (n < p ≤ 7)

### 6.9.3 作为多重 PWM 输出功能的运行

这是通过扩展 PWM 功能并且使用多个从属通道进行不同占空比的多个 PWM 输出的功能。例如，当成对使用 2 个从属通道时，输出脉冲的周期和占空比能用以下计算式进行计算。

$\text{脉冲周期} = \{\text{TDRmn (主控) 的设定值} + 1\} \times \text{计数时钟周期}$ $\text{占空比 1 [\%]} = \{\text{TDRmp (从属 1) 的设定值}\} / \{\text{TDRmn (主控) 的设定值} + 1\} \times 100$ $\text{占空比 2 [\%]} = \{\text{TDRmq (从属 2) 的设定值}\} / \{\text{TDRmn (主控) 的设定值} + 1\} \times 100$
---

**备注** 当 TDRmp (从属 1) 的设定值 > {TDRmn (主控) 的设定值 + 1} 或者 {TDRmq (从属 2) 的设定值} > {TDRmn (主控) 的设定值 + 1} 时，占空比超过 100%，但是为 100% 输出。

在间隔定时器模式中，主控通道的定时器计数寄存器 mn (TCRmn) 运行并且对周期进行计数。

在单次计数模式中，从属通道 1 的 TCRmp 寄存器运行并且对占空比进行计数以及从 TOmp 引脚输出 PWM 波形。以主控通道的 INTTMmn 为开始触发，将定时器数据寄存器 mp (TDRmp) 的值装入 TCRmp 寄存器并且开始递减计数。如果 TCRmp 变为“0000H”，就输出 INTTMmp 中断，并且在输入下一个开始触发（主控通道的 INTTMmn）前停止计数。在从主控通道产生 INTTMmn 并且经过 1 个计数时钟后，TOmp 的输出电平变为有效电平，如果 TCRmp 变为“0000H”，就变为无效电平。

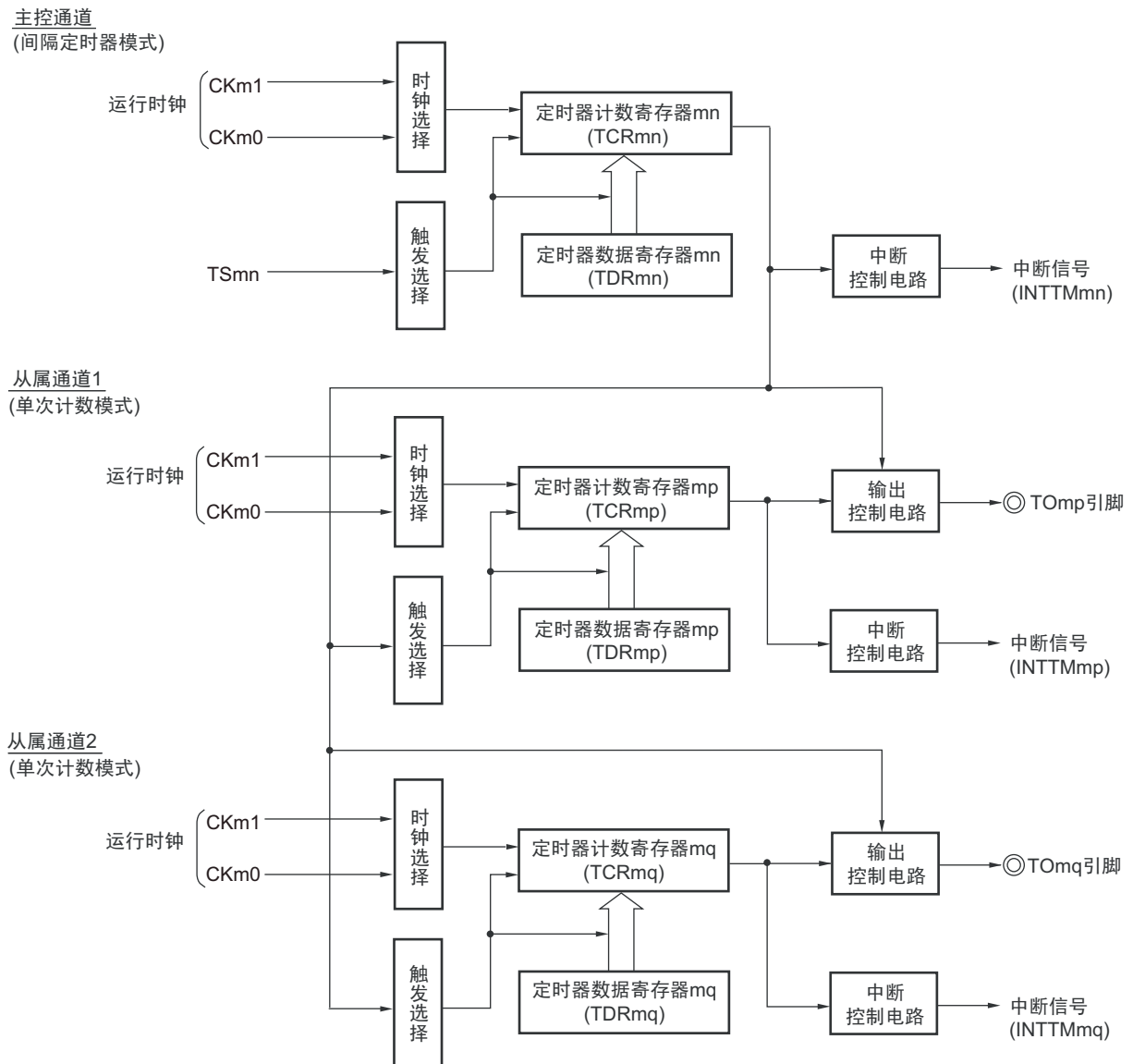
和从属通道 1 的 TCRmp 寄存器相同，在单次计数模式中，从属通道 2 的 TCRmq 寄存器运行并且对占空比进行计数以及从 TOmq 引脚输出 PWM 波形。以主控通道的 INTTMmn 为开始触发，将 TDRmq 寄存器的值装入 TCRmq 寄存器并且开始递减计数。如果 TCRmq 变为“0000H”，就输出 INTTMmq，并且在输入下一个开始触发（主控通道的 INTTMmn）前停止计数。在从主控通道产生 INTTMmn 并且经过 1 个计数时钟后，TOmq 的输出电平变为有效电平，如果 TCRmq 变为“0000H”，就变为无效电平。

当通过如此的运行将通道 0 用作主控通道时，最多能同时输出 7 种 PWM 信号。

**注意** 要同时改写主控通道的定时器数据寄存器 mn (TDRmn) 和从属通道 1 的 TDRmp 寄存器时，至少需要 2 次写存取。因为在主控通道产生 INTTMmn 时将 TDRmn 寄存器和 TDRmp 寄存器的值装入 TCRmn 寄存器和 TCRmp 寄存器，所以如果分别在主控通道产生 INTTMmn 前和产生后进行改写，TOmp 引脚就不能输出期待的波形。因此，要同时改写主控的 TDRmn 寄存器和从属的 TDRmp 寄存器时，必须在主控通道产生 INTTMmn 后立即改写这 2 个寄存器（同样也适用于从属通道 2 的 TDRmq 寄存器）。

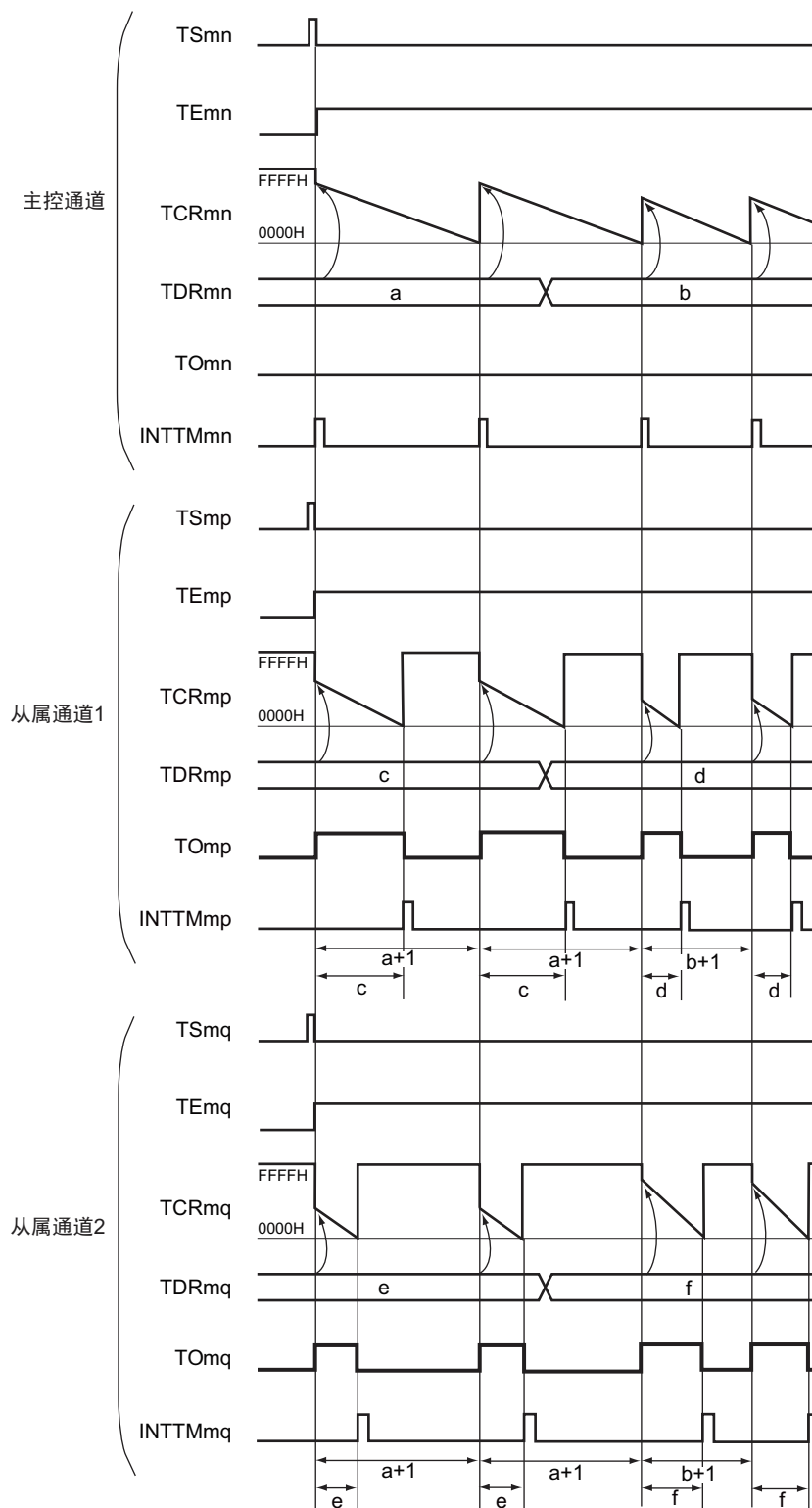
**备注** m: 单元号 (m=0) n: 主控通道号 (n=0、2、4)  
p: 从属通道号 q: 从属通道号  
 $n < p < q \leq 7$  (其中，p 和 q 是大于 n 的整数)

图 6-74 作为多重 PWM 输出功能运行的框图（输出 2 种 PWM 的情况）



备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4)  
 p: 从属通道号 q: 从属通道号  
 $n < p < q \leq 7$  (其中, p和q是大于n的整数)

图 6-75 作为多重 PWM 输出功能的运行基本时序例子（输出 2 种 PWM 的情况）





备注 1. m: 单元号 (m=0) n: 主控通道号 (n=0、2、4)

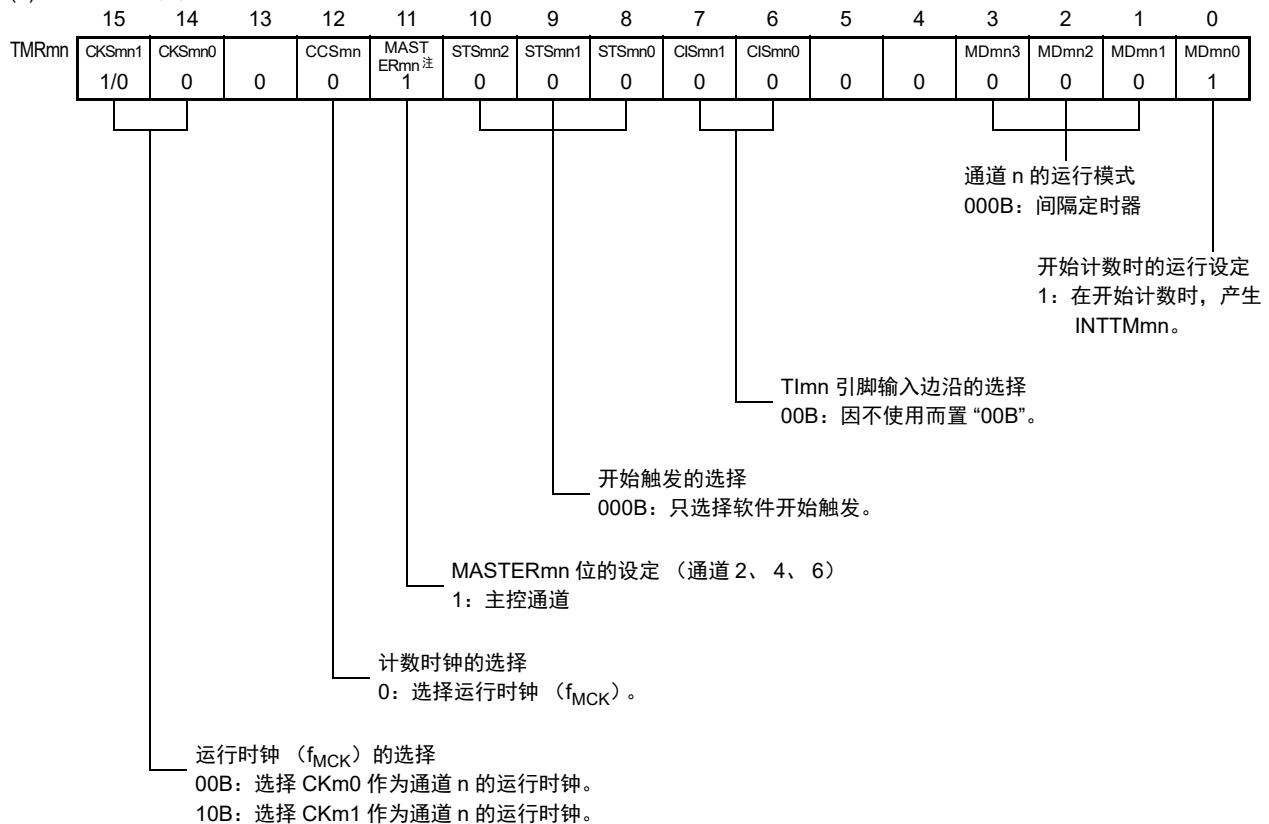
p: 从属通道号 q: 从属通道号

$n < p < q \leq 7$  (其中, p 和 q 是大于 n 的整数)

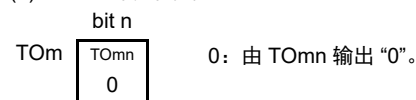
2. TS<sub>mn</sub>、TS<sub>mp</sub>、TS<sub>mq</sub>: 定时器通道开始寄存器 m (TS<sub>m</sub>) 的 bit n、p、q
- TE<sub>mn</sub>、TE<sub>mp</sub>、TE<sub>mq</sub>: 定时器通道允许状态寄存器 m (TE<sub>m</sub>) 的 bit n、p、q
- TCR<sub>mn</sub>、TCR<sub>mp</sub>、TCR<sub>mq</sub>: 定时器计数寄存器 mn、mp、mq (TCR<sub>mn</sub>、TCR<sub>mp</sub>、TCR<sub>mq</sub>)
- TDR<sub>mn</sub>、TDR<sub>mp</sub>、TDR<sub>mq</sub>: 定时器数据寄存器 mn、mp、mq (TDR<sub>mn</sub>、TDR<sub>mp</sub>、TDR<sub>mq</sub>)
- TO<sub>mn</sub>、TO<sub>mp</sub>、TO<sub>mq</sub>: TO<sub>mn</sub>、TO<sub>mp</sub>、TO<sub>mq</sub> 引脚的输出信号

图 6-76 多重 PWM 输出功能时（主控通道）的寄存器设定内容例子

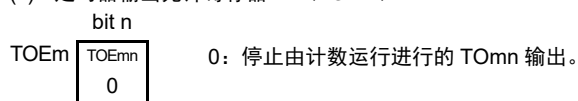
(a) 定时器模式寄存器 mn (TMRmn)



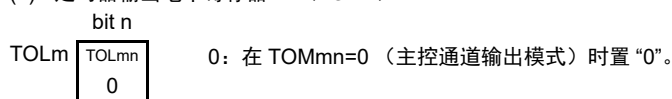
(b) 定时器输出寄存器 m (TOM)



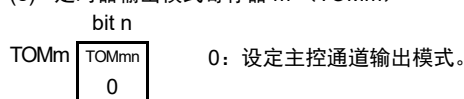
(c) 定时器输出允许寄存器 m (TOEm)



(d) 定时器输出电平寄存器 m (TOLm)



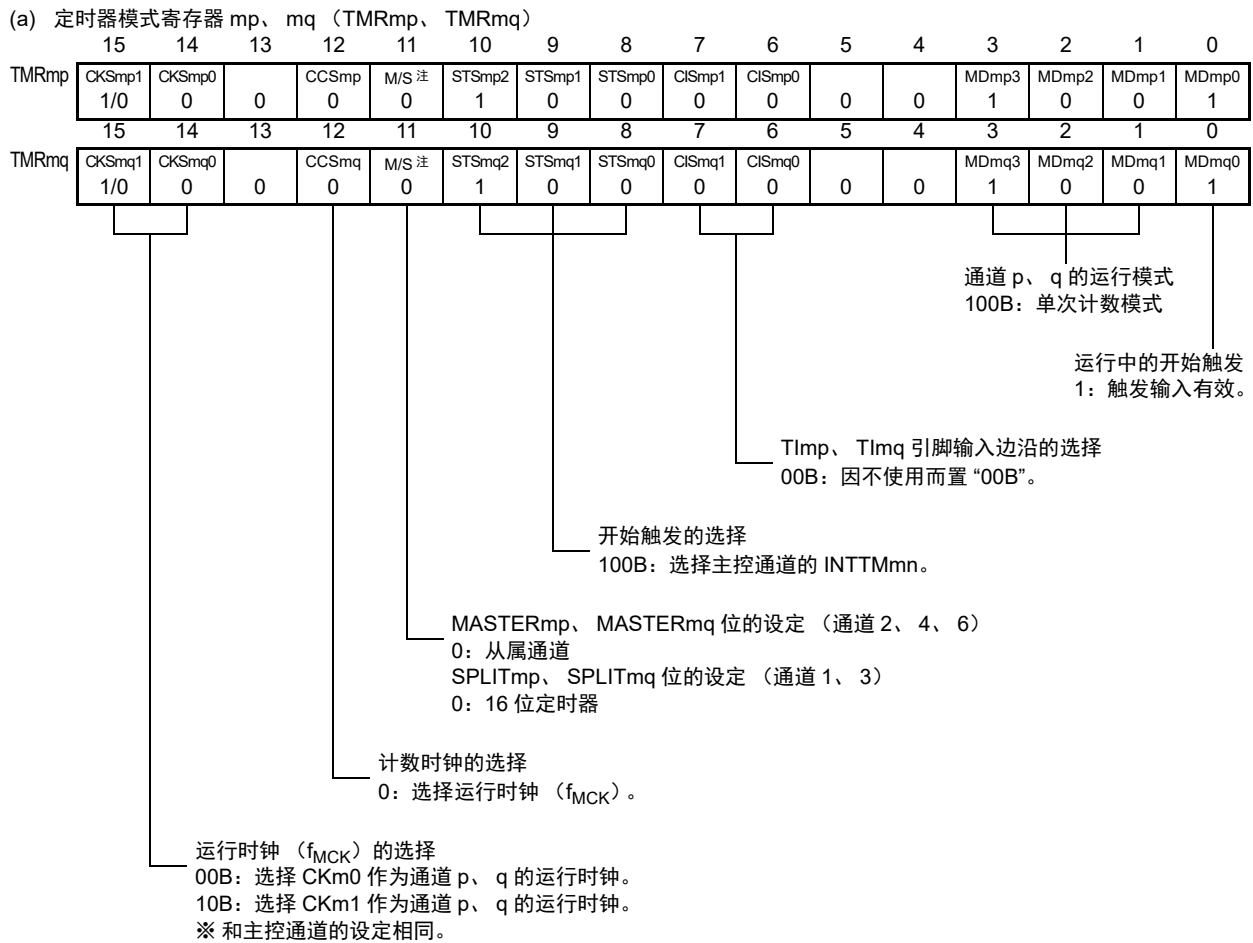
(e) 定时器输出模式寄存器 m (TOMm)



注 TMRm2、TMRm4、TMRm6: MASTERmn=1  
TMRm0: 固定为“0”。

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4)

图 6-77 多重 PWM 输出功能时（从属通道）的寄存器设定内容例子（输出 2 种 PWM 的情况）



## (b) 定时器输出寄存器 m (TOm)

	bit q	bit p	
TOm	TOmq	TOmp	0: 由 TOmp 和 TOmq 输出“0”。
	1/0	1/0	1: 由 TOmp 和 TOmq 输出“1”。

## (c) 定时器输出允许寄存器 m (TOEm)

	bit q	bit p	
TOEm	TOEmq	TOEmp	0: 停止由计数运行进行的 TOmp 和 TOmq 输出。
	1/0	1/0	1: 允许由计数运行进行的 TOmp 和 TOmq 输出。

## (d) 定时器输出电平寄存器 m (TOLm)

	bit q	bit p	
TOLm	TOLmq	TOLmp	0: 正逻辑输出 (高电平有效)
	1/0	1/0	1: 负逻辑输出 (低电平有效)

## (e) 定时器输出模式寄存器 m (TOMm)

	bit q	bit p	
TOMm	TOMmq	TOMmp	1: 设定从属通道输出模式。
	1	1	

注 TMRm2、TMRm4、TMRm6: MASTERmp 位、MASTERmq 位  
TMRm1、TMRm3: SPLITmp 位、SPLITmq 位  
TMRm5、TMRm7: 固定为“0”。

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4)  
p: 从属通道号 q: 从属通道号  
 $n < p < q \leq 7$  (其中, p 和 q 是大于 n 的整数)

图 6-78 多重 PWM 输出功能时的操作步骤 (输出 2 种 PWM 的情况) (1/2)

	软件操作	硬件状态
TAU 初始 设定		断电状态 (停止提供时钟, 不能写各寄存器。)
	将外围允许寄存器 0 (PER0) 的 TAUmEN 位置“1”。—————>	通电状态, 各通道处于运行停止状态。 (开始提供时钟, 能写各寄存器。)
	设定定时器时钟选择寄存器 m (TPSm)。 确定 CKm0 和 CKm1 的时钟频率。	
通道初 始设定	设定使用的各通道的定时器模式寄存器 mn、mp、mq (TMRmn、TMRmp、TMRmq) (确定通道的运行模式)。 给主控通道的定时器数据寄存器 mn (TDRmn) 设定间隔 (周期) 值, 并且给从属通道的 TDRmp 寄存器和 TDRmq 寄存器设定占空比的值。	通道处于运行停止状态。 (提供时钟, 消耗一部分电力。)
	从属通道的设定 将定时器输出模式寄存器 m (TOMm) 的 TOMmp 位和 TOMmq 位置“1” (从属通道输出模式)。 设定 TOLmp 位和 TOLmq 位。 设定 TOmp 位和 TOmq 位, 并且确定 TOmp 和 TOmq 输出的初始电平。—————>	TOmp 引脚和 TOmq 引脚处于 Hi-Z 输出状态。
	将 TOEmp 位和 TOEmq 位置“1”, 允许 TOmp 和 TOmq 的运行。—————>	当端口模式寄存器为输出模式并且端口寄存器为“0”时, 输出 TOmp 和 TOmq 初始设定的电平。
	将端口寄存器和端口模式寄存器置“0”。—————>	因为通道处于运行停止状态, 所以 TOmp 和 TOmq 不变。 TOmp 引脚和 TOmq 引脚输出 TOmp 和 TOmq 设定的电平。

图 6-78 多重 PWM 输出功能时的操作步骤 (输出 2 种 PWM 的情况) (2/2)

	软件操作	硬件状态
重新开始运行	开始运行 (只在重新开始运行时将 TOEmp 位和 TOEmq 位 (从属) 置“1”。) 将定时器通道开始寄存器 m (TSm) 的 TSmn 位 (主控)、TSmp 位和 TSmq 位 (从属) 同时置“1”。 因为 TSmn 位、TSmp 位和 TSmq 位是触发位, 所以自动返回到“0”。	TEmn 位、TEmp 位和 TEMq 位变为“1”。 主控通道开始计数并且产生 INTTMmn。以此为触发, 从属通道也开始计数。
	运行中 禁止更改 TMRmn、TMRmp、TMRmq 寄存器以及 TOMmn 位、TOMmp 位、TOMmq 位、TOLmn 位、TOLmp、TOLmq 位的设定值。 能在主控通道产生 INTTMmn 后更改 TDRmn、TDRmp、TDRmq 寄存器的设定值。 能随时读 TCRmn、TCRmp、TCRmq 寄存器。 不使用 TSRmn、TSRmp、TSRmq 寄存器。	主控通道将 TDRmn 寄存器的值装入定时器计数寄存器 mn (TCRmn), 并且进行递减计数。如果 TCRmn 计数到“0000H”, 就产生 INTTMmn。同时, 将 TDRmn 寄存器的值装入 TCRmn 寄存器, 并且重新开始递减计数。 从属通道 1 以主控通道的 INTTMmn 信号为触发, 将 TDRmp 寄存器的值传送到 TCRmp 寄存器, 并且计数器开始递减计数。在从主控通道输出 INTTMmn 并且经过 1 个计数时钟后, 将 TOmp 输出电平置为有效电平。然后, 如果计数到“0000H”, 就在将 TOmp 的输出电平置为无效电平后停止计数。 从属通道 2 以主控通道的 INTTMmn 信号为触发, 将 TDRmq 寄存器的值传送到 TCRmq 寄存器, 并且计数器开始递减计数。在从主控通道输出 INTTMmn 并且经过 1 个计数时钟后, 将 TOMq 输出电平置为有效电平。然后, 如果计数到“0000H”, 就在将 TOMq 的输出电平置为无效电平后停止计数。 此后, 重复此运行。
	停止运行 将 TTmn 位 (主控)、TTmp 位和 TTmq 位 (从属) 位同时置“1”。 因为 TTmn 位、TTmp 位和 TTmq 位是触发位, 所以自动返回到“0”。	TEmn 位、TEmp 位和 TEMq 位都为“0”并且停止计数。 TCRmn、TCRmp、TCRmq 寄存器保持计数值而停止计数。 TOmp 和 TOMq 输出不被初始化而保持状态。
	TAU 停止 要保持 TOmp 引脚和 TOMq 引脚的输出电平的情况: 在给端口寄存器设定要保持的值后将 TOmp 位和 TOMq 位置“0”。 不需要保持 TOmp 引脚和 TOMq 引脚的输出电平的情况: 不需要设定。 将 PER0 寄存器的 TAUmEN 位置“0”。	通过端口功能保持 TOmp 引脚和 TOMq 引脚的输出电平。  断电状态 对全部电路和各通道的 SFR 进行初始化。 (TOmp 位和 TOMq 位变为“0”并且 TOmp 引脚和 TOMq 引脚变为端口功能)

备注 m: 单元号 (m=0) n: 主控通道号 (n=0、2、4)

p: 从属通道号 q: 从属通道号

$n < p < q \leq 7$  (其中, p 和 q 是大于 n 的整数)

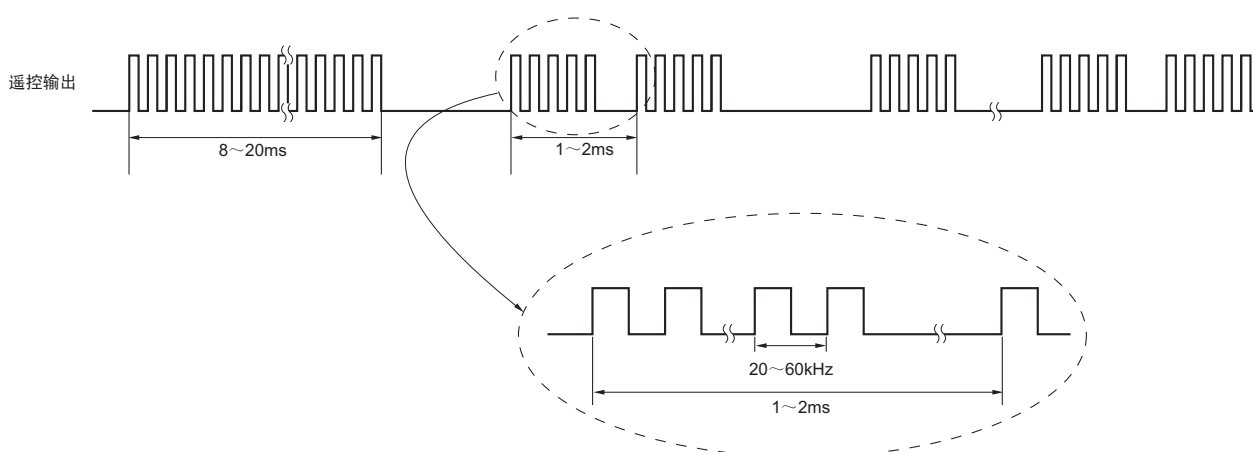
### 6.9.4 遥控输出功能

遥控输出功能是 PWM 输出功能的应用功能。

通道 2 和通道 3、通道 4 和通道 5 成对使用 PWM 输出功能（有关各通道的设定方法，参照“6.9.2 作为 PWM 功能的运行”）。将通道 3 的 PWM 输出信号作为屏蔽波，将通道 5 的 PWM 输出信号作为载波，这些信号的逻辑与为遥控输出的信号进行输出。

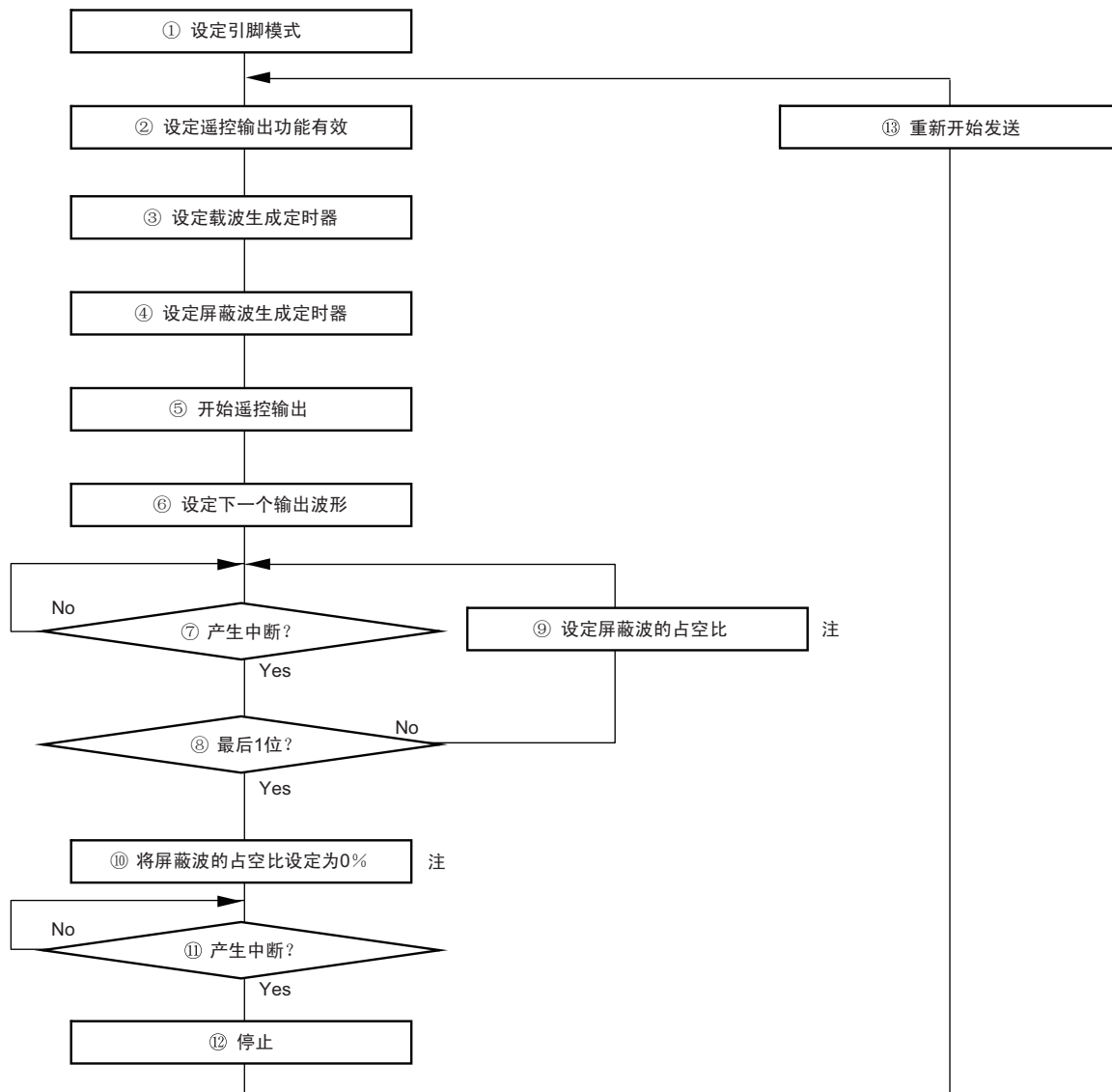
遥控输出的高电平宽度输出部分由 20 ~ 60kHz 左右的载波信号构成。

图 6-79 遥控输出



遥控输出的设定步骤如图 6-80 所示。

图 6-80 遥控输出功能的设定步骤



## ① 引脚模式的设定

将 TSSEL1 寄存器的 TSSEL11 位、PMC9 寄存器的 PMC93 位、PM9 寄存器的 PM93 位和 P9 寄存器的 P93 位置“0”。

## ② 将定时器输出选择寄存器（TOS）的 TOS0 位置“1”。

## ③ 通过通道 4（主控）和通道 5（从属）的 PWM 功能设定载波。

TDR04 寄存器的值=载波的周期-1

TDR05 寄存器的值=载波的高电平宽度

## ④ 通过通道 2（主控）和通道 3（从属）的 PWM 功能生成屏蔽波。

屏蔽波的周期和高电平幅的设定（标题码）

TDR02 寄存器的值=屏蔽波的周期-1

TDR03 寄存器的值=屏蔽波的高电平宽度

## ⑤ 输出的开始

将定时器通道开始寄存器 0（TS0）的 TS02 位、TS03 位、TS04 位和 TS05 位同时置“1”。

- ⑥ 设定下一个输出波形。  
 TDR02寄存器的值=屏蔽波的周期-1  
 TDR03寄存器的值=屏蔽波的高电平宽度
- ⑦ 等待在屏蔽波的上升沿产生的中断信号（INTTM02）。
- ⑧ 如果是遥控发送波形的最后1位代码，就转移到输出停止的处理⑩。  
 当不是最后1位代码时，通过⑨设定以下的屏蔽波，并且重复执行⑦~⑨，直到最后1位代码为止。

#### 【连续发送】

- ⑨ 设定周期和占空比（周期：TDR02，高电平宽度：TDR03）。

#### 【停止步骤】

- ⑩ 将屏蔽波的占空比设定为0%（将TDR03置“0000H”）。
- ⑪ 等待在屏蔽波的上升沿产生的中断信号（INTTM02）。
- ⑫ 停止定时器运行。  
 在将定时器通道停止寄存器0（TT0）的TT02位、TT03位、TT04位和TT05位同时置“1”后，将定时器输出允许寄存器0（TOE0）的TOE02位、TOE03位、TOE04位和TOE05位置“0”。最后，将定时器输出寄存器0（TO0）的TO02位、TO03位、TO04位和TO05位置“0”。

#### 【重新开始的步骤】

- ⑬ 要重新开始发送时，将TOE03位和TOE05位置“1”，从②开始重复设定（不需要重写设定）。

注 在屏蔽波的上升沿反映设定值。  
 屏蔽波的周期和高电平宽度的设定只能指定载波周期的整数倍。

- 注意 1. 在③~⑪的期间，必须给TAU提供时钟（STOP指令等）并且禁止更改TDR02和TDR03以外的设定值。
2. 在③~⑪的期间，必须是通常运行模式或者HALT模式。
3. 必须对通道2、3、4、5选择相同的运行时钟。
4. 要停止遥控输出时，必须执行步骤⑩~⑫。  
 当按照不同的步骤停止时，有可能发生以下错误：
- 输出不是载波频率周期的波形。
  - 在停止运行后，固定为高电平输出。
5. 在遥控输出时，必须将通道2、3、4、5设定为PWM输出模式。
6. 此遥控输出功能对遥控输出波形产生±1个周期的误差。能通过组合PWM输出和ELC功能，输出更高精度的波形。

#### [使用例]

- (1) 将TAU的PWM输出设定为来自ELC的事件输入信号。  
 (2) 将ELC的事件输出目标设定为TAU的外部事件计数器。



## 6.10 使用定时器阵列单元时的注意事项

### 6.10.1 使用定时器输出时的注意事项

根据产品，分配了定时器输出功能的引脚也可能被分配其他复用功能的输出。在这种情况下使用定时器输出时，需要将其他复用功能的输出设定为初始状态。

详细内容请参照“4.5 使用复用功能时的寄存器设定”。

## 第 7 章 16 位定时器 KB2

16 位定时器 KB2 是能生成 PWM 输出（适用于控制电源、照明和 IH 电磁炉）的定时器。而且安装于 R7F0C205-208 产品中的 16 位定时器 KB2（IH）还具有用于 IH 控制的 PWM 输出功能。

	80 引脚	64 引脚
16 位定时器 KB2（IH）	○	○

注意 1. 本章的下述内容主要针对 80 引脚产品进行说明。

2. 在本说明书中，有可能用“16 位定时器 KB2”来记述安装于 R7F0C205-208 的 16 位定时器 KB2（IH）。

### 7.1 16 位定时器 KB2 的功能

16 位定时器 KB2 是具有 2 个输出的 PWM 输出专用定时器，有以下功能。

#### (1) PWM 输出

- 在定时器运行中输出能任意更改占空比和周期的 PWM。
- 能设定定时器输出电平（高电平或者低电平）的默认值。

#### (2) 触发输出（ELC 事件发生信号的输出）

能通过 16 位定时器 KB2 的触发比较寄存器 0（TKBTGCR0），输出到 ELC 事件发生源。

#### (3) 定时器的重新开始功能

能通过产生触发源（计数器重新开始触发源 0 ~ 2 或者 IH-PWM 输出 / 重新开始请求信号），不经过 CPU 而重新开始定时器的输出。

#### (4) 强制输出停止功能 1

能通过产生触发源（INTP0、INTP0NF<sup>注</sup>、以及经过 ELC 的 INTCMP0、INTCMP1、INTPiNF<sup>注</sup>），不经过 CPU 而将定时器的输出设定为高阻抗、高电平或者低电平的固定状态。通过设定强制输出停止功能 1 的停止触发来解除停止功能。

注 INTPiNF 不是经过边沿检测，而是经过噪声滤波器后产生的信号。

备注 i=0 ~ 7

**(5) 强制输出停止功能 2（和比较器、INTP 联动）**

能通过产生触发源（经过 ELC 的 INTCMP0、INTCMP1、INTPiNF 注），不经过 CPU 而将定时器的输出设定为高电平或者低电平的固定状态。在开始下一个计数器周期或者取消触发源时，不经过 CPU 而解除停止功能。

注 INTPiNF 不是经过边沿检测，而是经过噪声滤波器后产生的信号。

备注 i=0 ~ 7

**(6) 抖动功能**

能按每 16 个周期输出 0 ~ 15 次的“所设占空比 +1”的波形。

**(7) 软启动功能**

能实现在开始 PWM 输出后占空比自动递增到所设占空比为止的软启动。  
能设定初始占空比和“占空比 +1”的递增周期。

**(8) 最大频率的设定功能**

在使用定时器的重新开始功能时，能将重新开始保留到设定的周期为止。

**(9) 交错功能**

在使用定时器的重新开始功能时，能通过外部源自动将 2 个输出交替进行重新开始输出。能实现临界导通模式的交错 PFC 控制。

备注 临界导通模式是指通过检测到电感器的电流为零来导通开关 FET 的 PFC 控制方式。

## 7.2 16 位定时器 KB2 的结构

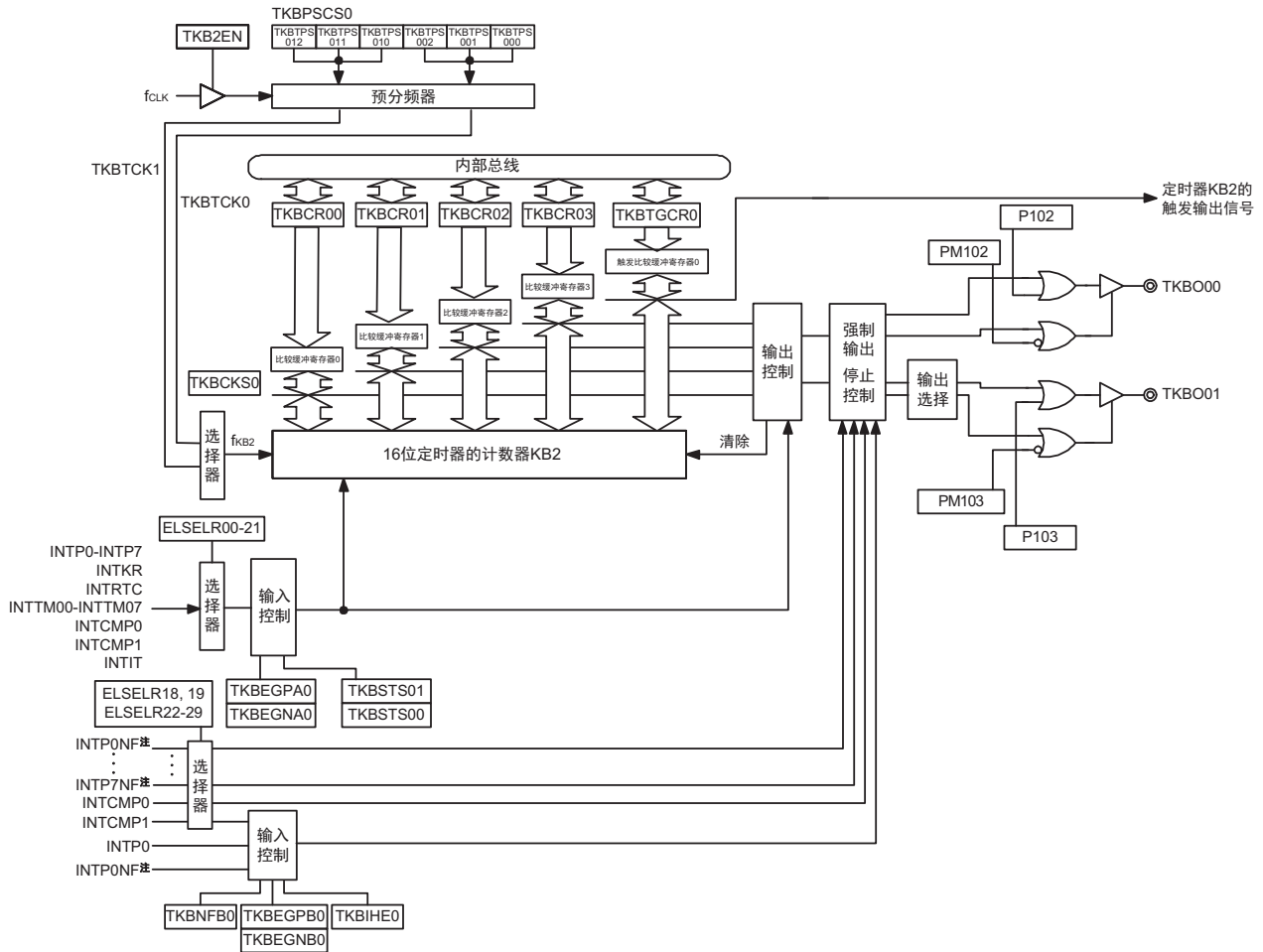
16 位定时器 KB2 由以下硬件构成。

表 7-1 16 位定时器 KB2 的结构

项目	结构
定时器 / 计数器	16 位定时器的计数器 KB2 (TKBCNT0)
寄存器	16 位定时器 KB2 的比较寄存器 00 ~ 03 (TKBCR00 ~ TKBCR03) 16 位定时器 KB2 的触发比较寄存器 0 (TKBTGCR0)
定时器输出	TKBO00、TKBO01
控制寄存器	外围允许寄存器 1 (PER1) 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0) 16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00) 16 位定时器 KB2 的运行控制寄存器 01 (TKBCTL01) 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00) 16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01) 16 位定时器 KB2 的标志寄存器 0 (TKBFLG0) 16 位定时器 KB2 的触发寄存器 0 (TKBTRG0) 16 位定时器 KB2 的标志清除触发寄存器 0 (TKBCLR0) 16 位定时器 KB2 的抖动数寄存器 00、01 (TKBDNR00、TKBDNR01) 16 位定时器 KB2 的比较 1L& 抖动数寄存器 00 (TKBCRLD00) 16 位定时器 KB2 的比较 3L& 抖动数寄存器 01 (TKBCRLD01) 16 位定时器 KB2 的软启动初始占空比寄存器 00、01 (TKBSIR00、TKBSIR01) 16 位定时器 KB2 的软启动步宽寄存器 00、01 (TKBSSR00、TKBSSR01) 16 位定时器 KB2 的最大频率限制设定寄存器 0 (TKBMFR0) 强制输出停止功能控制寄存器 00 (TKBPACTL00) 强制输出停止功能控制寄存器 01 (TKBPACTL01) 强制输出停止功能控制寄存器 02 (TKBPACTL02) 强制输出停止功能标志寄存器 0 (TKBPAFLG0) 强制输出停止功能 1 开始寄存器 0 (TKBPAHFS0) 强制输出停止功能 1 停止寄存器 0 (TKBPAHFT0) 端口模式寄存器 10 (PM10) 端口寄存器 10 (P10)

框图如图 7-1 所示。

图 7-1 16 位定时器 KB2 的框图



注 INTPINF 不是通过边沿检测，而是经由噪声滤波器后产生的信号。(i=0 ~ 7)

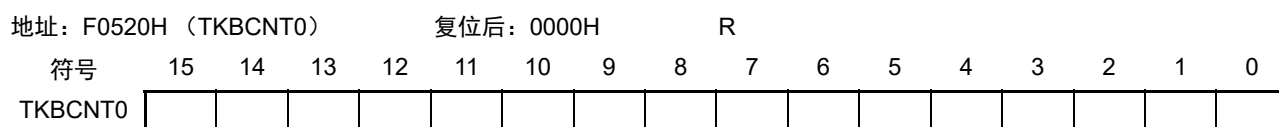
备注  $f_{KB2}$ : 16 位定时器 KB2 的计数时钟

### 7.2.1 16 位定时器的计数寄存器 0 (TKBCNT0)

TKBCNT0 寄存器与通过 TKBCKS0 寄存器选择的时钟同步后进行递增计数，并且在以下时序变为“0000H”后，保持递增计数。

- 当 TKBCNT0 的值和 TKBCR00 的值相同时
  - 当检测到通过 ECL、TKBSTS01 和 TKBSTS00 选择的外部触发输入时
- 通过 16 位存储器操作指令设定 TKBCNT0 寄存器。  
在产生复位信号后，这些寄存器的值变为“0000H”。

图 7-2 16 位定时器的计数寄存器 0 (TKBCNT0) 的格式



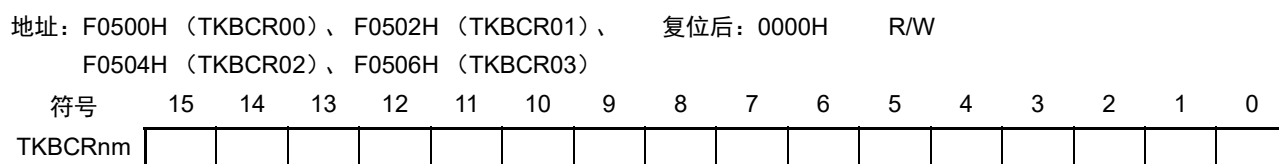
### 7.2.2 16 位定时器 KB2 的比较寄存器 00 ~ 03 (TKBCR00 ~ TKBCR03)

能在定时器计数过程中 (TKBCE0=1) 刷新 (写相同值) 和改写 TKBCR0m 的值。如果要在定时器运行中改写 TKBCR0m 的值，该值就被锁定并且在以下情况下被传送到 TKBCR0m 来更改 TKBCR0m 的值。

- 当计数器开始计数时 (TKBCE0=0 → TKBCE0=1)
- 当产生成批改写的触发时 (TKBRDT0=1 或者外部触发 (TKBTSE0=1 时))

通过 16 位存储器操作指令设定 TKBCR0m 寄存器。  
在产生复位信号后，这些寄存器的值变为“0000H”。

图 7-3 16 位定时器 KB2 的比较寄存器 00 ~ 03 (TKBCR00 ~ TKBCR03) 的格式



备注 m=0 ~ 3

### 7.2.3 16 位定时器 KB2 的触发比较寄存器 0 (TKBTGCR0)

能在定时器计数过程中 (TKBCE0=1) 刷新 (写相同值) 和改写 TKBTGCR0 的值。如果要在定时器运行中改写 TKBTGCR0 的值, 该值就被锁定并且在以下情况下被传送到 TKBTGCR0 来更改 TKBTGCR0 的值。

- 当计数器开始计数时 (TKBCE0=0 → TKBCE0=1)
- 当产生成批改写的触发时 (TKBRDT0=1 或者外部触发 (TKBTSE0=1 时))

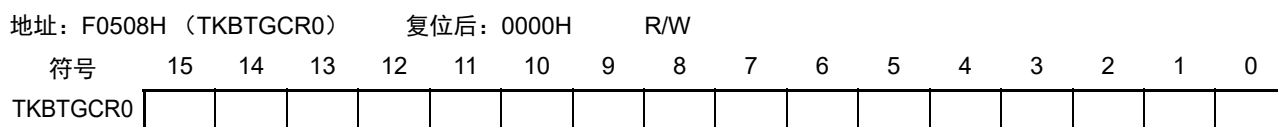
通过本寄存器产生的周期信号能用作 ELC 的事件发生源。

ELC 事件发生源支持 ELSELR20 (定时器 KB2 触发输出)。

通过 16 位存储器操作指令读写 TKBTGCR0 寄存器。

在产生复位信号后, 这些寄存器的值变为 “0000H”。

图 7-4 16 位定时器 KB2 的触发比较寄存器 0 (TKBTGCR0) 的格式



### 7.3 控制 16 位定时器 KB2 的寄存器

控制 16 位定时器 KB2 的寄存器如下所示。

- 外围允许寄存器 1 (PER1)
- 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0)
- 16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00)
- 16 位定时器 KB2 的运行控制寄存器 01 (TKBCTL01)
- 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00)
- 16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01)
- 16 位定时器 KB2 的标志寄存器 0 (TKBFLG0)
- 16 位定时器 KB2 的触发寄存器 0 (TKBTRG0)
- 16 位定时器 KB2 的标志清除触发寄存器 0 (TKBCLR0)
- 16 位定时器 KB2 的抖动数寄存器 00、01 (TKBDNR00、TKBDNR01)
- 16 位定时器 KB2 的比较 1L& 抖动数寄存器 00 (TKBCRLD00)
- 16 位定时器 KB2 的比较 3L& 抖动数寄存器 01 (TKBCRLD01)
- 16 位定时器 KB2 的软启动初始占空比寄存器 00、01 (TKBSIR00、TKBSIR01)
- 16 位定时器 KB2 的软启动步宽寄存器 00、01 (TKBSSR00、TKBSSR01)
- 16 位定时器 KB2 的最大频率限制设定寄存器 0 (TKBMFR0)
- 强制输出停止功能控制寄存器 00 (TKBPACTL00)
- 强制输出停止功能控制寄存器 01 (TKBPACTL01)
- 强制输出停止功能控制寄存器 02 (TKBPACTL02)
- 强制输出停止功能标志寄存器 0 (TKBPAFLG0)
- 强制输出停止功能 1 开始寄存器 0 (TKBPAHFS0)
- 强制输出停止功能 1 停止寄存器 0 (TKBPAHFT0)
- 端口模式寄存器 10 (PM10)
- 端口寄存器 10 (P10)



### 7.3.1 外围允许寄存器 1 (PER1)

PER1 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

当使用定时器 KB2 时，必须将 bit4 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER1 寄存器。

在产生复位信号后，PER1 寄存器的值变为“00H”。

图 7-5 外围允许寄存器 1 (PER1) 的格式

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CMPEN 注	TKB2EN	DTCEN	IRDAEN	CTSUEN	0

TKB2EN	定时器 KB2 的输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>不能写定时器 KB2 使用的 SFR。</li> <li>定时器 KB2 处于复位状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>能读写定时器 KB2 使用的 SFR。</li> </ul>

注 只限于 80 引脚产品。

注意 1. 在使用 16 位定时器 KB2 时，必须先将 TKB2EN 位置“1”，然后设定以下的寄存器。当 TKB2EN 位为“0”时，16 位定时器 KB2 的控制寄存器的值为初始值，忽视写操作（端口模式寄存器 10 (PM10) 除外）。

- 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0)
- 16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00)
- 16 位定时器 KB2 的运行控制寄存器 01 (TKBCTL01)
- 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00)
- 16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01)
- 16 位定时器 KB2 的标志寄存器 0 (TKBFLG0)
- 16 位定时器 KB2 的触发寄存器 0 (TKBTRG0)
- 16 位定时器 KB2 的标志清除触发寄存器 0 (TKBCLR0)
- 16 位定时器 KB2 的抖动数寄存器 00、01 (TKBDNR00、TKBDNR01)
- 16 位定时器 KB2 的比较 1L& 抖动数寄存器 00 (TKBCRLD00)
- 16 位定时器 KB2 的比较 3L& 抖动数寄存器 01 (TKBCRLD01)
- 16 位定时器 KB2 的软启动初始占空比寄存器 00、01 (TKBSIR00、TKBSIR01)
- 16 位定时器 KB2 的软启动步宽寄存器 00、01 (TKBSSR00、TKBSSR01)
- 16 位定时器 KB2 的最大频率限制设定寄存器 0 (TKBMFR0)
- 强制输出停止功能控制寄存器 00 (TKBPACTL00)
- 强制输出停止功能控制寄存器 01 (TKBPACTL01)
- 强制输出停止功能控制寄存器 02 (TKBPACTL02)
- 强制输出停止功能标志寄存器 0 (TKBPAFLG0)
- 强制输出停止功能 1 开始寄存器 0 (TKBPAHFS0)
- 强制输出停止功能 1 停止寄存器 0 (TKBPAHFT0)

2. 必须将以下位置“0”。

64 引脚产品: bit0、5、6

80 引脚产品: bit0 和 bit6

### 7.3.2 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0)

TKBPSCS0 寄存器是选择 TKBTCCK0 分频或者 TKBTCCK1 分频的寄存器。  
只能在以下情况下改写 TKBPSCS0 寄存器。

能改写 TKBTPS000 ~ TKBTPS002 的情况：

选择 TKBTCCK0 (TKBCKS0=0) 作为运行时钟的定时器全部处于停止状态 (TKBCE0=0)。

能改写 TKBTPS010 ~ TKBTPS012 的情况：

选择 TKBTCCK1 (TKBCKS0=1) 作为运行时钟的定时器全部处于停止状态 (TKBCE0=0)。

通过 8 位存储器操作指令设定 TKBPSCS0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-6 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0) 的格式

地址: F052AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
TKBPSCS0	0	TKBTPS012	TKBTPS011	TKBTPS010	0	TKBTPS002	TKBTPS001	TKBTPS000

TKBTPS0n2	TKBTPS0n1	TKBTPS0n0	运行时钟的选择 (n=0、1) 注 1
0	0	0	TKBTCKn 选择无分频的 $f_{CLK}$ 、 $f_{HOCO}$ 注 2。
0	0	1	TKBTCKn 选择 2 分频的 $f_{CLK}$ 注 3。
0	1	0	TKBTCKn 选择 4 分频的 $f_{CLK}$ 注 3。
0	1	1	TKBTCKn 选择 8 分频的 $f_{CLK}$ 注 3。
1	0	0	TKBTCKn 选择 16 分频的 $f_{CLK}$ 注 3。
1	0	1	TKBTCKn 选择 32 分频的 $f_{CLK}$ 注 3。
上述以外			禁止设定

- 注 1. 如果要更改被选择为  $f_{CLK}$  的时钟，就必须停止定时器 KB2 运行 (TKBCE0=0)。  
 2. 当用户选项字节 (000C2H) 的 FRQSEL4 位为“0”时，选择  $f_{CLK}$ ；当 FRQSEL4 位为“1”时，选择  $f_{HOCO}$ 。如果  
 要选择  $f_{HOCO}$  作为运行时钟，就必须在将外围允许寄存器 1 (PER1) 的 bit4 (TKB2EN) 置位前将  $f_{CLK}$  设定为  
 $f_{IH}$ 。如果要将  $f_{CLK}$  改为  $f_{IH}$  以外的时钟，就必须在清除外围允许寄存器 1 (PER1) 的 bit4 (TKB2EN) 后进行更改。  
 3. 在用户选项字节 (000C2H) 的 FRQSEL4 位为“1”时，不能设定。

注意 必须将 bit7 和 bit3 置“0”。

备注  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

### 7.3.3 16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00)

TKBCTL00 寄存器选择控制 IH 的 PWM 输出功能、软启动功能、抖动功能、最大频率的限制功能、交错 PFC1 输出、由外部触发进行的比较寄存器成批改写功能以及计数器触发。

通过 16 位存储器操作指令设定 TKBCTL00 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 7-7 16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00) 的格式 (1/2)

地址: F0522H	复位后: 0000H	R/W							
符号	15	14	13	12	11	10	9	8	
TKBCTL00	TKBIHE0	0	TKBSSE01	TKBDIE01	0	0	TKBSSE00	TKBDIE00	
	7	6	5	4	3	2	1	0	
	TKBMFE0	0	TKBIRS01	TKBIRS00	0	TKBTSE0	TKBSTS01	TKBSTS00	
TKBIHE0	TKBO01 的 PWM 输出功能 (用于控制 IH) 的控制								
0	不使用控制 IH 的 PWM 输出功能。								
1	使用控制 IH 的 PWM 输出功能。								
如果要使用控制 IH 的 PWM 输出功能 (TKBIHE0=1)，必须进行以下任意一个设定。									
1. 必须给 16 位定时器 KB2 的比较寄存器 02 (TKBCR02) 设定“0000H”以外的值。									
2. 设定 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0) 和定时器 KB2 的时钟选择位 (TKBCKS0)，使 16 位定时器 KB2 的计数时钟以无分频的 $f_{CLK}$ 或者 $f_{HOCO}$ 运行。									
TKBSSE0p	TKBO00、TKBO01 的 PWM 输出软启动功能的控制								
0	不使用 PWM 输出的软启动功能。								
1	使用 PWM 输出的软启动功能。								
TKBDIE0p	TKBO00、TKBO01 的 PWM 输出抖动功能的控制								
0	不使用 PWM 输出的抖动功能。								
1	使用 PWM 输出的抖动功能。								
TKBMFE0	TKBO00、TKBO01 的最大频率限制功能的控制								
0	不使用最大频率的限制功能。								
1	使用最大频率的限制功能。								
TKBIRS01	TKBIRS00	在交错 PFC 输出模式中立即输出 TKBO01 的重新开始触发源 1 输入的接受范围的设定							
0	0	$T/2 \sim T/2+T/64$							
0	1	$T/2 \sim T/2+T/32$							
1	0	$T/2 \sim T/2+T/16$							
1	1	$T/2 \sim T/2+T/8$							

备注 p=0、1

图 7-7 16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00) 的格式 (2/2)

地址: F0522H      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8
TKBCTL00	TKBIHE0	0	TKBSSE01	TKBDIE01	0	0	TKBSSE00	TKBDIE00
	7	6	5	4	3	2	1	0
	TKBMFE0	0	TKBIRS01	TKBIRS00	0	TKBTSE0	TKBSTS01	TKBSTS00

TKBTSE0	由外部触发进行的比较寄存器成批改写功能的控制
0	不使用由外部触发进行的比较寄存器成批改写功能。
1	使用由外部触发进行的比较寄存器成批改写功能。

TKBSTS01	TKBSTS00	定时器 KB2 的重新开始触发的选择
0	0	不使用触发输入。
0	1	选择计数器的重新开始触发源 0。
1	0	选择计数器的重新开始触发源 1。
1	1	选择计数器的重新开始触发源 2。

- 注意 1. 不能在定时器运行中改写 TKBCTL00 寄存器，但是能刷新 TKBCTL00 寄存器（写相同值）。
2. 必须将 bit14、11、10、6、3 置“0”。
3. 在使用控制 IH 的 PWM 输出功能时，必须将 TKBSTS01 位和 TKBSTS00 位置“00B”。

### 7.3.4 16 位定时器 KB2 的运行控制寄存器 01 (TKBCTL01)

TKBCTL01 是控制 16 位定时器的运行以及设定计数时钟的寄存器。

通过 1 位或者 8 位存储器操作指令设定 TKBCTL01 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-8 16 位定时器 KB2 的运行控制寄存器 01 (TKBCTL01) 的格式

地址: F0529H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
TKBCTL01	TKBCE0	0	0	TKBCKS0	0	0	TKBMD01	TKBMD00

TKBCE0	定时器 KB2 的运行控制
0	停止定时器运行 (计数器为“FFFF”)。
1	允许定时器运行。

TKBCKS0	定时器 KB2 的时钟选择
0	选择 TKBTK0。
1	选择 TKBTK1。

TKBMD01	TKBMD00	定时器 KB2 的运行模式的选择
0	0	单体运行模式
1	1	交错 PFC 输出模式
上述以外		禁止设定

注意 1. 不能在定时器运行中改写 TKBCTL01 寄存器，但是能刷新 TKBCTL01 寄存器 (写相同值)。

2. 必须将 TKBCTL01 寄存器的 bit6、5、3、2 置“0”。

### 7.3.5 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00)

TKBIOC00 是设定 16 位定时器 KB2 的输出 (TKBO00、TKBO01) 默认电平和有效电平的寄存器。通过 1 位或者 8 位存储器操作指令设定 TKBIOC00 寄存器。在产生复位信号后, 此寄存器的值变为“00H”。

图 7-9 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00) 的格式

地址: F0526H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
TKBIOC00	0	0	0	0	TKBTOL01	TKBTOL00	TKBTOD01	TKBTOD00

TKBTOL0p	定时器输出 TKBO00、TKBO01 的有效电平的设定
0	将有效电平置为高电平。
1	将有效电平置为低电平。

TKBTOD0p	定时器输出 TKBO00、TKBO01 的默认电平的设定
0	将默认电平置为低电平。
1	将默认电平置为高电平。

- 注意 1. 不能在定时器运行中改写 TKBIOC00 寄存器, 但是能刷新 TKBIOC00 寄存器 (写相同值)。
2. 必须将 bit7 ~ 4 置“0”。
  3. 实际的 TKBO00、TKBO01 引脚的输出不仅取决于 TKBO00、TKBO01 输出电平的设定, 而且取决于复用端口的端口模式寄存器 (PM10) 和端口寄存器 (P10)。
  4. 在使用控制 IH 的 PWM 输出功能时, 必须将 TKBTOL01 位和 TKBTOD01 位置“00B”或者“11B”。

备注 p=0、1

### 7.3.6 16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01)

TKBIOC01 是控制允许或者禁止 16 位定时器 KB2 输出 (TKBO00、TKBO01) 的寄存器。  
通过 1 位或者 8 位存储器操作指令设定 TKBIOC01 寄存器。  
在产生复位信号后, 此寄存器的值变为“00H”。

图 7-10 16 位定时器 KB2 输出控制寄存器 01 (TKBIOC01) 的格式

地址: F0528H	复位后: 00H	R/W							
符号	7	6	5	4	3	2	1	0	
TKBIOC01	TKBNFB0	0	TKBEGPA0	TKBEGNA0	TKBEGPB0	TKBEGNB0	TKBTOE01	TKBTOE00	

TKBNFB0	用于 IH 控制的 PWM 输出功能的强制输出停止输入 1 的选择
0	有关设定的详细内容, 请参照“7.3.17 强制输出停止功能控制寄存器 01 (TKBPACTL01)”。
1	

TKBEGPA0	TKBEGNA0	用于 IH 控制的 PWM 输出功能的重新开始触发的有效边沿选择
0	0	不检测边沿 (重新开始触发无效)。
0	1	下降沿
1	0	上升沿
1	1	上升和下降的双边沿

TKBEGPB0	TKBEGNB0	用于 IH 控制的 PWM 输出功能的强制输出停止输入的有效边沿选择
0	0	不检测边沿 (强制输出停止输入无效)。
0	1	下降沿
1	0	上升沿
1	1	上升和下降的双边沿

TKBTOE0n	定时器输出 TKBO00、TKBO01 的输出允许 / 禁止
0	禁止定时器输出。 (当 TKB TOD0n 位为“0”时, 输出低电平; 当 TKB TOD0n 位为“1”时, 输出高电平。)
1	允许定时器输出。

- 注意 1. 能在定时器运行中改写 TKBIOC01 寄存器的 bit1 和 bit0 (TKBTOE01、TKBTOE00)。但是, 在改写时必须给 bit7 和 bit5 ~ 2 写相同的值。
2. 必须将 bit6 置“0”。
3. 实际的 TKBO00、TKBO01 引脚的输出不仅取决于 TKBO00、TKBO01 输出电平的设定, 而且取决于复用端口的端口模式寄存器 (PM10) 和端口寄存器 (P10)。

备注 n=0、1

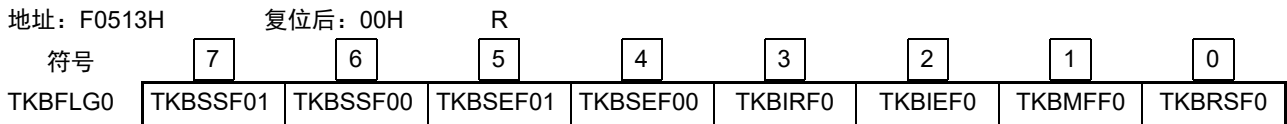
### 7.3.7 16 位定时器 KB2 的标志寄存器 0 (TKBFLG0)

TKBFLG0 是表示 16 位定时器 KB2 的状态标志的寄存器。

通过 1 位或者 8 位存储器操作指令读 TKBFLG0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-11 16 位定时器 KB2 的标志寄存器 0 (TKBFLG0) 的格式



TKBSSF0n	TKBO00、TKBO01 引脚的 PWM 输出软启动功能的状态标志
0	PWM 输出软启动处于停止状态。
1	PWM 输出软启动正在执行。

TKBSEF0n	TKBO00、TKBO01 引脚的 PWM 输出软启动功能的错误标志
0	未发生错误或者已被 TKBCLSEn 清除。
1	发生错误 (在 PWM 输出的软启动执行过程中 (TKBSSF <sub>n</sub> =1) TKBRDT0 位变为“1”)。

TKBIRF0	交错 PFC 模式中的重新开始触发源 1 的触发未检测错误标志
0	未发生错误或者已被 TKBCLIR0 清除。
1	发生错误 (在 T/2+T/n (n=8、16、32、64) 内有未检测到重新开始触发源 1 的触发周期)。

TKBIEF0	交错 PFC 模式中的重新开始触发源 1 的触发多重检测错误标志
0	未发生错误或者已被 TKBCLIE0 清除。
1	发生错误 (在 TKBO01 的宽度计数过程中再次检测到计数开始触发)。

TKBMFF0	最大频率限制功能的状态标志
0	未发生最大频率限制功能或者已被 TKBCLMF0 清除。
1	发生最大频率限制功能。

TKBRSF0	成批改写触发的保留状态标志
0	为允许成批改写的状态或者因生成成批改写触发而成批改写结束。
1	因写成批改写触发位 TKBRDT0 而处于成批改写保留 (等待结束) 状态。

备注 1. n=0、1

2. T 是前一个重新开始周期。



### 7.3.8 16 位定时器 KB2 的触发寄存器 0 (TKBTRG0)

TKBTRG0 触发寄存器是用于成批改写 16 位定时器 KB2 的比较寄存器。

通过 1 位或者 8 位存储器操作指令设定 TKBTRG0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-12 16 位定时器 KB2 的触发寄存器 0 (TKBTRG0) 的格式

地址: F0512H	复位后: 00H	R/W							
符号	7	6	5	4	3	2	1	0	
TKBTRG0	0	0	0	0	0	0	0	0	TKBRDT0

TKBRDT0	比较寄存器成批改写请求的触发
0	设定无效。
1	请求比较寄存器的成批改写。

备注 TKBTRG0 的读取值总是“0”。

### 7.3.9 16 位定时器 KB2 的标志清除触发寄存器 0 (TKBCLR0)

TKBCLR0 寄存器用于清除 16 位定时器 KB2 的标志寄存器 0 (TKBFLG0) 的标志。

通过 1 位或者 8 位存储器操作指令设定 TKBCLR0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-13 16 位定时器 KB2 的标志清除触发寄存器 0 (TKBCLR0) 的格式

地址: F0527H	复位后: 00H	W						
符号	7	6	5	4	3	2	1	0
TKBCLR0	0	0	TKBCLSE01	TKBCLSE00	TKBCLIR0	TKBCLIE0	TKBCLMF0	0

TKBCLSE0n	TKBO00、TKBO01 引脚的 PWM 输出软启动功能的错误标志的清除触发
0	设定无效。
1	将 TKBSEF0n 标志清“0”。

TKBCLIR0	交错 PFC 模式中的重新开始触发源 1 的触发未检测错误标志的清除触发
0	设定无效。
1	将 TKBIRF0 标志清“0”。

TKBCLIE0	交错 PFC 模式中的重新开始触发源 1 的触发多重检测错误标志的清除触发
0	设定无效。
1	将 TKBIEF0 标志清“0”。

TKBCLMF0	最大频率限制功能的状态标志的清除触发
0	设定无效。
1	将 TKBMFF0 标志清“0”。

注意 必须将 bit7、6、0 置“0”。

备注 1. n=0、1

2. TKBCLR0 的读取值总是“0”。

## 7.3.10 16 位定时器 KB2 的抖动数寄存器 00、01 (TKBDNR00、TKBDNR01)

TKBDNR0p 是用于 TKBO00、TKBO01 输出的 PWM 抖动功能的寄存器。

假设此寄存器的高 4 位的值为 N (N=0H ~ FH)，则将 PWM 输出的 16 个周期中的 N 次周期的有效期间延长 1 个时钟进行输出。

TKBDNR0p 的设定、有效期间要延长 1 个时钟的周期次数 (N) 和 16 个周期中第几个周期 (第 k 个周期) 延长的关系如图 7-15 所示。

通过 8 位存储器操作指令设定 TKBDNR0p 寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

图 7-14 16 位定时器 KB2 的抖动数寄存器 00、01 (TKBDNR00、TKBDNR01) 的格式

地址: F050EH (TKBDNR00)、F0510H (TKBDNR01)	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
TKBDNR0p					0	0	0	0

注意 必须将 bit3 ~ 0 置“0”。能在定时器运行中改写 TKBDNR0p 寄存器。

备注 p=0、1

图 7-15 16 位定时器 KB2 的抖动数寄存器 0p (TKBDNR0p) 的设定

第 k 个周期 次数 (N)	k															
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0																
1	■															
2	■							■								
3	■				■			■								
4	■				■			■				■				
5	■				■			■				■				
6	■		■		■			■			■		■			
7	■		■		■			■			■		■			
8	■		■		■			■			■		■		■	
9	■		■		■			■			■		■		■	
10	■	■			■			■			■		■		■	
11	■	■			■			■			■		■		■	
12	■	■			■			■			■		■		■	
13	■	■			■			■			■		■		■	
14	■	■			■			■			■		■		■	
15	■	■			■			■			■		■		■	

备注 1. □ : 根据 TKBCR01 寄存器和 TKBCR03 寄存器的设定值，设定为有效周期。

■ : 将 TKBCR01 寄存器和 TKBCR03 寄存器的设定值 +1，设定为有效周期。

2. p=0、1

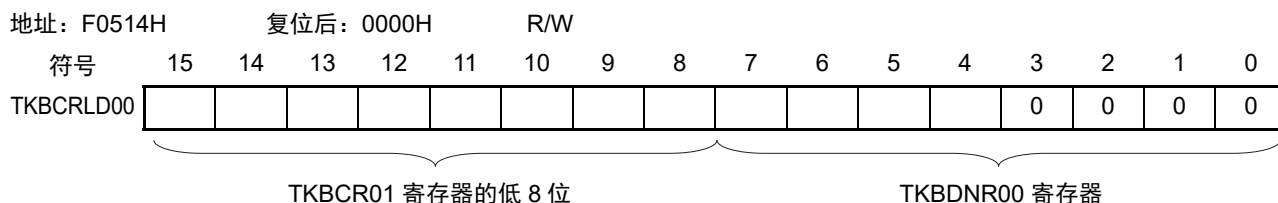
### 7.3.11 16 位定时器 KB2 的比较 1L& 抖动数寄存器 00 (TKBCRLD00)

TKBCRLD00 是将 TKBCR01 寄存器的低 8 位的值和 TKBDNR00 寄存器的值分别保存到高 8 位和低 8 位的寄存器。

通过 16 位存储器操作指令设定 TKBCRLD00 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 7-16 16 位定时器 KB2 的比较 1L& 抖动数寄存器 00 (TKBCRLD00) 的格式



注意 必须将 bit3 ~ 0 置“0”。能在定时器运行中改写 TKBDNR0p 寄存器。

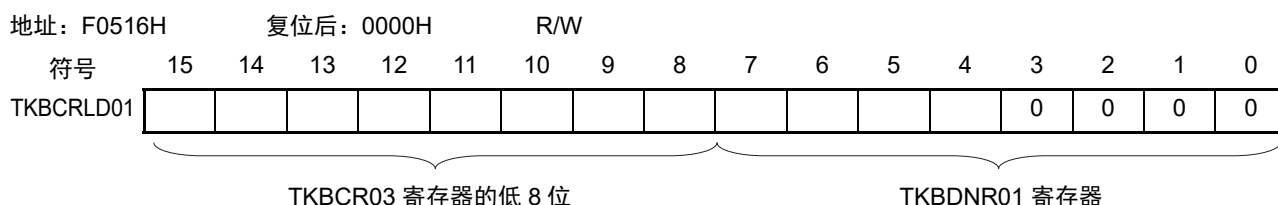
### 7.3.12 16 位定时器 KB2 的比较 3L& 抖动数寄存器 01 (TKBCRLD01)

TKBCRLD01 是将 TKBCR03 寄存器的低 8 位的值和 TKBCRLD01 寄存器的值分别保存到高 8 位和低 8 位的寄存器。

通过 16 位存储器操作指令设定 TKBCRLD01 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 7-17 16 位定时器 KB2 的比较 3L& 抖动数寄存器 01 (TKBCRLD01) 的格式



注意 必须将 bit3 ~ 0 置“0”。能在定时器运行中改写 TKBDNR0p 寄存器。

### 7.3.13 16 位定时器 KB2 的软启动初始占空比寄存器 00、01 (TKBSIR00、TKBSIR01)

TKBSIR0<sub>p</sub> 寄存器设定 TKBO00、TKBO01 输出的 PWM 输出软启动功能的初始占空比。

通过 16 位存储器操作指令设定 TKBSIR0<sub>p</sub> 寄存器。

在产生复位信号后，这些寄存器的值变为“0000H”。

图 7-18 16 位定时器 KB2 的软启动初始占空比寄存器 00、01 (TKBSIR00、TKBSIR01) 的格式

地址: F050AH (TKBSIR00)、F050CH (TKBSIR01)	复位后: 0000H	R/W														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TKBSIR0 <sub>p</sub>																

注意 能在定时器运行中改写 TKBSIR0<sub>p</sub> 寄存器。

备注 p=0、1

### 7.3.14 16 位定时器 KB2 的软启动步宽寄存器 00、01 (TKBSSR00、TKBSSR01)

TKBSSR0<sub>p</sub> 寄存器用于 TKBO00、TKBO01 输出的 PWM 输出软启动功能。

假设此寄存器的值为 N (N=0000B ~ 1111B)，则将 TKBSIR0<sub>p</sub> 设定的有效输出期间的 PWM 进行 N+1 次的输出。然后，将 (有效期间 +1 个时钟) 的波形进行 N+1 次的输出，将 (有效期间 +2 个时钟) 的波形进行 N+1 次输出，……，依此类推继续输出。最后，当与 TKBCR01 或者 TKBCR03 的占空比相同时，解除 PWM 输出软启动功能，转移到通常的 PWM 输出。

通过 8 位存储器操作指令设定 TKBSSR0<sub>p</sub> 寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

图 7-19 16 位定时器 KB2 的软启动步宽寄存器 00、01 (TKBSSR00、TKBSSR01) 的格式

地址: F050FH (TKBSSR00)、F0511H (TKBSSR01)	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
TKBSSR0 <sub>p</sub>	0	0	0	0				

注意 能在定时器运行中改写 TKBSSR0<sub>p</sub> 寄存器。必须将 bit7 ~ 4 置“0”。

备注 p=0、1

### 7.3.15 16 位定时器 KB2 的最大频率限制设定寄存器 0 (TKBMFR0)

TKBMFR0 是设定由外部触发进行定时器重新开始的最小周期的寄存器。

如果在计数器 (TKBCNT0) 小于 TKBMFR0 寄存器的值时检测到触发输入, 就保留此触发, 在计数到 TKBMFR0 寄存器的设定值后清除 (重新开始) 计数器 (TKBCNT0)。

通过 16 位存储器操作指令设定 TKBMFR0 寄存器。

在产生复位信号后, 此寄存器的值变为“0000H”。

图 7-20 16 位定时器 KB2 的最大频率限制设定寄存器 0 (TKBMFR0) 的格式

地址: F0524H	复位后: 0000H															R/W	
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TKBMFR0																	

不能在定时器运行中改写 TKBMFR0 寄存器, 但是能刷新 TKBMFR0 寄存器 (写相同值)。

### 7.3.16 强制输出停止功能控制寄存器 00 (TKBPACTL00)

TKBPACTL00 寄存器选择用作 TKBO00 引脚的强制输出停止功能控制的触发信号。

通过 16 位存储器操作指令设定 TKBPACTL00 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 7-21 强制输出停止功能控制寄存器 00 (TKBPACTL00) 的格式 (1/2)

地址: F0530H	复位后: 0000H		R/W															
符号	15	14	13	12	11	10	9	8		7		6	5	4	3	2	1	0
TKBPACTL00	TKBPAFXS003	TKBPAFXS002	TKBPAFXS001	TKBPAFXS000	0	0	0	TKBPAFCM00		0		TKBPAHXS002	TKBPAHXS001	TKBPAHXS000	TKBPAHCM001	TKBPAHCM000	TKBPAMD001	TKBPAMD000
	TKBPAFXS003		强制输出停止功能 2 的触发输入选择 (3)															
	0		不使用定时器 KB2 的强制输出停止源 2。															
	1		使用定时器 KB2 的强制输出停止源 2 (对应 ELC 的链接目标 12 号)。															
	TKBPAFXS002		强制输出停止功能 2 的触发输入选择 (2)															
	0		不使用定时器 KB2 的强制输出停止源。															
	1		使用定时器 KB2 的强制输出停止源 (对应 ELC 的链接目标 11 号)。															
	TKBPAFXS001		强制输出停止功能 2 的触发输入选择 (1)															
	0		不使用定时器 KB2 的强制输出停止源 1。															
	1		使用定时器 KB2 的强制输出停止源 1 (对应 ELC 的链接目标 10 号)。															
	TKBPAFXS000	TKBCTL00	强制输出停止功能 2 的触发输入选择 (0)															
		TKBIHE0																
	0		不将 INTP0 和定时器 KB2 的强制输出停止源 0 用作触发。															
	1		使用定时器 KB2 的强制输出停止源 0 (对应 ELC 的链接目标 9 号)。															
	其他设定		禁止设定															
	TKBPAFCM00		强制输出停止功能 2 的运行模式选择															
	0		通过强制输出停止输入 2 的检测，开始强制输出停止功能 2。与下次计数器的重新开始同步，解除强制输出停止功能 2。															
	1		通过强制输出停止输入 2 的检测，开始强制输出停止功能 2。在检测到此触发的解除后与下次计数器的重新开始同步，解除强制输出停止功能 2。															
	TKBPAHXS002		强制输出停止功能 1 的触发输入选择 (2)															
	0		不使用定时器 KB2 的强制输出停止源。															
	1		使用定时器 KB2 的强制输出停止源 (对应 ELC 的链接目标 11 号)。															
	TKBPAHXS001		强制输出停止功能 1 的触发输入选择 (1)															
	0		不使用定时器 KB2 的强制输出停止源 1。															
	1		使用定时器 KB2 的强制输出停止源 1 (对应 ELC 的链接目标 10 号)。															

注意 在使用用于 IH 控制的 PWM 输出功能时，不能使用 TKBPACTL00 寄存器，必须将此寄存器置初始值“0000H”。

图 7-21 强制输出停止功能控制寄存器 00 (TKBPACTL00) 的格式 (2/2)

地址: F0530H      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8
TKBPACTL00	TKBPAFXS003	TKBPAFXS002	TKBPAFXS001	TKBPAFXS000	0	0	0	TKBPAFCM00
	7	6	5	4	3	2	1	0
	0	TKBPAHVS002	TKBPAHVS001	TKBPAHVS000	TKBPAHCM001	TKBPAHCM000	TKBPAMD001	TKBPAMD000

TKBPAHVS000	TKBCTL00	强制输出停止功能 1 的触发输入选择 (0)	
	TKBIHE0		
0	—		不将 INTP0 和定时器 KB2 的强制输出停止源 0 用作触发。
1	0		使用定时器 KB2 的强制输出停止源 0 (对应 ELC 的链接目标 9 号)。
其他设定		禁止设定	

TKBPAHCM001	TKBPAHCM000	强制输出停止功能 1 的运行模式选择
0	0	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。与该输入的电平无关, 如果将 TKBPAHTT00 位置“1”, 就解除强制输出停止功能 1。
0	1	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。如果在解除该输入后将 TKBPAHTT00 位置“1”, 就解除强制输出停止功能 1。在该输入有效期间, 即使将 TKBPAHTT00 位置“1”也无效。
1	0	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。与该输入的电平无关, 如果将 TKBPAHTT00 位置“1”, 就与下次计数器的重新开始同步, 解除强制输出停止功能 1。
1	1	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。如果在解除该输入后将 TKBPAHTT00 位置“1”, 就与下次计数器的重新开始同步, 解除强制输出停止功能 1。在该输入有效期间, 即使将 TKBPAHTT00 位置“1”也无效。

TKBPAMD001	TKBPAMD000	执行强制输出停止功能时的输出状态选择	
		强制输出停止功能 1	强制输出停止功能 2
0	0	高阻抗输出	低电平固定输出
0	1	高阻抗输出	高电平固定输出
1	0	低电平固定输出	低电平固定输出
1	1	高电平固定输出	高电平固定输出

- 注意 1. 在使用用于 IH 控制的 PWM 输出功能时, 不能使用 TKBPACTL00 寄存器, 必须将此寄存器置初始值“0000H”。
2. 必须将 bit11 ~ 9 和 bit7 置“0”。不能在定时器运行中改写 TKBPACTL00 寄存器, 但是能刷新 TKBPACTL00 寄存器 (写相同值)。
3. 将比较器 0 和比较器 1 的检测用作触发电源, 并且在比较器的滤波器控制寄存器 (COMPFIR) 的 C1EDG 位和 C0EDG 位为“1” (双边沿检测) 的情况下使用时, 必须将 TKBPAFCM00 位和 TKBPAHCM000 位置“0”。



## 7.3.17 强制输出停止功能控制寄存器 01 (TKBPACTL01)

TKBPACTL01 寄存器选择用作 TKBO01 引脚的强制输出停止功能控制的触发信号。

通过 16 位存储器操作指令设定 TKBPACTL01 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 7-22 强制输出停止功能控制寄存器 01 (TKBPACTL01) 的格式 (1/2)

地址: F0532H	复位后: 0000H	R/W								
符号	15	14	13	12	11	10	9	8		
TKBPACTL01	TKBPAFXS013	TKBPAFXS012	TKBPAFXS011	TKBPAFXS010	0	0	0	TKBPAFCM01		
	7	6	5	4	3	2	1	0		
	0	TKBPAHZS012	TKBPAHZS011	TKBPAHZS010	TKBPAHCM011	TKBPAHCM010	TKBPAMD011	TKBPAMD010		
	TKBPAFXS013		强制输出停止功能 2 的触发输入选择 (3)							
	0		不使用定时器 KB2 强制输出停止源 2。							
	1		使用定时器 KB2 强制输出停止源 2 (对应 ELC 的链接目标 12 号)。							
	TKBPAFXS012		强制输出停止功能 2 的触发输入选择 (2)							
	0		不使用定时器 KB2 强制输出停止源。							
	1		使用定时器 KB2 强制输出停止源 (对应 ELC 的链接目标 11 号)。							
	TKBPAFXS011		强制输出停止功能 2 的触发输入选择 (1)							
	0		不使用定时器 KB2 强制输出停止源 1。							
	1		使用定时器 KB2 强制输出停止源 1 (对应 ELC 的链接目标 10 号)。							
	TKBPAFXS010	TKBCTL00	强制输出停止功能 2 的触发输入选择 (0)							
		TKBIHE0								
	0	—	不将 INTP0、定时器 KB2 强制输出停止源 0 用作触发。							
	1	0	使用定时器 KB2 强制输出停止源 0 (对应 ELC 的链接目标 9 号)。							
	其他设定		禁止设定							
	TKBPAFCM01		强制输出停止功能 2 的运行模式选择							
	0		通过强制输出停止输入 2 的检测，开始强制输出停止功能 2。与下次计数器的重新开始同步，解除强制输出停止功能 2。							
	1		通过强制输出停止输入 2 的检测，开始强制输出停止功能 2。在检测到该触发的反边沿后与下次计数器的重新开始同步，解除强制输出停止功能 2。							
	TKBPAHZS012		强制输出停止功能 1 的输入选择 (2)							
	0		不使用定时器 KB2 强制输出停止源。							
	1		使用定时器 KB2 强制输出停止源 (对应 ELC 的链接目标 11 号)。							

注意 在使用用于 IH 控制的 PWM 输出功能时，只能使用 TKBPACTL01 寄存器的 bit4 (TKBPAHZS010)，必须将其他位置初始值“0”。

图 7-22 强制输出停止功能控制寄存器 01 (TKBPACTL01) 的格式 (2/2)

地址: F0532H      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8
TKBPACTL01	TKBPAFXS013	TKBPAFXS012	TKBPAFXS011	TKBPAFXS010	0	0	0	TKBPAFCM01
	7	6	5	4	3	2	1	0
	0	TKBPAHZS012	TKBPAHZS011	TKBPAHZS010	TKBPAHCM011	TKBPAHCM010	TKBPAMD011	TKBPAMD010

TKBPAHZS011	强制输出停止功能 1 的触发输入选择 (1)
0	不使用定时器 KB2 强制输出停止源 1。
1	使用定时器 KB2 强制输出停止源 1 (对应 ELC 的链接目标 10 号)。

TKBPAHZS010	TKBCTL00	TKBIOC01	强制输出停止功能 1 的触发输入选择 (0) 注
	TKBIHE0	TKBNFB0	
0	—	—	不将 INTP0 和定时器 KB2 强制输出停止源 0 用作触发。
1	0	—	使用定时器 KB2 强制输出停止源 0 (对应 ELC 的链接目标 9 号)。
1	1	0	将不通过噪声滤波器的 INTP0 用作触发。
1	1	1	将通过噪声滤波器的 INTP0 用作触发。

TKBPAHCM011	TKBPAHCM010	强制输出停止功能 1 的运行模式选择
0	0	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。与该输入的电平无关, 如果将 TKBPAHTT01 位置“1”, 就解除强制输出停止功能 1。
0	1	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。如果在解除该输入后将 TKBPAHTT01 位置“1”, 就解除强制输出停止功能 1。在该输入有效期间, 即使将 TKBPAHTT01 位置“1”也无效。
1	0	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。与该输入的电平无关, 如果将 TKBPAHTT01 位置“1”, 就与下次计数器的重新开始同步, 解除强制输出停止功能 1。
1	1	通过强制输出停止输入 1 的检测, 开始强制输出停止功能 1。如果在解除该输入后将 TKBPAHTT01 位置“1”, 就与下次计数器的重新开始同步, 解除强制输出停止功能 1。在该输入有效期间, 即使将 TKBPAHTT01 位置“1”也无效。

TKBPAMD011	TKBPAMD010	执行强制输出停止功能时的输出状态选择	
		强制输出停止功能 1	强制输出停止功能 2
0	0	高阻抗输出	低电平固定输出
0	1	高阻抗输出	高电平固定输出
1	0	低电平固定输出	低电平固定输出
1	1	高电平固定输出	高电平固定输出

注 将 INTP0 用作触发输入时, 必须至少输入 2 个  $f_{CLK}$  时钟。

- 注意 1. 必须将 bit11 ~ 9 和 bit7 置“0”。不能在定时器运行中改写 TKBPACTL00 寄存器, 但是能刷新 TKBPACTL00 寄存器 (写相同值)。
2. 在强制输出停止功能 1、2 中使用的 INTP0NF ~ INTP7NF 不受外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响。只有上升沿总是有效。另外, 必须通过 16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01) 的 TKBEGPB0 位和 TKBEGNB0 位设定在强制输出停止功能 1 中使用的 INTP0 的有效边沿。
3. 在使用用于 IH 控制的 PWM 输出功能时, 只能使用 TKBPACTL01 寄存器的 bit4 (TKBPAHZS010), 必须将其其他位置初始值“0”。
4. 在将比较器检测 0、1 用作触发源并且将比较器滤波控制寄存器 (COMPFIR) 的 C1EDG 位和 C0EDG 位置“1” (检测双边沿) 的情况下使用时, 必须将 TKBPAFCM01 位和 TKBPAHCM010 位置“0”。

### 7.3.18 强制输出停止功能控制寄存器 02 (TKBPACTL02)

TKBPACTL02 是允许或者禁止强制输出停止功能的寄存器。

通过 1 位或者 8 位存储器操作指令设定 TKBPACTL02 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-23 强制输出停止功能控制寄存器 02 (TKBPACTL02) 的格式

地址: F0537H	复位后: 00H	R/W							
符号	7	6	5	4	3	2	1	0	
TKBPACTL02	0	0	0	0	0	0	TKBPACE01	TKBPACE00	

TKBPACE01	TKBO01 引脚的强制输出停止功能输出的控制
0	禁止强制输出停止功能的运行。
1	允许强制输出停止功能的运行。

TKBPACE00	TKBO00 引脚的强制输出停止功能输出的控制
0	禁止强制输出停止功能的运行。
1	允许强制输出停止功能的运行。

注意 1. 必须将 bit7 ~ 2 置“0”。能在定时器运行中改写 TKBPACTL02 寄存器。

2. 在使用用于 IH 控制的 PWM 输出功能时，不能使用 TKBPACTL02 寄存器的 bit0 (TKBPACE00)，必须将此位置初始值“0”。

### 7.3.19 强制输出停止功能标志寄存器 0 (TKBPAFLG0)

TKBPAFLG0 是表示强制输出停止功能的状态标志的寄存器。

通过 1 位或者 8 位存储器操作指令读 TKBPAFLG0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-24 强制输出停止功能标志寄存器 0 (TKBPAFLG0) 的格式

地址: F0536H	复位后: 00H	R					
符号	7	6	5	4	3	2	1
TKBPAFLG0	TKBPAFSF01	TKBPAHSF01	TKBPAFSF00	TKBPAHSF00	TKBPAFIF01	TKBPAHIF01	TKBPAFIF00

TKBPAFSF01	TKBO01 引脚的强制输出停止功能 2 的状态标志
0	强制输出停止的解除状态
1	强制输出停止状态

TKBPAHSF01	TKBO01 引脚的强制输出停止功能 1 的状态标志
0	强制输出停止的解除状态
1	强制输出停止状态

TKBPAFSF00	TKBO00 引脚的强制输出停止功能 2 的状态标志
0	强制输出停止的解除状态
1	强制输出停止状态

TKBPAHSF00	TKBO00 引脚的强制输出停止功能 1 的状态标志
0	强制输出停止的解除状态
1	强制输出停止状态

TKBPAFIF01	TKBO01 引脚的强制输出停止输入 2 的状态标志
0	强制输出停止输入 2 为无效电平。
1	强制输出停止输入 2 为有效电平。

TKBPAHIF01	TKBO01 引脚的强制输出停止输入 1 的状态标志
0	强制输出停止输入 1 为无效电平。
1	强制输出停止输入 1 为有效电平。

TKBPAFIF00	TKBO00 引脚的强制输出停止输入 2 的状态标志
0	强制输出停止输入 2 为无效电平。
1	强制输出停止输入 2 为有效电平。

TKBPAHIF00	TKBO00 引脚的强制输出停止输入 1 的状态标志
0	强制输出停止输入 1 为无效电平。
1	强制输出停止输入 1 为有效电平。

注意 1. 在将比较器检测 0、1 用作触发并且将比较器滤波控制寄存器 (COMPFR) 的 C1EDG 位和 C0EDG 位置“1” (检测双边沿) 的情况下使用时，不能使用 TKBPAHIF00、TKBPAFIF00、TKBPAHIF01、TKBPAFIF01 的状态标志。

2. 在使用用于 IH 控制的 PWM 输出功能时，只有 TKBPAFLG0 寄存器的 bit6 (TKBPAHSF01) 有效，不能使用其他的状态标志。

### 7.3.20 强制输出停止功能 1 开始寄存器 0 (TKBPAHFS0)

TKBPAHFS0 是强制输出停止功能 1 的开始触发寄存器。

通过 1 位或者 8 位存储器操作指令设定 TKBPAHFS0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-25 强制输出停止功能 1 开始寄存器 0 (TKBPAHFS0) 的格式

地址: F0534H	复位后: 00H	R/W						1	0
符号	7	6	5	4	3	2			
TKBPAHFS0	0	0	0	0	0	0	TKBPAHTS01	TKBPAHTS00	

TKBPAHTS01	TKBO01 引脚的强制输出停止功能 1 的开始
0	写“0”的操作无效。
1	开始 TKBO01 引脚的强制输出停止功能 1。

TKBPAHTS00	TKBO00 引脚的强制输出停止功能 1 的开始
0	写“0”的操作无效。
1	开始 TKBO00 引脚的强制输出停止功能 1。

注意 1. 必须将 bit7 ~ 2 置“0”。能在定时器运行中改写 TKBPAHFS0 寄存器，读取值为“0”。

2. 在使用用于 IH 控制的 PWM 输出功能时，不能使用 TKBPAHFS0 寄存器，必须将此寄存器置初始值“00H”。

备注 TKBPAHFS0 寄存器的读取值总是“0”。

### 7.3.21 强制输出停止功能 1 停止寄存器 0 (TKBPAHFT0)

TKBPAHFT0 是强制输出停止功能 1 的停止触发寄存器。

通过 1 位或者 8 位存储器操作指令设定 TKBPAHFT0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-26 强制输出停止功能 1 停止寄存器 0 (TKBPAHFT0) 的格式

地址: F0535H	复位后: 00H	R/W							
符号	7	6	5	4	3	2	1	0	
TKBPAHFT0	0	0	0	0	0	0	TKBPAHTT01	TKBPAHTT00	

TKBPAHTT01	TKBO01 引脚的强制输出停止功能 1 的停止
0	写“0”的操作无效。
1	停止 TKBO01 引脚的强制输出停止功能 1。

TKBPAHTT00	TKBO00 引脚的强制输出停止功能 1 的停止
0	写“0”的操作无效。
1	停止 TKBO00 引脚的强制输出停止功能 1。

注意 1. 必须将 bit7 ~ 2 置“0”。能在定时器运行中改写 TKBPAHFT0 寄存器，读取值为“0”。

2. 在使用用于 IH 控制的 PWM 输出功能时，不能使用 TKBPAHFT0 寄存器的 bit0 (TKBPAHTT00)，必须将此位置初始值“0”。

备注 TKBPAHFT0 寄存器的读取值总是“0”。

如果 TKBPAHCM0n1 位和 TKBPAHCM0n0 位为“10”或者“11”，就在将 TKBPAHTT0n 位置“1”后通过产生 TMKB 宏周期，解除强制输出停止功能 1。

在将 TKBPAHTT0n 位置“1”后到产生 TMKB 宏周期的期间，有关检测强制输出停止的输入或者将 TKBPAHTS0n 位置“1”后的运行，请参照“7.7.3 使用强制输出停止功能 1 时的注意事项”。

备注 n=0、1

### 7.3.22 控制 16 位定时器 KB2 输出引脚端口功能的寄存器

在使用 16 位定时器 KB2 时，必须设定与对象通道复用的端口功能的控制寄存器（触摸引脚功能选择寄存器 x（TSSELx）、端口模式寄存器（PMxx）和端口寄存器（Pxx））。详细内容请参照“4.3.15 触摸引脚功能选择寄存器 0～2（TSSEL0～TSSEL2）”、“4.3.1 端口模式寄存器（PMxx）”和“4.3.2 端口寄存器（Pxx）”。

在将 16 位定时器 KB2 输出引脚的复用端口（P102/TKBO00 等）用作 16 位定时器 KB2 的输出时，必须将各端口对应的触摸引脚功能选择寄存器 x（TSSELx）的位、端口模式寄存器（PMxx）的位和端口寄存器（Pxx）的位置“0”。

例) 将 P102/TKBO00 用作 16 位定时器 KB2 输出的情况

将触摸引脚功能选择寄存器 2（TSSEL2）的 TSSEL22 位置“0”。

将端口模式寄存器（PM10）的 PM102 位置“0”。

将端口寄存器（P10）的 P102 位置“0”。

## 7.4 16 位定时器 KB2 的运行

以下说明定时器 KB2 的运行规格。

- 计数器的基本运行 (参照 7.4.1)
- 默认电平和有效电平 (参照 7.4.2)
- 运行的停止和运行的开始 (参照 7.4.3)
- 成批写 (参照 7.4.4)

定时器 KB2 有以下 3 种运行模式。

- 单体运行模式 (通过 TKBCR00 进行的周期控制) (参照 7.4.5)
- 单体运行模式 (通过外部触发输入进行的周期控制) (参照 7.4.6)
- 交错 PFC (power factor correction) 输出模式 (参照 7.4.7)

### 7.4.1 计数器的基本运行

#### (1) 计数开始

定时器 KB2 的 16 位计数器在全部模式中都是从初始值“FFFFH”开始计数。进行 FFFFH、0000H、0001H、0002H、0003H、..... 的递增计数。

#### (2) 清除

通过 16 位计数器和 TKBCR00 的设定值相同, 或者通过外部触发 (由外部触发决定周期的情况), 将 16 位计数器清“0000H”。在通过和 TKBCR00 的设定值相同进行清除时产生 INTTKB2 中断, 但是在通过外部触发进行清除时不产生中断。

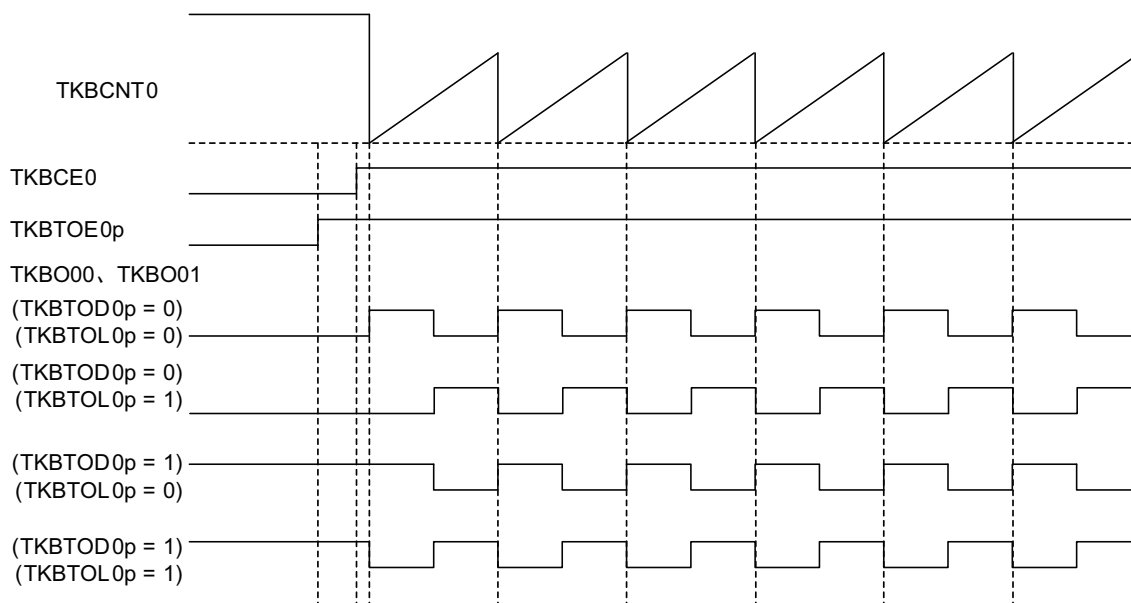


## 7.4.2 默认电平和有效电平

### (1) 基本运行

能通过 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00)，设定定时器 KB2 输出的默认电平和有效电平。

图 7-27 默认电平和有效电平的时序图（基本运行）



如果将 TKBTOE0p 位从“0”改为“1”，就允许 TKBO00、TKBO01 的输出，并且根据 TKBTOL0p 的设定值输出 PWM 波形。

如果将 TKBTOE0p 位从“1”改为“0”，就禁止 TKBO00、TKBO01 的输出，并且根据 TKBTOD0p 的设定值输出默认电平。

**注意** 在使用用于 IH 控制的 PWM 输出功能时，必须将 TKBTOL01 位和 TKBTOD01 位置“00B”或者“11B”。

**备注** p=0、1

## (2) 将 TKBTOE0p 位从“0”改为“1”的情况

在定时器计数运行中，如果在计数器（TKBCNT0）和比较寄存器（TKBCR01 ~ TKBCR03）相同前将 TKBTOE0p 位从“0”改为“1”，定时器的输出就在和 TKBTOL0p 的设定值相同时输出 PWM 波形。

如果在计数器（TKBCNT0）和比较寄存器（TKBCR01 ~ TKBCR03）相同后将 TKBTOE0p 位从“0”改为“1”，定时器的输出就在下次计数器（TKBCNT0）的重新开始前继续输出默认电平。

图 7-28 默认电平和有效电平的时序图

（在计数器和比较寄存器 TKBCR01 ~ TKBCR03 相同前将 TKBTOE0p 位从“0”改为“1”的情况）

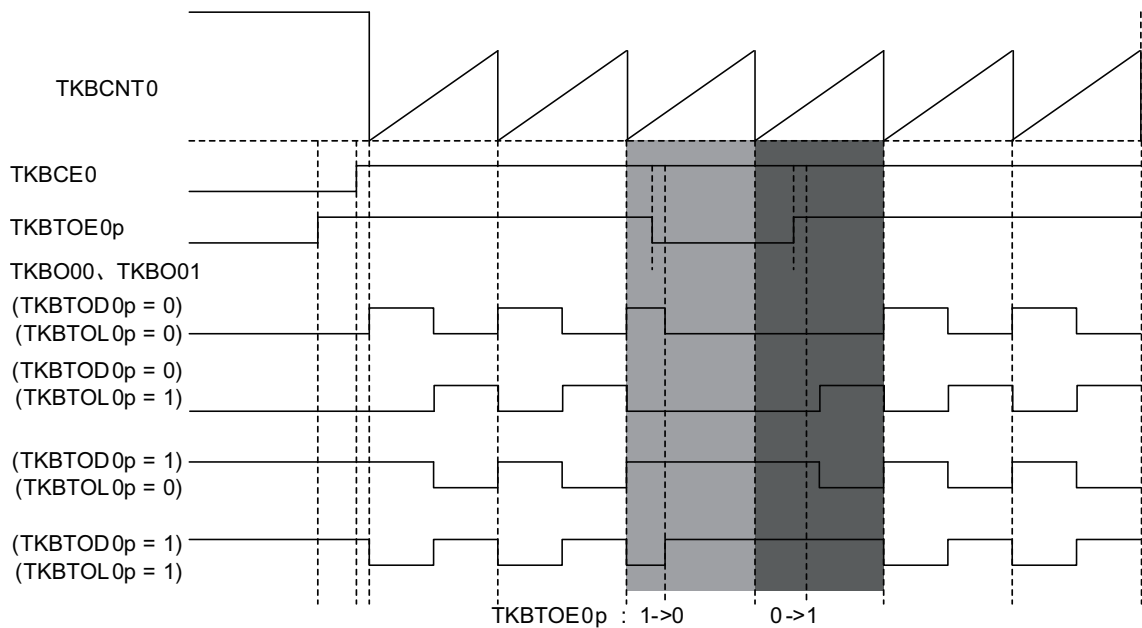
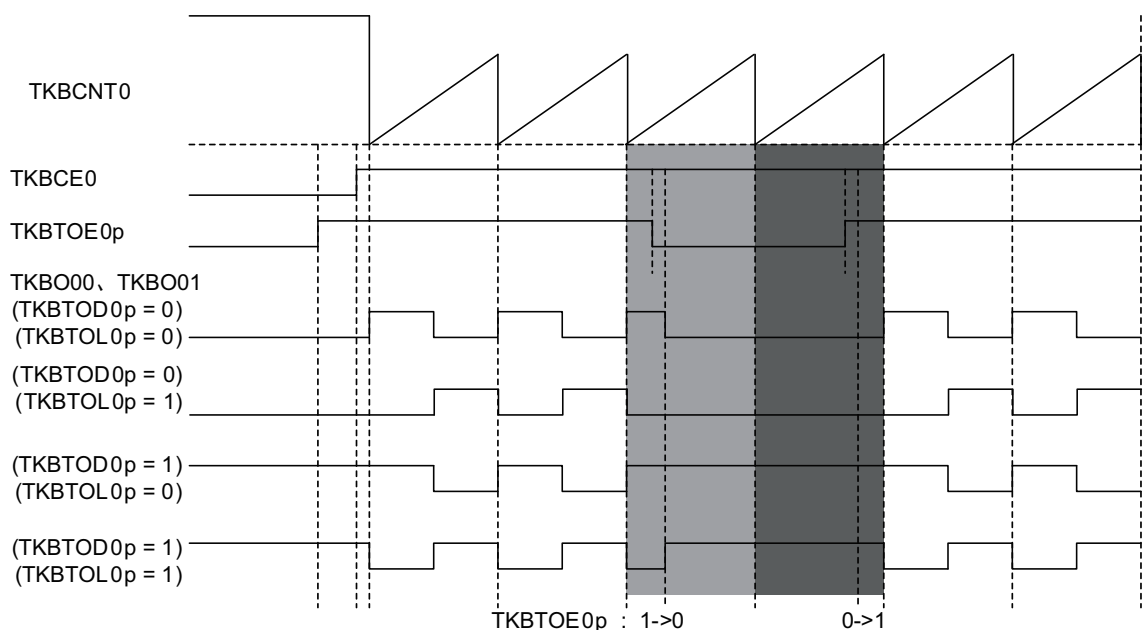


图 7-29 默认电平和有效电平的时序图

（在计数器和比较寄存器 TKBCR01 ~ TKBCR03 相同后将 TKBTOE0p 位从“0”改为“1”的情况）



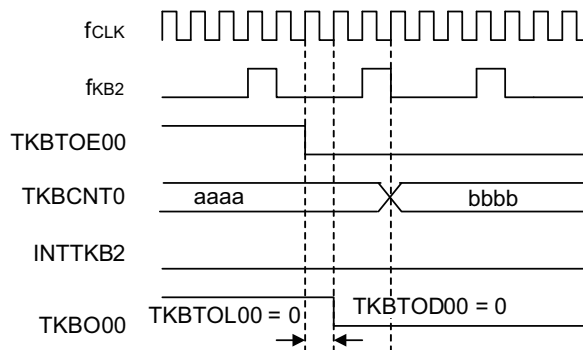
备注 p=0、1

## (3) 将 TKBTOE0p 位从“1”改为“0”的情况

## (a) 基本时序

如果将 TKBTOE0p 位从“1”改为“0”，就在 1 个  $f_{CLK}$  时钟后 TKBO00、TKBO01 变为 TKBTOE0p 设定的默认电平。

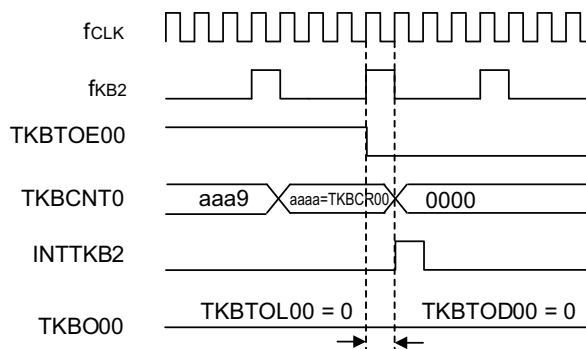
图 7-30 默认电平和有效电平的时序图  
(将 TKBTOE00 位从“1”改为“0”的情况)



## (b) TKBCR00 的相同时序和 TKBTOE0p 的清除时序同时发生的情况

如果在将 TKBTOE0p 位从“1”改为“0”的同时 TKBCNT0 和 TKBCR00 相同，就优先更改 TKBTOE0p，并且 TKBO00、TKBO01 变为 TKBTOE0p 设定的默认电平。

图 7-31 默认电平和有效电平的时序图  
(在将 TKBTOE0p 位从“1”改为“0”的同时 TKBCNT0 和 TKBCR00 相同的情况)



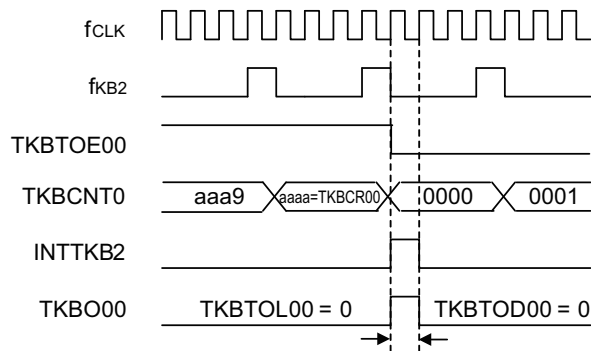
备注 p=0、1

## (c) TKBTOE0p 位的操作和定时器的计数时钟同时发生的情况

如果 TKBTOE0p 位的操作和  $f_{KB2}$  同时发生，就在 TKBCNT0 和 TKBCR00 相同时将 TKBO00、TKBO01 置位。

在 1 个  $f_{CLK}$  时钟后，TKBO00、TKBO01 变为 TKBTOD0p 设定的默认电平。

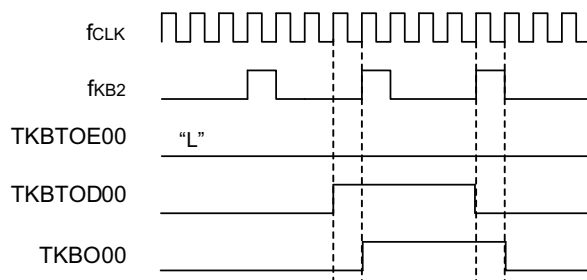
图 7-32 默认电平和有效电平的时序图  
(TKBTOE00 位的操作和定时器的计数时钟同时发生的情况)



## (4) 在 TKBTOE0p 位为“0”的状态下更改 TKBTOD0p 的情况

如果在 TKBTOE0p 位为“0”的状态下更改 TKBTOD0p，就在 1 个  $f_{CLK}$  时钟后 TKBO00、TKBO01 变为 TKBTOD0p 设定的默认电平。

图 7-33 默认电平和有效电平的时序图  
(在 TKBTOE00 位为“0”的状态下更改 TKBTOD00 的情况)



备注 p=0、1

### 7.4.3 运行的停止和运行的开始

能通过控制 TKBCE0 位来停止和开始 16 位定时器 KB2 的运行。

通过将 TKBCE0 位从“1”改为“0”，对 16 位定时器 KB2 进行复位并且停止运行。

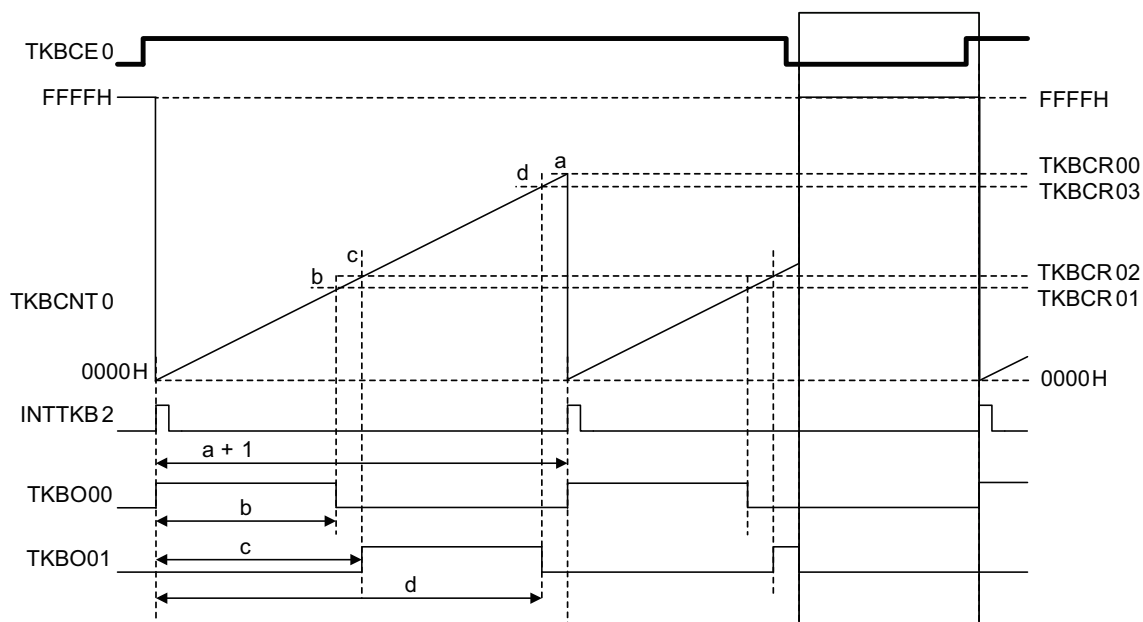
此时，计数器 TKBCNT0 被复位为“FFFFH”并且停止运行。

TKBO00、TKBO01 输出 TKBOD0p 设定的默认电平。

通过将 TKBCE0 位从“0”改为“1”，开始 16 位定时器 KB2 的运行。

当 TKBCE0 位为“0”时，计数器 TKBCNT0 保持“FFFFH”，并且通过将 TKBCE0 位从“0”改为“1”来开始递增计数。

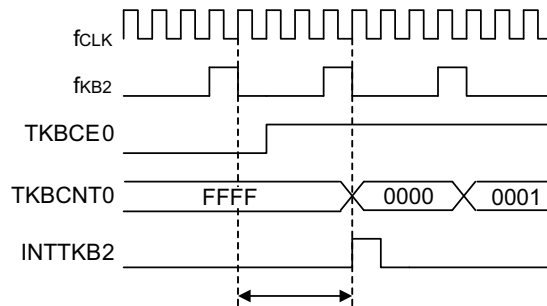
图 7-34 运行停止的时序图 (TKBTOL0p=0、TKBTOD0p=0)



备注 p=0、1

## (1) 计数的开始时序

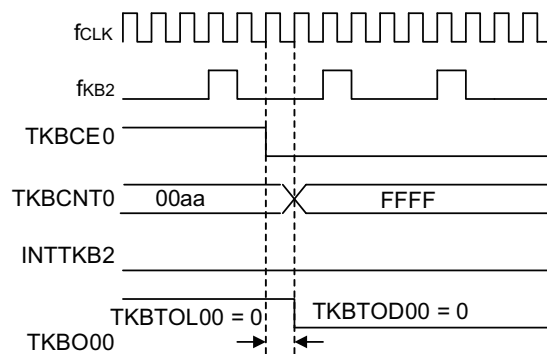
如果将  $TKBCE0$  位从“0”改为“1”，就在经过最小 1 个  $f_{CLK}$  时钟~最大 1 个  $f_{KB2}$  时钟后开始计数。  
在开始计数时输出  $INTTKB2$ 。

图 7-35 运行开始的时序图（将  $TKBCE0$  位从“0”改为“1”的情况）

## (2) 计数的停止时序

## (a) 基本时序

如果将  $TKBCE0$  位从“1”改为“0”，就在经过 1 个  $f_{CLK}$  时钟后停止计数。  
 $TKBCNT0$  被复位为“ $FFFFH$ ”，并且  $TKBO00$ 、 $TKBO01$  变为  $TKBTOD0p$  设定的默认电平。

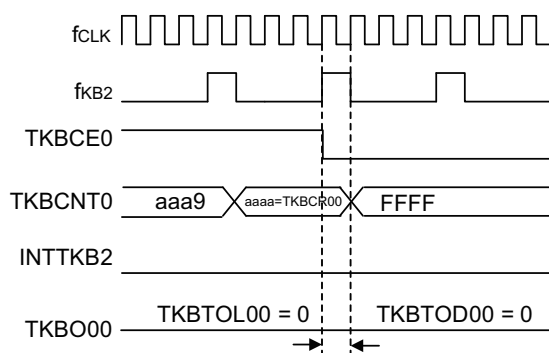
图 7-36 运行停止的时序图（将  $TKBCE0$  位从“1”改为“0”的情况）

备注 p=0、1

## (b) TKBCR00 的相同时序和 TKBCE0 的清除时序同时发生的情况

如果在将 TKBCE0 位从“1”改为“0”的同时 TKBCNT0 和 TKBCR00 相同，就优先更改 TKBCNT0，并且 TKBO00、TKBO01 变为 TKBTOD0p 设定的默认电平。此时，不产生 INTTKB2。

图 7-37 运行停止的时序图  
(在将 TKBCE0 位从“1”改为“0”的同时 TKBCNT0 和 TKBCR00 相同的情况)

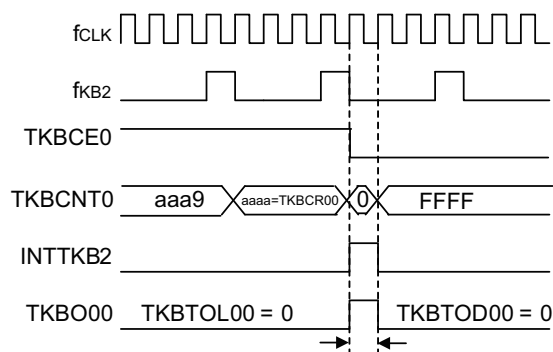


## (c) TKBCE0 位的操作和定时器的计数时钟同时发生的情况

如果 TKBCE0 位的操作和  $f_{CLK}$  同时发生，就在 TKBCNT0 和 TKBCR00 相同时输出 INTTKB2，并且将 TKBO00、TKBO01 置位。

在经过 1 个  $f_{CLK}$  时钟后，TKBCNT0 被复位为“FFFF”，并且 TKBO00、TKBO01 变为 TKBTOD0p 设定的默认电平。

图 7-38 运行停止的时序图 (TKBCE0 位的操作和定时器的计数时钟同时发生的情况)

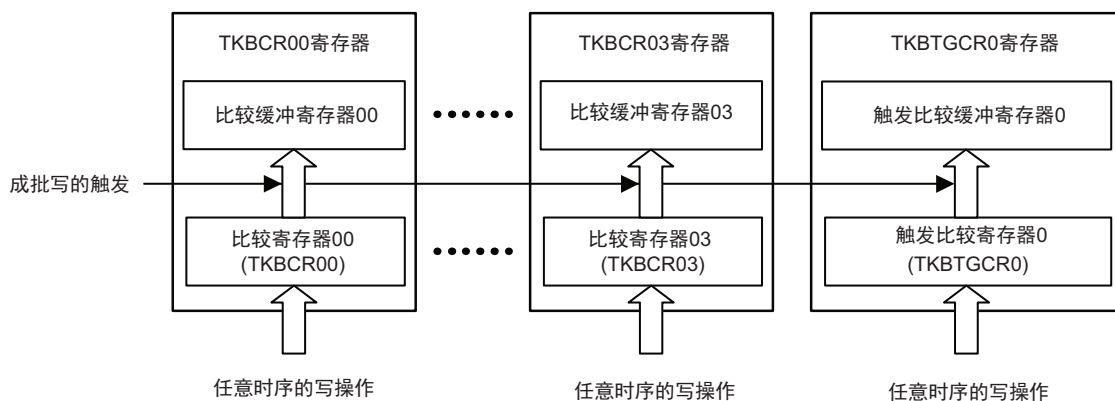


备注 p=0、1

### 7.4.4 成批写

在 16 位定时器 KB2 中，因为 16 位定时器 KB2 的比较寄存器 0p (TKBCR0p) 为如图 7-39 所示的二段结构，所以即使通过程序给 TKBCR0p 设定值，设定的值也不立即变为有效。在开始计数或者传送触发时，将在任何时候设定给 TKBCR0p 的值成批传送到缓冲寄存器，实际用于比较运行。因此，能在任何时候给多个比较寄存器设定值。

图 7-39 比较寄存器的成批改写功能



备注 虽然 16 位定时器 KB2 的比较寄存器 0p (TKBCR0p) 为二段结构，但是除了写值以外，作为 1 个寄存器处理。

#### (1) 成批写的时序

比较寄存器的成批写有以下 3 种情况。其中的 (c) 能通过设定寄存器进行控制。

- (a) 当 16 位定时器 KB2 开始计数时
- (b) 16 位计数器的计数值和 16 位定时器 KB2 的比较寄存器 00 (TKBCR00) 的设定值相同。
- (c) 在允许通过外部触发进行成批写时产生外部触发。

备注 p=0 ~ 3



### 7.4.5 单体运行模式（通过 TKBCR00 进行的周期控制）

#### (1) 功能概要

在单体运行模式中，通过 TKBCR00 的设定值决定周期，通过 TKBCR00 和 TKBCR01 生成 TKBO00 并且通过 TKBCR02 和 TKBCR03 生成 TKBO01。

能在 0% ~ 100% 的范围内设定占空比，周期和占空比能用以下计算式进行计算。

#### 【TKBO00 输出的计算式】

脉冲周期 = (TKBCR00 的设定值 + 1) × 计数时钟周期

占空比 [%] = (TKBCR01 的设定值 / (TKBCR00 的设定值 + 1)) × 100

0% 输出：TKBCR01 的设定值 = 0000H

100% 输出：TKBCR01 的设定值 ≥ TKBCR00 的设定值 + 1

#### 【TKBO01 输出的计算式】

占空比 [%] = ((TKBCR03 的设定值 - TKBCR02 的设定值) / (TKBCR00 的设定值 + 1)) × 100

0% 输出：TKBCR03 的设定值 = TKBCR02 的设定值

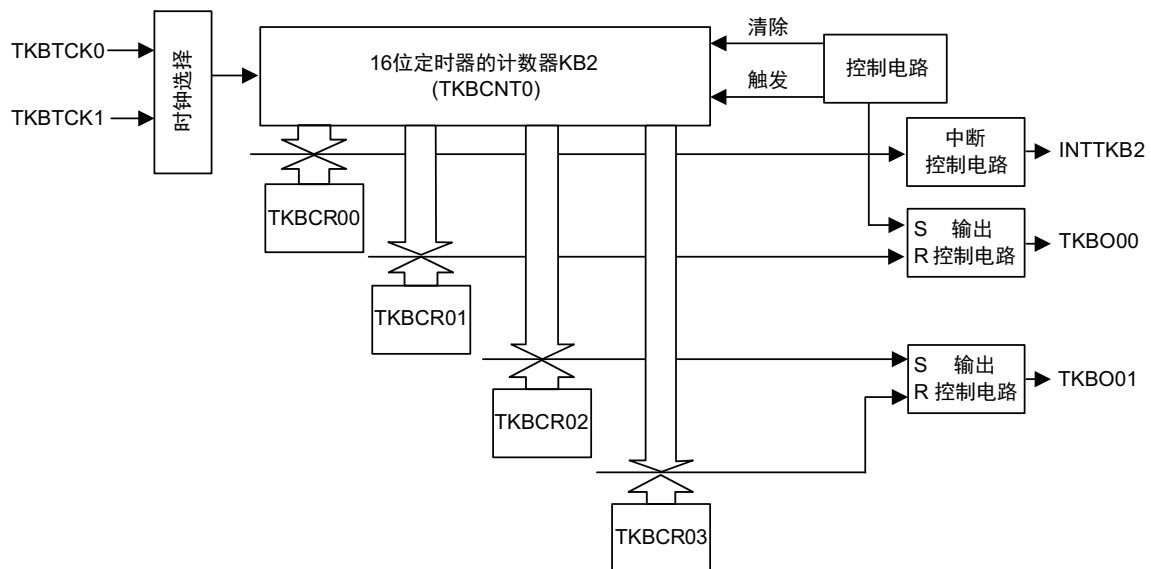
100% 输出：TKBCR02 的设定值 = 0000H

TKBCR03 的设定值 ≥ TKBCR00 的设定值 + 1

注意 必须设定为 TKBCR02 的设定值 ≤ TKBCR03 的设定值。

单体运行时的结构图（通过 TKBCR00 进行的周期控制）如图 7-40 所示。

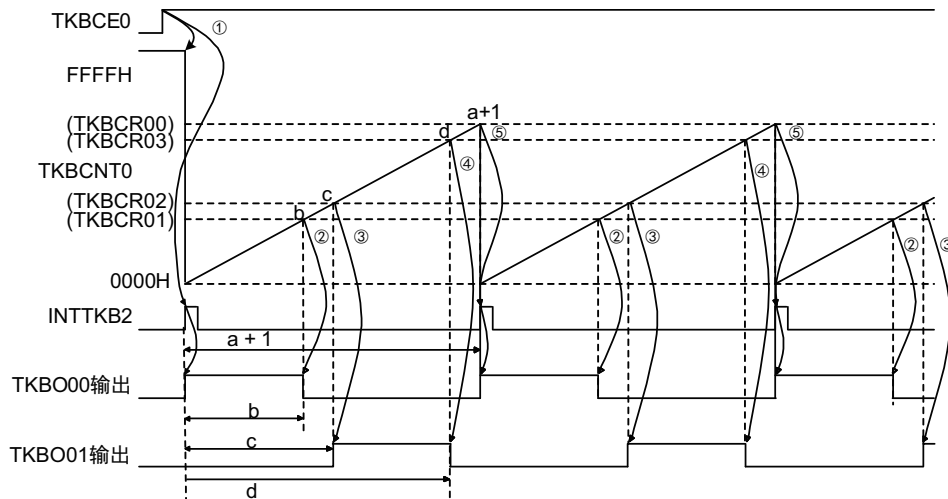
图 7-40 单体运行时的结构图（通过 TKBCR00 进行的周期控制）



## (2) 运行概要

单体运行时序例子如图 7-41 所示。

图 7-41 单体运行时序例子（通过 TKBCR00 进行的周期控制）  
（输出的默认值为低电平（TKBTOD0p=0）并且有效电平为高电平（TKBTOL0p=0）的情况）



以下说明单体运行（通过 TKBCR00 进行的周期控制）的运行例子，说明的①~⑤对应图 7-41 的①~⑤。

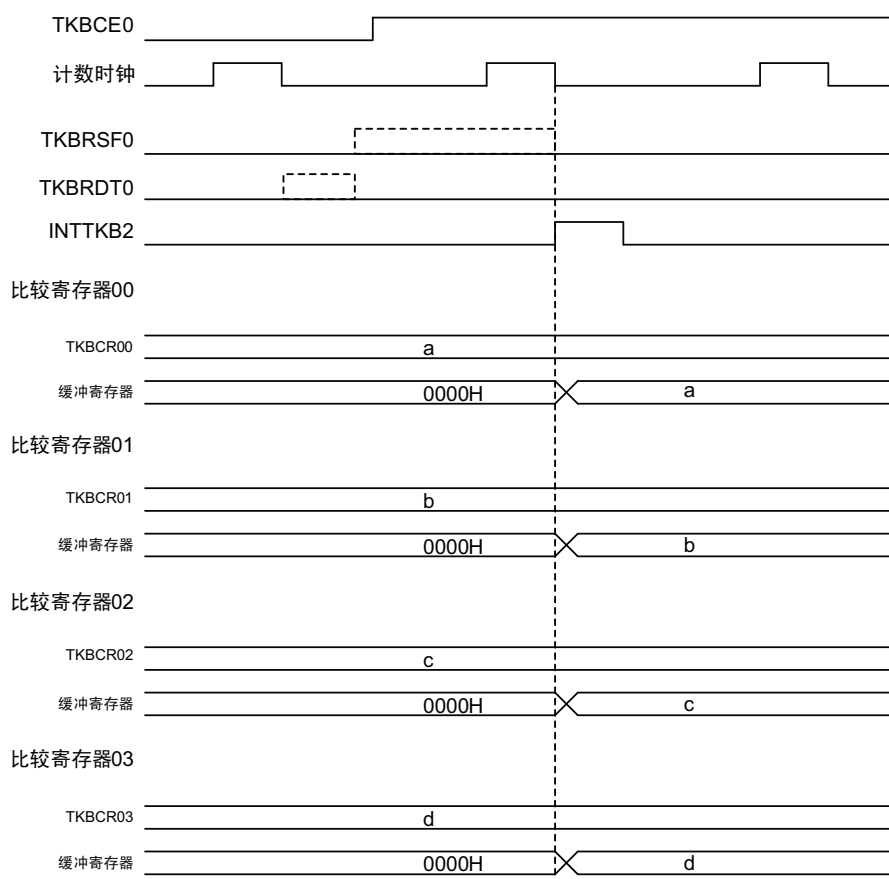
- ① 如果将 TKBCE0 位置“1”，16 位定时器的计数器 KB2（TKBCNT0）就与计数时钟同步从“FFFFH”变为“0000H”，开始递增计数。同时，输出 INTTKB2 并且 TKBO00 的输出从 TKBIOC00 寄存器的 TKBTOD00 位指定的默认值变为 TKBTOL00 位指定的有效值（在此例子中为高电平）（TKBO01 输出保持 TKBTOD01 位指定的默认值）。
- ② TKBCNT0 进行递增计数，如果计数值和 16 位定时器 KB2 的比较寄存器 01（TKBCR01）的设定值相同，TKBO00 的输出就变为无效电平。
- ③ TKBCNT0 进行递增计数，如果计数值和 16 位定时器 KB2 的比较寄存器 02（TKBCR02）的设定值相同，TKBO01 输出就变为有效电平。
- ④ TKBCNT0 进行递增计数，如果计数值和 16 位定时器 KB2 的比较寄存器 03（TKBCR03）的设定值相同，TKBO01 输出就变为无效电平。
- ⑤ TKBCNT0 进行递增计数，如果计数值和 16 位定时器 KB2 的比较寄存器 00（TKBCR00）的设定值相同，就通过下次计数时钟输出 INTTKB2 并且 TKBO00 的输出变为有效电平。TKBCNT0 从“0000H”开始递增计数。
- ⑥ 以后，重复②~⑤。

## (3) 成批写（开始计数时）

在给 TKBCTL01 寄存器的 TKBCE0 位写“1”后通过计数时钟开始计数器的运行时，16 位定时器 KB2 的比较寄存器成批更新内部缓冲寄存器。

只有在开始计数时，即使不给 TKBTRG0 寄存器的 TKBRDT0 位写“1”，也进行成批改写（参照图 7-42）。

图 7-42 成批改写功能：开始计数时的缓冲器更新时序图



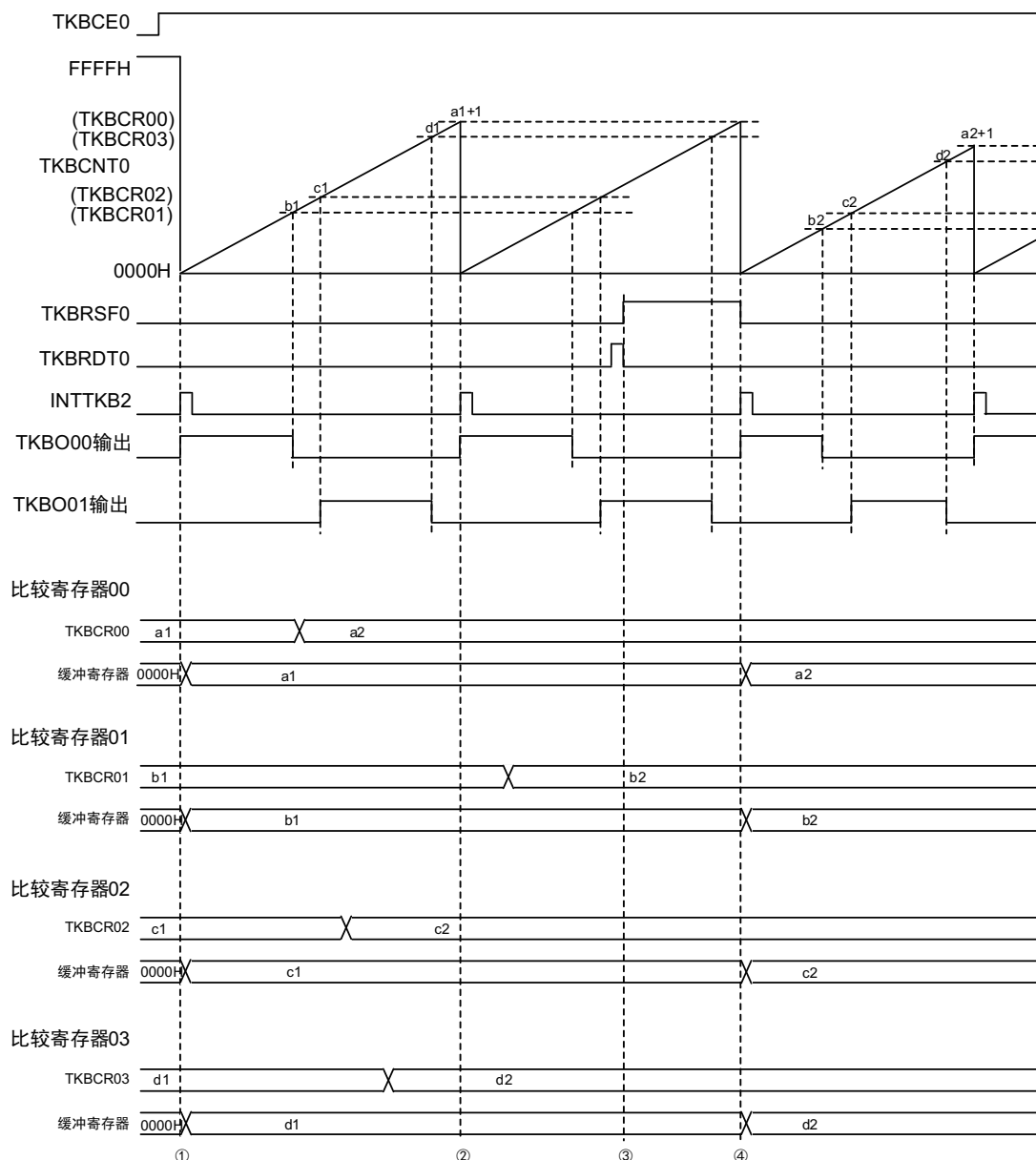
**备注** 如果在 TKBCE0 位为“0”时给 TKBRDT0 位写“1”，就将 TKBRSF0 位置“1”并且在开始计数时（产生计数器的开始触发）将 TKBRSF0 位清“0”。

## (4) 成批写（计数过程中的缓冲器更新）

16 位定时器 KB2 的比较寄存器将给 TKBRDT0 位写“1”的操作作为成批改写的触发，在下次清除计数器（TKBCNT0 和 TKBCR00 相同）时成批更新内部缓冲寄存器。在从给 TKBRDT0 位写“1”到成批改写结束的期间，将成批改写触发的保留状态标志（TKBRSF0）置位（参照图 7-43）。

- ① 在将 TKBCE0 位从“0”改为“1”并且 TKBCNT0 开始计数时，将比较寄存器的设定值传送到缓冲寄存器。
- ② 在改写 TKBCR00 ~ TKBCR03 寄存器后，即使发生计数器的清除，只要不给 TKBRDT0 位写“1”也不进行成批改写。
- ③ 通过给 TKBRDT0 位写“1”，成批改写触发的保留状态标志（TKBRSF0 位）变为“1”。
- ④ 在 TKBRSF0 位为“1”时，通过计数器的清除将比较寄存器的设定值传送到缓冲寄存器，同时 TKBRSF0 位变为“0”。

图 7-43 成批改写功能：计数过程中的缓冲器更新时序图



(5) 单体运行模式（通过 TKBCR00 进行的周期控制）中的寄存器设定内容例子

	15	14	13	12	11	10	9	8
TKBCTL00	TKBIHE0 1/0	— 0	TKBSSE01 1/0	TKBDIE01 1/0	— 0	— 0	TKBSSE00 1/0	TKBDIE00 1/0
	7	6	5	4	3	2	1	0
	TKBMFE0 0	— 0	TKBIRS01 0	TKBIRS00 0	— 0	TKBTSE0 0	TKBSTS01 0	TKBSTS00 0
	7	6	5	4	3	2	1	0
TKBCTL01	TKBCE0 1	— 0	— 0	TKBCKS0 1/0	— 0	— 0	TKBMD01 0	TKBMD00 0
	7	6	5	4	3	2	1	0
TKBIOC00	— 0	— 0	— 0	— 0	TKBTOL01 1/0	TKBTOL00 1/0	TKBTOD01 1/0	TKBTOD00 1/0
	7	6	5	4	3	2	1	0
TKBIOC01	TKBNFB0 0	— 0	TKBEGPA0 1/0	TKBEGNA0 1/0	TKBEGPB0 1/0	TKBEGNB0 1/0	TKBTOE01 1/0	TKBTOE00 1/0
	7	6	5	4	3	2	1	0
TKBPSCS0	— 0	TKBTPS012 1/0	TKBTPS011 1/0	TKBTPS010 1/0	— 0	TKBTPS002 1/0	TKBTPS001 1/0	TKBTPS000 1/0
TKBCR00	0000H ~ FFFFH							
TKBCR01	0000H ~ FFFFH							
TKBCR02	0000H ~ FFFFH							
TKBCR03	0000H ~ FFFFH							
TKBTGCR0	0000H ~ FFFFH							
TKBSIR00	0000H ~ FFFFH							
TKBSIR01	0000H ~ FFFFH							
TKBSSR00	00H ~ 0FH							
TKBSSR01	00H ~ 0FH							
TKBDNR00	00H ~ F0H							
TKBDNR01	00H ~ F0H							
TKBMFR0	0000H							

□ : 在此模式中为固定设定。    ■ : 不需要设定（设定初始值）。

## 7.4.6 单体运行模式（通过外部触发输入进行的周期控制）

### (1) 功能概要

在单体运行模式中，不仅能通过 TKBCR00 进行周期控制，而且能通过外部触发输入进行周期控制。

外部触发输入的检测能使用通过事件输出目标选择寄存器 (ELSELR00 ~ ELSELR21) 以及 16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00) 的 TKBSTS01 位和 TKBSTS00 位选择的输入信号。

通过外部触发输入的检测，将计数器 TKBCNT0 清“0000H”并且将 TKBO00/TKBO01 的输出分别置为有效电平和无效电平。在检测到外部触发输入前，如果 TKBCR00 的设定值和计数器 (TKBCNT0) 的值相同，就将计数器清“0000H”并且继续运行。

当没有检测到外部触发输入而通过 TKBCR00 进行周期控制时，TKBO00/TKBO01 输出的计算式请参照“7.4.5 单体运行模式（通过 TKBCR00 进行的周期控制）”。

当通过外部触发输入的检测进行周期控制时，TKBO00/TKBO01 输出的计算式如下所示。

#### 【TKBO00 输出的计算式】

脉冲周期 = (检测到外部触发输入时的计数器值 + 1) × 计数时钟周期

占空比 [%] = (TKBCR01 的设定值 / (检测到外部触发输入时的计数器值 + 1)) × 100

0% 输出: TKBCR01 的设定值 = 0000H

100% 输出: TKBCR01 的设定值 ≥ 检测到外部触发输入时的计数器值 + 1

#### 【TKBO01 输出的计算式】

脉冲周期 = (检测到外部触发输入时的计数器值 + 1) × 计数时钟周期

占空比 [%] = ((TKBCR03 的设定值 - TKBCR02 的设定值) / (检测到外部触发输入时的计数器值 + 1)) × 100

0% 输出: TKBCR03 的设定值 = TKBCR02 的设定值

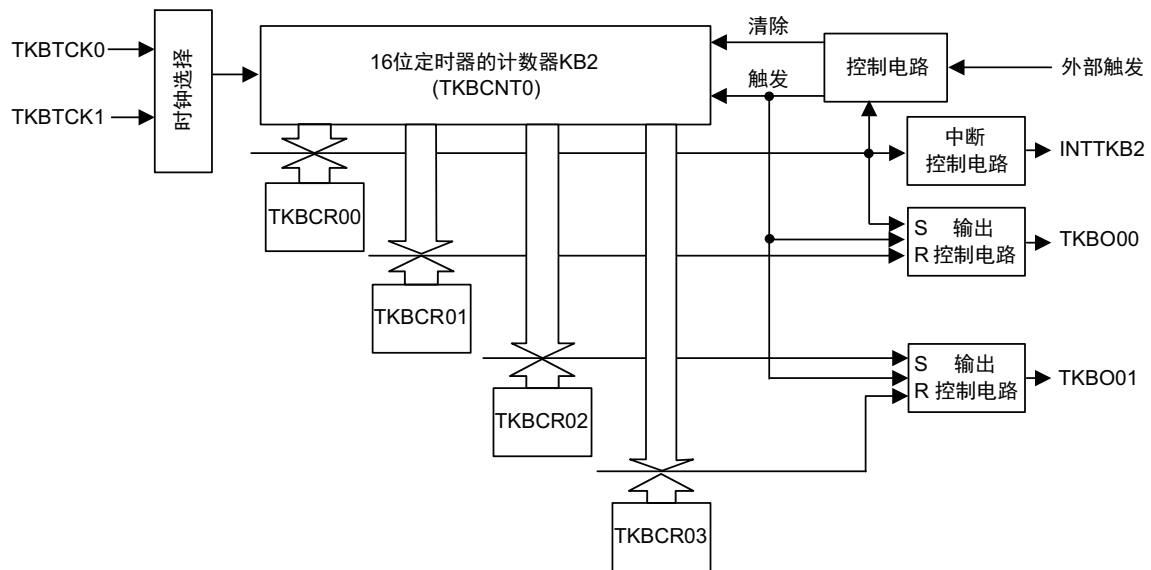
100% 输出: TKBCR02 的设定值 = 0000H

TKBCR03 的设定值 ≥ 检测到外部触发输入时的计数器值 + 1

**注意** 必须设定为 TKBCR02 的设定值 ≤ TKBCR03 的设定值。

单体运行时的结构图（通过外部触发输入进行的周期控制）如图 7-44 所示。

图 7-44 单体运行时的结构图（通过外部触发输入进行的周期控制）

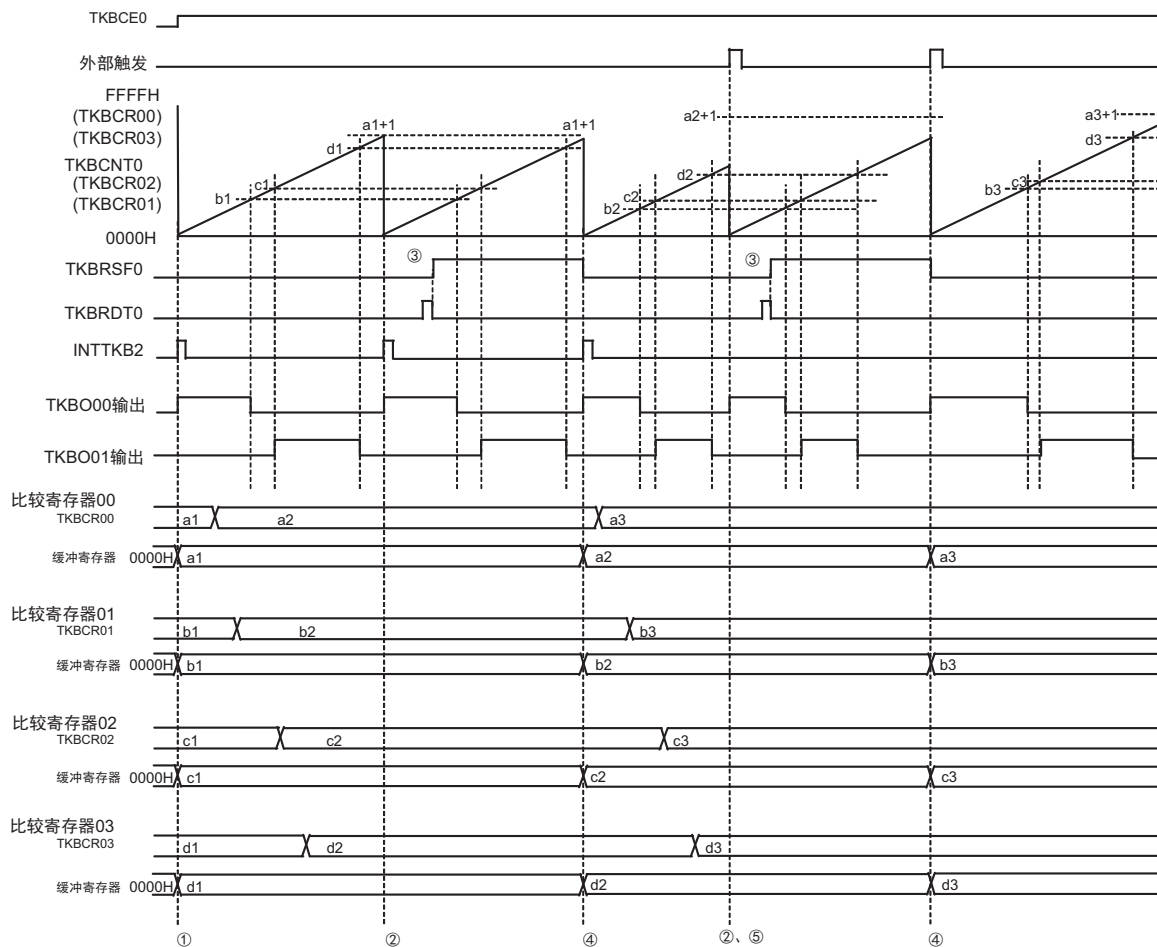


(2) 成批写（当通过外部触发输入进行周期控制的单体运行时，在计数过程中更新缓冲器（将TKBTSE0位置“1”））

在通过外部触发输入进行周期控制的单体运行时，能通过将TKBCTL0寄存器的TKBTSE0位置“1”并且在给TKBRDT0位写“1”后检测到外部触发输入时，清除计数器并且成批改写比较寄存器。计数器的清除也同样，在给TKBRDT0位写“1”后，即使在检测到外部触发输入前TKBCR00和计数器（TKBCNT0）的值相同也进行成批改写。通过ELSELR00～ELSELR21寄存器以及TKBCTL0寄存器的TKBSTS01位和TKBSTS00位选择外部触发输入源。将TKBTSE0位置“1”时的成批写的运行时序例子如图7-45所示。

- ① 在将TKBCE0位从“0”改为“1”并且TKBCNT0开始计数时，将比较寄存器的设定值传送到缓冲寄存器。
- ② 在改写TKBCR00～TKBCR03寄存器后，即使发生计数器的清除，只要不给TKBRDT0位写“1”也不进行成批改写。
- ③ 通过给TKBRDT0位写“1”，成批改写触发的保留状态标志（TKBRSF0位）变为“1”。
- ④ 在将TKBTSE0位置“1”后TKBRSF0位变为“1”时，通过外部触发输入的计数器清除，将比较寄存器的设定值传送到缓冲寄存器，同时TKBRSF0位变为“0”。计数器的清除也同样，在给TKBRDT0位写“1”后，即使在检测到外部触发输入前TKBCR00和计数器（TKBCNT0）的值相同也进行成批改写。
- ⑤ 即使发生通过外部触发输入进行的计数器清除，只要不给TKBRDT0位写“1”也不进行成批改写。

图 7-45 成批改写功能：当通过外部触发输入进行周期控制的单体运行时，在计数过程中更新缓冲器的时序图（将 TKBTSE0 位置“1”）



(3) 成批写（当通过外部触发输入进行周期控制的单体运行时，在计数过程中更新缓冲器（将 TKBTSE0 位置“0”）

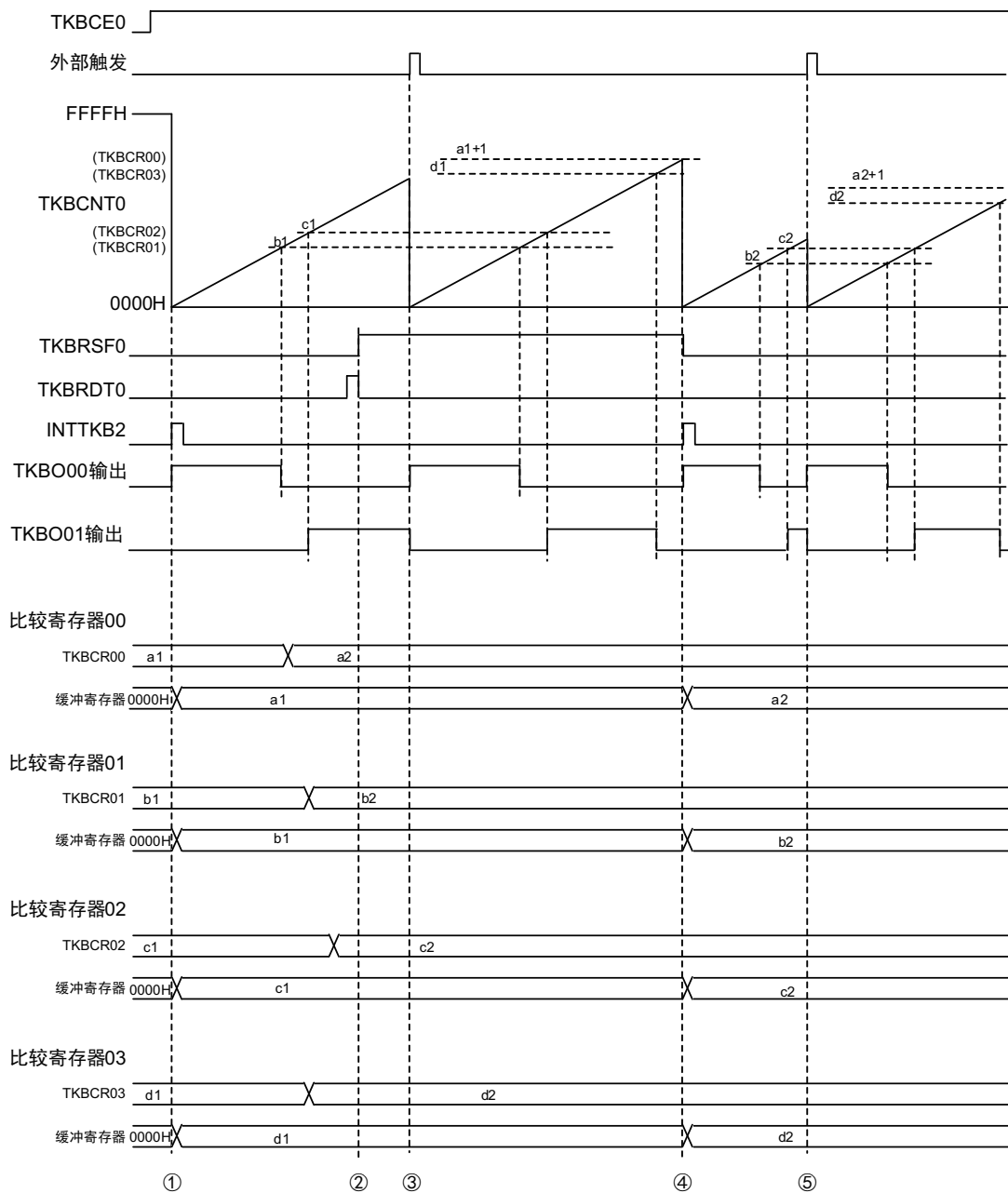
这是在通过外部触发输入进行周期控制的单体运行时将 TKBCTL00 寄存器的 TKBTSE0 位置“0”的例子。在这种情况下，如果在给 TKBRDT0 位写“1”并且成批改写触发的保留状态标志（TKBRSF0 位）为“1”的状态下检测到外部触发输入，就清除计数器，但是不成批改写比较寄存器。

通过 ELSELR00 ~ ELSELR21 寄存器以及 TKBCTL00 寄存器的 TKBSTS01 位和 TKBSTS00 位选择外部触发输入源。将 TKBTSE0 位置“0”时的成批写的运行时序例子如图 7-46 所示。

- ① 在将 TKBCE0 位从“0”改为“1”并且 TKBCNT0 开始计数时，将比较寄存器的设定值传送到缓冲寄存器。
- ② 在改写 TKBCR00 ~ TKBCR03 寄存器后，通过给 TKBRDT0 位写“1”，成批改写触发的保留状态标志（TKBRSF0 位）变为“1”。
- ③ 即使发生通过外部触发输入进行的计数器清除，只要 TKBTSE0 位不变为“1”也不进行成批改写。
- ④ 如果在 TKBRSF0 位为“1”的状态下发生计数器的清除（TKBCNT0 和 TKBCR00 相同），就将比较寄存器的设定值传送到缓冲寄存器，同时 TKBRSF0 位变为“0”。
- ⑤ 即使发生通过外部触发输入进行的计数器清除，只要在 TKBTSE0 位和 TKBRSF0 位不为“1”的状态下也不进行成批改写。



图 7-46 成批改写功能：当通过外部触发输入进行周期控制的单体运行时，在计数过程中更新缓冲器的时序图（将 TKBTSE0 位置“0”）



## (4) 单体运行模式（通过外部触发输入进行的周期控制）的寄存器设定内容例子

	15	14	13	12	11	10	9	8
TKBCTL00	TKBIHE0 0	— 0	TKBSSE01 0	TKBDIE01 0	— 0	— 0	TKBSSE00 0	TKBDIE00 0
	7	6	5	4	3	2	1	0
	TKBMFE0 1/0	— 0	TKBIRS01 0	TKBIRS00 0	— 0	TKBTSE0 1/0	TKBSTS01 1/0	TKBSTS00 1/0
TKBCTL01	TKBCE0 1	— 0	— 0	TKBCKS0 1/0	— 0	— 0	TKBMD01 0	TKBMD00 0
	7	6	5	4	3	2	1	0
TKBIOC00	— 0	— 0	— 0	— 0	TKBTOL01 1/0	TKBTOL00 1/0	TKBTOD01 1/0	TKBTOD00 1/0
	7	6	5	4	3	2	1	0
TKBIOC01	TKBNFB0 0	— 0	TKBEGPA0 0	TKBEGNA0 0	TKBEGPB0 0	TKBEGNB0 0	TKBTOE01 1/0	TKBTOE00 1/0
	7	6	5	4	3	2	1	0
TKBPSCS0	— 0	TKBTPS012 1/0	TKBTPS011 1/0	TKBTPS010 1/0	— 0	TKBTPS002 1/0	TKBTPS001 1/0	TKBTPS000 1/0
TKBCR00	0000H ~ FFFFH							
TKBCR01	0000H ~ FFFFH							
TKBCR02	0000H ~ FFFFH							
TKBCR03	0000H ~ FFFFH							
TKBTGCR0	0000H ~ FFFFH							
TKBSIR00	0000H							
TKBSIR01	0000H							
TKBSSR00	00H							
TKBSSR01	00H							
TKBDNR00	00H							
TKBDNR01	00H							
TKBMFR0	0000H ~ FFFFH							

□：在此模式中为固定设定。

■：不需要设定（设定初始值）。

### 7.4.7 交错 PFC（power factor correction）输出模式

此模式能交错输出 PFC 电路（用于抑制电源的谐波电流）的控制信号。

交错 PFC 电路和单一 PFC 电路相比，能抑制输入的峰值电流，因此能实现器件的小型化和电源装置的大功率化。

交错 PFC 的控制需要 2 个用于检测零电流的输入和 2 个用于开关的 PWM 输出。

通过被选择为计数器重新开始触发源 0 的外部中断输入和 TKBO00 的组合，以及被选择为计数器重新开始触发源 1 的外部中断和 TKBO01 的组合，实现交错 PFC 的控制。

对于被选择为计数器重新开始触发源 0 的外部中断控制的 TKBO00 输出，输出被选择为计数器重新开始触发源 1 的外部中断引起 180 度相位错开的 TKBO01。

**备注** 能通过单体运行模式（通过外部输入触发进行的周期控制）实现单一 PFC 控制。详细内容参照“7.4.6 单体运行模式（通过外部触发输入进行的周期控制）”。

通过 TKBCR00 设定计数器的重新开始周期（在没有检测到被选择为计数器重新开始触发源 0 的外部中断时）。

通过 TKBCR01 设定 TKBO00 输出的有效宽度。

通过 TKBCR03 设定 TKBO01 输出的有效宽度。

**备注** 在交错 PFC（Power Factor Correction）输出模式中，不使用 TKBCR02。

为了在默认电平为低电平（高电平）的情况下使有效电平变为高电平（低电平），必须给 TKBTOL00 位和 TKBTOD00 位设定相同的值并且给 TKBTOL01 位和 TKBTOD01 位设定相同的值。

#### 【TKBO00 输出和 TKBO01 输出的计算式】

脉冲周期（Max）注 = (TKBCR00 的设定值 + 1) × 计数时钟周期

TKBO00 输出的有效宽度 = TKBCR01 的设定值 × 计数时钟周期

TKBO01 输出的有效宽度 = TKBCR03 的设定值 × 计数时钟周期

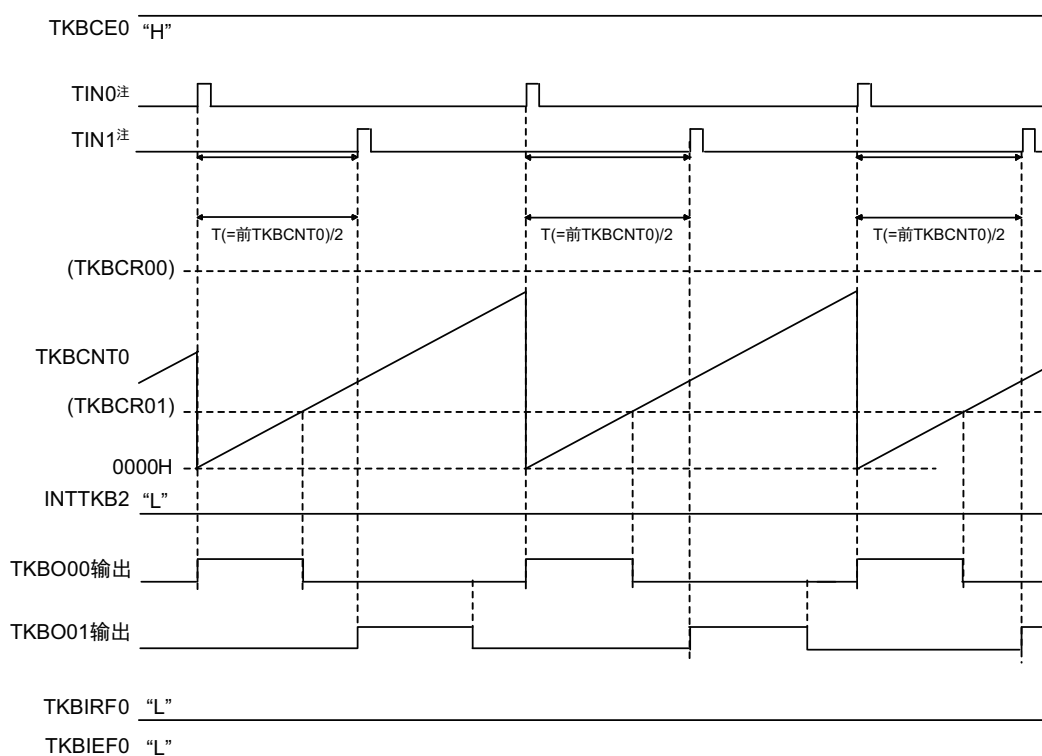
**注** 这是计数器的重新开始周期（在没有检测到被选择为计数器重新开始触发源 0 的外部中断输入时）。

交错 PFC 模式的基本运行概要如图 7-47 所示。在交错 PFC 模式的基本运行中，将被选择为计数器重新开始触发源 0 的外部中断输入作为触发，TKBCNT0 在被清除后从“0000H”开始递增计数。此时，TKBO00 为有效电平，在计数值和 TKBCR01 寄存器的设定值相同时变为无效电平。

通过将选择为计数器重新开始触发源 0 的外部中断输入和发生相位移位的被选择为计数器重新开始触发源 1 的外部中断输入作为触发，TKBO01 变为有效电平，在计数值和 TKBCR03 寄存器的设定值相同时变为无效电平。

在 TKBCNT0 和 TKBCR00 寄存器的设定值相同前，输入下一个被选择为计数器重新开始触发源 0 的外部中断，重复进行上述运行。

图 7-47 交错 PFC 模式的基本运行概要  
 (输出的默认值为低电平 (TKBTOD0p=0) 并且有效电平为高电平 (TKBTOL0p=0) 的情况)



注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

备注 p=0、1

## (1) 交错 PFC 的 TKBO01 的输出条件

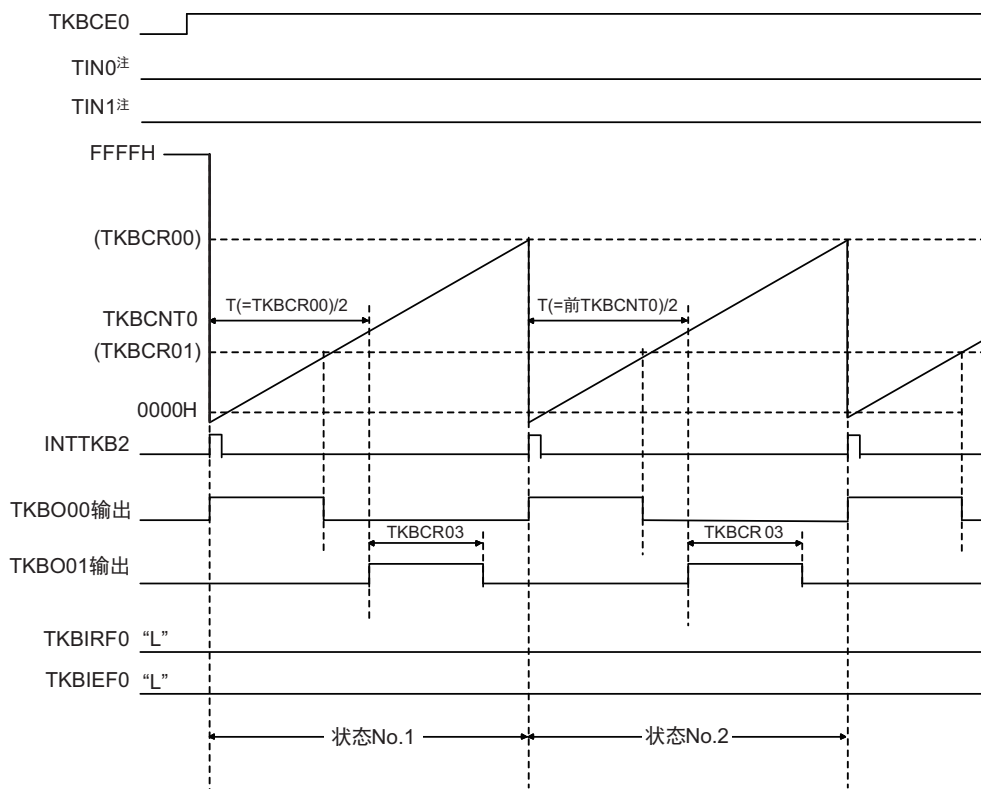
TKBO01 的输出有输出条件，根据下表进行控制。

条件 No	TKBO01 的输出条件			TKBO01 高电平的开始
	TIN0 注 1 输入	和 CR00 相同 / TIN1 注 1	周期宽度	
1	第 1 个周期	—	—	在 T/2 处开始输出 (假设 CR00 的设定值为 T)。
2	未检测到 TIN0 输入。	TKBCNT0 和 CR00 相同 (忽视 TIN1 输入检测)。	下一个周期 (CR00 的值) $\geq$ 前一个周期的 1/2 的情况	在 T/2 处开始输出。
3	↑	↑	下一个周期 (CR00 的值) $\leq$ 前一个周期的 1/2 的情况	保持状态。
4	No.3 的下一个周期	—	—	在 T/2 处开始输出。
5	TIN0 输入检测 (第 1 次) 注 2	—	—	在 T/2 处开始输出。
6	TIN0 输入检测 (第 2 次以后) 注 3	TIN1 检测 (前一个 TOUT1 下降沿 $\sim$ T/2 的范围)	—	在 T/2 处开始输出。
7	TIN0 输入检测 (第 2 次以后) 注 3	TIN1 检测 (T/2 $\sim$ T/2+T/ (TKBIRS01 $\sim$ TKBIRS00 的设定值) 的范围)	—	通过触发的输入开始输出。
8	TIN0 输入检测 (第 2 次以后) 注 3	TIN1 检测 (T/2+T/(IRS1 $\sim$ IRS0 的设定值) 范围之后)	—	保持状态。
9	No.8 的下一个周期	—	—	在 T/2 处开始输出。
10	TIN0 输入检测	—	下一个周期 $\leq$ T/2 的情况	保持状态。
11	No.10 的下一个周期	—	—	在 T/2 处开始输出。

- 注 1. TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。  
 2. TIN0 输入检测 (第 1 次) 是指没有通过 TIN0 输入检测清除前一个周期的情况。  
 3. TIN0 输入检测 (第 2 次) 是指通过 TIN0 输入检测清除前一个周期的情况。

以下是各“状态 No.”的波形图。

图 7-48 交错 PFC 模式的时序图（状态 No.1、No.2 的运行）

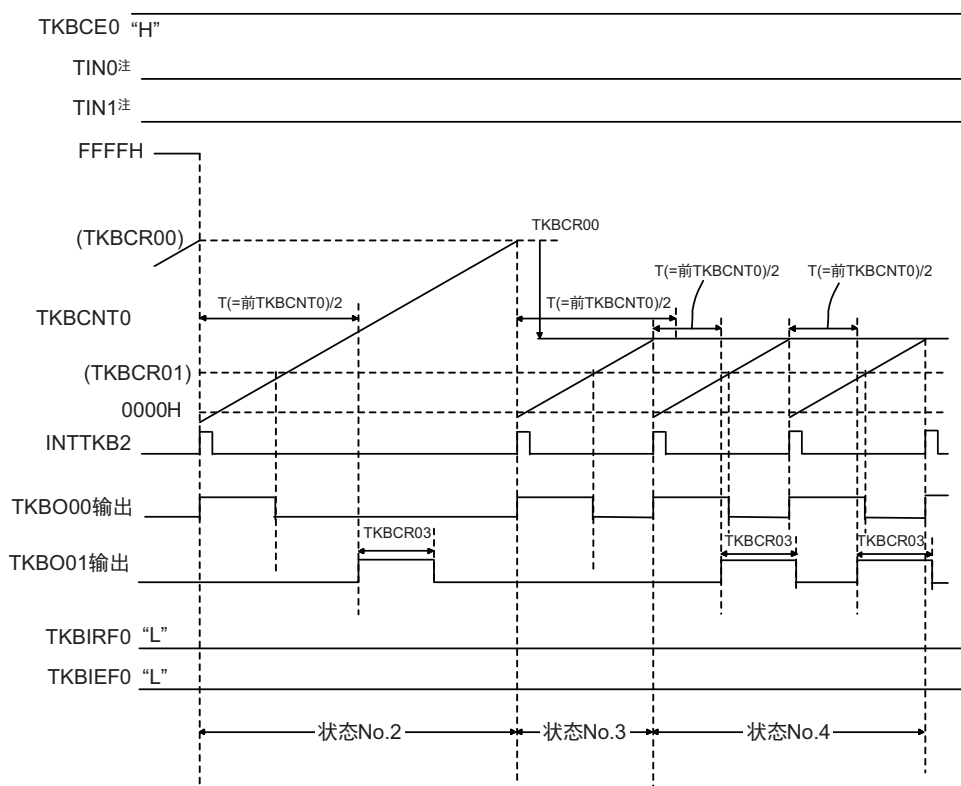


注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

状态 No.1: 只有将 TKBCE0 位置“1”后的第 1 个周期是以 TKBCR00 为“T”，并且在 T/2 处输出 TKBCR03 所设宽度的 TKBO01。

状态 No.2: 第 2 个周期在前一个周期的 T/2 处输出 TKBCR03 所设宽度的 TKBO01。

图 7-49 交错 PFC 模式的时序图（状态 No.3、No.4 的运行）  
 （输出的默认值为低电平（TKBTOD0p=0）并且有效电平为高电平（TKBTOL0p=0）的情况）



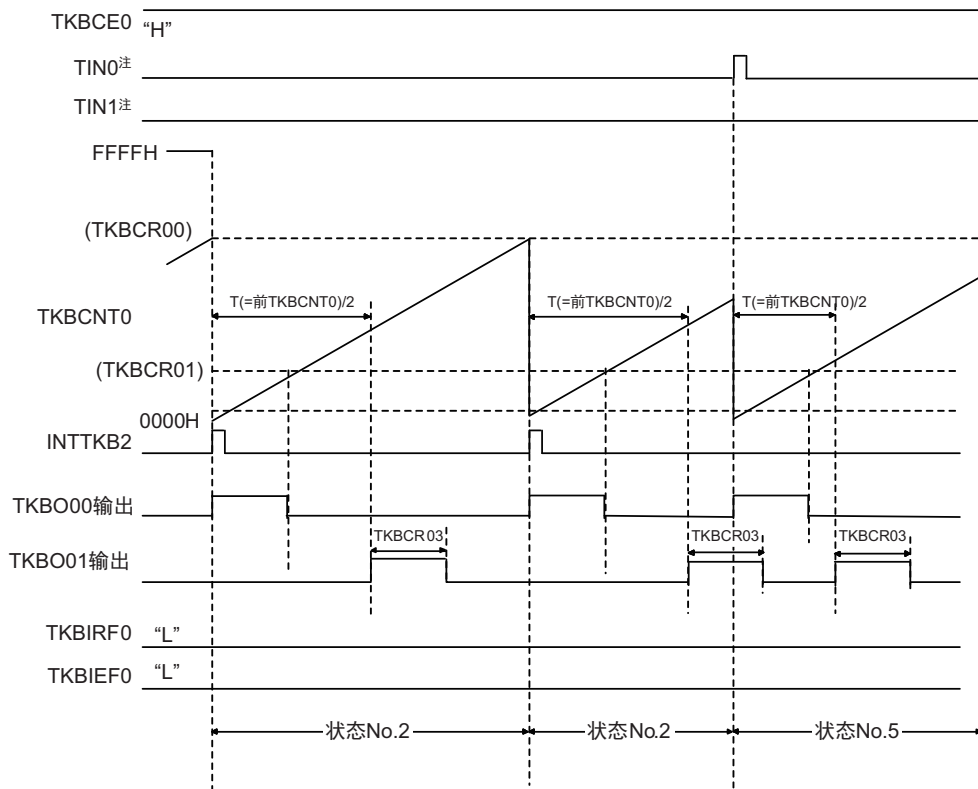
注 TIN0 表示分配给计数重新开始触发源 0 的外部中断， TIN1 表示分配给计数重新开始触发源 1 的外部中断。

备注 p=0、1

状态 No.3: 因为不能确保前一个周期的  $T/2$ ，所以 **TKBO01** 保持状态。

状态 No.4: 在前一个周期的  $T/2$  处输出 **TKBCR03** 所设宽度的 **TKBO01**。

图 7-50 交错 PFC 模式的时序图（状态 No.5 的运行：INT0 输入检测（第 1 次））



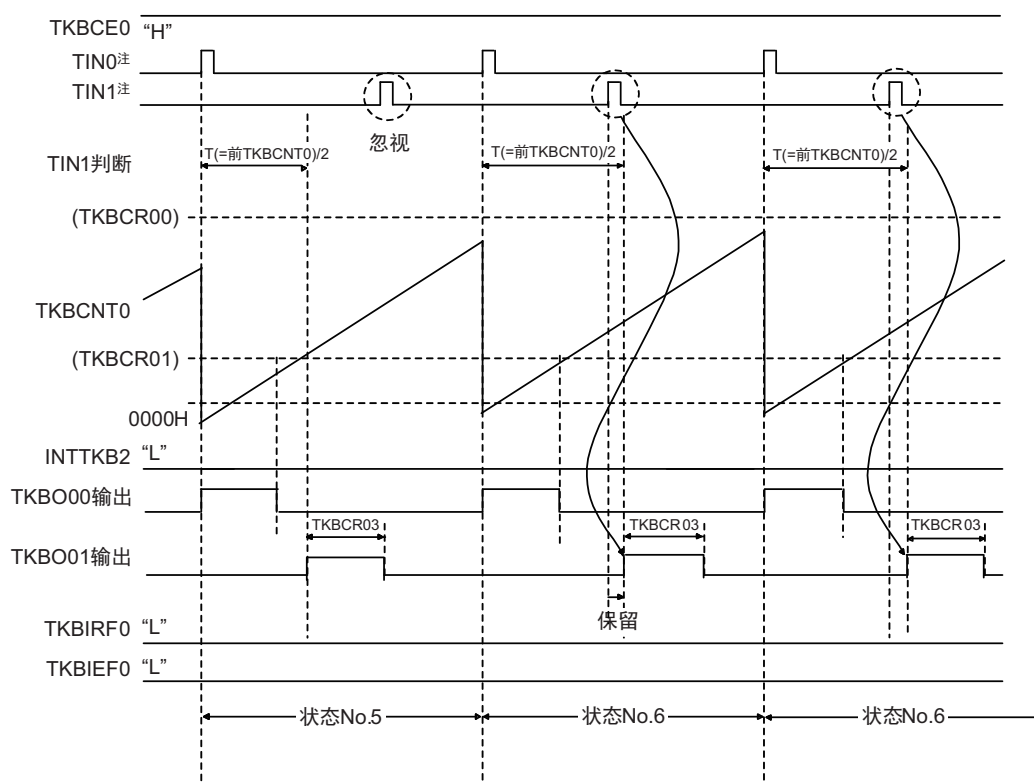
注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

状态 No.5: 这是将 TKBCE0 位置 "1" 后第一次检测到的 TIN0，在前一个周期的  $T/2$  处输出 TKBCR03 所设宽度的 TKBO01。

与 TIN1 的检测或者未检测无关。



图 7-51 交错 PFC 模式的时序图（状态 No.6 的运行）  
 （输出的默认值为低电平（TKBTOD0p=0）并且有效电平为高电平（TKBTOL0p=0）的情况）

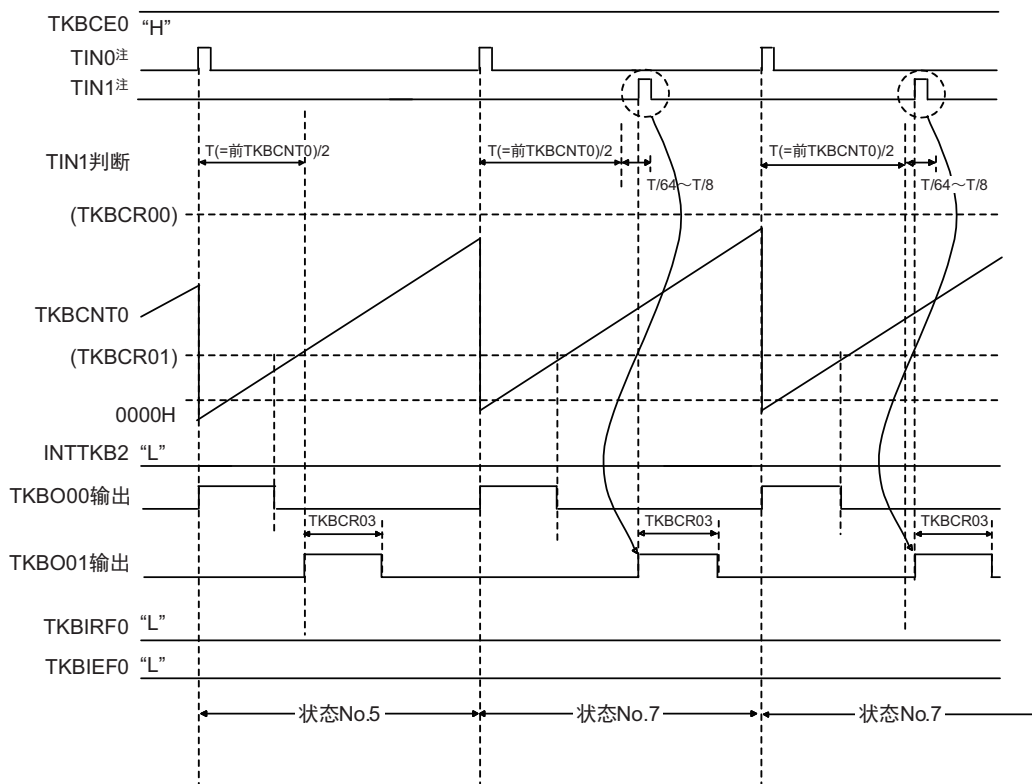


注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

备注 p=0、1

状态 No.6: 因为在前一个周期的 T/2 内输入 TIN1，所以在前一个周期的 T/2 处输出 TKBCR03 所设宽度的 TKBO01。

图 7-52 交错 PFC 模式的时序图（状态 No.7 的运行）  
 （输出的默认值为低电平（TKBTOD0p=0）并且有效电平为高电平（TKBTOL0p=0）的情况）

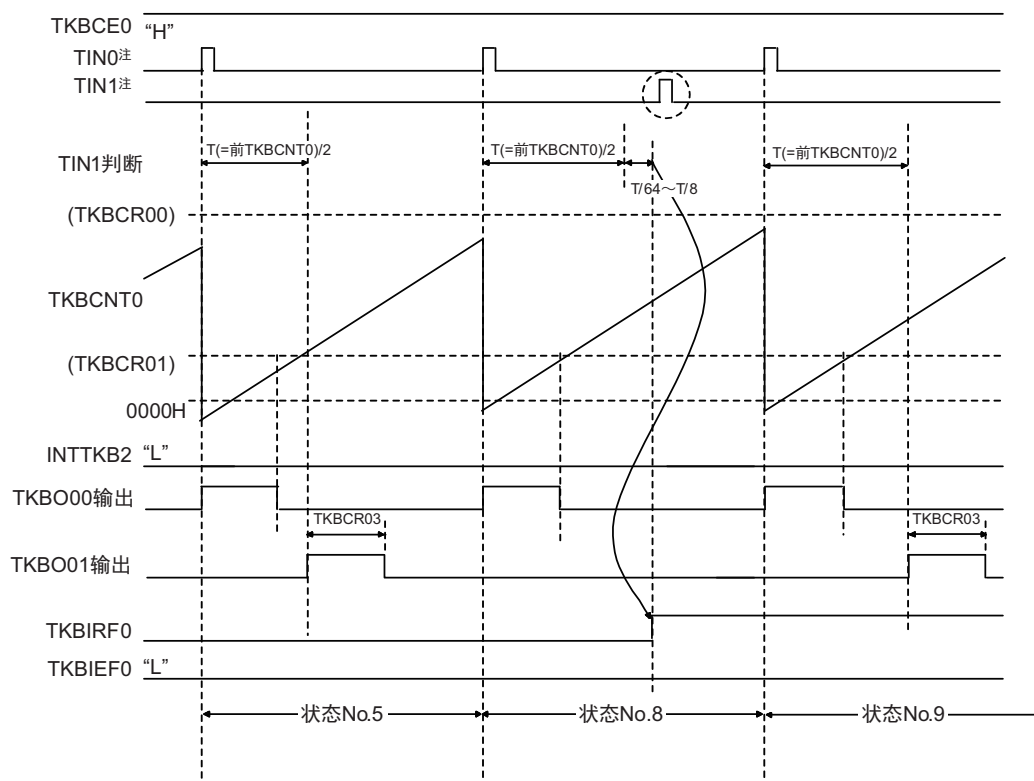


注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

备注 p=0、1

状态 No.7: 在检测到 TIN0 后，如果在前一个周期的  $T/2 \sim$  前一个周期的  $T/2+T/m$  ( $m$  为 8、16、32、64: 通过 TKBIRS01 和 TKBIRS00 进行设定) 内检测到 TIN1，就输出 TKBCR03 所设宽度的 TKBO01。

图 7-53 交错 PFC 模式的时序图（状态 No.8、No.9 的运行）  
 （输出的默认值为低电平（TKBTOD0p=0）并且有效电平为高电平（TKBTOL0p=0）的情况）



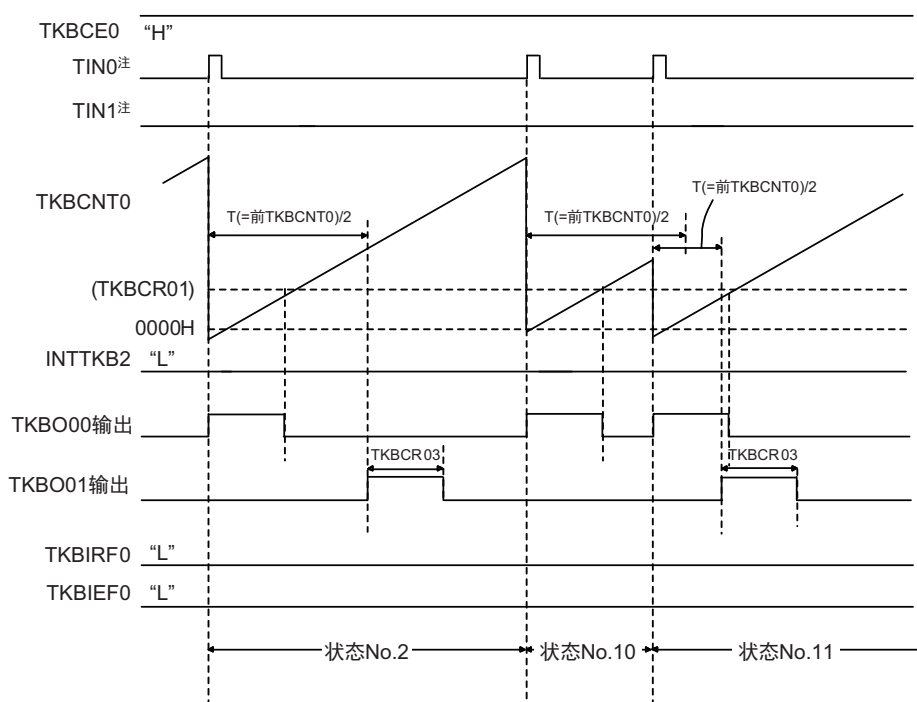
注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

备注 p=0、1

状态 No.8: 如果在前一个周期的  $T/2+T/m$  ( $m$  为 8、16、32、64: 通过 **TKBIRS01** 和 **TKBIRS00** 进行设定) 内没有检测到 **TIN1**, **TKBO01** 就保持状态。此时, 将 **TKBIRF0** 位置 "1"。

状态 No.9: 在前一个周期的  $T/2$  处输出 **TKBCR03** 所设宽度的 **TKBO01**。

图 7-54 交错 PFC 模式的时序图（状态 No.10、No.11 的运行）  
（输出的默认值为低电平（TKBTOD0p=0）并且有效电平为高电平（TKBTOL0p=0）的情况）



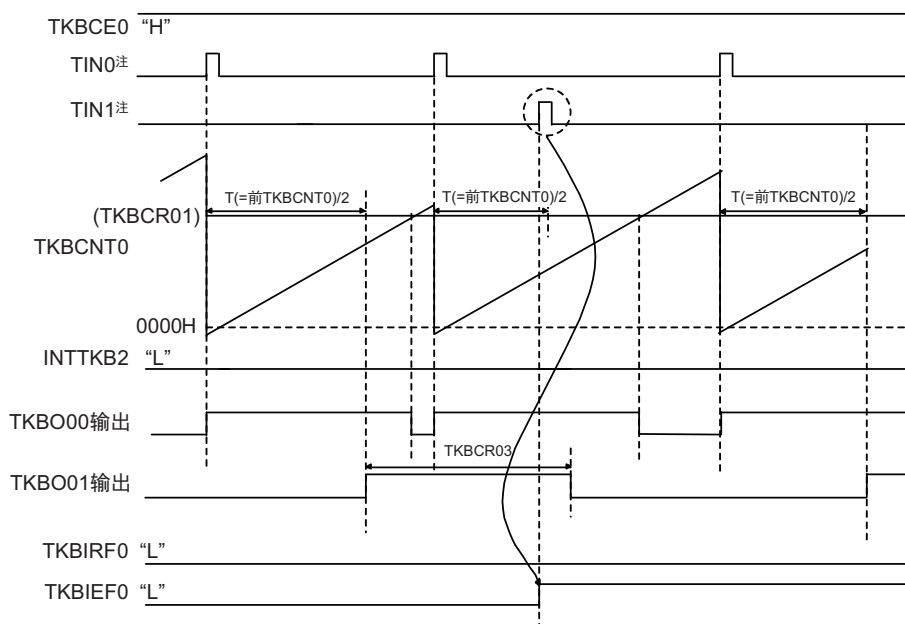
注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

备注 p=0、1

状态 No.10: 因为不能确保前一个周期的  $T/2$ ，所以 TKBO01 保持状态。

状态 No.11: 在前一个周期的  $T/2$  处输出 TKBCR03 所设宽度的 TKBO01。

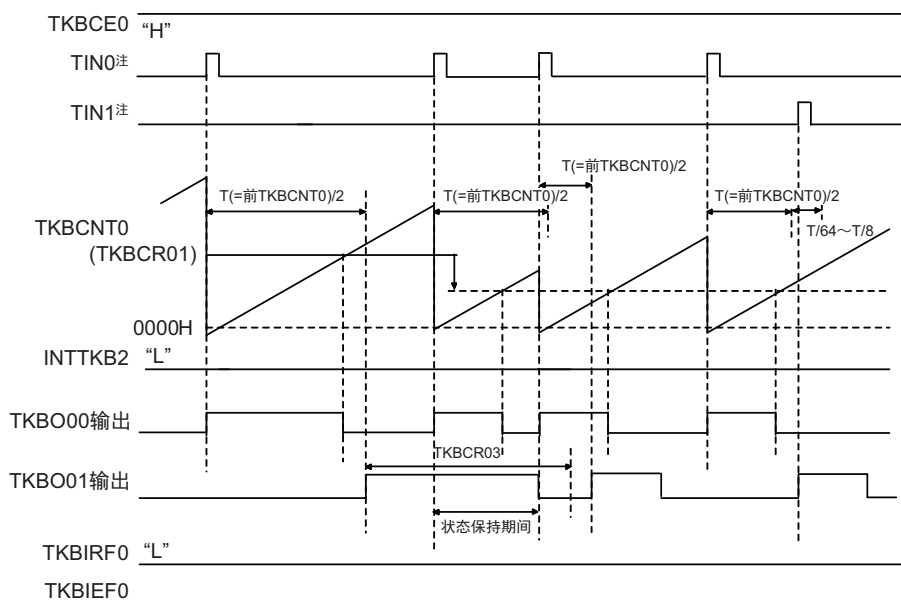
图 7-55 交错 PFC 模式的时序图  
(在输出 TKBO01 的过程中再次产生触发的情况)



注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

在输出前一个周期的 TKBO01 的过程中，如果产生下一个 TKBO01 的输出触发，就忽视此触发。此时，将 TKBIEF0 位置“1”。

图 7-56 交错 PFC 模式的时序图  
(TKBO01 的输出是前一次的输出宽度并且超过状态保持期间的情况)



注 TIN0 表示分配给计数重新开始触发源 0 的外部中断，TIN1 表示分配给计数重新开始触发源 1 的外部中断。

如果 TKBO01 的前一次的输出宽度很长并且超过状态保持期间，就在状态保持期间结束后开始下一个周期时强制输出默认值。

## (2) 交错 PFC 输出模式中的寄存器设定一览表

TKBCTL00	15	14	13	12	11	10	9	8
	TKBIHE0 0	— 0	TKBSSE01 0	TKBDIE01 0	— 0	— 0	TKBSSE00 0	TKBDIE00 0
TKBCTL01	7	6	5	4	3	2	1	0
	TKBMFE0 1/0	— 0	TKBIRS01 1/0	TKBIRS00 1/0	— 0	TKBTSE0 1	TKBSTS01 0	TKBSTS00 0
TKBCTL01	7	6	5	4	3	2	1	0
	TKBCE0 1	— 0	— 0	TKBCKS0 1/0	— 0	— 0	TKBMD01 1	TKBMD00 1
TKBIOC00	7	6	5	4	3	2	1	0
	— 0	— 0	— 0	— 0	TKBTOL01 1/0	TKBTOL00 1/0	TKBTOD01 1/0	TKBTOD00 1/0
TKBIOC01	7	6	5	4	3	2	1	0
	TKBNFB0 0	— 0	TKBEGPA0 0	TKBEGNA0 0	TKBEGPB0 0	TKBEGNB0 0	TKBTOE01 1/0	TKBTOE00 1/0
TKBPSCS0	7	6	5	4	3	2	1	0
	— 0	TKBTPS012 1/0	TKBTPS011 1/0	TKBTPS010 1/0	— 0	TKBTPS002 1/0	TKBTPS001 1/0	TKBTPS000 1/0
TKBCR00	0000H ~ FFFFH							
TKBCR01	0000H ~ FFFFH							
TKBCR02	0000H ~ FFFFH							
TKBCR03	0000H ~ FFFFH							
TKBTGCR0	0000H ~ FFFFH							
TKBSIR00	0000H							
TKBSIR01	0000H							
TKBSSR00	00H							
TKBSSR01	00H							
TKBDNR00	00H							
TKBDNR01	00H							
TKBMFR0	0000H ~ FFFFH							

□ : 在此模式中为固定设定。    ■ : 不需要设定 (设定初始值)。

## 7.5 16 位定时器 KB2 的选项功能

能给定时器 KB2 附加选项功能。

定时器 KB2 的各运行模式能选择的选项如下表所示。

运行模式		单体运行模式		交错 PFC 输出模式
运行模式中的周期控制方法		通过 CR00 进行的周期控制	通过触发进行的周期控制	重新开始触发源 0/ 通过 CR00 进行的周期控制
选项功能	触发输出功能	○	○	○
	PWM 输出抖动功能	○注 1	×	×
	PWM 输出软启动功能	○注 1	×	×
	最大频率限制功能	×	○注 2	○
	用于 IH 控制的 PWM 输出功能	○	○	×

注 1. 不能使用用于 IH 控制的 PWM 输出功能。

2. 用于 IH 控制的 PWM 输出功能的重新开始触发输入不为最大频率限制功能的检测对象。

备注 有关运行的详细内容，请参照“7.4.2 默认电平和有效电平”和“7.4.3 运行的停止和运行的开始”。

### 7.5.1 触发输出功能

能通过设定 16 位定时单体器 KB2 的触发比较寄存器 0 (TKBTGCR0) 生成定时器 KB2 的触发输出信号。该触发输出信号能用作 ELC 的事件输入信号 (支持 ELSELR20)。

通过检测到 TKBCNT0 和 TKBTGCR0 的相同，输出定时器 KB2 的触发输出信号，并且能以任意的时序对 TKBCR00 的设定周期进行触发输出。定时器 KB2 的触发输出信号的输出宽度是 1 个定时器时钟的宽度。从开始 PWM 输出周期后的触发输出时序可通过以下计算式算出。

触发输出时序 = TKBTGCR0 的设定值 × 计数时钟周期

注意 当 TKBCR00 < TKBTGCR 时，不输出定时器 KB2 的触发输出信号。

图 7-57 单体运行模式 (通过 TKBCR00 进行的周期控制) 中的触发输出功能

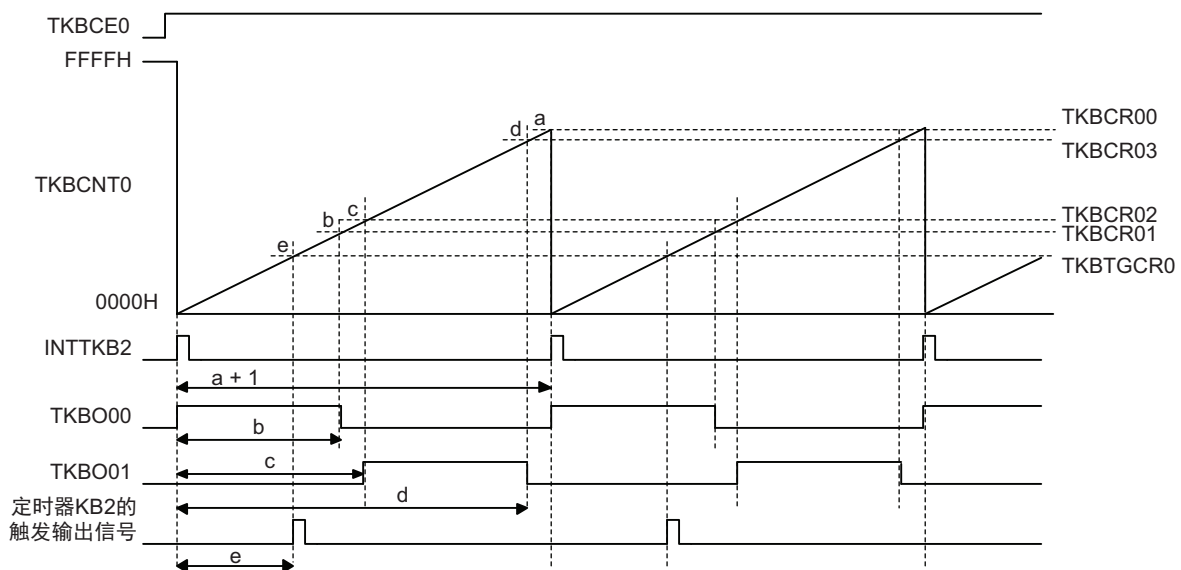
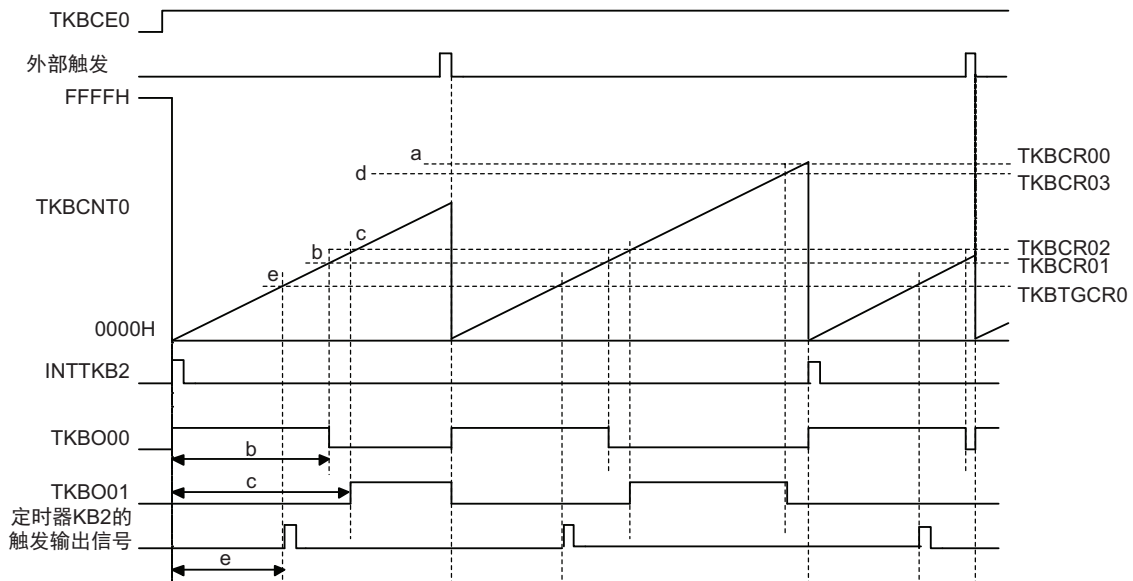




图 7-58 单体运行模式（通过外部触发输入进行的周期控制）中的触发输出功能



## 7.5.2 PWM 输出抖动功能

16 位定时器 KB2 能通过使用 PWM 输出抖动功能来提高 PWM 的分辨能力。

以 16 个 PWM 周期为 1 个单位，能通过将 1 个单位中的  $N$  次 ( $N=0 \sim 15$ ) 有效期间延长 1 个计数时钟，将 PWM 的平均分辨能力提高 16 倍。

通过  $TKBDNR0p$  寄存器设定将 1 个单位中的有效期间延长 1 个计数时钟的次数 ( $N$ )。

图 7-59 表示在 1 个单位内的哪个周期 (第  $k$  个周期) 延长 ( $N$  次) 1 个计数时钟。

例如， $N=3$  的情况，在 1 个单位中延长第 1、5、9 个周期的 PWM 有效期间。

图 7-59 有效期间延长 1 个计数时钟的周期和 TKBDNR0p 的关系图

次数 (N)	第 k 个周期															
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0																
1	■															
2	■							■								
3	■				■			■								
4	■				■			■				■				
5	■	■			■			■				■				
6	■	■	■		■			■			■					
7	■	■	■	■	■			■			■					
8	■	■	■	■	■	■		■			■					
9	■	■	■	■	■	■	■	■			■					
10	■	■	■	■	■	■	■	■	■		■					
11	■	■	■	■	■	■	■	■	■	■	■					
12	■	■	■	■	■	■	■	■	■	■	■	■				
13	■	■	■	■	■	■	■	■	■	■	■	■	■			
14	■	■	■	■	■	■	■	■	■	■	■	■	■	■		
15	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	

备注 1. □ : 根据 TKBCR01 寄存器和 TKBCR03 寄存器的设定值, 设定为有效周期。  
 ■ : 将 TKBCR01 寄存器和 TKBCR03 寄存器的设定值 +1, 设定为有效周期。

2. p=0、1

图 7-60 抖动运行的波形图

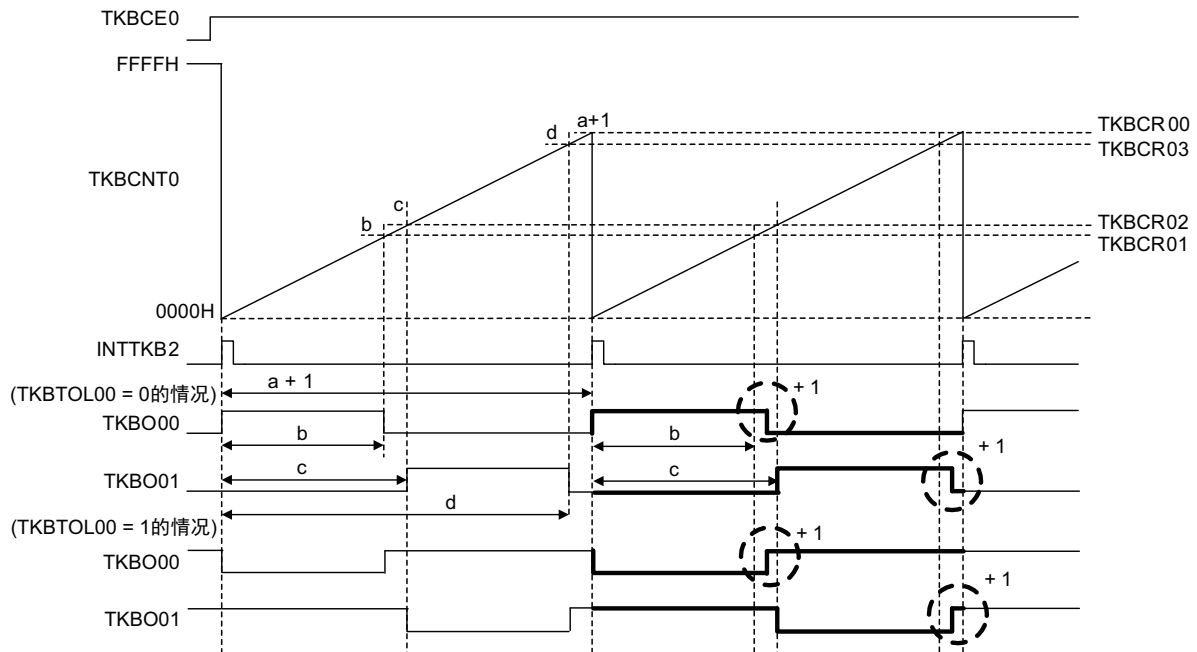


图 7-61 抖动运行的波形图  
(TKBCR01=TKBCR00 (100% 的附近) 并且 TKBCR02=TKBCR03 (0% 的附近) 的情况)

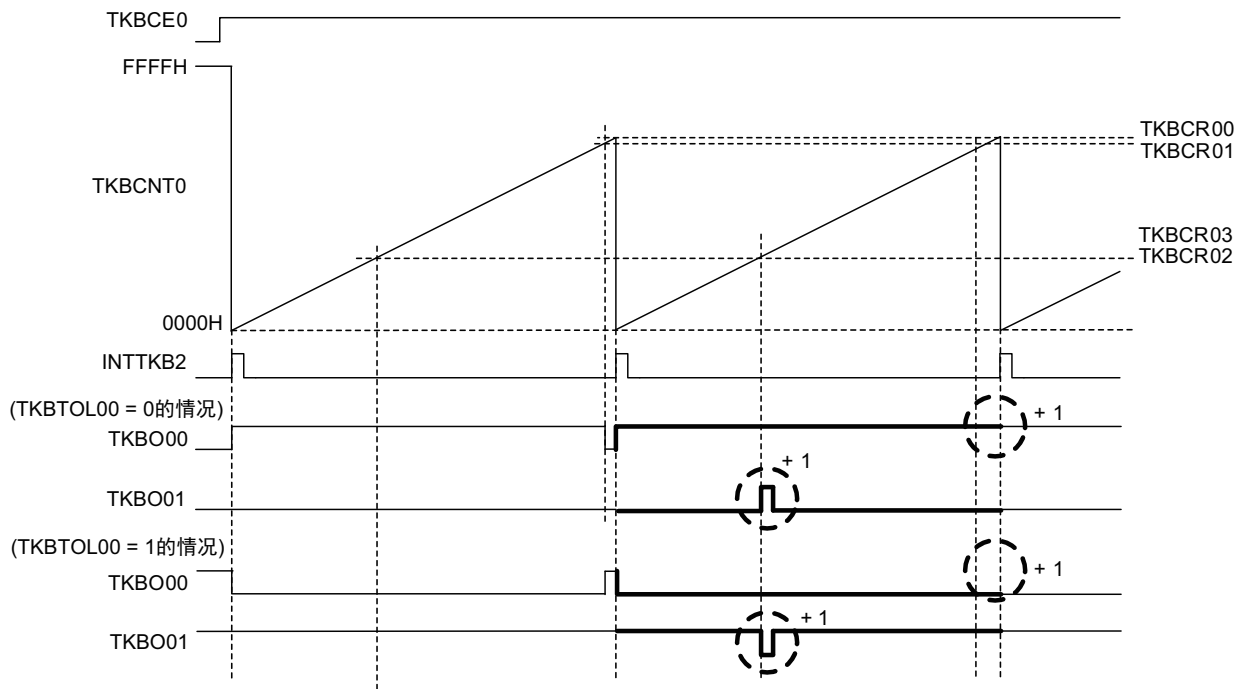
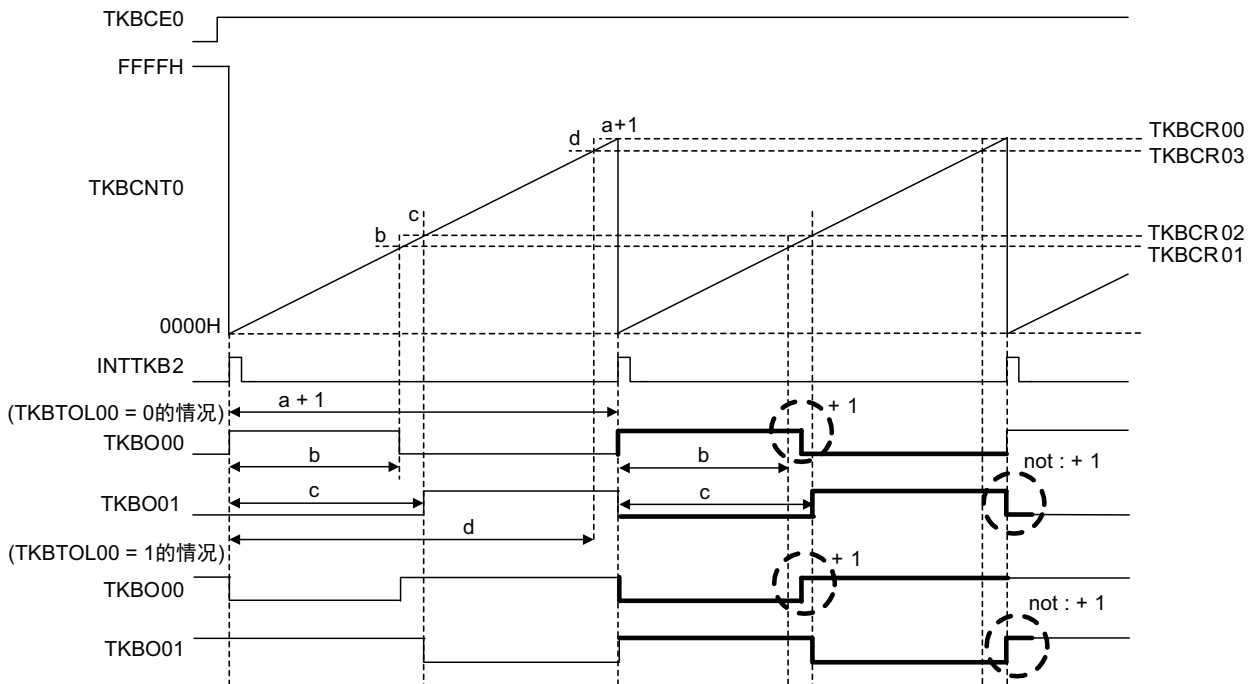


图 7-62 抖动运行的波形图  
(TKBCR03=TKBCR00+1 的情况)



## (1) 能使用的运行模式

在 TKBCTL00 寄存器（TKBSTS01 位、TKBSTS00 位）和 TKBCTL01 寄存器（TKBMD01 位、TKBMD00 位）指定的各模式中能否运行的情况如下所示。

运行模式	TKBMD01、TKBMD00	TKBSTS01、TKBSTS00	能否使用
单体运行模式（通过 TKBCR00 进行的周期控制）	00B	00B	○
单体运行模式（通过外部触发输入进行的周期控制）	00B	01B/10B/11B	×
交错 PFC 输出模式	11B	—	×

能在不使用外部触发输入而通过 TKBCR00 进行周期控制的情况下使用 PWM 输出抖动功能。TKBDNR00 和 TKBDNR01 分别控制 TKBO00 和 TKBO01 的 PWM 输出抖动功能。

## 注意 1. 【运行中（TKBCE0=1）的 TKBDNR00 寄存器和 TKBDNR01 寄存器的改写】

TKBDNR00 寄存器和 TKBDNR01 寄存器有缓冲器，因此能在运行中（TKBCE0=1）进行改写。此时，通过给 TKBRDT0 位写“1”进行成批改写。

## 2. 【通过 TKBCRLD00 寄存器或者 TKBCRLD01 寄存器进行的存取】

TKBCRLD00 是映射 TKBCR01 的低 8 位和 TKBDNR00 的 16 位寄存器。

TKBCRLD01 是映射 TKBCR03 的低 8 位和 TKBDNR01 的 16 位寄存器。

当存取 TKBCRLD00 寄存器和 TKBCRLD01 寄存器时，也更改 TKBDNR00 和 TKBDNR01 的值；当存取 TKBCRLD00 寄存器和 TKBCRLD01 寄存器时，也更改 TKBCR01 和 TKBCR03 的值。

必须注意：当存取 TKBCRLD00 寄存器和 TKBCRLD01 寄存器时，只更改 TKBCR01 或者 TKBCR03 的低 8 位。

## 3. 【同时使用 PWM 输出软启动功能和 PWM 输出抖动功能的情况】

在执行 PWM 输出软启动功能（TKBSSF0p=1）的过程中，PWM 输出抖动功能无效。

在 PWM 输出软启动功能停止（TKBSSF0p=0）的情况下，PWM 输出抖动功能有效。

### 7.5.3 PWM 输出软启动功能

定时器 KB2 具有抑制冲击电流以及防止过电压的 PWM 输出软启动功能。在定时器的开始时序，启动 PWM 输出软启动功能。能通过硬件的选项功能，简单地实现了用户以前通过软件进行的处理。

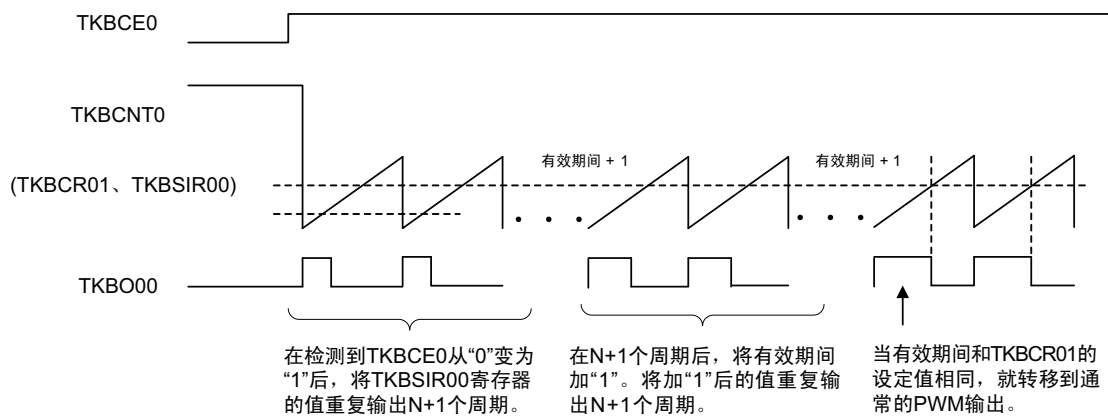
从 16 位定时器 KB2 的软启动初始占空比寄存器 (TKBSIR0p) 的设定值开始运行并且依次增加 1 个时钟的 PWM 有效期间。通过 16 位定时器 KB2 的软启动步宽寄存器 (TKBSSR0p) 指定有效期间的增加速度。假设 TKBSSR0p 寄存器的设定值为 N，则在输出 N+1 次当前设定的有效期间后将有效期间加“1”，输出 N+1 次新的有效期间。重复此运行，如果有效期间增加到 TKBCR01 寄存器和 TKBCR03 寄存器决定的有效期间，就解除 PWM 输出软启动功能。

需要根据以下条件设定 16 位定时器 KB2 的软启动初始占空比寄存器。

$$0000H \leq TKBSIR00 < TKBCR01 \leq TKBCR00+1$$

$$TKBCR02 \leq TKBSIR01 < TKBCR03 \leq TKBCR00+1$$

图 7-63 PWM 输出软启动功能的 TKBO00 输出例子



备注 1. N: TKBSSR0p 寄存器设定的值

2. p=1、0

#### (1) PWM 输出软启动功能能使用的运行模式

运行模式	TKBMD01、TKBMD00	TKBSTS01、TKBSTS00	能否使用
单体运行模式 (通过 TKBCR00 进行的周期控制)	00B	00B	○
单体运行模式 (通过外部触发输入进行的周期控制)	00B	01B/10B/11B	×
交错 PFC 输出模式	11B	—	×

#### (2) 运行中 (TKBCE0=1) 的 TKBSIR00、TKBSIR01、TKBSSR00、TKBSSR01 寄存器的改写

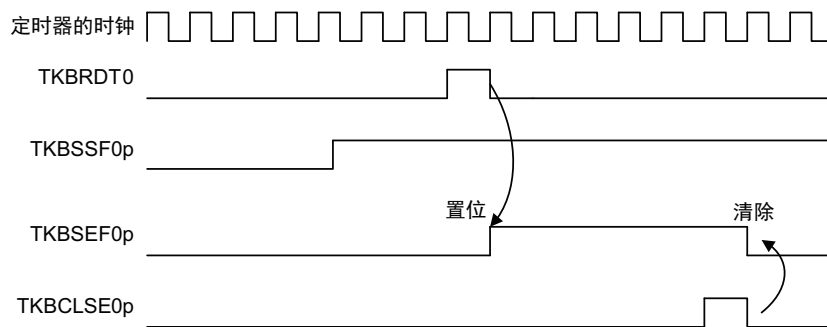
能在运行中 (TKBCE0=1) 改写 TKBSIR00、TKBSIR01、TKBSSR00、TKBSSR01 寄存器。

TKBSIR00、TKBSIR01、TKBSSR00、TKBSSR01 寄存器有缓冲器，因此能通过给 TKBRDT0 位写“1”进行成批改写。要重新开始软启动功能时，必须在将 TKBCE0 寄存器置“0”后再次置“1”。

(3) 运行中 (TKBCE0=1) 的 TKBCR00、TKBCR01、TKBCR02、TKBCR03、TKBSIR00、TKBSIR01、TKBSSR00、TKBSSR01 寄存器的改写

在 PWM 输出软启动期间 (TKBSSF00=1、TKBSSF01=1)，如果将 TKBRDT0 置“1”，就屏蔽成批改写并且将 TKBSEF0p 标志置位。为了进行成批改写，必须在清除 TKBSEF0p 后确认 TKBSSF0p 变为“0”，然后将 TKBRDT0 置“1”。

图 7-64 软启动功能运行中 (TKBSSF0p=1) 的 TKBCR00、TKBCR01、TKBCR02、TKBCR03、TKBSIR00、TKBSIR01、TKBSSR00、TKBSSR01 寄存器的改写



备注 p=1、0

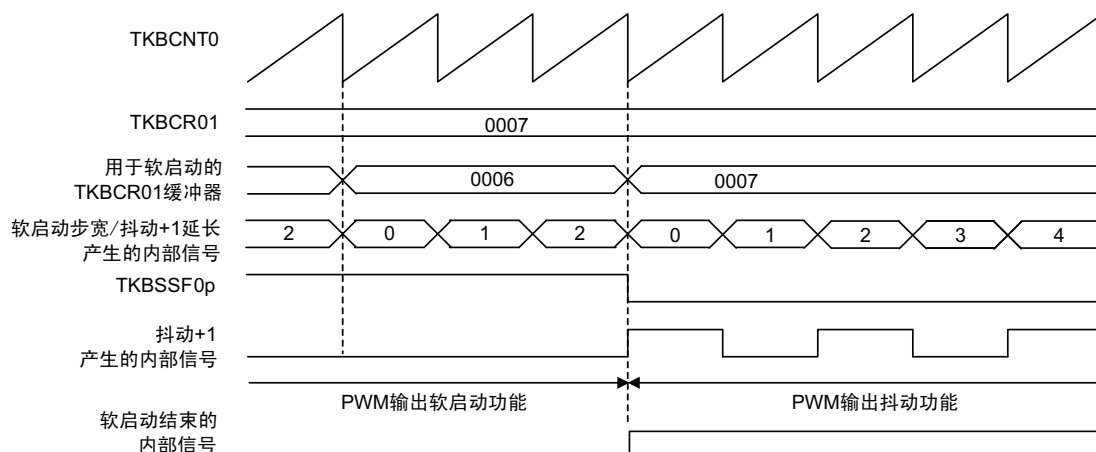
(4) 同时使用 PWM 输出软启动功能和 PWM 输出抖动功能的情况

在执行 PWM 输出软启动功能 (TKBSSF0p=1) 的过程中，PWM 输出抖动功能无效。  
在 PWM 输出软启动功能停止 (TKBSSF0p=0) 的情况下，PWM 输出抖动功能有效。

(5) PWM 输出软启动功能的结束和 TKBSSF0p 的运行

将 TKBCR01 置“0007H”，将 TKBDNR0p 置“70H”并且将 TKBSSR0p 置“02H”的情况如图 7-65 所示。在 TKBCR01 为“0007H”并且和用于内部软启动的 TKBCR01 缓冲器的值相同时，清除 TKBSSF0p 并且开始抖动功能。

图 7-65 PWM 输出软启动功能的结束和 TKBSSF0p 的运行



### 7.5.4 最大频率限制功能

在通过外部触发输入进行周期控制时或者在交错 PFC 输出模式中，定时器 KB2 有计数器的清除最小周期（最大频率）的限制功能。

在使用此功能的情况下，如果在计数器的值小于最大频率限制寄存器（TKBMFR0）的设定值时输入计数器清除的外部触发，就保留此外部触发的输入，在计数到 TKBMFR0 寄存器的设定值后清除计数器。

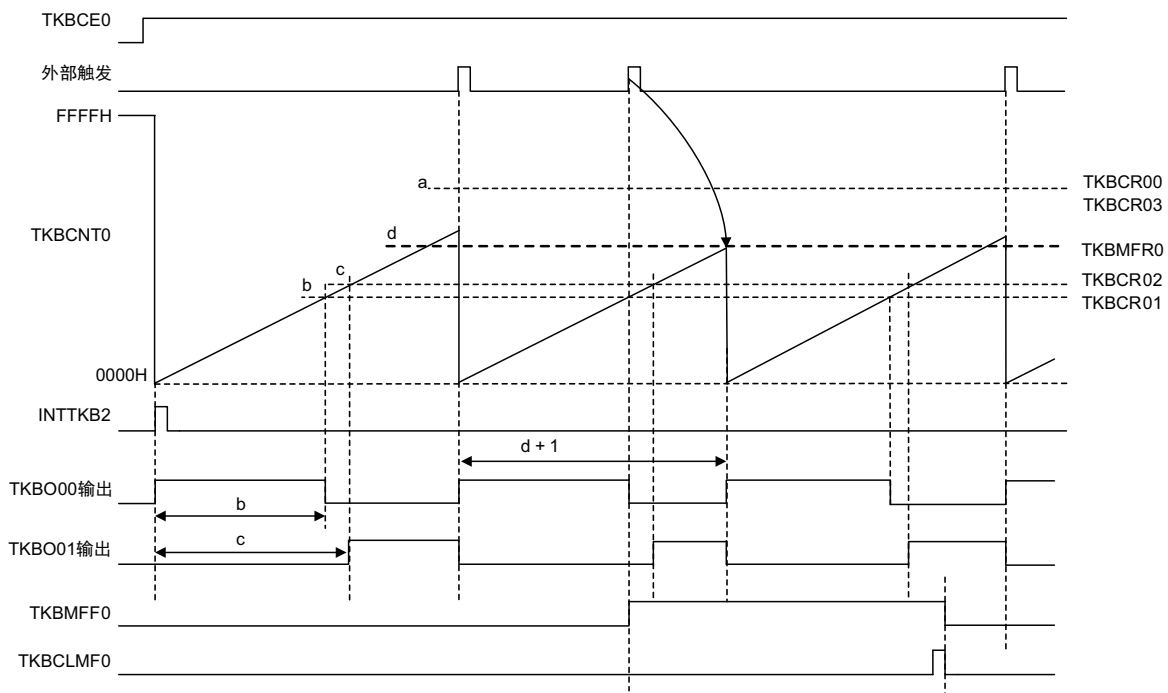
#### (1) 最大频率限制（=1/最小周期）的计算式

$$\text{最小周期} (= 1/\text{最大频率限制}) = (\text{TKBMFR0 的设定值} + 1) \times \text{计数时钟周期}$$

注意 需要设定为 TKBMFR0 的设定值  $\leq$  TKBCR00 的设定值。

如果在检测到外部触发输入时计数器的值小于 TKBMFR0，就将 TKBMFF0 标志置“1”。通过给 TKBCLMF0 位写“1”，将 TKBMFF0 标志清“0”。

图 7-66 最大频率限制功能



备注 这是通过外部触发输入进行周期控制的情况。

#### (2) 最大频率限制功能能使用的运行模式

运行模式	TKBMD01、TKBMD00	TKBSTS01、TKBSTS00	能否使用
单体运行模式（通过 TKBCR00 进行的周期控制）	00B	00B	×
单体运行模式（通过外部触发输入进行的周期控制）	00B	01B/10B/11B	○
交错 PFC 输出模式	11B	—	○

备注 这是能用于通过外部触发输入进行周期控制的情况。

### 7.5.5 用于 IH 控制的 PWM 输出功能

定时器 KB2 具有以下 IH 控制的定时器输出功能。

- 通过 INTP<sub>x</sub>、键中断、实时时钟 2、定时器阵列单元、比较器检测 0、1 以及 12 位间隔定时器（经由 ELC）重新开始 IH-PWM 输出。
- 通过 16 位计数器和比较寄存器（TKBCR00）的设定值相同重新开始 IH-PWM 输出。
- 通过检测 INTP0 的有效边沿强制停止输出（高阻抗）。

备注 x=0 ~ 7

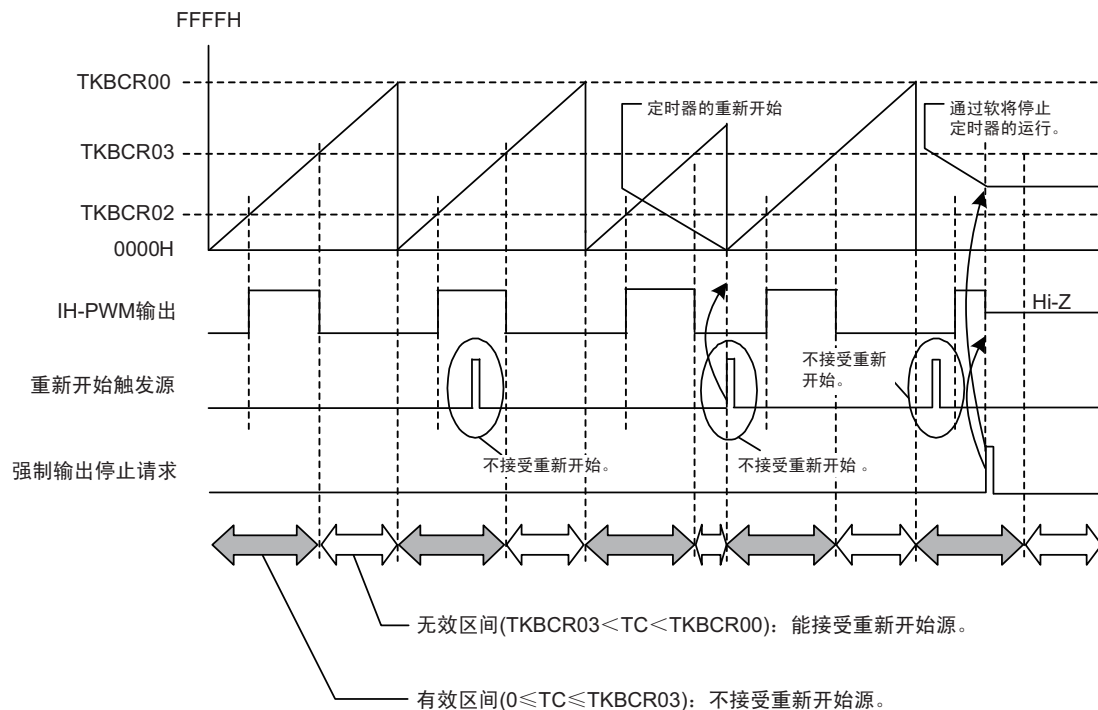
在使用控制 IH 的 PWM 输出功能（TKBIHE0=1）时，必须进行以下任意一个设定。

- 必须给比较寄存器 02（TKBCR02）设定“0000H”以外的值。
- 必须设定 16 位定时器 KB2 的计数时钟分频选择寄存器 0（TKBPSCS0）和定时器 KB2 的时钟选择位（TKBCKS0），使 16 位定时器 KB2 的计数时钟（ $f_{KB2}$ ）以无分频的  $f_{CLK}$  或者  $f_{HOCO}$  运行。

使用 TKBO01 进行用于 IH 控制的 PWM 输出。TKBO00 输出为 16 位定时器 KB2 的输出控制寄存器（TKBIOC00）的 bit0（TKBTOD00）设定的默认电平。

在计数器（TKBCNT0）开始计数并且经过 TKBCR02 寄存器设定的计数次数后开始 PWM 输出。此后输出高电平，直到计数器的值和 TKBCR03 寄存器的设定值相等为止。计数器的值为“0000H”~ TKBCR03 设定值的期间是有效期间，不接受此期间的 IH-PWM 输出的重新开始请求；计数器的值为 TKBCR03 的设定值~ TKBCR00 的设定值的期间是无效期间，接受此期间的 IH-PWM 输出的重新开始请求。

图 7-67 用于 IH 控制的 PWM 输出功能





## (1) 能使用的运行模式的组合

运行模式	TKBMD01、TKBMD00	ELSELR00 ~ ELSELR21	能否使用
单体运行模式（通过 TKBCR00 进行的周期控制）	00B	0000B	○
单体运行模式（通过外部触发输入进行的周期控制）	00B	0111B	○
交错 PFC 输出模式	11B	—	×

注意 在使用控制 IH 的 PWM 输出功能时，必须将 TKBSTS01 位和 TKBSTS00 位置“00B”。

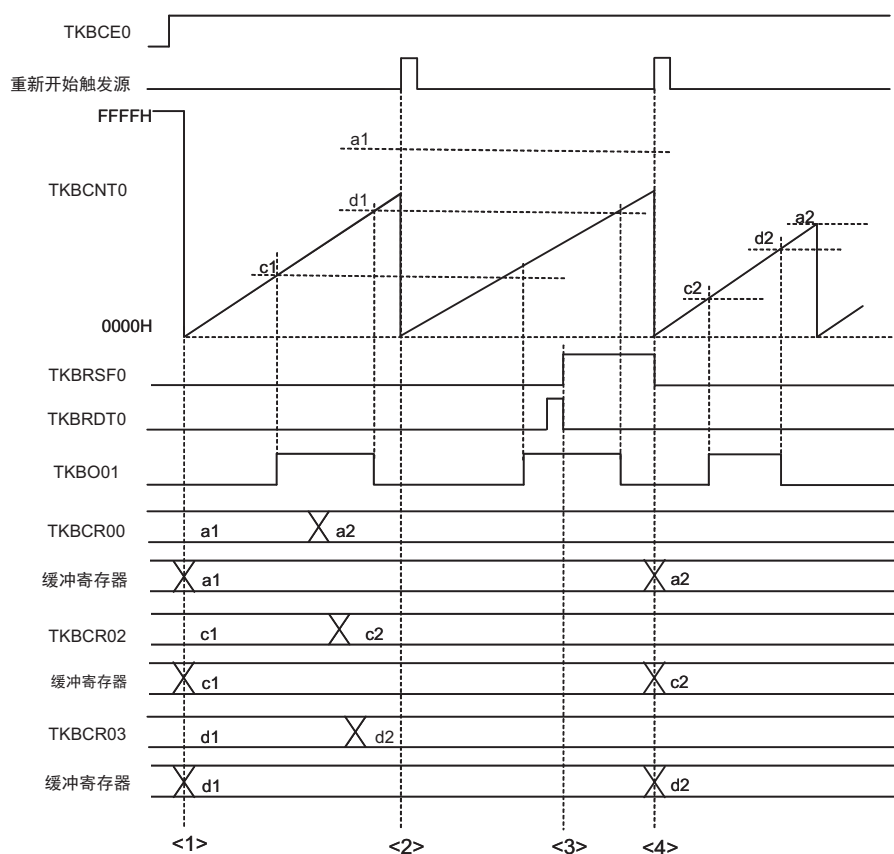
在单体运行模式中，如果将 TKBTSE0 位置“1”，就能通过重新开始触发源的发生时序控制成批改写。

如果将 TKBTSE0 位置“1”并且通过 TKBRD0 位进行请求，就在接受区间产生重新开始触发源时或者在 TKBCNT0 和 TKBCR00 的值相同时进行计数器的清除以及比较寄存器的成批改写。

计数器的清除也同样，即使在产生重新开始触发源前 TKBCR00 和计数器（TKBCNT0）的值相同，也通过一致检测进行成批改写。

即使产生重新开始触发源，只要不给 TKBRD0 位写“1”也不进行成批改写。

图 7-68 用作控制 IH 的 PWM 输出功能运行的比较寄存器 00、02、03 更新时序图



- <1>: 在将 TKBCE0 位从“0”改为“1”并且 TKBCNT0 开始计数时，将比较寄存器的设定值传送到缓冲寄存器。
- <2>: 在改写 TKBCR00、TKBCR02、TKBCR03 寄存器后，即使产生重新开始触发源，只要不给 TKBRD0 位写“1”也不进行成批改写。
- <3>: 通过给 TKBRD0 位写“1”，成批改写的保留标志（TKBRSF0）变为“1”。
- <4>: 如果在 TKBRSF0 位为“1”的状态下产生重新开始触发源，就将比较寄存器的设定值传送到缓冲寄存器，同时 TKBRSF0 位变为“0”。

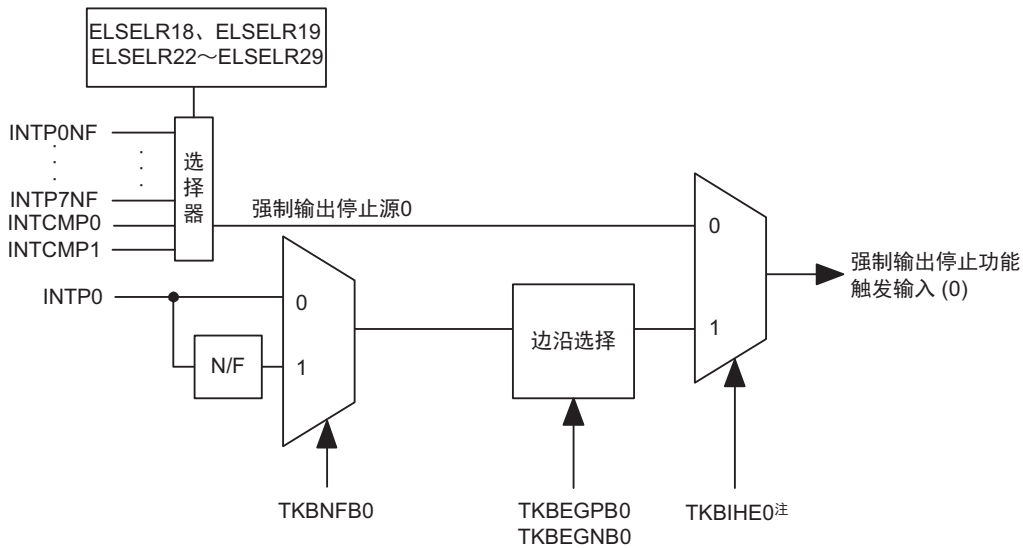
## (2) 强制输出停止功能的触发输入选择

在选择用于 IH 控制的 PWM 输出功能时，也能进行以下的选择：

- 选择是否有噪声滤波器。
- 能选择下降沿、上升沿或者上升和下降的双边沿。

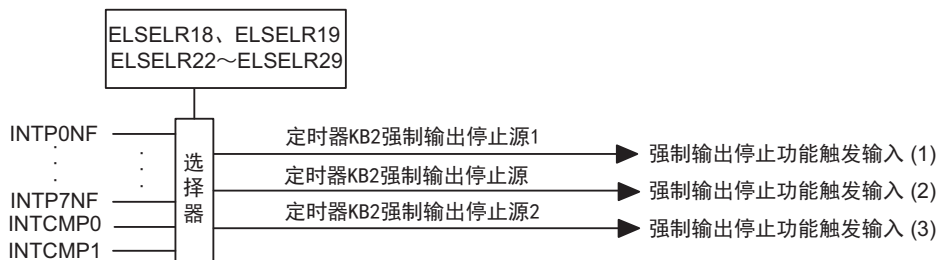
电路结构图如图 7-69 和图 7-70 所示。

图 7-69 使用用于 IH 控制的 PWM 输出功能时的强制输出停止功能触发输入选择 (0) 的电路结构



注 在使用用于 IH 控制的 PWM 输出功能时，必须将 TKBIHE0 位置“1”。

图 7-70 使用用于 IH 控制的 PWM 输出功能时的强制输出停止功能触发输入选择 (1) (2) (3) 的电路结构



## 7.6 强制输出停止功能

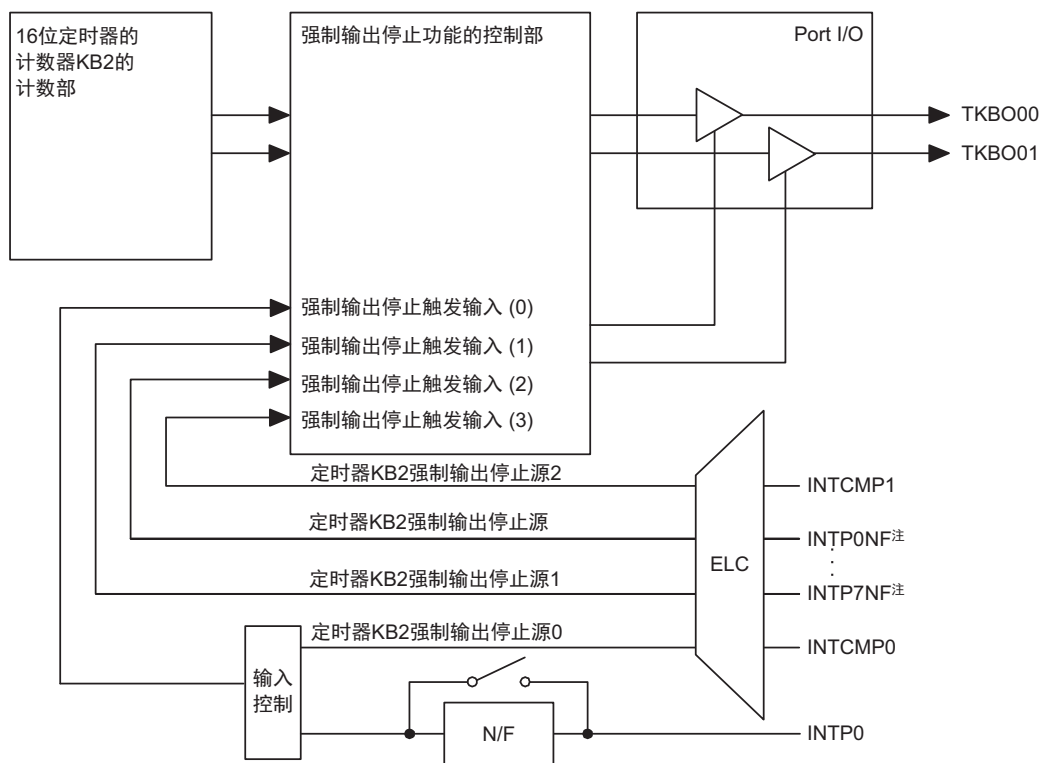
强制输出停止功能是由于保护电源电路等的功能。

如果在单片机外部构成的电源电路因发生短路等异常而导致过电压或者过电流，就通过将电压或者电流的检测信号输入到 INTPiNF、比较器或者 INTP0 等，不经过 CPU 的程序控制而将定时器的输出置为高阻抗或者固定输出的状态来保护电路。

此功能只有在检测到输入信号的边沿时视为异常状态，而不将没有边沿的固定电平视为异常状态。

强制输出停止功能的系统结构图如下图所示。

图 7-71 强制输出停止功能的系统结构图



注 INTP0NF ~ INTP7NF 不是通过边沿检测，而是经由噪声滤波器后产生的信号（对应 ELSELR22 ~ ELSELR29 的信号）。

### 7.6.1 强制输出停止功能 1 和强制输出停止功能 2

强制输出停止功能有 2 种控制方法。强制输出停止功能 1 能选择固定电平的输出和高阻抗的输出，强制输出停止功能 2 只能设定固定电平的输出。控制方法的差别如下所示。

#### (1) 强制输出停止功能 1 和强制输出停止功能 2 可选择的输出电平

可选择的输出电平	强制输出停止功能			
	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)		不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)	
	功能 1	功能 2	功能 1	功能 2
高阻抗输出	○	×	○	×
低电平固定输出	×	×	○	○
高电平固定输出	×	×	○	○

#### (2) 强制输出停止功能 1 和强制输出停止功能 2 的开始和解除条件

功能和运行说明 (强制输出停止的开始)	强制输出停止功能			
	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)		不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)	
	功能 1	功能 2	功能 1	功能 2
通过检测到定时器 KB2 的强制输出停止源和定时器 KB2 的强制输出停止源 0、1 (经由 ELC)，开始强制输出停止。	×	×	○	○
通过检测定时器 KB2 的强制输出停止源 2 (经由 ELC)，开始强制输出停止。	×	×	×	○
通过检测 INTPO 的有效边沿，开始强制输出停止。	○	×	×	×
通过设定软件位 (TKBPAHTS0n)，开始强制输出停止。	×	×	○	×

功能和运行说明 (强制输出停止的解除)	强制输出停止功能			
	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)		不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)	
	功能 1	功能 2	功能 1	功能 2
通过设定软件位 (TKBPAHTT0n)，解除强制输出停止。	○	×	○	×
在设定软件位 (TKBPAHTT0n) 后与 TMKB 周期同步，解除强制输出停止。	×	×	○	×
在开始强制输出停止后的下一个 TMKB 周期，解除强制输出停止。	×	×	×	○
在检测到强制输出停止的开始边沿和反边沿后与 TMKB 周期同步，解除强制输出停止。	×	×	×	○

## (3) 强制输出停止功能 1 和强制输出停止功能 2 可选择的输入引脚以及可使用触发位的条件

可选择的输入引脚	强制输出停止功能			
	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)		不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)	
	功能 1	功能 2	功能 1	功能 2
外部中断 (INTPiNF) (经由 ELC、对应 ELSELR22 ~ ELSELR29)	×	×	○	○
比较器 0、比较器 1 (经由 ELC、对应 ELSELR18、ELSELR19)	×	×	○	○
外部中断 (INTP0) 注	○	×	×	×

注 INTP0 能选择是否有噪声滤波器。

可使用的触发位	强制输出停止功能			
	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)		不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)	
	功能 1	功能 2	功能 1	功能 2
软件位 (TKBPAHTS0n)	×	×	○	×
软件位 (TKBPAHTT0n)	○	×	○	×

## 7.7 强制输出停止功能 1 的运行说明

### 7.7.1 强制输出停止功能 1 的输入 / 输出设定

强制输出停止功能 1 将定时器 KB2 强制输出停止源 0/INTP0、定时器 KB2 的强制输出停止源、定时器 KB2 的强制输出停止源 1 用作强制输出停止的触发信号。

在强制停止输出时，能选择的输出状态是高阻抗、固定高电平或者固定低电平。触发信号的选择和输出状态的设定如下表所示。

#### (1) TKBO00 的输出控制

##### • 强制输出停止功能的触发选择

TKBPACTL00	输入选择
TKBPAHZS002	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAHZS001	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAHZS000	外部中断检测 (INTPiNF)、或者比较器 0、1 注

##### • 输出选择

TKBPACTL00		输出状态
TKBPAMD001	TKBPAMD000	
0	0	高阻抗输出
0	1	高阻抗输出
1	0	低电平固定输出
1	1	高电平固定输出

注 有关触发源设定的详细内容，请参照“第 20 章 事件链接控制器 (ELC)”。

##### • 强制输出停止功能 1 的开始

TKBPACTL00		强制输出停止功能 1 的开始条件选择
TKBPAHCM001	TKBPAHCM000	
0	0	当检测到强制输出停止功能的触发输入或者给 TKBPAHTS00 位写“1”时，开始强制输出停止功能。
0	1	
1	0	
1	1	

##### • 强制输出停止功能 1 的解除

TKBPACTL00		强制输出停止功能 1 的输出解除条件的选择
TKBPAHCM001	TKBPAHCM000	
0	0	与强制输出停止输入 1 的输入电平无关，如果将 TKBPAHTT00 位置“1”，就解除强制输出停止功能 1。
0	1	在解除强制输出停止输入 1 的输入后，如果将 TKBPAHTT00 位置“1”，就解除强制输出停止功能 1。在该输入的有效期间，即使将 TKBPAHTT00 位置“1”也无效。
1	0	与强制输出停止输入 1 的输入电平无关，在将 TKBPAHTT00 位置“1”后与下次计数器的重新开始同步，解除强制输出停止功能 1。
1	1	在解除强制输出停止输入 1 的输入后，如果将 TKBPAHTT00 位置“1”，就与下次计数器的重新开始同步，解除强制输出停止功能 1。在该输入的有效期间，即使将 TKBPAHTT00 位置“1”也无效。

- 注意 1. 在使用用于 IH 控制的 PWM 输出功能时，只能使用强制输出停止功能 1。
2. 当选择比较器检测 0、1 作为强制输出停止功能 1 的触发输入并且将比较器滤波控制寄存器 (COMPFR) 的 C1EDG 位和 C0EDG 位置“1”（双边沿检测）时，如果要解除强制输出停止功能 1，就必须将 TKBPAHCM000 位置“0”而不能置“1”。
3. 强制输出停止功能 1、2 使用的触发输入 INTPiNF（对应 ELSELR22 ~ ELSELR29 的事件源）不受外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响，只有上升沿总是有效。

备注 i=0 ~ 7

## (2) TKBO01 的输出控制

### • 强制输出停止功能的触发选择

TKBPACTL01		输入选择	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)	不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)
TKBPAHZS012		外部中断检测 (INTPiNF)、或者比较器 0、1 注	×	○
TKBPAHZS011		外部中断检测 (INTPiNF)、或者比较器 0、1 注	×	○
TKBPAHZS010		外部中断 (INTP0)	○	×
		外部中断检测 (INTPiNF)、或者比较器 0、1 注	×	○

注 有关触发源设定的详细内容，请参照“第 20 章 事件链接控制器 (ELC)”。

### • 输出选择

TKBPACTL01		输出状态	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)	不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)
TKBPAMD011	TKBPAMD010			
0	0	高阻抗输出	○	○
0	1	高阻抗输出	×	○
1	0	低电平固定输出	×	○
1	1	高电平固定输出	×	○

### • 强制输出停止功能 1 的开始

TKBPACTL01		强制输出停止功能 1 的开始条件的选择	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)	不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)
TKBPAHCM011	TKBPAHCM010			
0	0	当检测到强制输出停止功能的触发输入或者给 TKBPAHTS01 位写“1”时，开始强制输出停止功能。	○	○
0	1		×	○
1	0		×	○
1	1		×	○

## • 强制输出停止功能 1 的解除

TKBPACTL01		强制输出停止功能 1 的输出解除条件的选择	使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=1)	不使用用于 IH 控制的 PWM 输出功能的情况 (TKBIHE0=0)
TKBPAHCM011	TKBPAHCM010			
0	0	与强制输出停止输入 1 的输入电平无关, 如果将 TKBPAHTT01 位置“1”, 就解除强制输出停止功能 1。	○	○
0	1	在解除强制输出停止输入 1 的输入后, 如果将 TKBPAHTT01 位置“1”, 就解除强制输出停止功能 1。在该输入的有效期间, 即使将 TKBPAHTT01 位置“1”也无效。	×	○
1	0	与强制输出停止输入 1 的输入电平无关, 在将 TKBPAHTT01 位置“1”后与下次计数器的重新开始同步, 解除强制输出停止功能 1。	×	○
1	1	在解除强制输出停止输入 1 的输入后, 如果将 TKBPAHTT01 位置“1”, 就与下次计数器的重新开始同步, 解除强制输出停止功能 1。在该输入的有效期间, 即使将 TKBPAHTT01 位置“1”也无效。	×	○

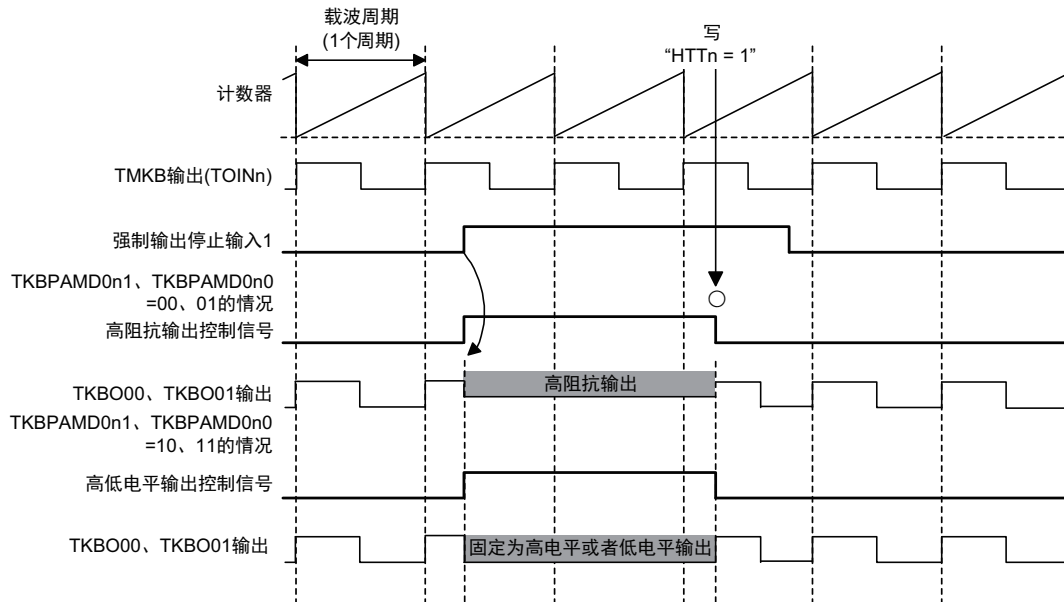
- 注意 1. 当选择比较器检测 0、1 作为强制输出停止功能 1 的触发输入并且将比较器滤波控制寄存器 (COMPDIR) 的 C1EDG 位和 C0EDG 位置“1” (双边沿检测) 时, 如果要解除强制输出停止功能 1, 就必须将 TKBPAHCM010 位置“0”而不能置“1”。
2. 强制输出停止功能 1、2 使用的触发输入 INTPiNF (对应 ELSELR22 ~ ELSELR29 的事件源) 不受外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响, 只有上升沿总是有效。另外, 必须通过 16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01) 的 TKBEGPB0 位和 TKBEGNB0 位, 设定强制输出停止功能 1 使用的 INTP0 的有效边沿。

备注 i=0 ~ 7



## 7.7.2 强制输出停止功能 1 的基本运行

### (1) TKBPAHCM0n1、TKBPAHCM0n0=00 的情况

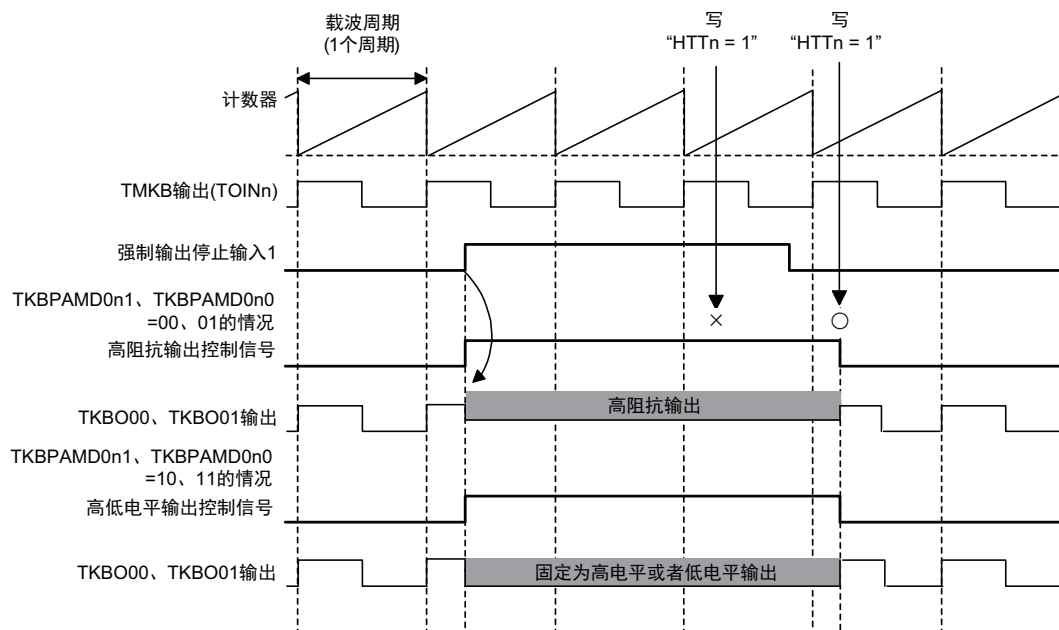


备注 n=0、1

- TKBPAMD0n1、TKBPAMD0n0=00、01 的情况  
 如果检测到强制输出停止输入1的上升沿，高阻抗输出控制信号就变为高电平，并且TKBO00、TKBO01的输出变为高阻抗。  
 与强制输出停止输入1的电平无关，如果给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”，高阻抗输出控制信号就变为低电平，并且TKBO00、TKBO01恢复为PWM输出。  
 高阻抗输出控制信号的高电平期间为强制输出停止1的期间（高阻抗输出）。
- TKBPAMD0n1、TKBPAMD0n0=10、11 的情况  
 如果检测到强制输出停止输入1的上升沿，高低电平输出控制信号就变为高电平，并且根据TKBPAMD0n0位的设定值，TKBO00、TKBO01的输出固定为高电平或者低电平。  
 与强制输出停止输入1的电平无关，如果给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”，高低电平输出控制信号就变为低电平，并且TKBO00、TKBO01恢复为PWM输出。  
 高低电平输出控制信号的高电平期间为强制输出停止1的期间（固定为高电平或者低电平输出）。

**注意** 在使用用于IH控制的PWM输出功能时，必须将TKBPAHCM0n1位和TKBPAHCM0n0位置“00”并且将TKBPAMD0n1位和TKBPAMD0n0位置“00”。

## (2) TKBPAHCM0n1、TKBPAHCM0n0=01 的情况

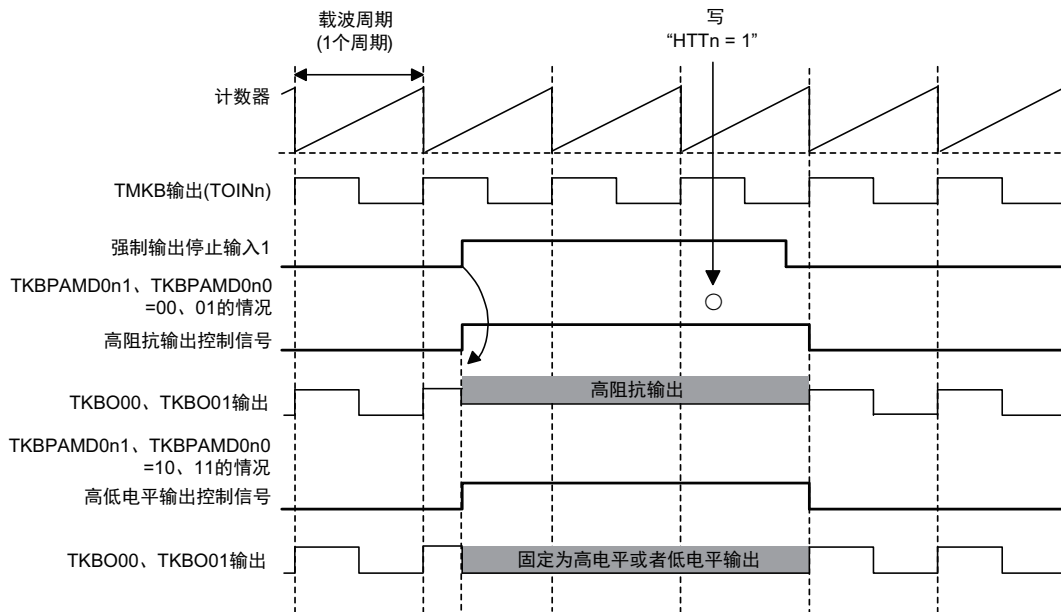


备注 n=0、1

- TKBPAMD0n1、TKBPAMD0n0=00、01 的情况  
 如果检测到强制输出停止输入1的上升沿，高阻抗输出控制信号就变为高电平，并且TKBO00、TKBO01的输出变为高阻抗。  
 在强制输出停止输入1为高电平期间，给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”的操作无效。在强制输出停止输入1变为低电平后，如果给TKBPAHTT0n位写“1”，高阻抗输出控制信号就变为低电平，并且TKBO00、TKBO01恢复为PWM输出。  
 高阻抗输出控制信号的高电平期间为强制输出停止1的期间（高阻抗输出）。
- TKBPAMD0n1、TKBPAMD0n0=10、11 的情况  
 如果检测到强制输出停止输入1的上升沿，高低电平输出控制信号就变为高电平，并且根据TKBPAMD0n0位的设定值，TKBO00、TKBO01的输出固定为高电平或者低电平。  
 在强制输出停止输入1为高电平期间，给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”的操作无效。在强制输出停止输入1变为低电平后，如果给TKBPAHTT0n位写“1”，就解除TKBO00、TKBO01固定的高电平或者低电平，并且进行PWM输出。

注意 在使用用于IH控制的PWM输出功能时，禁止将TKBPAHCM0n1位和TKBPAHCM0n0位置“01”。

## (3) TKBPAHCM0n1、TKBPAHCM0n0=10 的情况



备注 n=0、1

- TKBPAMD0n1、TKBPAMD0n0=00、01 的情况

如果检测到强制输出停止输入1的上升沿，高阻抗输出控制信号就变为高电平，并且TKBO00、TKBO01的输出变为高阻抗。

与强制输出停止输入1的电平无关，如果给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”，就与TMKB计数器的重新开始同步，高阻抗输出控制信号变为低电平。

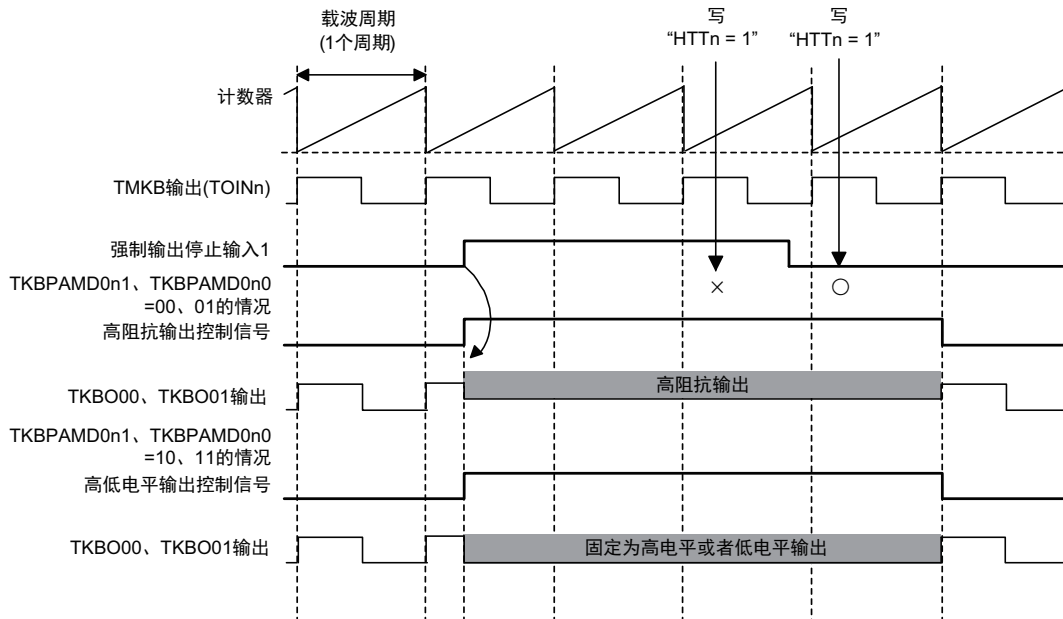
高阻抗输出控制信号的高电平期间为强制输出停止1的期间（高阻抗输出）。
- TKBPAMD0n1、TKBPAMD0n0=10、11 的情况

如果检测到强制输出停止输入1的上升沿，高低电平输出控制信号就变为高电平，并且根据TKBPAMD0n0位的设定值，TKBO00、TKBO01的输出固定为高电平或者低电平。

与强制输出停止输入1的电平无关，如果给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”，就与TMKB计数器的重新开始同步，高低电平输出控制信号变为低电平，并且TKBO00、TKBO01恢复为PWM输出。高低电平输出控制信号的高电平期间为强制输出停止1的期间（固定为高电平或者低电平输出）。

注意 在使用用于IH控制的PWM输出功能时，禁止将TKBPAHCM0n1位和TKBPAHCM0n0位置“10”。

## (4) TKBPAHCM0n1、TKBPAHCM0n0=11 的情况



备注 n=0、1

- TKBPAMD0n1、TKBPAMD0n0=00、01 的情况

如果检测到强制输出停止输入1的上升沿，高阻抗输出控制信号就变为高电平，并且TKBO00、TKBO01的输出变为高阻抗。

在强制输出停止输入1为高电平期间，给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”的操作无效。在强制输出停止输入1变为低电平后，如果给TKBPAHTT0n位写“1”，就与TMKB计数器的重新开始同步，高阻抗输出控制信号变为低电平。

高阻抗输出控制信号的高电平期间为强制输出停止1的期间（高阻抗输出）。

- TKBPAMD0n1、TKBPAMD0n0=10、11 的情况

如果检测到强制输出停止输入1的上升沿，高低电平输出控制信号就变为高电平，并且根据TKBPAMD0n0位的设定值，TKBO00、TKBO01的输出固定为高电平或者低电平。

在强制输出停止输入1为高电平期间，给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”的操作无效。在强制输出停止输入1变为低电平后，如果给TKBPAHFT0寄存器的TKBPAHTT0n位写“1”，就与TMKB计数器的重新开始同步，高低电平输出控制信号变为低电平，并且TKBO00、TKBO01恢复为PWM输出。

高低电平输出控制信号的高电平期间为强制输出停止1的期间（固定为高电平或者低电平输出）。

**注意** 在使用用于IH控制的PWM输出功能时，禁止将TKBPAHCM0n1位和TKBPAHCM0n0位置“11”。

### 7.7.3 使用强制输出停止功能 1 时的注意事项

1. 当 TKBPAHCM0n1、TKBPAHCM0n0 位为“10”或者“11”时，强制输出停止的解除如下所示。

(1) 将 TKBPAHCM0n1、TKBPAHCM0n0 位置“10”时

(a) 发生强制输出停止输入 1 的情况

当 TKBPAHCM0n1 位和 TKBPAHCM0n0 位为“10”时，如果在将 TKBPAHTT0n 位置“1”后到下次计数器重新开始为止的期间检测到强制输出停止输入 1，就忽视该停止输入而在下次计数器重新开始时解除强制输出停止。

(b) 将 TKBPAHTS0n 位置“1”的情况

当 TKBPAHCM0n1 位和 TKBPAHCM0n0 位为“10”时，如果在将 TKBPAHTT0n 位置“1”后到下次计数器重新开始为止的期间将 TKBPAHTS0n 位置“1”，TKBPAHTT0n 位为“1”的设定就无效并且在下次计数器重新开始时不解除强制输出停止。要解除强制输出停止时，必须再次将 TKBPAHTT0n 位置“1”。

(2) 将 TKBPAHCM0n1、TKBPAHCM0n0 位置“11”时

(a) 产生强制输出停止输入 1 的情况

当 TKBPAHCM0n1 位和 TKBPAHCM0n0 为“11”时，如果在将 TKBPAHTT0n 位置“1”后到下一个的计数器周期为止的期间检测到强制输出停止输入 1，TKBPAHTT0n 位为“1”的设定就无效并且在下次计数器重新开始时不解除强制输出停止。要解除强制输出停止时，必须再次将 TKBPAHTT0n 位置“1”。

(b) 将 TKBPAHTS0n 位置“1”的情况

当 TKBPAHCM0n1 位和 TKBPAHCM0n0 为“11”时，如果在将 TKBPAHTT0n 位置“1”后到下一个的计数器周期为止的期间将 TKBPAHTS0n 位置“1”，TKBPAHTT0n 位为“1”的设定就无效并且在下次计数器重新开始时不解除强制输出停止。要解除强制输出停止时，必须再次将 TKBPAHTT0n 位置“1”。

2. TKBPAHCM0n1 位和 TKBPAHCM0n0 位为“01”或者“11”时的 TKBPAHTS0n 位和 TKBPAHTT0n 位的设定  
时序

当 TKBPAHCM0n1 位和 TKBPAHCM0n0 位为“01”或者“11”时，如果在将 TKBPAHTS0n 位置“1”后，要将 TKBPAHTT0n 位置“1”，必须在经过 1 个  $f_{CLK}$  时钟后才能置“1”。

备注 n=0、1

## 7.8 强制输出停止功能 2 的运行说明

### 7.8.1 强制输出停止功能 2 的输入 / 输出设定

强制输出停止功能 2 将定时器 KB2 强制输出停止源和定时器 KB2 强制输出停止源 0、1、2 用作强制输出停止的触发信号。

在强制停止输出时，能选择的输出状态是固定高电平或者固定低电平。触发信号的选择和输出状态的设定如下表所示。

#### (1) TKBO00 的输出控制

##### • 强制输出停止功能的触发选择

TKBPACTL00	输入选择
TKBPAFXS003	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAFXS002	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAFXS001	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAFXS000	外部中断检测 (INTPiNF)、或者比较器 0、1 注

##### • 输出选择

TKBPACTL00		输出状态
TKBPAMD001	TKBPAMD000	
0	0	低电平固定输出
0	1	高电平固定输出
1	0	低电平固定输出
1	1	高电平固定输出

注 有关触发源设定的详细内容，请参照“第 20 章 事件链接控制器 (ELC)”。

注意 强制输出停止功能 2 的运行不影响高阻抗输出控制信号。

不能通过 TKBPACTL00 寄存器选择高阻抗输出。

##### • 强制输出停止功能 2 的开始

TKBPACTL00	强制输出停止功能 2 的开始条件的选择
TKBPAFCM00	
0	当检测到强制输出停止功能的触发输入时，开始强制输出停止功能。
1	

##### • 强制输出停止功能 2 的解除

TKBPACTL00	强制输出停止功能 2 的输出解除条件的选择
TKBPAFCM00	
0	开始强制输出停止功能 2，与下次计数器的重新开始同步，解除强制输出停止功能 2。
1	开始强制输出停止功能 2，在检测到该触发的解除后与下次计数器的重新开始同步，解除强制输出停止功能 2。

注意 1. 当选择比较器检测 0、1 作为强制输出停止功能 2 的触发输入并且将比较器滤波控制寄存器 (COMPfir) 的 C1EDG 位和 C0EDG 位置“1” (双边沿检测) 时，如果要解除强制输出停止功能 2，就必须将 TKBPAFCM00 位置“0”而不能置“1”。

2. 强制输出停止功能 1、2 使用的 INTPiNF (对应 ELSELR22 ~ ELSELR29 的事件源) 不受外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响，只有上升沿总是有效。

备注 i=0 ~ 7

## (2) TKBO01 的输出控制

## • 强制输出停止功能的触发选择

TKBPACTL01	输入选择
TKBPAFXS013	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAFXS012	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAFXS011	外部中断检测 (INTPiNF)、或者比较器 0、1 注
TKBPAFXS010	外部中断检测 (INTPiNF)、或者比较器 0、1 注

## • 输出选择

TKBPACTL01		输出状态
TKBPAMD011	TKBPAMD010	
0	0	低电平固定输出
0	1	高电平固定输出
1	0	低电平固定输出
1	1	高电平固定输出

注 有关触发源设定的详细内容，请参照“第 20 章 事件链接控制器 (ELC)”。

注意 强制输出停止功能 2 的运行不影响高阻抗输出控制信号。  
不能通过 TKBPACTL01 寄存器选择高阻抗输出。

## • 强制输出停止功能 2 的开始

TKBPACTL01	强制输出停止功能 2 的开始条件的选择
TKBPAFCM01	
0	当检测到强制输出停止功能的触发输入时，开始强制输出停止功能。
1	

## • 强制输出停止功能 2 的解除

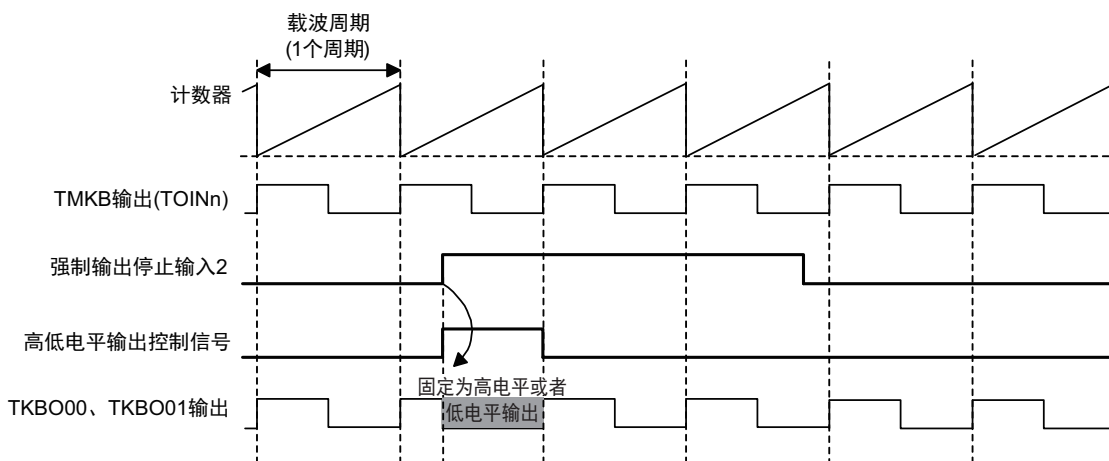
TKBPACTL01	强制输出停止功能 2 的输出解除条件的选择
TKBPAFCM01	
0	开始强制输出停止功能 2，与下次计数器的重新开始同步，解除强制输出停止功能 2。
1	开始强制输出停止功能 2，在检测到该触发的解除后与下次计数器的重新开始同步，解除强制输出停止功能 2。

- 注意 1. 当选择比较器检测 0、1 作为强制输出停止功能 2 的触发输入并且将比较器滤波控制寄存器 (COMPDIR) 的 C1EDG 位和 C0EDG 位置“1” (双边沿检测) 时，如果要解除强制输出停止功能 2，就必须将 TKBPAFCM01 位置“0”而不能置“1”。
2. 强制输出停止功能 1、2 使用的 INTPiNF (对应 ELSELR22 ~ ELSELR29 的事件源) 不受外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响，只有上升沿总是有效。

备注 i=0 ~ 7

## 7.8.2 强制输出停止功能 2 的基本运行

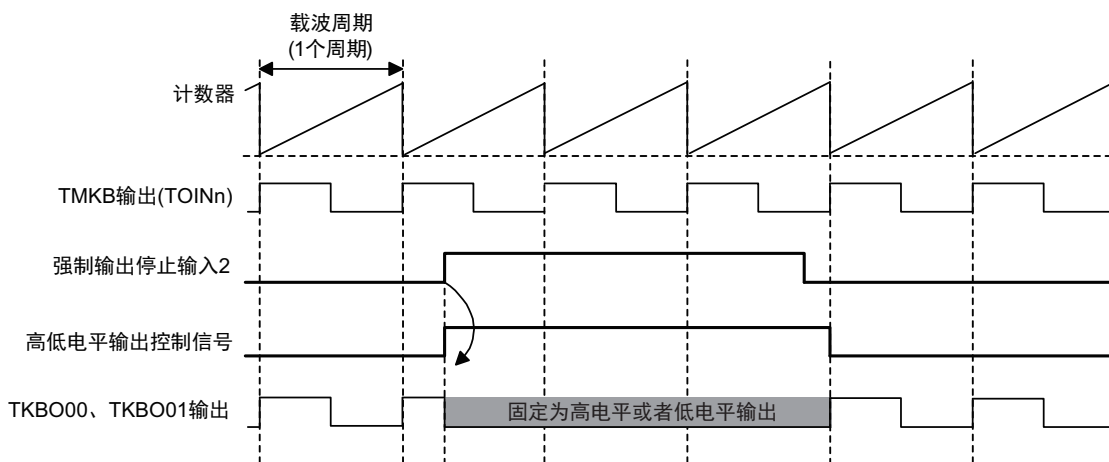
### (1) TKBPAFCM0n 位为“0”的强制输出停止功能 2



如果检测到强制输出停止输入 2 的上升沿，就根据 TKBPAMD00n 的设定值，TKBO00、TKBO01 的输出固定为高电平或者低电平。

与强制输出停止输入 2 的输入电平无关，与下次 TMKB 计数器的重新开始同步，解除 TKBO00 或者 TKBO01 的固定电平，并且进行 PWM 输出。

### (2) TKBPAFCM0n 位为“1”的强制输出停止功能 2



如果检测到强制输出停止输入 2 的上升沿，就根据 TKBPAMD00n 的设定值，TKBO00、TKBO01 的输出固定为高电平或者低电平。

在检测到强制输出停止输入 2 的下降沿后与下次 TMKB 计数器的重新开始同步，解除 TKBO00 或者 TKBO01 的固定电平，并且进行 PWM 输出。

备注 n=0、1



## 7.9 使用 16 位定时器 KB2 时的注意事项

### 7.9.1 有关和 LIN-bus 功能的同时使用

不能同时使用 LIN-bus 功能和 16 位定时器 KB2。在使用 LIN-bus 功能时（将输入切换控制寄存器（ISC）的 ISC1 位和 ISC0 位置“00B”以外的值），必须将外围允许寄存器（PER1）的 bit4（TKB2EN）置“0”（定时器 KB2 处于复位状态）。

### 7.9.2 使用计数器的重新开始触发时的注意事项

定时器 KB2 的计数器重新开始触发的输入源一览如表 7-2 所示。

表 7-2 定时器 KB2 的输入源控制寄存器一览（计数器重新开始触发）

输入源	选择控制寄存器	触发有效边沿选择寄存器				ELC 控制寄存器 ELSELRn (n=00 ~ 21)
	TKBCTL00 的 TKBSTS01 位、 TKBSTS00 位	INTPi	比较器 0、1	键 中断	其他	
定时器 KB2 的计数器重新开始触发源 0	01B	EGP0、 EGN0	COMPFIR 的 C1EDG、C1EPO、 C0EDG、C0EPO	KRM	—	0100B
定时器 KB2 的计数器重新开始触发源 1	10B					0101B
定时器 KB2 的计数器重新开始触发源 2	11B					0110B

### 7.9.3 使用强制输出停止功能时的注意事项（不使用用于 IH 控制的 PWM 输出功能的情况）

#### (1) 有关输入源控制寄存器

定时器 KB2 的强制输出停止功能的输入源一览如表 7-3、表 7-4 所示。

表 7-3 定时器 KB2 的输入源控制寄存器一览（强制输出停止功能 1）

输入源	选择控制寄存器	触发有效边沿选择寄存器		ELC 控制寄存器 ELSELRn (n=18、19、22 ~ 29)
	TKBPACTL0p	比较器 0、1	INTPiNF	
定时器 KB2 的强制输出停止源 0	TKBPAHXS0p0	能设定 COMPFIR	不能选择边沿、并且 上升沿总是有效。	1001B
定时器 KB2 的强制输出停止源 1	TKBPAHXS0p1			1010B
定时器 KB2 的强制输出停止源 2	TKBPAHXS0p2			1011B

表 7-4 定时器 KB2 的输入源控制寄存器一览（强制输出停止功能 2）

输入源	选择控制寄存器	触发有效边沿选择寄存器		ELC 控制寄存器 ELSELRn (n=18、19、22 ~ 29)
	TKBPACTL0p	比较器 0、1	INTPiNF	
定时器 KB2 的强制输出停止源 0	TKBPAFXS0p0	能设定 COMPFIR	不能选择边沿、并且 上升沿总是有效。	1001B
定时器 KB2 的强制输出停止源 1	TKBPAFXS0p1			1010B
定时器 KB2 的强制输出停止源 2	TKBPAFXS0p2			1011B
定时器 KB2 的强制输出停止源 3	TKBPAFXS0p3			1100B

备注 p=0、1

## (2) 有关 INTP0NF ~ INTP7NF 的使用

强制输出停止功能 1、2 使用的 INTP0NF ~ INTP7NF (经由 ELC) 不受外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响, 只有上升沿总是有效。

## (3) 有关比较器 0 检测和比较器 1 检测的使用 (n=0、1)

在强制输出停止功能 1、2 中将比较器 0 检测和比较器 1 检测用作触发输入时, 能通过比较器滤波控制寄存器 (COMPFIR) 的 bit2、3、6、7 (C0EPO、C0EDG、C1EPO、C1EDG) 选择边沿。

但是, 当将 COMPFIR 寄存器的 bit3 和 bit7 (C0EDG、C1EDG) 置“1” (双边沿检测) 时, 必须选择 TKBPAHCM0n0 位为“0”而不能选择 TKBPAHCM0n0 位为“1”作为强制输出停止功能 1 的解除条件。另外, 必须选择 TKBPAFCM0n 位为“0”而不能选择 TKBPAFCM0n 位为“1”作为强制输出停止功能 2 的解除条件。

## 7.9.4 使用用于 IH 控制的 PWM 输出功能时的注意事项

### (1) 有关用于 IH 控制的 PWM 输出功能和其他运行模式、其他功能的同时使用

用于 IH 控制的 PWM 输出功能不能和交错 PFC 输出模式同时使用, 并且不能和 PWM 输出抖动功能、PWM 输出软启动功能、最大频率限制功能同时使用。

### (2) 有关使用用于 IH 控制的 PWM 输出功能 (TKBIHE0=1) 时的设定

使用用于 IH 控制的 PWM 输出功能 (TKBIHE0=1) 时, 必须进行以下任意一个设定。

1. 将 16 位定时器 KB2 的比较寄存器 02 (TKBCR02) 设定为“0000H”以外的值。
2. 设定 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0) 和定时器 KB2 的时钟选择位 (TKBCKS0), 使 16 位定时器 KB2 的计数时钟 ( $f_{KB2}$ ) 以无分频的  $f_{CLK}$ 、 $f_{HOCO}$  运行。

### (3) 有关计数重新开始触发源的选择

在使用用于 IH 控制的 PWM 输出功能时, 不能选择计数器重新开始触发源 0、计数器重新开始触发源 1 和计数器重新开始触发源 2。16 位定时器 KB2 的运行控制寄存器 00 (TKBCTL00) 的 bit1 和 bit0 必须为初始值“00”。

### (4) 有关定时器的输出

在使用用于 IH 控制的 PWM 输出功能时, 不能使用定时器的输出 (TKBO00)。16 位定时器 KB2 的输出控制寄存器 01 (TKBIOC01) 的 bit0 (TKBT0E00) 必须为初始值“0”。

默认电平和有效电平只能使用低电平或者高低电平的组合。必须将 16 位定时器 KB2 的输出控制寄存器 00 (TKBIOC00) 的 bit3 和 bit1 置“00”或者“11”。

### (5) 使用强制输出停止功能时的注意事项

在使用用于 IH 控制的 PWM 输出功能时，强制输出停止功能有以下的使用条件。

- 只能使用定时器输出（TKBO01）的相关控制。
- 只能使用强制输出停止功能 1。
- 执行强制输出停止功能时的输出状态只能选择高阻抗输出。
- 只能选择 INTP0 作为强制输出停止功能的开始触发。
- 不能使用通过软件开始的强制输出停止功能。

因此，必须在以下的条件下使用各强制输出停止功能的控制寄存器。

强制输出停止功能控制寄存器 00（TKBPACTL00）必须为初始值“0000H”。

只能使用强制输出停止功能控制寄存器 01（TKBPACTL01）的 bit4（TKBPAHVS010），其他位必须为初始值“0”。

只能使用强制输出停止功能控制寄存器 02（TKBPACTL02）的 bit1（TKBPACE01），bit0（TKBPACE00）必须为初始值“0”。

只能使用强制输出停止功能控制标志寄存器 0（TKBPAFLG0）的 bit6（TKBPAHSF01），不能使用其他位。

不能使用强制输出停止功能 1 开始寄存器 0（TKBPAHFS0），此寄存器必须为初始值“00H”。

只能使用强制输出停止功能 1 停止寄存器 0（TKBPAHFT0）的 bit1（TKBPAHTT01），bit0（TKBPAHTT00）必须为初始值“0”。

## 第 8 章 实时时钟 2

### 8.1 实时时钟 2 的功能

实时时钟 2 (RTC2) 有以下功能。

- 持有年、月、星期、日、小时、分钟和秒的计数器，最长能计数到99年（有闰年校正功能）。
- 固定周期中断功能（周期：0.5秒、1秒、1分钟、1小时、1日、1个月）
- 闹钟中断功能（闹钟：星期、小时、分钟）
- 1Hz的引脚输出功能

能将实时时钟中断信号 (INTRTC) 用于STOP模式的唤醒。

**注意** 只有在选择副系统时钟 ( $f_{SUB}=32.768kHz$ ) 作为实时时钟 2 的运行时钟的情况下，才能进行年、月、星期、日、小时、分钟和秒的计数。当选择低速内部振荡器时钟 ( $f_{IL}=15kHz$ ) 时，只能使用固定周期中断功能。

选择  $f_{IL}$  时的固定周期中断间隔用以下计算式进行计算。

$$\text{固定周期(RTCC0 寄存器选择的值)} \times f_{SUB} / f_{IL}$$

### 8.2 实时时钟 2 的结构

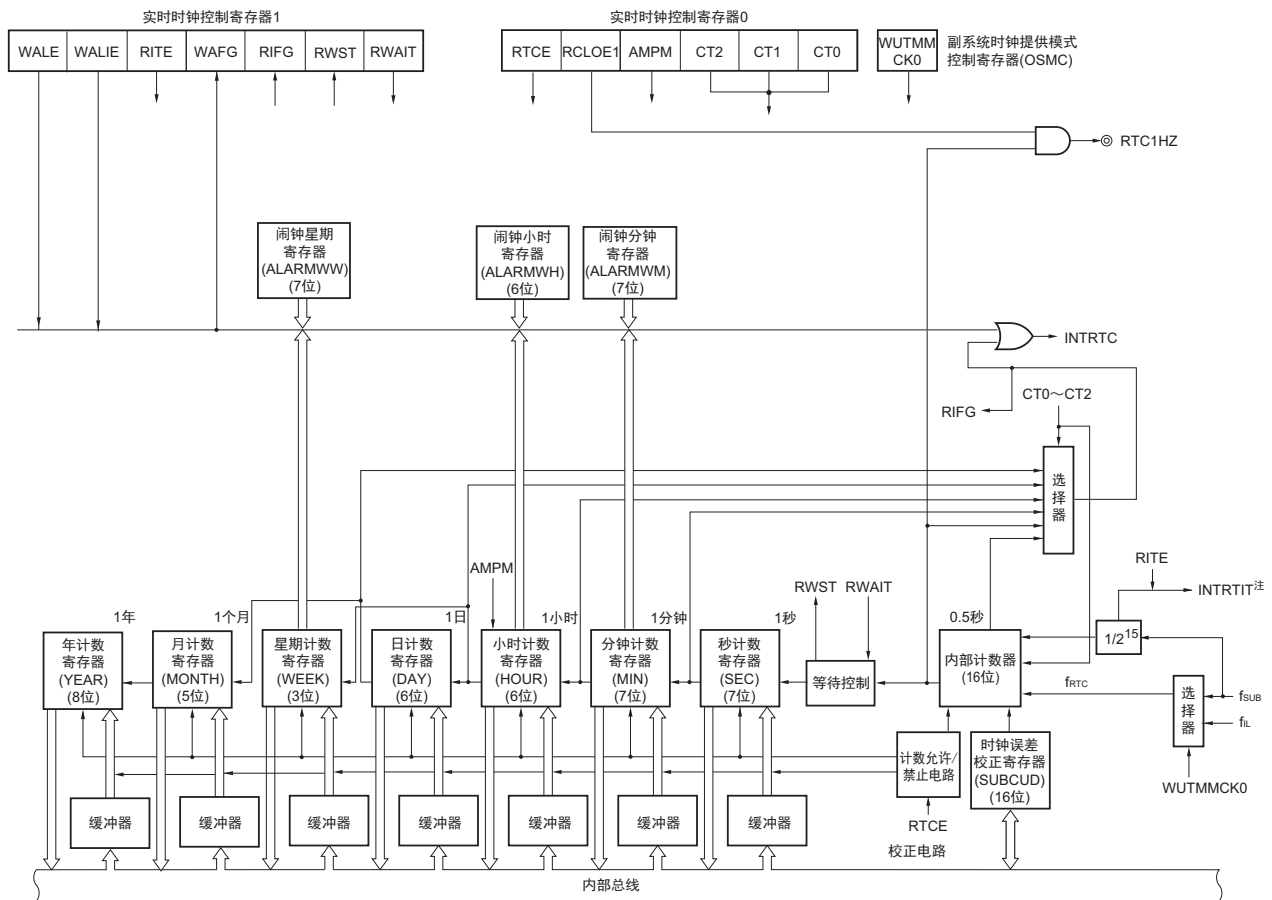
实时时钟 2 由以下硬件构成。

表 8-1 实时时钟 2 的结构

项目	结构
计数器	计数器 (16 位)
控制寄存器	外围允许寄存器 0 (PER0)
	副系统时钟提供模式控制寄存器 (OSMC)
	实时时钟控制寄存器 0 (RTCC0)
	上电复位状态寄存器 (PORSR)
	实时时钟控制寄存器 1 (RTCC1)
	秒计数寄存器 (SEC)
	分钟计数寄存器 (MIN)
	小时计数寄存器 (HOUR)
	日计数寄存器 (DAY)
	星期计数寄存器 (WEEK)
	月计数寄存器 (MONTH)
	年计数寄存器 (YEAR)
	时钟误差校正寄存器 (SUBCUD)
	闹钟分钟寄存器 (ALARMWM)
闹钟小时寄存器 (ALARMWH)	
闹钟星期寄存器 (ALARMWW)	

实时时钟 2 的框图如图 8-1 所示。

图 8-1 实时时钟 2 的框图



注 此中断表示从时钟误差校正寄存器 (SUBCUD) 取校正值的时序。取时序为 1 秒 (f<sub>SUB</sub> 基准) 间隔。

### 8.3 控制实时时钟 2 的寄存器

通过以下寄存器控制实时时钟 2。

- 外围允许寄存器 0 (PER0)
- 副系统时钟提供模式控制寄存器 (OSMC)
- 上电复位状态寄存器 (PORSR)
- 实时时钟控制寄存器 0 (RTCC0)
- 实时时钟控制寄存器 1 (RTCC1)
- 秒计数寄存器 (SEC)
- 分钟计数寄存器 (MIN)
- 小时计数寄存器 (HOUR)
- 日计数寄存器 (DAY)
- 星期计数寄存器 (WEEK)
- 月计数寄存器 (MONTH)
- 年计数寄存器 (YEAR)
- 时钟误差校正寄存器 (SUBCUD)
- 闹钟分钟寄存器 (ALARMWM)
- 闹钟小时寄存器 (ALARMWH)
- 闹钟星期寄存器 (ALARMWW)
- 端口模式寄存器 15 (PM15)
- 端口寄存器 15 (P15)

各复位源的寄存器状态如下所示。

复位源	系统相关的寄存器注 1	日历相关的寄存器注 2
POR	复位	不复位
外部复位	保持	保持
WDT	保持	保持
TRAP	保持	保持
LVD	保持	保持
其他内部复位	保持	保持

注 1. RTCC0、RTCC1、SUBCUD

2. SEC、MIN、HOUR、DAY、WEEK、MONTH、YEAR、ALARMWM、ALARMWH、ALARMWW、(计数器)

在发生复位时，不对 SEC、MIN、HOUR、WEEK、DAY、MONTH、YEAR、ALARMWM、ALARMWH、ALARMWW 寄存器进行复位。因此，必须在接通电源后对全部寄存器进行初始设定。

### 8.3.1 外围允许寄存器 0 (PER0)

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要操作实时时钟 2 的寄存器时，必须将 bit7 (RTCWEN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 8-2 外围允许寄存器 0 (PER0) 的格式

地址: F00F0H	复位后: 00H		R/W					
符号	7	6	5	4	3	2	1	0
PER0	RTCWEN	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN

RTCWEN	提供实时时钟 2 的输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>不能写实时时钟 2 使用的 SFR。</li> <li>实时时钟 2 处于可运行状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>能读写实时时钟 2 使用的 SFR。</li> <li>实时时钟 2 处于可运行状态。</li> </ul>

注意 1. 能通过将外围允许寄存器 0 (PER0) 的 RTCWEN 位置“1”，读写时钟误差校正寄存器 (SUBCUD)。

2. 如果要使用实时时钟 2，就必须先在计数时钟 ( $f_{RTC}$ ) 振荡稳定的状态下将 RTCWEN 位置“1”，然后设定以下的寄存器。当 RTCWEN 位为“0”时，忽视实时时钟 2 控制寄存器的写操作，而且读取值为 RTCWEN=1 的值 (副系统时钟提供模式控制寄存器 (OSMC)、上电复位状态寄存器 (PORSR)、端口模式寄存器 15 (PM15) 和端口寄存器 15 (P15) 除外)。

- 实时时钟控制寄存器 0 (RTCC0)
- 实时时钟控制寄存器 1 (RTCC1)
- 秒计数寄存器 (SEC)
- 分钟计数寄存器 (MIN)
- 小时计数寄存器 (HOUR)
- 日计数寄存器 (DAY)
- 星期计数寄存器 (WEEK)
- 月计数寄存器 (MONTH)
- 年计数寄存器 (YEAR)
- 时钟误差校正寄存器 (SUBCUD)
- 闹钟分钟寄存器 (ALARMWM)
- 闹钟小时寄存器 (ALARMWH)
- 闹钟星期寄存器 (ALARMWW)

3. 必须将 bit1 和 bit6 置“0”。

### 8.3.2 副系统时钟提供模式控制寄存器 (OSMC)

OSMC 寄存器是通过停止不需要的时钟功能来降低功耗的寄存器。

如果将 RTCLPC 位置“1”，就在 STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供时钟，因此能降低功耗。

另外，能通过 OSMC 寄存器选择实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器的运行时钟。

通过 8 位存储器操作指令设定 OSMC 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 8-3 副系统时钟提供模式控制寄存器 (OSMC) 的格式

地址: F00F3H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
OSMC	RTCLPC	0	0	WUTMMCK0	0	0	0	0

RTCLPC	STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中的设定
0	允许给外围功能提供副系统时钟 (有关允许运行的外围功能, 请参照表 23-1 ~ 表 23-3)。
1	停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供副系统时钟。

WUTMMCK0	实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的运行时钟的选择	时钟输出 / 蜂鸣器输出的 PCLBUZn 引脚的输出时钟的选择
0	副系统时钟 ( $f_{SUB}$ )	允许选择副系统时钟 ( $f_{SUB}$ )。
1	低速内部振荡器时钟 ( $f_{IL}$ )	禁止选择副系统时钟 ( $f_{SUB}$ )。

- 注意 1. 当副系统时钟正在振荡时，必须选择副系统时钟 (WUTMMCK0=0)。
2. 如果将 WUTMMCK0 位置“1”，低速内部振荡器时钟就振荡。
3. 当 WUTMMCK0 位为“1”时，只能使用实时时钟 2 的固定周期中断功能，不能使用年、月、星期、日、小时、分钟和秒的计数功能并且不能使用 1Hz 输出功能。  
固定周期中断间隔用以下计算式进行计算。  
固定周期 (RTCC0 寄存器选择的值)  $\times f_{SUB} / f_{IL}$
4. 只有在实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的全部功能处于停止运行时，才能通过 WUTMMCK0 位进行副系统时钟和低速内部振荡器时钟的切换。



### 8.3.3 上电复位状态寄存器（PORSR）

PORSR 寄存器是确认有无发生上电复位的寄存器。

对于 PORSR 寄存器的 bit0（PORF），写“1”的操作有效而写“0”的操作无效。

在确认有无发生上电复位时，必须先给 PORF 位写“1”。

通过 8 位存储器操作指令设定 PORSR 寄存器。

在产生上电复位信号后，此寄存器的值变为“00H”。

注意 1. PORSR 寄存器只在上电复位时被初始化，而在其他复位时保持不变。

2. 当 PORF 位为“1”时，保证没有发生上电复位，但是不保证 RAM 的值是否被保持。

图 8-4 上电复位状态寄存器（PORSR）的格式

地址: F00F9H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PORSR	0	0	0	0	0	0	0	PORF

PORF	上电复位的确认
0	没有写“1”或者发生了上电复位。
1	没有发生上电复位。

### 8.3.4 实时时钟控制寄存器 0 (RTCC0)

这是设定实时时钟 2 的运行开始或者停止、RTC1HZ 引脚的控制、12/24 小时系统和固定周期中断功能的 8 位寄存器。

通过 1 位或者 8 位存储器操作指令设定 RTCC0 寄存器。

在通过上电复位电路产生内部复位后，此寄存器的值变为“00H”。

图 8-5 实时时钟控制寄存器 0 (RTCC0) 的格式 (1/2)

地址: FFF9DH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
RTCC0	RTCE	0	RCLOE1	0	AMPM	CT2	CT1	CT0

RTCE 注 1	实时时钟 2 的运行控制
0	停止计数器的运行。
1	开始计数器的运行。

RCLOE1 注 2	RTC1HZ 引脚的输出控制
0	禁止 RTC1HZ 引脚的输出 (1Hz)。
1	允许 RTC1HZ 引脚的输出 (1Hz)。
因为在 RTCE 位为“0”时时钟计数器不运行，所以不进行 1Hz 的输出。	

- 注 1. 要在将 RTCE 位置“1”后立即转移到 STOP 模式时，必须按照“图 8-19 将 RTCE 位置“1”后的 HALT/STOP 模式的转移步骤”转移到 STOP 模式。
2. 如果在时钟计数器运行中 (RTCE=1) 设定 RCLOE1 位，1Hz 输出引脚 (RTC1HZ) 就可能输出假信号。

注意 必须将 bit4 和 bit6 置“0”。

图 8-5 实时时钟控制寄存器 0 (RTCC0) 的格式 (2/2)

地址: FFF9DH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
RTCC0	RTCE	0	RCLOE1	0	AMPM	CT2	CT1	CT0

表 8-2 RTCE、RCLOE1 的设定值和状态的关系

寄存器的设定值		状态	
RTCE	RCLOE1	实时时钟 2 的状态	RTC1HZ 引脚的输出
0	×	停止计数	不输出
1	0	计数	不输出
	1	计数	1Hz 输出

AMPM	12 小时制 /24 小时制的选择
0	12 小时制 (表示上午或者下午)
1	24 小时制

要在时钟计数器运行中 (RTCE=1) 更改 AMPM 位的值时, 必须在将 RWAIT 位 (RTCC1 寄存器的 bit0) 置“1”后进行改写, 然后再设定小时计数器 (HOUR)。  
当 AMPM 位为“0”时, 表示 12 小时; 当 AMPM 位为“1”时, 表示 24 小时。时间位的表示如表 8-3 所示。

CT2	CT1	CT0	固定周期中断 (INTRTC) 的选择
0	0	0	不使用固定周期中断功能。
0	0	1	0.5 秒一次 (与秒累加同步)
0	1	0	1 秒一次 (与秒累加同时)
0	1	1	1 分钟一次 (每分钟的 00 秒)
1	0	0	1 小时一次 (每小时的 00 分 00 秒)
1	0	1	1 日一次 (每日的 00 点 00 分 00 秒)
1	1	×	1 个月一次 (每月的 1 日上午 00 点 00 分 00 秒)

要在计数器运行中 (RTCE=1) 更改 CT2 ~ CT0 位的值时, 必须在通过中断屏蔽标志寄存器将 INTRTC 设定为禁止中断处理后进行改写, 并且必须在改写后清除 RIFG 标志和 RTCIF 标志, 然后再设定为允许中断处理。

注意 必须将 bit4 和 bit6 置“0”。

备注 ×: 忽略

### 8.3.5 实时时钟控制寄存器 1 (RTCC1)

这是控制闹钟中断功能和计数器等待的 8 位寄存器。

通过 1 位或者 8 位存储器操作指令设定 RTCC1 寄存器。

在通过上电复位电路产生内部复位后，此寄存器的值变为“00H”。

图 8-6 实时时钟控制寄存器 1 (RTCC1) 的格式 (1/3)

地址: FFF9EH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
RTCC1	WALE	WALIE	RITE	WAFG	RIFG	0	RWST	RWAIT

WALE	闹钟的运行控制
0	一致运行无效。
1	一致运行有效。

要在计数器运行中 (RTCE=1) 并且 WALIE 位为“1”的情况下设定 WALE 位的值时，必须在通过中断屏蔽标志寄存器将 INTRTC 设定为禁止中断处理后进行改写，并且必须在改写后清除 WAFG 标志和 RTCIF 标志。要设定各闹钟寄存器 (RTCC1 寄存器的 WALIE 标志、闹钟分钟寄存器 (ALARMWM)、闹钟小时寄存器 (ALARMWH) 和闹钟星期寄存器 (ALARMWW)) 时，必须将 WALE 位置“0” (一致运行无效)。

WALIE	闹钟中断 (INTRTC) 功能的运行控制
0	不产生闹钟一致中断。
1	产生闹钟一致中断。

**注意** 如果通过位操作指令写 RTCC1，就可能清除 RIFG 标志和 WAFG 标志。因此，必须通过 8 位操作指令写 RTCC1。为了在写时不清除 RIFG 标志和 WAFG 标志，必须将对应位置“1” (写操作无效)。在不使用 RIFG 标志和 WAFG 标志而且即使值被改写也没有问题的情况下，也可以通过位操作指令写 RTCC1。

图 8-6 实时时钟控制寄存器 1 (RTCC1) 的格式 (2/3)

地址: FFF9EH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
RTCC1	WALE	WALIE	RITE	WAFG	RIFG	0	RWST	RWAIT

RITE	校正时序信号中断 (INTRTIT) 功能的运行控制
0	禁止产生校正时序信号中断。
1	允许产生校正时序信号中断。

WAFG	闹钟检测状态标志
0	闹钟不一致。
1	检测到闹钟一致。
这是表示检测到闹钟一致的状态标志。只在 WALE 位为“1”时有效，在检测到闹钟一致并且经过 1 个时钟 (32.768kHz) 后变为“1”。	
通过给此标志写“0”来清除此标志。写“1”的操作无效。	

RIFG	固定周期中断状态标志
0	没有产生固定周期中断。
1	产生固定周期中断。
这是表示产生固定周期中断的状态标志。当产生固定周期中断时，此标志为“1”。	
通过给此标志写“0”来清除此标志。写“1”的操作无效。	

**注意** 如果通过位操作指令写 RTCCT1，就可能清除 RIFG 标志和 WAFG 标志。因此，必须通过 8 位操作指令写 RTCCT1。为了在写时不清除 RIFG 标志和 WAFG 标志，必须将对应位置“1”（写操作无效）。在不使用 RIFG 标志和 WAFG 标志而且即使值被改写也没有问题的情况下，也可以通过位操作指令写 RTCCT1。

图 8-6 实时时钟控制寄存器 1 (RTCC1) 的格式 (3/3)

地址: FFF9EH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
RTCC1	WALE	WALIE	RITE	WAFG	RIFG	0	RWST	RWAIT

RWST	实时时钟 2 的等待状态标志
0	计数器正在运行。
1	正处于计数器的读写模式。
这是表示 RWAIT 位的设定是否有有效的状态标志。 必须在确认此标志为“1”后读写计数器。即使将 RWAIT 位置“0”，RWST 位在写计数器的过程中也不变为“0”而在写操作结束后变为“0”。	

RWAIT	实时时钟 2 的等待控制
0	设定计数器运行。
1	设定停止 SEC ~ YEAR 计数器，为计数器的读写模式。
此位控制计数器的运行。 要读写计数器的值时，必须给此位写“1”。 因为计数器（16 位）继续运行，所以必须在 1 秒内结束读写，然后返回“0”。 从将 RWAIT 位置“1”到能读写计数器的值（RWST=1）为止，最多需要 1 个 $f_{RTC}$ 时钟的时间。注 1、注 2 如果在 RWAIT 位为“1”时发生计数器（16 位）上溢，就保持发生上溢的状态，在 RWAIT 位变为“0”后进行递增计数。 但是，当写秒计数寄存器时，不保持发生上溢的状态。	

- 注 1. 将 RTCE 位置“1”后，如果在 1 个  $f_{RTC}$  时钟期间内将 RWAIT 位置“1”，从 RWAIT 位置“1”到 RWST 位变为“1”为止，就可能需要 2 个运行时钟（ $f_{RTC}$ ）的时间。
2. 从待机状态（HALT 模式、STOP 模式、SNOOZE 模式）恢复后，如果在 1 个  $f_{RTC}$  时钟期间内将 RWAIT 位置“1”，从 RWAIT 位置“1”到 RWST 位变为“1”为止，就可能需要 2 个运行时钟（ $f_{RTC}$ ）的时间。

注意 如果通过 1 位操作指令写 RTCCT1，就可能清除 RIFG 标志和 WAFG 标志。因此，必须通过 8 位操作指令写 RTCCT1。为了在写时不清除 RIFG 标志和 WAFG 标志，必须将对应位置“1”（写操作无效）。在不使用 RIFG 标志和 WAFG 标志而且即使值被改写也没有问题的情况下，也可以通过 1 位操作指令写 RTCCT1。

- 备注 1. 固定周期中断和闹钟一致中断使用相同中断源（INTRTC）。在同时使用这 2 个中断的情况下，能在发生 INTRTC 时通过确认固定周期中断状态标志（RIFG）和闹钟检测状态标志（WAFG）来判断发生的是哪个中断。
2. 如果写秒计数寄存器（SEC），就清除内部计数器（16 位）。

### 8.3.6 秒计数寄存器 (SEC)

这是用 0 ~ 59 (十进制) 表示秒计数值的 8 位寄存器, 是通过计数器 (16 位) 的上溢进行递增计数的十进制计数器。

在写时, 数据先被写到缓冲器, 在经过最多 2 个  $f_{\text{RTC}}$  时钟后被写到计数器。以 BCD 码设定十进制的 00 ~ 59。

通过 8 位存储器操作指令设定 SEC 寄存器。

在产生复位信号时, 此寄存器不被初始化。

图 8-7 秒计数寄存器 (SEC) 的格式

地址: FFF92H	复位后: 不定值		R/W					
符号	7	6	5	4	3	2	1	0
SEC	0	SEC40	SEC20	SEC10	SEC8	SEC4	SEC2	SEC1

备注 如果写秒计数寄存器 (SEC), 就清除内部计数器 (16 位)。

注意 在计数器运行中 (RTCE=1) 读写 SEC 时, 必须按照“8.4.3 实时时钟 2 计数器的读操作”和“8.4.4 实时时钟 2 计数器的写操作”的流程进行。

### 8.3.7 分钟计数寄存器 (MIN)

这是用 0 ~ 59 (十进制) 表示分钟计数值的 8 位寄存器, 是通过秒计数器的上溢进行递增计数的十进制计数器。

在写时, 数据先被写到缓冲器, 在经过最多 2 个  $f_{\text{RTC}}$  时钟后被写到计数器。在写操作过程中忽视秒计数寄存器的上溢并且设定为写入值。以 BCD 码设定十进制的 00 ~ 59。

通过 8 位存储器操作指令设定 MIN 寄存器。

在产生复位信号时, 此寄存器不被初始化。

图 8-8 分钟计数寄存器 (MIN) 的格式

地址: FFF93H	复位后: 不定值		R/W					
符号	7	6	5	4	3	2	1	0
MIN	0	MIN40	MIN20	MIN10	MIN8	MIN4	MIN2	MIN1

注意 在计数器运行中 (RTCE=1) 读写 MIN 时, 必须按照“8.4.3 实时时钟 2 计数器的读操作”和“8.4.4 实时时钟 2 计数器的写操作”的流程进行。

### 8.3.8 小时计数寄存器 (HOUR)

这是用 00 ~ 23 或者 01 ~ 12、21 ~ 32 (十进制) 表示小时计数值的 8 位寄存器, 是通过分钟计数器的上溢进行递增计数的十进制计数器。

在写时, 数据先被写到缓冲器, 在经过最多 2 个  $f_{RTC}$  时钟后被写到计数器。在写操作过程中忽视分钟计数寄存器的上溢并且设定为写入值。

根据实时时钟控制寄存器 0 (RTCC0) 的 bit3 (AMPM) 设定的时间系统, 以 BCD 码设定十进制的 00 ~ 23 或者 01 ~ 12、21 ~ 32。

如果更改 AMPM 位的值, HOUR 寄存器的值就变为设定的时间系统所对应的值。

通过 8 位存储器操作指令设定 HOUR 寄存器。

在产生复位信号时, 此寄存器不被初始化。

图 8-9 小时计数寄存器 (HOUR) 的格式

地址: FFF94H	复位后: 不定值	R/W						
符号	7	6	5	4	3	2	1	0
HOUR	0	0	HOUR20	HOUR10	HOUR8	HOUR4	HOUR2	HOUR1

注意 1. 当选择 AMPM 位为“0” (12 小时系统) 时, HOUR 寄存器的 bit5 (HOUR20) 表示 AM (0) /PM (1)。

2. 在计数器运行中 (RTCE=1) 读写 HOUR 时, 必须按照“8.4.3 实时时钟 2 计数器的读操作”和“8.4.4 实时时钟 2 计数器的写操作”的流程进行。



AMPM 位的设定值、小时计数寄存器（HOUR）的值和时间的关系如表 8-3 所示。

表 8-3 时间制的表示

24 小时制的表示 (AMPM=1)		12 小时值的表示 (AMPM=0)	
时间	HOUR 寄存器	时间	HOUR 寄存器
0 时	00H	AM 12 时	12H
1 时	01H	AM 1 时	01H
2 时	02H	AM 2 时	02H
3 时	03H	AM 3 时	03H
4 时	04H	AM 4 时	04H
5 时	05H	AM 5 时	05H
6 时	06H	AM 6 时	06H
7 时	07H	AM 7 时	07H
8 时	08H	AM 8 时	08H
9 时	09H	AM 9 时	09H
10 时	10H	AM 10 时	10H
11 时	11H	AM 11 时	11H
12 时	12H	PM 12 时	32H
13 时	13H	PM 1 时	21H
14 时	14H	PM 2 时	22H
15 时	15H	PM 3 时	23H
16 时	16H	PM 4 时	24H
17 时	17H	PM 5 时	25H
18 时	18H	PM 6 时	26H
19 时	19H	PM 7 时	27H
20 时	20H	PM 8 时	28H
21 时	21H	PM 9 时	29H
22 时	22H	PM 10 时	30H
23 时	23H	PM 11 时	31H

当AMPM位为“0”时，HOUR寄存器的值为12小时制；当AMPM位为“1”时，HOUR寄存器的值为24小时制。在12小时制时，HOUR寄存器的bit5表示上午/下午。上午（AM）为“0”，下午（PM）为“1”。

### 8.3.9 日计数寄存器 (DAY)

这是用 1 ~ 31 (十进制) 表示日计数值的 8 位寄存器, 是通过小时计数器的上溢进行递增计数的十进制计数器。

计数器进行以下的计数。

[DAY 的计数值]

- 01 ~ 31 (1、3、5、7、8、10、12月)
- 01 ~ 30 (4、6、9、11月)
- 01 ~ 29 (2月 闰年)
- 01 ~ 28 (2月 平常年)

在写时, 数据先被写到缓冲器, 在经过最多 2 个  $f_{\text{RTC}}$  时钟后被写到计数器。在写操作过程中忽视小时计数寄存器的上溢并且设定为写入值。以 BCD 码设定十进制的 01 ~ 31。

通过 8 位存储器操作指令设定 DAY 寄存器。

在产生复位信号时, 此寄存器不被初始化。

图 8-10 日计数寄存器 (DAY) 的格式

地址: FFF96H	复位后: 不定值	R/W						
符号	7	6	5	4	3	2	1	0
DAY	0	0	DAY20	DAY10	DAY8	DAY4	DAY2	DAY1

**注意** 在计数器运行中 (RTCE=1) 读写 DAY 时, 必须按照“8.4.3 实时时钟 2 计数器的读操作”和“8.4.4 实时时钟 2 计数器的写操作”的流程进行。

### 8.3.10 星期计数寄存器 (WEEK)

这是用 0 ~ 6 (十进制) 表示星期计数值的 8 位寄存器, 是通过日计数器的进位进行递增计数的十进制计数器。

在写时, 数据先被写到缓冲器, 在经过最多 2 个  $f_{RTC}$  时钟后被写到计数器。以 BCD 码设定十进制的 00 ~ 06。通过 8 位存储器操作指令设定 WEEK 寄存器。

在产生复位信号时, 此寄存器不被初始化。

图 8-11 星期计数寄存器 (WEEK) 的格式

地址: FFF95H	复位后: 不定值	R/W						
符号	7	6	5	4	3	2	1	0
WEEK	0	0	0	0	0	WEEK4	WEEK2	WEEK1

注意 1. 月计数寄存器 (MONTH) 和日计数寄存器 (DAY) 的对应值不自动保存到星期寄存器 (WEEK)。必须在解除复位后进行以下的设定。

星期	WEEK
星期日	00H
星期一	01H
星期二	02H
星期三	03H
星期四	04H
星期五	05H
星期六	06H

2. 在计数器运行中 (RTCE=1) 读写 WEEK 时, 必须按照“8.4.3 实时时钟 2 计数器的读操作”和“8.4.4 实时时钟 2 计数器的写操作”的流程进行。

### 8.3.11 月计数寄存器 (MONTH)

这是用1~12(十进制)表示月计数值的8位寄存器,是通过日计数器的上溢进行递增计数的十进制计数器。

在写时,数据先被写到缓冲器,在经过最多2个 $f_{RTC}$ 时钟后被写到计数器。在写操作过程中忽视日计数寄存器的上溢并且设定为写入值。以BCD码设定十进制的01~12。

通过8位存储器操作指令设定MONTH寄存器。

在产生复位信号时,此寄存器不被初始化。

图 8-12 月计数寄存器 (MONTH) 的格式

地址: FFF97H	复位后: 不定值		R/W					
符号	7	6	5	4	3	2	1	0
MONTH	0	0	0	MONTH10	MONTH8	MONTH4	MONTH2	MONTH1

**注意** 在计数器运行中(RTCE=1)读写MONTH时,必须按照“8.4.3 实时时钟2计数器的读操作”和“8.4.4 实时时钟2计数器的写操作”的流程进行。

### 8.3.12 年计数寄存器 (YEAR)

这是用0~99(十进制)表示年计数值的8位寄存器,是通过月计数器(MONTH)的上溢进行递增计数的十进制计数器。

00、04、08、.....、92、96是闰年。

在写时,数据先被写到缓冲器,在经过最多2个 $f_{RTC}$ 时钟后被写到计数器。在写操作过程中忽视月计数寄存器的上溢并且设定为写入值。以BCD码设定十进制的00~99。

通过8位存储器操作指令设定YEAR寄存器。

在产生复位信号时,此寄存器不被初始化。

图 8-13 年计数寄存器 (YEAR) 的格式

地址: FFF98H	复位后: 不定值		R/W					
符号	7	6	5	4	3	2	1	0
YEAR	YEAR80	YEAR40	YEAR20	YEAR10	YEAR8	YEAR4	YEAR2	YEAR1

**注意** 在计数器运行中(RTCE=1)读写YEAR时,必须按照“8.4.3 实时时钟2计数器的读操作”和“8.4.4 实时时钟2计数器的写操作”的流程进行。

### 8.3.13 时钟误差校正寄存器 (SUBCUD)

时钟误差校正寄存器 (SUBCUD) 是能通过按秒校正计数器的值进行最小分辨率 0.96ppm 精度的时钟快慢校正的寄存器。

SUBCUD 的 F8 ~ F0 是 9 位固定小数点 (2 的补码) 的寄存器。详细内容请参照“表 8-5 时钟误差校正值”。

通过 16 位存储器操作指令设定 SUBCUD 寄存器。

在通过上电复位电路产生内部复位后, 此寄存器的值变为“0020H”。

图 8-14 时钟误差校正寄存器 (SUBCUD) 的格式

地址: F0310H	复位后: 0020H	R/W														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SUBCUD	F15	0	0	0	0	0	0	F8	F7	F6	F5	F4	F3	F2	F1	F0

F15	时钟误差校正的允许
0	停止时钟误差校正。
1	允许时钟误差校正。

能通过时钟误差校正寄存器 (SUBCUD) 进行晶体谐振器振荡频率偏差校正的范围如表 8-4 所示。

表 8-4 能进行晶体谐振器振荡频率偏差校正的范围

项目	值
能校正的范围	-274.6ppm ~ +212.6ppm
最大量化误差	±0.48ppm
最小分辨率	0.96ppm

表 8-5 时钟误差校正值

SUBCUD										目标校正值	
F15	F8	F7	F6	F5	F4	F3	F2	F1	F0		
1	1	0	0	0	0	0	0	0	0	-274.6ppm	
	1	0	0	0	0	0	0	0	1	-273.7ppm	
	1	0	0	0	0	0	0	1	0	-272.7ppm	
	.	.	.	.	.	.	.	.	.	.	.
	.	.	.	.	.	.	.	.	.	.	.
	.	.	.	.	.	.	.	.	.	.	.
	1	1	1	1	1	1	1	1	0	1	-33.3ppm
	1	1	1	1	1	1	1	1	1	0	-32.4ppm
	1	1	1	1	1	1	1	1	1	1	-31.4ppm
	0	0	0	0	0	0	0	0	0	0	-30.5ppm
	0	0	0	0	0	0	0	0	0	1	-29.6ppm
	0	0	0	0	0	0	0	0	1	0	-28.6ppm
	.	.	.	.	.	.	.	.	.	.	.
	.	.	.	.	.	.	.	.	.	.	.
	.	.	.	.	.	.	.	.	.	.	.
	0	0	0	0	1	1	1	1	1	1	-0.95ppm
	0	0	0	1	0	0	0	0	0	0	0ppm
0	0	0	1	0	0	0	0	0	1	0.95ppm	
.	.	.	.	.	.	.	.	.	.	.	
.	.	.	.	.	.	.	.	.	.	.	
.	.	.	.	.	.	.	.	.	.	.	
0	1	1	1	1	1	1	1	0	1	210.7ppm	
0	1	1	1	1	1	1	1	1	0	211.7ppm	
0	1	1	1	1	1	1	1	1	1	212.6ppm	
0	×	×	×	×	×	×	×	×	×	停止时钟误差校正。	

SUBCUD 寄存器的 F8 ~ F0 值必须用以下计算式从目标校正值计算。

$$\text{SUBCUD}[8:0] = \left[ \frac{\text{目标校正值 [ppm]} \times 2^{15}}{10^6} \right]_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B}$$

注意 目标校正值表示晶体谐振器的振荡频率偏差（单位为 [ppm]）。有关目标校正值的计算方法，请参照“8.4.8 实时时钟 2 的时钟误差校正例子”。

例 1. 目标校正值 = 18.3[ppm] 的情况

$$\begin{aligned} \text{SUBCUD}[8:0] &= (18.3 \times 2^{15}/10^6)_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B} \\ &= (0.59375)_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B} \\ &= 0000.10011\text{B} + 0001.00000\text{B} \\ &= 0001.10011\text{B} \end{aligned}$$

例 2. 目标校正值  $-18.3[\text{ppm}]$  的情况

$$\begin{aligned} \text{SUBCUD}[8:0] &= (-18.3 \times 2^{15}/10^6)_2 \text{ 的补码 (9 位固定小数点) } + 0001.00000\text{B} \\ &= (-0.59965)_2 \text{ 的补码 (9 位固定小数点) } + 0001.00000\text{B} \\ &= 1111.01101\text{B} + 0001.00000\text{B} \\ &= 0000.01101\text{B} \end{aligned}$$

### 8.3.14 闹钟分钟寄存器 (ALARMWM)

这是设定闹钟分钟的寄存器。

通过 8 位存储器操作指令设定 ALARMWM 寄存器。

在产生复位信号时，此寄存器不被初始化。

图 8-15 闹钟分钟寄存器 (ALARMWM) 的格式

地址: FFF9AH	复位后: 不定值	R/W						
符号	7	6	5	4	3	2	1	0
ALARMWM	0	WM40	WM20	WM10	WM8	WM4	WM2	WM1

注意 以 BCD 码设定十进制的 00 ~ 59。如果设定范围以外的值，就不检测闹钟。

### 8.3.15 闹钟小时寄存器 (ALARMWH)

这是设定闹钟小时的寄存器。

通过 8 位存储器操作指令设定 ALARMWH 寄存器。

在产生复位信号时，此寄存器不被初始化。

图 8-16 闹钟小时寄存器 (ALARMWH) 的格式

地址: FFF9BH	复位后: 不定值	R/W						
符号	7	6	5	4	3	2	1	0
ALARMWH	0	0	WH20	WH10	WH8	WH4	WH2	WH1

注意 1. 以 BCD 码设定十进制的 00 ~ 23 或者 01 ~ 12、21 ~ 32。如果设定范围以外的值，就不检测闹钟。

2. 当选择 AMPM 位为“0” (12 小时系统) 时，ALARMWH 寄存器的 bit5 (WH20) 表示 AM (0) /PM (1)。

### 8.3.16 闹钟星期寄存器 (ALARMWW)

这是设定闹钟星期的寄存器。

通过 8 位存储器操作指令设定 ALARMWW 寄存器。

在产生复位信号时，此寄存器不被初始化。

图 8-17 闹钟星期寄存器 (ALARMWW) 的格式

地址: FFF9CH	复位后: 不定值	R/W						
符号	7	6	5	4	3	2	1	0
ALARMWW	0	WW6	WW5	WW4	WW3	WW2	WW1	WW0

闹钟时间的设定例子如表 8-6 所示。

表 8-6 闹钟时间的设定例子

闹钟设定时间	星期							12 小时表示				24 小时表示				
	星期日	星期一	星期二	星期三	星期四	星期五	星期六	10 时	1 时	10 分	1 分	10 时	1 时	10 分	1 分	
	W W 0	W W 1	W W 2	W W 3	W W 4	W W 5	W W 6									
每天 上午 0 时 00 分	1	1	1	1	1	1	1	1	2	0	0	0	0	0	0	0
每天 上午 1 时 30 分	1	1	1	1	1	1	1	0	1	3	0	0	1	3	0	
每天 上午 11 时 59 分	1	1	1	1	1	1	1	1	1	5	9	1	1	5	9	
星期一~星期五 下午 0 时 00 分	0	1	1	1	1	1	0	3	2	0	0	1	2	0	0	
星期日 下午 1 时 30 分	1	0	0	0	0	0	0	2	1	3	0	1	3	3	0	
星期一、星期三、星期五 下午 11 时 59 分	0	1	0	1	0	1	0	3	1	5	9	2	3	5	9	

### 8.3.17 控制实时时钟 2 输出引脚端口功能的寄存器

在使用实时时钟 2 时，必须设定与对象通道复用的端口功能的控制寄存器（端口模式寄存器 (PMxx) 和端口寄存器 (Pxx)）。详细内容请参照“4.3.1 端口模式寄存器 (PMxx)”和“4.3.2 端口寄存器 (Pxx)”。

在将实时时钟 2 输出引脚的复用端口 (P156/RTC1HZ) 用作实时时钟 2 的输出时，必须将各端口对应的端口模式寄存器 (PMxx) 的位和端口寄存器 (Pxx) 的位置“0”。

例) 将 P156/RTC1HZ 用作实时时钟 2 输出的情况

将端口模式寄存器 (PM15) 的 PM156 位置“0”。

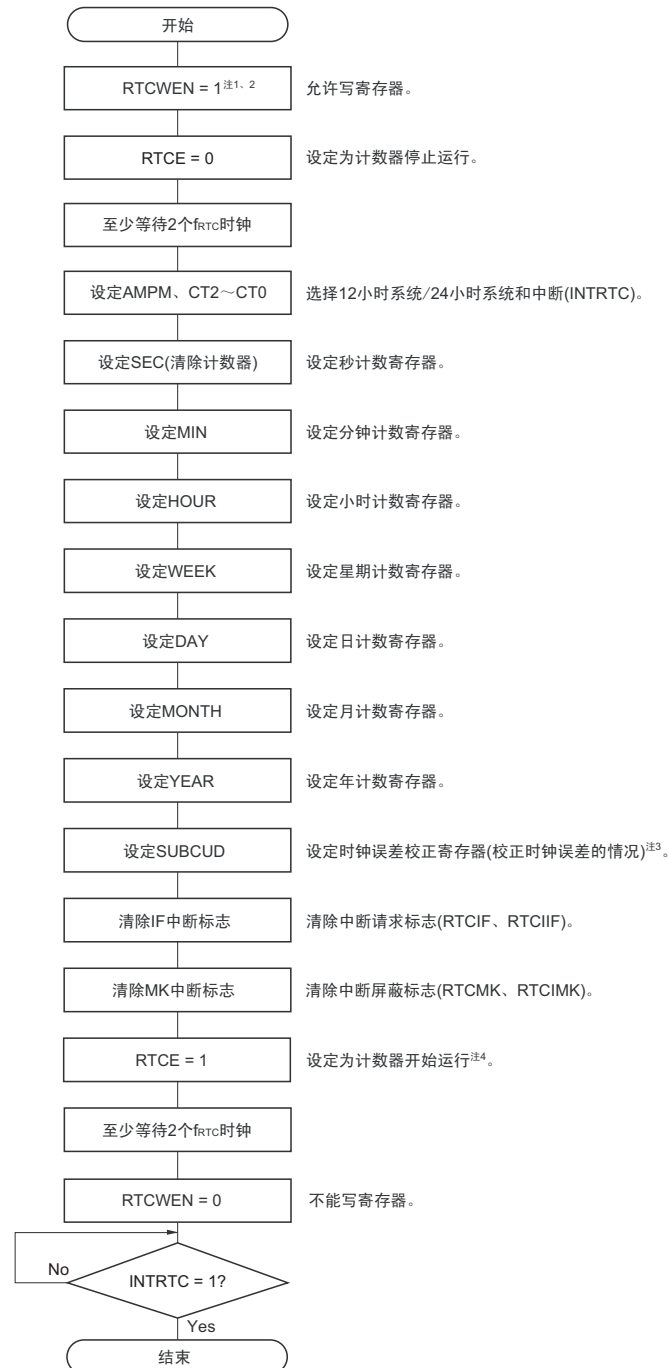
将端口寄存器 (P15) 的 P156 位置“0”。



## 8.4 实时时钟 2 的运行

## 8.4.1 实时时钟 2 的运行开始

图 8-18 实时时钟 2 的运行开始步骤



注 1. 为了防止误写时钟计数，除了存取 RTC 寄存器以外，必须将 RTCWEN 位置“0”。

2. 必须先在校准时钟（ $f_{RTC}$ ）振荡稳定的状态下将 RTCWEN 位置“1”。

3. 这只是需要校正时钟误差的情况。有关校正值的计算方法，请参照“8.4.8 实时时钟 2 的时钟误差校正例子”。

4. 在 RTCE 位为“1”后不等待 INTRTC 位变为“1”而转移到 HALT/STOP 模式的情况下，请确认“8.4.2 开始运行后 HALT/STOP 模式的转移”的步骤。

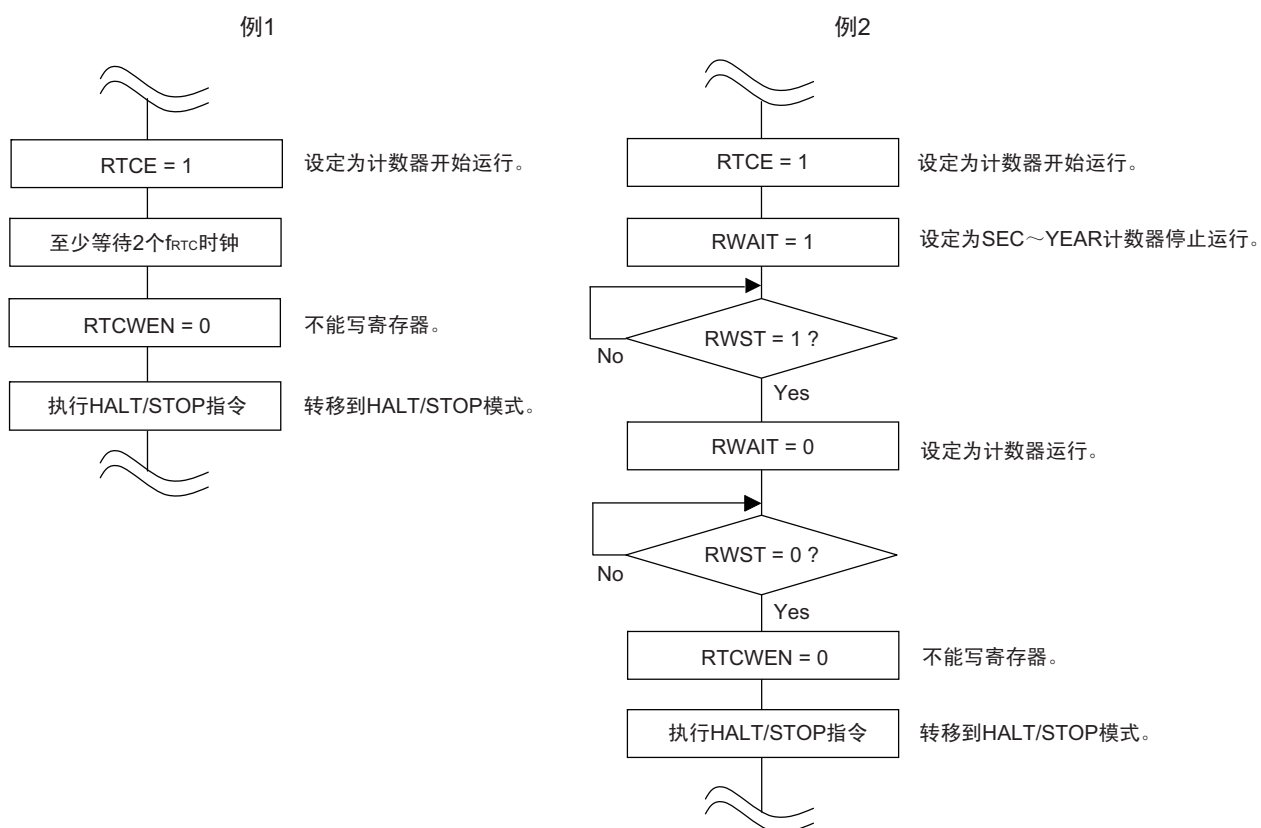
### 8.4.2 开始运行后 HALT/STOP 模式的转移

要在将 RTCE 位置“1”后立即转移到 STOP 模式时，必须进行以下某种处理。

但是，在将 RTCE 位置“1”后，如果要在发生第1次 INTRTC 中断后转移到 STOP 模式，就不需要这些处理。

- (1) 在将 RTCE 位置“1”后至少经过2个计数时钟 ( $f_{\text{RTC}}$ ) 的时间之后转移到 HALT/STOP 模式（参照图8-19的例1）。
- (2) 在将 RTCE 位置“1”后将 RWAIT 位置“1”，通过轮询确认 RWST 位变为“1”。然后，将 RWAIT 位置“0”并且再次通过轮询确认 RWST 位变为“0”，然后转移到 HALT/STOP 模式（参照图8-19的例2）。

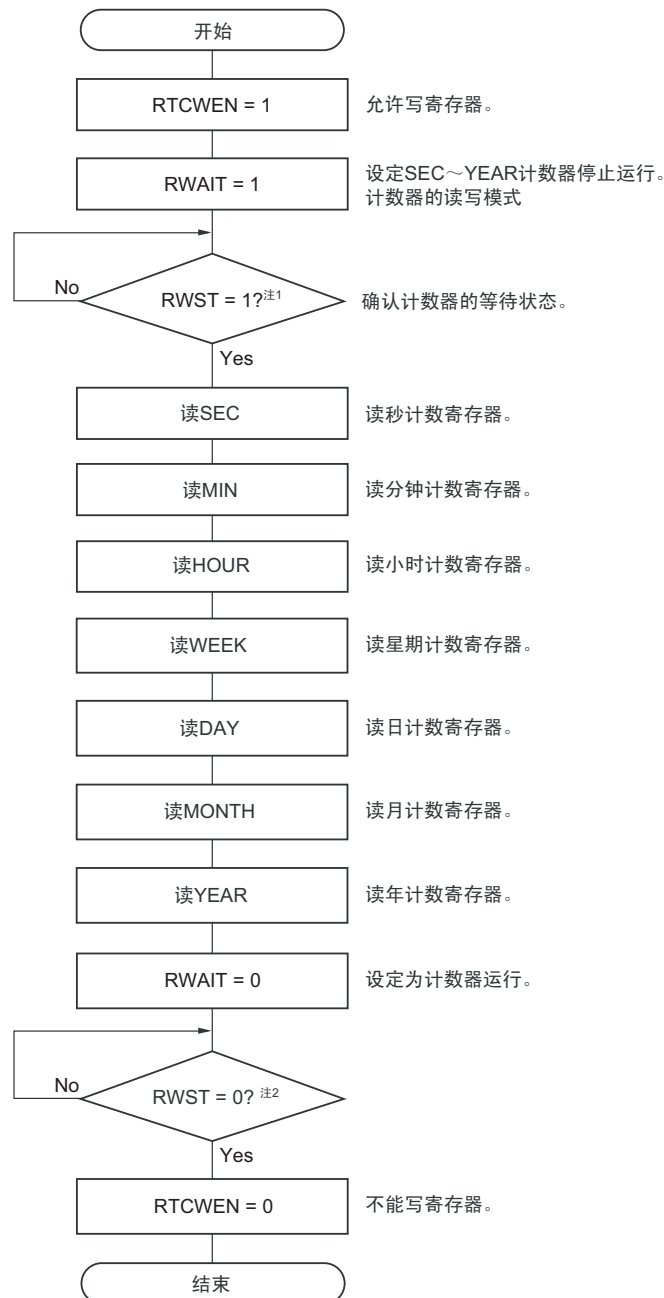
图 8-19 将 RTCE 位置“1”后的 HALT/STOP 模式的转移步骤



### 8.4.3 实时时钟 2 计数器的读操作

必须先将 RWAIT 位置“1”，然后读计数器。  
必须在读计数器后将 RWAIT 位置“0”。

图 8-20 实时时钟 2 的读操作步骤



注 1. 在计数器停止计数 (RTCE=0) 时, RWST 位不变为“1”。

2. 必须在转移到 STOP 模式前, 确认 RWST 位为“0”。

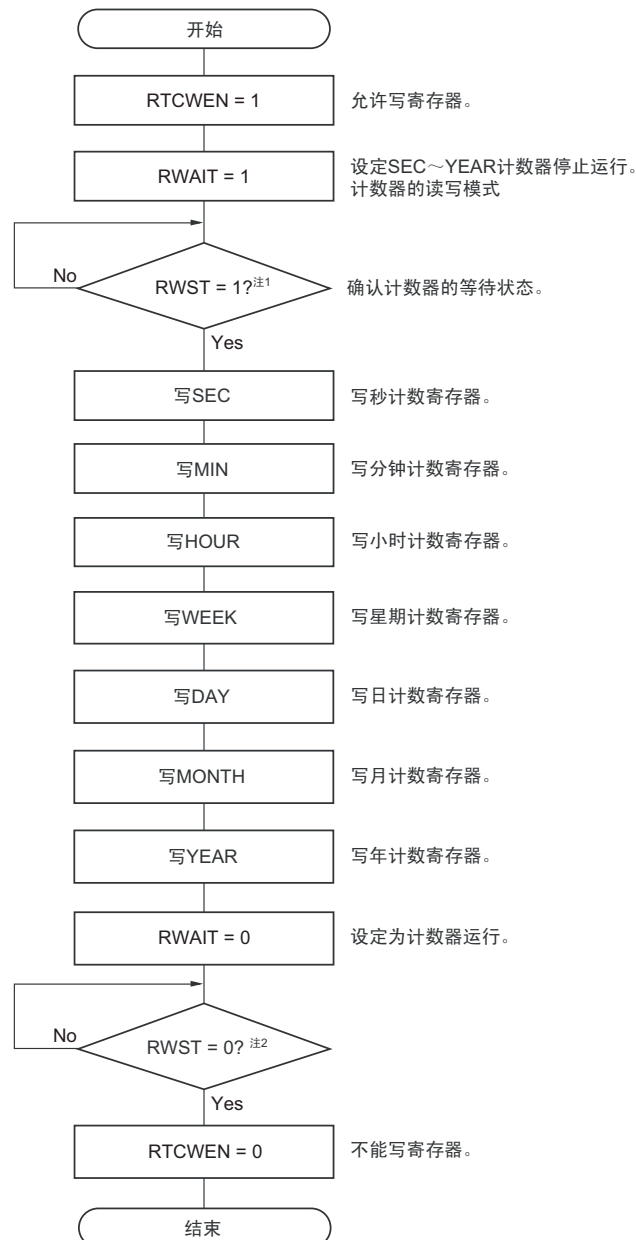
注意 必须在 1 秒内进行将 RWAIT 位置“1”到 RWAIT 位置“0”的处理。

备注 不限制 SEC、MIN、HOUR、WEEK、DAY、MONTH 和 YEAR 的读操作顺序, 而且不需要设定全部寄存器, 也可以只读部分寄存器。

### 8.4.4 实时时钟 2 计数器的写操作

必须先将 RWAIT 位置“1”，然后写计数器。  
必须在写计数器后将 RWAIT 位置“0”。

图 8-21 实时时钟 2 的写操作步骤



注 1. 在计数器停止计数 (RTCE=0) 时, RWST 位不变为“1”。

2. 必须在转移到 STOP 模式前, 确认 RWST 位为“0”。

注意 1. 必须在 1 秒内进行将 RWAIT 位置“1”到 RWAIT 位置“0”的处理。

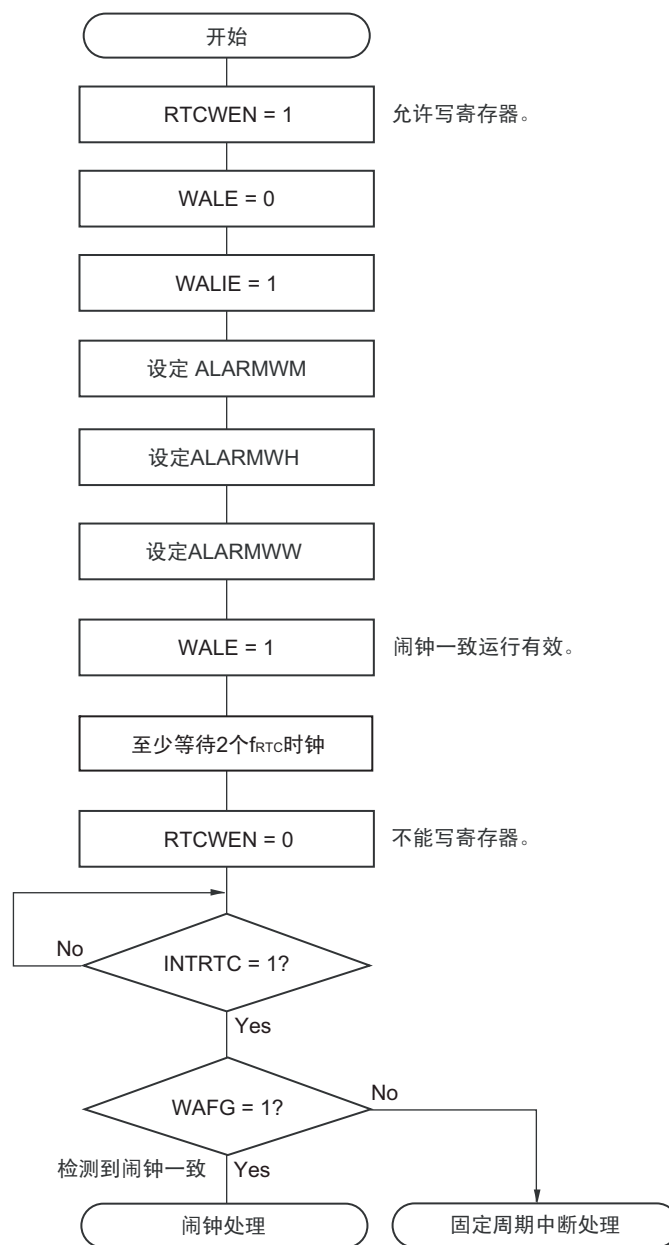
2. 要在计数器运行中 (RTCE=1) 改写 SEC、MIN、HOUR、WEEK、DAY、MONTH、YEAR 寄存器时, 必须在通过中断屏蔽标志寄存器将 INTRTC 设定为禁止中断处理后进行改写, 并且必须在改写后清除 WAFG 标志、RIFG 标志和 RTCIF 标志。

备注 不限制 SEC、MIN、HOUR、WEEK、DAY、MONTH、YEAR 的写操作顺序, 而且不需要设定全部寄存器, 也可以只读部分寄存器。

### 8.4.5 实时时钟 2 的闹钟设定

必须先将 WALE 位置“0”（闹钟运行无效），然后设定闹钟时间。

图 8-22 闹钟设定步骤



备注 1. 不限制 ALARMWM、ALARMWH 和 ALARMWW 的写操作顺序。

2. 固定周期中断和闹钟一致中断使用相同中断源（INTRTC）。在同时使用这 2 个中断的情况下，能在发生 INTRTC 时通过确认固定周期中断状态标志（RIFG）和闹钟检测状态标志（WAFG）来判断发生的是哪个中断。

## 8.4.6 实时时钟 2 的 1Hz 输出

图 8-23 1Hz 输出的设定步骤



## 8.4.7 时钟误差校正寄存器的设定步骤

如果时钟误差校正寄存器（SUBCUD）的改写和校正时序发生冲突，就可能无法正常进行 RTC 的校正。为了避免校正时序和 SUBCUD 寄存器的改写发生冲突，必须以校正时序同步发生的校正时序中断（INTRTIT）或者固定周期中断（INTRTC）为起点，在下次校正时序发生前（大约 0.5 秒以内）结束 SUBCUD 寄存器的改写。

- 在将 RTCWEN 位置“1”后设定时钟误差校正寄存器，然后必须将 RTCWEN 位置“0”。

图 8-24 时钟误差校正寄存器的设定步骤



### 8.4.8 实时时钟 2 的时钟误差校正例子

能通过给时钟误差校正寄存器（SUBCUD）设定值按秒进行最小分辨率 0.96ppm 精度的时钟快慢校正。目标校正值的计算方法和从目标校正值得时钟误差校正寄存器的 F8 ~ F0 值的方法如下所示。

#### 目标校正值的计算方法

（使用 RTC1HZ 引脚的输出频率）

#### 【振荡频率的测量】

在时钟误差校正寄存器（SUBCUD）的 F15 为“0”（停止校正时钟误差）时，通过从 RTC1HZ 引脚输出 1Hz 的信号来测量各产品的振荡频率注。

注 有关 RTC1HZ 的输出步骤，请参照“8.4.6 实时时钟 2 的 1Hz 输出”。

#### 【目标校正值的计算】

（RTC1HZ 引脚的输出频率为 0.9999817Hz 的情况）

$$\text{振荡频率} = 32768 \times 0.9999817 \approx 32767.40\text{Hz}$$

假设目标频率为 32768Hz，目标校正值得为

$$\begin{aligned} \text{目标校正值得} &= (\text{振荡频率} - \text{目标频率}) \div \text{目标频率} \\ &= (32767.40 - 32768.00) \div 32768.00 \\ &\approx -18.3 \text{ ppm} \end{aligned}$$

备注 1. 振荡频率是输入时钟（ $f_{\text{RTC}}$ ）的值，能通过停止时钟误差校正时的 RTC1HZ 输出频率  $\times 32768$  求得。

2. 目标校正值得是晶体谐振器的振荡频率偏差（单位为 [ppm]）。

3. 目标频率是校正时钟误差后的频率。

时钟误差校正寄存器 (SBUCUD) 的 F8 ~ F0 值的计算方法
-------------------------------------

SUBCUD 寄存器的 F8 ~ F0 值能用以下计算式从目标校正值计算。

SUBCUD 寄存器的 F8 ~ F0 值必须用以下计算式从目标校正值计算。

$$\text{SUBCUD}[8:0] = \left[ \frac{\text{目标校正值 [ppm]} \times 2^{15}}{10^6} \right]_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B}$$

例 1. 目标校正值 = -18.3[ppm] 的情况

$$\begin{aligned} \text{SUBCUD}[8:0] &= (-18.3 \times 2^{15}/10^6)_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B} \\ &= (-0.59965)_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B} \\ &= 1111.01101\text{B} + 0001.00000\text{B} \\ &= 0000.01101\text{B} \end{aligned}$$

例 2. 目标校正值 = 94.0[ppm] 的情况

$$\begin{aligned} \text{SUBCUD}[8:0] &= (94.0 \times 2^{15}/10^6)_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B} \\ &= (+3.08019)_{2\text{的补码}(9\text{位固定小数点})} + 0001.00000\text{B} \\ &= 0011.00011\text{B} + 0001.00000\text{B} \\ &= 0100.00011\text{B} \end{aligned}$$



## 第9章 12位间隔定时器

### 9.1 12位间隔定时器的功能

按事先设定的任意时间间隔产生中断（INTIT），能用于从 STOP 模式的唤醒。

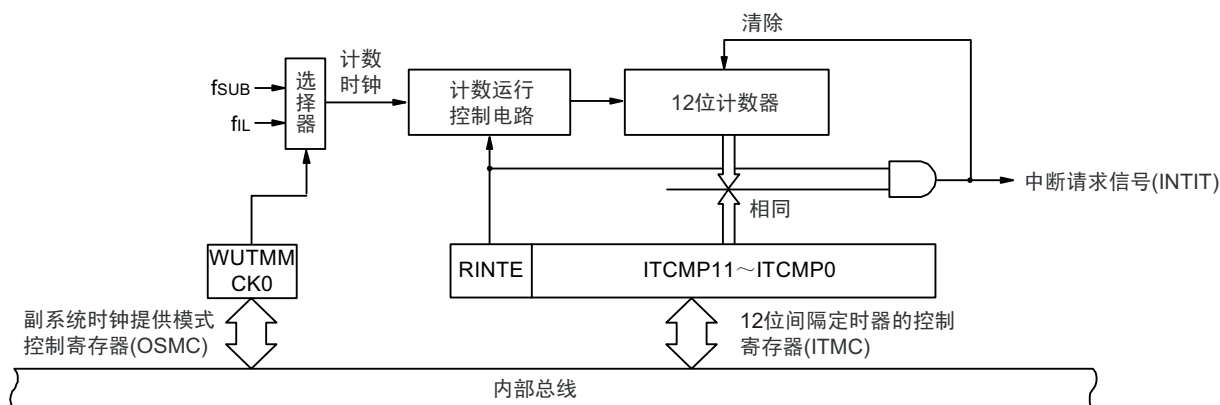
### 9.2 12位间隔定时器的结构

12位间隔定时器由以下硬件构成。

表 9-1 12位间隔定时器的结构

项目	结构
计数器	12位计数器
控制寄存器	外围允许寄存器 1（PER1）
	副系统时钟提供模式控制寄存器（OSMC）
	12位间隔定时器的控制寄存器（ITMC）

图 9-1 12位间隔定时器的框图



### 9.3 控制 12 位间隔定时器的寄存器

通过以下寄存器控制 12 位间隔定时器。

- 外围允许寄存器 1 (PER1)
- 副系统时钟提供模式控制寄存器 (OSMC)
- 12 位间隔定时器的控制寄存器 (ITMC)

#### 9.3.1 外围允许寄存器 1 (PER1)

PER1 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要使用 12 位间隔定时器时，必须将 bit7 (TMKAEN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 9-2 外围允许寄存器 1 (PER1) 的格式

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CM PEN 注	TKB2EN	DTCEN	IRDAEN	CTS UEN	0

TMKAEN	提供 12 位间隔定时器的输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>• 不能写 12 位间隔定时器使用的 SFR。</li> <li>• 12 位间隔定时器处于复位状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>• 能读写 12 位间隔定时器使用的 SFR。</li> </ul>

注 只限于 80 引脚产品。

注意 1. 要使用 12 位间隔定时器时，必须在计数时钟振荡稳定的状态下，先将 TMKAEN 位置“1”，再设定以下的寄存器。当 TMKAEN 位为“0”时，忽视 12 位间隔定时器的控制寄存器的写操作，并且读取值也都为初始值（副系统时钟提供模式控制寄存器 (OSMC) 除外）。

- 12 位间隔定时器控制寄存器 (ITMC)
2. 能通过将副系统时钟提供模式控制寄存器 (OSMC) 的 RTCLPC 位置“1”，在以副系统时钟运行的 HALT 模式中停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供时钟。此时，必须将 TMKAEN 位置“1”，并且将 PER1 寄存器的其他位 (bit0 ~ 6) 置“0”。
  3. 必须将以下位置“0”。
    - 64 引脚产品: bit0、5、6
    - 80 引脚产品: bit0 和 bit6

### 9.3.2 副系统时钟提供模式控制寄存器（OSMC）

OSMC 寄存器是通过停止不需要的时钟功能来降低功耗的寄存器。

如果将 RTCLPC 位置“1”，就在 STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供时钟，因此能降低功耗。

另外，能通过 OSMC 寄存器选择实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器的运行时钟。

通过 8 位存储器操作指令设定 OSMC 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 9-3 副系统时钟提供模式控制寄存器（OSMC）的格式

地址：F00F3H	复位后：00H	R/W						
符号	7	6	5	4	3	2	1	0
OSMC	RTCLPC	0	0	WUTMMCK0	0	0	0	0

RTCLPC	STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中的设定
0	允许给外围功能提供副系统时钟 (有关允许运行的外围功能，请参照表 23-1 ~ 表 23-3)。
1	停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供副系统时钟。

WUTMMCK0	实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的运行时钟的选择	时钟输出 / 蜂鸣器输出的 PCLBUZn 引脚的输出时钟的选择
0	副系统时钟 ( $f_{SUB}$ )	允许选择副系统时钟 ( $f_{SUB}$ )。
1	低速内部振荡器时钟 ( $f_{IL}$ )	禁止选择副系统时钟 ( $f_{SUB}$ )。

- 注意 1. 当副系统时钟正在振荡时，必须选择副系统时钟（WUTMMCK0=0）。
2. 如果将 WUTMMCK0 位置“1”，低速内部振荡器时钟就振荡。
3. 只有在实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的全部功能处于停止运行时，才能通过 WUTMMCK0 位进行副系统时钟和低速内部振荡器时钟的切换。

### 9.3.3 12 位间隔定时器的控制寄存器 (ITMC)

这是设定 12 位间隔定时器的运行开始和停止以及比较值的寄存器。

通过 16 位存储器操作指令设定 ITMC 寄存器。

在产生复位信号后，此寄存器的值变为“0FFFH”。

图 9-4 12 位间隔定时器控制寄存器 (ITMC) 的格式

地址: FFF90H	复位后: 0FFFH	R/W			
符号	15	14	13	12	11 ~ 0
ITMC	RINTE	0	0	0	ITMCMP11 ~ ITMCMP0

RINTE	12 位间隔定时器的运行控制
0	停止计数运行 (清除计数)。
1	开始计数运行。

ITMCMP11 ~ ITMCMP0	12 位间隔定时器比较值的设定
001H	这些位产生“计数时钟周期 × (ITMCMP 设定值 + 1)”的固定周期中断。
•	
•	
FFFH	
000H	禁止设定。
ITMCMP11 ~ ITMCMP0 为“001H”或者“FFFH”时的中断周期例子	
• ITMCMP11 ~ ITMCMP0 = 001H, 计数时钟: $f_{SUB}=32.768\text{kHz}$ $1/32.768[\text{kHz}] \times (1+1) = 0.06103515625[\text{ms}] \approx 61.03[\mu\text{s}]$	
• ITMCMP11 ~ ITMCMP0 = FFFH, 计数时钟: $f_{SUB}=32.768\text{kHz}$ $1/32.768[\text{kHz}] \times (4095+1) = 125[\text{ms}]$	

注意 1. 要将 RINTE 位从“1”改为“0”时，必须在通过中断屏蔽标志寄存器来禁止 INTIT 中断处理后改写 RINTE 位。要重新开始运行 (从“0”改为“1”) 时，必须在清除 ITIF 标志后允许中断处理。

2. RINTE 位的读取值在设定 RINTE 位后的 1 个计数时钟之后被反映。

3. 在从待机模式返回后，如果要通过设定 RINTE 位重新转移到待机模式，必须在确认 RINTE 位的写入值被反映或者在返回待机模式后至少经过 1 个计数时钟的时间，才能转移到待机模式。

4. 要更改 ITMCMP11 ~ ITMCMP0 位的设定时，必须在 RINTE 位为“0”的状态下进行。

但是，能在将 RINTE 位从“0”改为“1”或者从“1”改为“0”的同时更改 ITMCMP11 ~ ITMCMP0 位的设定。

## 9.4 12 位间隔定时器的运行

### 9.4.1 12 位间隔定时器的运行时序

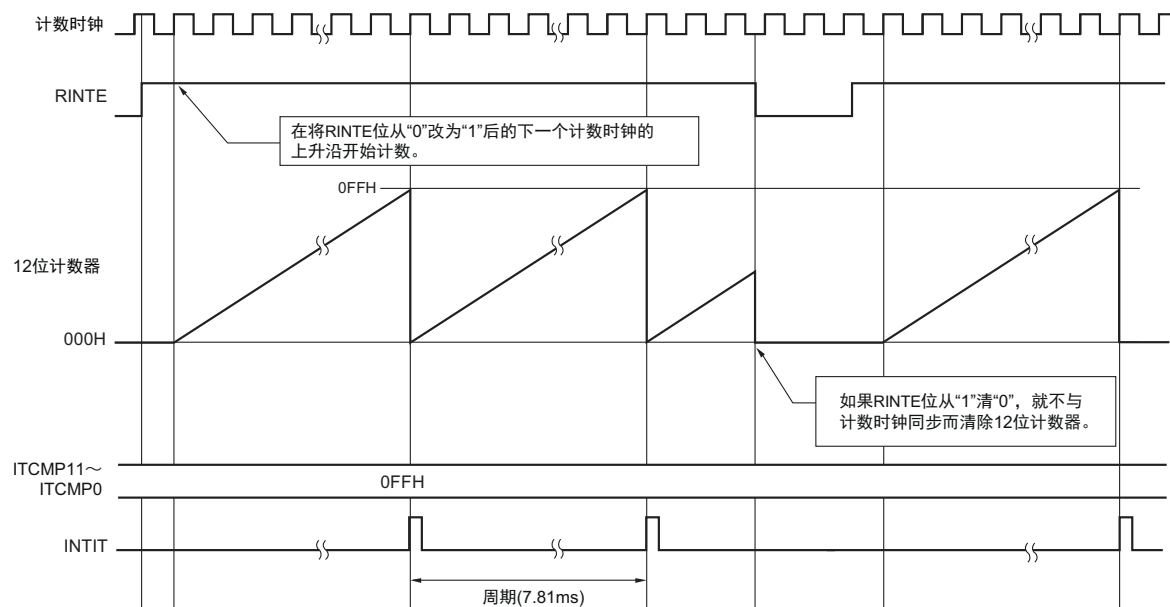
以 ITMCMP11 ~ ITMCMP0 位设定的计数值为间隔，作为重复产生中断请求（INTIT）的 12 位间隔定时器运行。

如果将 RINTE 位置“1”，12 位计数器就开始计数。

当 12 位计数器的值和 ITMCMP11 ~ ITMCMP0 位的设定值相同时，将 12 位计数器清“0”并且继续进行计数，同时产生中断请求信号（INTIT）。

12 位间隔定时器的基本运行如图 9-5 所示。

图 9-5 12 位间隔定时器的运行时序  
(ITMCMP11 ~ ITMCMP0=0FFH, 计数时钟:  $f_{SUB}=32.768\text{kHz}$ )

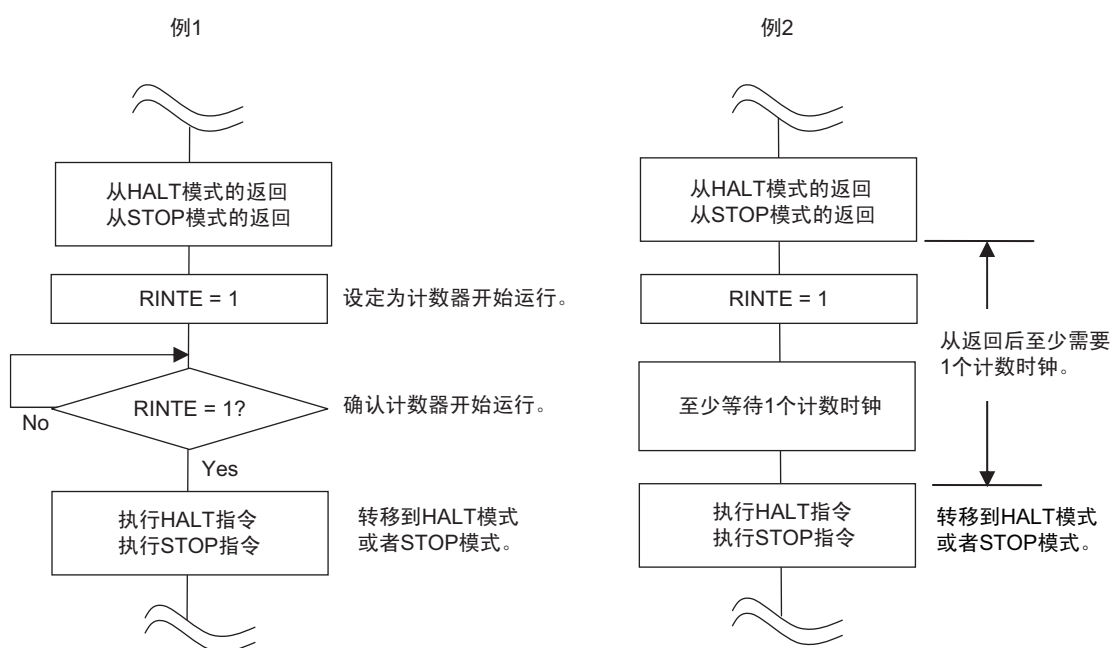


### 9.4.2 从HALT/STOP模式返回后开始计数器的运行并且再次向HALT/STOP模式的转移

要在从HALT模式或者STOP模式返回后将RINTE位置“1”并且再次转移到HALT模式或者STOP模式时，必须在将RINTE位置“1”后确认RINTE位的写入值被反映，或者在返回后至少经过1个计数时钟的时间，然后再转移到HALT模式或者STOP模式。

- 在将RINTE位置“1”后，通过轮询确认RINTE位变为“1”，然后转移到HALT模式或者STOP模式（参照图9-6的例1）。
- 在将RINTE位置“1”后至少经过1个计数时钟的时间之后转移到HALT模式或者STOP模式（参照图9-6的例2）。

图9-6 将RINTE位置“1”后的HALT模式或者STOP模式的转移步骤



## 第 10 章 时钟输出 / 蜂鸣器输出控制电路

### 10.1 时钟输出 / 蜂鸣器输出控制电路的功能

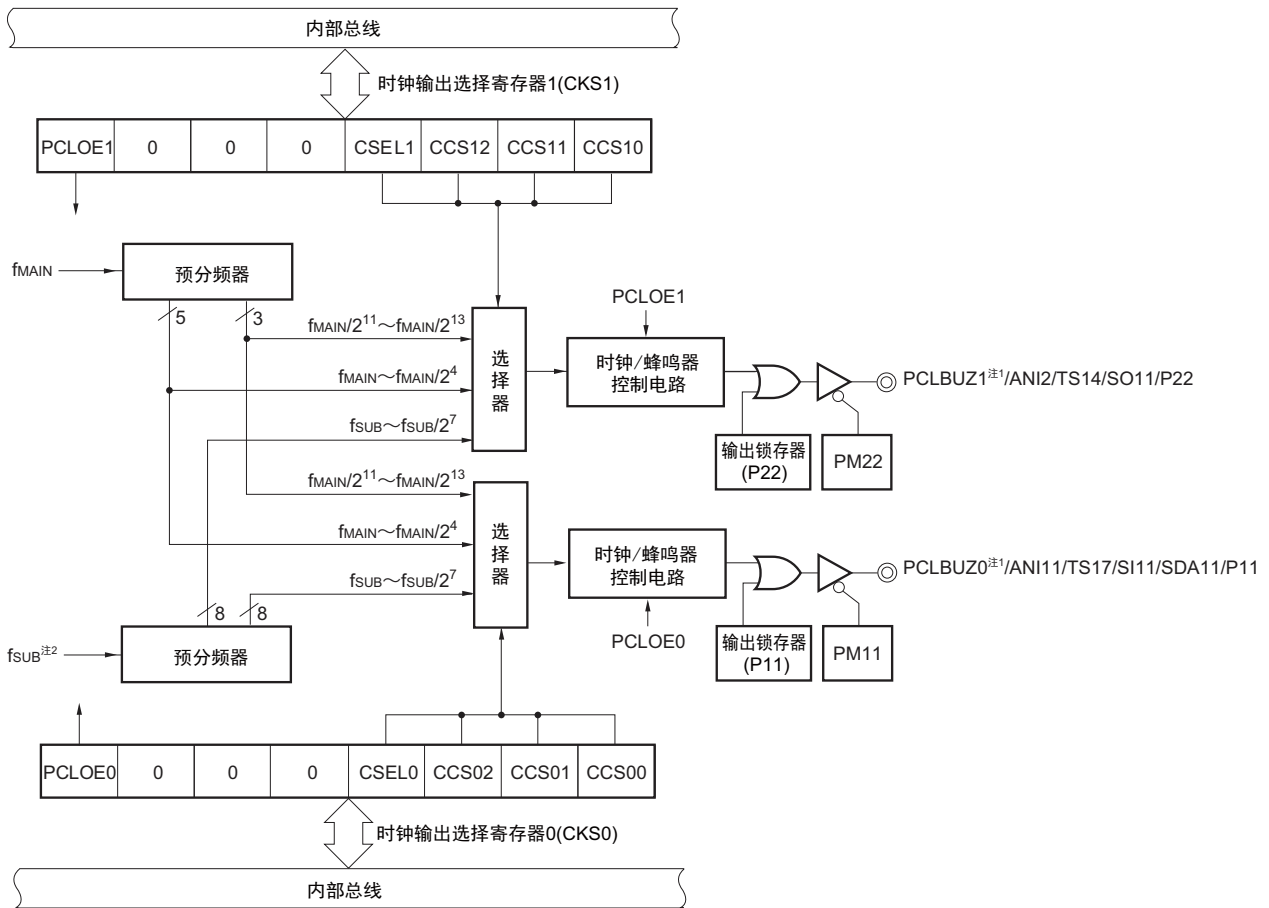
时钟输出是输出提供给外围 IC 时钟的功能，蜂鸣器输出是输出蜂鸣器频率方波的功能。  
能用 1 个引脚选择用作时钟输出或者蜂鸣器输出。

PCLBUZn 引脚输出由时钟输出选择寄存器 n (CKSn) 选择的时钟。

时钟输出 / 蜂鸣器输出控制电路的框图如图 10-1 所示。

备注 n=0、1

图 10-1 时钟输出 / 蜂鸣器输出控制电路的框图



- 注 1. 有关能从 PCLBUZ0 引脚和 PCLBUZ1 引脚输出的频率，请参照“34.4 AC 特性”。
2. 当将 OSMC 寄存器的 WUTMMCK0 位置“1”时，禁止选择  $f_{SUB}$  作为时钟输出 / 蜂鸣器输出的输出时钟。

备注 此图中的时钟输出 / 蜂鸣器输出引脚是 80 引脚产品中 PIOR03 位、PIOR04 位和 PIOR05 位都为“0”的情况。

## 10.2 时钟输出 / 蜂鸣器输出控制电路的结构

时钟输出 / 蜂鸣器输出控制电路由以下硬件构成。

表 10-1 时钟输出 / 蜂鸣器输出控制电路的结构

项目	结构
控制寄存器	时钟输出选择寄存器 n (CKSn) 副系统时钟提供模式控制寄存器 (OSMC) 端口模式寄存器 1、2 (PM1、PM2) 端口寄存器 1、2 (P1、P2)

## 10.3 控制时钟输出 / 蜂鸣器输出控制电路的寄存器

### 10.3.1 时钟输出选择寄存器 n (CKSn)

这是允许或者禁止时钟输出引脚或者蜂鸣器频率输出引脚 (PCLBUZn) 的输出以及设定输出时钟的寄存器。

通过 CKSn 寄存器选择 PCLBUZn 引脚输出的时钟。

通过 1 位或者 8 位存储器操作指令设定 CKSn 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。



图 10-2 时钟输出选择寄存器 n (CKSn) 的格式

地址: FFFA5H (CKS0)、FFFA6H (CKS1) 复位后: 00H R/W

符号	7	6	5	4	3	2	1	0
CKSn	PCLOEn	0	0	0	CSELn	CCSn2	CCSn1	CCSn0

PCLOEn	PCLBUZn 引脚输出允许 / 禁止的指定
0	禁止输出 (默认值)。
1	允许输出。

CSELn	CCSn2	CCSn1	CCSn0		PCLBUZn 引脚输出时钟的选择			
					$f_{MAIN}=5\text{MHz}$	$f_{MAIN}=10\text{MHz}$	$f_{MAIN}=20\text{MHz}$	$f_{MAIN}=24\text{MHz}$
0	0	0	0	$f_{MAIN}$	5MHz	10MHz 注 1	禁止设定注 1	禁止设定注 1
0	0	0	1	$f_{MAIN}/2$	2.5MHz	5MHz	10MHz 注 1	12MHz 注 1
0	0	1	0	$f_{MAIN}/2^2$	1.25MHz	2.5MHz	5MHz	6MHz
0	0	1	1	$f_{MAIN}/2^3$	625kHz	1.25MHz	2.5MHz	3MHz
0	1	0	0	$f_{MAIN}/2^4$	312.5kHz	625kHz	1.25MHz	1.5MHz
0	1	0	1	$f_{MAIN}/2^{11}$	2.44kHz	4.88kHz	9.77kHz	11.7kHz
0	1	1	0	$f_{MAIN}/2^{12}$	1.22kHz	2.44kHz	4.88kHz	5.86kHz
0	1	1	1	$f_{MAIN}/2^{13}$	610Hz	1.22kHz	2.44kHz	2.93kHz
1	0	0	0	$f_{SUB}$ 注 2	32.768kHz			
1	0	0	1	$f_{SUB}/2$ 注 2	16.384kHz			
1	0	1	0	$f_{SUB}/2^2$ 注 2	8.192kHz			
1	0	1	1	$f_{SUB}/2^3$ 注 2	4.096kHz			
1	1	0	0	$f_{SUB}/2^4$ 注 2	2.048kHz			
1	1	0	1	$f_{SUB}/2^5$ 注 2	1.024kHz			
1	1	1	0	$f_{SUB}/2^6$ 注 2	512Hz			
1	1	1	1	$f_{SUB}/2^7$ 注 2	256Hz			

- 注 1. 必须在 12MHz 以内的范围内使用输出时钟。详细内容请参照“34.4 AC 特性”。
2. 当将 OSMC 寄存器的 WUTMMCK0 位置“1”时，禁止选择  $f_{SUB}$  作为时钟输出 / 蜂鸣器输出的输出时钟。

- 注意 1. 输出时钟的切换必须在设定为禁止输出 (PCLOEn=0) 后进行。
2. 在选择主系统时钟 (CSELn=0) 时，如果要转移到 STOP 模式，就必须在执行 STOP 指令前将 PCLOEn 置“0”。

- 备注 1. n=0、1
2.  $f_{MAIN}$ : 主系统时钟频率  
 $f_{SUB}$ : 副系统时钟频率

### 10.3.2 副系统时钟提供模式控制寄存器 (OSMC)

OSMC 寄存器是通过停止不需要的时钟功能来降低功耗的寄存器。

如果将 RTCLPC 位置“1”，就在 STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供时钟，因此能降低功耗。

另外，能通过 OSMC 寄存器选择实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器的运行时钟。

通过 8 位存储器操作指令设定 OSMC 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 10-3 副系统时钟提供模式控制寄存器 (OSMC) 的格式

地址: F00F3H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
OSMC	RTCLPC	0	0	WUTMMCK0	0	0	0	0

RTCLPC	STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中的设定
0	允许给外围功能提供副系统时钟 (有关允许运行的外围功能, 请参照表 23-1 ~ 表 23-3)。
1	停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供副系统时钟。

WUTMMCK0	实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的运行时钟的选择	时钟输出 / 蜂鸣器输出的 PCLBUZn 引脚的输出时钟的选择
0	副系统时钟 ( $f_{SUB}$ )	允许选择副系统时钟 ( $f_{SUB}$ )。
1	低速内部振荡器时钟 ( $f_{IL}$ )	禁止选择副系统时钟 ( $f_{SUB}$ )。

- 注意 1. 当副系统时钟正在振荡时，必须选择副系统时钟 (WUTMMCK0=0)。
2. 如果将 WUTMMCK0 位置“1”，低速内部振荡器时钟就振荡。
3. 当 WUTMMCK0 位为“1”时，禁止选择  $f_{SUB}$  作为时钟输出 / 蜂鸣器输出的输出时钟。

### 10.3.3 控制时钟输出 / 蜂鸣器输出引脚端口功能的寄存器

在用作时钟输出 / 蜂鸣器输出功能时，必须设定与对象通道复用的端口功能的控制寄存器（端口模式寄存器（PM<sub>xx</sub>）和端口寄存器（P<sub>xx</sub>））。详细内容请参照“4.3.1 端口模式寄存器（PM<sub>xx</sub>）”和“4.3.2 端口寄存器（P<sub>xx</sub>）”。

在将时钟输出 / 蜂鸣器输出引脚的复用端口（P11/ANI11/TS17/SI11/SDA11/PCLBUZ0、P22/ANI2/TS14/SO11/PCLBUZ1 等）用作时钟输出 / 蜂鸣器输出时，必须将各端口对应的端口模式控制寄存器（PMC<sub>xx</sub>）的位、触摸引脚功能选择寄存器（TSSEL<sub>x</sub>）的位、端口模式寄存器（PM<sub>xx</sub>）的位和端口寄存器（P<sub>xx</sub>）的位置“0”。

例) 将 P11/ANI11/TS17/SI11/SDA11/PCLBUZ0 用作时钟输出 / 蜂鸣器输出的情况

触摸引脚功能选择寄存器 TSSEL2 的 TSSEL17 位置“0”。

将端口模式控制寄存器 1 的 PMC11 位置“0”。

将端口模式寄存器 1 的 PM11 位置“0”。

将端口寄存器 1 的 P11 位置“0”。

## 10.4 时钟输出 / 蜂鸣器输出控制电路的运行

能用 1 个引脚选择用作时钟输出或者蜂鸣器输出。

PCLBUZ0 引脚输出由时钟输出选择寄存器 0 (CKS0) 选择的时钟 / 蜂鸣器。

PCLBUZ1 引脚输出由时钟输出选择寄存器 1 (CKS1) 选择的时钟 / 蜂鸣器。

### 10.4.1 输出引脚的运行

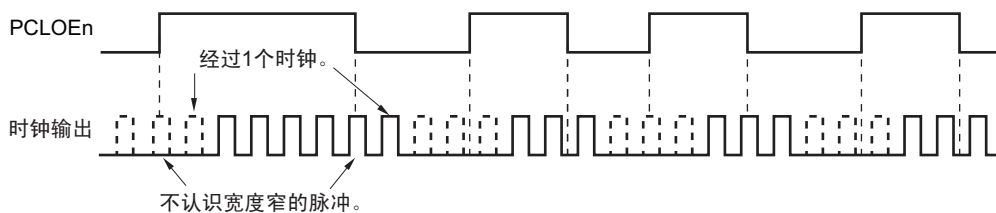
PCLBUZ<sub>n</sub> 引脚按照以下步骤进行输出：

- ① 将与用作 PCLBUZ0 引脚的端口对应的端口模式寄存器 (PM<sub>xx</sub>) 和端口寄存器 (P<sub>xx</sub>) 的位置“0”。
- ② 通过 PCLBUZ<sub>n</sub> 引脚的时钟输出选择寄存器 (CKS<sub>n</sub>) 的 bit0 ~ 3 (CCS<sub>n0</sub> ~ CCS<sub>n2</sub>、CSEL<sub>n</sub>) 选择输出频率 (输出为禁止状态)。
- ③ 将 CKS<sub>n</sub> 寄存器的 bit7 (PCLOEn) 置“1”，允许时钟/蜂鸣器的输出。

备注 1. 用作时钟输出时的控制电路在允许或者禁止时钟输出 (PCLOEn 位) 后的 1 个时钟之后, 开始或者停止时钟输出。此时不输出宽度窄的脉冲。通过 PCLOEn 位允许或者停止输出以及时钟输出的时序如图 10-4 所示。

2. n=0、1

图 10-4 PCLBUZ<sub>n</sub> 引脚的时钟输出时序



## 10.5 时钟输出 / 蜂鸣器输出控制电路的注意事项

当选择主系统时钟作为 PCLBUZ<sub>n</sub> 输出 (CSEL<sub>n</sub>=0) 时, 如果在设定停止输出 (PCLOEn=0) 后的 1.5 个主系统时钟内转移到 STOP 模式, PCLBUZ<sub>n</sub> 的输出宽度就变窄。

## 第 11 章 看门狗定时器

### 11.1 看门狗定时器的功能

看门狗定时器通过选项字节（000C0H）设定计数运行。

看门狗定时器以低速内部振荡器时钟（ $f_{IL}$ ）运行。

看门狗定时器用于检测程序失控。在检测到程序失控时，产生内部复位信号。

下述情况判断为程序失控。

- 当看门狗定时器计数器发生上溢时
- 当对看门狗定时器的允许寄存器（WDTE）执行1位操作指令时
- 当给WDTE寄存器写“ACH”以外的数据时
- 在窗口关闭期间给WDTE寄存器写数据时

当因看门狗定时器而发生复位时，将复位控制标志寄存器（RESF）的 bit4（WDTRF）置“1”。有关 RESF 寄存器的详细内容，请参照“第 24 章 复位功能”。

当达到上溢时间的  $75\%+1/2f_{IL}$  时，能产生间隔中断。

## 11.2 看门狗定时器的结构

看门狗定时器由以下硬件构成。

表 11-1 看门狗定时器的结构

项目	结构
计数器	内部计数器 (17 位)
控制寄存器	看门狗定时器的允许寄存器 (WDTE)

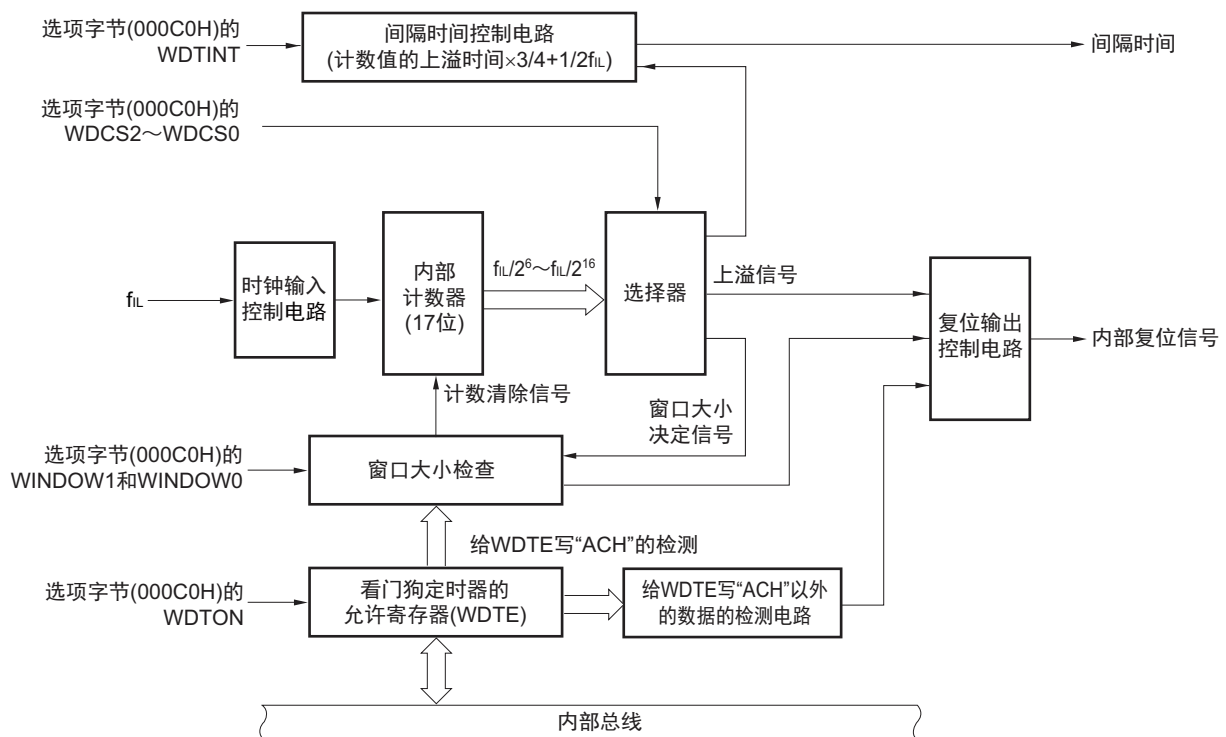
通过选项字节控制计数器的运行以及设定上溢时间、窗口打开期间和间隔中断。

表 11-2 选项字节和看门狗定时器的设定内容

看门狗定时器的设定内容	选项字节 (000C0H)
看门狗定时器的间隔中断的设定	bit7 (WDTINT)
窗口打开期间的设定	bit6 和 bit5 (WINDOW1、WINDOW0)
看门狗定时器的计数器运行控制	bit4 (WDTON)
看门狗定时器的上溢时间的设定	bit3 ~ 1 (WDCS2 ~ WDCS0)
看门狗定时器的计数器运行控制 (HALT/STOP 时)	bit0 (WDSTBYON)

备注 有关选项字节, 请参照“第 29 章 选项字节”。

图 11-1 看门狗定时器的框图



备注  $f_{IL}$ : 低速内部振荡器的时钟频率

## 11.3 控制看门狗定时器的寄存器

通过看门狗定时器的允许寄存器（WDTE）控制看门狗定时器。

### 11.3.1 看门狗定时器的允许寄存器（WDTE）

通过给 WDTE 寄存器写“ACH”，清除看门狗定时器的计数器并且重新开始计数。

通过 8 位存储器操作指令设定 WDTE 寄存器。

在产生复位信号后，此寄存器的值变为“9AH”或者“1AH”注。

图 11-2 看门狗定时器的允许寄存器（WDTE）的格式

地址: FFFABH	复位后: 9AH/1AH 注	R/W						
符号	7	6	5	4	3	2	1	0
WDTE								

注 WDTE 寄存器的复位值因选项字节（000C0H）的 WDTON 位的设定值而不同。要使看门狗定时器运行时，必须将 WDTON 位置“1”。

WDTON 位的设定值	WDTE 寄存器的复位值
0（禁止看门狗定时器的计数运行）	1AH
1（允许看门狗定时器的计数运行）	9AH

- 注意 1. 当给 WDTE 寄存器写“ACH”以外的值时，产生内部复位信号。
2. 当对 WDTE 寄存器执行位存储器操作指令时，产生内部复位信号。
3. WDTE 寄存器的读取值为“9AH/1AH”（和写入值（“ACH”）不同）。

## 11.4 看门狗定时器的运行

### 11.4.1 看门狗定时器的运行控制

- 当使用看门狗定时器时，通过选项字节（000C0H）设定以下内容：
  - 必须将选项字节（000C0H）的 bit4（WDTON）置“1”，允许看门狗定时器的计数运行（在解除复位后，计数器开始运行）（详细内容请参照“第29章 选项字节”）。

WDTON	看门狗定时器的计数器
0	禁止计数运行（解除复位后停止计数）。
1	允许计数运行（解除复位后开始计数）。

- 必须通过选项字节（000C0H）的 bit3～1（WDSC2～WDSC0）设定上溢时间（详细内容请参照“11.4.2 看门狗定时器上溢时间的设定”和“第29章 选项字节”）。
  - 必须通过选项字节（000C0H）的 bit6 和 bit5（WINDOW1、WINDOW0）设定窗口打开期间（详细内容请参照“11.4.3 看门狗定时器窗口打开期间的设定”和“第29章 选项字节”）。
- 在解除复位后，看门狗定时器开始计数。
  - 在开始计数后并且在选项字节所设上溢时间前，如果给看门狗定时器的允许寄存器（WDTE）写“ACH”，就清除看门狗定时器并且重新开始计数。
  - 此后，解除复位后的第2次以后的 WDTE 寄存器的写操作必须在窗口打开期间进行。如果在窗口关闭期间写 WDTE 寄存器，就产生内部复位信号。
  - 如果不给 WDTE 寄存器写“ACH”而超过上溢时间，就产生内部复位信号。  
以下情况会产生内部复位信号：
    - 当对 WDTE 寄存器执行 1 位操作指令时
    - 当给 WDTE 寄存器写“ACH”以外的数据时

- 注意 1. 只在解除复位后第 1 次写看门狗定时器的允许寄存器（WDTE）时，与窗口打开期间无关，只要在上溢时间前的任何时刻写 WDTE，就都清除看门狗定时器，并且重新开始计数。
- 从给 WDTE 寄存器写“ACH”到清除看门狗定时器的计数器为止，有可能产生最大 2 个  $f_{IL}$  时钟的误差。
  - 在计数值发生上溢前，都能清除看门狗定时器。
  - 如下所示，看门狗定时器在 HALT 模式、STOP 模式或者 SNOOZE 模式中的运行因选项字节（000C0H）的 bit0（WDSTBYON）的设定值而不同。

	WDSTBYON=0	WDSTBYON=1
HALT 模式	停止看门狗定时器运行。	继续看门狗定时器运行。
STOP 模式		
SNOOZE 模式		

当 WDSTBYON 位为“0”时，在解除 HALT 模式或者 STOP 模式后重新开始看门狗定时器的计数。此时，将计数器清“0”，开始计数。

当解除 STOP 模式后以 X1 振荡时钟运行时，CPU 在经过振荡稳定时间后开始运行。

如果从解除 STOP 模式到看门狗定时器发生上溢的时间较短，就会在振荡稳定时间内发生看门狗上溢而产生复位。因此，在通过间隔中断解除 STOP 模式后，如果要以 X1 振荡时钟运行并且要清除看门狗定时器，因为在经过振荡稳定时间后才清除看门狗定时器，所以必须考虑这种情况进行上溢时间的设定。



### 11.4.2 看门狗定时器上溢时间的设定

通过选项字节（000C0H）的 bit3 ~ 1（WDCS2 ~ WDCS0）设定看门狗定时器的上溢时间。

在发生上溢时，产生内部复位信号。在上溢时间前的窗口打开期间，通过给看门狗定时器的允许寄存器（WDTE）写“ACH”，清除计数并且重新开始计数。

能设定的上溢时间如下所示。

表 11-3 看门狗定时器上溢时间的设定

WDCS2	WDCS1	WDCS0	看门狗定时器的上溢时间 ( $f_{IL}=17.25\text{kHz}(\text{MAX.})$ 的情况)
0	0	0	$2^6/f_{IL}$ (3.71ms)
0	0	1	$2^7/f_{IL}$ (7.42ms)
0	1	0	$2^8/f_{IL}$ (14.84ms)
0	1	1	$2^9/f_{IL}$ (29.68ms)
1	0	0	$2^{11}/f_{IL}$ (118.72ms)
1	0	1	$2^{13}/f_{IL}$ (474.89ms)
1	1	0	$2^{14}/f_{IL}$ (949.79ms)
1	1	1	$2^{16}/f_{IL}$ (3799.18ms)

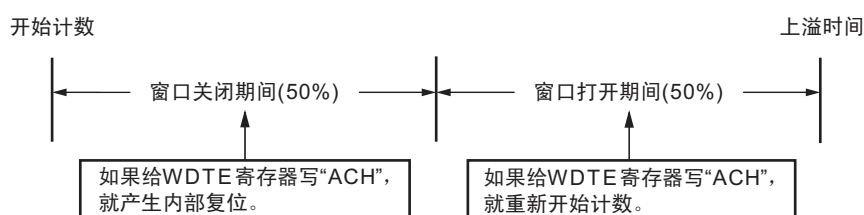
备注  $f_{IL}$ : 低速内部振荡器的时钟频率

### 11.4.3 看门狗定时器窗口打开期间的设定

通过选项字节（000C0H）的 bit6 和 bit5（WINDOW1、WINDOW0）设定看门狗定时器的窗口打开期间。窗口概要如下：

- 如果在窗口打开期间给看门狗定时器的允许寄存器（WDTE）写“ACH”，就清除看门狗定时器，并且重新开始计数。
- 在窗口关闭期间，即使给 WDTE 寄存器写“ACH”，也会检测到异常并且产生内部复位信号。

例 窗口打开期间为 50% 的情况



**注意** 只在解除复位后第 1 次写 WDTE 寄存器时，与窗口打开期间无关，只要在上溢时间前的任何时刻写 WDTE，就都清除看门狗定时器，并且重新开始计数。

能设定的窗口打开期间如下所示。

表 11-4 看门狗定时器窗口打开期间的设定

WINDOW1	WINDOW0	看门狗定时器的窗口打开期间
0	0	禁止设定
0	1	50%
1	0	禁止设定
1	1	100%

**注意** 当选项字节（000C0H）的 bit0（WDSTBYON）为“0”时，与 WINDOW1 位和 WINDOW0 位的值无关，窗口打开期间为 100%。

**备注** 当将上溢时间设定为  $2^9/f_{IL}$  时，窗口关闭时间和打开时间如下所示。

	窗口打开期间的设定	
	50%	100%
窗口关闭时间	0 ~ 20.08ms	无
窗口打开时间	20.08 ~ 29.68ms	0 ~ 29.68ms

<当窗口打开期间为 50% 时>

- 上溢时间：  
 $2^9/f_{IL}(\text{MAX.})=2^9/17.25\text{kHz}=29.68\text{ms}$
- 窗口关闭时间：  
 $0 \sim 2^9/f_{IL}(\text{MIN.}) \times (1-0.5)=0 \sim 2^9/12.75\text{kHz} \times 0.5=0 \sim 20.08\text{ms}$
- 窗口打开时间：  
 $2^9/f_{IL}(\text{MIN.}) \times (1-0.5) \sim 2^9/f_{IL}(\text{MAX.})=2^9/12.75\text{kHz} \times 0.5 \sim 2^9/17.25\text{kHz}=20.08 \sim 29.68\text{ms}$

#### 11.4.4 看门狗定时器间隔中断的设定

能通过设定选项字节 (000C0H) 的 bit7 (WDTINT)，在达到上溢时间的  $75\%+1/2f_{\text{IL}}$  时产生间隔中断 (INTWDTI)。

表 11-5 看门狗定时器间隔中断的设定

WDTINT	看门狗定时器间隔中断的使用 / 不使用
0	不使用间隔中断。
1	在达到上溢时间的 $75\%+1/2f_{\text{IL}}$ 时，产生间隔中断。

**注意** 当解除 STOP 模式后以 X1 振荡时钟运行时，CPU 在经过振荡稳定时间后开始运行。

如果从解除 STOP 模式到看门狗定时器发生上溢的时间较短，就会在振荡稳定时间内发生看门狗上溢而产生复位。

因此，在通过间隔中断解除 STOP 模式后，如果要以 X1 振荡时钟运行并且要清除看门狗定时器，因为在经过振荡稳定时间后才清除看门狗定时器，所以必须考虑这种情况进行上溢时间的设定。

**备注** 即使在产生 INTWDTI 后也继续计数（继续到给看门狗定时器的允许寄存器 (WDTE) 写“ACH”为止）。如果在上溢时间前不给 WDTE 寄存器写“ACH”，就产生内部复位信号。

## 第 12 章 12 位 A/D 转换器

12 位 A/D 转换器的模拟输入通道数因产品而不同。

	64 引脚	80 引脚
模拟输入通道	8ch (ANI0 ~ ANI2、ANI4、ANI5、ANI8、ANI9、ANI11)	16ch (ANI0 ~ ANI15)

在本章中记述的 PCLK 是指外围硬件时钟 ( $f_{CLK}$ )。

### 12.1 12 位 A/D 转换器的功能

R7F0C205-208 内置 1 个单元的逐次逼近方式 12 位 A/D 转换器。能选择最多 16 个通道的模拟输入、温度传感器输出和内部基准电压 (1.45V)。

12 位 A/D 转换器通过逐次逼近方式将所选最多 16 个通道的模拟输入、温度传感器输出或者内部基准电压 (1.45V) 转换为 12 位的数字值。运行模式有单次扫描模式 (对任选的最多 16 个通道的模拟输入按照从小到大的通道号顺序只进行 1 次转换) 和连续扫描模式 (对任选的最多 16 个通道的模拟输入按照从小到大的通道号顺序进行连续转换)。

在每次扫描的最开始执行 1 次自诊断, 对 12 位 A/D 转换器内部生成的 3 个电压值中的 1 个电压值进行 A/D 转换。

不能同时选择温度传感器输出和内部基准电压 (1.45V)。温度传感器输出和内部基准电压必须分别单独进行 A/D 转换。

能从外部输入引脚 ( $AV_{REFP}$ )、 $V_{DD}$ 、内部基准电压 (1.45V) 中选择高电位的基准电压, 从外部引脚输入 ( $AV_{REFM}$ ) 和  $V_{SS}$  中选择低电位的基准电压。

12 位 A/D 转换器的规格和框图分别如表 12-1 和图 12-1 所示。

表 12-1 12 位 A/D 转换器的规格

项目	内容
单元数	1 个单元
输入通道	最多 16 个通道
扩展模拟功能	温度传感器输出、内部基准电压 (1.45V)
A/D 转换方式	逐次逼近方式
分辨率	12 位
转换时间	每个通道 3.33 $\mu$ s (A/D 转换时钟以 ADCLK=24MHz 运行时)
A/D 转换时钟	能用以下的频率比设定外围硬件时钟 PCLK <sup>注 1</sup> 和 A/D 转换时钟 ADCLK <sup>注 1</sup> 。 PCLK: ADCLK 频率比 =1:1、2:1、4:1、8:1
数据寄存器	<ul style="list-style-type: none"> <li>• 16 个用于模拟输入</li> <li>• 1 个用于温度传感器</li> <li>• 1 个用于内部基准电压 (1.45V)</li> <li>• 1 个用于自诊断</li> <li>• 将 A/D 转换结果保存到 12 位 A/D 数据寄存器</li> <li>• 支持 A/D 转换结果的 12 位精度输出</li> <li>• 在加法运算模式中通过转换精度位数 +2 位 /4 位<sup>注 2</sup> 将 A/D 转换结果保存到 A/D 数据寄存器。</li> </ul>
运行模式	<ul style="list-style-type: none"> <li>• 单次扫描模式 只对任意选择的最多 16 个通道的模式输入进行 1 次 A/D 转换 只对温度传感器输出进行 1 次 A/D 转换 只对内部基准电压 (1.45V) 进行 1 次 A/D 转换</li> <li>• 连续扫描模式<sup>注 3</sup> 对任意选择的最多 16 个通道的模拟输入重复进行 A/D 转换</li> </ul>
A/D 转换开始条件	<ul style="list-style-type: none"> <li>• 软件触发</li> <li>• 同步触发 事件链接控制器 (ELC) 的触发</li> <li>• 异步触发 能通过检测到 12 位间隔定时器的间隔信号开始 A/D 转换。</li> </ul>
功能	<ul style="list-style-type: none"> <li>• 可改变采样状态数的功能</li> <li>• 12 位 A/D 转换器的自诊断功能</li> <li>• 能选择 A/D 转换值的加法运算模式和平均模式</li> <li>• A/D 数据寄存器自动清除功能</li> </ul>
中断源	<ul style="list-style-type: none"> <li>• 在 1 次扫描结束后产生扫描结束中断请求 (INTAD)</li> <li>• 能通过 INTAD 中断启动数据传送器 (DTC)</li> </ul>
事件链接功能	• 能通过 ELC 的触发开始扫描
基准电压 <sup>注 4</sup>	<ul style="list-style-type: none"> <li>• 能从 AV<sub>REFP</sub>、V<sub>DD</sub> 和内部基准电压 (1.45V) 中选择高电位的基准电压。</li> <li>• 能从 AV<sub>REFM</sub> 和 V<sub>SS</sub> 中选择低电位的基准电压。</li> </ul>
功耗降低功能	• 能通过 PER0 寄存器的 ADCEN 位设定为时钟提供停止状态 <sup>注 5</sup> 。

注 1. 外围硬件时钟 PCLK 的频率由 CKC 寄存器的 CSS 位设定, A/D 转换时钟 ADCLK 的频率由 ADCKS 寄存器的 ADCKC[1:0] 位设定。

2. 加法运算时的扩展位数因加法运算次数而不同。

2 位扩展: 1 ~ 4 次转换 (0 ~ 3 次加法运算)

1 次转换 (0 次加法运算) 也扩展 2 位。

4 位扩展: 16 次转换 (15 次加法运算)

3. 在选择温度传感器输出或者内部基准电压 (1.45V) 时, 不能使用连续扫描模式。

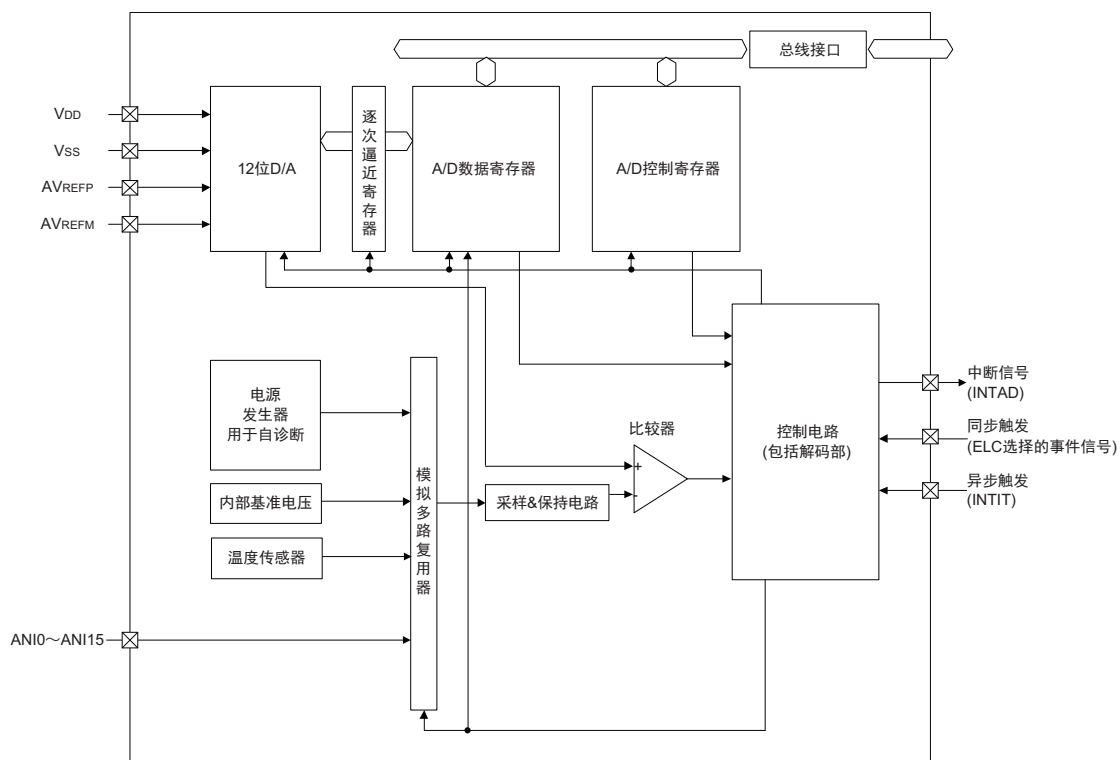
4. 能将内部基准电压 (1.45V) 用作 A/D 转换器的基准电压或者 A/D 转换的输入电压。在用作基准电压时, 用户需要通过手动实施放电。

5. 在解除模块停止状态后, 至少要等待 1 $\mu$ s 才能开始 A/D 转换。

表 12-2 12 位 A/D 转换器的功能概要

项目			引脚名和略称等
模拟输入通道			ANI0 ~ ANI15、温度传感器输出、内部基准电压
A/D 转换开始条件	软件	软件触发	可以
	异步触发	INTIT	可以
	同步触发	ELC 的触发	可以
中断			INTAD 中断
时钟提供停止功能的设定			PER0 寄存器的 ADCEN 位

图 12-1 A/D 转换器的框图



12 位 A/D 转换器使用的输入引脚如表 12-3 所示。

表 12-3 12 位 A/D 转换器使用的输入引脚

引脚名	输入 / 输出	功能
V <sub>DD</sub>	输入	电源引脚
V <sub>SS</sub>	输入	接地引脚
AV <sub>REFP</sub>	输入	基准电源引脚
AV <sub>REFM</sub>	输入	基准电源接地引脚
ANI0 ~ ANI15	输入	模拟输入引脚 0 ~ 15

## 12.2 12 位 A/D 转换器的结构

12 位 A/D 转换器由以下硬件构成。

### (1) ANI0 ~ ANI15 引脚

这些是 12 位 A/D 转换器的 16 个通道的模拟输入引脚，输入要进行 A/D 转换的模拟信号。没有被选择为模拟输入的引脚能用作输入 / 输出端口。

### (2) 采样 & 保持电路

采样 & 保持电路依次对来自输入电路的模拟输入电压进行采样并且送给 A/D 电压比较器。在 A/D 转换过程中，保持采样到的模拟输入电压。

### (3) 比较器

通过比较器将 12 位 D/A 的分接头电压和模拟输入电压进行比较。如果比较结果是模拟输入电压大于基准电压 ( $1/2AV_{REF}$ )，就将逐次逼近寄存器 (SAR) 的最高位 (MSB) 置位。如果模拟输入电压小于基准电压 ( $1/2AV_{REF}$ )，就对 SAR 寄存器的 MSB 位进行复位。

然后，自动将 SAR 寄存器的 bit10 置位并且进行下一次比较。在此，根据 bit11 被设定的结果值，选择 12 位 D/A 的分接头电压。

bit11=0: ( $1/4AV_{REF}$ )

bit11=1: ( $3/4AV_{REF}$ )

将 12 位 D/A 的分接头电压和模拟输入电压进行比较，根据比较结果操作 SAR 寄存器的 bit10。

模拟输入电压  $\geq$  12 位 D/A 的分接头电压: bit10=1

模拟输入电压  $\leq$  12 位 D/A 的分接头电压: bit10=0

将此比较继续进行到 SAR 寄存器的 bit0 为止。

备注  $AV_{REF}$  是 12 位 A/D 转换器的正 (+) 基准电压，可选择  $AV_{REFP}$ 、内部基准电压 (1.45V) 或者  $V_{DD}$ 。

### (4) 12 位 D/A

生成模拟输入电压的比较电压。

### (5) 逐次逼近寄存器 (SAR: Successive Approximation Register)

SAR 寄存器比较 12 位 D/A 的分接头电压值和模拟输入引脚的电压值，并且从最高位 (MSB) 按位进行设定。

如果设定到 SAR 寄存器的最低位 (LSB) (A/D 转换结束)，就将该 SAR 寄存器的内容 (转换结果) 保持到 A/D 数据寄存器 (ADDRy (y=0 ~ 15))。而且，如果指定的全部 A/D 转换都结束，就产生扫描结束中断请求信号 (INTAD)。

### (6) A/D 数据寄存器 (ADDR0 ~ ADDR15)

每当 A/D 转换结束，就将逐次逼近寄存器的转换结果装入 A/D 数据寄存器。

### (7) 控制电路

此电路控制要进行 A/D 转换的模拟输入的转换时间、转换的开始或者停止、转换值的加法运算或者平均功能等。当 A/D 转换结束时，产生 INTAD 信号。

### (8) $AV_{REFP}$ 引脚

这是从外部输入基准电压 ( $AV_{REFP}$ ) 的引脚。

要将  $AV_{REFP}$  用作 A/D 转换器的正 (+) 基准电压时，必须将 A/D 高电位 / 低电位基准电压控制寄存器 (ADHVREFCNT) 的 HVSEL[1:0] 位设定为“01b”。

根据加载的  $AV_{REFP}$  和负 (-) 基准电压 ( $AV_{REFM}/V_{SS}$ ) 之间的电压，将 ANI2 ~ ANI15 输入的模拟信号转换为数字信号。

除了  $AV_{REFP}$  以外，可选择  $V_{DD}$  或者内部基准电压 (1.45V) 作为 A/D 转换器的正 (+) 基准电压。

### (9) $AV_{REFM}$ 引脚

这是从外部输入基准电压 ( $AV_{REFM}$ ) 的引脚。

要将  $AV_{REFM}$  用作 A/D 转换器的负 (-) 基准电压时，必须将 A/D 高电位 / 低电位基准电压控制寄存器 (ADHVREFCNT) 的 LVSEL 位置“1”。

除了  $AV_{REFM}$  以外，可选择  $V_{SS}$  作为 A/D 转换器的负 (-) 基准电压。



### 12.3 控制 12 位 A/D 转换器的寄存器

通过以下寄存器控制 12 位 A/D 转换器。

- 外围允许寄存器 0 (PER0)
- A/D 数据寄存器 0~15 (ADDR0~ADDR15)
- A/D 温度传感器数据寄存器 (ADTSDR)
- A/D 内部基准电压数据寄存器 (ADOCADR)
- A/D 自诊断数据寄存器 (ADRD)
- A/D 控制寄存器 (ADCSR)
- A/D 通道选择寄存器 A0 (ADANSA0)
- A/D 转换值加法运算/平均功能通道选择寄存器 0 (ADADS0)
- A/D 转换值加法运算/平均次数选择寄存器 (ADADC)
- A/D 控制扩展寄存器 (ADCER)
- A/D 转换开始触发选择寄存器 (ADSTRGR)
- A/D 转换扩展输入控制寄存器 (ADEXICR)
- A/D 高电位/低电位基准电压控制寄存器 (ADHVRECNT)
- A/D 采样状态寄存器 T、O、0~15 (ADSSTRT、ADSSTRO、ADSSTR0~15)
- A/D 转换时钟控制寄存器 (ADCKS)
- 端口模式控制寄存器 1、2、9、15 (PMC1、PMC2、PMC9、PMC15)
- 端口模式寄存器 1、2、9、15 (PM1、PM2、PM9、PM15)

### 12.3.1 外围允许寄存器 0 (PER0)

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要使用 12 位 A/D 转换器时，必须将 bit5 (ADCEN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 12-2 外围允许寄存器 0 (PER0) 的格式

地址: F00F0H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER0	RTCWEN	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN

ADCEN	12 位 A/D 转换器的输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>不能写 12 位 A/D 转换器使用的 SFR。</li> <li>12 位 A/D 转换器处于复位状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>能读写 12 位 A/D 转换器使用的 SFR。</li> </ul>

注意 1. 要设定 12 位 A/D 转换器时，必须先在 ADCEN 位为“1”的状态下设定以下的寄存器。当 ADCEN 位为“0”时，12 位 A/D 转换器的控制寄存器的值为初始值，忽视写操作（端口模式寄存器 1、2、9、15 (PM1、PM2、PM9、PM15) 和端口模式控制寄存器 1、2、9、15 (PMC1、PMC2、PMC9、PMC15) 除外）。

- A/D 控制寄存器 (ADCSR)
- A/D 通道选择寄存器 A0 (ADANSA0)
- A/D 转换值加法运算 / 平均功能通道选择寄存器 0 (ADADS0)
- A/D 转换值加法运算 / 平均次数选择寄存器 (ADADC)
- A/D 控制扩展寄存器 (ADCER)
- A/D 转换开始触发选择寄存器 (ADSTRGR)
- A/D 转换扩展输入控制寄存器 (ADEXICR)
- A/D 温度传感器数据寄存器 (ADTSDR)
- A/D 内部基准电压数据寄存器 (ADOCDR)
- A/D 自诊断数据寄存器 (ADRD)
- A/D 数据寄存器 0 ~ 15 (ADDR0 ~ ADDR15)
- A/D 高电位 / 低电位基准电压控制寄存器 (ADHVREFCNT)
- A/D 采样状态寄存器 T、O、0 ~ 15 (ADSSTRT、ADSSTRO、ADSSTR0 ~ ADSSTR15)
- A/D 转换时钟控制寄存器 (ADCKS)

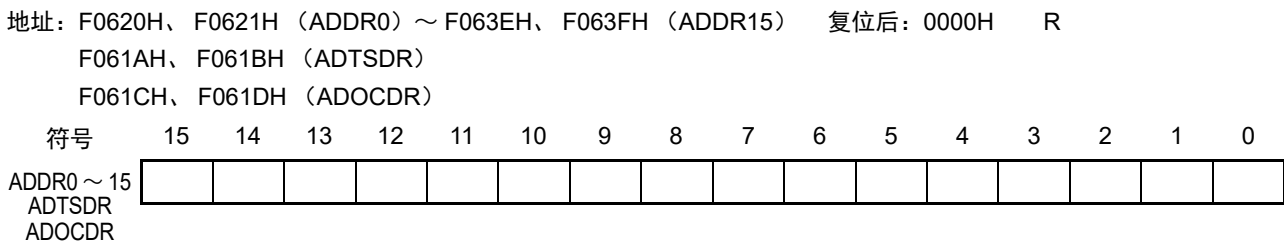
2. 必须将 bit1 和 bit6 置“0”。

### 12.3.2 A/D 数据寄存器 0 ~ 15 (ADDR0 ~ ADDR15)、A/D 温度传感器数据寄存器 (ADTSDR)、A/D 内部基准电压数据寄存器 (ADOCDR)

ADDR0 ~ ADDR15 寄存器是保存 A/D 转换结果的 16 位读取专用寄存器。ADTSDR 寄存器是保存温度传感器输出的 A/D 转换结果的 16 位读取专用寄存器。ADOCDR 寄存器是保存内部基准电压的 A/D 转换结果的 16 位读取专用寄存器。

通过 16 位存储器操作指令设定 ADDR0 ~ ADDR15、ADTSDR、ADOCDR 寄存器。  
在产生复位信号后，这些寄存器的值变为“0000H”。

图 12-3 A/D 数据寄存器 0 ~ 15 (ADDR0 ~ ADDR15)、A/D 温度传感器数据寄存器 (ADTSDR)、A/D 内部基准电压数据寄存器 (ADOCDR) 的格式



在以下条件下，各寄存器的格式不同。

- A/D 数据寄存器格式选择位 (ADCER.ADRFMT) 的设定值 (向右或者向左对齐)
- 加法运算次数选择位 (ADADC.ADC[2:0]) 的设定值 (1 次、2 次、3 次、15 次加法运算)
- 平均模式允许位 (ADADC.AVEE) 的设定值 (加法运算或者平均模式)

各条件下的格式如下所示。

#### (1) 没有选择 A/D 转换值加法运算 / 平均模式的情况

- 当设定为向右对齐的格式时  
将 A/D 转换值保存到 bit11 ~ bit0。bit15 ~ bit12 的读取值为“0”。
- 当设定为向左对齐的格式时  
将 A/D 转换值保存到 bit15 ~ bit4。bit3 ~ bit0 的读取值为“0”。

#### (2) 选择 A/D 转换值平均模式的情况

- 当设定为向右对齐的格式时  
将同一通道的 A/D 转换值的平均值保存到 bit11 ~ bit0。bit15 ~ bit12 的读取值为“0”。
- 当设定为向左对齐的格式时  
将同一通道的 A/D 转换值的平均值保存到 bit15 ~ bit4。bit3 ~ bit0 的读取值为“0”。

只有将 A/D 转换值加法运算模式设定为 2 次或者 4 次时，才能设定 A/D 转换值平均模式。

### (3) 选择 A/D 转换值加法运算模式的情况

- 当设定为向右对齐的格式（选择转换次数 1 次～4 次）时  
对同一通道的 A/D 转换值进行加法运算后的值保存到 bit13～bit0。bit15、bit14 的读取值为“0”。
- 当设定为向右对齐的格式（选择转换次数 16 次）时  
对同一通道的 A/D 转换值进行加法运算后的值保存到 bit15～bit0。
- 当设定为向左对齐的格式（选择转换次数 1 次～4 次）时  
对同一通道的 A/D 转换值进行加法运算后的值保存到 bit15～bit2。bit1、bit0 的读取值为“0”。
- 当设定为向左对齐的格式（选择转换次数 16 次）时  
对同一通道的 A/D 转换值进行加法运算后的值保存到 bit15～bit0。

在选择 A/D 转换值加法运算模式时，表示对同一通道的 A/D 转换值进行加法运算后的值。A/D 转换次数可设定为 1～4 次或者 16 次。当选择 A/D 转换值加法运算模式，并且转换次数设定为 1～4 次时，就将 A/D 转换结果的加法运算值作为扩展 2 位转换精度位数后的数据保存到 A/D 数据寄存器；当选择 A/D 转换值加法运算模式，并且转换次数设定为 16 次，就将 A/D 转换结果的加法运算值作为扩展 4 位转换精度位数后的数据保存到 A/D 数据寄存器。即使选择了 A/D 转换值加法运算模式，也根据 A/D 数据寄存器格式选择位的设定，将加法运算值保存到 A/D 数据寄存器。

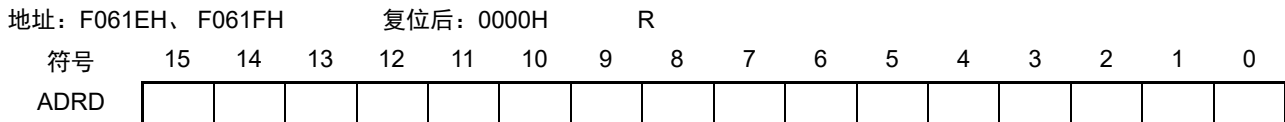
### 12.3.3 A/D 自诊断数据寄存器 (ADRD)

ADRD 寄存器是 16 位读取专用寄存器，保存通过 12 位 A/D 转换器的自诊断进行 A/D 转换后的结果。将自诊断的状态附加到 A/D 转换值。

通过 16 位存储器操作指令设定 ADRD 寄存器。

在产生复位信号后，这些寄存器的值变为“0000H”。

图 12-4 A/D 自诊断数据寄存器 (ADRD) 的格式



在以下条件下，ADRD 寄存器的格式不同。

- A/D 数据寄存器格式选择位 (ADCER.ADRFMT) 的设定值 (向右或者向左对齐)

各条件下的格式如下所示。

- 当设定为向右对齐的格式时  
将 A/D 转换值保存到 bit11 ~ bit0，将自诊断状态保存到 bit15 和 bit14。bit13、bit12 的读取值为“0”。
- 当设定为向左对齐的格式时  
将 A/D 转换值保存到 bit15 ~ bit4，将自诊断状态保存到 bit1 和 bit0。bit3、bit2 的读取值为“0”。

A/D 自诊断功能不适用于 A/D 转换加法运算模式和 A/D 转换平均模式。自诊断的详细内容请参照“12.3.8 A/D 控制扩展寄存器 (ADCER)”。

表 12-4 自诊断状态的内容

向右对齐格式时的 bit15、bit14 向左对齐格式时的 bit1、bit0	自诊断状态
00b	表示上电后没有执行 1 次自诊断。
01b	表示执行了 0V 电压值的自诊断。
10b	表示执行了基准电源 $\times 1/2$ 的电压值的自诊断。
11b	表示执行了基准电源的电压值的自诊断。

### 12.3.4 A/D 控制寄存器（ADCSR）

ADCSR 寄存器进行 A/D 转换启动触发的设定、扫描结束中断的允许或者禁止、扫描模式的选择以及 A/D 转换的开始或者停止。

通过 16 位存储器操作指令设定 ADCSR 寄存器。

在产生复位信号后，此寄存器的值就变为“0000H”。

图 12-5 A/D 控制寄存器（ADCSR）的格式（1/2）

地址：F0600H、F0601H	复位后：0000H					R/W										
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADCSR	ADST	ADC S1	ADC S0	ADIE	0	ADH SC	TRGE	EXT RG	0	0	0	0	0	0	0	0

ADST	A/D 转换开始位
0	A/D 转换停止
1	A/D 转换开始
< 清除条件（ADST=0） >	
<ul style="list-style-type: none"> <li>通过软件写“0”时</li> <li>在单次扫描模式中，所选的全部通道、温度传感器输出或者内部基准电压的 A/D 转换结束时</li> </ul>	
< 置位条件（ADST=1） >	
<ul style="list-style-type: none"> <li>通过软件写“1”时</li> <li>将 ADCSR.EXTRG 位置“0”、ADCSR.TRGE 位置“1”并且检测到通过 ADSTRGR.TRSA[5:0] 位选择的同步触发（ELC）时</li> <li>将 ADCSR.TRGE 位和 ADCSR.EXTRG 位置“1”、ADSTRGR.TRSA[5:0] 位置“000000b”并且检测到异步触发时</li> </ul>	
在将 ADST 位置“1”前，必须设定 A/D 转换时钟、转换模式、转换对象模拟输入。	

ADCS1	ASCS0	扫描模式选择位
0	0	单次扫描模式
1	0	连续扫描模式
上述以外		禁止设定
在单次扫描模式中，按照从小到大的通道号顺序对 ADANSA0 寄存器选择的最多 16 个通道的模拟输入进行 A/D 转换，一旦所选的全部通道的转换结束，就停止 A/D 转换。		
在连续扫描模式中，如果在 ADCSR.ADST 位为“1”的期间，按照从小到大的通道号顺序对 ADANSA0 寄存器选择的最多 16 个通道的模拟输入进行 A/D 转换，一旦所选的全部通道的转换结束，就返回到第一个通道继续进行 A/D 转换。如果在连续扫描模式中将 ADCSR.ADST 位置“0”，就在扫描期间停止 A/D 转换。		
在选择温度传感器输出或者内部基准电压时，必须选择单次扫描模式，并且设定为不选择通过 ADANSA0 寄存器选择的通道后，才能进行 A/D 转换。所选温度传感器输出或者内部基准电压的 A/D 转换结束，就停止 A/D 转换。		
必须在 ADST 位为“0”时设定 ADCS[1:0] 位（也不能与 ADST 位的写“1”操作同时进行）。		

ADIE	扫描结束中断允许位
0	禁止扫描结束后发生 INTAD 中断
1	允许扫描结束后发生 INTAD 中断
在结束 1 次扫描后，如果 ADIE 位为“1”，就发生 INTAD 中断。在选择温度传感器输出或者内部基准电压时，如果 A/D 转换结束后 ADIE 位为“1”，也发生 INTAD 中断。	

图 12-5 A/D 控制寄存器 (ADCSR) 的格式 (2/2)

地址: F0600H、F0601H      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADCSR	ADST	ADC S1	ADC S0	ADIE	0	ADH SC	TRGE	EXT RG	0	0	0	0	0	0	0	0

ADHSC	A/D 转换运行选择位
0	高速转换运行模式
1	通常转换运行模式
如果要改写 ADHSC 位, 需要将 12 位 A/D 转换器置为待机状态。 有关 ADHSC 位的改写顺序, 请参照“12.8(8) ADHSC 位的改写步骤”。	

TRGE	触发开始允许位
0	禁止通过触发开始 A/D 转换。
1	允许通过触发开始 A/D 转换。

EXTRG	触发选择位
0	选择通过同步触发 (ELC) 开始 A/D 转换。
1	选择通过异步触发 (INTIT) 开始 A/D 转换。

### 12.3.5 A/D 通道选择寄存器 A0 (ADANSA0)

ADANSA0 寄存器选择要进行 A/D 转换的通道模拟输入 ANI0 ~ ANI15。

通过 16 位存储器操作指令设定 ADANSA0 寄存器。

在产生复位信号后, 此寄存器的值就变为“0000H”。

图 12-6 A/D 通道选择寄存器 A0 (ADANSA0) 的格式

地址: F0604H、F0605H      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADANSA0	ANS A015	ANS A014	ANS A013	ANS A012	ANS A011	ANS A010	ANS A09	ANS A08	ANS A07	ANS A06	ANS A05	ANS A04	ANS A03	ANS A02	ANS A01	ANS A00

ANSA0n (n=0 ~ 15)	A/D 转换通道选择位
0	不将 ANIn 作为转换对象。
1	将 ANIn 作为转换对象。
能任意设定选择的通道和通道数。ANSA0[0] 位对应 ANI0、ANSA0[15] 位对应 ANI15。 要进行温度传感器输出或者内部基准电压的 A/D 转换时, 不能选择模拟输入通道 (将此寄存器设定为“0000H”)。 必须在 ADCSR.ADST 位为“0”时设定 ANSA0[15:0] 位。	

### 12.3.6 A/D 转换值加法运算 / 平均功能通道选择寄存器 0 (ADADS0)

ADADS0 寄存器选择要在连续进行 2~4 次或者 16 次的 A/D 转换后对转换值执行加法 (累计) 或者平均运算的 A/D 转换通道 0~15。

通过 16 位存储器操作指令设定 ADADS0 寄存器。

在产生复位信号后, 此寄存器的值就变为“0000H”。

图 12-7 A/D 转换值加法运算 / 平均功能通道选择寄存器 0 (ADADS0) 的格式

地址: F0608H、F0609H	复位后: 0000H															R/W
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADADS0	ADS 015	ADS 014	ADS 013	ADS 012	ADS 011	ADS 010	ADS 009	ADS 008	ADS 007	ADS 006	ADS 005	ADS 004	ADS 003	ADS 002	ADS 001	ADS 000

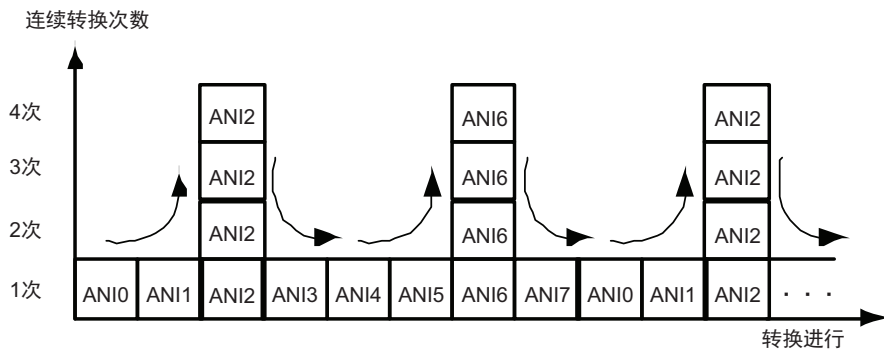
ADS0n (n=0~15)	A/D 转换值加法运算 / 平均通道选择位
0	不选择 ANIn 的 A/D 转换值加法运算 / 平均模式
1	选择 ANIn 的 A/D 转换值加法运算 / 平均模式
<p>如果将与 ADANSA0.ANSA0n 位 (n=0~15) 选择的 A/D 转换通道相同号的 ADS0n 位置“1”, 就对所选通道的模拟输入连续进行通过 ADADC.ADC[2:0] 位设定的次数 (2~4 次、16 次) 的 A/D 转换, 并且当 ADADC.AVEE 位为“0”时, 将加法运算 (累计) 后的值保存到 A/D 数据寄存器; 当 ADADC.AVEE 位为“1”时, 将加法运算 (累计) 后的平均值保存到 A/D 数据寄存器。如果是没有选择加法运算 / 平均模式的 A/D 转换通道, 就在通常的 1 次转换后, 将转换值保存到 A/D 数据寄存器。 必须在 ADCSR.ADST 位为“0”时, 设定 ADS0[15:0] 位。</p>	

ADS2 位和 ADS6 位为“1”时的扫描运行顺序如图 12-8 所示。

假设在连续扫描模式 (ADCSR.ADCS[1:0]=10b) 中, 选择加法运算模式 (ADADC.AVEE=0)、加法运算次数为 3 次 (ADADC.ADC[2:0]=011b)、选择 ANI0~ANI7 (ADANSA0.ANSA0[15:0]=00FFh)。

从 ANI0 开始转换, 并且在 ANI2 的转换时连续进行 4 次 (3 次加法运算) 转换后, 将加法运算 (累计) 的值保存到 A/D 数据寄存器 2。之后, 从 ANI3 开始转换, 在 ANI6 的转换时连续进行 4 次转换后, 将加法运算 (累计) 的值保存到 A/D 数据寄存器 6。在结束 ANI7 的转换后, 重新从 ANI0 开始以相同的顺序进行运行。

图 12-8 ADADC.ADC[2:0]=011b、ADS2=1、ADS6=1 时的扫描运行





### 12.3.7 A/D 转换值加法运算 / 平均次数选择寄存器 (ADADC)

ADADC 寄存器对选择了 A/D 转换值加法运算 / 平均模式的通道、温度传感器输出和内部基准电压的 A/D 转换进行加法次数的设定，以及选择加法运算模式或者平均模式。

通过 1 位或者 8 位存储器操作指令设定 ADADC 寄存器。

在产生复位信号后，此寄存器的值就变为“00H”。

图 12-9 A/D 转换值加法运算 / 平均次数选择寄存器 (ADADC) 的格式

地址: F060CH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
ADADC	AVEE	0	0	0	0	ADC2	ADC1	ADC0

AVEE	平均模式允许位
0	选择加法运算模式
1	选择平均模式
在将 ADADC.AVEE 位置“1”并且选择平均模式时，不能设定为 1 次转换 (ADADC.ADC[2:0]=000b)、3 次转换 (ADADC.ADC[2:0]=010b) 和 16 次转换 (ADADC.ADC[2:0]=101b)。不能求 1 次、3 次和 16 次转换的平均值。 必须在 ADCSR.ADST 位为“0”时设定 AVEE 位。	

ADC2	ADC1	ADC0	加法运算次数选择位
0	0	0	1 次转换 (无加法运算、和通常转换相同)
0	0	1	2 次转换 (进行 1 次加法运算)
0	1	0	3 次转换 (进行 2 次加法运算) 注
0	1	1	4 次转换 (进行 3 次加法运算)
1	0	1	16 次转换 (进行 15 次加法运算) 注
上述以外			禁止设定
在将 ADADC.AVEE 位置“1”并且选择平均模式时，不能设定为 1 次转换 (ADADC.ADC[2:0]=000b)、3 次转换 (ADADC.ADC[2:0]=010b) 和 16 次转换 (ADADC.ADC[2:0]=101b)。 必须在 ADCSR.ADST 位为“0”时设定 ADC[2:0] 位。			

注 在选择平均模式 (ADADC.AVEE=1) 时，不能设定为 3 次转换 (ADADC.ADC[2:0]=010b) 和 16 次转换 (ADADC.ADC[2:0]=101b)。

### 12.3.8 A/D 控制扩展寄存器 (ADCER)

ADCER 寄存器是设定自诊断模式、A/D 数据寄存器 0 ~ 15 (ADDR0 ~ ADDR15) 的格式和自动清除功能的寄存器。

通过 16 位存储器操作指令设定 ADCER 寄存器。

在产生复位信号后，此寄存器的值就变为“0000H”。

图 12-10 A/D 控制扩展寄存器 (ADCER) 的格式 (1/2)

地址: F060EH、F060FH	复位后: 0000H				R/W											
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADCER	ADR FMT	0	0	0	DIA GM	DIA GLD	DIAG VAL1	DIAG VAL0	0	0	ACE	0	0	0	0	0

ADRFMT	A/D 数据寄存器格式选择位
0	A/D 数据寄存器的格式为向右对齐
1	A/D 数据寄存器的格式为向左对齐

选择要保存到 ADDR0 ~ ADDR15、ADRD、ADTSDR、ADOCDR 寄存器的数据是向右对齐或者向左对齐。必须在 ADCSR.ADST 位为“0”时设定 ADRFMT 位。  
有关各寄存器的格式的详细内容，请参照“12.3.2 A/D 数据寄存器 0 ~ 15 (ADDR0 ~ ADDR15)、A/D 温度传感器数据寄存器 (ADTSDR)、A/D 内部基准电压数据寄存器 (ADOCDR)”和“12.3.3 A/D 自诊断数据寄存器 (ADRD)”。

DIAGM	自诊断允许位
0	不执行 12 位 A/D 转换器的自诊断
1	执行 12 位 A/D 转换器的自诊断

自诊断功能用于检测 12 位 A/D 转换器的故障。对内部生成的 0V 电压、基准电源  $\times 1/2$  的电压、或者基准电源的电压进行转换。一旦转换结束，就将转换后的电压信息和转换值保存到自诊断数据寄存器 (ADRD)。此后，通过软件读 ADRD 寄存器，并且判断转换值是 (正常) 否 (异常) 在正常的范围内。在每次扫描的最开始执行 1 次自诊断，并且只对 3 个电压值中的 1 个电压值进行 A/D 转换。  
必须在 ADCSR.ADST 位为“0”时设定 DIAGM 位。

DIAGLD	自诊断模式选择位
0	自诊断电压循环模式
1	自诊断电压固定模式

如果将 ADCER.DIAGLD 位置“0”，就按照 0V → 基准电源  $\times 1/2$  → 基准电源的顺序循环转换。如果选择为自诊断电压循环模式，就在复位后，从 0V 开始自诊断。如果选择为自诊断电压固定模式，就在固定为通过 ADCER.DIAGVAL[1:0] 位选择的电压后进行转换。在自诊断电压循环模式中，即使扫描转换结束，也不返回到 0V。因此，如果要再次进行扫描转换，就接着上次的循环开始转换。如果从自诊断电压固定模式切换到自诊断电压循环模式，就从固定的电压开始循环转换。  
必须在 ADCSR.ADST 位为“0”时设定 DIAGLD 位。

图 12-10 A/D 控制扩展寄存器 (ADCER) 的格式 (2/2)

地址: F060EH、F060FH

复位后: 0000H

R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADCER	ADR FMT	0	0	0	DIA GM	DIA GLD	DIAG VAL1	DIAG VAL0	0	0	ACE	0	0	0	0	0

DIAGVAL1	DIAGVAL0	自诊断转换电压选择位
0	0	自诊断电压固定模式时禁止设定
0	1	使用 0V 电压进行自诊断
1	0	使用基准电源 ×1/2 的电压进行自诊断
1	1	使用基准电源的电压进行自诊断

详细内容请参照 ADCER.DIAGLD 位的说明。  
如果在 ADCER.DIAGVAL[1:0] 位为“00b”的状态下将 ADCER.DIAGLD 位置“1”，就不能执行自诊断。

ACE	A/D 数据寄存器自动清除允许位
0	禁止自动清除
1	允许自动清除

选择在 CPU 或者 DTC 读取 ADDR0 ~ ADDR15、ADRD、ADTSDR、ADOCDR 寄存器后，是否执行该寄存器的自动清除（全部清“0”）。能通过 A/D 数据寄存器的自动清除，检测各 A/D 数据寄存器的未更新故障。

### 12.3.9 A/D 转换开始触发选择寄存器 (ADSTRGR)

ADSTRGR 寄存器是选择 A/D 转换开始触发的寄存器。

通过 16 位存储器操作指令设定 ADSTRGR 寄存器。

在产生复位信号后，此寄存器的值就变为“0000H”。

图 12-11 A/D 转换开始触发选择寄存器 (ADSTRGR) 的格式

地址: F0610H、F0611H	复位后: 0000H					R/W										
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADSTRGR	0	0	TRS A5	TRS A4	TRS A3	TRS A2	TRS A1	TRS A0	0	0	0	0	0	0	0	0

TRSA[5:0]	A/D 转换开始触发选择位
000000	12 位间隔定时器的间隔信号检测 (INTIT)
110000	事件链接控制器的事件输出信号 (ELCTRG0)
111111	不选择触发源
上述以外	禁止设定
选择单次扫描模式和连续扫描模式中的 A/D 转换开始触发。	
<ul style="list-style-type: none"> <li>在使用同步触发的 A/D 转换启动源时，必须将 ADCSR.TRGE 位置“1”，并且将 ADCSR.EXTRG 位置“0”。</li> <li>在使用异步触发时，必须将 ADCSR.TRGE 位置“1”，并且将 ADCSR.EXTRG 位置“1”。</li> <li>与 ADCSR.TRGE 位、ADCSR.EXTRG 位、TRSA[5:0] 位的设定无关，软件触发 (ADCSR.ADST) 有效。</li> </ul>	

**注意** 用于 A/D 转换的触发的发行间隔必须设定为不能小于实际的扫描转换时间 ( $t_{SCAN}$ )。如果发行间隔在  $t_{SCAN}$  以内，通过触发开始的 A/D 转换就有可能无效。

通过 TRSA[5:0] 位选择 A/D 启动源的一览如表 12-5 所示。

表 12-5 通过 TRSA[5:0] 位选择 A/D 启动源的一览

模块	启动源	备注	ADCSR.EXTRG	TRSA[5:0]
不选择触发源的状态			x	111111b
TMKA	INTIT	12 位间隔定时器的间隔信号检测 (异步)	1	000000b
ELC	ELCTRG0	ELC 的 A/D 转换开始请求 (通过 RTC、TAU 等的中断对 ELC 模块生成触发)。	0	110000b

### 12.3.10 A/D 转换扩展输入控制寄存器 (ADEXICR)

ADEXICR 寄存器是设定温度传感器输出 / 内部基准电压的 A/D 转换的寄存器。

通过 16 位存储器操作指令设定 ADEXICR 寄存器。

在产生复位信号后，此寄存器的值就变为“0000H”。

图 12-12 A/D 转换扩展输入控制寄存器 (ADEXICR) 的格式 (1/2)

地址: F0612H、F0613H	复位后: 0000H															R/W
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADEXICR	0	0	0	0	0	0	OCSA	TSSA	0	0	0	0	0	0	OCS DA	TSS AD

OCSA	内部基准电压 A/D 转换选择位
0	不进行内部基准电压的 A/D 转换
1	进行内部基准电压的 A/D 转换
<p>选择单次扫描模式中的内部基准电压的 A/D 转换。在进行内部基准电压的 A/D 转换时，必须将 ADANSA0 寄存器的全部位和 TSSA 位置“0”，并且在单次扫描模式中进行转换。</p> <p>必须在 ADCSR.ADST 位为“0”时设定 OCSA 位。</p> <p>内部基准电压的 A/D 转换在采样前需要进行放电。另外，采样时间必须设定为不小于 5μs。</p> <p>内部基准电压的 A/D 转换在结束放电后就开始采样，因此，将自动放电期间（15 个 ADCLK）插入到采样前。</p>	

TSSA	温度传感器输出 A/D 转换选择位
0	不进行温度传感器输出的 A/D 转换
1	进行温度传感器输出 A/D 转换
<p>选择单次扫描模式中的温度传感器输出的 A/D 转换。在进行温度传感器输出的 A/D 转换时，必须将 ADANSA0 寄存器的全部位和 OCSA 位置“0”，并且在单次扫描模式中进行转换。</p> <p>必须在 ADCSR.ADST 位为“0”时设定 TSSA 位。</p> <p>温度传感器输出的 A/D 转换在采样前需要进行放电。另外，采样时间必须设定为不小于 5μs。</p> <p>温度传感器输出的 A/D 转换在结束放电后就开始采样，因此，将自动放电期间（15 个 ADCLK）插入到采样前。</p>	

OCSAD	内部基准电压 A/D 转换值加法运算 / 平均模式选择位
0	不选择内部基准电压 A/D 转换值加法运算 / 平均模式
1	选择内部基准电压 A/D 转换值加法运算 / 平均模式
<p>如果选择内部基准电压的 A/D 转换并且将 OCSAD 位置“1”，就对内部基准电压连续进行通过 ADADC.ADC[2:0] 位设定的次数（2~4 次、16 次）的 A/D 转换，并且当 ADADC.AVEE 位为“0”时，将加法运算后的值保存到 A/D 内部基准电压数据寄存器（ADOCDR）；当 ADADC.AVEE 位为“1”时，将平均运算后的值保存到 A/D 内部基准电压数据寄存器（ADOCDR）。</p> <p>必须在 ADCSR.ADST 位为“0”时设定 OCSAD 位。</p>	

TSSAD	温度传感器输出 A/D 转换值加法运算 / 平均模式选择位
0	不选择温度传感器输出 A/D 转换值加法运算 / 平均模式
1	选择温度传感器输出 A/D 转换值加法运算 / 平均模式
<p>如果选择温度传感器输出的 A/D 转换并且将 TSSAD 位置“1”，就对温度传感器输出连续进行通过 ADADC.ADC[2:0] 位设定的次数（2~4 次、16 次）的 A/D 转换，并且当 ADADC.AVEE 位为“0”时，将加法运算后的值保存到 A/D 温度传感器数据寄存器（ADTSDR）；当 ADADC.AVEE 位为“1”时，将平均运算后的值保存到 A/D 温度传感器数据寄存器（ADTSDR）。</p> <p>必须在 ADCSR.ADST 位为“0”时设定 TSSAD 位。</p>	

### 12.3.11 A/D 高电位 / 低电位基准电压控制寄存器 (ADHVREFCNT)

ADHVREFCNT 寄存器是设定高电位 / 低电位基准电压的寄存器。必须在 A/D 转换前进行设定。  
通过 1 位或者 8 位存储器操作指令设定 ADHVREFCNT 寄存器。  
在产生复位信号后，此寄存器的值就变为“00H”。

图 12-13 A/D 高电位 / 低电位基准电压控制寄存器 (ADHVREFCNT) 的格式

地址: F068AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
ADHVREFCNT	ADSLP	0	0	LVSEL	0	0	HVSEL1	HVSEL0

ADSLP	睡眠位
0	通常运行
1	待机状态
<p>将 12 位 A/D 转换器置为待机状态。只有在改写 ADCSR.ADHSC 位时将 ADSLP 位置“1”。否则，禁止将此位置“1”。</p> <p>在将 ADSLP 位置“1”后，必须至少经过 5<math>\mu</math>s，将此位置“0”。另外，在将 ADSLP 位置“0”后，必须至少等待 1<math>\mu</math>s，才能开始 A/D 转换。</p> <p>ADHSC 位的改写顺序，请参照“12.8(8) ADHSC 位的改写步骤”。</p>	

LVSEL	低电位基准电压选择位
0	选择 V <sub>SS</sub> 作为低电位基准电压
1	选择 AV <sub>REFM</sub> 作为低电位基准电压
<p>设定低电位的基准电压。能选择 V<sub>SS</sub> 或者 AV<sub>REFM</sub>。</p>	

HVSEL1	HVSEL0	高电位基准电压选择位
0	0	选择 V <sub>DD</sub> 作为高电位基准电压
0	1	选择 AV <sub>REFP</sub> 作为高电位基准电压
1	0	选择内部基准电压 (1.45V) 作为高电位基准电压
1	1	进行内部基准电压源的放电 (不选择高电位基准电压)
<p>能从 V<sub>DD</sub>、AV<sub>REFP</sub>、内部基准电压 (1.45V) 中选择高电位基准电压。</p> <p>在选择内部基准电压 (HVSEL[1:0]=10b) 时，必须事先将 HVSEL[1:0] 位置“11b”，进行高电位基准电压源的放电。在放电结束后，将 HVSEL[1:0] 位置“10b”，开始 A/D 转换。</p> <p>为了防止不经过放电 (HVSEL[1:0]=11b) 就进行内部基准电压的设定，HVSEL[1:0] 位的设定具有保护功能。如果在不经过放电就进行内部基准电压的设定，就强制进行放电 (HVSEL[1:0]=11b)。在经过放电期间 (1<math>\mu</math>s) 后，必须再次设定内部基准电压。</p> <p>选择内部基准电压 (1.45V) 作为高电位基准电压 (HVSEL[1:0]=10b) 时，能进行 A/D 转换的通道为 ANI0 ~ ANI15，禁止内部基准电压和温度传感器输出的 A/D 转换。</p>		

### 12.3.12 A/D 采样状态寄存器 n (ADSSTRn) (n=0 ~ 15、T、O)

ADSSTRn 寄存器是设定模拟输入的采样时间的寄存器。

通过 8 位存储器操作指令设定 ADSSTRn 寄存器。

在产生复位信号后，此寄存器的值就变为“0DH”。

图 12-14 A/D 采样状态寄存器 n (ADSSTRn) 的格式

地址：F06DEH (ADSSTRT)、F06DFH (ADSSTRO)、复位后：0DH R/W  
F06E0H ~ F06EFH (ADSSTR0 ~ ADSSTR15)

符号	7	6	5	4	3	2	1	0
ADSSTRn	SST7	SST6	SST5	SST4	SST3	SST2	SST1	SST0

1 个状态为 1 个 ADCLK (A/D 转换时钟) 的宽度，当 ADCLK 时钟为 24MHz 时，1 个状态就为 41.67ns。初始值为 13 个状态。在模拟输入信号源的高阻抗变高采样时间不足或者 ADCLK 时钟为低速时钟的情况下，能调整采样时间。

必须在 ADCSR.ADST 位为“0”时设定 ADSSTRn 寄存器。采样时间的设定下限值必须设定为不能小于 5 个状态。

A/D 采样状态寄存器与对象通道的关系如表 12-6 所示。

有关详细内容，请参照“12.4.4 模拟输入的采样时间和扫描转换时间”。

表 12-6 A/D 采样状态寄存器与对象通道的关系

寄存器名	对象通道	寄存器名	对象通道
ADSSTR0	ANI0	ADSSTR8	ANI8
ADSSTR1	ANI1	ADSSTR9	ANI9
ADSSTR2	ANI2	ADSSTR10	ANI10
ADSSTR3	ANI3	ADSSTR11	ANI11
ADSSTR4	ANI4	ADSSTR12	ANI12
ADSSTR5	ANI5	ADSSTR13	ANI13
ADSSTR6	ANI6	ADSSTR14	ANI14
ADSSTR7	ANI7	ADSSTR15	ANI15
ADSSTRT	温度传感器输出	ADSSTRO	内部基准电压

**注意** 在进行温度传感器输出或者内部基准电压的 A/D 转换时，需要将采样时间设定为不小 5 $\mu$ s。在进行模拟输入通道的 A/D 转换时，需要将采样时间设定为不小于 1.67 $\mu$ s。

### 12.3.13 A/D 转换时钟控制寄存器 (ADCKS)

ADCKS 寄存器设定 A/D 转换时钟。必须在 A/D 转换前进行设定。

通过 8 位存储器操作指令设定 ADCKS 寄存器。

在产生复位信号后，此寄存器的值就变为“00H”。

图 12-15 A/D 转换时钟控制寄存器 (ADCKS) 的格式

地址: F00F2H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
ADCKS	0	0	0	0	0	0	ADCKS1	ADCKS0

ADCKS1	ADCKS0	A/D 转换时钟选择位
0	0	无系统时钟的分频 ( $f_{CLK}$ )
0	1	系统时钟的 2 分频 ( $f_{CLK}/2$ )
1	0	系统时钟的 4 分频 ( $f_{CLK}/4$ )
1	1	系统时钟的 8 分频 ( $f_{CLK}/8$ )

必须在 ADCSR.ADST 位为“0”时设定 ADCKS[1:0] 位。

### 12.3.14 控制模拟输入引脚端口功能的寄存器

必须设定与 A/D 转换器模拟输入、触摸引脚功能复用的端口功能的控制寄存器 (端口模式寄存器 (PM<sub>xx</sub>)、端口模式控制寄存器 (PMC<sub>xx</sub>) 和触摸引脚功能选择寄存器 (TSSEL<sub>xx</sub>))。详细内容请参照“4.3.1 端口模式寄存器 (PM<sub>xx</sub>)”、“4.3.7 端口模式控制寄存器 (PMC<sub>xx</sub>)”和“4.3.15 触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2)”。

在将 ANI10、ANI12 ~ ANI15 引脚用作 A/D 转换器的模拟输入时，必须将各端口对应的端口模式寄存器 (PM<sub>xx</sub>) 和端口模式控制寄存器 (PMC<sub>xx</sub>) 的位置“1”，并且设定为模拟输入。

在将 ANI0 ~ ANI9、ANI11 引脚用作 A/D 转换器的模拟输入时，必须将触摸引脚功能选择寄存器 (TSSEL<sub>xx</sub>) 置“0”，将各端口对应的端口模式寄存器 (PM<sub>xx</sub>) 和端口模式控制寄存器 (PMC<sub>xx</sub>) 的位置“1”。



## 12.4 运行说明

### 12.4.1 扫描的运行说明

扫描运行是按顺序对所选通道的模拟输入进行 A/D 转换的运行。

扫描转换的运行模式有两种，分别是单次扫描模式和连续扫描模式。

单次扫描模式是对指定的 1 个或者多个通道执行 1 次扫描就结束的模式。连续扫描模式是对指定的 1 个或者多个通道无限制的重复执行扫描直到 ADCSR.ADST 位清“0”（从“1”变为“0”）为止的模式。

另外，转换模式有高速转换模式和通常转换模式。高速转换模式的转换时间比通常转换模式的转换时间短 6 个周期。

一旦开始单次扫描模式或者连续扫描模式的扫描转换，就从 ADANSA0 寄存器选择的 ANIn 中按照 n 从小到大的顺序进行 A/D 转换。

如果选择了自诊断，就在每个扫描的最开始执行 1 次。即，对在 12 位 A/D 转换器的内部生成的 3 个电压值中的 1 个电压值进行 A/D 转换。

如果要进行温度传感器输出或者内部基准电压的 A/D 转换，就必须在单次扫描模式并且不选择其他通道的条件下进行转换。

**注意** 无论是哪个扫描模式，只要是在 ADCSR.ADST 位为“1”的期间（扫描期间），作为 A/D 转换开始条件的软件触发、同步触发、或者异步触发输入就都无效。

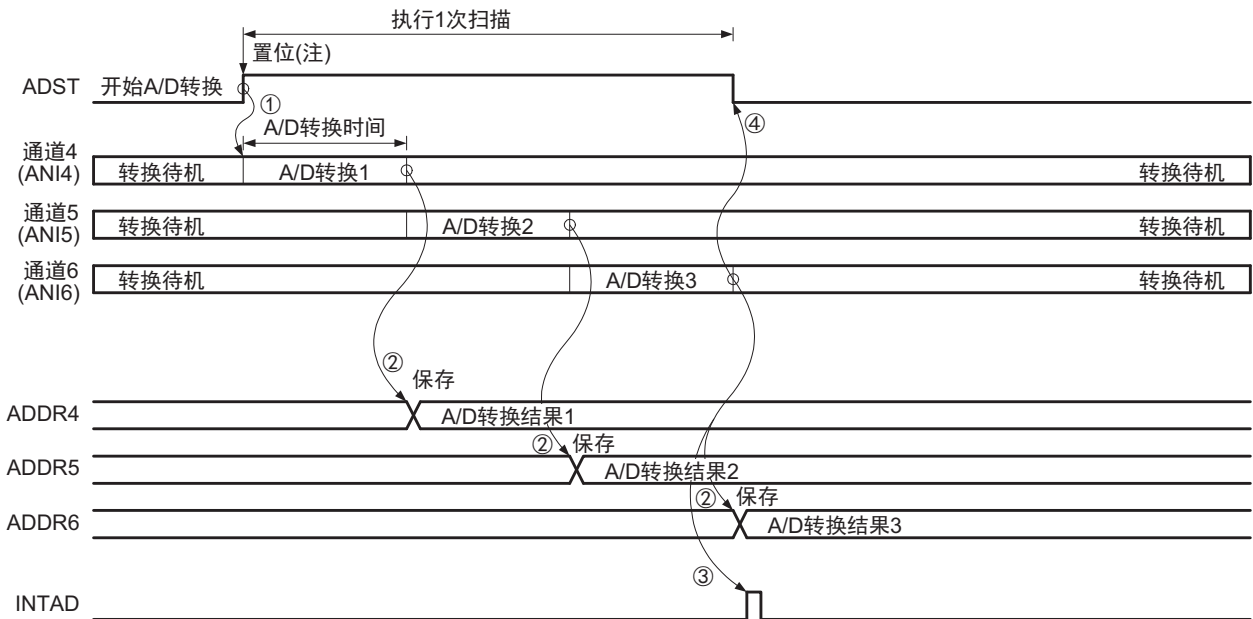
### 12.4.2 单次扫描模式

#### (1) 基本运行

单次扫描模式的基本运行对指定通道的模拟输入进行 1 个周期的 A/D 转换，如下所示。

- ① 如果通过软件触发、同步触发或者异步触发的输入将 ADCSR.ADST 位置“1”（开始 A/D 转换），就从 ADANSA0 寄存器所选 ANIn 中按照 n 从小到大的顺序开始 A/D 转换。
- ② 如果 1 个通道的 A/D 转换结束，就将 A/D 转换结果保存到对应的 A/D 数据寄存器（ADDRy）。
- ③ 在所选通道的 A/D 转换全部结束后，如果 ADCSR.ADIE 位已被置“1”（允许由扫描结束引起的 INTAD 中断），就产生 INTAD 中断请求。
- ④ ADCSR.ADST 位在 A/D 转换过程中保持“1”（开始 A/D 转换），一旦所选通道的 A/D 转换全部结束就自动清除，并且 12 位 A/D 转换器进入待机状态。

图 12-16 单次扫描模式的运行例子（基本运行：选择 ANI4、ANI5、ANI6）



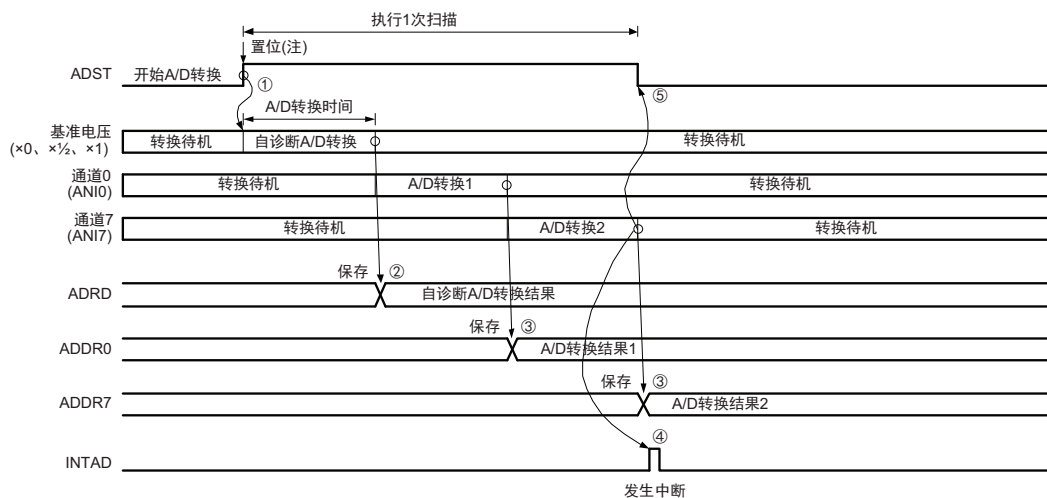
注 ↓表示通过软件执行指令。

## (2) 通道选择和自诊断

如果在选择通道的同时选择自诊断，就对提供给 12 位 A/D 转换器的基准电压进行 A/D 转换，之后对所选通道的模拟输入只进行 1 次 A/D 转换，如下所示。

- ① 如果通过软件触发、同步触发或者异步触发的输入将 ADCSR.ADST 位置“1”（开始 A/D 转换），就最先开始自诊断的 A/D 转换。
- ② 在自诊断的 A/D 转换结束后，将 A/D 转换结果保存到 A/D 自诊断数据寄存器（ADRD），然后从 ADANSA0 寄存器选择的通道 ANI<sub>n</sub> 中按照 n 从小到大的顺序开始 A/D 转换。
- ③ 如果 1 个通道的 A/D 转换结束，就将 A/D 转换结果保存到对应的 A/D 数据寄存器（ADDR<sub>y</sub>）。
- ④ 在所选通道的 A/D 转换全部结束后，如果 ADCSR.ADIE 位已被置“1”（允许由扫描结束引起的 INTAD 中断），就产生 INTAD 中断请求。
- ⑤ ADCSR.ADST 位在 A/D 转换过程中保持“1”（开始 A/D 转换），一旦所选通道的 A/D 转换全部结束就自动清除，并且 12 位 A/D 转换器进入待机状态。

图 12-17 单次扫描模式的运行例子（基本运行：选择 ANI0、ANI7 和自诊断）



注 ↓表示通过软件执行指令。

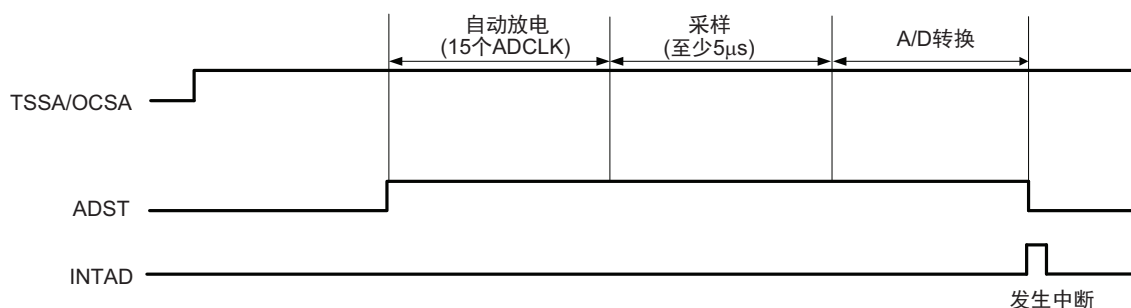
### (3) 选择温度传感器输出 / 内部基准电压时的 A/D 转换运行

在单次扫描模式中进行温度传感器输出或者内部基准电压的 A/D 转换，如下所示。

将通道选择设定为全部不选择（ADANSA0 寄存器的位全部为“0”）。另外，在选择温度传感器输出的 A/D 转换时，必须将内部基准电压的 A/D 转换选择位（ADEXICR.OCSSA）置“0”（不选择），在选择内部基准电压的 A/D 转换时，必须将温度传感器输出的 A/D 转换选择位（ADEXICR.TSSA）置“0”（不选择）。

1. 必须将采样时间设定为不小于  $5\mu\text{s}$ 。
2. 在切换到内部基准电压或者温度传感器输出的 A/D 转换后，将 ADST 位置“1”，开始 A/D 转换。
3. 如果 A/D 转换结束，就将 A/D 转换结果保存到对应的 A/D 温度传感器数据寄存器（ADTSDR）或者 A/D 内部基准电压数据寄存器（ADOCDR）。如果 ADCSR.ADIE 位已被置“1”（允许由扫描结束引起的 INTAD 中断），就产生 INTAD 中断请求。
4. ADCSR.ADST 位在 A/D 转换过程中保持“1”（开始 A/D 转换），一旦 A/D 转换结束就自动清除，并且 12 位 A/D 转换器进入待机状态。

图 12-18 单次扫描模式的运行例子（选择温度传感器输出、内部基准电压）



### 12.4.3 连续扫描模式

#### (1) 基本运行

连续扫描模式的基本运行对所选通道的模拟输入重复进行 A/D 转换，如下所示。

在连续扫描模式中，温度传感器输出 A/D 转换选择位（ADEXICR.TSSA）和内部基准电压 A/D 转换选择位（ADEXICR.OCSA）都被置“0”（不选择）。

① 如果通过软件触发、同步触发或者异步触发的输入将 ADCSR.ADST 位置“1”（开始 A/D 转换），就从 ADANSA0 寄存器选择的 ANIn 中按照 n 从小到大的顺序开始 A/D 转换。

② 如果 1 个通道的 A/D 转换结束，就将 A/D 转换结果保存到对应的 A/D 数据寄存器（ADDRy）。

③ 在所选通道的 A/D 转换全部结束后，如果 ADCSR.ADIE 位已被置“1”（允许由扫描结束引起的 INTAD 中断），就产生 INTAD 中断请求。

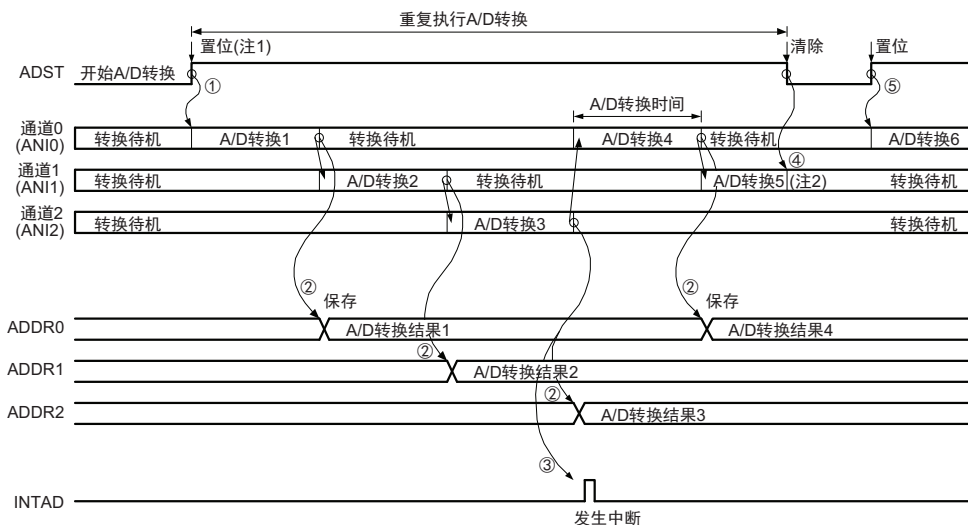
另外，12 位 A/D 转换器继续从 ADANSA0 寄存器选择的 ANIn 中按照 n 从小到大的顺序开始 A/D 转换。

④ 不自动清除 ADCSR.ADST 位，而在此位为“1”（开始 A/D 转换）的期间重复步骤②和步骤③。

如果将 ADCSR.ADST 位置“0”（停止 A/D 转换），就中止 A/D 转换并且 12 位 A/D 转换器进入待机状态。

⑤ 此后，如果将 ADCSR.ADST 位置“1”（开始 A/D 转换），就重新开始从 ADANSA0 寄存器选择的 ANIn 中按照 n 从小到大的顺序进行 A/D 转换。

图 12-19 连续扫描模式的运行例子（基本运行：选择 ANI0、ANI1、ANI2）



注 1. ↓表示通过软件执行指令。

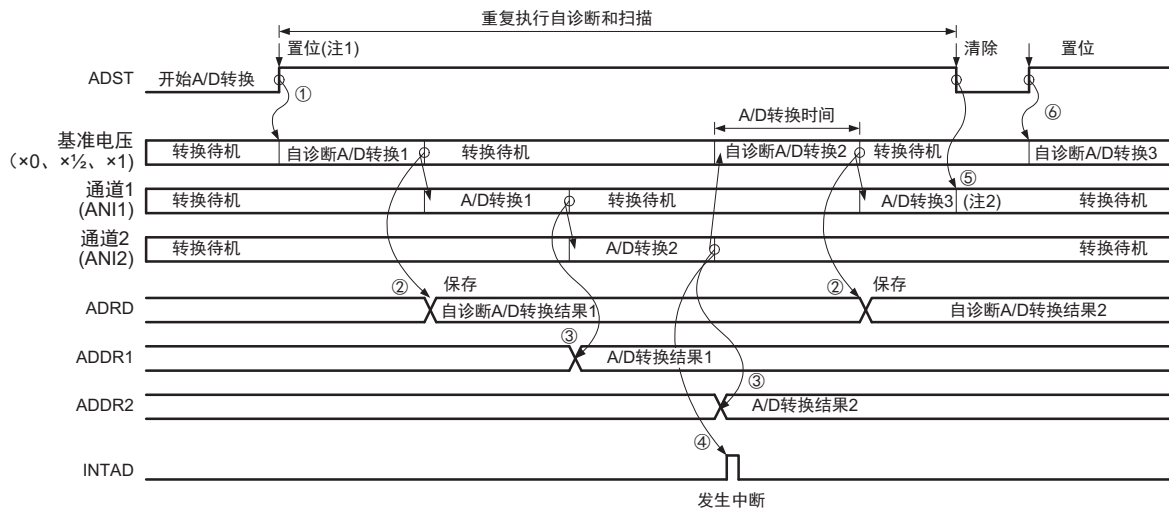
2. 忽视A/D转换5的转换数据。

## (2) 通道选择和自诊断

如果在选择通道的同时选择自诊断，就对提供给 12 位 A/D 转换器的基准电压进行 A/D 转换，之后对所选通道的模拟输入重复进行 A/D 转换，如下所示。在连续扫描模式中，温度传感器 A/D 转换选择位 (ADEXICR.TSSA) 和内部基准电压 A/D 转换选择位 (ADEXICR.OCSA) 都被置“0” (不选择)。

- ① 如果通过软件触发、同步触发或者异步触发的输入将 ADCSR.ADST 位置“1” (开始 A/D 转换)，就最先开始自诊断的 A/D 转换。
- ② 如果自诊断的 A/D 转换结束，就将 A/D 转换结果保存到 A/D 自诊断数据寄存器 (ADRD)，然后从 ADANSA0 寄存器选择的 ANIn 中按照 n 从小到大的顺序开始 A/D 转换。
- ③ 如果 1 个通道的 A/D 转换结束，就将 A/D 转换结果保存到对应的 A/D 数据寄存器 (ADDRy)。
- ④ 在所选通道的 A/D 转换全部结束后，如果 ADCSR.ADIE 位已被置“1” (允许由扫描结束引起的 INTAD 中断)，就产生 INTAD 中断请求。另外，12 位 A/D 转换器继续自诊断的 A/D 转换，并且在转换结束后从 ADANSA0 寄存器选择的 ANIn 中按照 n 从小到大的顺序开始 A/D 转换。
- ⑤ 不自动清除 ADCSR.ADST 位，而在此位为“1” (开始 A/D 转换) 的期间重复步骤②~步骤④。如果将 ADCSR.ADST 位置“0” (停止 A/D 转换)，就中止 A/D 转换并且 12 位 A/D 转换器进入待机状态。
- ⑥ 此后，如果将 ADCSR.ADST 位置“1” (开始 A/D 转换)，就重新开始自诊断的 A/D 转换。

图 12-20 连续扫描模式的运行例子 (基本运行: 选择 ANI1、ANI2 和自诊断)



- 注 1. ↓表示通过软件执行指令。  
 注 2. 忽视A/D转换3的转换数据。

### 12.4.4 模拟输入的采样时间和扫描转换时间

能选择通过软件触发、同步触发或者异步触发的输入启动扫描转换。在扫描转换开始延迟时间 ( $t_D$ ) 后，执行自诊断转换处理，然后开始执行 A/D 转换处理。

在单次扫描模式中，通过软件触发启动和通过同步触发启动扫描转换的时序如图 12-21 所示。在单次扫描模式中，通过异步触发启动扫描转换的时序如图 12-22 所示。扫描转换时间 ( $t_{SCAN}$ ) 包括扫描转换开始延迟时间 ( $t_D$ )、自诊断转换时间 ( $t_{DIAG}$ ) 注 1、A/D 转换处理时间 ( $t_{CONV}$ ) 和扫描转换结束延迟时间 ( $t_{ED}$ )。

A/D 转换处理时间 ( $t_{CONV}$ ) 包括采样时间 ( $t_{SPL}$ ) 和逐次转换时间 ( $t_{SAM}$ )。采样时间 ( $t_{SPL}$ ) 是对 A/D 转换器中的采样保持电路进行电荷充电的时间。在模拟输入信号源的阻抗变高采样时间不足或者 A/D 转换时钟 (ADCLK) 低速运行时，能通过 ADSSTR 寄存器调整采样时间。

在高速转换运行模式中，逐次转换时间 ( $t_{SAM}$ ) 为 32 个状态 (ADCLK)，在通常转换运行模式中，逐次转换时间 ( $t_{SAM}$ ) 为 41 个状态 (ADCLK)。扫描转换时间如表 12-7 所示。

选择的通道数为  $n$  的单次扫描的扫描转换时间 ( $t_{SCAN}$ ) 如下所示。

$$t_{SCAN} = t_D + t_{DIAG} + (t_{CONV} \times n) \text{注 2} + t_{ED}$$

连续扫描的第 1 个周期为：从单次扫描的  $t_{SCAN}$  中去掉  $t_{ED}$  后的时间

从连续扫描的第 2 个周期开始为： $t_{DIAG} + t_{DSD} + (t_{CONV} \times n)$

注 1. 在没有设定自诊断时， $t_{DIAG}$  和  $t_{DSD}$  为“0”。

2. 如果选择通道的采样时间 ( $t_{SPL}$ ) 相同，就为  $t_{CONV} \times n$ ；如果选择通道的采样时间不同，就为各通道的采样时间 ( $t_{SPL}$ ) 和逐次转换时间 ( $t_{SAM}$ ) 的和。

表 12-7 A/D 转换（扫描模式中）所需要的各时间（通过 ADCLK 和 PCLK 的周期数表示）

项目			符号	类别 / 条件			单位	
				同步触发注 4	异步触发	软件触发		
扫描开始处理时间注 1、注 2	自诊断有效时的 A/D 转换	开始自诊断时	$t_D$	2 个 PCLK+6 个 ADCLK	4 个 PCLK+6 个 ADCLK	6 个 ADCLK	周期	
	上述以外			2 个 PCLK+4 个 ADCLK	4 个 PCLK+4 个 ADCLK	4 个 ADCLK		
自诊断转换处理时间注 1	采样时间		$t_{DIAG}$	$t_{SPL}$	ADSSTR0 设定值 (初始值“0DH”) × ADCLK 注 3			
	逐次转换时间	12 位转换精度			$t_{SAM}$	32 个 ADCLK (高速转换运行时)		
	在自诊断结束后开始通常的 A/D 转换时		$t_{DED}$	2 个 ADCLK				
	在连续扫描的最后 1 个通道的转换结束后开始自诊断转换时			$t_{DSD}$	2 个 ADCLK			
A/D 转换处理时间注 1	采样时间		$t_{CONV}$		$t_{SPL}$	ADSSTRn 设定值 (初始值“0DH”) × ADCLK 注 3 (n=0 ~ 15、T、O)		
	逐次转换时间	12 位转换精度		$t_{SAM}$		32 个 ADCLK (高速转换运行时)		
						41 个 ADCLK (通常转换运行时)		
扫描结束时间注 1			$t_{ED}$	1 个 PCLK+3 个 ADCLK				

注 1. 有关  $t_D$ 、 $t_{DIAG}$ 、 $t_{CONV}$ 、 $t_{ED}$  的各时序，请参照“图 12-21 扫描转换的时序（软件启动和同步触发启动的情况）”和“图 12-22 扫描转换的时序（异步触发启动的情况）”。

2. 从软件写操作或者触发输入到 A/D 转换开始前的最大时间。

3. 根据电压条件规定需要的采样时间 (ns)。参照“34.6.1 12 位 A/D 转换器特性”。

4. 不包括从外部事件输出到触发输入前的路径的消耗时间。

图 12-21 扫描转换的时序（软件启动和同步触发启动的情况）

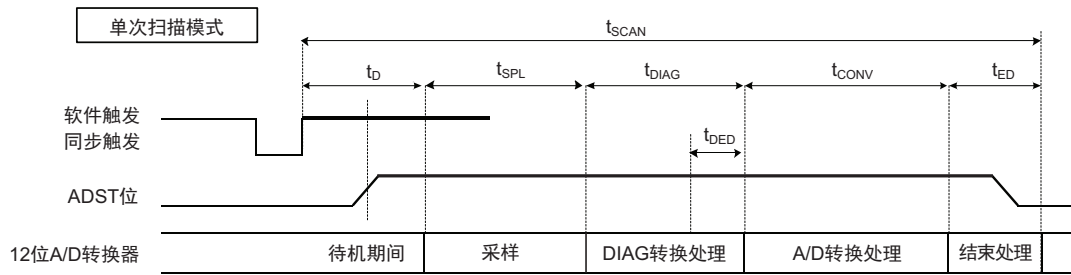
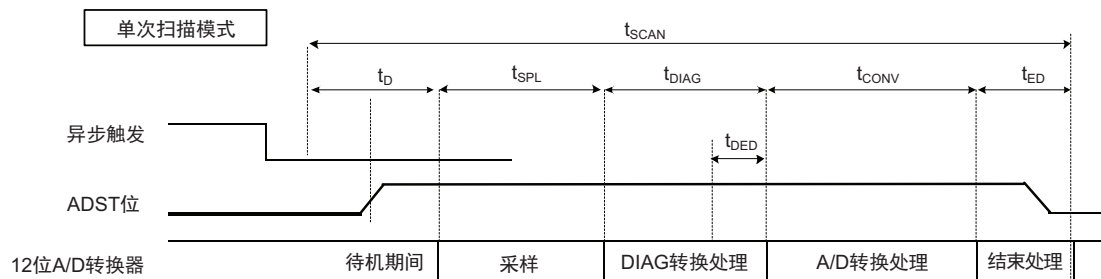


图 12-22 扫描转换的时序（异步触发启动的情况）



#### 12.4.5 A/D 数据寄存器的自动清除功能使用例

能通过将 ADCER.ACE 位置“1”，在 CPU 或者 DTC 读 A/D 数据寄存器（ADDRy、ADRD、ADTSDR、ADOCADR）时，自动将 ADDRy、ADRD、ADTSDR、ADOCADR 寄存器清“0000h”。

能通过使用自动清除功能检测到 ADDRy、ADRD、ADTSDR、ADOCADR 寄存器未更新的故障。ADDRy 寄存器的自动清除功能无效 / 有效时的例子如下所示。

当 ADCER.ACE 位为“0”（禁止自动清除）时，如果因某种原因而无法将 A/D 转换结果（0222h）写到 ADDRy 寄存器，以前的数据（0111h）就为 ADDRy 寄存器的值。如果使用扫描结束中断将此 ADDRy 寄存器的值读到通用寄存器，就能将以前的数据（0111h）保存到通用寄存器等。但是，在进行未更新的检查时，需要边将以前的数据逐个保存到 RAM 或者通用寄存器边进行检查。

当 ADCER.ACE 位为“1”（允许自动清除）并且通过 CPU 或者 DTC 读到 ADDRy 寄存器为“0111h”时，ADDRy 寄存器自动清“0000h”。此后，如果因某种原因而无法将 A/D 转换结果（0222h）传送到 ADDRy 寄存器，被清除的数据（0000h）就留作 ADDRy 寄存器的值。此时，如果使用扫描结束中断将 ADDRy 寄存器的值读到通用寄存器等，就将“0000h”保存到通用寄存器等。只要检查到读取的数据值为“0000h”，就能判断 ADDRy 寄存器发生未更新的故障。

#### 12.4.6 A/D 转换值加法运算 / 平均功能

A/D 转换值加法运算功能在对相同通道连续进行 2 ~ 4 次或者 16 次 A/D 转换后，将此转换值的合计值保存到数据寄存器。A/D 转换值平均功能在对相同通道连续进行 2 次或者 4 次 A/D 转换后，将此转换值的平均值保存到数据寄存器。使用此结果的平均值，根据噪声成分能提高 A/D 转换精度，但是不保证一定能提高 A/D 转换精度。

能在选择所选通道的模拟输入的 A/D 转换、温度传感器输出的 A/D 转换，或者内部基准电压的 A/D 转换时使用 A/D 转换值加法运算 / 平均功能。

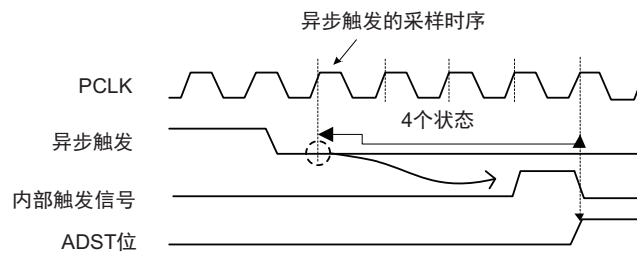


### 12.4.7 通过异步触发开始 A/D 转换

能通过输入异步触发开始 A/D 转换。使用异步触发开始 A/D 转换时，先将 A/D 转换开始触发选择位（ADSTRGR.TRSA[5:0]）置“000000b”，然后在检测到 12 位间隔定时器的间隔信号后，将 ADCSR.TRGE 位和 ADCSR.EXTRG 位都置“1”。异步触发的输入时序如图 12-23 所示。

有关从 ADST 位被置“1”到开始 A/D 转换为止的时间，请参照“12.8 (3) 开始和强制停止 A/D 转换时的运行时序”。

图 12-23 异步触发的输入时序



### 12.4.8 通过外围功能的同步触发开始 A/D 转换

能通过同步触发（ELC 的触发）开始 A/D 转换。通过同步触发开始 A/D 转换时，必须将 ADCSR.TRGE 位置“1”、将 ADCSR.EXTRG 位置“0”，并且通过 ADSTRGR.TRSA[5:0] 位选择对应的 A/D 转换开始源。

### 12.4.9 中断源和 DTC 传送请求

#### (1) 中断请求

能向 CPU 请求扫描结束中断（发生 INTAD 中断）。

如果将 ADCSR.ADIE 位置“1”，就允许 INTAD 中断；置“0”，就禁止 INTAD 中断。

另外，在发生 INTAD 中断时能启动 DTC。如果通过 DTC 读由 INTAD 中断转换的数据，就能无软件负担的实现连续转换。DTC 的设定请参照“第 19 章 数据传送控制器（DTC）”。

## 12.5 事件链接功能

### 12.5.1 通过 ELC 的事件进行 12 位 A/D 转换器的运行

12 位 A/D 转换器能通过事先根据 ELC 的 ELSELRn 的设定而设定的事件开始 A/D 转换的运行。

### 12.5.2 通过 ELC 的事件进行 12 位 A/D 转换器运行的注意事项

在 A/D 转换过程中发生事件时，事件无效。

## 12.6 基准电压的选择方法

12 位 A/D 转换器能从  $AV_{REFP}$ 、 $V_{DD}$  和内部基准电压（1.45V）中选择高电位基准电压，从  $AV_{REFM}$  和  $V_{SS}$  中选择低电位基准电压。必须在 A/D 转换前进行设定。有关设定的详细内容，请参照“12.3.11 A/D 高电位 / 低电位基准电压控制寄存器（ADHVREFCNT）”。



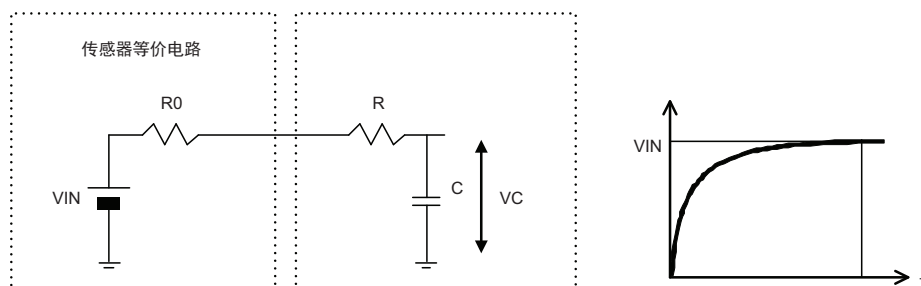
## 12.7 有关容许信号源阻抗

为了实现  $3.33\mu\text{s}$  的高速转换，对于信号源阻抗不超过  $0.5\text{k}\Omega$  的输入信号，本 MCU 的模拟输入能保证转换精度。在单次扫描模式中只进行 1 个引脚的转换并且外接大电容的情况下，因为输入负载实际上只有  $2.6\text{k}\Omega$  的内部输入电阻，所以信号源阻抗可忽略不计。但是，由于形成低通滤波器，所以有可能无法跟上微分系数大的模拟信号。在转换高速模拟信号或者在扫描模式中进行多个引脚的转换时，必须插入阻抗低的缓冲器。

模拟输入引脚和外部传感器的等价电路如图 12-24 所示。

为了正确进行 A/D 转换，需要在规定的时间内结束向图 12-24 所示的内部电容器 C 的充电。此规定的时间就是采样时间。

图 12-24 模拟输入引脚和外部传感器的等价电路



## 12.8 使用时的注意事项

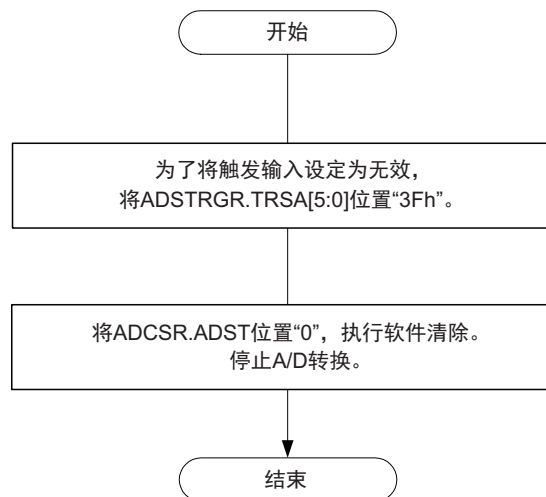
### (1) 读数据寄存器的注意事项

必须以字为单位读 A/D 数据寄存器、A/D 温度传感器数据寄存器、A/D 内部基准电压数据寄存器以及 A/D 自诊断数据寄存器。为了避免因以字节为单位分 2 次读高位字节和低位字节而使第 1 次读到的 A/D 转换值和第 2 次读到的 A/D 转换值发生变化，不能以字节为单位读数据。

### (2) 停止 A/D 转换时的注意事项

在选择了异步触发或者同步触发为 A/D 转换开始条件时，为了停止 A/D 转换，必须按照图 12-25 的步骤进行设定。

图 12-25 通过 ADCSR.ADST 位执行软件清除的设定步骤



### (3) 开始和强制停止 A/D 转换时的运行时序

在 12 位 A/D 转换器的模拟部停止的状态下，将 ADCSR.ADST 位置“1”，需要最多 6 个 ADCLK 时钟的时间来开始 12 位 A/D 转换器模拟部的运行。如果通过将 ADCSR.ADST 位置“0”来强制停止 A/D 转换，就需要最多 3 个 ADCLK 时钟的时间来停止 12 位 A/D 转换器模拟部的运行。

### (4) 扫描结束中断处理的注意事项

在通过触发启动对相同模拟输入进行 2 次扫描时，从发生第 1 次扫描结束中断到通过第 2 次扫描进行的第 1 个模拟输入的 A/D 转换结束为止，如果 CPU 未读完 A/D 转换数据，第 2 次的 A/D 转换数据就盖写第 1 次的 A/D 转换数据。

### (5) 时钟提供停止功能的设定

能通过设定外围允许寄存器 0 (PER0) 禁止或者允许 12 位 A/D 转换器的运行。初始值为停止 12 位 A/D 转换器的运行。通过解除时钟提供停止状态，使寄存器变为可存取的状态。在解除时钟提供停止状态后，必须在等待 1 $\mu$ s 后开始 A/D 转换。

### (6) 向低功耗状态转移时的注意事项

要向时钟提供停止模式或者 STOP 模式转移时，必须停止 A/D 转换。在停止 A/D 转换时，需要确保从将 ADCSR.ADST 位置“0”到 12 位 A/D 转换器的模拟部停止为止的时间。为了确保此时间，必须按照以下步骤进行设定。

按照图 12-25 所示的通过 ADCSR.ADST 位执行软件清除的设定步骤，将 ADCSR.ADST 位置“0”。此后，必须在等待 2 个 ADCLK 时钟的期间后，再向时钟提供停止模式或者 STOP 转移。

### (7) 解除 STOP 时的注意事项

在解除 STOP 模式后，必须经过晶体振荡稳定时间和至少 1 $\mu$ s 的等待，才能开始 A/D 转换。

### (8) ADHSC 位的改写步骤

如果要改写 A/D 转换运行选择位 (ADCSR.ADHSC) 时 (从“0”改写到“1”或者从“1”改写到“0”)，需要将 12 位 A/D 转换器设定为待机状态。按照以下步骤 1~步骤 3 的顺序改写 ADCSR.ADHSC 位。另外，在将睡眠位 (ADHVREFCNT.ADSL P) 置“0”后，必须等待至少 1 $\mu$ s，才能开始 A/D 转换。

#### 【ADCSR.ADHSC 位的改写步骤】

1. 将睡眠位 (ADHVREFCNT.ADSL P) 置“1”。
2. 在等待至少 0.2 $\mu$ s 后，改写 A/D 转换运行选择位 (ADCSR.ADHSC)。
3. 在等待至少 4.8 $\mu$ s 后，将睡眠位 (ADHVREFCNT.ADSL P) 置“0”。

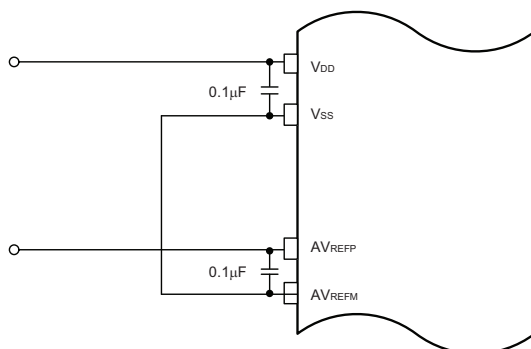
- 注意 1. 只有在改写 A/D 转换运行选择位 (ADCSR.ADHSC) 时，才能将 ADHVREFCNT.ADSL P 位置“1”，否则，禁止置“1”。
2. 在 A/D 转换运行选择位 (ADCSR.ADHSC) 为“1”的状态下不能进行复位。在按照睡眠位 (ADHVREFCNT.ADSL P) 的改写步骤将 A/D 转换运行选择位 (ADCSR.ADHSC) 置“0”或者转移到时钟提供停止模式后，才能进行复位。

### (9) 模拟电源引脚等的设定范围

如果在超过以下所示电压的设定范围下使用 MCU，就可能给 MCU 的可靠性带来不良影响。

- 模拟输入电压的设定范围  
给模拟输入引脚 ANIn 外加的电压必须在  $AV_{REFM} \leq VAN \leq AV_{REFP}$  的范围内。  
 $AV_{REFP}$  引脚的基准电压必须在  $AV_{REFP} \leq V_{DD}$  的范围内。  
给模拟输入引脚 ANIn (n=0~15) 外加的电压必须在  $V_{SS} \leq VAN \leq V_{DD}$  的范围内。
- 各电源引脚 ( $AV_{REFP}$ - $AV_{REFM}$ 、 $V_{DD}$ - $V_{SS}$ ) 的关系  
为了能形成最短的闭环，必须在各电源之间连接 0.1 $\mu$ F 的电容器，如图 12-26 所示。供电处的连接必须为  $AV_{REFM}=V_{SS}$ 。在不使用 12 位 A/D 转换器时，必须使  $AV_{REFP}=V_{DD}$ 、 $AV_{REFM}=V_{SS}$ 。

图 12-26 各电源引脚的连接例子

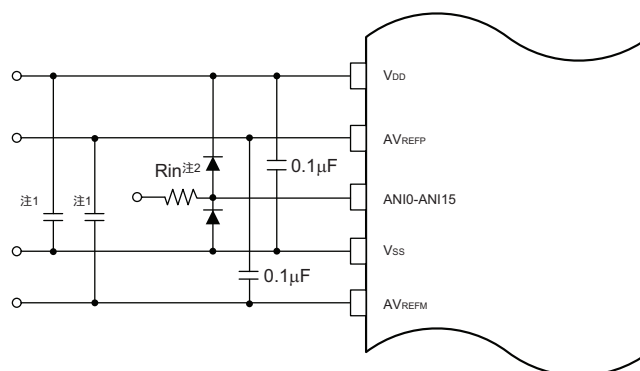
**(10) 电路板设计时的注意事项**

在设计电路板时，必须尽量将数字电路和模拟电路分开，而且不能使数字电路的信号线和模拟电路的信号线交叉或者靠近，否则会给模拟信号带来噪声并且给 A/D 转换值的精度带来不良影响。必须通过接地 ( $V_{SS}$ ) 将模拟输入引脚 ( $ANI0 \sim ANI15$ )、基准电源引脚 ( $AV_{REFP}$ ) 和基准接地引脚 ( $AV_{REFM}$ ) 和数字电路分开。

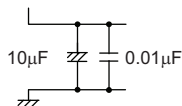
**(11) 噪声对策的注意事项**

如图 12-27 所示，为了防止因过大的电涌等异常电压给模拟输入引脚 ( $ANI0 \sim ANI15$ ) 造成破坏，必须在  $V_{DD}$  和  $V_{SS}$  之间、 $AV_{REFP}$  和  $AV_{REFM}$  之间连接电容，并且以模拟输入引脚 ( $ANI0 \sim ANI15$ ) 为基准连接保护电路。

图 12-27 模拟输入保护电路的例子



注 1. 数值为参考值。



2. Rin: 信号源阻抗

## 第 13 章 比较器

仅 80 引脚产品具有 2 个通道的比较器。

### 13.1 比较器的功能

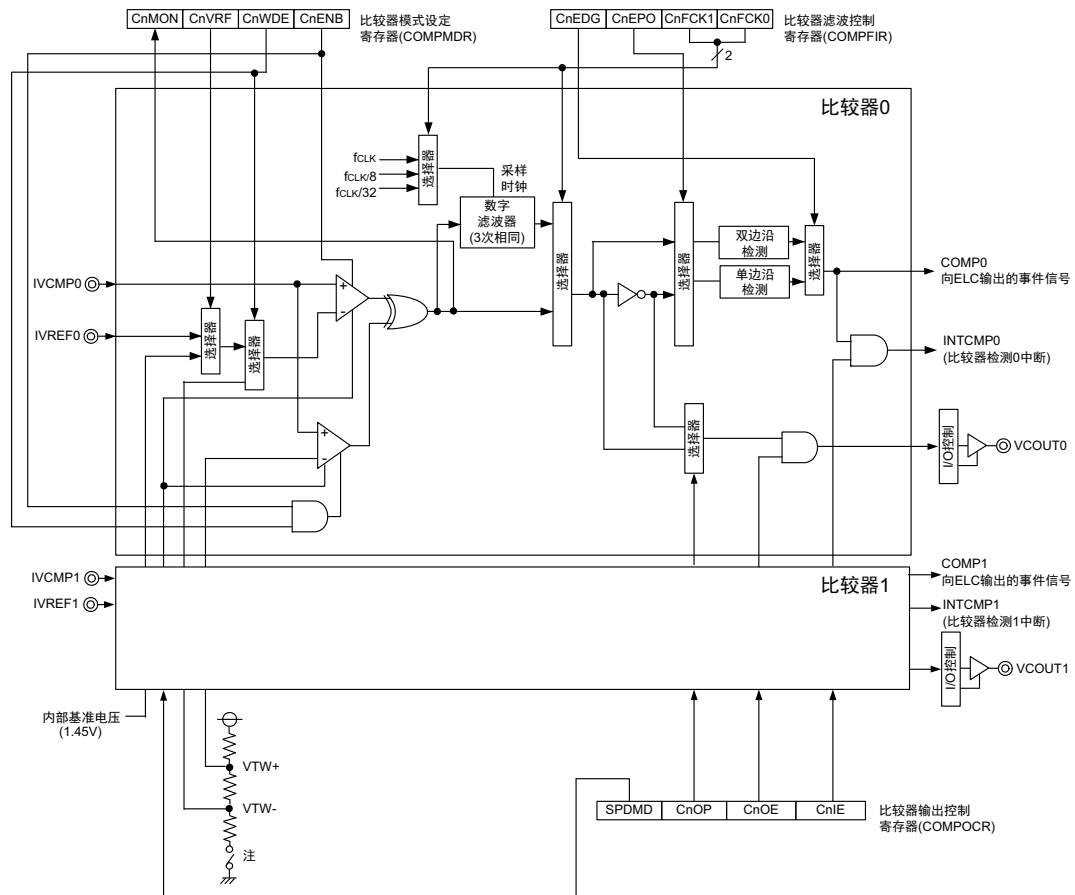
比较器有以下功能：

- 能选择比较器高速模式、比较器低速模式或者比较器窗口模式。
- 能给基准电压选择外部基准电压输入和内部基准电压。
- 能选择噪声消除数字滤波器的消除宽度。
- 能检测比较器输出的有效边沿并且产生中断信号。
- 能检测比较器输出的有效边沿并且将事件信号输出到事件链接控制器（ELC）。

## 13.2 比较器的结构

比较器的框图如图 13-1 所示。

图 13-1 比较器的框图



注 如果将 C0WDE 位和 C1WDE 位中的一个或者两个都置“1”，此开关就为 ON 并且用于产生比较电压的分割电阻有效。

备注 n=0、1

### 13.3 控制比较器的寄存器

控制比较器的寄存器如表 13-1 所示。

表 13-1 控制比较器的寄存器

寄存器名	符号
外围允许寄存器 1	PER1
比较器模式设定寄存器	COMPMDR
比较器滤波控制寄存器	COMPFIR
比较器输出控制寄存器	COMPOCR
端口模式控制寄存器 15	PMC15
端口模式寄存器 11、15	PM11、PM15
端口寄存器 11、15	P11、P15

#### 13.3.1 外围允许寄存器 1 (PER1)

PER1 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

当使用比较器时，必须将 bit5 (CMPEN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 13-2 外围允许寄存器 1 (PER1) 的格式

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CMPEN 注	TKB2EN	DTCEN	IRDAEN	CTSUEN	0

CMPEN 注	提供比较器输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>不能写比较器使用的 SFR。</li> <li>比较器处于复位状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>能读写比较器使用的 SFR。</li> </ul>

注 只限于 80 引脚产品。

注意 1. 要设定比较器时，必须先将 CMPEN 位置“1”。当 CMPEN 位为“0”时，比较器的控制寄存器的值为初始值，忽视写操作（端口模式寄存器 11、15 (PM11、PM15)、端口寄存器 11、15 (P11、P15) 除外)。

2. 必须将以下位置“0”。

64 引脚产品: bit0、5、6

80 引脚产品: bit0 和 bit6

## 13.3.2 比较器模式设定寄存器 (COMPMDR)

图 13-3 比较器模式设定寄存器 (COMPMDR) 的格式 (1/2)

地址: F0340H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
COMPMDR	C1MON	C1VRF	C1WDE	C1ENB	C0MON	C0VRF	C0WDE	C0ENB

C1MON	比较器 1 监视标志注 3、7
0	基本模式: IVCMP1 < 比较器 1 的基准电压, 或者比较器 1 停止运行。 窗口模式: IVCMP1 < 低电压的基准电压, 或者 IVCMP1 > 高电压的基准电压
1	基本模式: IVCMP1 > 比较器 1 的基准电压 窗口模式: 低电压的基准电压 < IVCMP1 < 高电压的基准电压

C1VRF	比较器 1 基准电压的选择注 1、4、5、6
0	比较器 1 的基准电压为 IVREF1 的输入电压。
1	比较器 1 的基准电压为内部基准电压 (1.45V)。

C1WDE	比较器 1 窗口模式的选择注 2
0	比较器 1 的基本模式
1	比较器 1 的窗口模式

C1ENB	比较器 1 运行的允许
0	禁止比较器 1 的运行。
1	允许比较器 1 的运行。

- 注 1. 只在选择基本模式时有效。在窗口模式中, 与此位的设定无关, 选择比较器的内部基准电压。
2. 在选择低速模式时 (COMPOCR 寄存器的 SPDMD 位为“0”), 不能设定为窗口模式。
3. 在解除复位后立即变为“0” (初始值), 如果在允许比较器的运行后将 C0ENB 位和 C1ENB 位都置“0”, 就为不定值。
4. 在 HS (高速主) 模式中可选择内部基准电压 (1.45V)。如果在 HS (高速主) 模式中选择内部基准电压 (1.45V), 就不能通过 A/D 转换器对温度传感器的输出进行 A/D 转换。
5. 在 STOP 模式中不能选择内部基准电压。
6. 当选择副系统时钟 ( $f_{XT}$ ) 作为 CPU 时钟并且高速系统时钟 ( $f_{MX}$ ) 和高速内部振荡器时钟 ( $f_{IH}$ ) 都停止振荡时, 不能选择内部基准电压。
7. 忽视此位的写入值。



图 13-3 比较器模式设定寄存器 (COMPMDR) 的格式 (2/2)

地址: F0340H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
COMPMDR	C1MON	C1VRF	C1WDE	C1ENB	C0MON	C0VRF	C0WDE	C0ENB

C0MON	比较器 0 监视标志注 3、7
0	基本模式: IVCMP0 < 比较器 0 的基准电压, 或者比较器 0 停止运行。 窗口模式: IVCMP0 < 低电压的基准电压, 或者 IVCMP0 > 高电压的基准电压
1	基本模式: IVCMP0 > 比较器 0 的基准电压 窗口模式: 低电压的基准电压 < IVCMP0 < 高电压的基准电压

C0VRF	比较器 0 基准电压的选择注 1、4、5、6
0	比较器 0 的基准电压为 IVREF0 的输入电压。
1	比较器 0 的基准电压为内部基准电压 (1.45V)。

C0WDE	比较器 0 窗口模式的选择注 2
0	比较器 0 的基本模式
1	比较器 0 的窗口模式

C0ENB	比较器 0 运行的允许
0	禁止比较器 0 的运行。
1	允许比较器 0 的运行。

- 注
1. 只在选择基本模式时有效。在窗口模式中, 与此位的设定无关, 选择比较器的内部基准电压。
  2. 在选择低速模式时 (COMPOCR 寄存器的 SPDMD 位为“0”), 不能设定为窗口模式。
  3. 在解除复位后立即变为“0” (初始值), 如果在允许比较器的运行后将 C0ENB 位和 C1ENB 位都置“0”, 就为不定值。
  4. 在 HS (高速主) 模式中可选择内部基准电压 (1.45V)。如果在 HS (高速主) 模式中选择内部基准电压 (1.45V), 就不能通过 A/D 转换器对温度传感器的输出进行 A/D 转换。
  5. 在 STOP 模式中不能选择内部基准电压。
  6. 当选择副系统时钟 ( $f_{XT}$ ) 作为 CPU 时钟并且高速系统时钟 ( $f_{MX}$ ) 和高速内部振荡器时钟 ( $f_{IH}$ ) 都停止振荡时, 不能选择内部基准电压。
  7. 忽视此位的写入值。

## 13.3.3 比较器滤波控制寄存器 (COMPFIR)

图 13-4 比较器滤波控制寄存器 (COMPFIR) 的格式

地址: F0341H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
COMPFIR	C1EDG	C1EPO	C1FCK1	C1FCK0	C0EDG	C0EPO	C0FCK1	C0FCK0
C1EDG	比较器 1 边沿检测的选择注 1							
0	通过比较器 1 的单边沿检测产生中断请求。							
1	通过比较器 1 的双边沿检测产生中断请求。							
C1EPO	比较器 1 边沿极性的切换注 1							
0	通过比较器 1 的上升沿产生中断请求。							
1	通过比较器 1 的下降沿产生中断请求。							
C1FCK1	C1FCK0	比较器 1 滤波器的选择注 1						
0	0	比较器 1 没有滤波器。						
0	1	比较器 1 有滤波器, 通过 $f_{CLK}$ 进行采样。						
1	0	比较器 1 有滤波器, 通过 $f_{CLK}/8$ 进行采样。						
1	1	比较器 1 有滤波器, 通过 $f_{CLK}/32$ 进行采样。						
C0EDG	比较器 0 边沿检测的选择注 2							
0	通过比较器 0 的单边沿检测产生中断请求。							
1	通过比较器 0 的双边沿检测产生中断请求。							
C0EPO	比较器 0 边沿极性的切换注 2							
0	通过比较器 0 的上升沿产生中断请求。							
1	通过比较器 0 的下降沿产生中断请求。							
C0FCK1	C0FCK0	比较器 0 滤波器的选择注 2						
0	0	比较器 0 没有滤波器。						
0	1	比较器 0 有滤波器, 通过 $f_{CLK}$ 进行采样。						
1	0	比较器 0 有滤波器, 通过 $f_{CLK}/8$ 进行采样。						
1	1	比较器 0 有滤波器, 通过 $f_{CLK}/32$ 进行采样。						

- 注 1. 如果更改 C1FCK1 ~ C1FCK0 位、C1EPO 位和 C1EDG 位, 就可能产生比较器 1 的中断请求和向 ELC 输出的事件信号。必须在将 ELC 的 ELSELR19 寄存器置“00H” (不将比较器 1 输出链接) 后, 才能更改这些位。另外, 必须将中断请求标志寄存器 2L (IF2L) 的 bit7 (CMPIF1) 清“0”。如果将 C1FCK1 ~ C1FCK0 位从“00B” (比较器 1 无滤波器) 改为其他值 (比较器 1 有滤波器), 就必须在更新滤波器的输出前经过 4 次采样后, 使用比较器 1 的中断请求或者向 ELC 输出的事件信号。
2. 如果更改 C0FCK1 ~ C0FCK0 位、C0EPO 位和 C0EDG 位, 就可能产生比较器 0 的中断请求和向 ELC 输出的事件信号。必须在将 ELC 的 ELSELR18 寄存器置“00H” (不将比较器 0 输出链接) 后, 才能更改这些位。另外, 必须将中断请求标志寄存器 2L (IF2L) 的 bit6 (CMPIF0) 清“0”。如果将 C0FCK1 ~ C0FCK0 位从“00B” (比较器 0 无滤波器) 改为其他值 (比较器 0 有滤波器), 就必须在更新滤波器的输出前经过 4 次采样后, 使用比较器 0 的中断请求或者向 ELC 输出的事件信号。

## 13.3.4 比较器输出控制寄存器 (COMPOCR)

图 13-5 比较器输出控制寄存器 (COMPOCR) 的格式

地址: F0342H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
COMPOCR	SPDMD	C1OP	C1OE	C1IE	0	C0OP	C0OE	C0IE

SPDMD	比较器速度的选择注 1
0	比较器的低速模式
1	比较器的高速模式

C1OP	VCOUT1 输出极性的选择
0	向 VCOUT1 输出比较器 1 的输出。
1	向 VCOUT1 输出比较器 1 的反相输出。

C1OE	VCOUT1 引脚输出的允许
0	禁止比较器 1 的 VCOUT1 引脚输出。
1	允许比较器 1 的 VCOUT1 引脚输出。

C1IE	比较器 1 中断请求的允许注 2
0	禁止比较器 1 的中断请求。
1	允许比较器 1 的中断请求。

C0OP	VCOUT0 输出极性的选择
0	向 VCOUT0 输出比较器 0 的输出。
1	向 VCOUT0 输出比较器 0 的反相输出。

C0OE	VCOUT0 引脚输出的允许
0	禁止比较器 0 的 VCOUT0 引脚输出。
1	允许比较器 0 的 VCOUT0 引脚输出。

C0IE	比较器 0 中断请求的允许注 3
0	禁止比较器 0 的中断请求。
1	允许比较器 0 的中断请求。

- 注 1. 必须在将 COMPMDR 寄存器的 CiENB 位 (i=0、1) 置“0”后改写 SPDMD 位。
2. 如果将 C1IE 从“0” (禁止中断请求) 改为“1” (允许中断请求), 中断请求标志寄存器 2L (IF2L) 的 bit7 (CMPIF1) 就可能变为“1” (有中断请求), 因此必须在将中断请求标志寄存器 2L (IF2L) 的 bit7 (CMPIF1) 清“0”后使用中断。
3. 如果将 C0IE 从“0” (禁止中断请求) 改为“1” (允许中断请求), 中断请求标志寄存器 2L (IF2L) 的 bit6 (CMPIF0) 就可能变为“1” (有中断请求), 因此必须在将中断请求标志寄存器 2L (IF2L) 的 bit6 (CMPIF0) 清“0”后使用中断。

### 13.3.5 控制模拟输入引脚端口功能的寄存器

在将 IVCMP0 引脚、IVCMP1 引脚、IVREF0 引脚和 IVREF1 引脚用作比较器的模拟输入时，必须将各端口对应的端口模式寄存器（PM<sub>xx</sub>）和端口控制寄存器（PMC<sub>xx</sub>）的位置“1”。

在使用 VCOUT0 和 VCOUT1 引脚时，必须设定与对象通道复用的端口功能的控制寄存器（端口模式寄存器（PM<sub>xx</sub>）和端口寄存器（P<sub>xx</sub>））。详细内容请参照“4.3.1 端口模式寄存器（PM<sub>xx</sub>）”和“4.3.2 端口寄存器（P<sub>xx</sub>）”。

## 13.4 运行说明

比较器 0 和比较器 1 能各自独立运行。设定方法和运行相同。比较器相关寄存器的设定步骤如表 13-2 所示。

表 13-2 比较器相关寄存器的设定步骤

步骤	寄存器	位	设定值	
1	PER1	CMPEN	1（提供输入时钟）	
2	PMC15	PMC15n	IVCMPi 引脚和 IVREFi 引脚的功能选择 将 PMC15n 位置“1”（模拟输入）。 将 PM15n 位置“1”（输入模式）。	
	PM15	PM15n		
3	COMPOCR	SPDMD	比较器响应速度的选择（0：低速模式 1：高速模式）注 1	
4	COMPMDR	CiWDE	0（基本模式）	1（窗口模式）注 2
		CiVRF	0 （基准电压=IVREFi 的输入 电压）	1 （基准电压=内部基准电压 （1.45V））注 4
		CiENB	1（允许运行）	
5	等待比较器的稳定时间 $t_{CMP}$ 。			
6	COMPFIR	CiFCK1~CiFCK0	使用或者不使用数字滤波器，选择采样时钟。	
		CiEPO、CiEDG	选择中断请求的边沿检测条件（上升沿、下降沿或者双边沿）。	
7	COMPOCR	CiOP、CiOE	设定 VCOUTi 的输出（选择极性，设定允许或者禁止输出）。 请参照“13.4.4 比较器 i 的输出（i=0、1）”。	
		CiIE	设定允许或者禁止中断请求的输出。 请参照“13.4.4 比较器 i 的输出（i=0、1）”。	
8	PR2L	CMPPR0i、CMPPR1i	使用中中断时：选择中断优先级。	
9	MK2L	CMPMKi	使用中中断时：0（允许中断处理）	
10	IF2L	CMPIFi	使用中中断时：0（无中断请求：初始化）注 3	

- 注 1. 不能单独设定比较器 0 和比较器 1。  
 2. 只有在高速模式（SPDMD=1）中才能设定。  
 3. 从设定比较器后到运行稳定为止，可能产生不需要的中断，因此必须对中断标志进行初始化。  
 4. 只有在 HS（高速主）模式中才能设定。

备注 i=0、1, n=0~3

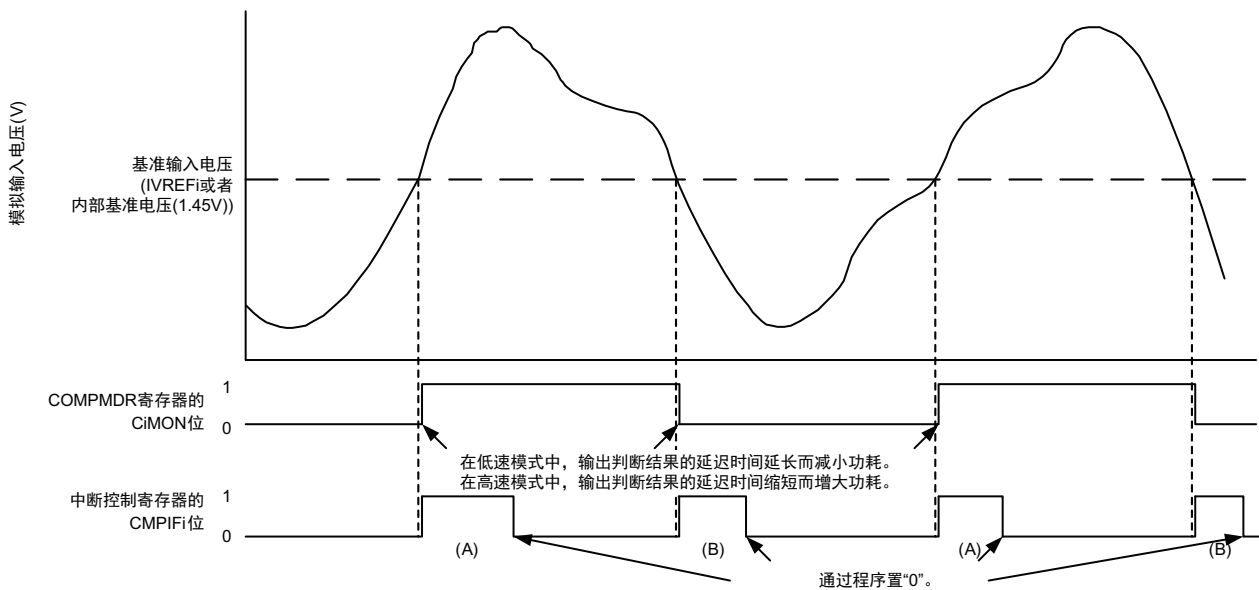
比较器 i（i=0、1）的运行例子如图 13-6 和图 13-7 所示。在基本模式中，当模拟输入电压高于基准输入电压时，COMPMDR 寄存器的 CiMON 位为“1”；当模拟输入电压低于基准输入电压时，CiMON 位为“0”。

在窗口模式中，当模拟输入电压满足以下条件时，COMPMDR 寄存器的 CiMON 位为“1”，否则 CiMON 位为“0”。

低电压的基准电压 < 模拟输入电压 < 高电压的基准电压

要使用比较器 i 中断时，必须将 COMPOCR 寄存器的 CiIE 位置“1”（允许中断请求）。此时，如果比较结果发生变化，就产生比较器 i 的中断请求。有关中断请求的详细内容，请参照“13.4.2 比较器 i 中断（i=0、1）”。

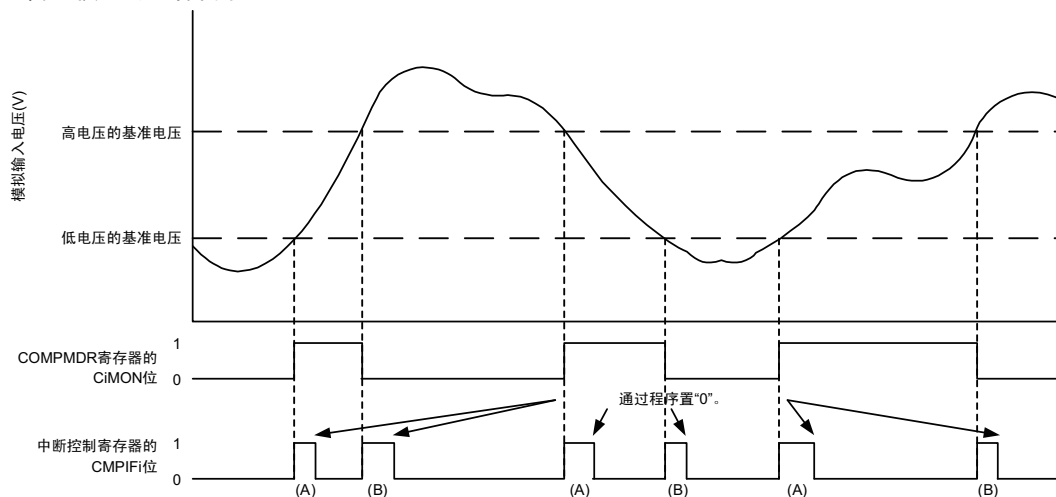
图 13-6 比较器 i (i=0、1) 的运行例子 (基本模式)



注意 上图是 COMPFIR 寄存器的 CiFCK1 ~ CiFCK0 位为“00B”（无滤波器）并且 CiEDG 位为“1”（双边沿）的情况（只限于 CiEDG 位为“0”并且 CiEPO 位为“0”（上升沿）时的 CMPIFi 为 (A) 的变化以及 CiEDG 位为“0”并且 CiEPO 位为“1”（下降沿）时的 CMPIFi 为 (B) 的变化）。

图 13-7 比较器 i (i=0、1) 的运行例子 (窗口模式)

#### 窗口模式的运行例子

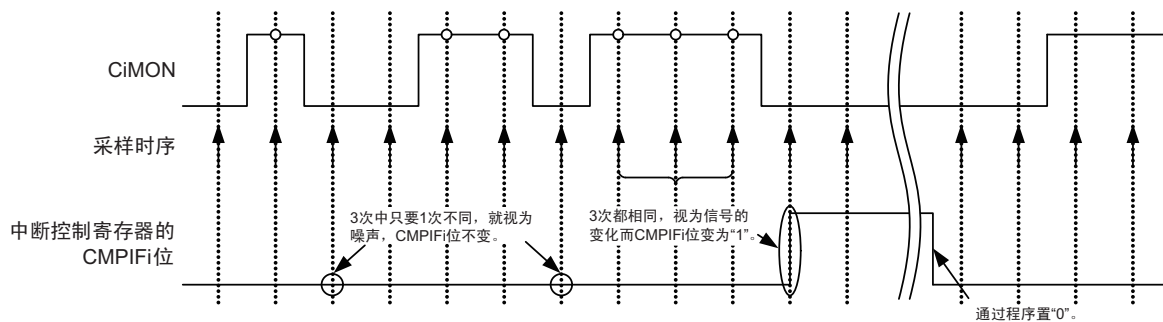


注意 上图是 COMPFIR 寄存器的 CiFCK1 ~ CiFCK0 位为“00B”（无滤波器）并且 CiEDG 位为“1”（双边沿）的情况（只限于 CiEDG 位为“0”并且 CiEPO 位为“0”（上升沿）时的 CMPIFi 为 (A) 的变化以及 CiEDG 位为“0”并且 CiEPO 位为“1”（下降沿）时的 CMPIFi 为 (B) 的变化）。

### 13.4.1 比较器 i 的数字滤波器 (i=0、1)

比较器 i 内置数字滤波器，能通过 COMPFIR 寄存器的 CiFCK1 ~ CiFCK0 位选择采样时钟。按各采样时钟对比较器 i 的输出信号进行采样，在电平 3 次都相同后的下一个采样时钟，数字滤波器输出此采样值。比较器 i (i=0、1) 的数字滤波器和中断运行例子如图 13-8 所示。

图 13-8 比较器 i (i=0、1) 的数字滤波器和中断运行例子



注意 上图是 COMPFIR 寄存器的 CiFCK1 ~ CiFCK0 位为“01B”、“10B”或者“11B”（有数字滤波器）时的运行例子。

### 13.4.2 比较器 i 中断 (i=0、1)

比较器产生比较器 0 和比较器 1 共 2 个中断请求。比较器 i 中断各有 1 个优先级指定标志、中断屏蔽标志、中断请求标志和中断向量。

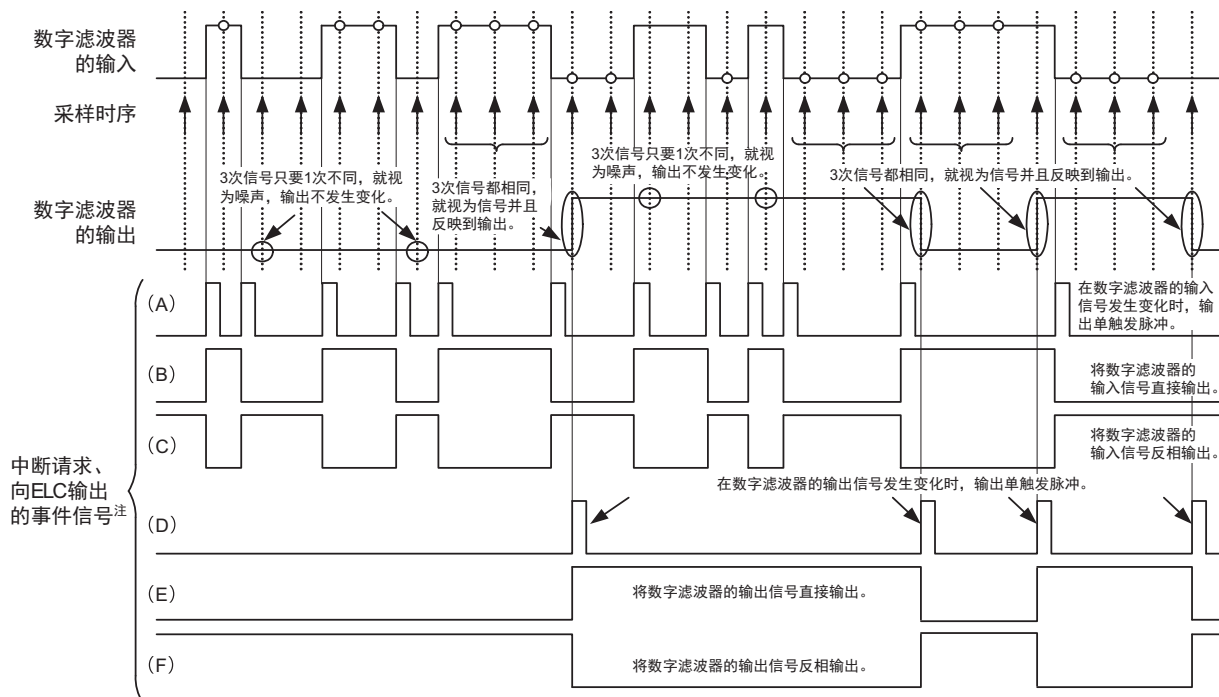
要使用比较器 i 中断时，必须将 COMPOCR 寄存器的 CiIE 位置“1”（允许中断请求的输出）。通过 COMPFIR 寄存器设定中断请求的产生条件，还能给比较器的输出附加数字滤波器。数字滤波器可选择 3 种采样时钟。

有关寄存器的设定和产生中断请求的对应，请参照“13.3.3 比较器滤波控制寄存器 (COMPFIR)”和“13.3.4 比较器输出控制寄存器 (COMPOCR)”。

### 13.4.3 向事件链接控制器（ELC）输出事件信号

和中断请求的产生条件相同，通过检测 COMPFIR 寄存器设定的数字滤波器的输出边沿，产生向 ELC 输出的事件信号。但是，和中断请求不同的是与 COMPOCR 寄存器的 CiIE 位无关，总是向 ELC 输出事件信号。事件输出目标的选择和事件链接的停止必须通过 ELC 的 ELSELR18 寄存器和 ELSELR19 寄存器来设定。

图 13-9 数字滤波器、中断请求和向 ELC 输出事件信号的运行



注 当 CiIE 位 ( $i = 0、1$ ) 为“1”时，中断请求和向 ELC 输出的事件信号为相同的波形。  
当 CiIE 位 ( $i = 0、1$ ) 为“0”时，只有中断请求固定为“0”。

(A)、(B)、(C) 的波形是 COMPFIR 寄存器的 CiFCK 位 ( $i = 0、1$ ) 为“00B”（无数字滤波器）的情况，(D)、(E)、(F) 的波形是 COMPFIR 寄存器的 CiFCK 位 ( $i = 0、1$ ) 为“01B”、“10B”或者“11B”（有数字滤波器）的情况。(A)、(D) 是 CiEDG 位为“1”（双边沿检测）的情况，(B)、(E) 是 CiEDG 位为“0”并且 CiEPO 位为“0”（上升沿检测）的情况，(C)、(F) 是 CiEDG 位为“0”并且 CiEPO 位为“1”（下降沿检测）的情况。



#### 13.4.4 比较器 i 的输出 (i=0、1)

能将比较器的比较结果输出到外部引脚，还能通过 COMPOCR 寄存器的 CiOP 位和 CiOE 位设定输出极性（正相输出或者反相输出）以及是否允许输出。有关寄存器的设定和比较器输出的对应，请参照“13.3.4 比较器输出控制寄存器（COMPOCR）”。

要将比较器的比较结果输出到 VCOUTi 的输出引脚时，必须按照以下的步骤设定端口（在复位后，端口为输入状态）。

- ① 设定比较器的模式（“表 13-2 比较器相关寄存器的设定步骤”的步骤 2~5）。
- ② 设定比较器的 VCOUTi 输出（设定 COMPOCR 寄存器，选择极性并且允许输出）。
- ③ 将 VCOUTi 输出引脚对应的端口寄存器的位置“0”。
- ④ 将 VCOUTi 输出引脚对应的端口模式寄存器设定为输出（从引脚开始输出）。

#### 13.4.5 比较器时钟的停止和提供

在通过设定外围允许寄存器 1（PER1）来停止比较器时钟的情况下，必须按照以下步骤进行设定。

- ① 将 COMPMDR 寄存器的 CiENB 位置“0”（停止比较器的运行）。
- ② 将 IF2L 寄存器的 CMPIFi 位置“0”（清除比较器停止运行前不需要的中断）。
- ③ 将 PER1 寄存器的 CMPEN 位置“0”。

如果通过设定 PER1 寄存器来停止时钟，比较器的内部寄存器就全部被初始化，因此在要再次使用比较器时，必须按照表 13-2 的步骤设定寄存器。

- 注意 1. 如果将比较器模式设定寄存器（COMPMDR）的比较器 n 基准电压选择位（CnVRF）置“1”（比较器 n 基准电压为内部基准电压（1.45V）），就不能通过 A/D 转换器对温度传感器的输出进行 A/D 转换（n=0、1）。
2. 在 CnEDG 位为“0”（将比较器设定为通过单边沿检测产生的中断请求）、CnEPO 位为“0”（设定为在比较器的上升沿产生中断请求）、并且 IVCMP > IVREF（或者内部基准电压 1.45V）的状态或者在 CnEDG 位为“0”（将比较器设定为通过单边沿检测产生的中断请求）、CnEPO 位为“1”（设定为在比较器的下降沿产生中断请求）、并且 IVCMP < IVREF（或者内部基准电压 1.45V）的状态下，允许启动 DTC 时，如果开始 DTC 传送，就在传送结束后产生中断请求。因此，根据需要，必须在确认比较器的监视标志（CnMON）后将 DTC 设定为允许启动（n=0、1）。

## 第 14 章 串行阵列单元

串行阵列单元的1个单元最多有4个串行通道，各通道能实现3线串行（CSI）、UART和简易I<sup>2</sup>C的通信功能。  
R7F0C205-208 支持的各通道的功能分配如下：

单元	通道	用作 CSI	用作 UART	用作简易 I <sup>2</sup> C
0	0	CSI00（支持从属选择输入功能）	UART0（支持 LIN-bus）	IIC00
	1	—		—
	2	—	UART1	—
	3	CSI11		IIC11
1	0	—	UART2（支持 IrDA）	—
	1	—		—

在单元 0 的通道 0 和通道 1 使用 UART0 时，不能使用 CSI00 和 IIC00，但是能使用通道 2 和通道 3 的 CSI11、UART1 和 IIC11。

## 14.1 串行阵列单元的功能

R7F0C205-208 支持的各串行接口的特征如下所示。

### 14.1.1 3 线串行 I/O (CSI00、CSI11)

与主控设备输出的串行时钟 (SCK) 同步进行数据的发送和接收。

这是使用 1 条串行时钟 (SCK)、1 条发送串行数据 (SO) 和 1 条接收串行数据 (SI) 共 3 条通信线进行通信的时钟同步通信功能。

有关具体的设定例子, 请参照“14.5 3 线串行 I/O (CSI00、CSI11) 通信的运行”。

[ 数据的发送和接收 ]

- 7 位或者 8 位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB 优先的选择

[ 时钟控制 ]

- 主控或者从属的选择
- 输入/输出时钟的相位控制
- 设定由预分频器和通道内部计数器产生的传送周期。
- 最大传送速率注

主控通信:  $\text{Max. } f_{\text{CLK}}/2$  (只限于 CSI00)

$\text{Max. } f_{\text{CLK}}/4$

从属通信:  $\text{Max. } f_{\text{MCK}}/6$

[ 中断功能 ]

- 传送结束中断、缓冲器空中断

[ 错误检测标志 ]

- 溢出错误

CSI00 支持 SNOOZE 模式。SNOOZE 模式的功能是如果在 STOP 模式的状态下检测到 SCK 的输入, 就不需要 CPU 运行而接收数据。只有 CSI00 才能设定 SNOOZE 模式。

注 必须在满足 SCK 周期时间 ( $t_{\text{KCY}}$ ) 特性的范围内使用。详细内容请参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”。

### 14.1.2 UART (UART0 ~ UART2)

这是通过串行数据发送 (TxD) 和串行数据接收 (RxD) 共 2 条线进行异步通信的功能。使用这 2 条通信线, 按每个数据帧 (由起始位、数据、奇偶校验位和停止位构成) 与其他通信方进行异步 (使用内部波特率) 的数据发送和接收。能通过使用发送专用 (偶数通道) 和接收专用 (奇数通道) 共 2 个通道来实现全双工 UART 通信, 而且还能通过组合定时器阵列单元和外部中断 (INTP0) 来支持 LIN-bus。

有关具体的设定例子, 请参照“14.7 UART (UART0 ~ UART2) 通信的运行”。

#### [ 数据的发送和接收 ]

- 7位、8位或者9位的数据长度注
- MSB/LSB 优先的选择
- 反相的选择
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加

#### [ 中断功能 ]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误或者溢出错误引起的错误中断

#### [ 错误检测标志 ]

- 帧错误、奇偶校验错误、溢出错误

UART0 接收支持 SNOOZE 模式。SNOOZE 模式的功能是如果在 STOP 模式的状态下检测到 RxD 的输入, 就不需要 CPU 运行而接收数据。只有支持接收时的波特率调整功能的 UART0 才能设定 SNOOZE 模式。

UART0 (单元 0 的通道 0 和通道 1) 支持 LIN-bus。

#### [LIN-bus 功能 ]

- |  |   |                          |
|--|---|--------------------------|
| <ul style="list-style-type: none"> <li>• 唤醒信号的检测</li> <li>• 间隔段 (BF) 的检测</li> <li>• 同步段的测量、波特率的计算</li> </ul> | } | 使用外部中断 (INTP0) 和定时器阵列单元。 |
|--|---|--------------------------|

注 只有 UART0 和 UART2 支持 9 位的数据长度。

### 14.1.3 简易 I<sup>2</sup>C (IIC00、IIC11)

这是通过串行时钟 (SCL) 和串行数据 (SDA) 共 2 条线与多个设备进行时钟同步通信的功能。因此简易 I<sup>2</sup>C 是为了与 EEPROM、闪存、A/D 转换器等设备进行单通信而设计的, 所以只用作主控设备。

对于开始条件和停止条件, 必须遵守 AC 规格, 在操作控制寄存器的同时通过软件进行处理。

有关具体的设定例子, 请参照“14.9 简易 I<sup>2</sup>C (IIC00、IIC10) 通信的运行”。

[ 数据的发送和接收 ]

- 主控发送、主控接收 (只限于单主控的主控功能)
- ACK 输出功能注、ACK 检测功能
- 8 位数据长度 (在发送地址时, 用高 7 位指定地址, 用最低位进行 R/W 控制)
- 手动产生开始条件和停止条件

[ 中断功能 ]

- 传送结束中断

[ 错误检测标志 ]

- ACK 错误、溢出错误

※ [ 简易 I<sup>2</sup>C 不支持的功能 ]

- 从属发送、从属接收
- 仲裁失败检测功能
- 等待检测功能

注 在接收最后的数据时, 如果通过给 SOEmn 位 (串行输出允许寄存器 m (SOEm)) 写 “0” 来停止串行通信数据的输出, 就不输出 ACK。详细内容请参照“14.9.3(2) 处理流程”。

备注 1. 在使用全功能 I<sup>2</sup>C 总线时, 请参照“第 15 章 串行接口 IICA”。

2. m: 单元号 (m=0) n: 通道号 (n=0、3)、mn=00、03

### 14.1.4 IrDA

通过组合串行阵列单元的 UART2 和 IrDA 模块, 就能进行根据 IrDA1.0 协议 (Infrared Data Association) 的 IrDA 通信波形的发送和接收。详细内容请参照“第 16 章 IrDA”。

[ 数据的发送和接收 ]

- 传送速率: 115.2kbps、57.6kbps、38.4kbps、19.2kbps、9600bps、2400bps

## 14.2 串行阵列单元的结构

串行阵列单元由以下硬件构成。

表 14-1 串行阵列单元的结构

项目	结构
移位寄存器	8 位或者 9 位注 <sup>1</sup>
缓冲寄存器	串行数据寄存器 mn (SDRmn) 的低 8 位或者 9 位注 <sup>1、2</sup>
串行时钟输入 / 输出	SCK00 引脚和 SCK11 引脚 (用于 3 线串行 I/O)、SCL00 引脚和 SCL11 引脚 (用于简易 I <sup>2</sup> C)
串行数据输入	SI00 引脚和 SI11 引脚 (用于 3 线串行 I/O)、RxD1、RxD2 引脚 (用于 UART)、RxD0 引脚 (用于支持 LIN-bus 的 UART)
串行数据输出	SO00 引脚和 SO11 引脚 (用于 3 线串行 I/O)、TxD1、TxD2 引脚 (用于 UART)、TxD0 引脚 (用于支持 LIN-bus 的 UART)
串行数据输入 / 输出	SDA00 引脚和 SDA11 引脚 (用于简易 I <sup>2</sup> C)
从属选择输入	SSI00 引脚 (用于从属选择输入)
控制寄存器	<p>&lt;单元设定部的寄存器&gt;</p> <ul style="list-style-type: none"> <li>• 外围允许寄存器 0 (PER0)</li> <li>• 串行时钟选择寄存器 m (SPSm)</li> <li>• 串行通道允许状态寄存器 m (SEm)</li> <li>• 串行通道开始寄存器 m (SSm)</li> <li>• 串行通道停止寄存器 m (STm)</li> <li>• 串行输出允许寄存器 m (SOEm)</li> <li>• 串行输出寄存器 m (SOM)</li> <li>• 串行输出电平寄存器 m (SOLm)</li> <li>• 串行待机控制寄存器 m (SSCm)</li> <li>• 输入切换控制寄存器 (ISC)</li> <li>• 噪声滤波器允许寄存器 0 (NFEN0)</li> </ul>
	<p>&lt;各通道部的寄存器&gt;</p> <ul style="list-style-type: none"> <li>• 串行数据寄存器 mn (SDRmn)</li> <li>• 串行模式寄存器 mn (SMRmn)</li> <li>• 串行通信运行设定寄存器 mn (SCRmn)</li> <li>• 串行状态寄存器 mn (SSRmn)</li> <li>• 串行标志清除触发寄存器 mn (SIRmn)</li> </ul>
	<ul style="list-style-type: none"> <li>• 端口输入模式寄存器 1、9、11、15 (PIM1、PIM9、PIM11、PIM15)</li> <li>• 端口输出模式寄存器 1、2、9、11、15 (POM1、POM2、POM9、POM11、POM15)</li> <li>• 端口模式寄存器 1、2、9、11、15 (PM1、PM2、PM9、PM11、PM15)</li> <li>• 端口寄存器 1、2、9、11、15 (P1、P2、P9、P11、P15)</li> </ul>

注 1. 用作移位寄存器和缓冲寄存器的位数因单元和通道而不同。

- mn=00、01、10、11: 低 9 位
- 上述以外: 低 8 位

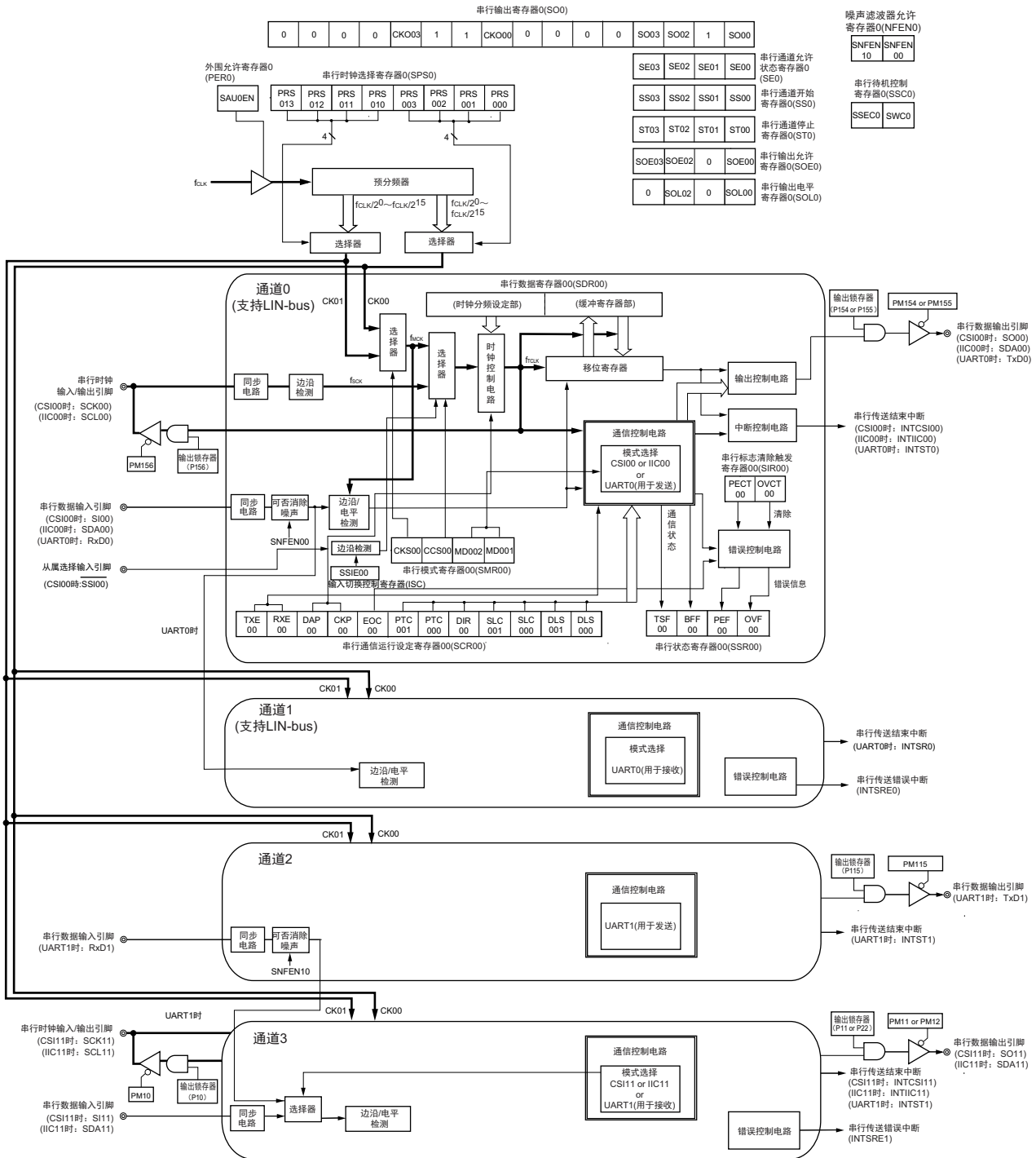
2. 根据通信模式, 能用以下 SFR 名称读写串行数据寄存器 mn (SDRmn) 的低 8 位。

- CSIp 通信 .....SIOp (CSIp 数据寄存器)
- UARTq 接收 .....RXDq (UARTq 接收数据寄存器)
- UARTq 发送 .....TXDq (UARTq 发送数据寄存器)
- IICr 通信 .....SIOr (IICr 数据寄存器)

备注 m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、11) q: UART 号 (q=0~2)  
r: IIC 号 (r=00、10)、mn=00~03、10、11

串行阵列单元 0 的框图如图 14-1 所示。

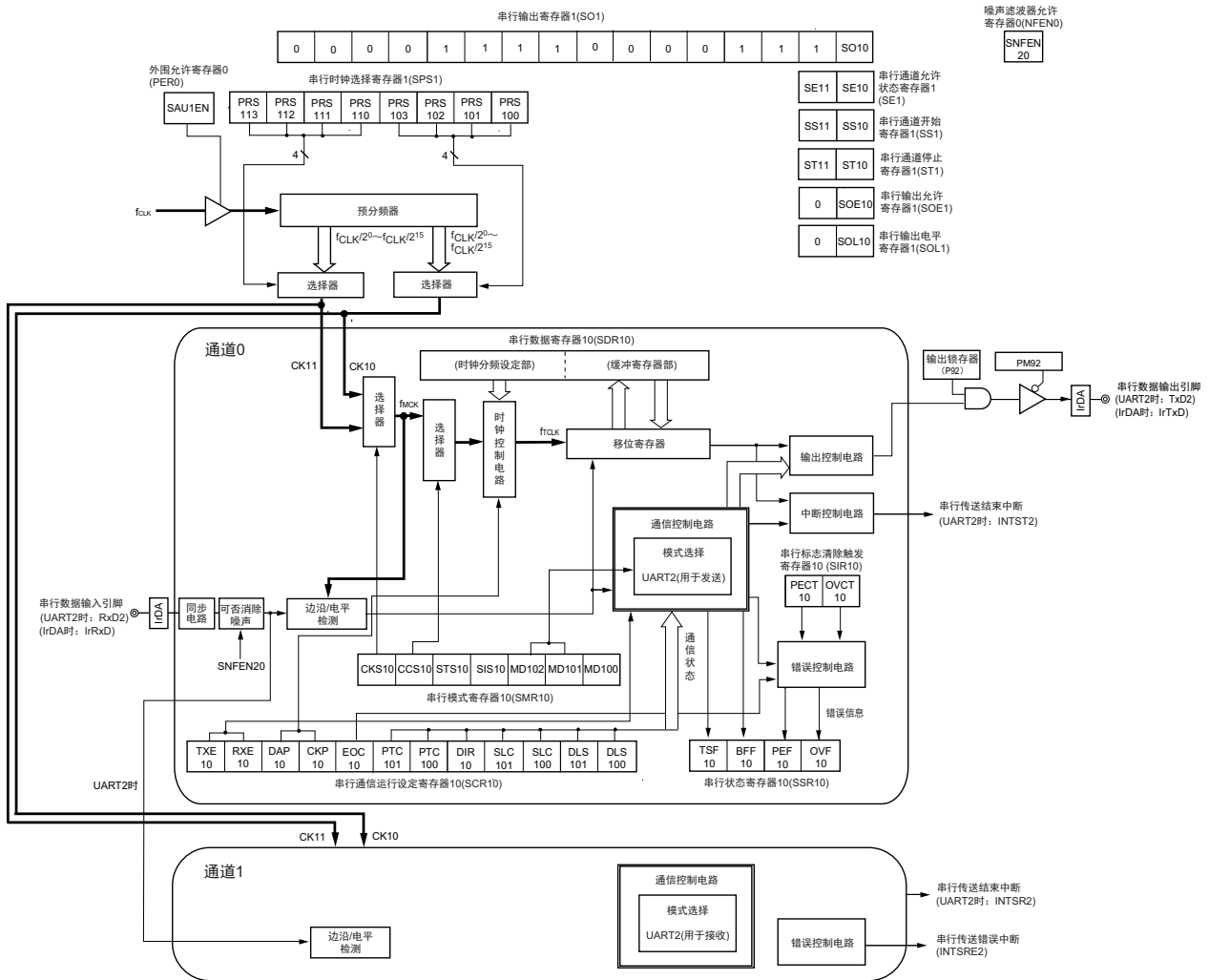
图 14-1 串行阵列单元 0 的框图



备注 此图中的串行引脚是 80 引脚产品时 PIOR07=0b、PIOR02、PIOR01、PIOR00=000b 时的情况。

串行阵列单元 1 的框图如图 14-2 所示。

图 14-2 串行阵列单元 1 的框图



备注 此图中的串行引脚是 PIOR14=0b 时的情况。



### 14.2.1 移位寄存器

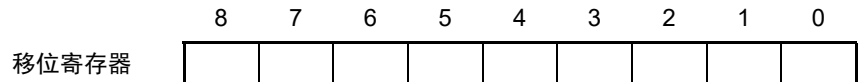
这是进行并行和串行相互转换的 9 位寄存器。

在以 9 位数据长度进行 UART 通信时，使用 9 位（bit0 ~ 8）注。

在接收数据时，将串行输入引脚的输入数据转换为并行数据；在发送数据时，将被传送到此寄存器的值作为串行数据从串行输出引脚输出。

不能通过程序直接操作移位寄存器。

要读写移位寄存器的数据时，使用串行数据寄存器 mn（SDRmn）的低 8 位或者低 9 位。



注 只有 UART0 和 UART2 支持 9 位数据长度。

### 14.2.2 串行数据寄存器 mn（SDRmn）的低 8 位或者低 9 位

SDRmn 寄存器是通道 n 的发送和接收数据寄存器（16 位）。

bit8 ~ 0（低 9 位）注<sup>1</sup> 或者 bit7 ~ 0（低 8 位）用作发送和接收缓冲寄存器，bit15 ~ 9 用作运行时钟（ $f_{MCK}$ ）的分频设定寄存器。

在接收数据时，将由移位寄存器转换的并行数据保存到低 8 位或者低 9 位；在发送数据时，将被传送到移位寄存器的发送数据设定到低 8 位或者低 9 位。

与数据的输出顺序无关，根据串行通信运行设定寄存器 mn（SCRmn）的 bit0 和 bit1（DLSmn0、DLSmn1）的设定，保存到低 8 位或者低 9 位的数据如下所示。

- 7 位数据长度（保存在 SDRmn 寄存器的 bit0 ~ 6）
- 8 位数据长度（保存在 SDRmn 寄存器的 bit0 ~ 7）
- 9 位数据长度（保存在 SDRmn 寄存器的 bit0 ~ 8）注<sup>1</sup>

能以 16 位为单位读写 SDRmn 寄存器。

根据通信模式，能用以下 SFR 名称，以 8 位为单位读写 SDRmn 寄存器的低 8 位或者低 9 位注<sup>2</sup>。

- CSIp 通信 .....SIOp（CSIp 数据寄存器）
- UARTq 接收 .....RXDq（UARTq 接收数据寄存器）
- UARTq 发送 .....TXDq（UARTq 发送数据寄存器）
- IICr 通信 .....SIOr（IICr 数据寄存器）

在产生复位信号后，SDRmn 寄存器的值变为“0000H”。

注 1. 只有 UART0 和 UART2 支持 9 位数据长度。

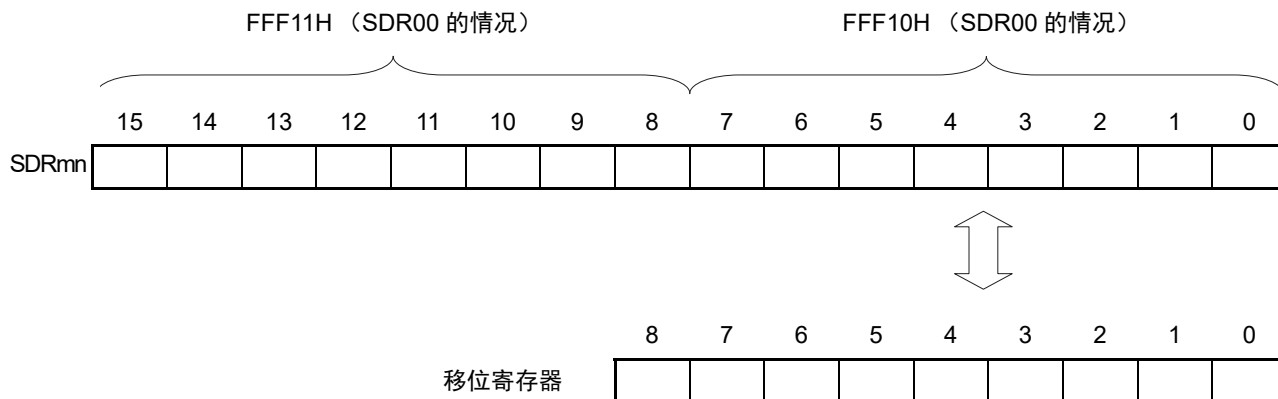
2. 在停止运行（SEmn=0）时，禁止通过 8 位存储器操作指令改写 SDRmn[7:0] 位（SDRmn[15:9] 位全部清“0”）。

备注 1. 在接收结束后，bit0 ~ 8 中超过数据长度的部分的位为“0”。

2. m: 单元号（m=0、1） n: 通道号（n=0 ~ 3） p: CSI 号（p=00、11） q: UART 号（q=0 ~ 2）  
r: IIC 号（r=00、11）、mn=00 ~ 03、10、11

图 14-3 串行数据寄存器 mn (SDRmn) (mn=00、01、10、11) 的格式

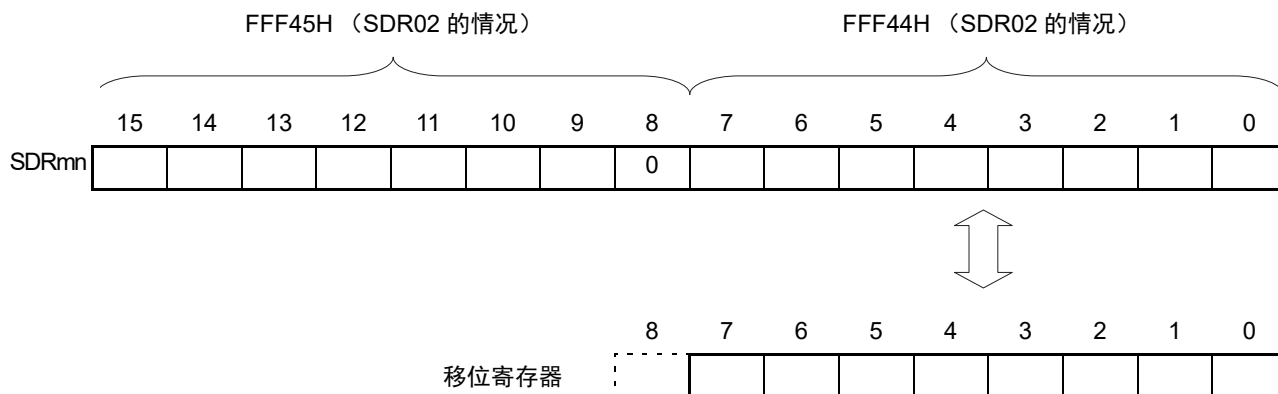
地址: FFF10H、FFF11H (SDR00)、FFF12H、FFF13H (SDR01) 复位后: 0000H R/W  
 FFF48H、FFF49H (SDR10)、FFF4AH、FFF4BH (SDR11)



备注 有关 SDRmn 寄存器的高 7 位的功能, 请参照“14.3 控制串行阵列单元的寄存器”。

图 14-4 串行数据寄存器 mn (SDRmn) (mn=02、03) 的格式

地址: FFF44H、FFF45H (SDR02)、FFF46H、FFF47H (SDR03) 复位后: 0000H R/W



注意 必须将 bit8 置“0”。

备注 有关 SDRmn 寄存器的高 7 位的功能, 请参照“14.3 控制串行阵列单元的寄存器”。

### 14.3 控制串行阵列单元的寄存器

控制串行阵列单元的寄存器如下所示：

- 外围允许寄存器0 (PER0)
- 串行时钟选择寄存器m (SPSm)
- 串行模式寄存器mn (SMRmn)
- 串行通信运行设定寄存器mn (SCRmn)
- 串行数据寄存器mn (SDRmn)
- 串行标志清除触发寄存器mn (SIRmn)
- 串行状态寄存器mn (SSRmn)
- 串行通道开始寄存器m (SSm)
- 串行通道停止寄存器m (STm)
- 串行通道允许状态寄存器m (SEm)
- 串行输出允许寄存器m (SOEm)
- 串行输出电平寄存器m (SOLm)
- 串行输出寄存器m (SOM)
- 串行待机控制寄存器0 (SSC0)
- 输入切换控制寄存器 (ISC)
- 噪声滤波器允许寄存器0 (NFEN0)
- 端口输入模式寄存器1、9、11、15 (PIM1、PIM9、PIM11、PIM15)
- 端口输出模式寄存器1、2、9、11、15 (POM1、POM2、POM9、POM11、POM15)
- 端口模式寄存器1、2、9、11、15 (PM1、PM2、PM9、PM11、PM15)
- 端口寄存器1、2、9、11、15 (P1、P2、P9、P11、P15)

备注 m: 单元号 (m=0、1) n: 通道号 (n=0~3), mn=00~03、10、11

### 14.3.1 外围允许寄存器 0 (PER0)

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

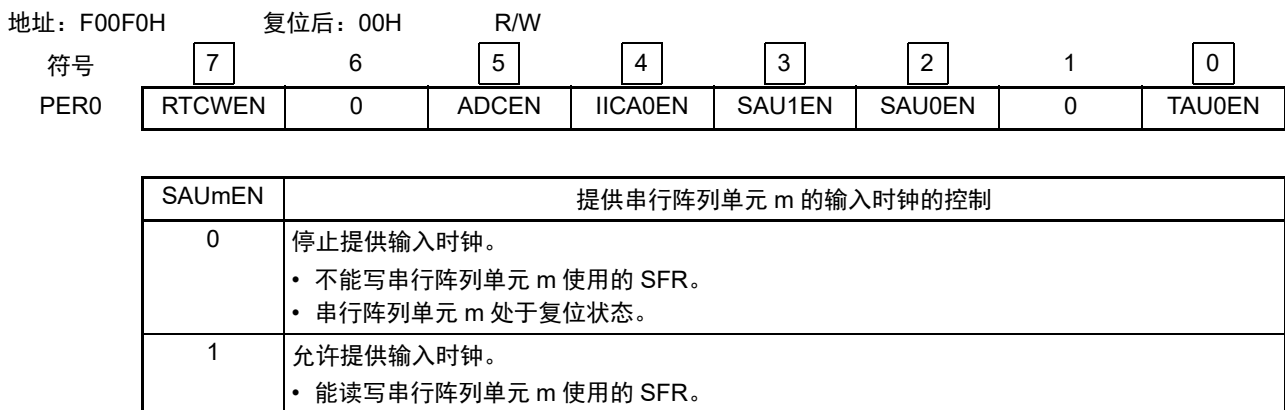
要使用串行阵列单元 0 时，必须将 bit2 (SAU0EN) 置“1”。

要使用串行阵列单元 1 时，必须将 bit3 (SAU1EN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，PER0 寄存器的值变为“00H”。

图 14-5 外围允许寄存器 0 (PER0) 的格式



注意 1. 要设定串行阵列单元 m 时，必须先在 SAUmEN 位为“1”的状态下设定以下的寄存器。当 SAUmEN 位为“0”时，串行阵列单元 m 的控制寄存器的值为初始值，忽视写操作（输入切换控制寄存器 (ISC)、噪声滤波器允许寄存器 0 (NFEN0)、端口输入模式寄存器 1、9、11、15 (PIM1、PIM9、PIM11、PIM15)、端口输出模式寄存器 1、2、9、11、15 (POM1、POM2、POM9、POM11、POM15)、端口模式寄存器 1、2、9、11、15 (PM1、PM2、PM9、PM11、PM15) 以及端口寄存器 1、2、9、11、15 (P1、P2、P9、P11、P15) 除外)。

- 串行时钟选择寄存器 m (SPSm)
- 串行模式寄存器 mn (SMRmn)
- 串行通信运行设定寄存器 mn (SCRmn)
- 串行数据寄存器 mn (SDRmn)
- 串行标志清除触发寄存器 mn (SIRmn)
- 串行状态寄存器 mn (SSRmn)
- 串行通道开始寄存器 m (SSm)
- 串行通道停止寄存器 m (STm)
- 串行通道允许状态寄存器 m (SEm)
- 串行输出允许寄存器 m (SOEm)
- 串行输出电平寄存器 m (SOLm)
- 串行输出寄存器 m (SOM)
- 串行待机控制寄存器 0 (SSC0)

2. 必须将 bit1 和 bit6 置“0”。

### 14.3.2 串行时钟选择寄存器 m (SPSm)

SPSm 寄存器是 16 位寄存器，选择提供给各通道的 2 种公共运行时钟 (CKm0、CKm1)。通过 SPSm 寄存器的 bit7 ~ 4 选择 CKm1，通过 bit3 ~ 0 选择 CKm0。

禁止在运行过程中 (SEmn=1) 改写 SPSm 寄存器。

通过 16 位存储器操作指令设定 SPSm 寄存器。

能用 SPSmL 并且通过 8 位存储器操作指令设定 SPSm 寄存器的低 8 位。

在产生复位信号后，SPSm 寄存器的值变为“0000H”。

图 14-6 串行时钟选择寄存器 m (SPSm) 的格式

地址: F0126H、F0127H (SPS0)、F0166H、F0167H (SPS1)      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SPSm	0	0	0	0	0	0	0	0	PRS m13	PRS m12	PRS m11	PRS m10	PRS m03	PRS m02	PRS m01	PRS m00

PRS mk3	PRS mk2	PRS mk1	PRS mk0	运行时钟 (CKmk) 的选择注					
				$f_{CLK}$	$f_{CLK}=2MHz$	$f_{CLK}=5MHz$	$f_{CLK}=10MHz$	$f_{CLK}=20MHz$	$f_{CLK}=24MHz$
0	0	0	0	$f_{CLK}$	2MHz	5MHz	10MHz	20MHz	24MHz
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	12MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	6MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	3MHz
0	1	0	0	$f_{CLK}/2^4$	125kHz	313kHz	625kHz	1.25MHz	1.5MHz
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156kHz	313kHz	625kHz	750kHz
0	1	1	0	$f_{CLK}/2^6$	31.3kHz	78.1kHz	156kHz	313kHz	375kHz
0	1	1	1	$f_{CLK}/2^7$	15.6kHz	39.1kHz	78.1kHz	156kHz	187.5kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	93.8kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.77kHz	19.5kHz	39.1kHz	46.9kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.77kHz	19.5kHz	23.4kHz
1	0	1	1	$f_{CLK}/2^{11}$	977Hz	2.44kHz	4.88kHz	9.77kHz	11.7kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	5.86kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	2.93kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.46kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153kHz	305Hz	610Hz	732Hz

注 要在串行阵列单元 (SAU) 运行过程中更改被选择为  $f_{CLK}$  的时钟 (更改系统时钟控制寄存器 (CKC) 的值) 时，必须在停止 SAU 的运行 (串行通道停止寄存器 0 (ST0) =000FH、串行通道停止寄存器 1 (ST1) =0003H) 后进行更改。

注意 必须将 bit15 ~ 8 置“0”。

备注 1.  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

2. m: 单元号 (m=0、1)

3. k=0、1

### 14.3.3 串行模式寄存器 mn (SMRmn)

SMRmn 寄存器是设定通道 n 运行模式的寄存器，进行运行时钟 ( $f_{MCK}$ ) 的选择、能否使用串行时钟 ( $f_{SCK}$ ) 输入的指定、开始触发的设定、运行模式 (CSI、UART、简易 I<sup>2</sup>C) 的设定以及中断源的选择。另外，只在 UART 模式中设定接收数据的反相电平。

禁止在运行过程中 (SEmn=1) 改写 SMRmn 寄存器，但是能在运行过程中改写 MDmn0 位。

通过 16 位存储器操作指令设定 SMRmn 寄存器。

在产生复位信号后，SMRmn 寄存器的值变为“0020H”。

图 14-7 串行模式寄存器 mn (SMRmn) 的格式 (1/2)

地址: F0110H、F0111H (SMR00) ~ F0116H、F0117H (SMR03)    复位后: 0020H    R/W  
F0150H、F0151H (SMR10)、F0152H、F0153H (SMR11)

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMRmn	CKS mn	CCS mn	0	0	0	0	0	STS mn 注	0	SIS mn0 注	1	0	0	MD mn2	MD mn1	MD mn0

CKS mn	通道 n 运行时钟 ( $f_{MCK}$ ) 的选择
0	SPSm 寄存器设定的运行时钟 CKm0
1	SPSm 寄存器设定的运行时钟 CKm1
运行时钟 ( $f_{MCK}$ ) 用于边沿检测电路。通过设定 CCSmn 位和 SDRmn 寄存器的高 7 位，生成传送时钟 ( $f_{TCLK}$ )。	

CCS mn	通道 n 传送时钟 ( $f_{TCLK}$ ) 的选择
0	CKSmn 位指定的运行时钟 $f_{MCK}$ 的分频时钟
1	来自 SCKp 引脚的输入时钟 $f_{SCK}$ (CSI 模式的从属传送)
传送时钟 $f_{TCLK}$ 用于移位寄存器、通信控制电路、输出控制器、中断控制电路和错误控制电路。当 CCSmn 位为“0”时，通过 SDRmn 寄存器的高 7 位进行运行时钟 ( $f_{MCK}$ ) 的分频设定。	

STS mn 注	开始触发源的选择
0	只有软件触发有效 (在 CSI、UART 发送、简易 I <sup>2</sup> C 时选择)。
1	RxDq 引脚的有效边沿 (在 UART 接收时选择)
在将 SSm 寄存器置“1”后满足上述条件时，开始传送。	

注 只限于 SMR01、SMR03、SMR11 寄存器。

注意 必须将 bit13 ~ 9、7、4、3 (在 SMR00、SMR02、SMR10 寄存器时，为 bit13 ~ 6、4、3) 置“0”，并且将 bit5 置“1”。

备注 m: 单元号 (m=0、1)    n: 通道号 (n=0 ~ 3)    p: CSI 号 (p=00、11)    q: UART 号 (q=0 ~ 2)  
r: IIC 号 (r=00、11)，mn=00 ~ 03、10、11

图 14-7 串行模式寄存器 mn (SMRmn) 的格式 (2/2)

地址: F0110H、F0111H (SMR00) ~ F0116H、F0117H (SMR03) 复位后: 0020H R/W  
 F0150H、F0151H (SMR10)、F0152H、F0153H (SMR11)

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMRmn	CKS mn	CCS mn	0	0	0	0	0	STS mn 注	0	SIS mn0 注	1	0	0	MD mn2	MD mn1	MD mn0

SIS mn0 注	UART 模式中的通道 n 接收数据的电平反相控制
0	将下降沿检测为起始位。 不将输入的通信数据进行反相。
1	将上升沿检测为起始位。 将输入的通信数据进行反相。

MD mn2	MD mn1	通道 n 运行模式的设定
0	0	CSI 模式
0	1	UART 模式
1	0	简易 I <sup>2</sup> C 模式
1	1	禁止设定。

MD mn0	通道 n 中断源的选择
0	传送结束中断
1	缓冲器空中断 (在数据从 SDRmn 寄存器传送到移位寄存器时发生)
在连续发送时, 如果 MDmn0 位为“1”并且 SDRmn 的数据为空, 就写下一个发送数据。	

注 只限于 SMR01、SMR03、SMR11 寄存器。

注意 必须将 bit13 ~ 9、7、4、3 (在 SMR00、SMR02、SMR10 寄存器时, 为 bit13 ~ 6、4、3) 置“0”, 并且将 bit5 置“1”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、11) q: UART 号 (q=0 ~ 2)  
 r: IIC 号 (r=00、11), mn=00 ~ 03、10、11

#### 14.3.4 串行通信运行设定寄存器 mn (SCRmn)

SCRmn 寄存器是通道 n 的通信运行设定寄存器, 设定数据发送和接收模式、数据和时钟相位、是否屏蔽错误信号、奇偶检验位、起始位、停止位和数据长度等。

禁止在运行过程中 (SEmn=1) 改写 SCRmn 寄存器。

通过 16 位存储器操作指令设定 SCRmn 寄存器。

在产生复位信号后, SCRmn 寄存器的值变为“0087H”。

图 14-8 串行通信运行设定寄存器 mn (SCRmn) 的格式 (1/2)

地址: F0118H、F0119H (SCR00) ~ F011EH、F011FH (SCR03) 复位后: 0087H R/W  
 F0158H、F0159H (SCR10) ~ F015AH、F015BH (SCR11)

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCRmn	TXE mn	RXE mn	DAP mn	CKP mn	0	EOC mn	PTC mn1	PTC mn0	DIR mn	0	SLCm n1注1	SLC mn0	0	1	DLSm n1注2	DLS mn0

TXE mn	RXE mn	通道 n 运行模式的设定
0	0	禁止通信。
0	1	只进行接收。
1	0	只进行发送。
1	1	进行发送和接收。

DAP mn	CKP mn	CSI 模式中的数据与时钟的相位选择	类型
0	0		1
0	1		2
1	0		3
1	1		4
在 UART 模式和简易 I <sup>2</sup> C 模式中, 必须将 DAPmn 位和 CKPmn 位都置“0”。			

EOC mn	是否屏蔽错误中断信号 (INTSREx (x=0 ~ 2)) 的选择
0	屏蔽错误中断 INTSREx (不屏蔽 INTSRx)。
1	允许发生错误中断 INTSREx (在发生错误时屏蔽 INTSRx)。
在 CSI 模式和简易 I <sup>2</sup> C 模式中或者在 UART 发送时, 必须将 EOCmn 位置“0”注 <sup>3</sup> 。	

- 注 1. 只限于 SCR00、SCR02、SCR10 寄存器。  
 2. 只限于 SCR00、SCR01、SCR10、SCR11 寄存器, 其他固定为“1”。  
 3. 在 EOCmn 位为“0”并且不使用 CSImn 时, 有可能发生错误中断 INTSREn。

注意 必须将 bit3、6、11 置“0” (也必须将 SCR01、SCR03、SCR11 寄存器的 bit5 置“0”), 并且将 bit2 置“1”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、11), mn=00 ~ 03、10、11



图 14-8 串行通信运行设定寄存器 mn (SCRmn) 的格式 (2/2)

地址: F0118H、F0119H (SCR00) ~ F011EH、F011FH (SCR03) 复位后: 0087H R/W  
 F0158H、F0159H (SCR10)、F015AH、F015BH (SCR11)

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCRmn	TXE mn	RXE mn	DAP mn	CKP mn	0	EOC mn	PTC mn1	PTC mn0	DIR mn	0	SLCm n1注1	SLC mn0	0	1	DLSm n1注2	DLS mn0

PTC mn1	PTC mn0	UART 模式中的奇偶校验位的设定	
		发送	接收
0	0	不输出奇偶校验位。	接收时没有奇偶校验。
0	1	输出零校验注3。	不判断奇偶校验。
1	0	输出偶校验。	判断偶校验。
1	1	输出奇校验。	判断奇校验。

在 CSI 模式和简易 I<sup>2</sup>C 模式中, 必须将 PTCmn1 位和 PTCmn0 位都置“0”。

DIR mn	CSI 和 UART 模式中的数据传送顺序的选择
0	进行 MSB 优先的输入 / 输出。
1	进行 LSB 优先的输入 / 输出。

在简易 I<sup>2</sup>C 模式中, 必须将 DIRmn 位置“0”。

SLCm n1注1	SLC mn0	UART 模式中的停止位的设定
0	0	无停止位
0	1	停止位长度 =1 位
1	0	停止位长度 =2 位 (只限于 mn=00、02、10)
1	1	禁止设定。

如果选择了传送结束中断, 就在传送完所有停止位后发生中断。  
 在 UART 接收时或者在简易 I<sup>2</sup>C 模式中, 必须设定为 1 个停止位 (SLCmn1、SLCmn0=0、1)。  
 在 CSI 模式中, 必须设定为无停止位 (SLCmn1、SLCmn0=0、0)。  
 在 UART 发送时, 必须设定为 1 位 (SLCmn1、SLCmn0=0、1) 或者 2 位 (SLCmn1、SLCmn0=1、0)。

DLSm n1注2	DLS mn0	CSI 和 UART 模式中的数据长度的设定
0	1	9 位数据长度 (保存在 SDRmn 寄存器的 bit0 ~ 8) (只在 UART 模式中可选择)
1	0	7 位数据长度 (保存在 SDRmn 寄存器的 bit0 ~ 6)
1	1	8 位数据长度 (保存在 SDRmn 寄存器的 bit0 ~ 7)
其他		禁止设定。

在简易 I<sup>2</sup>C 模式中, 必须将 DLSmn1 位和 DLSmn0 位都置“1”。

- 注 1. 只限于 SCR00、SCR02、SCR10 寄存器。  
 2. 只限于 SCR00、SCR01、SCR10、SCR11 寄存器, 其他固定为“1”。  
 3. 与数据的内容无关, 总是附加“0”。

注意 必须将 bit3、6、11 置“0” (也必须将 SCR01、SCR03、SCR11 寄存器的 bit5 置“0”), 并且将 bit2 置“1”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、11), mn=00~03、10、11

### 14.3.5 串行数据寄存器 mn (SDRmn)

SDRmn 寄存器是通道 n 发送和接收的数据寄存器 (16 位)。

SDR00、SDR01、SDR10、SDR11 的 bit8 ~ 0 (低 9 位) 或者 SDR02、SDR03 的 bit7 ~ 0 (低 8 位) 用作发送和接收缓冲寄存器, bit15 ~ 9 用作运行时钟 ( $f_{MCK}$ 、 $f_{SCK}$ ) 的分频设定寄存器。

如果将串行模式寄存器 mn (SMRmn) 的 CCSmn 位置“0”, 由 SDRmn 寄存器的高 7 位设定的运行时钟的分频时钟就用作传送时钟。

如果将 CCSmn 位置“1”, 就必须将 SDR00、SDR03 的 bit15 ~ 9 (高 7 位) 置“000000B”。SCKp 引脚的输入时钟  $f_{SCK}$  (CSI 模式的从属传送) 为传送时钟。

SDRmn 寄存器的低 8 位或者低 9 位用作发送和接收缓冲寄存器。在接收数据时, 将移位寄存器转换的并行数据保存到低 8 位或者低 9 位; 在发送数据时, 将被传送到移位寄存器的发送数据设定到低 8 位或者低 9 位。

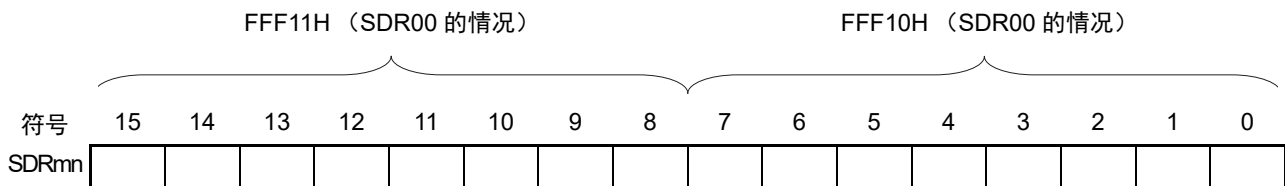
能以 16 位为单位读写 SDRmn 寄存器。

但是, 只有在运行停止状态 (SEmn=0) 时才能读写高 7 位。在运行中 (SEmn=1) 只能写 SDRmn 寄存器的低 8 位或者低 9 位, 而且 SDRmn 寄存器的读取值总是“0”。

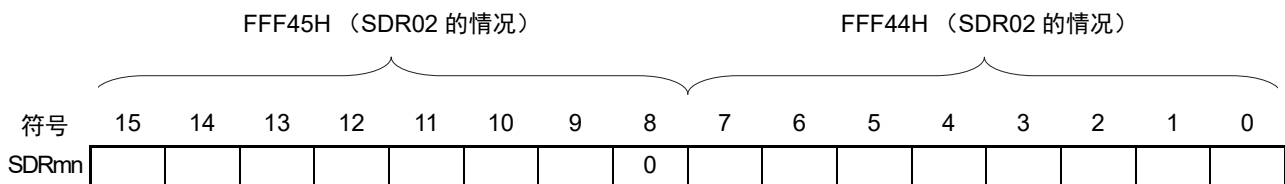
在产生复位信号后, SDRmn 寄存器的值变为“0000H”。

图 14-9 串行数据寄存器 mn (SDRmn) 的格式

地址: FFF10H、FFF11H (SDR00)、FFF12H、FFF13H (SDR01) 复位后: 0000H R/W  
FFF48H、FFF49H (SDR10)、FFF4AH、FFF4BH (SDR11)



地址: FFF44H、FFF45H (SDR02)、FFF46H、FFF47H (SDR03) 复位后: 0000H R/W



SDRmn[15:9]							运行时钟分频的传送时钟设定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
0	0	0	0	0	1	0	$f_{MCK}/6$
0	0	0	0	0	1	1	$f_{MCK}/8$
·	·	·	·	·	·	·	·
·	·	·	·	·	·	·	·
·	·	·	·	·	·	·	·
1	1	1	1	1	1	0	$f_{MCK}/254$
1	1	1	1	1	1	1	$f_{MCK}/256$

注意 1. 必须将 SDR02、SDR03 寄存器的 bit8 置“0”。

2. 在使用 UART 时，禁止将 SDRmn[15:9] 设定为“00000000B”和“0000001B”。
3. 在使用简易 I<sup>2</sup>C 时，禁止将 SDRmn[15:9] 设定为“00000000B”，SDRmn[15:9] 的设定值必须大于等于“00000001B”。
4. 在运行停止状态（SEmn=0）时，禁止通过 8 位存储器操作指令改写 SDRmn[7:0]（SDRmn[15:9] 全部清“0”）。

备注 1. 有关 SDRmn 寄存器的低 8 位或者低 9 位的功能，请参照“14.2 串行阵列单元的结构”。

2. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3), mn=00 ~ 03、10、11

### 14.3.6 串行标志清除触发寄存器 mn (SIRmn)

这是用于清除通道 n 各错误标志的触发寄存器。

如果将各位 (FECTmn、PECTmn、OVCTmn) 置“1”，就将串行状态寄存器 mn (SSRmn) 的对应位 (FEFmn、PEFmn、OVFmn) 清“0”。因为 SIRmn 寄存器是触发寄存器，所以如果清除 SSRmn 寄存器的对应位，也会立即清除 SIRmn 寄存器。

通过 16 位存储器操作指令设定 SIRmn 寄存器。

能用 SIRmnL 并且通过 8 位存储器操作指令设定 SIRmn 寄存器的低 8 位。

在产生复位信号后，SIRmn 寄存器的值变为“0000H”。

图 14-10 串行标志清除触发寄存器 mn (SIRmn) 的格式

地址：F0108H、F0109H (SIR00) ~ F010EH、F010FH (SIR03)      复位后：0000H      R/W  
F0148H、F0149H (SIR10)、F014AH、F014BH (SIR11)

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SIRmn	0	0	0	0	0	0	0	0	0	0	0	0	0	FEC Tmn注	PEC Tmn	OVC Tmn

FEC Tmn	通道 n 帧错误标志的清除触发
0	不清除。
1	将 SSRmn 寄存器的 FEFmn 位清“0”。

PEC Tmn	通道 n 奇偶校验错误标志的清除触发
0	不清除。
1	将 SSRmn 寄存器的 PEFmn 位清“0”。

OVC Tmn	通道 n 溢出错误标志的清除触发
0	不清除。
1	将 SSRmn 寄存器的 OVFmn 位清“0”。

注 只限于 SIR01、SIR03、SIR11 寄存器。

注意 必须将 bit15 ~ 3 (在 SIR00、SIR02、SIR10 寄存器时，为 bit15 ~ 2) 置“0”。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3), mn=00 ~ 03、10、11

2. SIRmn 寄存器的读取值总是“0000H”。

### 14.3.7 串行状态寄存器 mn (SSRmn)

SSRmn 寄存器表示通道 n 的通信状态和发生错误的情况。表示的错误为帧错误、奇偶校验错误和溢出错误。通过 16 位存储器操作指令读取 SSRmn 寄存器。

能用 SSRmnL 并且通过 8 位存储器操作指令读取 SSRmn 寄存器的低 8 位。

在产生复位信号后，SSRmn 寄存器的值变为“0000H”。

图 14-11 串行状态寄存器 mn (SSRmn) 的格式 (1/2)

地址: F0100H、F0101H (SSR00) ~ F0106H、F0107H (SSR03) 复位后: 0000H R  
F0140H、F0141H (SSR10)、F0142H、F0143H (SSR11)

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSRmn	0	0	0	0	0	0	0	0	0	TSF mn	BFF mn	0	0	FEF mn注	PEF mn	OVF mn

TSF mn	通道 n 通信状态的表示标志
0	通信处于停止或者待机状态。
1	通信处于运行状态。
[清除条件]	
<ul style="list-style-type: none"> <li>当将 STm 寄存器的 STmn 位置“1”（通信停止状态）或者将 SSm 寄存器的 SSmn 位置“1”（通信待机状态）时</li> <li>当通信结束时</li> </ul>	
[置位条件]	
<ul style="list-style-type: none"> <li>当开始通信时</li> </ul>	

BFF mn	通道 n 缓冲寄存器的状态表示标志
0	SDRmn 寄存器没有保存有效数据。
1	SDRmn 寄存器保存了有效数据。
[清除条件]	
<ul style="list-style-type: none"> <li>在发送过程中传送完从 SDRmn 寄存器到移位寄存器的发送数据时</li> <li>在接收过程中从 SDRmn 寄存器读完接收数据时</li> <li>当将 STm 寄存器的 STmn 位置“1”（通信停止状态）或者将 SSm 寄存器的 SSmn 位置“1”（通信允许状态）时</li> </ul>	
[置位条件]	
<ul style="list-style-type: none"> <li>在 SCRmn 寄存器的 TXEmn 位为“1”（各通信模式中的发送模式、发送和接收模式）的状态下给 SDRmn 寄存器写发送数据时</li> <li>在 SCRmn 寄存器的 RXEmn 位为“1”（各通信模式中的接收模式、发送和接收模式）的状态下将接收数据保存到 SDRmn 寄存器时</li> <li>当发生接收错误时</li> </ul>	

注 只限于 SSR01、SSR03、SSR11 寄存器。

注意 如果在 BFFmn 位为“1”时写 SDRmn 寄存器，就会破坏被保存的发送或者接收数据，并且检测到溢出错误（OVEmn=1）。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3), mn=00 ~ 03、10、11

图 14-11 串行状态寄存器 mn (SSRmn) 的格式 (2/2)

地址: F0100H、F0101H (SSR00) ~ F0106H、F0107H (SSR03) 复位后: 0000H R  
 F0140H、F0141H (SSR10)、F0142H、F0143H (SSR11)

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSRmn	0	0	0	0	0	0	0	0	0	TSF mn	BFF mn	0	0	FEF mn注	PEF mn	OVF mn

FEF mn	通道 n 帧错误的检测标志
0	没有发生错误。
1	发生错误 (UART 接收时)。
[清除条件]	
• 当给 SIRmn 寄存器的 FECTmn 位写“1”时	
[置位条件]	
• 在 UART 接收结束时没有检测到停止位时	

PEF mn	通道 n 奇偶校验 /ACK 错误的检测标志
0	没有发生错误。
1	发生奇偶校验错误 (UART 接收时) 或者未检测到 ACK (I <sup>2</sup> C 发送时)。
[清除条件]	
• 当给 SIRmn 寄存器的 PECTmn 位写“1”时	
[置位条件]	
• 在 UART 接收结束时发送数据的奇偶校验和奇偶校验位不同 (奇偶校验错误) 时	
• 在 I <sup>2</sup> C 发送时并且在 ACK 接收时序从属方没有返回 ACK 信号 (未检测到 ACK) 时	

OVF mn	通道 n 溢出错误的检测标志
0	没有发生错误。
1	发生错误。
[清除条件]	
• 当给 SIRmn 寄存器的 OVCTmn 位写“1”时	
[置位条件]	
• 在 SCRmn 寄存器的 RXEmn 位为“1” (各通信模式中的接收模式、发送和接收模式) 的状态下, 虽然接收数据被保存在 SDRmn 寄存器, 但是没有读接收数据而写发送数据或者写下一个接收数据时	
• 在 CSI 模式的从属发送或者从属发送和接收过程中未准备好发送数据时	

注 只限于 SSR01、SSR03、SSR11 寄存器。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0~3), mn=00~03、10、11

### 14.3.8 串行通道开始寄存器 m (SSm)

SSm 寄存器是设定允许各通道的通信 / 开始计数的触发寄存器。

如果给各位 (SSmn) 写“1”，就将串行通道允许状态寄存器 m (SEm) 的对应位 (SEmn) 置“1” (运行允许状态)。因为 SSmn 位是触发位，所以如果 SEmn 位为“1”就立即清除 SSmn 位。

通过 16 位存储器操作指令设定 SSm 寄存器。

能用 SSmL 并且通过 1 位或者 8 位存储器操作指令设定 SSm 寄存器的低 8 位。

在产生复位信号后，SSm 寄存器的值变为“0000H”。

图 14-12 串行通道开始寄存器 m (SSm) 的格式

地址: F0122H、F0123H (SS0)      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SS0	0	0	0	0	0	0	0	0	0	0	0	0	SS03	SS02	SS01	SS00

地址: F0162H、F0163H (SS1)      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SS1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SS11	SS10

SSmn	通道 n 运行开始的触发
0	没有触发。
1	将 SEmn 位置“1”，转移到通信待机状态注。

注 如果在通信过程中将 SSmn 位置“1”，就停止通信进入待机状态。此时，控制寄存器和移位寄存器的值、SCKmn 引脚和 SOMn 引脚、FEFmn 标志、PEFmn 标志和 OVfmn 标志保持状态。

注意 1. 必须将 SS0 寄存器的 bit15 ~ 4、SS1 寄存器的 bit15 ~ 2 置“0”。

2. 在 UART 接收时，必须在将 SCRmn 寄存器的 RXEmn 位置“1”后至少间隔 4 个  $f_{MCK}$  时钟，然后将 SSmn 置“1”。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3), mn=00 ~ 03、10、11

2. SSm 寄存器的读取值总是“0000H”。

### 14.3.9 串行通道停止寄存器 m (STm)

STm 寄存器是设定允许各通道的通信 / 停止计数的触发寄存器。

如果给各位 (STmn) 写“1”，就将串行通道允许状态寄存器 m (SEm) 的对应位 (SEmn) 清“0” (运行停止状态)。因为 STmn 位是触发位，所以如果 SEmn 位为“0”就立即清除 STmn 位。

通过 16 位存储器操作指令设定 STm 寄存器。

能用 STmL 并且通过 1 位或者 8 位存储器操作指令设定 STm 寄存器的低 8 位。

在产生复位信号后，STm 寄存器的值变为“0000H”。

图 14-13 串行通道停止寄存器 m (STm) 的格式

地址: F0124H、F0125H (ST0)      复位后: 0000H      R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ST0	0	0	0	0	0	0	0	0	0	0	0	0	ST03	ST02	ST01	ST00

地址: F0164H、F0165H (ST1)      复位后: 0000H      W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ST1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	ST11	ST10

STmn	通道 n 运行停止的触发
0	没有触发。
1	将 SEmn 位清“0”，停止通信运行注。

注 控制寄存器和移位寄存器的值、SCKmn 引脚和 SOmn 引脚以及 FEFmn 标志、PEFmn 标志和 OVFmn 标志保持状态。

注意 必须将 ST0 寄存器的 bit15 ~ 4 和 ST1 寄存器的 bit15 ~ 2 置“0”。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3), mn=00 ~ 03、10、11

2. STm 寄存器的读取值总是“0000H”。



### 14.3.10 串行通道允许状态寄存器 m (SEm)

SEm 寄存器用于确认各通道的串行发送和接收的允许或者停止状态。

如果给串行开始允许寄存器 m (SSm) 的各位写“1”，就将其对应的位置“1”。如果给串行通道停止寄存器 m (STm) 的各位写“1”，就将其对应的位清“0”。

对于允许运行的通道 n，无法通过软件改写后述的串行输出寄存器 m (SOM) 的 CKOmn 位（通道 n 的串行时钟输出）的值，而从串行时钟引脚输出由通信运行反映的值。

对于停止运行的通道 n，能通过软件设定 SOM 寄存器的 CKOmn 位的值，并且从串行时钟引脚输出该值。从而，能通过软件生成开始条件或者停止条件等的任意波形。

通过 16 位存储器操作指令读取 SEm 寄存器。

能用 SEmL 并且通过 1 位或者 8 位存储器操作指令读取 SEm 寄存器的低 8 位。

在产生复位信号后，SEm 寄存器的值变为“0000H”。

图 14-14 串行通道允许状态寄存器 m (SEm) 的格式

地址: F0120H、F0121H (SE0)      复位后: 0000H      R

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SE0	0	0	0	0	0	0	0	0	0	0	0	0	SE03	SE02	SE01	SE00

地址: F0160H、F0161H (SE1)      复位后: 0000H      R

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SE1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SE11	SE10

SEmn	通道 n 运行的允许或者停止状态的表示
0	运行停止状态
1	运行允许状态

备注 m: 单元号 (m=0、1) n: 通道号 (n=0~3), mn=00~03、10、11

### 14.3.11 串行输出允许寄存器 m (SOEm)

SOEm 寄存器设定允许或者停止各通道的串行通信的输出。

对于允许串行输出的通道 n，无法通过软件改写后述的串行输出寄存器 m (SOm) 的 SOmn 位的值，而从串行数据输出引脚输出由通信运行反映的值。

对于停止串行输出的通道 n，能通过软件设定 SOm 寄存器的 SOmn 位的值，并且从串行数据输出引脚输出该值。从而，能通过软件生成开始条件或者停止条件等的任意波形。

通过 16 位存储器操作指令设定 SOEm 寄存器。

能用 SOEmL 并且通过 1 位或者 8 位存储器操作指令设定 SOEm 寄存器的低 8 位。

在产生复位信号后，SOEm 寄存器的值变为“0000H”。

图 14-15 串行输出允许寄存器 m (SOEm) 的格式

地址: F012AH、F012BH (SOE0) 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOE0	0	0	0	0	0	0	0	0	0	0	0	0	SOE03	SOE02	0	SOE00

地址: F016AH、F016BH (SOE1) 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOE1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOE10

SOEmn	通道 n 串行输出的允许或者停止
0	停止串行通信的输出。
1	允许串行通信的输出。

注意 必须将 SOE0 寄存器的 bit15 ~ 4 和 bit1、以及 SOE1 寄存器的 bit15 ~ 1 置“0”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2、3), mn=00、02、03、10

### 14.3.12 串行输出寄存器 m (SOm)

SOm 寄存器是各通道串行输出的缓冲寄存器。

从通道 n 的串行数据输出引脚输出此寄存器的 SOmn 位的值。

从通道 n 的串行时钟输出引脚输出此寄存器的 CKOmn 位的值。

只有在禁止串行输出时 (SOEmn=0) 才能通过软件改写此寄存器的 SOmn 位。当允许串行输出 (SOEmn=1) 时, 忽视通过软件的改写而只能通过串行通信更改此寄存器的 SOmn 位的值。

只有在停止通道运行时 (SEmn=0) 才能通过软件改写此寄存器的 CKOmn 位。当允许通道运行 (SEmn=1) 时, 忽视通过软件的改写而只能通过串行通信更改此寄存器的 CKOmn 位的值。

要将串行接口引脚用作端口功能时, 必须将相应的 CKOmn 位和 SOmn 位置“1”。

通过 16 位存储器操作指令设定 SOm 寄存器。

在产生复位信号后, SO0 寄存器的值变为“0F0FH”, SO1 寄存器的值变为“0303H”。

图 14-16 串行输出寄存器 m (SOm) 的格式

地址:	F0128H、F0129H (SO0)	复位后:	0F0FH	R/W												
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SO0	0	0	0	0	CKO 03	1	1	CKO 00	0	0	0	0	SO 03	SO 02	1	SO 00

地址:	F0168H、F0169H (SO1)	复位后:	0303H	R/W												
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SO1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	SO 10

CKO mn	通道 n 的串行时钟输出
0	串行时钟的输出值为“0”。
1	串行时钟的输出值为“1”。

SO mn	通道 n 的串行数据输出
0	串行数据的输出值为“0”。
1	串行数据的输出值为“1”。

**注意** 必须将 SO0 寄存器的 bit15 ~ 12 和 bit7 ~ 4 置“0”, 并且将 bit10、9、1 置“1”。  
必须将 SO1 寄存器的 bit15 ~ 10 和 bit7 ~ 4 置“0”, 并且 bit11 ~ 8 和 bit3 ~ 1 置“1”。

**备注** m: 单元号 (m=0、1) n: 通道号 (n=0、2、3), mn=00、02、03、10

### 14.3.13 串行输出电平寄存器 m (SOLm)

SOLm 寄存器是设定各通道的数据输出电平反相的寄存器。

只有在 UART 模式中才能设定此寄存器。在 CSI 模式和简易 I<sup>2</sup>C 模式中，必须将对应的位置“0”。

只在允许串行输出时 (SOEmn=1)，将此寄存器的各通道 n 反相设定反映到引脚输出。在禁止串行输出时 (SOEmn=0)，将 SOMn 位的值直接输出而不反相输出。

禁止在运行过程中 (SEmn=1) 改写 SOLm 寄存器。

通过 16 位存储器操作指令设定 SOLm 寄存器。

能用 SOLmL 并且通过 8 位存储器操作指令设定 SOLm 寄存器的低 8 位。

在产生复位信号后，SOLm 寄存器的值变为“0000H”。

图 14-17 串行输出电平寄存器 m (SOLm) 的格式

地址: F0134H、F0135H (SOL0) 复位后: 0000H R/W

符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOL0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOL 02	0	SOL 00

地址: F0174H、F0175H (SOL1) 复位后: 0000H R/W

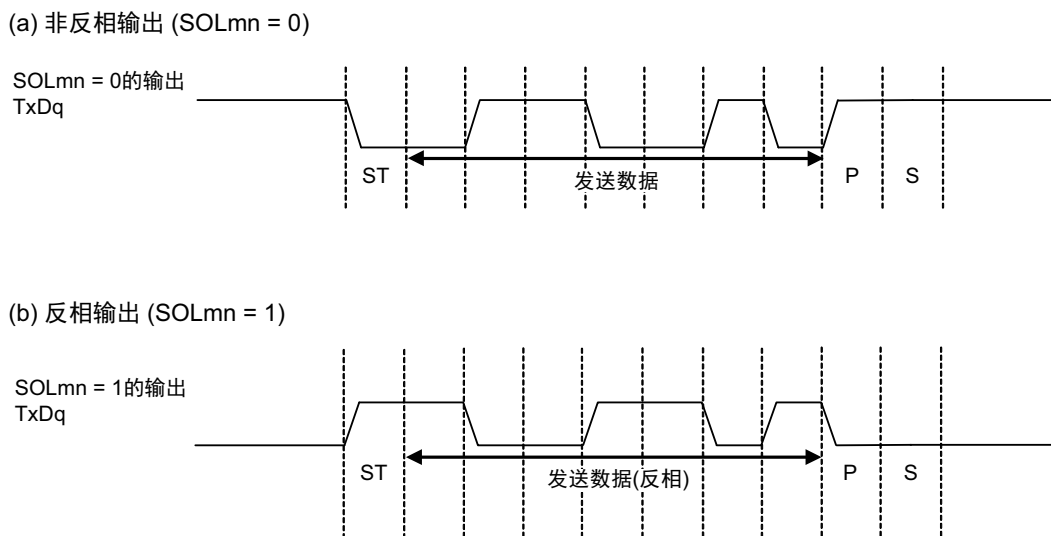
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOL1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOL 10

SOL mn	UART 模式中的通道 n 发送数据电平反相的选择
0	将通信数据直接输出。
1	将通信数据反相输出。

注意 必须将 SOL0 寄存器的 bit15 ~ 3 和 bit1、SOL1 寄存器的 bit15 ~ 1 置“0”。

当进行 UART 发送时，发送数据的电平反相例子如图 14-18 所示。

图 14-18 发送数据的电平反相例子



备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2), mn=00、02、10

### 14.3.14 串行待机控制寄存器 0 (SSC0)

SSC0 寄存器是控制在 CSI00 或者 UART0 的串行数据接收时从 STOP 模式启动接收运行 (SNOOZE 模式) 的寄存器。

通过 16 位存储器操作指令设定 SSC0 寄存器。

能用 SSC0L 并且通过 8 位存储器操作指令设定 SSC0 寄存器的低 8 位。

在产生复位信号后, SSC0 寄存器的值变为“0000H”。

注意 SNOOZE 模式中的最大传送速率如下所示:

- CSI00: 1Mbps
- UART0: 4800bps

图 14-19 串行待机控制寄存器 0 (SSC0) 的格式

地址: F0138H (SSC0)	复位后: 0000H	R/W														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSC0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SS EC0	SWC 0

SSEC0	SNOOZE 模式中的通信错误中断发生的允许或者停止的选择
0	允许发生错误中断 (INTSRE0)。
1	停止发生错误中断 (INTSRE0)。
<ul style="list-style-type: none"> <li>• 在 SNOOZE 模式中进行 UART 接收的情况下, 只有在 SWC0 位为“1”并且 EOC00 位为“1”时才能将 SSEC0 位置“1”或者“0”, 否则必须将 SSEC0 位置“0”。</li> <li>• 禁止将 SSEC0 位置“1”, 将 SWC0 位置“0”。</li> </ul>	

SWC0	SNOOZE 模式的设定
0	不使用 SNOOZE 模式功能。
1	使用 SNOOZE 模式功能。
<ul style="list-style-type: none"> <li>• 在 STOP 模式中, 通过硬件触发信号解除 STOP 模式, 并且在 CPU 不运行的状态下进行 CSI/UART 的接收 (SNOOZE 模式)。</li> <li>• 只有在选择高速内部振荡器时钟作为 CPU/ 外围硬件时钟 (<math>f_{CLK}</math>) 时才能设定 SNOOZE 模式功能, 而在选择其他时钟的情况下禁止设定。</li> <li>• 即使使用 SNOOZE 模式, 也必须在通常运行模式中将 SWC0 位置“0”并且在即将要转移到 STOP 模式前将 SWC0 位改为“1”。</li> </ul> <p>另外, 必须在从 STOP 模式恢复到通常运行模式后将 SWC0 位改为“0”。</p>	

表 14-2 在 SNOOZE 模式中进行 UART 接收时的中断

EOCmn 位	SSECm 位	正常接收	接收错误
0	0	发生 INTSRx。	发生 INTSRx。
0	1	发生 INTSRx。	发生 INTSRx。
1	0	发生 INTSRx。	发生 INTSREx。
1	1	发生 INTSRx。	不发生中断。

### 14.3.15 输入切换控制寄存器 (ISC)

在通过 UART0 实现 LIN-bus 通信时，ISC 寄存器的 ISC1 位和 ISC0 位用于协调外部中断和定时器阵列单元的运行。

如果将 bit0 置“1”，就选择串行数据输入 (RxD0) 引脚的输入信号作为外部中断的输入 (INTP0)，因此能通过 INTP0 中断检测唤醒信号。

如果将 bit1 置“1”，就选择串行数据输入 (RxD0) 引脚的输入信号作为定时器的输入，因此能通过定时器检测唤醒信号并且测量间隔段的低电平宽度和同步段的脉宽。

SSIE00 位控制 CSI00 通信时和从属模式中通道 0 的  $\overline{\text{SSI00}}$  引脚输入。在给  $\overline{\text{SSI00}}$  引脚输入高电平的期间，即使输入串行时钟，也不执行发送或者接收。在给  $\overline{\text{SSI00}}$  引脚输入低电平的期间，一旦输入串行时钟，就根据各模式的设定执行发送或者接收。

通过 1 位或者 8 位存储器操作指令设定 ISC 寄存器。

在产生复位信号后，ISC 寄存器的值变为“00H”。

图 14-20 输入切换控制寄存器 (ISC) 的格式

地址: F0073H	复位后: 00H	R/W	7	6	5	4	3	2	1	0	
符号											
ISC	SSIE00		0	0	0	0	0	0	ISC1	ISC0	
	SSIE00	CSI00 通信时和从属模式中通道 0 的 $\overline{\text{SSI00}}$ 输入的设定									
	0	$\overline{\text{SSI00}}$ 引脚的输入无效									
	1	$\overline{\text{SSI00}}$ 引脚的输入有效									
	ISC1	定时器阵列单元的通道 7 的输入切换									
	0	将 TI07 引脚的输入信号用作定时器的输入 (通常运行)。									
	1	将 RxD0 引脚的输入信号用作定时器的输入 (检测唤醒信号并且测量间隔段的低电平宽度和同步段的脉宽)。									
	ISC0	外部中断 (INTP0) 的输入切换									
	0	将 INTP0 引脚的输入信号用作外部中断的输入 (通常运行)。									
	1	将 RxD0 引脚的输入信号用作外部中断的输入 (检测唤醒信号)。									

注意 1. 必须将 bit6 ~ 2 置“0”。

2. 不能同时使用 LIN-bus 支持功能和 16 位定时器 KB2。在使用 16 位定时器 KB2 时，必须将 ISC1 位和 ISC0 位“00B”。

### 14.3.16 噪声滤波器允许寄存器 0 (NFEN0)

NFEN0 寄存器设定噪声滤波器是否用于各通道串行数据输入引脚的输入信号。

对于用于 CSI 或者简易 I<sup>2</sup>C 通信的引脚，必须将对应位置“0”，使噪声滤波器无效。

对于用于 UART 通信的引脚，必须将对应位置“1”，使噪声滤波器有效。

当噪声滤波器有效时，在通过对象通道的运行时钟 ( $f_{MCK}$ ) 进行同步后检测 2 个时钟是否一致；当噪声滤波器无效时，只通过对象通道的运行时钟 ( $f_{MCK}$ ) 进行同步。

通过 1 位或者 8 位存储器操作指令设定 NFEN0 寄存器。

在产生复位信号后，NFEN0 寄存器的值变为“00H”。

图 14-21 噪声滤波器允许寄存器 0 (NFEN0) 的格式

地址: F0070H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
NFEN0	0	0	0	SNFEN20	0	SNFEN10	0	SNFEN00

SNFEN20	RxD2 引脚的噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON
当用作 RxD2 引脚时，必须将 SNFEN20 位置“1”。	
当用作 RxD2 引脚以外的功能时，必须将 SNFEN20 位置“0”。	

SNFEN10	RxD1 引脚的噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON
当用作 RxD1 引脚时，必须将 SNFEN10 位置“1”。	
当用作 RxD1 引脚以外的功能时，必须将 SNFEN10 位置“0”。	

SNFEN00	RxD0 引脚的噪声滤波器的使用与否
0	噪声滤波器 OFF
1	噪声滤波器 ON
当用作 RxD0 引脚时，必须将 SNFEN00 位置“1”。	
当用作 RxD0 引脚以外的功能时，必须将 SNFEN00 位置“0”。	

注意 必须将 bit7 ~ 5、3、1 置“0”。



### 14.3.17 控制串行输入 / 输出引脚端口功能的寄存器

在使用串行阵列单元时，必须设定与对象通道复用的端口功能的控制寄存器（端口模式寄存器（PMxx）、端口寄存器（Pxx）、端口输入模式寄存器（PIMxx）、端口输出模式寄存器（POMxx）和端口模式控制寄存器（PMCxx））。

详细内容请参照“4.3.1 端口模式寄存器（PMxx）”、“4.3.2 端口寄存器（Pxx）”、“4.3.4 端口输入模式寄存器（PIMxx）”、“4.3.5 端口输出模式寄存器（POMxx）”和“4.3.7 端口模式控制寄存器（PMCxx）”。

在将串行数据输出引脚或者串行时钟输出引脚的复用端口（P155/SO00/TxD0/TOOLTxD 等）用作串行数据输出或者串行时钟输出时，必须将各端口对应的端口模式控制寄存器（PMCxx）的位和端口模式寄存器（PMxx）的位置“0”，并且将端口寄存器（Pxx）的位置“1”。

另外，当用于 N 沟道漏极开路输出（ $V_{DD}/EV_{DD0}$  耐压）模式时，必须将各端口对应的端口输出模式寄存器（POMxx）的位置“1”。在连接不同电位（1.8V、2.5V、3V）工作的外部设备时，请参照“4.4.4 通过输入 / 输出缓冲器进行的不同电位（1.8V、2.5V、3V）的对应”。

例）P155/SO00/TxD0/TOOLTxD 用作串行数据输出的情况

将端口模式寄存器 15 的 PM155 位置“0”。

将端口寄存器 15 的 P155 位置“1”。

在将串行数据输入引脚或者串行时钟输入引脚的复用端口（P154/SI00/RxD0/SDA00/TOOLRxD 等）用作串行数据输入或者串行时钟输入时，必须将各端口对应的端口模式寄存器（PMxx）的位置“1”，并且将端口模式控制寄存器（PMCxx）的位置“0”。此时，端口寄存器（Pxx）的位可以是“0”或者“1”。

另外，当用作 TTL 输入缓冲器时，必须将各端口对应的端口输入模式寄存器（PIMxx）的位置“1”。在连接不同电位（1.8V、2.5V、3V）工作的外部设备时，请参照“4.4.4 通过输入 / 输出缓冲器进行的不同电位（1.8V、2.5V、3V）的对应”。

例）P154/SI00/RxD0//SDA00/TOOLRxD 用作串行数据输入的情况

将端口模式寄存器 15 的 PM154 位置“1”。

将端口寄存器 15 的 P154 位置“0”或者“1”。

## 14.4 运行停止模式

串行阵列单元的各串行接口有运行停止模式。

在运行停止模式中不能进行串行通信，因此能降低功耗。

另外，在运行停止模式中能将用于串行接口的引脚用作端口功能。

### 14.4.1 以单元为单位停止运行的情况

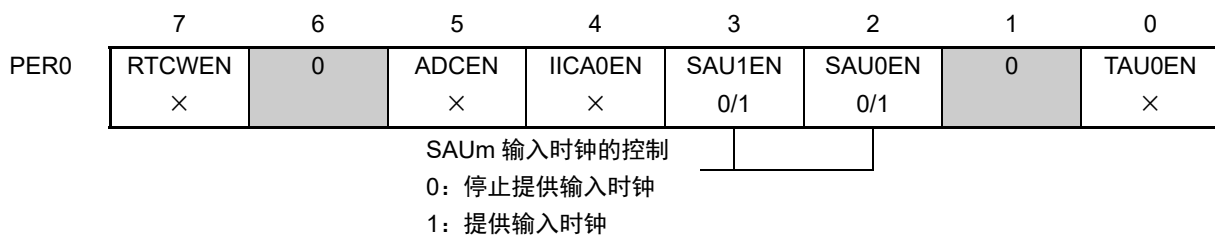
通过外围允许寄存器 0（PER0）设定以单元为单位的停止运行。

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过给不使用的硬件停止提供时钟，以降低功耗和噪声。

要停止串行阵列单元 0 时，必须将 bit2（SAU0EN）置“0”；要停止串行阵列单元 1 时，必须将 bit3（SAU1EN）置“0”。

图 14-22 以单元为单位停止运行时的外围允许寄存器 0（PER0）的设定

(a) 外围允许寄存器 0（PER0）..... 只将要停止 SAUm 的对应位置“0”。



注意 1. 当 SAUmEN 位为“0”时，忽视串行阵列单元 m 的控制寄存器的写操作，而且读取值都为初始值。

但是，以下的寄存器除外：

- 输入切换控制寄存器（ISC）
- 噪声滤波器允许寄存器 0（NFEN0）
- 端口输入模式寄存器 1、9、11、15（PIM1、PIM9、PIM11、PIM15）
- 端口输出模式寄存器 1、2、9、11、15（POM1、POM2、POM9、POM11、POM15）
- 端口模式寄存器 1、2、9、11、15（PM1、PM2、PM9、PM11、PM15）
- 端口寄存器 1、2、9、11、15（P1、P2、P9、P11、P15）

2. 必须将 bit1 和 bit6 置“0”。

备注 ×：这是串行阵列单元未使用的位（取决于其他外围功能的设定）。

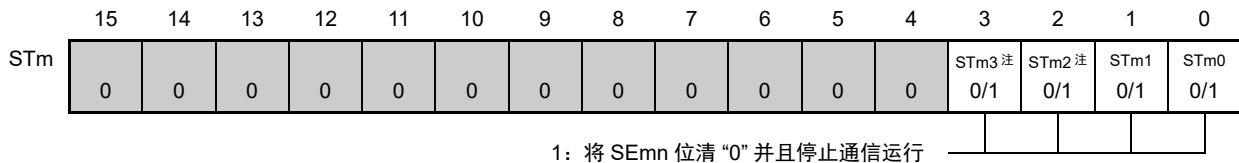
0/1：根据用户的用途置“0”或者“1”。

### 14.4.2 按通道停止运行的情况

通过以下各寄存器设定按通道停止运行。

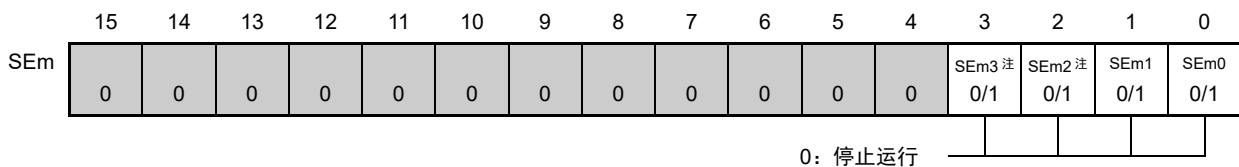
图 14-23 按通道停止运行时的各寄存器的设定

(a) 串行通道停止寄存器 m (STm) ..... 这是设定允许各通道的通信 / 停止计数的寄存器。



※ 因为 ST<sub>m</sub>n 位是触发位，所以如果 SE<sub>m</sub>n 位为“0”就立即清除 ST<sub>m</sub>n 位。

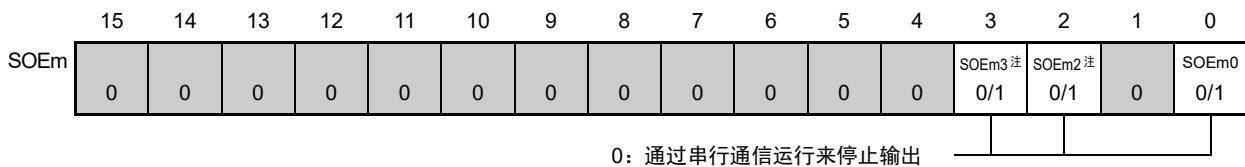
(b) 串行通道允许状态寄存器 m (SEm) ..... 此寄存器表示各通道的数据发送和接收的运行或者停止状态。



※SE<sub>m</sub> 寄存器是只读状态寄存器，通过 ST<sub>m</sub> 寄存器来停止运行。

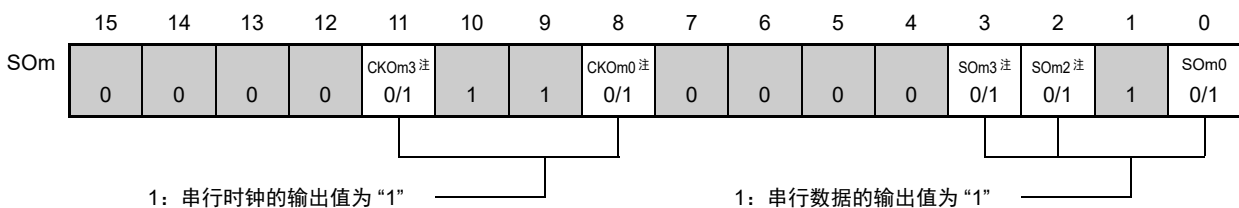
对于已经停止运行的通道，能通过软件设定 SO<sub>m</sub> 寄存器的 CKO<sub>m</sub>n 位的值。

(c) 串行输出允许寄存器 m (SOEm) ..... 这是设定允许或者停止各通道串行通信输出的寄存器。



※ 对于已经停止串行输出的通道，能通过软件设定 SO<sub>m</sub> 寄存器的 SO<sub>m</sub>n 位的值。

(d) 串行输出寄存器 m (SOm) ..... 这是各通道串行输出的缓冲寄存器。



※ 当将各通道对应的引脚用作端口功能时，必须将相应的 CKO<sub>m</sub>n 位和 SO<sub>m</sub>n 位置“1”。

注 只限于串行阵列单元 0。

备注 1. m : 单元号 (m=0、1) n: 通道号 (n=0 ~ 3), mn=00 ~ 03、10、11

2.  : 不能设定 (设定初始值)。 0/1: 根据用户的用途置“0”或者“1”。

### 14.5 3 线串行 I/O (CSI00、CSI11) 通信的运行

这是通过串行时钟 (SCK) 和串行数据 (SI 和 SO) 共 3 条线实现的时钟同步通信功能。

[ 数据的发送和接收 ]

- 7 位或者 8 位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB 优先的选择

[ 时钟控制 ]

- 主控或者从属的选择
- 输入/输出时钟的相位控制
- 设定由预分频器和通道内部计数器产生的传送周期。
- 最大传送速率注

主控通信: Max.  $f_{CLK}/2$  (只限于 CSI00)

Max.  $f_{CLK}/4$

从属通信: Max.  $f_{MCK}/6$

[ 中断功能 ]

- 传送结束中断、缓冲器空中断

[ 错误检测标志 ]

- 溢出错误

CSI00 支持 SNOOZE 模式。SNOOZE 模式功能是指, 如果在 STOP 模式的状态下检测到 SCK 的输入, 就不需要 CPU 运行而接收数据。

注 必须在满足 SCK 周期时间 ( $t_{KCY}$ ) 特性的范围内使用。详细内容请参照“第 34 章 电特性 ( $T_A=-40 \sim +85^\circ\text{C}$ )”。

SAU0 的通道 0 和通道 3 是支持 3 线串行 I/O (CSI00、CSI11) 的通道。

单元	通道	用作 CSI	用作 UART	用作简易 I <sup>2</sup> C
0	0	CSI00 (支持从属选择输入功能)	UART0 (支持 LIN-bus)	IIC00
	1	—		—
	2	—	UART1	—
	3	CSI11		IIC11
1	0	—	UART2 (支持 IrDA)	—
	1	—		—

3 线串行 I/O (CSI00、CSI11) 有以下 7 种通信运行:

- 主控发送 (参照 14.5.1)
- 主控接收 (参照 14.5.2)
- 主控发送和接收 (参照 14.5.3)
- 从属发送 (参照 14.5.4)
- 从属接收 (参照 14.5.5)
- 从属发送和接收 (参照 14.5.6)
- SNOOZE 模式功能 (参照 14.5.7)

### 14.5.1 主控发送

主控发送是指 RL78 微控制器输出传送时钟并且将数据发送到其他设备的运行。

3 线串行 I/O	CSI00	CSI11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCK00、SO00	SCK11、SO11
中断	INTCSI00	INTCSI11
	可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。	
错误检测标志	无	
传送数据长度	7 位或者 8 位	
传送速率注	Max. $f_{CLK}/2$ [Hz]（只限于 CSI00）， $f_{CLK}/4$ [Hz] Min. $f_{CLK}/(2 \times 2^{15} \times 128)$ [Hz] $f_{CLK}$ : 系统时钟频率	
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 <ul style="list-style-type: none"> <li>DAPmn=0: 在串行时钟开始运行时，开始数据输出。</li> <li>DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。</li> </ul>	
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 <ul style="list-style-type: none"> <li>CKPmn=0: 不反相（在 SCK 的下降沿输出数据，在上升沿输入数据）</li> <li>CKPmn=1: 反相（在 SCK 的上升沿输出数据，在下降沿输入数据）</li> </ul>	
数据方向	MSB 优先或者 LSB 优先	

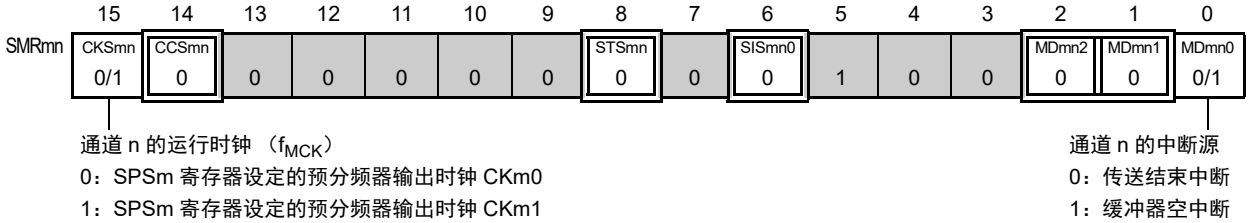
注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（ $T_A = -40 \sim +85^\circ\text{C}$ ）”）的范围内使用。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

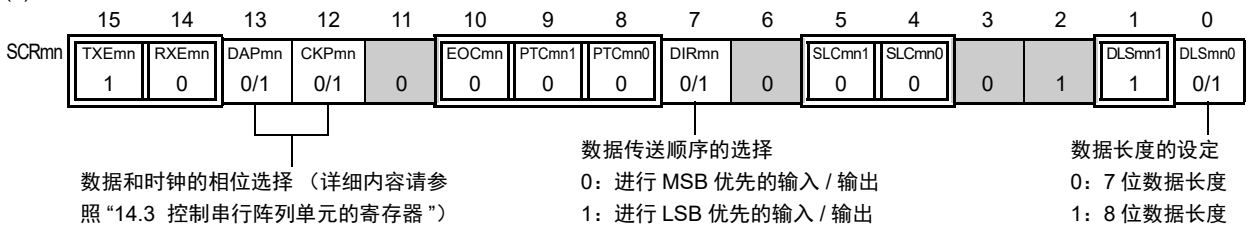
(1) 寄存器的设定

图 14-24 3 线串行 I/O (CSI00、CSI11) 主控发送时的寄存器设定内容例子

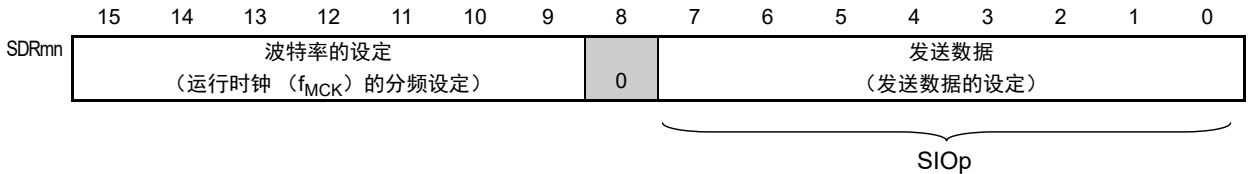
(a) 串行模式寄存器 mn (SMRmn)



(b) 串行通信运行设定寄存器 mn (SCRmn)



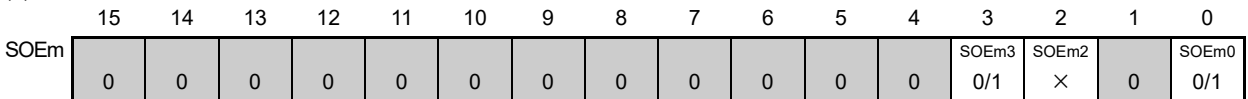
(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIOp)



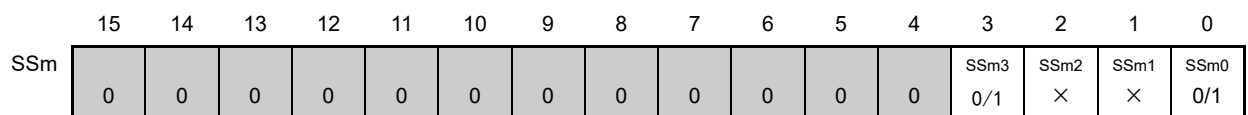
(d) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。



(e) 串行输出允许寄存器 m (SOEm) ..... 只将对象通道的位置“1”。



(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。



备注 1. m : 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

2. □ : 在 CSI 主控发送模式中为固定设定。■ : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-25 主控发送的初始设定步骤

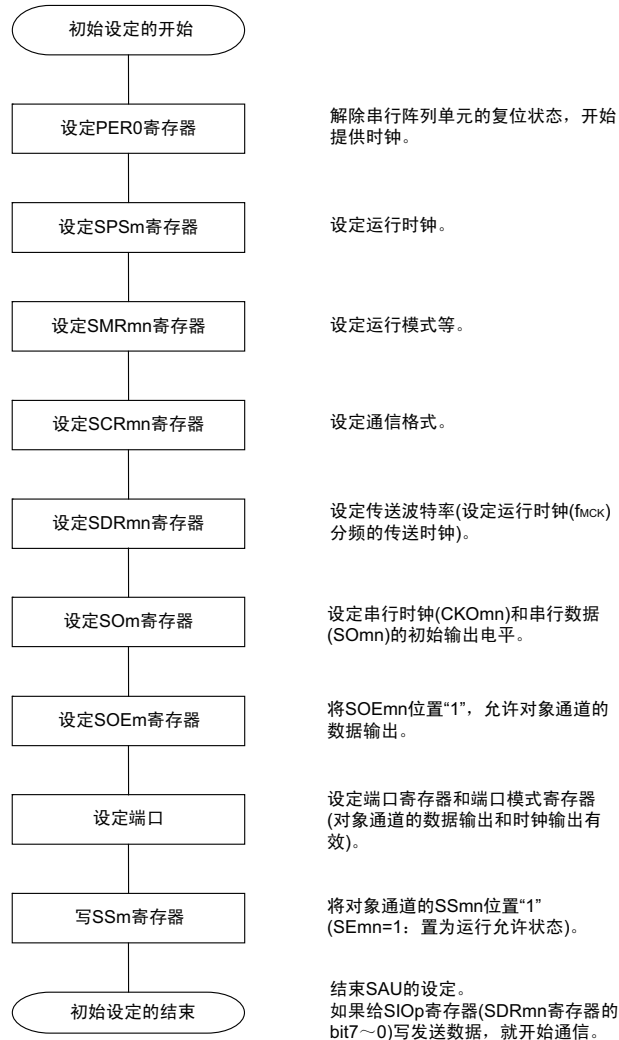


图 14-26 主控发送的中止步骤

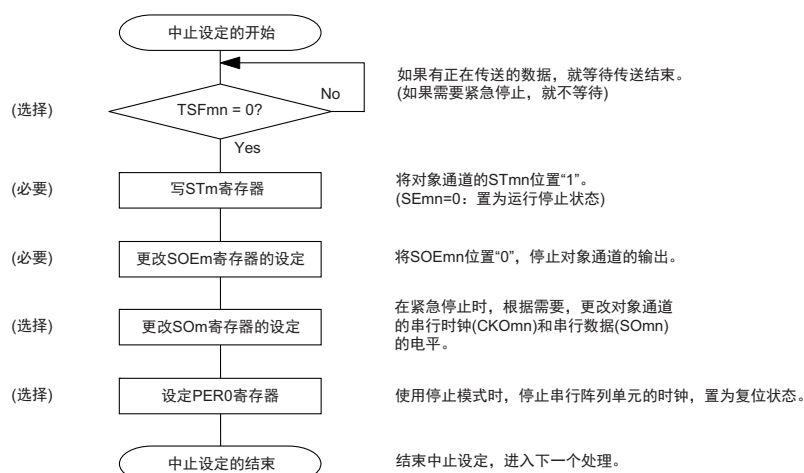


图 14-27 重新开始主控发送的始设定步骤

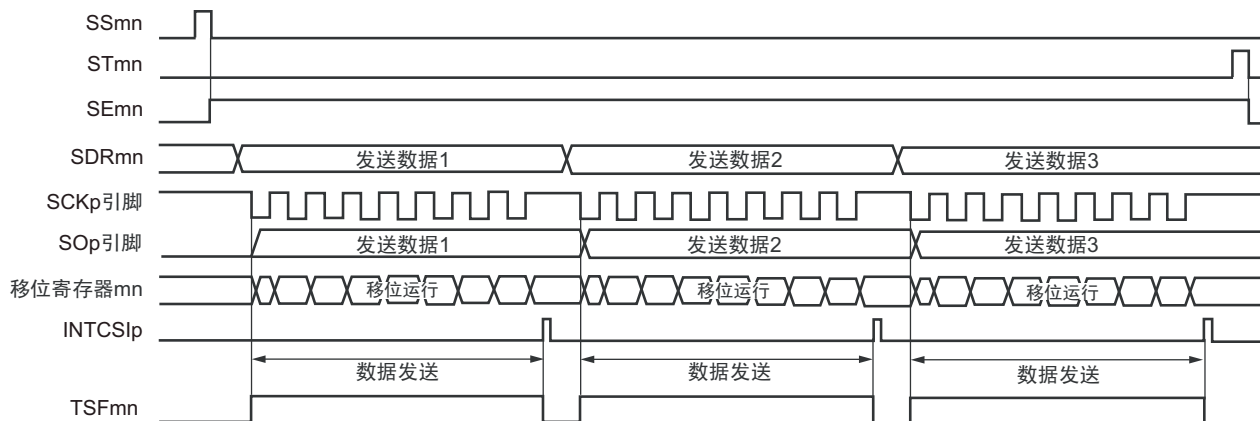


备注 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等到通信对象（从属设备）停止或者通信结束后进行初始设定而不是进行重新开始的设定。



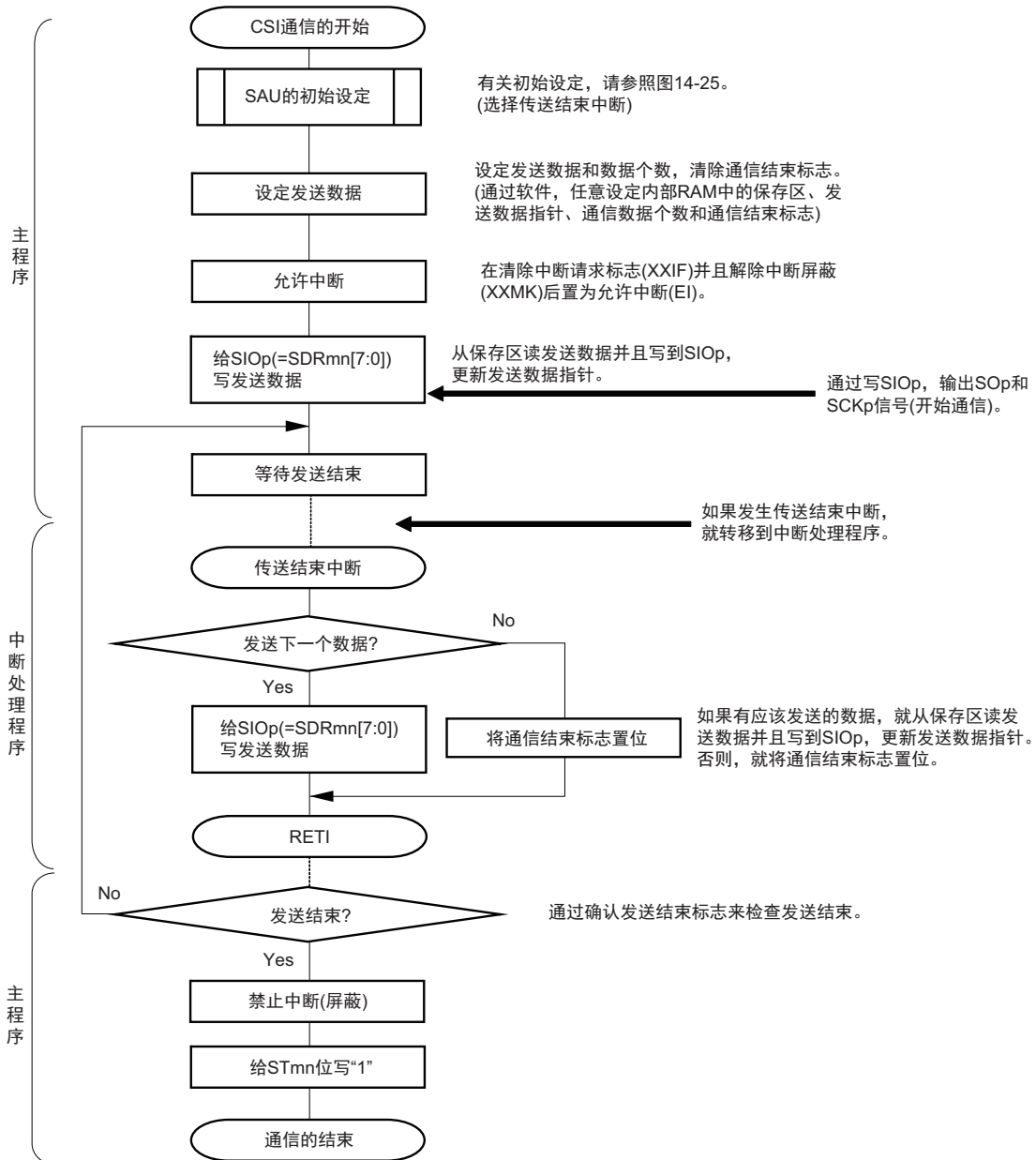
## (3) 处理流程（单次发送模式）

图 14-28 主控发送（单次发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



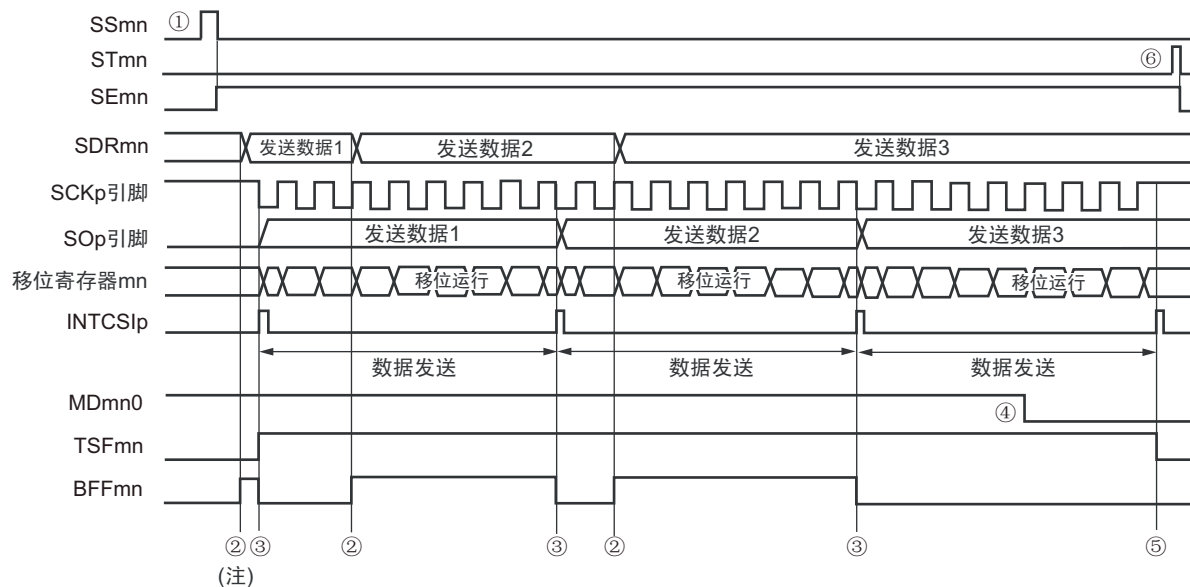
备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-29 主控发送（单次发送模式）的流程图



## (4) 处理流程（连续发送模式）

图 14-30 主控发送（连续发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）

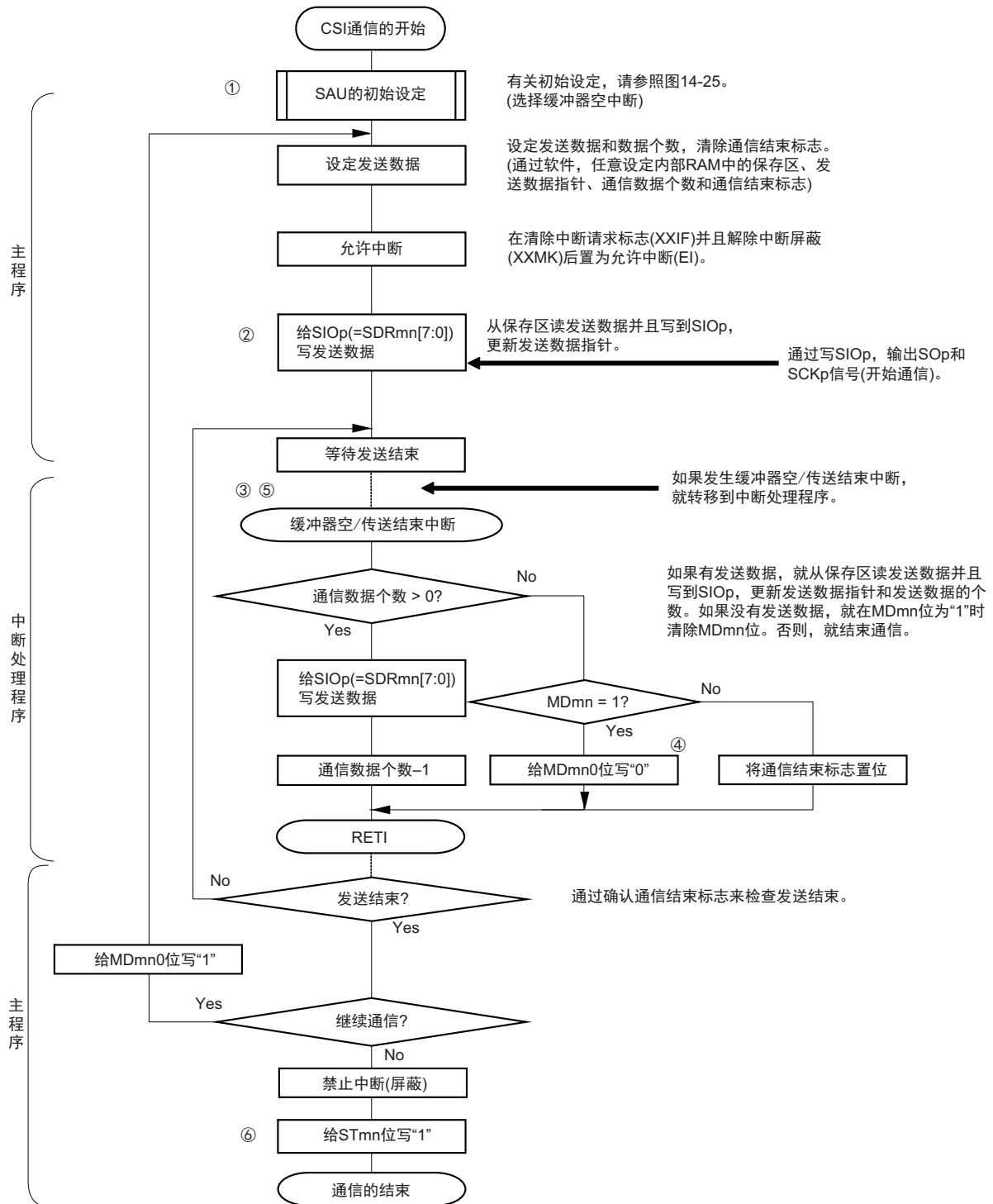


注 如果在串行状态寄存器 mn (SSRmn) 的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn (SDRmn) 时）给 SDRmn 寄存器写发送数据，就重写发送数据。

注意 即使在运行中也能改写串行模式寄存器 mn (SMRmn) 的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-31 主控发送（连续发送模式）的流程图



备注 图中的①~⑥对应“图 14-30 主控发送（连续发送模式）的时序图”中的①~⑥。

## 14.5.2 主控接收

主控接收是指 RL78 微控制器输出传送时钟并且从其他设备接收数据的运行。

3 线串行 I/O	CSI00	CSI11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCK00、SI00	SCK11、SI11
中断	INTCSI00	INTCSI11
	可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。	
错误检测标志	只有溢出错误检测标志（OVFmn）。	
传送数据长度	7 位或者 8 位	
传送速率注	Max. $f_{CLK}/2$ [Hz]（只限于 CSI00）， $f_{CLK}/4$ [Hz] Min. $f_{CLK}/(2 \times 2^{15} \times 128)$ [Hz] $f_{CLK}$ : 系统时钟频率	
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 • DAPmn=0: 在串行时钟开始运行时，开始数据输入。 • DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输入。	
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 • CKPmn=0: 不反相 • CKPmn=1: 反相	
数据方向	MSB 优先或者 LSB 优先	

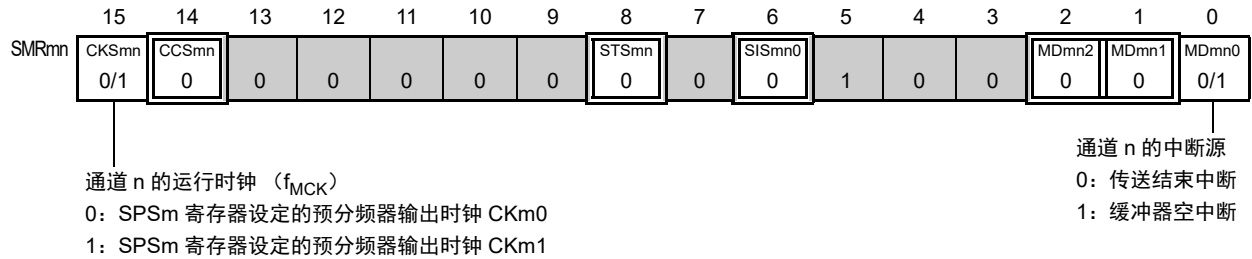
注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（ $T_A = -40 \sim +85^\circ\text{C}$ ）”）的范围内使用。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

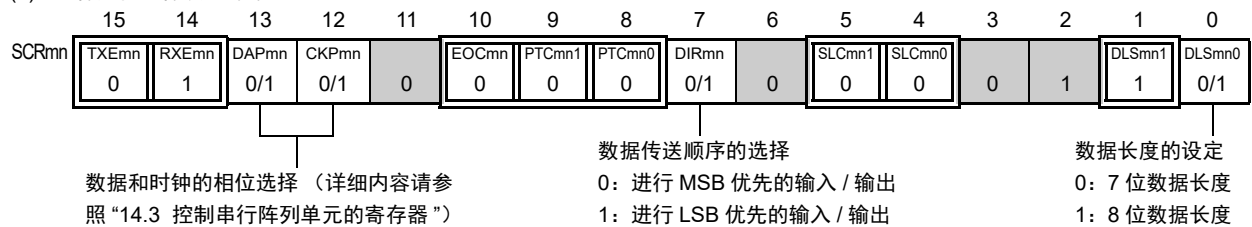
## (1) 寄存器的设定

图 14-32 3 线串行 I/O (CSI00、CSI11) 主控接收时的寄存器设定内容例子

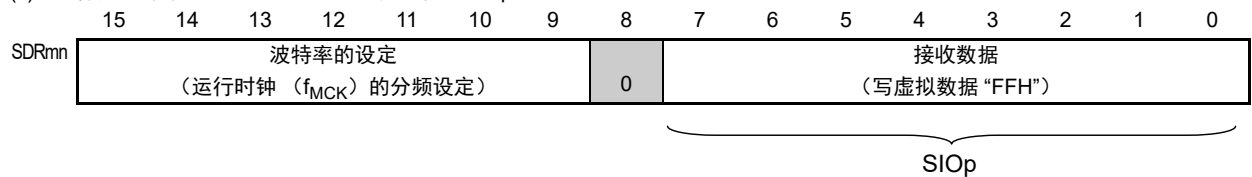
(a) 串行模式寄存器 mn (SMRmn)



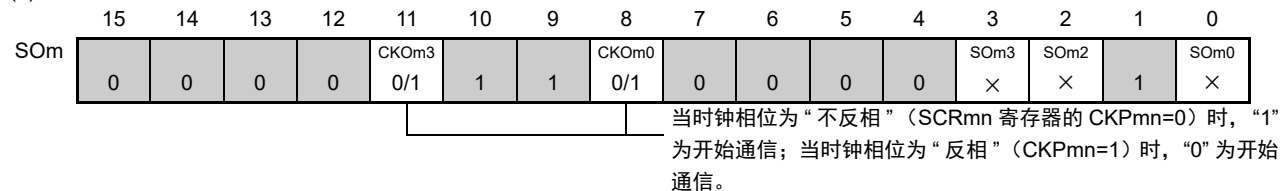
(b) 串行通信运行设定寄存器 mn (SCRmn)



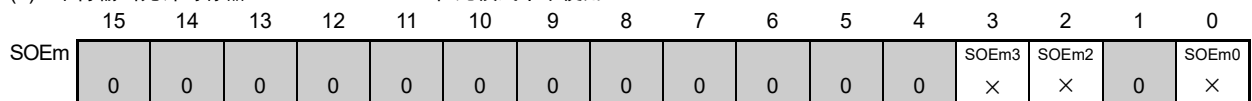
(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIOp)



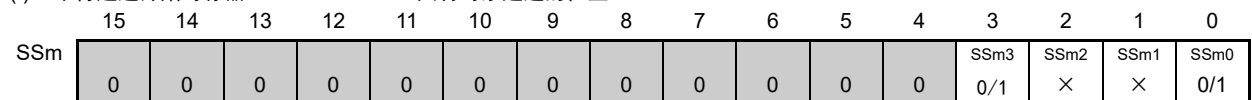
(d) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。



(e) 串行输出允许寄存器 m (SOEm) ..... 在此模式中不使用。



(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。



备注 1. m : 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

2. □ : 在 CSI 主控接收模式中为固定设定。■ : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-33 主控接收的初始设定步骤

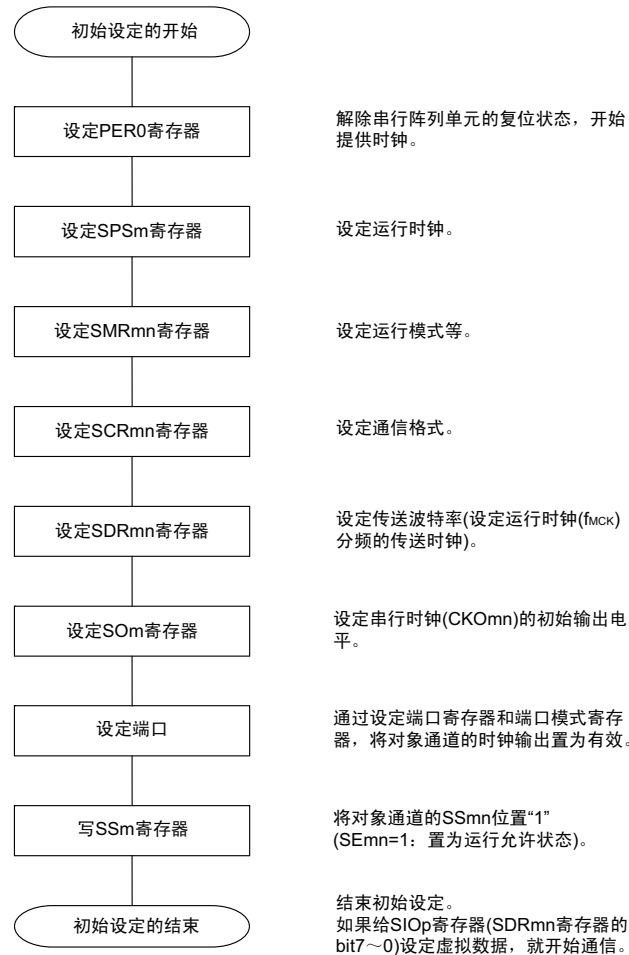


图 14-34 主控接收的中止步骤

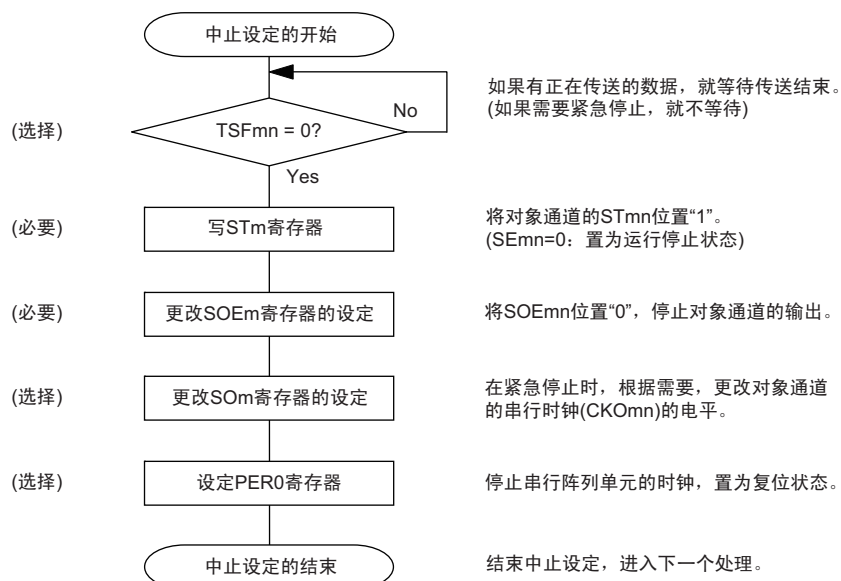
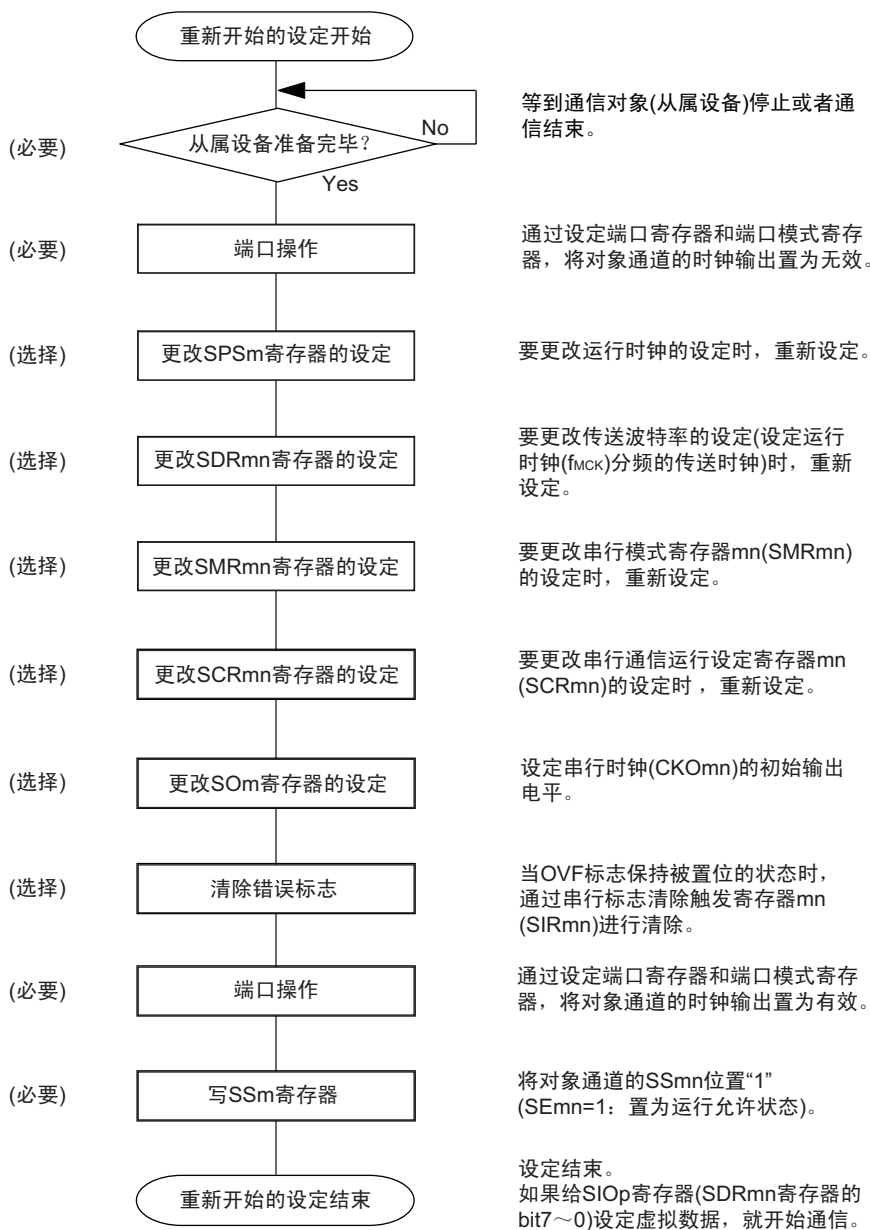


图 14-35 重新开始主控接收的设定步骤

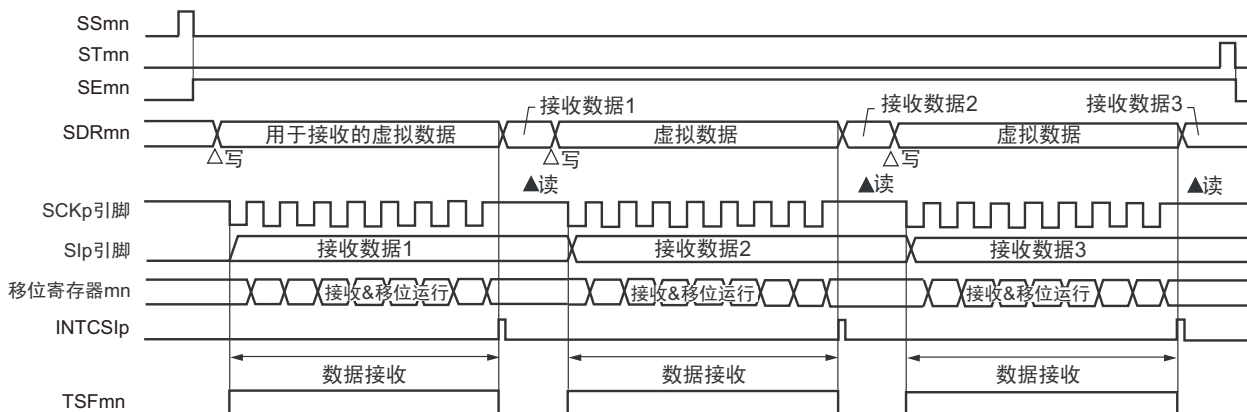


备注 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等到通信对象（从属设备）停止或者通信结束后进行初始设定而不是进行重新开始的设定。



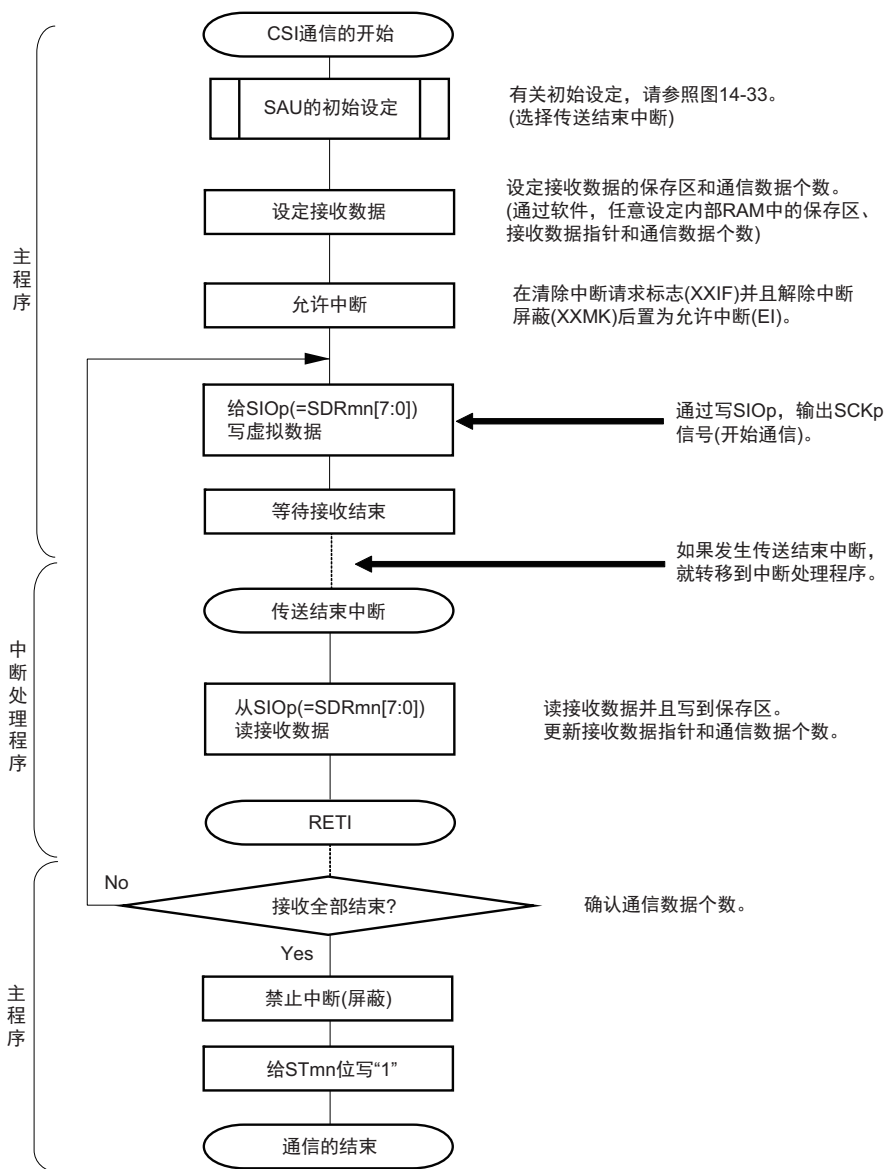
(3) 处理流程（单次接收模式）

图 14-36 主控接收（单次接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



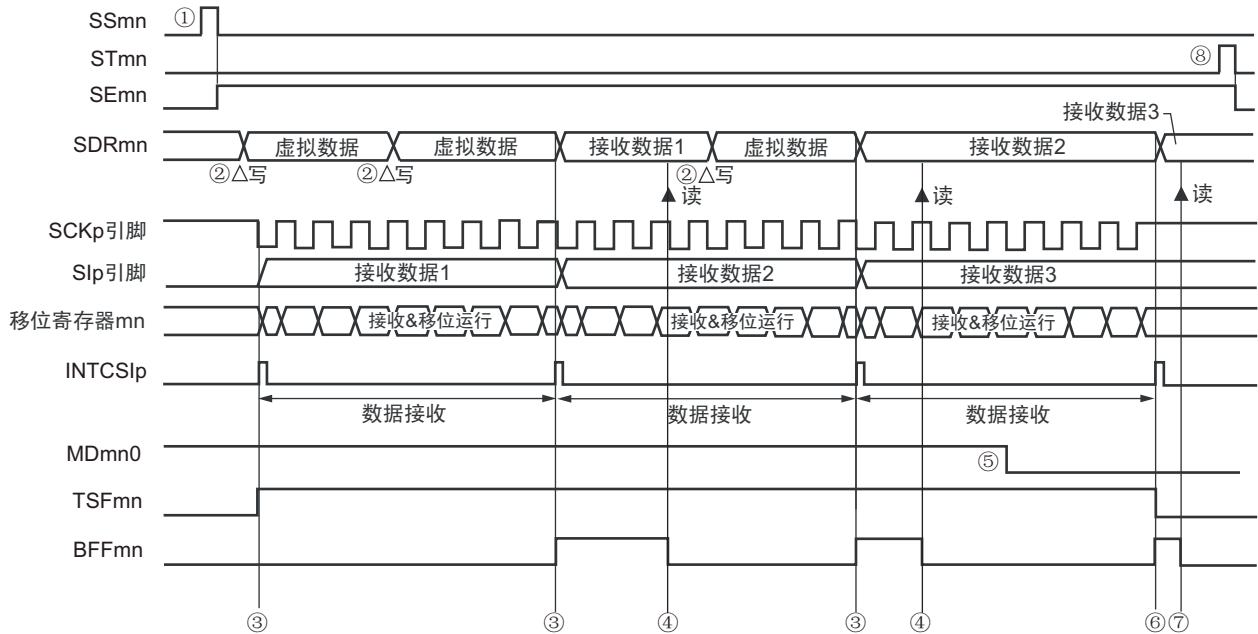
备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-37 主控接收（单次接收模式）的流程图



## (4) 处理流程（连续接收模式）

图 14-38 主控接收（连续接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）

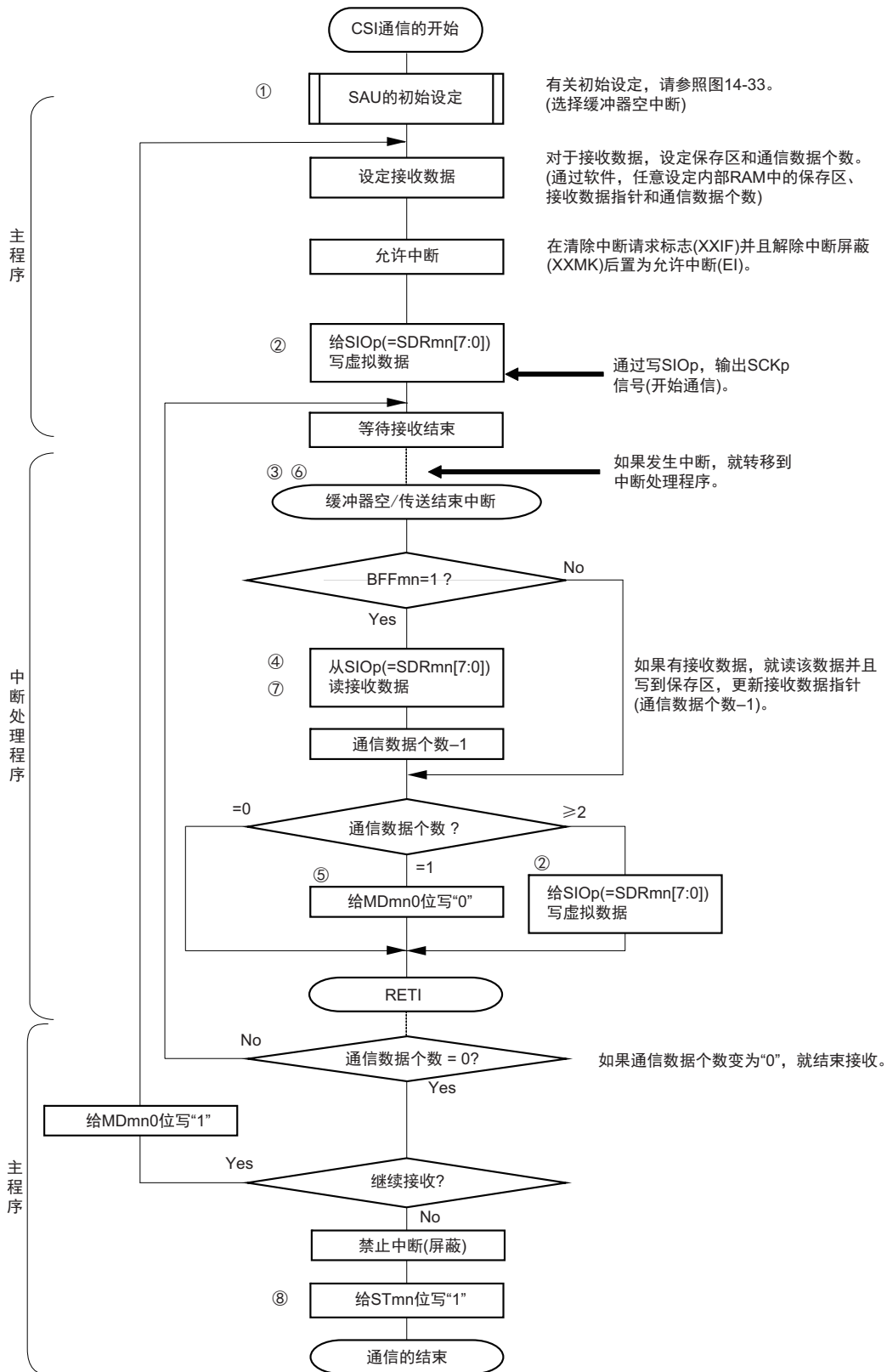


**注意** 即使在运行过程中也能改写 MDmn0 位。但是，为了能赶上最后接收数据的传送结束中断，必须在开始接收最后一位之前进行改写。

备注 1. 图中的①~⑧对应“图 14-39 主控接收（连续接收模式）的流程图”中的①~⑧。

2. m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-39 主控接收（连续接收模式）的流程图



备注 图中的①~⑧对应“图 14-38 主控接收（连续接收模式）的时序图”中的①~⑧。

### 14.5.3 主控的发送和接收

主控的发送和接收是指 RL78 微控制器输出传送时钟并且和其他设备进行数据发送和接收的运行。

3 线串行 I/O	CSI00	CSI11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCK00、SI00、SO00	SCK11、SI11、SO11
中断	INTCSI00	INTCSI11
	可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。	
错误检测标志	只有溢出错误检测标志（OVFmn）。	
传送数据长度	7 位或者 8 位	
传送速率注	Max. $f_{CLK}/2$ [Hz]（只限于 CSI00）， $f_{CLK}/4$ [Hz] Min. $f_{CLK}/(2 \times 2^{15} \times 128)$ [Hz] $f_{CLK}$ : 系统时钟频率	
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 • DAPmn=0: 在串行时钟开始运行时，开始数据输入 / 输出。 • DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输入 / 输出。	
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 • CKPmn=0: 不反相 • CKPmn=1: 反相	
数据方向	MSB 优先或者 LSB 优先	

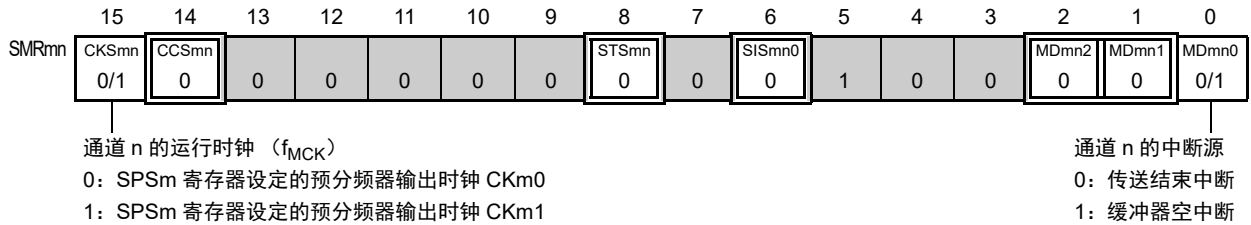
注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（ $T_A = -40 \sim +85^\circ\text{C}$ ）”）的范围内使用。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

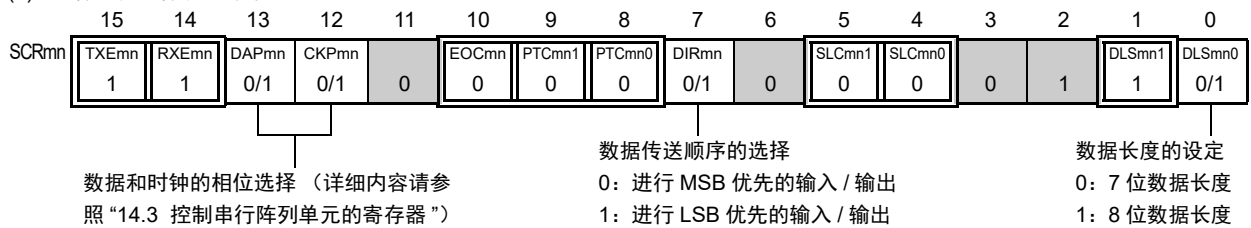
(1) 寄存器的设定

图 14-40 3 线串行 I/O (CSI00、CSI11) 主控发送和接收时的寄存器设定内容例子

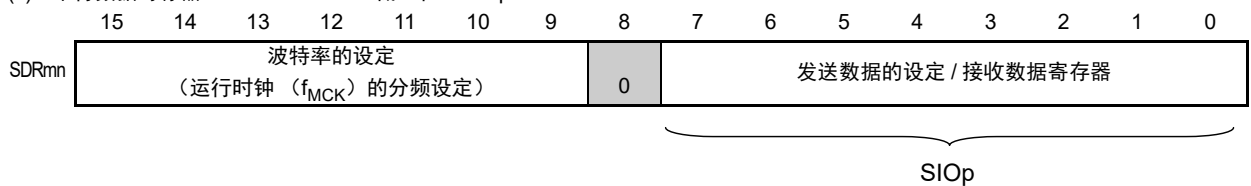
(a) 串行模式寄存器 mn (SMRmn)



(b) 串行通信运行设定寄存器 mn (SCRmn)



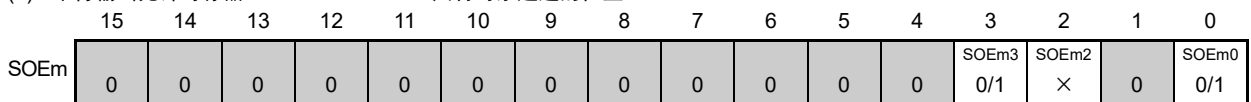
(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIOp)



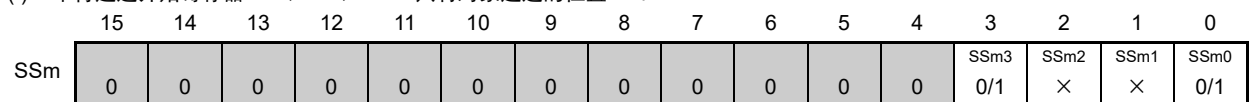
(d) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。



(e) 串行输出允许寄存器 m (SOEm) ..... 只将对象通道的位置“1”。



(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。



备注 1. m : 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

2. □ : 在 CSI 主控发送和接收模式中为固定设定。■ : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-41 主控发送和接收的初始设定步骤

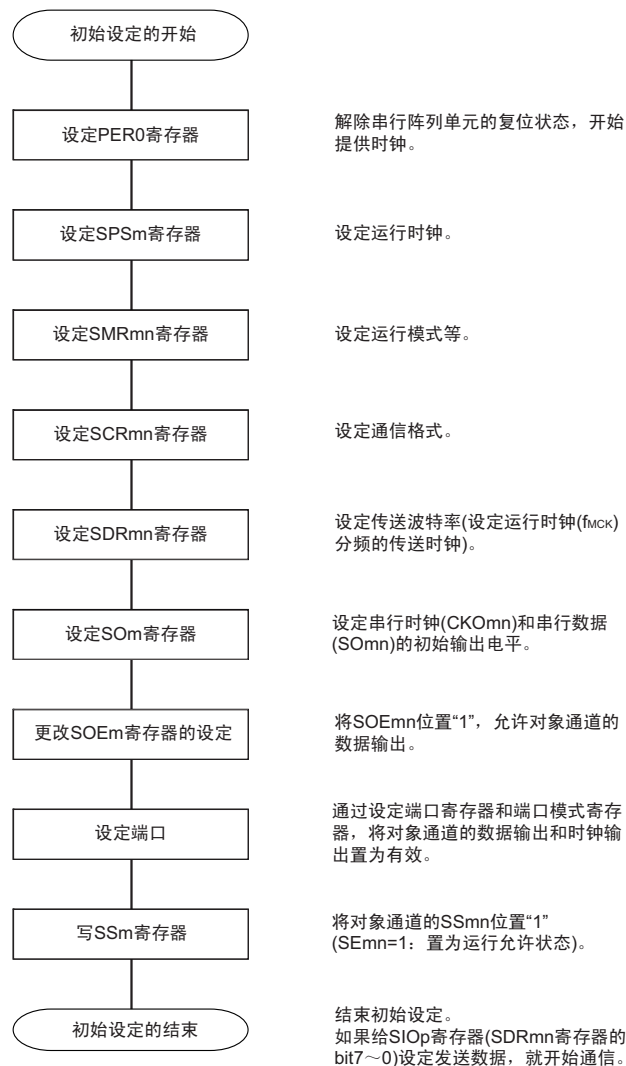


图 14-42 主控发送和接收的中止步骤

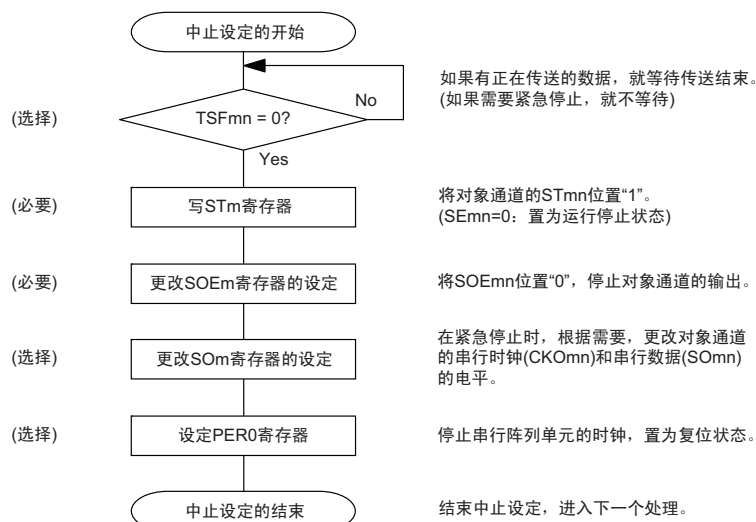
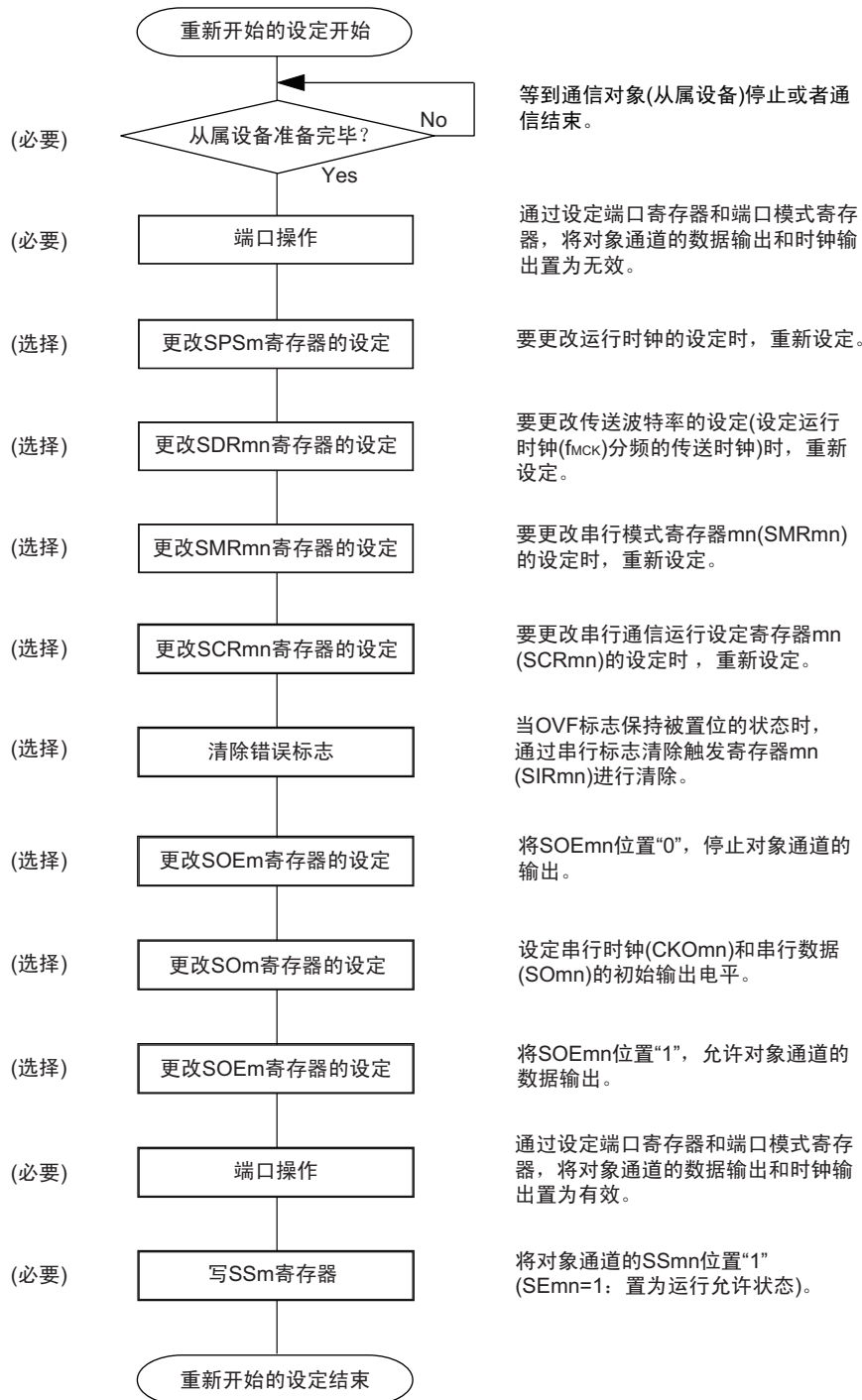


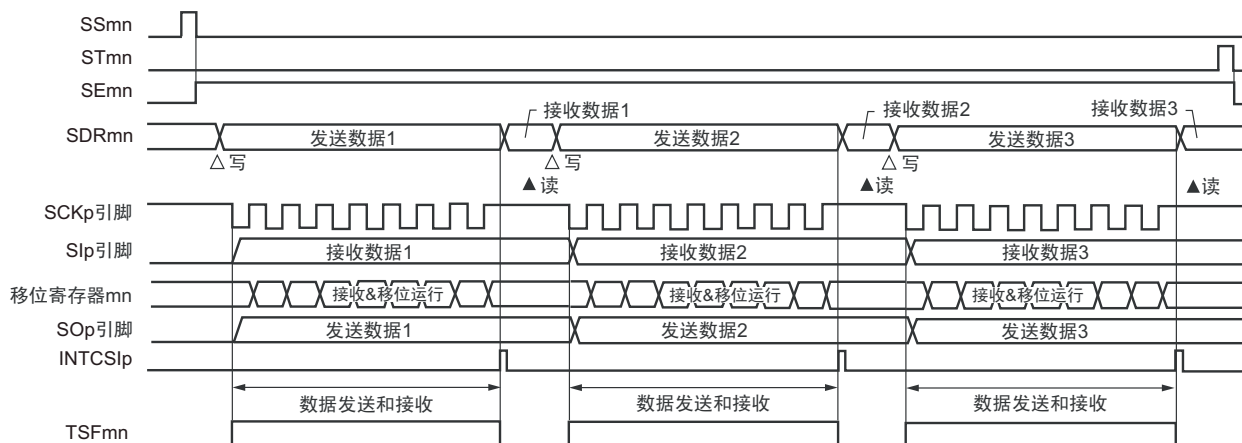
图 14-43 重新开始主控发送和接收的设定步骤





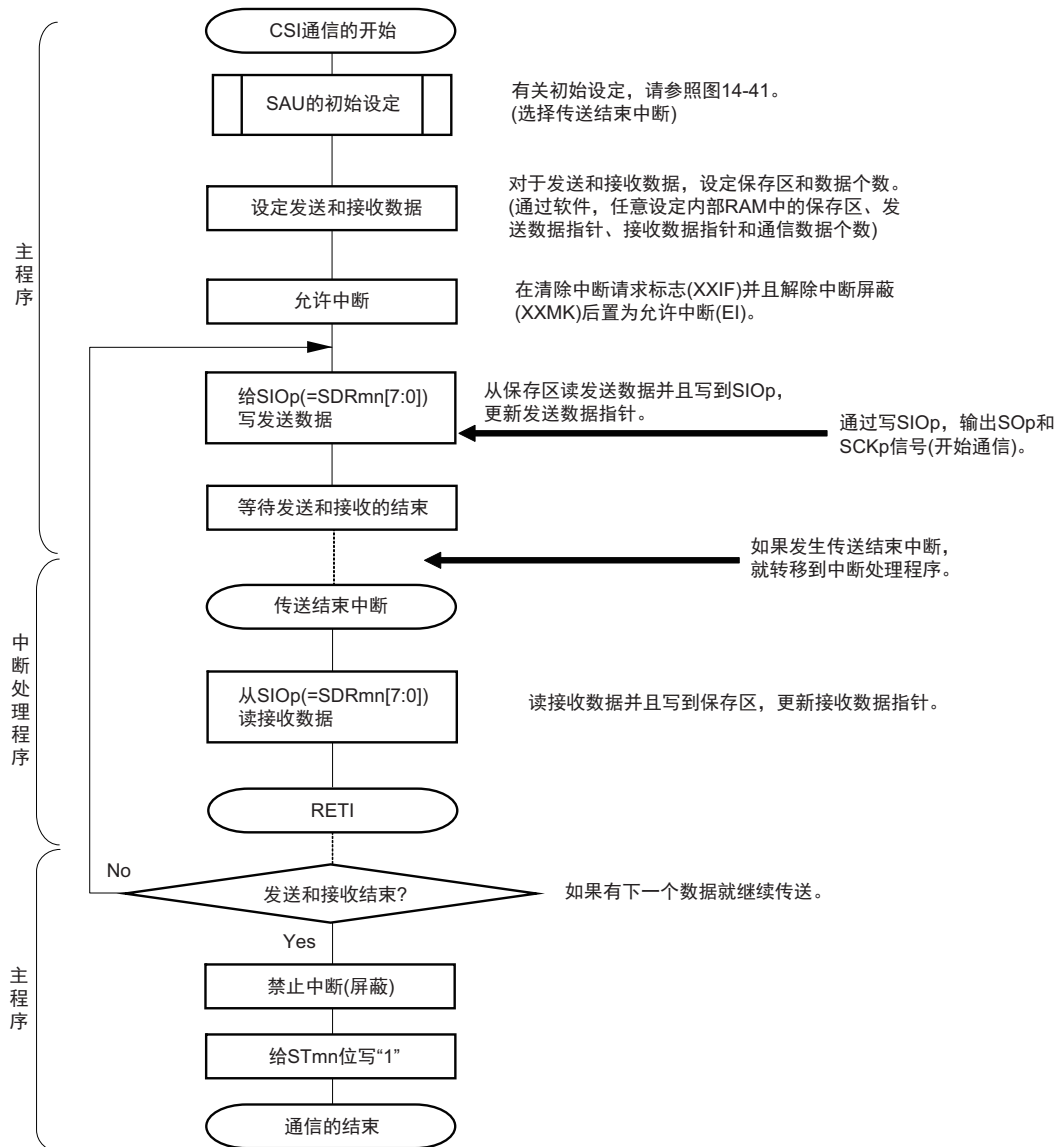
## (3) 处理流程（单次发送和接收模式）

图 14-44 主控发送和接收（单次发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



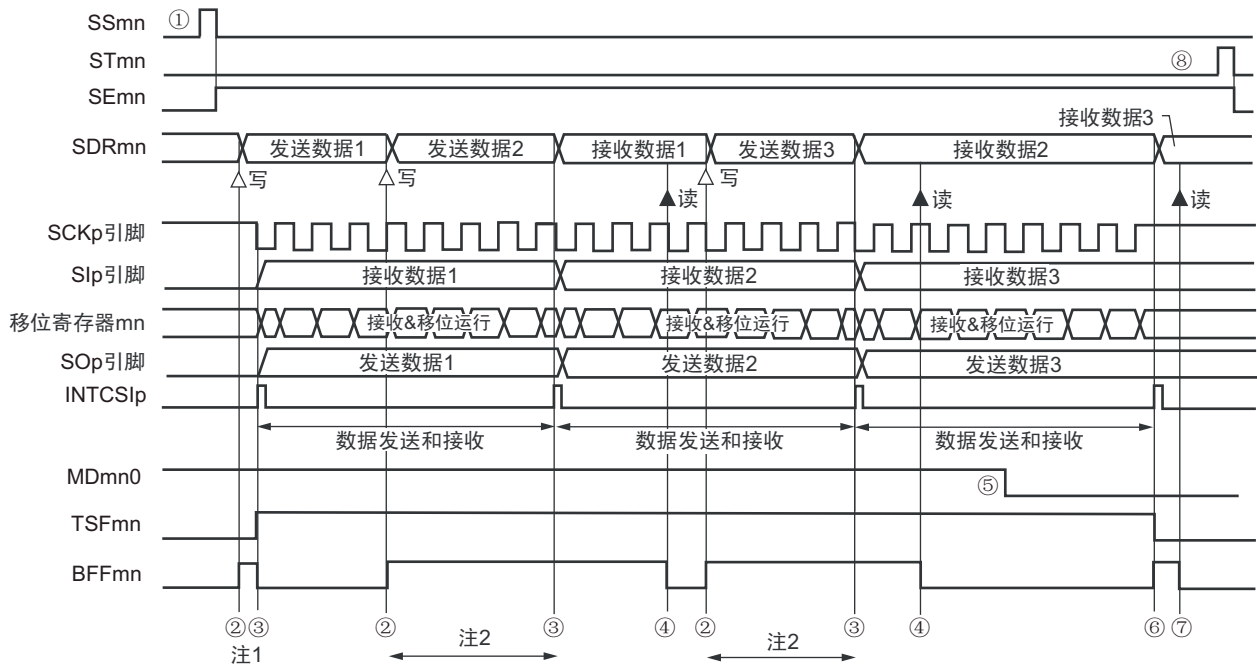
备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-45 主控发送和接收（单次发送和接收模式）的流程图



## (4) 处理流程（连续发送和接收模式）

图 14-46 主控发送和接收（连续发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



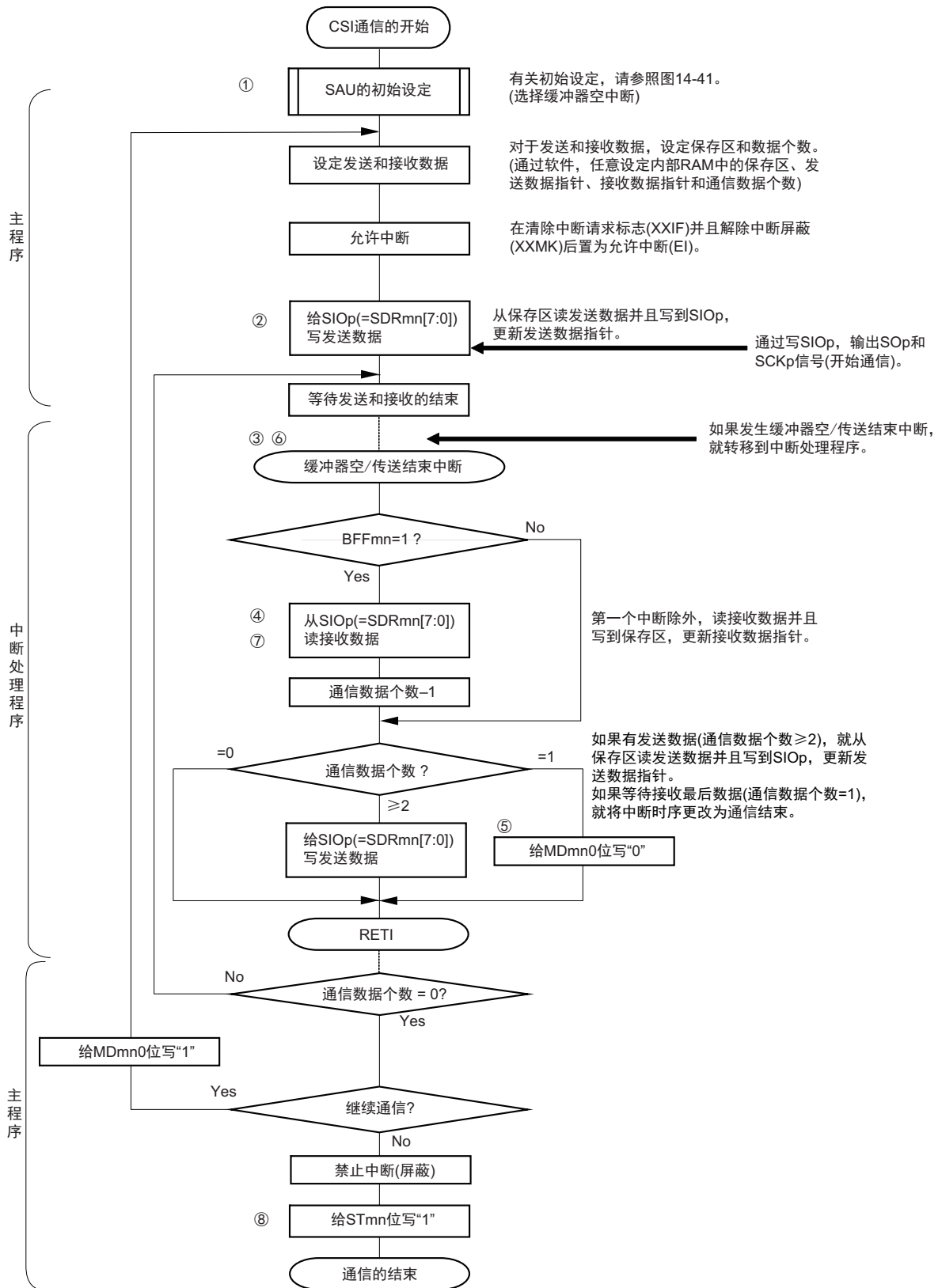
- 注 1. 如果在串行状态寄存器 mn (SSRmn) 的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn (SDRmn) 时）给 SDRmn 寄存器写发送数据，就重写发送数据。
2. 如果在此期间读取 SDRmn 寄存器，就能读发送数据。此时，不影响传送运行。

注意 即使在运行中也能改写串行模式寄存器 mn (SMRmn) 的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 1. 图中的①~⑧对应“图 14-47 主控发送和接收（连续发送和接收模式）的流程图”中的①~⑧。

2. m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-47 主控发送和接收（连续发送和接收模式）的流程图



备注 图中的①~⑧对应“图 14-46 主控发送和接收（连续发送和接收模式）的时序图”中的①~⑧。

### 14.5.4 从属发送

从属发送是指在从其他设备输入传送时钟的状态下 RL78 微控制器将数据发送到其他设备的运行。

3 线串行 I/O	CSI00	CSI11
对象通道	SAU0 的通道 0	SAU0 的通道 2
使用的引脚	SCK00、SO00	SCK10、SO11
中断	INTCSI00	INTCSI11
	可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。	
错误检测标志	只有溢出错误检测标志（OVFmn）。	
传送数据长度	7 位或者 8 位	
传送速率	Max. $f_{MCK}/6$ [Hz] 注 1、2	
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 <ul style="list-style-type: none"> <li>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。</li> <li>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。</li> </ul>	
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 <ul style="list-style-type: none"> <li>• CKPmn=0: 不反相</li> <li>• CKPmn=1: 反相</li> </ul>	
数据方向	MSB 优先或者 LSB 优先	

- 注 1. 因为在内部对 SCK00 引脚和 SCK11 引脚输入的外部串行时钟进行采样后使用，所以最大传送速率为  $f_{MCK}/6$ [Hz]。  
 2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（ $T_A=-40 \sim +85^\circ\text{C}$ ）”）的范围内使用。

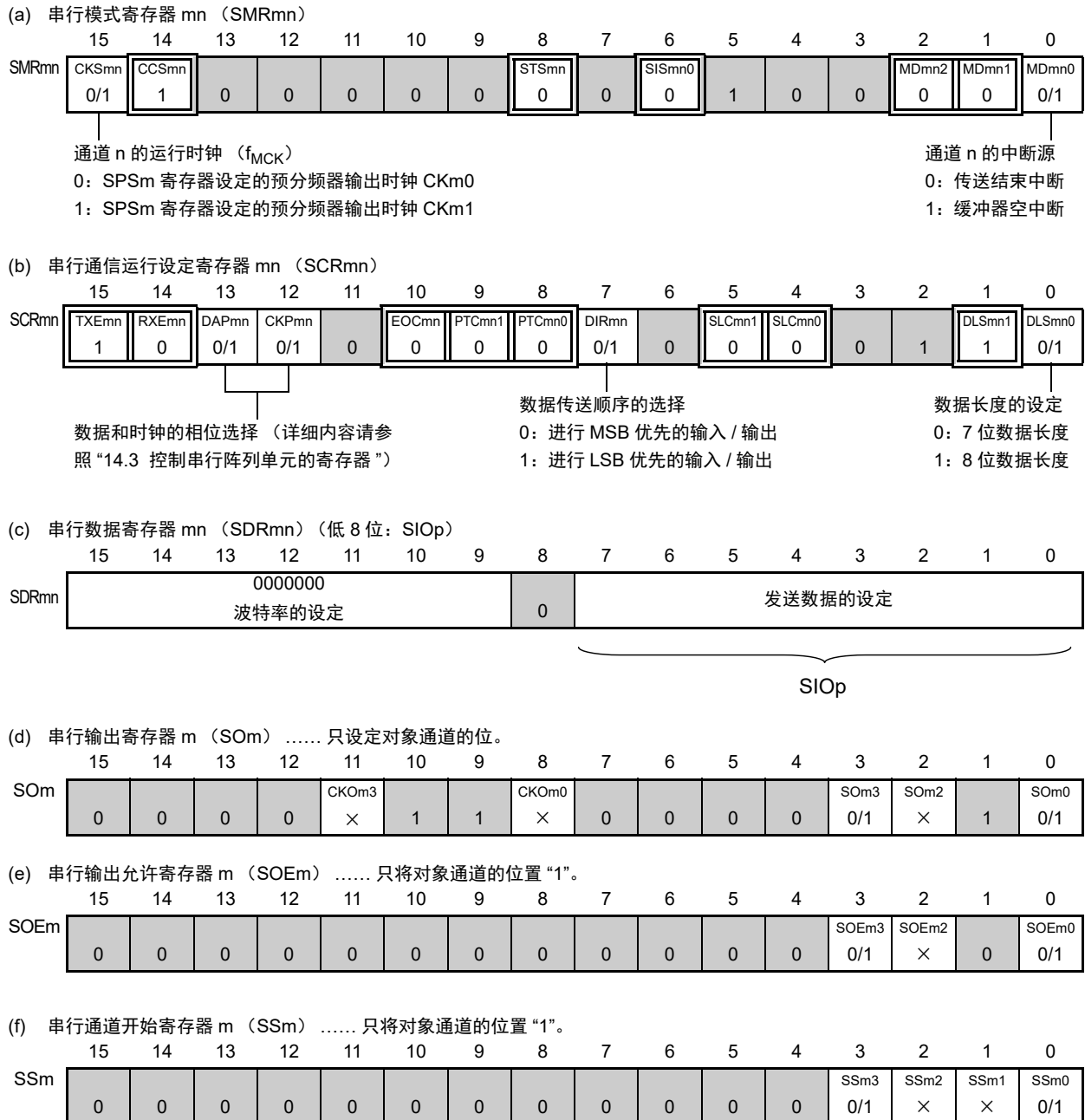
备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

$f_{SCK}$ : 串行时钟频率

2. m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

## (1) 寄存器的设定

图 14-48 3 线串行 I/O (CSI00、CSI11) 从属发送时的寄存器设定内容例子



备注 1. m : 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

2. □ : 在 CSI 从属发送模式中为固定设定。■ : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-49 从属发送的初始设定步骤

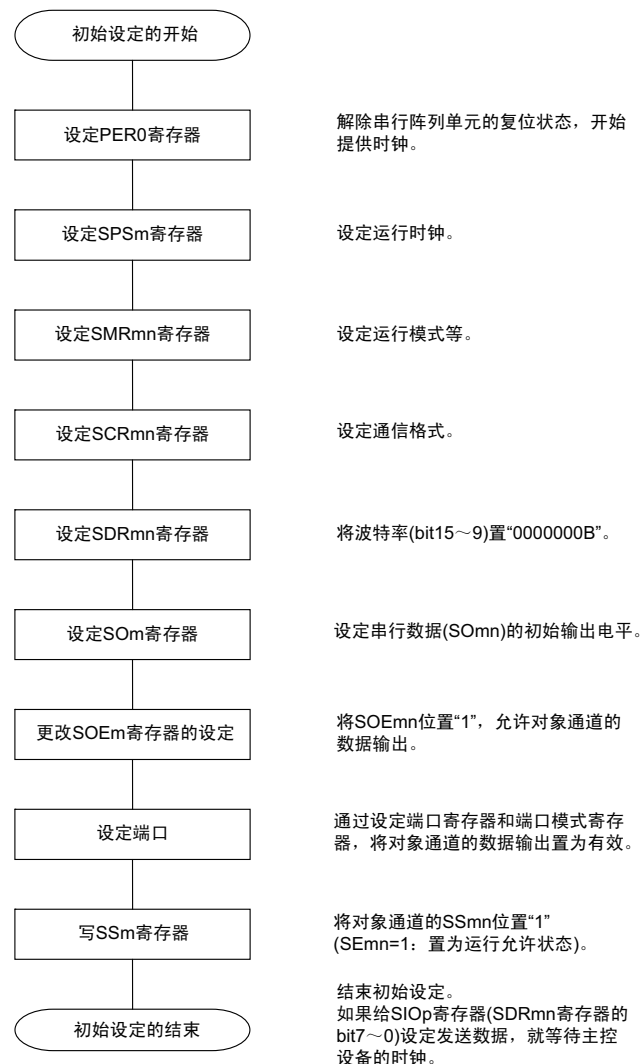


图 14-50 从属发送的中止步骤

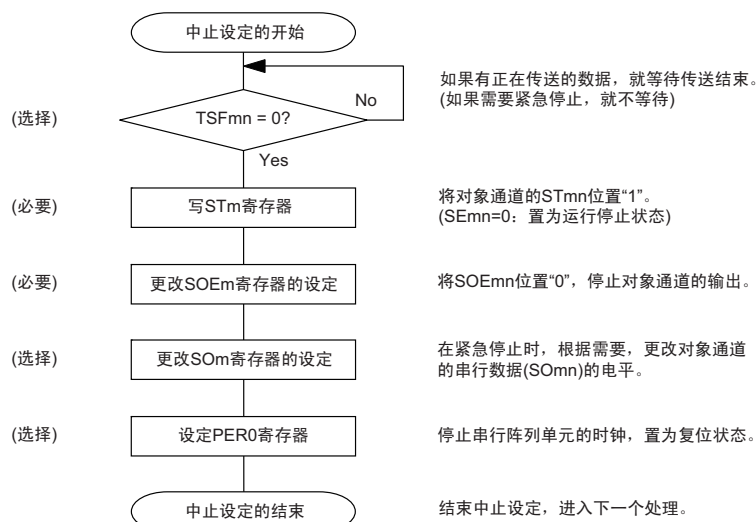
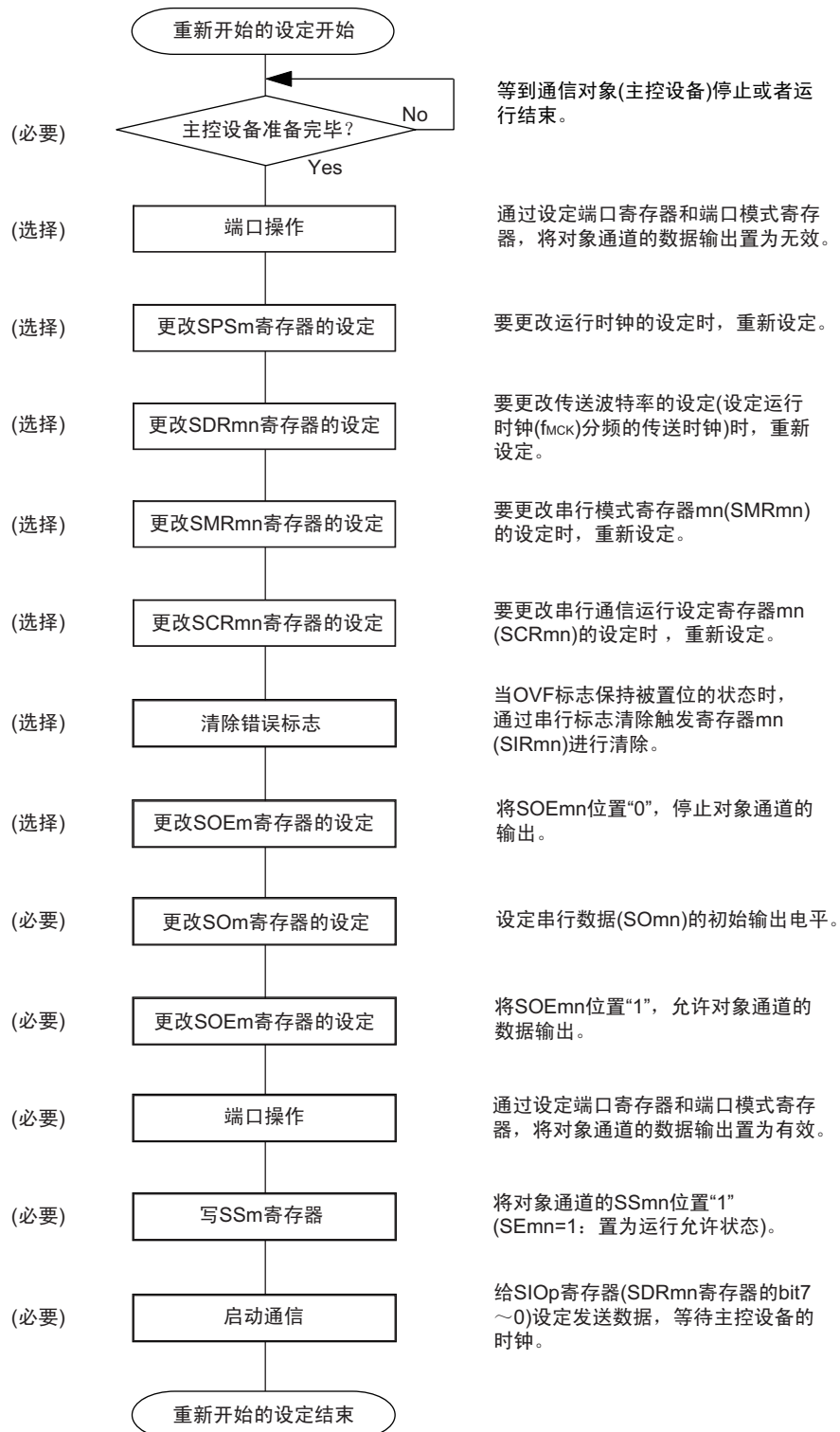


图 14-51 重新开始从属发送的设定步骤

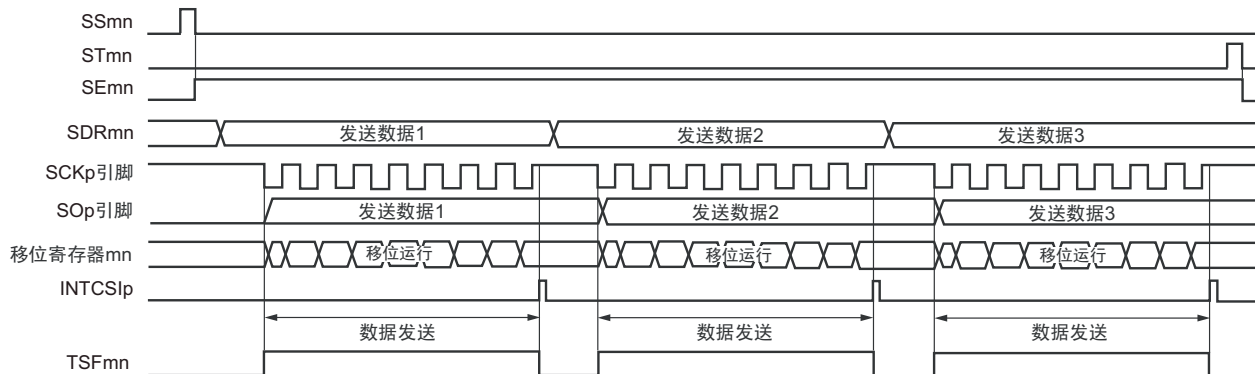


备注 如果在中止设定中改写 PER0 来停止提供时钟, 就必须在等到通信对象 (主控设备) 停止或者通信结束后进行初始设定而不是进行重新开始的设定。



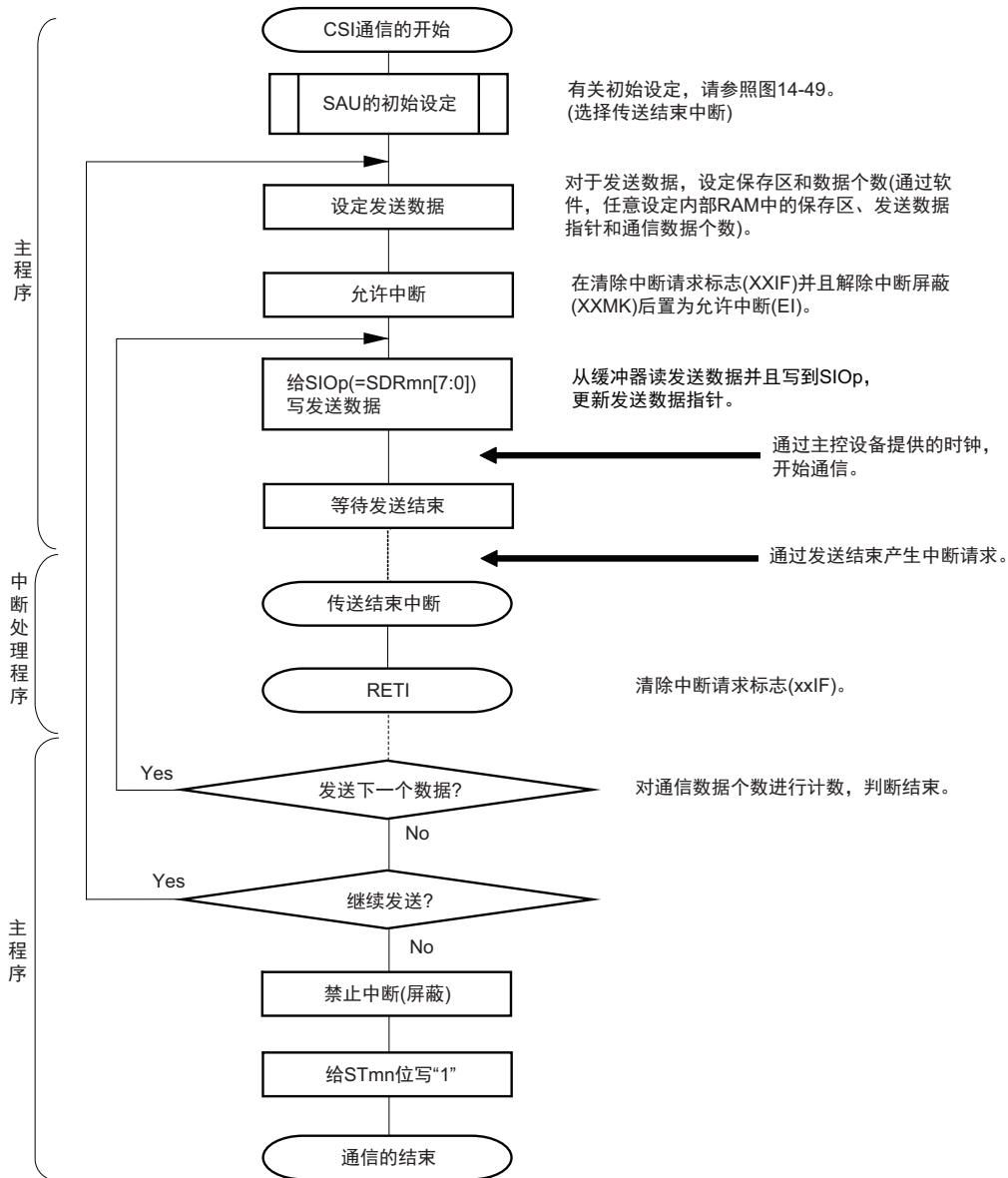
(3) 处理流程（单次发送模式）

图 14-52 从属发送（单次发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



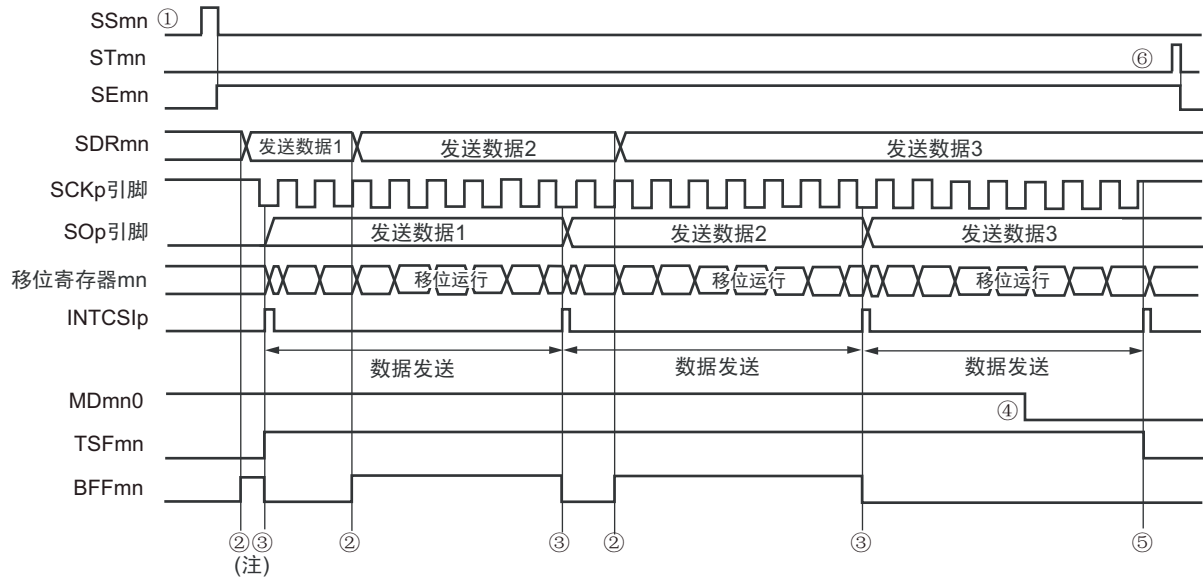
备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-53 从属发送（单次发送模式）的流程图



## (4) 处理流程（连续发送模式）

图 14-54 从属发送（连续发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）

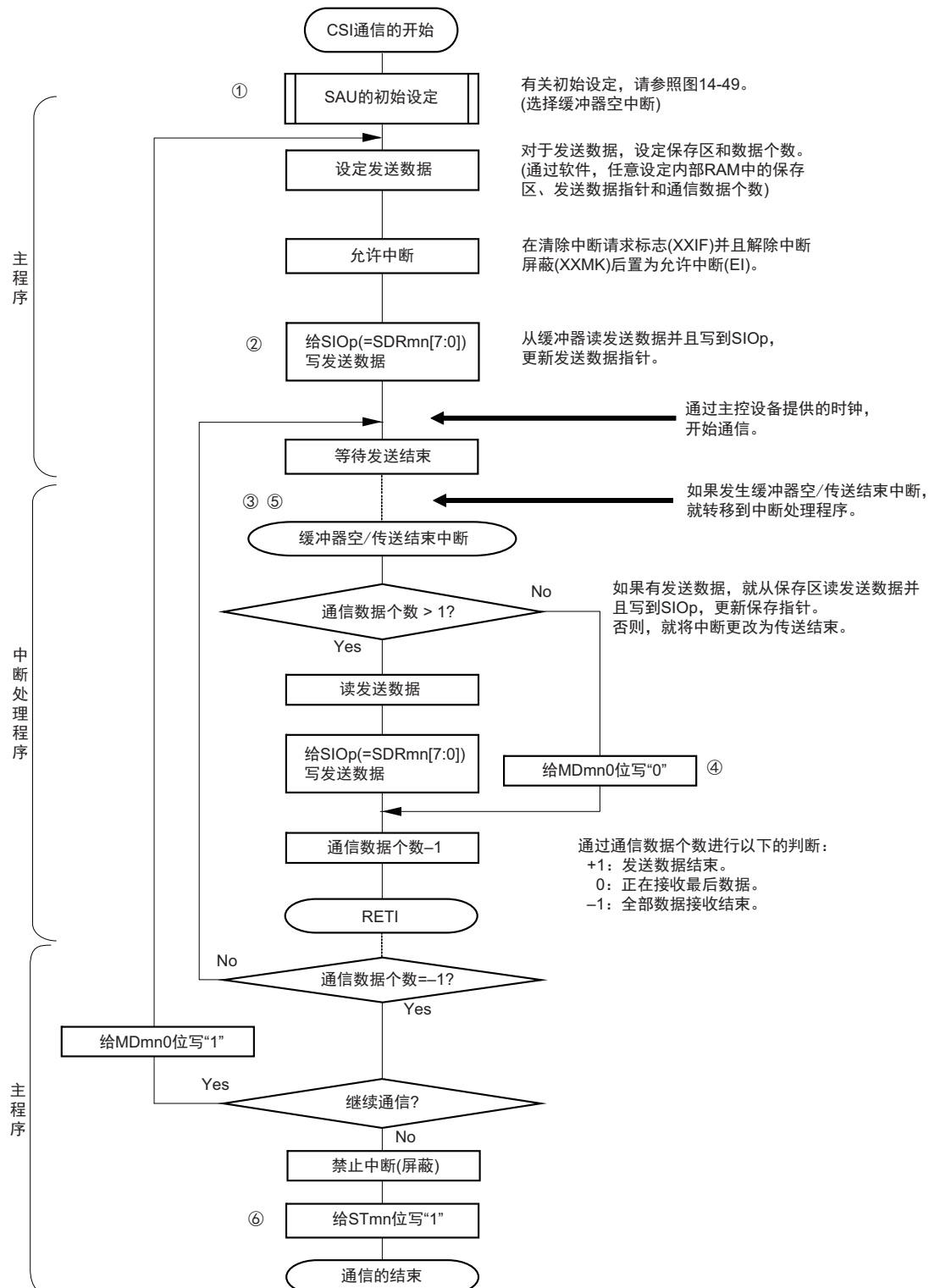


注 如果在串行状态寄存器 mn（SSRmn）的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn（SDRmn）时）给 SDRmn 寄存器写发送数据，就重写发送数据。

注意 即使在运行中也能改写串行模式寄存器 mn（SMRmn）的 MDmn0 位。但是，必须在开始传送最后一位之前进行改写。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-55 从属发送（连续发送模式）的流程图



备注 图中的①~⑥对应“图 14-54 从属发送（连续发送模式）的时序图”中的①~⑥。

### 14.5.5 从属接收

从属接收是指在从其他设备输入传送时钟的状态下 RL78 微控制器从其他设备接收数据的运行。

3 线串行 I/O	CSI00	CSI11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCK00、SI00	SCK11、SI11
中断	INTCSI00	INTCSI11
	只限于传送结束中断（禁止设定缓冲器空中断）。	
错误检测标志	只有溢出错误检测标志（OVFmn）。	
传送数据长度	7 位或者 8 位	
传送速率	Max. $f_{MCK}/6$ [Hz] 注 1、2	
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 <ul style="list-style-type: none"> <li>• DAPmn=0: 在串行时钟开始运行时，开始数据输入。</li> <li>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输入。</li> </ul>	
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 <ul style="list-style-type: none"> <li>• CKPmn=0: 不反相</li> <li>• CKPmn=1: 反相</li> </ul>	
数据方向	MSB 优先或者 LSB 优先	

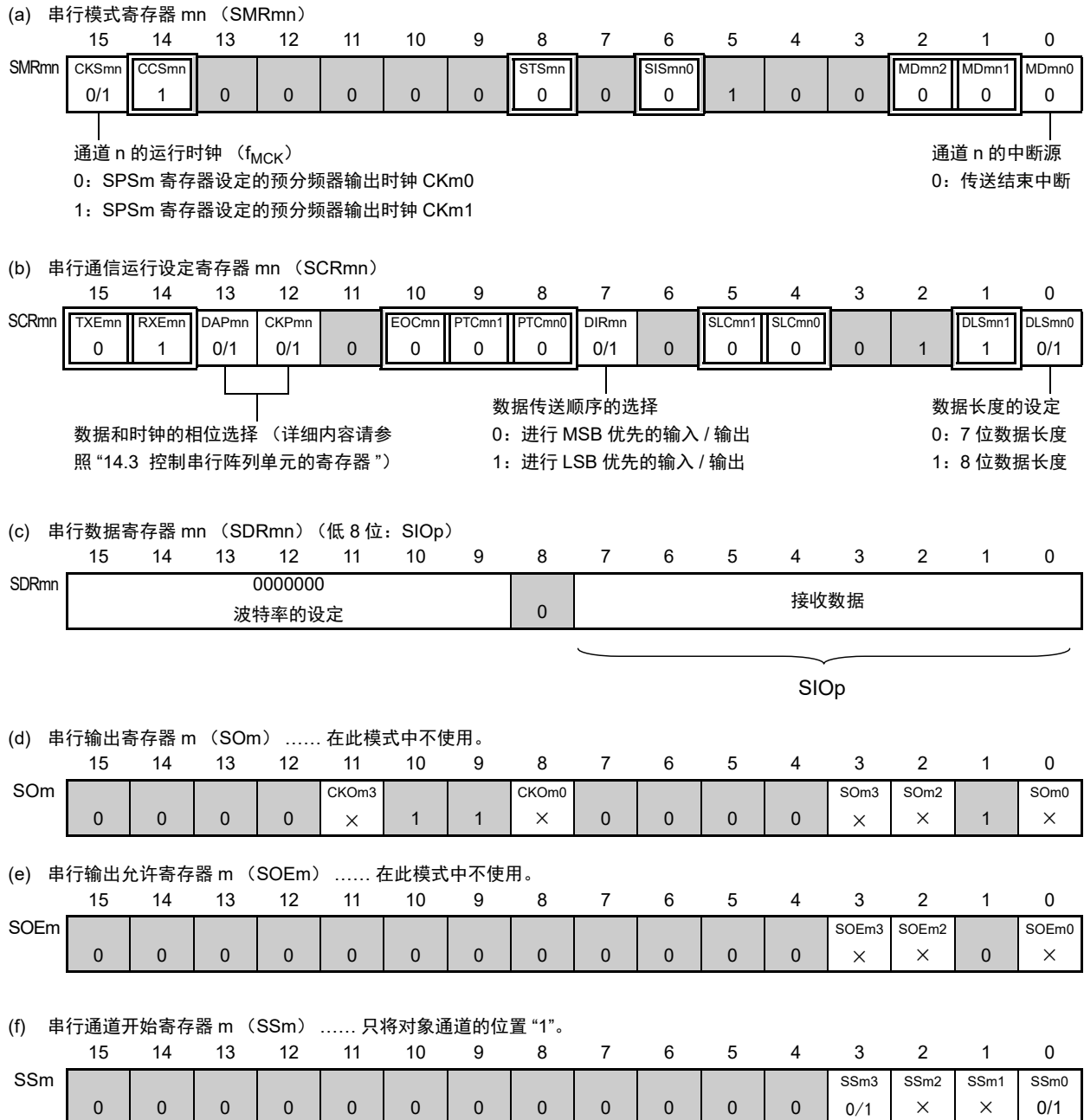
- 注 1. 因为在内部对 SCK00 引脚和 SCK11 引脚输入的外部串行时钟进行采样后使用，所以最大传送速率为  $f_{MCK}/6$ [Hz]。  
 2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（ $T_A=-40 \sim +85^\circ\text{C}$ ）”）的范围内使用。

备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

2. m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

## (1) 寄存器的设定

图 14-56 3 线串行 I/O (CSI00、CSI11) 从属接收时的寄存器设定内容例子



备注 1. m : 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

2. □: 在从属接收模式中为固定设定。■: 不能设定 (设定初始值)。  
 ×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1: 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-57 从属接收的初始设定步骤

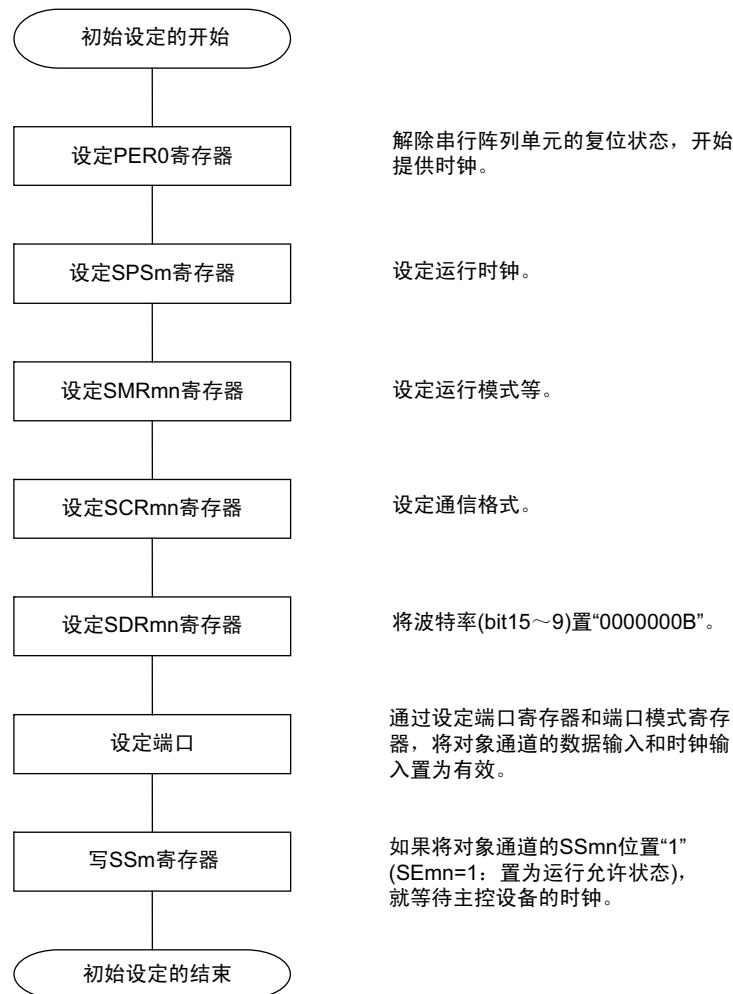


图 14-58 从属接收的中止步骤

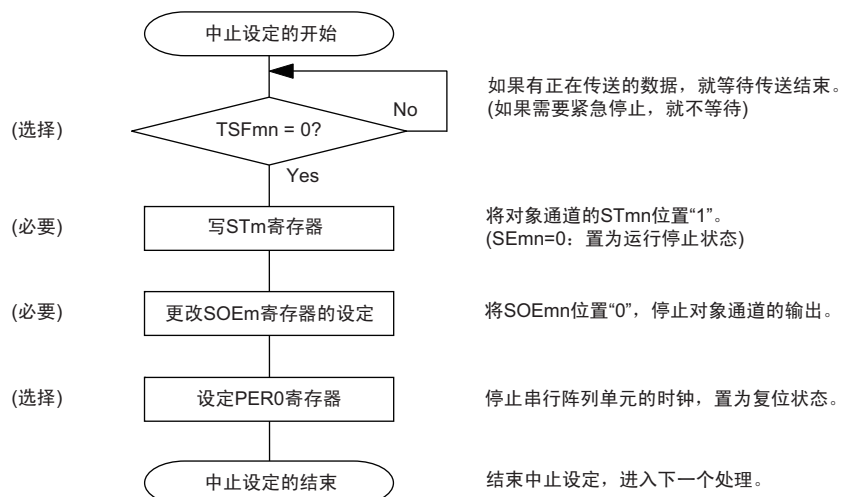
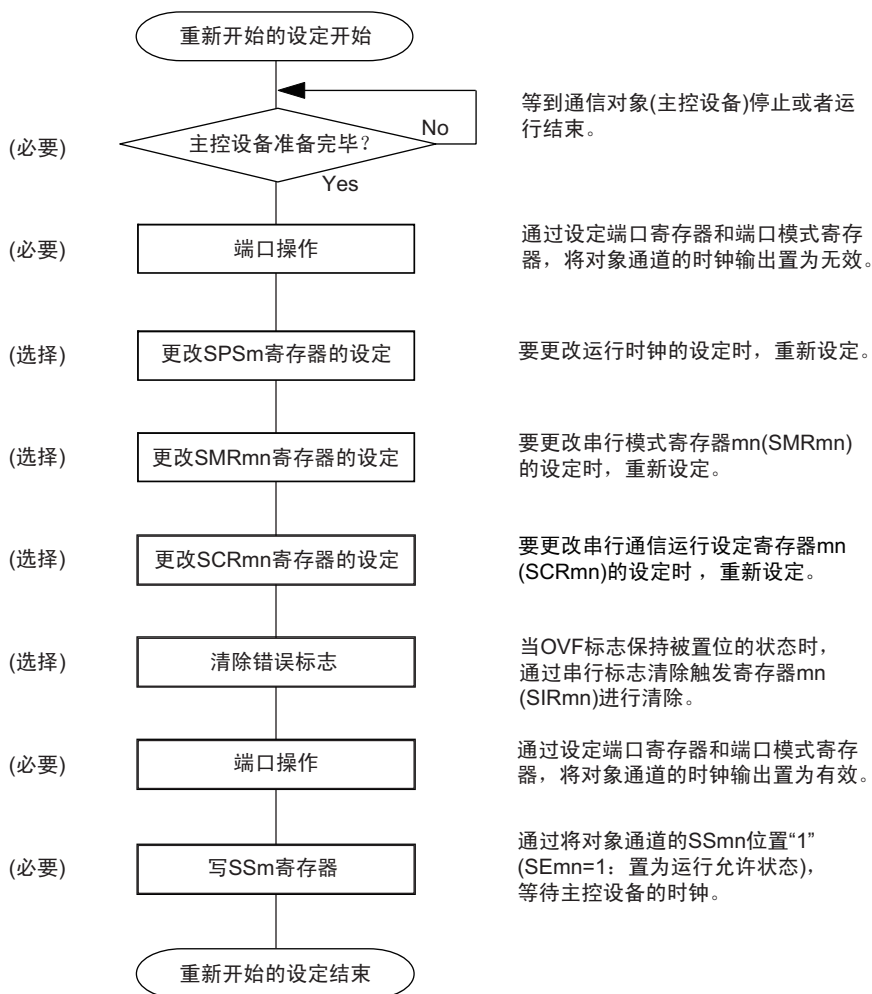


图 14-59 重新开始从属接收的设定步骤

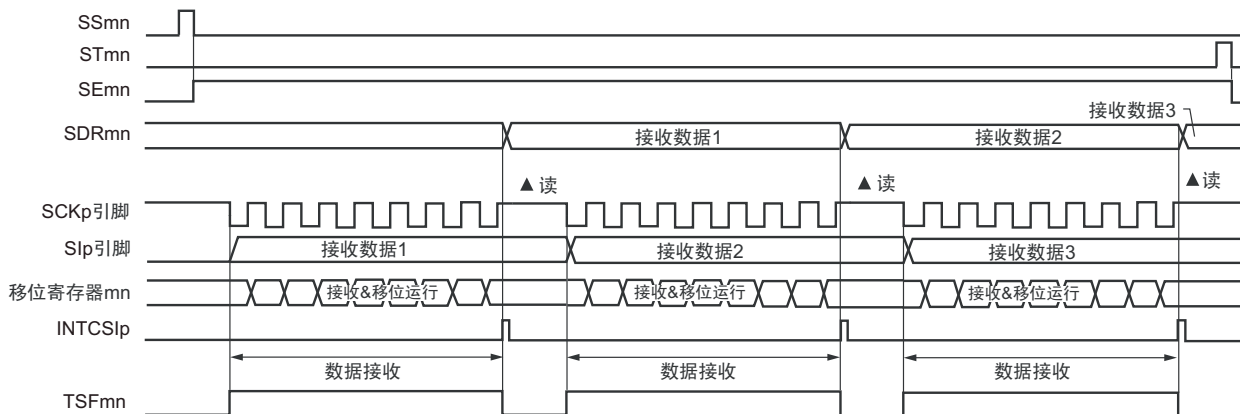


备注 如果在中止设定中改写 PER0 来停止提供时钟, 就必须在等到通信对象 (主控设备) 停止或者通信结束后进行初始设定而不是进行重新开始的设定。



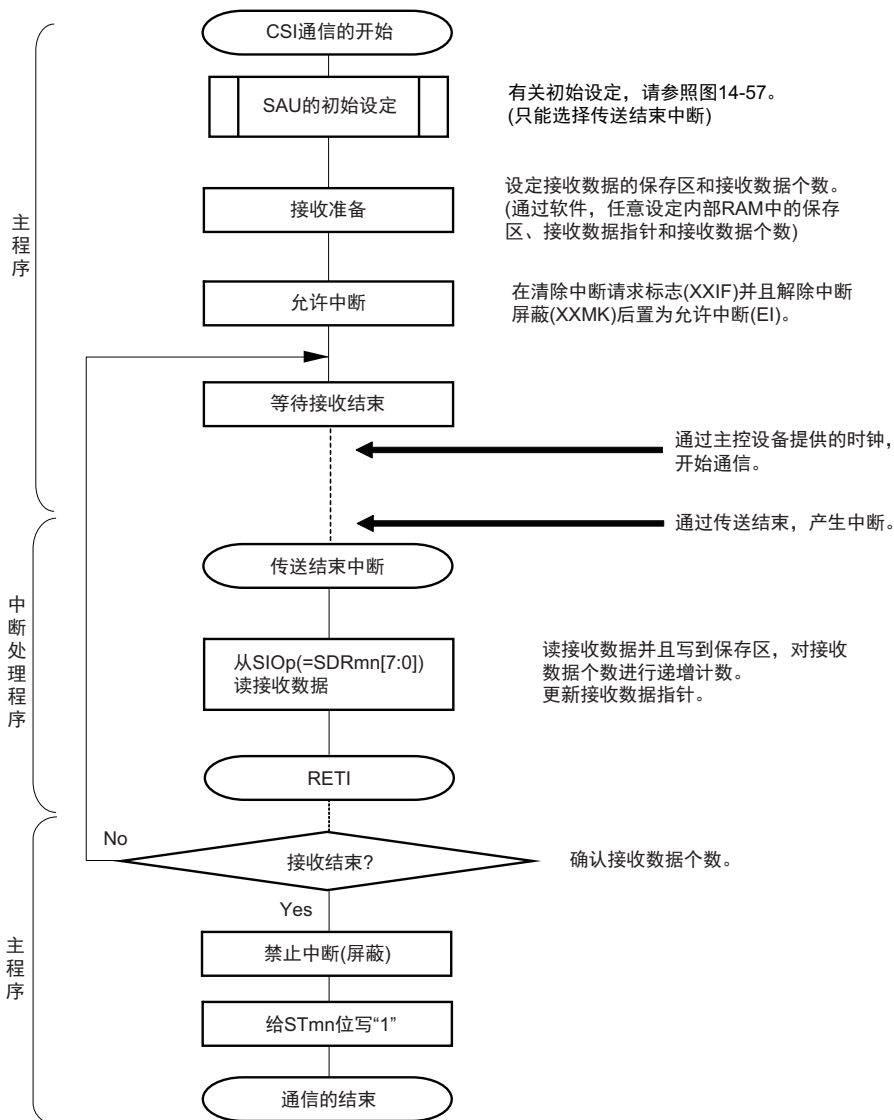
(3) 处理流程（单次接收模式）

图 14-60 从属接收（单次接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI号 (p=00、11) mn=00、03

图 14-61 从属接收（单次接收模式）的流程图



### 14.5.6 从属发送和接收

从属发送和接收是指在从其他设备输入传送时钟的状态下 RL78 微控制器和其他设备进行数据发送和接收的运行。

3 线串行 I/O	CSI00	CSI11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCK00、SI00、SO00	SCK11、SI11、SO11
中断	INTCSI00	INTCSI11
	可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。	
错误检测标志	只有溢出错误检测标志（OVFmn）。	
传送数据长度	7 位或者 8 位	
传送速率	Max. $f_{MCK}/6[\text{Hz}]$ 注 1、2	
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 <ul style="list-style-type: none"> <li>• DAPmn=0: 在串行时钟开始运行时，开始数据输入 / 输出。</li> <li>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输入 / 输出。</li> </ul>	
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 <ul style="list-style-type: none"> <li>• CKPmn=0: 不反相</li> <li>• CKPmn=1: 反相</li> </ul>	
数据方向	MSB 优先或者 LSB 优先	

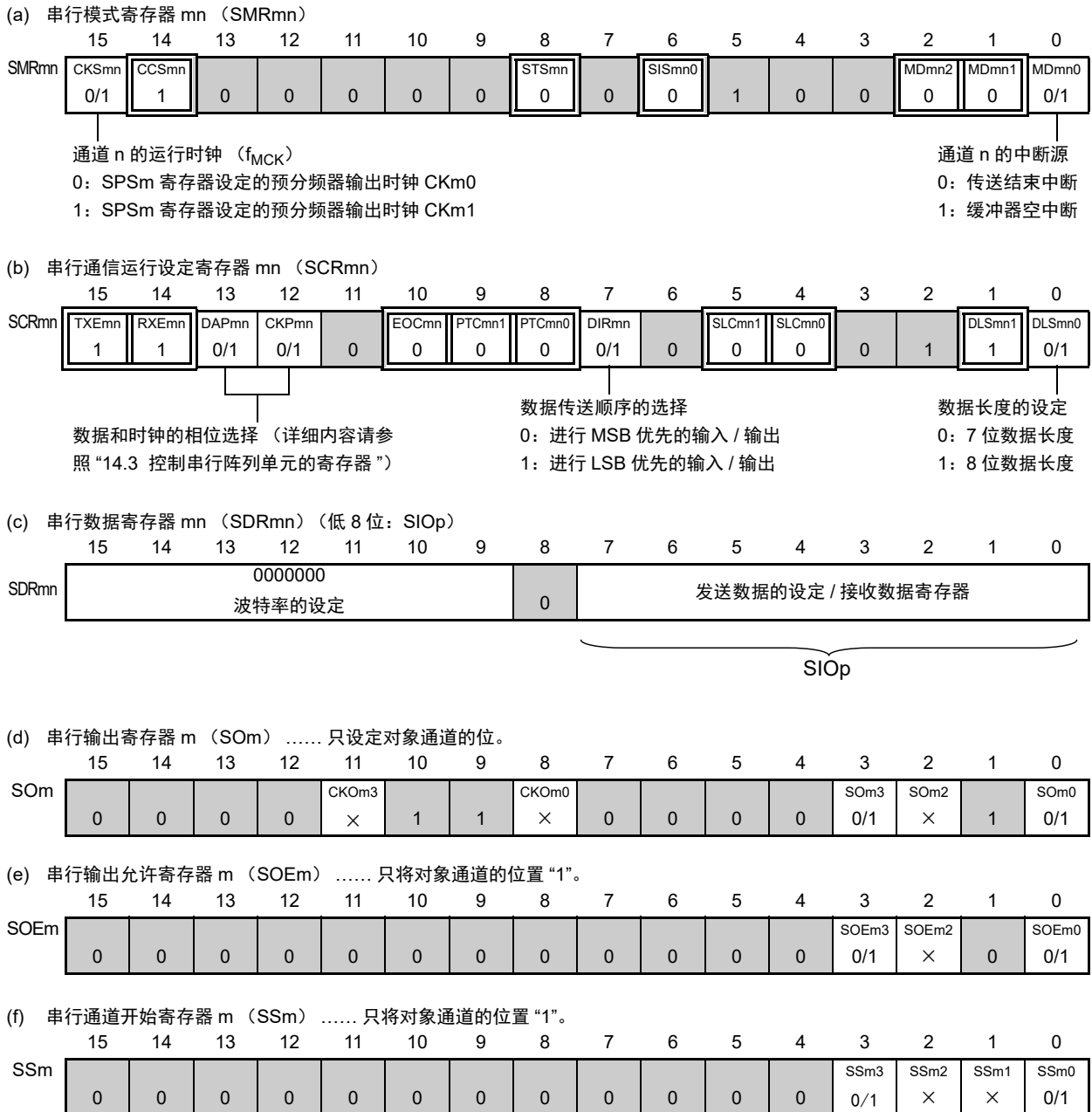
- 注 1. 因为在内部对 SCK00 引脚和 SCK11 引脚输入的外部串行时钟进行采样后使用，所以最大传送速率为  $f_{MCK}/6[\text{Hz}]$ 。  
 2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性 ( $T_A=-40 \sim +85^\circ\text{C}$ )”）的范围内使用。

备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

2. m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

(1) 寄存器的设定

图 14-62 3 线串行 I/O (CSI00、CSI11) 从属发送和接收时的寄存器设定内容例子



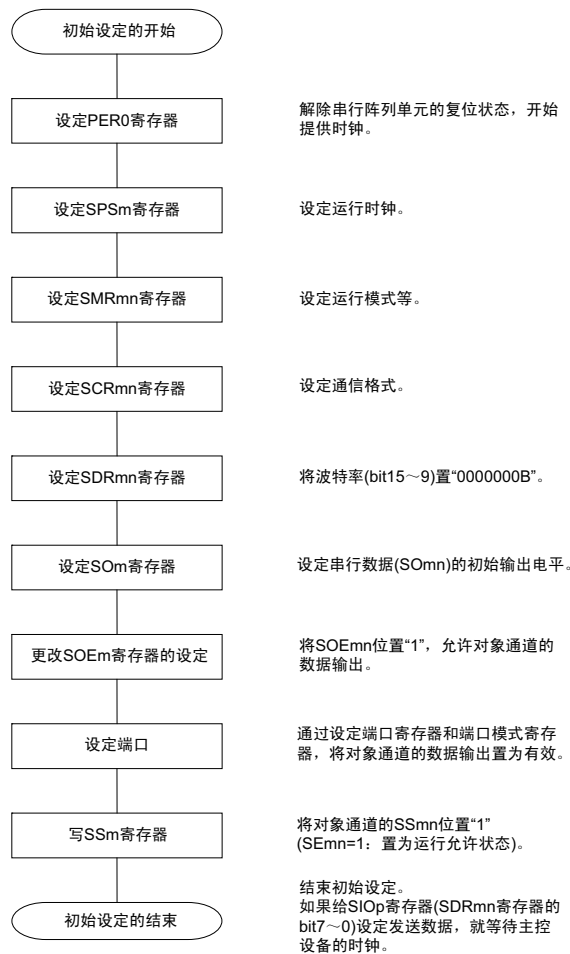
注意 在主控设备开始输出时钟前，必须给 SIOp 寄存器设定发送数据。

备注 1. m : 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

- 2. □ : 在 CSI 从属发送和接收模式中为固定设定。■ : 不能设定 (设定初始值)。
- × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下，设定初始值)。
- 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-63 从属发送和接收的初始设定步骤



注意 在主导设备开始输出时钟前，必须给 SIOp 寄存器设定发送数据。

图 14-64 从属发送和接收的中止步骤

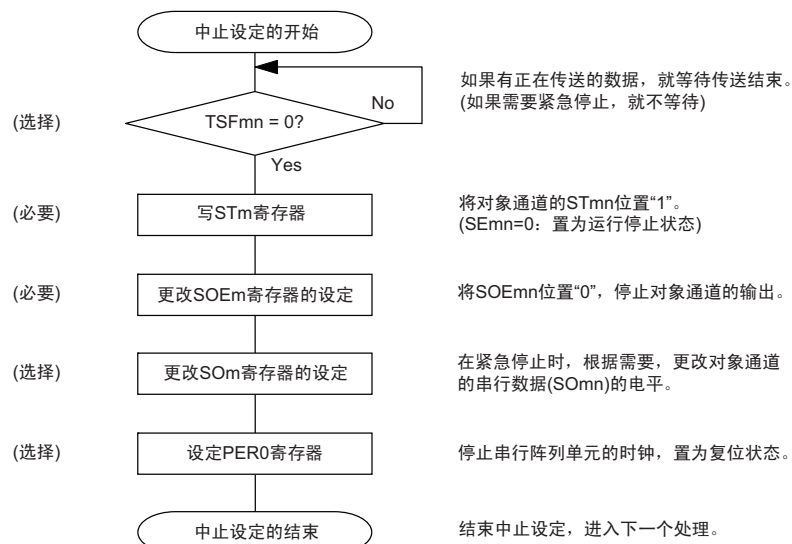
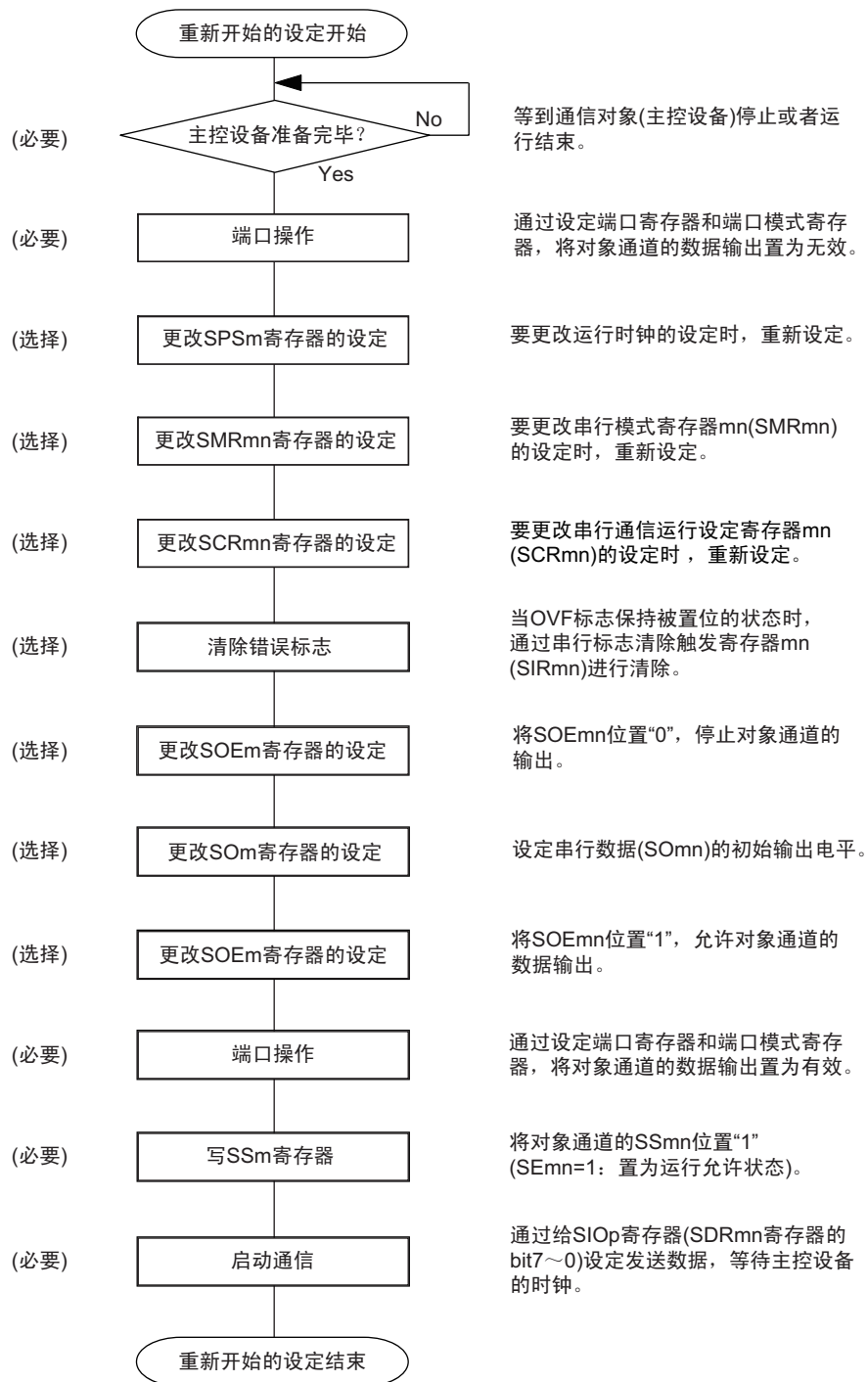


图 14-65 重新开始从属发送和接收的设定步骤

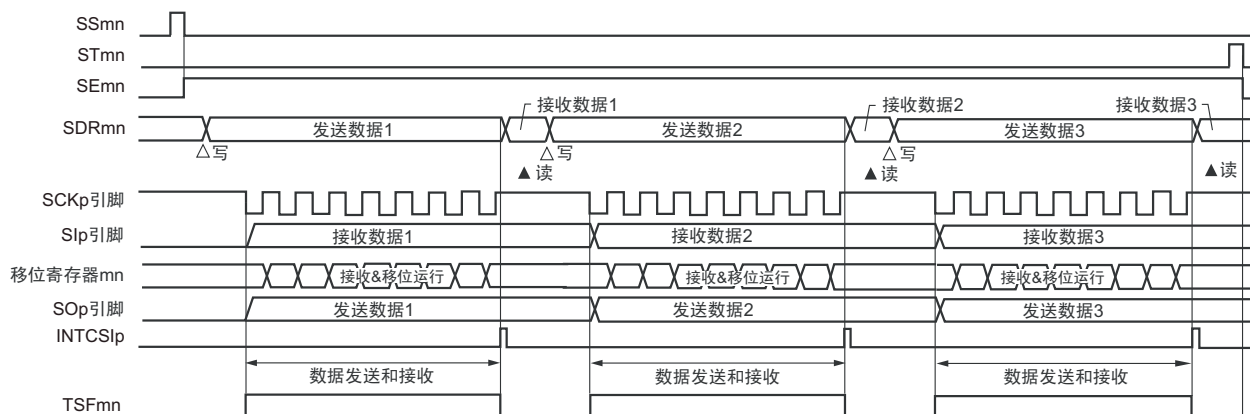


注意 1. 在主导设备开始输出时钟前, 必须给 SIOp 寄存器设定发送数据。

2. 如果在中止设定中改写 PER0 来停止提供时钟, 就必须在等到通信对象 (主导设备) 停止或者通信结束后进行初始设定而不是进行重新开始的设定。

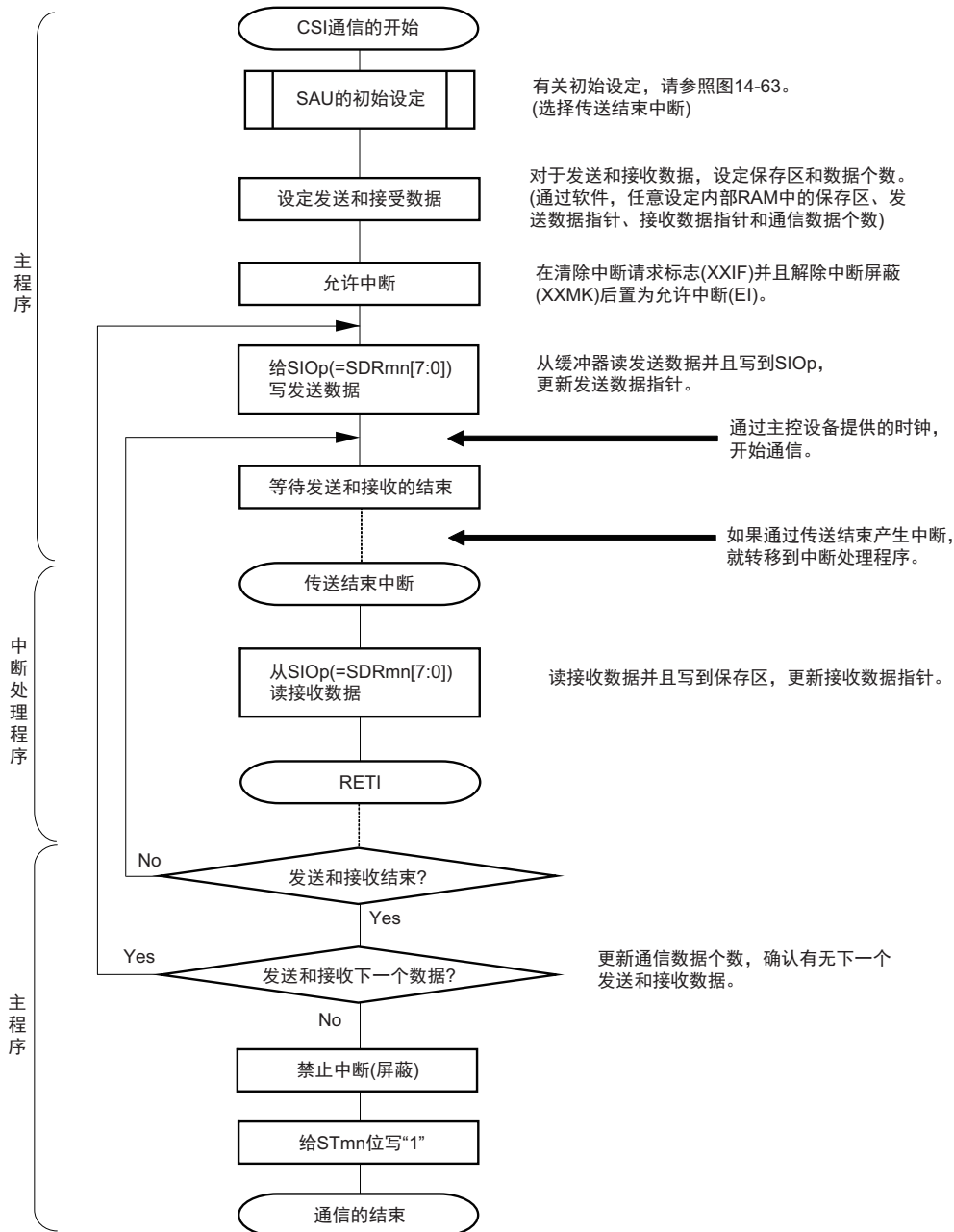
## (3) 处理流程（单次发送和接收模式）

图 14-66 从属发送和接收（单次发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



备注 m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-67 从属发送和接收（单次发送和接收模式）的流程图

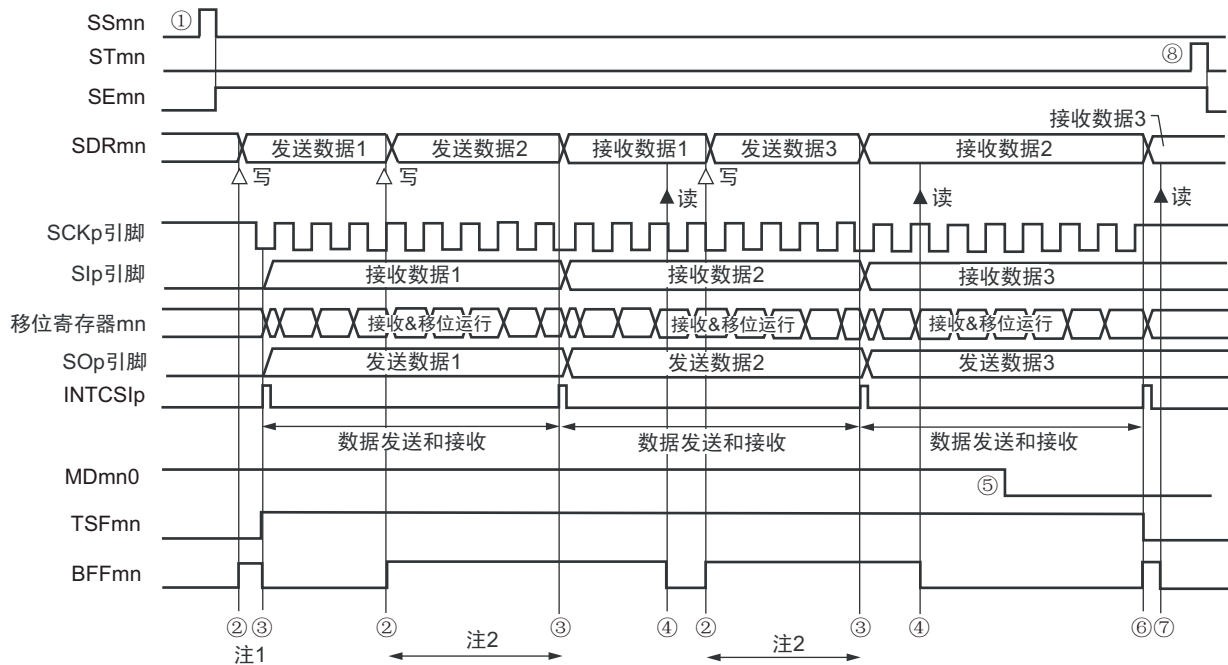


**注意** 在主控设备开始输出时钟前, 必须给 SIOp 寄存器设定发送数据。



## (4) 处理流程（连续发送和接收模式）

图 14-68 从属发送和接收（连续发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



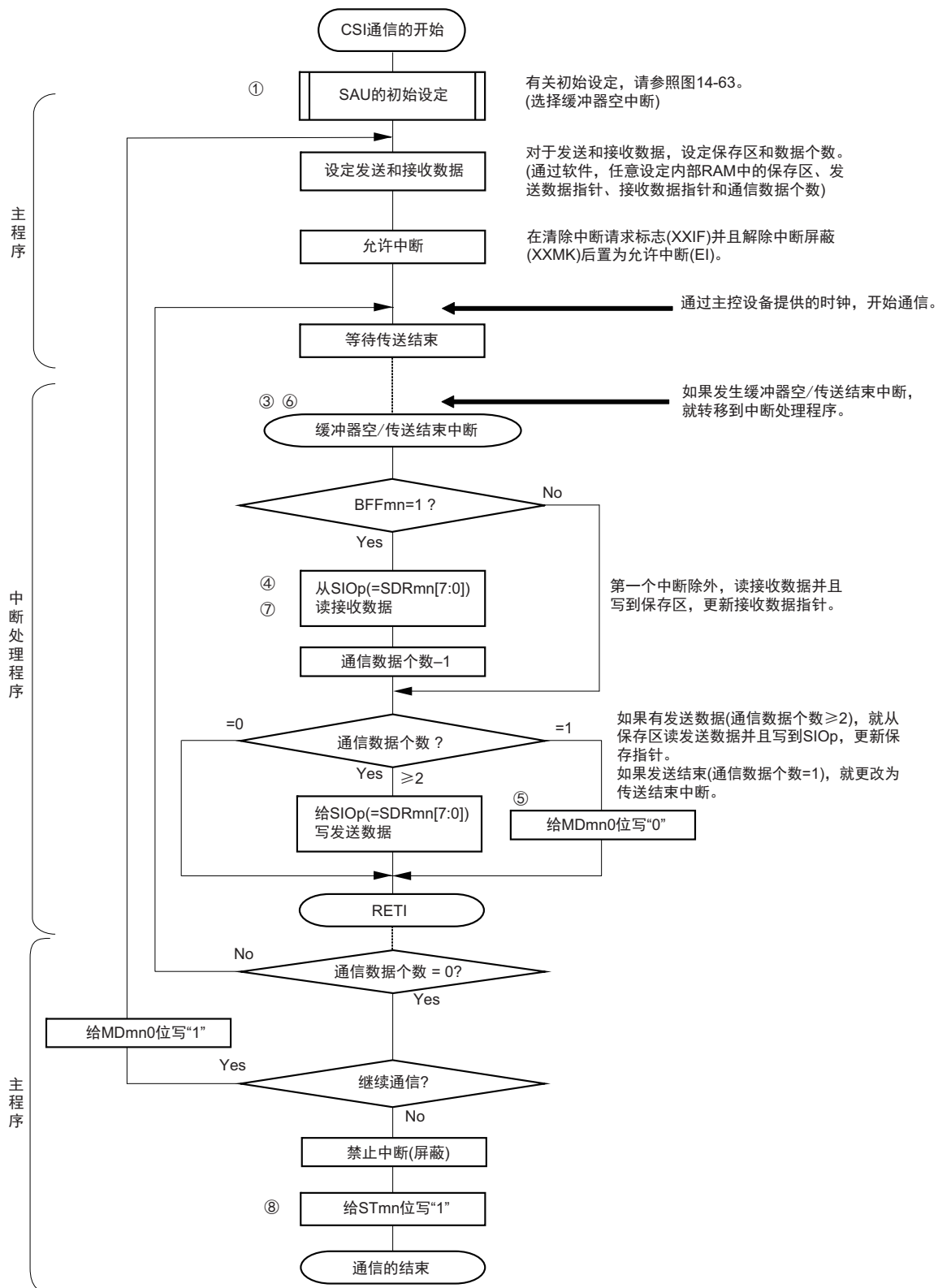
- 注 1. 如果在串行状态寄存器 mn（SSRmn）的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn（SDRmn）时）给 SDRmn 寄存器写发送数据，就重写发送数据。
2. 如果在此期间读取 SDRmn 寄存器，就能读发送数据。此时，不影响传送运行。

注意 即使在运行中也能改写串行模式寄存器 mn（SMRmn）的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 1. 图中的①~⑧对应“图 14-69 从属发送和接收（连续发送和接收模式）的流程图”中的①~⑧。

2. m: 单元号 (m=0) n: 通道号 (n=0、3) p: CSI 号 (p=00、11) mn=00、03

图 14-69 从属发送和接收（连续发送和接收模式）的流程图



**注意** 在主控设备开始输出时钟前, 必须给 SIOp 寄存器设定发送数据。

**备注** 图中的①~⑧对应“图 14-68 从属发送和接收（连续发送和接收模式）的时序图”中的①~⑧。

### 14.5.7 SNOOZE 模式功能

这是在 STOP 模式中通过检测 SCK<sub>p</sub> 引脚的输入使 CSI 进行接收的模式。通常，在 STOP 模式中 CSI 停止通信，但是使用此模式并且通过检测 SCK<sub>p</sub> 引脚的输入，能在 CPU 不运行的状态下进行 CSI 接收。只有 CSI00 才能设定 SNOOZE 模式。

要在 SNOOZE 模式中使用 CSI 时，在转移到 STOP 模式前进行以下的设定（参照“图 14-71 SNOOZE 模式运行（启动一次）的流程图”和“图 14-73 SNOOZE 模式运行（连续启动）的流程图”）。

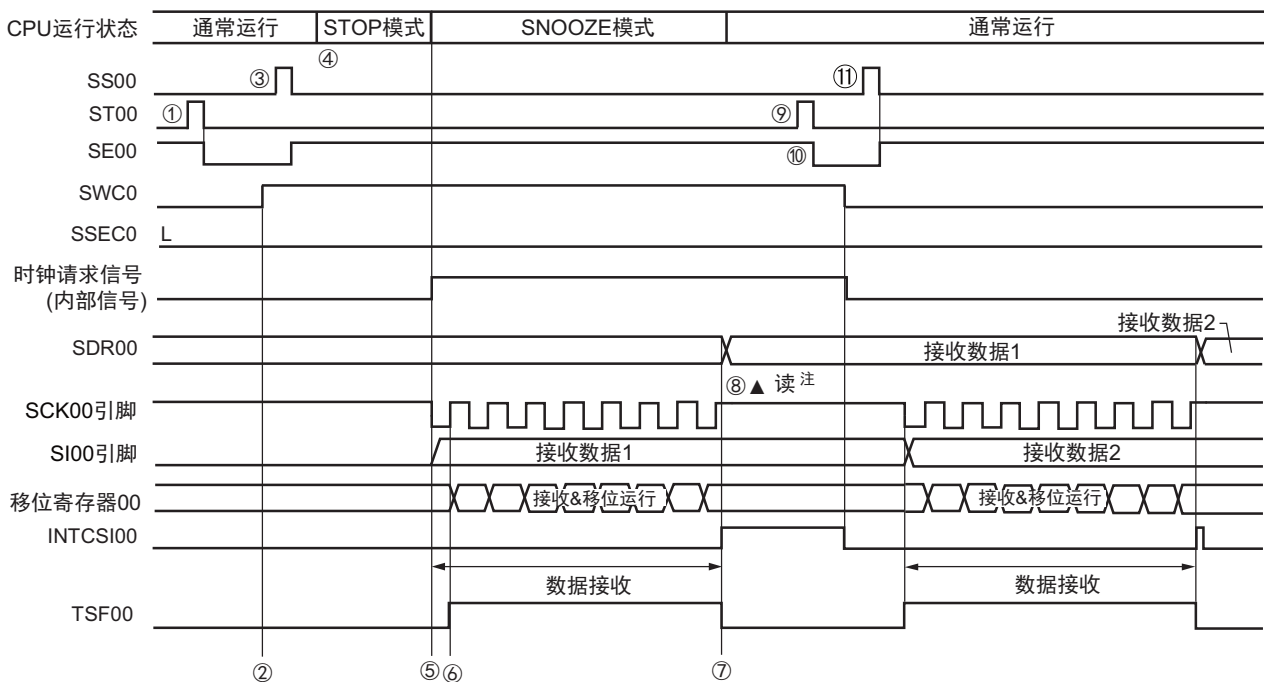
- 必须在即将转移到 STOP 模式前将串行待机控制寄存器 m（SSC<sub>m</sub>）的 SWC<sub>m</sub> 位置“1”。在初始设定结束后将串行通道开始寄存器 m（SS<sub>m</sub>）的 SS<sub>m0</sub> 位置“1”。
- 在转移到 STOP 模式后，如果检测到 SCK<sub>p</sub> 引脚的有效边沿，就转移到 SNOOZE 模式。通过 SCK<sub>p</sub> 引脚的串行时钟输入，开始 CSI<sub>p</sub> 接收。

注意 1. 只有在选择高速内部振荡器时钟作为  $f_{CLK}$  时才能设定 SNOOZE 模式。

2. 在 SNOOZE 模式中使用时，最大传送速率为 1Mbps。

#### (1) SNOOZE 模式运行（启动一次）

图 14-70 SNOOZE 模式运行（启动一次）的时序图（类型 1：DAP<sub>m</sub>n=0、CKP<sub>m</sub>n=0）



注 必须在 SWC<sub>m</sub> 位为“1”的状态下并且在检测到 SCK<sub>p</sub> 引脚输入的下一个有效边沿前读接收数据。

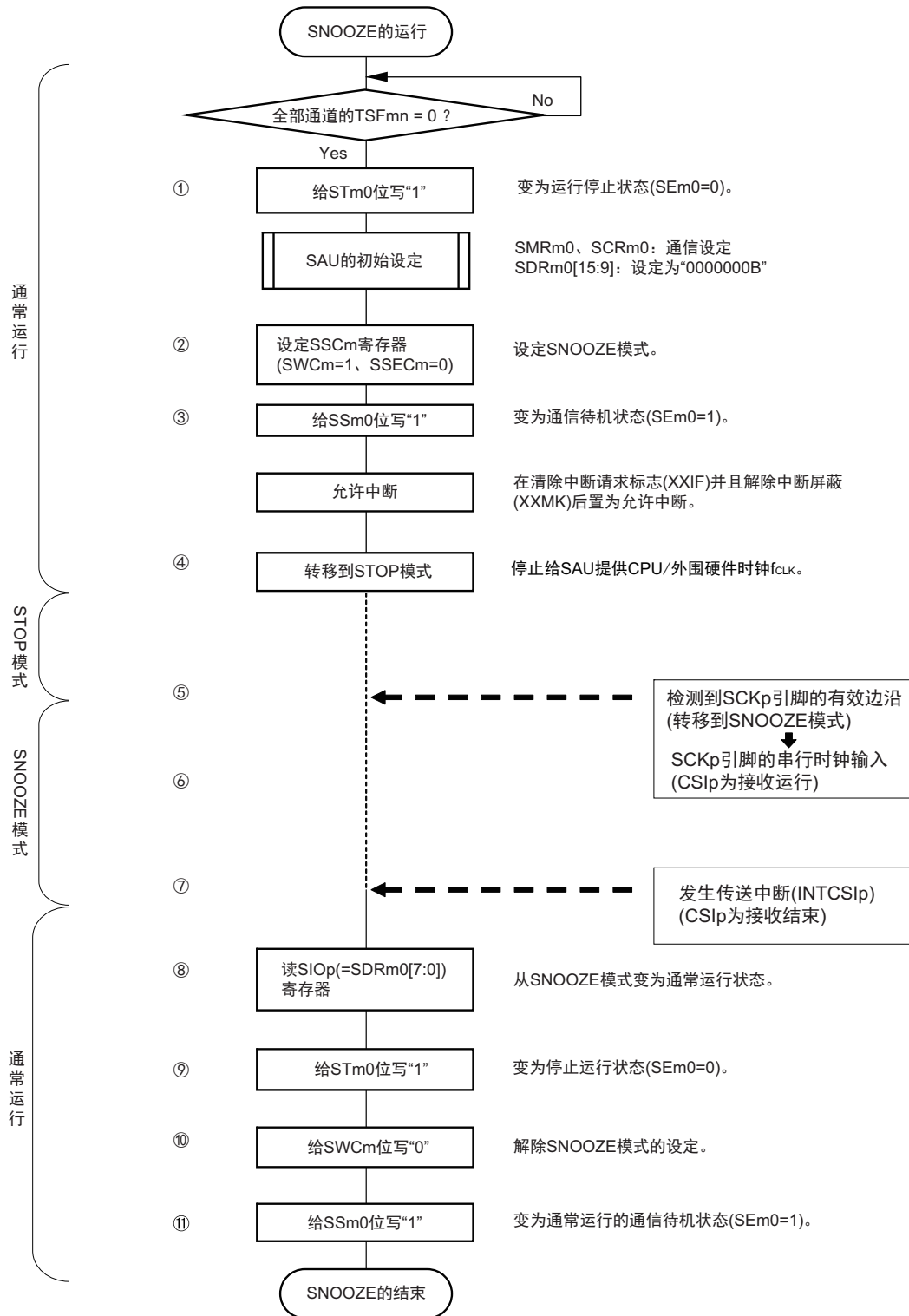
注意 1. 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 ST<sub>m0</sub> 位置“1”（清除 SEm0 位并且停止运行），而且还必须在接收结束后清除 SWC<sub>m</sub> 位（解除 SNOOZE 模式）。

2. 当 SWC<sub>m</sub> 位为“1”时，BFF<sub>m1</sub> 标志和 OVF<sub>m1</sub> 标志不变。

备注 1. 图中的①~⑪对应“图 14-71 SNOOZE 模式运行（启动一次）的流程图”中的①~⑪。

2. m=0, p=00

图 14-71 SNOOZE 模式运行（启动一次）的流程图

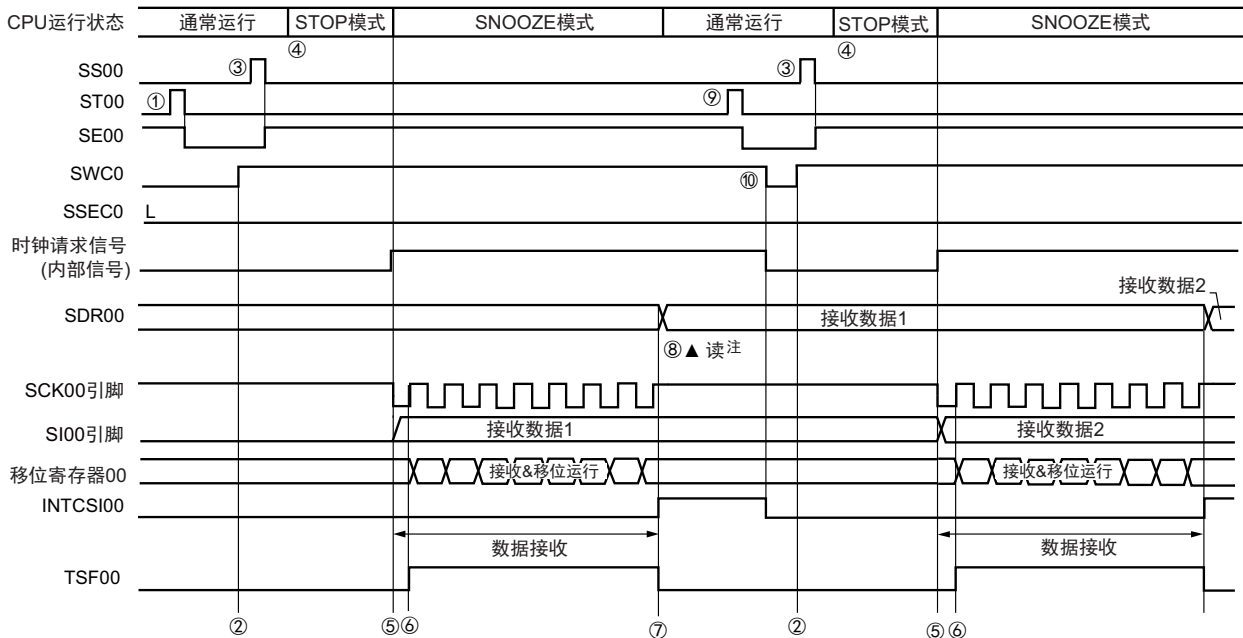


备注 1. 图中的①~⑪对应“图 14-70 SNOOZE 模式运行（启动一次）的时序图”中的①~⑪。

2. m=0, p=00

## (2) SNOOZE 模式运行（连续启动）

图 14-72 SNOOZE 模式运行（连续启动）的时序图（类型 1：DAPmn=0、CKPmn=0）



注 必须在 SWCm 位为“1”的状态下并且在检测到 SCKp 引脚输入的下一个有效边沿前读接收数据。

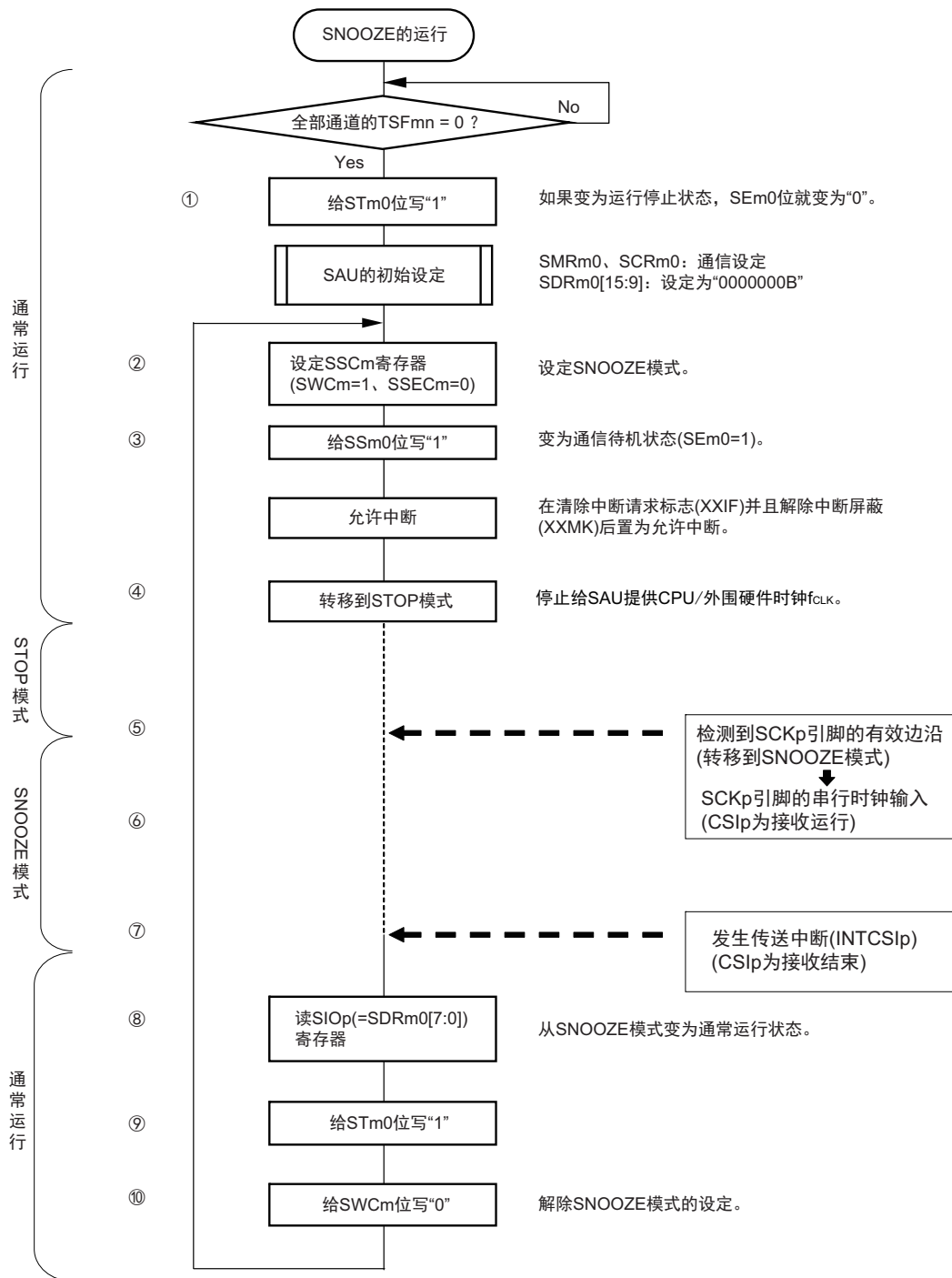
注意 1. 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 STm0 位置“1”（清除 SEm0 位并且停止运行），而且还必须在接收结束后清除 SWCm 位（解除 SNOOZE 模式）。

2. 当 SWCm 位为“1”时，BFFm1 标志和 OVfm1 标志不变。

备注 1. 图中的①~⑩对应“图 14-73 SNOOZE 模式运行（连续启动）的流程图”中的①~⑩。

2. m=0, p=00

图 14-73 SNOOZE 模式运行（连续启动）的流程图



备注 1. 图中的①~⑩对应“图 14-72 SNOOZE 模式运行（连续启动）的时序图”中的①~⑩。

2. m=0, p=00

### 14.5.8 传送时钟频率的计算

3 线串行 I/O (CSI00、CSI11) 通信的传送时钟频率能用以下计算式进行计算。

#### (1) 主控设备

$$\text{（传送时钟频率）} = \{ \text{对象通道的运行时钟（} f_{\text{MCK}} \text{）频率} \} \div (\text{SDRmn}[15:9] + 1) \div 2[\text{Hz}]$$

#### (2) 从属设备

$$\text{（传送时钟频率）} = \{ \text{主控设备提供的串行时钟（SCK）频率} \} \text{注} [\text{Hz}]$$

注 容许的最大传送时钟频率为  $f_{\text{MCK}}/6$ 。

备注 因为 SDRmn[15:9] 的值为串行数据寄存器 mn (SDRmn) 的 bit15 ~ 9 的值 (000000B ~ 111111B)，所以为 0 ~ 127。

运行时钟 ( $f_{\text{MCK}}$ ) 取决于串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 bit15 (CKSmn)。

表 14-3 3 线串行 I/O 运行时钟的选择

SMRmn 寄存器	SPSm 寄存器								运行时钟 ( $f_{MCK}$ ) 注	
	CKSmn	PRS m13	PRS m12	PRS m11	PRS m10	PRS m03	PRS m02	PRS m01	PRS m00	$f_{CLK}=24\text{MHz}$ 运行时
0	X	X	X	X	0	0	0	0	$f_{CLK}$	24MHz
	X	X	X	X	0	0	0	1	$f_{CLK}/2$	12MHz
	X	X	X	X	0	0	1	0	$f_{CLK}/2^2$	6MHz
	X	X	X	X	0	0	1	1	$f_{CLK}/2^3$	3MHz
	X	X	X	X	0	1	0	0	$f_{CLK}/2^4$	1.5MHz
	X	X	X	X	0	1	0	1	$f_{CLK}/2^5$	750kHz
	X	X	X	X	0	1	1	0	$f_{CLK}/2^6$	375kHz
	X	X	X	X	0	1	1	1	$f_{CLK}/2^7$	187.5kHz
	X	X	X	X	1	0	0	0	$f_{CLK}/2^8$	93.8kHz
	X	X	X	X	1	0	0	1	$f_{CLK}/2^9$	46.9kHz
	X	X	X	X	1	0	1	0	$f_{CLK}/2^{10}$	23.4kHz
	X	X	X	X	1	0	1	1	$f_{CLK}/2^{11}$	11.7kHz
	X	X	X	X	1	1	0	0	$f_{CLK}/2^{12}$	5.86kHz
	X	X	X	X	1	1	0	1	$f_{CLK}/2^{13}$	2.93kHz
	X	X	X	X	1	1	1	0	$f_{CLK}/2^{14}$	1.46kHz
X	X	X	X	1	1	1	1	$f_{CLK}/2^{15}$	732Hz	
1	0	0	0	0	X	X	X	X	$f_{CLK}$	24MHz
	0	0	0	1	X	X	X	X	$f_{CLK}/2$	12MHz
	0	0	1	0	X	X	X	X	$f_{CLK}/2^2$	6MHz
	0	0	1	1	X	X	X	X	$f_{CLK}/2^3$	3MHz
	0	1	0	0	X	X	X	X	$f_{CLK}/2^4$	1.5MHz
	0	1	0	1	X	X	X	X	$f_{CLK}/2^5$	750kHz
	0	1	1	0	X	X	X	X	$f_{CLK}/2^6$	375kHz
	0	1	1	1	X	X	X	X	$f_{CLK}/2^7$	187.5kHz
	1	0	0	0	X	X	X	X	$f_{CLK}/2^8$	93.8kHz
	1	0	0	1	X	X	X	X	$f_{CLK}/2^9$	46.9kHz
	1	0	1	0	X	X	X	X	$f_{CLK}/2^{10}$	23.4kHz
	1	0	1	1	X	X	X	X	$f_{CLK}/2^{11}$	11.7kHz
	1	1	0	0	X	X	X	X	$f_{CLK}/2^{12}$	5.86kHz
	1	1	0	1	X	X	X	X	$f_{CLK}/2^{13}$	2.93kHz
	1	1	1	0	X	X	X	X	$f_{CLK}/2^{14}$	1.46kHz
1	1	1	1	X	X	X	X	$f_{CLK}/2^{15}$	732Hz	

注 要更改被选择为  $f_{CLK}$  的时钟（更改系统时钟控制寄存器（CKC）的值）时，必须在停止串行阵列单元（SAU）的运行（串行通道停止寄存器 0、1（ST0、ST1）分别为“000FH”和“0003H”）后进行更改。

备注 1. X: 忽略

2. m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03



### 14.5.9 在 3 线串行 I/O (CSI00、CSI11) 通信过程中发生错误时的处理步骤

在 3 线串行 I/O (CSI00、CSI11) 通信过程中发生错误时的处理步骤如图 14-74 所示。

图 14-74 发生溢出错误时的处理步骤

软件操作	硬件状态	备注
读串行数据寄存器 mn (SDRmn)。→	SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。	这是为了防止在错误处理的过程中结束下一次接收而发生溢出错误。
读串行状态寄存器 mn (SSRmn)。		判断错误的种类，读取值用于清除错误标志。
给串行标志清除触发寄存器 mn (SIRmn) 写“1”。	清除错误标志。	通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

## 14.6 从属选择输入功能的时钟同步串行通信的运行

SAU0 的通道 0 支持从属选择输入功能的时钟的同步串行通信。

[ 数据的发送和接收 ]

- 7 位和 8 位的数据长度
- 发送和接收数据的相位控制
- 选择 MSB 优先或者 LSB 优先
- 发送和接收数据的电平设定

[ 时钟控制 ]

- 输入时钟的相位控制
- 最大传送速率注  
从属通信： $\text{Max.}f_{\text{MCK}}/6$

[ 中断功能 ]

- 传送结束中断、缓冲器空中断

[ 错误检测标志 ]

- 溢出错误

注 必须在满足 SCK 周期时间 ( $t_{\text{KCY}}$ ) 特性的范围内使用。详细内容请参照“第 34 章 电特性 ( $T_A=-40 \sim +85^\circ\text{C}$ )”。

单元	通道	用作 CSI	用作 UART	用作简易 I <sup>2</sup> C
0	0	CSI00 (支持从属选择输入功能)	UART0 (支持 LIN-bus)	IIC00
	1	—		—
	2	—	UART1	—
	3	CSI11		IIC11
1	0	—	UART2 (支持 IrDA)	—
	1	—		—

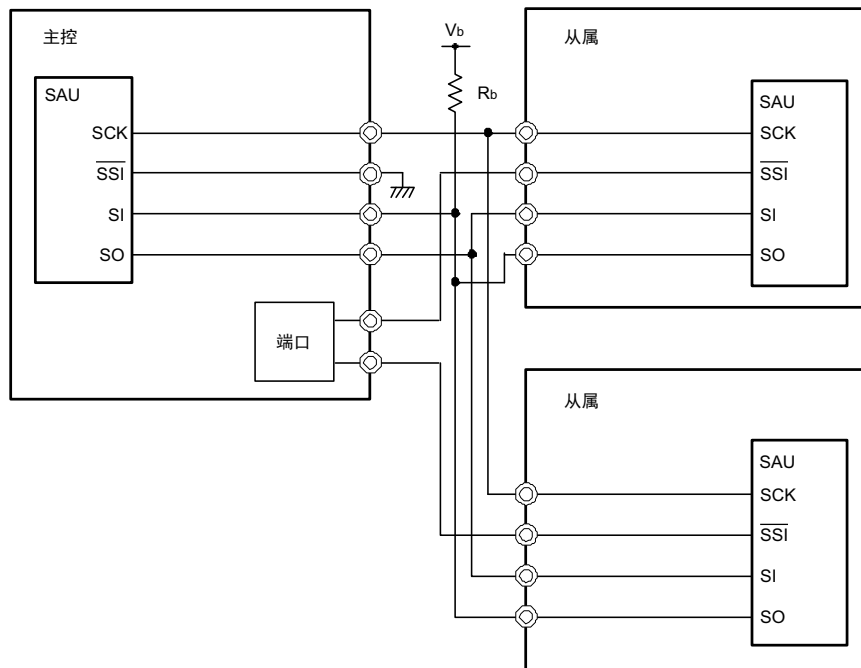
从属选择输入功能的通信运行有以下 3 种。

- 从属发送 (参照 14.6.1)
- 从属接收 (参照 14.6.2)
- 从属发送和接收 (参照 14.6.3)

能通过使用从属选择输入功能，使 1 个主控设备连接多个从属设备进行通信。主控设备对通信对象的从属设备 (1 个) 进行从属选择信号的输出，各从属设备判断自己是否被选择为通信对象并且控制 SO 引脚的输。当被选择为通信对象的从属设备时，SO 引脚能对主控设备进行发送数据的通信；当不被选择为通信对象的从属设备时，SO 引脚变为高电平输出，因此在连接多个从属设备的环境下需要将 SO 引脚设定为 N 沟道漏极开路输出并且将该节点上拉。另外，即使输入主控设备的串行时钟也不进行发送和接收。

注意 通过端口操作执行从属选择信号的输出。

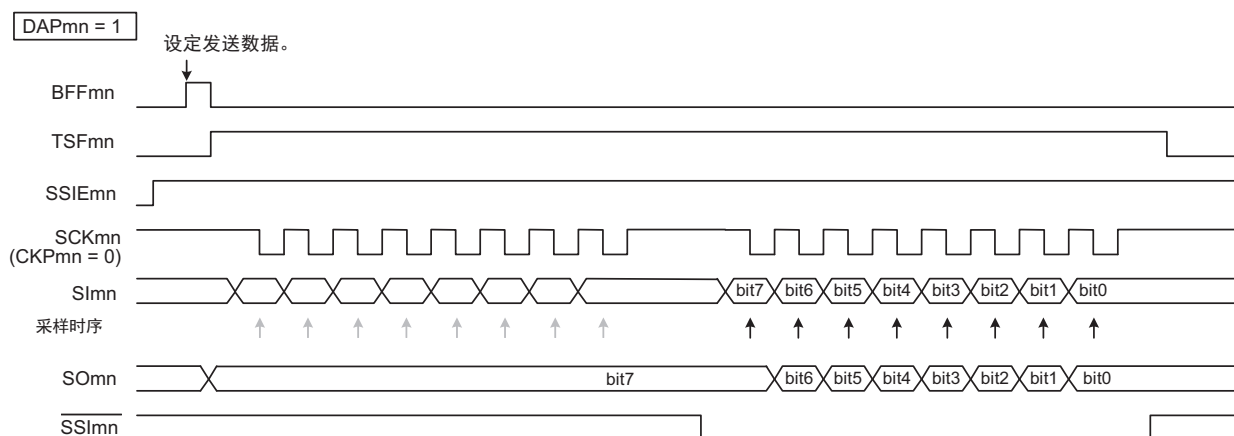
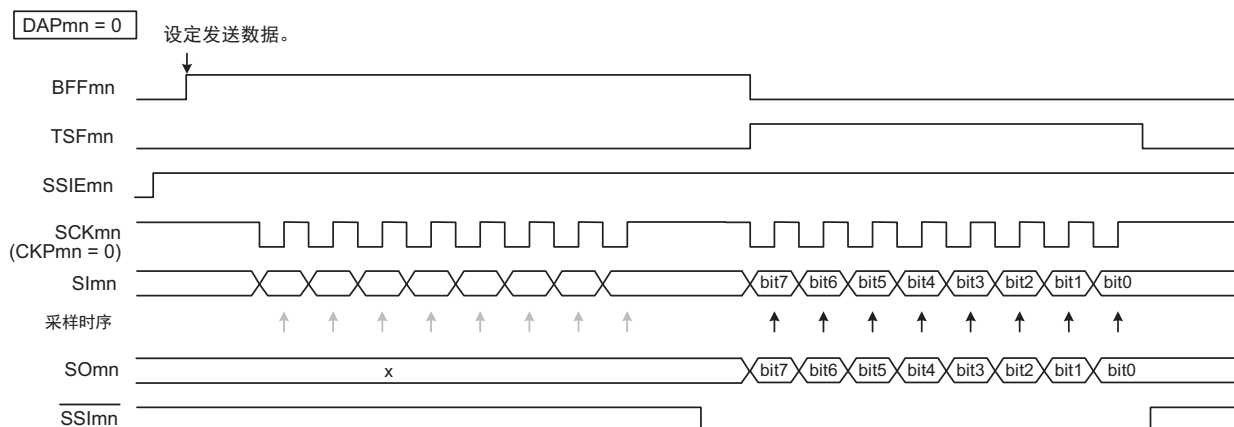
图 14-75 从属选择输入功能的结构例子



注意 必须在  $EV_{DD0} \geq V_b$  的情况下使用。

将 SO00 引脚选择为 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式。

图 14-76 从属选择输入功能的时序图



备注 m: 单元号 (m=0) n: 通道号 (n=0)

### 14.6.1 从属发送

从属发送是指在从其他设备输入传送时钟的状态下 RL78 微控制器将数据发送到其他设备的运行。

从属选择输入功能	CSI00
对象通道	SAU0 的通道 0
使用的引脚	SCK00、SO00、SSI00
中断	INTCSI00 可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。
错误检测标志	只有溢出错误检测标志（OVFmn）。
传送数据长度	7 位或者 8 位
传送速率	Max. $f_{MCK}/6$ [Hz] 注 1、2
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 <ul style="list-style-type: none"> <li>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。</li> <li>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。</li> </ul>
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 <ul style="list-style-type: none"> <li>• CKPmn=0: 正相</li> <li>• CKPmn=1: 反相</li> </ul>
数据方向	MSB 优先或者 LSB 优先
从属选择输入功能	可选择从属选择功能的运行。

注 1. 因为在内部对 SCK00 引脚输入的外部串行时钟进行采样后使用，所以最大传送速率为  $f_{MCK}/6$ [Hz]。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（ $T_A=-40 \sim +85^\circ\text{C}$ ）”）的范围内使用。

备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

2. m: 单元号 (m=0) n: 通道号 (n=0)

## (1) 寄存器的设定

图 14-77 从属选择输入功能 (CSI00) 从属发送时的寄存器设定内容例子 (1/2)



备注 1. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

- : 在 CSI 从属发送模式中为固定设定。■: 不能设定 (设定初始值)。  
 ×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1: 根据用户的用途置“0”或者“1”。

图 14-77 从属选择输入功能（CSI00）从属发送时的寄存器设定内容例子 (2/2)

(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSm	0	0	0	0	0	0	0	0	0	0	0	0	SSm3	SSm2	SSm1	SSm0
	0	0	0	0	0	0	0	0	0	0	0	0	×	×	×	0/1

(g) 输入切换控制寄存器 (ISC) ..... 这是 CSI00 从属通道 (单元 0 的通道 0) 的  $\overline{\text{SSI00}}$  引脚的控制。

	7	6	5	4	3	2	1	0
ISC	SSIE00						ISC1	ISC0
	0/1	0	0	0	0	0	0/1	0/1

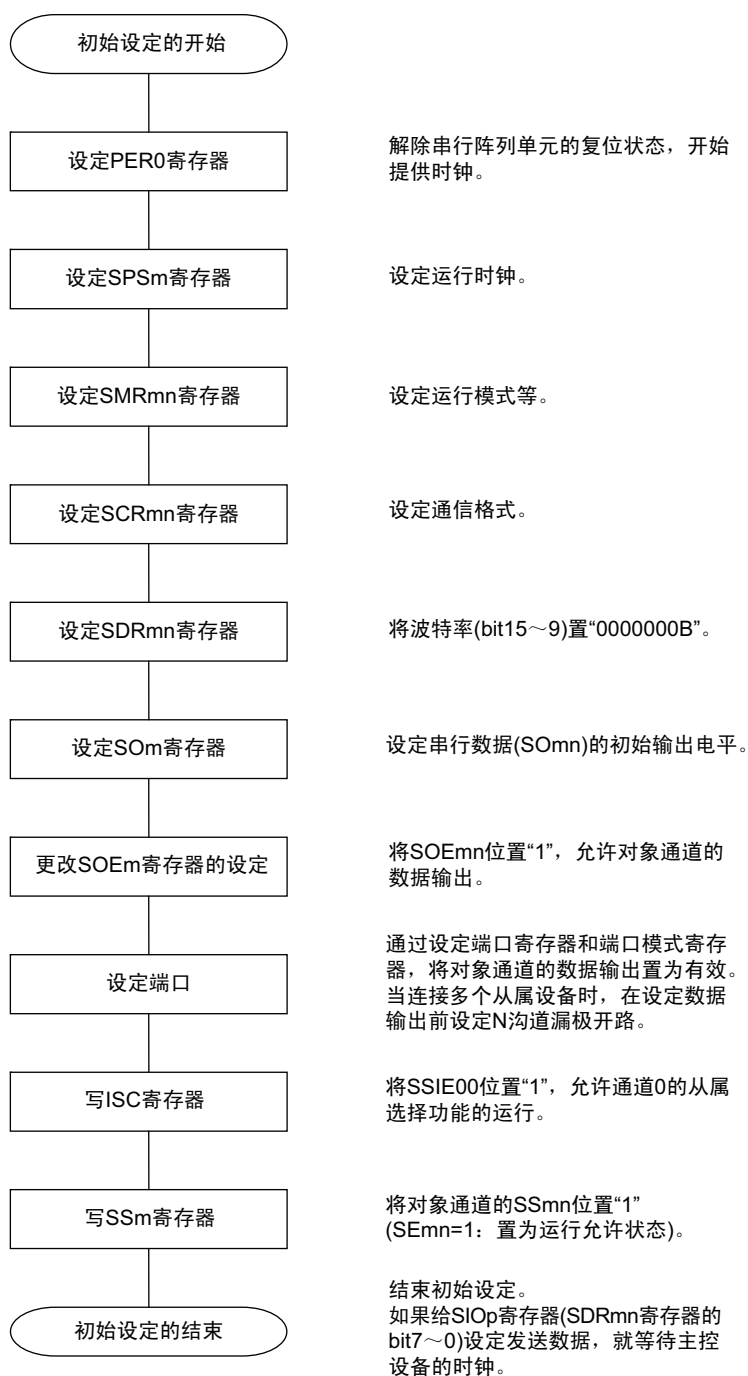
0:  $\overline{\text{SSI00}}$  引脚的输入值无效  
1:  $\overline{\text{SSI00}}$  引脚的输入值有效

备注 1. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

2.  : 在 CSI 从属发送模式中为固定设定。 : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

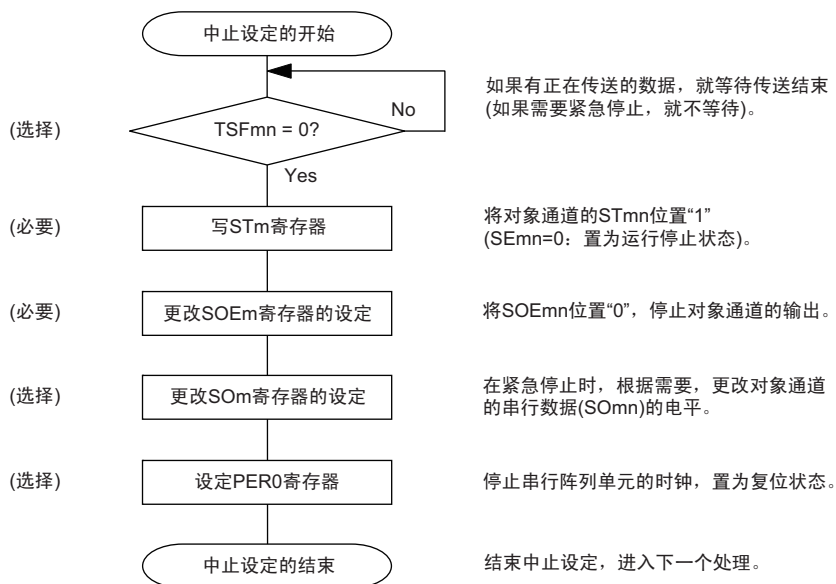
图 14-78 从属发送的初始设定步骤



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

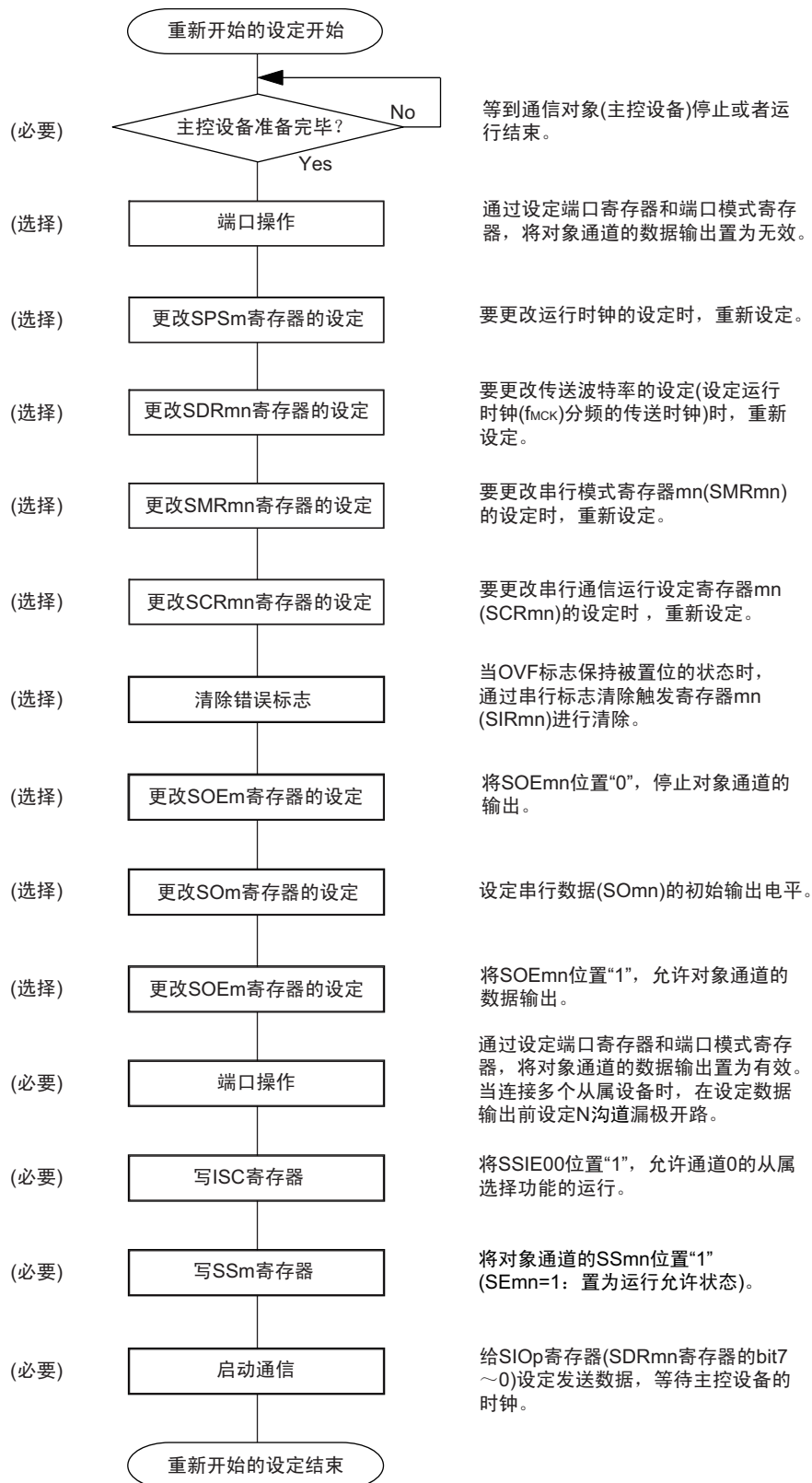


图 14-79 从属发送的中止步骤



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

图 14-80 重新开始从属发送的设定步骤

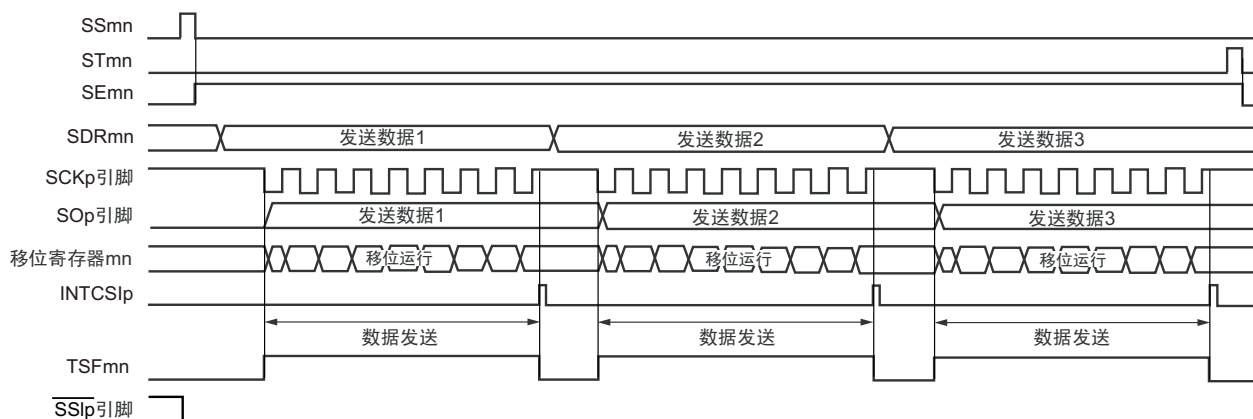


备注 1. 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等到通信对象（主控设备）停止或者通信结束后进行初始设定而不是进行重新开始设定。

2. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

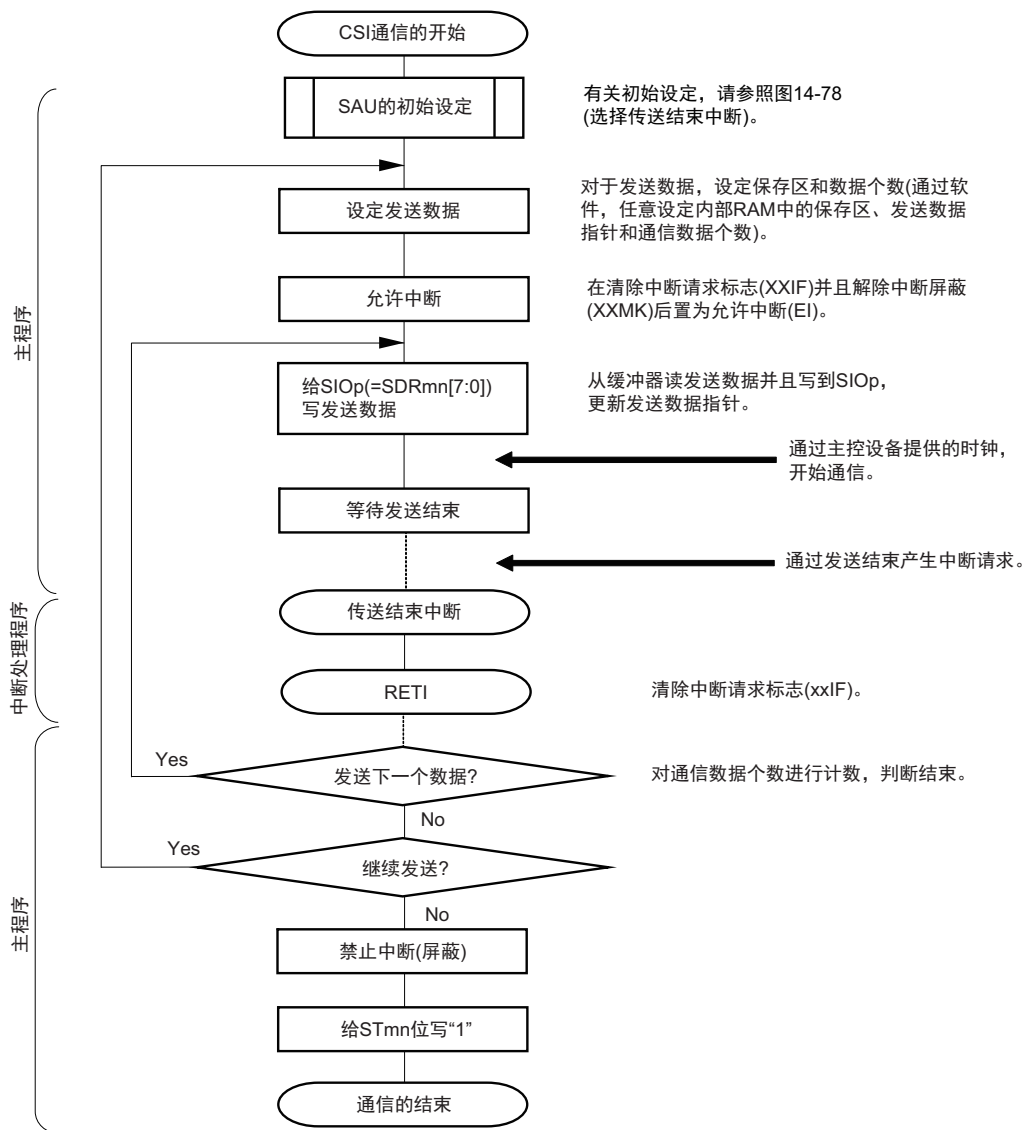
## (3) 处理流程（单次发送模式）

图 14-81 从属发送（单次发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

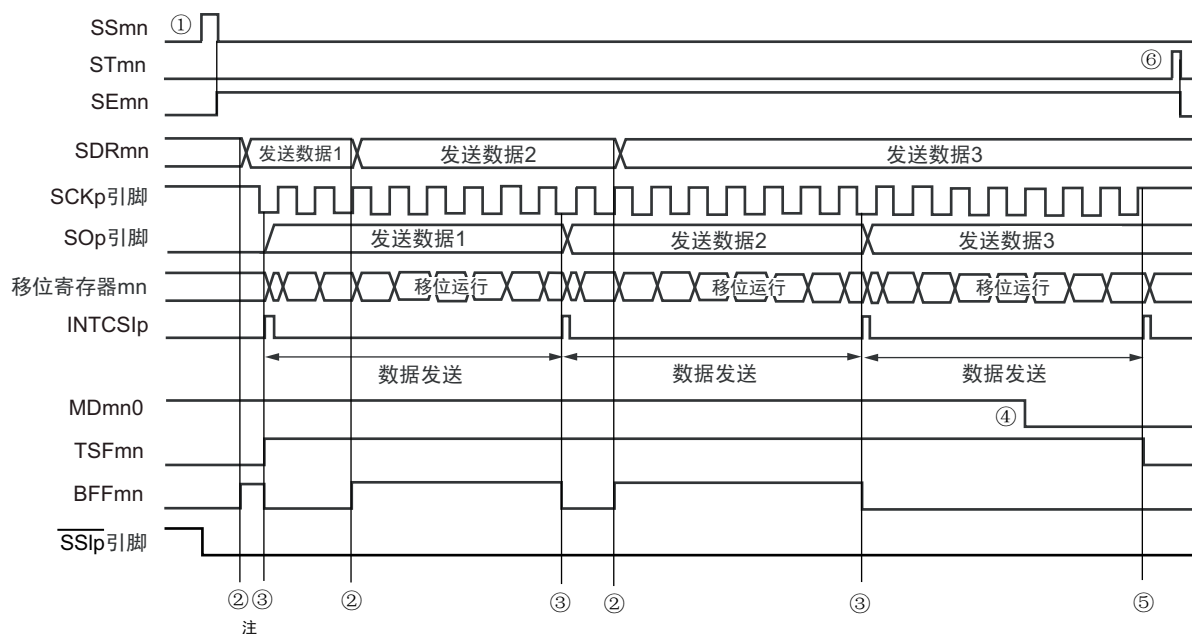
图 14-82 从属发送（单次发送模式）的流程图



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI号 (p=00)

## (4) 处理流程（连续发送模式）

图 14-83 从属发送（连续发送模式）的时序图

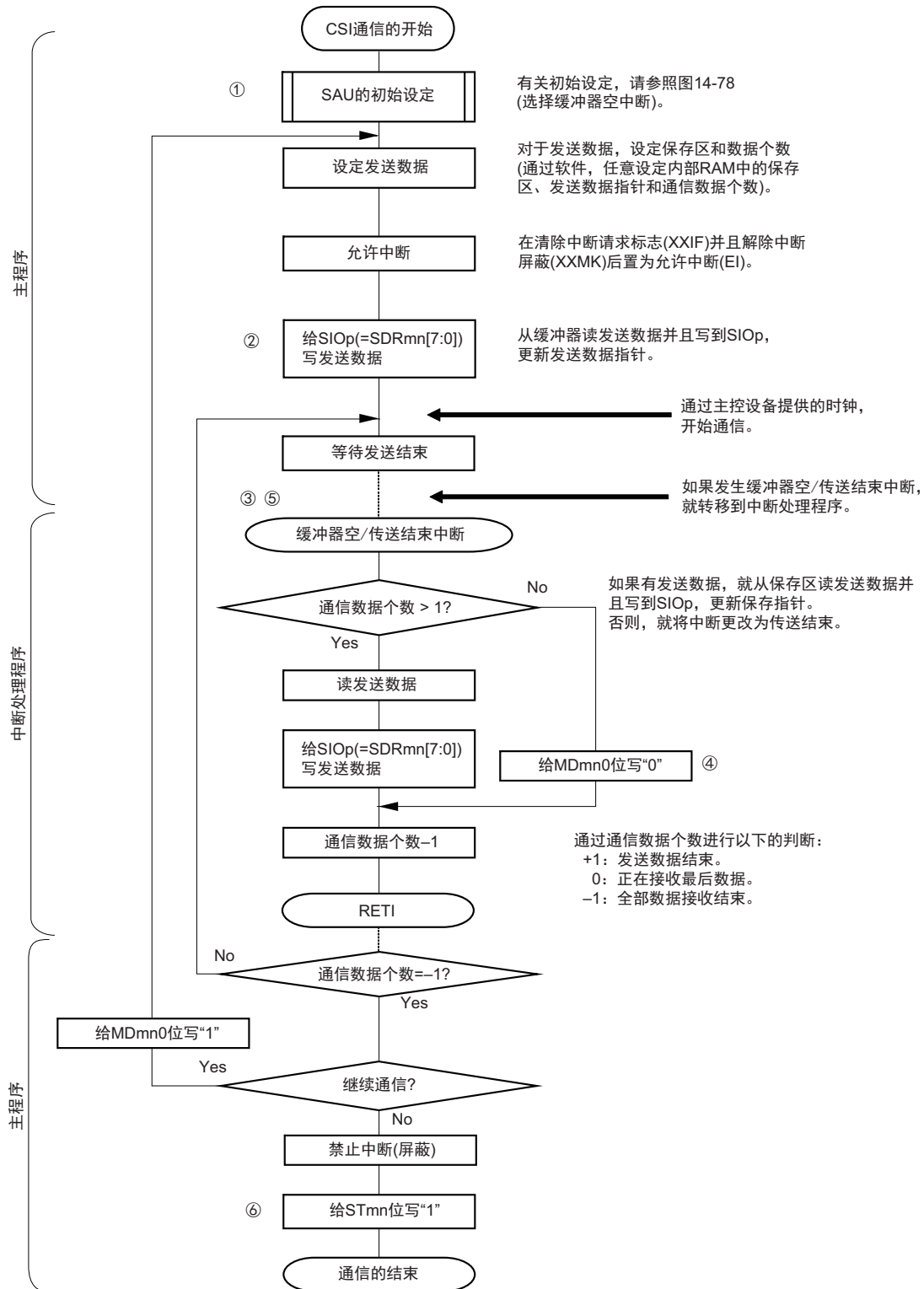


注 如果在串行状态寄存器 mn (SSRmn) 的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn (SDRmn) 时）给 SDRmn 寄存器写发送数据，就重写发送数据。

注意 即使在运行中也能改写串行模式寄存器 mn (SMRmn) 的 MDmn0 位。但是，必须在开始传送最后一位之前进行改写。

备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

图 14-84 从属发送（连续发送模式）的流程图



备注 1. 图中的①~⑥对应“图 14-83 从属发送（连续发送模式）的时序图”中的①~⑥。

2. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

### 14.6.2 从属接收

从属接收是指在从其他设备输入传送时钟的状态下 RL78 微控制器从其他设备接收数据的运行。

从属选择输入功能	CSI00
对象通道	SAU0 的通道 0
使用的引脚	SCK00、SI00、 $\overline{\text{SSI00}}$
中断	INTCSI00 只限于传送结束中断（禁止设定缓冲器空中断）。
错误检测标志	只有溢出错误检测标志（OVFmn）。
传送数据长度	7 位或者 8 位
传送速率	Max. $f_{\text{MCK}}/6[\text{Hz}]$ 注 1、2
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 <ul style="list-style-type: none"> <li>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。</li> <li>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。</li> </ul>
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 <ul style="list-style-type: none"> <li>• CKPmn=0: 正相</li> <li>• CKPmn=1: 反相</li> </ul>
数据方向	MSB 优先或者 LSB 优先
从属选择输入功能	可选择从属选择输入功能的运行。

注 1. 因为在内部对 SCK00 引脚输入的外部串行时钟进行采样后使用，所以最大传送速率为  $f_{\text{MCK}}/6[\text{Hz}]$ 。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（ $T_A=-40 \sim +85^\circ\text{C}$ ）”）的范围内使用。

备注 1.  $f_{\text{MCK}}$ : 对象通道的运行时钟频率

2. m: 单元号 (m=0) n: 通道号 (n=0)

## (1) 寄存器的设定

图 14-85 从属选择输入功能 (CSI00) 从属接收时的寄存器设定内容例子 (1/2)



备注 1. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

2. □: 在从属接收模式中为固定设定。■: 不能设定 (设定初始值)。  
 ×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1: 根据用户的用途置“0”或者“1”。



图 14-85 从属选择输入功能（CSI00）从属接收时的寄存器设定内容例子 (2/2)

(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSm	0	0	0	0	0	0	0	0	0	0	0	0	SSm3	SSm2	SSm1	SSm0
	0	0	0	0	0	0	0	0	0	0	0	0	×	×	×	0/1

(g) 输入切换控制寄存器 (ISC) ..... 这是 CSI00 从属通道 (单元 0 的通道 0) 的  $\overline{\text{SSI00}}$  引脚的控制。

	7	6	5	4	3	2	1	0
ISC	SSIE00						ISC1	ISC0
	0/1	0	0	0	0	0	0/1	0/1

0:  $\overline{\text{SSI00}}$  引脚的输入值无效  
1:  $\overline{\text{SSI00}}$  引脚的输入值有效

备注 1. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

2.  : 在从属发送模式中为固定设定。  : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-86 从属接收的初始设定步骤

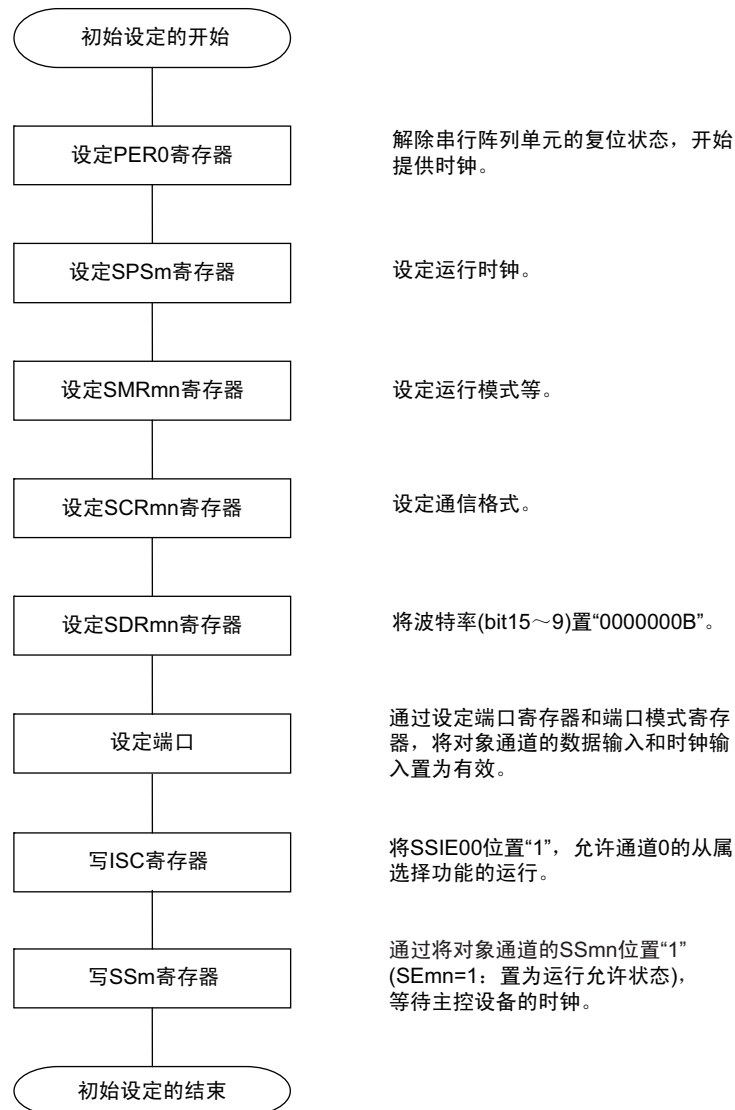
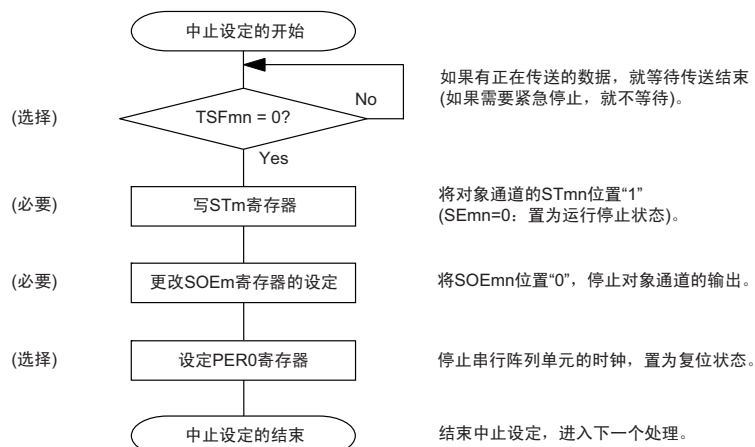
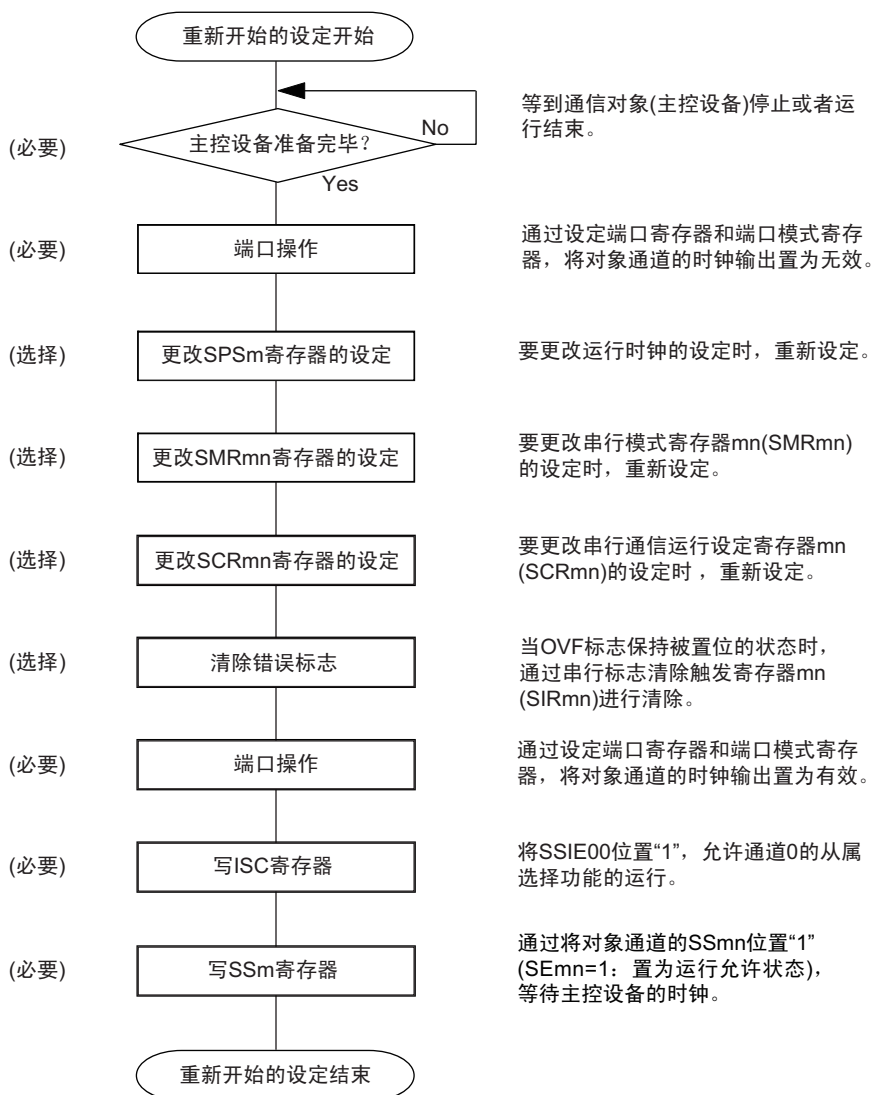


图 14-87 从属接收的中止步骤



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

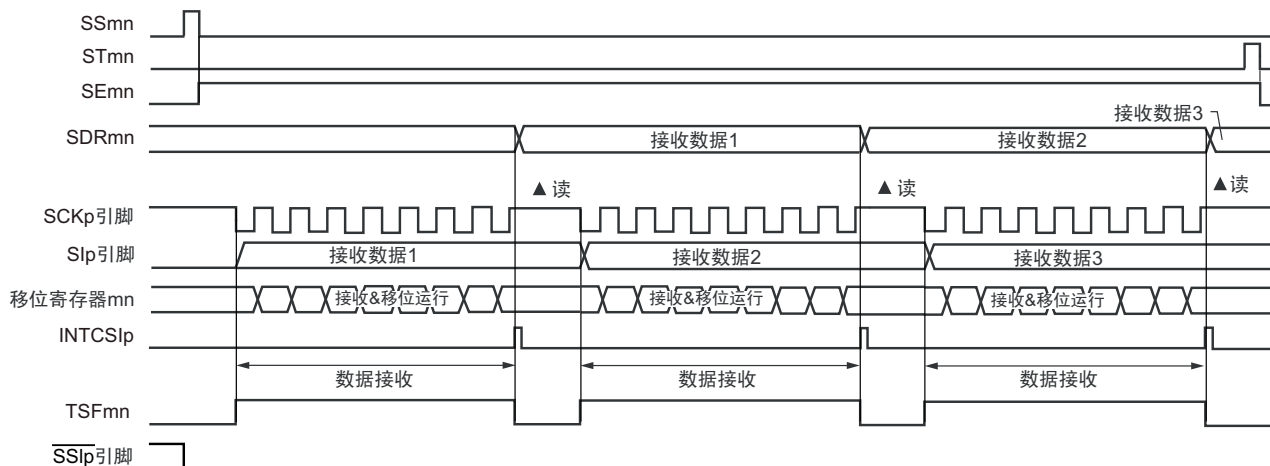
图 14-88 重新开始从属接收的设定步骤



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

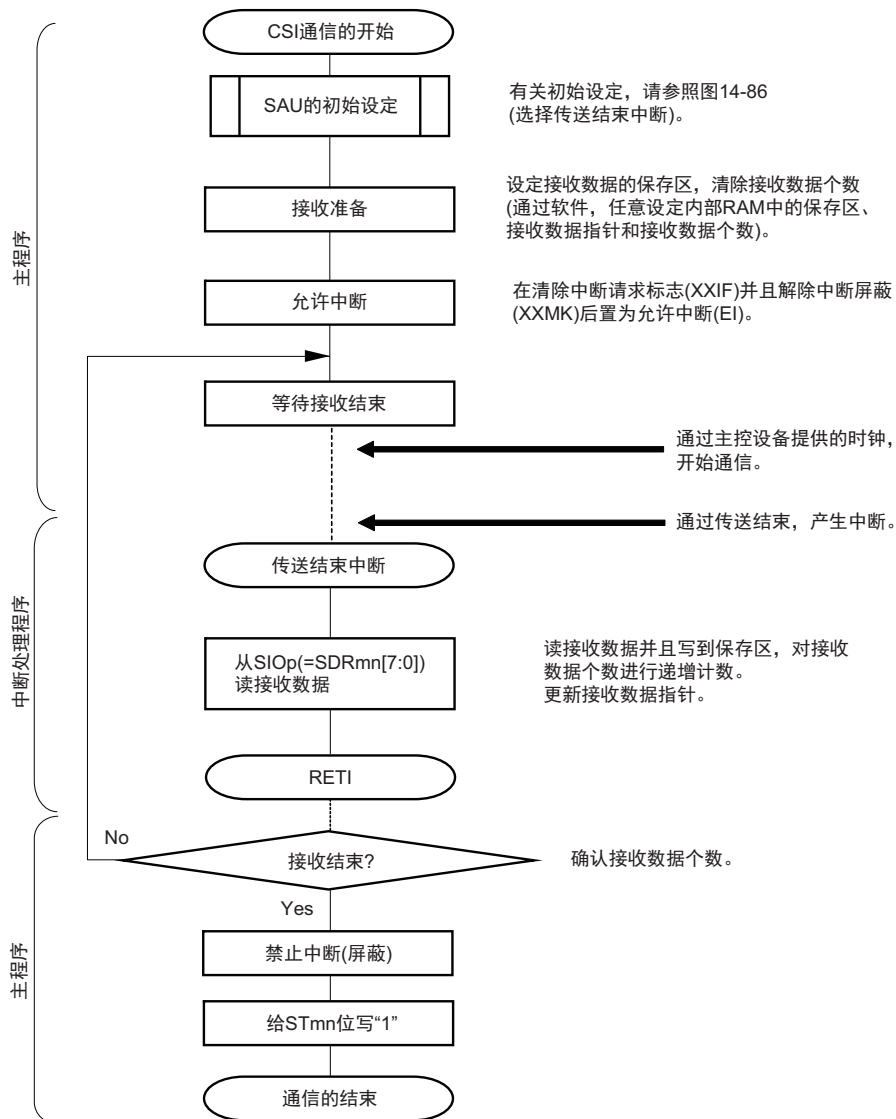
(3) 处理流程（单次接收模式）

图 14-89 从属接收（单次接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

图 14-90 从属接收（单次接收模式）的流程图



### 14.6.3 从属的发送和接收

从属的发送和接收是指在从其他设备输入传送时钟的状态下 RL78 微控制器和其他设备进行数据发送和接收的运行。

从属选择输入功能	CSI00
对象通道	SAU0 的通道 0
使用的引脚	SCK00、SI00、SO00、 $\overline{\text{SSI00}}$
中断	INTCSI00
	可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。
错误检测标志	只有溢出错检测标志（OVFmn）。
传送数据长度	7 位或者 8 位
传送速率	Max. $f_{\text{MCK}}/6[\text{Hz}]$ 注 1、2
数据相位	能通过 SCRmn 寄存器的 DAPmn 位进行选择。 <ul style="list-style-type: none"> <li>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。</li> <li>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。</li> </ul>
时钟相位	能通过 SCRmn 寄存器的 CKPmn 位进行选择。 <ul style="list-style-type: none"> <li>• CKPmn=0: 正相</li> <li>• CKPmn=1: 反相</li> </ul>
数据方向	MSB 优先或者 LSB 优先
从属选择输入功能	可选择从属选择输入功能的运行。

- 注 1. 因为在内部对 SCK00 引脚输入的外部串行时钟进行采样后使用，所以最大传送速率为  $f_{\text{MCK}}/6[\text{Hz}]$ 。  
 2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性 ( $T_A=-40 \sim +85^\circ\text{C}$ )”）的范围内使用。

备注 1.  $f_{\text{MCK}}$ : 对象通道的运行时钟频率

2. m: 单元号 (m=0) n: 通道号 (n=0)

## (1) 寄存器的设定

图 14-91 从属选择输入功能 (CSI00) 从属发送和接收时的寄存器设定内容例子 (1/2)



注意 在主控设备开始输出时钟前，必须给 SIOp 寄存器设定发送数据。

备注 1. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

- : 在 CSI 从属发送和接收模式中为固定设定。■: 不能设定 (设定初始值)。  
 ×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1: 根据用户的用途置“0”或者“1”。

图 14-91 从属选择输入功能（CSI00）从属发送和接收时的寄存器设定内容例子 (2/2)

(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSm	0	0	0	0	0	0	0	0	0	0	0	0	SSm3	SSm2	SSm1	SSm0
													×	×	×	0/1

(g) 输入切换控制寄存器 (ISC) ..... 这是 CSI00 从属通道 (单元 0 的通道 0) 的  $\overline{\text{SSI00}}$  引脚的控制。

	7	6	5	4	3	2	1	0
ISC	SSIE00						ISC1	ISC0
	0/1	0	0	0	0	0	0/1	0/1

0:  $\overline{\text{SSI00}}$  引脚的输入值无效  
1:  $\overline{\text{SSI00}}$  引脚的输入值有效

注意 在主控设备开始输出时钟前，必须给 SIOp 寄存器设定发送数据。

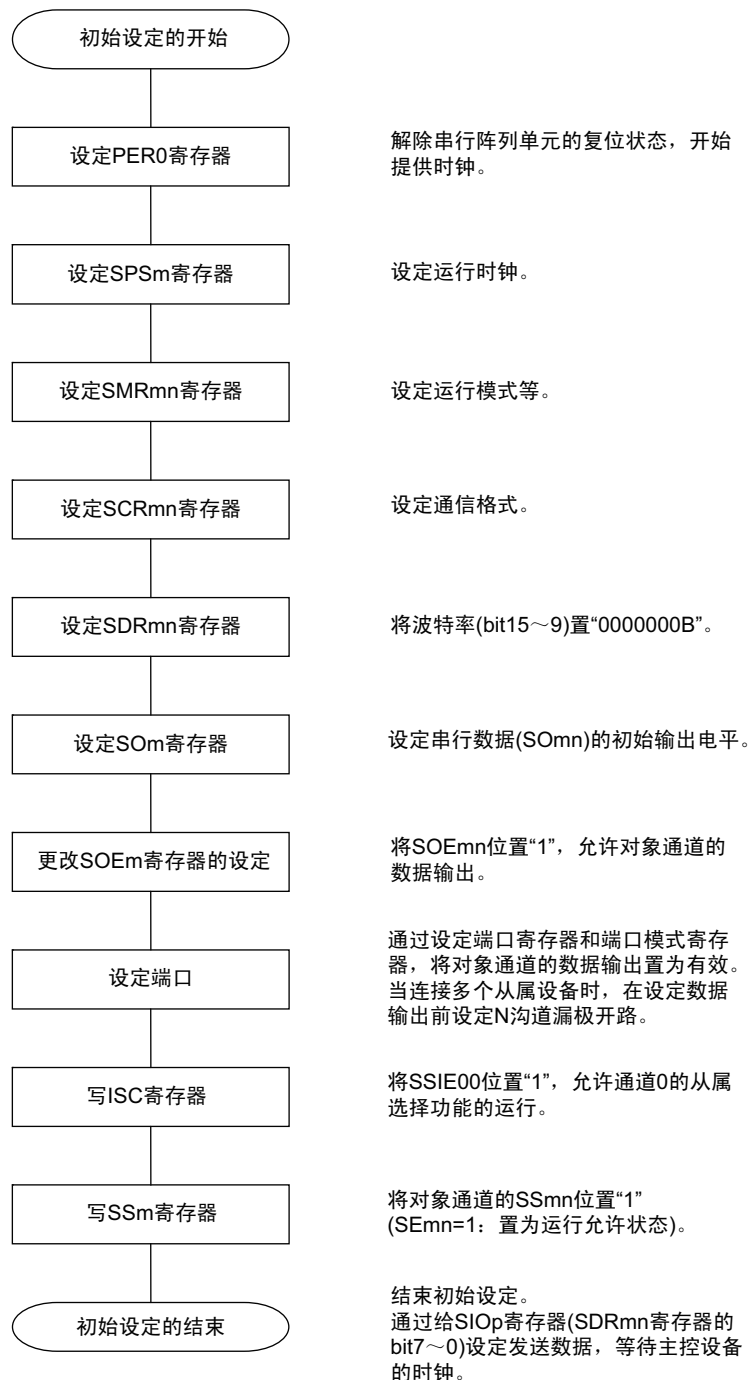
备注 1. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

- : 在 CSI 从属发送和接收模式中为固定设定。■: 不能设定 (设定初始值)。  
×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
0/1: 根据用户的用途置“0”或者“1”。



## (2) 操作步骤

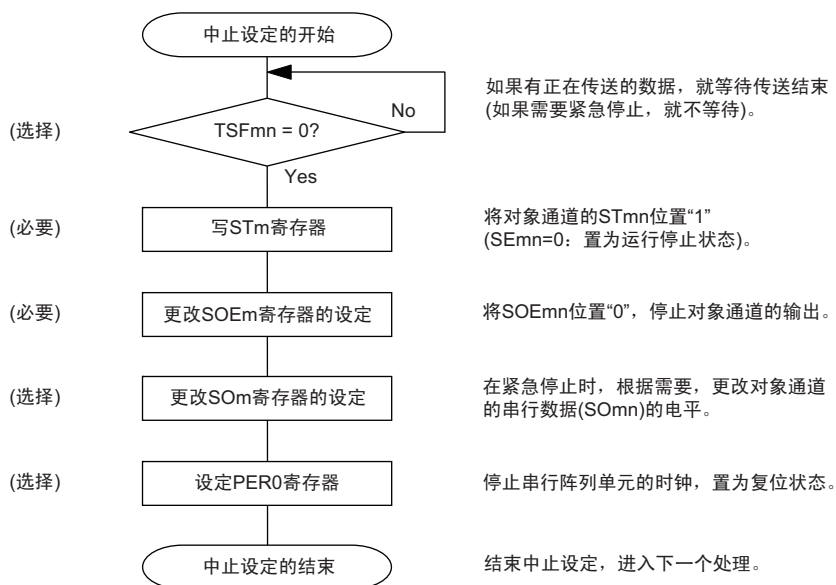
图 14-92 从属发送和接收的初始设定步骤



**注意** 在主控设备开始输出时钟前，必须给 SIOp 寄存器设定发送数据。

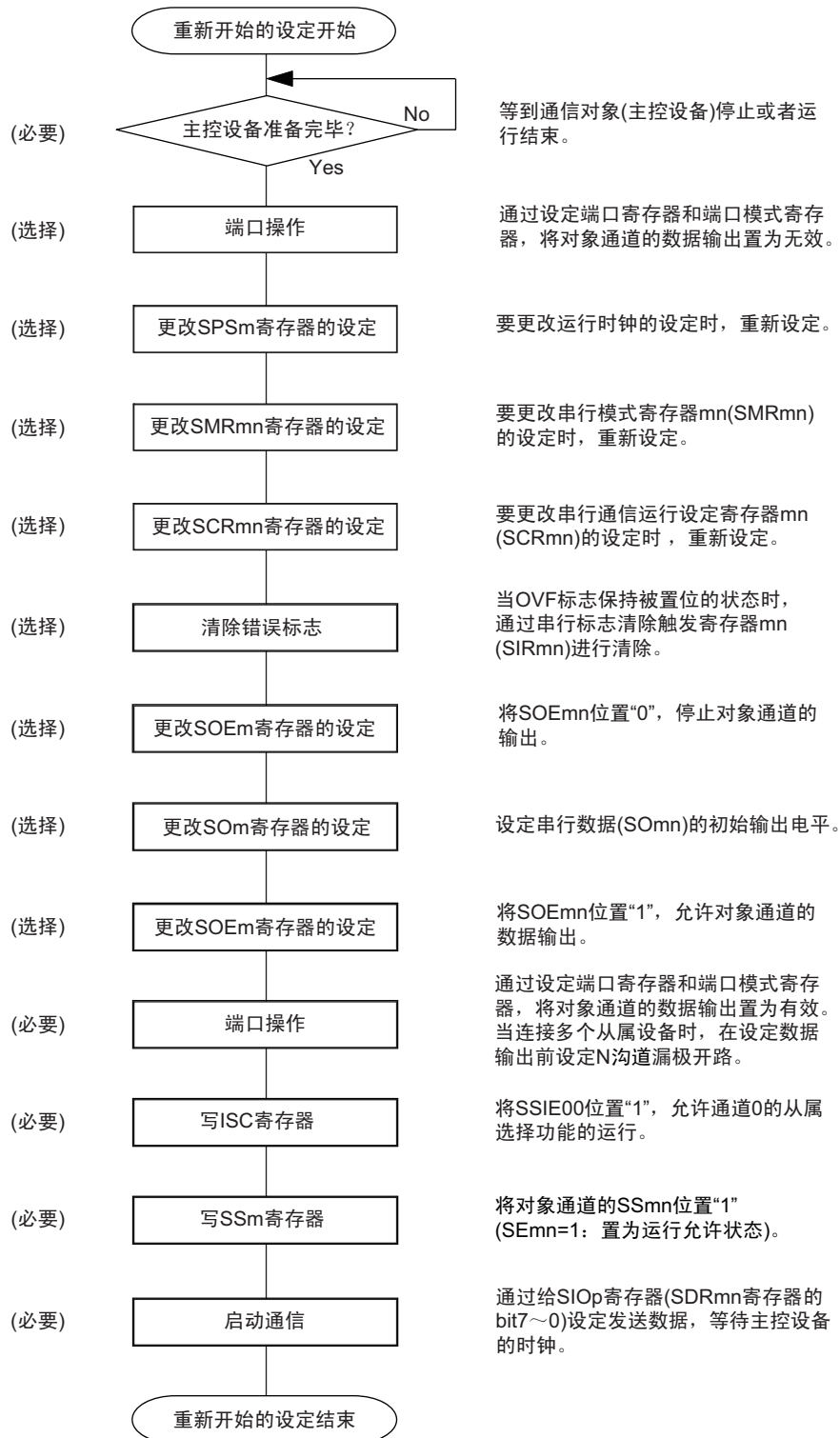
**备注** m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

图 14-93 从属发送和接收的中止步骤



备注 1. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

图 14-94 重新开始从属发送和接收的设定步骤

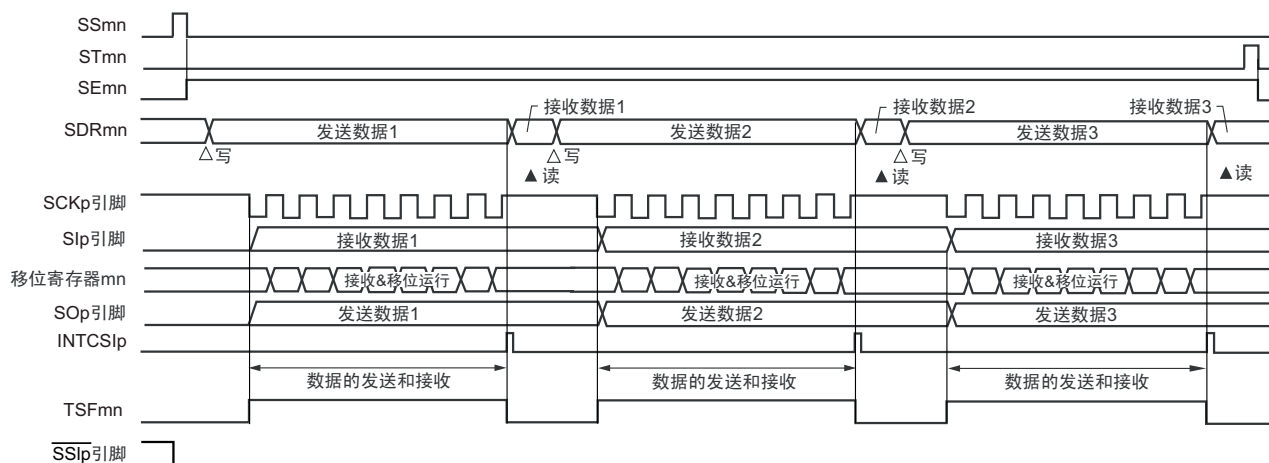


注意 1. 在主控设备开始输出时钟前, 必须给 SIOp 寄存器设定发送数据。

2. 如果在中止设定中改写 PER0 来停止提供时钟, 就必须在等到通信对象 (主控设备) 停止或者通信结束后进行初始设定而不是进行重新开始设定。

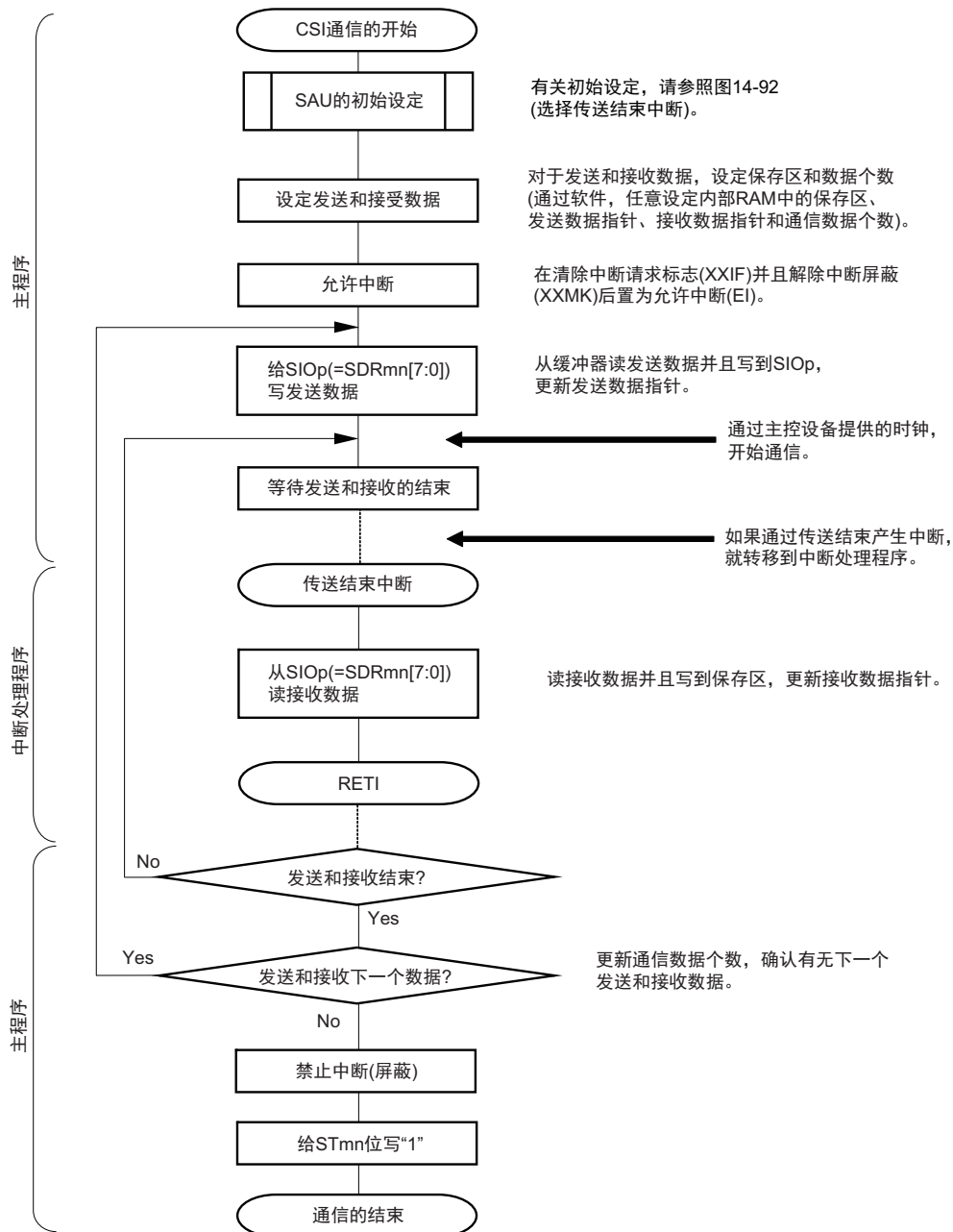
## (3) 处理流程（单次发送和接收模式）

图 14-95 从属发送和接收（单次发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

图 14-96 从属发送和接收（单次发送和接收模式）的流程图

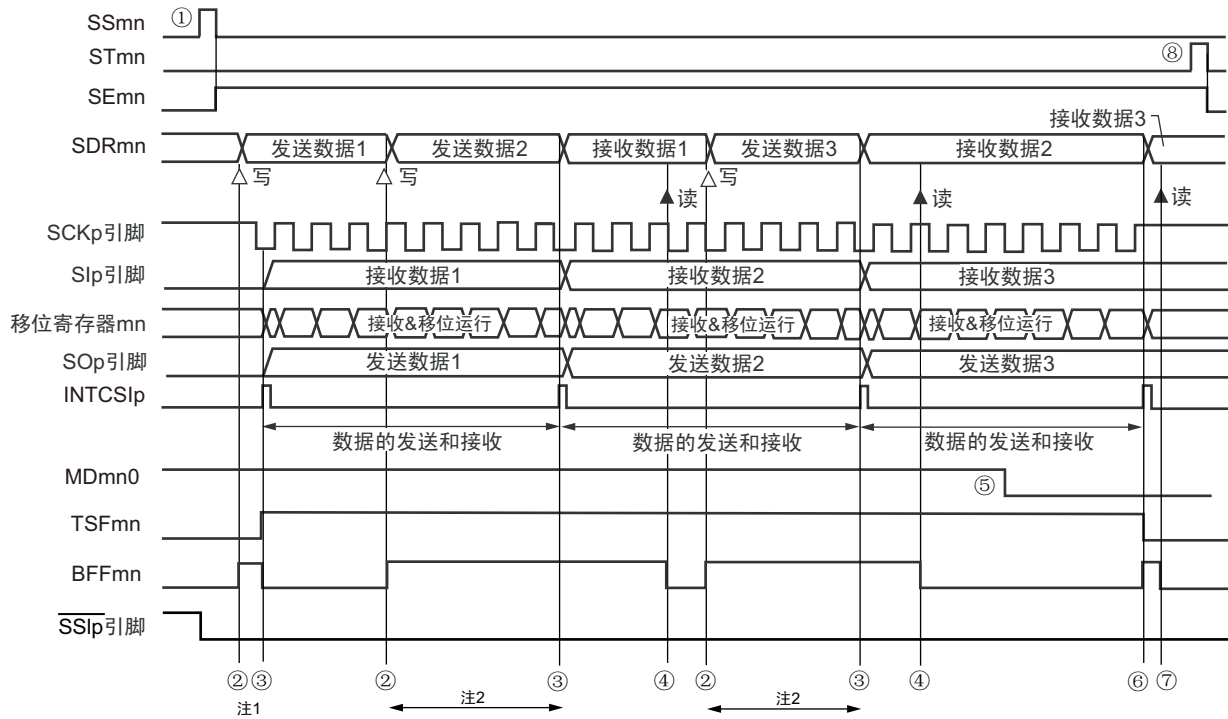


**注意** 在主控设备开始输出时钟前，必须给 SIOp 寄存器设定发送数据。

**备注** m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

## (4) 处理流程（连续发送和接收模式）

图 14-97 从属发送和接收（连续发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）

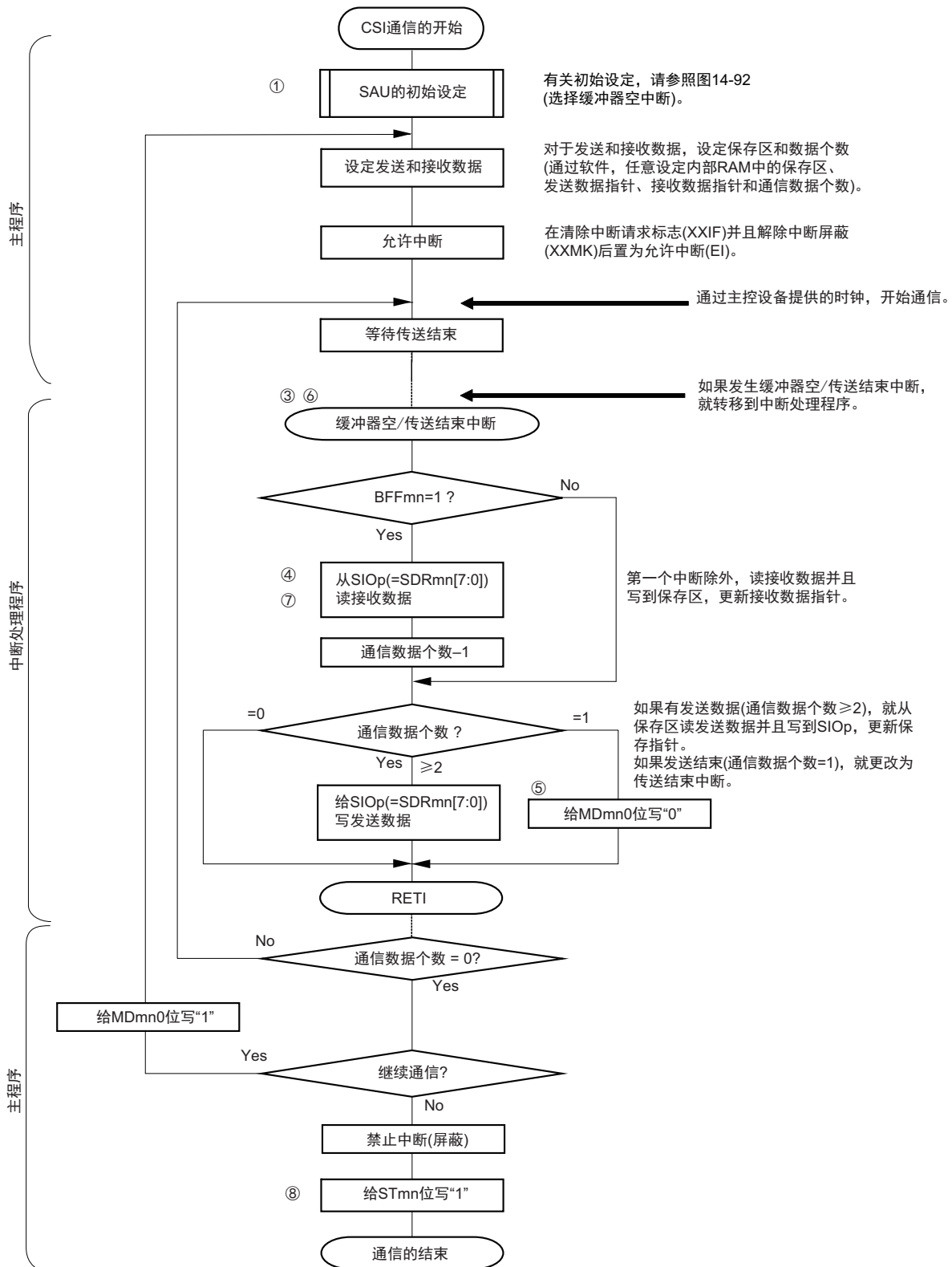


- 注 1. 如果在串行状态寄存器 mn (SSRmn) 的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn (SDRmn) 时）给 SDRmn 寄存器写发送数据，就重写发送数据。
2. 如果在此期间读取 SDRmn 寄存器，就能读发送数据。此时，不影响传送运行。

注意 即使在运行中也能改写串行模式寄存器 mn (SMRmn) 的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

- 备注 1. 图中的①~⑧对应“图 14-98 从属发送和接收（连续发送和接收模式）的流程图”中的①~⑧。
2. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

图 14-98 从属发送和接收（连续发送和接收模式）的流程图



注意 在 主控设备开始输出时钟前, 必须给 SIOp 寄存器设定发送数据。

备注 1. 图中的①~⑧对应“图 14-97 从属发送和接收（连续发送和接收模式）的时序图”中的①~⑧。

2. m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

### 14.6.4 传送时钟频率的计算

从属选择输入功能（CSI00）通信的传送时钟频率能用以下计算式进行计算。

#### (1) 从属设备

$$(\text{传送时钟频率}) = \{ \text{主控设备提供的串行时钟 (SCK) 频率} \} \text{注 [Hz]}$$

注 容许的最大传送时钟频率为  $f_{\text{MCK}}/6$ 。

备注 m: 单元号 (m=0) n: 通道号 (n=0) p: CSI 号 (p=00)

表 14-4 从属选择输入功能运行时钟的选择

SMRmn 寄存器	SPSm 寄存器								运行时钟 ( $f_{\text{MCK}}$ ) 注		
	CKSmn	PRS m13	PRS m12	PRS m11	PRS m10	PRS m03	PRS m02	PRS m01	PRS m00		$f_{\text{CLK}}=24\text{MHz}$ 运行时
0	X	X	X	X	0	0	0	0	0	$f_{\text{CLK}}$	24MHz
	X	X	X	X	0	0	0	1	1	$f_{\text{CLK}}/2$	12MHz
	X	X	X	X	0	0	1	0	0	$f_{\text{CLK}}/2^2$	6MHz
	X	X	X	X	0	0	1	1	1	$f_{\text{CLK}}/2^3$	3MHz
	X	X	X	X	0	1	0	0	0	$f_{\text{CLK}}/2^4$	1.5MHz
	X	X	X	X	0	1	0	1	1	$f_{\text{CLK}}/2^5$	750kHz
	X	X	X	X	0	1	1	0	0	$f_{\text{CLK}}/2^6$	375kHz
	X	X	X	X	0	1	1	1	1	$f_{\text{CLK}}/2^7$	187.5kHz
	X	X	X	X	1	0	0	0	0	$f_{\text{CLK}}/2^8$	93.8kHz
	X	X	X	X	1	0	0	1	1	$f_{\text{CLK}}/2^9$	46.9kHz
	X	X	X	X	1	0	1	0	0	$f_{\text{CLK}}/2^{10}$	23.4kHz
	X	X	X	X	1	0	1	1	1	$f_{\text{CLK}}/2^{11}$	11.7kHz
	X	X	X	X	1	1	0	0	0	$f_{\text{CLK}}/2^{12}$	5.86kHz
	X	X	X	X	1	1	0	1	1	$f_{\text{CLK}}/2^{13}$	2.93kHz
	X	X	X	X	1	1	1	0	0	$f_{\text{CLK}}/2^{14}$	1.46kHz
X	X	X	X	1	1	1	1	1	$f_{\text{CLK}}/2^{15}$	732Hz	

注 要更改被选择为  $f_{\text{CLK}}$  的时钟（更改系统时钟控制寄存器（CKC）的值）时，必须在停止串行阵列单元（SAU）的运行（串行通道停止寄存器 0、1（ST0、ST1）分别为“000FH”和“0003H”）后进行更改。

备注 1. X: 忽略

2. m: 单元号 (m=0) n: 通道号 (n=0)



### 14.6.5 在有从属选择输入功能的时钟同步串行通信过程中发生错误时的处理步骤

在有从属选择输入功能的时钟同步串行通信过程中发生错误时的处理步骤如图 14-99 所示。

图 14-99 发生溢出错误时的处理步骤

软件操作	硬件状态	备注
读串行数据寄存器 mn (SDRmn)。	SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。	这是为了防止在错误处理的过程中结束下一次接收而发生溢出错误。
读串行状态寄存器 mn (SSRmn)。		判断错误的种类，读取值用于清除错误标志。
给串行标志清除触发寄存器 mn (SIRmn) 写“1”。	清除错误标志。	通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。

备注 m: 单元号 (m=0) n: 通道号 (n=0)

## 14.7 UART (UART0 ~ UART2) 通信的运行

这是通过串行数据发送 (TxD) 和串行数据接收 (RxD) 共 2 条线进行异步通信的功能。使用这 2 条通信线, 按数据帧 (由起始位、数据、奇偶校验位和停止位构成) 与其他通信方进行异步 (使用内部波特率) 的数据发送和接收。能通过使用发送专用 (偶数通道) 和接收专用 (奇数通道) 共 2 个通道来实现全双工异步 UART 通信, 而且还能通过组合 UART0、定时器阵列单元 (通道 7) 和外部中断 (INTP0) 来支持 LIN-bus。

### [ 数据的发送和接收 ]

- 7 位、8 位或者 9 位的数据长度注
- MSB/LSB 优先的选择
- 发送和接收数据的电平设定 (选择是否将电平反相)
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加、停止位检查功能

### [ 中断功能 ]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误和溢出错误引起的错误中断

### [ 错误检测标志 ]

- 帧错误、奇偶校验错误、溢出错误

UART0 的接收支持 SNOOZE 模式。SNOOZE 模式功能是指, 如果在 STOP 模式的状态下检测到 RxD 的输入, 就不需要 CPU 运行而接收数据。只有支持接收时的波特率调整功能的 UART0 才能设定 SNOOZE 模式。

UART0 (单元 0 的通道 0 和通道 1) 支持 LIN-bus。

### [LIN-bus 功能 ]

- 唤醒信号的检测
  - 间隔段 (BF) 的检测
  - 同步段的测量、波特率的计算
- } 使用外部中断 (INTP0) 和定时器阵列单元 (通道 7)。

注 只有 UART0 和 UART2 支持 9 位的数据长度。

UART0 使用 SAU0 的通道 0 和通道 1。

UART1 使用 SAU0 的通道 2 和通道 3。

UART2 使用 SAU1 的通道 0 和通道 1。

单元	通道	用作 CSI	用作 UART	用作简易 I <sup>2</sup> C
0	0	CSI00 (支持从属选择输入功能)	UART0 (支持 LIN-bus)	IIC00
	1	—		—
	2	—	UART1	—
	3	CSI11		IIC11
1	0	—	UART2 (IrDA)	—
	1	—		—

各通道任意选择一个功能使用，除了所选功能以外，其他功能不能运行。例如，在单元 0 的通道 0 和通道 1 使用 UART0 时，不能使用 CSI00。但是，在使用 UART0 的同时，不同通道的通道 2 和通道 3 能使用 CSI11、UART1 或者 IIC11。

**注意** 当用作 UART 时，发送方（偶数通道）或者接收方（奇数通道）只能用作 UART。

UART 有以下 4 种通信运行：

- UART 发送 (参照 14.7.1)
- UART 接收 (参照 14.7.2)
- LIN 发送 (只限于 UART0) (参照 14.8.1)
- LIN 接收 (只限于 UART0) (参照 14.8.2)

### 14.7.1 UART 发送

UART 发送是 RL78 微控制器将数据异步发送到其他设备的运行。

UART 使用的 2 个通道中的偶数通道用于 UART 发送。

UART	UART0	UART1	UART2
对象通道	SAU0 的通道 0	SAU0 的通道 2	SAU1 的通道 0
使用的引脚	TxD0	TxD1	TxD2
中断	INTST0	INTST1	INTST2
	可选择发送结束中断（单次发送模式）或者缓冲器空中断（连续发送模式）。		
错误检测标志	无		
传送数据长度	7 位、8 位或者 9 位 <sup>注 1</sup>		
传送速率	Max. $f_{MCK}/6[\text{bps}]$ ( $\text{SDRmn}[15:9] \geq 2$ )、Min. $f_{CLK}/(2 \times 2^{15} \times 128)[\text{bps}]$ <sup>注 2</sup>		
数据相位	不反相输出（默认值：高电平）。 反相输出（默认值：低电平）。		
奇偶校验位	可选择以下内容： <ul style="list-style-type: none"> <li>• 无奇偶校验位。</li> <li>• 附加零校验。</li> <li>• 附加偶校验。</li> <li>• 附加奇校验。</li> </ul>		
停止位	可选择以下内容： <ul style="list-style-type: none"> <li>• 附加 1 位。</li> <li>• 附加 2 位。</li> </ul>		
数据方向	MSB 优先或者 LSB 优先		

注 1. 只有 UART0 和 UART2 支持 9 位的数据长度。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”）的范围内使用。

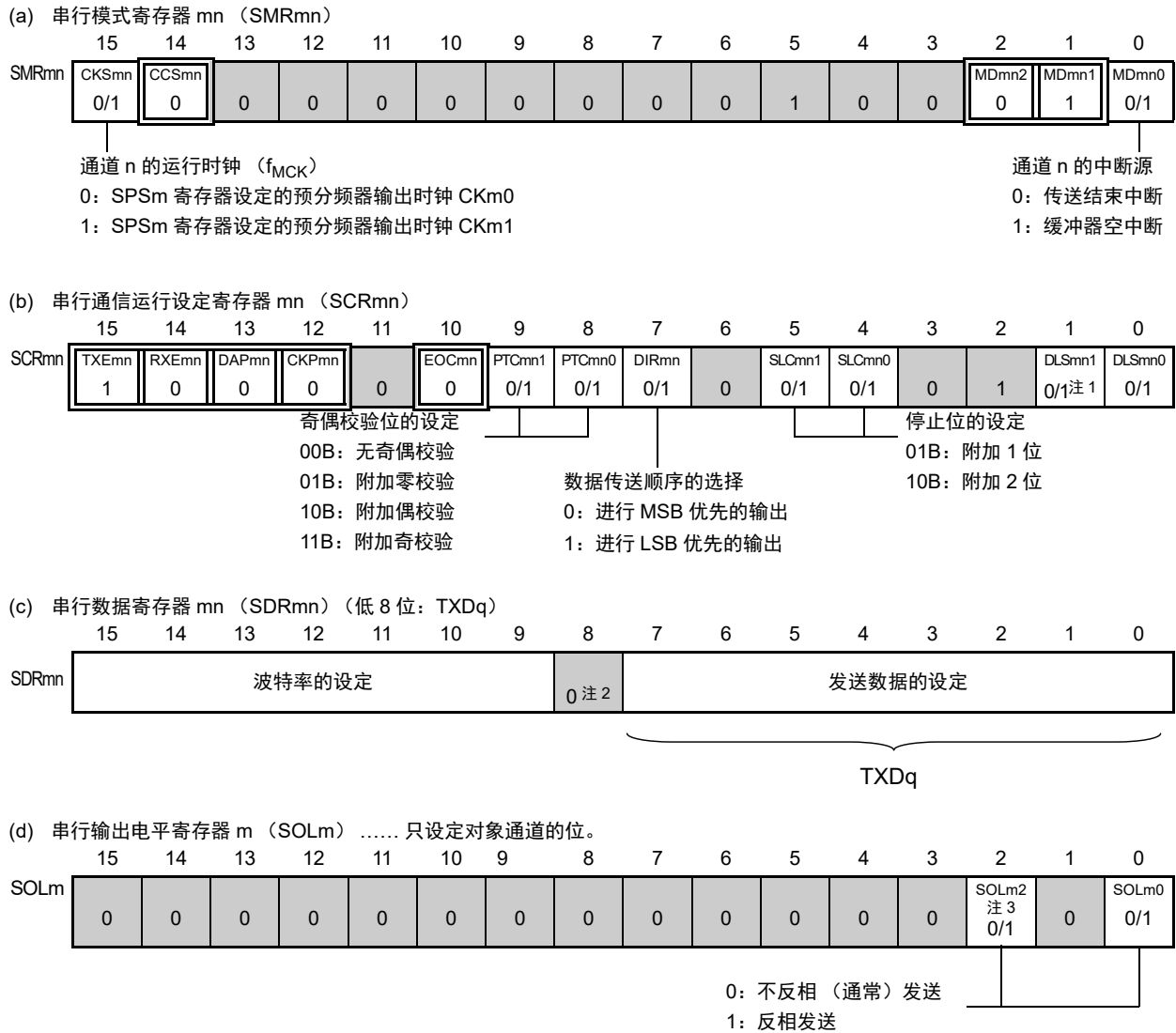
备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

$f_{CLK}$ : 系统时钟频率

2. m: 单元号 (m=0、1) n: 通道号 (n=0、2) mn=00、02、10

## (1) 寄存器的设定

图 14-100 UART (UART0 ~ UART2) 的 UART 发送时的寄存器设定内容例子 (1/2)



- 注 1. 只限于 SCR00、SCR01、SCR10、SCR11 寄存器，其他固定为“1”。
2. 当进行 9 位数据长度的通信时，SDRm0 寄存器的 bit0 ~ 8 为发送数据的设定区。只有 UART0 和 UART2 才能进行 9 位数据长度的通信。
3. 只限于串行阵列单元 0。

- 备注 1. m : 单元号 (m=0、1) n : 通道号 (n=0、2) q : UART 号 (q=0 ~ 2) mn=00、02、10
2. □ : 在 UART 发送模式中为固定设定。■ : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下，设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

图 14-100 UART (UART0 ~ UART2) 的 UART 发送时的寄存器设定内容例子 (2/2)

(e) 串行输出寄存器 m (SOm) ..... 只设定对象通道的位。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOm	0	0	0	0	CKOm3注2 ×	1	1	CKOm0注2 ×	0	0	0	0	SOm0注2 ×	SOm2 0/1 注1、注2	1	SOm0 0/1注1

0: 串行数据输出值为“0”  
1: 串行数据输出值为“1”

(f) 串行输出允许寄存器 m (SOEm) ..... 只将对象通道的位置“1”。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOEm	0	0	0	0	0	0	0	0	0	0	0	0	SOEm3注2 ×	SOEm2注2 0/1	0	SOEm0 0/1

(g) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSm	0	0	0	0	0	0	0	0	0	0	0	0	SSm3注2 ×	SSm2注2 0/1	×	SSm0 0/1

- 注 1. 在开始发送前，当对应通道的 SOLmn 位为“0”时，必须置“1”；当对应通道的 SOLmn 位为“1”时，必须置“0”。在通信过程中，值因通信数据而变。
2. 只限于串行阵列单元 0。

备注 1. m : 单元号 (m=0、1) n: 通道号 (n=0、2) q: UART 号 (q=0 ~ 2) mn=00、02、10

2.  : 在 UART 发送模式中为固定设定。  : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下，设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 14-101 UART 发送的初始设定步骤

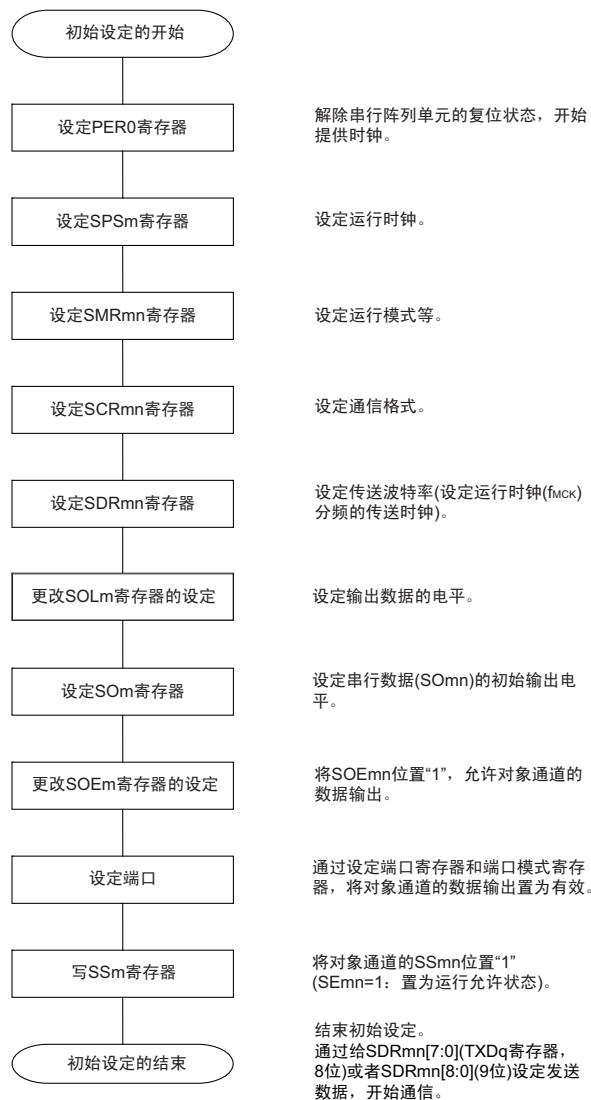


图 14-102 UART 发送的中止步骤

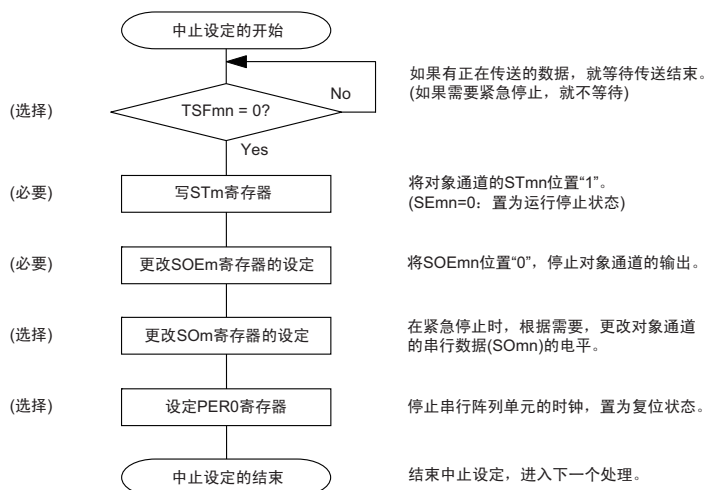
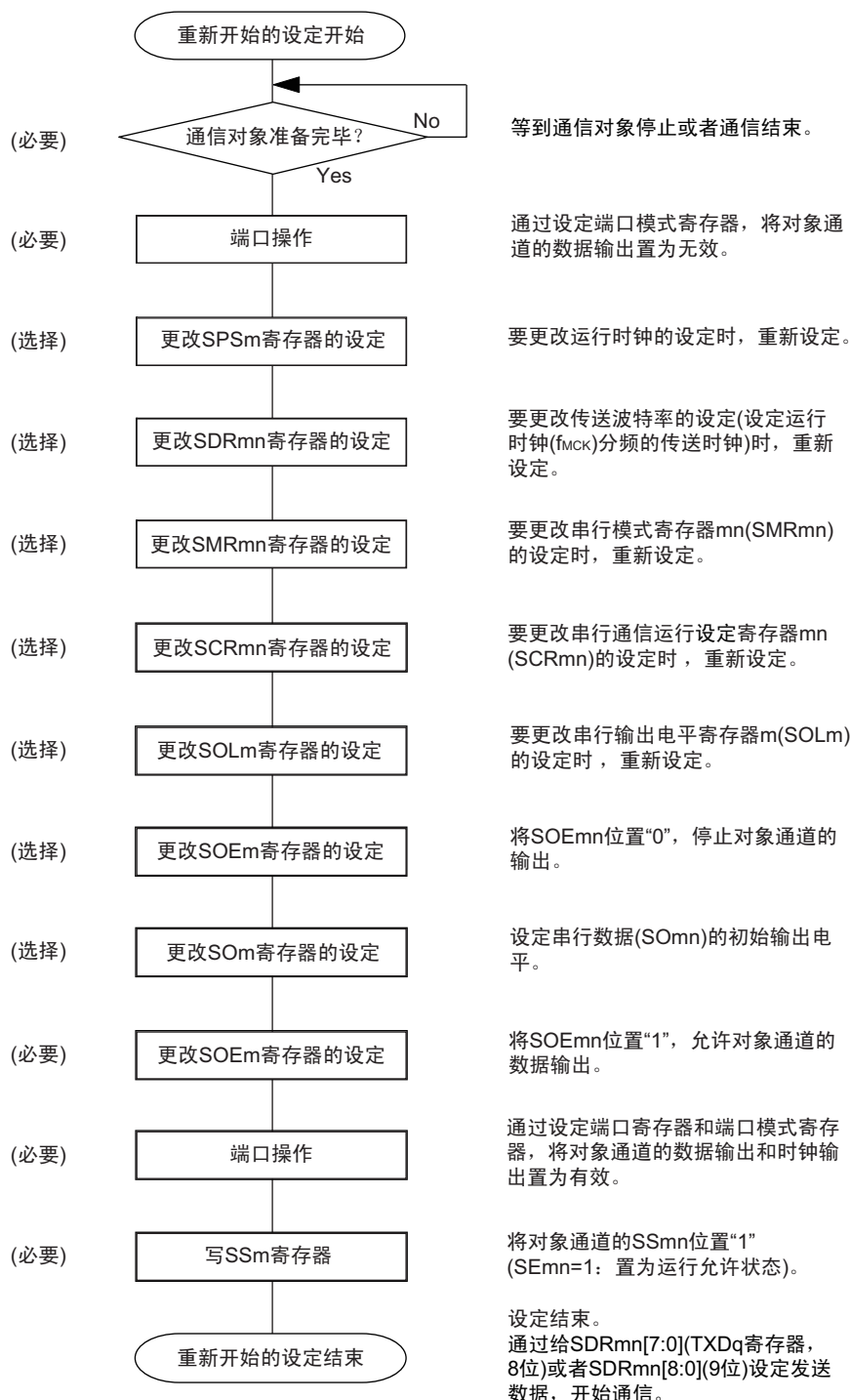


图 14-103 重新开始 UART 发送的设定步骤

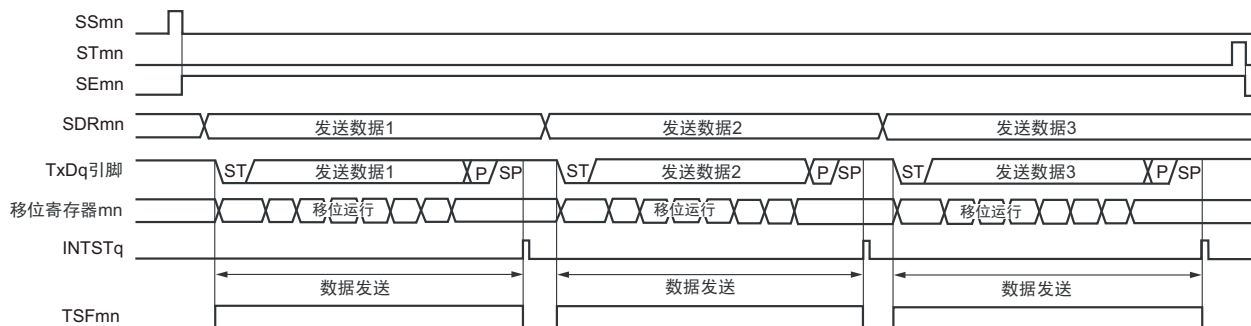


备注 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等到通信对象停止或者通信结束后进行初始设定而不是进行重新开始的设定。



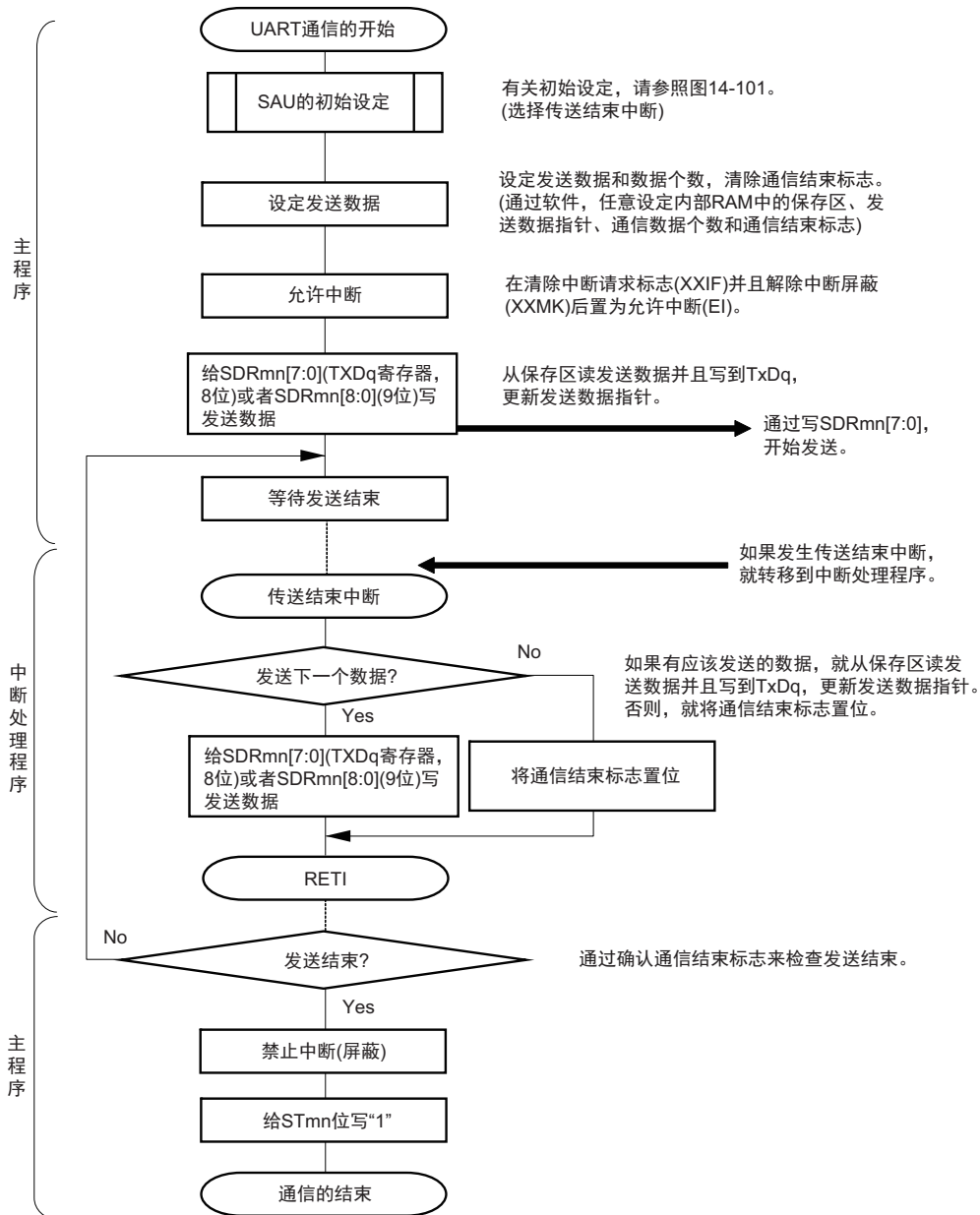
(3) 处理流程（单次发送模式）

图 14-104 UART 发送（单次发送模式）的时序图



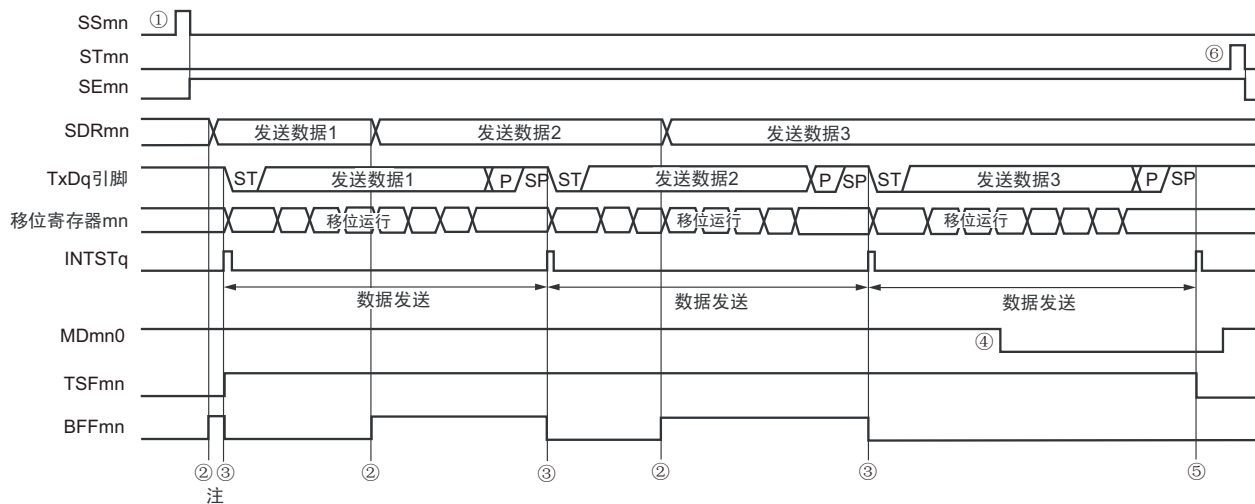
备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2) q: UART 号 (q=0 ~ 2) mn=00、02、10

图 14-105 UART 发送（单次发送模式）的流程图



## (4) 处理流程（连续发送模式）

图 14-106 UART 发送（连续发送模式）的时序图

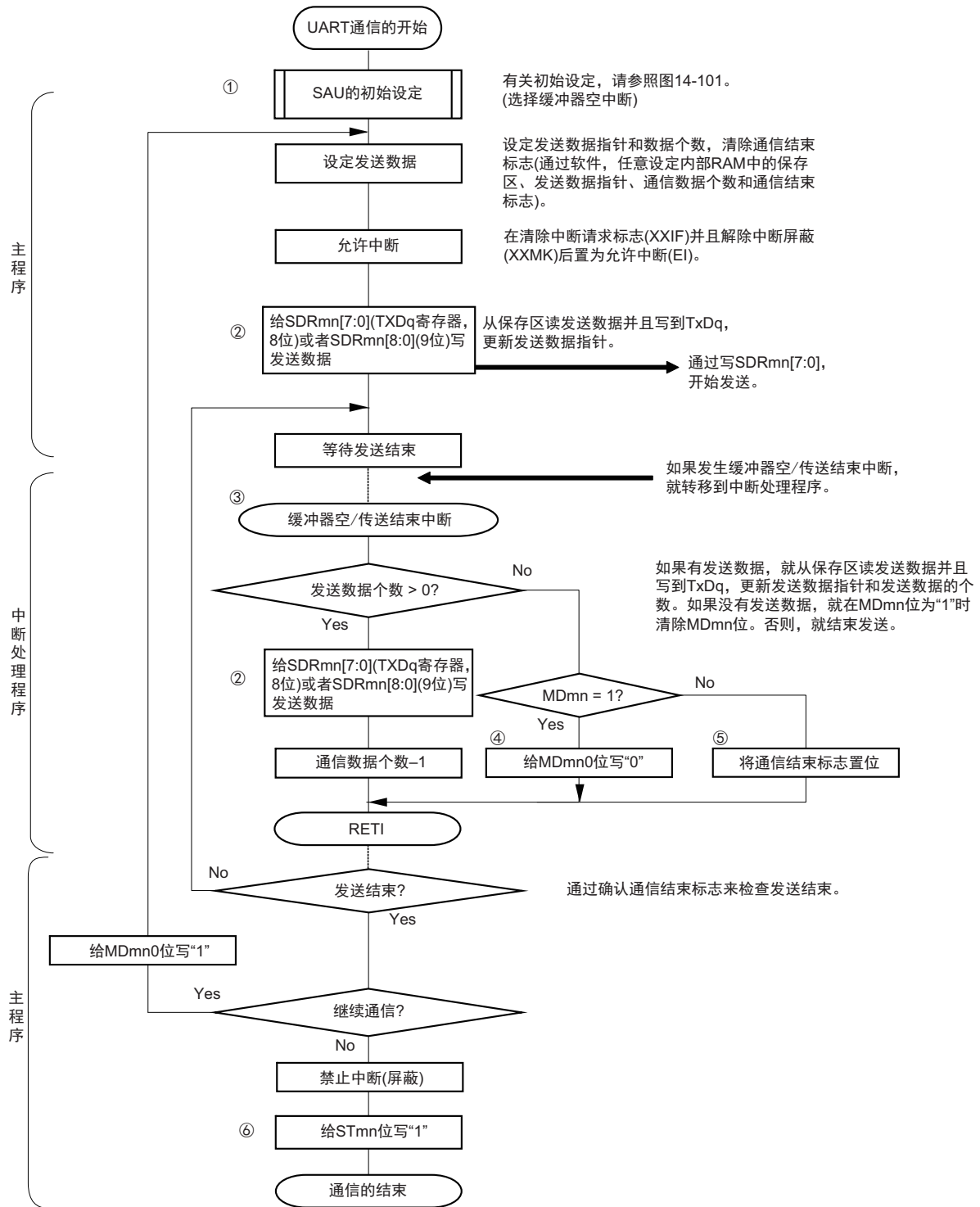


注 如果在串行状态寄存器 mn (SSRmn) 的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn (SDRmn) 时）给 SDRmn 寄存器写发送数据，就重写发送数据。

注意 即使在运行中也能改写串行模式寄存器 mn (SMRmn) 的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2) q: UART 号 (q=0~2) mn=00、02、10

图 14-107 UART 发送（连续发送模式）的流程图



备注 图中的①~⑥对应“图 14-106 UART 发送（连续发送模式）的时序图”中的①~⑥。

## 14.7.2 UART 接收

UART 接收是 RL78 微控制器从其他设备异步接收数据的运行。

UART 使用的 2 个通道中的奇数通道用于 UART 接收。但是，需要设定奇数通道和偶数通道的 SMR 寄存器。

UART	UART0	UART1	UART2
对象通道	SAU0 的通道 1	SAU0 的通道 3	SAU1 的通道 1
使用的引脚	RxD0	RxD1	RxD2
中断	INTSR0	INTSR1	INTSR2
	只限于传送结束中断（禁止设定缓冲器空中断）。		
错误中断	INTSRE0	INTSRE1	INTSRE2
错误检测标志	<ul style="list-style-type: none"> <li>• 帧错误检测标志（FEFmn）</li> <li>• 奇偶校验错误检测标志（PEFmn）</li> <li>• 溢出错误检测标志（OVFmn）</li> </ul>		
传送数据长度	7 位、8 位或者 9 位注 1		
传送速率	Max. $f_{MCK}/6[\text{bps}]$ ( $\text{SDRmn}[15:9] \geq 2$ )、Min. $f_{CLK}/(2 \times 2^{15} \times 128)[\text{bps}]$ 注 2		
数据相位	不反相输出（默认值：高电平）。 反相输出（默认值：低电平）。		
奇偶校验位	可选择以下内容： <ul style="list-style-type: none"> <li>• 无奇偶校验位（无奇偶校验）。</li> <li>• 不判断奇偶校验（零校验）。</li> <li>• 偶校验</li> <li>• 奇校验</li> </ul>		
停止位	附加 1 位。		
数据方向	MSB 优先或者 LSB 优先		

注 1. 只有 UART0 和 UART2 支持 9 位的数据长度。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”）的范围内使用。

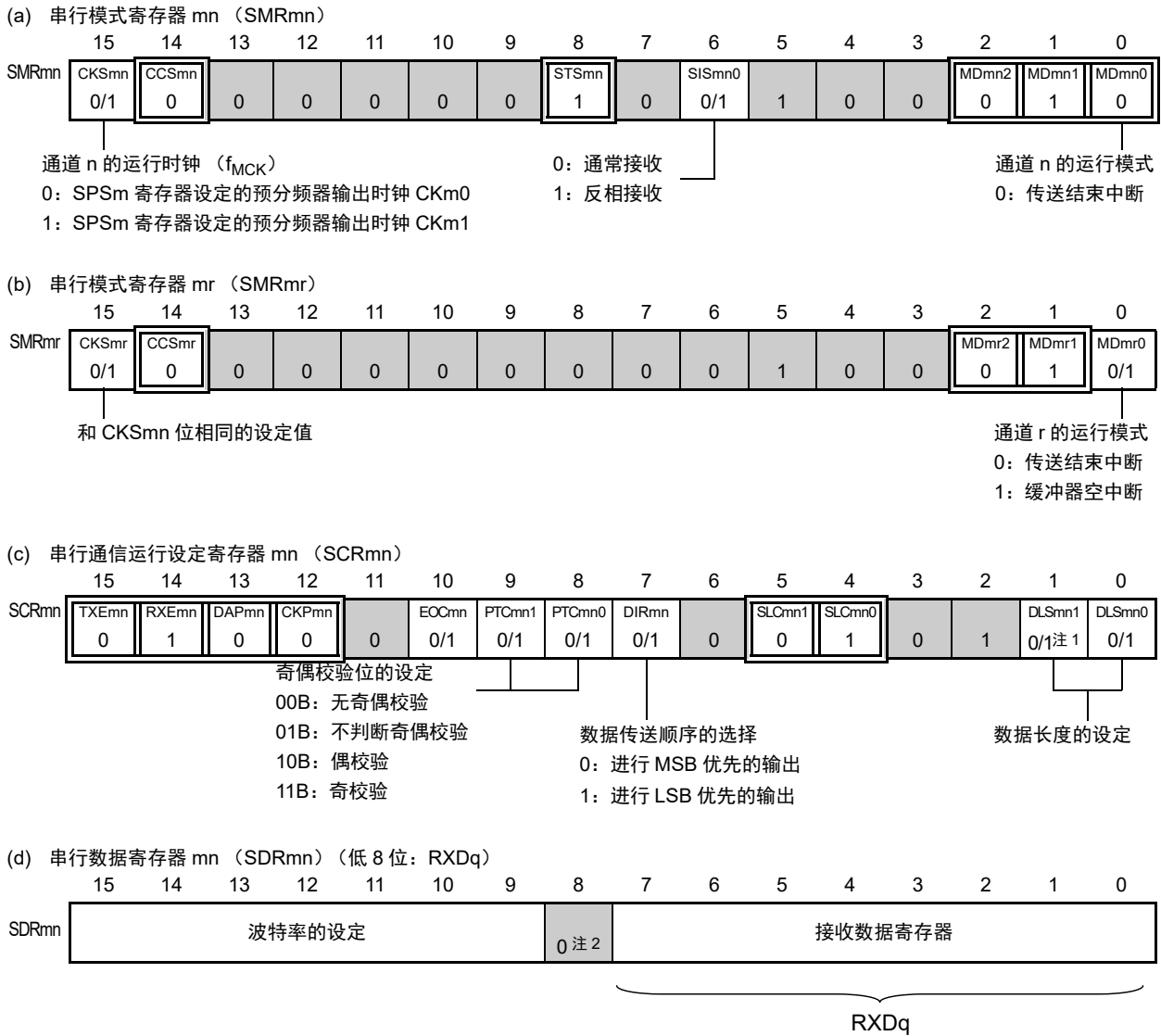
备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

$f_{CLK}$ : 系统时钟频率

2. m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11

(1) 寄存器的设定

图 14-108 UART (UART0 ~ UART2) 的 UART 接收时的寄存器设定内容例子 (1/2)



- 注 1. 只限于 SCR00、SCR01、SCR10、SCR11 寄存器，其他固定为“1”。
2. 当进行 9 位数据长度的通信时，SDRm1 寄存器的 bit0 ~ 8 为发送数据的设定区。只有 UART0 和 UART2 才能进行 9 位数据长度的通信。

注意 在 UART 接收时，还必须将与通道 n 成对的通道 r 的 SMRmr 寄存器设定为 UART 发送模式。

- 备注 1. m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11  
 r: 通道号 (r=n-1) q: UART 号 (q=0 ~ 2)
2. □: 在 UART 接收模式中为固定设定。■: 不能设定 (设定初始值)。  
 ×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下，设定初始值)。  
 0/1: 根据用户的用途置“0”或者“1”。

图 14-108 UART (UART0 ~ UART2) 的 UART 接收时的寄存器设定内容例子 (2/2)

(e) 串行输出寄存器 m (SOm) ..... 在此模式中不使用。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOm	0	0	0	0	CKOm3 <sup>注</sup> ×	1	1	CKOm0 <sup>注</sup> ×	0	0	0	0	SOm3 ×	SOm2 ×	1	SOm0 ×

(f) 串行输出允许寄存器 m (SOEm) ..... 在此模式中不使用。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOEm	0	0	0	0	0	0	0	0	0	0	0	0	SOEm3 <sup>注</sup> ×	SOEm2 <sup>注</sup> ×	0	SOEm0 ×

(g) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSm	0	0	0	0	0	0	0	0	0	0	0	0	SSm3 <sup>注</sup> 0/1	SSm2 <sup>注</sup> ×	SSm1 0/1	SSm0 ×

注 只限于串行阵列单元 0。

注意 在 UART 接收时，还必须将与通道 n 成对的通道 r 的 SMRmr 寄存器设定为 UART 发送模式。

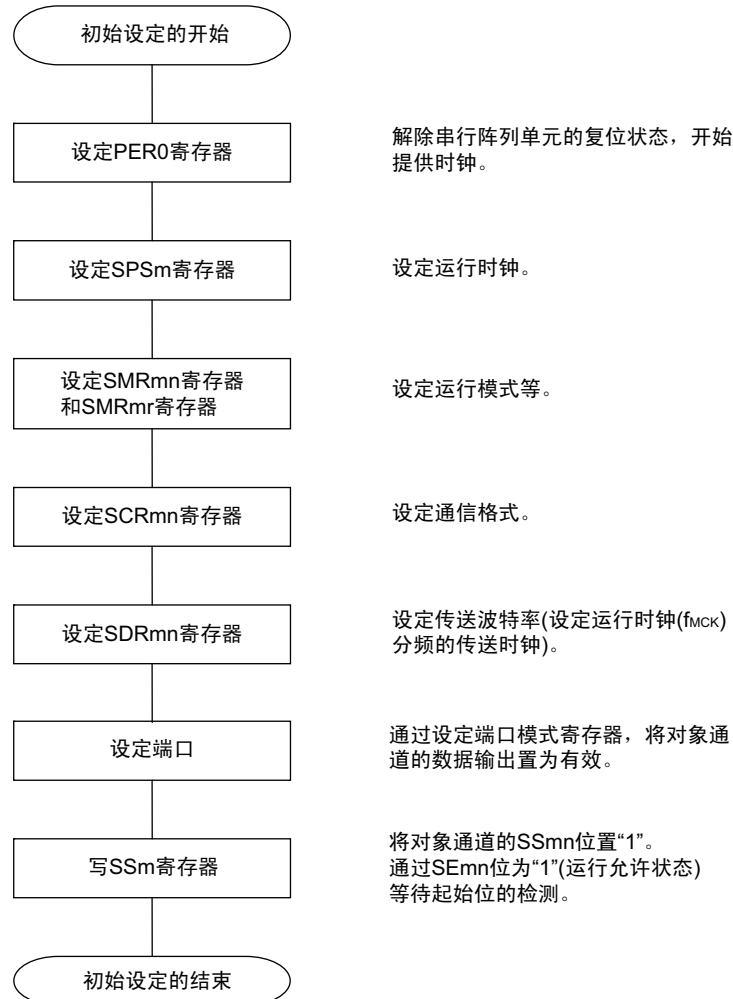
备注 1. m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11

r: 通道号 (r=n-1) q: UART 号 (q=0 ~ 2)

- : 在 UART 接收模式中为固定设定。■ : 不能设定 (设定初始值)。  
 × : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。  
 0/1 : 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 14-109 UART 接收的初始设定步骤



注意 必须在将 SCRmn 寄存器的 RXEmn 位置“1”后至少间隔 4 个  $f_{MCK}$  时钟，然后将 SSmn 位置“1”。

图 14-110 UART 接收的中止步骤

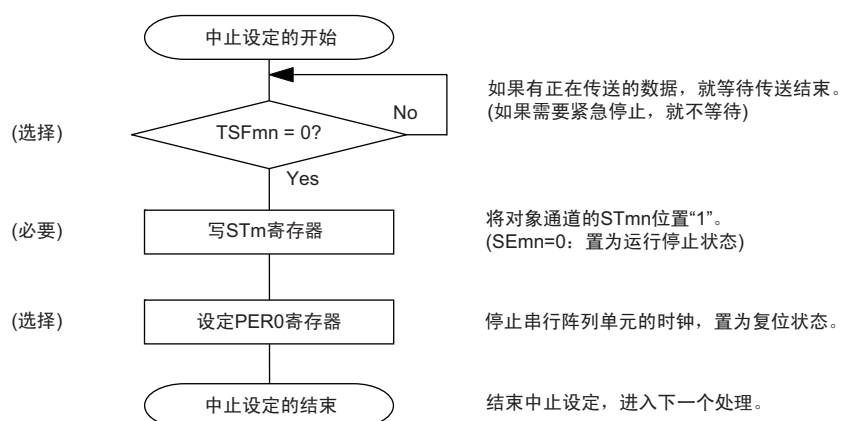
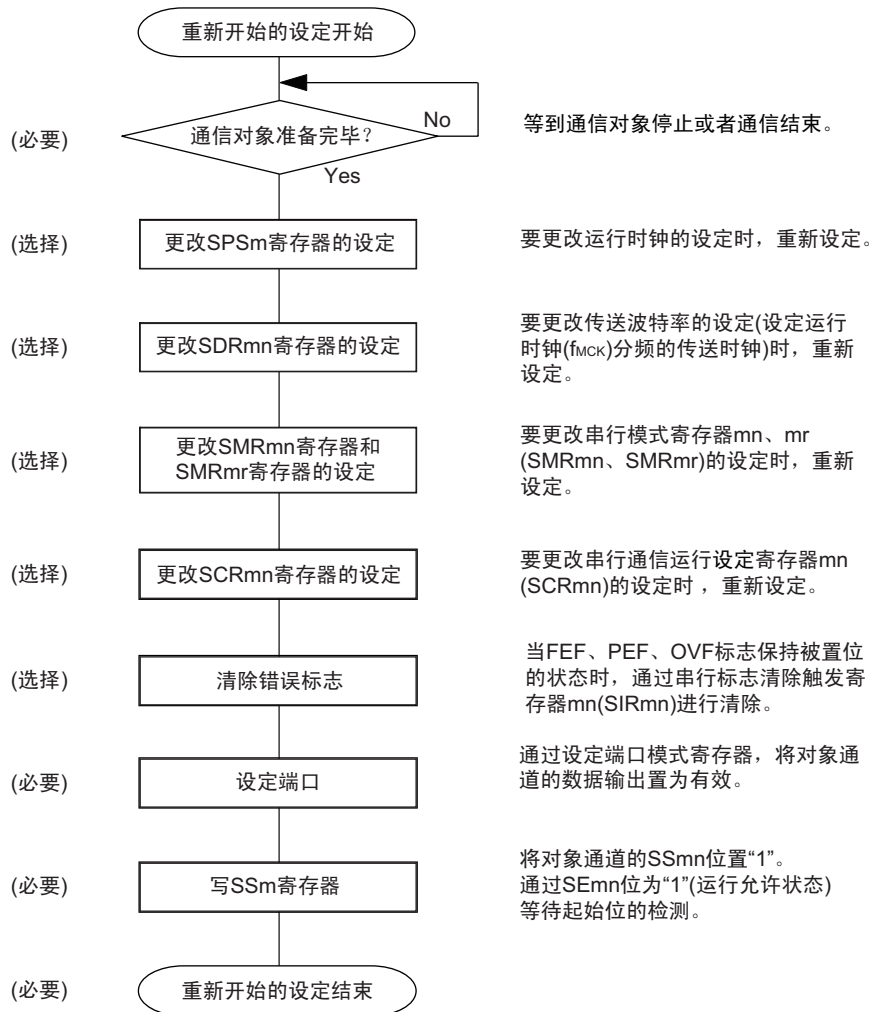




图 14-111 重新开始 UART 接收的设定步骤

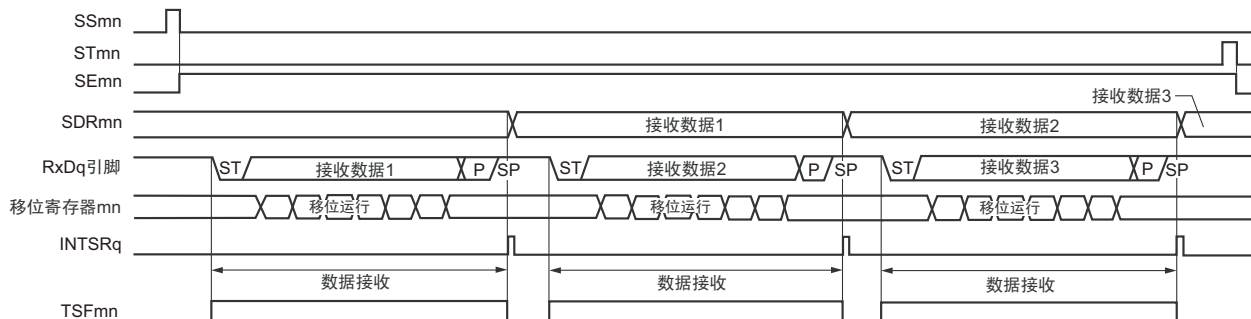


**注意** 必须在将 SCRmn 寄存器的 RXEmn 位置“1”后至少间隔 4 个  $f_{MCK}$  时钟, 然后将 SSmn 位置“1”。

**备注** 如果在中止设定中改写 PER0 来停止提供时钟, 就必须在等到通信对象停止或者通信结束后进行初始设定而不是进行重新开始的设定。

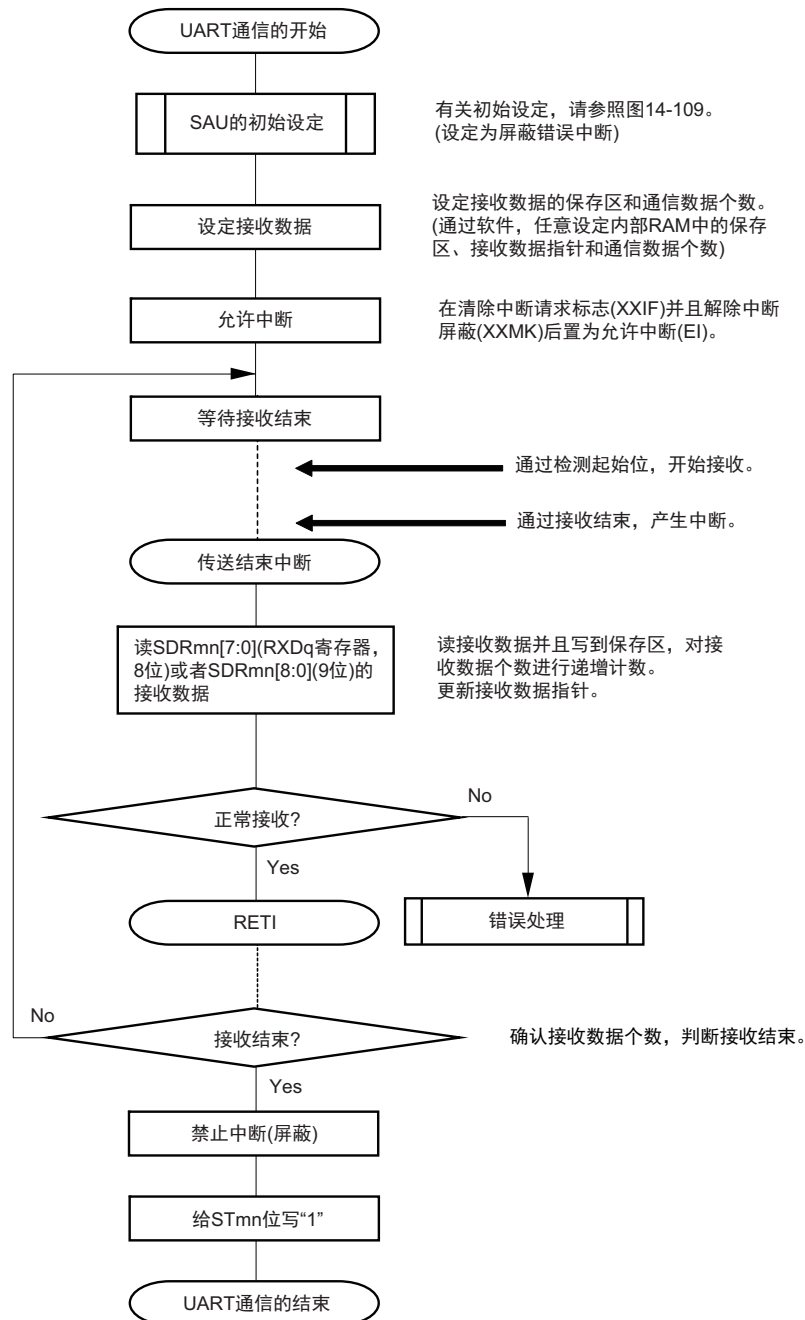
(3) 处理流程

图 14-112 UART 接收的时序图



备注 m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11  
 r: 通道号 (r=n-1) q: UART号 (q=0~2)

图 14-113 UART 接收的流程图



### 14.7.3 SNOOZE 模式功能

这是在 STOP 模式中通过检测 RxDq 引脚的输入使 UART 进行接收的模式。通常，在 STOP 模式中 UART 停止通信，但是通过使用 SNOOZE 模式功能，能在 CPU 不运行的状态下进行 UART 的接收。只有 UART0 才能设定 SNOOZE 模式。

要在 SNOOZE 模式中使用 UARTq 时，必须在转移到 STOP 模式前进行以下的设定（参照“图 14-116 SNOOZE 模式运行（EOCm1=0、SSECm=0/1 或者 EOCm1=1、SSECm=0）的流程图”和“图 14-118 SNOOZE 模式运行（EOCm1=1、SSECm=1）的流程图”）。

- 在 SNOOZE 模式中，需要更改 UART 接收波特率的设定（更改为和通常运行时不同的值）。必须参照表 14-5，设定 SPSm 寄存器和 SDRmn 寄存器[15:9]。
- 设定 EOCm 位和 SSECm 位。能设定允许或者停止在发生通信错误时产生错误中断（INTSRE0）。
- 必须在即将要转移到 STOP 模式前将串行待机控制寄存器 m（SSCm）的 SWCm 位置“1”。在初始设定结束后，将串行通道开始寄存器 m（SSm）的 SSm0 位置“1”。

如果在转移到 STOP 模式后检测到 RxDq 的边沿（输入起始位），就开始 UART 接收。

注意 1. 只有在选择高速内部振荡器时钟（ $f_{IH}$ ）作为  $f_{CLK}$  时才能设定 SNOOZE 模式。

2. SNOOZE 模式中的传送速率只为 4800bps。
3. 如果将 SWCm 位置“1”，就只能在 STOP 模式中开始接收时使用 UARTq。当其他 SNOOZE 功能和中断同时使用并且在以下的非 STOP 模式状态下开始接收时，可能无法正常接收数据而发生帧错误或者奇偶校验错误。
  - 在将 SWCm 位置“1”后并且在转移到 STOP 模式前开始接收的情况
  - 在其他 SNOOZE 模式中开始接收的情况
  - 在通过中断等从 STOP 模式返回到通常运行后并且在将 SWCm 位置“0”前开始接收的情况
4. 如果将 SSECm 位置“1”，就在发生奇偶校验错误、帧错误或者溢出错误时不将 PEFmn、FEFmn、OVFmn 标志置位，也不产生错误中断（INTSREq）。因此，在 SSECm 位为“1”的情况下使用时，必须在将 SWC0 位置“1”前清除 PEFmn、FEFmn、OVFmn 标志并且读 SDRm1 寄存器的 bit7 ~ 0（RxDq）。
5. 通过 RxDq 引脚的有效边沿检测转移到 SNOOZE 模式。  
另外，如果接受如无法检测到起始位输入的短脉冲，就有可能不开始 UART 接收而保持 SNOOZE 模式。此时，就无法在下一个 UART 接收时进行正确的数据接收，并且有可能发生帧错误或者奇偶校验错误。

备注 m=n=0、q=0

表 14-5 SNOOZE 模式中的 UART 接收波特率的设定

高速内部振荡器 ( $f_{IH}$ )	SNOOZE 模式中的 UART 接收波特率			
	波特率 4800bps			
	运行时钟 ( $f_{MCK}$ )	SDRmn[15:9]	最大容许值	最小容许值
24MHz±2.0% 注	$f_{CLK}/2^5$	79	0.60%	-1.18%
16MHz±2.0% 注	$f_{CLK}/2^4$	105	1.27%	-0.53%
12MHz±2.0% 注	$f_{CLK}/2^4$	79	0.60%	-1.19%
8MHz±2.0% 注	$f_{CLK}/2^3$	105	1.27%	-0.53%
6MHz±2.0% 注	$f_{CLK}/2^3$	79	0.60%	-1.19%
4MHz±2.0% 注	$f_{CLK}/2^2$	105	1.27%	-0.53%
3MHz±2.0% 注	$f_{CLK}/2^2$	79	0.60%	-1.19%
2MHz±2.0% 注	$f_{CLK}/2$	105	1.27%	-0.54%
1MHz±2.0% 注	$f_{CLK}$	105	1.27%	-0.57%

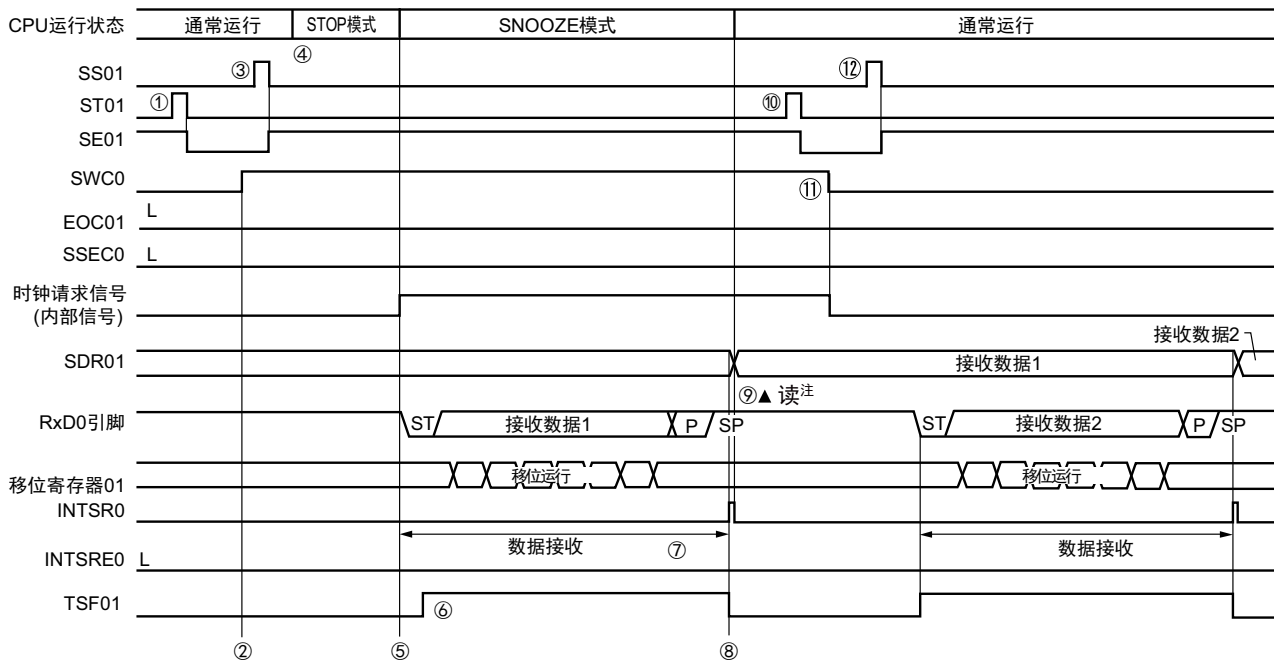
注 当高速内部振荡器的频率精度为 ±3.0% 时，不在 UART 接收的波特率容许范围内，因此，不能使用 SNOOZE 模式。

备注 最大容许值和最小容许值是 UART 接收时的波特率的容许值。  
必须将发送方的波特率设定在此范围内。

## (1) SNOOZE 模式运行 (EOCm1=0、SSECm=0/1)

因为 EOCm1 位为“0”，所以与 SSECm 位的设定无关，即使发生通信错误也不产生错误中断 (INTSREq)。但是，产生传送结束中断 (INTSRq)。

图 14-114 SNOOZE 模式运行 (EOCm1=0、SSECm=0/1) 的时序图



注 必须在 SWCm 位为“1”的状态下读接收数据。

注意 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 STm1 位置“1”（清除 SEm1 位并且停止运行），而且还必须在接收结束后清除 SWCm 位（解除 SNOOZE 模式）。

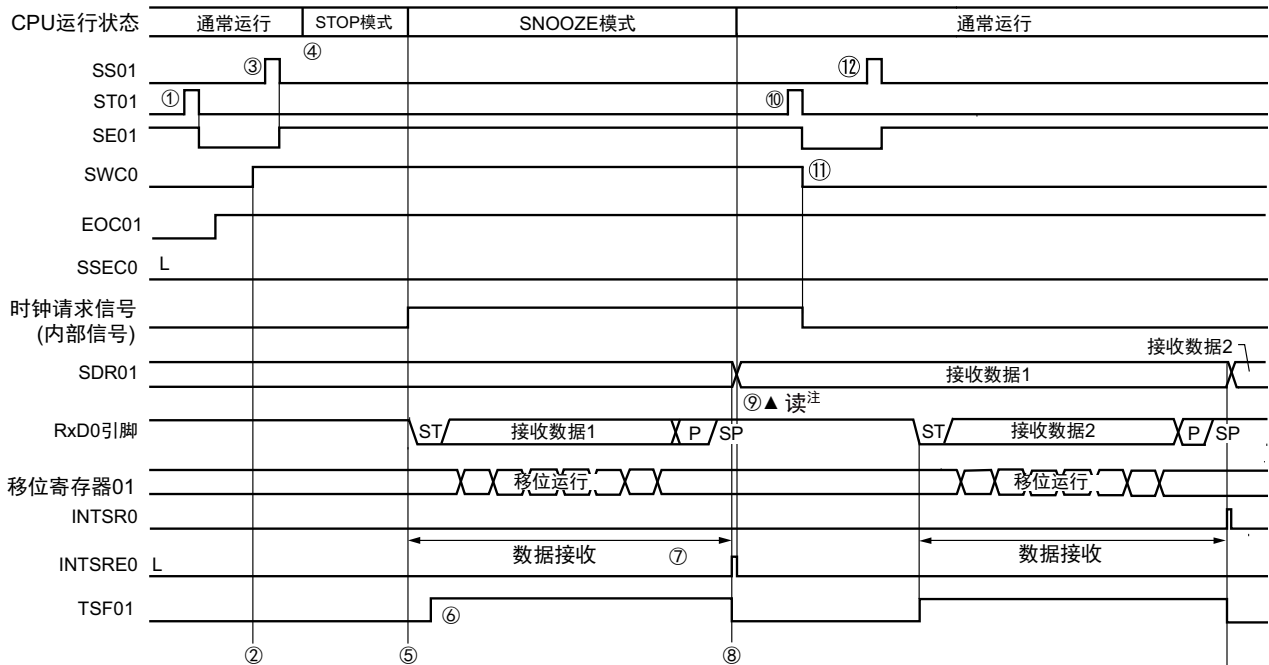
备注 1. 图中的①~⑫对应“图 14-116 SNOOZE 模式运行 (EOCm1=0、SSECm=0/1 或者 EOCm1=1、SSECm=0) 的流程图”中的①~⑫。

2. m=0, q=0

## (2) SNOOZE 模式运行 (EOCm1=1、SSECm=0: 允许产生错误中断 (INTSREq))

因为 EOCm1 位为“1”并且 SSECm 位为“0”，所以在发生通信错误时产生错误中断 (INTSRE0)。

图 14-115 SNOOZE 模式运行 (EOCm1=1、SSECm=0) 的时序图

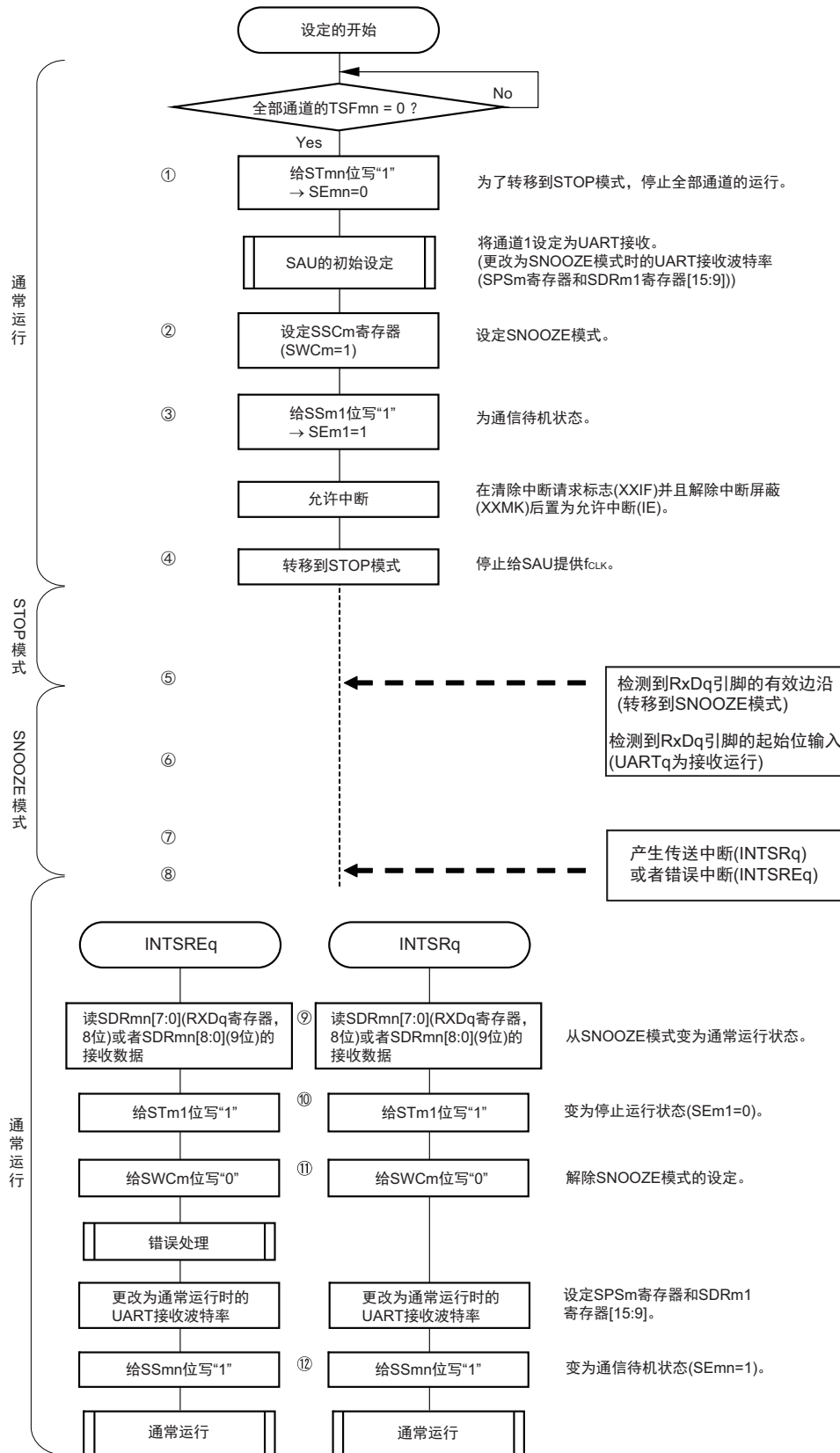


**注意** 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 STm1 位置“1”（清除 SEm1 位并且停止运行），而且还必须在接收结束后清除 SWCm 位（解除 SNOOZE 模式）。

**备注 1.** 图中的①~⑫对应“图 14-116 SNOOZE 模式运行 (EOCm1=0、SSECm=0/1 或者 EOCm1=1、SSECm=0) 的流程图”中的①~⑫。

2. m=0, q=0

图 14-116 SNOOZE 模式运行 (EOCm1=0、SSECm=0/1 或者 EOCm1=1、SSECm=0) 的流程图



备注 1. 图中的①~⑫对应“图 14-114 SNOOZE 模式运行 (EOCm1=0、SSECm=0/1) 的时序图”和“图 14-115 SNOOZE 模式运行 (EOCm1=1、SSECm=0) 的时序图”中的①~⑫。

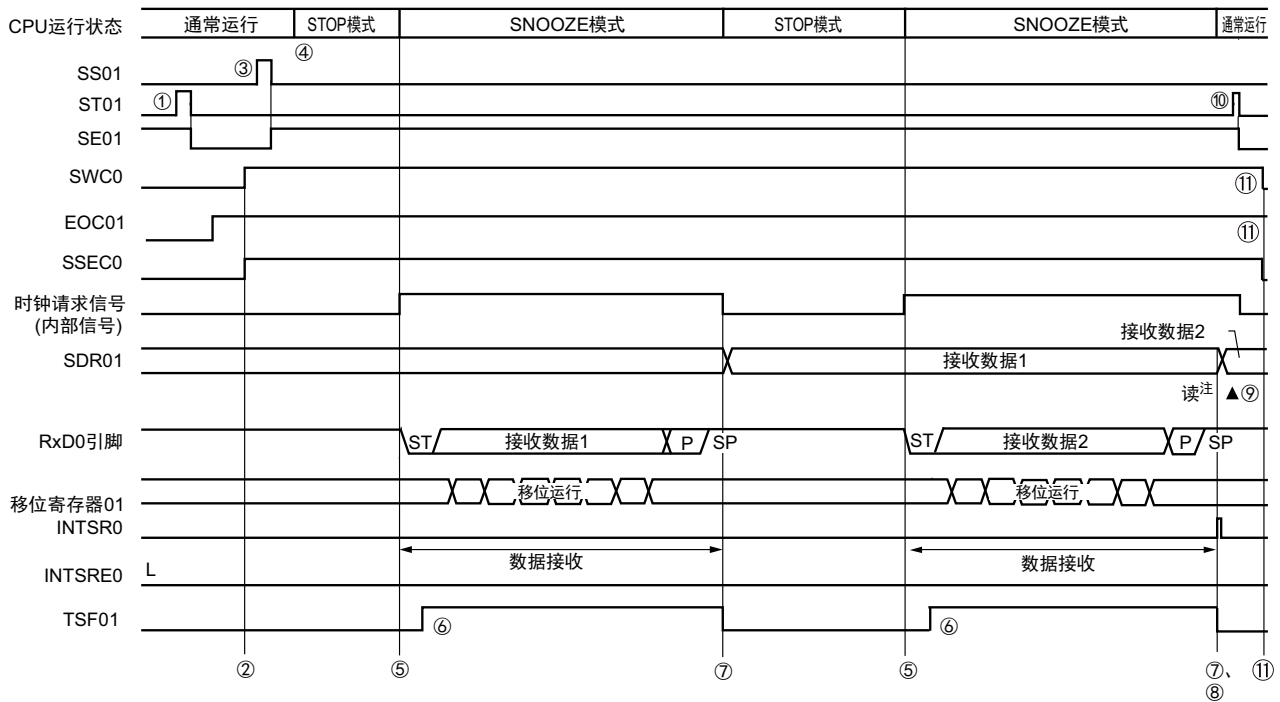
2. m=0, q=0



## (3) SNOOZE 模式运行 (EOCm1=1、SSECm=1: 停止产生错误中断 (INTSREq))

因为 EOCm1 位为“1”并且 SSECm 位为“1”，所以在发生通信错误时不产生错误中断 (INTSREq)。

图 14-117 SNOOZE 模式运行 (EOCm1=1、SSECm=1) 的时序图



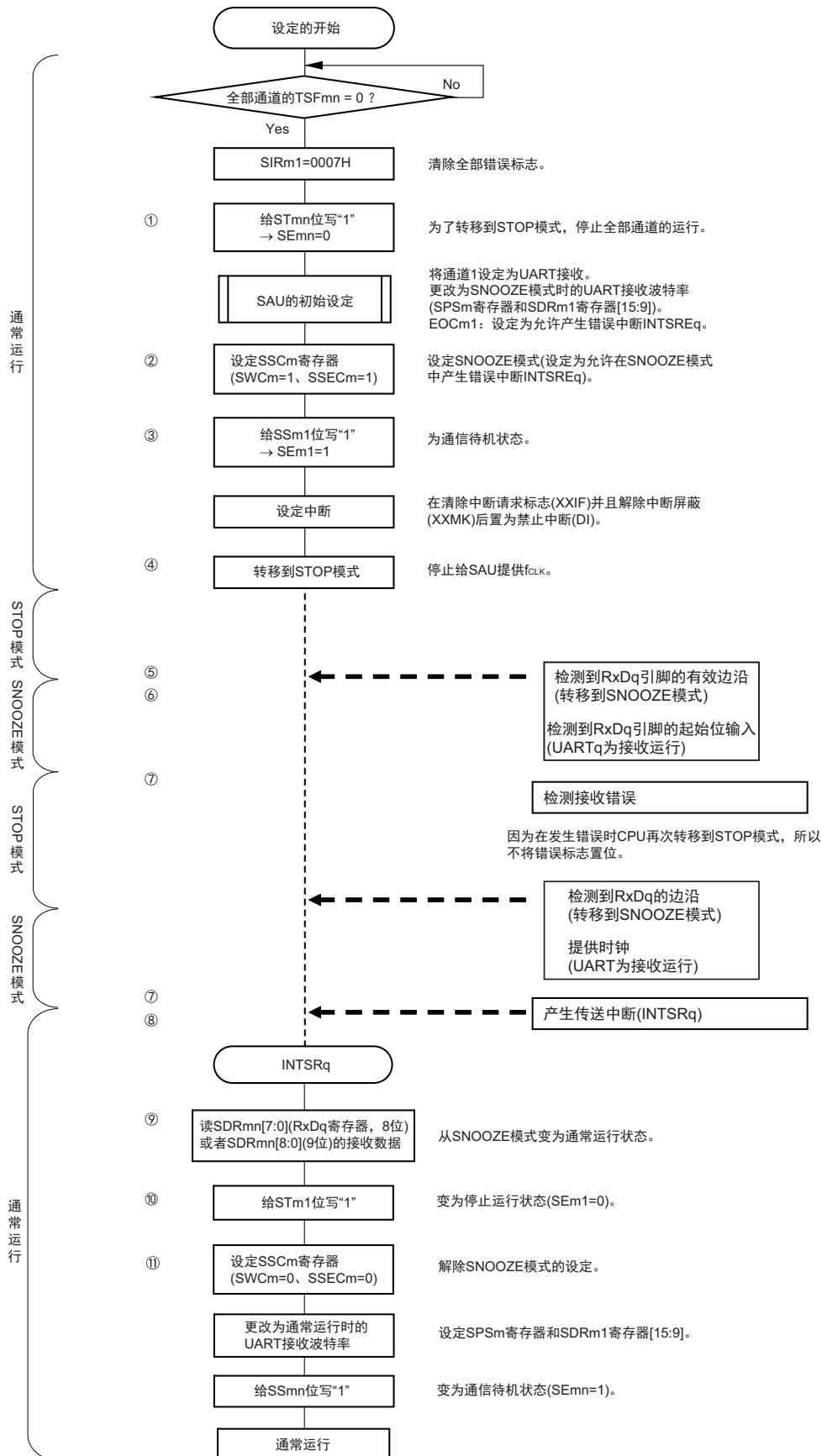
注 必须在 SWCm 位为“1”的状态下读接收数据。

- 注意 1. 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 STm1 位置“1”（清除 SEm1 位并且停止运行），而且还必须在接收结束后清除 SWCm 位（解除 SNOOZE 模式）。
2. 如果 SSECm 位为“1”，就在发生奇偶校验错误、帧错误或者溢出错误时不将 PEFm1、FEFm1、OVFm1 标志置位，也不产生错误中断 (INTSREq)。因此，在 SSECm 位为“1”的情况下使用时，必须在将 SWCm 位置“1”前清除 PEFm1、FEFm1、OVFm1 标志并且读 SDRm1[7:0] (RXDq 寄存器，8 位) 或者 SDRm1[8:0] (9 位)。

备注 1. 图中的①~⑪对应“图 14-118 SNOOZE 模式运行 (EOCm1=1、SSECm=1) 的流程图”中的①~⑪。

2. m=0, q=0

图 14-118 SNOOZE 模式运行 (EOCm1=1、SSECm=1) 的流程图



**注意** 如果 SSECm 位为“1”，就在发生奇偶校验错误、帧错误或者溢出错误时不将 PEFm1、FEFm1、OVFm1 标志置位，也不产生错误中断（INTSREq）。因此，在 SSECm 位为“1”的情况下使用时，必须在将 SWC0 位置“1”前清除 PEFm1、FEFm1、OVFm1 标志并且读 SDRm1[7:0]（RXDq 寄存器，8 位）或者 SDRm1[8:0]（9 位）。

**备注 1.** 图中的①~⑪对应“图 14-117 SNOOZE 模式运行（EOCm1=1、SSECm=1）的时序图”中的①~⑪。

2. m=0, q=0

#### 14.7.4 波特率的计算

##### (1) 波特率的计算式

UART（UART0 ~ UART2）通信的波特率能用以下计算式进行计算：

$$\text{（波特率）} = \{ \text{对象通道的运行时钟（} f_{\text{MCK}} \text{）频率} \} \div (\text{SDRmn}[15:9] + 1) \div 2 \text{ [bps]}$$

**注意** 禁止将串行数据寄存器 mn（SDRmn）的 SDRmn[15:9] 设定为“0000000B”和“0000001B”。

**备注 1.** 因为在使用 UART 时 SDRmn[15:9] 的值为 SDRmn 寄存器的 bit15~9 的值（000010B~111111B），所以为 2~127。

2. m: 单元号（m=0、1） n: 通道号（n=0~3） mn=00~03、10、11

运行时钟（ $f_{\text{MCK}}$ ）取决于串行时钟选择寄存器 m（SPSm）和串行模式寄存器 mn（SMRmn）的 bit15（CKSmn 位）。

表 14-6 UART 运行时钟的选择

SMRmn 寄存器	SPSm 寄存器								运行时钟 ( $f_{MCK}$ ) 注	
	CKSmn	PRS m13	PRS m12	PRS m11	PRS m10	PRS m03	PRS m02	PRS m01	PRS m00	$f_{CLK}=24\text{MHz}$ 运行时
0	X	X	X	X	0	0	0	0	$f_{CLK}$	24MHz
	X	X	X	X	0	0	0	1	$f_{CLK}/2$	12MHz
	X	X	X	X	0	0	1	0	$f_{CLK}/2^2$	6MHz
	X	X	X	X	0	0	1	1	$f_{CLK}/2^3$	3MHz
	X	X	X	X	0	1	0	0	$f_{CLK}/2^4$	1.5MHz
	X	X	X	X	0	1	0	1	$f_{CLK}/2^5$	750kHz
	X	X	X	X	0	1	1	0	$f_{CLK}/2^6$	375kHz
	X	X	X	X	0	1	1	1	$f_{CLK}/2^7$	187.5kHz
	X	X	X	X	1	0	0	0	$f_{CLK}/2^8$	93.8kHz
	X	X	X	X	1	0	0	1	$f_{CLK}/2^9$	46.9kHz
	X	X	X	X	1	0	1	0	$f_{CLK}/2^{10}$	23.4kHz
	X	X	X	X	1	0	1	1	$f_{CLK}/2^{11}$	11.7kHz
	X	X	X	X	1	1	0	0	$f_{CLK}/2^{12}$	5.86kHz
	X	X	X	X	1	1	0	1	$f_{CLK}/2^{13}$	2.93kHz
	X	X	X	X	1	1	1	0	$f_{CLK}/2^{14}$	1.46kHz
X	X	X	X	1	1	1	1	$f_{CLK}/2^{15}$	732Hz	
1	0	0	0	0	X	X	X	X	$f_{CLK}$	24MHz
	0	0	0	1	X	X	X	X	$f_{CLK}/2$	12MHz
	0	0	1	0	X	X	X	X	$f_{CLK}/2^2$	6MHz
	0	0	1	1	X	X	X	X	$f_{CLK}/2^3$	3MHz
	0	1	0	0	X	X	X	X	$f_{CLK}/2^4$	1.5MHz
	0	1	0	1	X	X	X	X	$f_{CLK}/2^5$	750kHz
	0	1	1	0	X	X	X	X	$f_{CLK}/2^6$	375kHz
	0	1	1	1	X	X	X	X	$f_{CLK}/2^7$	187.5kHz
	1	0	0	0	X	X	X	X	$f_{CLK}/2^8$	93.8kHz
	1	0	0	1	X	X	X	X	$f_{CLK}/2^9$	46.9kHz
	1	0	1	0	X	X	X	X	$f_{CLK}/2^{10}$	23.4kHz
	1	0	1	1	X	X	X	X	$f_{CLK}/2^{11}$	11.7kHz
	1	1	0	0	X	X	X	X	$f_{CLK}/2^{12}$	5.86kHz
	1	1	0	1	X	X	X	X	$f_{CLK}/2^{13}$	2.93kHz
	1	1	1	0	X	X	X	X	$f_{CLK}/2^{14}$	1.46kHz
1	1	1	1	X	X	X	X	$f_{CLK}/2^{15}$	732Hz	

注 要更改被选择为  $f_{CLK}$  的时钟（更改系统时钟控制寄存器（CKC）的值）时，必须在停止串行阵列单元（SAU）的运行（串行通道停止寄存器 0、1（ST0、ST1）分别为“000FH”和“0003H”）后进行更改。

备注 1. X: 忽略

2. m: 单元号 (m=0、1) n: 通道号 (n=0~3) mn=00~03、10~11

## (2) 发送时的波特率误差

UART (UART0 ~ UART2) 通信发送时的波特率误差能用以下计算式进行计算, 必须将发送方的波特率设定在接收方的波特率容许范围内。

$$(\text{波特率误差}) = (\text{波特率的计算值}) \div (\text{目标波特率的值}) \times 100 - 100 [\%]$$

$f_{\text{CLK}}=24\text{MHz}$  时的 UART 波特率的设定例子如下所示。

UART 波特率 (目标波特率)	$f_{\text{CLK}}=24\text{MHz}$			
	运行时钟 ( $f_{\text{MCK}}$ )	SDRmn[15:9]	波特率的计算值	与目标波特率的误差
300bps	$f_{\text{CLK}}/2^9$	77	300.48bps	+0.16%
600bps	$f_{\text{CLK}}/2^8$	77	600.96bps	+0.16%
1200bps	$f_{\text{CLK}}/2^7$	77	1201.92bps	+0.16%
2400bps	$f_{\text{CLK}}/2^6$	77	2403.85bps	+0.16%
4800bps	$f_{\text{CLK}}/2^5$	77	4807.69bps	+0.16%
9600bps	$f_{\text{CLK}}/2^4$	77	9615.38bps	+0.16%
19200bps	$f_{\text{CLK}}/2^3$	77	19230.8bps	+0.16%
31250bps	$f_{\text{CLK}}/2^3$	47	31250.0bps	$\pm 0.0\%$
38400bps	$f_{\text{CLK}}/2^2$	77	38461.5bps	+0.16%
76800bps	$f_{\text{CLK}}/2$	77	76923.1bps	+0.16%
153600bps	$f_{\text{CLK}}$	77	153846bps	+0.16%
312500bps	$f_{\text{CLK}}$	37	315789bps	$\pm 1.05\%$

备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2) mn=00、02、10

## (3) 接收时的波特率容许范围

UART (UART0 ~ UART2) 通信接收时的波特率容许范围能用以下计算式进行计算, 必须将发送方的波特率设定在接收方的波特率容许范围内。

$$\text{(可接收的最大波特率)} = \frac{2 \times k \times \text{Nfr}}{2 \times k \times \text{Nfr} - k + 2} \times \text{Brate}$$

$$\text{(可接收的最小波特率)} = \frac{2 \times k \times (\text{Nfr} - 1)}{2 \times k \times \text{Nfr} - k - 2} \times \text{Brate}$$

Brate: 接收方的波特率的计算值 (参照“14.7.4(1) 波特率的计算式”)

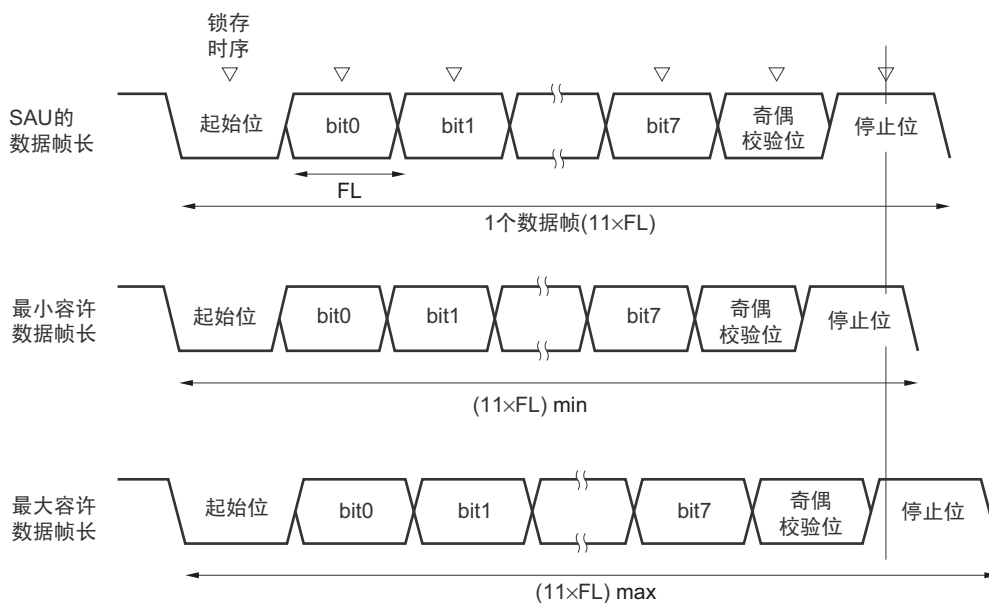
k: SDRmn[15:9]+1

Nfr: 1 个数据帧的帧长 [ 位 ]

= (起始位) + (数据长度) + (奇偶校验位) + (停止位)

备注 m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11

图 14-119 接收时的波特率容许范围 (1 个数据帧的帧长 =11 位的情况)



如图 14-119 所示, 在检测到起始位后, 接收数据的锁存时序取决于串行数据寄存器 mn (SDRmn) 的 bit15 ~ 9 设定的分频比。如果最后的数据 (停止位) 能赶上此锁存时序, 就能正常接收。

### 14.7.5 UART (UART0 ~ UART2) 通信过程中发生错误时的处理步骤

在 UART (UART0 ~ UART2) 通信过程中发生错误时的处理步骤如图 14-120 和图 14-121 所示。

图 14-120 发生奇偶校验错误或者溢出错误时的处理步骤

软件操作	硬件状态	备注
读串行数据寄存器 mn (SDRmn)。	SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。	这是为了防止在错误处理的过程中结束下一次接收而发生溢出错误。
读串行状态寄存器 mn (SSRmn)。		判断错误种类，读取值用于清除错误标志。
给串行标志清除触发寄存器 mn (SIRmn) 写“1”。	清除错误标志。	通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。

图 14-121 发生帧错误时的处理步骤

软件操作	硬件状态	备注
读串行数据寄存器 mn (SDRmn)。	SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。	这是为了防止在错误处理的过程中结束下一次接收而发生溢出错误。
读串行状态寄存器 mn (SSRmn)。		判断错误种类，读取值用于清除错误标志。
写串行标志清除触发寄存器 mn (SIRmn)。	清除错误标志。	通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。
将串行通道停止寄存器 m (STm) 的 STmn 位置“1”。	串行通道允许状态寄存器 m (SEm) 的 SEMn 位为“0”并且通道 n 为停止运行状态。	
与通信方进行同步处理。		因为起始位偏移，所以可认为发生了帧错误。因此，需要与通信方重新取得同步，重新开始通信。
将串行通道开始寄存器 m (SSm) 的 SSmn 位置“1”。	串行通道允许状态寄存器 m (SEm) 的 SEMn 位为“1”并且通道 n 为可运行状态。	

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00 ~ 03、10、11

## 14.8 LIN 通信的运行

### 14.8.1 LIN 发送

在 UART 发送中，UART0 支持 LIN 通信。

LIN 发送使用单元 0 的通道 0。

UART	UART0	UART1	UART2
LIN 通信的支持	能	不能	不能
对象通道	SAU0 的通道 0	—	—
使用的引脚	TxD0	—	—
中断	INTST0	—	—
	可选择传送结束中断（单次发送模式）或者缓冲器空中断（连续发送模式）。		
错误检测标志	无		
传送数据长度	8 位		
传送速率	Max. $f_{MCK}/6[\text{bps}]$ ( $\text{SDR00}[15:9] \geq 2$ )、Min. $f_{CLK}/(2 \times 2^{15} \times 128)[\text{bps}]$ 注		
数据相位	不反相输出（默认值：高电平）。 反相输出（默认值：低电平）。		
奇偶校验位	无奇偶校验位。		
停止位	附加 1 位。		
数据方向	LSB 优先		

注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”）的范围内使用，并且在 LIN 通信中经常使用 2.4/9.6/19.2kbps。

注意 不能同时使用 LIN-bus 支持功能和 16 位定时器 KB2。在使用 16 位定时器 KB2 时，必须以初始值“00H”使用 ISC 寄存器。

备注  $f_{MCK}$ ：对象通道的运行时钟频率  
 $f_{CLK}$ ：系统时钟频率

LIN 是 Local Interconnect Network 的简称，是为降低汽车网络成本的低速（1 ~ 20kbps）串行通信协议。

LIN 通信是单主控通信，一个主控设备最多可连接 15 台从属设备。

LIN 从属设备用于开关、传动装置和传感器等的控制，这些装置通过 LIN 连接到主控设备。

LIN 主控一般连接 CAN（Controller Area Network）等的网络。

LIN 总线是单线方式的总线，通过符合 ISO9141 的收发器连接各节点。

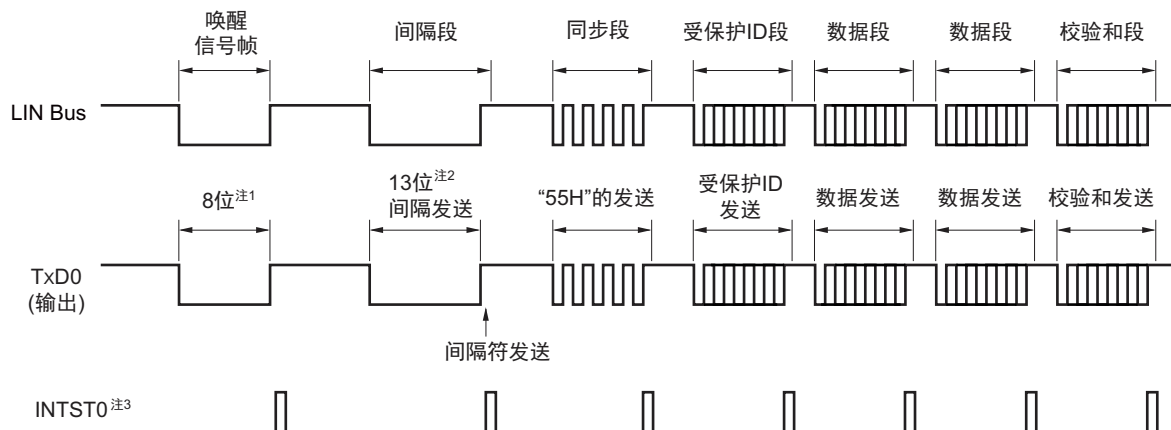
根据 LIN 协议，主控设备发送附加波特率信息的帧，从属设备接收此帧并且校正与主控设备的波特率误差。

因此，如果从属设备的波特率误差不大于  $\pm 15\%$ ，就能进行通信。

LIN 的主控发送操作的概要如图 14-122 所示。



图 14-122 LIN 的主控发送操作



- 注 1. 为了满足唤醒信号的规定，设定波特率并且通过发送“80H”的数据进行对应。
2. 间隔段规定为 13 位宽的低电平输出，因此假设主传送使用的波特率为  $N[\text{bps}]$ ，间隔段使用的波特率如下：

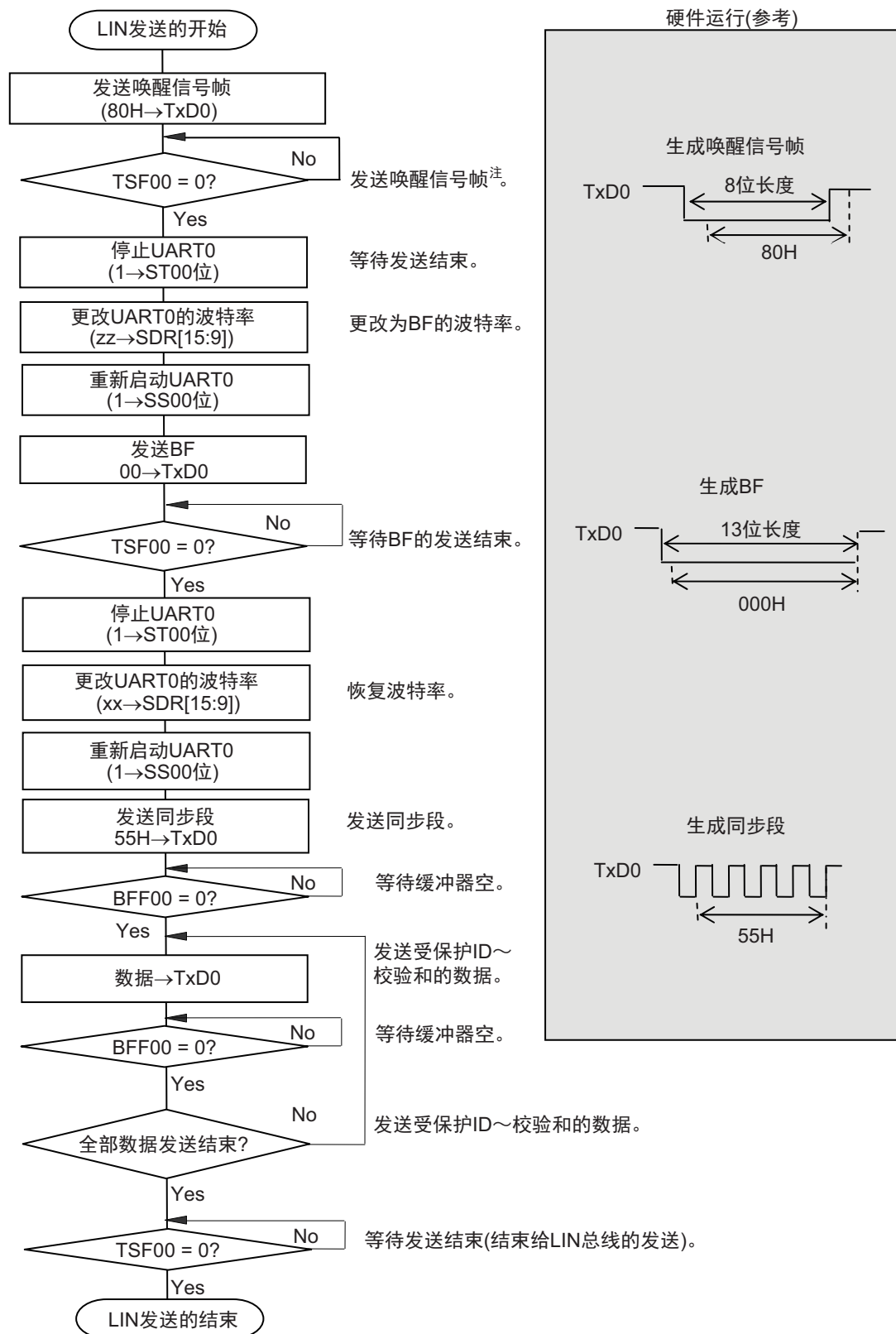
$$(\text{间隔段的波特率}) = 9/13 \times N$$

通过此波特率发送“00H”的数据，生成间隔段。

3. 在各数据发送结束时输出 INTST0，而且在 BF 发送时也输出 INTST0。

备注 由软件控制各段间的间隔。

图 14-123 LIN 发送的流程图



注 只限于从 LIN-bus 睡眠状态启动的情况。

备注 这是从结束 UART 的初始设定并且允许从属发送开始的流程。

### 14.8.2 LIN 接收

在 UART 接收中，UART0 支持 LIN 通信。

LIN 接收使用单元 0 的通道 1。

UART	UART0	UART1	UART2
LIN 通信的支持	能	不能	不能
对象通道	SAU0 的通道 1	—	—
使用的引脚	RxD0	—	—
中断	INTSR0	—	—
	只限于传送结束中断（禁止设定缓冲器空中断）。		
错误中断	INTSRE0	—	—
错误检测标志	<ul style="list-style-type: none"> <li>• 帧错误检测标志（FEF01）</li> <li>• 溢出错误检测标志（OVF01）</li> </ul>		
传送数据长度	8 位		
传送速率	Max. $f_{MCK}/6[\text{bps}]$ ( $\text{SDR01}[15:9] \geq 2$ )、Min. $f_{CLK}/(2 \times 2^{15} \times 128)[\text{bps}]$ 注		
数据相位	不反相输出（默认值：高电平）。 反相输出（默认值：低电平）。		
奇偶校验位	无奇偶校验位（不检查奇偶校验）。		
停止位	检查第 1 位。		
数据方向	LSB 优先		

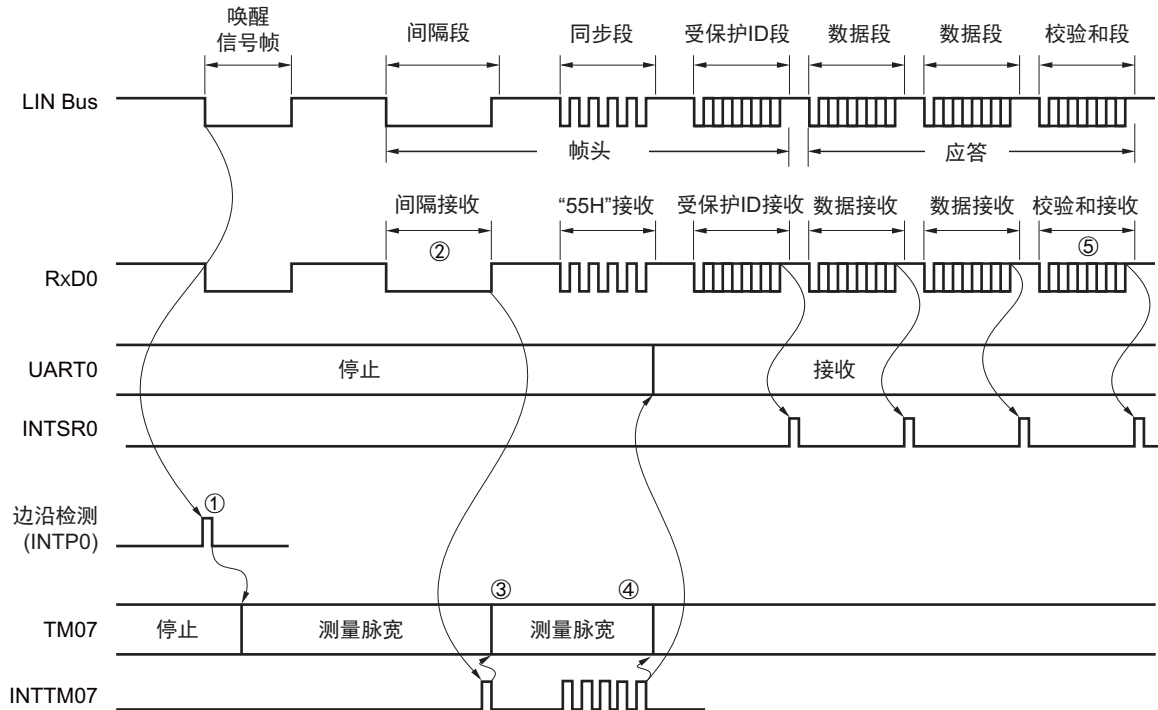
注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”）的范围内使用。

注意 不能同时使用 LIN-bus 支持功能和 16 位定时器 KB2。在使用 16 位定时器 KB2 时，必须将 ISC 寄存器的 ISC1 位和 ISC0 位置“00B”。

备注  $f_{MCK}$ : 对象通道的运行时钟频率  
 $f_{CLK}$ : 系统时钟频率

LIN 的接收操作的概要如图 14-124 所示。

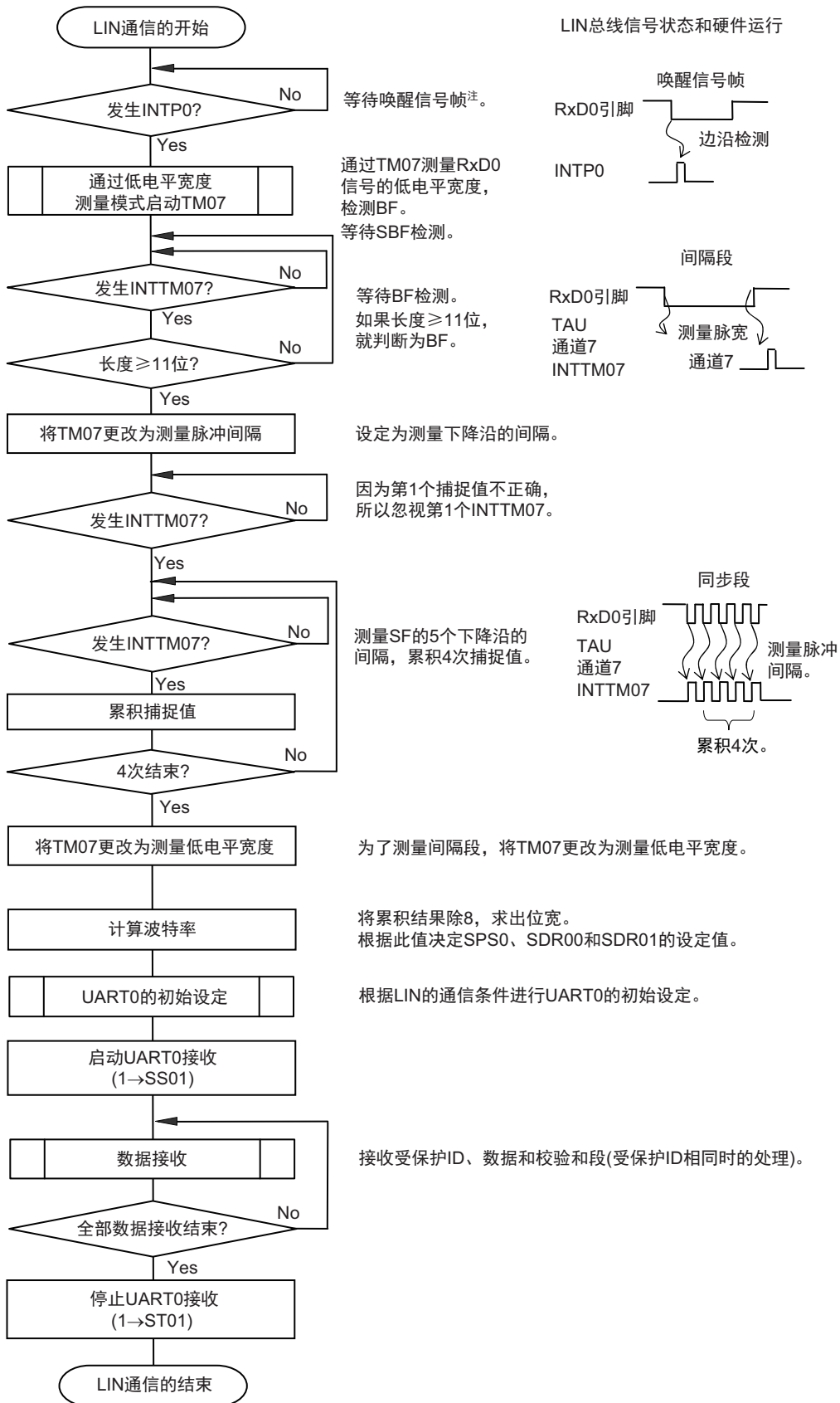
图 14-124 LIN 的接收操作



信号处理的流程如下：

- ① 通过检测引脚的中断边沿（INTP0）来检测唤醒信号。当检测到唤醒信号时，为了测量BF的低电平宽度，将TM07设定为测量脉宽，然后进入BF接收等待状态。
- ② 如果检测到BF的下降沿，TM07就开始测量低电平的宽度，并且在BF的上升沿进行捕捉。根据捕捉到的值判断是否为BF信号。
- ③ 当BF接收正常结束时，必须将TM07设定为测量脉冲间隔，并且测量4次同步段的RxD0信号下降沿的间隔（参照“6.8.3 作为输入脉冲间隔测量的运行”）。
- ④ 根据同步段（SF）的位间隔计算波特率误差。然后，必须在暂停UART0运行后调整（重新设定）波特率。
- ⑤ 必须通过软件区分校验和段。还必须通过软件在接收校验和段后对UART0进行初始化并且再次设定为BF接收等待状态。

图 14-125 LIN 接收的流程图



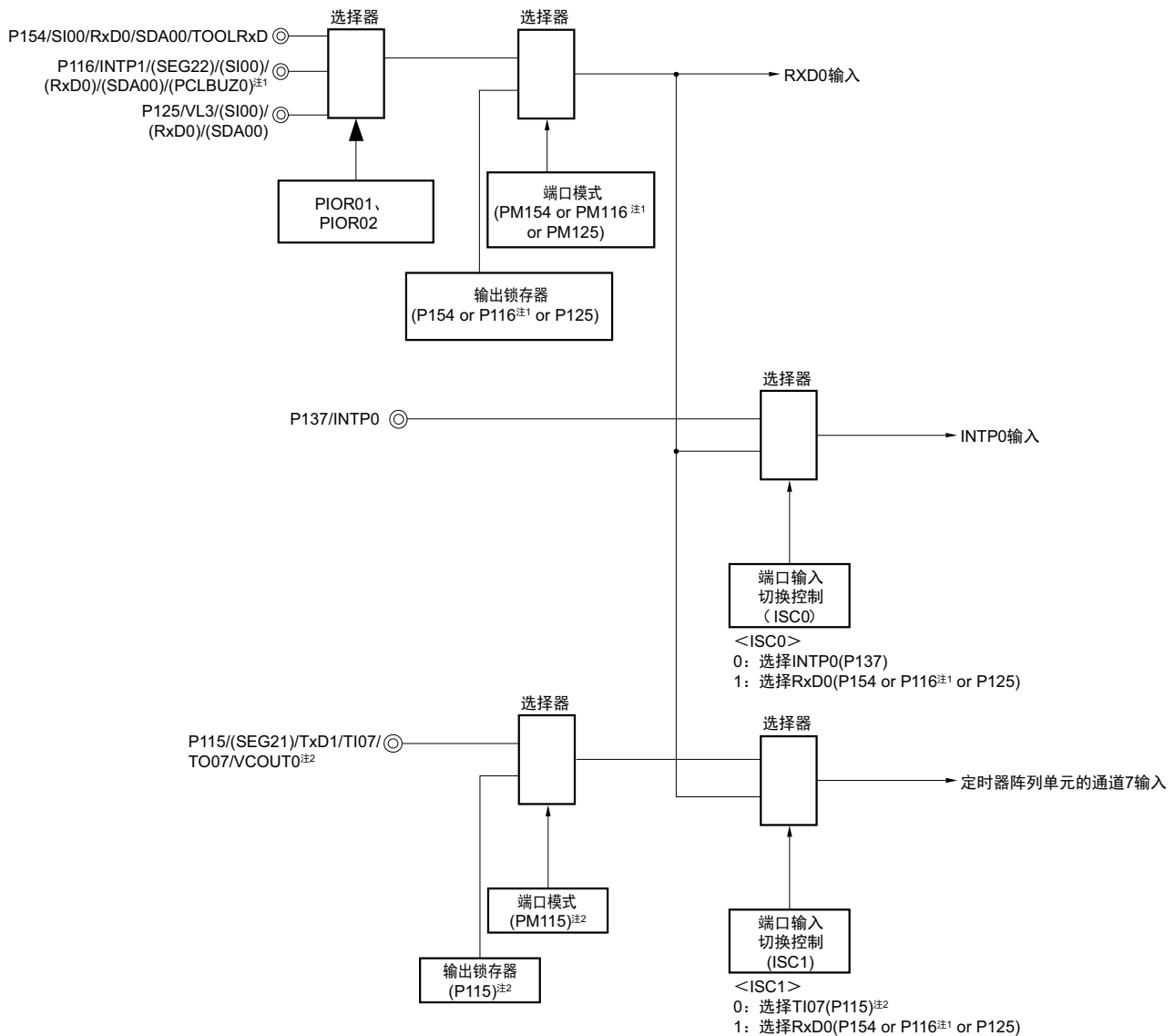
注 只在睡眠状态下才需要。

用于 LIN 接收操作的端口结构图如图 14-126 所示。

通过外部中断（INTP0）的边沿检测，接收 LIN 主控发送的唤醒信号。能通过定时器阵列单元的外部事件捕捉运行，测量 LIN 主控发送的同步段的长度以及计算波特率误差。

通过端口输入切换控制（ISC0/ISC1），能不在外部连线而将用于接收的端口输入（RxD0）的输入源输入到外部中断（INTP0）和定时器阵列单元。

图 14-126 用于 LIN 接收操作的端口结构图



用于 LIN 通信运行的外围功能总结如下：

<使用的外围功能>

- 外部中断（INTP0）：唤醒信号检测  
用途：检测唤醒信号的边沿和通信的开始。
- 定时器阵列单元的通道 7：波特率误差检测、间隔段（BF）检测  
用途：检测同步段（SF）的长度，并且通过将其长度除以位数来检测波特率误差（通过捕捉模式测量 RxD0 输入边沿的间隔）。  
测量低电平宽度，判断是否为间隔段（BF）。
- 串行阵列单元 0（SAU0）的通道 0 和通道 1（UART0）

## 14.9 简易 I<sup>2</sup>C (IIC00、IIC11) 通信的运行

这是通过串行时钟 (SCL) 和串行数据 (SDA) 共 2 条线与多个设备进行时钟同步通信的功能。因此简易 I<sup>2</sup>C 是为了与 EEPROM、闪存、A/D 转换器等设备进行单通信而设计的，所以只用作主控设备。

对于开始条件和停止条件，必须遵守 I<sup>2</sup>C 总线的总线特性，通过软件操作控制寄存器。

[ 数据的发送和接收 ]

- 主控发送、主控接收 (只限于单主控的主控功能)
- ACK 输出功能注、ACK 检测功能
- 8 位数据长度 (在发送地址时，用高 7 位指定地址，用最低位进行 R/W 控制)
- 通过软件产生开始条件和停止条件。

[ 中断功能 ]

- 传送结束中断

[ 错误检测标志 ]

- 奇偶校验错误 (ACK 错误)

※ [ 简易 I<sup>2</sup>C 不支持的功能 ]

- 从属发送、从属接收
- 多主控功能 (仲裁失败检测功能)
- 等待检测功能

注 在接收最后的数据时，如果给 SOEmn 位 (SOEm 寄存器) 写“0”来停止串行通信数据的输出，就不输出 ACK。详细内容请参照“14.9.3(2) 处理流程”。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

SAU0 的通道 0 和通道 3 是支持简易 I<sup>2</sup>C (IIC00、IIC11) 的通道。

单元	通道	用作 CSI	用作 UART	用作简易 I <sup>2</sup> C
0	0	CSI00 (支持从属选择输入功能)	UART0 (支持 LIN-bus)	IIC00
	1	—		—
	2	—	UART1	—
	3	CSI11		IIC11
1	0	—	UART2 (支持 IrDA)	—
	1	—		—

简易 I<sup>2</sup>C (IIC00、IIC11) 有以下 4 种通信运行：

- 地址段发送 (参照 14.9.1)
- 数据发送 (参照 14.9.2)
- 数据接收 (参照 14.9.3)
- 停止条件的产生 (参照 14.9.4)



### 14.9.1 地址段的发送

地址段的发送是为了特别指定传送对象（从属设备）而在 I<sup>2</sup>C 通信时最先进行的发送运行。在产生开始条件后，将地址（7 位）和传送方向（1 位）作为 1 帧进行发送。

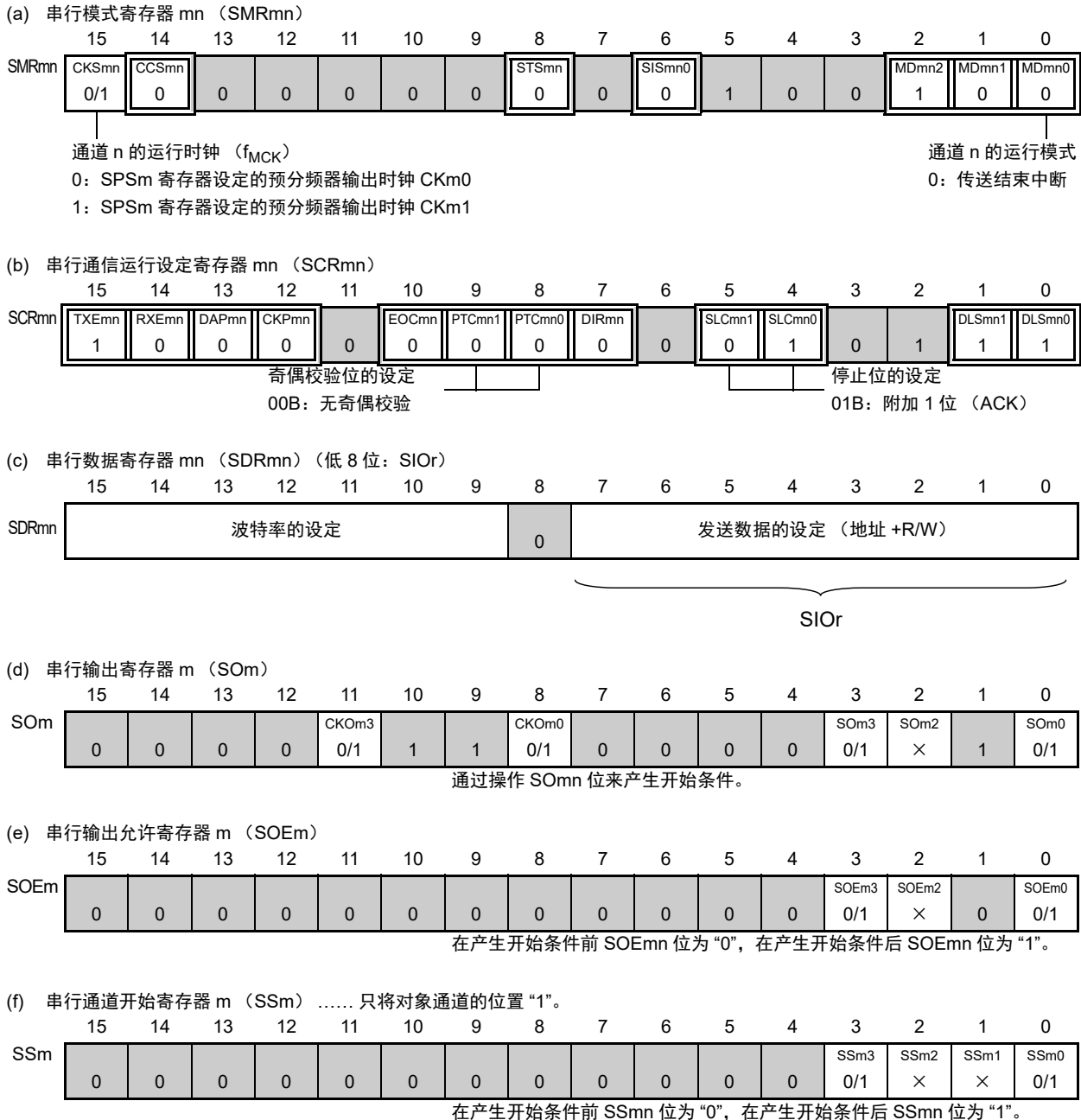
简易 I <sup>2</sup> C	IIC00	IIC11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCL00、SDA00 注 1	SCL11、SDA11 注 1
中断	INTIIC00	INTIIC11
	只限于传送结束中断（不能选择缓冲器空中断）。	
错误检测标志	ACK 错误检测标志（PEFmn）	
传送数据长度	8 位（将高 7 位作为地址并且将低 1 位作为 R/W 控制进行发送）	
传送速率注 2	Max. $f_{MCK}/4$ [Hz]（ $SDRmn[15:9] \geq 1$ ） $f_{MCK}$ : 对象通道的运行时钟频率 但是，必须在 I <sup>2</sup> C 的各模式中满足以下条件： <ul style="list-style-type: none"> <li>• Max. 1MHz（增强型快速模式）</li> <li>• Max. 400kHz（快速模式）</li> <li>• Max. 100kHz（标准模式）</li> </ul>	
数据电平	不反相输出（默认值：高电平）。	
奇偶校验位	无奇偶校验位。	
停止位	附加 1 位（用于 ACK 接收）。	
数据方向	MSB 优先	

注 1. 要通过简易 I<sup>2</sup>C 进行通信时，必须通过端口输出模式寄存器（POM0、POM1、POM12、POM15）设定 N 沟道漏极开路输出（V<sub>DD</sub>/EV<sub>DD0</sub> 耐压）模式（POM11、POM113、POM116、POM125、POM154=1）（详细内容请参照“4.3 控制端口功能的寄存器”）。要将 IIC00 和 IIC11 与不同电位的外部设备进行通信时，还必须同样地将时钟输入/输出引脚（SCL00、SCL11）设定为 N 沟道漏极开路输出（V<sub>DD</sub>/EV<sub>DD0</sub> 耐压）模式（POM10、POM112、POM126、POM141、POM156=1）（详细内容请参照“4.4.4 通过输入/输出缓冲器进行的不同电位（1.8V、2.5V、3V）的对应”）。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 34 章 电特性（T<sub>A</sub>=−40 ~ +85°C）”）的范围内使用。

备注 m: 单元号（m=0） n: 通道号（n=0、3） mn=00、03

## (1) 寄存器的设定

图 14-127 简易 I<sup>2</sup>C (IIC00、IIC11) 地址段发送时的寄存器设定内容例子

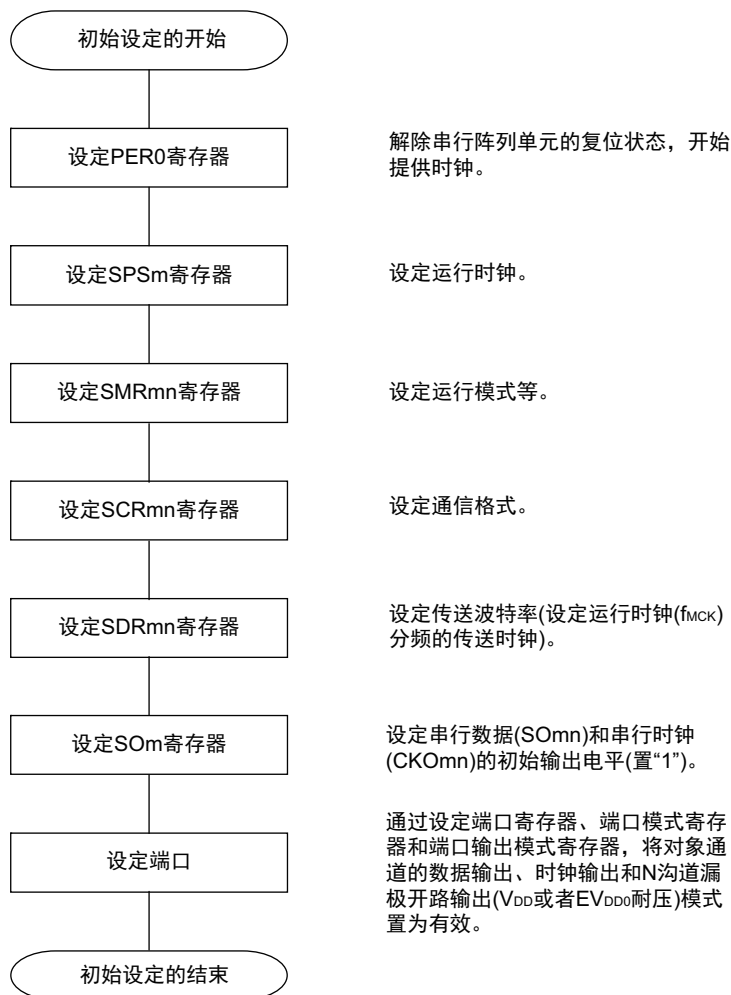
备注 1. m : 单元号 (m=0) n: 通道号 (n=0、3) r: IIC 号 (r=00、11) mn=00、03

2. □: 在 IIC 模式中为固定设定。■: 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

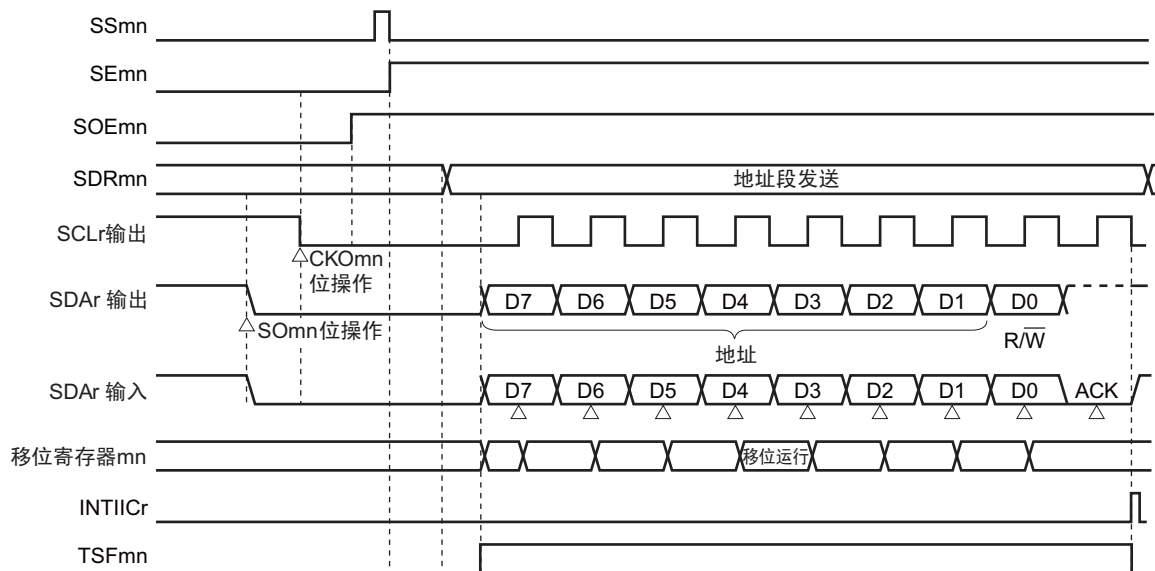
## (2) 操作步骤

图 14-128 简易 I<sup>2</sup>C 地址段发送的初始设定步骤

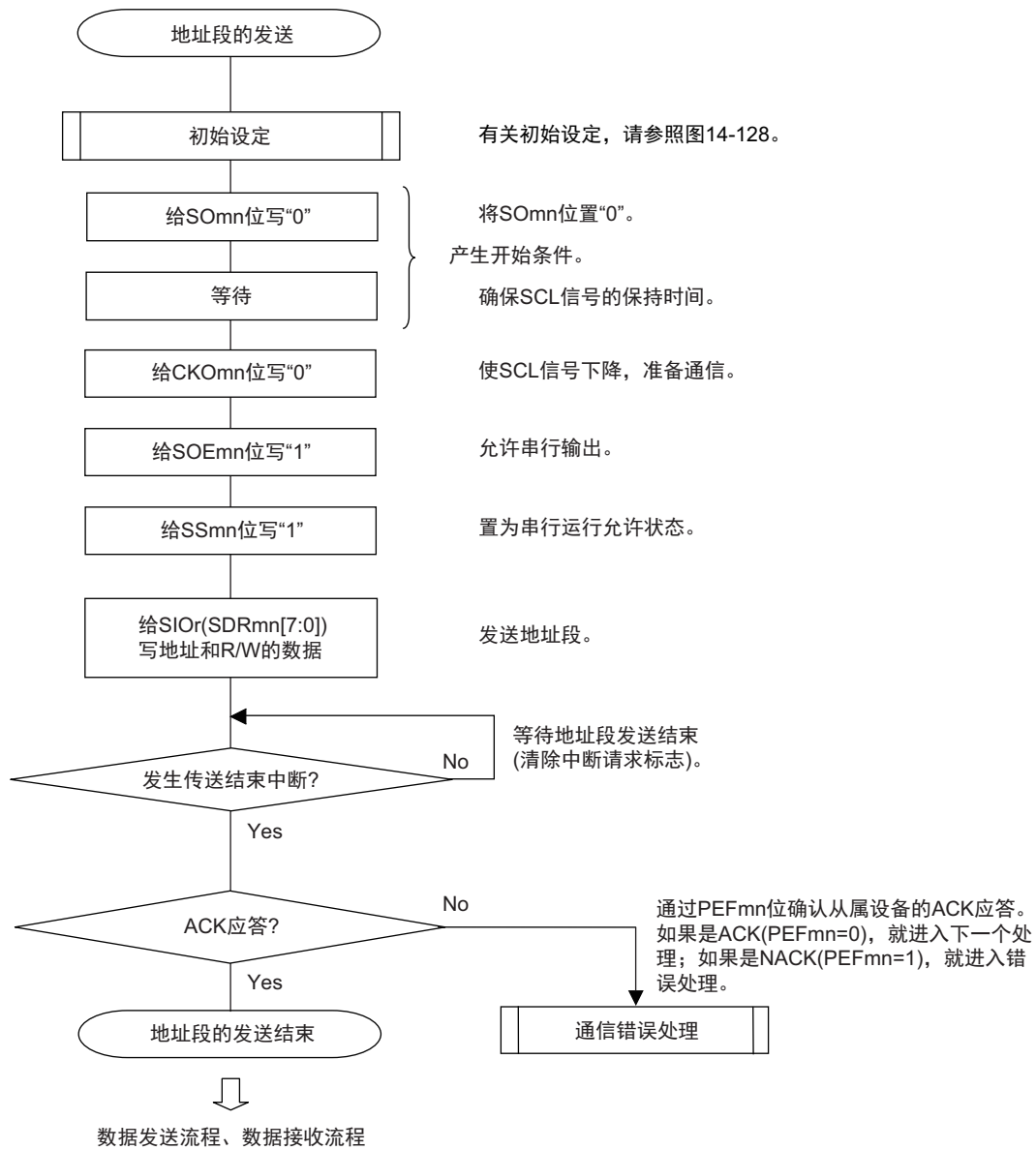
备注 在初始输出设定结束时，简易 I<sup>2</sup>C (IIC00、IIC11) 禁止输出，并且处于运行停止状态。

(3) 处理流程

图 14-129 地址段发送的时序图



备注 m: 单元号 (m=0) n: 通道号 (n=0、3) r: IIC 号 (r=00、11) mn=00、03

图 14-130 简易 I<sup>2</sup>C 地址段发送的流程图

## 14.9.2 数据发送

数据发送是在发送地址段后给该传送对象（从属设备）发送数据的运行。在给对象从属设备发送全部数据后产生停止条件并且释放总线。

简易 I <sup>2</sup> C	IIC00	IIC11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCL00、SDA00 注 1	SCL11、SDA11 注 1
中断	INTIIC00	INTIIC11
	只限于传送结束中断（不能选择缓冲器空中断）。	
错误检测标志	ACK 错误检测标志（PEFmn）	
传送数据长度	8 位	
传送速率注 2	Max. $f_{MCK}/4$ [Hz] ( $SDRmn[15:9] \geq 1$ ) $f_{MCK}$ : 对象通道的运行时钟频率 但是, 必须在 I <sup>2</sup> C 的各模式中满足以下条件: <ul style="list-style-type: none"> <li>• Max. 1MHz（增强型快速模式）</li> <li>• Max. 400kHz（快速模式）</li> <li>• Max. 100kHz（标准模式）</li> </ul>	
数据电平	不反相输出（默认值：高电平）。	
奇偶校验位	无奇偶校验位。	
停止位	附加 1 位（用于 ACK 接收）。	
数据方向	MSB 优先	

注 1. 要通过简易 I<sup>2</sup>C 进行通信时, 必须通过端口输出模式寄存器 (POM1、POM11、POM12、POM15) 设定 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式 (POM11、POM113、POM116、POM125、POM154=1) (详细内容请参照“4.3 控制端口功能的寄存器”)。要将 IIC00 和 IIC11 与不同电位的外部设备进行通信时, 还必须同样地将时钟输入 / 输出引脚 (SCL00、SCL11) 设定为 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式 (POM10、POM112、POM126、POM141、POM156=1) (详细内容请参照“4.4.4 通过输入 / 输出缓冲器进行的不同电位 (1.8V、2.5V、3V) 的对应”)。

2. 必须在满足此条件并且满足电特性的外围功能特性 (参照“第 34 章 电特性 ( $T_A=-40 \sim +85^\circ\text{C}$ )”) 的范围内使用。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

## (1) 寄存器的设定

图 14-131 简易 I<sup>2</sup>C (IIC00、IIC11) 数据发送时的寄存器设定内容例子

(a) 串行模式寄存器 mn (SMRmn) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMRmn	CKSmn	CCSmn						STSmn		SISmn0				MDmn2	MDmn1	MDmn0
	0/1	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0

(b) 串行通信运行设定寄存器 mn (SCRmn) ..... 在数据发送和接收的过程中不操作 TXEmn 位和 RXEmn 位以外的位。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCRmn	TXEmn	RXEmn	DAPmn	CKPmn		EOCmn	PTCmn1	PTCmn0	DIRmn		SLCmn1	SLCmn0			DLSmn1	DLSmn0
	1	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1

(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIO<sub>r</sub>) ..... 在数据发送和接收的过程中只有低 8 位有效 (SIO<sub>r</sub>)。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SDRmn	波特率的设定注 1								0	发送数据的设定							
	SIO <sub>r</sub>																

(d) 串行输出寄存器 m (SOM) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOM					CKOm3			CKOm0					SOM3	SOM2		SOM0
	0	0	0	0	0/1注2	1	1	0/1注2	0	0	0	0	0/1注2	×	1	0/1注3

(e) 串行输出允许寄存器 m (SOEm) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOEm													SOEm3	SOEm2		SOEm0
	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1

(f) 串行通道开始寄存器 m (SSm) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SSm													SSm3	SSm2	SSm1	SSm0
	0	0	0	0	0	0	0	0	0	0	0	0	0/1	×	×	0/1

注 1. 因为已经在发送地址段时设定, 所以不需要设定。

2. 在通信运行过程中, 值因通信数据而变。

备注 1. m: 单元号 (m=0) n: 通道号 (n=0、3) r: IIC 号 (r=00、11) mn=00、03

2. □: 在 IIC 模式中为固定设定。■: 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 处理流程

图 14-132 数据发送的时序图

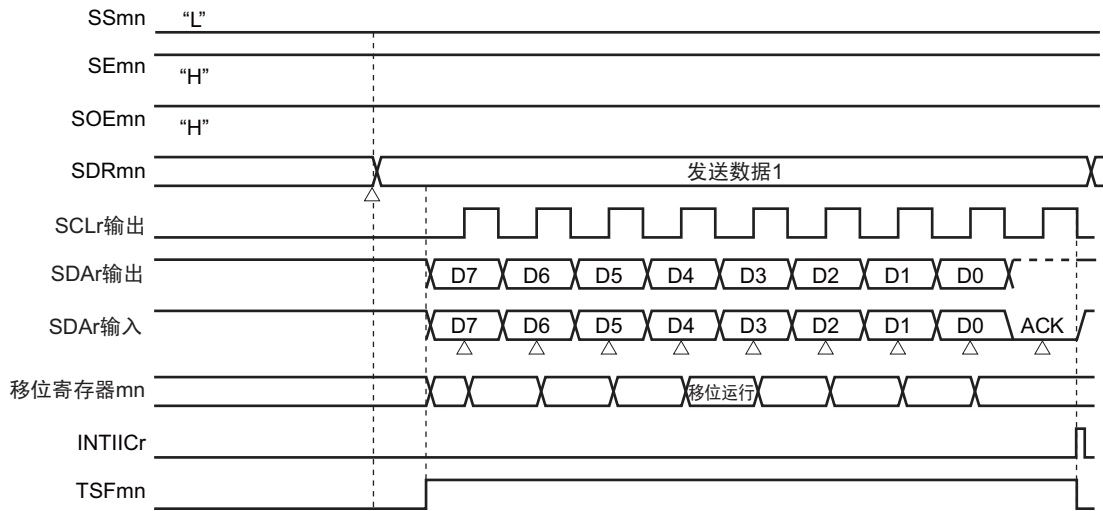
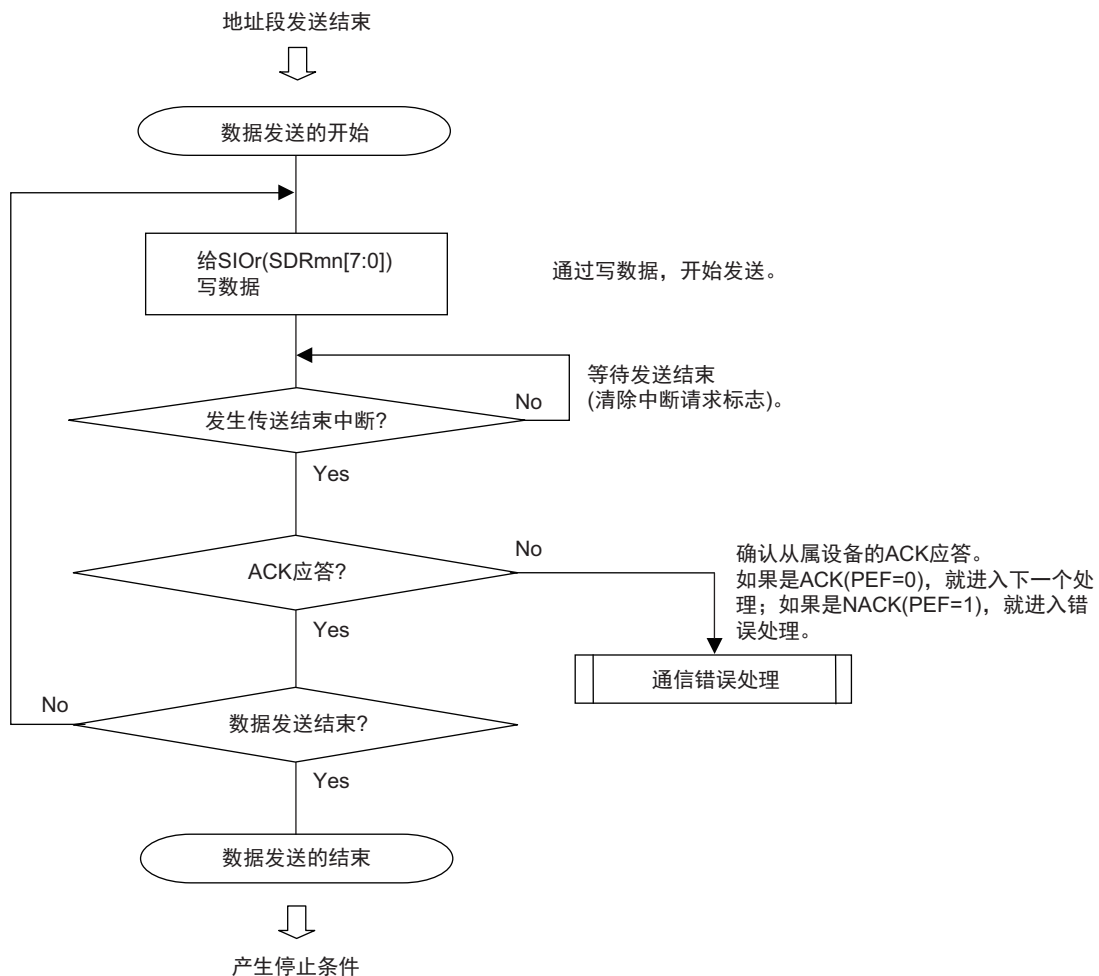


图 14-133 简易 I<sup>2</sup>C 数据发送的流程图





### 14.9.3 数据接收

数据接收是在发送地址段后从传送对象（从属设备）接收数据的运行。在从对象从属设备接收全部数据后产生停止条件并且释放总线。

简易 I <sup>2</sup> C	IIC00	IIC11
对象通道	SAU0 的通道 0	SAU0 的通道 3
使用的引脚	SCL00、SDA00 注 1	SCL11、SDA11 注 1
中断	INTIIC00	INTIIC11
	只限于传送结束中断（不能选择缓冲器空中断）。	
错误检测标志	只有溢出错误检测标志（OVFmn）。	
传送数据长度	8 位	
传送速率注 2	Max. $f_{MCK}/4$ [Hz] ( $SDRmn[15:9] \geq 1$ ) $f_{MCK}$ : 对象通道的运行时钟频率 但是, 必须在 I <sup>2</sup> C 的各模式中满足以下条件: <ul style="list-style-type: none"> <li>• Max. 1MHz (增强型快速模式)</li> <li>• Max. 400kHz (快速模式)</li> <li>• Max. 100kHz (标准模式)</li> </ul>	
数据电平	不反相输出（默认值: 高电平）。	
奇偶校验位	无奇偶校验位。	
停止位	附加 1 位（ACK 发送）。	
数据方向	MSB 优先	

注 1. 要通过简易 I<sup>2</sup>C 进行通信时, 必须通过端口输出模式寄存器 (POM1、POM11、POM12、POM15) 设定 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式 (POM11、POM113、POM116、POM125、POM154=1) (详细内容请参照“4.3 控制端口功能的寄存器”)。要将 IIC00 和 IIC11 与不同电位的外部设备进行通信时, 还必须同样地将时钟输入 / 输出引脚 (SCL00、SCL11) 设定为 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式 (POM10、POM112、POM126、POM141、POM156=1) (详细内容请参照“4.4.4 通过输入 / 输出缓冲器进行的不同电位 (1.8V、2.5V、3V) 的对应”)。

2. 必须在满足此条件并且满足电特性的外围功能特性 (参照“第 34 章 电特性 ( $T_A=-40 \sim +85^\circ\text{C}$ )”) 的范围内使用。

备注 m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

## (1) 寄存器的设定

图 14-134 简易 I<sup>2</sup>C (IIC00、IIC11) 数据接收时的寄存器设定内容例子

(a) 串行模式寄存器 mn (SMRmn) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMRmn	CKSmn	CCSmn						STSmn		SISmn0				MDmn2	MDmn1	MDmn0
	0/1	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0

(b) 串行通信运行设定寄存器 mn (SCRmn) ..... 在数据发送和接收的过程中不操作 TXEmn 位和 RXEmn 位以外的位。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCRmn	TXEmn	RXEmn	DAPmn	CKPmn		EOCmn	PTCmn1	PTCmn0	DIRmn		SLCmn1	SLCmn0			DLSmn1	DLSmn0
	0	1	0	0	0	0	0	0	0	0	0	1	0	1	1注1	1

(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIO<sub>r</sub>)

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SDRmn	波特率的设定注2							0	虚拟发送数据的设定 (FFH)							
	SIO <sub>r</sub>															

(d) 串行输出寄存器 m (SO<sub>m</sub>) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SO <sub>m</sub>					CKOm3			CKOm0					SO <sub>m</sub> 3	SO <sub>m</sub> 2		SO <sub>m</sub> 0
	0	0	0	0	0/1注3	1	1	0/1注3	0	0	0	0	0/1注3	×	1	0/1注3

(e) 串行输出允许寄存器 m (SOEm) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOEm													SOEm3	SOEm2		SOEm0
	0	0	0	0	0	0	0	0	0	0	0	0	0/1	×	0	0/1

(f) 串行通道开始寄存器 m (SS<sub>m</sub>) ..... 在数据发送和接收的过程中不操作此寄存器。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SS <sub>m</sub>													SS <sub>m</sub> 3	SS <sub>m</sub> 2	SS <sub>m</sub> 1	SS <sub>m</sub> 0
	0	0	0	0	0	0	0	0	0	0	0	0	0/1	×	×	0/1

注 1. 只限于 SCR00 寄存器, 其他固定为“1”。

注 2. 因为已经在发送地址段时设定, 所以不需要设定。

注 3. 在通信运行过程中, 值因通信数据而变化。

备注 1. m: 单元号 (m=0) n: 通道号 (n=0、3) r: IIC 号 (r=00、11) mn=00、03

2. □: 在 IIC 模式中为固定设定。■: 不能设定 (设定初始值)。

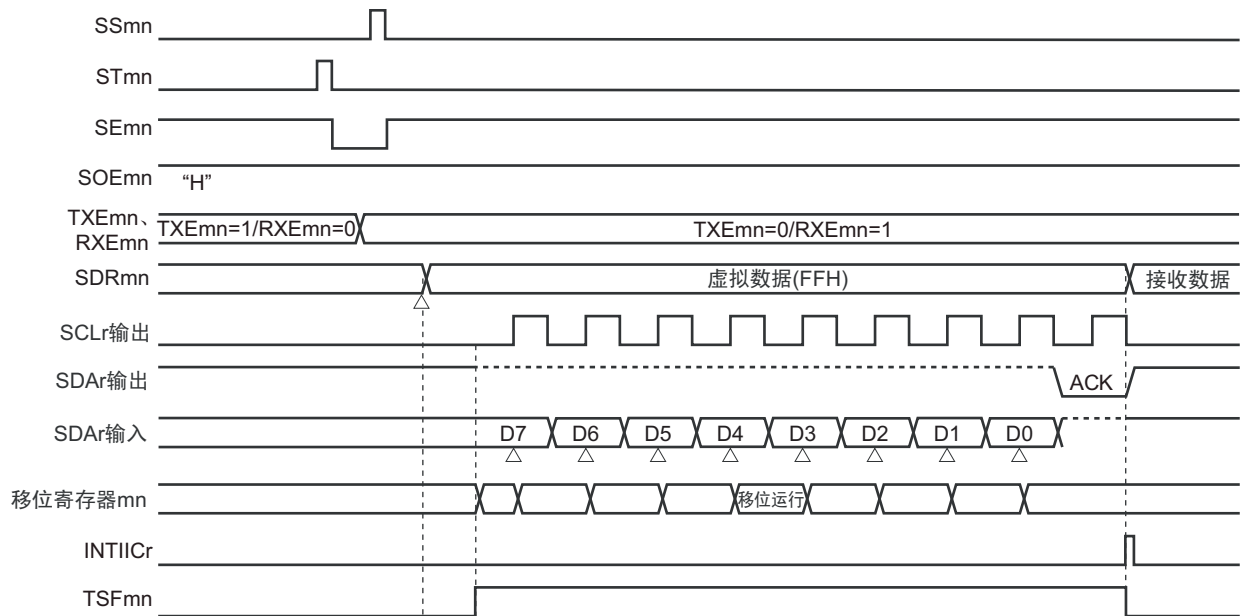
×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

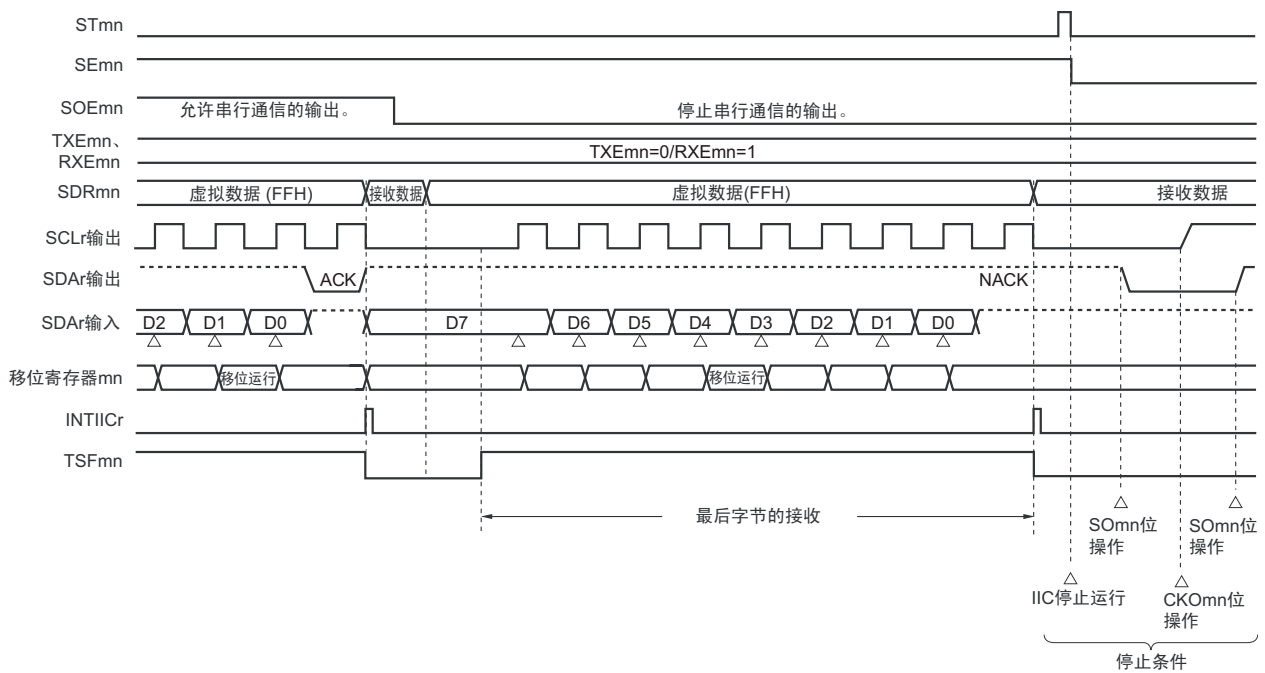
## (2) 处理流程

图 14-135 数据接收的时序图

## (a) 开始接收数据的情况

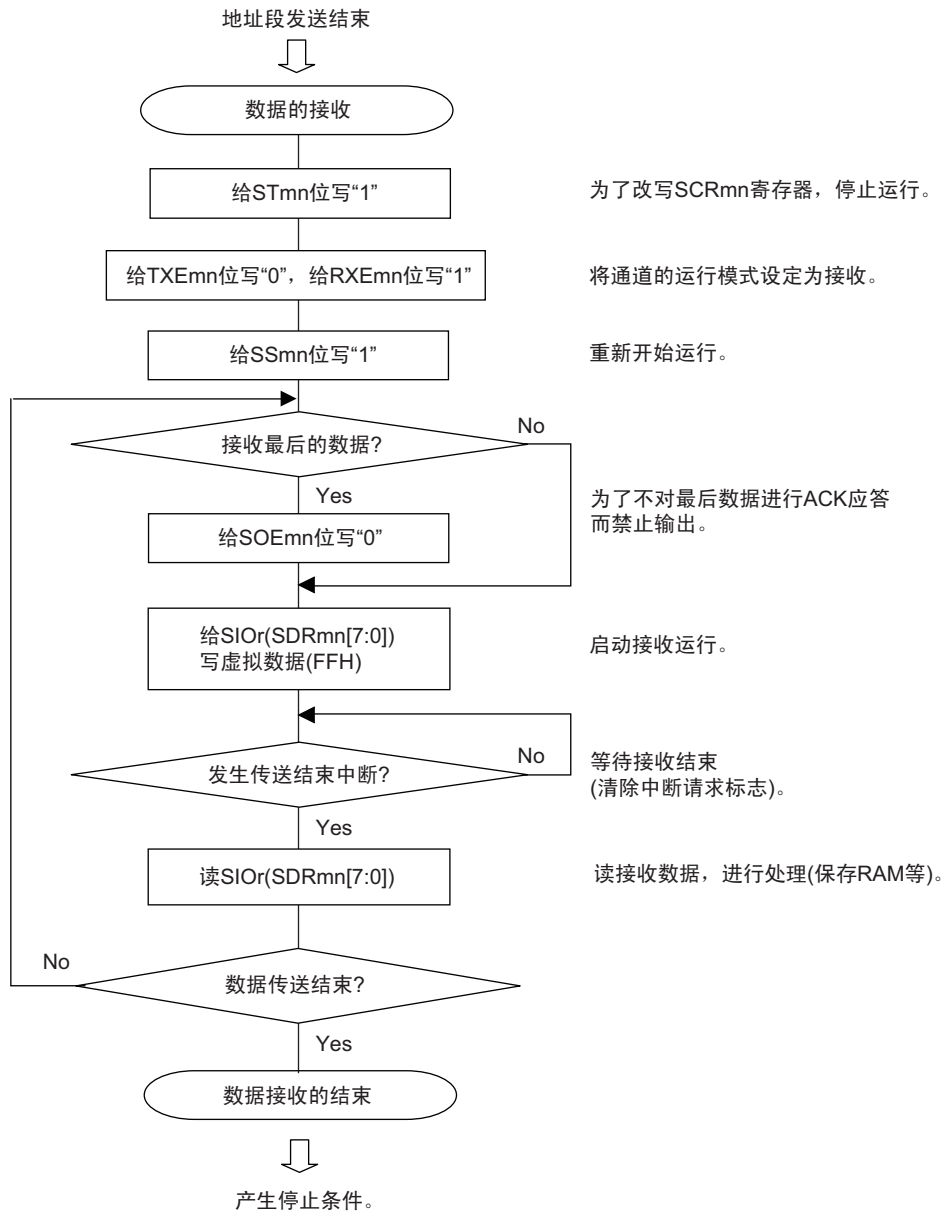


## (b) 接收最后数据的情况



备注 m: 单元号 (m=0) n: 通道号 (n=0、3) r: IIC 号 (r=00、11) mn=00、03

图 14-136 数据接收的流程图



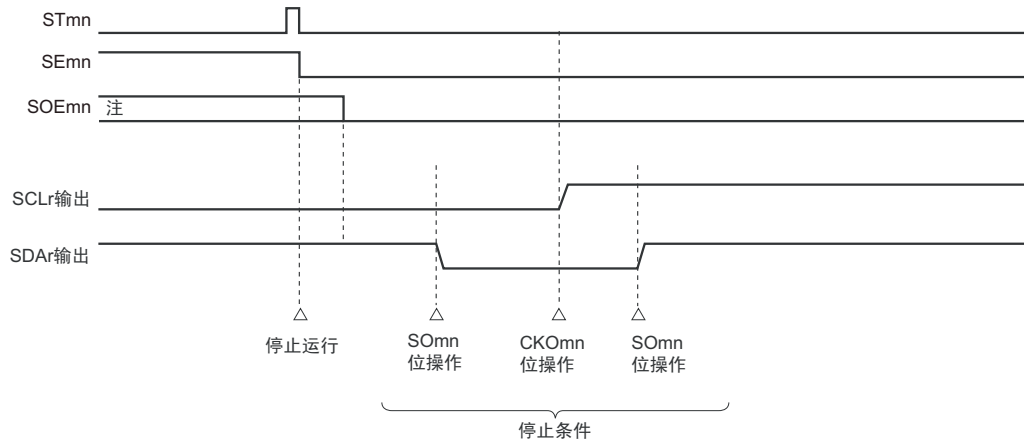
**注意** 在接收最后数据时不输出 ACK (NACK)。此后，先通过将串行通道停止寄存器 m (STm) 的 STmn 位置“1”来停止运行，然后产生停止条件来结束通信。

### 14.9.4 停止条件的产生

在与对象从属设备进行了全部数据的发送和接收后，产生停止条件并且释放总线。

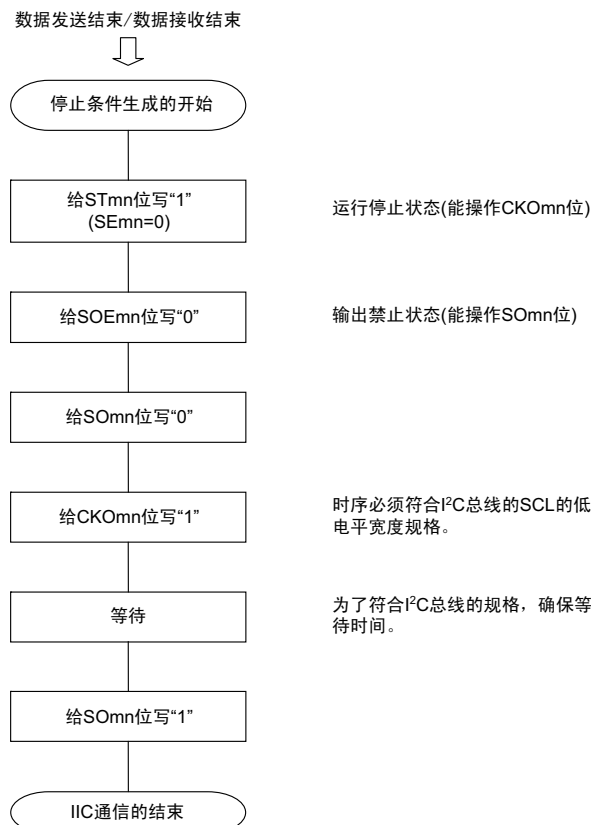
#### (1) 处理流程

图 14-137 产生停止条件的时序图



注 在接收时，在接收最后数据前已经将串行输出允许寄存器 m (SOEm) 的 SOEmn 位置“0”。

图 14-138 产生停止条件的流程图



### 14.9.5 传送速率的计算

简易 I<sup>2</sup>C（IIC00、IIC11）通信的传送速率能用以下计算式进行计算。

$$\text{（传送速率）} = \{ \text{对象通道的运行时钟（} f_{\text{MCK}} \text{）频率} \} \div (\text{SDRmn}[15:9] + 1) \div 2$$

**注意** 禁止将 SDRmn[15:9] 设定为“00000000B”，SDRmn[15:9] 的设定值必须大于等于“00000001B”。简易 I<sup>2</sup>C 输出的 SCL 信号的占空比为 50%。在 I<sup>2</sup>C 总线规格中，SCL 信号的低电平宽度大于高电平宽度。因此，如果设定为快速模式的 400kbps 或者增强型快速模式的 1Mbps，SCL 信号输出的低电平宽度就小于 I<sup>2</sup>C 总线的规格值。必须给 SDRmn[15:9] 设定能满足 I<sup>2</sup>C 总线规格的值。

**备注 1.** 因为 SDRmn[15:9] 的值为串行数据寄存器（SDRmn）的 bit15~9 的值（0000001B~1111111B），所以为 1~127。

2. m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

运行时钟 ( $f_{\text{MCK}}$ ) 取决于串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 bit15 (CKSmn 位)。

表 14-7 简易 I<sup>2</sup>C 运行时钟的选择

SMRmn 寄存器	SPSm 寄存器								运行时钟 (f <sub>MCK</sub> ) 注	
	CKSmn	PRS m13	PRS m12	PRS m11	PRS m10	PRS m03	PRS m02	PRS m01	PRS m00	f <sub>CLK</sub> =24MHz 运行时
0	X	X	X	X	0	0	0	0	f <sub>CLK</sub>	24MHz
	X	X	X	X	0	0	0	1	f <sub>CLK</sub> /2	12MHz
	X	X	X	X	0	0	1	0	f <sub>CLK</sub> /2 <sup>2</sup>	6MHz
	X	X	X	X	0	0	1	1	f <sub>CLK</sub> /2 <sup>3</sup>	3MHz
	X	X	X	X	0	1	0	0	f <sub>CLK</sub> /2 <sup>4</sup>	1.5MHz
	X	X	X	X	0	1	0	1	f <sub>CLK</sub> /2 <sup>5</sup>	750kHz
	X	X	X	X	0	1	1	0	f <sub>CLK</sub> /2 <sup>6</sup>	375kHz
	X	X	X	X	0	1	1	1	f <sub>CLK</sub> /2 <sup>7</sup>	187.5kHz
	X	X	X	X	1	0	0	0	f <sub>CLK</sub> /2 <sup>8</sup>	93.8kHz
	X	X	X	X	1	0	0	1	f <sub>CLK</sub> /2 <sup>9</sup>	46.9kHz
	X	X	X	X	1	0	1	0	f <sub>CLK</sub> /2 <sup>10</sup>	23.4kHz
X	X	X	X	1	0	1	1	f <sub>CLK</sub> /2 <sup>11</sup>	11.7kHz	
1	0	0	0	0	X	X	X	X	f <sub>CLK</sub>	24MHz
	0	0	0	1	X	X	X	X	f <sub>CLK</sub> /2	12MHz
	0	0	1	0	X	X	X	X	f <sub>CLK</sub> /2 <sup>2</sup>	6MHz
	0	0	1	1	X	X	X	X	f <sub>CLK</sub> /2 <sup>3</sup>	3MHz
	0	1	0	0	X	X	X	X	f <sub>CLK</sub> /2 <sup>4</sup>	1.5MHz
	0	1	0	1	X	X	X	X	f <sub>CLK</sub> /2 <sup>5</sup>	750kHz
	0	1	1	0	X	X	X	X	f <sub>CLK</sub> /2 <sup>6</sup>	375kHz
	0	1	1	1	X	X	X	X	f <sub>CLK</sub> /2 <sup>7</sup>	187.5kHz
	1	0	0	0	X	X	X	X	f <sub>CLK</sub> /2 <sup>8</sup>	93.8kHz
	1	0	0	1	X	X	X	X	f <sub>CLK</sub> /2 <sup>9</sup>	46.9kHz
	1	0	1	0	X	X	X	X	f <sub>CLK</sub> /2 <sup>10</sup>	23.4kHz
1	0	1	1	X	X	X	X	f <sub>CLK</sub> /2 <sup>11</sup>	11.7kHz	
上述以外									禁止设定。	

注 要更改被选择为 f<sub>CLK</sub> 的时钟（更改系统时钟控制寄存器（CKC）的值）时，必须在停止串行阵列单元（SAU）的运行（串行通道停止寄存器 0、1（ST0、ST1）分别为“000FH”和“0003H”）后进行更改。

备注 1. X: 忽略

2. m: 单元号 (m=0) n: 通道号 (n=0、3) mn=00、03

f<sub>MCK</sub>=f<sub>CLK</sub>=24MHz 时的 I<sup>2</sup>C 传送速率的设定例子如下所示。

I <sup>2</sup> C 传送模式 (期待的传送速率)	f <sub>CLK</sub> =24MHz			
	运行时钟 (f <sub>MCK</sub> )	SDRmn[15:9]	计算的传送速率	与期待的传送速率的误差
100kHz	f <sub>CLK</sub> /2	59	100kHz	0.0%
400kHz	f <sub>CLK</sub>	31	375kHz	6.25% 注
1MHz	f <sub>CLK</sub>	14	0.80MHz	20.0% 注

注 因为 SCL 信号的占空比为 50%，所以不能将误差设定为“0%”左右。

### 14.9.6 在简易 I<sup>2</sup>C（IIC00、IIC11）通信过程中发生错误时的处理步骤

在简易 I<sup>2</sup>C（IIC00、IIC11）通信过程中发生错误时的处理步骤如图 14-139 和图 14-140 所示。

图 14-139 发生溢出错误时的处理步骤

软件操作	硬件状态	备注
读串行数据寄存器 mn（SDRmn）。→	SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。	这是为了防止在错误处理的过程中结束下一次接收而发生溢出错误。
读串行状态寄存器 mn（SSRmn）。		判断错误的种类，读取值用于清除错误标志。
给串行标志清除触发寄存器 mn（SIRmn）写“1”。	清除错误标志。	通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。

图 14-140 简易 I<sup>2</sup>C 模式中发生奇偶校验错误（ACK 错误）时的处理步骤

软件操作	硬件状态	备注
读串行状态寄存器 mn（SSRmn）。		判断错误种类，读取值用于清除错误标志。
写串行标志清除触发寄存器 mn（SIRmn）。	清除错误标志。	通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。
将串行通道停止寄存器 m（STm）的 STmn 位置“1”。	串行通道允许状态寄存器 m（SEm）的 SEMn 位为“0”并且通道 n 为运行停止状态。	因为没有返回 ACK，所以从属设备没有做好接收的准备。因此，生成停止条件并且释放总线，再次从开始条件开始通信，或者也能生成重新开始条件并且从地址发送开始重新进行。
生成停止条件。		
生成开始条件。		
将串行通道开始寄存器 m（SSm）的 SSmn 位置“1”。	串行通道允许状态寄存器 m（SEm）的 SEMn 位为“1”并且通道 n 为运行允许状态。	

备注 m：单元号（m=0） n：通道号（n=0、3） r：IIC 号（r=00、11） mn=00、03



## 第 15 章 串行接口 IICA

注意 本章以 80 引脚产品为主进行说明。

### 15.1 串行接口 IICA 的功能

串行接口 IICA 有以下 3 种模式。

#### (1) 运行停止模式

这是用于不进行串行传送时的模式，能降低功耗。

#### (2) I<sup>2</sup>C 总线模式（支持多主控）

此模式通过串行时钟（SCLAn）和串行数据总线（SDAAn）的 2 条线，与多个设备进行 8 位数据传送。

符合 I<sup>2</sup>C 总线格式，主控设备能在串行数据总线上给从属设备生成“开始条件”、“地址”、“传送方向的指示”、“数据”和“停止条件”。从属设备通过硬件自动检测接收到的状态和数据。能通过此功能简化应用程序的 I<sup>2</sup>C 总线控制部分。

因为串行接口 IICA 的 SCLAn 引脚和 SDAAn 引脚用作漏极开路输出，所以串行时钟线和串行数据总线需要上拉电阻。

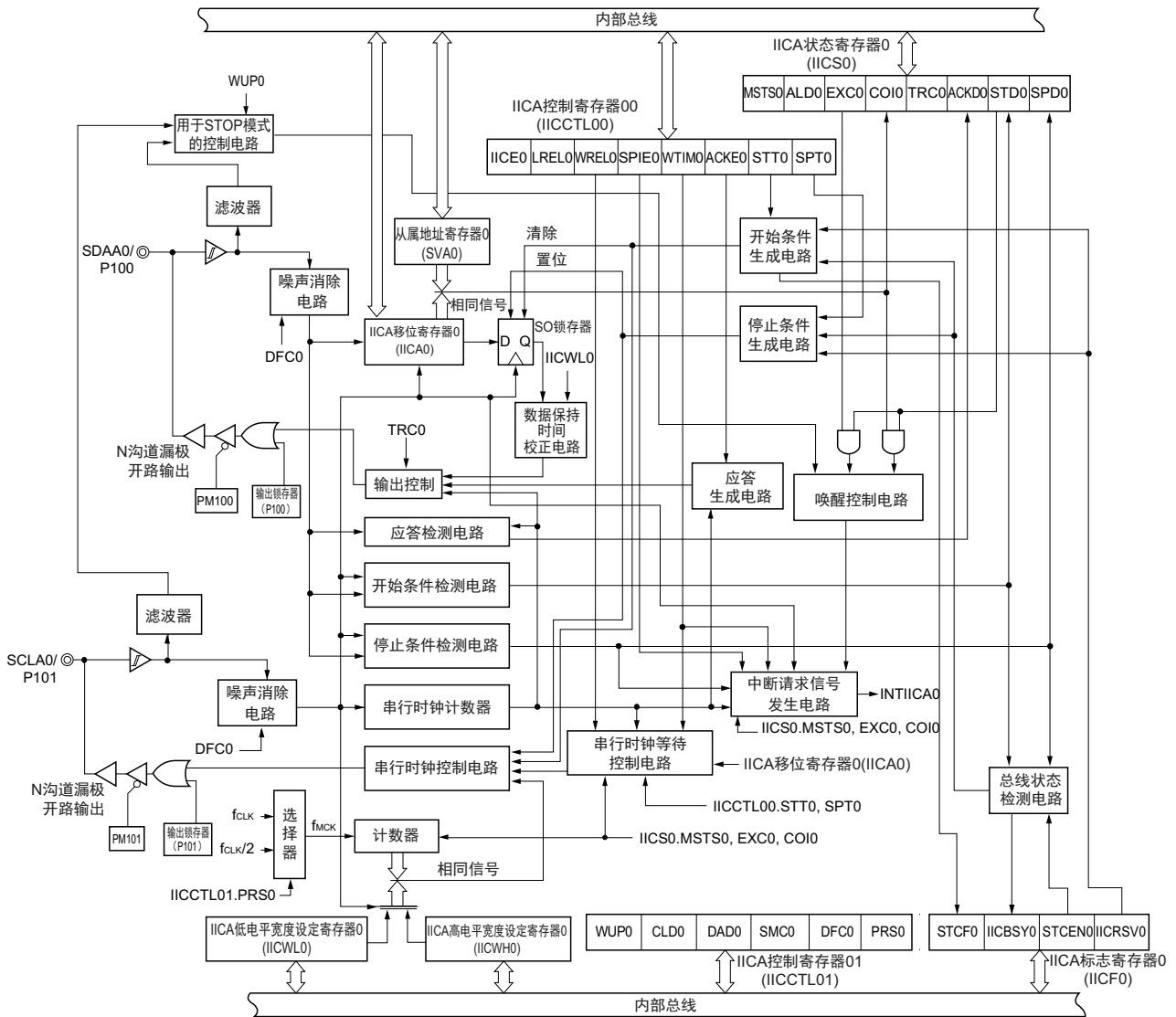
#### (3) 唤醒模式

在 STOP 模式中，当接收到来自主控设备的扩展码或者本地站地址时，能通过产生中断请求信号（INTIICAn）解除 STOP 模式。通过 IICA 控制寄存器 n1（IICCTLn1）的 WUPn 位进行设定。

串行接口 IICA 的框图如图 15-1 所示。

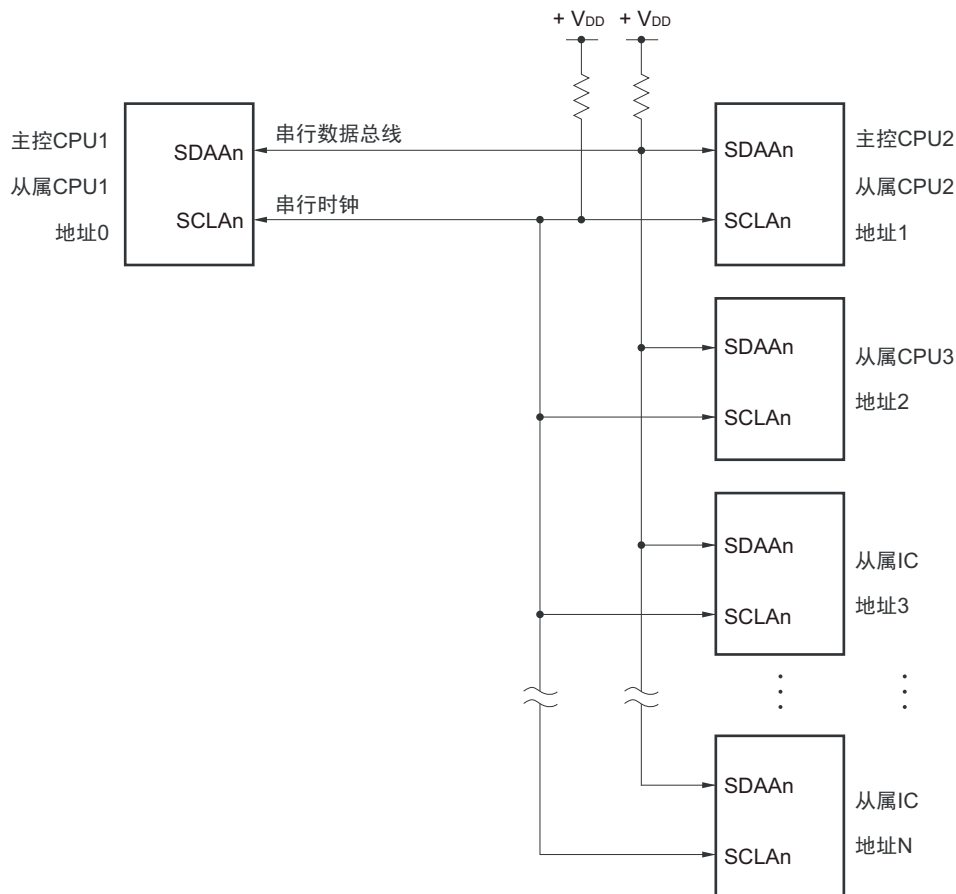
备注 n=0

图 15-1 串行接口 IICA0 的框图



串行总线的结构例子如图 15-2 所示。

图 15-2 I<sup>2</sup>C 总线的串行总线结构例子



备注 n=0

## 15.2 串行接口 IICA 的结构

串行接口 IICA 由以下硬件构成。

表 15-1 串行接口 IICA 的结构

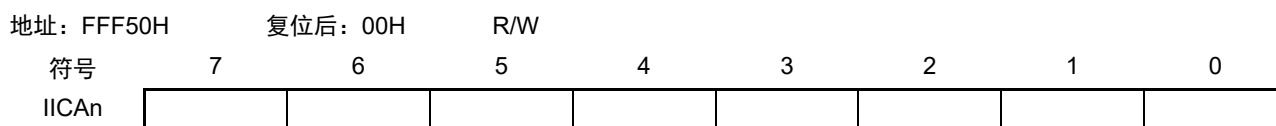
项目	结构
寄存器	IICA 移位寄存器 n (IICAn) 从属地址寄存器 n (SVAn)
控制寄存器	外围允许寄存器 0 (PER0) IICA 控制寄存器 n0 (IICCTLn0) IICA 状态寄存器 n (IICSn) IICA 标志寄存器 n (IICFn) IICA 控制寄存器 n1 (IICCTLn1) IICA 低电平宽度设定寄存器 n (IICWLn) IICA 高电平宽度设定寄存器 n (IICWHn) 端口模式寄存器 10 (PM10) 端口寄存器 10 (P10)

备注 n=0

### (1) IICA 移位寄存器 n (IICAn)

IICAn 寄存器是与串行时钟同步进行 8 位串行数据和 8 位并行数据相互转换的寄存器，用于发送和接收。能通过读写 IICAn 寄存器来控制实际的发送和接收。  
在等待期间，通过写 IICAn 寄存器来解除等待，开始传送数据。  
通过 8 位存储器操作指令设定 IICAn 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 15-3 IICA 移位寄存器 n (IICAn) 的格式



- 注意 1. 在数据传送过程中，不能给 IICAn 寄存器写数据。
- 只能在等待期间读写 IICAn 寄存器。除了等待期间以外，禁止在通信状态下存取 IICAn 寄存器。但是，在主控设备的情况下，能在将通信触发位 (STTn) 置“1”后写一次 IICAn 寄存器。
  - 当预约通信时，必须在检测到由停止条件产生的中断后给 IICAn 寄存器写数据。

备注 n=0

## (2) 从属地址寄存器 n (SVAn)

这是在用作从属设备时保存 7 位本地站地址 {A6, A5, A4, A3, A2, A1, A0} 的寄存器。

通过 8 位存储器操作指令设定 SVAn 寄存器。但是，在 STDn 位为“1”（检测到开始条件）时，禁止改写此寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 15-4 从属地址寄存器 n (SVAn) 的格式

地址: F0234H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
SVAn	A6	A5	A4	A3	A2	A1	A0	0注

注 bit0 固定为“0”。

## (3) SO 锁存器

SO 锁存器保持 SDAAn 引脚的输出电平。

## (4) 唤醒控制电路

当设定在从属地址寄存器 n (SVAn) 的地址值和接收到的地址相同时或者当接收到扩展码时，此电路产生中断请求 (INTIICAn)。

## (5) 串行时钟计数器

在发送或者接收过程中，此计数器对输出或者输入的串行时钟进行计数，检查是否进行了 8 位数据的发送和接收。

## (6) 中断请求信号产生电路

此电路控制产生中断请求信号 (INTIICAn)。

由以下 2 种触发产生 I<sup>2</sup>C 中断请求。

- 第 8 个或者第 9 个串行时钟的下降 (通过 WTIMn 位进行设定)
- 因检测到停止条件而产生中断请求 (通过 SPIEn 位进行设定)。

备注 WTIMn 位: IICA 控制寄存器 n0 (IICCTLn0) 的 bit3  
SPIEn 位: IICA 控制寄存器 n0 (IICCTLn0) 的 bit4

## (7) 串行时钟控制电路

在主机模式中，此电路从采样时钟生成输出到 SCLAn 引脚的时钟。

## (8) 串行时钟等待控制电路

此电路控制等待时序。

备注 n=0

**(9) 应答生成电路、停止条件检测电路、开始条件检测电路、应答检测电路**

这些电路生成并且检测各种状态。

**(10) 数据保持时间校正电路**

此电路生成对串行时钟下降的数据保持时间。

**(11) 开始条件生成电路**

如果将 STTn 位置“1”，此电路就生成开始条件。

但是，在禁止预约通信的状态下（IICRSVn 位 =1）并且没有释放总线（IICBSYn 位 =1）时，忽视开始条件请求并且将 STCFn 位置“1”。

**(12) 停止条件生成电路**

如果将 SPTn 位置“1”，此电路就生成停止条件。

**(13) 总线状态检测电路**

此电路通过检测开始条件和停止条件来检测总线是否被释放。

但是，在刚运行时不能立即检测总线状态，因此必须通过 STCENn 位设定总线状态检测电路的初始状态。

备注 1. STTn 位： IICA 控制寄存器 n0（IICCTLn0）的 bit1

SPTn 位： IICA 控制寄存器 n0（IICCTLn0）的 bit0

IICRSVn 位： IICA 标志寄存器 n（IICFn）的 bit0

IICBSYn 位： IICA 标志寄存器 n（IICFn）的 bit6

STCFn 位： IICA 标志寄存器 n（IICFn）的 bit7

STCENn 位： IICA 标志寄存器 n（IICFn）的 bit1

2. n=0

### 15.3 控制串行接口 IICA 的寄存器

通过以下 8 种寄存器控制串行接口 IICA。

- 外围允许寄存器 0 (PER0)
- IICA 控制寄存器 n0 (IICCTLn0)
- IICA 标志寄存器 n (IICFn)
- IICA 状态寄存器 n (IICSn)
- IICA 控制寄存器 n1 (IICCTLn1)
- IICA 低电平宽度设定寄存器 n (IICWLn)
- IICA 高电平宽度设定寄存器 n (IICWHn)
- 端口模式寄存器 10 (PM10)
- 端口寄存器 10 (P10)

备注 n=0

#### 15.3.1 外围允许寄存器 0 (PER0)

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要使用串行接口 IICAn 时，必须将 bit4 (IICA0EN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 15-5 外围允许寄存器 0 (PER0) 的格式

地址: F00F0H	复位后: 00H							R/W
符号	7	6	5	4	3	2	1	0
PER0	RTCWEN	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN

IICAnEN	提供串行接口 IICAn 的输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>• 不能写串行接口 IICAn 使用的 SFR。</li> <li>• 串行接口 IICAn 处于复位状态。</li> </ul>
1	允许提供输入时钟。 <ul style="list-style-type: none"> <li>• 能读写串行接口 IICAn 使用的 SFR。</li> </ul>

注意 1. 要设定串行接口 IICA 时，必须先在 IICAnEN 位为“1”的状态下设定以下的寄存器。当 IICAnEN 位为“0”时，串行接口 IICA 的控制寄存器的值为初始值，忽视写操作（端口模式寄存器 10 (PM10) 和端口寄存器 10 (P10) 除外）。

- IICA 控制寄存器 n0 (IICCTLn0)
- IICA 标志寄存器 n (IICFn)
- IICA 状态寄存器 n (IICSn)
- IICA 控制寄存器 n1 (IICCTLn1)
- IICA 低电平宽度设定寄存器 n (IICWLn)
- IICA 高电平宽度设定寄存器 n (IICWHn)

2. 必须将 bit1 和 bit6 置“0”。

备注 n=0

### 15.3.2 IICA 控制寄存器 n0 (IICCTLn0)

这是允许或者停止 I<sup>2</sup>C 运行、设定等待时序以及设定其他 I<sup>2</sup>C 运行的寄存器。

通过 1 位或者 8 位存储器操作指令设定 IICCTLn0 寄存器。但是，必须在 IICEn 位为“0”时或者在等待期间设定 SPIEn 位、WTIMn 位和 ACKEn 位，而且在将 IICEn 位从“0”置为“1”时能同时设定这些位。

在产生复位信号后，此寄存器的值变为“00H”。

备注 n=0



图 15-6 IICA 控制寄存器 n0 (IICCTLn0) 的格式 (1/4)

地址: F0230H      复位: 00H      R/W

符号	7	6	5	4	3	2	1	0
IICCTLn0	IICEn	LRELn	WRELn	SPIEn	WTIMn	ACKEn	STTn	SPTn

IICEn	I <sup>2</sup> C 运行的允许
0	停止运行。对 IICA 状态寄存器 n (IICSn) 进行复位注 1, 并且停止内部运行。
1	允许运行。
必须在 SCLAn 线和 SDAAn 线为高电平的状态下将此位置“1”。	
清除条件 (IICEn=0)	置位条件 (IICEn=1)
<ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul>	<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

LRELn 注 2、3	通信的退出
0	通常运行
1	退出当前的通信, 进入待机状态。执行后自动清“0”。 在接收到与本站无关的扩展码等情况时使用。 SCLAn 线和 SDAAn 线变为高阻状态。 IICA 控制寄存器 n0 (IICCTLn0) 和 IICA 状态寄存器 n (IICSn) 中的以下标志被清“0”。 •STTn •SPTn •MSTSn •EXCn •COIn •TRCn •ACKDn •STDn
变为退出通信的待机状态, 保持到满足以下的通信参加条件为止。	
<ul style="list-style-type: none"> <li>在检测到停止条件后作为主控设备启动。</li> <li>在检测到开始条件后地址匹配或者接收到扩展码。</li> </ul>	
清除条件 (LRELn=0)	置位条件 (LRELn=1)
<ul style="list-style-type: none"> <li>在执行后自动清除。</li> <li>当复位时</li> </ul>	<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

WRELn 注 2、3	等待的解除
0	不解除等待。
1	解除等待。在解除等待后自动清除。
如果在发送状态下 (TRCn=1) 的第 9 个时钟等待期间将 WRELn 位 (解除等待) 置位, SDAAn 线就变为高阻抗状态 (TRCn=0)。	
清除条件 (WRELn=0)	置位条件 (WRELn=1)
<ul style="list-style-type: none"> <li>在执行后自动清除。</li> <li>当复位时</li> </ul>	<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

- 注 1. 对 IICA 状态寄存器 n (IICA0)、IICA 标志寄存器 n (IICF0) 的 STCFn 位和 IICBSYn 位以及 IICA 控制寄存器 n1 (IICCTLn1) 的 CLDn 位和 DADn 位进行复位。
2. 在 IICEn 位为“0”的状态下, 此位的信号无效。
3. LRELn 位和 WRELn 位的读取值总是“0”。

注意 如果在 SCLAn 线为高电平、SDAAn 线为低电平并且数字滤波器为 ON (IICCTLn1 寄存器的 DFCn=1) 时允许 I<sup>2</sup>C 运行 (IICEn=1), 就立即检测开始条件。此时, 必须在允许 I<sup>2</sup>C 运行 (IICEn=1) 后连续通过位存储器操作指令将 LRELn 位置“1”。

备注 n=0

图 15-6 IICA 控制寄存器 n0 (IICCTLn0) 的格式 (2/4)

SPIEn 注 1	允许或者禁止停止条件检测产生的中断请求
0	禁止
1	允许
当 IICA 控制寄存器 n1 (IICCTLn1) 的 WUPn 位为“1”时，即使将 SPIEn 位置“1”也不产生停止条件中断。	
清除条件 (SPIEn=0)	置位条件 (SPIEn=1)
<ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul>	<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

WTIMn 注 1	等待和中断请求的控制
0	<p>在第 8 个时钟的下降沿产生中断请求信号。</p> <p>主控设备：在输出 8 个时钟后，将时钟输出置为低电平进行等待。</p> <p>从属设备：在输入 8 个时钟后，将时钟置为低电平，然后等待主控设备。</p>
1	<p>在第 9 个时钟的下降沿产生中断请求信号。</p> <p>主控设备：在输出 9 个时钟后，将时钟输出置为低电平进行等待。</p> <p>从属设备：在输入 9 个时钟后，将时钟置为低电平，然后等待主控设备。</p>
在地址传送期间，与此位的设定无关，在第 9 个时钟的下降沿产生中断；在地址传送结束后，此位的设定有效。主控设备在地址传送期间的第 9 个时钟下降沿进入等待。接收到本地站地址的从属设备在产生应答 (ACK) 后的第 9 个时钟下降沿进入等待，但是接收到扩展码的从属设备在第 8 个时钟下降沿进入等待。	
清除条件 (WTIMn=0)	置位条件 (WTIMn=1)
<ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul>	<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

ACKEn 注 1、2	应答控制
0	禁止应答。
1	允许应答。在第 9 个时钟期间将 SDAAn 线置为低电平。
清除条件 (ACKEn=0)	置位条件 (ACKEn=1)
<ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul>	<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

- 注 1. 在 IICEn 位为“0”的状态下，此位的信号无效。必须在此期间设定此位。
2. 在地址传送过程中不是扩展码时，设定值无效。  
 当为从属设备并且地址匹配时，与设定值无关而生成应答。

备注 n=0

图 15-6 IICA 控制寄存器 n0 (IICCTLn0) 的格式 (3/4)

STTn 注 1、2	开始条件的触发
0	不生成开始条件。
1	<p>当总线被释放时（待机状态，IICBSYn 位为“0”）： 如果将此位置“1”，就生成开始条件（作为主控设备的启动）。</p> <p>当第三方正在通信时：</p> <ul style="list-style-type: none"> <li>• 允许通信预约功能的情况（IICRSVn=0） 用作开始条件预约标志。如果将此位置“1”，就在释放总线后自动生成开始条件。</li> <li>• 禁止通信预约功能的情况（IICRSVn=1） 即使将此位置“1”，也清除 STTn 位并且将 STTn 清除标志（STCFn）置“1”，不生成开始条件。</li> </ul> <p>等待状态（主控设备）： 在解除等待后生成重新开始条件。</p>
<p>有关置位时序的注意事项：</p> <ul style="list-style-type: none"> <li>• 主控接收：禁止在传送过程中将此位置“1”。只有在将 ACKEn 位置“0”并且通知从属设备接收已经完成后的等待期间才能将此位置“1”。</li> <li>• 主控发送：在应答期间，可能无法正常生成开始条件。必须在输出第 9 个时钟后的等待期间将此位置“1”。</li> <li>• 禁止与停止条件的触发（SPTn）同时置“1”。</li> <li>• 在将 STTn 位置“1”后，禁止在满足清除条件前再次将此位“1”。</li> </ul>	
清除条件（STTn=0）	置位条件（STTn=1）
<ul style="list-style-type: none"> <li>• 在禁止通信预约的状态下将 STTn 位置“1”。</li> <li>• 在仲裁失败时</li> <li>• 主控设备生成开始条件。</li> <li>• 因 LRELn 位为“1”（退出通信）而进行的清除</li> <li>• 当 IICEn 位为“0”（停止运行）时</li> <li>• 当复位时</li> </ul>	<ul style="list-style-type: none"> <li>• 通过指令置位。</li> </ul>

- 注 1. 在 IICEn 位为“0”的状态下，此位的信号无效。  
2. STTn 位的读取值总是“0”。

- 备注 1. 如果在设定数据后读 bit1（STTn），此位就变为“0”。  
2. IICRSVn: IICA 标志寄存器 n（IICFn）的 bit0  
STCFn: IICA 标志寄存器 n（IICFn）的 bit7  
3. n=0

图 15-6 IICA 控制寄存器 n0 (IICCTLn0) 的格式 (4/4)

SPTn 注	停止条件的触发	
0	不生成停止条件。	
1	生成停止条件 (作为主控设备的传送结束)。	
有关置位时序的注意事项:		
<ul style="list-style-type: none"> <li>主控接收: 禁止在传送过程中将此位置“1”。只有在将 ACKEn 位置“0”并且通知从属设备接收已经完成后的等待期间才能将此位置“1”。</li> <li>主控发送: 在应答期间, 可能无法正常生成停止条件。必须在输出第 9 个时钟后的等待期间将此位置“1”。</li> <li>禁止与开始条件的触发 (STTn) 同时置“1”。</li> <li>只有在主控设备的情况下才能将 SPTn 位置“1”。</li> <li>在 WTIMn 位为“0”时, 必须注意: 如果在输出 8 个时钟后的等待期间将 SPTn 位置“1”, 就在解除等待后的第 9 个时钟的高电平期间生成停止条件。必须在输出 8 个时钟后的等待期间将 WTIMn 位从“0”置为“1”并且在输出第 9 个时钟后的等待期间将 SPTn 位置“1”。</li> <li>在将 SPTn 位置“1”后, 禁止在满足清除条件前再次将此位置“1”。</li> </ul>		
清除条件 (SPTn=0)		置位条件 (SPTn=1)
<ul style="list-style-type: none"> <li>当仲裁失败时</li> <li>在检测到停止条件后自动清除。</li> <li>因 LRELn 位为“1” (退出通信) 而进行的清除</li> <li>当 IICEn 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

注 SPTn 位的读取值总是“0”。

注意 在 IICA 状态寄存器 n (IICSn) 的 bit3 (TRCn) 为“1” (发送状态) 时, 如果在第 9 个时钟将 IICCTLn0 寄存器的 bit5 (WRELn) 置“1”来解除等待, 就在清除 TRCn 位 (接收状态) 后将 SDAAn 线置为高阻抗。必须通过写 IICA 移位寄存器 n 进行 TRCn 位为“1” (发送状态) 时的等待解除。

备注 1. 如果在设定数据后读 bit0 (SPTn), 此位就变为“0”。

2. n=0

### 15.3.3 IICA 状态寄存器 n (IICSn)

这是表示 I<sup>2</sup>C 状态的寄存器。

只有在 STTn 位为“1”并且等待期间，才能通过 1 位或者 8 位存储器操作指令读 IICSn 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

**注意** 在 STOP 模式中允许地址匹配唤醒功能 (WUPn=1) 状态下，禁止读 IICSn 寄存器。在 WUPn 位为“1”的状态下，与 INTIICAn 中断请求无关，如果将 WUPn 位从“1”改为“0” (停止唤醒运行)，就在检测到下一个开始条件或者停止条件后才会反映状态的变化。因此，要使用唤醒功能时，必须允许 (SPIEn=1) 因检测到停止条件而产生的中断，并且在检测到中断后读 IICSn 寄存器。

**备注** STTn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit1  
WUPn: IICA 控制寄存器 n1 (IICCTLn1) 的 bit7

图 15-7 IICA 状态寄存器 n (IICSn) 的格式 (1/3)



**注** 即使对 IICSn 寄存器以外的位执行 1 位存储器操作指令，也清除此位。因此，在使用 ALD<sub>n</sub> 位时，必须在读其他位前先读 ALD<sub>n</sub> 位的数据。

**备注 1.** LREL<sub>n</sub>: IICA 控制寄存器 n0 (IICCTLn0) 的 bit6  
IICEn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit7  
2. n=0

图 15-7 IICA 状态寄存器 n (IICSn) 的格式 (2/3)

EXCn	扩展码的接收检测	
0	未接收到扩展码。	
1	接收到扩展码。	
清除条件 (EXCn=0)		置位条件 (EXCn=1)
<ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>当检测到停止条件时</li> <li>因 LRELn 位为“1” (退出通信) 而进行的清除</li> <li>当 IICEn 位从“1”变为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>当接收的地址数据的高 4 位为“0000”或者“1111”时 (在第 8 个时钟的上升沿置位)</li> </ul>

COIn	匹配地址的检测	
0	地址不同。	
1	地址相同。	
清除条件 (COIn=0)		置位条件 (COIn=1)
<ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>当检测到停止条件时</li> <li>因 LRELn 位为“1” (退出通信) 而进行的清除</li> <li>当 IICEn 位从“1”变为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>当接收地址和本地站地址 (从属地址寄存器 n (SVAn)) 相同时 (在第 8 个时钟的上升沿置位)</li> </ul>

TRCn	发送 / 接收的状态检测	
0	接收状态 (发送状态除外)。将 SDAAn 线置为高阻抗。	
1	发送状态。设定为能将 SOn 锁存器的值输出到 SDAAn 线 (在第 1 字节的第 9 个时钟的下降沿以后有效)。	
清除条件 (TRCn=0)		置位条件 (TRCn=1)
<主控设备和从属设备> <ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>因 LRELn 位为“1” (退出通信) 而进行的清除</li> <li>当 IICEn 位从“1”变为“0” (停止运行) 时</li> <li>因 WRELn 位为“1” (解除等待) 而进行的清除注</li> <li>当 ALDn 位从“0”变为“1” (仲裁失败) 时</li> <li>当复位时</li> <li>不参加通信的情况 (MSTSn、EXCn、COIn=0)</li> </ul> <主控设备> <ul style="list-style-type: none"> <li>当第 1 字节的 LSB (传送方向指示位) 输出“1”时</li> </ul> <从属设备> <ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>当第 1 字节的 LSB (传送方向指示位) 输入“0”时</li> </ul>		<主控设备> <ul style="list-style-type: none"> <li>当生成开始条件时</li> <li>当第 1 字节 (地址传送) 的 LSB (传送方向指示位) 输出“0” (主控发送) 时</li> </ul> <从属设备> <ul style="list-style-type: none"> <li>当主控设备的第 1 字节 (地址传送) 的 LSB (传送方向指示位) 输入“1” (从属发送) 时</li> </ul>

注 在 IICA 状态寄存器 n (IICSn) 的 bit3 (TRCn) 为“1” (发送状态) 时, 如果在第 9 个时钟将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit5 (WRELn) 置“1”来解除等待, 就在清除 TRCn 位 (接收状态) 后将 SDAAn 线置为高阻抗。必须通过写 IICA 移位寄存器 n 进行 TRCn 位为“1” (发送状态) 时的等待解除。

备注 1. LRELn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit6

IICEn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit7

2. n=0

图 15-7 IICA 状态寄存器 n (IICSn) 的格式 (3/3)

ACKDn	应答 (ACK) 的检测	
0	未检测到应答。	
1	检测到应答。	
清除条件 (ACKDn=0)		置位条件 (ACKDn=1)
<ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>当下一字节的第 1 个时钟上升时</li> <li>因 LRELn 位为“1” (退出通信) 而进行的清除</li> <li>当 IICEn 位从“1”变为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>在 SCLAn 线的第 9 个时钟上升沿将 SDAAn 线置为低电平时</li> </ul>

STDn	开始条件的检测	
0	未检测到开始条件。	
1	检测到开始条件, 表示处于地址传送期间。	
清除条件 (STDn=0)		置位条件 (STDn=1)
<ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>在地址传送后的下一个字节的第 1 个时钟上升时</li> <li>因 LRELn 位为“1” (退出通信) 而进行的清除</li> <li>当 IICEn 位从“1”变为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>当检测到开始条件时</li> </ul>

SPDn	停止条件的检测	
0	未检测到停止条件。	
1	检测到停止条件, 主控设备结束通信并且已释放总线。	
清除条件 (SPDn=0)		置位条件 (SPDn=1)
<ul style="list-style-type: none"> <li>在将此位置位后, 在检测到开始条件后的地址传送字节的第 1 个时钟上升时</li> <li>当 WUPn 位从“1”变为“0”时</li> <li>当 IICEn 位从“1”变为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>当检测到停止条件时</li> </ul>

备注 1. LRELn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit6

IICEn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit7

2. n=0

### 15.3.4 IICA 标志寄存器 n (IICFn)

这是设定 I<sup>2</sup>C 运行模式以及表示 I<sup>2</sup>C 总线状态的寄存器。

通过 1 位或者 8 位存储器操作指令设定 IICFn 寄存器。但是, 只能读 STTn 清除标志 (STCFn) 和 I<sup>2</sup>C 总线状态标志 (IICBSYn)。

通过 IICRSVn 位设定允许或者禁止通信预约功能, 并且通过 STCENn 位设定 IICBSYn 位的初始值。

只有在禁止 I<sup>2</sup>C 运行 (IICA 控制寄存器 n0 (IICCTLn0) 的 bit7 (IICEn) =0) 时才能写 IICRSVn 位和 STCENn 位。在允许运行后, 只能读 IICFn 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 15-8 IICA 标志寄存器 n (IICFn) 的格式

地址: FFF52H      复位后: 00H      R/W 注

符号	7	6	5	4	3	2	1	0
IICFn	STCFn	IICBSYn	0	0	0	0	STCENn	IICRSVn

STCFn	STTn 清除标志	
0	发行开始条件。	
1	无法发行开始条件而清除 STTn 标志。	
清除条件 (STCFn=0)		置位条件 (STCFn=1)
<ul style="list-style-type: none"> <li>因 STTn 位为“1”而进行的清除</li> <li>当 IICEn 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>在设定为禁止通信预约 (IICRSVn=1) 的状态下无法发行开始条件而将 STTn 位清“0”时</li> </ul>

IICBSYn	I <sup>2</sup> C 总线状态标志	
0	总线释放状态 (STCENn=1 时的通信初始状态)	
1	总线通信状态 (STCENn=0 时的通信初始状态)	
清除条件 (IICBSYn=0)		置位条件 (IICBSYn=1)
<ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>当 IICEn 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>STCENn 位为“0” 时的 IICEn 位的置位</li> </ul>

STCENn	初始开始允许触发	
0	在允许运行 (IICEn=1) 后, 通过检测停止条件来允许生成开始条件。	
1	在允许运行 (IICEn=1) 后, 不检测停止条件而允许生成开始条件。	
清除条件 (STCENn=0)		置位条件 (STCENn=1)
<ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当检测到开始条件时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

IICRSVn	通信预约功能禁止位	
0	允许通信预约。	
1	禁止通信预约。	
清除条件 (IICRSVn=0)		置位条件 (IICRSVn=1)
<ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>

注 bit6 和 bit7 是只读位。

- 注意 1. 只有在停止运行 (IICEn=0) 时才能写 STCENn 位。
2. 如果 STCENn 位为“1”, 就与实际的总线状态无关而认为总线为释放状态 (IICBSYn=0), 因此为了避免在发行第 1 个开始条件 (STTn=1) 时破坏其他通信, 必须确认没有正在通信的第三方。
3. 只有在停止运行 (IICEn=0) 时才能写 IICRSVn。

- 备注 1. STTn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit1
2. IICEn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit7
3. n=0



### 15.3.5 IICA 控制寄存器 n1 (IICCTLn1)

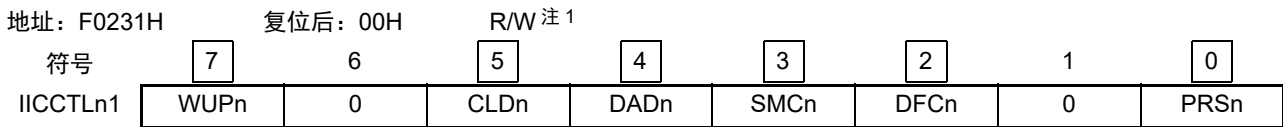
这是用于设定 I<sup>2</sup>C 运行模式以及检测 SCLAn 引脚和 SDAAn 引脚状态的寄存器。

通过 1 位或者 8 位存储器操作指令设定 IICCTLn1 寄存器。但是，只能读 CLDn 位和 DADn 位。

除了 WUPn 位以外，必须在禁止 I<sup>2</sup>C 运行 (IICA 控制寄存器 n0 (IICCTLn0) 的 bit7 (IICEn) =0) 时设定 IICCTLn1 寄存器。

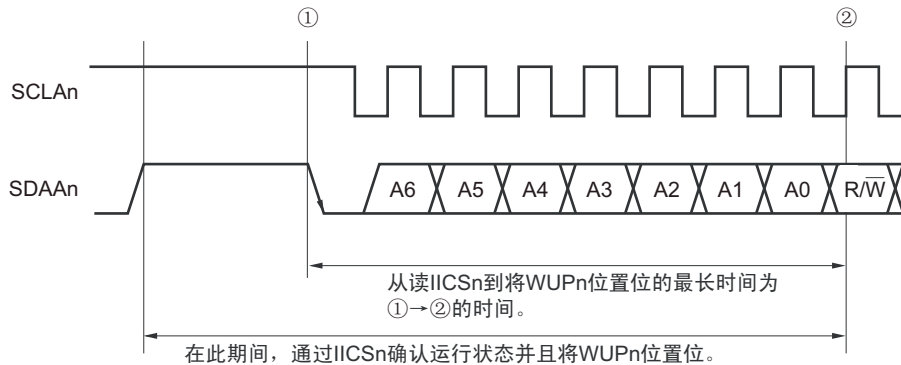
在产生复位信号后，此寄存器的值变为“00H”。

图 15-9 IICA 控制寄存器 n1 (IICCTLn1) 的格式 (1/2)



WUPn	地址匹配唤醒的控制
0	在 STOP 模式中，停止地址匹配唤醒功能的运行。
1	在 STOP 模式中，允许地址匹配唤醒功能的运行。
<p>要通过将 WUPn 位置“1”来转移到 STOP 模式时，必须在将 WUPn 位置“1”后至少经过 3 个 f<sub>MCK</sub> 时钟，然后执行 STOP 指令（参照“图 15-22 将 WUPn 位置“1”时的流程”）。</p> <p>在地址匹配或者接收到扩展码后，必须将 WUPn 位清“0”。能通过将 WUPn 位清“0”来参加后续的通信（需要在将 WUPn 位清“0”后解除等待以及写发送数据）。</p> <p>在 WUPn 位为“1”的状态下，地址匹配或者接收到扩展码时的中断时序与 WUPn 位为“0”时的中断时序相同（根据时钟产生采样误差的延迟差）。另外，当 WUPn 位为“1”时，即使将 SPIEn 位置“1”也不产生停止条件中断。</p>	
清除条件 (WUPn=0)	置位条件 (WUPn=1)
<ul style="list-style-type: none"> <li>通过指令清除（在地址匹配或者接收到扩展码后）。</li> </ul>	<ul style="list-style-type: none"> <li>通过指令置位 (MSTSn=0、EXCn=0、COIn=0 并且 STDn=0（不参加通信）) 注 2。</li> </ul>

- 注 1. bit4 和 bit5 是只读位。  
 2. 在以下所示的期间，需要确认 IICA 状态寄存器 n (IICSn) 的状态并且将其置位。



备注 n=0

图 15-9 IICA 控制寄存器 n1 (IICCTLn1) 的格式 (2/2)

CLDn	SCLAn 引脚的电平检测 (只在 IICEn 位为“1”时有效)	
0	检测到 SCLAn 引脚为低电平。	
1	检测到 SCLAn 引脚为高电平。	
清除条件 (CLDn=0)		置位条件 (CLDn=1)
<ul style="list-style-type: none"> <li>当 SCLAn 引脚为低电平时</li> <li>当 IICEn 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>当 SCLAn 引脚为高电平时</li> </ul>

DADn	SDAAn 引脚的电平检测 (只在 IICEn 位为“1”时有效)	
0	检测到 SDAAn 引脚为低电平。	
1	检测到 SDAAn 引脚为高电平。	
清除条件 (DADn=0)		置位条件 (DADn=1)
<ul style="list-style-type: none"> <li>当 SDAAn 引脚为低电平时</li> <li>当 IICEn 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul>		<ul style="list-style-type: none"> <li>当 SDAAn 引脚为高电平时</li> </ul>

SMCn	运行模式的切换
0	在标准模式中运行 (最大传送速率: 100kbps)。
1	在快速模式 (最大传送速率: 400kbps) 或者增强型快速模式 (最大传送速率: 1Mbps) 中运行。

DFCn	数字滤波器的运行控制
0	数字滤波器 OFF
1	数字滤波器 ON
<p>只有在快速模式或者增强型快速模式中才能使用数字滤波器。</p> <p>在快速模式或者增强型快速模式中, 无论是将 DFCn 位置“1”还是清“0”, 传送时钟都不变。</p> <p>在快速模式或者增强型快速模式中, 数字滤波器用于消除噪声。</p>	

PRSn	IICA 运行时钟 ( $f_{MCK}$ ) 的控制
0	选择 $f_{CLK}$ ( $1MHz \leq f_{CLK} \leq 20MHz$ )。
1	选择 $f_{CLK}/2$ ( $20MHz < f_{CLK}$ )。

- 注意 1. IICA 运行时钟 ( $f_{MCK}$ ) 的最大工作频率为 20MHz(Max.)。  
只有在  $f_{CLK}$  超过 20MHz 时才必须将 IICA 控制寄存器 n1 (IICCTLn1) 的 bit0 (PRSn) 置“1”。
2. 在设定传送时钟的情况下, 必须注意  $f_{CLK}$  的最小工作频率。  
串行接口 IICA 的  $f_{CLK}$  最小工作频率取决于运行模式。
- 快速模式:  $f_{CLK}=3.5MHz$  (Min.)  
增强型快速模式:  $f_{CLK}=10MHz$  (Min.)  
标准模式:  $f_{CLK}=1MHz$  (Min.)

- 备注 1. IICEn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit7  
2. n=0

### 15.3.6 IICA 低电平宽度设定寄存器 n (IICWLn)

此寄存器设定串行接口 IICA 输出的 SCLAn 引脚信号低电平宽度 ( $t_{LOW}$ )。

通过 8 位存储器操作指令设定 IICWLn 寄存器。

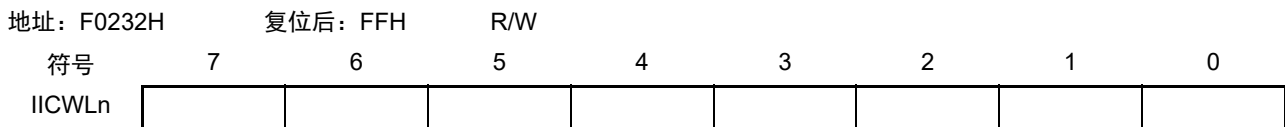
必须在禁止 I<sup>2</sup>C 运行 (IICA 控制寄存器 n0 (IICCTLn0) 的 bit7 (IICEn) =0) 时设定 IICWLn 寄存器。

在产生复位信号后, 此寄存器的值变为“FFH”。

有关 IICWLn 寄存器的设定方法, 请参照“15.4.2 通过 IICWLn 寄存器和 IICWHn 寄存器设定传送时钟的方法”。

另外, 数据保持时间为 IICWLn 设定的时间  $\times 1/4$ 。

图 15-10 IICA 低电平宽度设定寄存器 n (IICWLn) 的格式



### 15.3.7 IICA 高电平宽度设定寄存器 n (IICWHn)

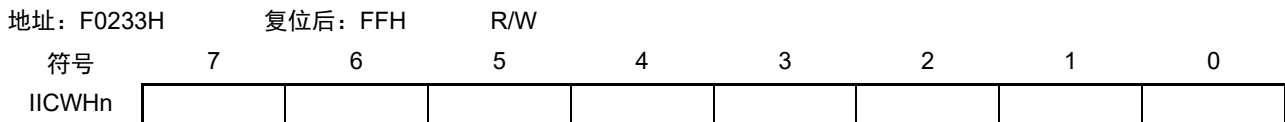
此寄存器设定串行接口 IICA 输出的 SCLAn 引脚信号高电平宽度。

通过 8 位存储器操作指令设定 IICWHn 寄存器。

必须在禁止 I<sup>2</sup>C 运行 (IICA 控制寄存器 n0 (IICCTLn0) 的 bit7 (IICEn) =0) 时设定 IICWHn 寄存器。

在产生复位信号后, 此寄存器的值变为“FFH”。

图 15-11 IICA 高电平宽度设定寄存器 n (IICWHn) 的格式



备注 1. 有关主控方传送时钟的设定方法, 请参照“15.4.2(1) 主控方传送时钟的设定方法”; 有关从属方 IICWLn 寄存器和 IICWHn 寄存器的设定方法, 请参照“15.4.2(2) 从属方 IICWLn 寄存器和 IICWHn 寄存器的设定方法”。

2. n=0

### 15.3.8 端口模式寄存器 10 (PM10)

此寄存器以位为单位设定端口 10 的输入 / 输出。

在将 P101/SCLA0 引脚用作时钟输入 / 输出并且将 P100/SDAA0 引脚用作串行数据输入 / 输出时，必须将 PM101 和 PM100 以及 P101 和 P100 的输出锁存器置“0”。

当 IICEn 位 (IICA 控制寄存器 n0 (IICCTLn0) 的 bit7) 为“0”时，P101/SCLA0 引脚和 P100/SDAA0 引脚为低电平输出 (固定)，因此必须在将 IICEn 位置“1”后切换到输出模式。

通过 1 位或者 8 位存储器操作指令设定 PM10 寄存器。

在产生复位信号后，此寄存器的值变为“FFH”。

图 15-12 端口模式寄存器 10 (PM10) 的格式

地址: FFF2AH	复位后: FFH	R/W						
符号	7	6	5	4	3	2	1	0
PM10	PM107	PM106	PM105	PM104	PM103	PM102	PM101	PM100
PM10n	P10n 引脚输入 / 输出模式的选择 (n=0、1)							
0	输出模式 (用作输出端口 (输出缓冲器 ON))							
1	输入模式 (用作输入端口 (输出缓冲器 OFF))							

## 15.4 I<sup>2</sup>C 总线模式的功能

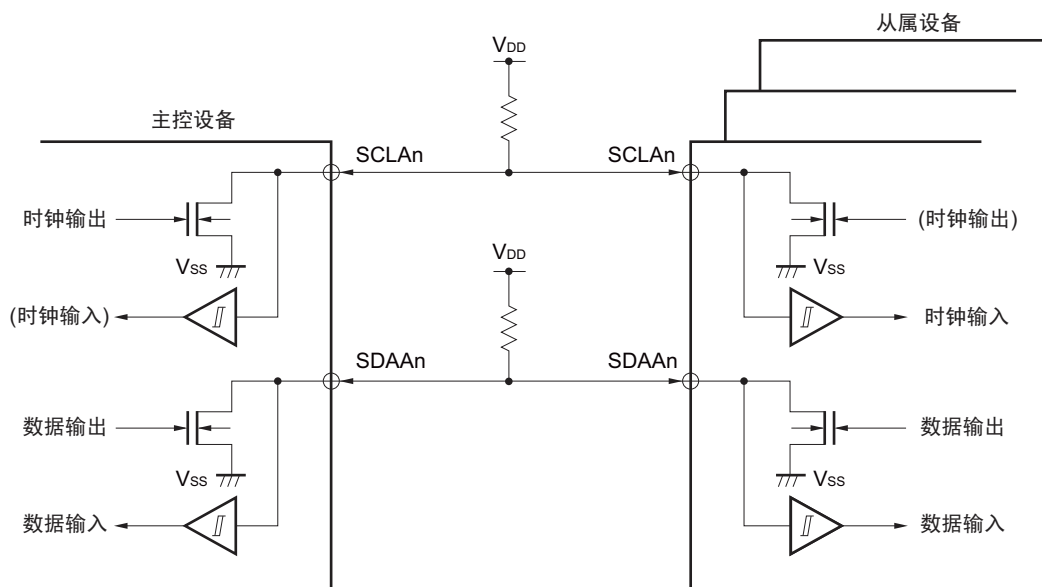
### 15.4.1 引脚结构

串行时钟引脚（SCLAn）和串行数据总线引脚（SDAAn）的结构如下。

- (1) SCLAn..... 串行时钟的输入/输出引脚  
主控设备和从属设备的输出都为N沟道漏极开路输出，输入都为施密特输入。
- (2) SDAAn..... 串行数据的输入/输出复用引脚  
主控设备和从属设备的输出都为N沟道漏极开路输出，输入都为施密特输入。

因为串行时钟线和串行数据总线的输出为 N 沟道漏极开路输出，所以需要外接上拉电阻。

图 15-13 引脚结构图



备注 n=0

## 15.4.2 通过 IICWLn 寄存器和 IICWHn 寄存器设定传送时钟的方法

### (1) 主控方传送时钟的设定方法

$$\text{传送时钟} = \frac{f_{\text{MCK}}}{\text{IICWL} + \text{IICWH} + f_{\text{MCK}}(t_{\text{R}} + t_{\text{F}})}$$

此时，IICWLn 寄存器和 IICWHn 寄存器的最佳设定值如下：  
(全部设定值的小数部分都舍入)

- 快速模式

$$\text{IICWLn} = \frac{0.52}{\text{传送时钟}} \times f_{\text{MCK}}$$

$$\text{IICWHn} = \left( \frac{0.48}{\text{传送时钟}} - t_{\text{R}} - t_{\text{F}} \right) \times f_{\text{MCK}}$$

- 标准模式

$$\text{IICWLn} = \frac{0.47}{\text{传送时钟}} \times f_{\text{MCK}}$$

$$\text{IICWHn} = \left( \frac{0.53}{\text{传送时钟}} - t_{\text{R}} - t_{\text{F}} \right) \times f_{\text{MCK}}$$

- 增强型快速模式

$$\text{IICWLn} = \frac{0.50}{\text{传送时钟}} \times f_{\text{MCK}}$$

$$\text{IICWHn} = \left( \frac{0.50}{\text{传送时钟}} - t_{\text{R}} - t_{\text{F}} \right) \times f_{\text{MCK}}$$

### (2) 从属方 IICWLn 寄存器和 IICWHn 寄存器的设定方法

(全部设定值的小数部分都舍入)

- 快速模式

$$\text{IICWLn} = 1.3\mu\text{s} \times f_{\text{MCK}}$$

$$\text{IICWHn} = (1.2\mu\text{s} - t_{\text{R}} - t_{\text{F}}) \times f_{\text{MCK}}$$

- 标准模式

$$\text{IICWLn} = 4.7\mu\text{s} \times f_{\text{MCK}}$$

$$\text{IICWHn} = (5.3\mu\text{s} - t_{\text{R}} - t_{\text{F}}) \times f_{\text{MCK}}$$

- 增强型快速模式

$$\text{IICWLn} = 0.50\mu\text{s} \times f_{\text{MCK}}$$

$$\text{IICWHn} = (0.50\mu\text{s} - t_{\text{R}} - t_{\text{F}}) \times f_{\text{MCK}}$$

注意 1. IICA 运行时钟 ( $f_{MCK}$ ) 的最大工作频率为 20MHz(Max.)。

只有在  $f_{CLK}$  超过 20MHz 时才必须将 IICA 控制寄存器 n1 (IICCTLn1) 的 bit0 (PRSn) 置“1”。

2. 在设定传送时钟的情况下，必须注意  $f_{CLK}$  的最小工作频率。

串行接口 IICA 的  $f_{CLK}$  最小工作频率取决于运行模式。

快速模式:  $f_{CLK}=3.5\text{MHz}(\text{Min.})$

增强型快速模式:  $f_{CLK}=10\text{MHz}(\text{Min.})$

标准模式:  $f_{CLK}=1\text{MHz}(\text{Min.})$

备注 1. 因为 SDAAn 信号和 SCLAn 信号的上升时间 ( $t_R$ ) 和下降时间 ( $t_F$ ) 因上拉电阻和布线电容而不同，所以必须各自计算。

2. IICWLn: IICA 低电平宽度设定寄存器 n

IICWHn: IICA 高电平宽度设定寄存器 n

$t_F$ : SDAAn 信号和 SCLAn 信号的下降时间

$t_R$ : SDAAn 信号和 SCLAn 信号的上升时间

$f_{MCK}$ : IICA 运行时钟频率

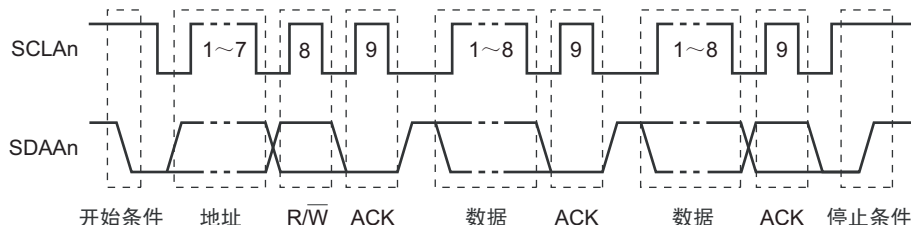
3. n=0

## 15.5 I<sup>2</sup>C 总线的定义和控制方法

以下说明 I<sup>2</sup>C 总线的串行数据通信格式和使用的信号。

I<sup>2</sup>C 总线的串行数据总线上生成的“开始条件”、“地址”、“数据”和“停止条件”的各传送时序如图 15-14 所示。

图 15-14 I<sup>2</sup>C 总线的串行数据传送时序



主控设备生成开始条件、从属地址和停止条件。

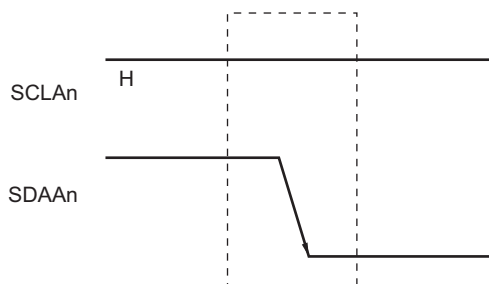
主控设备和从属设备都能生成应答（ACK）（在一般情况下，接收方输出 8 位数据）。

主控设备连续输出串行时钟（SCLAn）。但是，从属设备能延长 SCLAn 引脚的低电平期间并且插入等待。

### 15.5.1 开始条件

在 SCLAn 引脚为高电平时，如果 SDAAn 引脚从高电平变为低电平，就生成开始条件。SCLAn 引脚和 SDAAn 引脚的开始条件是在主控设备对从属设备开始串行传送时生成的信号。在用作从属设备时，能检测到开始条件。

图 15-15 开始条件



在检测到停止条件（SPDn: IICA 状态寄存器 n（IICSn）的 bit0=1）的状态下，如果将 IICA 控制寄存器 n0（IICCTLn0）的 bit1（STTn）置“1”，就输出开始条件。如果检测到开始条件，就将 IICSn 寄存器的 bit1（STDn）置“1”。

备注 n=0



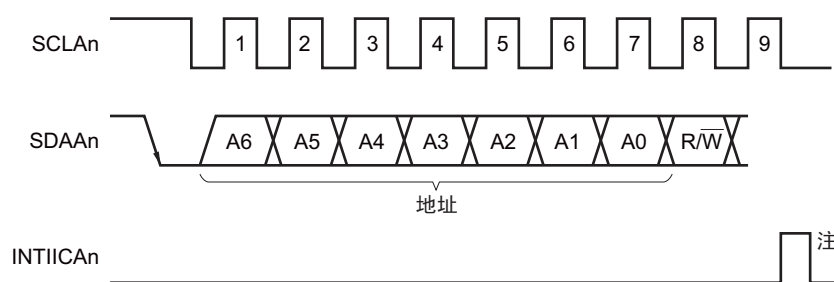
### 15.5.2 地址

开始条件的后续 7 位数据被定义为地址。

地址是主控设备为了从连接在总线的多个从属设备中选择特定的从属设备而输出的 7 位数据。因此，总线上的从属设备需要设定完全不同的地址。

从属设备通过硬件检测到开始条件，并且检查 7 位数据是否和从属地址寄存器 n（SVAn）的内容相同。此时，如果 7 位数据和 SVAn 寄存器的值相同，该从属设备就被选中，在 7 位数据生成开始条件或者停止条件前，与主控设备进行通信。

图 15-16 地址



注 如果在从属运行时接收到本地站地址或者扩展码以外的数据，就不产生 INTIICAn。

如果将从属地址和“15.5.3 传送方向的指定”中说明的传送方向构成的 8 位数据写到 IICA 移位寄存器 n（IICAn），就输出地址。接收到的地址被写到 IICAn 寄存器。

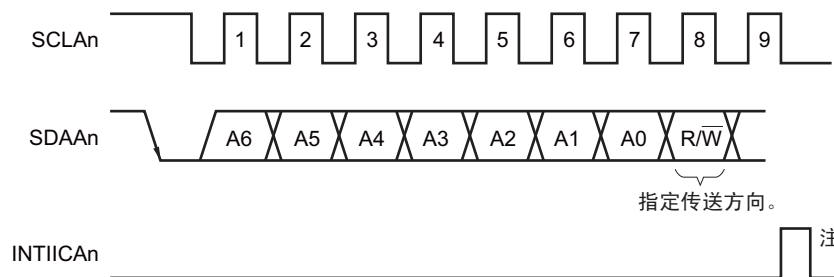
从属地址分配在 IICAn 寄存器的高 7 位。

### 15.5.3 传送方向的指定

主控设备在 7 位地址之后发送 1 位指定传送方向的数据。

当此传送方向指定位为“0”时，表示主控设备向从属设备发送数据；当此传送方向指定位为“1”时，表示主控设备从从属设备接收数据。

图 15-17 传送方向的指定



注 如果在从属运行时接收到本地站地址或者扩展码以外的数据，就不产生 INTIICAn。

备注 n=0

### 15.5.4 应答 (ACK)

能通过应答 (ACK) 确认发送方和接收方的串行数据状态。

接收方在每次接收到 8 位数据时返回应答。

通常, 发送方在发送 8 位数据后接收应答。当接收方返回应答时, 认为已正常接收, 继续处理。能通过 IICA 状态寄存器 n (IICSn) 的 bit2 (ACKDn) 确认应答的检测。

在主控设备为接收状态下接收到最后的数据时, 不返回应答而生成停止条件。在从属设备接收数据后不返回应答时, 主控设备输出停止条件或者重新开始条件, 中止发送。不返回应答的原因如下:

- ① 没有正常接收。
- ② 已结束最后数据的接收。
- ③ 不存在地址指定的接收方。

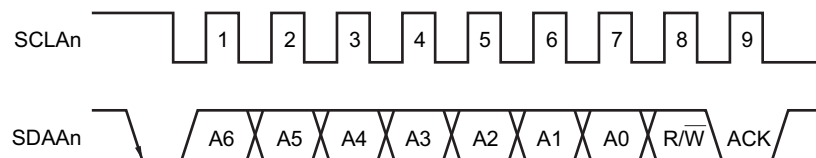
接收方在第 9 个时钟将 SDAAn 线置为低电平, 生成应答 (正常接收)。

通过将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit2 (ACKEn) 置“1”, 变为能自动生成应答的状态。能通过 7 位地址信息后续的第 8 位数据设定 IICSn 寄存器的 bit3 (TRCn)。在接收 (TRCn=0) 的情况下, 通常必须将 ACKEn 位置“1”。

在从属接收运行过程中 (TRCn=0) 不能接收数据或者不需要下一个数据时, 必须将 ACKEn 位清“0”, 通知主控方不能接收数据。

在从属接收运行过程中 (TRCn=0) 不需要下一个数据时, 为了不生成应答, 必须将 ACKEn 位清“0”, 通知从属发送方数据的结束 (停止发送)。

图 15-18 应答



当接收到本地站的地址时, 与 ACKEn 位的值无关, 自动生成应答; 当接收到非本地站的地址时, 不生成应答 (NACK)。

在接收到扩展码时, 通过事先将 ACKEn 位置“1”, 生成应答。

接收数据时的应答生成方法因等待时序的设定而不同, 如下所示。

- 当选择 8 个时钟等待时 (IICCTLn0 寄存器的 bit3 (WTIMn) =0):  
通过在解除等待前将 ACKEn 位置“1”, 与 SCLAn 引脚的第 8 个时钟下降同步生成应答。
- 当选择 9 个时钟等待时 (IICCTLn0 寄存器的 bit3 (WTIMn) =1):  
通过事先将 ACKEn 位置“1”, 生成应答。

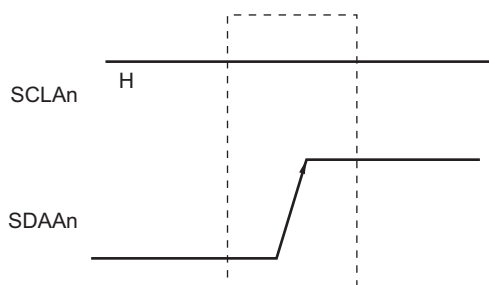
备注 n=0

### 15.5.5 停止条件

在 SCLAn 引脚为高电平时，如果 SDAAn 引脚从低电平变为高电平，就生成停止条件。

停止条件是在主控设备结束对从属设备的串行传送时生成的信号。在用作从属设备时，能检测到停止条件。

图 15-19 停止条件



如果将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit0 (SPTn) 置“1”，就生成停止条件。如果检测到停止条件，就将 IICA 状态寄存器 n (IICSn) 的 bit0 (SPDn) 置“1”，并且在 IICCTLn0 寄存器的 bit4 (SPIEn) 为“1”时产生 INTIICAn。

备注 n=0

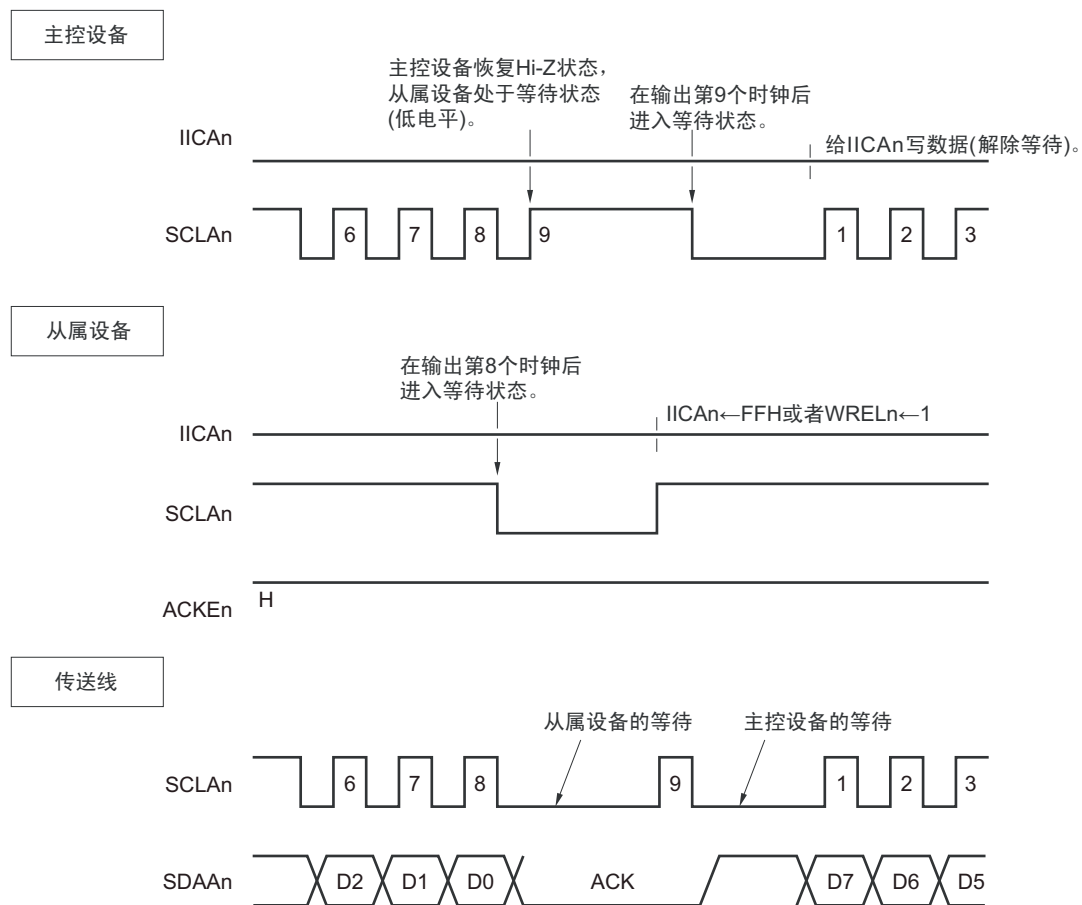
### 15.5.6 等待

通过等待来通知对方主控设备或者从属设备正在准备数据的发送 / 接收（等待状态）。

通过将 SCLAn 引脚置为低电平，通知对方处于等待状态。如果主控设备和从属设备的等待状态都被解除，就能开始下一次传送。

图 15-20 等待 (1/2)

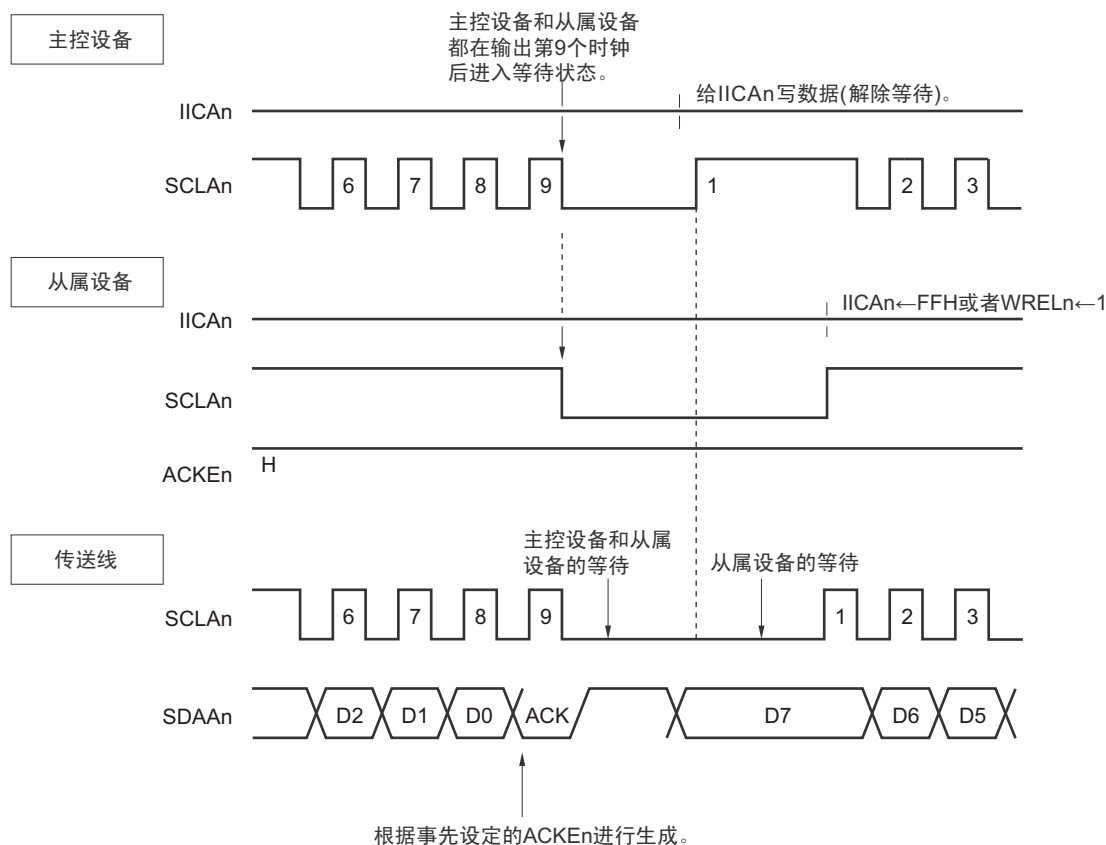
- (1) 主控设备为 9 个时钟等待，从属设备为 8 个时钟等待的情况  
(主控设备：发送，从属设备：接收，ACKEn=1)



备注 n=0

图 15-20 等待 (2/2)

- (2) 主控设备和从属设备都为 9 个时钟等待的情况  
(主控设备：发送，从属设备：接收，ACKEn=1)



备注 ACKEn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit2  
WRELn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit5

通过设定 IICA 控制寄存器 n0 (IICCTLn0) 的 bit3 (WTIMn) 自动产生等待。

通常，在接收方，如果 IICCTLn0 寄存器的 bit5 (WRELn) 为“1”或者给 IICA 移位寄存器 n (IICAn) 写“FFH”，就解除等待；在发送方，如果给 IICAn 寄存器写数据，就解除等待。

主控设备还能通过以下方法解除等待。

- 将 IICCTLn0 寄存器的 bit1 (STTn) 置“1”。
- 将 IICCTLn0 寄存器的 bit0 (SPTn) 置“1”。

备注 n=0

### 15.5.7 等待的解除方法

在一般情况下，I<sup>2</sup>C 通过以下的处理来解除等待。

- 给 IICA 移位寄存器 n (IICAn) 写数据。
- 将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit5 (WRELn) 置位 (解除等待)。
- 将 IICCTLn0 寄存器的 bit1 (STTn) 置位 (生成开始条件) 注。
- 将 IICCTLn0 寄存器的 bit0 (SPTn) 置位 (生成停止条件) 注。

注 只限于主控设备。

如果执行了这些等待的解除处理，I<sup>2</sup>C 就解除等待，重新开始通信。

要在解除等待后发送数据 (包括地址) 时，必须给 IICAn 寄存器写数据。

要在解除等待后接收数据或者结束发送数据时，必须将 IICCTLn0 寄存器的 bit5 (WRELn) 置“1”。

要在解除等待后生成重新开始条件时，必须将 IICCTLn0 寄存器的 bit1 (STTn) 置“1”。

要在解除等待后生成停止条件时，必须将 IICCTLn0 寄存器的 bit0 (SPTn) 置“1”。

对于一次等待只能执行一次解除处理。

例如，如果在通过将 WRELn 位置“1”来解除等待后给 IICAn 寄存器写数据，SDAAn 线的变化时序与 IICAn 寄存器的写时序就可能发生冲突，导致将错误的值输出到 SDAAn 线。

除了这些处理以外，在中途中止通信的情况下，如果将 IICEn 位清“0”，就停止通信，因此能解除等待。

在 I<sup>2</sup>C 总线状态因噪声而被死锁的情况下，如果将 IICCTLn0 寄存器的 bit6 (LRELn) 置“1”，就退出通信，因此能解除等待。

注意 如果在 WUPn 位为“1”时执行等待的解除处理，就不解除等待。

备注 n=0

### 15.5.8 中断请求（INTIICAn）的产生时序和等待控制

通过设定 IICA 控制寄存器 n0（IICCTLn0）的 bit3（WTIMn），在表 15-2 所示的时序产生 INTIICAn 并且进行等待控制。

表 15-2 INTIICAn 的产生时序和等待控制

WTIMn	从属运行			主控运行		
	地址	数据接收	数据发送	地址	数据接收	数据发送
0	9 注 1、2	8 注 2	8 注 2	9	8	8
1	9 注 1、2	9 注 2	9 注 2	9	9	9

注 1. 只有在接收的地址和从属地址寄存器 n（SVAn）的设定地址相同时，从属设备才在第 9 个时钟的下降沿产生 INTIICAn 信号并且进入等待状态。

此时，与 IICCTLn0 寄存器 bit2（ACKEn）的设定无关，生成应答。接收到扩展码的从属设备在第 8 个时钟的下降沿产生 INTIICAn。如果在重新开始后地址不同，就在第 9 个时钟的下降沿产生 INTIICAn，但是不进入等待状态。

2. 如果接收的地址和从属地址寄存器 n（SVAn）的内容不同并且未接收到扩展码，就不产生 INTIICAn 并且也不进入等待状态。

备注 表中的数字表示串行时钟的时钟数。中断请求和等待控制都与串行时钟的下降沿同步。

#### (1) 地址的发送和接收

- 从属运行：与 WTIMn 位无关，根据上述注 1 和注 2 的条件决定中断和等待的时序。
- 主控运行：与 WTIMn 位无关，在第 9 个时钟的下降沿产生中断和等待的时序。

#### (2) 数据的接收

- 主控运行/从属运行：通过 WTIMn 位决定中断和等待的时序。

#### (3) 数据的发送

- 主控运行/从属运行：通过 WTIMn 位决定中断和等待的时序。

备注 n=0

#### (4) 等待的解除方法

等待的解除方法有以下 4 种：

- 给 IICA 移位寄存器 n (IICAn) 写数据。
- 将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit5 (WRELn) 置位 (解除等待)。
- 将 IICCTLn0 寄存器的 bit1 (STTn) 置位 (生成开始条件) 注。
- 将 IICCTLn0 寄存器的 bit0 (SPTn) 置位 (生成停止条件) 注。

注 只限于主控设备。

当选择 8 个时钟等待 (WTIMn=0) 时，需要在解除等待前决定是否生成应答。

#### (5) 停止条件的检测

如果检测到停止条件，就产生 INTIICAn (只限于 SPIEn=1 的情况)。

### 15.5.9 地址匹配的检测方法

在 I<sup>2</sup>C 总线模式中，主控设备能通过发送从属地址来选择特定的从属设备。

能通过硬件自动检测地址匹配。当主控设备送来的从属地址和从属地址寄存器 n (SVAn) 的设定地址相同或者接收到扩展码时，产生 INTIICAn 中断请求。

### 15.5.10 错误的检测

在 I<sup>2</sup>C 总线模式中，因为发送过程中的串行数据总线 (SDAAn) 的状态被取到发送器件的 IICA 移位寄存器 n (IICAn)，所以能通过将开始发送前和发送结束后的 IICA 数据进行比较来检测发送错误。此时，如果 2 个数据不同，就判断为发生了发送错误。

备注 n=0



### 15.5.11 扩展码

- (1) 当接收地址的高4位为“0000”或者“1111”时，作为接收到扩展码，将扩展码接收标志（EXCn）置“1”，并且在第8个时钟的下降沿产生中断请求（INTIICAn）。  
不影响保存在从属地址寄存器n（SVAn）的本地站地址。
- (2) 当SVAn寄存器的设定值为“11110xx0”时，如果通过10位地址传送从主控设备发送“11110xx0”，就发生以下的置位。但是，在第8个时钟的下降沿产生中断请求（INTIICAn）。
  - 高4位数据相同：EXCn=1
  - 7位数据相同：COIn=1

备注 EXCn: IICA 状态寄存器 n (IICSn) 的 bit5  
COIn: IICA 状态寄存器 n (IICSn) 的 bit4

- (3) 中断请求发生后的处理因扩展码的后续数据而不同，通过软件进行处理。  
如果在从属运行时接收到扩展码，即使地址不同也在参加通信。  
例如，在接收到扩展码后不想作为从属设备运行时，必须将 IICA 控制寄存器 n0（IICCTLn0）的 bit6（LRELn）置“1”，进入下次通信的待机状态。

表 15-3 主要扩展码的位定义

从属地址	R/W 位	说明
0 0 0 0 0 0 0	0	全呼地址
1 1 1 1 0 x x	0	10 位从属地址的指定（地址认证时）
1 1 1 1 0 x x	1	10 位从属地址的指定（在地址相同后发行读命令时）

备注 1. 有关上述以外的扩展码，请参照 NXP 公司发行的 I<sup>2</sup>C 总线规格书。

2. n=0

### 15.5.12 仲裁

当多个主控设备同时生成开始条件时（在  $STDn$  位变为“1”前将  $STTn$  位置“1”的情况），边调整时钟边进行主控设备的通信，直到数据不同为止。此运行称为仲裁。

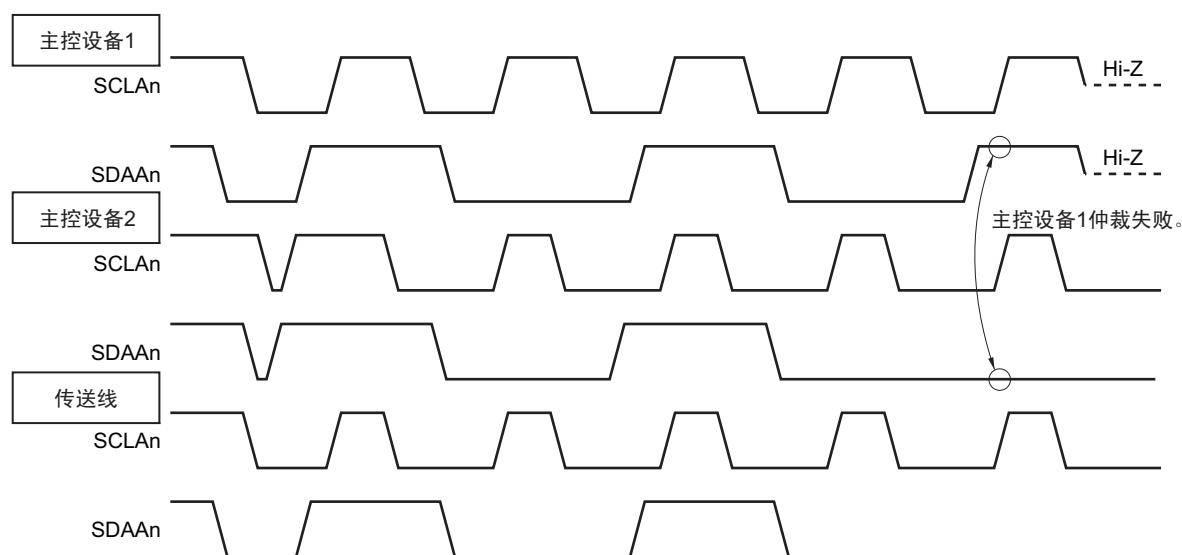
在仲裁失败时，仲裁失败的主控设备将 IICA 状态寄存器 n（ $IICSn$ ）的仲裁失败标志（ $ALDn$ ）置“1”，并且将  $SCLAn$  线和  $SDAAn$  线都置为高阻抗状态，释放总线。

在发生下一次中断请求时（例如：在第 8 或者第 9 个时钟检测到停止条件），用软件通过  $ALDn$  位为“1”来检测仲裁的失败。

有关中断请求的产生时序，请参照“15.5.8 中断请求（ $INTIICAn$ ）的产生时序和等待控制”。

备注  $STDn$ : IICA 状态寄存器 n（ $IICSn$ ）的 bit1  
 $STTn$ : IICA 控制寄存器 n0（ $IICCTLn0$ ）的 bit1

图 15-21 仲裁时序例子



备注  $n=0$

表 15-4 发生仲裁时的状态和中断请求的产生时序

发生仲裁时的状态	中断请求的产生时序
地址发送过程中	在字节传送后的第 8 或者第 9 个时钟的下降沿注 1
发送地址后的读写信息	
扩展码发送过程中	
发送扩展码后的读写信息	
数据发送过程中	
发送数据后的应答传送过程中	
在数据传送过程中检测到重新开始条件。	
在数据传送过程中检测到停止条件。	在生成停止条件时 (SPIEn=1) 注 2
想要生成重新开始条件, 但是数据为低电平。	在字节传送后的第 8 或者第 9 个时钟的下降沿注 1
想要生成重新开始条件, 但是检测到停止条件。	在生成停止条件时 (SPIEn=1) 注 2
想要生成停止条件, 但是数据为低电平。	在字节传送后的第 8 或者第 9 个时钟的下降沿注 1
想要生成重新开始条件, 但是 SCLAn 为低电平。	

注 1. 当 WTIMn 位 (IICA 控制寄存器 n0 (IICCTLn0) 的 bit3) 为 “1” 时, 在第 9 个时钟的下降沿产生中断请求; 当 WTIMn 位为 “0” 并且接收到扩展码的从属地址时, 在第 8 个时钟的下降沿产生中断请求。

2. 当有可能发生仲裁时, 必须在主控运行时将 SPIEn 位置 “1”。

备注 1. SPIEn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit4

2. n=0

### 15.5.13 唤醒功能

这是 I<sup>2</sup>C 的从属功能，是在接收到本地站地址和扩展码时产生中断请求信号（INTIICAn）的功能。

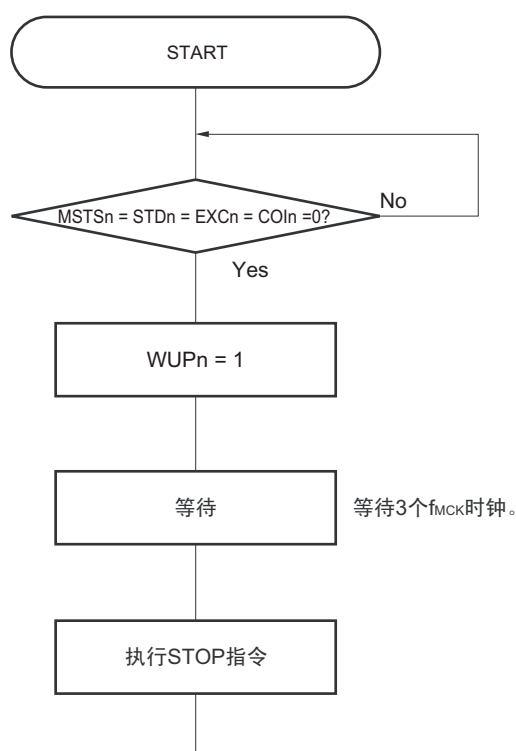
在地址不同的情况下不产生不需要的 INTIICAn 信号，能提高处理效率。

如果检测到开始条件，就进入唤醒待机状态。因为主控设备（已经生成开始条件的情况）也有可能因仲裁失败而变为从属设备，所以在发送地址的同时进入唤醒待机状态。

要在 STOP 模式中使用唤醒功能时，必须将 WUPn 位置“1”。与运行时钟无关而能接收地址。即使在这种情况下，也在接收到本地站地址和扩展码时产生中断请求信号（INTIICAn）。在产生此中断后，通过指令将 WUPn 位清“0”，返回到通常运行。

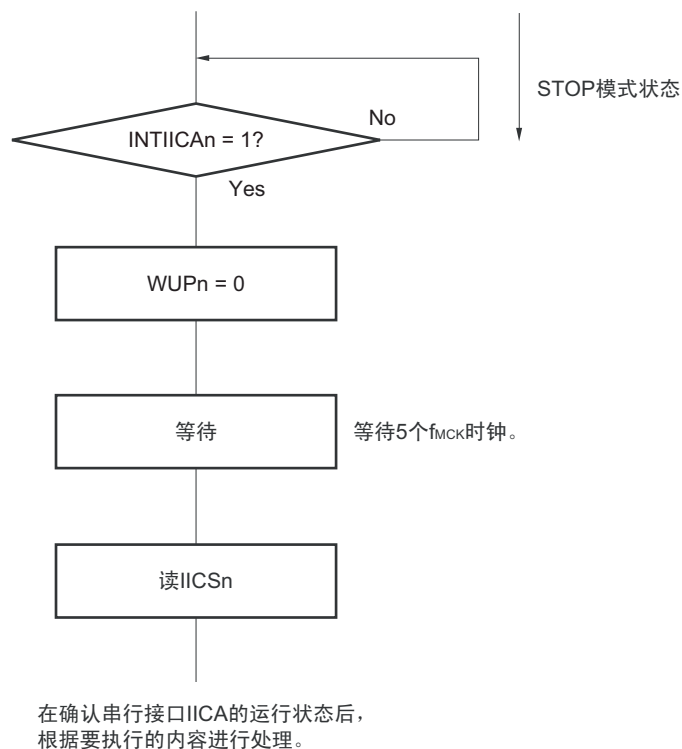
将 WUPn 位置“1”时的流程如图 15-22 所示，通过地址匹配将 WUPn 位置“0”时的流程如图 15-23 所示。

图 15-22 将 WUPn 位置“1”时的流程



备注 n=0

图 15-23 通过地址匹配将 WUPn 位置“0”时的流程（包括接收扩展码）

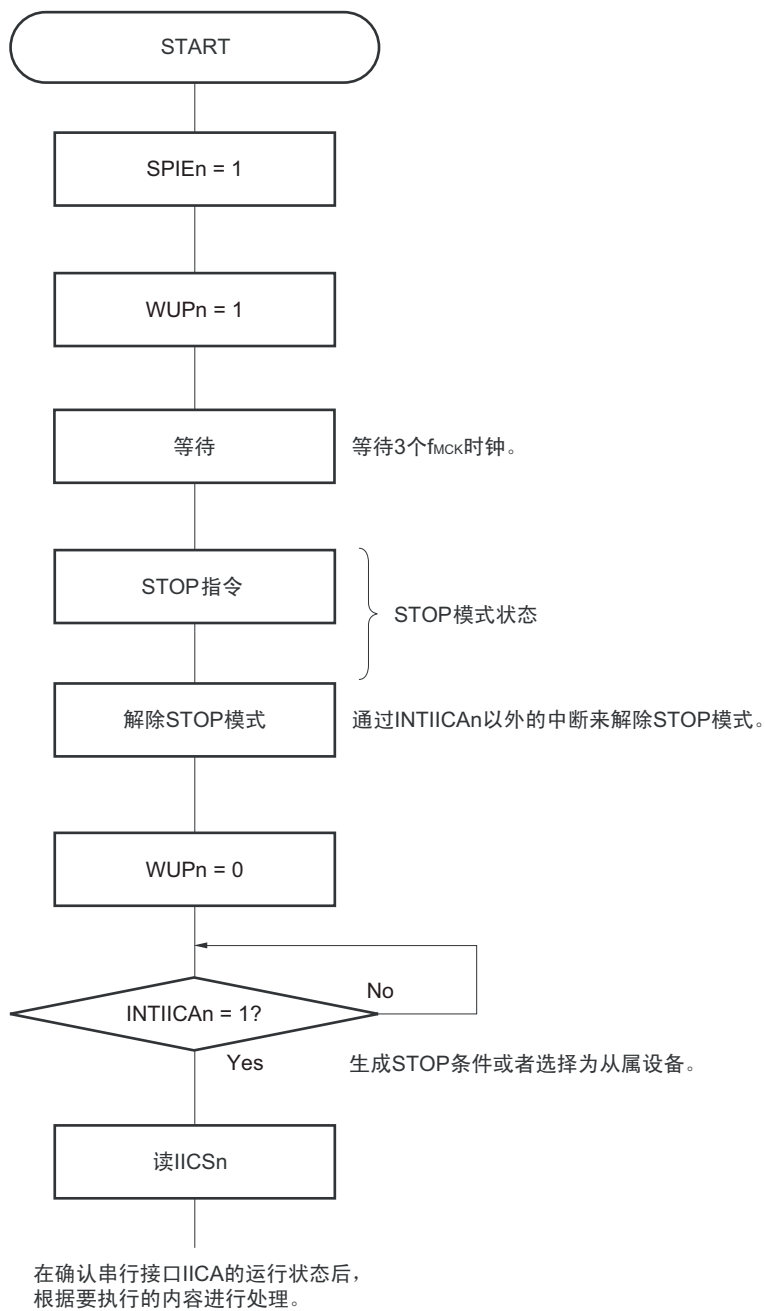


除了串行接口 IICA 产生的中断请求（INTIICAn）以外，必须通过以下的流程解除 STOP 模式。

- 下次 IIC 通信为主控设备运行的情况：图 15-24 的流程
- 下次 IIC 通信为从属设备运行的情况：
  - 通过 INTIICAn 中断返回的情况：和图 15-23 的流程相同。
  - 通过 INTIICAn 中断以外的中断返回的情况：必须在产生 INTIICAn 中断前保持 WUPn 位为“1”的状态继续运行。

备注 n=0

图 15-24 在通过 INTIICAn 以外的方法解除 STOP 模式后作为主控设备运行的情况



备注 n=0

### 15.5.14 通信预约

#### (1) 允许通信预约功能的情况 (IICA 标志寄存器 n (IICFn) 的 bit0 (IICRSVn) =0)

要在不加入总线的状态下进行下次的主控通信时，能通过通信预约在释放总线时发送开始条件。此时的不加入总线包括以下 2 种状态。

- 在仲裁结果既不是主控设备也不是从属设备时
- 在接收到扩展码后不作为从属设备运行时 (不返回应答而将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit6 (LRELn) 置“1”，退出通信后释放了总线)

如果在不加入总线的状态下将 IICCTLn0 寄存器的 bit1 (STTn) 置“1”，就在释放总线后 (检测到停止条件) 自动生成开始条件，进入等待状态。

将 IICCTLn0 寄存器的 bit4 (SPIEn) 置“1”，在通过产生的中断请求信号 (INTIICAn) 检测到总线的释放 (检测到停止条件) 后，如果给 IICA 移位寄存器 n (IICAn) 写地址，就自动作为主控设备开始通信。在检测到停止条件前，给 IICAn 寄存器写的的数据无效。

当将 STTn 位置“1”时，根据总线状态决定是作为开始条件运行还是作为通信预约运行。

- 总线处于释放状态时 ..... 生成开始条件
- 总线未处于释放状态 (待机状态) 时 ..... 通信预约

在将 STTn 位置“1”并且经过等待时间后，通过 MSTSn 位 (IICA 状态寄存器 n (IICSn) 的 bit7) 确认是否作为通信预约运行。

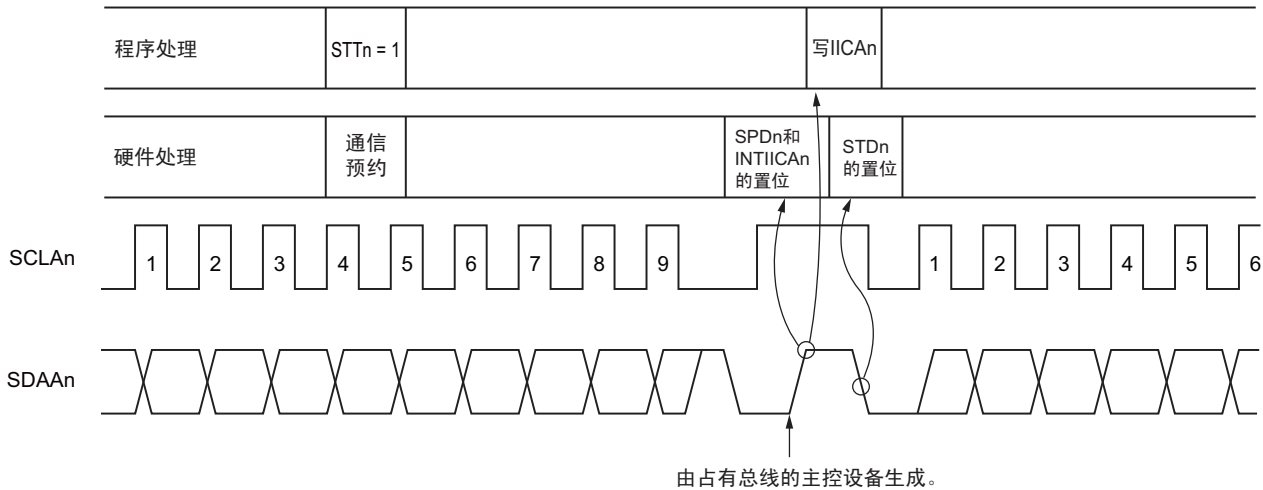
必须通过软件确保以下计算式计算的等待时间。

从将 STTn 位置“1”到确认 MSTSn 标志为止的等待时间：  
 $(IICWLn \text{ 的设定值} + IICWHn \text{ 的设定值} + 4) / f_{MCK} + t_F \times 2$

- 备注 1. IICWLn: IICA 低电平宽度设定寄存器 n  
 IICWHn: IICA 高电平宽度设定寄存器 n  
 $t_F$ : SDAAn 信号和 SCLAn 信号的下降时间  
 $f_{MCK}$ : IICA 运行时钟频率
2. n=0

通信预约的时序如图 15-25 所示。

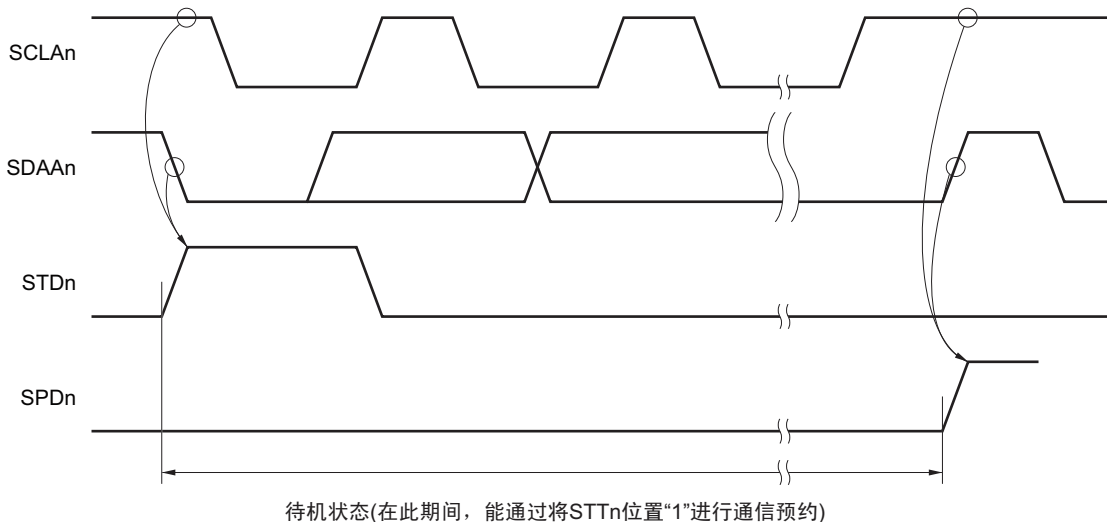
图 15-25 通信预约的时序



备注 IICAn: IICA 移位寄存器 n  
 STTn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit1  
 STDn: IICA 状态寄存器 n (IICSn) 的 bit1  
 SPDn: IICA 状态寄存器 n (IICSn) 的 bit0

通过图 15-26 所示的时序接受通信预约。在 IICA 状态寄存器 n (IICSn) 的 bit1 (STDn) 变为“1”后并且在检测到停止条件前，将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit1 (STTn) 置“1”进行通信预约。

图 15-26 通信预约的接受时序

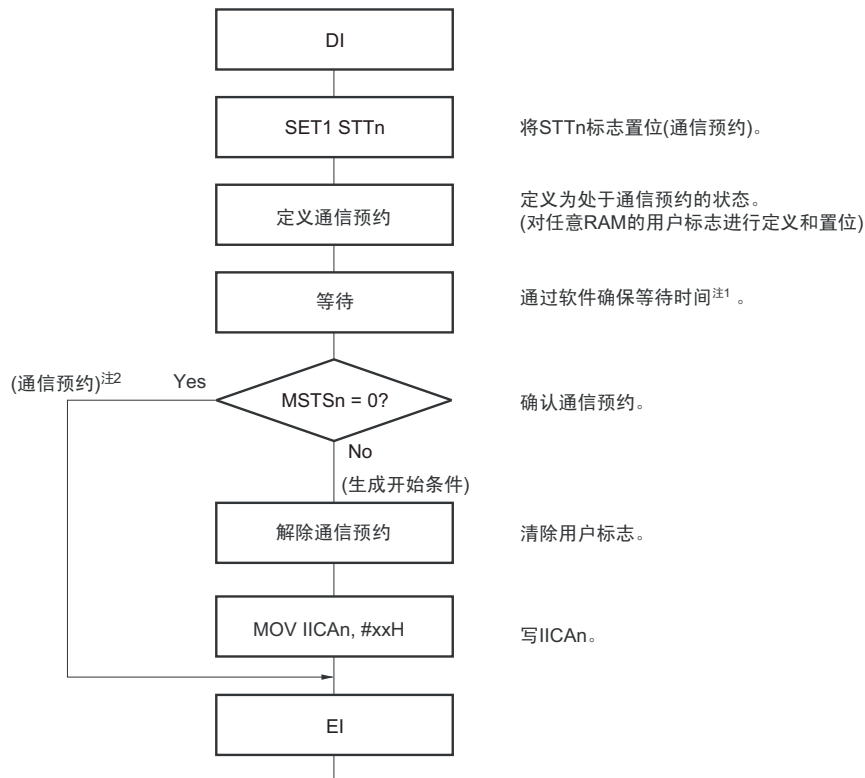


通信预约的步骤如图 15-27 所示。

备注 n=0



图 15-27 通信预约的步骤



注 1. 等待时间如下：

$$(IICWLn \text{ 的设定值} + IICWHn \text{ 的设定值} + 4) / f_{MCK} + t_f \times 2$$

2. 在通信预约运行时，通过停止条件中断请求写 IICA 移位寄存器 n (IICAn)。

备注 1. STTn: IICA 控制寄存器 n0 (IICCTLn0) 的 bit1

MSTS n: IICA 状态寄存器 n (IICS n) 的 bit7

IICAn: IICA 移位寄存器 n

IICWLn: IICA 低电平宽度设定寄存器 n

IICWHn: IICA 高电平宽度设定寄存器 n

$t_f$ : SDAAn 信号和 SCLAn 信号的下降时间

$f_{MCK}$ : IICA 运行时钟频率

2. n=0

## (2) 禁止通信预约功能的情况 (IICA 标志寄存器 n (IICFn) 的 bit0 (IICRSVn) =1)

在总线通信过程中，如果不参加此通信的状态下将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit1 (STTn) 置“1”，就拒绝此请求而且不生成开始条件。此时的不加入总线包括以下 2 种状态。

- 在仲裁结果既不是主控设备也不是从属设备时
- 在接收到扩展码后不作为从属设备运行时 (不返回应答而将 IICCTLn0 寄存器的 bit6 (LRELn) 置“1”，退出通信后释放了总线)。

能通过 STCFn (IICFn 寄存器的 bit7) 来确认是生成了开始条件还是拒绝了请求。因为从 STTn 位为“1”到将 STCFn 位置“1”为止需要 5 个  $f_{MCK}$  时钟的时间，所以必须通过软件确保此时间。

备注 n=0

### 15.5.15 其他注意事项

#### (1) STCENn 位为“0”的情况

在刚允许 I<sup>2</sup>C 运行 (IICEn=1) 后, 与实际的总线状态无关而视为通信状态 (IICBSYn=1)。要在没有检测到停止条件的状态下进行主控通信时, 必须先生成停止条件, 在释放总线后进行主控通信。

对于多主控, 在总线未释放 (未检测到停止条件) 的状态下不能进行主控通信。

按照以下顺序生成停止条件。

- ① 设定 IICA 控制寄存器 n1 (IICCTLn1)。
- ② 将 IICA 控制寄存器 n0 (IICCTLn0) 的 bit7 (IICEn) 置“1”。
- ③ 将 IICCTLn0 寄存器的 bit0 (SPTn) 置“1”。

#### (2) STCENn 位为“1”的情况

在刚允许 I<sup>2</sup>C 运行 (IICEn=1) 后, 与实际的总线状态无关而视为释放状态 (IICBSYn=0)。因此在生成第 1 个开始条件 (STTn=1) 时, 为了不破坏其他的通信, 需要确认总线已被释放。

#### (3) 正在和其他设备进行 I<sup>2</sup>C 通信的情况

在 SDAAn 引脚为低电平并且 SCLAn 引脚为高电平时, 如果允许 I<sup>2</sup>C 运行而且中途参加通信, I<sup>2</sup>C 的宏就视为 SDAAn 引脚从高电平变为低电平 (检测到开始条件)。如果此时总线上的值是能识别为扩展码的值, 就返回应答而妨碍和其他设备的 I<sup>2</sup>C 通信。为了避免这种情况, 必须按照以下顺序启动 I<sup>2</sup>C。

- ① 将 IICCTLn0 寄存器的 bit4 (SPIEn) 清“0”, 禁止在检测到停止条件时产生中断请求信号 (INTIICAn)。
- ② 将 IICCTLn0 寄存器的 bit7 (IICEn) 置“1”, 允许 I<sup>2</sup>C 运行。
- ③ 等待检测到开始条件。
- ④ 在返回应答前 (将 IICEn 位置“1”后的 4 ~ 72 个  $f_{MCK}$  时钟内) 将 IICCTLn0 寄存器的 bit6 (LRELn) 置“1”, 强制将检测置为无效。

#### (4) 在将 STTn 位和 SPTn 位 (IICCTLn0 寄存器的 bit1 和 bit0) 置位后, 禁止清“0”前的再置位。

#### (5) 如果进行了通信预约, 就必须将 SPIEn 位 (IICCTLn0 寄存器的 bit4) 置“1”, 在检测到停止条件时产生中断请求。在产生中断请求后, 通过给 IICA 移位寄存器 n (IICAn) 写通信数据, 开始传送。如果在检测到停止条件时不发生中断, 就因在开始通信时不产生中断请求而停止在等待状态。但是, 当通过软件检测 MSTSn 位 (IICA 状态寄存器 n (IICSn) 的 bit7) 时, 不需要将 SPIEn 位置“1”。

备注 n=0

### 15.5.16 通信运行

在此通过流程图表示以下 3 个运行步骤。

#### (1) 单主控系统的主控运行

在单主控系统中用作主控设备的流程图如下所示。

此流程大体分为“初始设定”和“通信处理”。在启动时执行“初始设定”部分，如果需要和从属设备进行通信，就在进行通信时所需的准备后执行“通信处理”部分。

#### (2) 多主控系统的主控运行

在 I<sup>2</sup>C 总线的多主控系统中，只根据 I<sup>2</sup>C 总线的规格无法判断在参加通信的阶段总线是处于释放状态还是处于使用状态。在此，如果数据和时钟在一定时间内（1 帧）为高电平，就将总线作为释放状态而参加通信。

此流程大体分为“初始设定”、“通信等待”和“通信处理”。在此省略因仲裁失败而被指定为从属设备的处理，只表示用作主控设备的处理。在启动时执行“初始设定”部分后加入总线，然后通过“通信等待”，等待主控设备的通信请求或者从属设备的指定。实际进行通信的是“通信处理”部分，除了支持与从属设备进行数据发送和接收以外，还支持与其他主控设备的仲裁。

#### (3) 从属运行

用作 I<sup>2</sup>C 总线从属设备的例子如下所示。

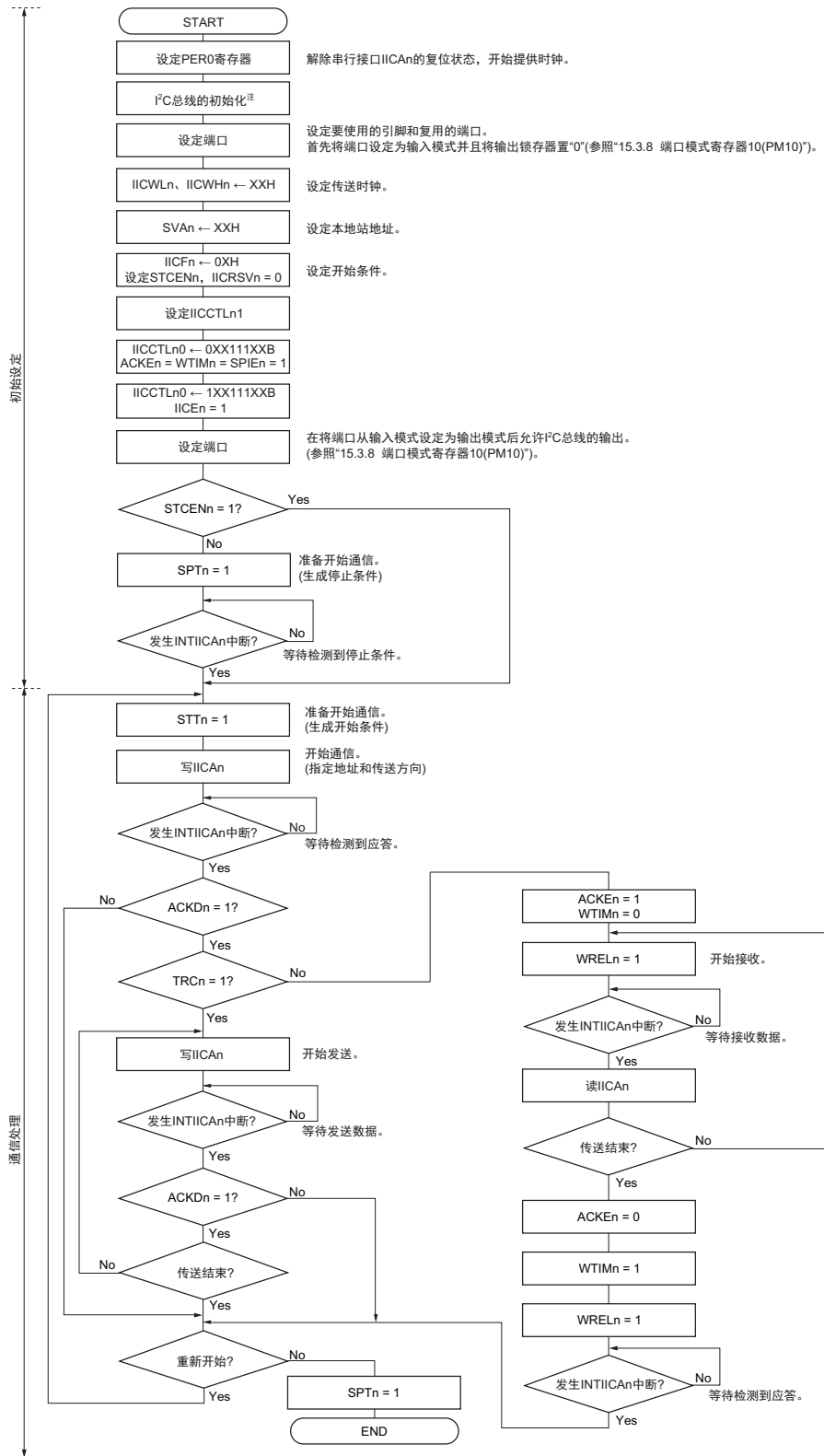
当用作从属设备时，通过中断开始运行。在启动时执行“初始设定”部分，然后通过“通信等待”，等待 INTIICAn 中断的发生。如果发生 INTIICAn 中断，就判断通信状态并且将标志传递给主处理部。

通过检查各标志，进行所需的“通信处理”。

备注 n=0

(1) 单主控系统的主控运行

图 15-28 单主控系统的主控运行



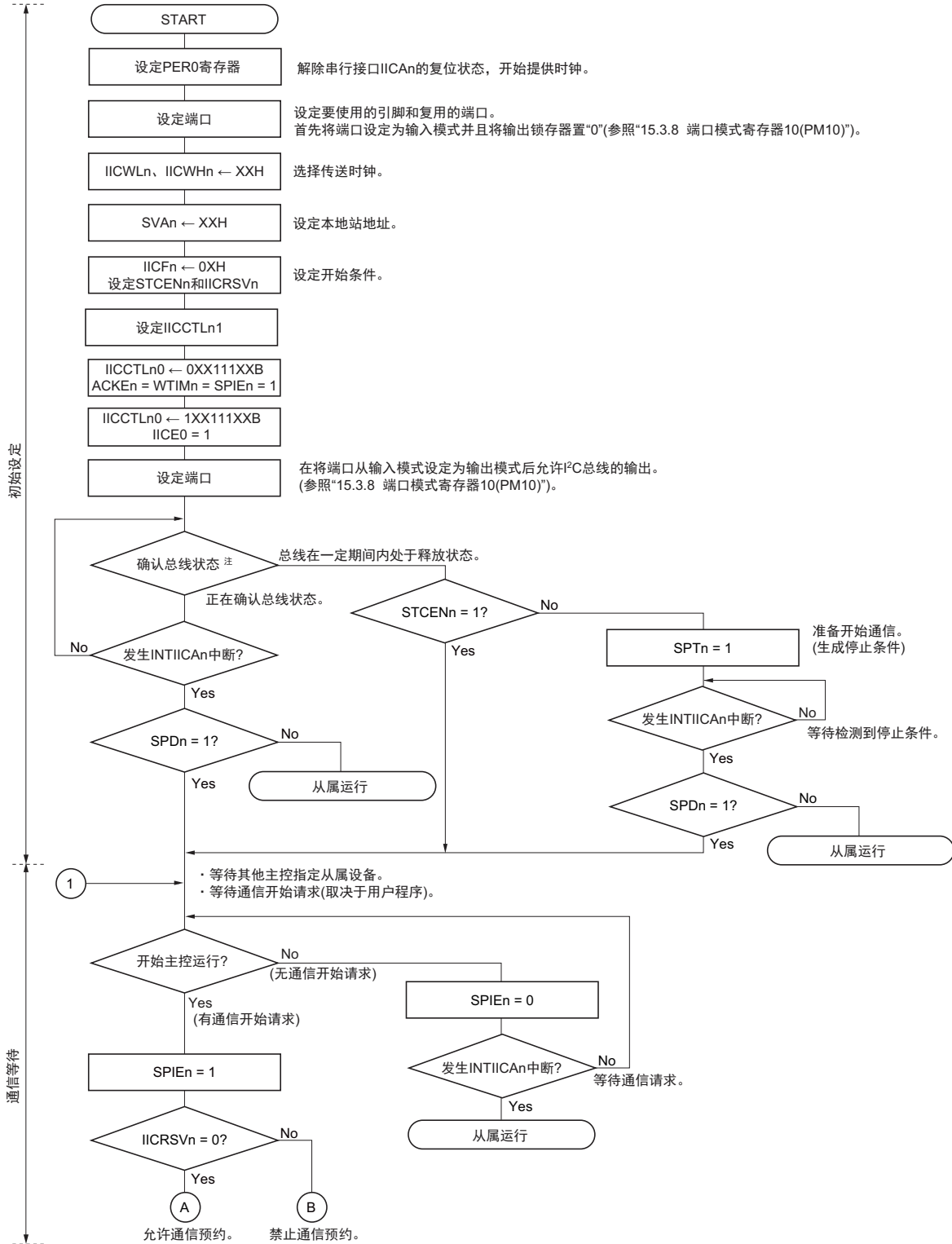
注 必须根据通信中的产品的规格，释放 I<sup>2</sup>C 总线（SCLAn 引脚和 SDAAn 引脚为高电平）。例如，如果 EEPROM 处于给 SDAAn 引脚输出低电平的状态，就必须将 SCLAn 引脚设定为输出端口，并且在 SDAAn 引脚固定为高电平前从输出端口输出时钟脉冲。

备注 1. 发送和接收的格式必须符合通信中的产品的规格。

2. n=0

(2) 多主控系统的主控运行

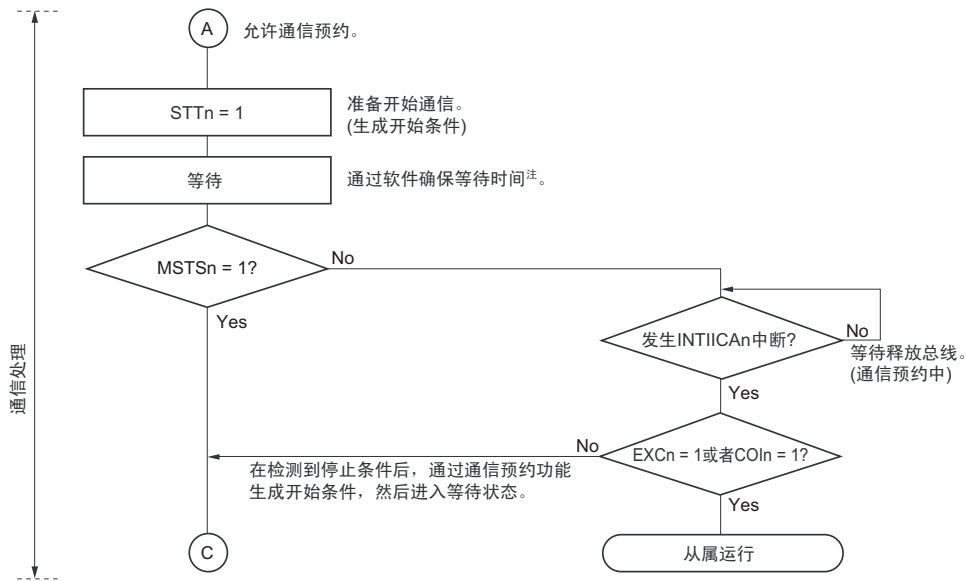
图 15-29 多主控系统的主控运行 (1/3)



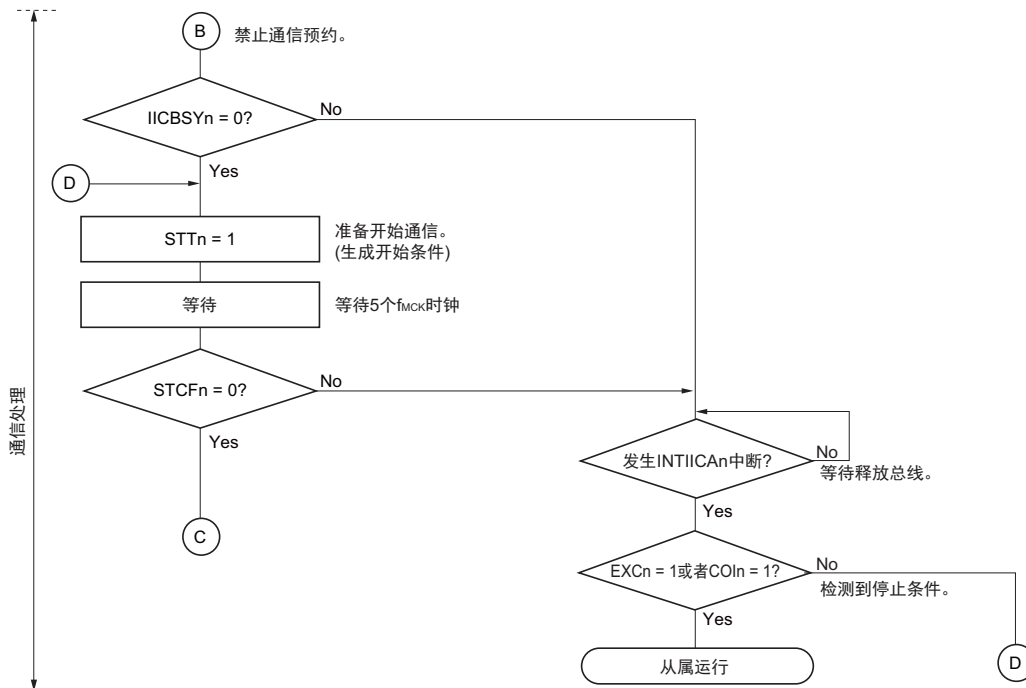
注 必须确认总线在一定时间内（例如，1 帧）处于释放状态（CLDn 位 = 1、DADn 位 = 1）。当 SDAAn 引脚固定为低电平时，必须根据通信中的产品的规格，判断是否释放 I<sup>2</sup>C 总线（SCLAn 引脚和 SDAAn 引脚为高电平）。

备注 n=0

图 15-29 多主控系统的主控运行 (2/3)

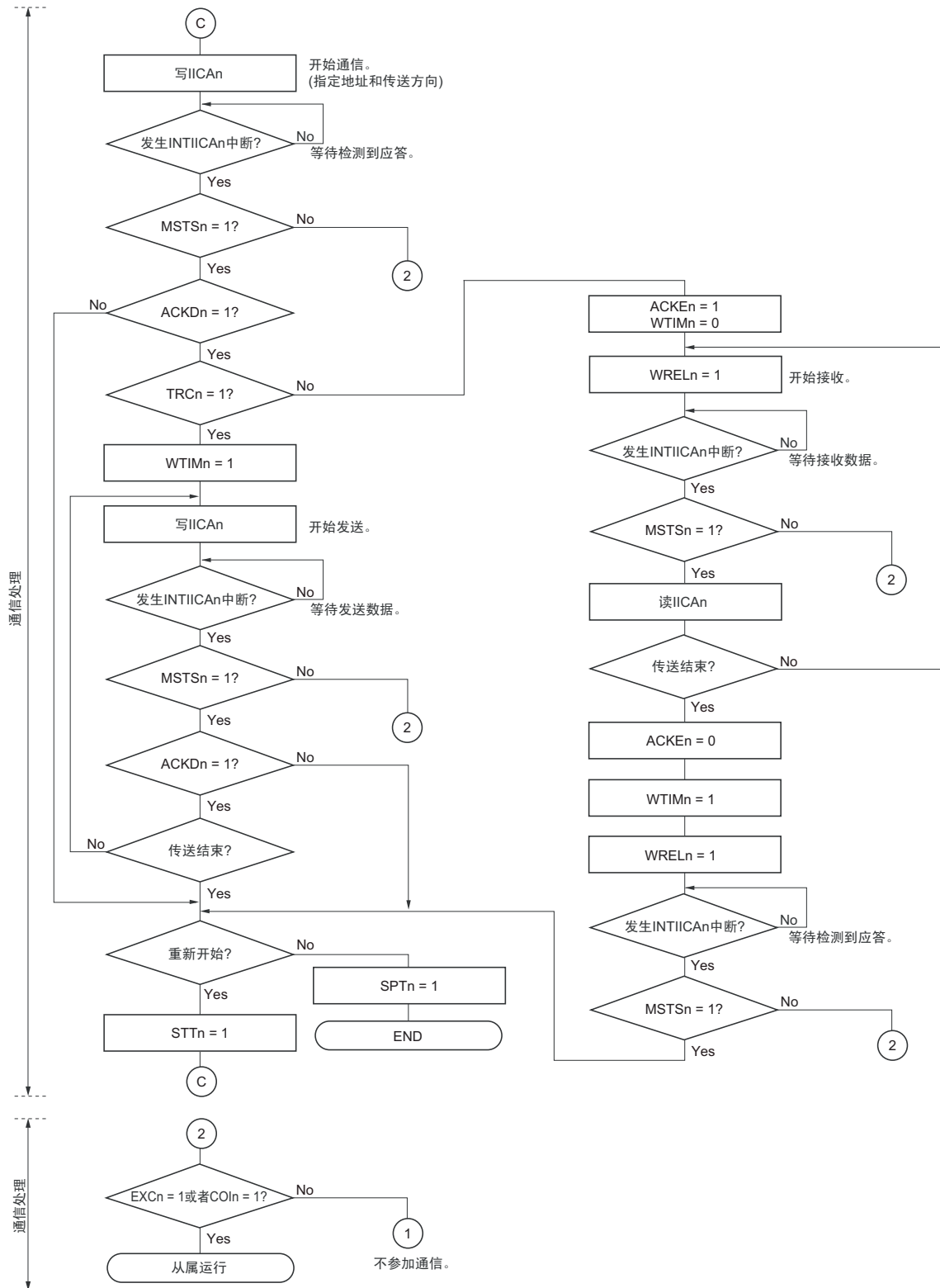


注 等待时间 ( $f_{MCK}$  时钟数) 如下:  
 $(IICWLn \text{ 的设定值} + IICWHn \text{ 的设定值} + 4) / f_{MCK} + t_f \times 2$



备注 1. IICWL<sub>n</sub>: IICA 低电平宽度设定寄存器 n  
 IICWH<sub>n</sub>: IICA 高电平宽度设定寄存器 n  
 $t_f$ : SDAAn 信号和 SCLAn 信号的下降时间  
 $f_{MCK}$ : IICA 运行时钟频率  
 2. n=0

图 15-29 多主控系统的主控运行 (3/3)



备注 1. 传送和接收的格式必须符合通信中的产品的规格。

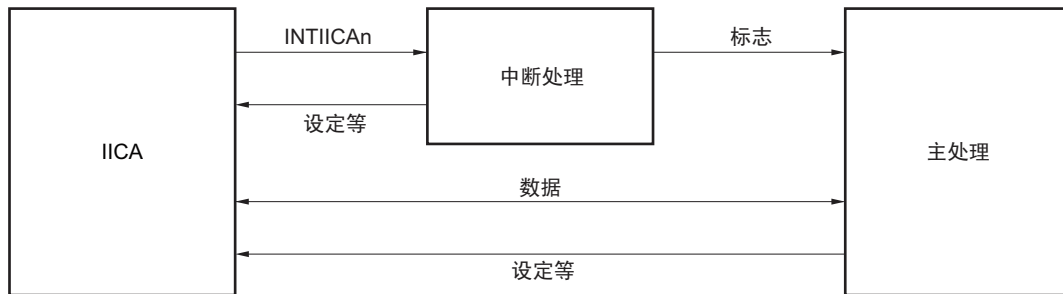
2. 在多主控系统中用作主控设备的情况下，必须在每次发生 INTIICAn 中断时读 MSTSn 位，确认仲裁结果。
3. 在多主控系统中用作从属设备的情况下，必须在每次发生 INTIICAn 中断时通过 IICA 状态寄存器 n (IICSn) 和 IICA 标志寄存器 n (IICFn) 确认状态，决定以后的处理。
4. n=0

### (3) 从属运行

从属运行的处理步骤如下所示。

从属运行基本上由事件驱动，因此需要通过 INTIICAn 中断进行处理（需要对通信中的停止条件检测等的运行状态进行很大的变更处理）。

在此说明中，假设数据通信不支持扩展码，INTIICAn 中断处理只进行状态转移处理并且实际的数据通信由主处理部进行。



因此，准备以下 3 个标志并且代替 INTIICAn 将标志传递给主处理部，进行数据通信处理。

#### ① 通信模式标志

此标志表示以下 2 种通信状态：

- 清除模式：不在进行数据通信的状态
- 通信模式：正在进行数据通信的状态（有效地址的检测～停止条件的检测，未检测到主控设备的应答，地址不同）

#### ② 就绪标志

此标志表示能进行数据通信。在通常的数据通信中，和 INTIICAn 中断相同，由中断处理部置位而由主处理部清除。在开始通信时，由中断处理部清除标志。但是，在发送第 1 个数据时，中断处理部不将就绪标志置位，因此在不清除标志的状态下发送第 1 个数据（地址匹配被解释为下次的请求）。

#### ③ 通信方向标志

此标志表示通信方向，和 TRCn 位的值相同。

备注 n=0

从属运行的主处理部的运行如下所示。

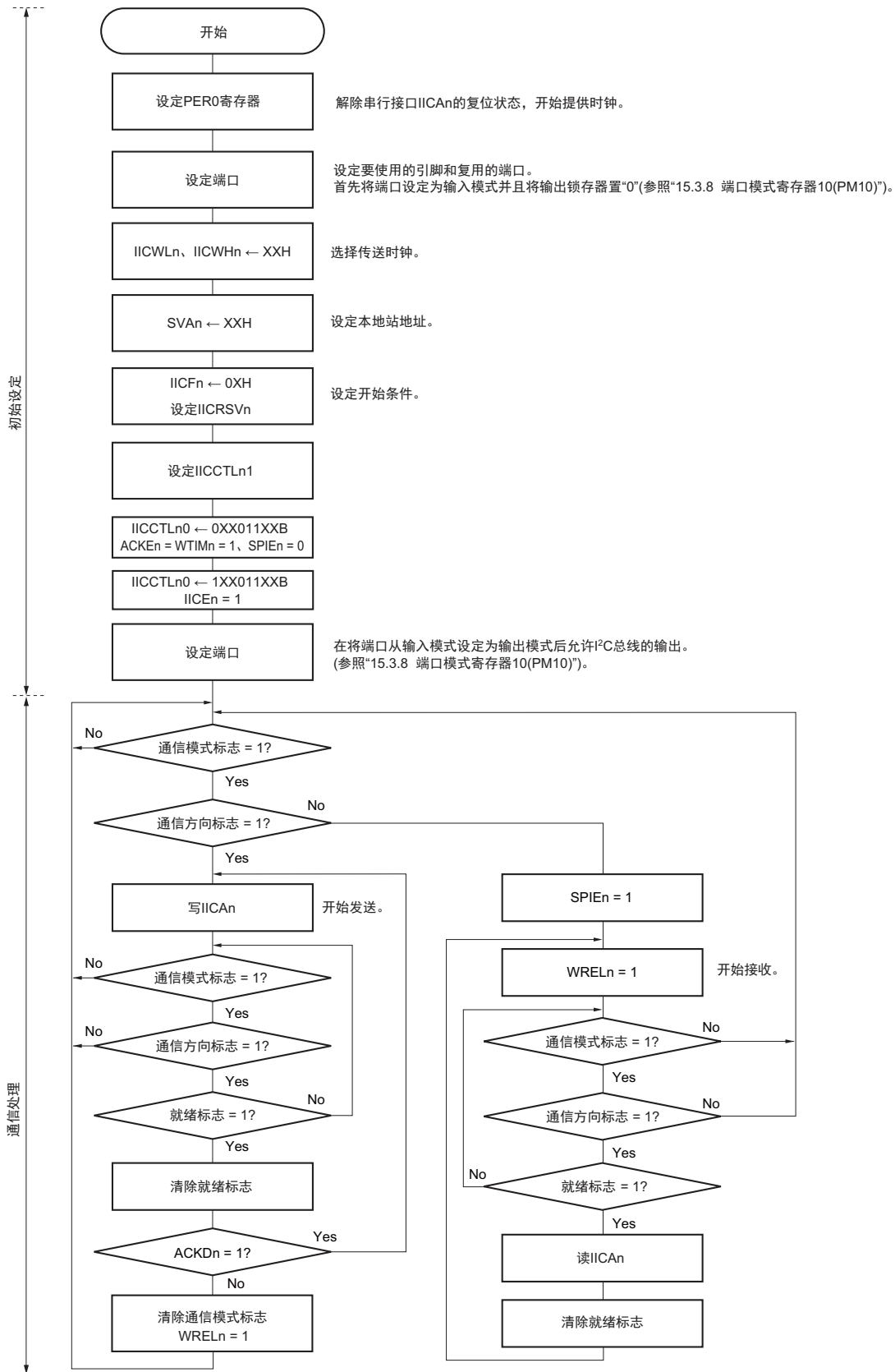
启动串行接口 IICA，等待变为可通信的状态。如果变为可通信的状态，就使用通信模式标志和就绪标志进行通信（因为通过中断进行停止条件和开始条件的处理，所以在此通过标志确认状态）。

在发送时，重复发送，直到主控设备不返回应答为止。如果主控设备不返回应答，就结束通信。

在接收时，接收所需数量的数据。如果通信结束，就在下一个数据时不返回应答。此后，主控设备生成停止条件或者重新开始条件，从而退出通信状态。



图 15-30 从属运行步骤 (1)



备注 1. 传送和接收的格式必须符合通信中的产品的规格。

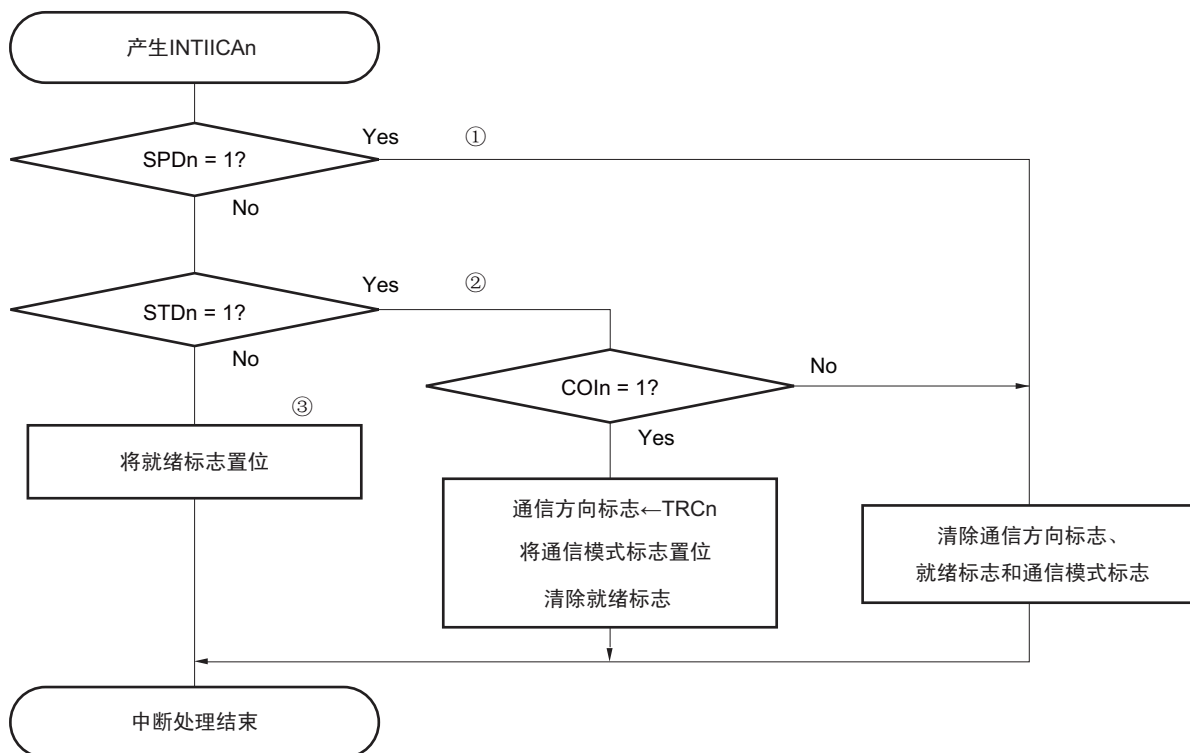
2. n=0

从属设备通过 INTIICAn 中断进行处理的步骤例子如下所示（在此假设没有用扩展码进行处理）。通过 INTIICAn 中断确认状态并且进行以下处理。

- ① 如果生成停止条件，就结束通信。
- ② 如果生成开始条件，就确认地址。如果地址不同，就结束通信。如果地址相同，就设定为通信模式并且解除等待，然后从中断返回（清除就绪标志）。
- ③ 当发送和接收数据时，只要将就绪标志置位，I<sup>2</sup>C 总线就保持等待状态并且从中断返回。

备注 上述的①~③对应“图 15-31 从属运行步骤 (2)”的①~③。

图 15-31 从属运行步骤 (2)



备注 n=0

### 15.5.17 I<sup>2</sup>C 中断请求 (INTIICAn) 的产生时序

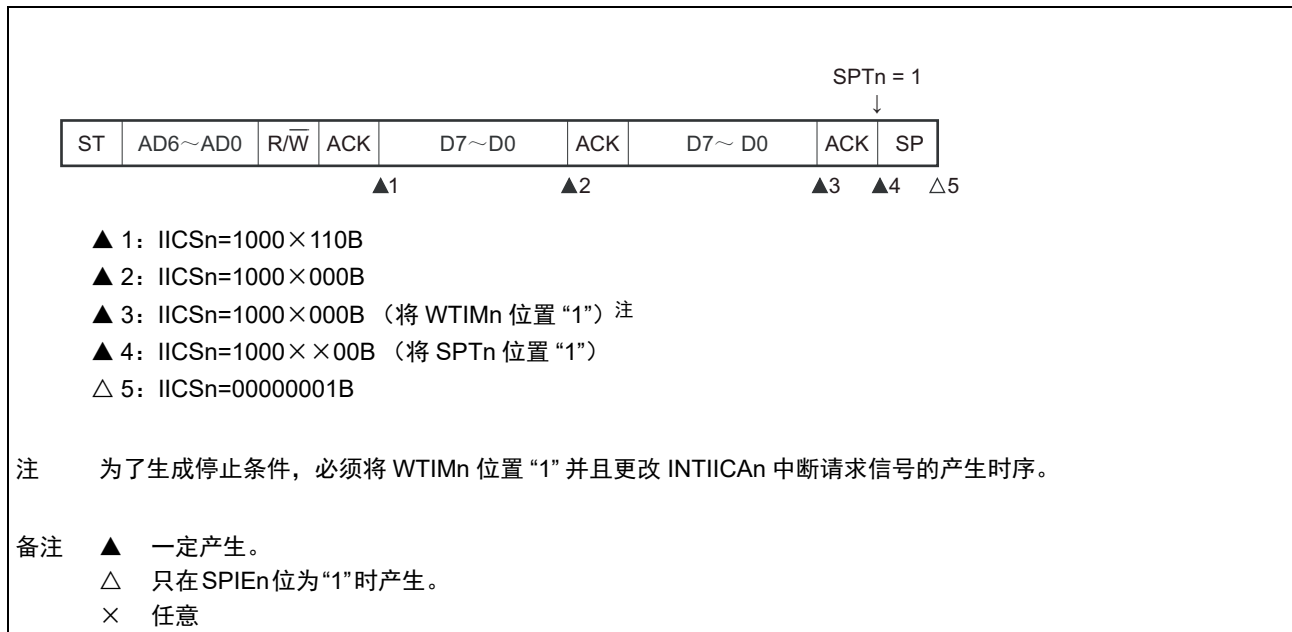
数据的发送和接收时序、INTIICAn 中断请求信号的产生时序以及产生 INTIICAn 信号时的 IICA 状态寄存器 n (IICSn) 的值如下所示。

- 备注 1. ST: 开始条件  
AD6 ~ AD0: 地址  
 $\overline{R/W}$ : 传送方向的指定  
ACK: 应答  
D7 ~ D0: 数据  
SP: 停止条件
2. n=0

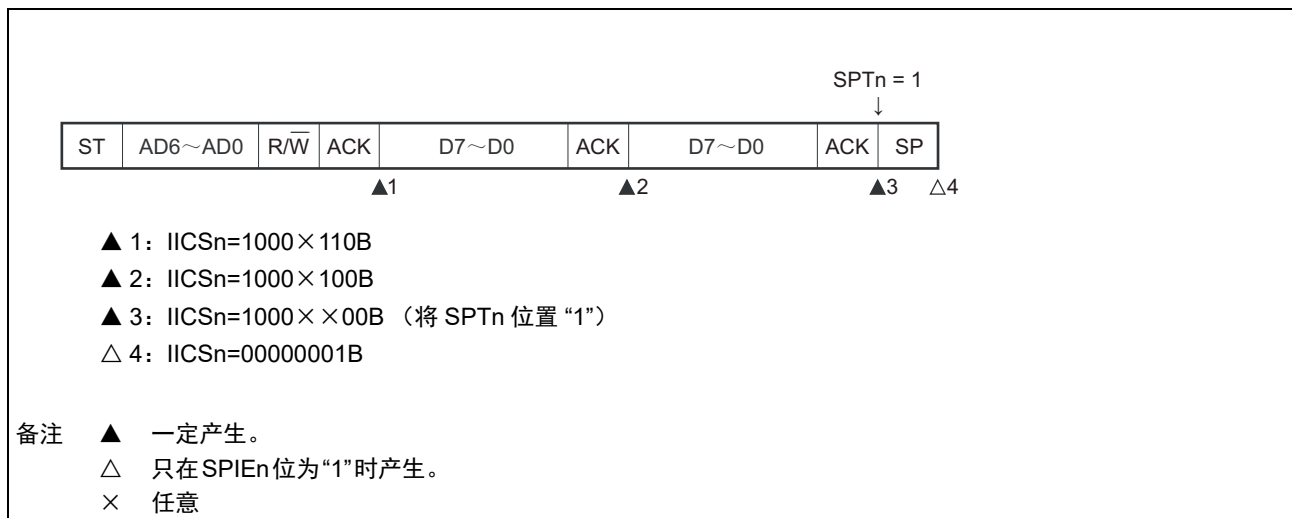
## (1) 主控运行

## (a) Start ~ Address ~ Data ~ Data ~ Stop (发送和接收)

## (i) WTIMn=0的情况



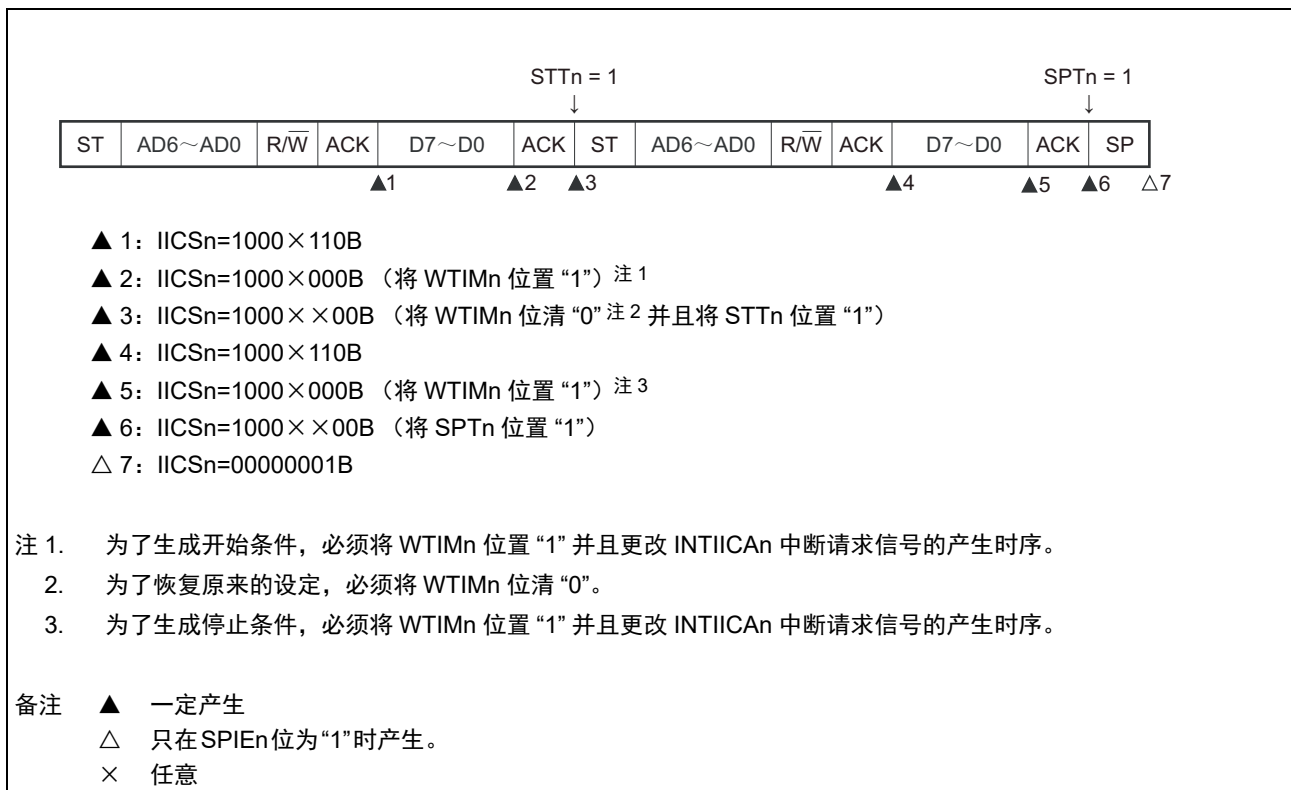
## (ii) WTIMn=1的情况



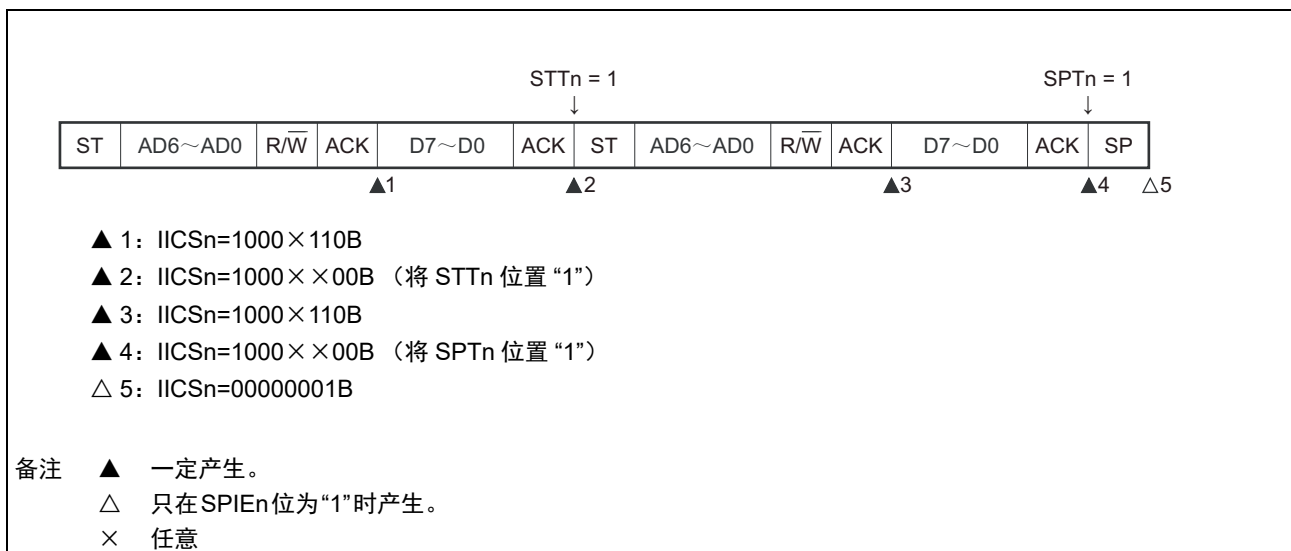
备注 n=0

(b) Start ~ Address ~ Data ~ Start ~ Address ~ Data ~ Stop (重新开始)

(i) WTIMn=0的情况



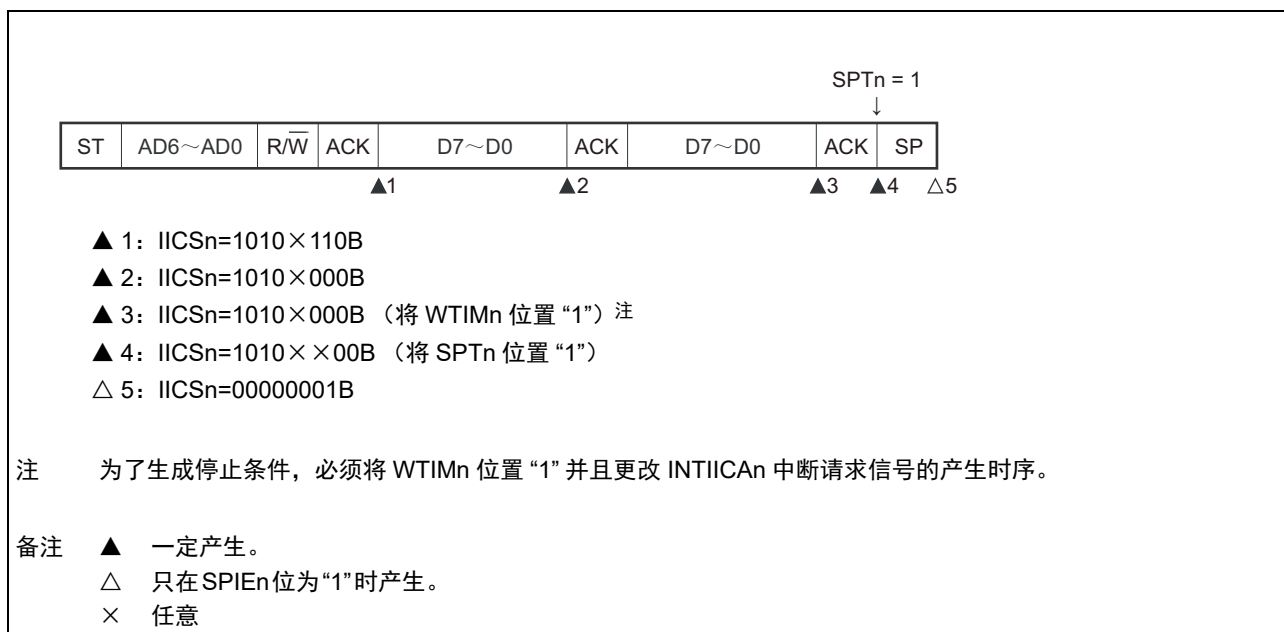
(ii) WTIMn=1的情况



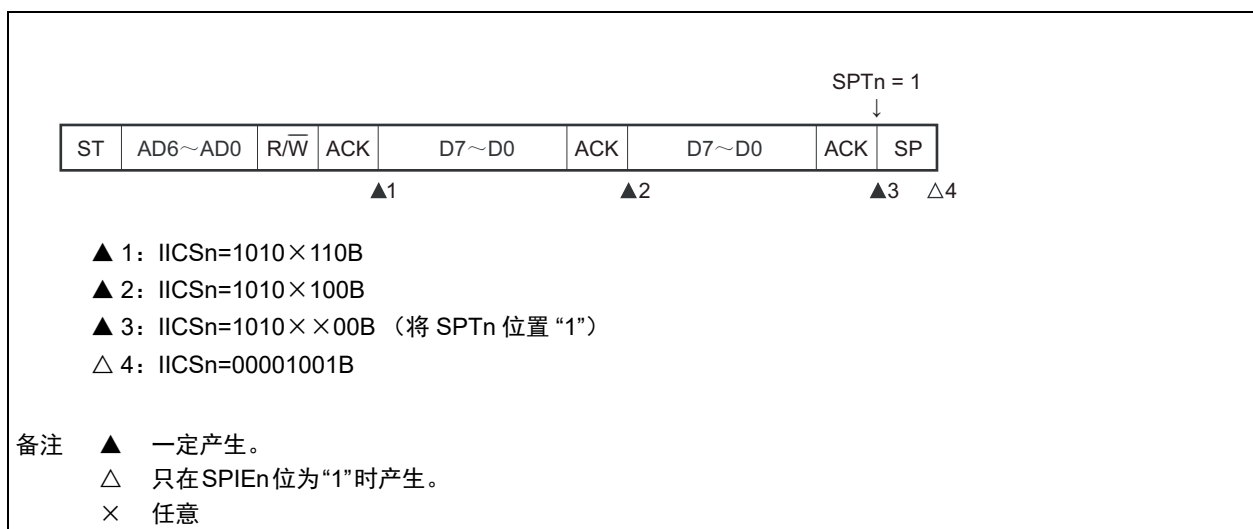
备注 n=0

## (c) Start ~ Code ~ Data ~ Data ~ Stop (发送扩展码)

## (i) WTIMn=0的情况



## (ii) WTIMn=1的情况

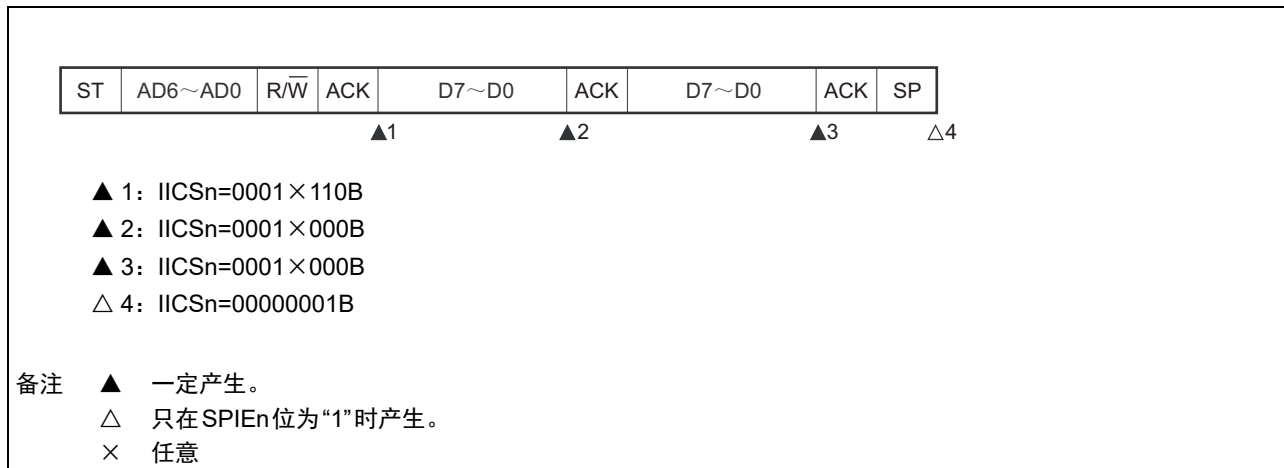


备注 n=0

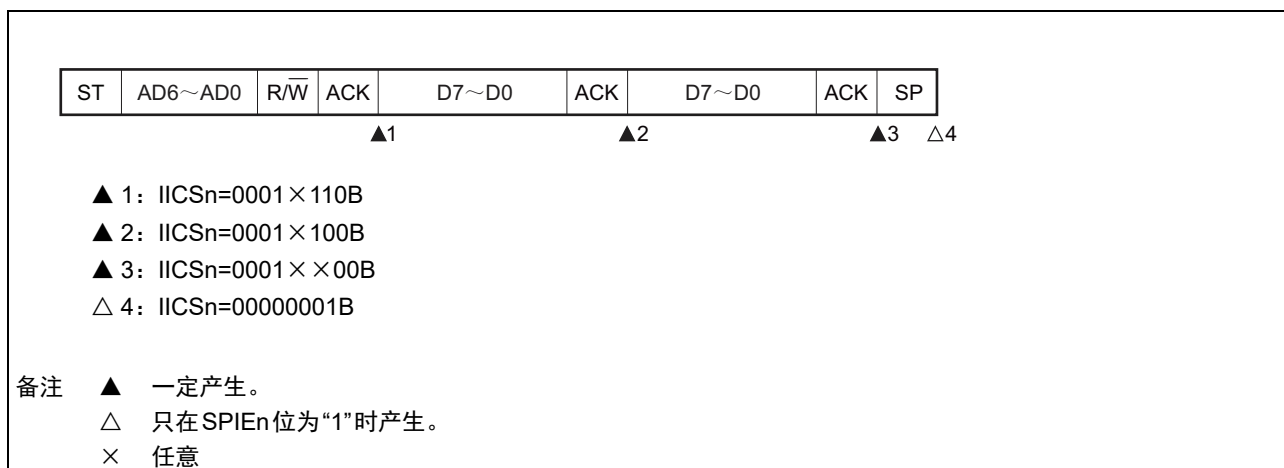
(2) 从属运行（接收从属地址的情况）

(a) Start ~ Address ~ Data ~ Data ~ Stop

(i) WTIMn=0的情况



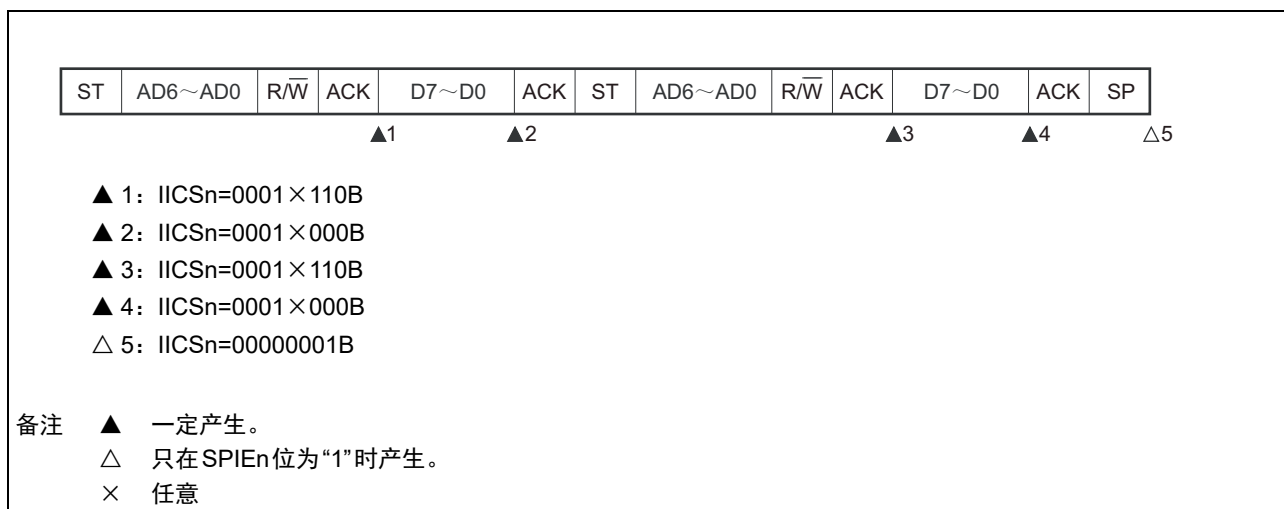
(ii) WTIMn=1的情况



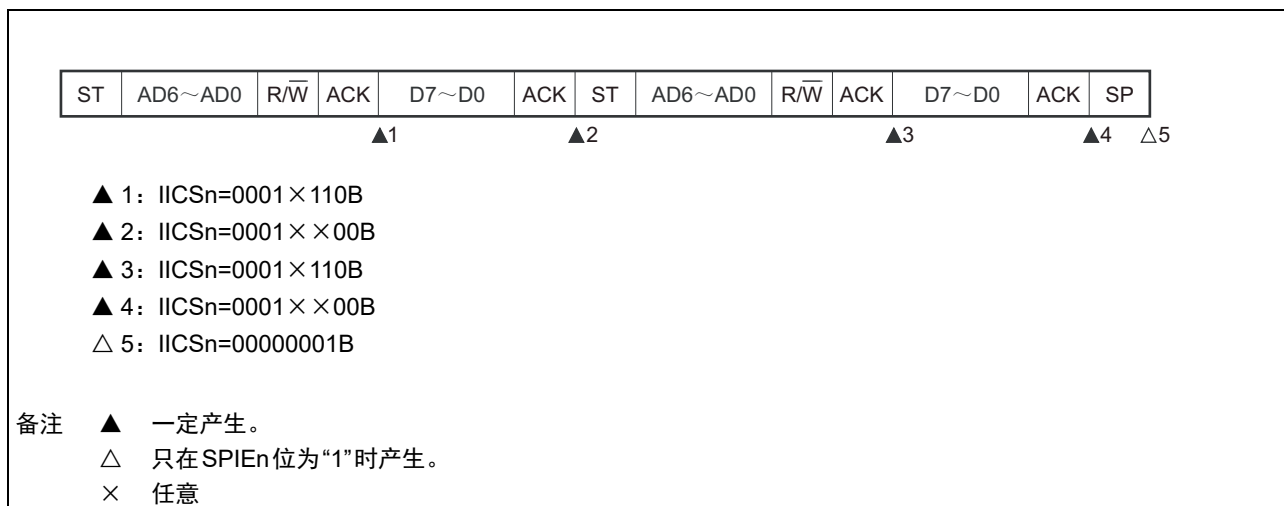
备注 n=0

## (b) Start ~ Address ~ Data ~ Start ~ Address ~ Data ~ Stop

## (i) WTIMn=0的情况 (在重新开始后SVAn相同)



## (ii) WTIMn=1的情况 (在重新开始后SVAn相同)

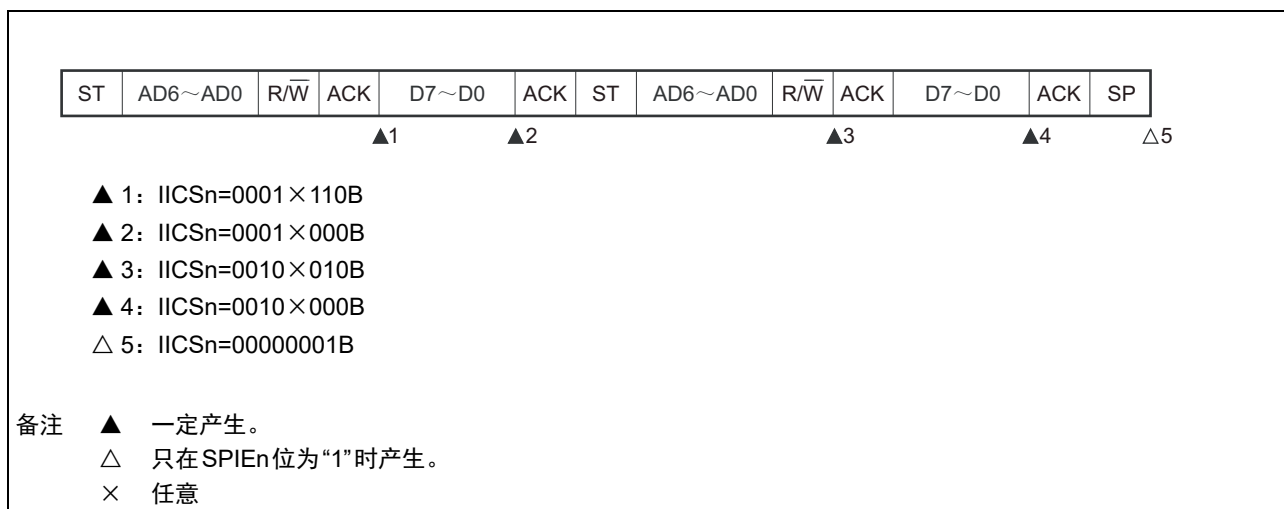


备注 n=0

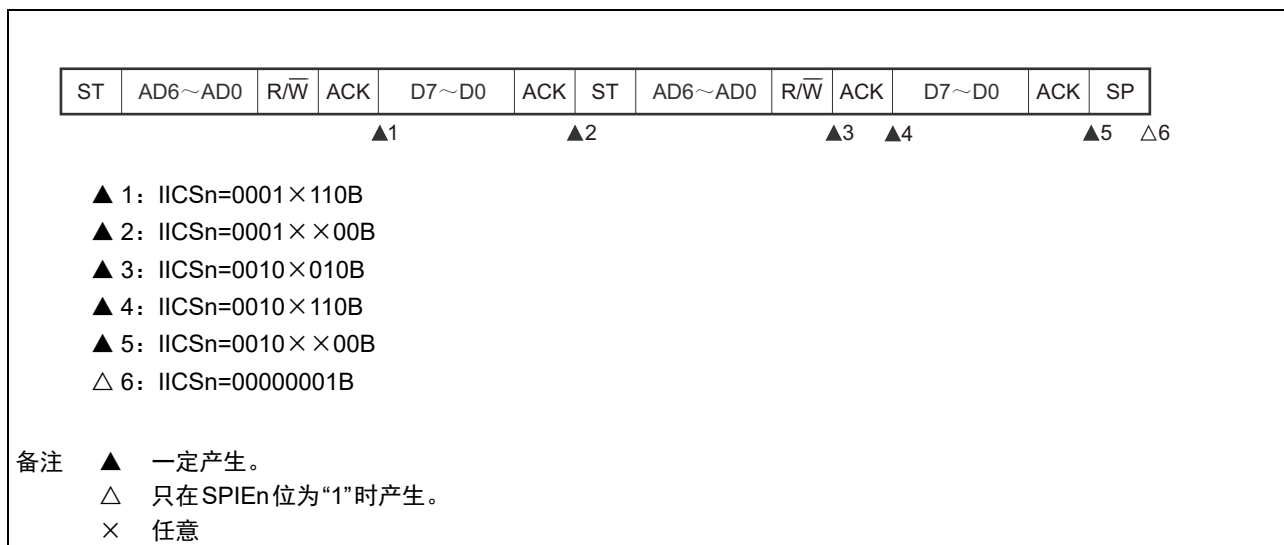


## (c) Start ~ Address ~ Data ~ Start ~ Code ~ Data ~ Stop

## (i) WTIMn=0的情况（在重新开始后地址不同（扩展码））



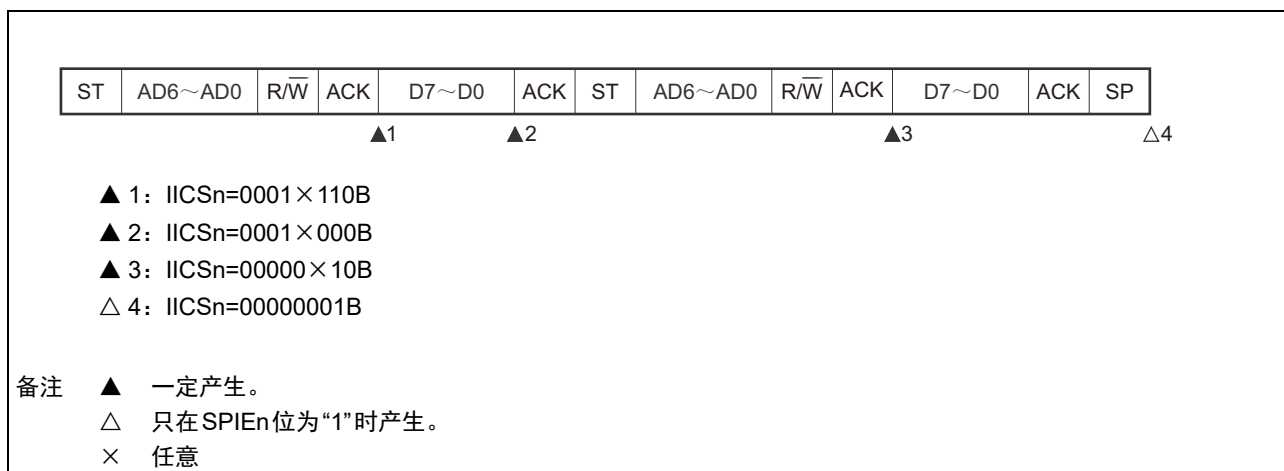
## (ii) WTIMn=1的情况（在重新开始后地址不同（扩展码））



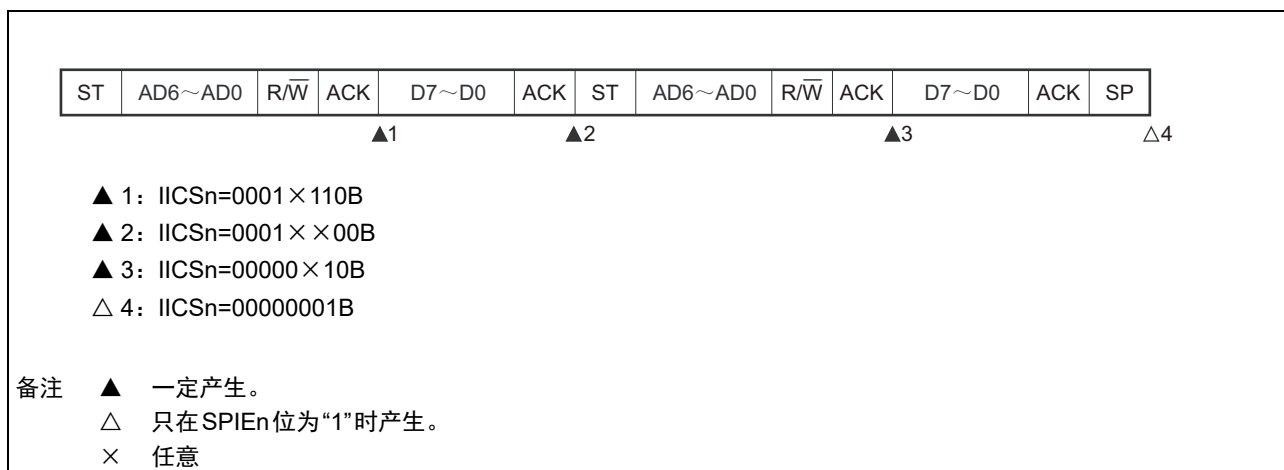
备注 n=0

## (d) Start ~ Address ~ Data ~ Start ~ Address ~ Data ~ Stop

## (i) WTIMn=0的情况 (在重新开始后地址不同 (非扩展码))



## (ii) WTIMn=1的情况 (在重新开始后地址不同 (非扩展码))



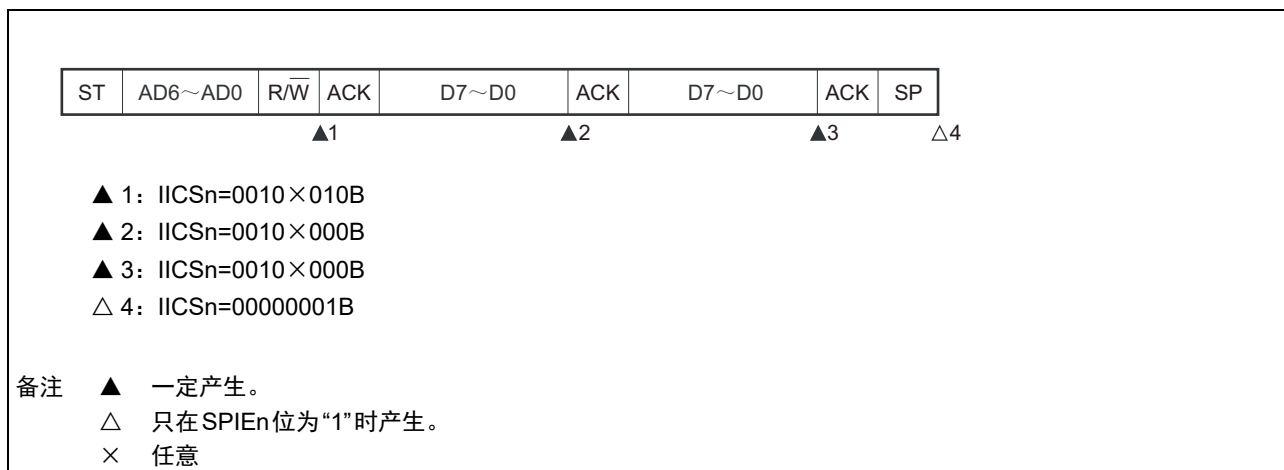
备注 n=0

## (3) 从属运行（接收扩展码的情况）

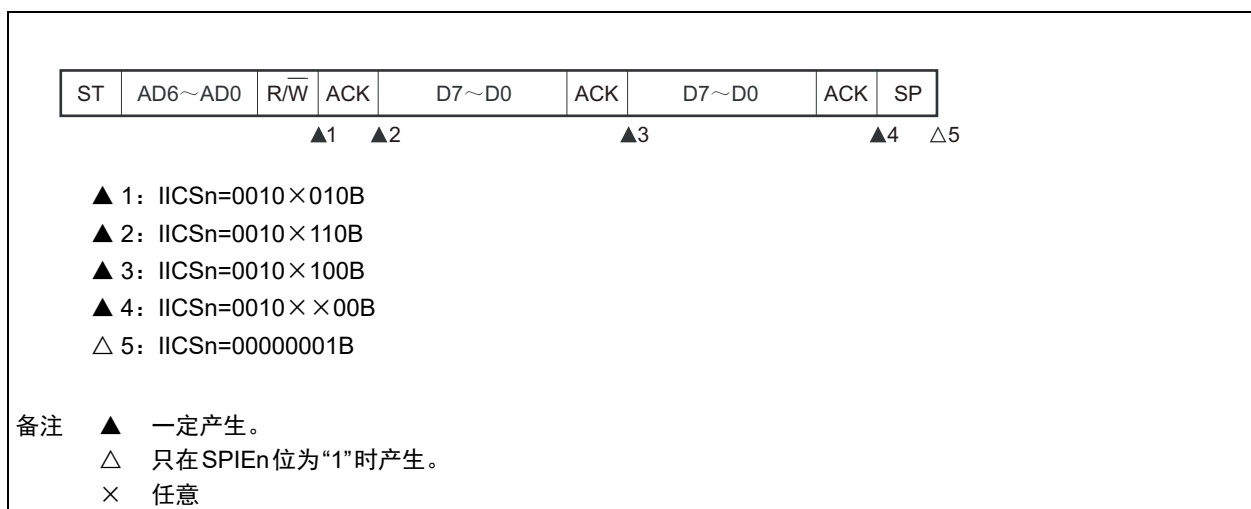
在接收扩展码时，始终参加通信。

## (a) Start ~ Code ~ Data ~ Data ~ Stop

## (i) WTIMn=0的情况



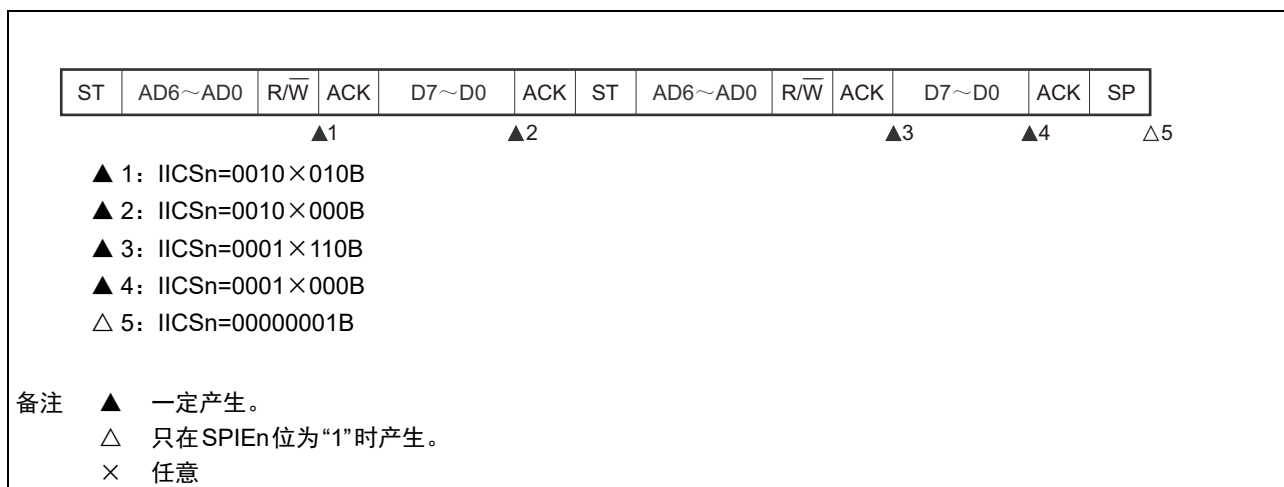
## (ii) WTIMn=1的情况



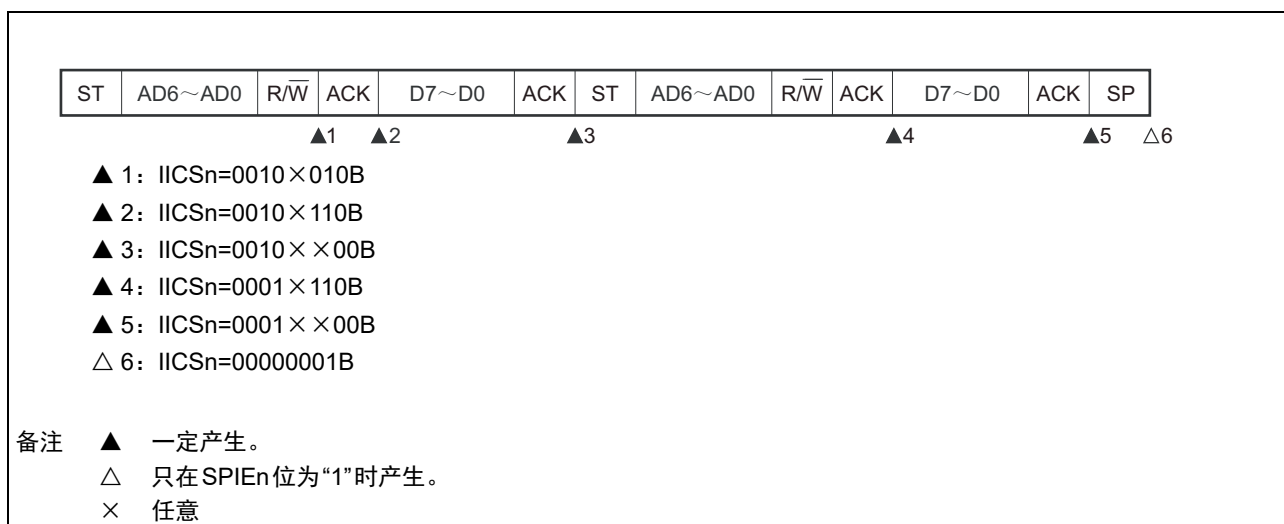
备注 n=0

## (b) Start ~ Code ~ Data ~ Start ~ Address ~ Data ~ Stop

## (i) WTIMn=0的情况 (在重新开始后SVAn相同)



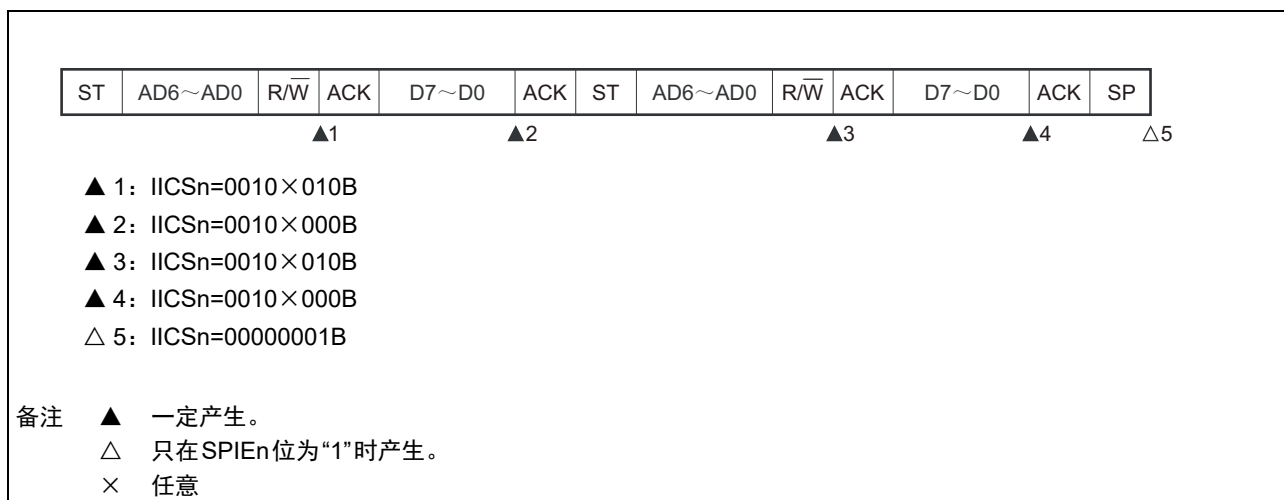
## (ii) WTIMn=1的情况 (在重新开始后SVAn相同)



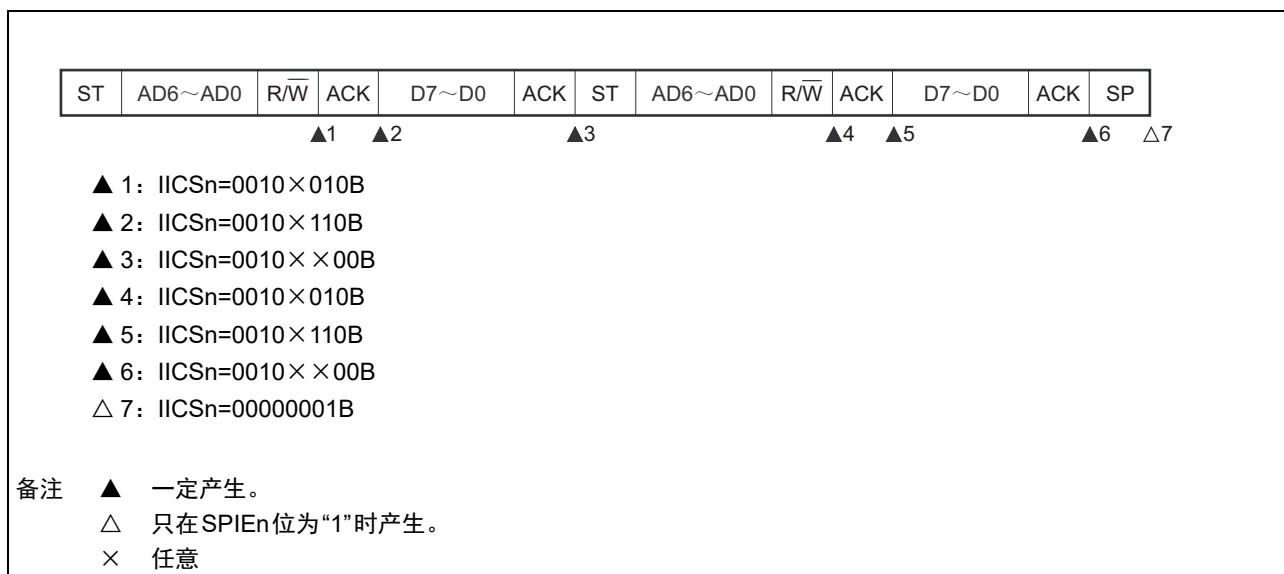
备注 n=0

## (c) Start ~ Code ~ Data ~ Start ~ Code ~ Data ~ Stop

## (i) WTIMn=0的情况（在重新开始后接收扩展码）



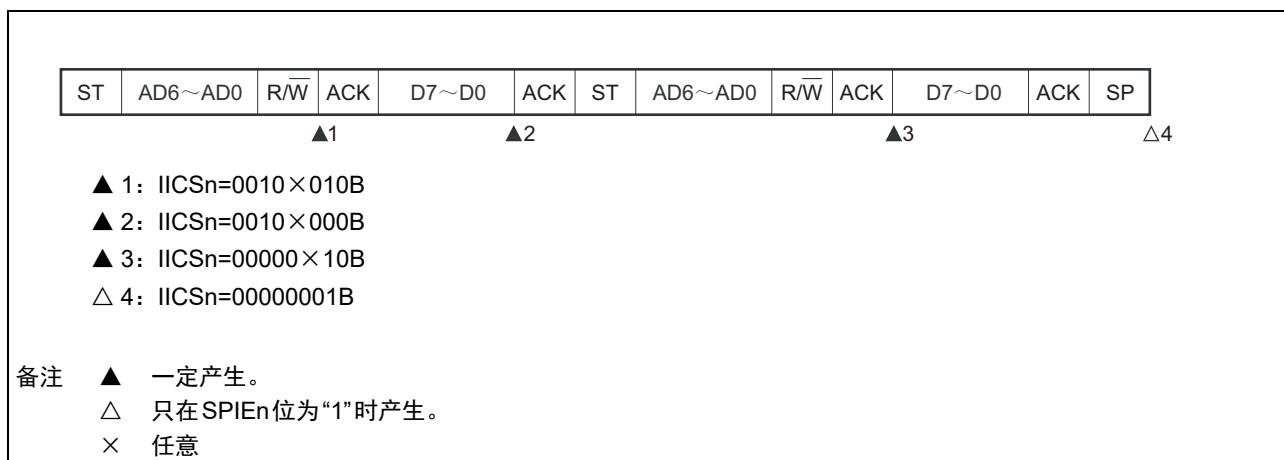
## (ii) WTIMn=1的情况（在重新开始后接收扩展码）



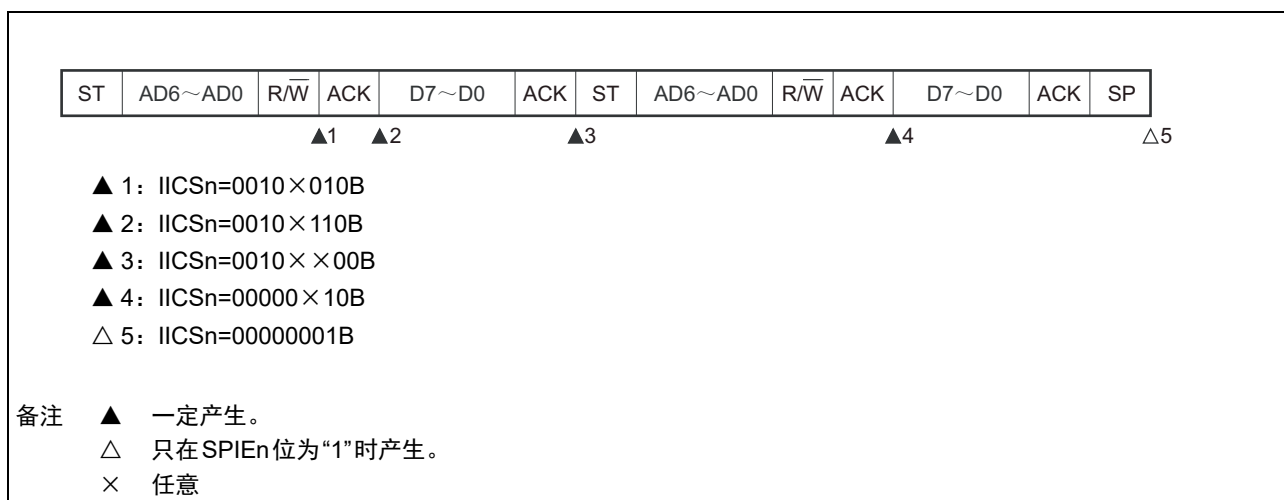
备注 n=0

## (d) Start ~ Code ~ Data ~ Start ~ Address ~ Data ~ Stop

## (i) WTIMn=0的情况 (在重新开始后地址不同 (非扩展码))



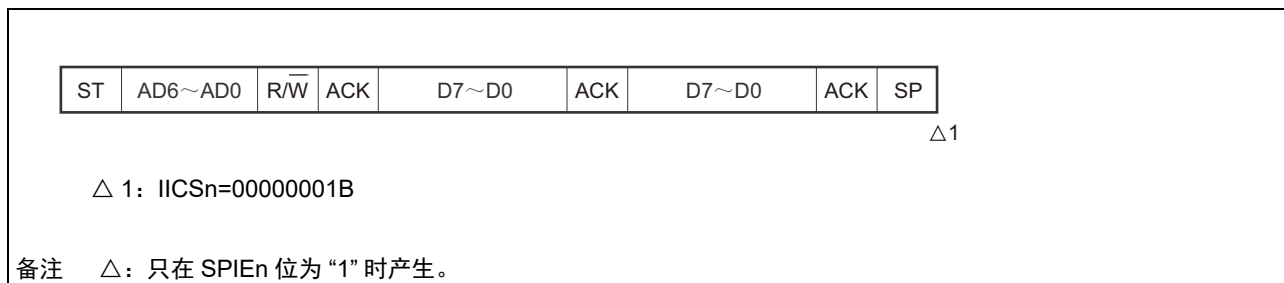
## (ii) WTIMn=1的情况 (在重新开始后地址不同 (非扩展码))



备注 n=0

(4) 不参加通信的运行

(a) Start ~ Code ~ Data ~ Data ~ Stop

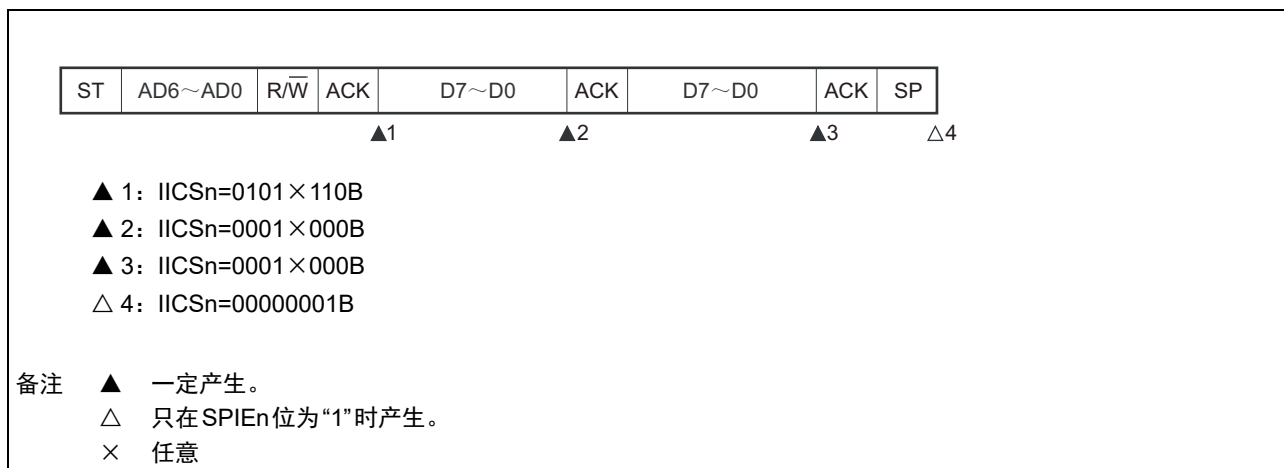


(5) 仲裁失败的运行（在仲裁失败后作为从属设备运行）

在多主控系统中用作主控设备时，必须在每次产生 INTIICAn 中断请求信号时读 MSTSn 位，确认仲裁结果。

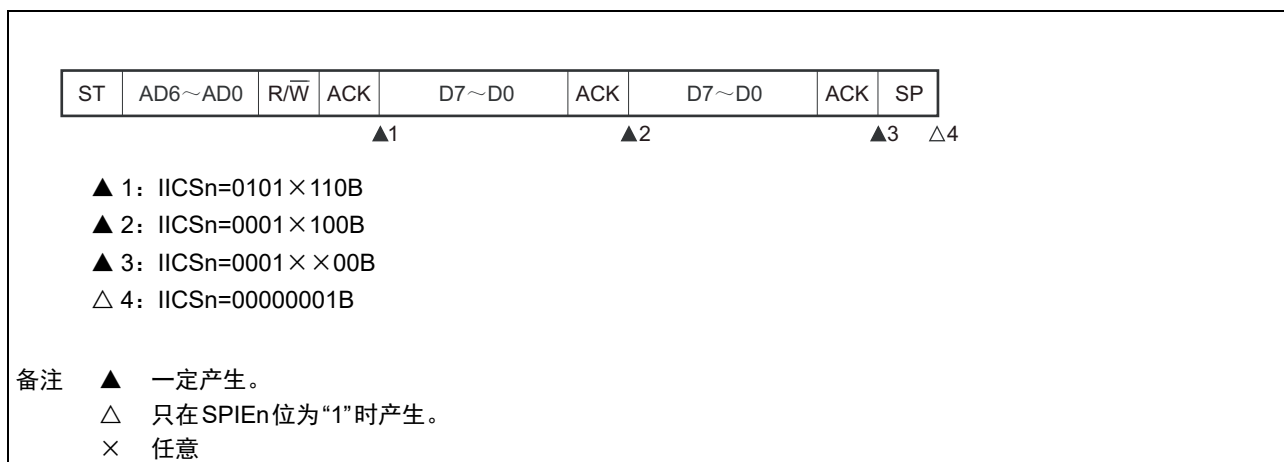
(a) 在发送从属地址数据的过程中仲裁失败的情况

(i) WTIMn=0的情况



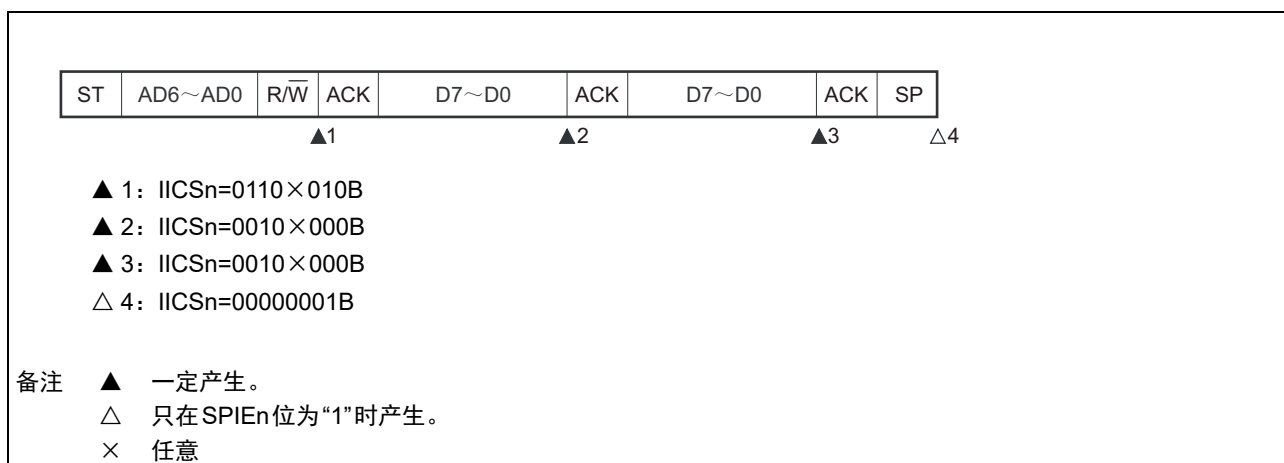
备注 n=0

## (ii) WTIMn=1 的情况



## (b) 在发送扩展码的过程中仲裁失败的情况

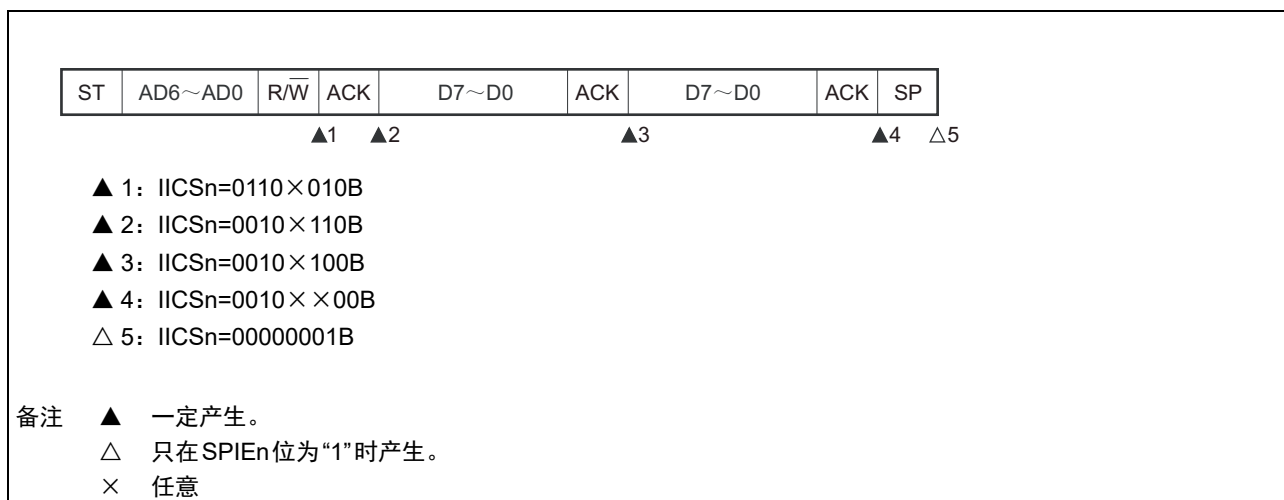
## (i) WTIMn=0 的情况



备注 n=0



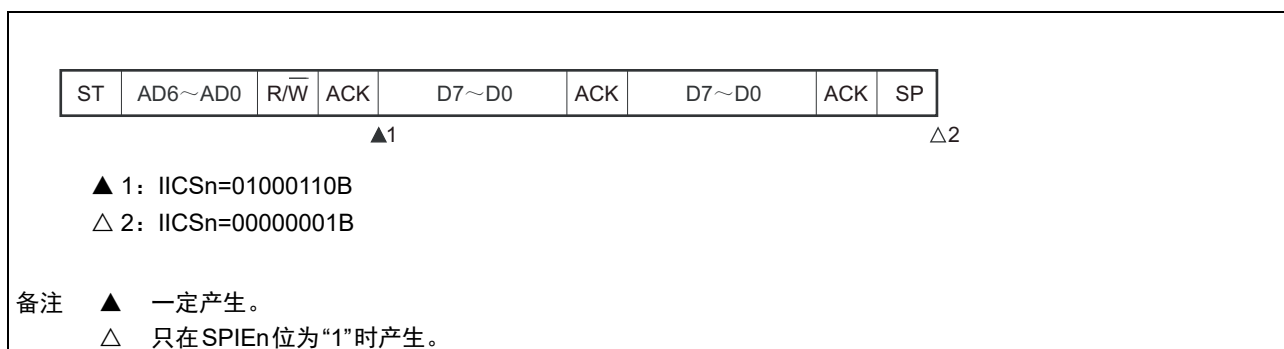
## (ii) WTIMn=1 的情况



## (6) 仲裁失败的运行（在仲裁失败后不参加通信）

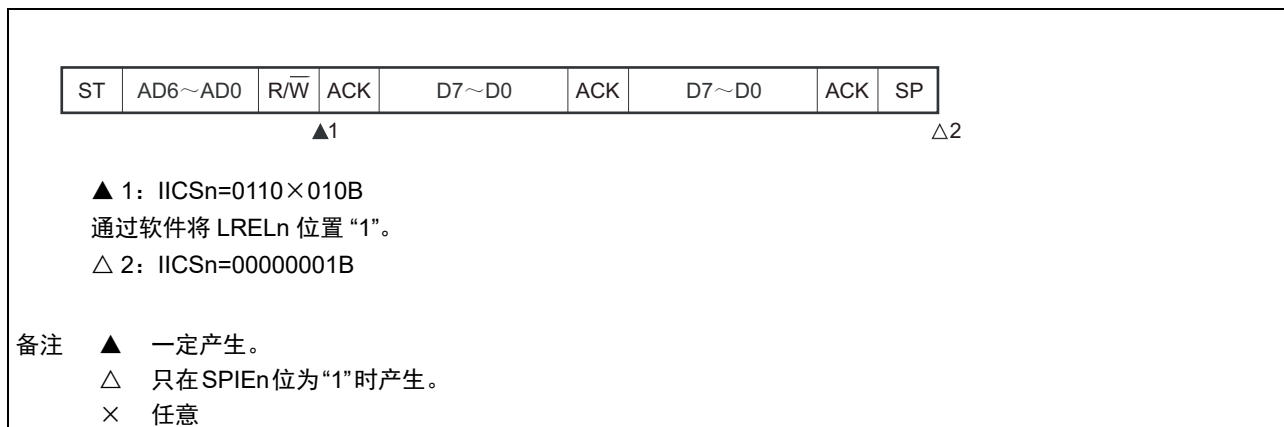
在多主控系统中用作主控设备时，必须在每次产生 INTIICAn 中断请求信号时读 MSTSn 位，确认仲裁结果。

## (a) 在发送从属地址数据的过程中仲裁失败的情况（WTIMn=1）



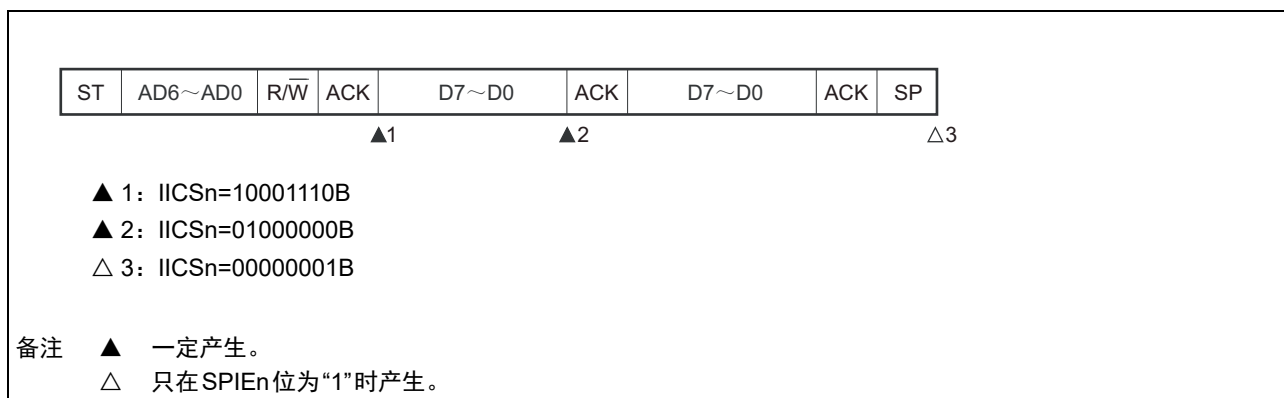
备注 n=0

## (b) 在发送扩展码的过程中仲裁失败的情况



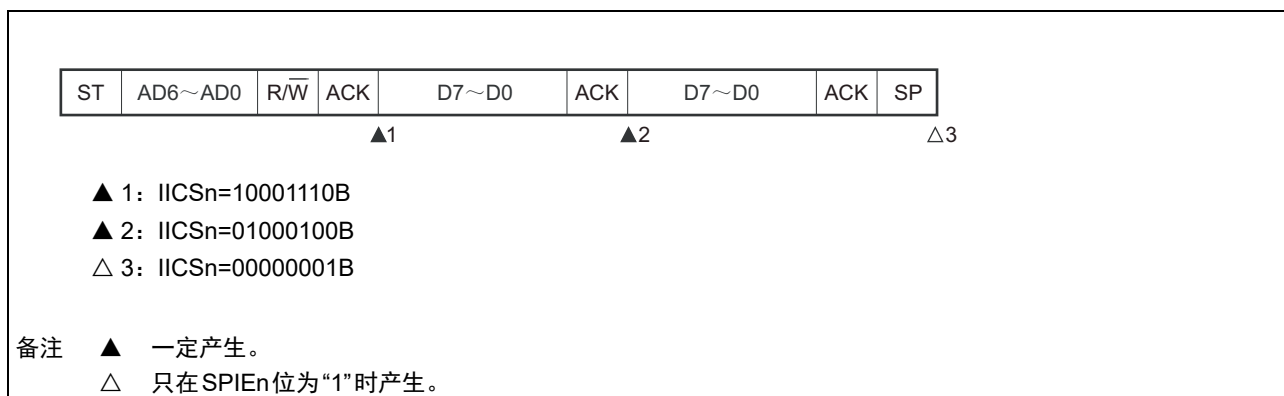
## (c) 在传送数据时仲裁失败的情况

## (i) WTIMn=0 的情况



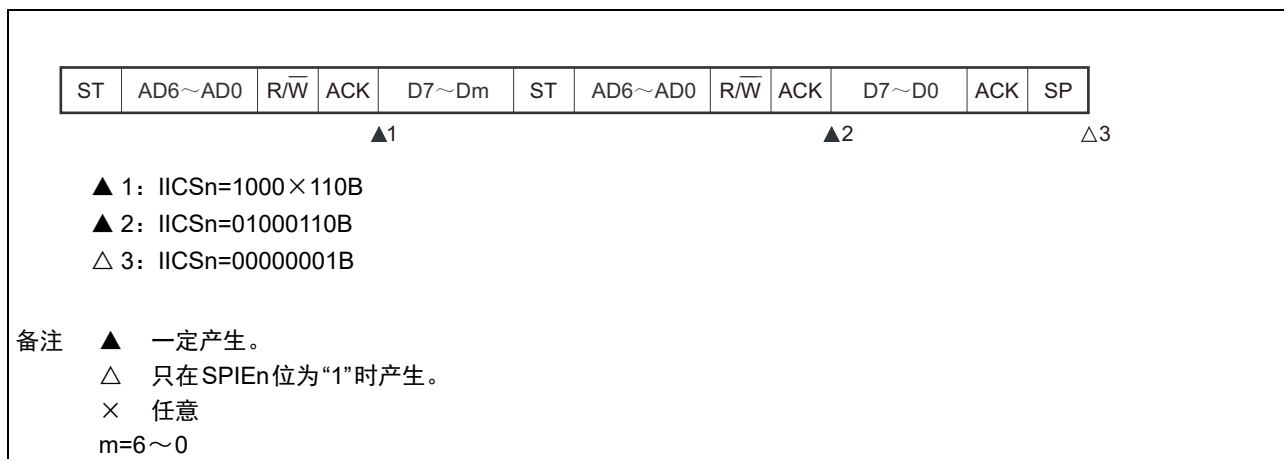
备注 n=0

(ii) WTIMn=1



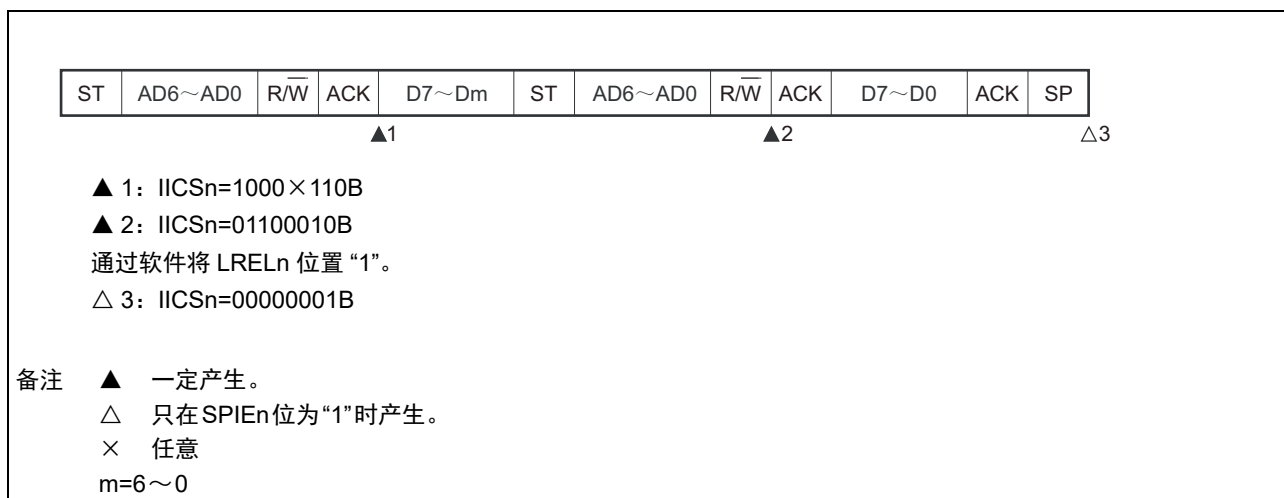
(d) 在传送数据时因重新开始条件而仲裁失败的情况

(i) 非扩展码（例如，SVAn 不同）

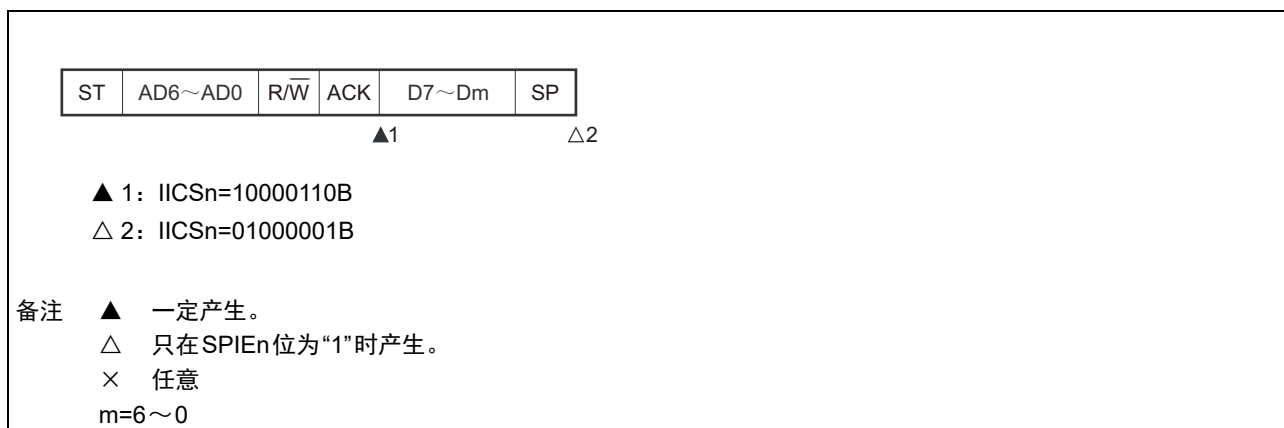


备注 n=0

## (ii) 扩展码



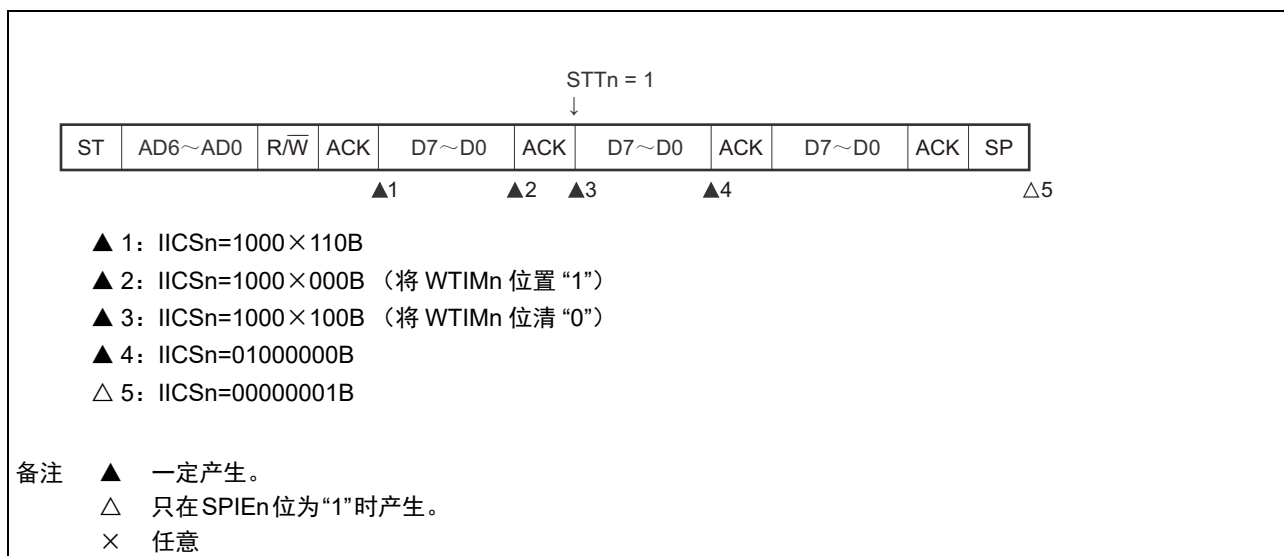
## (e) 在传送数据时因停止条件而仲裁失败的情况



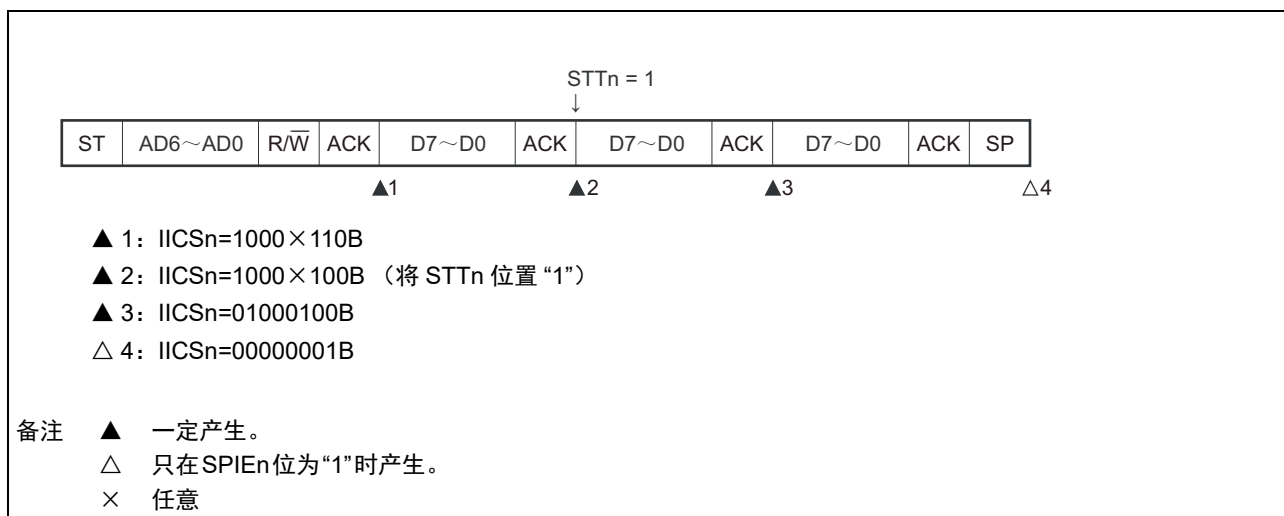
备注 n=0

(f) 在想要生成重新开始条件时因数据为低电平而仲裁失败的情况

(i) WTIMn=0的情况



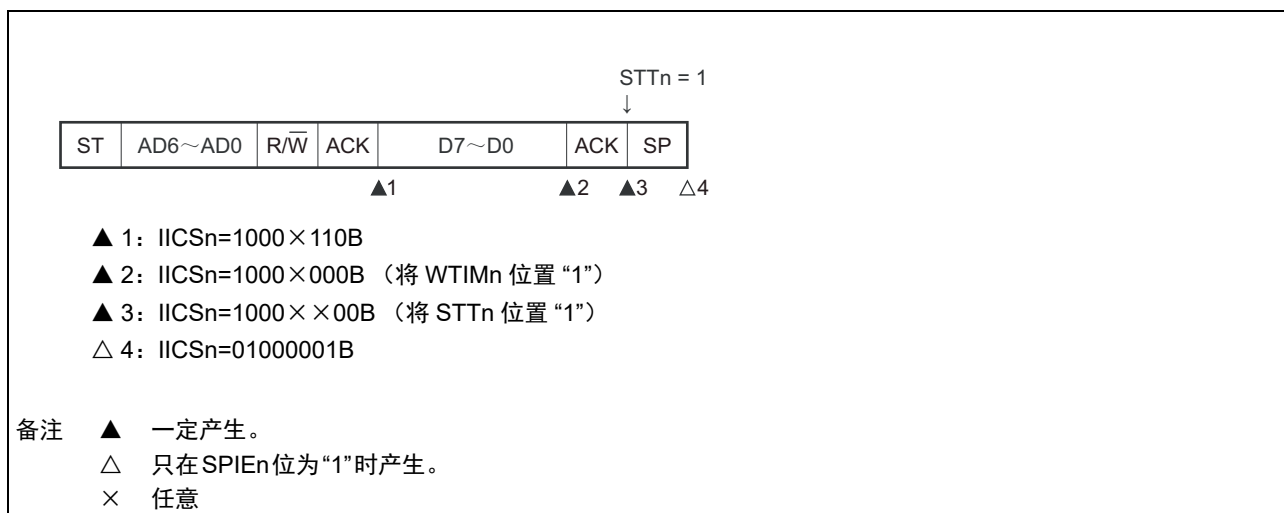
(ii) WTIMn=1的情况



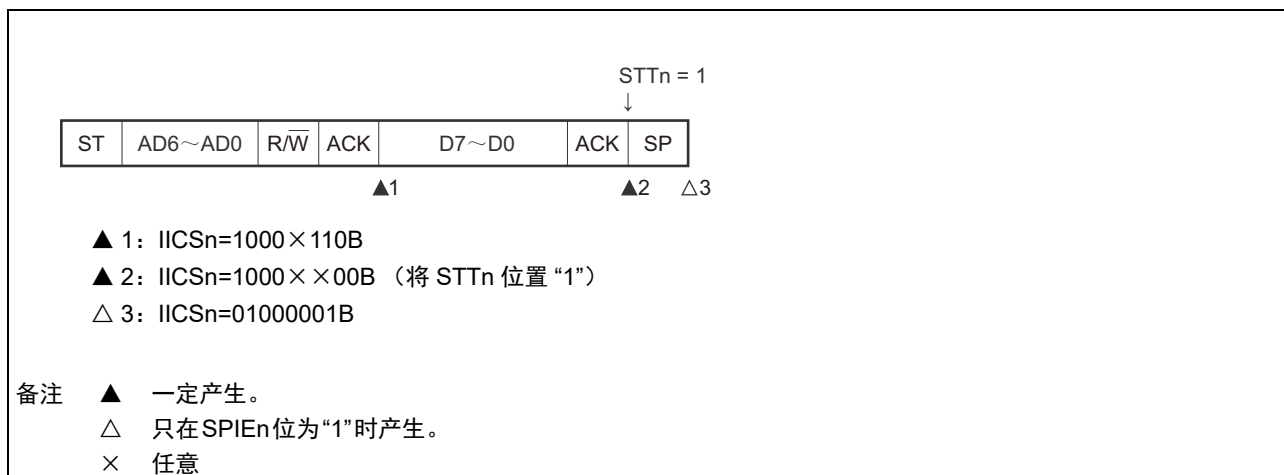
备注 n=0

(g) 在想要生成重新开始条件时因停止条件而仲裁失败的情况

(i) WTIMn=0的情况



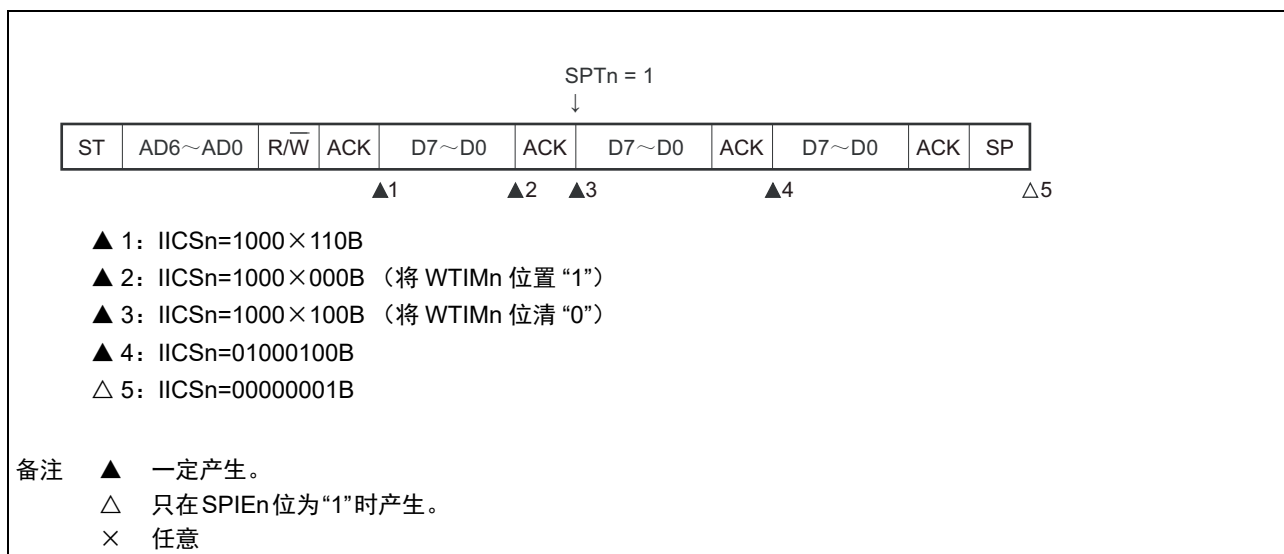
(ii) WTIMn=1的情况



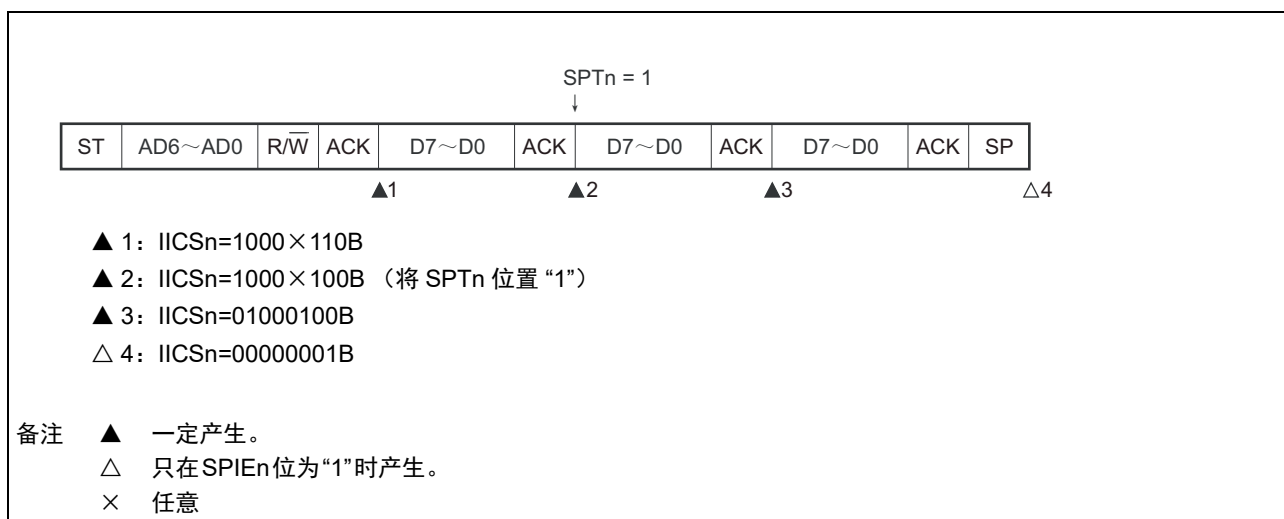
备注 n=0

(h) 在想要生成停止条件时因数据为低电平而仲裁失败的情况

(i) WTIMn=0的情况



(ii) WTIMn=1的情况



备注 n=0

## 15.6 时序图

在 I<sup>2</sup>C 总线模式中，主控设备通过给串行总线输出地址，从多个从属设备中选择一个通信对象的从属设备。

主控设备在从属设备地址之后发送表示数据传送方向的 TRCn 位（IICA 状态寄存器 n（IICSn）的 bit3），开始与从属设备进行串行通信。

数据通信的时序图如图 15-32 和图 15-33 所示。

与串行时钟（SCLAn）的下降沿同步进行 IICA 移位寄存器 n（IICAn）的移位，并且将发送数据传送到 SO 锁存器，以 MSB 优先从 SDAAn 引脚输出数据。

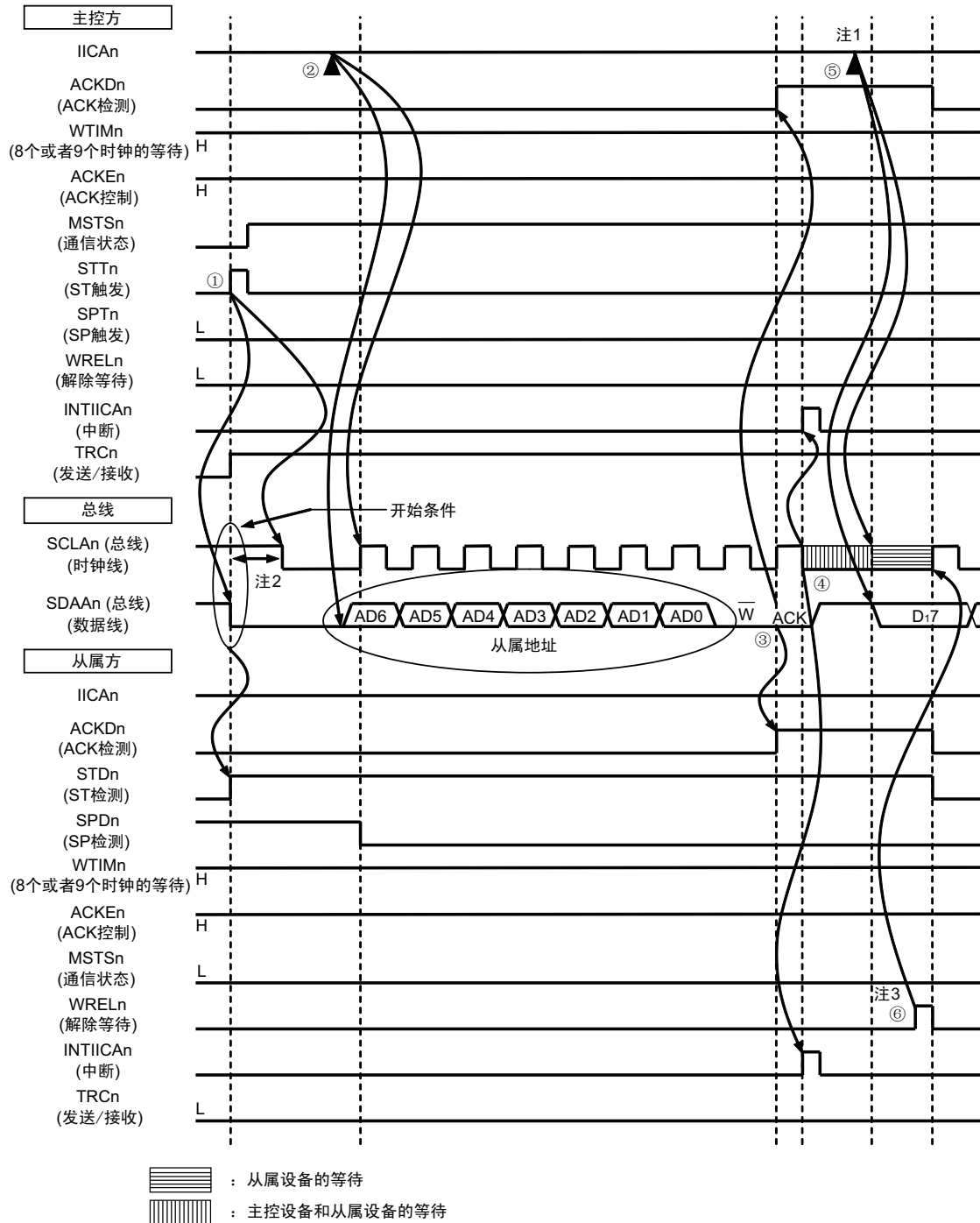
在 SCLAn 的上升沿将 SDAAn 引脚输入的数据取到 IICAn。

备注 n=0



图 15-32 主控设备 → 从属设备的通信例子  
 (主控设备：选择 9 个时钟的等待，从属设备：选择 9 个时钟的等待) (1/4)

(1) 开始条件~地址~数据



- 注 1. 要在主控方的发送期间解除等待时，必须给 IICAn 写数据而不是将 WRELn 位置位。  
 2. 从 SDAAn 引脚信号下降到 SCLAn 引脚信号下降的时间，在设定为标准模式时至少为 4.0μs，在设定为快速模式时至少为 0.6μs。  
 3. 要在从属方的接收期间解除等待时，必须将 IICAn 置“FFH”或者将 WRELn 位置位。

备注 n=0

图 15-32 的“(1) 开始条件~地址~数据”的①~⑥的说明如下：

- ① 如果在主控方将开始条件触发置位（STTn=1），总线数据线（SDAAn）就下降，生成开始条件（通过 SCLAn=1 使 SDAAn 从“1”变为“0”）。此后，如果检测到开始条件，主控方就进入主控通信状态（MSTSn=1），在经过保持时间后总线时钟线下降（SCLAn=0），结束通信准备。
- ② 如果主控方给 IICA 移位寄存器 n（IICAn）写地址+W（发送），就发送从属地址。
- ③ 在从属方，如果接收地址和本地站地址（SVAn 的值）相同注，就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKDn=1）。
- ④ 主控方在第 9 个时钟的下降沿产生中断（INTIICAn：地址发送结束中断）。相同地址的从属设备进入等待状态（SCLAn=0），并且产生中断（INTIICAn：地址匹配中断）注。
- ⑤ 主控方给 IICAn 寄存器写发送数据，解除主控方的等待。
- ⑥ 如果从属方解除等待（WRELn=1），主控方就开始给从属方传送数据。

注 如果发送的地址和从属地址不同，从属方就不给主控方返回 ACK（NACK：SDAAn=1），并且不产生 INTIICAn 中断（地址匹配中断），也不进入等待状态。  
但是，主控方对于 ACK 和 NACK 都产生 INTIICAn 中断（地址发送结束中断）。

备注 1. 图 15-32 的①~⑫是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 15-32 的“(1) 开始条件~地址~数据”说明步骤①~④。

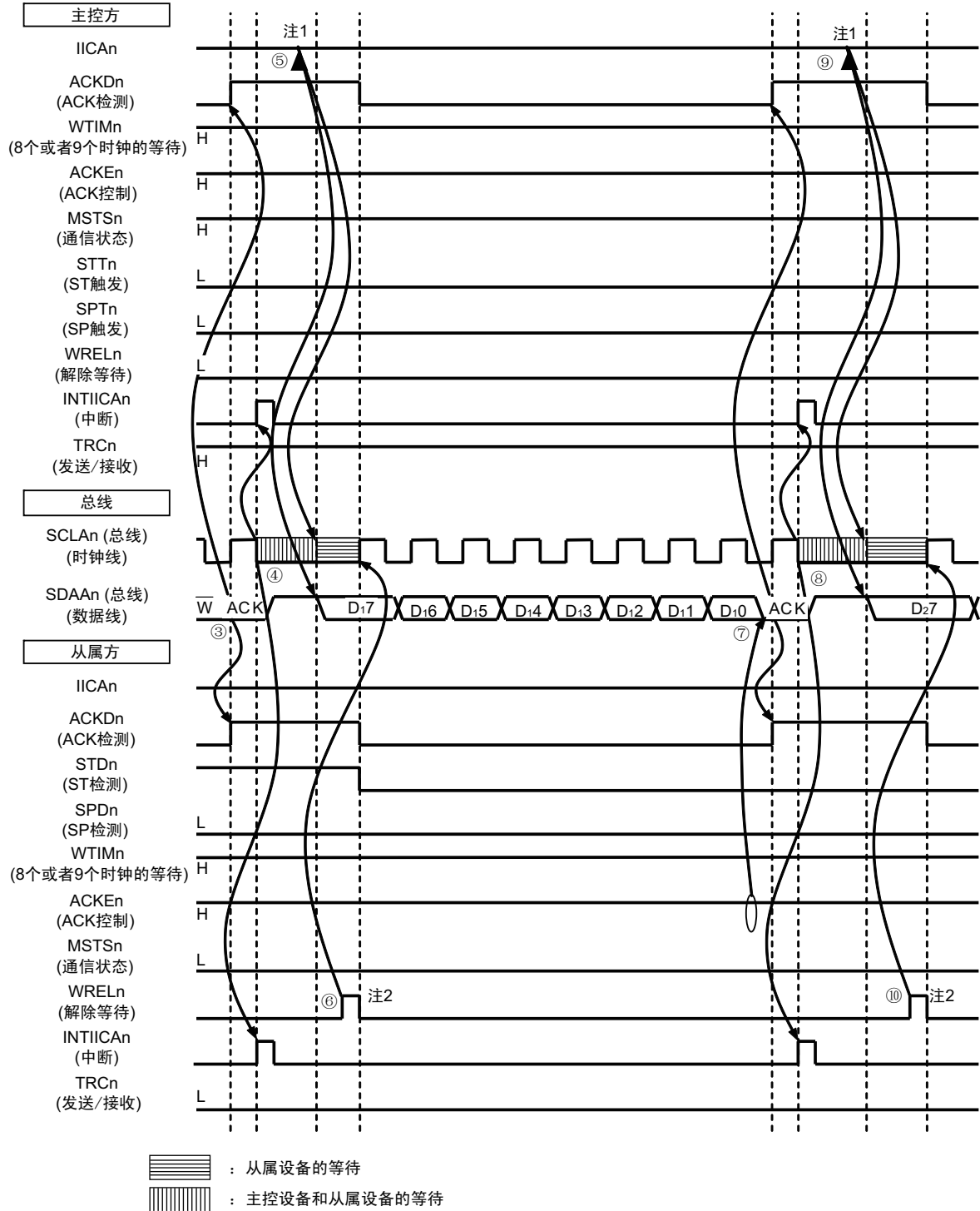
图 15-32 的“(2) 地址~数据~数据”说明步骤③~⑩。

图 15-32 的“(3) 数据~数据~停止条件”说明步骤⑦~⑫。

2. n=0

图 15-32 主控设备 → 从属设备的通信例子  
 (主控设备：选择 9 个时钟的等待，从属设备：选择 9 个时钟的等待) (2/4)

(2) 地址~数据~数据



- 注 1. 要在主控方的发送期间解除等待时，必须给 IICAn 写数据而不是将 WRELn 位置位。
- 2. 要在从属方的接收期间解除等待时，必须将 IICAn 置“FFH”或者将 WRELn 位置位。

备注 n=0

图 15-32 的“(2) 地址~数据~数据”的③~⑩的说明如下:

- ③ 在从属方，如果接收地址和本地站地址（SVA<sub>n</sub> 的值）相同注，就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD<sub>n</sub>=1）。
- ④ 主控方在第 9 个时钟的下降沿产生中断（INTIICAn：地址发送结束中断）。相同地址的从属设备进入等待状态（SCLAn=0），并且产生中断（INTIICAn：地址匹配中断）注。
- ⑤ 主控方给 IICA 移位寄存器 n（IICAn）写发送数据，解除主控方的等待。
- ⑥ 如果从属方解除等待（WREL<sub>n</sub>=1），主控方就开始给从属方传送数据。
- ⑦ 在数据传送结束后，因为从属方的 ACKEn 位为“1”，所以通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD<sub>n</sub>=1）。
- ⑧ 主控方和从属方在第 9 个时钟的下降沿进入等待状态（SCLAn=0），并且都产生中断（INTIICAn：传送结束中断）。
- ⑨ 主控方给 IICAn 寄存器写发送数据，解除主控方的等待。
- ⑩ 如果从属方读接收数据并且解除等待（WREL<sub>n</sub>=1），主控方就开始给从属方传送数据。

注 如果发送的地址和从属地址不同，从属方就不给主控方返回 ACK（NACK：SDAAn=1），并且不产生 INTIICAn 中断（地址匹配中断），也不进入等待状态。  
但是，主控方对于 ACK 和 NACK 都产生 INTIICAn 中断（地址发送结束中断）。

备注 1. 图 15-32 的①~⑮是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 15-32 的“(1) 开始条件~地址~数据”说明步骤①~④。

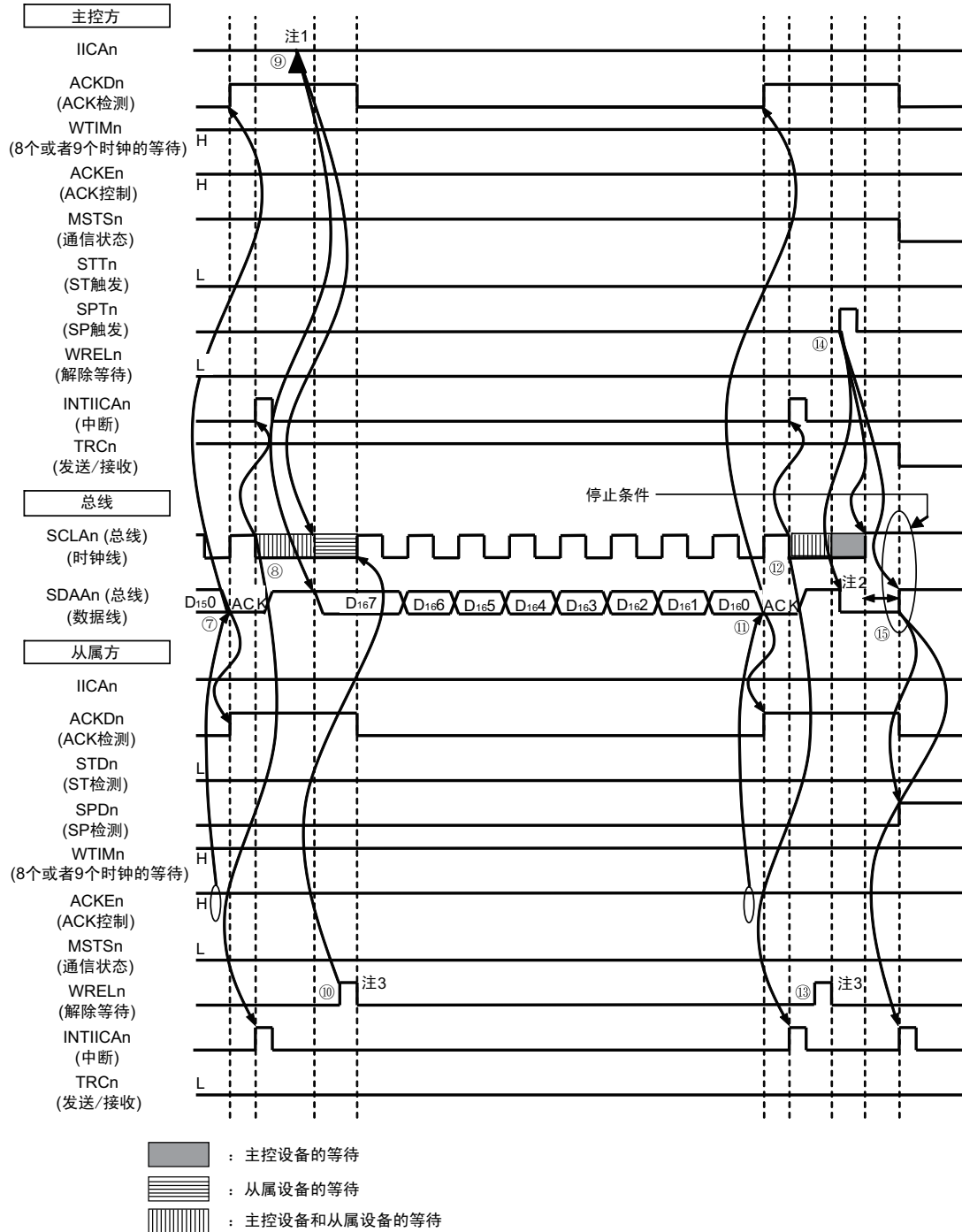
图 15-32 的“(2) 地址~数据~数据”说明步骤③~⑩。

图 15-32 的“(3) 数据~数据~停止条件”说明步骤⑦~⑮。

2. n=0

图 15-32 主控设备 → 从属设备的通信例子  
 (主控设备：选择 9 个时钟的等待，从属设备：选择 9 个时钟的等待) (3/4)

(3) 数据~数据~停止条件



- 注 1. 要在主控方的发送期间解除等待时，必须给 IICAn 写数据而不是将 WRELn 位置位。
- 注 2. 在发行停止条件后，从 SCLAn 引脚信号上升到生成停止条件的的时间，在设定为标准模式时至少为 4.0μs，在设定为快速模式时至少为 0.6μs。
- 注 3. 要在从属方的接收期间解除等待时，必须将 IICAn 置“FFH”或者将 WRELn 位置位。

备注 n=0

图 15-32 的“(3) 数据~数据~停止条件”的⑦~⑮的说明如下：

- ⑦ 在数据传送结束后，因为从属方的 ACKEn 位为“1”，所以通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK (ACKDn=1)。
- ⑧ 主控方和从属方在第 9 个时钟的下降沿进入等待状态 (SCLAn=0)，并且都产生中断 (INTIICAn: 传送结束中断)。
- ⑨ 主控方给 IICA 移位寄存器 n (IICAn) 写发送数据，解除主控方的等待。
- ⑩ 如果从属方读接收数据并且解除等待 (WRELn=1)，主控方就开始给从属方传送数据。
- ⑪ 在数据传送结束后，从属方 (ACKEn=1) 通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK (ACKDn=1)。
- ⑫ 主控方和从属方在第 9 个时钟的下降沿进入等待状态 (SCLAn=0)，并且都产生中断 (INTIICAn: 传送结束中断)。
- ⑬ 从属方读接收数据，解除等待 (WRELn=1)。
- ⑭ 如果在主控方将停止条件触发置位 (SPTn=1)，就清除总线数据线 (SDAAn=0) 并且将总线时钟线置位 (SCLAn=1)，在经过停止条件的准备时间后将总线数据线置位 (SDAAn=1)，生成停止条件 (通过 SCLAn=1 使 SDAAn 从“0”变为“1”)。
- ⑮ 如果生成停止条件，从属方就检测到停止条件并且产生中断 (INTIICAn: 停止条件中断)。

备注 1. 图 15-32 的①~⑮是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 15-32 的“(1) 开始条件~地址~数据”说明步骤①~④。

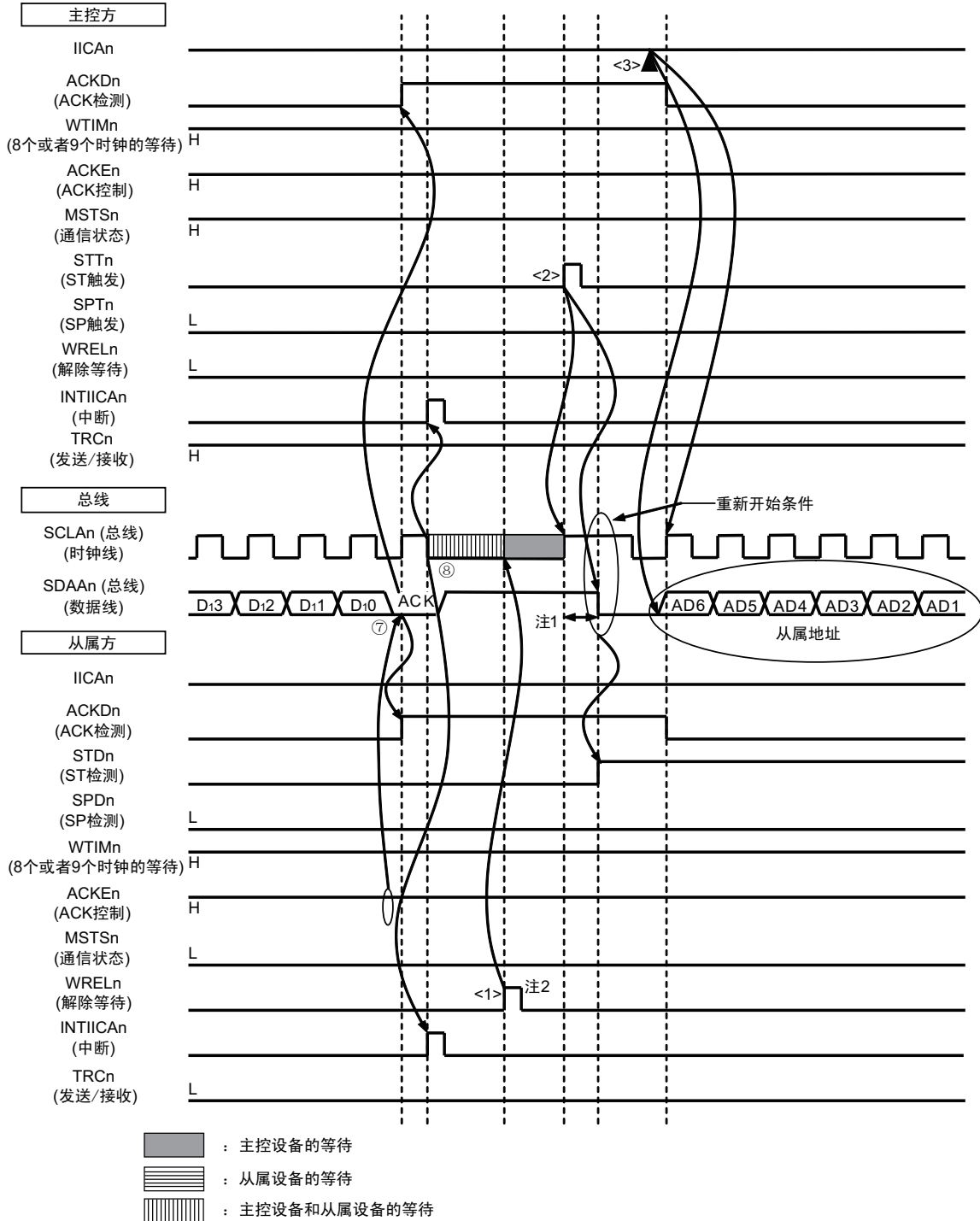
图 15-32 的“(2) 地址~数据~数据”说明步骤③~⑩。

图 15-32 的“(3) 数据~数据~停止条件”说明步骤⑦~⑮。

2. n=0

图 15-32 主控设备 → 从属设备的通信例子  
 (主控设备：选择 9 个时钟的等待，从属设备：选择 9 个时钟的等待) (4/4)

(4) 数据~重新开始条件~地址



- 注 1. 在发行重新开始条件后，从 SCLAn 引脚信号上升到生成开始条件的的时间，在设定为标准模式时至少为 4.7μs，在设定为快速模式时至少为 0.6μs。
- 2. 要在从属方的接收期间解除等待时，必须将 IICAn 置“FFH”或者将 WRELn 位置位。

备注 n=0

图 15-32 的“(4) 数据~重新开始条件~地址”的运行说明如下。在执行步骤⑦和⑧后执行<1>~<3>,从而返回到步骤③的数据发送步骤。

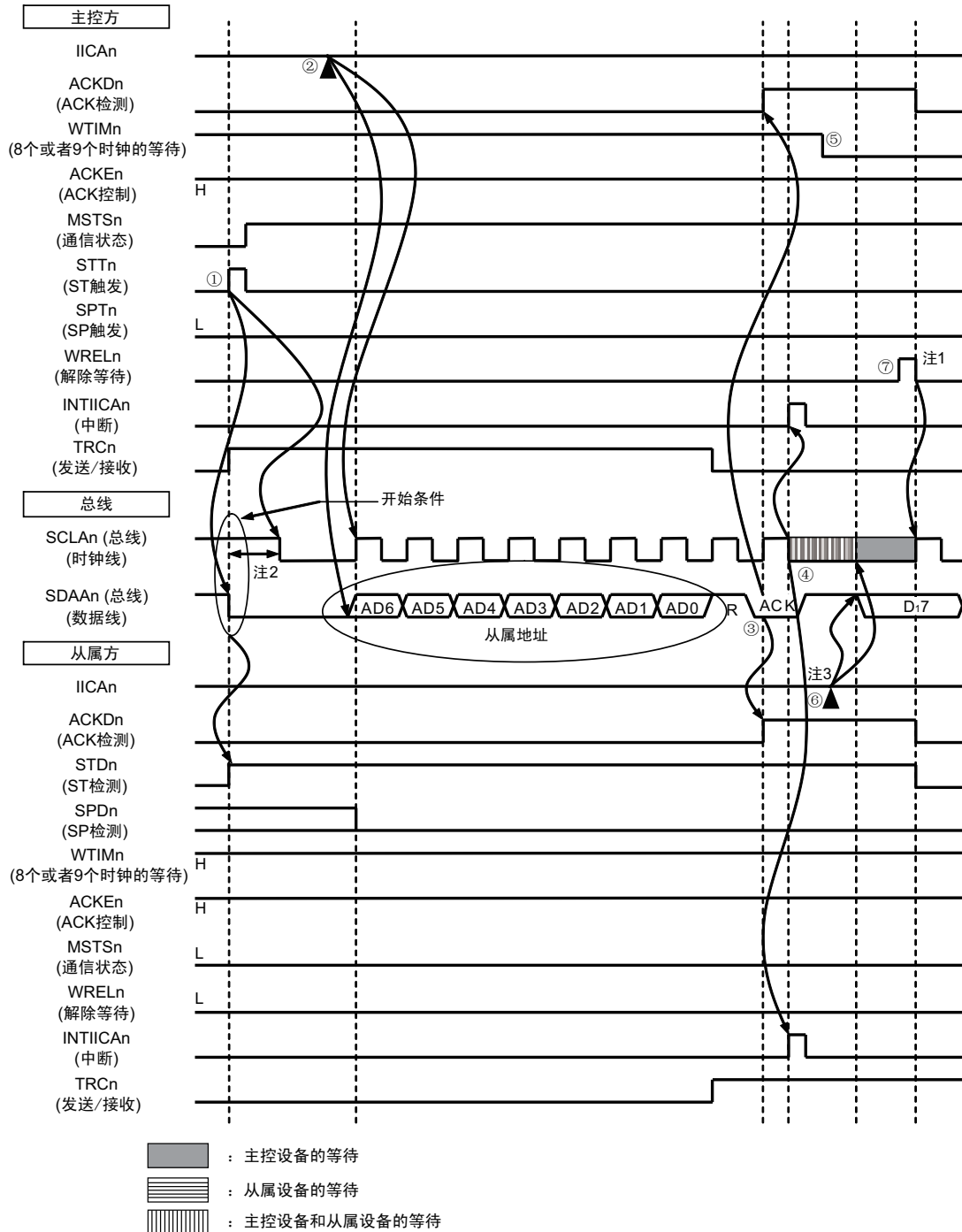
- ⑦ 在数据传送结束后,因为从属方的 ACKEn 位为“1”,所以通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK (ACKDn=1)。
- ⑧ 主控方和从属方在第 9 个时钟的下降沿进入等待状态 (SCLAn=0),并且都产生中断 (INTIICAn: 传送结束中断)。
  - <1> 从属方读接收数据,解除等待 (WRELn=1)。
  - <2> 如果在主控方再次将开始条件触发置位 (STTn=1),总线时钟线就上升 (SCLAn=1),而且在经过重新开始条件的准备时间后总线数据线下降 (SDAAn=0),生成开始条件 (通过 SCLAn=1 使 SDAAn 从“1”变为“0”)。然后,如果检测到开始条件,就在经过保持时间后总线时钟线下降 (SCLAn=0),结束通信准备。
  - <3> 如果主控方给 IICA 移位寄存器 n (IICAn) 写地址+W (发送),就发送从属地址。

备注 n=0



图 15-33 从属设备 → 主控设备的通信例子  
 (主控设备：选择 8 个时钟的等待，从属设备：选择 9 个时钟的等待) (1/3)

(1) 开始条件~地址~数据



- 注 1. 要在主控方的接收期间解除等待时，必须将 IICAn 置“FFH”或者将 WRELn 位置位。
2. 从 SDAAn 引脚信号下降到 SCLAn 引脚信号下降的时间，在设定为标准模式时至少为 4.0μs，在设定为快速模式时至少为 0.6μs。
3. 要在从属方的发送期间解除等待时，必须给 IICAn 写数据而不是将 WRELn 位置位。

备注 n=0

图 15-33 的“(1) 开始条件~地址~数据”的①~⑦的说明如下：

- ① 如果在主控方将开始条件触发置位（STTn=1），总线数据线（SDAAn）就下降，生成开始条件（通过 SCLAn=1 使 SDAAn 从“1”变为“0”）。此后，如果检测到开始条件，主控方就进入主控通信状态（MSTSn=1），在经过保持时间后总线时钟线下降（SCLAn=0），结束通信准备。
- ② 如果主控方给 IICA 移位寄存器 n（IICAn）写地址+R（接收），就发送从属地址。
- ③ 在从属方，如果接收地址和本地站地址（SVAn 的值）相同注，就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKDn=1）。
- ④ 主控方在第 9 个时钟的下降沿产生中断（INTIICAn：地址发送结束中断）。相同地址的从属设备进入等待状态（SCLAn=0），并且产生中断（INTIICAn：地址匹配中断）注。
- ⑤ 主控方将等待时序改为第 8 个时钟（WTIMn=0）。
- ⑥ 从属方给 IICAn 寄存器写发送数据，解除从属方的等待。
- ⑦ 主控方解除等待（WRELn=1），开始来自从属设备的数据传送。

注 如果发送的地址和从属地址不同，从属方就不给主控方返回 ACK（NACK：SDAAn=1），并且不产生 INTIICAn 中断（地址匹配中断），也不进入等待状态。  
但是，主控方对于 ACK 和 NACK 都产生 INTIICAn 中断（地址发送结束中断）。

备注 1. 图 15-33 的①~⑱是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 15-33 的“(1) 开始条件~地址~数据”说明步骤①~⑦。

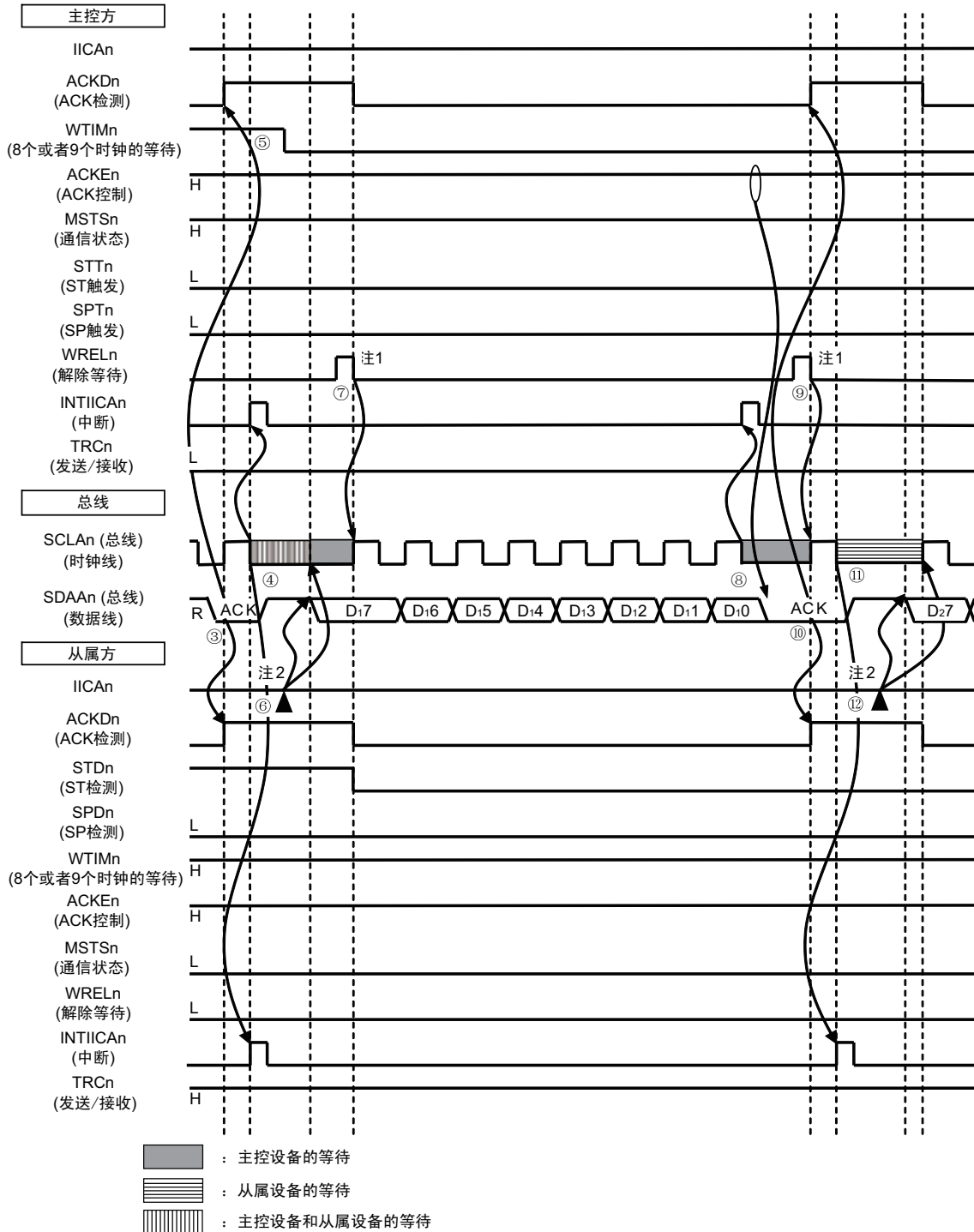
图 15-33 的“(2) 地址~数据~数据”说明步骤③~⑫。

图 15-33 的“(3) 数据~数据~停止条件”说明步骤⑧~⑱。

2. n=0

图 15-33 从属设备 → 主控设备的通信例子  
 (主控设备：选择 8 个时钟的等待，从属设备：选择 9 个时钟的等待) (2/3)

(2) 地址~数据~数据



- 注 1. 要在主控方的接收期间解除等待时，必须将 IICAn 置“FFH”或者将 WRELn 位置位。
- 2. 要在从属方的发送期间解除等待时，必须给 IICAn 写数据而不是将 WRELn 位置位。

备注 n=0

图 15-33 的“(2) 地址~数据~数据”的③~⑫的说明如下：

- ③ 在从属方，如果接收地址和本地站地址（SVA<sub>n</sub> 的值）相同注，就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD<sub>n</sub>=1）。
- ④ 主控方在第 9 个时钟的下降沿产生中断（INTIICAn：地址发送结束中断）。相同地址的从属设备进入等待状态（SCLAn=0），并且产生中断（INTIICAn：地址匹配中断）注。
- ⑤ 主控方将等待时序改为第 8 个时钟（WTIM<sub>n</sub>=0）。
- ⑥ 从属方给 IICA 移位寄存器 n（IICAn）写发送数据，解除从属方的等待。
- ⑦ 主控方解除等待（WREL<sub>n</sub>=1），开始来自从属设备的数据传送。
- ⑧ 主控方在第 8 个时钟的下降沿进入等待状态（SCLAn=0），并且产生中断（INTIICAn：传送结束中断）。因为主控方的 ACKEn 位为“1”，所以通过硬件给从属方发送 ACK。
- ⑨ 主控方读接收数据，解除等待（WREL<sub>n</sub>=1）。
- ⑩ 从属方在第 9 个时钟的上升沿检测到 ACK（ACKD<sub>n</sub>=1）。
- ⑪ 从属方在第 9 个时钟的下降沿进入等待状态（SCLAn=0），并且产生中断（INTIICAn：传送结束中断）。
- ⑫ 如果从属方给 IICAn 寄存器写发送数据，就解除从属方的等待，开始从属设备到主控设备的数据传送。

注 如果发送的地址和从属地址不同，从属方就不给主控方返回 ACK（NACK：SDAAn=1），并且不产生 INTIICAn 中断（地址匹配中断），也不进入等待状态。  
但是，主控方对于 ACK 和 NACK 都产生 INTIICAn 中断（地址发送结束中断）。

备注 1. 图 15-33 的①~⑭是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 15-33 的“(1) 开始条件~地址~数据”说明步骤①~⑦。

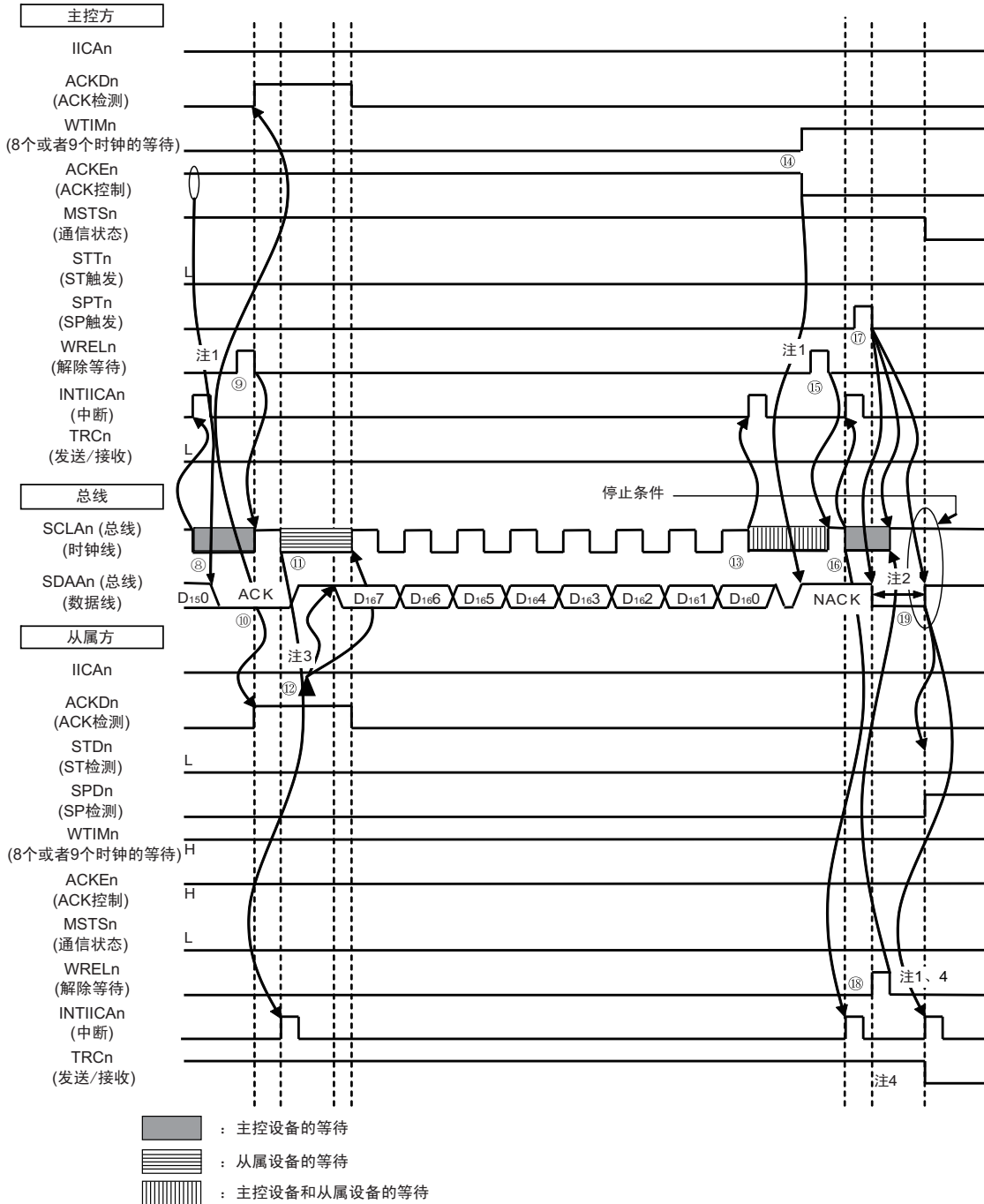
图 15-33 的“(2) 地址~数据~数据”说明步骤③~⑫。

图 15-33 的“(3) 数据~数据~停止条件”说明步骤⑧~⑱。

2. n=0

图 15-33 从属设备 → 主控设备的通信例子  
 (主控设备：选择 8 个 → 9 个时钟的等待，从属设备：选择 9 个时钟的等待) (3/3)

(3) 数据~数据~停止条件



- 注 1. 要解除等待时，必须将 IICAn 置“FFH”或者将 WRELn 位置位。  
 2. 在发行停止条件后，从 SCLAn 引脚信号上升到生成停止条件的的时间，在设定为标准模式时至少为 4.0μs，在设定为快速模式时至少为 0.6μs。  
 3. 要在从属方的发送期间解除等待时，必须给 IICAn 写数据而不是将 WRELn 位置位。  
 4. 在从属方的发送期间，如果通过 WRELn 位的置位来解除等待，就清除 TRCn 位。

备注 n=0

图 15-33 的“(3) 数据~数据~停止条件”的⑧~⑱的说明如下：

- ⑧ 主控方在第 8 个时钟的下降沿进入等待状态（ $SCLAn=0$ ），并且产生中断（INTIICAn：传送结束中断）。因为主控方的  $ACKEn$  位为“0”，所以通过硬件给从属方发送 ACK。
- ⑨ 主控方读接收数据，解除等待（ $WRELn=1$ ）。
- ⑩ 从属方在第 9 个时钟的上升沿检测到 ACK（ $ACKDn=1$ ）。
- ⑪ 从属方在第 9 个时钟的下降沿进入等待状态（ $SCLAn=0$ ），并且产生中断（INTIICAn：传送结束中断）。
- ⑫ 如果从属方给 IICA 移位寄存器 n（ $IICAn$ ）写发送数据，就解除从属方的等待，开始从属设备到主控设备的数据传送。
- ⑬ 主控方在第 8 个时钟的下降沿产生中断（INTIICAn：传送结束中断），并且进入等待状态（ $SCLAn=0$ ）。因为进行 ACK 控制（ $ACKEn=1$ ），所以此阶段的总线数据线变为低电平（ $SDAAn=0$ ）。
- ⑭ 主控方设定为 NACK 应答（ $ACKEn=0$ ），并且将等待时序改为第 9 个时钟（ $WTIMn=1$ ）。
- ⑮ 如果主控方解除等待（ $WRELn=1$ ），从属方就在第 9 个时钟的上升沿检测到 NACK（ $ACKDn=0$ ）。
- ⑯ 主控方和从属方在第 9 个时钟的下降沿进入等待状态（ $SCLAn=0$ ），并且都产生中断（INTIICAn：传送结束中断）。
- ⑰ 如果主控方发行停止条件（ $SPTn=1$ ），就清除总线数据线（ $SDAAn=0$ ），并且解除主控方的等待。此后，主控设备处于待机状态，直到将总线时钟线置位（ $SCLAn=1$ ）为止。
- ⑱ 从属方在确认 NACK 后停止发送，为了结束通信，解除等待（ $WRELn=1$ ）。如果解除从属方的等待，就将总线时钟线置位（ $SCLAn=1$ ）。
- ⑲ 如果主控方确认到总线时钟线被置位（ $SCLAn=1$ ），就在经过停止条件准备时间后将总线数据线置位（ $SDAAn=1$ ），然后发行停止条件（通过  $SCLAn=1$  使  $SDAAn$  从“0”变为“1”）。如果生成停止条件，从属方就检测到停止条件，并且产生中断（INTIICAn：停止条件中断）。

备注 1. 图 15-33 的①~⑱是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 15-33 的“(1) 开始条件~地址~数据”说明步骤①~⑦。

图 15-33 的“(2) 地址~数据~数据”说明步骤③~⑫。

图 15-33 的“(3) 数据~数据~停止条件”说明步骤⑧~⑱。

2.  $n=0$

## 第 16 章 IrDA

IrDA 通过与串行阵列单元 (SAU) 合作, 实现发送和接收符合 IrDA (Infrared Data Association (红外线数据协会)) 1.0 协议的 IrDA 通信波形。

### 16.1 IrDA 的功能

如果通过 IRCR 寄存器的 IRE 位将 IrDA 功能置为有效, SAU 的 TxD2 信号和 RxD2 信号就能对符合 IrDA1.0 协议的波形进行编码或者解码 (IrTxD/IrRxD 引脚), 之后通过连接红外线发送 / 接收的发送器或者接收器, 实现支持 IrDA1.0 协议的红外线发送和接收。

在支持 IrDA1.0 协议的系统中, 以 9600bps 的传送速率开始通信后, 可根据需要改变传送速率。IrDA 没有内置自动改变传送速率的功能, 所以必须通过软件更改设定以改变传送速率。

在选择高速内部振荡器 ( $f_{IH}=24、12、6、3\text{MHz}$ ) 时, 能设定以下的波特率。

- 115.2kbps、57.6kbps、38.4kbps、19.2kbps、9600bps、2400bps

IrDA 与 SAU 的合作示意框图如图 16-1 所示。

图 16-1 IrDA 与 SAU 的合作示意框图

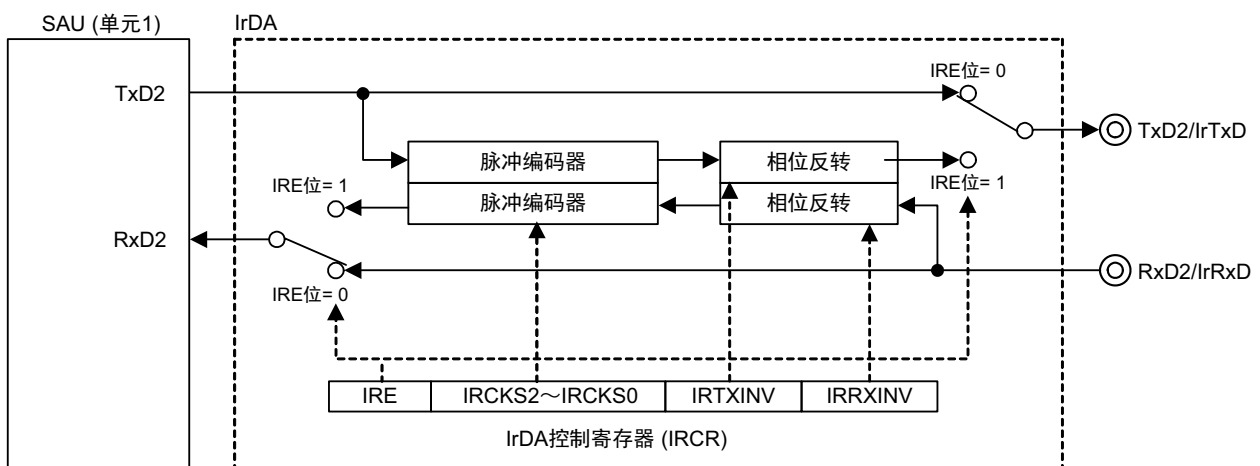


表 16-1 IrDA 的引脚结构

引脚名称	输入 / 输出	功能
IrTxD	输出	发送数据的输出引脚
IrRxD	输入	接收数据的输入引脚

## 16.2 控制 IrDA 的寄存器

通过以下寄存器控制 IrDA 功能。

- 外围允许寄存器 1 (PER1)
- IrDA 控制寄存器 (IRCR)

### 16.2.1 外围允许寄存器 1 (PER1)

PER1 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要使用 IrDA 时，必须将 bit2 (IRDAEN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 16-2 外围允许寄存器 1 (PER1) 的格式

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CMPEN <sup>注</sup>	TKB2EN	DTCEN	IRDAEN	CTSUEN	0

IRDAEN	IrDA 的输入时钟的控制
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>• 不能写 IrDA 使用的 SFR。</li> <li>• IrDA 处于复位状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>• 能读写 IrDA 使用的 SFR。</li> </ul>

注 只限于 80 引脚产品。

注意 1. 在设定 IrDA 时，必须先将 IRDAEN 位置“1”。当 IRDAEN 位为“0”时，忽视 IrDA 的控制寄存器的写操作，而且读取值全部为初始值。

2. 必须将以下的位置“0”。

64 引脚产品: bit0、bit5、bit6

80 引脚产品: bit0、bit6



## 16.2.2 IrDA 控制寄存器 (IRCR)

这是控制 IrDA 功能的寄存器。进行接收数据和发送数据的极性切换、IrDA 的时钟选择、以及串行输入 / 输出引脚功能（通常的串行功能和 IrDA 功能）切换的选择。

通过 1 位或者 8 位存储器操作指令设定 IRCR 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 16-3 IrDA 控制寄存器 (IRCR) 的格式

地址: F03A0H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
IRCR	IRE	IRCKS2	IRCKS1	IRCKS0	IRTXINV	IRRXINV	0	0

IRE	IrDA 的允许
0	串行输入 / 输出引脚用作通常的串行功能
1	串行输入 / 输出引脚用作 IrDA 功能

IRCKS2	IRCKS1	IRCKS0	IrDA 的时钟选择
0	0	0	B3/16 (B= 位速率)
0	0	1	f <sub>CLK</sub> /2
0	1	0	f <sub>CLK</sub> /4
0	1	1	f <sub>CLK</sub> /8
1	0	0	f <sub>CLK</sub> /16
1	0	1	f <sub>CLK</sub> /32
1	1	0	f <sub>CLK</sub> /64
1	1	1	禁止设定

IRTXINV	IrTxD 数据的极性切换
0	对发送数据进行 IrTxD 输出
1	反转发送数据后进行 IrTxD 输出

IRRXINV	IrRxD 数据的极性切换
0	将 IrRxD 引脚的输入数据用作接收数据
1	将反转 IrRxD 引脚的输入数据后的数据用作接收数据

注意 1. 必须将 bit1 和 bit0 置“0”。

2. 只有在 IRE 位为“0”时，才能设定 IRCKS[2:0] 位、IRTXINV 位和 IRRXINV 位。

## 16.3 IrDA 的运行

### 16.3.1 IrDA 通信的操作步骤

#### (1) IrDA 通信的初始设定流程

按照以下步骤进行 IrDA 的初始设定。

1. 将 PER1 寄存器的 IRDAEN 位置“1”。
2. 设定 IRCR 寄存器。
3. 设定 SAU 的相关寄存器（参照 UART 模式的设定步骤）。

#### (2) IrDA 通信的停止流程

1. 通过设定端口寄存器和端口模式寄存器，设定 IrDA 通信停止后的 IrTxD 引脚状态。

**备注** 在通过步骤 3 进行 IrDA 复位时，IrTxD 引脚有可能因切换为通常的串行接口 UART 的数据输出，而改变输出状态。

- 从 IrTxD 引脚输出低电平的情况  
将端口寄存器置“0”。在进行此设定后，IrTxD 引脚立即固定为低电平。
  - 从 IrTxD 引脚输出高电平的情况  
将端口寄存器置“1”。通过此设定，在步骤 3 的 IrDA 复位后，IrTxD 引脚立即固定为高电平。
  - 将 IrTxD 引脚置为 Hi-Z 状态的情况  
将端口模式寄存器置“1”。在进行此设定后，IrTxD 引脚立即变为 Hi-Z 状态。
2. 将 STm 寄存器（SAU 的相关寄存器）的 STm0 位和 STm1 位置“1”（停止 SAU 的通道 0 和通道 1 的运行）。
  3. 将 PER1 寄存器的 IRDAEN 位置“0”，进行 IrDA 复位。

不能在上述步骤以外的情况下将 STm 寄存器的 STm0 位和 STm1 位置“1”，或者将 IrDA 的 IRE 位置“0”。

#### (3) 发送 IrDA 帧错误时的步骤

在 IrDA 通信过程中发生帧错误时，为了设定为可接收后续数据的状态，必须进行以下设定。

1. 将 SAU 的 STm 寄存器的 STm1 位置“1”（停止 SAU 的通道 1 的运行）。
2. 将 SAU 的 SSm 寄存器的 SSm1 位置“1”（开始 SAU 的通道 1 的运行）。

**备注** m: 单元号 (m=0)

有关 SAU 的帧错误处理，请参照“第 14 章 串行阵列单元”。

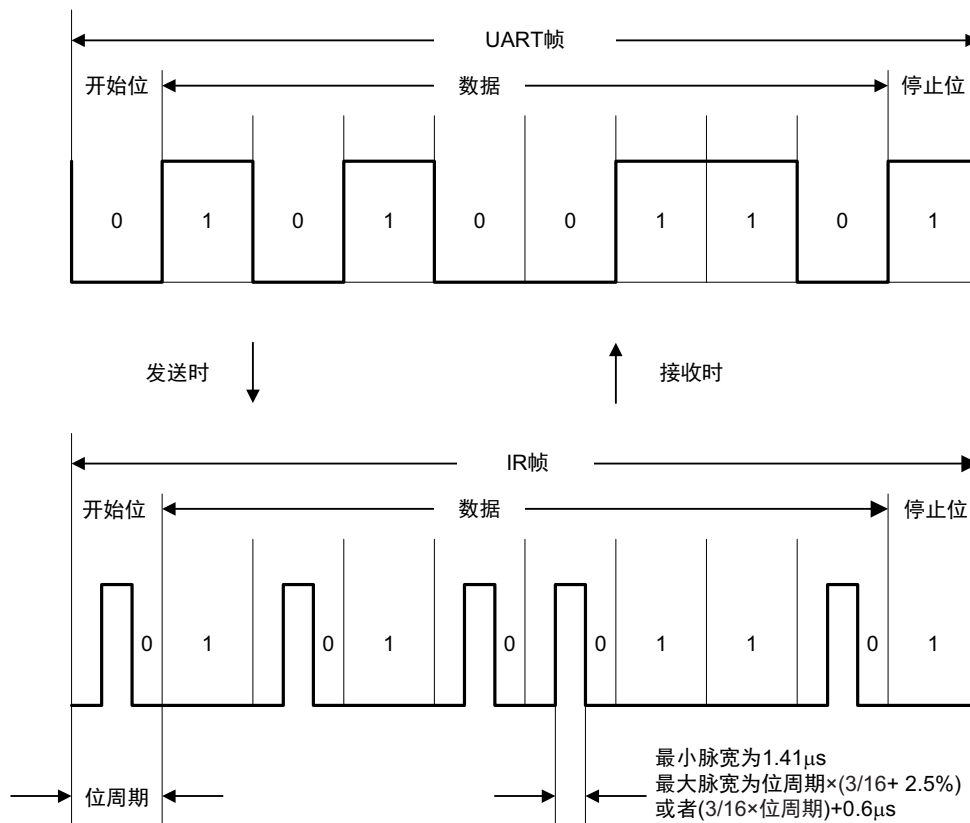
### 16.3.2 发送

在发送时，来自 SAU 的输出信号（UART 帧）通过 IrDA 转换为 IR 帧（参照图 16-4）。

在 IRTXINV 位为“0”并且串行数据为“0”时，输出位周期（1 位位宽期间） $\times 3/16$  的高电平脉冲（初始值）。另外，根据 IRCKS2 ~ IRCKS0 位的设定值可更改高电平脉宽。按标准，规定高电平脉宽最小为  $1.41\mu\text{s}$ ，最大为  $(3/16+2.5\%) \times$  位周期，或者  $(3/16 \times \text{位周期}) + 0.6\mu\text{s}$ 。

在 CPU 或者外围硬件时钟（ $f_{\text{CLK}}$ ）为 24MHz 时，能设定的最小高电平脉宽为  $1.5\mu\text{s}$ （满足上述规定的高电平脉宽不小于  $1.41\mu\text{s}$  的条件）。另外，在串行数据为“1”时，不输出脉冲。

图 16-4 IrDA 的发送 / 接收运行图



### 16.3.3 接收

接收时，IR 帧的数据通过 IrDA 转换为 UART 帧后，输入到 SAU。在 IRRXINV 位为“0”，并且检测到高电平脉冲时，输出低电平数据。如果在 1 位期间内没有脉冲，就输出高电平数据。必须注意无法识别小于最小脉宽  $1.41\mu\text{s}$  的脉冲。

### 16.3.4 高电平脉宽的选择

如果发送时的脉宽小于位速率  $\times 3/16$ ，可适用的 IRCKS2 ~ IRCKS0 位的设定（最小脉宽）和设定时的高电平脉宽如表 16-2 所示。

表 16-2 IRCKS2 ~ IRCKS0 位的设定值

f <sub>CLK</sub> [MHz]	项目	< 上段 > 位速率 [kbps]					
		< 下段 > 位速率 $\times 3/16$ [μs]					
		2.4	9.6	19.2	38.4	57.6	115.2
		78.13	19.53	9.77	4.87	3.26	1.63
1	IRCKS2 ~ IRCKS0	001	001	001	— 注 1	— 注 1	— 注 1
	高电平脉宽 [μs]	2.00	2.00	2.00	— 注 1	— 注 1	— 注 1
2	IRCKS2 ~ IRCKS0	010	010	010	010	010	— 注 1
	高电平脉宽 [μs]	2.00	2.00	2.00	2.00	2.00	— 注 1
3	IRCKS2 ~ IRCKS0	011	011	011	011	011	— 注 1
	高电平脉宽 [μs]	2.67	2.67	2.67	2.67	2.67	— 注 1
4	IRCKS2 ~ IRCKS0	011	011	011	011	011	000 注 2
	高电平脉宽 [μs]	2.00	2.00	2.00	2.00	2.00	1.50
6	IRCKS2 ~ IRCKS0	100	100	100	100	100	000 注 2
	高电平脉宽 [μs]	2.67	2.67	2.67	2.67	2.67	1.50
8	IRCKS2 ~ IRCKS0	100	100	100	100	100	000 注 2
	高电平脉宽 [μs]	2.00	2.00	2.00	2.00	2.00	1.50
12	IRCKS2 ~ IRCKS0	101	101	101	101	101	000 注 2
	高电平脉宽 [μs]	2.67	2.67	2.67	2.67	2.67	1.50
16	IRCKS2 ~ IRCKS0	101	101	101	101	101	000 注 2
	高电平脉宽 [μs]	2.00	2.00	2.00	2.00	2.00	1.50
24	IRCKS2 ~ IRCKS0	110	110	110	110	110	000 注 2
	高电平脉宽 [μs]	2.67	2.67	2.67	2.67	2.67	1.50

- 注 1. “—”表示未达到通信标准。  
 2. 脉宽不能小于位速率  $\times 3/16$ 。

### 16.4 使用 IrDA 时的注意事项

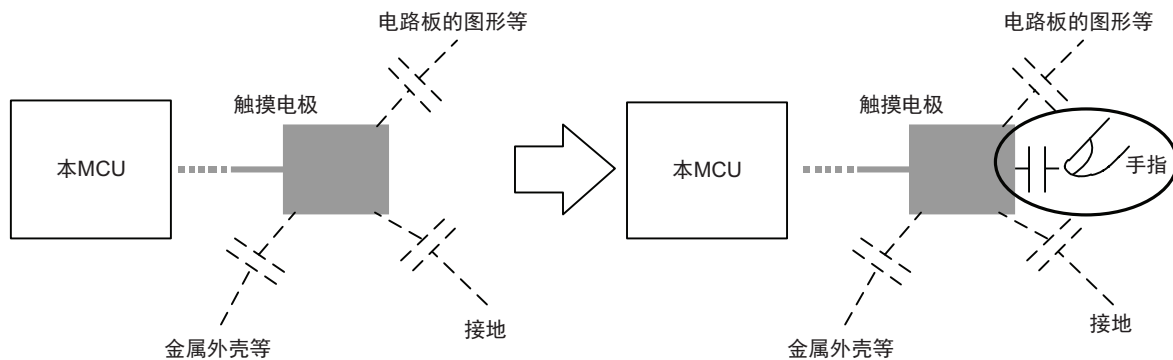
1. 不能使用 IrDA 功能执行通过 IrRxD 接收转移到 SNOOZE 模式。
2. 能通过外围允许寄存器设定允许或者禁止提供 IrDA 的运行时钟。初始状态为禁止提供时钟，因此无法存取寄存器。在设定寄存器前，必须通过外围允许寄存器设定为允许提供 IrDA 运行时钟的状态。
3. HALT 模式中，IrDA 功能持续运行。
4. 在 IrDA 通信过程中，禁止使用 SAU 的初始化功能（SS 位=1）。
5. 只有在 IRE 位为“0”时，才能设定 IRCR 寄存器的 IRRXINV 位、IRTXINV 位和 IRCKS[2:0] 位。

## 第 17 章 静电电容式触摸传感器 (CTSUS)

静电电容式触摸传感器 (CTSUS: Capacitive Touch Sensing Unit) 测量触摸传感器的静电电容。能通过软件判断静电电容的变化, 从而检测出手指等接触到触摸传感器。通常, 通过电介质覆盖触摸传感器的电极表面, 因此, 手指等不会接触到电极。

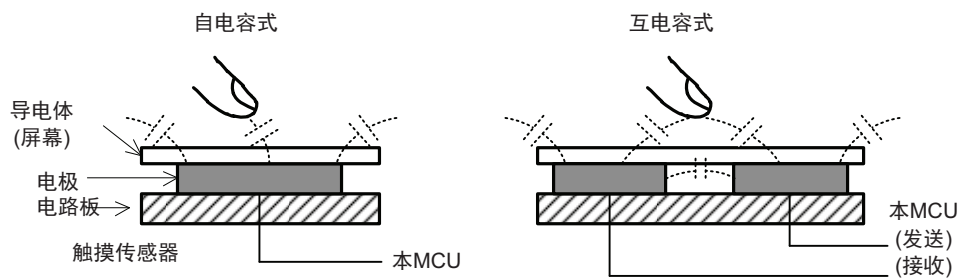
如图 17-1 所示, 在电极和周围的导体之间存在有静电电容 (寄生电容)。因为人体也是导体, 所以当手指接近电极时, 静电电容的值就会增加。

图 17-1 因手指导致的静电电容增加



静电电容的检测方式有自电容式和互电容式。自电容式是检测手指和一个电极之间产生的静电电容。而互电容式则是将两个电极分别用作发送电极和接收电极, 检测因手指接近产生的两个电极之间的静电电容的变化。

图 17-2 自电容式和互电容式



通过在指定的时间内, 对根据充电/放电的电流而改变频率的时钟信号进行计数来测量静电电容。有关 CTSUS 的测量原理, 请参照“17.4.1 测量原理”。

### 17.1 CTSU 的功能

CTSUS 的规格如表 17-1 所示。

表 17-1 CTSUS 的规格

项目		内容
运行时钟		$f_{CLK}$ 、 $f_{CLK}/2$ 或者 $f_{CLK}/4$
引脚	TS00 ~ TS23	静电电容的测量引脚 (24 个通道)
	TSCAP	用于连接 LPF (Low-pass filter (低通滤波器)) 的引脚
测量模式	自电容单次扫描模式	通过自电容式测量任意 1 个通道的静电电容
	自电容多次扫描模式	通过自电容式连续测量任意多个通道的静电电容
	互电容全扫描模式	通过互电容式连续测量任意多个通道的静电电容
噪声对策		同步噪声对策、高通噪声对策
测量开始条件		<ul style="list-style-type: none"> <li>• 软件触发</li> <li>• 外部触发 (输入事件链接控制器 (ELC) 的事件)</li> </ul>

### 17.2 CTSUS 的结构

CTSUS 由状态控制部、触发控制部、时钟控制部、通道控制部、端口控制部、传感器的驱动脉冲生成部、测量部、中断部以及控制寄存器构成。

CTSUS 的框图如图 17-3 所示。CTSUS 的引脚结构如表 17-2 所示。

图 17-3 CTSUS 的框图

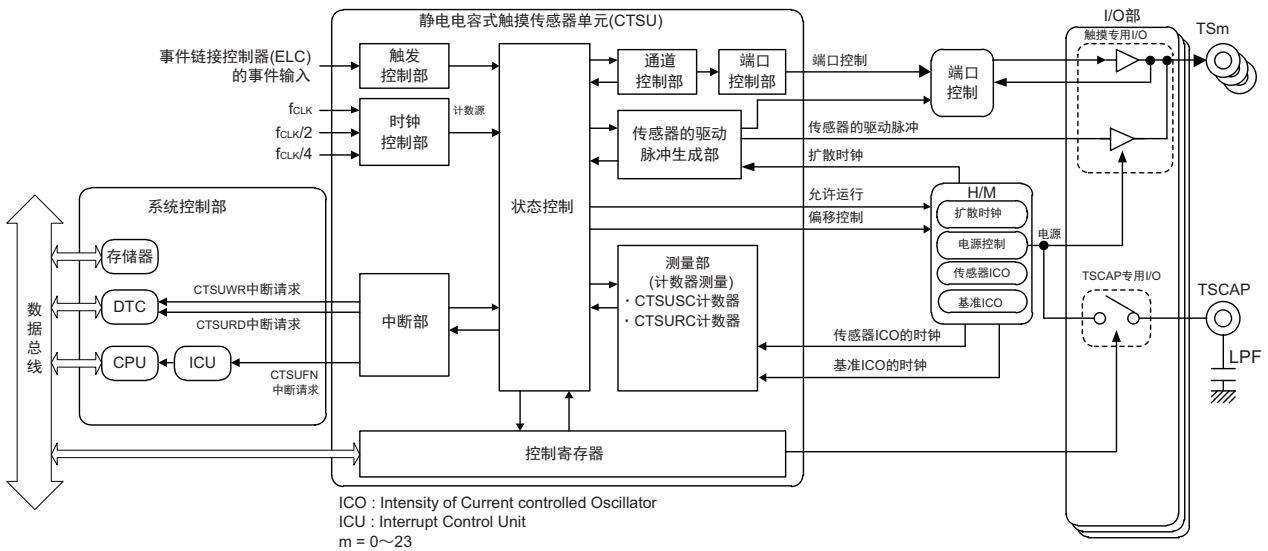


表 17-2 CTSUS 引脚结构

引脚名称	输入 / 输出	功能
TS00 ~ TS23	输出	静电电容的测量引脚 (触摸引脚) 注
TSCAP	—	用于连接 LPF 的引脚

注 在互电容全扫描模式中，TS20、TS21 引脚为接收专用引脚，不能用于发送。

### 17.3 控制 CTSU 的寄存器

控制 CTSU 的寄存器如下所示。

- 外围允许寄存器 1 (PER1)
- CTSU 控制寄存器 0 (CTSUCR0)
- CTSU 控制寄存器 1 (CTSUCR1)
- CTSU 同步噪声降低设定寄存器 (CTSUSDPRS)
- CTSU 传感器稳定等待时间寄存器 (CTSUSST)
- CTSU 测量通道寄存器 0 (CTSUMCH0)
- CTSU 测量通道寄存器 1 (CTSUMCH1)
- CTSU 通道有效控制寄存器 0 (CTSUCHAC0)
- CTSU 通道有效控制寄存器 1 (CTSUCHAC1)
- CTSU 通道有效控制寄存器 2 (CTSUCHAC2)
- CTSU 通道发送/接收控制寄存器 0 (CTSUCHTRC0)
- CTSU 通道发送/接收控制寄存器 1 (CTSUCHTRC1)
- CTSU 通道发送/接收控制寄存器 2 (CTSUCHTRC2)
- CTSU 高通噪声降低控制寄存器 (CTSUDCLKC)
- CTSU 状态寄存器 (CTSUST)
- CTSU 高通噪声降低频谱扩散控制寄存器 (CTSUSSC)
- CTSU 传感器偏移寄存器 0 (CTSUSO0)
- CTSU 传感器偏移寄存器 1 (CTSUSO1)
- CTSU 传感器的计数器 (CTSUSC)
- CTSU 基准计数器 (CTSURC)
- CTSU 错误状态寄存器 (CTSUERRS)
- 触摸引脚功能选择寄存器 0 (TSSEL0)
- 触摸引脚功能选择寄存器 1 (TSSEL1)
- 触摸引脚功能选择寄存器 2 (TSSEL2)
- TSCAP 引脚的设定寄存器 (VTSEL)

### 17.3.1 外围允许寄存器 1 (PER1)

PER1 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要使用 CTSU 时，必须将 bit1 (CTSUEN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 17-4 外围允许寄存器 1 (PER1) 的格式

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CMPEN 注	TKB2EN	DTCEN	IRDAEN	CTSUEN	0

CTSUEN	控制 CTSU 的输入时钟的提供
0	停止提供输入时钟。 <ul style="list-style-type: none"> <li>不能写 CTSU 使用的 SFR。</li> <li>CTSU 处于复位状态。</li> </ul>
1	提供输入时钟。 <ul style="list-style-type: none"> <li>能读写 CTSU 使用的 SFR。</li> </ul>

注 只限于 80 引脚的产品。

注意 1. 在使用 CTSU 时，必须先将 CTSUEN 位置“1”，再设定以下寄存器。当 CTSUEN 位为“0”时，忽视 CTSU 的控制寄存器的写操作，而且读取值都为初始值（触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2)、TSCAP 引脚的设定寄存器 (VTSEL) 除外)。

- CTSU 控制寄存器 0 (CTSUCR0)
- CTSU 控制寄存器 1 (CTSUCR1)
- CTSU 同步噪声降低设定寄存器 (CTSUSDPRS)
- CTSU 传感器稳定等待时间寄存器 (CTSUSST)
- CTSU 测量通道寄存器 0 (CTSUMCH0)
- CTSU 测量通道寄存器 1 (CTSUMCH1)
- CTSU 通道有效控制寄存器 0 (CTSUCHAC0)
- CTSU 通道有效控制寄存器 1 (CTSUCHAC1)
- CTSU 通道有效控制寄存器 2 (CTSUCHAC2)
- CTSU 通道发送/接收控制寄存器 0 (CTSUCHTRC0)
- CTSU 通道发送/接收控制寄存器 1 (CTSUCHTRC1)
- CTSU 通道发送/接收控制寄存器 2 (CTSUCHTRC2)
- CTSU 高通噪声降低控制寄存器 (CTSUDCLKC)
- CTSU 状态寄存器 (CTSUST)
- CTSU 高通噪声降低频谱扩散控制寄存器 (CTSUSSC)
- CTSU 传感器偏移寄存器 0 (CTSUSO0)
- CTSU 传感器偏移寄存器 1 (CTSUSO1)
- CTSU 传感器的计数器 (CTSUSC)
- CTSU 基准计数器 (CTSURC)
- CTSU 错误状态寄存器 (CTSUERRS)

2. 必须将以下的位置“0”。

64 引脚产品: bit0、bit5、bit6

80 引脚产品: bit0、bit6



### 17.3.2 CTSU 控制寄存器 0 (CTSUCR0)

这是选择 CTSU 的发送电源，和设定运行开始触发、SNOOZE 功能有效或者无效、以及开始或者停止测量的寄存器。

通过 1 位或者 8 位存储器操作指令设定 CTSUCR0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 17-5 CTSU 控制寄存器 0 (CTSUCR0) 的格式 (1/3)

地址: F0380H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CTSUCR0	CTSUTXVSEL	0	0	CTSUINIT	0	CTSUSNZ	CTSUCAP	CTSUSTRT

CTSUTXVSEL	CTSU 发送电源的选择 <sup>注 1</sup>												
0	将发送引脚的电源设定为 $V_{DD}$												
1	将发送引脚的电源设定为内部逻辑电源												
<p>用于互电容全扫描模式中的发送缓冲器的电源切换。由于输出缓冲器的开关而导致 <math>V_{DD}</math> 的电压波动变大时，能通过切换到内部逻辑电源，抑制电压波动的影响。</p> <ul style="list-style-type: none"> <li>在使用互电容全扫描模式以外的模式，以及在 <math>V_{DD}</math> 电压小于 2.4V 时，必须将此位置“0”。</li> <li>向通过 CTSUCHTRCn 寄存器将此位置“1”（发送）的 TSm 引脚提供的电源如下所示。</li> </ul>													
<table border="1"> <thead> <tr> <th>CTSUCHTRCn寄存器的设定</th> <th>CTSUTXVSEL位的设定</th> <th>TSm引脚的电源</th> </tr> </thead> <tbody> <tr> <td rowspan="2">0</td> <td>0</td> <td rowspan="2"><math>V_{DD}</math></td> </tr> <tr> <td>1</td> </tr> <tr> <td rowspan="2">1</td> <td>0</td> <td rowspan="2">内部逻辑电源</td> </tr> <tr> <td>1</td> </tr> </tbody> </table>			CTSUCHTRCn寄存器的设定	CTSUTXVSEL位的设定	TSm引脚的电源	0	0	$V_{DD}$	1	1	0	内部逻辑电源	1
CTSUCHTRCn寄存器的设定	CTSUTXVSEL位的设定	TSm引脚的电源											
0	0	$V_{DD}$											
	1												
1	0	内部逻辑电源											
	1												
<p>注意 在使用内部逻辑电源时，不能将 TS07 ~ TS09、TS11 ~ TS17、TS20、TS21 引脚设定为发送引脚。另外，在互电容全扫描模式中，TS20 和 TS21 引脚为接收专用引脚，不能用于发送。</p>													

CTSUINIT	CTSU 控制部的初始化 <sup>注 2、注 3</sup>
0	不进行触发
1	对 CTSU 控制部和寄存器进行初始化
<p>读取值为“0”。</p> <p>如果要在运行过程中强制结束运行，必须在将 CTSUSTRT 位置“0”的同时，将 CTSUINIT 位置“1”。此时，运行停止，并且内部控制寄存器被初始化。</p>	

- 注 1. 在 CTSUSTRT 位为“0”时，设定 CTSUCAP 位、CTSUSNZ 位、CTSUTXVSEL 位。另外，也可以在与 CTSUSTRT 位置“1”的同时设定这些位。
2. 在将 CTSUSTRT 位置“1”（开始 CTSU 的运行）的同时，不能将 CTSUINIT 位置“1”。
3. CTSUSC、CTSURC、CTSUMCH0、CTSUMCH1、CTSUST 寄存器都被初始化。

图 17-5 CTSU 控制寄存器 0 (CTSUCR0) 的格式 (2/3)

地址: F0380H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
CTSUCR0	CTSUTXVSEL	0	0	CTSUINIT	0	CTSUSNZ	CTSUCAP	CTSUSTRT

CTSUSNZ	CTSUS 的 SNOOZE 有效位注				
0	SNOOZE 功能无效				
1	SNOOZE 功能有效				
<p>设定在选择外部触发 (CTSUCAP=1) 时的 SNOOZE 功能有效或者无效。另外, 通过设定此位, CTSU 进入挂起状态, 从而实现待机状态的低功耗。</p> <p>CTSUS 的状态根据下表所示的寄存器的设定值而变。</p>					
CTSUCR1的 CTSUSPON位	CTSUSNZ位	CTSUCAP位	CTSUSTRT位	外部触发	CTSUS 的状态
0	0	0	0	—	停止
1	0	—	—	—	运行状态
1	1	1	0	—	挂起状态
1	1	1	1	未检测到	挂起状态
1	1	1	1	检测到上升沿	运行状态
1	1	0	0	—	SW挂起状态
上述以外					禁止设定
<p>在将 CTSUSNZ 位置“1”并且将 CTSUSTRT 位置“1”后, CPU 在外部触发的等待状态下转移到 STOP 模式。如果在 STOP 模式中检测到外部触发的上升沿, 就在转移到 SNOOZE 模式后开始测量。在检测到测量结束中断 (INTCTSUFN) 后, 必须清除此位 (设定为 SNOOZE 功能无效)。</p> <p>挂起状态是指不能给 TSCAP 引脚的外接 LPF 电容充电的状态。</p> <p>SW 挂起状态是指将 CTSUCAP 位置“0” (选择软件触发) 后的挂起状态。如果要从 SW 挂起状态开始测量, 就必须在将 CTSUSNZ 位置“0”后等待 16<math>\mu</math>s, 再将 CTSUSTRT 位置“1”。在测量结束后, 如果要重新设定为 SW 挂起状态, 就必须将 CTSUSNE 位置“1”。</p>					

CTSUCAP	CTSUS 测量开始触发的选择注	
0	软件触发	
1	外部触发	

注 在 CTSUSTRT 位为“0”时, 设定 CTSUCAP 位、CTSUSNZ 位、CTSUTXVSEL 位。另外, 也可以在与 CTSUSTRT 位置“1”的同时设定这些位。。

图 17-5 CTSU 控制寄存器 0 (CTSUCR0) 的格式 (3/3)

地址: F0380H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
CTSUCR0	CTSUTXVSEL	0	0	CTSUINIT	0	CTSUSNZ	CTSUCAP	CTSUSTRT

CTSUSTRT	CTSUS 测量开始注 1	
0	停止测量	
1	开始测量	

在 CTSUCAP 位为“0”（软件触发）时，如果将 CTSUSTRT 位置“1”，就开始测量。测量结束后自动置“0”。  
 在 CTSUCAP 位为“1”（外部触发）时，如果将 CTSUSTRT 位置“1”，就进入外部触发的待机状态，并且在外部触发的上升沿开始测量。如果测量结束，就进入下一个外部触发的待机状态，继续运行。  
 在 CTSUSTRT 位为“1”时，如果给 CTSUSTRT 位重写“1”，就忽视此写操作，继续运行。  
 在 CTSUSTRT 位为“1”时，如果想强制结束测量（强制结束），就必须在将 CTSUSTRT 位置“0”的同时将 CTSUINIT 位置“1”。  
 根据设定值而变的 CTSU 状态如下所示。

CTSUSTRT位	CTSUCAP位	CTSUS的状态
0	0	停止
0	1	停止
1	0	正在测量
1	1	正在测量/等待外部触发注2

- 注 1. 在 CTSUSTRT 位为“0”时，设定 CTSUCAP 位、CTSUSNZ 位、CTSUTXVSEL 位。另外，也可以与 CTSUSTRT 位置“1”同时设定。
2. 能通过 CTSUST.CTSUSTCT[2:0] 标志判断状态。  
 正在测量：CTSUST.CTSUSTCT[2:0] 标志不为“000b”  
 等待外部触发：CTSUST.CTSUSTCT[2:0] 标志为“000b”

### 17.3.3 CTSU 控制寄存器 1 (CTSUCR1)

这是设定 CTSU 的测量模式、运行时钟、电源容量调节以及电源运行模式的寄存器。

通过 1 位或者 8 位存储器操作指令设定 CTSUCR1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 17-6 CTSU 控制寄存器 1 (CTSUCR1) 的格式

地址: F0381H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CTSUCR1	CTSUMD1	CTSUMD0	CTSUCLK1	CTSUCLK0	CTSUAUNE1	CTSUAUNE0	CTSUCSW	CTSUPON

CTSUMD1	CTSUMD0	CTSU 测量模式的选择
0	0	自电容单次扫描模式
0	1	自电容多次扫描模式
1	0	不能设定
1	1	互电容全扫描模式

CTSUCLK1	CTSUCLK0	CTSU 运行时钟的选择
0	0	$f_{CLK}$
0	1	$f_{CLK}/2$ (将 $f_{CLK}$ 时钟 2 分频后的时钟)
1	0	$f_{CLK}/2$ (将 $f_{CLK}$ 时钟 4 分频后的时钟)
1	1	不能设定

CTSUAUNE1	CTSU 电源容量的调节注 1
0	通常输出
1	大电流输出

CTSUAUNE0	CTSU 电源运行模式的设定注 2	
	$V_{DD} \geq 2.4V$	$V_{DD} < 2.4V$
0	通常运行模式	不能设定
1	低电压运行模式	低电压运行模式

CTSUCSW	CTSU 的 LPF 电容的充电控制注 3
0	电容开关 OFF
1	电容开关 ON

对连接在 TSCAP 引脚的 LPF 电容的充电进行控制 (电容开关 ON/OFF)。

从打开电容开关 (ON) 到对连接在 TSCAP 引脚的电容进行充电前，必须在等待规定的时间后开始测量 (CTSUCR0.CTSUSTRT=1)。在电容充电前，必须通过 I/O 端口向 TSCAP 引脚输出低电平，并且对已经充电的 LPF 电容进行放电。

CTSUPON	允许提供 CTSU 电源注 3
0	电源 OFF
1	电源 ON

- 注
1. 通常必须置“0”。
  2. 必须根据能运行 CTSU 的  $V_{DD}$  下限值设定此位。例如，在电池驱动等  $V_{DD}$  发生波动的系统 ( $V_{DD}$  电压范围为 2V ~ 3V) 中使用触摸测量时，与初始  $V_{DD}$  电压无关，必须将此位置“1”。
  3. CTSUPON 位和 CTSUCSW 位必须同时设定为相同的值。

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时，设定 CTSUCR1 寄存器。

### 17.3.4 CTSU 同步噪声降低设定寄存器 (CTSUSDPRS)

这是设定 CTSU 的基本周期、基本脉冲数、测量时间以及高通噪声降低功能 ON/OFF 的寄存器。  
通过 1 位或者 8 位存储器操作指令设定 CTSUSDPRS 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 17-7 CTSU 同步噪声降低设定寄存器 (CTSUSDPRS) 的格式

地址: F0382H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CTSUSDPRS	0	CTSUSOFF	CTSUPR MODE1	CTSUPR MODE0	CTSUPRR ATIO3	CTSUPRR ATIO2	CTSUPRR ATIO1	CTSUPRR ATIO0

CTSUSOFF	CTSUS 高通噪声降低功能 OFF 的设定	
0	高通噪声降低功能 ON	
1	高通噪声降低功能 OFF	
用于设定高通噪声降低功能的 ON 或者 OFF。在设定为 OFF 时，必须将此位置“1”。		

CTSUPR MODE1	CTSUPR MODE0	CTSUS 基本周期和基本脉冲数的设定
0	0	510 个脉冲
0	1	126 个脉冲
1	0	62 个脉冲 (推荐设定值)
1	1	禁止设定
用于选择测量时的基本脉冲数。		

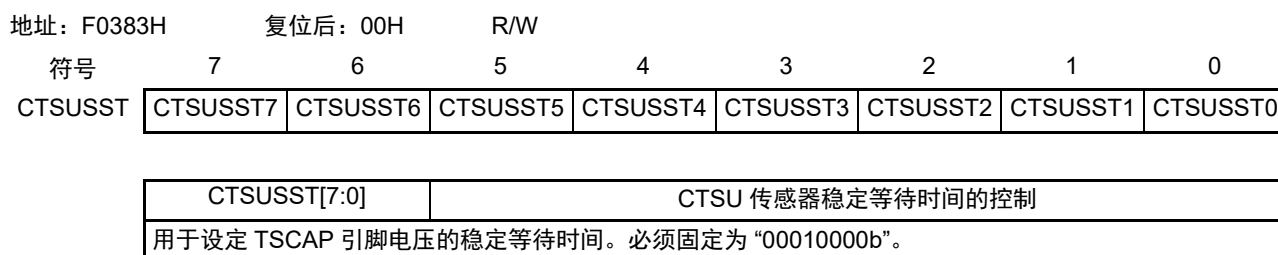
CTSUPRRATIO[3:0]	CTSUS 测量时间和测量脉冲数的调整
用于设定测量时间和测量脉冲数。推荐设定值为“3” (0011b)。	
测量时间和测量脉冲数能与 CTSUPRMODE[1:0] 位一起，用以下计算式进行计算。	
测量脉冲数 = 基本脉冲数 × (CTSUPRRATIO[3:0] 位 + 1)	
测量时间 = (基本脉冲数 × (CTSUPRRATIO[3:0] 位 + 1) + (基本脉冲数 - 2) × 0.25) × 基本时钟周期 × CTSUS 测量次数注	

注 有关基本时钟周期，请参照“17.3.18 CTSU 传感器偏移寄存器 1 (CTSUSO1)”。

### 17.3.5 CTSU 传感器稳定等待时间寄存器 (CTSUSST)

这是设定 CTSU 传感器稳定等待时间的寄存器。  
 通过 8 位存储器操作指令设定 CTSUSST 寄存器。  
 在产生复位信号后，此寄存器的值变为“00H”。

图 17-8 CTSU 传感器稳定等待时间寄存器 (CTSUSST) 的格式



- 注
1. 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUSST 寄存器。
  2. 如果不进行此位的设定，开始测量时的 TSCAP 电压就不稳定，因此无法得到正确的触摸测量结果。

### 17.3.6 CTSU 测量通道寄存器 0 (CTSUSMCH0)

这是在自电容单次扫描模式中设定要测量的通道的寄存器。在其他模式中，还能用于表示正在测量的通道或者接收的通道。

通过 8 位存储器操作指令设定 CTSUSMCH0 寄存器。

如果给 CTSUCR0.CTSUINIT 位写“1”，此寄存器就被初始化。

在产生复位信号后，此寄存器的值变为“1FH”。

图 17-9 CTSU 测量通道寄存器 0 (CTSUSMCH0) 的格式

地址: F0384H	复位后: 1FH	R/W 注 1						
符号	7	6	5	4	3	2	1	0
CTSUSMCH0	0	0	0	CTSUSMCH 04	CTSUSMCH 03	CTSUSMCH 02	CTSUSMCH 01	CTSUSMCH 00

• 自电容单次扫描模式

CTSUSMCH0[4:0]	CTSUS 测量对象的选择注 2
00000	TS00
00001	TS01
•	•
•	•
•	•
10110	TS22
10111	TS23
上述以外	禁止设定

• 自电容单次扫描模式以外的测量模式

CTSUSMCH0[4:0]	CTSUS 正在测量的通道 / 接收通道
00000	TS00
00001	TS01
•	•
•	•
•	•
10110	TS22
10111	TS23
11111	停止测量期间

注 1. 只有在自电容单次扫描模式 (CTSUCR1.CTSUMD[1:0] 位 =00b) 中能写。

2. 在自电容单次扫描模式中进行通道设定时，只能设定有效通道 (00000b ~ 10111b)。另外，在自电容单次扫描模式以外的模式中，此位的写操作无效。

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUSMCH0 寄存器。



### 17.3.7 CTSU 测量通道寄存器 1 (CTSUSMCH1)

这是在互电容全扫描模式中表示测量期间发送通道的寄存器。在测量停止期间或者在自电容单次扫描模式和自电容多次扫描模式中，此寄存器的值为“11111b”。

通过 8 位存储器操作指令读 CTSUSMCH1 寄存器。

如果给 CTSUCR0.CTSUINIT 位写“1”，此寄存器就被初始化。

在产生复位信号后，此寄存器的值变为“1FH”。

图 17-10 CTSU 测量通道寄存器 1 (CTSUSMCH1) 的格式

地址: F0385H	复位后: 1FH	R						
符号	7	6	5	4	3	2	1	0
CTSUSMCH1	0	0	0	CTSUSMCH	CTSUSMCH	CTSUSMCH	CTSUSMCH	CTSUSMCH
				14	13	12	11	10

CTSUSMCH1[4:0]	CTSUS 发送通道标志
00000	测量期间的发送通道: TS00
00001	测量期间的发送通道: TS01
·	·
·	·
·	·
10110	测量期间的发送通道: TS22
10111	测量期间的发送通道: TS23
11111	测量停止期间

### 17.3.8 CTSU 通道有效控制寄存器 0 (CTSUCHAC0)

这是设定 CTSU 的 TS 引脚 (TS00 ~ TS07) 有效或者无效的寄存器。

通过 8 位存储器操作指令设定 CTSUCHAC0 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 17-11 CTSU 通道有效控制寄存器 0 (CTSUCHAC0) 的格式

地址: F0386H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CTSUCHAC0	CTSUCH AC07	CTSUCH AC06	CTSUCH AC05	CTSUCH AC04	CTSUCH AC03	CTSUCH AC02	CTSUCH AC01	CTSUCH AC00
	CTSUCHAC07		CTSUS 通道 7 (TS07) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						
	CTSUCHAC06		CTSUS 通道 6 (TS06) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						
	CTSUCHAC05		CTSUS 通道 5 (TS05) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						
	CTSUCHAC04		CTSUS 通道 4 (TS04) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						
	CTSUCHAC03		CTSUS 通道 3 (TS03) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						
	CTSUCHAC02		CTSUS 通道 2 (TS02) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						
	CTSUCHAC01		CTSUS 通道 1 (TS01) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						
	CTSUCHAC00		CTSUS 通道 0 (TS00) 有效 / 无效的控制					
	0	非测量对象						
	1	测量对象						

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUCHAC0 寄存器。

### 17.3.9 CTSU 通道有效控制寄存器 1 (CTSUCHAC1)

这是设定 CTSU 的 TS 引脚 (TS08 ~ TS15) 有效或者无效的寄存器。

通过 8 位存储器操作指令设定 CTSUCHAC1 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 17-12 CTSU 通道有效控制寄存器 1 (CTSUCHAC1) 的格式

地址: F0387H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CTSUCHAC1	CTSUCH AC17	CTSUCH AC16	CTSUCH AC15	CTSUCH AC14	CTSUCH AC13	CTSUCH AC12	CTSUCH AC11	CTSUCH AC10
	CTSUCHAC17		CTSUS 通道 15 (TS15) 有效 / 无效的控制					
	0		非测量对象					
	1		测量对象					
	CTSUCHAC16		CTSUS 通道 14 (TS14) 有效 / 无效的控制					
	0		非测量对象					
	1		测量对象					
	CTSUCHAC15		CTSUS 通道 13 (TS13) 有效 / 无效的控制 <sup>注</sup>					
	0		非测量对象					
	1		测量对象					
	CTSUCHAC14		CTSUS 通道 12 (TS12) 有效 / 无效的控制					
	0		非测量对象					
	1		测量对象					
	CTSUCHAC13		CTSUS 通道 11 (TS11) 有效 / 无效的控制					
	0		非测量对象					
	1		测量对象					
	CTSUCHAC12		CTSUS 通道 10 (TS10) 有效 / 无效的控制 <sup>注</sup>					
	0		非测量对象					
	1		测量对象					
	CTSUCHAC11		CTSUS 通道 9 (TS09) 有效 / 无效的控制 <sup>注</sup>					
	0		非测量对象					
	1		测量对象					
	CTSUCHAC10		CTSUS 通道 8 (TS08) 有效 / 无效的控制					
	0		非测量对象					
	1		测量对象					

注 只限 80 引脚产品。

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUCHAC1 寄存器。

### 17.3.10 CTSU 通道有效控制寄存器 2 (CTSUCHAC2)

这是设定 CTSU 的 TS 引脚 (TS16 ~ TS23) 有效或者无效的寄存器。

通过 8 位存储器操作指令设定 CTSUCHAC2 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 17-13 CTSU 通道有效控制寄存器 2 (CTSUCHAC2) 的格式

地址: F0388H	复位后: 00H	R/W							
符号	7	6	5	4	3	2	1	0	
CTSUCHAC2	CTSUCH AC27	CTSUCH AC26	CTSUCH AC25	CTSUCH AC24	CTSUCH AC23	CTSUCH AC22	CTSUCH AC21	CTSUCH AC20	
	CTSUCHAC27		CTSUS 通道 23 (TS23) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							
	CTSUCHAC26		CTSUS 通道 22 (TS22) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							
	CTSUCHAC25		CTSUS 通道 21 (TS21) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							
	CTSUCHAC24		CTSUS 通道 20 (TS20) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							
	CTSUCHAC23		CTSUS 通道 19 (TS19) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							
	CTSUCHAC22		CTSUS 通道 18 (TS18) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							
	CTSUCHAC21		CTSUS 通道 17 (TS17) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							
	CTSUCHAC20		CTSUS 通道 16 (TS16) 有效 / 无效的控制注						
	0	非测量对象							
	1	测量对象							

注 只限于 80 引脚产品。

注意 必须在 CTSUCR0.CTUSSTRT 位为“0”时设定 CTSUCHAC2 寄存器。

### 17.3.11 CTSU 通道发送 / 接收控制寄存器 0 (CTSUCHTRC0)

这是设定互电容全扫描模式中 TS 引脚 (TS00 ~ TS07) 的发送 / 接收的寄存器。

通过 8 位存储器操作指令设定 CTSUCHTRC0 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 17-14 CTSU 通道发送 / 接收控制寄存器 0 (CTSUCHTRC0) 的格式

地址: F038BH	复位后: 00H		R/W					
符号	7	6	5	4	3	2	1	0
CTSUCHTRC0	CTSUCHTRC07	CTSUCHTRC06	CTSUCHTRC05	CTSUCHTRC04	CTSUCHTRC03	CTSUCHTRC02	CTSUCHTRC01	CTSUCHTRC00
	CTSUCHTRC07		CTSUS 通道 7 (TS07) 发送 / 接收的控制注 1、注 2					
	0	接收						
	1	发送						
	CTSUCHTRC06		CTSUS 通道 6 (TS06) 发送 / 接收的控制注 1					
	0	接收						
	1	发送						
	CTSUCHTRC05		CTSUS 通道 5 (TS05) 发送 / 接收的控制注 1					
	0	接收						
	1	发送						
	CTSUCHTRC04		CTSUS 通道 4 (TS04) 发送 / 接收的控制注 1					
	0	接收						
	1	发送						
	CTSUCHTRC03		CTSUS 通道 3 (TS03) 发送 / 接收的控制注 1					
	0	接收						
	1	发送						
	CTSUCHTRC02		CTSUS 通道 2 (TS02) 发送 / 接收的控制注 1					
	0	接收						
	1	发送						
	CTSUCHTRC01		CTSUS 通道 1 (TS01) 发送 / 接收的控制注 1					
	0	接收						
	1	发送						
	CTSUCHTRC00		CTSUS 通道 0 (TS00) 发送 / 接收的控制注 1					
	0	接收						
	1	发送						

注 1. 在自电容单次扫描模式和自电容多次扫描模式中, 必须置“0”。

2. 在 CTSUCR0.CTSUTXVSEL 位为“1”时, 不能将 TS07 ~ TS09、TS11 ~ TS17、TS20、TS21 引脚设定为发送。另外, TS20 引脚和 TS21 引脚在互电容全扫描模式中为接收专用引脚, 不能设定为发送。

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUCHTRC0 寄存器。

### 17.3.12 CTSU 通道发送 / 接收控制寄存器 1 (CTSUCHTRC1)

这是设定互电容全扫描模式中 TS 引脚 (TS08 ~ TS15) 的发送 / 接收的寄存器。

通过 8 位存储器操作指令设定 CTSUCHTRC1 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 17-15 CTSU 通道发送 / 接收控制寄存器 1 (CTSUCHTRC1) 的格式

地址: F038CH	复位后: 00H		R/W					
符号	7	6	5	4	3	2	1	0
CTSUCH TRC1	CTSUCH TRC17	CTSUCH TRC16	CTSUCH TRC15	CTSUCH TRC14	CTSUCH TRC13	CTSUCH TRC12	CTSUCH TRC11	CTSUCH TRC10
	CTSUCHTRC17		CTSUS 通道 15 (TS15) 发送 / 接收的控制注 1、注 2					
	0	接收						
	1	发送						
	CTSUCHTRC16		CTSUS 通道 14 (TS14) 发送 / 接收的控制注 1、注 2					
	0	接收						
	1	发送						
	CTSUCHTRC15		CTSUS 通道 13 (TS13) 发送 / 接收的控制注 1、注 2、注 3					
	0	接收						
	1	发送						
	CTSUCHTRC14		CTSUS 通道 12 (TS12) 发送 / 接收的控制注 1、注 2					
	0	接收						
	1	发送						
	CTSUCHTRC13		CTSUS 通道 11 (TS11) 发送 / 接收的控制注 1、注 2					
	0	接收						
	1	发送						
	CTSUCHTRC12		CTSUS 通道 10 (TS10) 发送 / 接收的控制注 1、注 3					
	0	接收						
	1	发送						
	CTSUCHTRC11		CTSUS 通道 9 (TS09) 发送 / 接收的控制注 1、注 2、注 3					
	0	接收						
	1	发送						
	CTSUCHTRC10		CTSUS 通道 8 (TS08) 发送 / 接收的控制注 1、注 2					
	0	接收						
	1	发送						

- 注 1. 在自电容单次扫描模式和自电容多次扫描模式中, 必须置“0”。
2. 在 CTSUCR0.CTSUTXVSEL 位为“1”时, 不能将 TS07 ~ TS09、TS11 ~ TS17、TS20、TS21 引脚设定为发送。另外, TS20 引脚和 TS21 引脚在互电容全扫描模式中为接收专用引脚, 不能设定为发送。
3. 只限于 80 引脚产品。

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUCHTRC1 寄存器。

### 17.3.13 CTSU 通道发送 / 接收控制寄存器 2 (CTSUCHTRC2)

这是设定互电容全扫描模式中 TS 引脚 (TS16 ~ TS23) 的发送 / 接收的寄存器。

通过 8 位存储器操作指令设定 CTSUCHTRC2 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 17-16 CTSU 通道发送 / 接收控制寄存器 2 (CTSUCHTRC2) 的格式

地址: F038DH	复位后: 00H		R/W					
符号	7	6	5	4	3	2	1	0
CTSUCH TRC2	CTSUCH TRC27	CTSUCH TRC26	CTSUCH TRC25	CTSUCH TRC24	CTSUCH TRC23	CTSUCH TRC22	CTSUCH TRC21	CTSUCH TRC20
	CTSUCHTRC27		CTSUS 通道 23 (TS23) 发送 / 接收的控制注 1、注 3					
	0		接收					
	1		发送					
	CTSUCHTRC26		CTSUS 通道 22 (TS22) 发送 / 接收的控制注 1、注 3					
	0		接收					
	1		发送					
	CTSUCHTRC25		CTSUS 通道 21 (TS21) 发送 / 接收的控制注 1、注 2、注 3					
	0		接收					
	1		发送					
	CTSUCHTRC24		CTSUS 通道 20 (TS20) 发送 / 接收的控制注 1、注 2、注 3					
	0		接收					
	1		禁止设定					
	CTSUCHTRC23		CTSUS 通道 19 (TS19) 发送 / 接收的控制注 1、注 3					
	0		接收					
	1		发送					
	CTSUCHTRC22		CTSUS 通道 18 (TS18) 发送 / 接收的控制注 1					
	0		接收					
	1		发送					
	CTSUCHTRC21		CTSUS 通道 17 (TS17) 发送 / 接收的控制注 1、注 2					
	0		接收					
	1		发送					
	CTSUCHTRC20		CTSUS 通道 16 (TS16) 发送 / 接收的控制注 1、注 2					
	0		接收					
	1		发送					

- 注 1. 在自电容单次扫描模式和自电容多次扫描模式中, 必须置“0”。
2. 在 CTSUCR0.CTSUTXVSEL 位为“1”时, 不能将 TS07 ~ TS09、TS11 ~ TS17、TS20、TS21 引脚设定为发送。另外, TS20 引脚和 TS21 引脚在互电容全扫描模式中为接收专用引脚, 不能设定为发送。
3. 只限于 80 引脚产品。

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUCHTRC2 寄存器。

### 17.3.14 CTSU 高通噪声降低控制寄存器（CTSUDCLKC）

这是设定与降低高通噪声相关的频谱扩散时钟模式和扩散量调节的寄存器。

通过 8 位存储器操作指令设定 CTSUDCLKC 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 17-17 CTSU 高通噪声降低控制寄存器（CTSUDCLKC）的格式

地址：F0390H	复位后：00H	R/W						
符号	7	6	5	4	3	2	1	0
CTSUDCLKC	0	0	CTSUSSCNT1	CTSUSSCNT0	0	0	CTSUSSMOD1	CTSUSSMOD0
			CTSUSSCNT1		CTSUSSCNT0		CTSUS 扩散时钟的控制	
			1		1		使用高通噪声降低功能注 1	
			上述以外				禁止设定	
			CTSUSSMOD1		CTSUSSMOD0		CTSUS 扩散时钟模式的选择	
			0		0		使用高通噪声降低功能注 2	
			上述以外				禁止设定	

- 注 1. 如果不设定此位，触摸测量就有可能无法正确执行。  
 2. 如果不设定此位，就无法正确取得高通噪声降低的效果。

注意 必须在 CTSUCR0.CTSUSTRT 位为“0”时设定 CTSUDCLKC 寄存器。



### 17.3.15 CTSU 状态寄存器 (CTSUST)

这是表示当前测量状态、计数器测量结果的读取状态、计数器的上溢以及互电容测量状态的寄存器。

通过 8 位存储器操作指令设定 CTSUST 寄存器。

如果给 CTSUCR0.CTSUINIT 位写“1”，此寄存器就被初始化。

在产生复位信号后，此寄存器的值变为“00H”。

图 17-18 CTSU 状态寄存器 (CTSUST) 的格式

地址: F0391H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CTSUST	CTSUPS	CTSUROVF	CTSUSOVF	CTSUDTSR	0	CTSUSTC2	CTSUSTC1	CTSUSTC0
CTSUPS	CTSUS 互电容测量状态标志注 1、注 2							
0	第 1 次测量							
1	第 2 次测量							
表示在互电容全扫描模式 (CTSUCR1.CTSUMD[1:0] 位 =11b) 中对 1 个通道进行 2 次测量中的第 1 次测量或者第 2 次测量。								
CTSUROVF	CTSUS 基准计数器上溢标志注 3、注 4							
0	无上溢							
1	有上溢							
表示基准计数器是否发生上溢。如果发生上溢，读取的测量结果 (CTSUSC 计数器) 就为“FFFFh”。								
CTSUSOVF	CTSUS 传感器的计数器上溢标志注 3、注 4							
0	无上溢							
1	有上溢							
表示传感器的计数器是否发生上溢。如果发生上溢，读取的测量结果 (CTSUSC 计数器) 就为“FFFFh”。								
CTSUDTSR	CTSUS 数据传送状态标志注 2							
0	读取到测量结果							
1	未读取到测量结果							
表示是否读取到保存在传感器的计数器和基准计数器中的测量结果。 测量结束时此位变为“1”，如果通过软件或者 DTC 读基准计数器，此位就变为“0”。								
CTSUSTC2	CTSUSTC1	CTSUSTC0	CTSUS 测量状态计数器注 2					
0	0	0	Status0					
0	0	1	Status1					
0	1	0	Status2					
0	1	1	Status3					
1	0	0	Status4					
1	0	1	Status5					

- 注 1. 在测量停止期间或者在其他测量模式中，此标准为“0”。
2. 只读位。
3. 在设定的期间内，即使发生上溢，也继续进行测量处理。另外，即使发生上溢也不发生中断。因此，必须在测量结束后（发生结束中断后），根据各通道的测量结果判断是在哪个通道发生了上溢。
4. 通过软件读取“1”后，通过写“0”清除此标志。

### 17.3.16 CTSU 高通噪声降低频谱扩散控制寄存器 (CTSUSSC)

这是根据 CTSU 基本时钟的分频设定对频谱扩散分频进行设定的寄存器。

通过 16 位存储器操作指令设定 CTSUSSC 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 17-19 CTSU 高通噪声降低频谱扩散控制寄存器 (CTSUSSC) 的格式

地址: F0392H	复位后: 0000H	R/W														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTSUSSC	0	0	0	0	CTSUS SDIV3	CTSUS SDIV2	CTSUS SDIV1	CTSUS SDIV0	0	0	0	0	0	0	0	0
CTSUSSDIV[3:0]					CTSUS 频谱扩散分频的设定											
设定频谱扩散分频的设定值。参照“表 17-3 基本时钟频率与 CTSUSSDIV[3:0] 位设定值的关系”进行设定。																

表 17-3 基本时钟频率与 CTSUSSDIV[3:0] 位设定值的关系

基本时钟频率 fb (MHz)	CTSUSSDIV[3:0] 位的设定值
$4.00 \leq fb$	0000
$2.00 \leq fb < 4.00$	0001
$1.33 \leq fb < 2.00$	0010
$1.00 \leq fb < 1.33$	0011
$0.80 \leq fb < 1.00$	0100
$0.67 \leq fb < 0.80$	0101
$0.57 \leq fb < 0.67$	0110
$0.50 \leq fb < 0.57$	0111
$0.44 \leq fb < 0.50$	1000
$0.40 \leq fb < 0.44$	1001
$0.36 \leq fb < 0.40$	1010
$0.33 \leq fb < 0.36$	1011
$0.31 \leq fb < 0.33$	1100
$0.29 \leq fb < 0.31$	1101
$0.27 \leq fb < 0.29$	1110
$fb < 0.27$	1111

### 17.3.17 CTSU 传感器偏移寄存器 0 (CTSUSU0)

这是调节 CTSU 传感器偏移和设定测量次数的寄存器。

通过 16 位存储器操作指令设定 CTSUSU0 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 17-20 CTSU 传感器偏移寄存器 0 (CTSUSU0) 的格式

地址: F0394H	复位后: 0000H	R/W
符号	15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	
CTSUSU0	CTSUSNUM[5:0]	CTSUSU[9:0]

CTSUSNUM[5:0]	CTSUSU 测量次数的设定注
设定在测量时间内重复几次由 CTSUSDPRS.CTUSUPRRATIO[3:0] 位和 CTSUSDPRS.CTUSUPRMODE[1:0] 位决定的测量脉冲数。重复次数为“CTSUSNUM[5:0]+1”。	

CTSUSU[9:0]	CTSUSU 传感器偏移调节注
000000000	电流偏移量 0
000000001	电流偏移量 1
000000010	电流偏移量 2
•	•
•	•
•	•
111111110	电流偏移量 1022
111111111	最大电流偏移量
这是调节传感器 ICO 的输入电流偏移的控制位。在触摸测量时，因无触摸状态下的静电电容产生的传感器 ICO 输入电流发生偏移，因此能防止 CTSU 传感器的计数器发生上溢。	

注 只有在发生 CTSUWR 中断后，才能设定下一个要测量的 TS 引脚。

### 17.3.18 CTSU 传感器偏移寄存器 1 (CTSUSO1)

这是设定 CTSUICO 增益调节、基本时钟频率选择以及基准 ICO 电流调节的寄存器。

通过 16 位存储器操作指令设定 CTSUSO1 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 17-21 CTSU 传感器偏移寄存器 1 (CTSUSO1) 的格式 (1/2)

地址: F0396H	复位后: 0000H	R/W														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTSUSO1	0	CTSUICOG[1:0]		CTSUSDPA[4:0]				CTSURICOA[7:0]								

CTSUICOG1	CTSUICOG0	CTSUICO 增益调节
0	0	增益 100%
0	1	增益 66%
1	0	增益 50%
1	1	增益 40%

调节传感器 ICO 和基准 ICO 的输出频率增益。通常必须设定为最大增益“00b”。  
当无触摸时的电容变化超出传感器 ICO 的动态范围时，必须通过增益调节位调节为适当的增益。

CTSUSDPA[4:0]	CTSUSO1 基本时钟的设定
00000	运行时钟的 2 分频 <sup>1</sup>
00001	运行时钟的 4 分频
00010	运行时钟的 6 分频
00011	运行时钟的 8 分频
00100	运行时钟的 10 分频
00101	运行时钟的 12 分频
00110	运行时钟的 14 分频
00111	运行时钟的 16 分频
01000	运行时钟的 18 分频
01001	运行时钟的 20 分频
01010	运行时钟的 22 分频
01011	运行时钟的 24 分频
01100	运行时钟的 26 分频
01101	运行时钟的 28 分频
01110	运行时钟的 30 分频
01111	运行时钟的 32 分频
10000	运行时钟的 34 分频
10001	运行时钟的 36 分频
10010	运行时钟的 38 分频
10011	运行时钟的 40 分频
10100	运行时钟的 42 分频
10101	运行时钟的 44 分频
10110	运行时钟的 46 分频
10111	运行时钟的 48 分频
11000	运行时钟的 50 分频
11001	运行时钟的 52 分频
11010	运行时钟的 54 分频
11011	运行时钟的 56 分频
11100	运行时钟的 58 分频
11101	运行时钟的 60 分频
11110	运行时钟的 62 分频
11111	运行时钟的 64 分频

<sup>1</sup>用于运行时钟的分频，以生成作为传感器驱动脉冲源的基本时钟。

图 17-21 CTSU 传感器偏移寄存器 1 (CTSUSO1) 的格式 (2/2)

地址: F0396H	复位后: 0000H	R/W														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTSUSO1	0	CTSUICOG[1:0]	CTSUSDPA[4:0]				CTSURICOA[7:0]									

CTSURICOA[7:0]	CTSUSO1 基准 ICO 的电流调节注
00000000	输入电流 0
00000001	输入电流 1
00000010	输入电流 2
·	·
·	·
·	·
11111110	输入电流 254
11111111	最大输入电流
通过基准 ICO 的输入电流调节振荡频率。	

- 注
1. 在互电容全扫描模式 (CTSUCR1.CTSMUD[1:0]=11b) 的高通噪声降低功能为 OFF (CTSUSDPRS.CTSSOFF=1) 时, 不能将 CTSUSDPA[4:0] 位设定为 "00000b"。
  2. 在发生 CTSUWR 中断后, 必须按照 CTSUSSC 寄存器、CTSUSO0 寄存器、CTSUSO1 寄存器的顺序写这些寄存器。另外, 通过写 CTSUSO1 寄存器转移到 Status3。因此, 在写 CTSUSO1 寄存器时, 必须 1 次写完全部位。

### 17.3.19 CTSU 传感器的计数器 (CTSUSC)

CTSUSC 寄存器是对传感器 ICO 的时钟进行递增计数的只读寄存器。

通过 16 位存储器操作指令读 CTSUSC 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 17-22 CTSU 传感器的计数器 (CTSUSC) 的格式

地址: F0398H	复位后: 0000H	R														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTSUSC																

CTSUSC[15:0]	CTSUSC 传感器的计数器
在发生 CTSURD 中断后，必须先读 CTSUSC 计数器再读 CTSURC 计数器。发生上溢时此计数器值为“FFFFh”。	
在读 CTSURC 计数器后，CTSUSC 测量状态计数器在下一次的测量时序转移到 Status4 (CTSUST.CTSUSTC[2:0] 标志变为“100b”)前，清除此计数器。另外，通过设定 CTSUCR0.CTSUINIT 位也能清除此计数器。	

### 17.3.20 CTSU 基准计数器 (CTSURC)

CTSURC 寄存器是对基准 ICO 的时钟进行计数的递增计数器的专用读寄存器。

通过 16 位存储器操作指令读 CTSURC 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 17-23 CTSU 基准计数器 (CTSURC) 的格式

地址: F039AH	复位后: 0000H	R														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTSURC																

CTSURC[15:0]	CTSUSC 基准计数器
在发生 CTSURD 中断后，必须先读 CTSUSC 计数器再读 CTSURC 计数器。发生上溢时此计数器值为“FFFFh”。	
如果在经过 Status3 指定的稳定时间后，仍未读 CTSURC 计数器，就继续 Status3 直到读 CTSURC 计数器。此寄存器是对基准 ICO 时钟进行计数的递增计数器。	
基准 ICO 用于优化通过传感器 ICO 进行的触摸测量。如果将内置于 CTSU 中的传感器 ICO 和基准 ICO 作为一个个体，则每个个体之间存在微弱的个体差异。但是，作为内置于同一个个体中的 ICO，具有几乎相同的特性，动态范围或者电流 - 频率的特性都近似。因为通过基准 ICO 电流调节位设定的电流范围几乎相当于 ICO 的动态范围，因此输入到传感器 ICO 的电流也必须在此动态外圈内。首先，为了确认 ICO 的个体差异，使用基准 ICO 测量电流 - 振荡频率的特性。因为通过基准 ICO 计数器能取得基准 ICO 振荡频率，所以通过给基准 ICO 电流调节位设定数值，并且测量基准 ICO 计数器，就能测量输入电流对应的 ICO 振荡频率 (计数器值 / 测量时间)。另外，通过基准 ICO 电流调节位的最大值测量出的基准 ICO 计数器值为 ICO 的动态外圈的最大值。因此，为了防止传感器 ICO 计数器值超出此值，需用通过偏移调节位对传感器 ICO 的电流进行偏移调节。	
必须在发生 CTSURD 中断后，读这些位。读完后，CTSUSC 测量状态计数器在下一次的测量时序转移到 Status4 (CTSUST.CTSUSTC[2:0] 标志变为“100b”)前，清除这些位。另外，通过 CTSUCR0.CTSUINIT 位也能清除这些位。	

### 17.3.21 CTSU 错误状态寄存器 (CTSUERRS)

CTSUERRS 寄存器是监视 TSCAP 电压异常状态的寄存器。

通过 16 位存储器操作指令读 CTSUERRS 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 17-24 CTSU 错误状态寄存器 (CTSUERRS) 的格式

地址: F039CH	复位后: 0000H	R														
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTSUERRS	CTSUI COMP	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CTSUICOMP	TSCAP 电压异常的监视
0	TSCAP 电压正常
1	TSCAP 电压异常
<p>如果 CTSUSO0 寄存器设定的偏移电流超出触摸测量时的传感器 ICO 输入电流，TSCAP 电压就为异常状态，无法正确进行触摸测量。</p> <p>此位监视 TSCAP 电压，并且在异常状态时变为“1”。另外，在 TSCAP 电压异常时，传感器 ICO 计数器的值不定。但是，因为触摸测量正常结束，所以从传感器 ICO 计数器的值很难检测出异常。</p> <p>给 CTSUSO1 寄存器的 CTSU 基准 ICO 电流调节位 (CTSURICOA[7:0]) 设定“0”以外的值时，必须在触摸测量结束时确认此位。</p> <p>能通过给 CTSUCR1.CTSUPON 位写“0”，并且使电源处于 OFF 状态，清除此位。</p>	

### 17.3.22 触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2)

这是设定将 P11、P20 ~ P22、P91 ~ P97、P100 ~ P107、P110、P117、P140 ~ P142 引脚用作触摸引脚功能以外的复用功能还是用作触摸引脚功能的寄存器。

通过 1 位或者 8 位存储器操作指令设定 TSSEL0 ~ TSSEL2 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 17-25 触摸引脚功能选择寄存器 0 ~ 2 (TSSEL0 ~ TSSEL2) 的格式

地址: F030AH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
TSSEL0	TSSEL07	TSSEL06	TSSEL05	TSSEL04	TSSEL03	TSSEL02	TSSEL01	TSSEL00

地址: F030BH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
TSSEL1	TSSEL15	TSSEL14	TSSEL13 注	TSSEL12	TSSEL11	TSSEL10 注	TSSEL09 注	TSSEL08

地址: F030CH      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
TSSEL2	TSSEL23 注	TSSEL22 注	TSSEL21 注	TSSEL20 注	TSSEL19 注	TSSEL18	TSSEL17	TSSEL16

TSSELxx (xx=0 ~ 23)	指定 Pmn 引脚的触摸引脚功能以外的复用功能或者触摸引脚功能 (m=1、2、9、10、11、14, n=0 ~ 7)
0	用作触摸引脚功能以外的复用功能
1	用作触摸引脚功能

注 只限于 80 引脚产品。

备注 在用作触摸引脚功能 (TSSELxx=1) 时，必须将 PUm 寄存器的 PUm<sub>n</sub> 位、POMm 寄存器的 POM<sub>m</sub><sub>n</sub> 位、以及 PIMm 寄存器的 PIM<sub>m</sub><sub>n</sub> 位都置“0”。



### 17.3.23 TSCAP 引脚的设定寄存器 (VTSEL)

在使用触摸功能时 (将任意的 TSSEL<sub>xx</sub> 位置 “1”), VTSEL 寄存器的设定有效。VTSEL 寄存器是选择 P76 端口的输入禁止或者 P76 端口的输入允许的寄存器。

通过 8 位存储器操作指令设定 VTSEL 寄存器。

在产生复位信号后, 此寄存器的值变为 “00H”。

图 17-26 TSCAP 引脚的设定寄存器 (VTSEL) 的格式

地址: F030DH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
VTSEL	0	0	0	0	0	0	0	VTSEL0

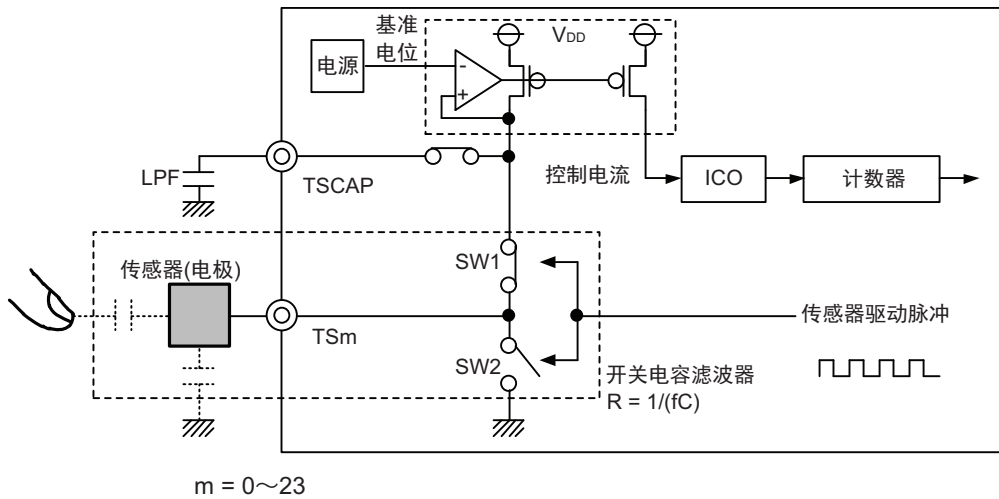
VTSEL0	P76 端口的输入禁止 / 允许的设定
0	使用触摸引脚功能时, 禁止 P76 端口的输入。
1	使用触摸引脚功能时, 允许 P76 端口的输入。

## 17.4 运行说明

### 17.4.1 测量原理

测量部电路如图 17-27 所示。

图 17-27 测量部电路



CTSU 的电流频率转换方式的静电电容测量原理如图 17-28 ~ 图 17-30 所示。

- (1) 通过将 SW1 置为 ON，将 SW2 置为 OFF，对电极的静电电容进行充电（图 17-28）。
- (2) 通过将 SW1 置为 OFF，将 SW2 置为 ON，对已充电的电容进行放电（图 17-29）。

通过在较早的时序切换 (1) 和 (2) 的充电放电，电流就能流入开关电容滤波器。此时，因为人体的接近导致静电电容值变化，所以流入的电流也发生变化。通过将和从 TSCAP 电源生成电路向开关电容滤波器流入的电流成比例的控制电流提供到 ICO，生成时钟。通过计数器对因人体接近而变的时钟频率进行测量，并且使用读取到的计数器值，通过软件判断人体接近（图 17-30）。

图 17-28 充电

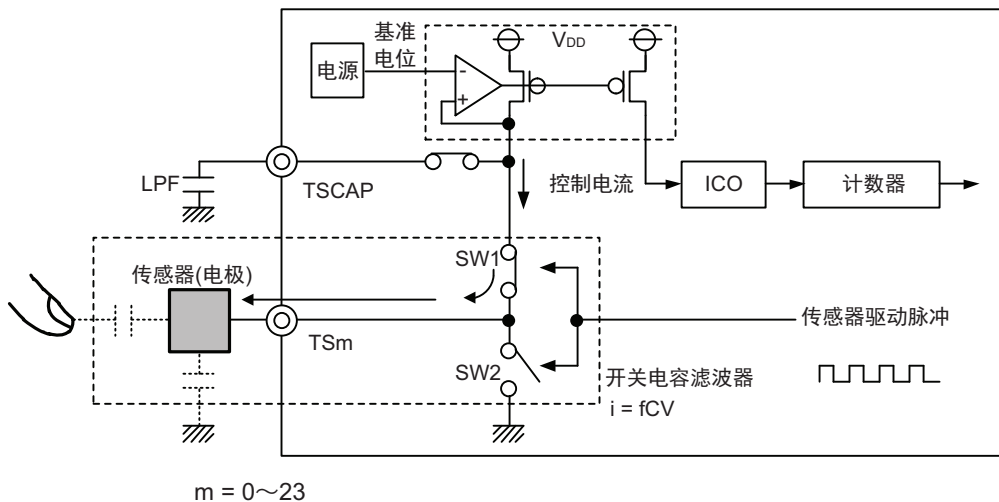


图 17-29 放电

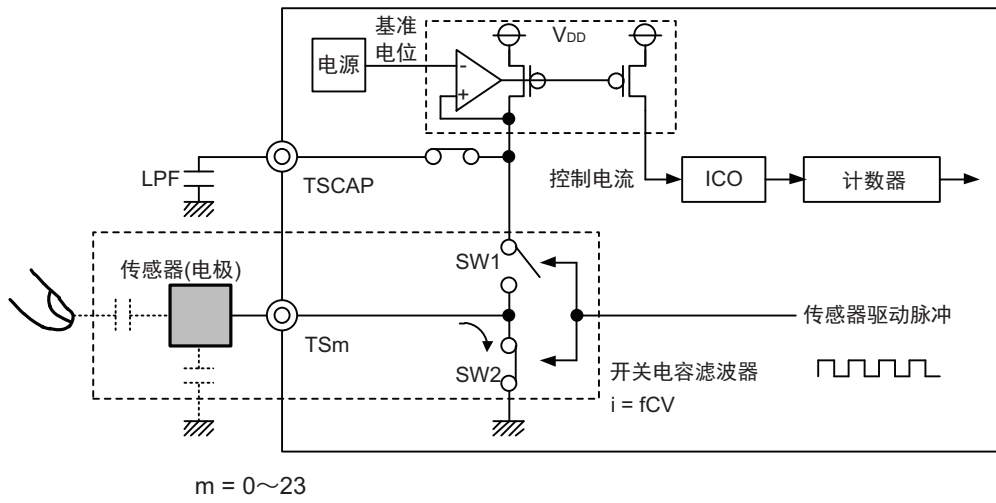
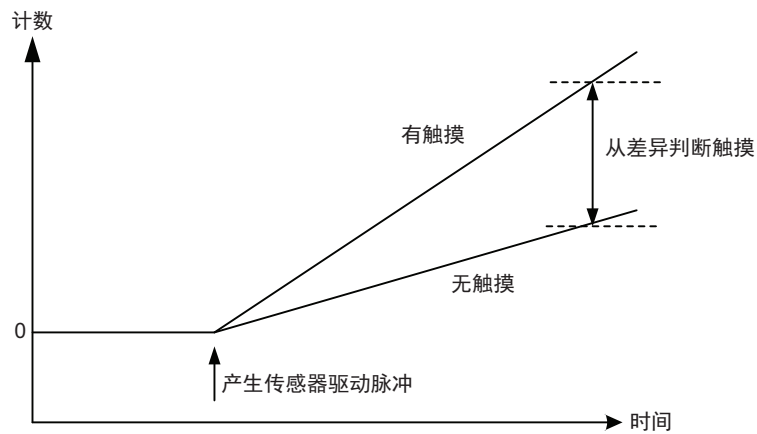


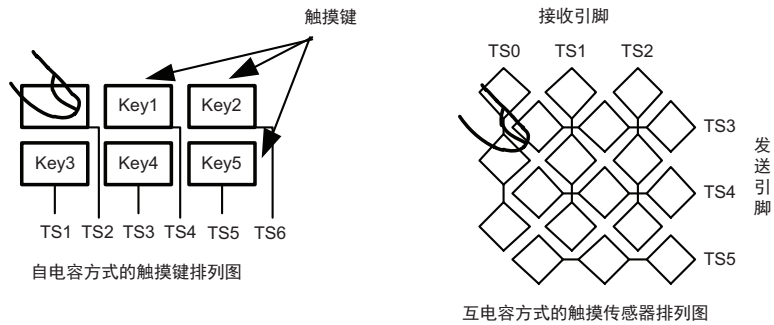
图 17-30 因有无触摸导致的测量值的变化



### 17.4.2 测量模式

CTSUS 支持自电容方式和互电容方式。自电容方式和互电容方式的概要如图 17-31 所示。

图 17-31 自电容方式和互电容方式的概要



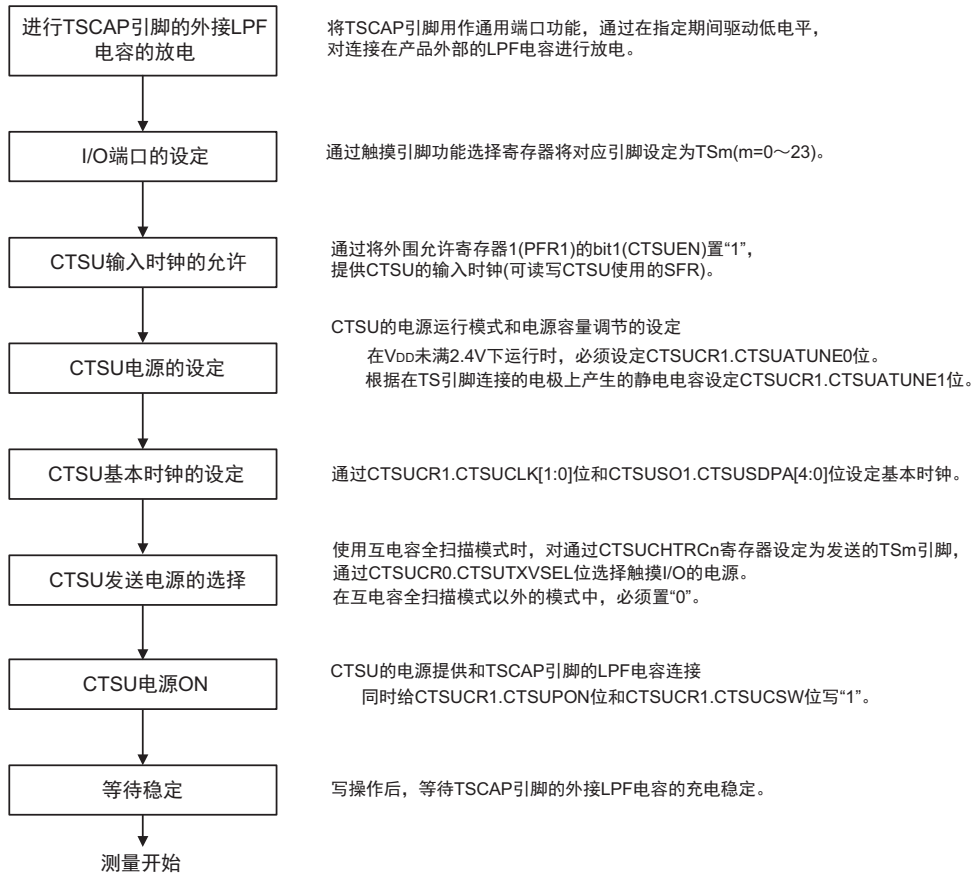
在自电容方式中，给每个触摸键分配 1 个触摸引脚，测量人体接近每个触摸键的静电电容。自电容方式有单次扫描测量模式和多次扫描测量模式。

在互电容方式中，测量相对的 2 个电极（发送引脚和接收引脚）间的电容。

#### (1) 初始设定流程

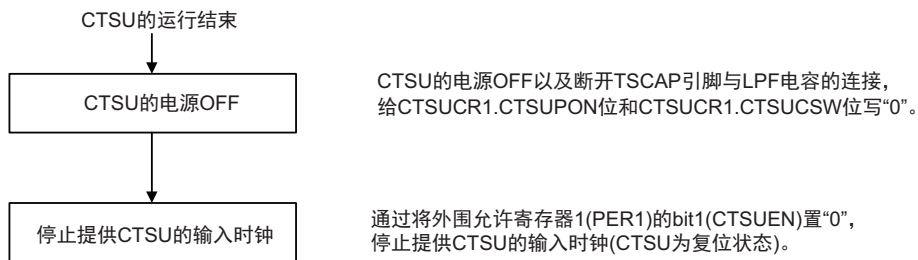
CTSUS 的初始设定流程如图 17-32 所示。

图 17-32 CTSU 初始设定流程



停止 CTSU 的运行，并且置为复位状态的流程如图 17-33 所示。

图 17-33 CTSU 的停止流程

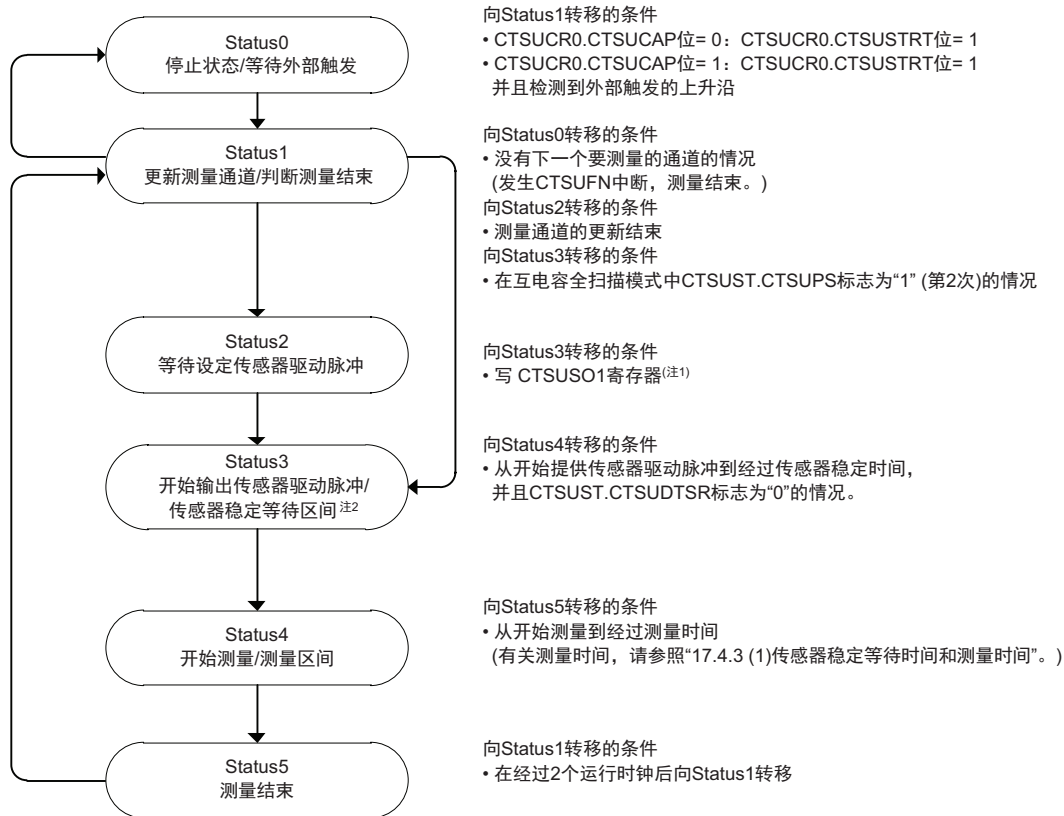


停止后，如果要重新开始运行，必须按照图 17-32 的初始设定流程进行设定。

## (2) 状态计数器

CTSUS 状态寄存器 (CTSUST) 的测量状态计数器表示当前的测量状态。  
测量状态在 3 个测量模式中通用。状态转移图如图 17-34 所示。

图 17-34 状态转移图



- 注 1. 如果要在 CTSUWR 中断处理中通过 DTC/ICU 设定寄存器, 必须最后写 CTSUSO1 寄存器。  
2. 在 CTSUST.CTSUDTSR 标志为“1”时, 为等待传送之前的测量结果。

状态计数器在指定的全部测量通道的测量结束后向 Status0 转移。

在设定软件触发时, CTSUCR0.CTSUSTRT 位能通过硬件清“0”。另外, 在设定硬件触发时, CTSUCR0.CTSUSTRT 位保持“1”, 并且进入下一个触发的待机状态。

如果在测量期间或者在触发的待机状态期间执行强制结束 (在给 CTSUCR0.CTSUSTRT 位写“0”的同时给 CTSUCR0.CTSUINIT 位写“1”), 就强制转移到 Status0 并且停止运行。

另外, 根据 CTSUMCH0 寄存器、CTSUCHACn 寄存器 (n=0~2) 和 CTSUCHTRCn 寄存器 (n=0~2) 的设定, 没有要测量的通道时, 就在转移到 Status1 后立即发生 CTSUFN 中断, 并且转移到 Status0。没有要测量的通道的情況如下所示。

- 没有通过 CTSUCHACn 寄存器指定测量对象通道时
- 在自电容单次扫描模式中通过 CTSUMCH0 寄存器指定的通道不为 CTSUCHACn 寄存器指定的测量对象时
- 在互电容全扫描模式中不存在通过 CTSUCHACn 寄存器和 CTSUCHTRCn 寄存器设定的要测量的发送通道或者接收通道时

## (3) 自电容单次扫描模式的运行

自电容单次扫描模式测量任意 1 个通道的静电电容。软件流程和运行例子如图 17-35 所示。时序图如图 17-36 所示。

图 17-35 自电容单次扫描模式的软件流程和运行例子

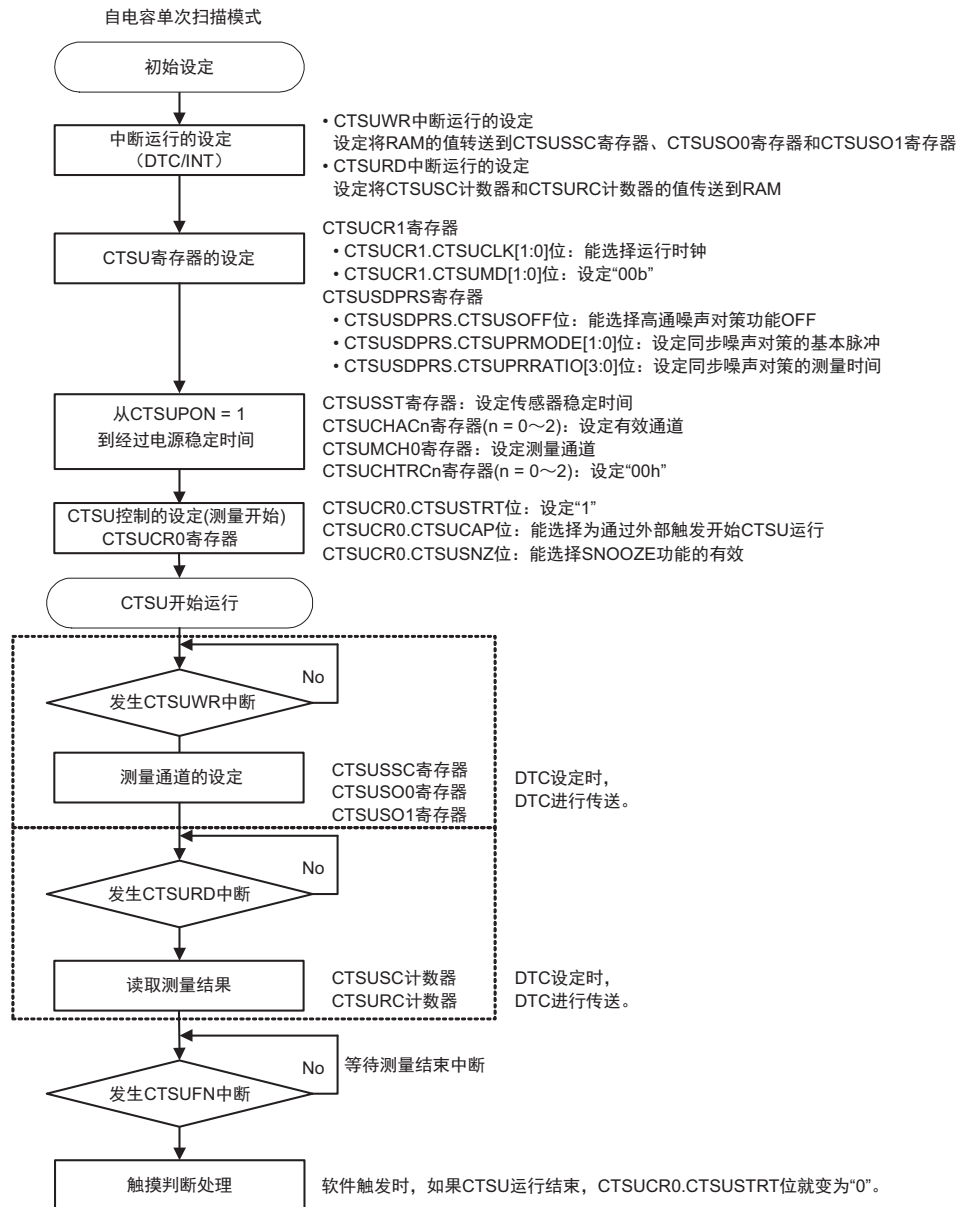


图 17-36 自电容单次扫描模式的时序图 (测量开始条件为软件触发的情况)

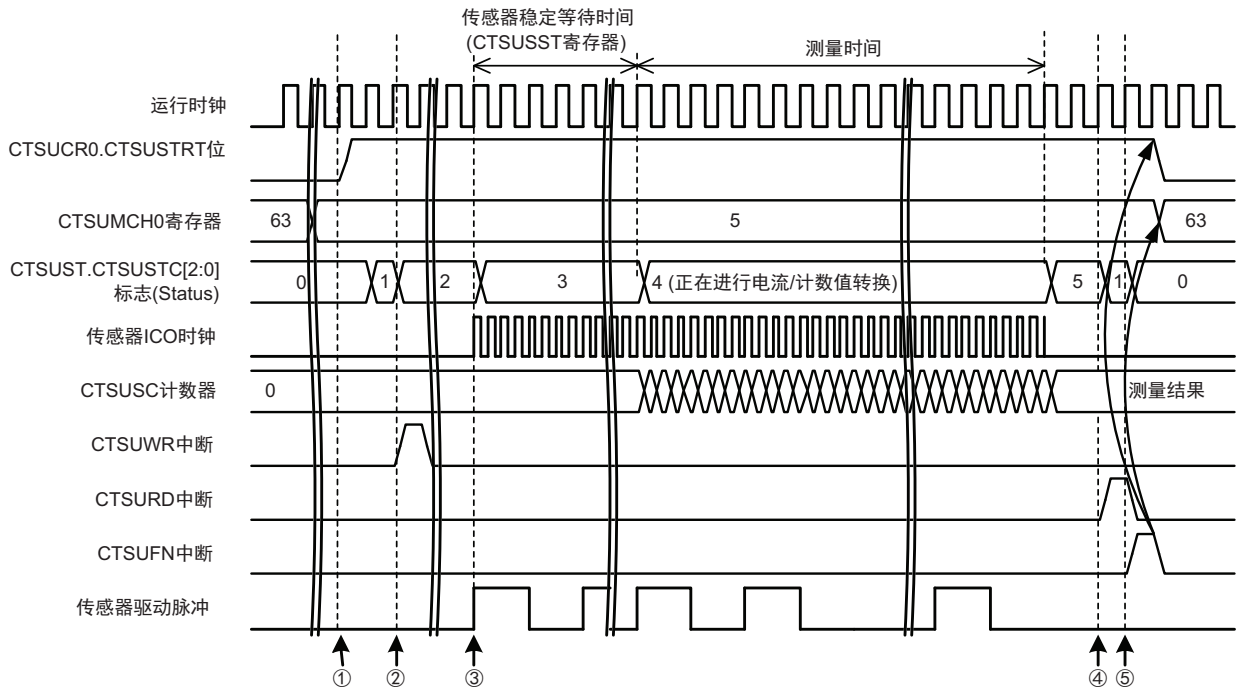


图 17-36 的时序图的运行说明如下。

- ① 在执行各种设定后，如果给 CTSUCR0.CTSUSTRT 位写“1”，就开始运行。
- ② 根据事先设定的条件，决定要测量的通道后，输出该通道的设定请求 (CTSUWR)。
- ③ 如果要测量的通道的设定 (写 CTSUSSC 寄存器、CTSUSO0 寄存器、CTSUSO1 寄存器) 结束，就输出传感器驱动脉冲，并且传感器 ICO 时钟和基准 ICO 时钟运行。
- ④ 在经过传感器稳定等待时间和测量时间，并且结束测量后，输出测量结果读取请求 (CTSURD)。
- ⑤ 输出测量结束中断 (CTSUFN) 结束测量 (向 Status0 转移)。

自电容单次扫描模式的触摸引脚状态如表 17-4 所示。

表 17-4 自电容单次扫描模式的触摸引脚状态

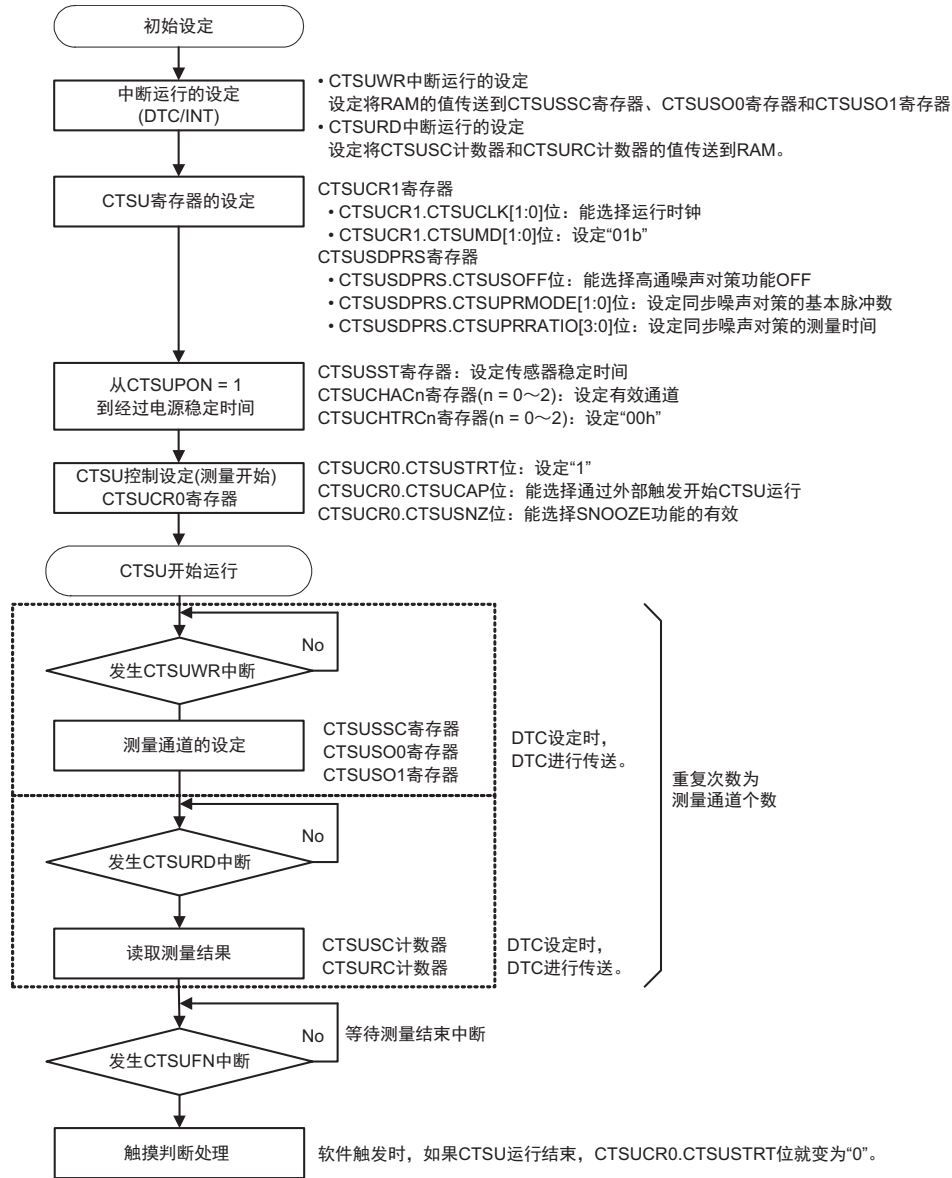
Status	触摸引脚	
	测量通道	测量通道以外
0	低电平	低电平
1	低电平	低电平
2	低电平	低电平
3	脉冲	低电平
4	脉冲	低电平
5	低电平	低电平



(4) 自电容多次扫描模式的运行

自电容多次扫描模式对通过 CTSUCHACn 寄存器 (n=0 ~ 2) 设定为测量对象的全部通道按上升顺序依次进行静电电容的测量。软件流程和运行例子如图 17-37 所示，时序图如图 17-38 所示。

图 17-37 自电容多次扫描模式的软件流程和运行例子



自电容多次扫描模式的通道测量顺序

<设定>

- 选择自电容多次扫描模式 (CTSUCR1.CTSUMD[1:0]位 = 01b)
- 设定通道0、通道3、通道5、通道6为有效通道 (CTSUCHACn.CTSUCHACn[7:0]位 (n = 0) = 01101001b)

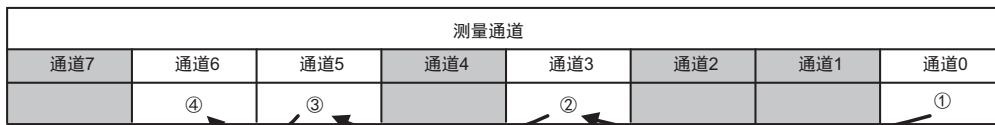


图 17-38 自电容多次扫描模式的时序图 (测量开始条件为软件触发的情况)

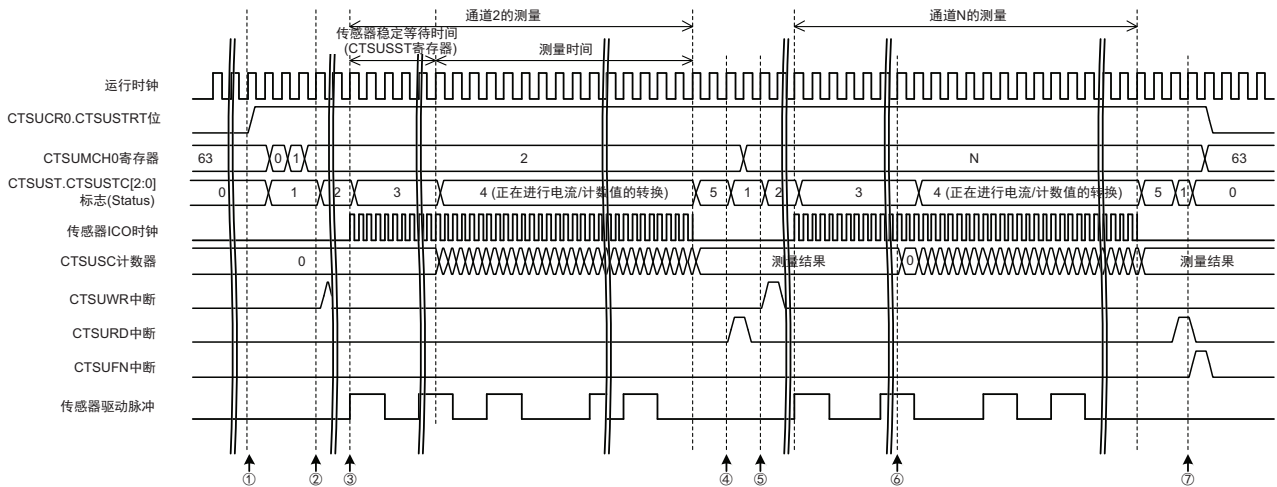


图 17-38 的时序图的运行说明如下。

- ① 在执行各种设定后，如果给 CTSUCR0.CTSUSTRT 位写“1”，就开始运行。
- ② 根据事先设定的条件，决定要测量的通道后，输出该通道的设定请求 (CTSUWR)。
- ③ 如果要测量的通道的设定 (写 CTSUSSC 寄存器、CTSUSO0 寄存器、CTSUSO1 寄存器) 结束，就输出传感器驱动脉冲，并且传感器 ICO 时钟和基准 ICO 时钟运行。
- ④ 在经过传感器稳定等待时间和测量时间，并且结束测量后，输出测量结果读取请求 (CTSURD)。
- ⑤ 在决定了下一个要测量的通道后，输出测量通道的设定请求 (CTSUWR)。
- ⑥ 在经过稳定等待时间并且读取之前的测量结果后，清除之前的测量结果，开始测量。
- ⑦ 如果全部通道的测量结束，就输出测量结束中断 (CTSUFN)，结束测量 (向 Status0 转移)。

自电容多次扫描模式的触摸引脚状态如表 17-5 所示。

表 17-5 自电容多次扫描模式的触摸引脚状态

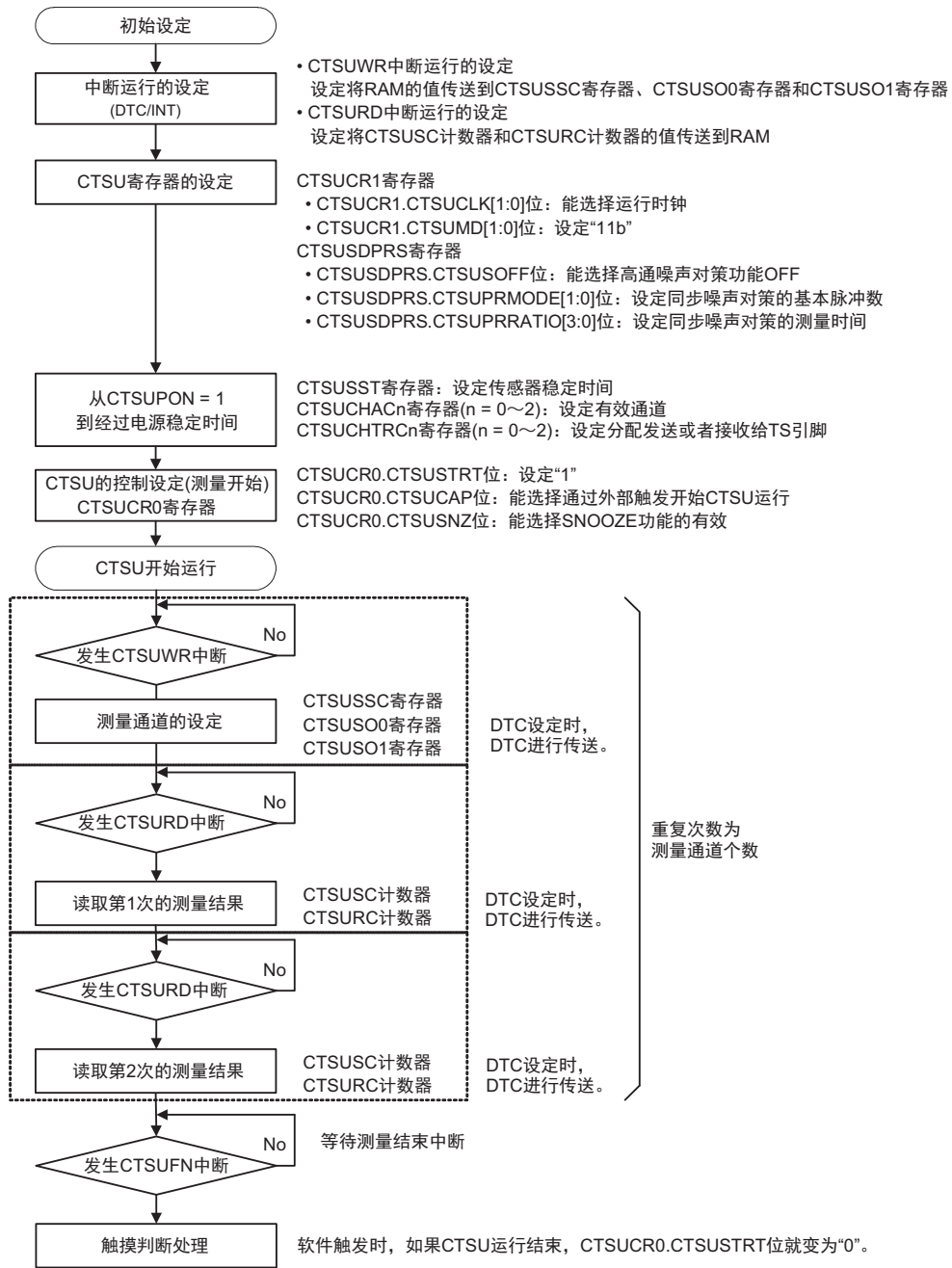
Status	触摸引脚	
	测量通道	测量通道以外
0	低电平	低电平
1	低电平	低电平
2	低电平	低电平
3	脉冲	低电平
4	脉冲	低电平
5	低电平	低电平

### (5) 互电容全扫描模式的运行

互电容全扫描模式在接收通道的传感器驱动脉冲的高电平期间，对测量对象的发送通道外加边沿后进行测量。对 1 个测量对象执行上升沿和下降沿的 2 次测量。通过这 2 次测量的数据差进行触摸判断，实现更高的触摸灵敏度。

按顺序对通过 CTSUCHTRCn 寄存器 (n=0 ~ 2) 设定的发送或者接收并且通过 CTSUCHACn 寄存器 (n=0 ~ 2) 设定为测量对象的通道进行静电电容的测量。对测量对象的引脚分配发送或者接收，并且通道轮询调度算法进行测量。软件流程和运行例子如图 17-39 所示。时序图如图 17-40 所示。

图 17-39 互电容全扫描模式的软件流程和运行例子



互电容全扫描模式的通道测量顺序

<设定>

- 选择互电容全扫描模式(CTSUCR1.CTSUMD[1:0] = 11b)
- 设定通道0、通道3、通道5、通道6为有效通道(CTSUCHACn.CTSUCHACn[7:0]位(n = 0)= 01101001b)
- 设定通道0~通道3为接收通道, 通道4~通道7为发送通道(CTSUCHTRCn.CTSUCHTRCn[7:0]位(n = 0)= 1111000b)

		接收通道			
		通道3	通道2	通道1	通道0
发送通道	通道4				
	通道5	③			①
	通道6	④			②
	通道7				

图 17-40 互电容全扫描模式的时序图 (测量开始条件为软件触发的情况)

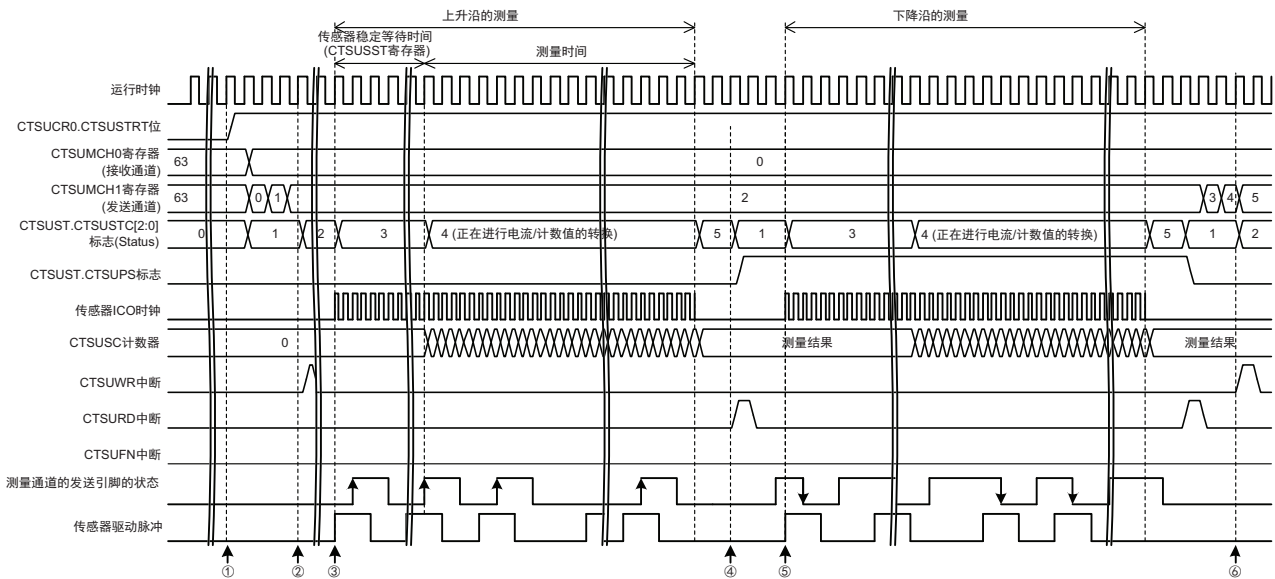


图 17-40 的时序图的运行说明如下。

- ① 在执行各种设定后，如果给 CTSUCR0.CTSUSTRT 位写“1”，就开始运行。
- ② 根据事先设定的条件，决定要测量的通道后，输出该通道的设定请求 (CTSUWR)。
- ③ 如果要测量的通道的设定 (写 CTSUSSC 寄存器、CTSUSO0 寄存器、CTSUSO1 寄存器) 结束，就输出传感器驱动脉冲，并且传感器 ICO 时钟和基准 ICO 时钟运行。同时，在传感器驱动脉冲的高电平期间，向测量通道的发送引脚输出作为上升沿的脉冲。
- ④ 在经过传感器稳定等待时间和测量时间，并且结束测量后，输出测量结果读取请求 (CTSURD)。
- ⑤ 在传感器驱动脉冲期间，对同一个通道输出作为下降沿的脉冲，并且进行测量。
- ⑥ 对同一个通道进行 2 次测量的结束后，决定下一个要测量的通道，并且进行相同的测量。
- ⑦ 如果全部通道的测量结束，就输出测量结束中断 (CTSUFN)，结束测量 (向 Status0 转移)。

互电容测量状态标志 (CTSUST.CTSUPS 标志) 随 Status5 到 Status1 的转移而变。

互电容全扫描模式的触摸引脚状态如表 17-6 所示。

表 17-6 互电容全扫描模式的触摸引脚状态

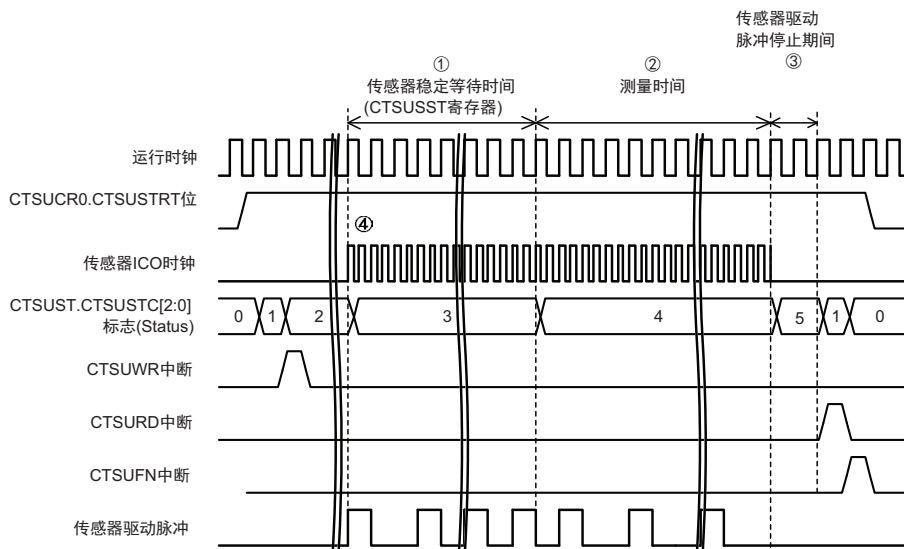
Status	接收通道的触摸引脚		发送通道的触摸引脚		备注
	测量通道	测量通道以外	测量通道	测量通道以外	
0	低电平	低电平	低电平	低电平	—
1	低电平	低电平	低电平 / 高电平	低电平	—
2	低电平	低电平	低电平	低电平	—
3	脉冲	低电平	脉冲	低电平	第 1 次测量：和接收通道同相的脉冲 第 2 次测量：和接收通道反相的脉冲
4	脉冲	低电平	脉冲	低电平	—
5	低电平	低电平	低电平	低电平	—

### 17.4.3 多个模式的通用事项

#### (1) 传感器稳定等待时间和测量时间

传感器稳定等待时间和测量时间的时序图如图 17-41 所示。

图 17-41 传感器稳定等待时间和测量时间



- ① 对于 CTSUWR 中断请求，通过写 CTSUSO1 寄存器开始输出传感器驱动脉冲，并且等待 CTSUSST 寄存器设定的稳定时间。
- ② 在经过传感器稳定时间，并且 CTSUST.CTSUDTSR 标志变为“0”后，转移到 Status4，开始测量。由基本时钟周期、CTSUSDPRS.CTSUPRMODE[1:0] 位、CTSUPRRATIO[3:0] 位和 CTSUSO0.CTSUSNUM[5:0] 位决定测量时间。一旦经过测量时间，该通道的测量就结束。
- ③ 在经过测量时间后，通过 2 个运行时钟周期转移到 Status1，并且发生 CTSURD 中断。因此，必须读取 CTSUSC 计数器和 CTSURC 计数器的内容。此时，传感器驱动脉冲为低电平输出。在设定的通道的测量全部结束后，CTSUCR0.CTSUSTRT 位变为“0”。
- ④ 在 CTSUST.CTSUSTC[2:0] 标志为“011b” (Status3) 或者“100b” (Status4) 的期间，传感器 ICO 时钟振荡。

## (2) 中断

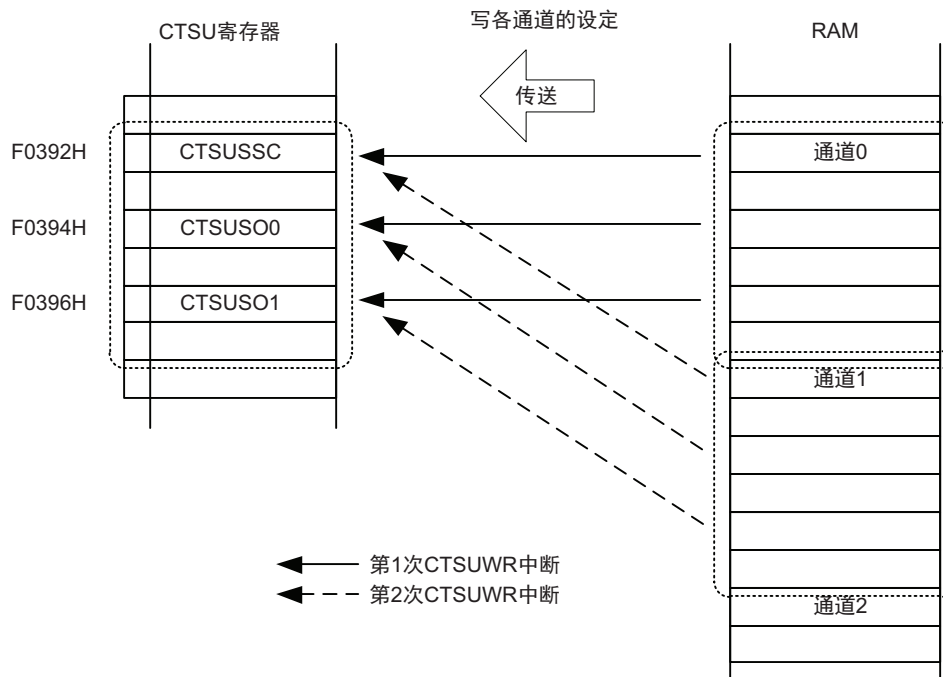
CTSUS 有以下 3 种中断。

- 各通道的设定寄存器写操作请求中断 (INTCTSUWR)
- 测量数据传送请求中断 (INTCTSURD)
- 测量结束中断 (INTCTSUFN)

## (a) 各通道的设定寄存器写操作请求中断 (INTCTSUWR)

在 RAM 上准备各测量通道的设定数据，并且事先设定对应 CTSUWR 中断的 DTC/INT 的传送。在从 Status1 转移到 Status2 的时序，输出 CTSUWR 中断。必须将对应通道的设定数据从 RAM 写入 CTSUSSC 寄存器、CTSUSO0 寄存器和 CTSUSO1 寄存器 (图 17-42)。因为 CTSUSO1 寄存器的写操作对下一个 Status 转移进行控制，因此，必须最后设定 CTSUSO1 寄存器。

图 17-42 使用 CTSUWR 中断进行 DTC 传送运行的例子



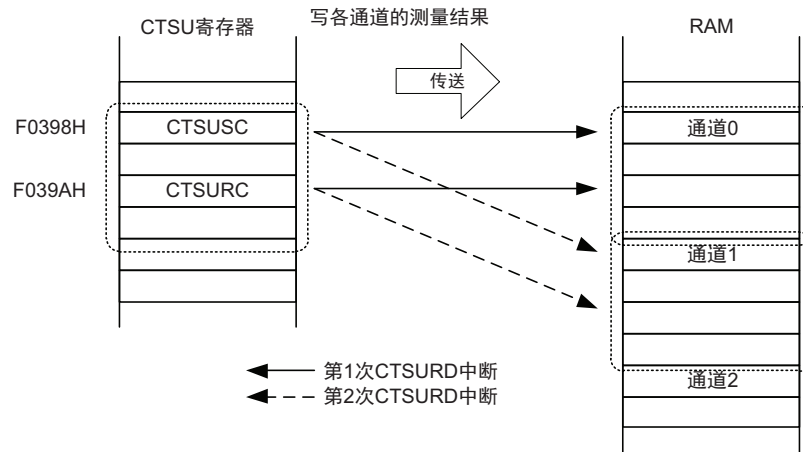
将要设定的寄存器 (CTSUSSC 寄存器、CTSUSO0 寄存器、CTSUSO1 寄存器) 分配到连续的地址。作为发生中断时的运行，必须如下进行设定。

- 传送目标地址：CTSUSSC 寄存器的地址
- 传送目标地址的处理：通过 1 次中断进行 3 次 2 字节数据的传送 (固定起始字节的地址)
- 传送源地址：在 RAM 上准备的设定数据的最小通道的 CTSUSSC 寄存器数据保存地址
- 传送源地址的处理：通过 1 次中断进行 3 次 2 字节数据的传送 (起始字节的地址为上一次中断处理的继续)
- 通过中断进行的传送次数：指定要测量的次数

**(b) 测量数据传送请求中断 (INTCTSURD)**

事先设定对应 CTSURD 中断的 DTC/ICU 传送。在 1 个通道测量结束后的 Status5 转移到 Status1 的时序，输出 CTSURD 中断。必须从 CTSUSC 计数器和 CTSURC 计数器读取测量结果（图 17-43）。

图 17-43 使用 CTSURD 中断进行 DTC 传送运行的例子



将作为传送源的测量结果寄存器（CTSUSC 计数器和 CTSURC 计数器）分配到连续的地址。作为发生中断时的运行必须如下进行设定。

- 传送源地址：CTSUSC 计数器的地址
- 传送源地址的处理：通过 1 次中断进行 2 次 2 字节数据的传送（固定起始地址）
- 传送目标地址：在 RAM 上准备的设定数据的最小通道的 CTSUSC 计数器数据保存地址
- 传送目标地址的处理：通过 1 次中断进行 2 次 2 字节数据的传送（起始地址为上一次中断处理的继续）
- 通过通道中断进行的传送次数：指定要测量的次数

**(c) 测量结束中断 (INTCTSUFN)**

在全部通道测量结束后的 Status1 转移到 Status0 的时序发生中断。通过软件确认上溢标志（CTSUST.CTSUSOVF 和 CTSUROVF 标志），并且根据读取的测量结果判断有无触摸。

在中断控制部设定中断请求的接受或者禁止。

**(3) 测量开始条件**

CTSUS 有 2 种测量开始条件。

- 软件触发
 

如果将 CTSUCR0 寄存器的 CTSUCAP 位置“0”，就能选择软件触发作为 CTSUS 测量运行开始触发。如果将 CTSUCR0 寄存器的 CTSUSTRT 位置“1”，就开始 CTSUS 测量运行。
- 外部触发
 

如果将 CTSUCR0 寄存器的 CTSUCAP 位置“1”，就能选择外部触发模式（事件链接控制器（ELC）的事件输入）作为 CTSUS 测量运行开始触发。必须在设定外部触发模式中的 ELC 后开始 CTSUS 测量。如果将 CTSUCR0 寄存器的 CTSUSTRT 位置“1”，就在外部触发的上升沿开始测量。如果在测量期间输入外部触发，就忽视此输入继续运行。在发生 INTCTSUFN 中断并且经过 1 个运行时钟周期后，下一个外部事件才有效。



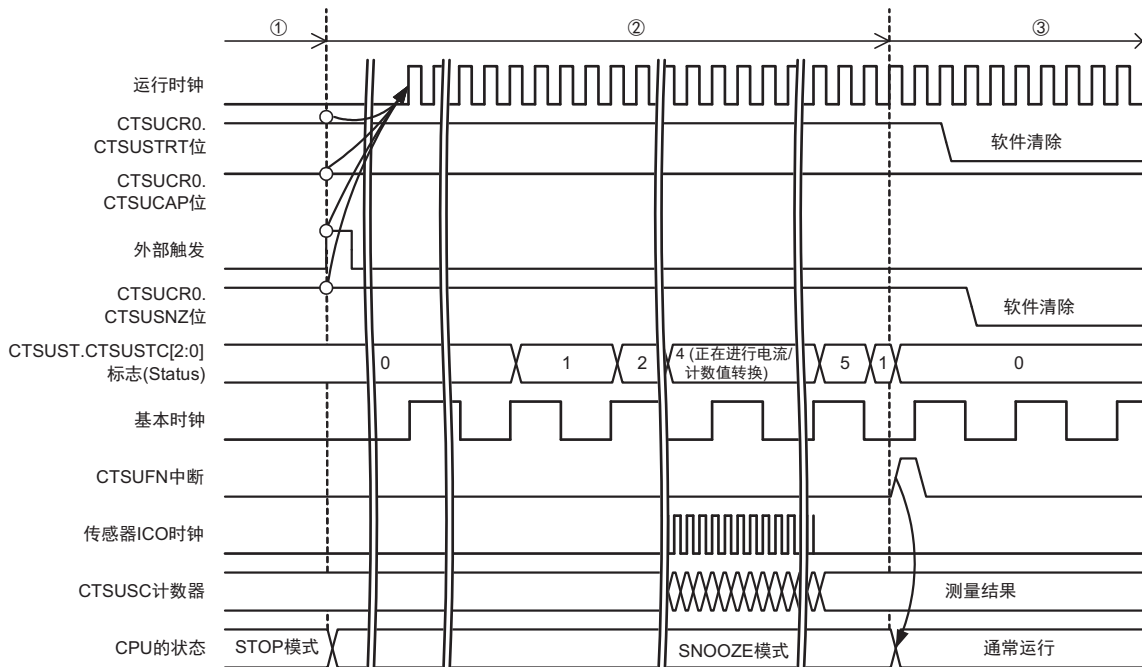
在使用外部触发时，必须按照以下步骤设定事件链接控制器 (ELC)。

1. 进行 CTSU 的初始设定。
2. 通过将 CTSUCR0 寄存器的 CTSUSTRT 位置“0”（测量运行停止状态），将 CTSU 启动源设定为事件链接控制器。
3. 在将 CTSUCR0 寄存器的 CTSUCAP 位置“1”后，将 CTSUSTRT 位置“1”。
4. 启动 CTSU 启动源对应的外围硬件。

#### (4) CTSU 的 SNOOZE 功能

在选择外部触发时，通过将 CTSUSNZ 位置“1”，能使用 SNOOZE 功能。SNOOZE 功能的时序图如图 17-44 所示。

图 17-44 CTSU 的 SNOOZE 功能的时序图



##### ① 等待外部触发

在将 CTSUCAP 位和 CTSUSNZ 位置“1”后，给 CTSUSTRT 位写“1”，CPU 就转移到 STOP 模式。在将 CTSUSNZ 位置“1”时，CTSUS 就转移到挂起状态。

如果在 STOP 模式中，通过 ELC 产生外部触发，CTSUS 就输出时钟请求信号（内部信号），并且 CPU 转移到 SNOOZE 状态，开始向 CTSUS 提供高速内部振荡器时钟。

##### ② SNOOZE 模式中的 CTSUS 测量

在向 CTSUS 提供高速内部振荡器时钟后，就解除 CTSUS 的挂起状态，经过 64 个基本时钟周期后，状态计数器就转移到 Status1，开始测量。

##### ③ CPU 处理

测量结束后，通过 INTCTSUFN 中断使 CPU 恢复到通常的运行模式，进行 CPU 处理。

如果要再次进行测量，必须按照以下的步骤对 CTSUS 进行初始化，使 CPU 转移到 STOP 模式。

- a. 在将 CTSUSTRT 位置“0”的同时，将 CTSUINIT 位置“1”（强制停止）。
- b. 将 CTSUSNZ 位置“0”。

必须在强制停止前，结束测量结果的读取。



## 17.5 使用时的注意事项

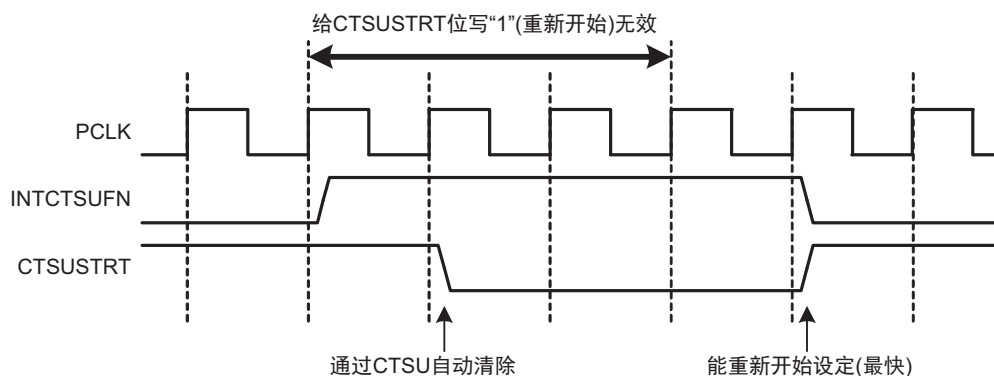
### (1) 测量结果数据 (CTSUSC 计数器和 CTSURC 计数器)

禁止在测量过程中进行读操作。否则,就有可能因异步而无法读取正确的值。

### (2) 软件触发

通过 CTSUCR1.CTSUCLK[1:0] 位选择“10b” ( $f_{CLK}/4$ ) 时,如果要在测量结束后通过给 CTSUCR0.CTSUSTRT 位写“1”重新开始测量,就必须在发生中断后至少等待 3 个周期,才能写 CTSUCR0.CTSUSTRT 位。

图 17-45 重新开始测量时的注意事项



### (3) 外部触发

- 如果在测量时间内输入外部触发,就不开始测量。在发生 CTSUFN 中断并且经过 1 个运行时钟周期后,下一个外部事件才有效。
- 如果要结束外部触发模式,就必须在给 CTSUCR0.CTSUSTRT 位写“0”的同时,给 CTSUCR0.CTSUINIT 位写“1”(强制停止)。

### (4) 强制停止的注意事项

如果要在运行期间执行强制停止,就必须在给 CTSUCR0.CTSUSTRT 位写“0”的同时,给 CTSUCR0.CTSUINIT 位写“1”。运行停止后,内部控制寄存器被初始化。

通过 CTSUCR0.CTSUINIT 位进行的初始化,除了对内部测量状态进行初始化外,还对以下的寄存器进行初始化。

- CTSUMCH0 寄存器
- CTSUMCH1 寄存器
- CTSUST 寄存器
- CTSUSC 计数器
- CTSURC 计数器

另外,在强制停止后,根据内部状态有可能产生中断请求。必须在强制停止后进行 DTC 或者中断控制器的停止/无效处理。

在安装的系统因某种原因而停止 DTC 传送时,必须对 CTSU 执行强制停止以及初始化处理。

### (5) TSCAP 引脚

为了稳定 CTSU 的内部电压，需要给 TSCAP 引脚连接电容器。在 TSCAP 引脚与电容器，以及电容器与 GND 之间，必须尽量使用宽且粗的布线。

连接 TSCAP 引脚的电容器，在将开关打开 (CTSUCR1.CTSUCSW 位为“1”) 后进行连接前，必须通过控制 I/O 端口输出低电平，进行充分的放电。

### (6) 测量期间 (CTSUCR0.CTSUSTRT 位为“1”) 的注意事项

在测量期间 (CTSUCR0.CTSUSTRT 位为“1”)，不能从上层系统执行“停止 CPU/ 外围硬件时钟”或者“更改与触摸引脚 (TS 引脚、TSCAP 引脚) 相关的端口设定”。

如果执行了违反此规定的控制，就必须在进行强制停止 (CTSUCR0.CTSUSTRT 位为“0”、CTSUCR0.CTSUINIT 位为“1”) 后，同时给 CTSUCR1.CTSUPON 位和 CTSUCR1.CTSUCSW 位写“0”，并且在将 CTSUCR0.CTSUSNZ 位置“0”后，按照图 17-32 的初始设定流程重新开始测量。

### (7) P100 引脚和 P101 引脚的注意事项

在互电容全扫描模式中，TS20 和 TS21 为接收专用的引脚，不能用于发送。

## 第 18 章 LCD 控制器 / 驱动器

LCD 显示功能的引脚数如下表所示。

表 18-1 LCD 显示功能的引脚

项目	R7F0C205-208							
LCD 控制器 / 驱动器	段信号输出：28 (24) 注 1 公共信号输出：8							
复用 I/O 端口	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
P7	—	—	SEG27 注 2	SEG26 注 2	SEG25	SEG24 注 2	SEG23 注 2	SEG22 注 2
P6	SEG21 注 2	SEG20 注 2	SEG19	SEG18	SEG17	SEG16	SEG15	SEG14
P14	—	—	—	—	—	SEG13	SEG12	SEG11
P11	—	—	—	—	SEG10	SEG9	SEG8	—
P10	SEG7	SEG6	SEG5	SEG4	—	—	—	—
不和 I/O 端口复用								
COM4	SEG0							
COM5	SEG1							
COM6	SEG2							
COM7	SEG3							

注 1. ( ) 内是使用 8 com 时的信号输出个数。

2. 在 PFSEGR=00H 时，支持这些段信号输出引脚的复用端口。其他情况时，请参照“18.3.8 端口功能 /SEG 输出重定向寄存器 (PFSEGR)”。

## 18.1 LCD 控制器 / 驱动器的功能

R7F0C205-208 内置的 LCD 控制器 / 驱动器的功能如下所示。

- (1) 可选择 A 波形或者 B 波形。
- (2) LCD 驱动电压生成电路能进行内部升压、电容分割和外部电阻分割的切换。
- (3) 能通过自动读显示数据寄存器进行段信号和公共信号的自动输出。
- (4) 能从升压电路运行时生成的 16 种基准电压（调整对比度）中选择。
- (5) 能进行 LCD 闪烁显示。

在各显示模式中能显示的最大像素如表 18-2 所示。

表 18-2 最大显示像素

LCD 驱动器的 驱动波形	LCD 驱动器的 驱动电压生成电路	偏压法	时间片	最大显示像素
A 波形	外部电阻分割	—	静态	28 (28 个段 × 1 个公共)
		1/2	2	56 (28 个段 × 2 个公共)
			3	84 (28 个段 × 3 个公共)
		1/3	3	112 (28 个段 × 4 个公共)
			4	192 (24 个段 × 8 个公共)
	内部升压	1/3	3	84 (28 个段 × 3 个公共)
			4	112 (28 个段 × 4 个公共)
		1/4	6	156 (26 个段 × 6 个公共)
			8	192 (24 个段 × 8 个公共)
	电容分割	1/3	3	84 (28 个段 × 3 个公共)
			4	112 (28 个段 × 4 个公共)
	B 波形	外部电阻分割、 内部升压	1/3	4
1/4			8	
电容分割		1/3	4	112 (28 个段 × 4 个公共)

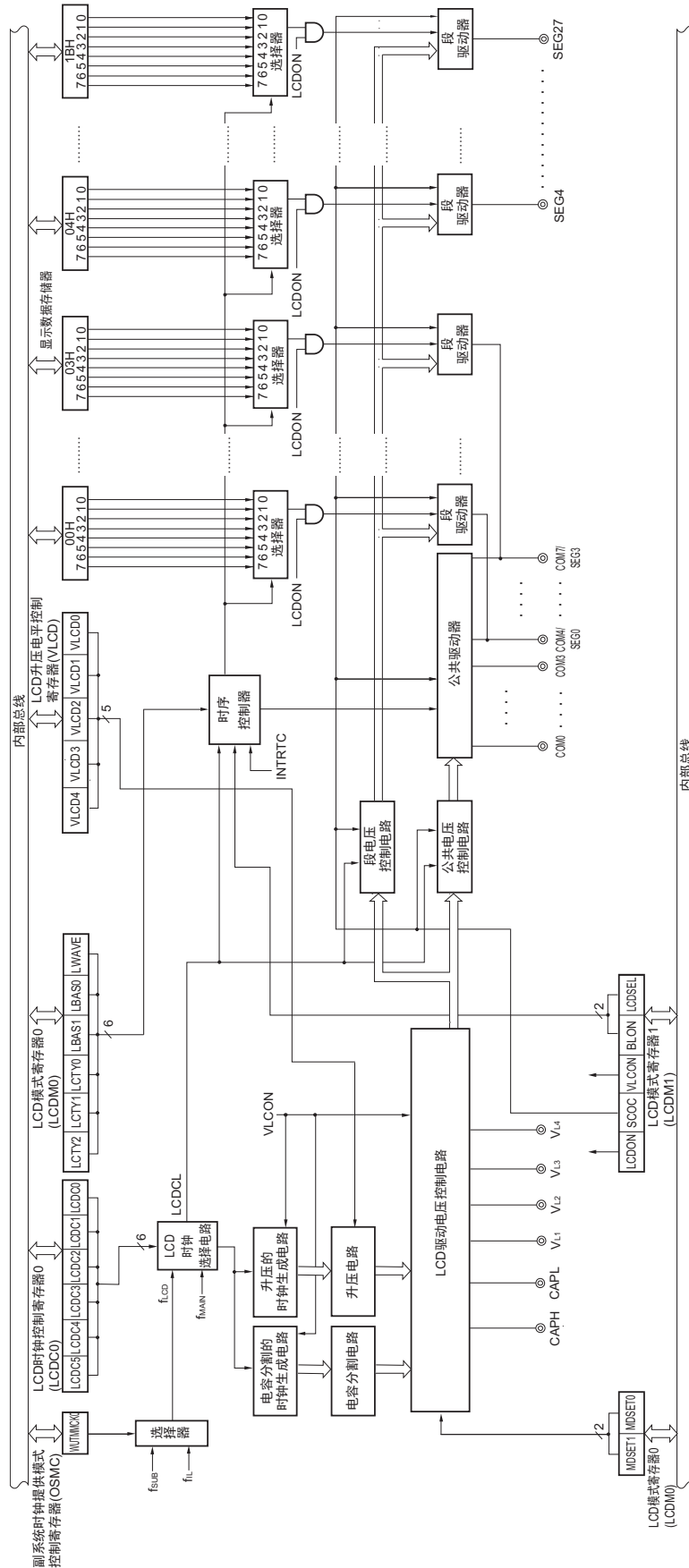
## 18.2 LCD 控制器 / 驱动器的结构

LCD 控制器 / 驱动器由以下硬件构成。

表 18-3 LCD 控制器 / 驱动器的结构

项目	结构
控制寄存器	LCD 模式寄存器 0 (LCDM0) LCD 模式寄存器 1 (LCDM1) 副系统时钟提供模式控制寄存器 (OSMC) LCD 时钟控制寄存器 0 (LCDC0) LCD 升压电平控制寄存器 (VLCD) LCD 输入切换控制寄存器 (ISCLCD) LCD 端口功能寄存器 0 ~ 3 (PFSEG0 ~ PFSEG3) 端口功能 /SEG 输出重定向寄存器 (PFSEGR) 端口模式寄存器 6、7、10、11、14 (PM6、PM7、PM10、PM11、PM14)

图 18-1 LCD 控制器 / 驱动器的框图



### 18.3 控制 LCD 控制器 / 驱动器的寄存器

通过以下 9 种寄存器控制 LCD 控制器 / 驱动器。

- LCD 模式寄存器 0 (LCDM0)
- LCD 模式寄存器 1 (LCDM1)
- 副系统时钟提供模式控制寄存器 (OSMC)
- LCD 时钟控制寄存器 0 (LCDC0)
- LCD 升压电平控制寄存器 (VLCD)
- LCD 输入切换控制寄存器 (ISCLCD)
- LCD 端口功能寄存器 0~3 (PFSEG0~PFSEG3)
- 端口功能/SEG 输出重定向寄存器 (PFSEGR)
- 端口模式寄存器 6、7、10、11、14 (PM6、PM7、PM10、PM11、PM14)

### 18.3.1 LCD 模式寄存器 0 (LCDM0)

这是设定 LCD 运行的寄存器。

通过 8 位存储器操作指令设定 LCDM0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 18-2 LCD 模式寄存器 0 (LCDM0) 的格式

地址: FFF40H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
LCDM0	MDSET1	MDSET0	LWAVE	LDTY2	LDTY1	LDTY0	LBAS1	LBAS0

MDSET1	MDSET0	LCD 驱动电压生成电路的选择
0	0	外部电阻分割方式
0	1	内部升压方式
1	0	电容分割方式
1	1	禁止设定

LWAVE	LCD 显示波形的选择
0	A 波形
1	B 波形

LDTY2	LDTY1	LDTY0	LCD 显示的时间片选择
0	0	0	静态
0	0	1	2 个时间片
0	1	0	3 个时间片
0	1	1	4 个时间片
1	0	0	6 个时间片
1	0	1	8 个时间片
上述以外			禁止设定

LBAS1	LBAS0	LCD 显示的偏压法选择
0	0	1/2 偏压法
0	1	1/3 偏压法
1	0	1/4 偏压法
1	1	禁止设定

注意 1. 当 LCDM1 寄存器的 SCOC 位为“1”时，不能改写 LCDM0 寄存器的值。

2. 当选择静态 (LDTY2 ~ LDTY0=000B) 时，必须将 LBAS1 位和 LBAS0 位置初始值 (“00B”)。如果设定初始值以外的值，就不保证运行。

3. 只对应表 18-4 所示的显示波形、时间片、偏压法的组合设定。

禁止表 18-4 所示以外的组合设定。



表 18-4 显示波形、时间片、偏压法和帧频的组合

显示模式			设定值						驱动电压的生成方式		
显示波形	时间片	偏压法	LWAVE	LDTY2	LDTY1	LDTY0	LBAS1	LBAS0	外部电阻分割	内部升压	电容分割
A 波形	8	1/4	0	1	0	1	1	0	○ (24~128Hz)	○ (24~64Hz)	×
A 波形	6	1/4	0	1	0	0	1	0	×	○ (32~86Hz)	×
A 波形	4	1/3	0	0	1	1	0	1	○ (24~128Hz)	○ (24~128Hz)	○ (24~128Hz)
A 波形	3	1/3	0	0	1	0	0	1	○ (32~128Hz)	○ (32~128Hz)	○ (32~128Hz)
A 波形	3	1/2	0	0	1	0	0	0	○ (32~128Hz)	×	×
A 波形	2	1/2	0	0	0	1	0	0	○ (24~128Hz)	×	×
A 波形	静态		0	0	0	0	0	0	○ (24~128Hz)	×	×
B 波形	8	1/4	1	1	0	1	1	0	○ (24~128Hz)	○ (24~64Hz)	×
B 波形	4	1/3	1	0	1	1	0	1	○ (24~128Hz)	○ (24~128Hz)	○ (24~128Hz)

备注 ○：对应  
×：不对应

### 18.3.2 LCD 模式寄存器 1 (LCDM1)

此寄存器允许或者禁止显示运行，允许或者停止升压电路和电容分割电路的运行以及设定显示数据区和低电压模式。

通过 1 位或者 8 位存储器操作指令设定 LCDM1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 18-3 LCD 模式寄存器 1 (LCDM1) 的格式 (1/2)

地址: FFF41H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
LCDM1	LCDON	SCOC	VLCON	BLON	LCDSEL	0	0	LCDVLM

SCOC	LCDON	LCD 显示的允许或者禁止 输出 A 波形或者 B 波形
0	0	将接地电平输出到段引脚或者公共引脚。
0	1	
1	0	显示 OFF (段输出全部为非选择信号输出)。
1	1	显示 ON。

VLCON	升压电路或者电容分割电路的运行允许或者停止
0	停止升压电路或者电容分割电路的运行。
1 注 1	允许升压电路或者电容分割电路的运行。

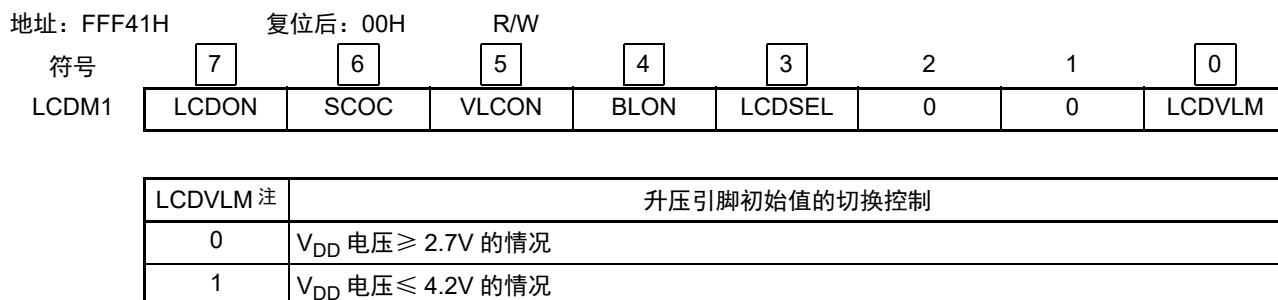
  

BLON 注 2	LCDSEL	显示数据区的控制
0	0	显示 A 图形区 (LCD 显示数据寄存器的低 4 位) 的数据。
0	1	显示 B 图形区 (LCD 显示数据寄存器的高 4 位) 的数据。
1	0	交替显示 A 图形区和 B 图形区的数据 (实时时钟 2 (RTC2) 的固定周期中断 (INTRTC) 时序对应的闪烁显示)。
1	1	

注 1. 在外部电阻分割模式中，禁止设定。

2. 要选择  $f_{IL}$  作为 LCD 源时钟 ( $f_{LCD}$ ) 时，必须将 BLON 位置“0”。

图 18-3 LCD 模式寄存器 1 (LCDM1) 的格式 (2/2)



注 这是在使用升压电路时设定  $V_{LX}$  引脚的初始状态并且缩短升压稳定时间的功能。  
在升压开始时的  $V_{DD}$  电压大于等于 2.7V 的情况下，必须将 LCDVLM 位置“0”；在  $V_{DD}$  电压小于等于 4.2V 的情况下，必须将 LCDVLM 位置“1”。但是，当  $2.7V \leq V_{DD} \leq 4.2V$  时，无论 LCDVLM 位为“0”或者 LCDVLM 位为“1”都能运行。

- 注意 1. 在使用升压电路时不进行 LCD 显示的情况下，为了降低功耗，必须将 SCOC 位和 VLCON 位都置“0”，并且将 MDSET1 位和 MDSET0 位置“00B”。当 MDSET1 位和 MDSET0 位为“01B”时，内部基准电压生成部运行，因此会消耗功率。
2. 在设定外部电阻分割方式 (LCDM0 的 MDSET1、MDSET0=00B) 或者电容分割方式时 (MDSET1、MDSET0=10B) 时，必须将 LCDVLM 位置“0”。
3. 当 SCOC 位为“1”时，不能改写 VLCON 位和 LCDVLM 位。
4. 当选择 8 个时间片的显示模式时，必须将 BLON 位和 LCDSEL 位置“0”。
5. 当使用内部升压方式时，必须在通过 VLCD 寄存器设定基准电压后 (当以默认值使用基准电压时，在选择为内部升压方式 (LCDM0 寄存器的 MDSET1、MDSET0=01B) 后) 等待基准电压准备时间 (5ms(MIN.))，然后将 VLCON 位置“1”。

### 18.3.3 副系统时钟提供模式控制寄存器 (OSMC)

OSMC 寄存器是通过停止不需要的时钟功能来降低功耗的寄存器。

如果将 RTCLPC 位置“1”，就在 STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供时钟，因此能降低功耗。

能通过 OSMC 寄存器选择实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器的运行时钟。

通过 8 位存储器操作指令设定 OSMC 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 18-4 副系统时钟提供模式控制寄存器 (OSMC) 的格式

地址: F00F3H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
OSMC	RTCLPC	0	0	WUTMMCK0	0	0	0	0

RTCLPC	STOP 模式或者 CPU 以副系统时钟运行的 HALT 模式中的设定
0	允许给外围功能提供副系统时钟 (有关允许运行的外围功能, 请参照表 23-1 ~ 表 23-3)。
1	停止给实时时钟 2、12 位间隔定时器、时钟输出 / 蜂鸣器输出和 LCD 控制器 / 驱动器以外的外围功能提供副系统时钟。

WUTMMCK0	实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的运行时钟的选择	时钟输出 / 蜂鸣器输出的 PCLBUZn 引脚的输出时钟的选择
0	副系统时钟 ( $f_{SUB}$ )	允许选择副系统时钟 ( $f_{SUB}$ )。
1	低速内部振荡器时钟 ( $f_{IL}$ )	禁止选择副系统时钟 ( $f_{SUB}$ )。

- 注意 1. 当副系统时钟正在振荡时，必须选择副系统时钟 (WUTMMCK0=0)
- 如果将 WUTMMCK0 位置“1”，低速内部振荡器时钟就振荡。
  - 只有在实时时钟 2、12 位间隔定时器和 LCD 控制器 / 驱动器的运行开始前时，才能通过 WUTMMCK0 位进行 1 次副系统时钟和低速内部振荡器时钟的切换。

各功能的运行停止方法如下所示。

实时时钟 2 的停止设定: RTCE=0

12 位间隔定时器的停止设定: RINTE=0

LCD 控制器 / 驱动器的停止设定: SCOC=0 并且 VLCON=0

- 备注 RTCE: 实时时钟控制寄存器 0 (RTCC0) 的 bit7  
 RINTE: 间隔定时器的控制寄存器 (ITMC) 的 bit15  
 SCOC: LCD 模式寄存器 1 (LCDM1) 的 bit6  
 VLCON: LCD 模式寄存器 1 (LCDM1) 的 bit5

### 18.3.4 LCD 时钟控制寄存器 0 (LCDC0)

这是设定 LCD 时钟的寄存器。

通过 LCD 时钟和时间片决定帧频。

通过 8 位存储器操作指令设定 LCDC0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 18-5 LCD 时钟控制寄存器 (LCDC0) 的格式 (1/2)

地址: FFF42H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
LCDC0	0	0	LCDC05	LCDC04	LCDC03	LCDC02	LCDC01	LCDC00

LCDC05	LCDC04	LCDC03	LCDC02	LCDC01	LCDC00	LCD 时钟 (LCDCL)
0	0	0	1	0	0	$f_{SUB}/2^5$ or $f_{IL}/2^5$
0	0	0	1	0	1	$f_{SUB}/2^6$ or $f_{IL}/2^6$
0	0	0	1	1	0	$f_{SUB}/2^7$ or $f_{IL}/2^7$
0	0	0	1	1	1	$f_{SUB}/2^8$ or $f_{IL}/2^8$
0	0	1	0	0	0	$f_{SUB}/2^9$ or $f_{IL}/2^9$
0	0	1	0	0	1	$f_{SUB}/2^{10}$
0	1	0	0	1	1	$f_{MAIN}/2^{10}$
0	1	0	1	0	0	$f_{MAIN}/2^{11}$
0	1	0	1	0	1	$f_{MAIN}/2^{12}$
0	1	0	1	1	0	$f_{MAIN}/2^{13}$
0	1	0	1	1	1	$f_{MAIN}/2^{14}$
0	1	1	0	0	0	$f_{MAIN}/2^{15}$
0	1	1	0	0	1	$f_{MAIN}/2^{16}$
0	1	1	0	1	0	$f_{MAIN}/2^{17}$
0	1	1	0	1	1	$f_{MAIN}/2^{18}$
1	0	1	0	1	1	$f_{MAIN}/2^{19}$
上述以外						禁止设定

注意 1. 在 LCDM1 寄存器的 SCOC 位为“1”时，不能设定 LCDC0 寄存器。

2. 必须将 bit6 和 bit7 置“0”。

3. 当设定为内部升压方式或者电容分割方式时，必须对 LCD 时钟 (LCDCL) 进行以下的设定。

- 当选择  $f_{SUB}$  时，不能超过 512Hz。
- 当选择  $f_{IL}$  时，不能超过 235Hz。

详细内容请参照“表 18-4 显示波形、时间片、偏压法和帧频的组合”。

备注  $f_{MAIN}$ : 主系统时钟频率

$f_{IL}$ : 低速内部振荡器时钟频率

$f_{SUB}$ : 副系统时钟频率

### 18.3.5 LCD 升压电平控制寄存器 (VLCD)

这是选择升压电路运行时生成的基准电压（调整对比度）的寄存器。能选择 16 种基准电压。  
通过 8 位存储器操作指令设定 VLCD 寄存器。  
在产生复位信号后，此寄存器的值变为“04H”。

图 18-6 LCD 升压电平控制寄存器 (VLCD) 的格式

地址: FFF43H	复位后: 04H	R/W						
符号	7	6	5	4	3	2	1	0
VLCD	0	0	0	VLCD4	VLCD3	VLCD2	VLCD1	VLCD0

VLCD4	VLCD3	VLCD2	VLCD1	VLCD0	基准电压的选择 (调整对比度)	V <sub>L4</sub> 电压	
						1/3 偏压法	1/4 偏压法
0	0	1	0	0	1.00V (默认值)	3.00V	4.00V
0	0	1	0	1	1.05V	3.15V	4.20V
0	0	1	1	0	1.10V	3.30V	4.40V
0	0	1	1	1	1.15V	3.45V	4.60V
0	1	0	0	0	1.20V	3.60V	4.80V
0	1	0	0	1	1.25V	3.75V	5.00V
0	1	0	1	0	1.30V	3.90V	5.20V
0	1	0	1	1	1.35V	4.05V	禁止设定
0	1	1	0	0	1.40V	4.20V	禁止设定
0	1	1	0	1	1.45V	4.35V	禁止设定
0	1	1	1	0	1.50V	4.50V	禁止设定
0	1	1	1	1	1.55V	4.65V	禁止设定
1	0	0	0	0	1.60V	4.80V	禁止设定
1	0	0	0	1	1.65V	4.95V	禁止设定
1	0	0	1	0	1.70V	5.10V	禁止设定
1	0	0	1	1	1.75V	5.25V	禁止设定
上述以外					禁止设定		

- 注意 1. 只有在升压电路运行时，VLCD 寄存器的设定才有效。
2. 必须将 bit5 ~ 7 置“0”。
  3. 必须在停止升压电路的运行 (VLCON=0) 后更改 VLCD 寄存器的值。
  4. 当使用内部升压方式时，必须在通过 VLCD 寄存器设定基准电压后（当以默认值使用基准电压时，在选择为内部升压方式 (LCDM0 寄存器的 MDSET1、MDSET0=01B) 后）等待基准电压准备时间 (5ms(MIN.))，然后将 VLCON 位置“1”。
  5. 在外部电阻分割方式或者电容分割方式的情况下，VLCD 寄存器必须为初始值“04H”。

### 18.3.6 LCD 输入切换控制寄存器 (ISCLCD)

为了在设定 CAPL/P126、CAPH/P127、 $V_{L3}$ /P125 引脚作为 LCD 功能运行的期间防止贯通电流的流入，需要禁止施密特触发缓冲器的输入。

通过 1 位或者 8 位存储器操作指令设定 ISCLCD 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 18-7 LCD 输入切换控制寄存器 (ISCLCD)

地址: F0308H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
ISCLCD	0	0	0	0	0	0	ISCVL3	ISCCAP

ISCVL3	$V_{L3}$ /P125 引脚的施密特触发缓冲器的控制
0	输入无效。
1	输入有效。

ISCCAP	CAPL/P126 引脚和 CAPH/P127 引脚的施密特触发缓冲器的控制
0	输入无效。
1	输入有效。

注意 当 ISCVL3 位为“0”并且 ISCCAP 位为“0”时，对应的端口控制寄存器必须进行以下的设定。

PU12 寄存器的 PU127=0、P12 寄存器的 P127=0

PU12 寄存器的 PU126=0、P12 寄存器的 P126=0

PU12 寄存器的 PU125=0、P12 寄存器的 P125=0

#### (a) $V_{L3}$ 、CAPL、CAPH 引脚复用端口的运行

$V_{L3}$ /P125、CAPL/P126、CAPH/P127 引脚的功能取决于 LCD 输入切换控制寄存器 (ISCLCD)、LCD 模式寄存器 0 (LCDM0) 和端口模式寄存器 12 (PM12) 的设定。

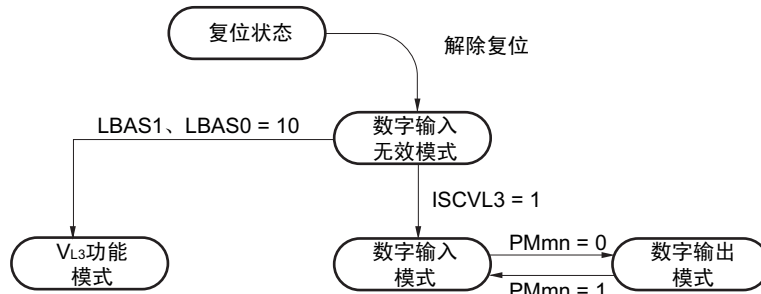
- $V_{L3}$ /P125

表 18-5  $V_{L3}$ /P125 引脚功能的设定

偏压法的设定 (通过 LCDM0 寄存器的 LBAS1 位和 LBAS0 位进行设定)	ISCLCD 寄存器的 ISCVL3 位	PM12 寄存器的 PM125 位	引脚功能	初始状态
1/4 偏压法以外 (LBAS1、LBAS0=00 或者 01)	0	1	数字输入无效模式	○
	1	0	数字输出模式	—
	1	1	数字输入模式	—
1/4 偏压法 (LBAS1、LBAS0=10)	0	1	$V_{L3}$ 功能模式	—
上述以外			禁止设定	

$V_{L3}$ /P125 引脚功能的状态转移如下所示。

图 18-8  $V_{L3}$ /P125 引脚功能的状态转移图



注意 要设定为  $V_{L3}$  功能模式时，必须在段输出开始前（LCD 模式寄存器 1（LCDM1）的 SCOC=0 的期间）进行设定。

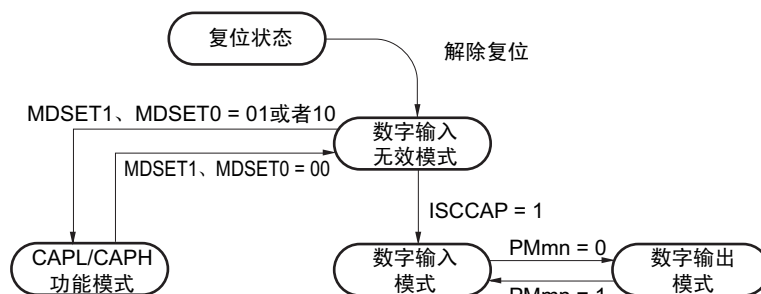
- CAPL/P126、CAPH/P127

表 18-6 CAPL/P126、CAPH/P127 引脚功能的设定

LCD 驱动电压的生成 (LCDM0 寄存器的 MDSET1 位 和 MDSET0 位)	ISCLCD 寄存器的 ISCCAP 位	PM12 寄存器的 PM126 位和 PM127 位	引脚功能	初始状态
外部电阻分割 (MDSET1、MDSET0=00)	0	1	数字输入无效模式	○
	1	0	数字输出模式	—
	1	1	数字输入模式	—
内部升压或者电容分割 (MDSET1、MDSET0=01 或者 10)	0	1	CAPL/CAPH 功能模式	—
上述以外			禁止设定	

CAPL/P126、CAPH/P127 引脚功能的状态转移如下所示。

图 18-9 CAPL/P126、CAPH/P127 引脚功能的状态转移图



注意 要设定为 CAPL/CAPH 功能模式时，必须在段输出开始前（LCD 模式寄存器 1（LCDM1）的 SCOC=0 的期间）进行设定。



### 18.3.7 LCD 端口功能寄存器 0 ~ 3 (PFSEG0 ~ PFSEG3)

这是设定将 P60 ~ P67、P70 ~ P75、P104 ~ P107、P111 ~ P113、P140 ~ P142 引脚用作端口（段输出除外）还是用作段输出的寄存器，

通过 1 位或者 8 位存储器操作指令设定 PFSEG0 ~ PFSEG3 寄存器。

在产生复位信号后，这些寄存器的值变为“FFH”（PFSEG0 为“F0H”，PFSEG3 为“0FH”）。

备注 段输出引脚（SEGxx）和 PFSEG 寄存器（PFSEGxx 位）、PFSEGR 寄存器（PFSEGxxR）的对应以及产品是否有 SEGxx 引脚如“表 18-7 各产品配置的段输出引脚和对应的 PFSEG 寄存器、PFSEGR 寄存器的位”所示。

图 18-10 LCD 端口功能寄存器的格式

地址: F0300H      复位后: F0H      R/W

符号	7	6	5	4	3	2	1	0
PFSEG0	PFSEG07	PFSEG06	PFSEG05	PFSEG04	0	0	0	0

地址: F0301H      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PFSEG1	PFSEG15	PFSEG14	PFSEG13	PFSEG12	PFSEG11	PFSEG10	PFSEG09	PFSEG08

地址: F0302H      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PFSEG2	PFSEG23	PFSEG22	PFSEG21	PFSEG20	PFSEG19	PFSEG18	PFSEG17	PFSEG16

地址: F0303H      复位后: 0FH      R/W

符号	7	6	5	4	3	2	1	0
PFSEG3	0	0	0	0	PFSEG27	PFDEG26	PFSEG25	PFSEG24

PFSEGxx (xx=04~27)	Pmn 引脚的端口（段输出除外）或者段输出的指定 (mn=60 ~ 67、70 ~ 75、104 ~ 107、111 ~ 113、140 ~ 142)
0	用作端口（段输出除外）。
1	用作段输出。

备注 当用作段输出（PFSEGxx=1）时，必须将 PUm 寄存器的 PUm<sub>n</sub> 位、POMm 寄存器的 POM<sub>n</sub> 位、PIMm 寄存器的 PIM<sub>n</sub> 位和 Pm 寄存器的 P<sub>m</sub> 位都置“0”。

### 18.3.8 端口功能 /SEG 输出重定向寄存器 (PFSEGR)

这是设定允许或者禁止 LCD 段输出引脚的重定向功能的寄存器。

通过 8 位存储器操作指令设定 PFSEGR 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

**备注** 段输出引脚 (SEGxx) 和 PFSEGR 寄存器 (PFSEGxxR 位) 的对应以及产品是否有 SEGxx 引脚如“表 18-7 各产品配置的段输出引脚和对应的 PFSEG 寄存器、PFSEGR 寄存器的位”所示。

图 18-11 端口功能 /SEG 输出重定向寄存器 (PFSEGR) 的格式

地址: F0307H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PFSEGR	PFSEGR27R	PFSEGR26R	0	PFSEGR24R	PFSEGR23R	PFSEGR22R	PFSEGR21R	PFSEGR20R

PFSEG2xR (x=7、6、4~0)	SEG 引脚的复用切换选择
0	无复用切换
1	有复用切换

**注意** 必须将没有配置的位设定为初始值。

**备注** 当用作段输出 (PFSEGxx=1) 时，必须将 PUm 寄存器的 PUm<sub>n</sub> 位、POMm 寄存器的 POM<sub>n</sub> 位、PIMm 寄存器的 PIM<sub>n</sub> 位和 Pm 寄存器的 P<sub>m</sub> 位都置“0”。

表 18-7 各产品配置的段输出引脚和对应的 PFSEG 寄存器、PFSEGR 寄存器的位

PFSEG 寄存器的位名	SEG 的复用切换	对应的 SEGxx 引脚	复用的端口	80-pin	64-pin
PFSEG04	—	SEG4	P104	○	○
PFSEG05	—	SEG5	P105	○	○
PFSEG06	—	SEG6	P106	○	○
PFSEG07	—	SEG7	P107	○	○
PFSEG08	—	SEG8	P111	○	○
PFSEG09	—	SEG9	P112	○	○
PFSEG10	—	SEG10	P113	○	○
PFSEG11	—	SEG11	P140	○	○
PFSEG12	—	SEG12	P141	○	○
PFSEG13	—	SEG13	P142	○	○
PFSEG14	—	SEG14	P60	○	○
PFSEG15	—	SEG15	P61	○	○
PFSEG16	—	SEG16	P62	○	○
PFSEG17	—	SEG17	P63	○	○
PFSEG18	—	SEG18	P64	○	○
PFSEG19	—	SEG19	P65	○	○
PFSEG20	PFSEG20R=0	SEG20	P66	○	○
PFSEG21	PFSEG21R=0	SEG21	P67	○	○
PFSEG22	PFSEG22R=0	SEG22	P70	○	○
PFSEG23	PFSEG23R=0	SEG23	P71	○	○
PFSEG24	PFSEG24R=0	SEG24	P72	○	○
PFSEG25	—	SEG25	P73	○	○
PFSEG26	PFSEG26R=0	SEG26	P74	○	○
PFSEG27	PFSEG27R=0	SEG27	P75	○	○
PFSEG20	PFSEG20R=1	SEG20	P114	○	—
PFSEG21	PFSEG21R=1	SEG21	P115	○	—
PFSEG22	PFSEG22R=1	SEG22	P116	○	—
PFSEG23	PFSEG23R=1	SEG23	P117	○	—
PFSEG24	PFSEG24R=1	SEG24	P110	○	○
PFSEG26	PFSEG26R=1	SEG26	P102	○	—
PFSEG27	PFSEG27R=1	SEG27	P103	○	—

## (a) SEGxx 引脚复用端口的运行

段输出引脚 (SEGxx) 的功能取决于端口模式寄存器 (PMxx)、LCD 端口功能寄存器 0 ~ 3 (PFSEG0 ~ PFSEG3)、端口功能 /SEG 输出重定向寄存器 (PFSEGR) 和触摸引脚功能选择寄存器 (TSSEL0 ~ TSSEL2) 的设定。

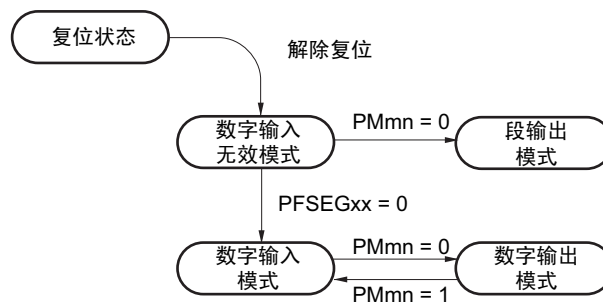
- P60 ~ P67、P70 ~ P75、P111 ~ P113、以及 PFSEG2xR=1 时的 P114 ~ P116  
(不和触摸引脚 (TSxx) 复用的端口)

表 18-8 SEGxx/ 端口引脚功能的设定

PFSEG0 ~ PFSEG3 寄存器的 PFSEGxx 位	PMxx 寄存器的 PMxx 位	引脚功能	初始状态
1	1	数字输入无效模式	○
0	0	数字输出模式	—
0	1	数字输入模式	—
1	0	段输出模式	—

SEGxx/ 端口引脚功能的状态转移如下所示。

图 18-12 SEGxx/ 端口引脚功能的状态转移图



注意 要设定为段输出模式时，必须在段输出开始前 (LCD 模式寄存器 1 (LCDM1) 的 SCOC=0 的期间) 进行设定。

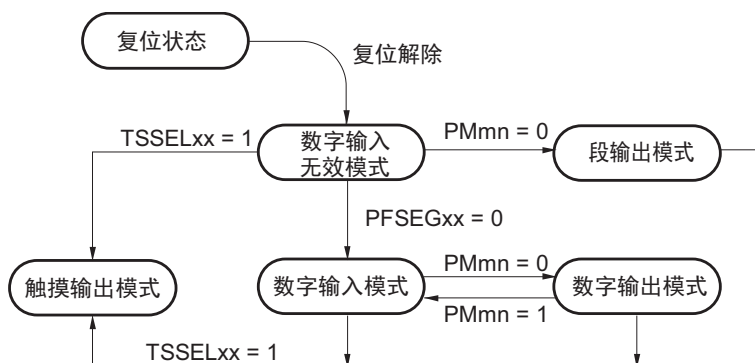
- P104~P107、P140~P142、以及PFSEG2xR=1时的P102和P103、P110、P117  
(和触摸引脚 (TSxx) 复用的端口)

表 18-9 SEGxx/TSxx/ 端口引脚功能的设定

TSSEL0 寄存器和 TSSEL2 寄存器的 TSSELxx 位	PFSEG0 ~ PFSEG3 寄存器的 PFSEGxx 位	PMxx 寄存器的 PMxx 位	引脚功能	初始状态
0	1	1	数字输入无效模式	○
0	0	0	数字输出模式	—
0	0	1	数字输入模式	—
0	1	0	段输出模式	—
1	x	x	触摸输出模式	—

SEGxx/TSxx/ 端口引脚功能的状态转移如下所示。

图 18-13 SEGxx/TSxx/ 端口引脚功能的状态转移图



注意 要设定为段输出模式时，必须在段输出开始前 (LCD 模式寄存器 1 (LCDM1) 的 SCOC=0 的期间) 进行设定。

### 18.3.9 端口模式寄存器 6、7、10、11、14 (PM6、PM7、PM10、PM11、PM14)

这是以位为单位设定端口 6、7、10、11、14 的输入 / 输出的寄存器。

在将段输出引脚复用端口 (P60/SSEG14 等) 用作段输出时, 必须将各端口对应的端口模式寄存器 (PM<sub>xx</sub>) 的位和端口寄存器 (P<sub>xx</sub>) 的位置“0”。

例) 将 P60/SEG14 用作段输出的情况

将端口模式寄存器 6 的 PM60 位置“0”。

将端口寄存器 6 的 P60 位置“0”。

通过 1 位或者 8 位存储器操作指令设定 PM6、PM7、PM10、PM11、PM14 寄存器。

在产生复位信号后, 这些寄存器的值变为“FFH”。

图 18-14 端口模式寄存器 6、7、10、11、14 (PM6、PM7、PM10、PM11、PM14) 的格式  
(80 引脚产品的情况)

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
PM6	PM67	PM66	PM65	PM64	PM63	PM62	PM61	PM60	FFF26H	FFH	R/W
PM7	1	PM76	PM75	PM74	PM73	PM72	PM71	PM70	FFF27H	FFH	R/W
PM10	PM107	PM106	PM105	PM104	PM103	PM102	PM101	PM100	FFF2AH	FFH	R/W
PM11	PM117	PM116	PM115	PM114	PM113	PM112	PM111	PM110	FFF2BH	FFH	R/W
PM14	1	1	1	1	1	PM142	PM141	PM140	FFF2EH	FFH	R/W

PMmn	Pmn 引脚的输入 / 输出模式的选择 (m=6、7、10、11、14, n=0~7)
0	输出模式 (用作输出端口 (输出缓冲器 ON))
1	输入模式 (用作输入端口 (输出缓冲器 OFF))

备注 上述格式是 80 引脚产品的端口模式寄存器 6、7、10、11、14 的格式。有关其他产品的端口模式寄存器的格式，请参照“表 4-3 各产品分配的 PMxx、Pxx、PUxx、PIMxx、POMxx、PMCxx 寄存器及其位”。

## 18.4 LCD 显示数据寄存器

LCD 显示数据寄存器的映像如表 18-10 所示。能通过更改 LCD 显示数据寄存器的内容，更改 LCD 的显示内容。

表 18-10 LCD 显示数据寄存器的内容和段输出、公共输出的关系 (1/2)

(a) 6 个时间片和 8 个时间片以外（静态、2 个时间片、3 个时间片、4 个时间片）

寄存器名	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	80-pin	64-pin
		COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0		
SEG0	F0400H	SEG0 (B 图形区)				SEG0 (A 图形区)				○	○
SEG1	F0401H	SEG1 (B 图形区)				SEG1 (A 图形区)				○	○
SEG2	F0402H	SEG2 (B 图形区)				SEG2 (A 图形区)				○	○
SEG3	F0403H	SEG3 (B 图形区)				SEG3 (A 图形区)				○	○
SEG4	F0404H	SEG4 (B 图形区)				SEG4 (A 图形区)				○	○
SEG5	F0405H	SEG5 (B 图形区)				SEG5 (A 图形区)				○	○
SEG6	F0406H	SEG6 (B 图形区)				SEG6 (A 图形区)				○	○
SEG7	F0407H	SEG7 (B 图形区)				SEG7 (A 图形区)				○	○
SEG8	F0408H	SEG8 (B 图形区)				SEG8 (A 图形区)				○	○
SEG9	F0409H	SEG9 (B 图形区)				SEG9 (A 图形区)				○	○
SEG10	F040AH	SEG10 (B 图形区)				SEG10 (A 图形区)				○	○
SEG11	F040BH	SEG11 (B 图形区)				SEG11 (A 图形区)				○	○
SEG12	F040CH	SEG12 (B 图形区)				SEG12 (A 图形区)				○	○
SEG13	F040DH	SEG13 (B 图形区)				SEG13 (A 图形区)				○	○
SEG14	F040EH	SEG14 (B 图形区)				SEG14 (A 图形区)				○	○
SEG15	F040FH	SEG15 (B 图形区)				SEG15 (A 图形区)				○	○
SEG16	F0410H	SEG16 (B 图形区)				SEG16 (A 图形区)				○	○
SEG17	F0411H	SEG17 (B 图形区)				SEG17 (A 图形区)				○	○
SEG18	F0412H	SEG18 (B 图形区)				SEG18 (A 图形区)				○	○
SEG19	F0413H	SEG19 (B 图形区)				SEG19 (A 图形区)				○	○
SEG20	F0414H	SEG20 (B 图形区)				SEG20 (A 图形区)				○	○
SEG21	F0415H	SEG21 (B 图形区)				SEG21 (A 图形区)				○	○
SEG22	F0416H	SEG22 (B 图形区)				SEG22 (A 图形区)				○	○
SEG23	F0417H	SEG23 (B 图形区)				SEG23 (A 图形区)				○	○
SEG24	F0418H	SEG24 (B 图形区)				SEG24 (A 图形区)				○	○
SEG25	F0419H	SEG25 (B 图形区)				SEG25 (A 图形区)				○	○
SEG26	F041AH	SEG26 (B 图形区)				SEG26 (A 图形区)				○	○
SEG27	F041BH	SEG27 (B 图形区)				SEG27 (A 图形区)				○	○

备注 ○：支持 —：不支持



表 18-10 LCD 显示数据寄存器的内容和段输出、公共输出的关系 (2/2)

(b) 6 个时间片和 8 个时间片

寄存器名	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	80-pin	64-pin
		COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0		
SEG0	F0400H	SEG0 注								○	○
SEG1	F0401H	SEG1 注								○	○
SEG2	F0402H	SEG2 注								○	○
SEG3	F0403H	SEG3 注								○	○
SEG4	F0404H	SEG4								○	○
SEG5	F0405H	SEG5								○	○
SEG6	F0406H	SEG6								○	○
SEG7	F0407H	SEG7								○	○
SEG8	F0408H	SEG8								○	○
SEG9	F0409H	SEG9								○	○
SEG10	F040AH	SEG10								○	○
SEG11	F040BH	SEG11								○	○
SEG12	F040CH	SEG12								○	○
SEG13	F040DH	SEG13								○	○
SEG14	F040EH	SEG14								○	○
SEG15	F040FH	SEG15								○	○
SEG16	F0410H	SEG16								○	○
SEG17	F0411H	SEG17								○	○
SEG18	F0412H	SEG18								○	○
SEG19	F0413H	SEG19								○	○
SEG20	F0414H	SEG20								○	○
SEG21	F0415H	SEG21								○	○
SEG22	F0416H	SEG22								○	○
SEG23	F0417H	SEG23								○	○
SEG24	F0418H	SEG24								○	○
SEG25	F0419H	SEG25								○	○
SEG26	F041BH	SEG26								○	○
SEG27	F041CH	SEG27								○	○

注 COM4 ~ COM7 引脚和 SEG0 ~ SEG3 引脚复用。

备注 ○：支持 —：不支持

当用于静态、2 个时间片、3 个时间片或者 4 个时间片时，LCD 显示数据寄存器的各地址的低 4 位为 A 图形区，高 4 位为 B 图形区。

A 图形区的数据和 COM 信号的对应为 bit0↔COM0、bit1↔COM1、bit2↔COM2、bit3↔COM3。

B 图形区的数据和 COM 信号的对应为 bit4↔COM0、bit5↔COM1、bit6↔COM2、bit7↔COM3。

当 BLON 位和 LCDSEL 位都为“0”时，LCD 显示屏显示 A 图形区的数据；当 BLON 位为“0”并且 LCDSEL 位为“1”时，LCD 显示屏显示 B 图形区的数据。

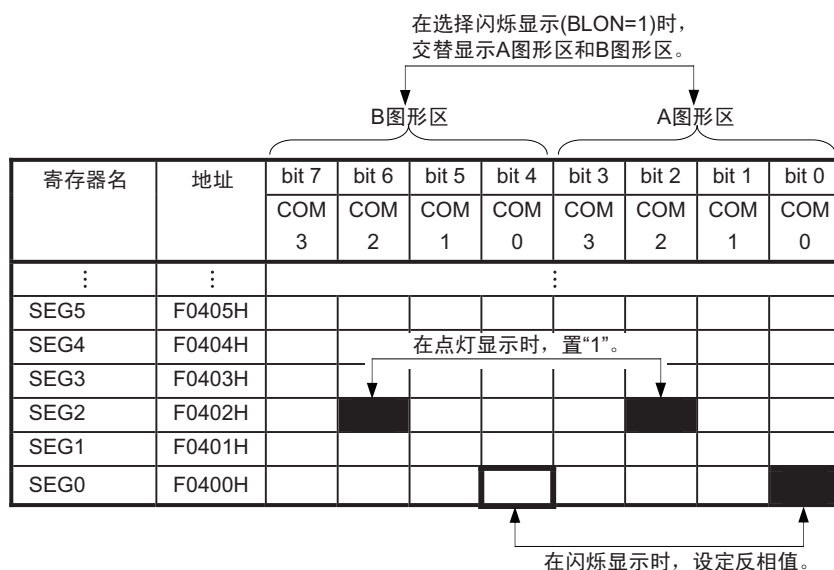
## 18.5 LCD 显示寄存器的选择

当用于静态、2 个时间片、3 个时间片或者 4 个时间片时，R7F0C205-208 能通过设定 BLON 位和 LCDSEL 位，选择以下 3 种 LCD 显示数据寄存器。

- 显示 A 图形区（LCD 显示数据寄存器的低 4 位）的数据。
- 显示 B 图形区（LCD 显示数据寄存器的高 4 位）的数据。
- 交替显示 A 图形区和 B 图形区的数据（实时时钟 2（RTC2）的固定周期中断时序对应的闪烁显示）。

**注意** 在使用 6 个或者 8 个时间片时，不能选择 LCD 显示数据寄存器（A 图形、B 图形或者闪烁显示）。

图 18-15 图形切换显示时的 LCD 显示寄存器的设定例子



### 18.5.1 A 图形区和 B 图形区的数据显示

当 BLON 位和 LCDSEL 位都为“0”时，将 A 图形区（LCD 显示数据寄存器的低 4 位）的数据作为 LCD 显示寄存器进行输出。

当 BLON 位为“0”并且 LCDSEL 位为“1”时，将 B 图形区（LCD 显示数据寄存器的高 4 位）的数据作为 LCD 显示寄存器进行输出。

有关显示区请参照“18.4 LCD 显示数据寄存器”。

### 18.5.2 闪烁显示（A 图形区和 B 图形区的数据的交替显示）

当 BLON 位为“1”时，对应实时时钟 2（RTC2）的固定周期中断（INTRTC）时序，进行 A 图形区和 B 图形区的数据交替显示。有关 RTC 的固定周期中断（INTRTC、只限于 0.5s 的设定）时序的设定，请参照“第 8 章 实时时钟 2”。

当 LCD 闪烁显示时，必须给与 A 图形区的位对应的 B 图形区的位设定反相值（ex. 将 F0400H 的 bit0 置“1”，在闪烁显示时将 F0400H 的 bit4 置“0”）；当 LCD 不闪烁显示时，必须设定相同值（ex. 将 F0402H 的 bit2 置“1”，在点灯显示时将 F0402H 的 bit6 置“1”）。

有关显示区请参照“18.4 LCD 显示数据寄存器”。

显示的切换时序如下所示。

图 18-16 从 A 图形显示到闪烁显示的切换运行

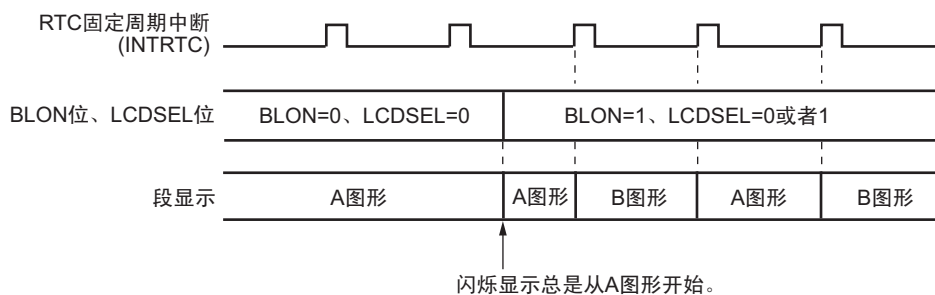


图 18-17 从闪烁显示到 A 图形显示的切换运行



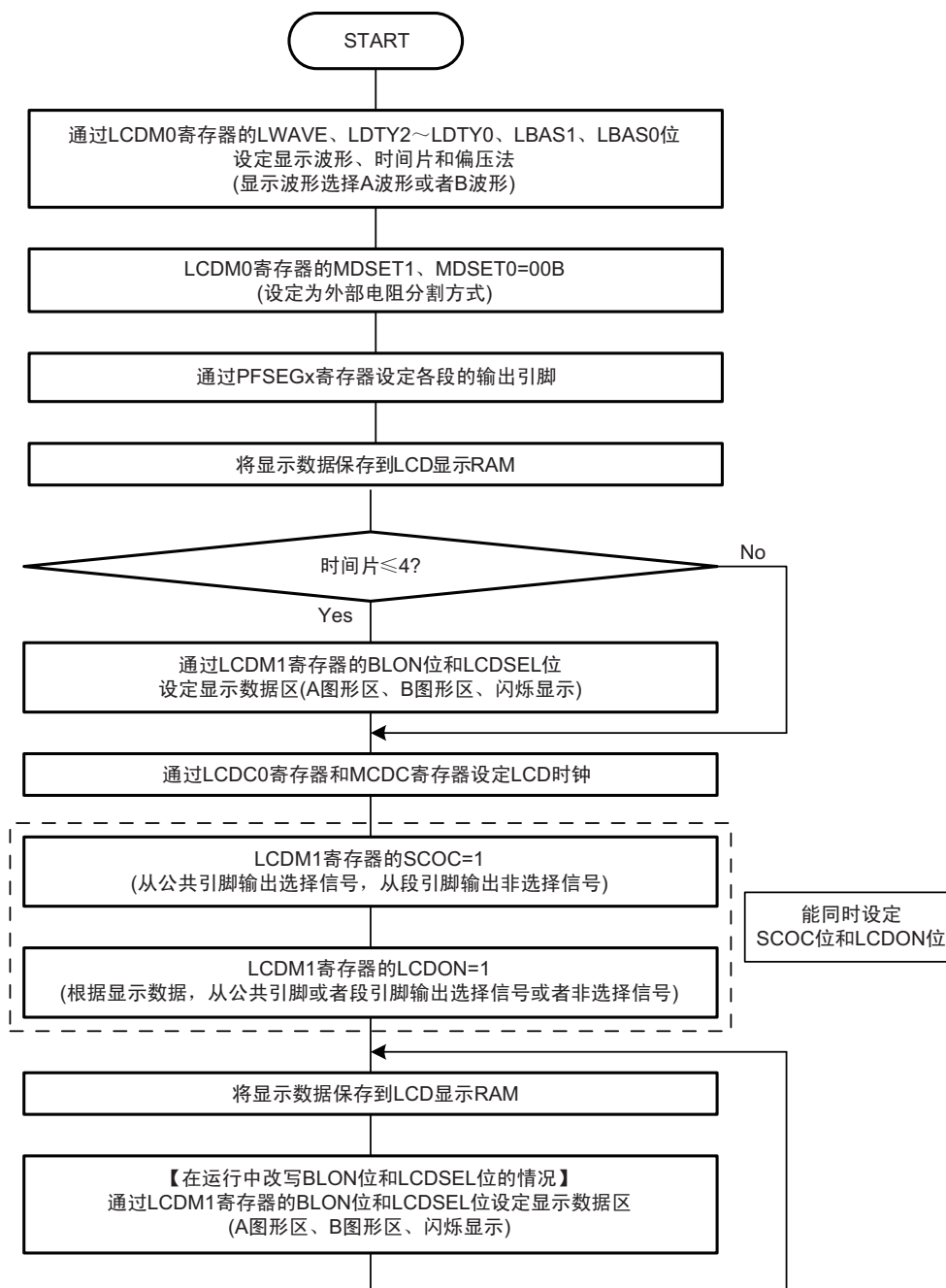
## 18.6 LCD 控制器 / 驱动器的设定

必须对 LCD 控制器 / 驱动器进行以下的设定。

- 注意 1. 要使 LCD 控制器 / 驱动器运行时，必须按照(1)~(3)的设定步骤进行设定。如果不按照设定步骤进行，就不保证运行。  
2. (1)~(3)的设定步骤全部为 CPU 的处理。

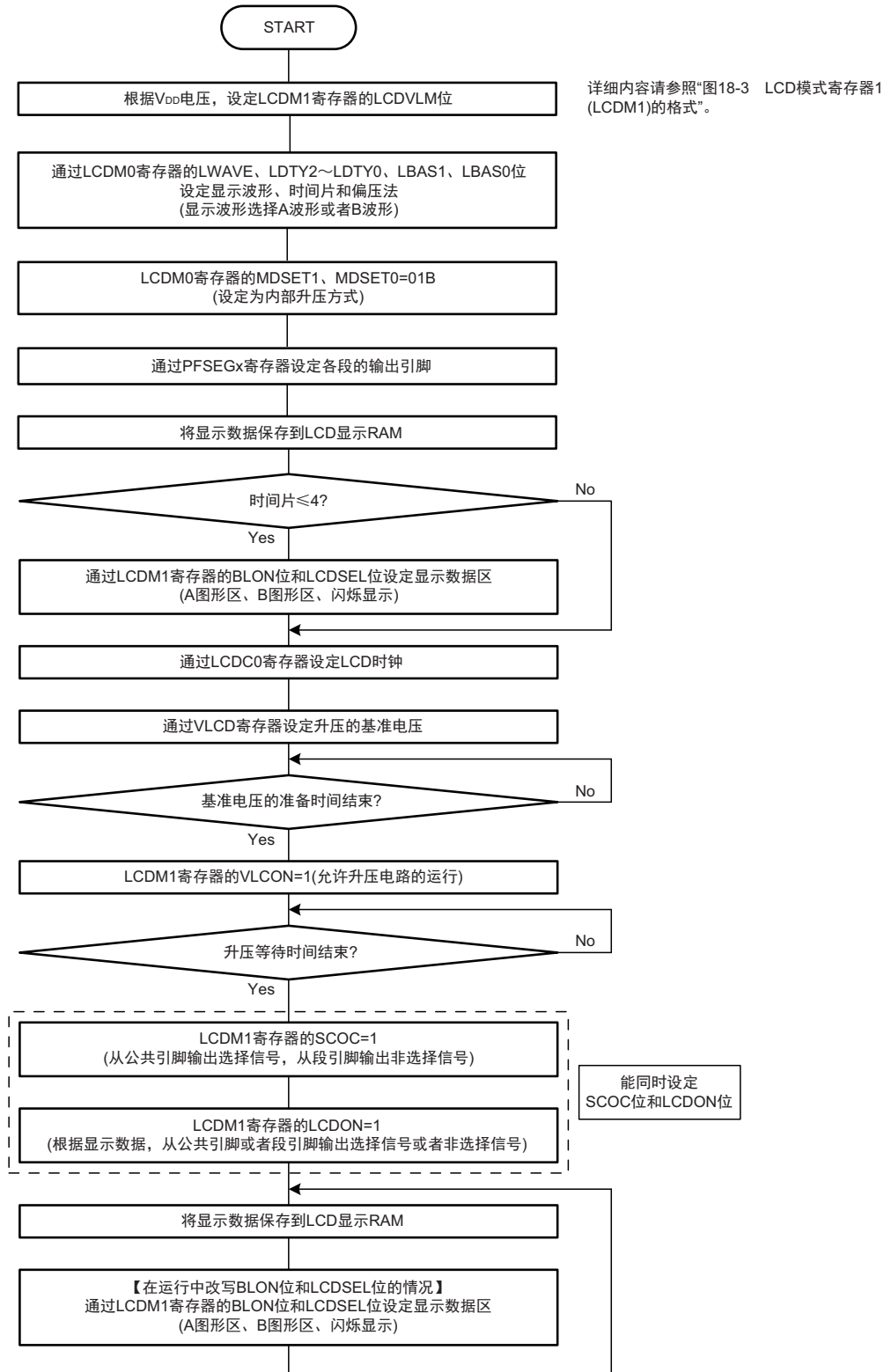
### (1) 外部电阻分割方式

图 18-18 外部电阻分割方式的设定步骤



## (2) 内部升压方式

图 18-19 内部升压方式的设定步骤

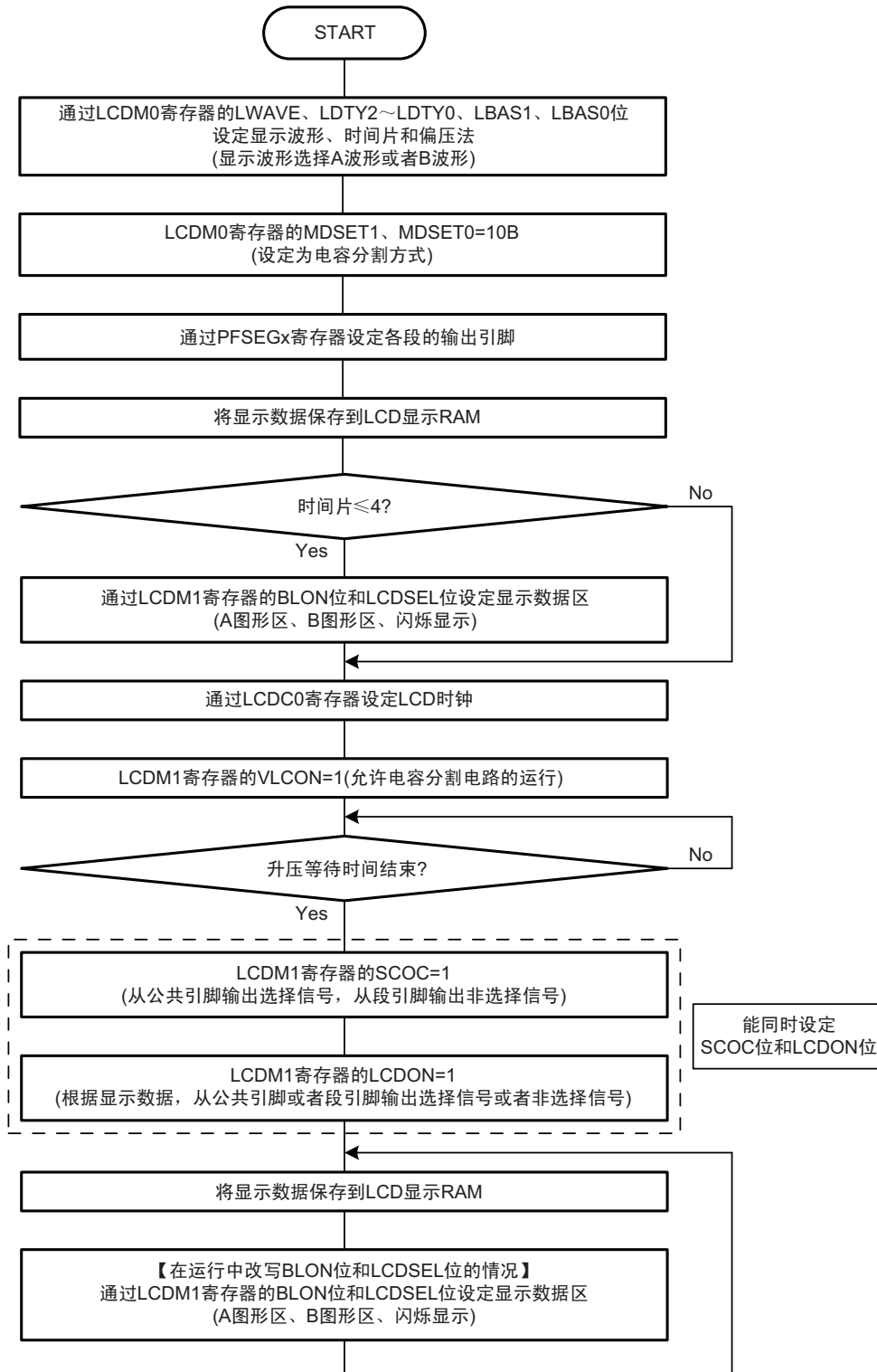


注意 1. 即使不更改 VLCD 寄存器也必须等待准备时间的结束。

2. 有关基准电压准备时间和升压等待时间的规格，请参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”。

## (3) 电容分割方式

图 18-20 电容分割方式的设定步骤



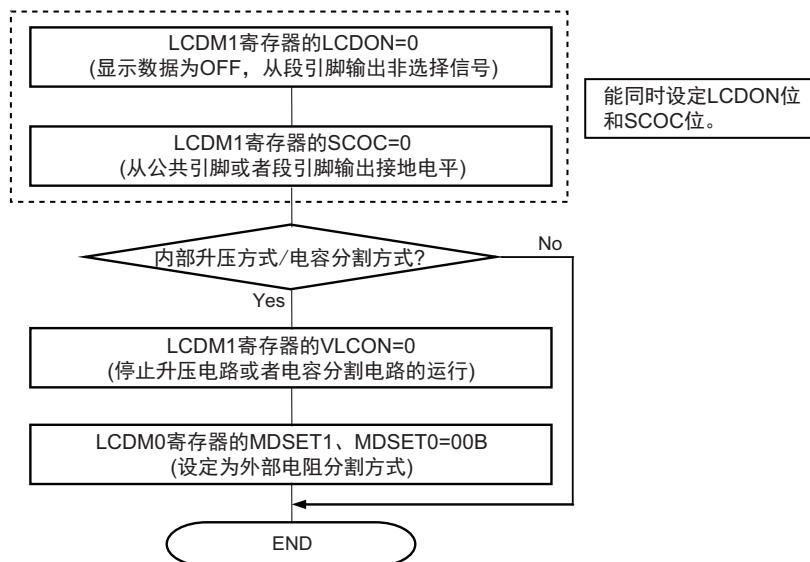
注意 有关升压等待时间的规格, 请参照“第 34 章 电特性 ( $T_A = -40 \sim +85^\circ\text{C}$ )”。

## 18.7 运行停止步骤

如果要在 LCD 显示屏正在显示时停止运行，就必须通过以下流程图的设定进行停止。

通过将 LCDM1 寄存器的 LCDON 位置“0”并且将 LCDM1 寄存器的 SCOC 位置“0”，停止 LCD 的运行。

图 18-21 停止运行的步骤



**注意** 在显示为 ON 状态（LCDM1 寄存器的 SCOC、LCDON=11B）的情况下，禁止停止升压电路或者电容分割电路的运行（LCDM1 寄存器的 VLCON=0），否则不保证设定后的运行。必须在将显示置为 OFF（LCDM1 寄存器的 SCOC、LCDON=10B）后停止升压电路或者电容分割电路的运行（LCDM1 寄存器的 VLCON=0）。

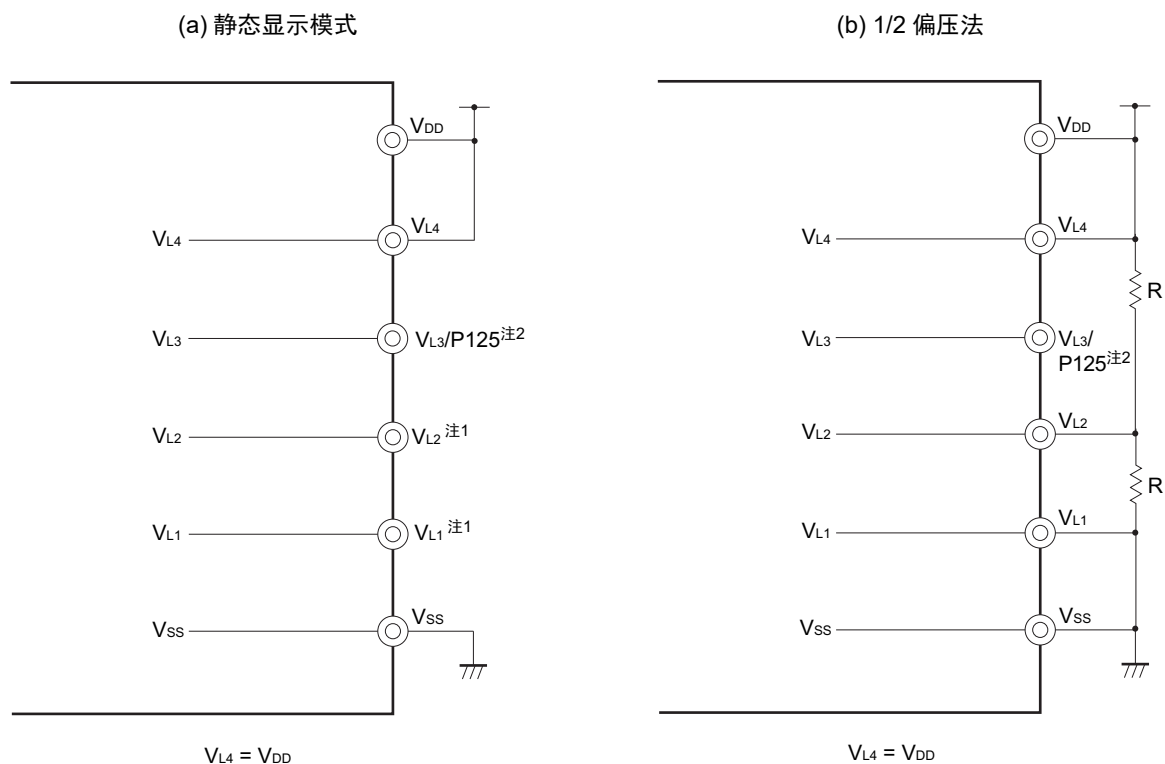
## 18.8 LCD 驱动电压 $V_{L1}$ 、 $V_{L2}$ 、 $V_{L3}$ 、 $V_{L4}$ 的提供

能从外部电阻分割方式、内部升压方式和电容分割方式中选择 LCD 驱动电源的生成方法。

### 18.8.1 外部电阻分割方式

根据各偏压法进行 LCD 驱动电压连接的例子如图 18-22 所示。

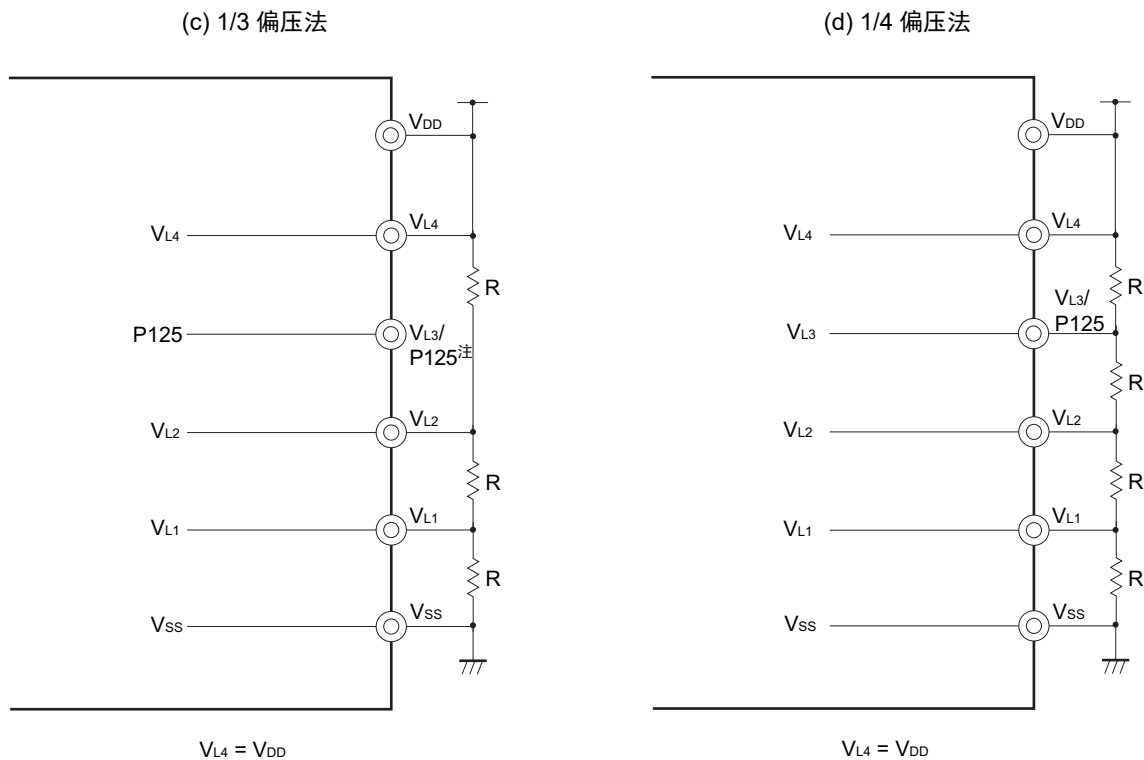
图 18-22 LCD 驱动电源的连接例子（外部电阻分割方式）(1/2)



- 注 1. 必须将  $V_{L1}$  和  $V_{L2}$  连接 GND 或者置为开路。  
 2. 能将  $V_{L3}$  用作端口（P125）。



图 18-22 LCD 驱动电源的连接例子（外部电阻分割方式）(2/2)



注 能将  $V_{L3}$  用作端口（P125）。

注意 用于外部电阻分解的电阻  $R$  的参考值为  $10k\Omega \sim 1M\Omega$ 。要稳定  $V_{L1} \sim V_{L4}$  引脚的电位时，必须根据需要，在  $V_{L1} \sim V_{L4}$  引脚和 GND 之间连接电容器，电容器的参考值大约为  $0.22\mu F$ ，取决于使用的 LCD 显示屏、段引脚数、公共引脚数、帧频和使用环境。必须在根据系统进行充分评估的基础上调整和决定电容值。

## 18.8.2 内部升压方式

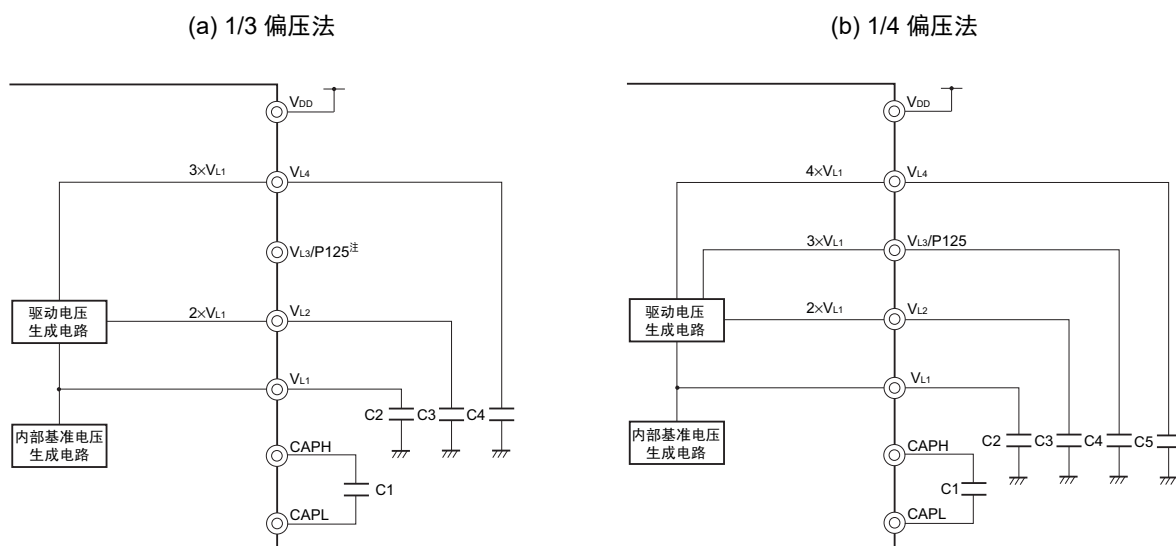
R7F0C205-208 内置用于 LCD 驱动电源的内部升压电路。通过外接内部升压电路的电容器 ( $0.47\mu\text{F}\pm 30\%$ )，生成 LCD 驱动电压。内部升压方式只能使用 1/3 偏压法或者 1/4 偏压法。

内部升压方式的 LCD 驱动电压和器件本身不是同一个电源，因此与  $V_{\text{DD}}$  的变化无关，能提供固定的电压。能通过设定 LCD 升压控制寄存器 (VLCD) 来调整对比度。

表 18-11 LCD 驱动电压 (内部升压方式)

LCD 驱动电源引脚	显示模式	1/3 偏压法	1/4 偏压法
$V_{\text{L4}}$		$3\times V_{\text{L1}}$	$4\times V_{\text{L1}}$
$V_{\text{L3}}$		—	$3\times V_{\text{L1}}$
$V_{\text{L2}}$		$2\times V_{\text{L1}}$	$2\times V_{\text{L1}}$
$V_{\text{L1}}$		LCD 基准电压	LCD 基准电压

图 18-23 LCD 驱动电源的连接例子 (内部升压方式)



注 能将  $V_{\text{L3}}$  用作端口 (P125)。

备注 必须尽量使用漏电流小的电容器。  
C1 必须是无极性的电容器。

### 18.8.3 电容分割方式

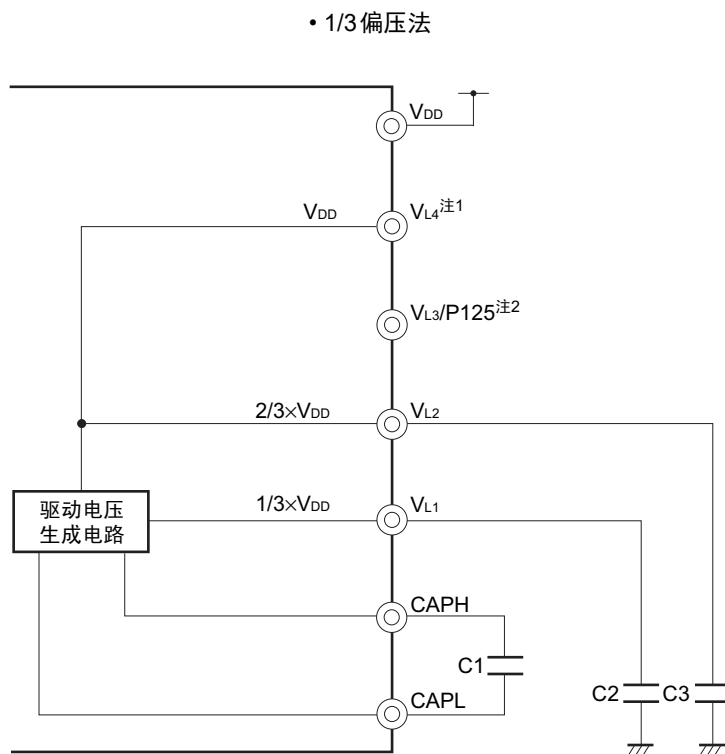
R7F0C205-208 内置用于 LCD 驱动电源的电容分割电路。通过外接电容分割电路的电容器 ( $0.47\mu\text{F}\pm 30\%$ )，生成 LCD 驱动电压。电容分割方式只能使用 1/3 偏压法。

和外部电阻分割方式不同，电容分割方式没有电流流过，因此能减小消费电流。

表 18-12 LCD 驱动电压（电容分割方式）

LCD 驱动电源引脚	显示模式	1/3 偏压法
$V_{L4}$		$V_{DD}$
$V_{L3}$		—
$V_{L2}$		$2/3 \times V_{L4}$
$V_{L1}$		$1/3 \times V_{L4}$

图 18-24 LCD 驱动电源的连接例子（电容分割方式）



- 注 1. 在切换到内部升压方式后使用时，必须按照“图 18-23 LCD 驱动电源的连接例子（内部升压方式）”连接电容器 C4。  
 2. 能将  $V_{L3}$  用作端口（P125）。

备注 必须尽量使用漏电流小的电容器。  
 C1 必须是无极性的电容器。

## 18.9 公共信号和段信号

当各像素对应的公共信号和段信号的电位差高于一定电压（LCD 驱动电压  $V_{LCD}$ ）时，LCD 显示屏的各像素就点灯。如果电位差低于  $V_{LCD}$ ，各像素就熄灯。

如果给公共信号和段信号外加 DC 电压，LCD 显示屏就会老化，因此通过 AC 电压进行驱动。

### (1) 公共信号

根据设定的时间片，表 18-13 所示的顺序为公共信号的选择时序，并且以其为一个周期进行重复运行。在静态模式的情况下，COM0 ~ COM3 输出相同的信号。

必须将 2 个时间片的 COM2 引脚和 COM3 引脚以及 3 个时间片的 COM3 引脚置为开路。

必须将不是 6 个时间片和 8 个时间片的 COM4 ~ COM7 引脚以及 6 个时间片的 COM6 引脚和 COM7 引脚置为开路或者用作段引脚。

表 18-13 COM 信号

COM信号 时间片	COM0	COM1	COM2	COM3	COM4	COM5	COM6	COM7
静态					注	注	注	注
2个时间片			开路	开路	注	注	注	注
3个时间片				开路	注	注	注	注
4个时间片					注	注	注	注
6个时间片							注	注
8个时间片								

注 必须置为开路或者用作段引脚。

### (2) 段信号

段信号对应 LCD 显示数据寄存器（参照“18.4 LCD 显示数据寄存器”）。

在 8 个时间片方式的情况下，各显示数据寄存器的 bit0 ~ bit7 对应 COM0 ~ COM7。与公共信号输出的各时序同步，读数据存储器中的数据。如果各位的内容为“1”，就在转换为选择电压后输出到段引脚（SEG4 ~ SEG27）。如果各位的内容为“0”，就在转换为非选择电压后输出到段引脚（SEG4 ~ SEG27）。

在 6 个时间片方式的情况下，各显示数据寄存器的 bit0 ~ bit5 对应 COM0 ~ COM5。与公共信号输出的各时序同步，读数据存储器中的数据。如果各位的内容为“1”，就在转换为选择电压后输出到段引脚（SEG2 ~ SEG27）。如果各位的内容为“0”，就在转换为非选择电压后输出到段引脚（SEG2 ~ SEG27）。

在不是 6 个时间片和 8 个时间片方式的情况下，在 A 图形区中各显示数据寄存器的 bit0 ~ bit3 对应 COM0 ~ COM3，在 B 图形区中各显示数据寄存器的 bit4 ~ bit7 对应 COM0 ~ COM3。与公共信号输出的各时序同步，读数据存储器中的数据。如果各位的内容为“1”，就在转换为选择电压后输出到段引脚（SEG0 ~ SEG27）。如果各位的内容为“0”，就在转换为非选择电压后输出到段引脚（SEG0 ~ SEG27）。

因此，必须先确认 LCD 显示数据寄存器使用的 LCD 显示屏的前面电极（对应段信号）和背面电极（对应公共信号）是如何组合形成显示图形的，然后给显示数据寄存器写与显示图形一一对应的位数据。

## (3) 公共信号和段信号的输出波形

给公共信号和段信号输出表 18-14 所示的电压。

只有在公共信号和段信号都为选择电压时才为  $\pm V_{LCD}$  的点灯电压，在其他组合时为熄灯电压。

表 18-14 LCD 驱动电压

## (a) 静态显示模式

公共信号		段信号	选择信号电平	非选择信号电平
			$V_{SS}/V_{L4}$	$V_{L4}/V_{SS}$
$V_{L4}/V_{SS}$			$-V_{LCD}/+V_{LCD}$	0V/0V

## (b) 1/2 偏压法

公共信号		段信号	选择信号电平	非选择信号电平
			$V_{SS}/V_{L4}$	$V_{L4}/V_{SS}$
选择信号电平	$V_{L4}/V_{SS}$		$-V_{LCD}/+V_{LCD}$	0V/0V
非选择信号电平	$V_{L2}$		$-\frac{1}{2}V_{LCD}/+\frac{1}{2}V_{LCD}$	$+\frac{1}{2}V_{LCD}/-\frac{1}{2}V_{LCD}$

## (c) 1/3 偏压法 (A 波形、B 波形)

公共信号		段信号	选择信号电平	非选择信号电平
			$V_{SS}/V_{L4}$	$V_{L2}/V_{L1}$
选择信号电平	$V_{L4}/V_{SS}$		$-V_{LCD}/+V_{LCD}$	$-\frac{1}{3}V_{LCD}/+\frac{1}{3}V_{LCD}$
非选择信号电平	$V_{L1}/V_{L2}$		$-\frac{1}{3}V_{LCD}/+\frac{1}{3}V_{LCD}$	$+\frac{1}{3}V_{LCD}/-\frac{1}{3}V_{LCD}$

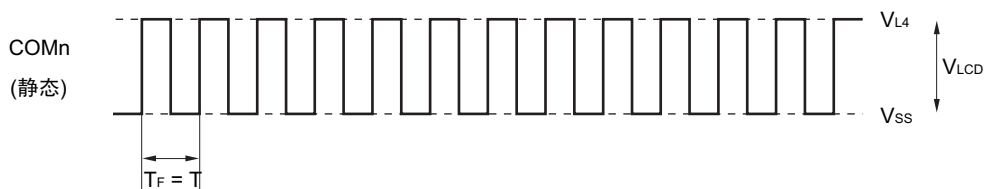
## (d) 1/4 偏压法 (A 波形、B 波形)

公共信号		段信号	选择信号电平	非选择信号电平
			$V_{SS}/V_{L4}$	$V_{L2}$
选择信号电平	$V_{L4}/V_{SS}$		$-V_{LCD}/+V_{LCD}$	$-\frac{1}{2}V_{LCD}/+\frac{1}{2}V_{LCD}$
非选择信号电平	$V_{L1}/V_{L3}$		$-\frac{1}{4}V_{LCD}/+\frac{1}{4}V_{LCD}$	$+\frac{1}{4}V_{LCD}/-\frac{1}{4}V_{LCD}$

公共信号波形如所示图 18-25，公共信号和段信号的电压和相位如图 18-26 所示。

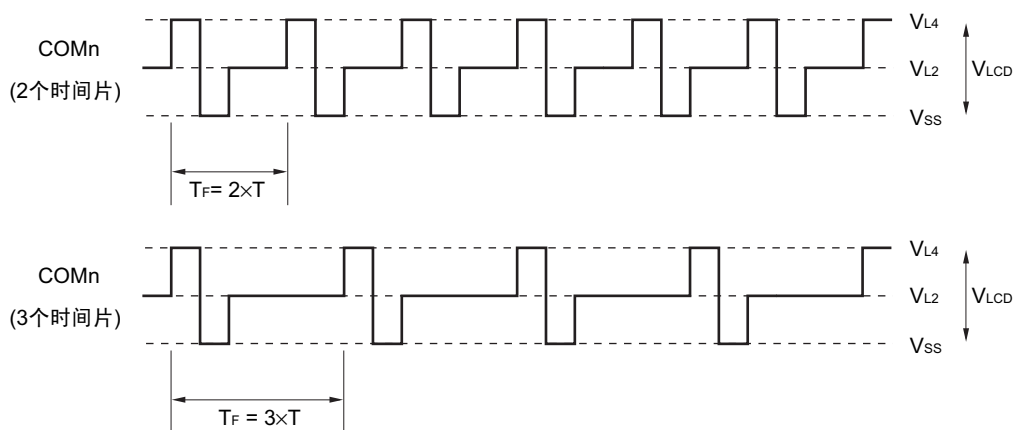
图 18-25 公共信号波形 (1/2)

(a) 静态显示模式



T: LCD 时钟的 1 个周期       $T_F$ : 帧频

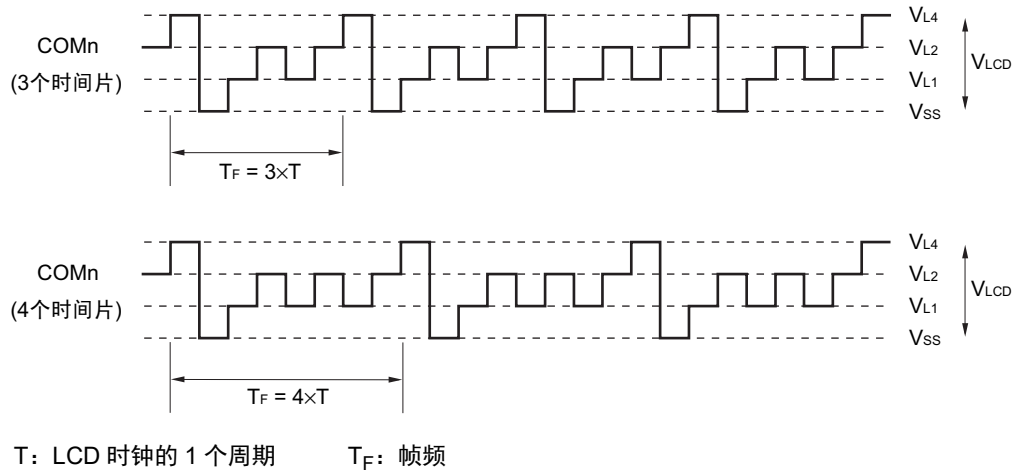
(b) 1/2 偏压法



T: LCD 时钟的 1 个周期       $T_F$ : 帧频

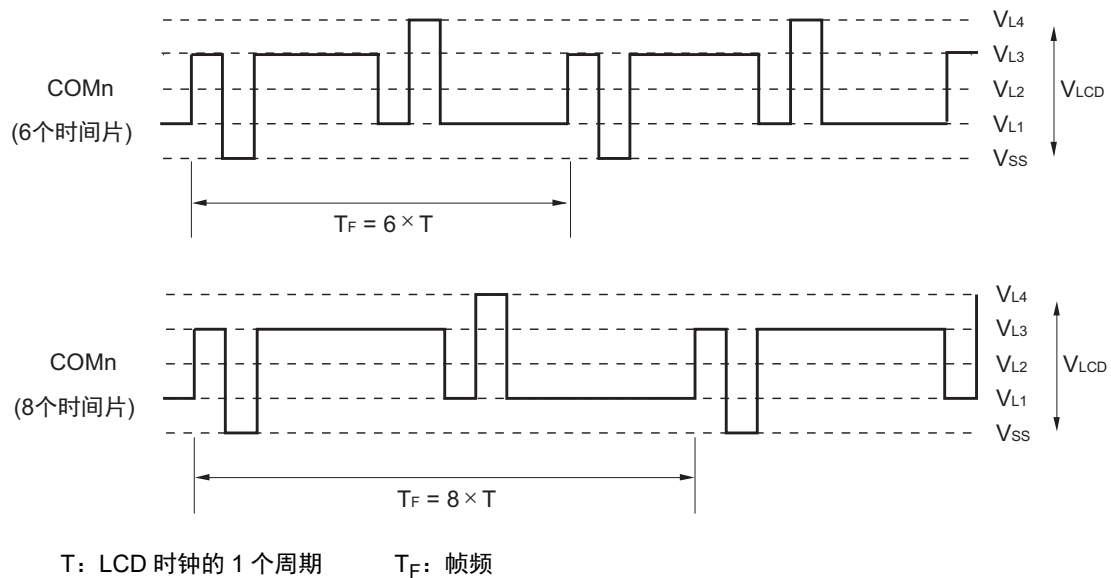
图 18-25 公共信号波形 (2/2)

(c) 1/3 偏压法



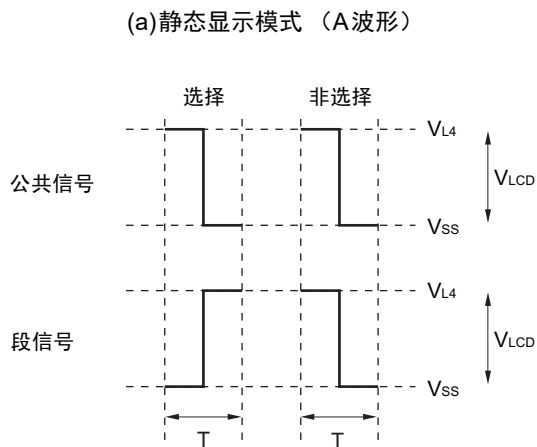
< LCD 帧频的计算例子 (使用 4 个时间片的情况) >  
 LCD 时钟:  $32768/2^7=256\text{Hz}$  (LCDC0=06H 时)  
 LCD 帧频: 64Hz

(d) 1/4 偏压法

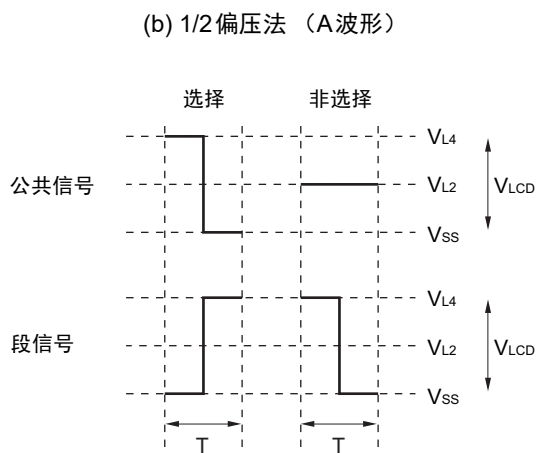


< LCD 帧频的计算例子 (使用 8 个时间片的情况) >  
 LCD 时钟:  $32768/2^7=256\text{Hz}$  (LCDC0=06H 时)  
 LCD 帧频: 32Hz

图 18-26 公共信号和段信号的电压和相位 (1/3)



T: LCD 时钟的 1 个周期

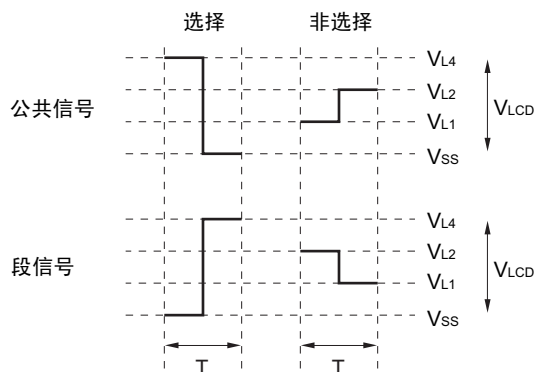


T: LCD 时钟的 1 个周期



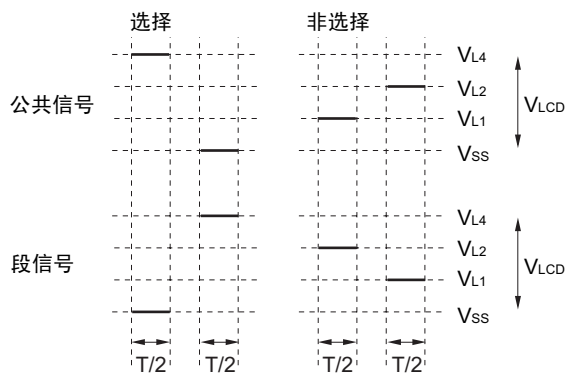
图 18-26 公共信号和段信号的电压和相位 (2/3)

(c) 1/3 偏压法 (A 波形)



T: LCD 时钟的 1 个周期

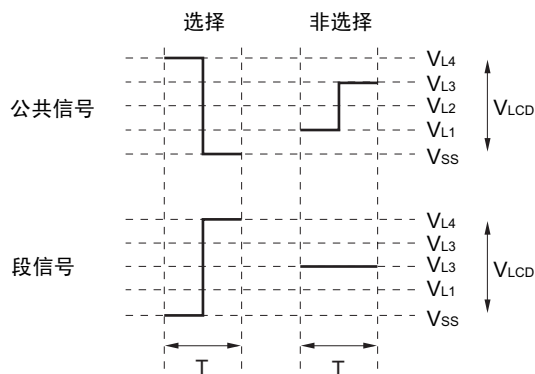
(d) 1/3 偏压法 (B 波形)



T: LCD 时钟的 1 个周期

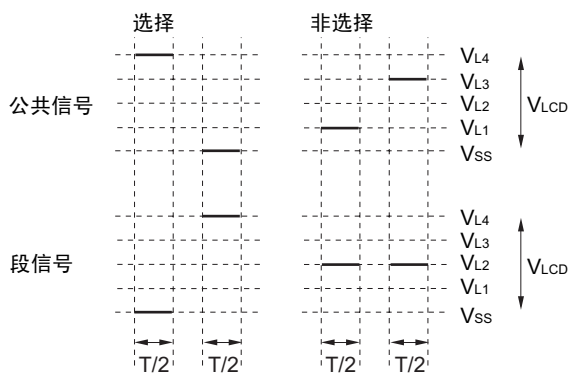
图 18-26 公共信号和段信号的电压和相位 (3/3)

(e) 1/4 偏压法 (A 波形)



T: LCD 时钟的 1 个周期

(f) 1/4 偏压法 (B 波形)



T: LCD 时钟的 1 个周期

## 18.10 显示模式

### 18.10.1 静态显示例子

图 18-27 显示图形的静态方式的 3 位 LCD 显示屏、段信号 (SEG0 ~ SEG23) 和公共信号 (COM0) 的连接如图 18-28 所示。显示例子是“12.3”，显示数据寄存器 (F0400H ~ F0417H) 的内容对应此显示例子。

在此，以第 2 位的“.” (.) 为例进行说明。需要根据图 18-27 的显示图形并且通过 COM0 的公共信号的时序，将表 18-15 所示的选择电压和非选择电压输出到 SEG8 ~ SEG15 引脚。

表 18-15 选择电压和非选择电压 (COM0)

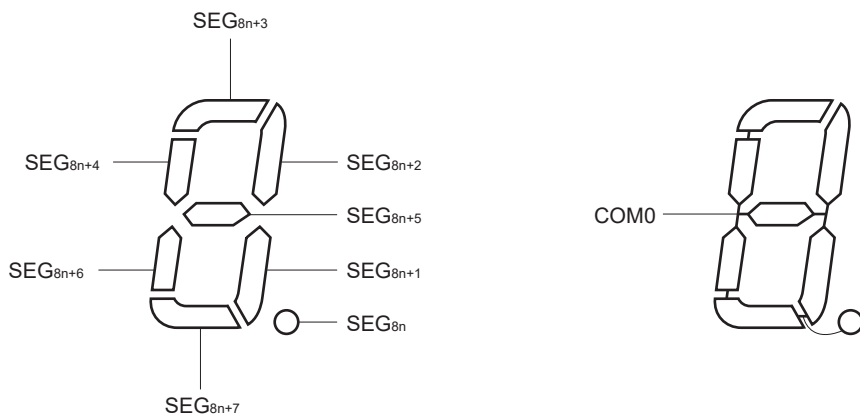
公共 \ 段	SEG8	SEG9	SEG10	SEG11	SEG12	SEG13	SEG14	SEG15
COM0	选择	非选择	选择	选择	非选择	选择	选择	选择

因此，给 SEG8 ~ SEG15 对应的显示数据寄存器 (F0408H ~ F040FH) 的 bit0 准备“10110111”即可。

SEG11、SEG12 和 COM0 的 LCD 驱动波形如图 18-29 所示。如果在选择 COM0 时 SEG11 为选择电压，就知道 LCD 点灯电平  $+V_{LCD}/-V_{LCD}$  的交流矩形波的产生。

因为 COM1 ~ COM3 输出和 COM0 相同的波形，所以能通过连接 COM0 ~ COM3 来提高驱动能力。

图 18-27 静态 LCD 的显示图形和电极连线



备注 n=0 ~ 2

图 18-28 静态 LCD 显示屏的连线例子

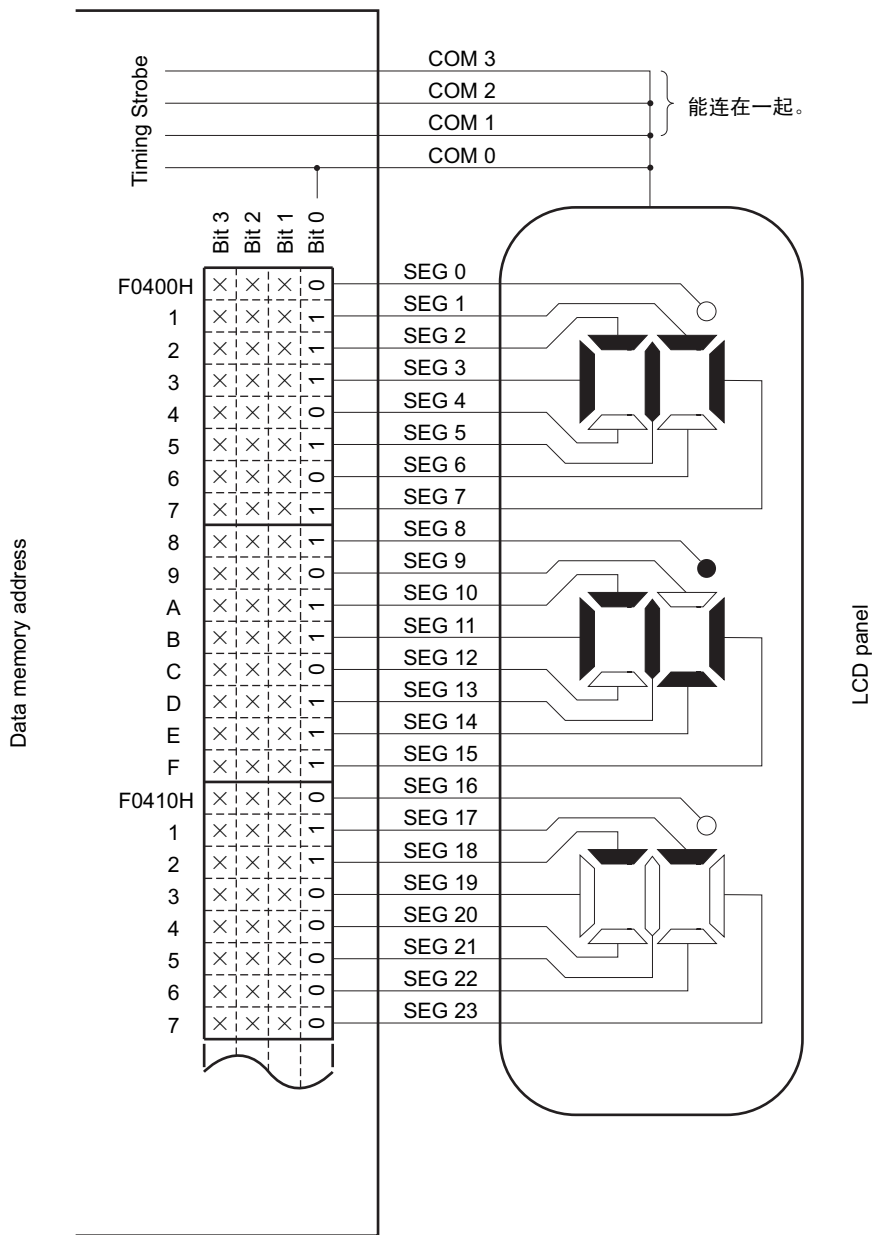
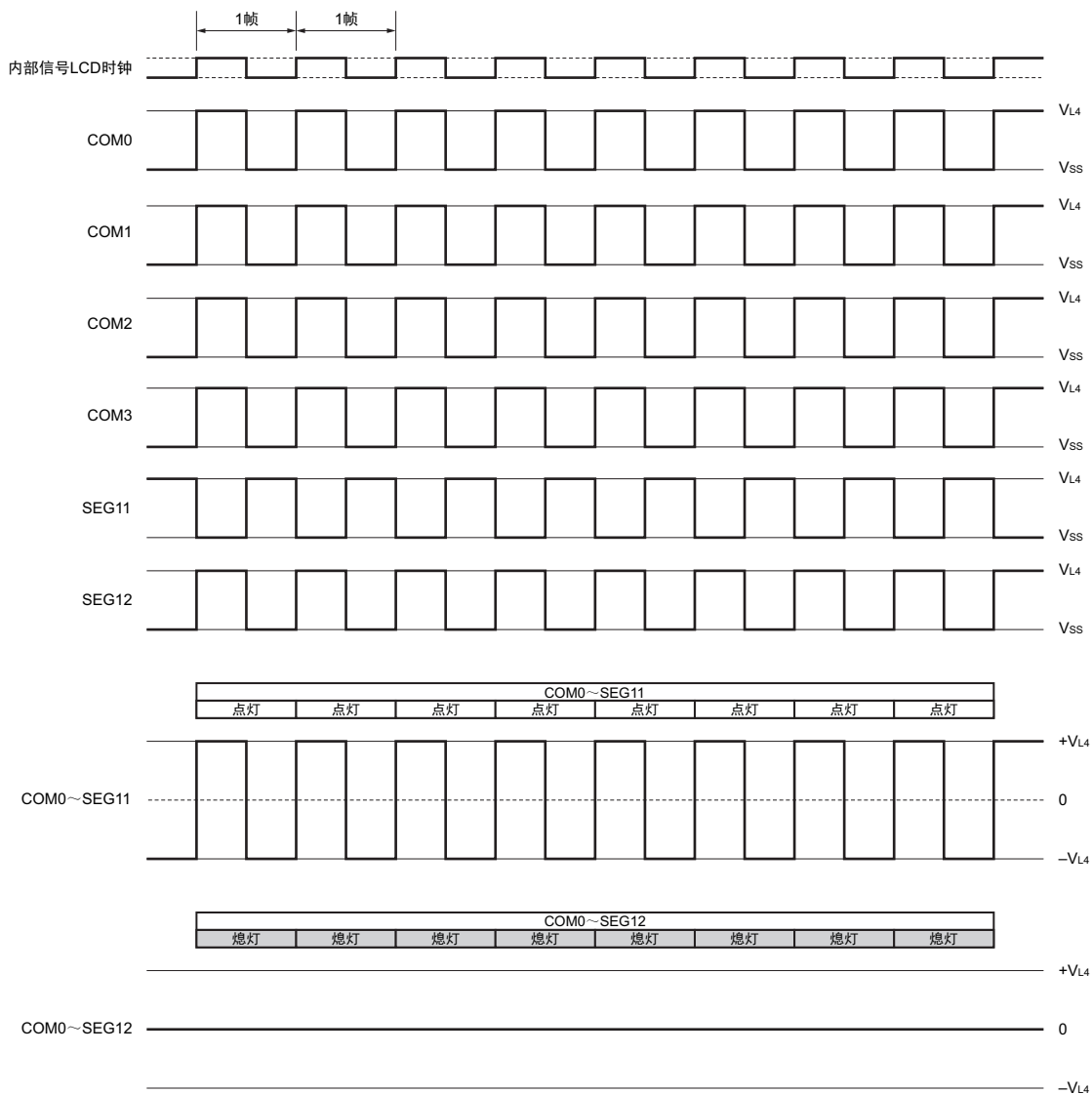


图 18-29 SEG11、SEG12 和 COM0 的静态 LCD 驱动波形例子



### 18.10.2 2 个时间片的显示例子

图 18-30 显示图形的 2 个时间片方式的 6 位 LCD 显示屏、段信号 (SEG0 ~ SEG23) 和公共信号 (COM0、COM1) 的连接如图 18-31 所示。显示例子是“12345.6”，显示数据寄存器 (F0400H ~ F0417H) 的内容对应此显示例子。


在此，以第 4 位的“3” (  ) 为例进行说明。需要根据图 18-30 的显示图形并且通过 COM0 和 COM1 的公共信号的时序，将表 18-16 所示的选择和非选择电压输出到 SEG12 ~ SEG15 引脚。

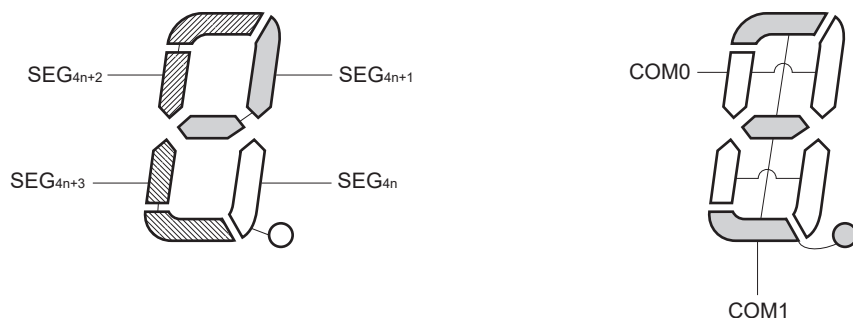
表 18-16 选择电压和非选择电压 (COM0、COM1)

公共 \ 段	SEG12	SEG13	SEG14	SEG15
COM0	选择	选择	非选择	非选择
COM1	非选择	选择	选择	选择

因此，给 SEG15 对应的显示数据寄存器 (地址 F040FH) 准备“xx10”即可。

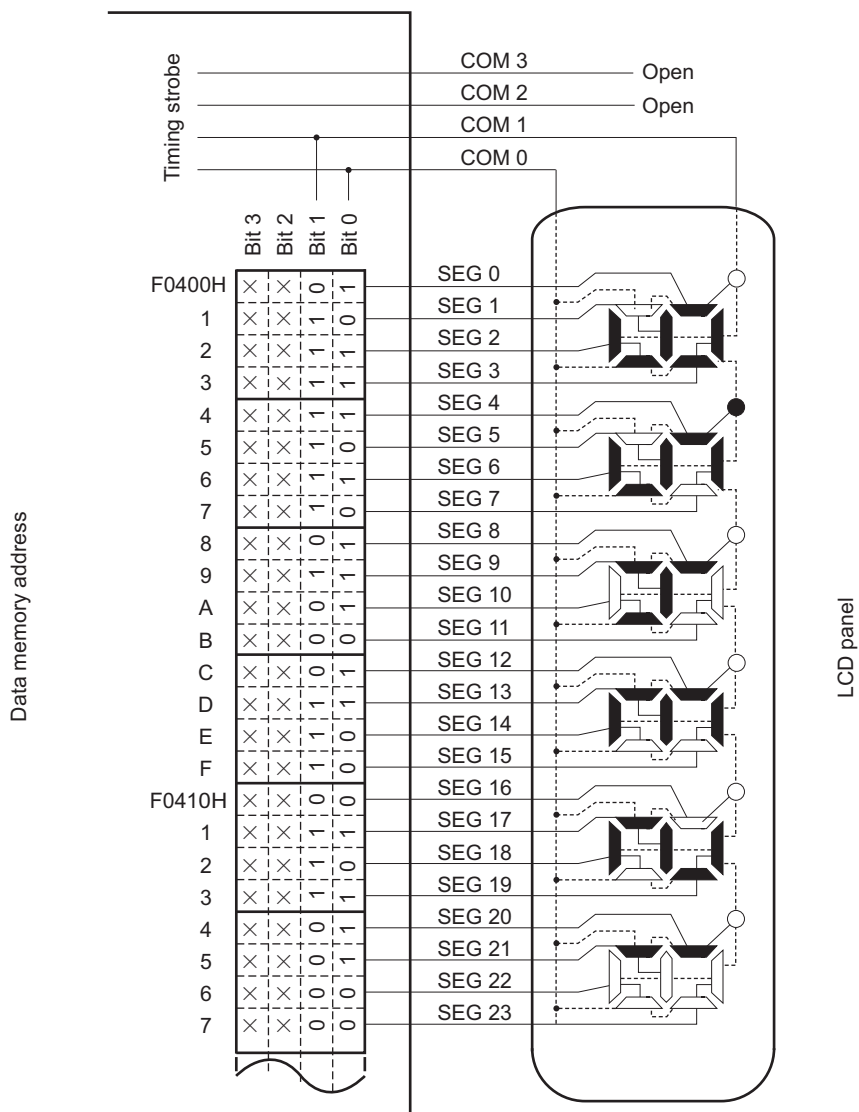
SEG15 和各公共信号之间的 LCD 驱动波形例子如图 18-32 所示。如果在选择 COM1 时 SEG15 为选择电压，就知道 LCD 点灯电平  $+V_{LCD}/-V_{LCD}$  的交流矩形波的产生。

图 18-30 2 个时间片的 LCD 显示图形和电极连线



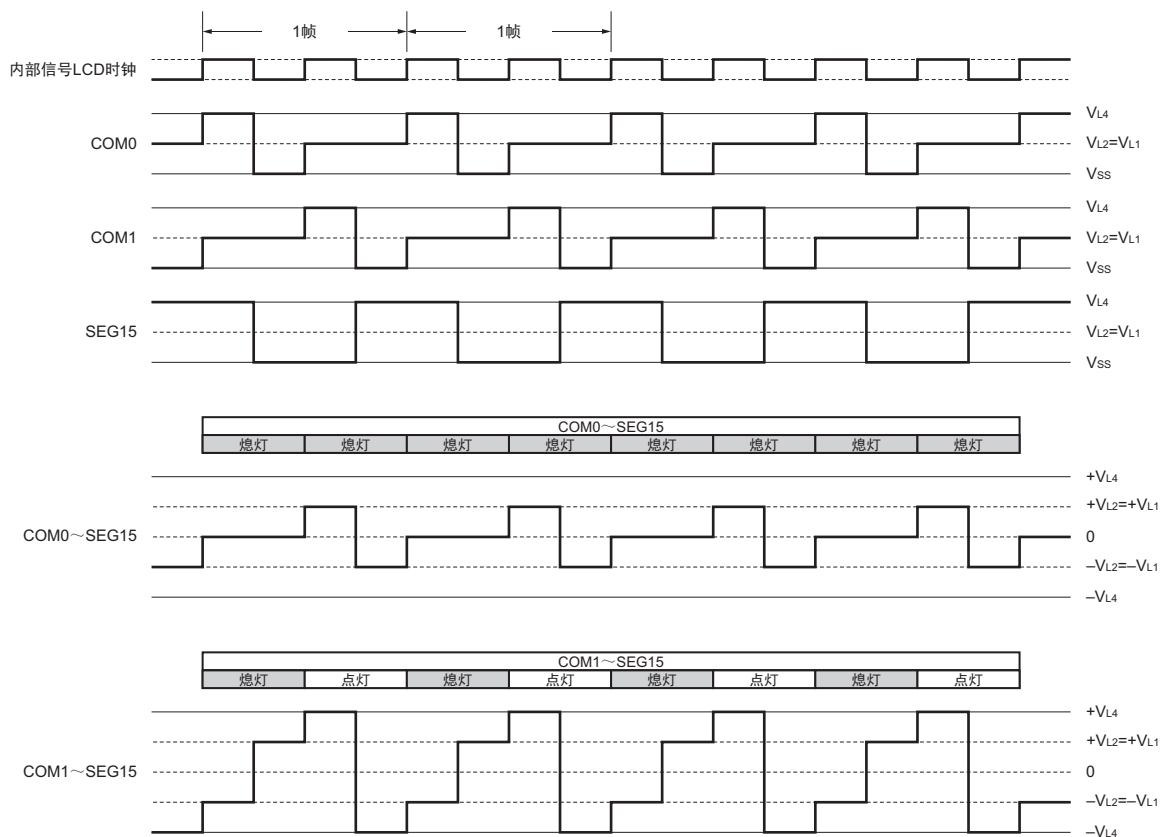
备注 n=0 ~ 6

图 18-31 2 个时间片的 LCD 显示屏的连线例子



×：因为是 2 个时间片的显示，所以能记忆任意的数据。

图 18-32 SEG15 和各公共信号之间的 2 个时间片的 LCD 驱动波形例子 (1/2 偏压法)





### 18.10.3 3 个时间片的显示例子

图 18-33 显示图形的 3 个时间片方式的 8 位 LCD 显示屏、段信号 (SEG0 ~ SEG23) 和公共信号 (COM0 ~ COM2) 的连接如图 18-34 所示。显示例子是“123456.78”，显示数据寄存器 (F0400H ~ F0417H) 的内容对应此显示例子。

在此，以第 3 位的“6.” (6.) 为例进行说明。需要根据图 18-33 的显示图形并且通过 COM0 ~ COM2 的各公共信号的时序，将表 18-17 所示的选择电压和非选择电压输出到 SEG6 ~ SEG8 引脚。

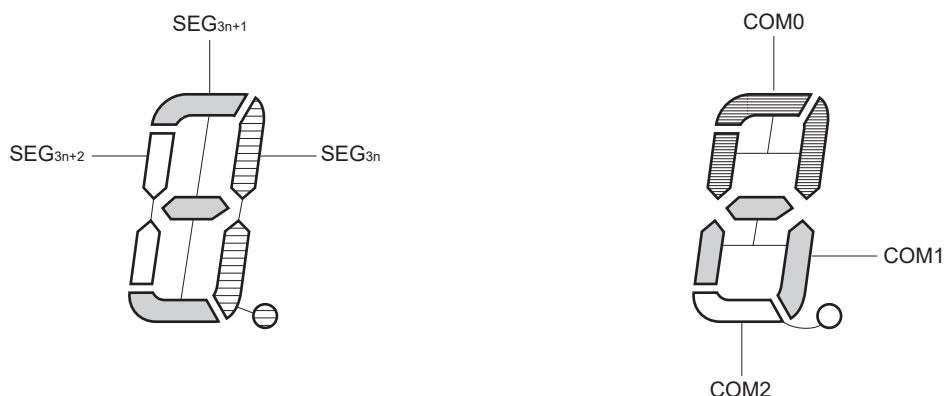
表 18-17 选择电压和非选择电压 (COM0 ~ COM2)

公共 \ 段	SEG6	SEG7	SEG8
COM0	非选择	选择	选择
COM1	选择	选择	选择
COM2	选择	选择	—

因此，给 SEG6 对应的显示数据寄存器 (地址 F0406H) 准备“x110”即可。

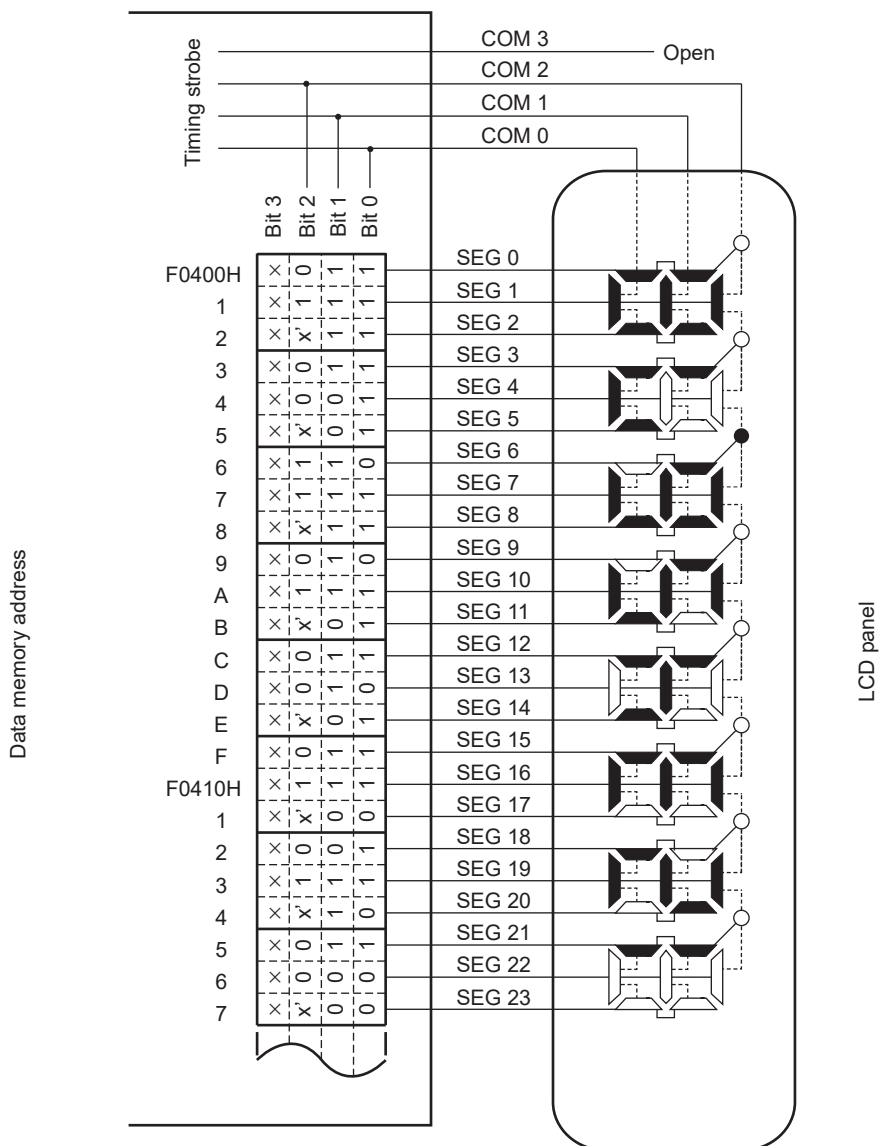
SEG6 和各公共信号之间的 LCD 驱动波形例子如图 18-35 (1/2 偏压法) 和图 18-36 (1/3 偏压法) 所示。如果在选择 COM1 或者 COM2 时 SEG6 为选择电压，就知道 LCD 点灯电平  $+V_{LCD}/-V_{LCD}$  的交流矩形波的产生。

图 18-33 3 个时间片的 LCD 显示图形和电极连线



备注 n=0 ~ 8。

图 18-34 3 个时间片的 LCD 显示屏的连线例子



- X': 因为 LCD 显示屏没有对应的段，所以能记忆任意的数据。
- ×: 因为是 3 个时间片的显示，所以能记忆任意的数据。

图 18-35 SEG6 和各公共信号之间的 3 个时间片的 LCD 驱动波形例子 (1/2 偏压法)

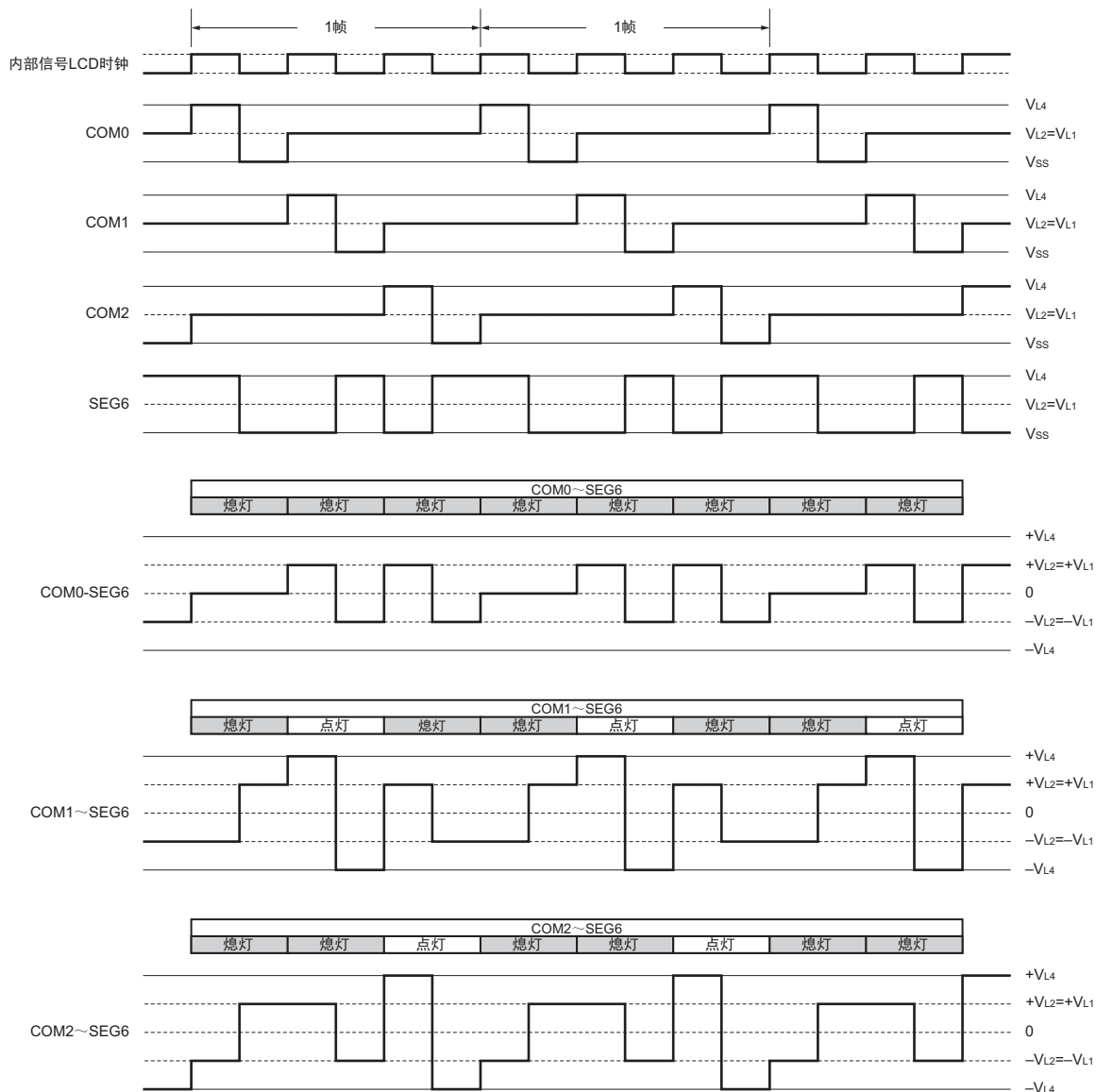
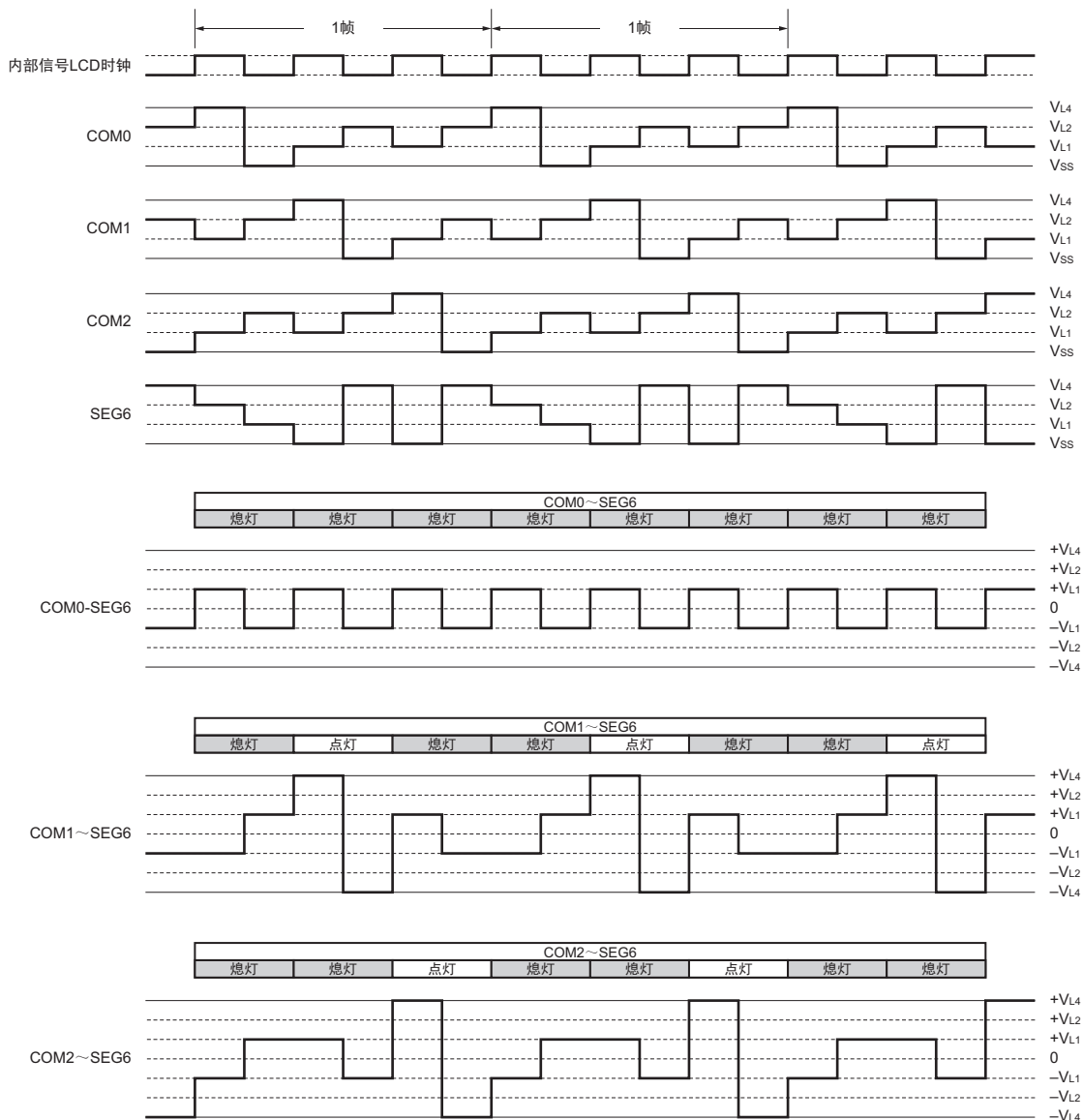


图 18-36 SEG6 和各公共信号之间的 3 个时间片的 LCD 驱动波形例子 (1/3 偏压法)



## 18.10.4 4 个时间片的显示例子

图 18-37 显示图形的 4 个时间片方式的 12 位 LCD 显示屏、段信号 (SEG0 ~ SEG23) 和公共信号 (COM0 ~ COM3) 的连接如图 18-38 所示。显示例子是“123456.789012”，显示数据寄存器 (地址 F0400H ~ F0417H) 的内容对应此显示例子。

在此，以第 7 位的“6.” (6.) 为例进行说明。需要根据图 18-37 的显示图形并且通过 COM0 ~ COM3 的各公共信号的时序，将表 18-18 所示的选择电压和非选择电压输出到 SEG12 引脚和 SEG13 引脚。

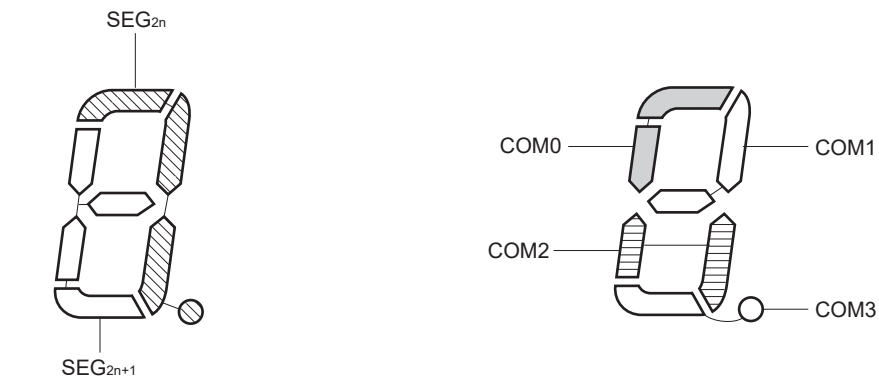
表 18-18 选择电压和非选择电压 (COM0 ~ COM3)

公共 \ 段	SEG12	SEG13
COM0	选择	选择
COM1	非选择	选择
COM2	选择	选择
COM3	选择	选择

因此，给 SEG12 对应的显示数据寄存器 (地址 F040CH) 准备“1101”即可。

SEG12 和各公共信号之间的 LCD 驱动波形例子如图 18-39 所示。如果在选择 COM0 时 SEG12 为选择电压，就知道 LCD 点灯电平  $+V_{LCD}/-V_{LCD}$  的交流矩形波的产生。

图 18-37 4 个时间片的 LCD 显示图形和电极连线



备注 n=0 ~ 13

图 18-38 4 个时间片的 LCD 显示屏的连线例子

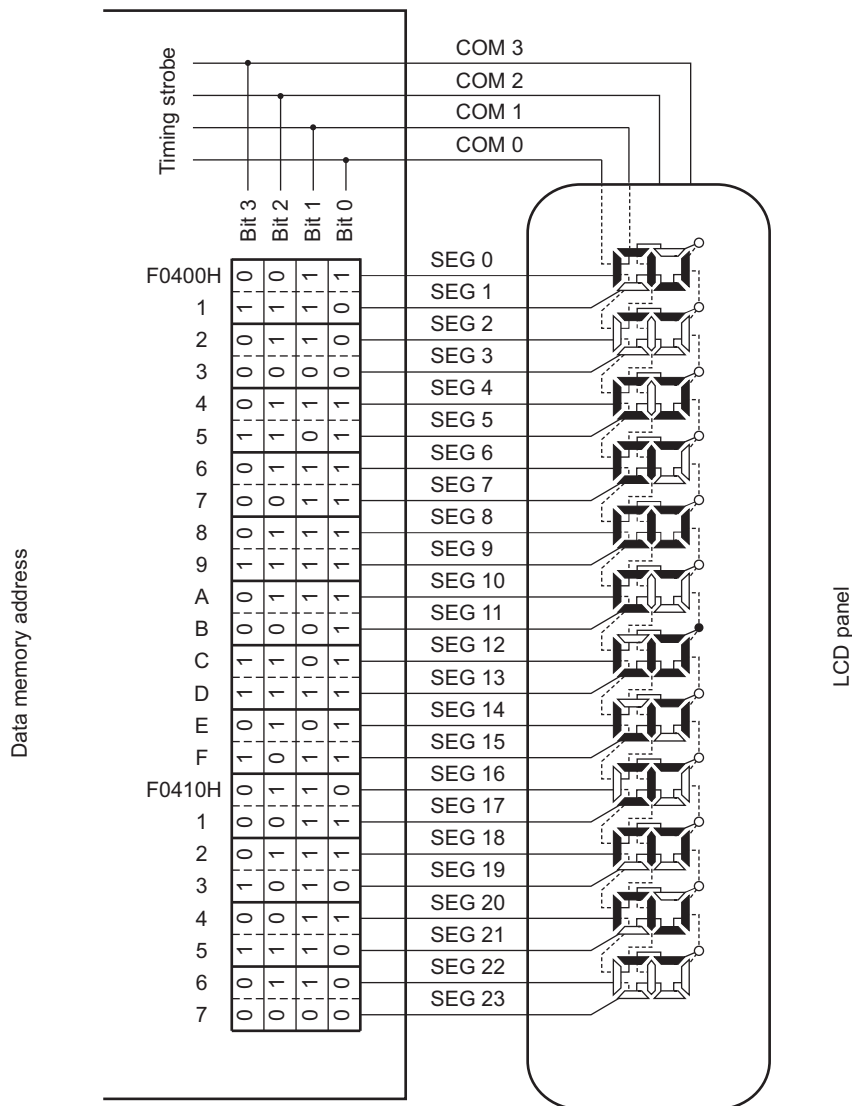


图 18-39 SEG12 和各公共信号之间的 4 个时间片的 LCD 驱动波形例子 (1/3 偏压法) (1/2)

(a) A 波形的情况

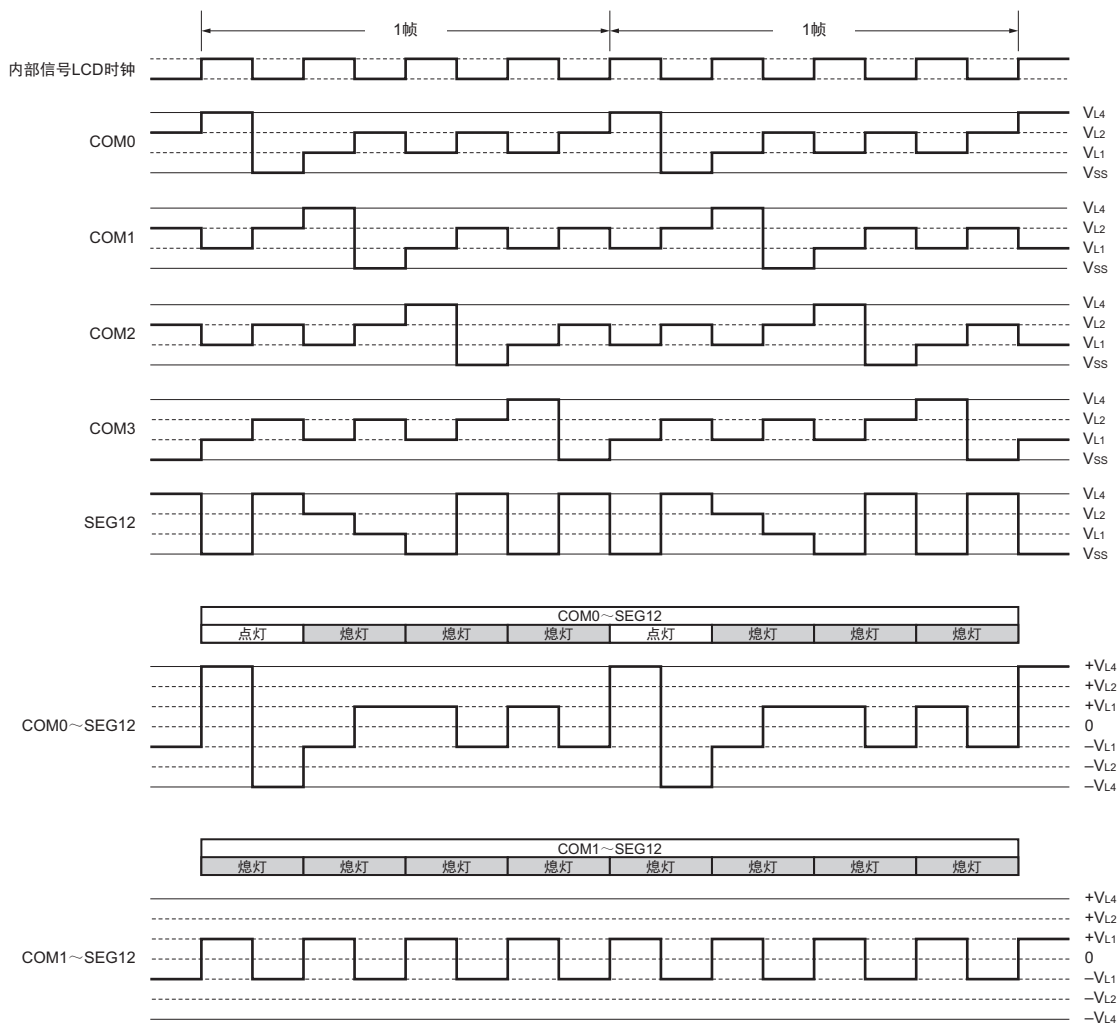
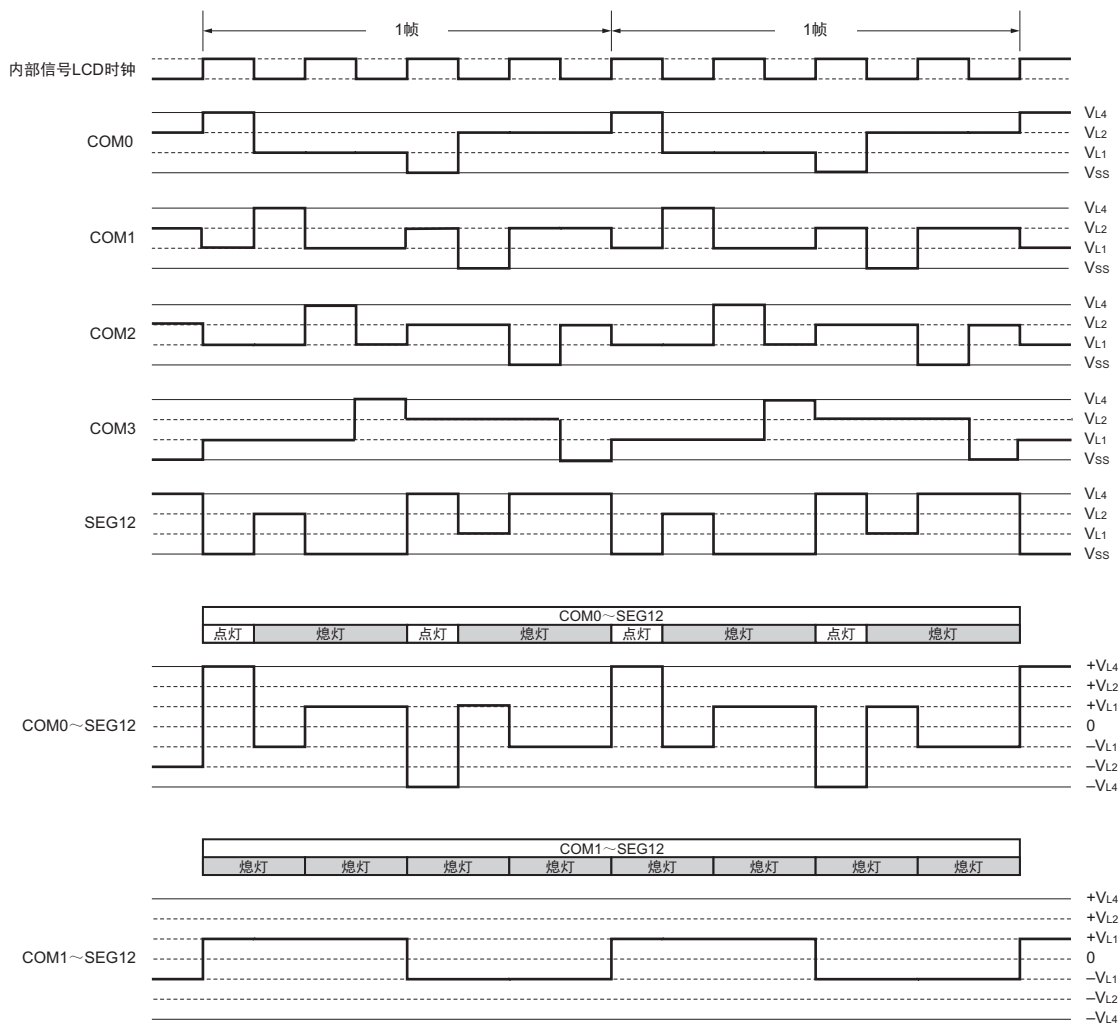


图 18-39 SEG12 和各公共信号之间的 4 个时间片的 LCD 驱动波形例子 (1/3 偏压法) (2/2)

(b) B 波形的情况





### 18.10.5 6 个时间片的显示例子

图 18-40 显示图形的 6 个时间片方式的 15×6 点 LCD 显示屏、段信号 (SEG2 ~ SEG16) 和公共信号 (COM0 ~ COM5) 的连接如图 18-41 所示。显示例子是“123”，显示数据寄存器 (地址 F0402H ~ F0410H) 的内容对应此显示例子。


在此，以第 1 位的“3” (  ) 为例进行说明。需要根据图 18-40 的显示图形并且通过 COM0 ~ COM5 的各公共信号的时序，将表 18-19 所示的选择电压和非选择电压输出到 SEG2 ~ SEG6 引脚。

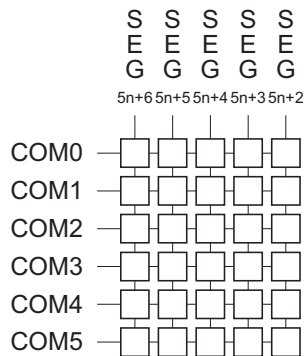
表 18-19 选择电压和非选择电压 (COM0 ~ COM5)

公共 \ 段	SEG2	SEG3	SEG4	SEG5	SEG6
COM0	选择	选择	选择	选择	选择
COM1	非选择	选择	非选择	非选择	非选择
COM2	非选择	非选择	选择	非选择	非选择
COM3	非选择	选择	非选择	非选择	非选择
COM4	选择	非选择	非选择	非选择	选择
COM5	非选择	选择	选择	选择	非选择

因此，给 SEG2 对应的显示数据寄存器 (地址 F0402H) 准备“010001”即可。

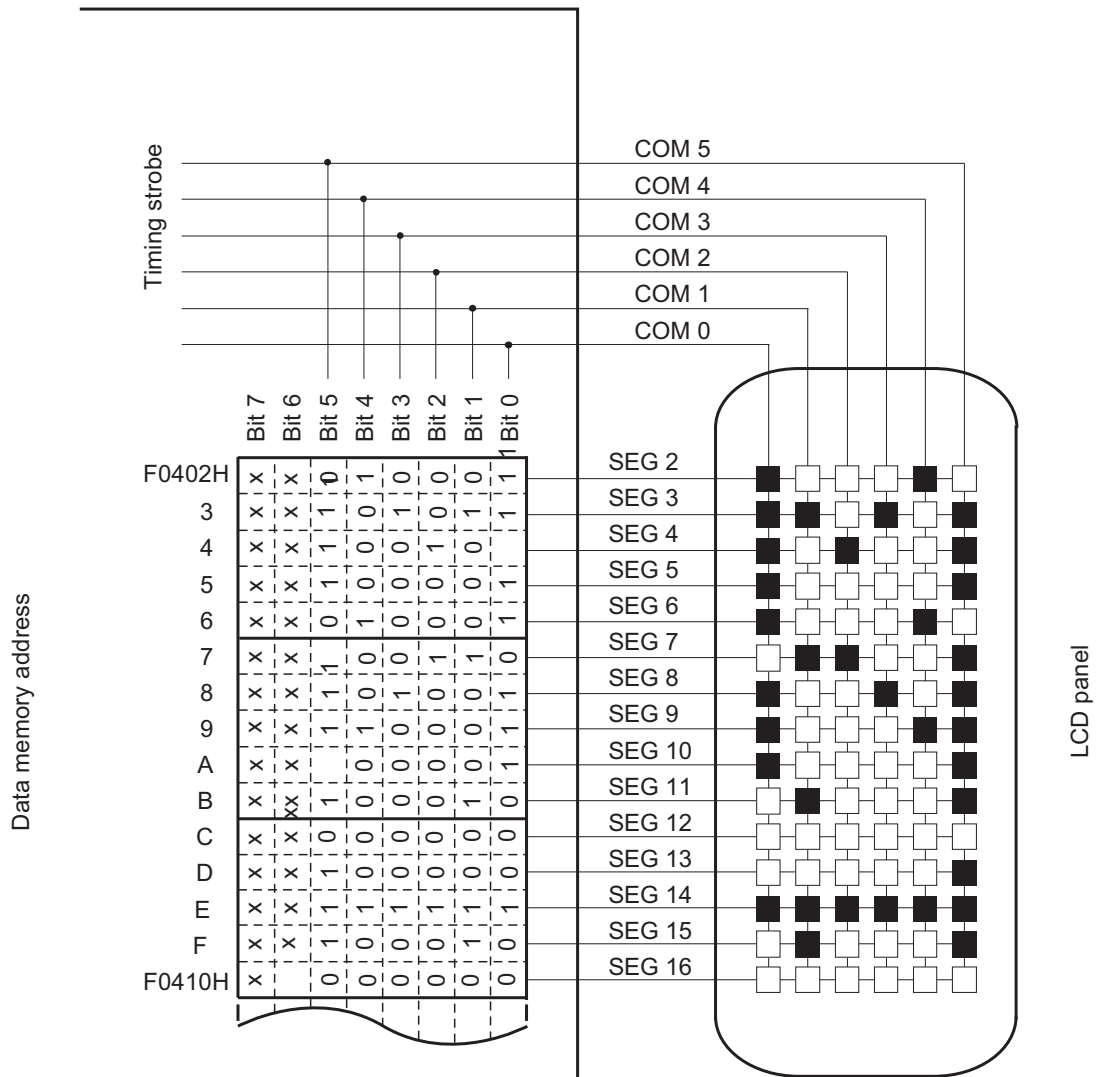
SEG2 和各公共信号之间的 LCD 驱动波形例子如图 18-42 所示。如果在选择 COM0 时 SEG2 为选择电压，就知道 LCD 点灯电平的波形的产生。

图 18-40 6 个时间片的 LCD 显示图形和电极连线



备注 n=0 ~ 4

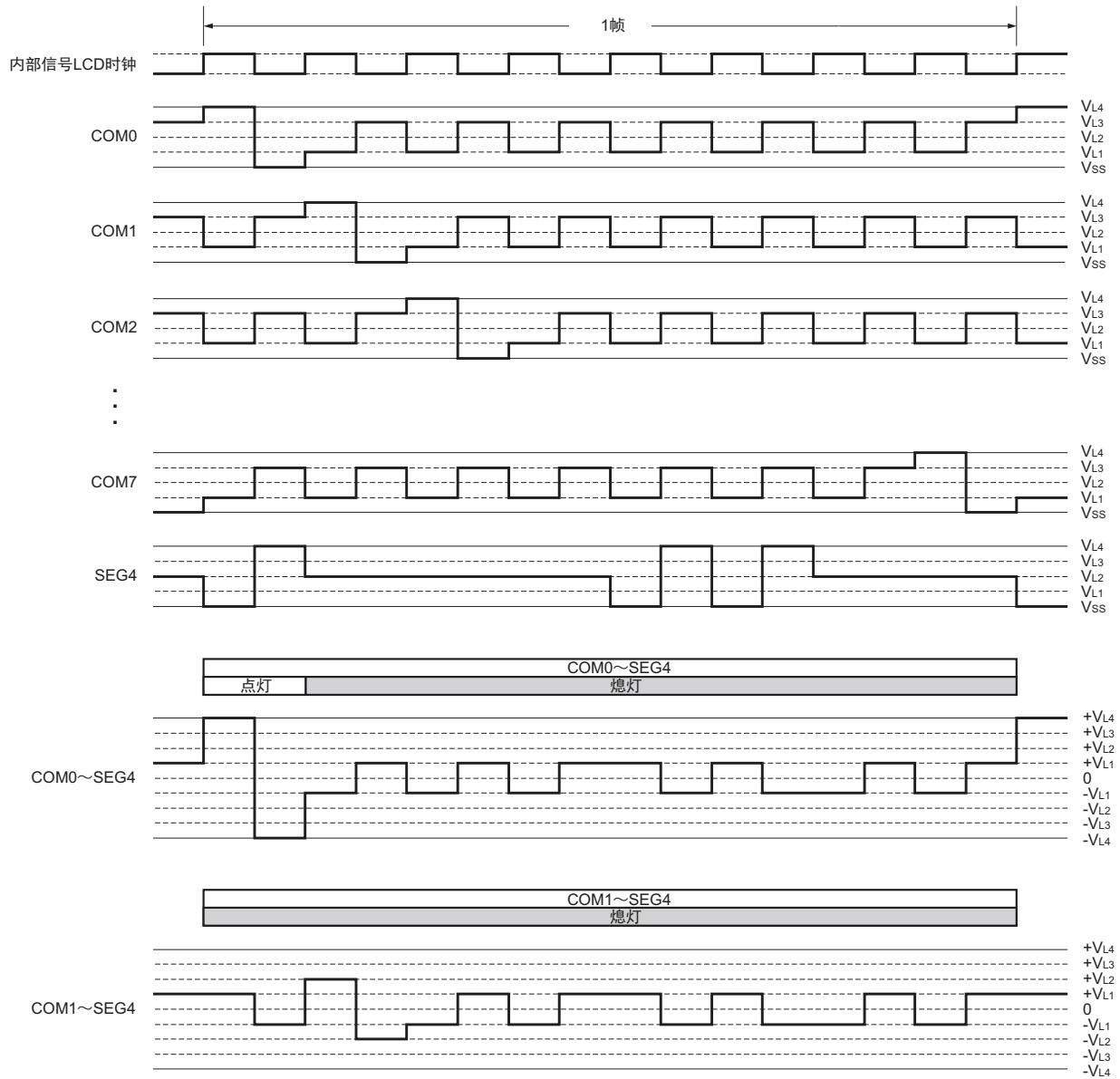
图 18-41 6 个时间片的 LCD 显示屏的连线例子



×： 因为是 6 个时间片的显示，所以能记忆任意的数据。

图 18-42 SEG2 和各公共信号之间的 6 个时间片的 LCD 驱动波形例子 (1/4 偏压法)

(a) A 波形的情况



### 18.10.6 8 个时间片的显示例子

图 18-43 显示图形的 8 个时间片方式的 15x8 点 LCD 显示屏、段信号 (SEG4 ~ SEG18) 和公共信号 (COM0 ~ COM7) 的连接如图 18-44 所示。显示例子是“123”，显示数据寄存器 (地址 F0404H ~ F0412H) 的内容对应此显示例子。


在此，以第 1 位的“3” (  ) 为例进行说明。需要根据图 18-43 的显示图形并且通过 COM0 ~ COM7 的各公共信号的时序，将表 18-20 所示的选择电压和非选择电压输出到 SEG4 ~ SEG8 引脚。

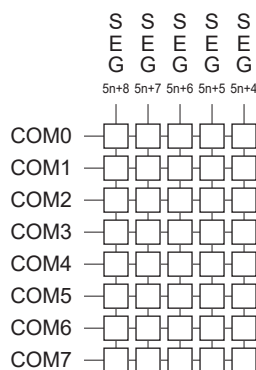
表 18-20 选择电压和非选择电压 (COM0 ~ COM7)

公共 \ 段	SEG4	SEG5	SEG6	SEG7	SEG8
COM0	选择	选择	选择	选择	选择
COM1	非选择	选择	非选择	非选择	非选择
COM2	非选择	非选择	选择	非选择	非选择
COM3	非选择	选择	非选择	非选择	非选择
COM4	选择	非选择	非选择	非选择	非选择
COM5	选择	非选择	非选择	非选择	选择
COM6	非选择	选择	选择	选择	非选择
COM7	非选择	非选择	非选择	非选择	非选择

因此，给 SEG4 对应的显示数据寄存器 (地址 F0404H) 准备“00110001”即可。

SEG4 和各公共信号之间的 LCD 驱动波形例子如图 18-45 所示。如果在选择 COM0 时 SEG4 为选择电压，就知道 LCD 点灯电平的波形的产生。

图 18-43 8 个时间片的 LCD 显示图形和电极连线



备注 n=0 ~ 3

图 18-44 8 个时间片的 LCD 显示屏的连线例子

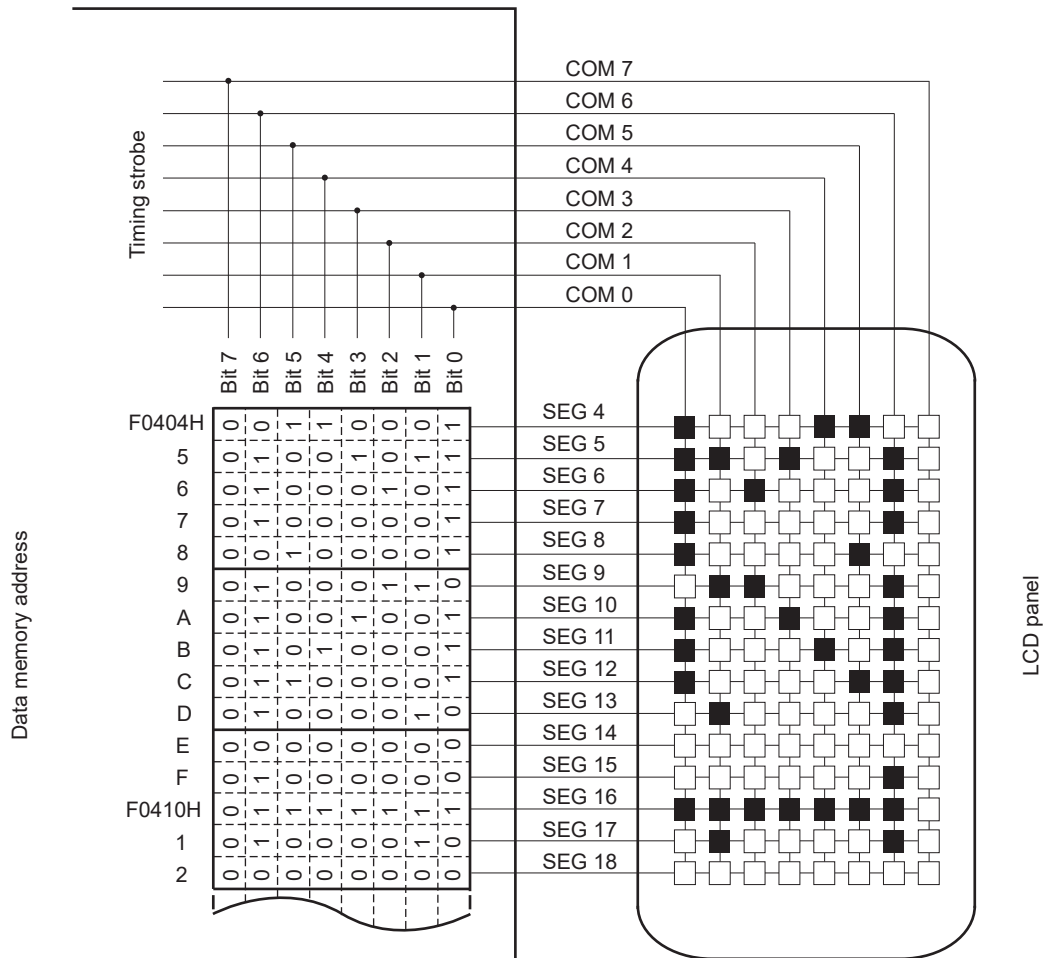


图 18-45 SEG4 和各公共信号之间的 8 个时间片的 LCD 驱动波形例子 (1/4 偏压法) (1/2)

(a) A 波形的情况

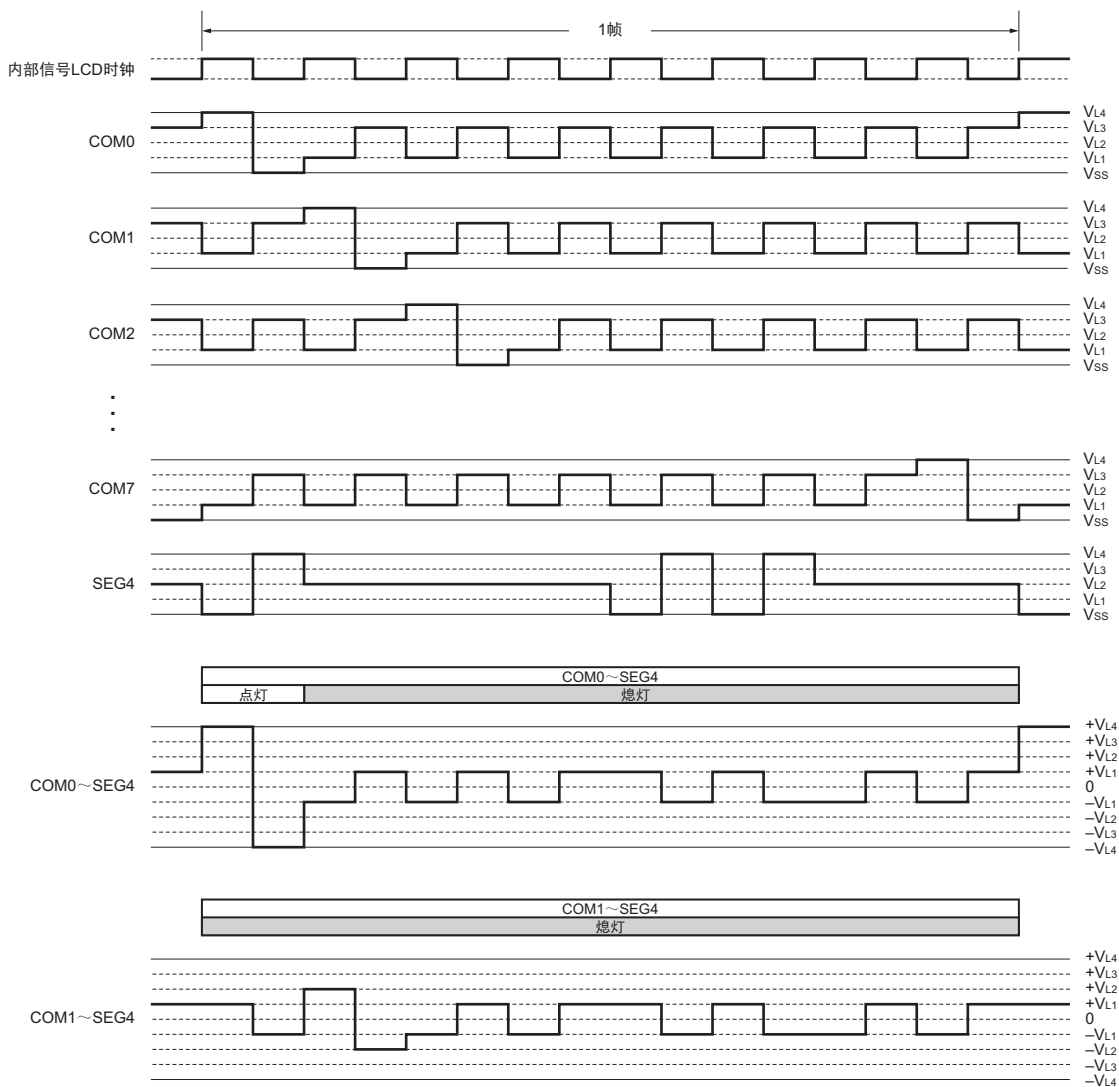
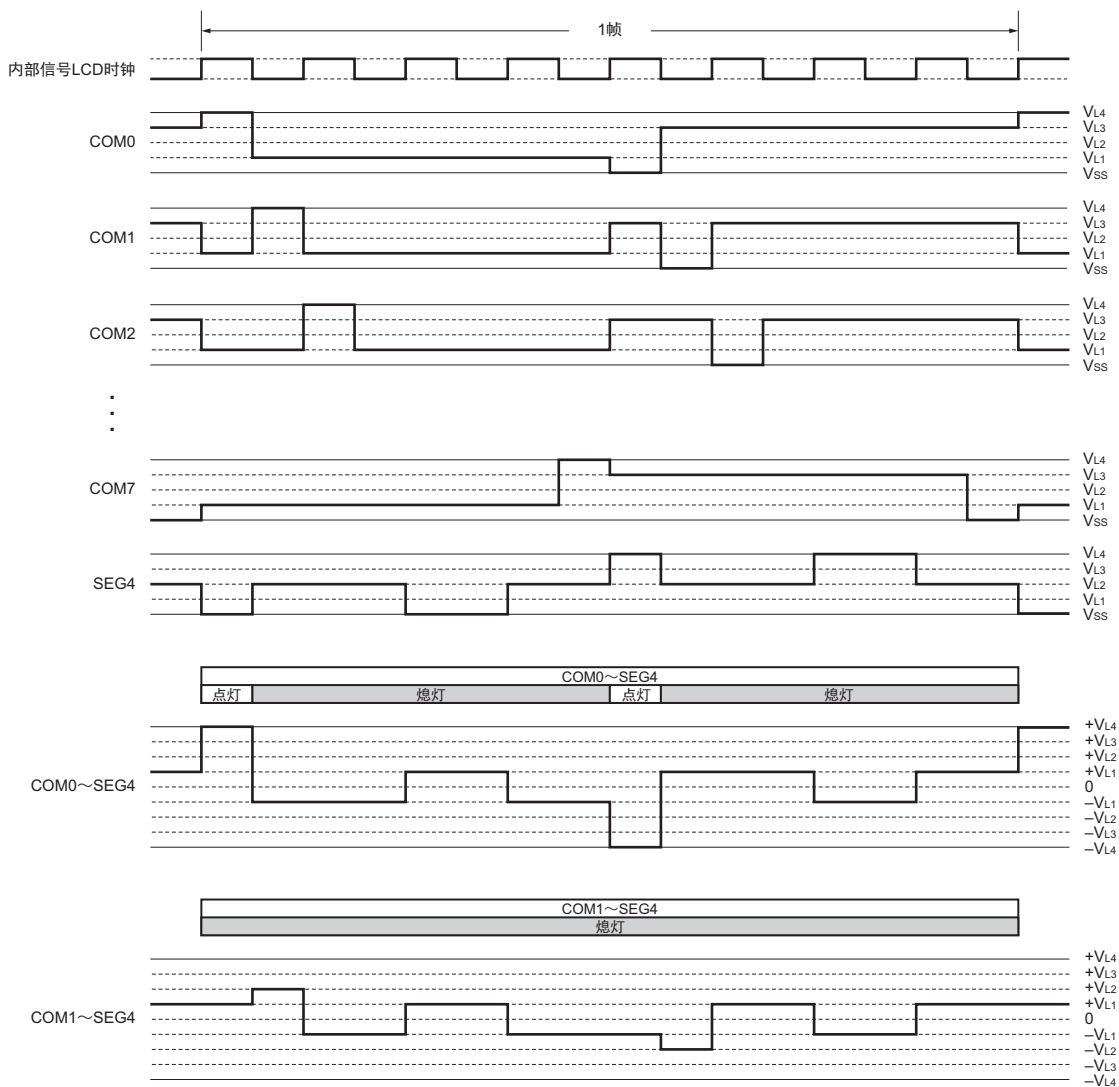


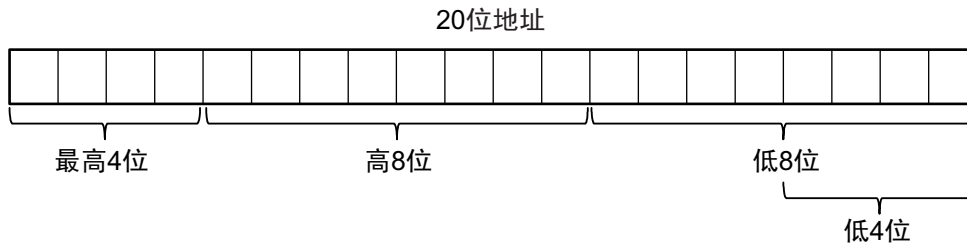
图 18-45 SEG4 和各公共信号之间的 8 个时间片的 LCD 驱动波形例子 (1/4 偏压法) (2/2)

(b) B 波形的情况



## 第 19 章 数据传送控制器 (DTC)

本章说明所记载的地址高 8 位是指以下 20 位地址中的 bit15 ~ 8。



在本章的说明中没有特别指定的情况下，地址的最高 4 位全部为“1”(FxxxxH)。

### 19.1 DTC 的功能

数据传送控制器 (DTC) 是不使用 CPU 而在存储器之间进行数据传送的功能。

通过外围功能中断启动 DTC 进行数据传送。DTC 和 CPU 使用相同的数据总线，其总线使用权高于 CPU。

DTC 的规格如表 19-1 所示。

表 19-1 DTC 的规格 (1/2)

项目	规格	
启动源	28 个源 (64 引脚产品) / 30 个源 (80 引脚产品)	
可分配的控制数据	24 组	
可传送的地址空间	地址空间	64K 字节空间 (F0000H ~ FFFFFH)，但是通用寄存器除外。
	源	特殊功能寄存器 (SFR)、RAM 区 (通用寄存器除外)、镜像区注、数据闪存区注、扩展特殊功能寄存器 (2nd SFR)
	目标	特殊功能寄存器 (SFR)、RAM 区 (通用寄存器除外)、扩展特殊功能寄存器 (2nd SFR)
最大传送次数	正常模式	256 次
	重复模式	255 次
最大传送块大小	正常模式 (8 位传送)	256 字节
	正常模式 (16 位传送)	512 字节
	重复模式	255 字节
传送单位	8 位 / 16 位	
传送模式	正常模式	在进行 DTCCTj 寄存器从“1”变为“0”的传送后结束。
	重复模式	在 DTCCTj 寄存器从“1”变为“0”的传送结束后，对重复区的地址进行初始化，在将 DTRLdj 寄存器的值重新加载到 DTCCTj 寄存器后继续传送。
地址控制	正常模式	固定或者递增
	重复模式	固定或者递增非重复区的地址。
启动源的优先级	参照“表 19-5 DTC 启动源和向量地址”。	

注 在 HALT 模式或者 SNOOZE 模式中，因为闪存停止运行，所以不能作为 DTC 传送源。



表 19-1 DTC 的规格 (2/2)

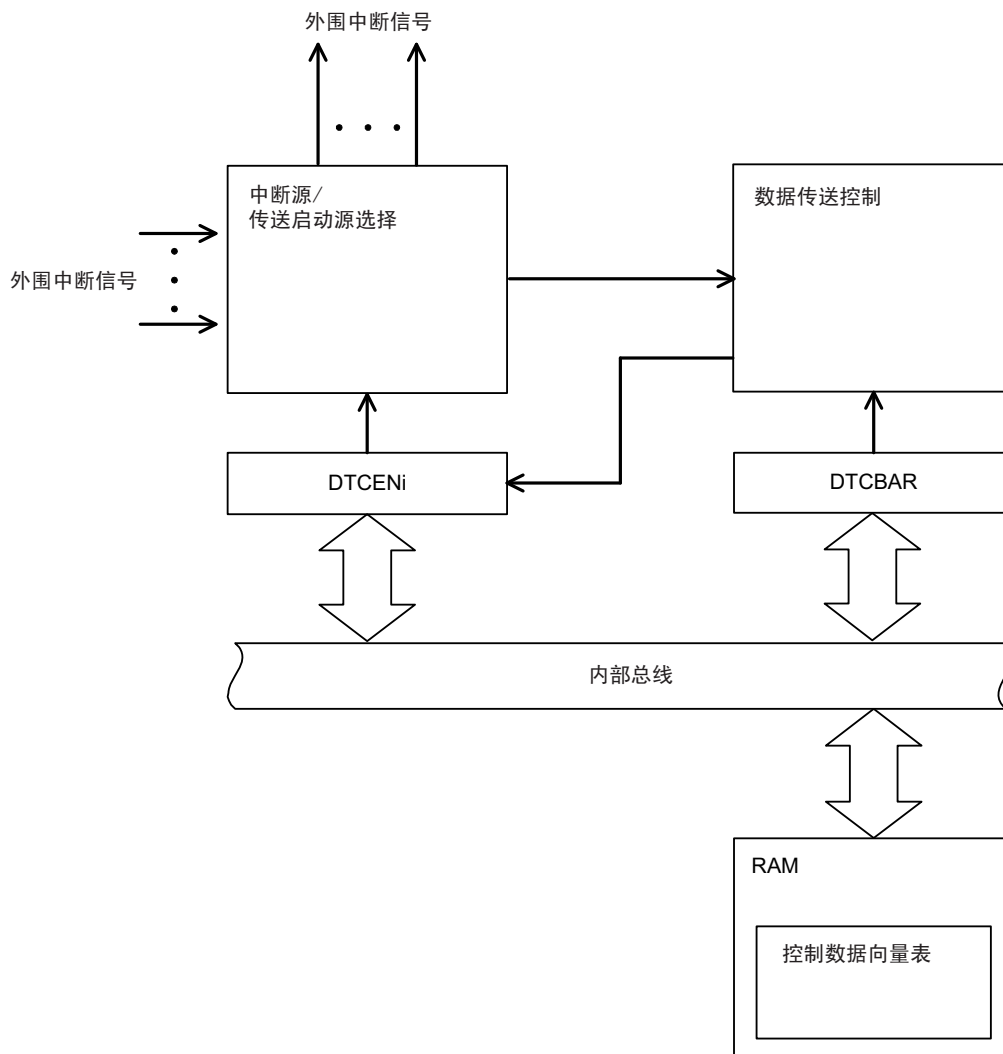
项目		规格
中断请求	正常模式	在进行 DTCCTj 寄存器从“1”变为“0”的数据传送时，向 CPU 请求启动源的中断，并且在数据传送结束后进行中断处理。
	重复模式	在 DTCCRj 寄存器的 RPTINT 位为“1”（允许产生中断）并且进行 DTCCTj 寄存器从“1”变为“0”的数据传送时，向 CPU 请求启动源的中断，并且在数据传送结束后进行中断处理。
传送开始		如果将 DTCENi 寄存器的 DTCENi0 ~ DTCENi7 位置“1”（允许启动），就在每次发生 DTC 启动源时开始传送数据。
传送停止	正常模式	<ul style="list-style-type: none"> <li>将 DTCENi0 ~ DTCENi7 位置“0”（禁止启动）。</li> <li>当 DTCCTj 寄存器从“1”变为“0”的数据传送结束时</li> </ul>
	重复模式	<ul style="list-style-type: none"> <li>将 DTCENi0 ~ DTCENi7 位置“0”（禁止启动）。</li> <li>当 RPTINT 位为“1”（允许产生中断）并且 DTCCTj 寄存器从“1”变为“0”的数据传送结束时</li> </ul>

备注 i=0 ~ 3、j=0 ~ 23

## 19.2 DTC 的结构

DTC 的框图如图 19-1 所示。

图 19-1 DTC 的框图



### 19.3 控制 DTC 的寄存器

控制 DTC 的寄存器如表 19-2 所示。

表 19-2 控制 DTC 的寄存器

寄存器名	符号
外围允许寄存器 1	PER1
DTC 启动允许寄存器 0	DTCEN0
DTC 启动允许寄存器 1	DTCEN1
DTC 启动允许寄存器 2	DTCEN2
DTC 启动允许寄存器 3	DTCEN3
DTC 基址寄存器	DTCBAR

DTC 的控制数据如表 19-3 所示。

DTC 的控制数据分配在 RAM 的 DTC 控制数据区。

通过 DTCBAR 寄存器设定 DTC 控制数据区和包含 DTC 向量表区（保存控制数据的起始地址）的 256 字节区域。

表 19-3 DTC 的控制数据

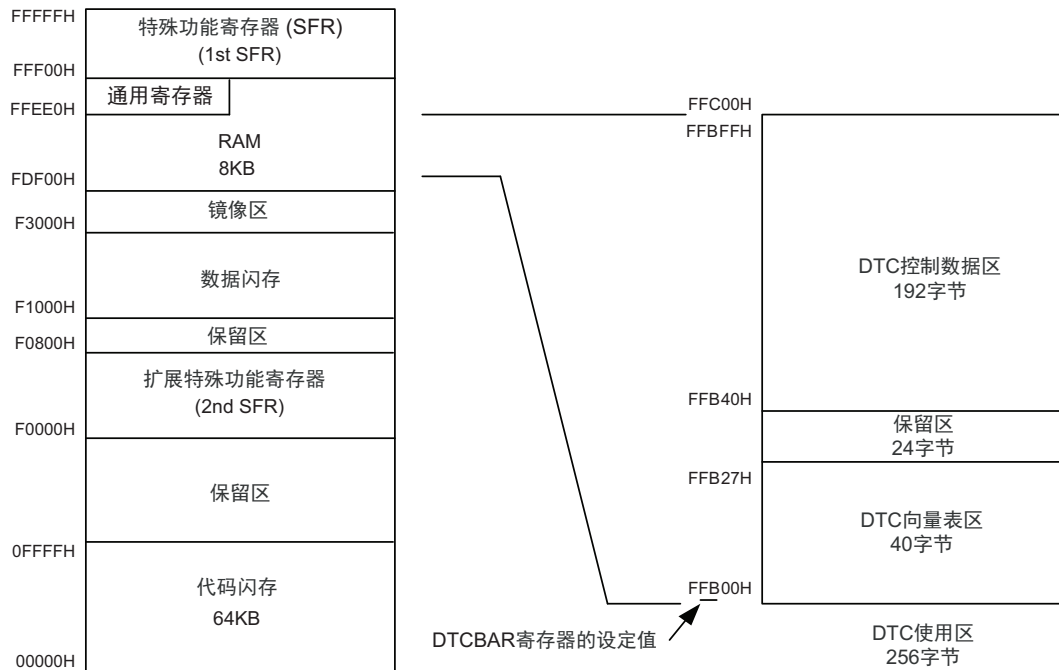
寄存器名	符号
DTC 控制寄存器 j	DTCCRj
DTC 块大小寄存器 j	DTBLSj
DTC 传送次数寄存器 j	DTCCTj
DTC 传送次数重加载寄存器 j	DTRLJj
DTC 源地址寄存器 j	DTSARj
DTC 目标地址寄存器 j	DTDARj

备注 j=0 ~ 23

### 19.3.1 DTC 控制数据区和 DTC 向量表的分配

通过 DTCBAR 寄存器将分配 DTC 的控制数据和向量表的 256 字节区域设定到 RAM 区。  
DTCBAR 寄存器的设定值为“FBH”时的存储器映像例子 (R7F0C208M) 如图 19-2 所示。  
DTC 控制数据区的 192 字节中 DTC 不使用的空间能用作 RAM。

图 19-2 DTCBAR 寄存器的设定值为“FBH”时的存储器映像例子 (R7F0C208M)



能分配 DTC 控制数据和向量表的区域因产品而不同。

- 注意 1. 禁止将通用寄存器 (FFEE0H ~ FFEFFH) 的空间用作 DTC 控制数据区和 DTC 向量表区。
2. 堆栈区、DTC 控制数据区和 DTC 向量表区不能重叠。
3. 在改写自编程功能和数据闪存功能时, 闪存使用以下所示的部分 RAM 区, 并且不能用作 DTC 控制数据区和 DTC 向量表区。  
有关闪存库使用的 RAM 区, 请参照“1.1 特点”中的“○ ROM、RAM 容量”。

### 19.3.2 控制数据的分配

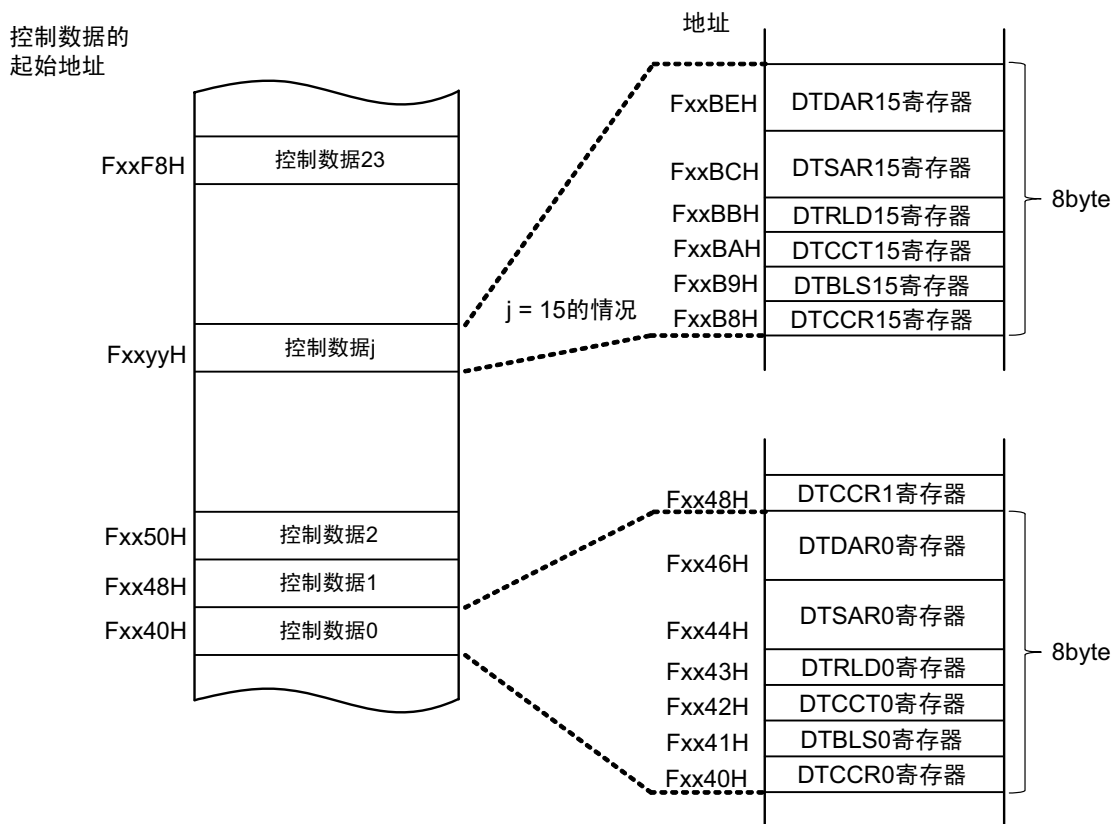
从起始地址开始，按照 DTCCRj、DTBLSj、DTCCTj、DTRLDj、DTSARj、DTDARj (j=0 ~ 23) 寄存器的顺序分配控制数据。

起始地址 0 ~ 23 的高 8 位由 DTCCBAR 寄存器设定，低 8 位由各启动源分配的向量表分别设定。

控制数据的分配如图 19-3 所示。

- 注意 1. 必须在对应的 DTCENi (i=0 ~ 3) 的 DTCENi0 ~ DTCENi7 位为“0” (禁止启动 DTC) 时更改 DTCCRj、DTBLSj、DTCCTj、DTRLDj、DTSARj、DTDARj 寄存器的数据。
2. 不能通过 DTC 传送进行 DTCCRj、DTBLSj、DTCCTj、DTRLDj、DTSARj 和 DTDARj 的存取。

图 19-3 控制数据的分配



备注 xx: DTCCBAR 寄存器的设定值

表 19-4 控制数据的起始地址

j	地址	j	地址
11	Fxx98H	23	FxxF8H
10	Fxx90H	22	FxxF0H
9	Fxx88H	21	FxxE8H
8	Fxx80H	20	FxxE0H
7	Fxx78H	19	FxxD8H
6	Fxx70H	18	FxxD0H
5	Fxx68H	17	FxxC8H
4	Fxx60H	16	FxxC0H
3	Fxx58H	15	FxxB8H
2	Fxx50H	14	FxxB0H
1	Fxx48H	13	FxxA8H
0	Fxx40H	12	FxxA0H

备注 xx: DTCBAR 寄存器的设定值

### 19.3.3 向量表

DTC 一旦启动，就通过从各启动源分配的向量表读取的数据来决定控制数据，读被分配在 DTC 控制数据区的控制数据。

DTC 启动源和向量地址如表 19-5 所示。各启动源的向量表有 1 字节，保存“40H”~“F8H”的数据，从 24 组的控制数据中选择 1 组数据。DTC 向量地址的高 8 位由 DTCBAR 寄存器设定，低 8 位被分配了对应 DTC 启动源的“00H”~“1EH”。

**注意** 必须在对应的 DTCENi (i=0 ~ 3) 寄存器的 DTCENi0 ~ DTCENi7 位为“0”（禁止启动）时更改设定在向量表中的 DTC 控制数据区的起始地址。

图 19-4 控制数据的起始地址和向量表

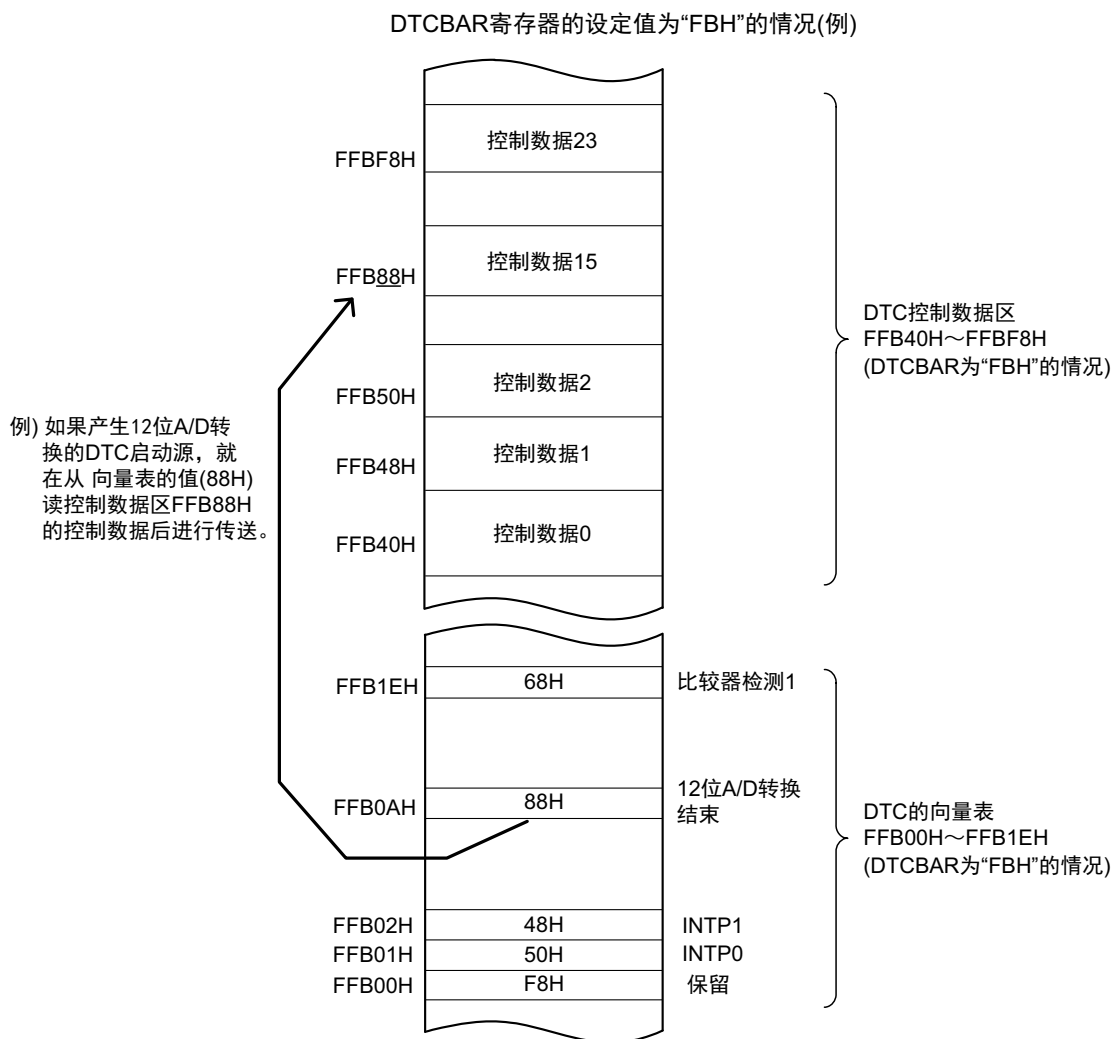
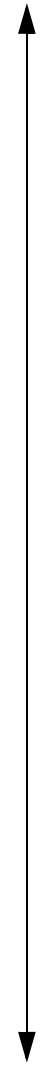


表 19-5 DTC 启动源和向量地址

DTC 启动源 (中断请求发生源)	源号	向量地址	优先级
保留	0	DTCBAR 寄存器的设定地址 +00H	
INTP0	1	DTCBAR 寄存器的设定地址 +01H	
INTP1	2	DTCBAR 寄存器的设定地址 +02H	
INTP2	3	DTCBAR 寄存器的设定地址 +03H	
INTP3	4	DTCBAR 寄存器的设定地址 +04H	
INTP4	5	DTCBAR 寄存器的设定地址 +05H	
INTP5	6	DTCBAR 寄存器的设定地址 +06H	
INTP6	7	DTCBAR 寄存器的设定地址 +07H	
INTP7	8	DTCBAR 寄存器的设定地址 +08H	
键输入	9	DTCBAR 寄存器的设定地址 +09H	
12 位 A/D 转换结束	10	DTCBAR 寄存器的设定地址 +0AH	
UART0 接收的传送结束	11	DTCBAR 寄存器的设定地址 +0BH	
UART0 发送的传送结束 /CSI00 的传送结束或者缓冲器空 /IIC00 的传送结束	12	DTCBAR 寄存器的设定地址 +0CH	
UART1 接收的传送结束 /CSI11 的传送结束或者缓冲器空 /IIC11 的传送结束	13	DTCBAR 寄存器的设定地址 +0DH	
UART1 发送的传送结束	14	DTCBAR 寄存器的设定地址 +0EH	
UART2 接收的传送结束	15	DTCBAR 寄存器的设定地址 +0FH	
UART2 发送的传送结束	16	DTCBAR 寄存器的设定地址 +10H	
CTSU 各通道的设定寄存器写请求	17	DTCBAR 寄存器的设定地址 +11H	
CTSU 测量数据传送请求	18	DTCBAR 寄存器的设定地址 +12H	
定时器阵列单元的通道 0 的计数结束或者捕捉结束	19	DTCBAR 寄存器的设定地址 +13H	
定时器阵列单元的通道 1 的计数结束或者捕捉结束	20	DTCBAR 寄存器的设定地址 +14H	
定时器阵列单元的通道 2 的计数结束或者捕捉结束	21	DTCBAR 寄存器的设定地址 +15H	
定时器阵列单元的通道 3 的计数结束或者捕捉结束	22	DTCBAR 寄存器的设定地址 +16H	
定时器阵列单元的通道 4 的计数结束或者捕捉结束注 1	23	DTCBAR 寄存器的设定地址 +17H	
定时器阵列单元的通道 5 的计数结束或者捕捉结束注 1	24	DTCBAR 寄存器的设定地址 +18H	
定时器阵列单元的通道 6 的计数结束或者捕捉结束注 1	25	DTCBAR 寄存器的设定地址 +19H	
定时器阵列单元的通道 7 的计数结束或者捕捉结束注 1	26	DTCBAR 寄存器的设定地址 +1AH	
16 位定时器 KB2 的计数结束	27	DTCBAR 寄存器的设定地址 +1BH	
12 位间隔定时器的间隔信号检测	28	DTCBAR 寄存器的设定地址 +1CH	
比较器检测 0 注 2	29	DTCBAR 寄存器的设定地址 +1DH	
比较器检测 1 注 2	30	DTCBAR 寄存器的设定地址 +1EH	低

注 1. 64 引脚产品只限于定时器阵列单元的通道的计数结束。

2. 只限于 80 引脚产品。

### 19.3.4 外围允许寄存器 1 (PER1)

PER1 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，以降低功耗和噪声。

要使用 DTC 时，必须将 bit3 (DTCEN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 19-5 外围允许寄存器 1 (PER1) 的格式

地址: F007AH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PER1	TMKAEN	0	CMPEN <sup>注</sup>	TKB2EN	DTCEN	IRDAEN	CTSUEN	0

DTCEN	提供 DTC 的输入时钟的控制
0	停止提供输入时钟。 • DTC 不能运行。
1	提供输入时钟。 • DTC 能运行。

注 只限于 80 引脚产品。

注意 必须将以下的位置“0”。

64 引脚产品: bit0、5、6

80 引脚产品: bit0 和 bit6



## 19.3.5 DTC 控制寄存器 j (DTCCRj) (j=0 ~ 23)

DTCCRj 寄存器控制 DTC 的运行模式。

图 19-6 DTC 控制寄存器 j (DTCCRj) 的格式

地址：参照“19.3.2 控制数据的分配”

复位后：不定值

R/W

符号	7	6	5	4	3	2	1	0
DTCCRj	0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE

SZ	传送数据长度的选择
0	8 位
1	16 位

RPTINT	重复模式中中断的允许 / 禁止
0	禁止发生中断。
1	允许发生中断。

在 MODE 位为“0”（正常模式）时，RPTINT 位的设定无效。

CHNE	链传送的允许 / 禁止
0	禁止链传送。
1	允许链传送。

必须将 DTCCR23 寄存器的 CHNE 位置“0”（禁止链传送）。

DAMOD	传送目标地址的控制
0	固定
1	递增

在 MODE 位为“1”（重复模式）并且 RPTSEL 位为“0”（传送目标为重复区）时，DAMOD 位的设定无效。

SAMOD	传送源地址的控制
0	固定
1	递增

在 MODE 位为“1”（重复模式）并且 RPTSEL 位为“1”（传送源为重复区）时，SAMOD 位的设定无效。

RPTSEL	重复区的选择
0	传送目标为重复区。
1	传送源为重复区。

在 MODE 位为“0”（正常模式）时，RPTSEL 位的设定无效。

MODE	传送模式的选择
0	正常模式
1	重复模式

注意 不能通过 DTC 传送进行 DTCCRj 寄存器的存取。

### 19.3.6 DTC 块大小寄存器 j (DTBLSj) (j=0 ~ 23)

此寄存器设定 1 次启动传送数据的块大小。

图 19-7 DTC 块大小寄存器 j (DTBLSj) 的格式

地址：参照“19.3.2 控制数据的分配”      复位后：不定值      R/W

符号	7	6	5	4	3	2	1	0
DTBLSj	DTBLSj7	DTBLSj6	DTBLSj5	DTBLSj4	DTBLSj3	DTBLSj2	DTBLSj1	DTBLSj0

DTBLSj	传送块大小	
	8 位传送	16 位传送
00H	256 字节	512 字节
01H	1 字节	2 字节
02H	2 字节	4 字节
03H	3 字节	6 字节
⋮	⋮	⋮
FDH	253 字节	506 字节
FEH	254 字节	508 字节
FFH	255 字节	510 字节

注意 不能通过 DTC 传送进行 DTBLSj 寄存器的存取。

### 19.3.7 DTC 传送次数寄存器 j (DTCCTj) (j=0 ~ 23)

此寄存器设定 DTC 的数据传送次数。每当启动 1 次 DTC 传送就减 1。

图 19-8 DTC 传送次数寄存器 j (DTCCTj) 的格式

地址：参照“19.3.2 控制数据的分配”      复位后：不定值      R/W

符号	7	6	5	4	3	2	1	0
DTCCTj	DTCCTj7	DTCCTj6	DTCCTj5	DTCCTj4	DTCCTj3	DTCCTj2	DTCCTj1	DTCCTj0

DTCCTj	传送次数
00H	256 次
01H	1 次
02H	2 次
03H	3 次
⋮	⋮
FDH	253 次
FEH	254 次
FFH	255 次

注意 不能通过 DTC 传送进行 DTCCTj 寄存器的存取。

### 19.3.8 DTC 传送次数重加载寄存器 j (DTRLDj) (j=0 ~ 23)

此寄存器设定重复模式中的传送次数寄存器的初始值。在重复模式中，因为将此寄存器的值重新加载到 DTCCT 寄存器，所以设定值必须和 DTCCT 寄存器的初始值相同。

图 19-9 DTC 传送次数重加载寄存器 j (DTRLDj) 的格式

地址: 参照“19.3.2 控制数据的分配”	复位后: 不定值							R/W
符号	7	6	5	4	3	2	1	0
DTRLDj	DTRLDj7	DTRLDj6	DTRLDj5	DTRLDj4	DTRLDj3	DTRLDj2	DTRLDj1	DTRLDj0

注意 不能通过 DTC 传送进行 DTRLDj 寄存器的存取。

### 19.3.9 DTC 源地址寄存器 j (DTSARj) (j=0 ~ 23)

此寄存器指定数据传送时的传送源地址。

当 DTCCRj 寄存器的 SZ 位为“1”（16 位传送）时，忽视最低位而作为偶地址进行处理。

图 19-10 DTC 源地址寄存器 j (DTSARj) 的格式

地址: 参照“19.3.2 控制数据的分配”	复位后: 不定值															R/W
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTSARj	DTS ARj15	DTS ARj14	DTS ARj13	DTS ARj12	DTS ARj11	DTS ARj10	DTS ARj9	DTS ARj8	DTS ARj7	DTS ARj6	DTS ARj5	DTS ARj4	DTS ARj3	DTS ARj2	DTS ARj1	DTS ARj0

注意 1. 不能将通用寄存器 (FFEE0H ~ FFEFFH) 的空间设定为传送源地址。

2. 不能通过 DTC 传送进行 DTSARj 寄存器的存取。

### 19.3.10 DTC 目标地址寄存器 j (DTDARj) (j=0 ~ 23)

此寄存器指定数据传送时的传送目标地址。

当 DTCCRj 寄存器的 SZ 位为“1”（16 位传送）时，忽视最低位而作为偶地址进行处理。

图 19-11 DTC 目标地址寄存器 j (DTDARj) 的格式

地址: 参照“19.3.2 控制数据的分配”	复位后: 不定值															R/W
符号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTDARj	DTD ARj15	DTD ARj14	DTD ARj13	DTD ARj12	DTD ARj11	DTD ARj10	DTD ARj9	DTD ARj8	DTD ARj7	DTD ARj6	DTD ARj5	DTD ARj4	DTD ARj3	DTD ARj2	DTD ARj1	DTD ARj0

注意 1. 不能将通用寄存器 (FFEE0H ~ FFEFFH) 的空间设定为传送目标地址。

2. 不能通过 DTC 传送进行 DTDARj 寄存器的存取。

### 19.3.11 DTC 启动允许寄存器 i (DTCENi) (i=0 ~ 3)

这是控制允许或者禁止通过各中断源启动 DTC 的 8 位寄存器。中断源和 DTCENi0 ~ DTCENi7 位的对应如“表 19-6 中断源和 DTCENi0 ~ DTCENi7 位的对应”所示。

能通过 8 位或者 1 位存储器操作指令设定 DTCENi 寄存器。

- 注意 1. 必须在不产生对应该位的启动源的位置更改 DTCENi0 ~ DTCENi7 位。  
 2. 不能通过 DTC 传送进行 DTCENi 寄存器的存取。  
 3. 分配的功能因产品而不同，必须将没有分配功能的位置“0”。

图 19-12 DTC 启动允许寄存器 i (DTCENi) (i=0 ~ 3) 的格式 (1/2)

地址: F02E8H (DTCEN0)、F02E9H (DTCEN1)、F02EAH (DTCEN2)、F02EBH (DTCEN3)      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
DTCENi	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0

DTCENi7	DTC 启动的允许 i7
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件，DTCENi7 位变为“0”（禁止启动）。	

DTCENi6	DTC 启动的允许 i6
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件，DTCENi6 位变为“0”（禁止启动）。	

DTCENi5	DTC 启动的允许 i5
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件，DTCENi5 位变为“0”（禁止启动）。	

DTCENi4	DTC 启动的允许 i4
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件，DTCENi4 位变为“0”（禁止启动）。	

DTCENi3	DTC 启动的允许 i3
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件，DTCENi3 位变为“0”（禁止启动）。	

图 19-12 DTC 启动允许寄存器 i (DTCENi) (i=0 ~ 3) 的格式 (2/2)

地址: F02E8H (DTCEN0)、F02E9H (DTCEN1)、F02EAH (DTCEN2)、F02EBH (DTCEN3)      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
DTCENi	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0

DTCENi2	DTC 启动的允许 i2
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件, DTCENi2 位变为“0”(禁止启动)。	

DTCENi1	DTC 启动的允许 i1
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件, DTCENi1 位变为“0”(禁止启动)。	

DTCENi0	DTC 启动的允许 i0
0	禁止启动。
1	允许启动。
根据传送结束中断的发生条件, DTCENi0 位变为“0”(禁止启动)。	

表 19-6 中断源和 DTCENi0 ~ DTCENi7 位的对应

寄存器	DTCENi7 位	DTCENi6 位	DTCENi5 位	DTCENi4 位	DTCENi3 位	DTCENi2 位	DTCENi1 位	DTCENi0 位
DTCEN0	保留	INTP0	INTP1	INTP2	INTP3	INTP4	INTP5	INTP6
DTCEN1	INTP7	键输入	12 位 A/D 转换结束	UART0 接收的传送结束	UART0 发送的传送结束 / CSI00 的传送结束或者缓冲器空 / IIC00 的传送结束	UART1 接收的传送结束 / CSI11 的传送结束或者缓冲器空 / IIC11 的传送结束	UART1 发送的传送结束	UART2 接收的传送结束
DTCEN2	UART2 发送的传送结束	CTSU 各通道的设定寄存器写请求	CTSU 测量数据传送请求	定时器阵列单元的通道 0 的计数结束或者捕捉结束	定时器阵列单元的通道 1 的计数结束或者捕捉结束	定时器阵列单元的通道 2 的计数结束或者捕捉结束	定时器阵列单元的通道 3 的计数结束或者捕捉结束	定时器阵列单元的通道 4 的计数结束或者捕捉结束 <sup>注 1</sup>
DTCEN3	定时器阵列单元的通道 5 的计数结束或者捕捉结束 <sup>注 5</sup>	定时器阵列单元的通道 6 的计数结束或者捕捉结束 <sup>注 1</sup>	定时器阵列单元的通道 7 的计数结束或者捕捉结束 <sup>注 1</sup>	16 位定时器 KB2 的计数结束	12 位间隔定时器的间隔信号检测	比较器检测 0 <sup>注 2</sup>	比较器检测 1 <sup>注 2</sup>	保留

注 1. 64 引脚产品只限于定时器阵列单元的通道计数结束。

2. 只限于 80 引脚产品。

注意 必须将没有分配功能的位置“0”。

备注 i=0 ~ 3

### 19.3.12 DTC 基址寄存器 (DTCBAR)

这是 8 位寄存器，设定保存 DTC 控制数据区起始地址的向量地址以及 DTC 控制数据区的地址。生成以 DTCBAR 寄存器的值为高 8 位的 16 位地址。

- 注意 1. 必须在将全部的 DTC 启动源设定为禁止启动的状态下更改 DTCBAR 寄存器。
2. 只能改写 1 次 DTCBAR 寄存器。
  3. 不能通过 DTC 传送进行 DTCBAR 寄存器的存取。
  4. 有关 DTC 控制数据区和 DTC 向量表区的分配，请参照“19.3.1 DTC 控制数据区和 DTC 向量表区的分配”的注意。

图 19-13 DTC 基址寄存器 (DTCBAR) 的格式

地址: F02E0H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
DTCBAR	DTCBAR7	DTCBAR6	DTCBAR5	DTCBAR4	DTCBAR3	DTCBAR2	DTCBAR1	DTCBAR0

## 19.4 DTC 的运行

DTC 一旦启动, 就从 DTC 控制数据区读控制数据, 根据此控制数据进行数据传送, 并且将数据传送后的控制数据回写到 DTC 控制数据区。能将 24 组控制数据保存到 DTC 控制数据区, 并且进行 24 组数据的传送。

传送模式有正常模式和重复模式, 传送大小有 8 位传送和 16 位传送。在 DTCCTj (j=0 ~ 23) 寄存器的 CHNE 位为“1” (允许链传送) 时, 通过 1 个启动源读多个控制数据进行连续的数据传送 (链传送)。

通过 16 位 DTSARj 寄存器和 16 位 DTDARj 寄存器分别指定传送源地址和传送目标地址。在数据传送后, 根据控制数据递增或者固定 DTSARj 寄存器和 DTDARj 寄存器的值。

### 19.4.1 启动源

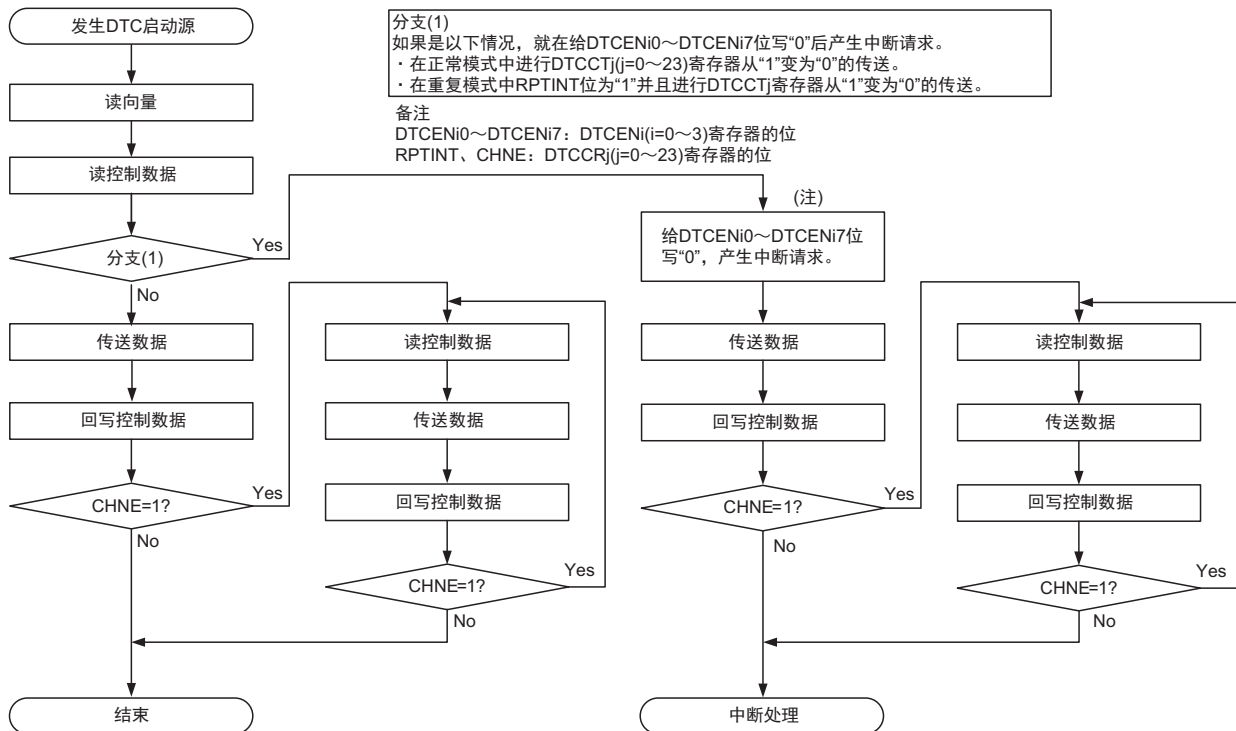
通过外围功能的中断信号启动 DTC, 并且通过 DTCENi (i=0 ~ 3) 寄存器选择启动 DTC 的中断信号。

当数据传送 (在进行链传送时, 连续进行最初的传送) 的设定为下述两种情况时, 就在 DTC 运行中将对应的 DTCENi 寄存器的 DTCENi0 ~ DTCENi7 位置“0” (禁止启动)。

- 在正常模式中, 进行 DTCCTj (j=0 ~ 23) 寄存器变为“0”的传送。
- 在重复模式中, DTCCRj 寄存器的 RPTINT 位为“1” (允许发生中断) 并且进行 DTCCTj 寄存器变为“0”的传送。

DTC 的内部运行流程图如图 19-14 所示。

图 19-14 DTC 的内部运行流程图



注 在通过允许链传送 (CHNE 位为“1”) 的设定启动的数据传送中, 不给 DTCENi0 ~ DTCENi7 位写“0”并且不产生中断请求。

### 19.4.2 正常模式

在 8 位传送时，1 次启动的传送数据为 1 ~ 256 字节；在 16 位传送时，1 次启动的传送数据为 2 ~ 512 字节。传送次数为 1 ~ 256 次。如果进行 DTCCTj (j=0 ~ 23) 寄存器变为“0”的数据传送，就在 DTC 运行中向中断控制器产生对应启动源的中断请求，并且将对应的 DTCENi (i=0 ~ 3) 寄存器的 DTCENi0 ~ DTCENi7 位置“0”（禁止启动）。

正常模式的寄存器功能和数据传送分别如表 19-7 和图 19-15 所示。

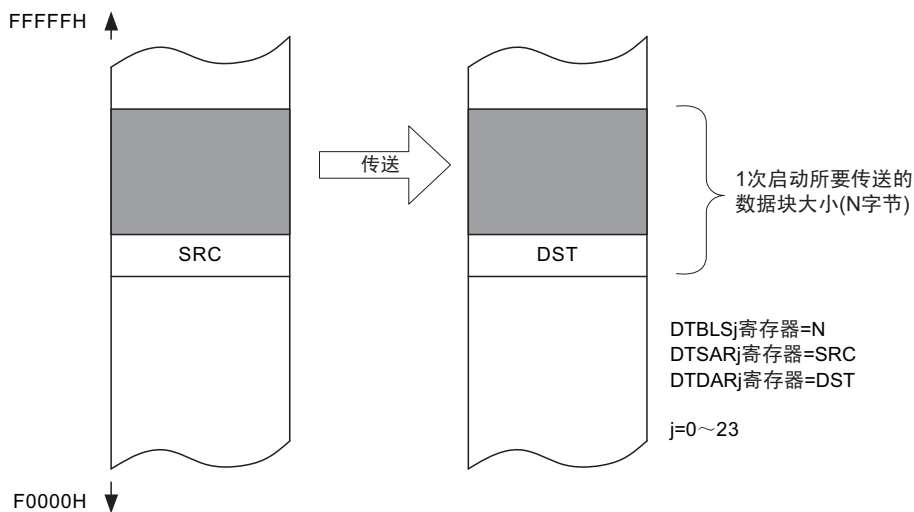
表 19-7 正常模式的寄存器功能

寄存器名	符号	功能
DTC 块大小寄存器 j	DTBLSj	1 次启动所要传送的数据块大小
DTC 传送次数寄存器 j	DTCCTj	数据的传送次数
DTC 传送次数重加载寄存器 j	DTRLdj	不使用注。
DTC 源地址寄存器 j	DTSARj	数据的传送源地址
DTC 目标地址寄存器 j	DTDARj	数据的传送目标地址

注 当通过 RAM 奇偶校验错误检测功能允许产生奇偶校验错误复位 (RPERDIS=0) 时，必须进行初始化 (00H)。

备注 j=0 ~ 23

图 19-15 正常模式的数据传送



DTCCR寄存器的设定				源地址的控制	目标地址的控制	传送后的源地址	传送后的目标地址
DAMOD	SAMOD	RPTSEL	MODE				
0	0	X	0	固定	固定	SRC	DST
0	1	X	0	递增	固定	SRC+N	DST
1	0	X	0	固定	递增	SRC	DST+N
1	1	X	0	递增	递增	SRC+N	DST+N

X: “0”或者“1”

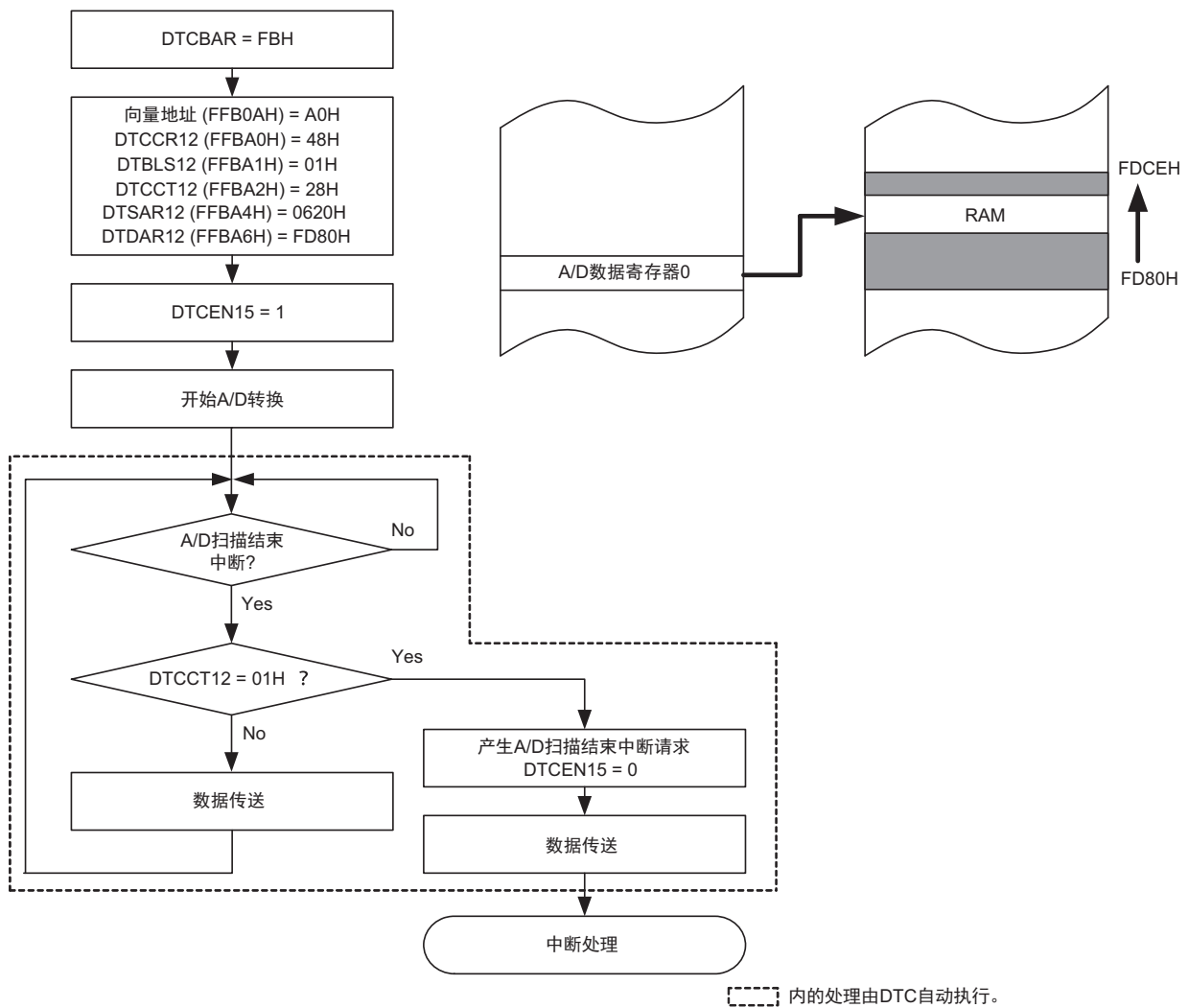


## (1) 正常模式的使用例子 1: 连续取 12 位 A/D 转换结果

通过 12 位 A/D 转换结束中断启动 DTC，并且将 A/D 转换结果寄存器的值传送到 RAM。

- 向量地址分配在 FFBA0H，控制数据分配在 FFBA0H ~ FFBA7H。
- 将 A/D 数据寄存器 0 (F0620H、F0621H) 的 2 字节数据传送 40 次到 RAM 的 FFD80H ~ FFDCFH 的 80 字节。

图 19-16 正常模式的使用例子 1: 连续取 12 位 A/D 转换结果



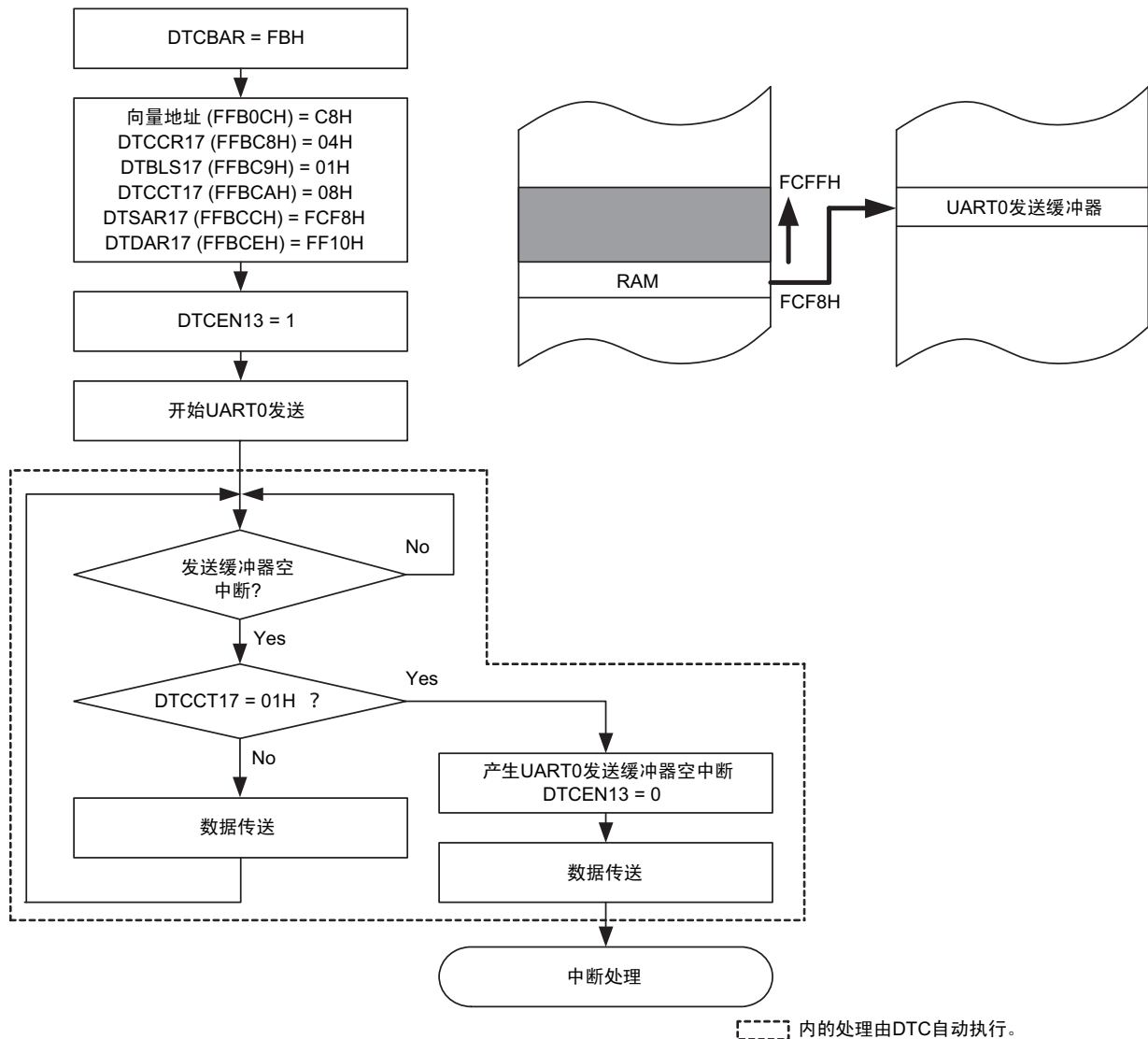
因为是正常模式，所以不使用 DTRL12 寄存器的值。但是，当通过 RAM 奇偶校验错误检测功能允许产生奇偶校验错误复位 (RPERDIS=0) 时，必须对 DTRL12 寄存器进行初始化 (00H)。

## (2) 正常模式的使用例子 2: UART0 连续发送

通过 UART0 的发送缓冲器空中断启动 DTC，并且将 RAM 的值传送到 UART0 的发送缓冲器。

- 向量地址分配在 FF80CH，控制数据分配在 FFBC8H ~ FFBCFH。
- 将 RAM 的 FFCF8H ~ FFCFFH 的 8 字节传送到 UART0 的发送缓冲器 (FFF10H)。

图 19-17 正常模式的使用例子 2: UART0 连续发送



因为是正常模式，所以不使用 `DTRL17` 寄存器的值。但是，当通过 RAM 奇偶校验错误检测功能允许产生奇偶校验错误复位 (`RPERDIS=0`) 时，必须对 `DTRL17` 寄存器进行初始化 (`00H`)。

必须通过软件开始第 1 次的 UART0 发送。通过发送缓冲器空中断启动 DTC，然后自动进行第 2 次以后的发送。

### 19.4.3 重复模式

1 次启动的传送数据为 1 ~ 255 字节。将传送源或者传送目标指定为重复区，传送次数为 1 ~ 255 次。一旦指定次数的传送结束，就对 DTCCTj (j=0 ~ 23) 寄存器以及指定为重复区的地址进行初始化，然后重复进行传送。当 DTCCRj 寄存器的 RPTINT 位为“1”（允许发生中断）并且进行 DTCCTj 寄存器变为“0”的数据传送时，就在 DTC 运行中向中断控制器产生对应启动源的中断请求，并且将对应的 DTCENi (i=0 ~ 3) 寄存器的 DTCENi0 ~ DTCENi7 位置“0”（禁止启动）。当 DTCCRj 寄存器的 RPTINT 位为“0”（禁止发生中断）时，即使进行 DTCCTj 寄存器变为“0”的数据传送，也不产生中断请求，而且 DTCENi0 ~ DTCENi7 位不变为“0”。

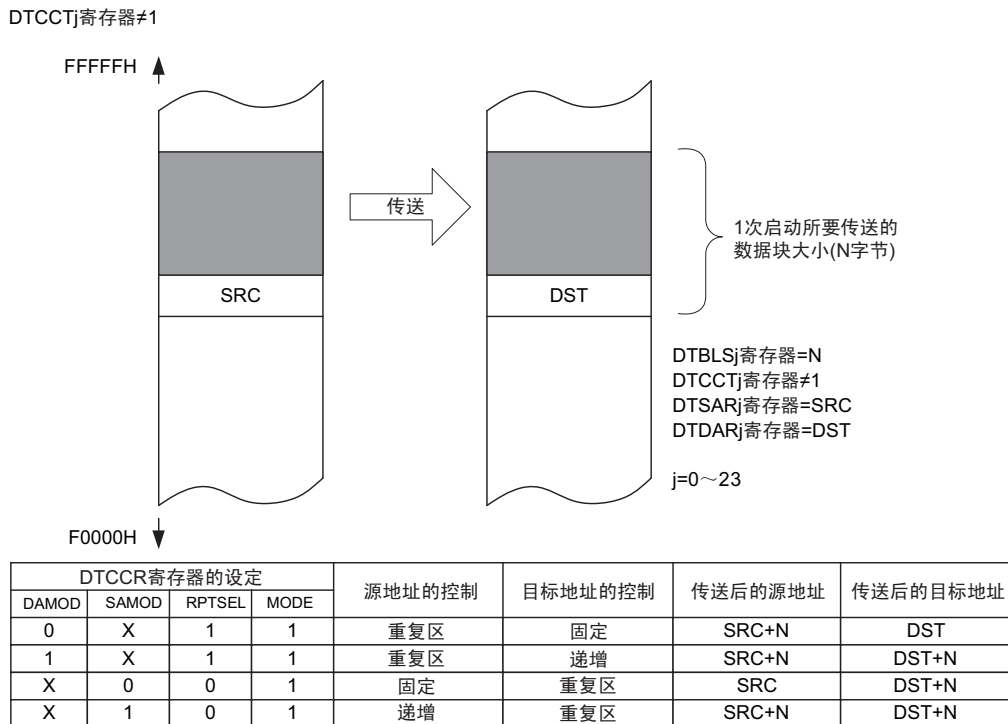
重复模式的寄存器功能和数据传送分别如表 19-8 和图 19-18 所示。

表 19-8 重复模式的寄存器功能

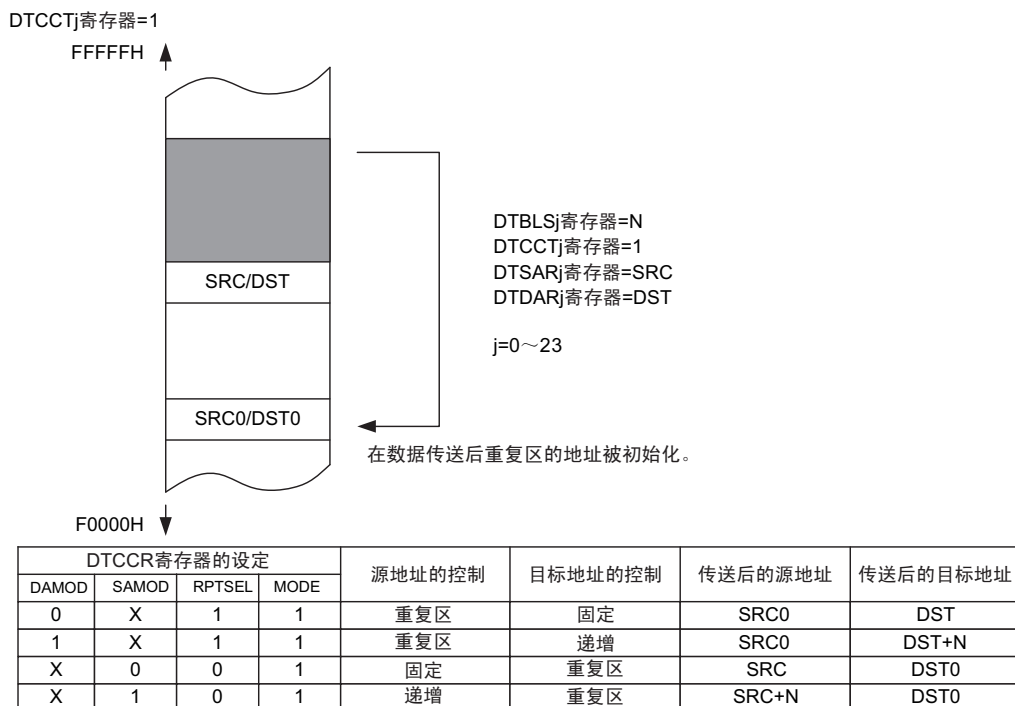
寄存器名	符号	功能
DTC 块大小寄存器 j	DTBLSj	1 次启动所要传送的数据块大小
DTC 传送次数寄存器 j	DTCCTj	数据的传送次数
DTC 传送次数重加载寄存器 j	DTRLdj	将此寄存器的值重新加载到 DTCCT 寄存器。 (对数据的传送次数进行初始化)
DTC 源地址寄存器 j	DTSARj	数据的传送源地址
DTC 目标地址寄存器 j	DTDARj	数据的传送目标地址

备注 j=0 ~ 23

图 19-18 重复模式的数据传送



X: “0”或者“1”



SRC0: 源地址的初始值  
DST0: 目标地址的初始值  
X: “0”或者“1”

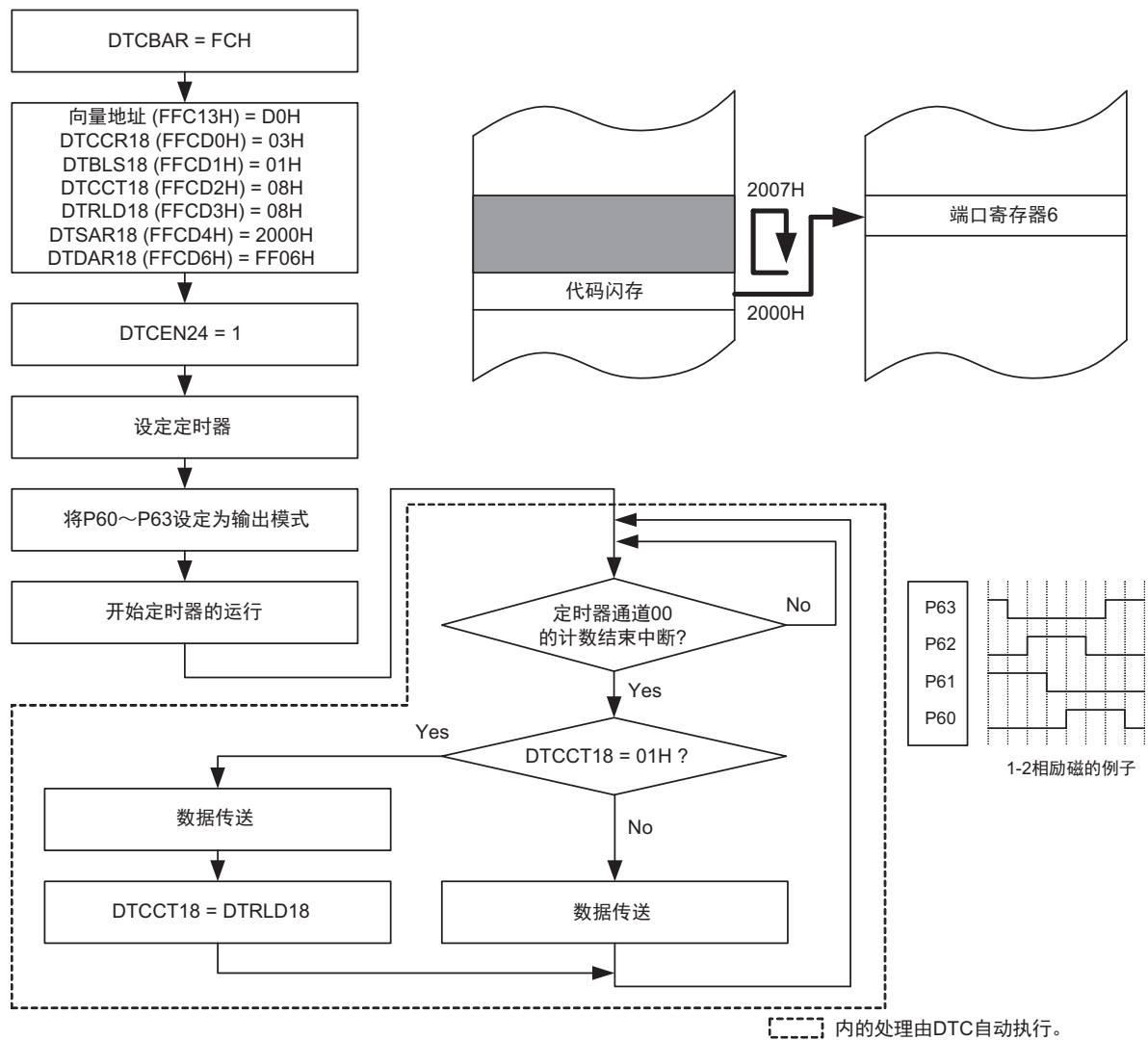
- 注意 1. 在使用重复模式时, 必须将指定为重复区的地址初始值的低 8 位置 “00H”。
2. 在使用重复模式时, 必须将重复区的数据长度设定在 255 字节以内。

## (1) 重复模式的使用例子 1: 使用端口的步进马达控制脉冲输出

使用定时器阵列单元的通道间隔定时器功能启动 DTC，并且将保存在代码闪存的马达控制脉冲的模式传送到通用端口。

- 向量地址分配在 FFC13H，控制数据分配在 FFCD0H ~ FFCD7H。
- 将代码闪存的 02000H ~ 02007H 的 8 字节传送到镜像区 F2000H ~ F2007H 开始的端口寄存器 6 (FFF06H)。
- 禁止重复模式中断。

图 19-19 重复模式的使用例子 1: 使用端口的步进马达控制脉冲输出



要停止输出时，必须在停止定时器的运行后清除 DTCEN24。

### 19.4.4 链传送

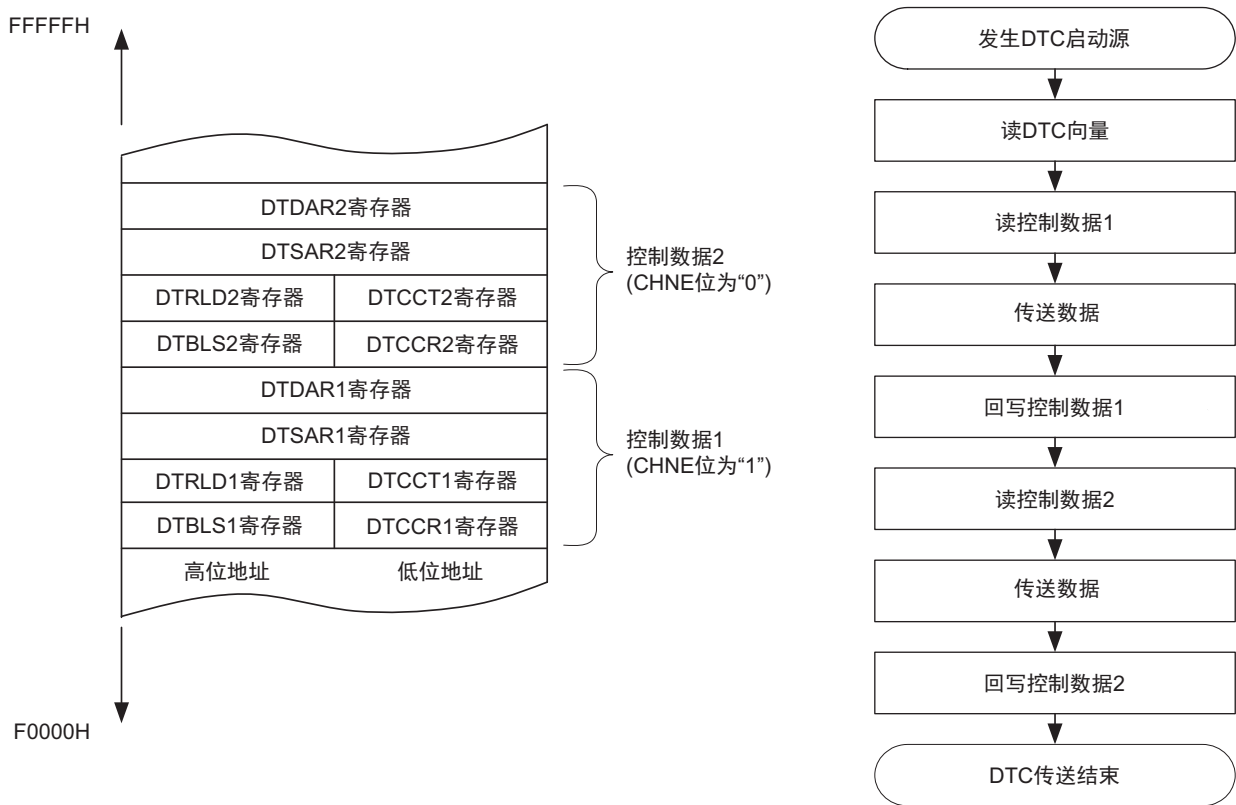
当 DTCCRj (j=0 ~ 22) 寄存器的 CHNE 位为“1 (允许链传送)”时, 能通过 1 个启动源连续进行多个数据的传送。

DTC 一旦启动, 就通过从启动源对应的向量地址读取的数据来选择控制数据, 读被分配在 DTC 控制数据区的控制数据。如果读到的控制数据的 CHNE 位为“1” (允许链传送), 就在传送结束后读下一个被分配的控制数据, 继续进行传送。重复此操作, 直到 CHNE 位为“0” (禁止链传送) 的控制数据传送结束为止。

在使用多个控制数据进行链传送时, 第一个控制数据设定的传送次数有效, 而第 2 个以后处理的控制数据的传送次数无效。

链传送的流程图如图 19-20 所示。

图 19-20 链传送的流程图



注意 1. 必须将 DTCCR23 寄存器的 CHNE 位置“0” (禁止链传送)。

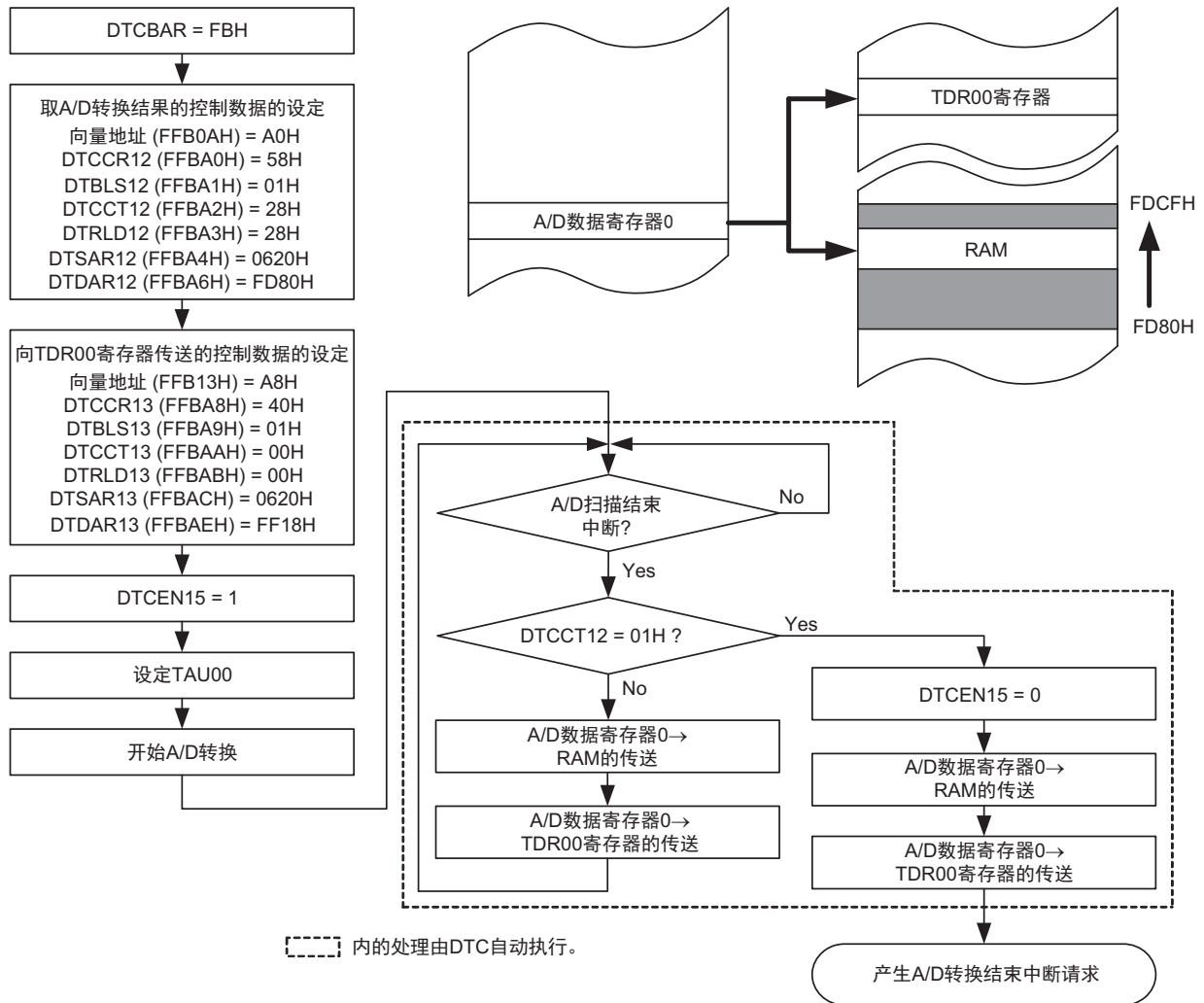
2. 在链传送的第 2 次以后的数据传送时, DTCENi (i=0 ~ 3) 寄存器的 DTCENi0 ~ DTCENi7 位不变为“0” (禁止 DTC 启动), 并且不产生中断请求。

(1) 链传送的使用例子：连续取 12 位 A/D 转换结果和向定时器数据寄存器 00 (TDR00) 传送

通过 A/D 扫描结束中断启动 DTC，并且将 12 位 A/D 转换结果传送到 RAM 和 TDR00 寄存器。

- 向量地址为 FFB0AH。
- 12 位 A/D 转换结果的控制数据分配在 FFBA0H ~ FFBA7H。
- 将要传送到 TDR00 寄存器的控制数据分配在 FFBA8H ~ FFBAFH。
- 将 A/D 数据寄存器 0 (F0620H、F0621H) 的 2 字节数据传送到 RAM 的 FFD80H ~ FFD8FH，并且将 A/D 数据寄存器 0 (F0620H、F0621H) 传送到 TDR00 寄存器 (FFF18H、FFF19H)。

图 19-21 链传送的使用例子：连续取 A/D 转换结果和向定时器数据寄存器 00 (TDR00) 传送



## 19.5 使用 DTC 时的注意事项

### 19.5.1 DTC 控制数据和向量表的设定

- 不能通过DTC传送进行DTC的扩展特殊功能寄存器 (2nd SFR)、DTC控制数据区、DTC向量表区和通用寄存器 (FFEE0H~FFEFFH) 空间的存取。
- 必须在将全部的DTC启动源设定为禁止启动的状态下更改DTC基址寄存器 (DTCBAR)。
- 只能改写1次DTC基址寄存器 (DTCBAR)。
- 必须在对应的DTCENi (i=0~3) 寄存器的DTCENi0~DTCENi7 位为“0” (禁止DTC启动) 时更改DTCCRj、DTBLSj、DTCCTj、DTRLdj、DTSARj、DTDARj 寄存器的数据。
- 必须在对应的DTCENi (i=0~3) 寄存器的DTCENi0~DTCENi7 位为“0” (禁止DTC启动) 时更改设定在向量表中的DTC控制数据区的起始地址。
- 在自编程或者改写数据闪存时, 不能将用于DTC的传送目标或者传送源的RAM地址设定为“1.1 特点”中“○ ROM、RAM容量”里所记载的闪存库使用的RAM区。

### 19.5.2 DTC 控制数据区和 DTC 向量表区的分配

能分配 DTC 控制数据和向量表的区域因产品和使用条件而不同。

- 禁止将通用寄存器 (FFEE0H~FFEFFH) 的空间用作DTC控制数据区和DTC向量表区。
- 堆栈区、DTC控制数据区和DTC向量表区不能重叠。
- 在使用自编程功能和数据闪存功能时, 不能将“1.1 特点”中“○ ROM、RAM容量”里所记载的闪存库使用的RAM区用作DTC控制数据区和DTC向量表区。
- 当通过RAM奇偶校验错误检测功能允许产生奇偶校验错误复位 (RPERDIS=0) 时, 即使在使用正常模式时也必须对DTRLd寄存器进行初始化 (00H)。

### 19.5.3 DTC 保留指令

即使产生 DTC 传送请求, 也在以下指令之后保留数据的传送。另外, 在 PREFIX 指令码和紧接之后的指令之间不启动 DTC。

- 调用返回指令
- 无条件转移指令
- 条件转移指令
- 代码闪存的读存取指令
- IFxx、MKxx、PRxx、PSW 的位操作指令和操作数含有 ES 寄存器的 8 位操作指令
- 数据闪存的存取指令
- 乘除和乘加运算指令 (MULU 指令除外)

注意 1. 如果接受 DTC 请求, 就保留全部中断请求, 直到 DTC 传送结束为止。

2. 在 DTC 保留指令的 DTC 保留期间, 保留全部中断请求。



### 19.5.4 存取数据闪存空间时的运行

要在 DTC 的 1 条数据传送指令之后存取数据闪存空间时，必须在指令之间插入 3 个时钟的等待。

指令 1

DTC 的数据传送

指令 2 ← 3 个时钟的等待

MOV A、!数据闪存空间

### 19.5.5 DTC 的执行时钟数

DTC 启动时的执行情况和所需的时钟数如表 19-9 所示。

表 19-9 DTC 启动时的执行情况和所需的时钟数

读向量	控制数据		读数据	写数据
	读	回写		
1	4	注 1	注 2	注 2

注 1. 有关回写控制数据所需的时钟数，请参照“表 19-10 回写控制数据所需的时钟数”。

2. 有关读写数据所需的时钟数，请参照“表 19-11 读写 1 个数据所需的时钟数”。

表 19-10 回写控制数据所需的时钟数

DTCCR 寄存器的设定				地址设定		控制寄存器的回写				时钟数
DAMOD	SAMOD	RPTSEL	MODE	源	目标	DTCCTj 寄存器	DTRLdj 寄存器	DTSARj 寄存器	DTDARj 寄存器	
0	0	X	0	固定	固定	回写	回写	不回写	不回写	1
0	1	X	0	递增	固定	回写	回写	回写	不回写	2
1	0	X	0	固定	递增	回写	回写	不回写	回写	2
1	1	X	0	递增	递增	回写	回写	回写	回写	3
0	X	1	1	重复区	固定	回写	回写	回写	不回写	2
1	X	1	1		递增	回写	回写	回写	回写	3
X	0	0	1	固定	重复区	回写	回写	不回写	回写	2
X	1	0	1	递增		回写	回写	回写	回写	3

备注 j=0 ~ 23, X: “0” 或者 “1”

表 19-11 读写 1 个数据所需的时钟数

执行状态	RAM	代码闪存	数据闪存	特殊功能寄存器 (SFR)	扩展特殊功能寄存器 (2nd SFR)	
					无等待	等待
读数据	1	2	4	1	1	1+ 等待数注
写数据	1	—	—	1	1	1+ 等待数注

注 等待数因存取的扩展特殊功能寄存器 (2nd SFR) 的寄存器规格而不同。

### 19.5.6 DTC 的响应时间

DTC 的响应时间如表 19-12 所示。DTC 的响应时间是指从检测到 DTC 启动源到开始 DTC 传送的时间，不包括 DTC 的执行时钟数。

表 19-12 DTC 的响应时间

	最短时间	最长时间
响应时间	3 个时钟	19 个时钟

但是，在以下情况下 DTC 的响应可能还会延迟。延迟的时钟数因条件而不同。

- 从内部 RAM 执行指令的情况  
最长响应时间：20 个时钟
- 执行 DTC 保留指令的情况（参照“19.5.3 DTC 保留指令”）  
最长响应时间：各条件的最长响应时间+该条件的保留指令的执行时钟。

备注 1 个时钟： $1/f_{CLK}$  ( $f_{CLK}$ : CPU/ 外围硬件时钟)

### 19.5.7 DTC 的启动源

- 不能在从输入 DTC 启动源到结束 DTC 传送的期间输入相同的启动源。
  - 在产生 DTC 启动源的位置，不能操作该启动源对应的 DTC 启动允许位。
  - 如果 DTC 启动源发生竞争，就在 CPU 接受 DTC 传送时判断优先级，决定启动源。有关启动源的优先级，请参照“19.3.3 向量表”。
  - 如果在以下某个状态下允许 DTC 启动，就开始 DTC 传送，并且在传送结束后产生中断。因此，必须根据需要在确认比较器的监视标志 (CnMON) 后置为允许 DTC 启动。
    - 设定为通过比较器注的单边沿检测产生中断请求 (CnEDG=0) 并且通过比较器的上升沿产生中断请求 (CnEPO=0) 而且  $IVCMP > IVREF$  (或者内部基准电压 1.45V)。
    - 设定为通过比较器注的单边沿检测产生中断请求 (CnEDG=0) 并且通过比较器的下降沿产生中断请求 (CnEPO=1) 而且  $IVCMP < IVREF$  (或者内部基准电压 1.45V)。
- (n=0、1)

注 只有 80 引脚产品中才有比较器 0 和比较器 1。

### 19.5.8 待机模式中的运行

状态	DTC 运行
HALT 模式	能运行 (禁止在低功耗 RTC 模式中运行)。
STOP 模式	能接受 DTC 启动源注 2。
SNOOZE 模式	能运行注 1、3、4。

注 1. 只有在选择高速内部振荡器时钟作为  $f_{CLK}$  时才能设定 SNOOZE 模式。

2. 在 STOP 模式中，能通过 DTC 启动源的检测转移到 SNOOZE 模式进行 DTC 传送，并且在传送结束后返回到 STOP 模式。但是，因为在 SNOOZE 模式中代码闪存和数据闪存停止运行，所以不能将闪存设定为传送源。
3. 如果在使用 CSIp 的 SNOOZE 模式功能时将传送结束中断用作 DTC 启动源，就必须在 DTC 传送结束后通过传送结束中断来解除 SNOOZE 模式并且开始 CPU 处理，或者使用链传送并且通过 DTC 传送重新设定 CSIp 的接收 (给 STm0 位写“1”，给 SWCm 位写“0”，设定 SSCm 寄存器并且给 SSm0 位写“1”)。
4. 如果在使用 UARTq 的 SNOOZE 模式功能时将传送结束中断用作 DTC 启动源，就必须在 DTC 传送结束后通过传送结束中断来解除 SNOOZE 模式并且开始 CPU 处理，或者使用链传送并且重新设定 UARTq 的接收 (给 STm1 位写“1”，给 SWCm 位写“0”，设定 SSCm 寄存器并且给 SSm1 位写“1”)。

备注 p=00, q=0, m=0

## 第 20 章 事件链接控制器 (ELC)

### 20.1 ELC 的功能

事件链接控制器 (ELC) 将各外围功能输出的事件进行外围功能之间的相互连接 (链接)。能通过事件链接不经过 CPU 而直接进行外围功能之间的协作运行。

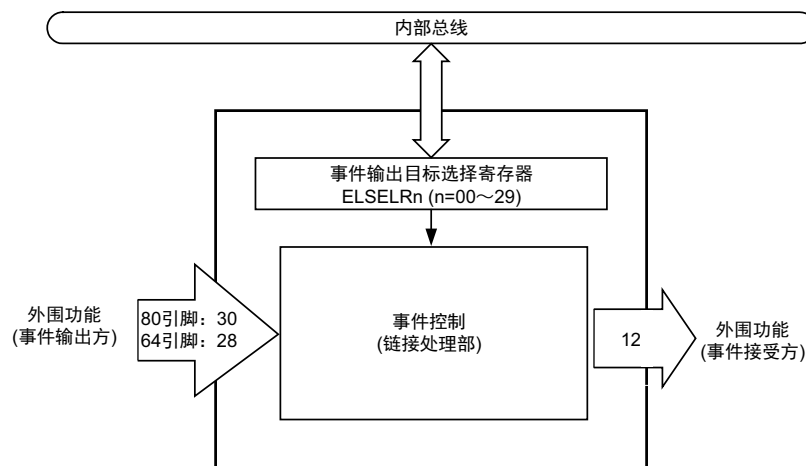
ELC 有以下功能:

- 能将 30 种 (80 引脚产品) 或者 28 种 (64 引脚产品) 外围功能的事件信号 (事件输出方) 作为指定的其他外围功能的 12 种启动源 (事件接受方) 直接链接。

### 20.2 ELC 的结构

ELC 的框图如图 20-1 所示。

图 20-1 ELC 的框图



### 20.3 控制 ELC 的寄存器

控制 ELC 的寄存器如表 20-1 所示。

表 20-1 控制 ELC 的寄存器

寄存器名	符号
事件输出目标选择寄存器 00	ELSELR00
事件输出目标选择寄存器 01	ELSELR01
事件输出目标选择寄存器 02	ELSELR02
事件输出目标选择寄存器 03	ELSELR03
事件输出目标选择寄存器 04	ELSELR04
事件输出目标选择寄存器 05	ELSELR05
事件输出目标选择寄存器 06	ELSELR06
事件输出目标选择寄存器 07	ELSELR07
事件输出目标选择寄存器 08	ELSELR08
事件输出目标选择寄存器 09	ELSELR09
事件输出目标选择寄存器 10	ELSELR10
事件输出目标选择寄存器 11	ELSELR11
事件输出目标选择寄存器 12	ELSELR12
事件输出目标选择寄存器 13	ELSELR13
事件输出目标选择寄存器 14	ELSELR14
事件输出目标选择寄存器 15	ELSELR15
事件输出目标选择寄存器 16	ELSELR16
事件输出目标选择寄存器 17	ELSELR17
事件输出目标选择寄存器 18 <sup>注 1</sup>	ELSELR18
事件输出目标选择寄存器 19 <sup>注 1</sup>	ELSELR19
事件输出目标选择寄存器 20	ELSELR20
事件输出目标选择寄存器 21	ELSELR21
事件输出目标选择寄存器 22 <sup>注 2</sup>	ELSELR22
事件输出目标选择寄存器 23 <sup>注 2</sup>	ELSELR23
事件输出目标选择寄存器 24 <sup>注 2</sup>	ELSELR24
事件输出目标选择寄存器 25 <sup>注 2</sup>	ELSELR25
事件输出目标选择寄存器 26 <sup>注 2</sup>	ELSELR26
事件输出目标选择寄存器 27 <sup>注 2</sup>	ELSELR27
事件输出目标选择寄存器 28 <sup>注 2</sup>	ELSELR28
事件输出目标选择寄存器 29 <sup>注 2</sup>	ELSELR29

注 1. 只限于 80 引脚产品。

2. 16 位定时器 KB2 专用事件输出目标选择寄存器

### 20.3.1 事件输出目标选择寄存器 n (ELSELRn) (n=00 ~ 29)

ELSELRn 寄存器将各事件信号链接到接受事件接受方外围功能 (链接目标外围功能) 时的运行。

不能将多个事件输入链接到相同的事件输出目标 (事件接受方)。否则, 事件接受方外围功能的运行可能不定而无法正确地接受事件信号。另外, 不能将事件链接发生源和事件输出目标设定为相同的功能。

必须在全部事件输出方的外围功能不产生事件信号的期间设定 ELSELRn 寄存器。

ELSELRn 寄存器 (n=00 ~ 29) 和外围功能的对应如表 20-2 所示, ELSELRn 寄存器 (n=00 ~ 29) 的设定值和接受链接目标外围功能时的运行的对应如表 20-3 ~ 表 20-5 所示。

图 20-2 事件输出目标选择寄存器 n (ELSELRn) 的格式 (n=00 ~ 29)

地址: F0240H (ELSELR00) ~ F025DH (ELSELR29)	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
ELSELRn	0	0	0	0	ELSELn3	ELSELn2	ELSELn1	ELSELn0

ELSELn3	ELSELn2	ELSELn1	ELSELn0	事件链接的选择
0	0	0	0	禁止事件链接
0	0	0	1	选择链接外围功能 1 的运行注
0	0	1	0	选择链接外围功能 2 的运行注
0	0	1	1	选择链接外围功能 3 的运行注
0	1	0	0	选择链接外围功能 4 的运行注
0	1	0	1	选择链接外围功能 5 的运行注
0	1	1	0	选择链接外围功能 6 的运行注
0	1	1	1	选择链接外围功能 7 的运行注
1	0	0	0	选择链接外围功能 8 的运行注
1	0	0	1	选择链接外围功能 9 的运行注
1	0	1	0	选择链接外围功能 10 的运行注
1	0	1	1	选择链接外围功能 11 的运行注
1	1	0	0	选择链接外围功能 12 的运行注
上述以外				禁止设定

注 参照表 20-3 ~ 表 20-5。

表 20-2 ELSELRn 寄存器 (n=00 ~ 29) 和外围功能的对应

寄存器名	事件发生源 (事件输入 n 的输出源)	事件内容	80 引脚	64 引脚
ELSELR00	外部中断边沿检测 0	INTP0 <sup>注1</sup>	○	○
ELSELR01	外部中断边沿检测 1	INTP1 <sup>注1</sup>	○	○
ELSELR02	外部中断边沿检测 2	INTP2 <sup>注1</sup>	○	○
ELSELR03	外部中断边沿检测 3	INTP3 <sup>注1</sup>	○	○
ELSELR04	外部中断边沿检测 4	INTP4 <sup>注1</sup>	○	○
ELSELR05	外部中断边沿检测 5	INTP5 <sup>注1</sup>	○	○
ELSELR06	外部中断边沿检测 6	INTP6 <sup>注1</sup>	○	○
ELSELR07	外部中断边沿检测 7	INTP7 <sup>注1</sup>	○	○
ELSELR08	键返回信号检测	INTKR	○	○
ELSELR09	RTC 固定周期信号 / 闹钟一致检测	INTRTC	○	○
ELSELR10	TAU 通道 00 的计数结束 / 捕捉结束	INTTM00	○	○
ELSELR11	TAU 通道 01 的计数结束 / 捕捉结束	INTTM01	○	○
ELSELR12	TAU 通道 02 的计数结束 / 捕捉结束	INTTM02	○	○
ELSELR13	TAU 通道 03 的计数结束 / 捕捉结束	INTTM03	○	○
ELSELR14	TAU 通道 04 的计数结束 / 捕捉结束	INTTM04	○	○ <sup>注3</sup>
ELSELR15	TAU 通道 05 的计数结束 / 捕捉结束	INTTM05	○	○ <sup>注3</sup>
ELSELR16	TAU 通道 06 的计数结束 / 捕捉结束	INTTM06	○	○ <sup>注3</sup>
ELSELR17	TAU 通道 07 的计数结束 / 捕捉结束	INTTM07	○	○ <sup>注3</sup>
ELSELR18	比较器检测 0	INTCMP0	○	—
ELSELR19	比较器检测 1	INTCMP1	○	—
ELSELR20	16 位定时器 KB2 触发输出	TKBTTRGOUT0 (16 位定时器 KB2 比较 相同信号)	○	○
ELSELR21	12 位间隔定时器的间隔信号检测	INTIT	○	○
ELSELR22	外部中断检测 0	INTP0NF <sup>注2</sup>	○	○
ELSELR23	外部中断检测 1	INTP1NF <sup>注2</sup>	○	○
ELSELR24	外部中断检测 2	INTP2NF <sup>注2</sup>	○	○
ELSELR25	外部中断检测 3	INTP3NF <sup>注2</sup>	○	○
ELSELR26	外部中断检测 4	INTP4NF <sup>注2</sup>	○	○
ELSELR27	外部中断检测 5	INTP5NF <sup>注2</sup>	○	○
ELSELR28	外部中断检测 6	INTP6NF <sup>注2</sup>	○	○
ELSELR29	外部中断检测 7	INTP7NF <sup>注2</sup>	○	○

注 1. INTPm (m=0 ~ 7) 不受能检测边沿的外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响。

2. INTPmNF (m=0 ~ 7) 不受能检测边沿的外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0) 的设定的影响, 是 16 位定时器 KB2 链接目标的专用事件发生源。

3. 只限于定时器通道的计数结束时。

表 20-3 ELSELnRn 寄存器 (n=00 ~ 17、20、21) 的设定值和接受链接目标外围功能时的运行的对应

ELSELn3	ELSELn2	ELSELn1	ELSELn0	链接目标号	链接目标外围功能	接受事件时的运行
0	0	0	0	0	无	禁止事件链接
0	0	0	1	1	12 位 A/D 转换器	A/D 转换开始
0	0	1	0	2	TAU 通道 0 的输入源 <sup>注 1</sup>	延迟计数器、输入缓冲间隔测量、外部事件计数器
0	0	1	1	3	TAU 通道 1 的输入源 <sup>注 2</sup>	延迟计数器、输入缓冲间隔测量、外部事件计数器
0	1	0	0	4	16 位定时器 KB2 的计数器重新开始触发源 0 <sup>注 3</sup>	定时器输出重新开始比较寄存器的同时改写
0	1	0	1	5	16 位定时器 KB2 的计数器重新开始触发源 1 <sup>注 3</sup>	定时器输出重新开始比较寄存器同时改写
0	1	1	0	6	16 位定时器 KB2 的计数器重新开始触发源 2 <sup>注 3</sup>	定时器输出重新启动比较寄存器的同时改写
0	1	1	1	7	16 位定时器 KB2 的控制 IH 的 PWM 输出功能重新开始触发源 <sup>注 4</sup>	重新开始 IH-PWM 输出
1	0	0	0	8	CTSU 触发	开始触摸传感器的测量运行
上述以外					禁止设定	

- 注 1. 如果选择定时器阵列单元的通道 0 的定时器输入为链接目标外围功能，必须先通过定时器时钟选择寄存器 0 (TPS0) 将通道 0 的运行时钟设定为  $f_{CLK}$ ，再通过噪声滤波器允许寄存器 1 (NFEN1) 将 TI00 引脚的噪声滤波器设定为 OFF (TNFEN0=0)，并且通过定时器输入选择寄存器 0 (TIS0) 将通道 0 使用的定时器输入设定为 ELC 的事件输入信号。
2. 如果选择定时器阵列单元的通道 1 的定时器输入为链接目标外围功能，必须先通过定时器时钟选择寄存器 0 (TPS0) 将通道 1 的运行时钟设定为  $f_{CLK}$ ，再通过噪声滤波器允许寄存器 1 (NFEN1) 将 TI01 引脚的噪声滤波器设定为 OFF (TNFEN01=0)，并且通过定时器输入选择寄存器 0 (TIS0) 将通道 1 使用的定时器输入设定为 ELC 的事件输入信号。
3. 如果选择 16 位定时器 KB2 的计数器重新开始触发源 m 为链接目标外围功能，必须先通过 16 位定时器 KB2 的计数时钟分频选择寄存器 0 (TKBPSCS0) 将 16 位定时器 KB2 的计数器运行时钟设定为  $f_{CLK}$ 。(m=0、1、2)
4. 如果选择 16 位定时器 KB2 的控制 IH 的 PWM 输出功能重新开始触发源为链接目标外围功能，事件输入信号的宽度就必须至少保持  $2/f_{CLK}$ 。



表 20-4 ELSELn 寄存器 (n=18、19) 的设定值和接受链接目标外围功能时的运行的对应

ELSELn3	ELSELn2	ELSELn1	ELSELn0	链接目标号	链接目标外围功能	接受事件时的运行
0	0	0	0	0	无	禁止事件链接
0	0	0	1	1	12 位 A/D 转换器	A/D 转换开始
0	0	1	0	2	TAU 通道 0 的输入源 <sup>注 1</sup>	延迟计数器、输入缓冲间隔测量、外部事件计数器
0	0	1	1	3	TAU 通道 1 的输入源 <sup>注 2</sup>	延迟计数器、输入缓冲间隔测量、外部事件计数器
0	1	0	0	4	16 位定时器 KB2 的计数器重新开始触发源 0 <sup>注 3</sup>	定时器输出重新开始比较寄存器的同时改写
0	1	0	1	5	16 位定时器 KB2 的计数器重新开始触发源 1 <sup>注 3</sup>	定时器输出重新开始比较寄存器同时改写
0	1	1	0	6	16 位定时器 KB2 的计数器重新开始触发源 2 <sup>注 3</sup>	定时器输出重新启动比较寄存器的同时改写
0	1	1	1	7	16 位定时器 KB2 的控制 IH 的 PWM 输出功能重新开始触发源 <sup>注 4</sup>	重新开始 IP-PWM 输出
1	0	0	0	8	CTSU 触发	开始触摸传感器的测量运行
1	0	0	1	9	16 位定时器 KB2 的强制输出停止源 0 <sup>注 5</sup>	16 位定时器 KB2 的强制输出停止功能 1、2
1	0	1	0	10	16 位定时器 KB2 的强制输出停止源 1 <sup>注 5</sup>	16 位定时器 KB2 的强制输出停止功能 1、2
1	0	1	1	11	16 位定时器 KB2 的强制输出停止源 <sup>注 5</sup>	16 位定时器 KB2 的强制输出停止功能 1、2
1	1	0	0	12	16 位定时器 KB2 的强制输出停止源 2 <sup>注 5</sup>	16 位定时器 KB2 的强制输出停止功能 2
上述以外					禁止设定	

- 注 1. 如果选择定时器阵列单元的通道 0 的定时器输入为链接目标外围功能，必须先通过定时器时钟选择寄存器 0 (TPS0) 将通道 0 的运行时钟设定为  $f_{CLK}$ ，再通过噪声滤波器允许寄存器 1 (NFEN1) 将 TI00 引脚的噪声滤波器设定为 OFF (TNFEN0=0)，并且通过定时器输入选择寄存器 0 (TIS0) 将通道 0 使用的定时器输入设定为 ELC 的事件输入信号。
2. 如果选择定时器阵列单元的通道 1 的定时器输入为链接目标外围功能，必须先通过定时器时钟选择寄存器 0 (TPS0) 将通道 1 的运行时钟设定为  $f_{CLK}$ ，再通过噪声滤波器允许寄存器 1 (NFEN1) 将 TI01 引脚的噪声滤波器设定为 OFF (TNFEN01=0)，并且通过定时器输入选择寄存器 0 (TIS0) 将通道 1 使用的定时器输入设定为 ELC 的事件输入信号。
3. 如果选择 16 位定时器 KB2 的计数器重新开始触发源 m 为链接目标外围功能，必须先通过 16 位定时器 KB2 的计数时钟选择寄存器 0 (TKBPSCS0) 将 16 位定时器 KB2 的计数器运行时钟设定为  $f_{CLK}$ 。(m=0、1、2)
4. 如果选择 16 位定时器 KB2 的控制 IH 的 PWM 输出功能重新开始触发源为链接目标外围功能，事件输入信号的宽度就必须至少保持  $2/f_{CLK}$ 。
5. 16 位定时器 KB2 的强制输出停止源 n 和 16 位定时器 KB2 的强制输出停止源的详细内容请参照“图 7-71 强制输出停止功能的系统结构图”。

表 20-5 ELSELRn 寄存器 (n=22 ~ 29) 的设定值和接受链接目标外围功能时的运行的对应

ELSELn3	ELSELn2	ELSELn1	ELSELn0	链接目标号	链接目标外围功能	接受事件时的运行
0	0	0	0	0	无	禁止事件链接
1	0	0	1	9	16 位定时器 KB2 的强制输出停止源 0 注	16 位定时器 KB2 的强制输出停止功能 1、2
1	0	1	0	10	16 位定时器 KB2 的强制输出停止源 1 注	16 位定时器 KB2 的强制输出停止功能 1、2
1	0	1	1	11	16 位定时器 KB2 的强制输出停止源注	16 位定时器 KB2 的强制输出停止功能 1、2
1	1	0	0	12	16 位定时器 KB2 的强制输出停止源 2 注	16 位定时器 KB2 的强制输出停止功能 2
上述以外					禁止设定	

注 16 位定时器 KB2 的强制输出停止源 n 和 16 位定时器 KB2 的强制输出停止源的详细内容请参照“图 7-71 强制输出停止功能的系统结构图”。

## 20.4 ELC 的运行

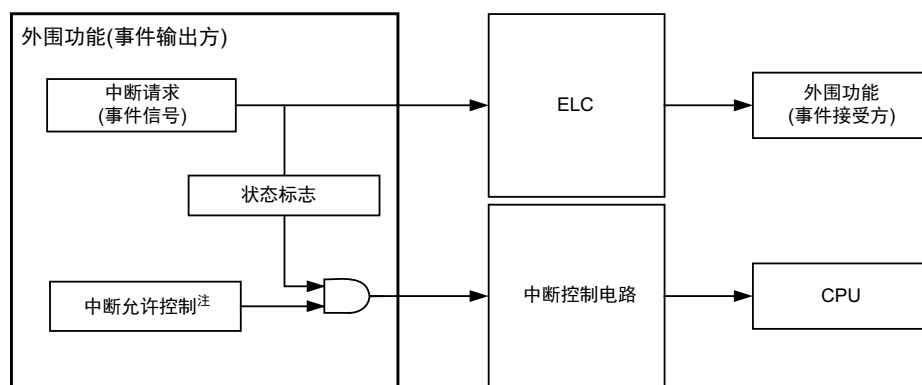
将各外围功能产生的事件信号用作中断控制电路的中断请求所使用的路径和用作 ELC 事件所使用的路径相互独立。因此，各事件信号与中断控制无关，能用作事件接受方外围功能运行的事件信号。

另外，与是否提供 CPU 时钟无关，事件链接能运行。但是，如果提供外围功能的运行时钟，就必须设定为可运行状态。

中断处理和 ELC 的关系如图 20-3 所示。此图是以有中断请求状态标志和中断允许位（控制允许或者禁止）的外围功能为例子。

通过 ELC 接受事件的外围功能的运行是接受与接受方外围功能对应的事件后的运行。

图 20-3 中断处理和 ELC 的关系



注 有些外围功能没有此功能。

接受事件的外围功能的响应如表 20-6 所示。

表 20-6 接受事件的外围功能的响应

链接目标号	事件链接目标的功能	事件接受后的运行	响应
1	12 位 A/D 转换器	A/D 转换开始	在从发生 ELC 事件经过 2 个或者 3 个 $f_{CLK}$ 周期后, 变为 A/D 转换的同步触发。
2	TAU 通道 0 的输入源	延迟计数器 输入脉冲间隔的测量 外部事件计数器	在从发生 ELC 事件经过 3 个或者 4 个 $f_{CLK}$ 周期后进行边沿的检测。
3	TAU 通道 1 的输入源		
4	16 位定时器 KB2 的计数器重新开始触发源 0	定时器输出重新开始比较寄存器的同时改写	在从发生 ELC 事件经过 2 个或者 3 个 $f_{CLK}$ 周期后进行边沿的检测。
5	16 位定时器 KB2 的计数器重新开始触发源 1		
6	16 位定时器 KB2 的计数器重新开始触发源 2		
7	16 位定时器 KB2 的控制 IH 的 PWM 输出功能重新开始触发源	重新开始 IH-PWM 输出	在从发生 ELC 事件经过 2 个或者 3 个 $f_{CLK}$ 周期后进行边沿的检测。
8	CTSU 触发	开始触摸传感器测量的运行	ELC 事件直接成为触摸传感器测量运行的触发。
9	16 位定时器 KB2 的强制输出停止源 0	16 位定时器 KB2 的强制输出停止功能 1、2	ELC 事件直接成为输出停止功能的触发。
10	16 位定时器 KB2 的强制输出停止源 1		
11	16 位定时器 KB2 的强制输出停止源		
12	16 位定时器 KB2 的强制输出停止源 2		

## 第 21 章 中断功能

中断功能是指在程序执行过程中将处理程序切换为其他所需处理程序的一种功能。当转移目标处理结束时，返回到原来中止的执行程序。

中断源的个数因产品而不同。

		64 引脚	80 引脚
可屏蔽中断	外部	9	11
	内部	29	29

### 21.1 中断功能的种类

中断功能有以下 2 种。

#### (1) 可屏蔽中断

这是接受屏蔽控制的中断。通过设定优先级指定标志寄存器（PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H），能将可屏蔽中断的优先级分成四组。高优先级的中断能对低优先级中断进行多重中断处理。如果同时发生相同优先级的多个中断请求，就根据向量中断处理的默认优先级进行处理。有关默认优先级，请参照“表 21-1 中断源一览表”。

产生待机解除信号，解除 STOP 模式、HALT 模式和 SNOOZE 模式。

可屏蔽中断分为外部中断请求和内部中断请求。

#### (2) 软件中断

这是通过执行 BRK 指令而产生的向量中断。即使在禁止中断的状态下也接受软件中断，而且软件中断不受中断优先级控制。

### 21.2 中断源和结构

中断源除了有可屏蔽中断和软件中断以外还有最多 7 种复位源（参照表 21-1）。当发生复位或者各种中断请求而进行转移时，因为保存程序起始地址的向量代码各为两个字节，所以中断的转移目标地址为 00000H~0FFFFH 的 64K 地址。

表 21-1 中断源一览表 (1/3)

中断处理	默认 优先级注 1	中断源		内部 / 外部	向量表地址	基本结构 类型注 2	80 引脚	64 引脚
		名称	触发					
可屏蔽	0	INTWDTI	看门狗定时器的间隔注 3 (上溢时间的 75%+1/2f <sub>IL</sub> )	内部	00004H	(A)	<input type="radio"/>	<input type="radio"/>
	1	INTLVI	电压检测注 4		00006H		<input type="radio"/>	<input type="radio"/>
	2	INTP0	引脚输入边沿的检测	外部	00008H	(B)	<input type="radio"/>	<input type="radio"/>
	3	INTP1			0000AH		<input type="radio"/>	<input type="radio"/>
	4	INTP2			0000CH		<input type="radio"/>	<input type="radio"/>
	5	INTP3			0000EH		<input type="radio"/>	<input type="radio"/>
	6	INTP4			00010H		<input type="radio"/>	<input type="radio"/>
	7	INTP5	00012H	<input type="radio"/>	<input type="radio"/>			
	8	INTST2	UART2 发送的传送结束或者缓冲器空中断	内部	00014H	(A)	<input type="radio"/>	<input type="radio"/>
	9	INTSR2	UART2 接收的传送结束		00016H		<input type="radio"/>	<input type="radio"/>
	10	INTSRE2	发生 UART2 接收的通信错误		00018H		<input type="radio"/>	<input type="radio"/>
	11	INTST0/ INTCSI00/ INTIIC00	UART0 发送的传送结束或者缓冲器空中断 / CSI00 的传送结束或者缓冲器空中断 / IIC00 的 传送结束		0001EH		<input type="radio"/>	<input type="radio"/>
	12	INTTM00	定时器通道 00 的计数结束或者捕捉结束		00020H		<input type="radio"/>	<input type="radio"/>
	13	INTSR0	UART0 接收的传送结束		00022H		<input type="radio"/>	<input type="radio"/>
	14	INTSRE0	发生 UART0 接收的通信错误		00024H		<input type="radio"/>	<input type="radio"/>
		INTTM01H	定时器通道 01 的计数结束或者捕捉结束 (高 8 位定时器工作时)				<input type="radio"/>	<input type="radio"/>
	15	INTST1	UART1 发送的传送结束或者缓冲器空中断		00026H		<input type="radio"/>	<input type="radio"/>
	16	INTSR1/ INTCSI11/ INTIIC11	UART1 接收的传送结束 / CSI11 的传送结束或者 缓冲器空中断 / IIC11 的传送结束		00028H		<input type="radio"/>	<input type="radio"/>
	17	INTSRE1	发生 UART1 接收的通信错误	0002AH	<input type="radio"/>	<input type="radio"/>		
		INTTM03H	定时器通道 03 的计数结束或者捕捉结束 (高 8 位定时器工作时)		<input type="radio"/>	<input type="radio"/>		
20	INTIICA0	IICA0 通信结束	0002CH	<input type="radio"/>	<input type="radio"/>			

- 注 1. 在发生多个可屏蔽中断时，默认优先级决定优先顺序。0 表示最高优先级，39 表示最低优先级。
2. 基本构成类型 (A) ~ (D) 分别对应图 21-1 的 (A) ~ (D)。
3. 这是将选项字节 (000C0H) 的 bit7 (WDTINT) 置“1”的情况。
4. 这是将电压检测电平寄存器 (LVIS) 的 bit7 (LVIMD) 置“0”的情况。

表 21-1 中断源一览表 (2/3)

中断处理	默认 优先级注 1	中断源		内部 / 外部	向量表地址	基本结构 类型注 2	80 引脚	64 引脚
		名称	触发					
可屏蔽	19	INTRTIT	RTC 校正时序	内部	0002EH	(A)	○	○
	20	INTTM01	定时器通道 01 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时)		00032H		○	○
	21	INTTM02	定时器通道 02 的计数结束或者捕捉结束		00034H		○	○
	22	INTTM03	定时器通道 03 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时)		00036H		○	○
	23	INTAD	12 位 A/D 转换结束		00038H		○	○
	24	INTRTC	实时时钟 2 的固定周期信号 / 闹钟一致检测		0003AH		○	○
	25	INTIT	12 位间隔定时器的间隔信号检测		0003CH		○	○
	26	INTKR	键返回信号的检测	外部	0003EH	(C)	○	○
	27	INTTKB2	定时器 KB2 的计数结束	内部	00044H	(A)	○	○
	28	INTTM04	定时器通道 04 的计数结束或者捕捉结束		00046H		○	○注 4
	29	INTTM05	定时器通道 05 的计数结束或者捕捉结束		00048H		○	○注 4
	30	INTP6	引脚输入边沿的检测	外部	0004AH	(B)	○	○
	31	INTP7			0004CH		○	○
	32	INTCMP0	比较器检测 0		00050H		○	—
	33	INTCMP1	比较器检测 1		00052H		○	—
	34	INTTM06	定时器通道 06 的计数结束或者捕捉结束	内部	00054H	(A)	○	○注 4
	35	INTTM07	定时器通道 07 的计数结束或者捕捉结束		00056H		○	○注 4
	36	INTCTSUWR	各 CTSU 通道的设定寄存器的写操作结束		00058H		○	○
	37	INTCTSURD	CTSU 测量数据的传送结束		0005AH		○	○
38	INTCTSUFN	CTSU 测量结束	0005CH		○		○	
39	INTFL	保留注 3	00062H		○		○	

- 注 1. 在发生多个可屏蔽中断时，默认优先级决定优先顺序。0 表示最高优先级，39 表示最低优先级。
2. 基本构成类型 (A) ~ (D) 分别对应图 21-1 的 (A) ~ (D)。
3. 用于闪存自编程库或者数据闪存库。
4. 只限于定时器通道的计数结束时。

表 21-1 中断源一览表 (3/3)

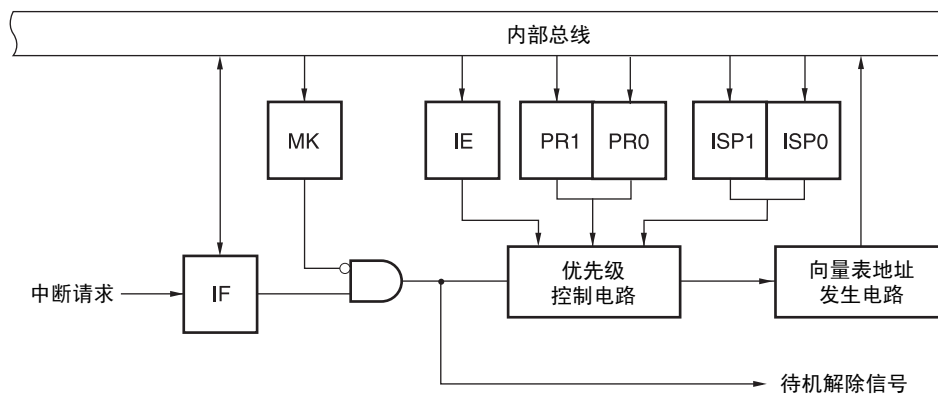
中断处理	默认 优先级注 1	中断源		内部 / 外部	向量表地址	基本结构 类型注 2	80 引脚	64 引脚
		名称	触发					
软件	—	BRK	BRK 指令的执行	—	0007EH	(D)	○	○
复位	—	RESET	RESET 引脚的输入	—	00000H	—	○	○
		POR	上电复位				○	○
		LVD	电压检测注 3				○	○
		WDT	看门狗定时器的上溢				○	○
		TRAP	非法指令的执行注 4				○	○
		IAW	非法存储器的存取				○	○
		RPE	RAM 奇偶校验错误				○	○

- 注 1. 在发生多个可屏蔽中断时，默认优先级决定优先顺序。0 表示最高优先级，39 表示最低优先级。
2. 基本构成类型 (A) ~ (D) 分别对应图 21-1 的 (A) ~ (D)。
3. 这是将电压检测电平寄存器 (LVIS) 的 bit7 (LVIMD) 置“1”的情况。
4. 在执行指令码 FFH 时发生。  
在通过在线仿真器或者片上调试仿真器进行仿真时，不会因执行非法指令而产生复位。

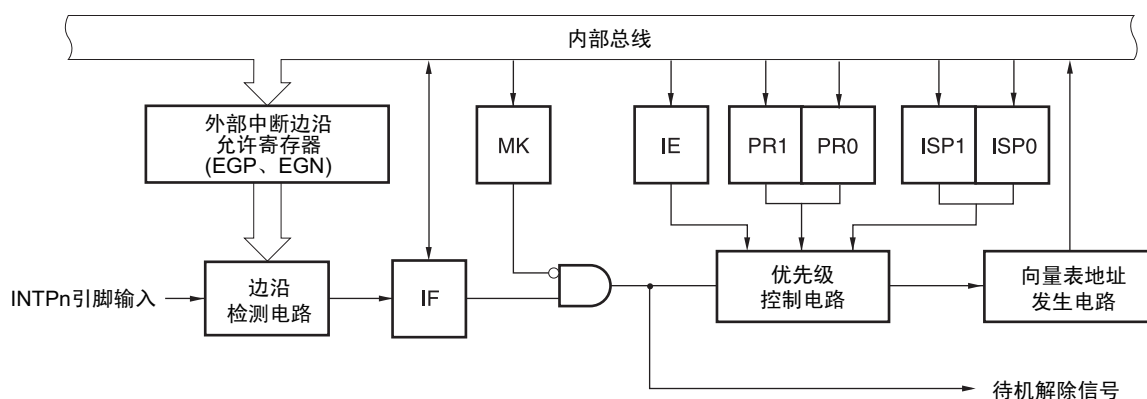


图 21-1 中断功能的基本结构 (1/2)

## (A) 内部可屏蔽中断



## (B) 外部可屏蔽中断 (INTPn)

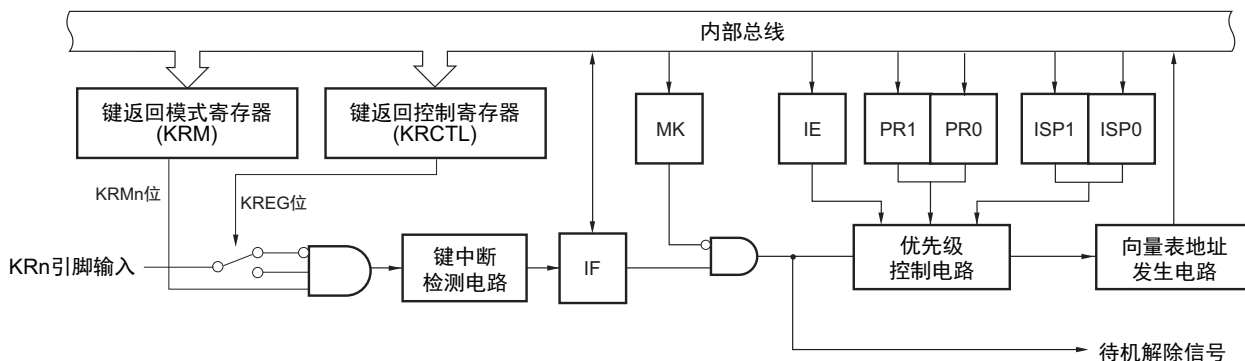


- IF: 中断请求标志  
 IE: 中断允许标志  
 ISP0: 接受中断的优先级标志 0  
 ISP1: 接受中断的优先级标志 1  
 MK: 中断屏蔽标志  
 PR0: 优先级指定标志 0  
 PR1: 优先级指定标志 1

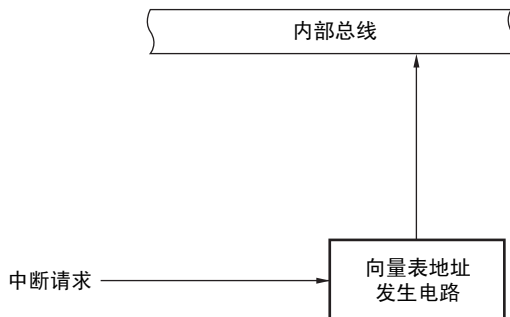
备注 n=0 ~ 7

图 21-1 中断功能的基本结构 (2/2)

## (C) 外部可屏蔽中断 (INTKR)



## (D) 软件中断



- IF: 中断请求标志  
 IE: 中断允许标志  
 ISP0: 接受中断的优先级标志 0  
 ISP1: 接受中断的优先级标志 1  
 MK: 中断屏蔽标志  
 PR0: 优先级指定标志 0  
 PR1: 优先级指定标志 1

备注 n=0~7

### 21.3 控制中断功能的寄存器

通过以下 6 种寄存器控制中断功能。

- 中断请求标志寄存器 (IF0L、IF0H、IF1L、IF1H、IF2L、IF2H)
- 中断屏蔽标志寄存器 (MK0L、MK0H、MK1L、MK1H、MK2L、MK2H)
- 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H)
- 外部中断上升沿允许寄存器 (EGP0)
- 外部中断下降沿允许寄存器 (EGN0)
- 程序状态字 (PSW)

各中断请求源对应的中断请求标志、中断屏蔽标志和优先级指定标志的名称如表 21-2 所示。

表 21-2 中断请求源对应的各种标志 (1/3)

中断源	中断请求标志		中断屏蔽标志		优先级指定标志		80 引脚	64 引脚
		寄存器		寄存器		寄存器		
INTWDTI	WDTIIF	IF0L	WDTIMK	MK0L	WDTIPR0、WDTIPR1	PR00L、 PR10L	○	○
INTLVI	LVIIIF		LVIMK		LVIPR0、LVIPR1		○	○
INTP0	PIF0		PMK0		PPR00、PPR10		○	○
INTP1	PIF1		PMK1		PPR01、PPR11		○	○
INTP2	PIF2		PMK2		PPR02、PPR12		○	○
INTP3	PIF3		PMK3		PPR03、PPR13		○	○
INTP4	PIF4		PMK4		PPR04、PPR14		○	○
INTP5	PIF5		PMK5		PPR05、PPR15		○	○
INTST2	STIF2	IF0H	STMK2	MK0H	STPR02、STPR12	PR00H、 PR10H	○	○
INTSR2	SRIF2		SRMK2		SRPR02、SRPR12		○	○
INTSRE2	SREIF2		SREMK2		SREPR02、SREPR12		○	○
INTST0 注	STIF0 注		STMK0 注		STPR00、STPR10 注		○	○
INTCSI00 注	CSIIIF00 注		CSIMK00 注		CSIPR000、CSIPR100 注		○	○
INTIIC00 注	IICIF00 注		IICMK00 注		IICPR000、IICPR100 注		○	○
INTTM00	TMIF00		TMMK00		TMPR000、TMPR100		○	○
INTSR0	SRIF0		SRMK0		SRPR00、SRPR10		○	○

注 如果发生 INTST0、INTCSI00 或者 INTIIC00 的中断源，就将 IF0H 寄存器的 bit5 置“1”。MK0H、PR00H、PR10H 寄存器的 bit5 对应这 3 个中断源。

表 21-2 中断请求源对应的各种标志 (2/3)

中断源	中断请求标志		中断屏蔽标志		优先级指定标志		80 引脚	64 引脚
		寄存器		寄存器		寄存器		
INTSRE0 <sup>注1</sup>	SREIF0 <sup>注1</sup>	IF1L	SREMK0 <sup>注1</sup>	MK1L	SREPR00、SREPR10 <sup>注1</sup>	PR01L、 PR11L	○	○
INTTM01H <sup>注1</sup>	TMIF01H <sup>注1</sup>		TMMK01H <sup>注1</sup>		TMPR001H、TMPR101H <sup>注1</sup>		○	○
INTST1	STIF1		STMK1		STPR01、STPR11		○	○
INTSR1 <sup>注2</sup>	SRIF1 <sup>注2</sup>		SRMK1 <sup>注2</sup>		SRPR01、SRPR11 <sup>注2</sup>		○	○
INTCSI11 <sup>注2</sup>	CSIIF11 <sup>注2</sup>		CSIMK11 <sup>注2</sup>		CSIPR011、CSIPR111 <sup>注2</sup>		○	○
INTIIC11 <sup>注2</sup>	IICIF11 <sup>注2</sup>		IICMK11 <sup>注2</sup>		IICPR011、IICPR111 <sup>注2</sup>		○	○
INTSRE1 <sup>注3</sup>	SREIF1 <sup>注3</sup>		SREMK1 <sup>注3</sup>		SREPR01、SREPR11 <sup>注3</sup>		○	○
INTTM03H <sup>注3</sup>	TMIF03H <sup>注3</sup>		TMMK03H <sup>注3</sup>		TMPR003H、TMPR103H <sup>注3</sup>		○	○
INTIICA0	IICAIF0		IICAMK0		IICAPR00、IICAPR10		○	○
INTRTIT	RTITIF		RTITMK		RTITPR0、RTITPR1		○	○
INTTM01	TMIF01	TMMK01	TMPR001、TMPR101	○	○			
INTTM02	TMIF02	IF1H	TMMK02	MK1H	TMPR002、TMPR102	PR01H、 PR11H	○	○
INTTM03	TMIF03		TMMK03		TMPR003、TMPR103		○	○
INTAD	ADIF		ADMK		ADPR0、ADPR1		○	○
INTRTC	RTCIF		RTCMK		RTCPR0、RTCPR1		○	○
INTIT	TMKAIF		TMKAMK		TMKAPR0、TMKAPR1		○	○
INTKR	KRIF		KRMK		KRPR0、KRPR1		○	○
INTTKB2	TKBIF2		TKBMK2		TKBPR02、TKBPR12		○	○
INTTM04	TMIF04	TMMK04	TMPR004、TMPR104	○	○			
INTTM05	TMIF05	TMMK05	TMPR005、TMPR105	○	○			
INTP6	PIF6	PMK6	PPR06、PPR16	○	○			
INTP7	PIF7	PMK7	PPR07、PPR17	○	○			
INTCMP0	CMPIF0	CMPMK0	CMPPR00、CMPPR10	○	—			
INTCMP1	CMPIF1	CMPMK1	CMPPR01、CMPPR11	○	—			

- 注 1. 由于 UART0 接收的错误中断和 TAU 的通道 1（高 8 位定时器工作时）的中断共用中断请求源对应的各种标志，因此不能同时使用。当不使用 UART0 接收的错误中断（EOC01=0）时，能同时使用 UART0 和 TAU 的通道 1（高 8 位定时器工作时）。如果发生 INTSRE0 或者 INTTM01H 的中断源，就将 IF1L 寄存器的 bit0 置“1”。MK1L、PR01L、PR11L 寄存器的 bit0 对应这 2 个中断源。
2. 如果发生 INTSR1、INTCSI11 或者 INTIIC11 的中断源，就将 IF1L 寄存器的 bit2 置“1”。MK1L、PR01L、PR11L 寄存器的 bit2 对应这 3 个中断源。
3. 由于 UART1 接收的错误中断和 TAU 的通道 3（高 8 位定时器工作时）的中断共用中断请求源对应的各种标志，因此不能同时使用。当不使用 UART1 接收的错误中断（EOC03=0）时，能同时使用 UART1 和 TAU 的通道 3（高 8 位定时器工作时）。如果发生 INTSRE1 或者 INTTM03H 的中断源，就将 IF1L 寄存器的 bit3 置“1”。MK1L、PR01L、PR11L 寄存器的 bit3 对应这 2 个中断源。

表 21-2 中断请求源对应的各种标志 (3/3)

中断源	中断请求标志		中断屏蔽标志		优先级指定标志		80 引脚	64 引脚
		寄存器		寄存器		寄存器		
INTTM06	TMIF06	IF2H	TMMK06	MK2H	TMPR006、TMPR106	PR02H、 PR12H	○	○
INTTM07	TMIF07		TMMK07		TMPR007、TMPR107		○	○
INTCTSUWR	CTSUWRIF		CTSUWRMK		CTSUWRPR0、CTSUWRPR1		○	○
INTCTSURD	CTSURDIF		CTSURDMK		CTSURDPR0、CTSURDPR1		○	○
INTCTSUFN	CTSUFNIF		CTSUFNMK		CTSUFNPR0、CTSUFNPR1		○	○
INTFL	FLIF		FLMK		FLPR0、FLPR1		○	○

### 21.3.1 中断请求标志寄存器 (IF0L、IF0H、IF1L、IF1H、IF2L、IF2H)

通过发生对应的中断请求或者执行指令，将中断请求标志置“1”。通过接受中断请求或者产生复位信号或者执行指令，将中断请求标志清“0”。

在接受中断时，首先自动清除中断请求标志，然后进入中断程序。

通过 1 位或者 8 位存储器操作指令设定 IF0L、IF0H、IF1L、IF1H、IF2L、IF2H 寄存器。当将 IF0L 寄存器和 IF0H 寄存器、IF1L 寄存器和 IF1H 寄存器以及 IF2L 寄存器和 IF2H 寄存器一起用作 IF0、IF1、IF2 的 16 位寄存器时，通过 16 位存储器操作指令进行设定。

在产生复位信号后，这些寄存器的值变为“00H”。

**备注** 当执行写此寄存器的指令时，指令执行时钟数增加 2 个时钟。

图 21-2 中断请求标志寄存器 (IF0L、IF0H、IF1L、IF1H、IF2L、IF2H) 的格式

地址: FFFE0H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IF0L	PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIIF	WDTIIF
地址: FFFE1H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IF0H	SRIF0	TMIF00	STIF0 CSIF00 IICIF00	0	0	SREIF2	SRIF2	STIF2
地址: FFFE2H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IF1L	TMIF01	0	RTITIF	IICAI0	SREIF1 TMIF03H	SRIF1 CSIF11 IICIF11	STIF1	SREIF0 TMIF01H
地址: FFFE3H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IF1H	0	0	KRIF	TMKAIF	RTCIF	ADIF	TMIF03	TMIF02
地址: FFFD0H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IF2L	CMPIF1	CMPIF0	0	PIF7	PIF6	TMIF05	TMIF04	TKBIF2
地址: FFFD1H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IF2H	FLIF	0	0	CTSUFNIF	CTSURDIF	CTSUWRIF	TMIF07	TMIF06
XXIFX	中断请求标志							
0	不产生中断请求信号。							
1	产生中断请求，处于中断请求状态。							

注意 1. 分配的位因产品而不同。有关各产品分配的位，请参照“表 21-2 中断请求源对应的各种标志”。必须将未分配的位设定为初始值。

2. 在操作中中断请求标志寄存器的标志时，必须使用 1 位存储器操作指令（CLR1）。当使用 C 语言描述时，编译后的汇编程序需要变为位存储器操作指令（CLR1），因此必须使用类似“IF0L.0=0;”或者“\_asm("clr1 IF0L.0");”的位操作指令。

如果在 C 语言中使用类似于“IF0L &= 0xfe;”的 8 位存储器操作指令描述的情况下进行编译，就变为 3 条指令的汇编程序。

```
mov a, IF0L
and a, #0FEH
mov IF0L, a
```

此时，即使在“mov a, IF0L”与“mov IF0L, a”之间将同一中断请求标志寄存器（IF0L）的其他位的请求标志置“1”，该标志也会被“mov IF0L, a”清“0”。因此，在 C 语言中使用 8 位存储器操作指令时，必须注意。

### 21.3.2 中断屏蔽标志寄存器 (MK0L、MK0H、MK1L、MK1H、MK2L、MK2H)

中断屏蔽标志设定允许或者禁止对应的可屏蔽中断。

通过 1 位或者 8 位存储器操作指令设定 MK0L、MK0H、MK1L、MK1H、MK2L、MK2H 寄存器。当将 MK0L 寄存器和 MK0H 寄存器、MK1L 寄存器和 MK1H 寄存器以及 MK2L 寄存器和 MK2H 寄存器一起用作 MK0、MK1、MK2 的 16 位寄存器时，通过 16 位存储器操作指令进行设定。

在产生复位信号后，这些寄存器的值变为“FFH”。

备注 当执行写此寄存器的指令时，指令执行时钟数增加 2 个时钟。

图 21-3 中断屏蔽标志寄存器 (MK0L、MK0H、MK1L、MK1H、MK2L、MK2H) 的格式

地址: FFFE4H	复位后: FFH	R/W								
符号	7	6	5	4	3	2	1	0		
MK0L	PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK		
地址: FFFE5H	复位后: FFH	R/W								
符号	7	6	5	4	3	2	1	0		
MK0H	SRMK0	TMMK00	STMK0 CSIMK00 IICMK00	1	1	SREMK2	SRMK2	STMK2		
地址: FFFE6H	复位后: FFH	R/W								
符号	7	6	5	4	3	2	1	0		
MK1L	TMMK01	1	RTITMK	IICAMK0	SREMK1 TMMK03H	SRMK1 CSIMK11 IICMK11	STMK1	SREMK0 TMMK01H		
地址: FFFE7H	复位后: FFH	R/W								
符号	7	6	5	4	3	2	1	0		
MK1H	1	1	KRMK	TMKAMK	RTCMK	ADMK	TMMK03	TMMK02		
地址: FFFD4H	复位后: FFH	R/W								
符号	7	6	5	4	3	2	1	0		
MK2L	CMPMK1	CMPMK0	1	PMK7	PMK6	TMMK05	TMMK04	TKBMK2		
地址: FFFD5H	复位后: FFH	R/W								
符号	7	6	5	4	3	2	1	0		
MK2H	FLMK	1	1	CTSUFNMK	CTSURDMK	CTSUWRMK	TMMK07	TMMK06		
XXMKX	中断处理的控制									
0	允许中断处理。									
1	禁止中断处理。									

注意 分配的位因产品而不同。有关各产品分配的位，请参照“表 21-2 中断请求源对应的各种标志”。必须将未分配的位设定为初始值。



### 21.3.3 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H)

优先级指定标志寄存器设定对应的可屏蔽中断优先级。

通过组合 PR0xy 寄存器和 PR1xy 寄存器来设定优先级 (xy=0L、0H、1L、1H、2L、2H)。

通过 1 位或者 8 位存储器操作指令设定 PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H 寄存器。当将 PR00L 寄存器和 PR00H 寄存器、PR01L 寄存器和 PR01H 寄存器、PR02L 寄存器和 PR02H 寄存器、PR10L 寄存器和 PR10H 寄存器、PR11L 寄存器和 PR11H 寄存器以及 PR12L 寄存器和 PR12H 寄存器一起用作 PR00、PR01、PR02、PR10、PR11、PR12 的 16 位寄存器时，通过 16 位存储器操作指令进行设定。

在产生复位信号后，这些寄存器的值变为“FFH”。

备注 当执行写此寄存器的指令时，指令执行时钟数增加 2 个时钟。

图 21-4 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H) 的格式 (1/2)

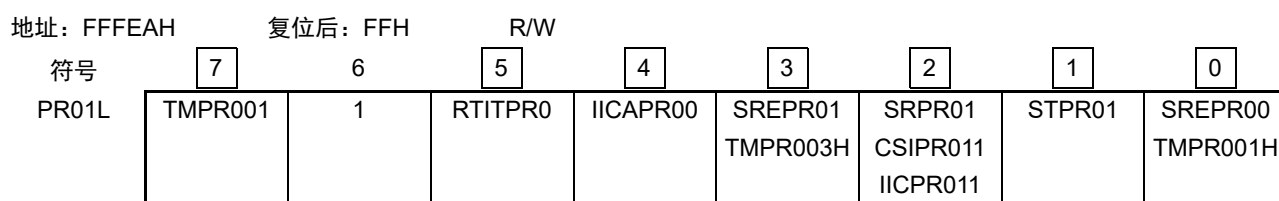
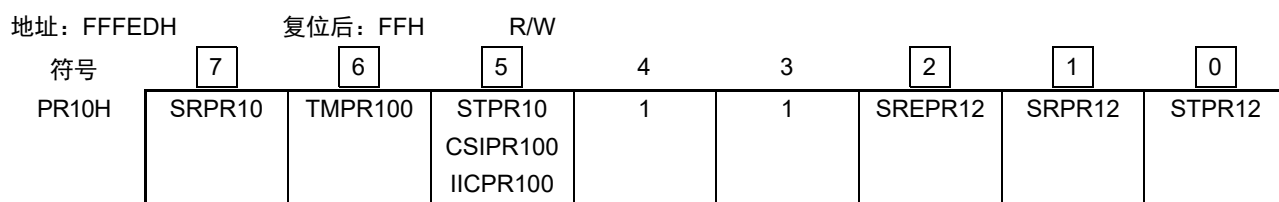
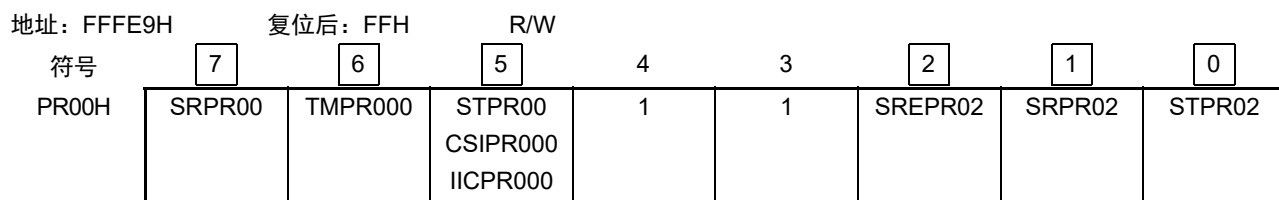
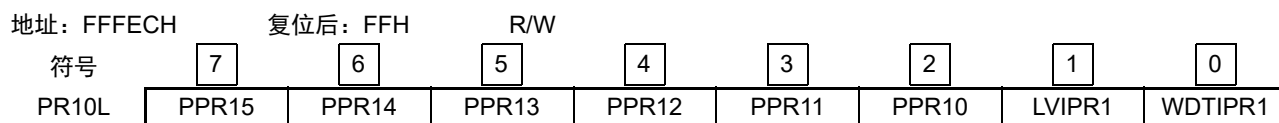
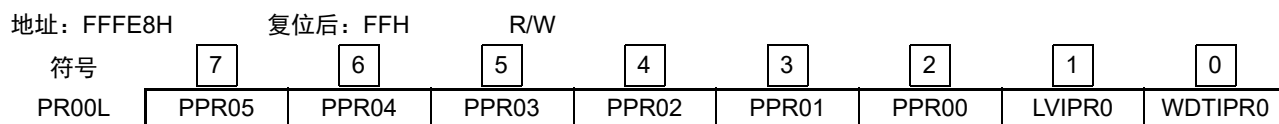


图 21-4 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H) 的格式 (2/2)

地址: FFFEEH      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PR11L	TMPR101	1	RTITPR1	IICAPR10	SREPR11 TMPR103H	SRPR11 CSIPR111 IICPR111	STPR11	SREPR10 TMPR101H

地址: FFFEBH      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PR01H	1	1	KRPR0	TMKAPR0	RTCPR0	ADPR0	TMPR003	TMPR002

地址: FFFEFH      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PR11H	1	1	KRPR1	TMKAPR1	RTCPR1	ADPR1	TMPR103	TMPR102

地址: FFFD8H      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PR02L	CMPPR01	CMPPR00	1	PPR07	PPR06	TMPR005	TMPR004	TKBPR02

地址: FFFDCH      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PR12L	CMPPR11	CMPPR10	1	PPR17	PPR16	TMPR105	TMPR104	TKBPR12

地址: FFFD9H      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PR02H	FLPR0	1	1	CTSUFNPR0	CTSURDPR0	CTSUWRPR0	TMPR007	TMPR006

地址: FFFDDH      复位后: FFH      R/W

符号	7	6	5	4	3	2	1	0
PR12H	FLPR1	1	1	CTSUFNPR1	CTSURDPR1	CTSUWRPR1	TMPR107	TMPR106

XXPR1X	XXPROX	优先级的选择
0	0	指定优先级 0 (高优先级)。
0	1	指定优先级 1。
1	0	指定优先级 2。
1	1	指定优先级 3 (低优先级)。

注意 分配的位因产品而不同。有关各产品分配的位，请参照“表 21-2 中断请求源对应的各种标志”。必须将未分配的位设定为初始值。

### 21.3.4 外部中断上升沿允许寄存器（EGP0）和外部中断下降沿允许寄存器（EGN0）

这些寄存器设定 INTP0 ~ INTP7 的有效边沿。

通过 1 位或者 8 位存储器操作指令设定 EGP0 寄存器和 EGN0 寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

图 21-5 外部中断上升沿允许寄存器（EGP0）和外部中断下降沿允许寄存器（EGN0）的格式

地址：FFF38H	复位后：00H	R/W								
符号	7	6	5	4	3	2	1	0		
EGP0	EGP7	EGP6	EGP5	EGP4	EGP3	EGP2	EGP1	EGP0		

地址：FFF39H	复位后：00H	R/W								
符号	7	6	5	4	3	2	1	0		
EGN0	EGN7	EGN6	EGN5	EGN4	EGN3	EGN2	EGN1	EGN0		

EGPn	EGNn	INTPn 引脚有效边沿的选择 (n=0 ~ 7)
0	0	禁止检测边沿。
0	1	下降沿
1	0	上升沿
1	1	上升和下降的双边沿

对应 EGPn 位和 EGNn 位的端口如表 21-3 所示。

表 21-3 对应 EGPn 位和 EGNn 位的中断请求信号

检测允许位		中断请求信号	80 引脚	64 引脚
EGP0	EGN0	INTP0	○	○
EGP1	EGN1	INTP1	○	○
EGP2	EGN2	INTP2	○	○
EGP3	EGN3	INTP3	○	○
EGP4	EGN4	INTP4	○	○
EGP5	EGN5	INTP5	○	○
EGP6	EGN6	INTP6	○	○
EGP7	EGN7	INTP7	○	○

注意 如果将在外部中断功能使用输入端口切换到输出模式，就有可能检测有效边沿，并且发生 INTPn 中断。

如果要切换到输出模式，必须在禁止边沿检测（EGPn=0、EGNn=0）后将端口模式寄存器（PMxx）置“0”。

备注 1. 有关边沿检测端口，请参照“2.1 端口功能”。

2. n=0 ~ 7

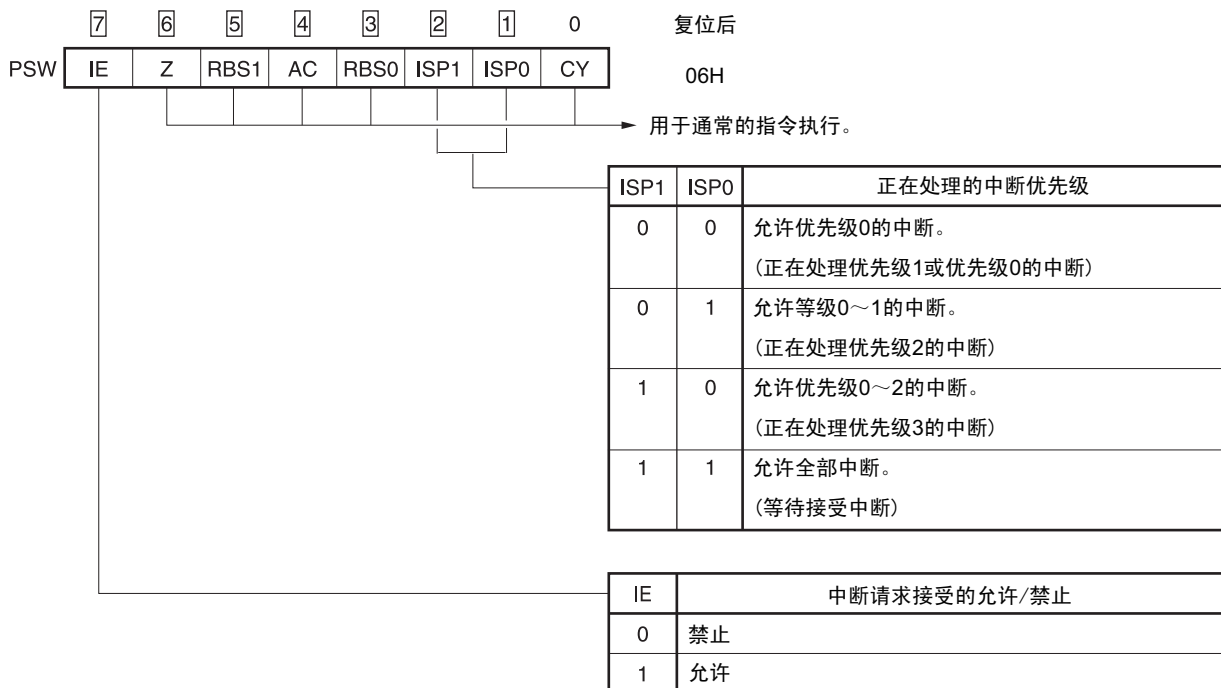
### 21.3.5 程序状态字 (PSW)

程序状态字是保存指令执行结果和中断请求当前状态的寄存器，映射设定允许或者禁止可屏蔽中断的 IE 标志以及控制多重中断处理的 ISP0 标志和 ISP1 标志。

除了能以 8 位为单位读写 PSW 以外，还能利用位操作指令和专用指令 (EI 和 DI) 操作 PSW。在接受向量中断请求及执行 BRK 指令时，自动将 PSW 的内容压栈，并且将 IE 标志恢复为“0”。在接受可屏蔽中断请求时，如果接受的中断优先级指定标志的内容不为“00”，就将其减 1 的值传送到 ISP0 标志和 ISP1 标志。PSW 的内容也能通过 PUSH PSW 指令进行压栈，通过 RETI、RETB、POP PSW 指令进行退栈。

在产生复位信号后，PSW 的值变为“06H”。

图 21-6 程序状态字的结构



## 21.4 中断处理的操作

### 21.4.1 可屏蔽中断请求的接受

如果中断请求标志被置“1”并且该中断请求的屏蔽（MK）标志已被清“0”，就进入能接受可屏蔽中断请求的状态，在中断允许状态（IE 标志已被置“1”）下接受向量中断请求。但是，在处理优先级高的中断请求的过程中，不接受被指定的低优先级的中断请求。

从产生可屏蔽中断请求到进行向量中断处理的时间如表 21-4 所示。

有关中断请求的接受时序，请参照图 21-8 和图 21-9。

表 21-4 从产生可屏蔽中断请求到处理的时间

	最短时间	最长时间注
处理时间	9 个时钟	16 个时钟

注 执行内部 RAM 区的指令时除外。

备注 1 个时钟： $1/f_{\text{CLK}}$  ( $f_{\text{CLK}}$ : CPU 时钟)

如果同时发生多个可屏蔽中断请求，就从优先级指定标志所指定的高优先级的请求开始接受。如果优先级指定标志所指定的优先级相同，就从默认优先级高的请求开始接受。

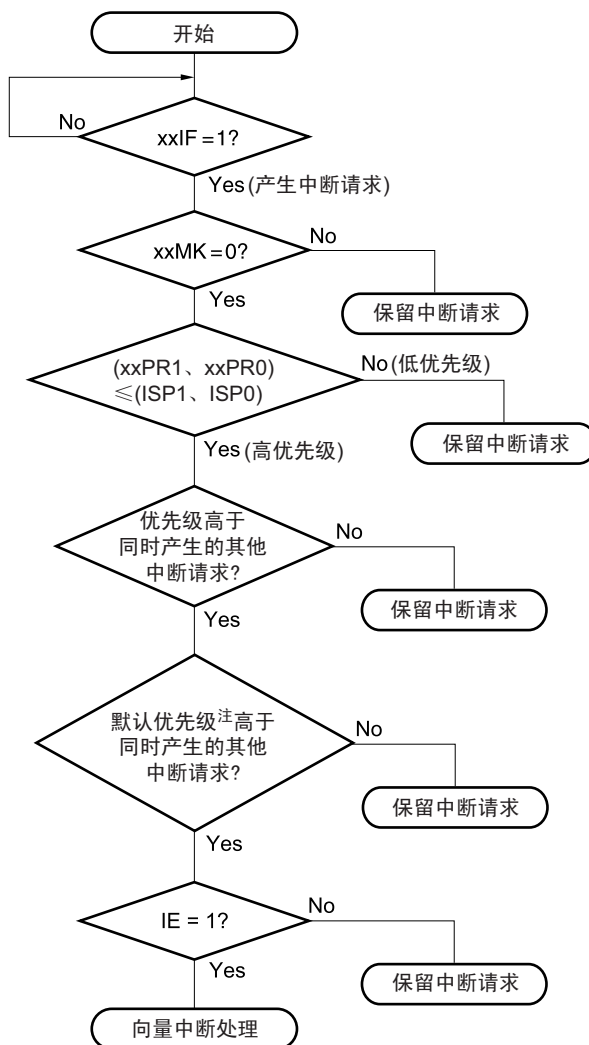
被保留的中断请求在可接受的状态时被接受。

中断请求的接受算法如图 21-7 所示。

如果接受可屏蔽中断请求，就按照程序状态字（PSW）、程序计数器（PC）的顺序将内容压栈，将 IE 标志恢复为“0”，并且将接受的中断优先级指定标志的内容传送到 ISP1 标志和 ISP0 标志。将各中断请求决定的向量表中的数据装入 PC 并且进行转移。

能使用 RETI 指令从中断返回。

图 21-7 接受中断请求的处理算法



xxIF: 中断请求标志

xxMK: 中断屏蔽标志

xxPR0: 优先级指定标志 0

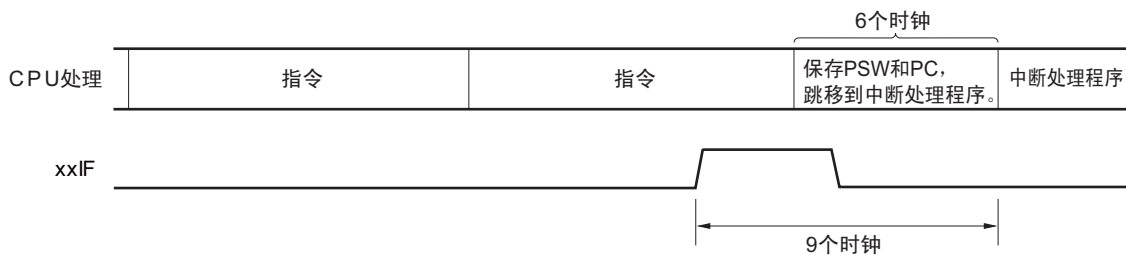
xxPR1: 优先级指定标志 1

IE: 可屏蔽中断请求的接受控制标志 (1= 允许、0= 禁止)

ISP0、ISP1: 表示正在处理的中断优先级的标志 (参照图 21-6)

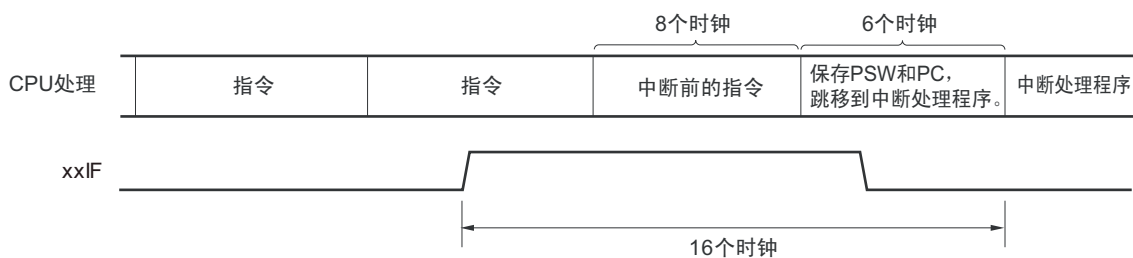
注 有关默认优先级, 请参照“表 21-1 中断源一览表”。

图 21-8 中断请求的接受时序（最短时间）



备注 时钟:  $1/f_{CLK}$  ( $f_{CLK}$ : CPU 时钟)

图 21-9 中断请求的接受时序（最长时间）



备注 时钟:  $1/f_{CLK}$  ( $f_{CLK}$ : CPU 时钟)

### 21.4.2 软件中断请求的接受

通过执行 BRK 指令接受软件中断请求，不能禁止软件中断。

如果接受软件中断请求，就按照程序状态字（PSW）、程序计数器（PC）的顺序将内容压栈，将 IE 标志复位为“0”，并且将向量表（0007EH、0007FH）的内容装入 PC 进行转移。

能使用 RETB 指令从软件中断返回。

**注意** 不能使用 RETI 指令从软件中断返回。

### 21.4.3 多重中断处理

在中断处理过程中接受了另一个中断请求的情况称为多重中断。

除非中断请求为接受允许状态（IE=1），否则不会发生多重中断。在接受中断请求时，中断请求为接受被禁止状态（IE=0）。因此，如果要允许多重中断，就需要在中断处理过程中用 EI 指令将 IE 标志置“1”，进入中断允许状态。

另外，即使在中断允许状态下也可能不允许多重中断，由中断优先级进行控制。中断优先级有默认优先级和可编程优先级，通过可编程优先级控制多重中断。

在中断允许状态下，如果产生的中断请求的优先级高于正在处理的中断优先级，就作为多重中断进行接受。如果产生的中断请求的优先级等于或者低于正在处理的中断优先级，就不作为多重中断进行接受。但是，如果在处理优先级 0 的中断过程中将 IE 标志置“1”，就允许优先级 0 的其他中断。

保留因中断被禁止或者优先级低而不允许多重中断的中断请求，在当前的中断处理结束后至少执行一条主处理的指令，然后接受被保留的中断请求。

能发生多重中断的中断请求的关系和多重中断的例子如表 21-5 和图 21-10 所示。



表 21-5 在中断处理过程中能发生多重中断的中断请求的关系

多重中断请求		可屏蔽中断请求								软件中 断请求
		优先级 0 (PR=00)		优先级 1 (PR=01)		优先级 2 (PR=10)		优先级 3 (PR=11)		
		IE=1	IE=0	IE=1	IE=0	IE=1	IE=0	IE=1	IE=0	
正在处理的中断										
可屏蔽中断	ISP1=0 ISP0=0	○	×	×	×	×	×	×	×	○
	ISP1=0 ISP0=1	○	×	○	×	×	×	×	×	○
	ISP1=1 ISP0=0	○	×	○	×	○	×	×	×	○
	ISP1=1 ISP0=1	○	×	○	×	○	×	○	×	○
软件中断		○	×	○	×	○	×	○	×	○

备注 1. ○：能发生多重中断。

2. ×：不能发生多重中断。

3. ISP0、ISP1 和 IE 是 PSW 中的标志。

ISP1=0、ISP0=0：正在处理优先级 1 或者优先级 0 的中断。

ISP1=0、ISP0=1：正在处理优先级 2 的中断。

ISP1=1、ISP0=0：正在处理优先级 3 的中断。

ISP1=1、ISP0=1：等待接受中断（允许全部中断）。

IE=0：禁止接受中断请求。

IE=1：允许接受中断请求。

4. PR 是 PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H 寄存器中的标志。

PR=00：通过 xxPR1x=0、xxPR0x=0 指定优先级 0（高优先级）。

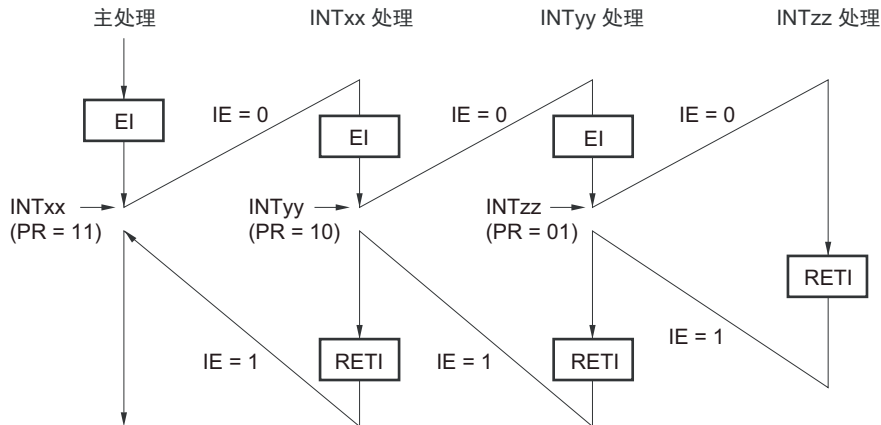
PR=01：通过 xxPR1x=0、xxPR0x=1 指定优先级 1。

PR=10：通过 xxPR1x=1、xxPR0x=0 指定优先级 2。

PR=11：通过 xxPR1x=1、xxPR0x=1 指定优先级 3（低优先级）。

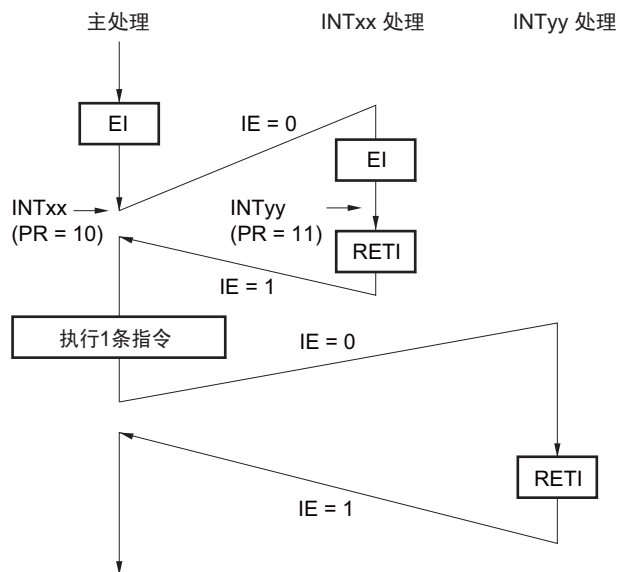
图 21-10 多重中断的例子 (1/2)

## 例 1. 发生 2 次多重中断的例子



在处理中断 INTxx 的过程中接受 INTyy 和 INTzz 的 2 个中断请求，发生多重中断。必须在接受各中断请求之前发行 EI 指令，使中断请求处于允许接受的状态。

## 例 2. 因控制优先级而不发生多重中断的例子



在处理中断 INTxx 的过程中，发生的 interrupt 请求 INTyy 因中断优先级低于 INTxx 而不被接受，所以不发生多重中断。保留 INTyy 请求，在执行一条主处理的指令后接受被保留的 INTyy 请求。

PR=00: 通过 xxPR1x=0、xxPR0x=0 指定优先级 0（高优先级）。

PR=01: 通过 xxPR1x=0、xxPR0x=1 指定优先级 1。

PR=10: 通过 xxPR1x=1、xxPR0x=0 指定优先级 2。

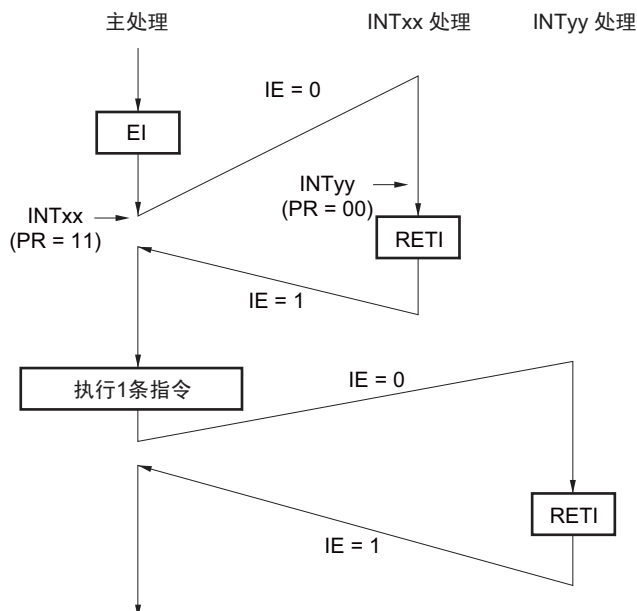
PR=11: 通过 xxPR1x=1、xxPR0x=1 指定优先级 3（低优先级）。

IE=0: 禁止接受中断请求。

IE=1: 允许接受中断请求。

图 21-10 多重中断的例子 (2/2)

例 3. 因不允许中断而不发生多重中断的例子



在处理中断 INTxx 的过程中，因不允许中断（未发行 EI 指令）而不接受中断请求 INTyy，所以不发生多重中断。保留 INTyy 请求，在执行一条主处理的指令后接受被保留的 INTyy 请求。

PR=00: 通过 xxPR1x=0、xxPR0x=0 指定优先级 0（高优先级）。

PR=01: 通过 xxPR1x=0、xxPR0x=1 指定优先级 1。

PR=10: 通过 xxPR1x=1、xxPR0x=0 指定优先级 2。

PR=11: 通过 xxPR1x=1、xxPR0x=1 指定优先级 3（低优先级）。

IE=0: 禁止接受中断请求。

IE=1: 允许接受中断请求。

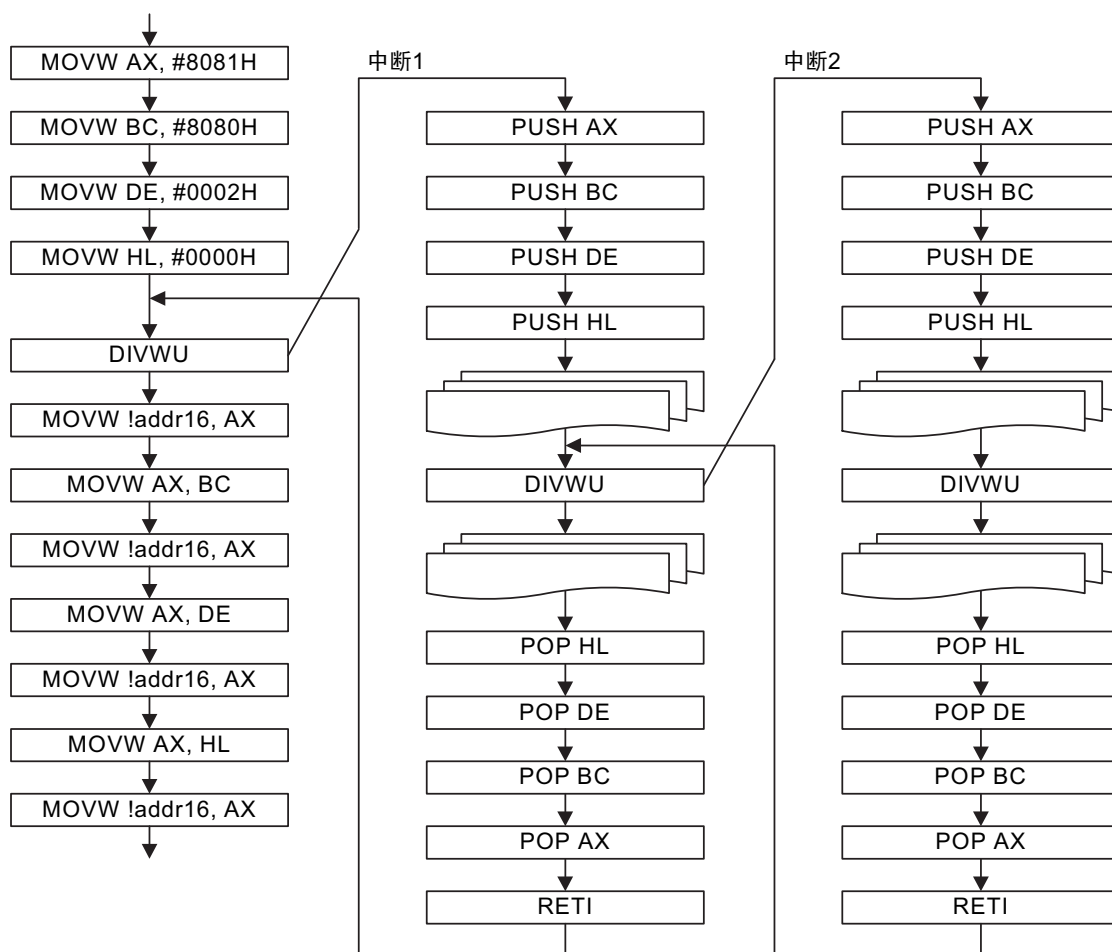
#### 21.4.4 除法运算指令执行过程中的中断处理

在执行除法运算指令时，为了提高中断响应，R7F0C205-208 支持 DIVHU/DIVWU 指令执行过程中的中断。

- 如果在执行 DIVHU/DIVWU 指令的过程中发生中断，就中止 DIVHU/DIVWU 指令的执行。
- 在中止指令的执行后，PC 指示 DIVHU/DIVWU 的下一条指令。
- 通过下一条指令产生中断。
- 为了重新执行 DIVHU/DIVWU 指令，将 PC-3 压栈。

通常中断	DIVHU/DIVWU 指令执行过程中的中断
$(SP-1) \leftarrow PSW$	$(SP-1) \leftarrow PSW$
$(SP-2) \leftarrow (PC)_S$	$(SP-2) \leftarrow (PC-3)_S$
$(SP-3) \leftarrow (PC)_H$	$(SP-3) \leftarrow (PC-3)_H$
$(SP-4) \leftarrow (PC)_L$	$(SP-4) \leftarrow (PC-3)_L$
$PC_S \leftarrow 0000$	$PC_S \leftarrow 0000$
$PC_H \leftarrow (Vector)$	$PC_H \leftarrow (Vector)$
$PC_L \leftarrow (Vector)$	$PC_L \leftarrow (Vector)$
$SP \leftarrow SP-4$	$SP \leftarrow SP-4$
$IE \leftarrow 0$	$IE \leftarrow 0$

DIVHU/DIVWU 使用 AX、BC、DE、HL 寄存器。因此在中断处理时，必须在将 AX、BC、DE、HL 寄存器的内容压栈后使用。



**注意** 要在中断处理过程中执行 DIVHU 指令和 DIVWU 指令时，必须在禁止中断的状态（DI）下执行。但是，除了在 RAM 区执行指令以外，如果在汇编语言源程序中的 DIVHU 指令和 DIVWU 指令之后插入 NOP 指令，即使在允许中断的状态下也能执行 DIVHU 指令和 DIVWU 指令。如果在进行以下编译程序的创建时输出 DIVHU 指令和 DIVWU 指令，就在其后自动插入 NOP 指令。

- CC-RL（瑞萨电子公司的编译程序）的 C 语言源程序和汇编语言源程序
- EWRL78（IAR 公司的编译程序）Service pack 1.40.6 以后的 C 语言源程序
- GNURL78（KPIT 公司的编译程序）的 C 语言源程序

### 21.4.5 中断请求的保留

有些指令，即使在执行指令的过程中发生了中断请求，也可能将中断请求保留到下一条指令执行结束为止。这些指令（中断请求保留指令）如下所示。

- MOV PSW, #byte
- MOV PSW, A
- MOV1 PSW. bit, CY
- SET1 PSW. bit
- CLR1 PSW. bit
- RETB
- RETI
- POP PSW
- BTCLR PSW. bit, \$addr20
- EI
- DI
- SKC
- SKNC
- SKZ
- SKNZ
- SKH
- SKNH
- MULHU
- MULH
- MACHU
- MACH
- IF0L、IF0H、IF1L、IF1H、IF2L、IF2H、MK0L、MK0H、MK1L、MK1H、MK2L、MK2H、PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L和PR12H的各寄存器的写指令

中断请求的保留时序如图 21-11 所示。

图 21-11 中断请求的保留



备注 1. 指令 N: 中断请求的保留指令

2. 指令 M: 中断请求保留指令以外的指令

## 第 22 章 键中断功能

### 22.1 键中断的功能

能通过给键中断输入引脚（KR0 ~ KR7）输入上升沿或者下降沿，产生键中断（INTKR）。

表 22-1 键中断检测引脚的分配

键中断引脚	键返回模式寄存器（KRM）
KR0	KRM0
KR1	KRM1
KR2	KRM2
KR3	KRM3
KR4	KRM4
KR5	KRM5
KR6	KRM6
KR7	KRM7

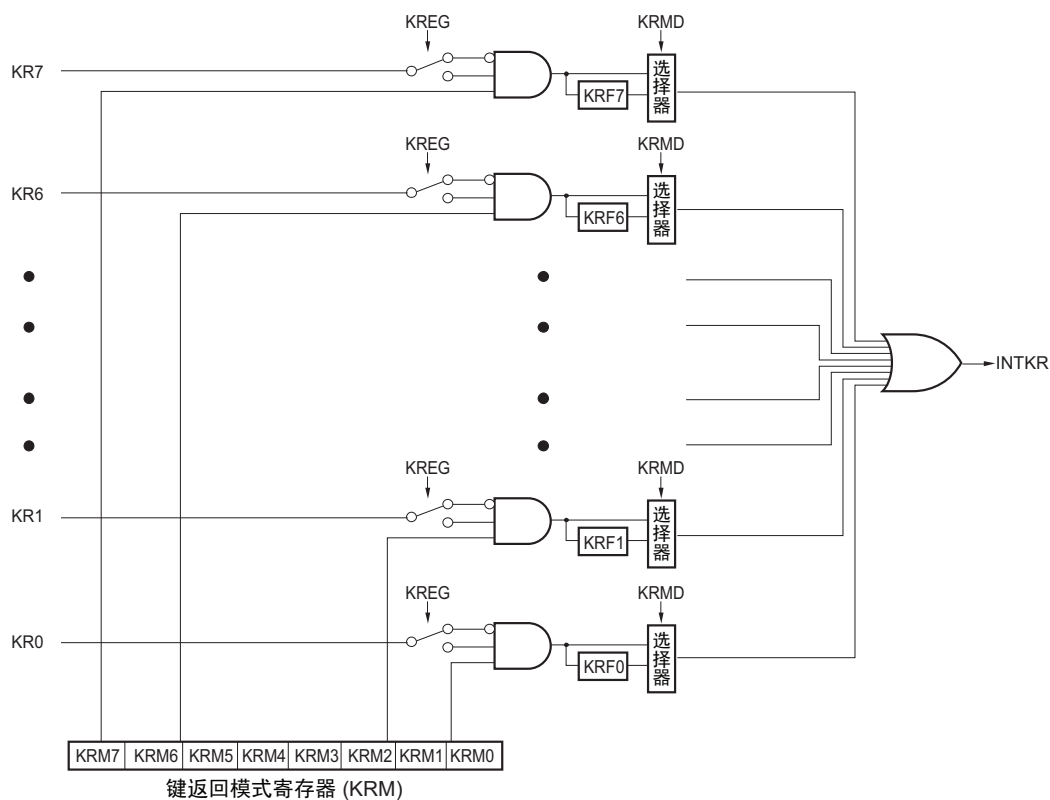
## 22.2 键中断的结构

键中断由以下硬件构成。

表 22-2 键中断的结构

项目	结构
输入	KR0 ~ KR7
控制寄存器	键返回控制寄存器 (KRCTL) 键返回模式寄存器 (KRM) 键返回标志寄存器 (KRF) 端口模式寄存器 7 (PM10、PM14、PM15)

图 22-1 键中断的框图





## 22.3 控制键中断的寄存器

通过以下寄存器控制键中断功能。

- 键返回控制寄存器 (KRCTL)
- 键返回模式寄存器 (KRM)
- 键返回标志寄存器 (KRF)
- 端口模式寄存器 10、14、15 (PM10、PM14、PM15)

### 22.3.1 键返回控制寄存器 (KRCTL)

这是设定键返回标志 (KRF0 ~ KRF7) 的使用和检测边沿的寄存器。

通过 1 位或者 8 位存储器操作指令设定 KRCTL 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 22-2 键返回控制寄存器 (KRCTL) 的格式

地址: FFF34H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
KRCTL	KRMD	0	0	0	0	0	0	KREG
	KRMD	键返回标志 (KRF0 ~ KRF7) 的使用						
	0	不使用键返回标志。						
	1	使用键返回标志。						
	KREG	检测边沿的选择 (KR0 ~ KR7)						
	0	下降沿						
	1	上升沿						

### 22.3.2 键返回模式寄存器 (KRM)

这是设定键中断模式的寄存器。

通过 1 位或者 8 位存储器操作指令设定 KRM 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 22-3 键返回模式寄存器 (KRM) 的格式

地址: FFF37H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
KRM	KRM7	KRM6	KRM5	KRM4	KRM3	KRM2	KRM1	KRM0

KRMn	键中断模式的控制 (n=0 ~ 7)
0	不检测键中断信号。
1	检测键中断信号。

- 注意 1. 在选择下降沿检测时，能通过将键中断输入引脚的上拉电阻选择寄存器 (PU10) 的 bit4 ~ 7 (PU104 ~ PU107)、PU14 的 bit0 ~ bit2 (PU140 ~ PU142)、PU15 的 bit7 (PU157) 置“1”，使用内部上拉电阻。
2. 如果在给键中断输入引脚输入低电平 (键返回控制寄存器 (KRCTL) 的 bit0 (KREG) 为“0”时) 或者高电平 (键返回控制寄存器 (KRCTL) 的 bit0 (KREG) 为“1”时) 的状态下将 KRM 寄存器的对象位置位，就产生中断。要想忽视此中断时，必须在通过中断屏蔽标志禁止中断处理后设定 KRM 寄存器。然后，必须在等待键中断输入的高低电平宽度 (参照“34.4 AC 特性”) 后清除中断请求标志，允许中断处理。
3. 在键中断模式中未使用的位能用作通常的端口。

### 22.3.3 键返回标志寄存器 (KRF)

这是控制键返回标志 (KRF0 ~ KRF7) 的寄存器。

通过 8 位存储器操作指令设定 KRF 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 22-4 键返回标志寄存器 (KRF) 的格式

地址: FFF35H	复位后: 00H	R/W 注						
符号	7	6	5	4	3	2	1	0
KRF	KRF7	KRF6	KRF5	KRF4	KRF3	KRF2	KRF1	KRF0

KRFn	键中断标志 (n=0 ~ 7)
0	未检测到键中断信号。
1	检测到键中断信号。

注 写“1”的操作无效。要清除 KRFn 时，必须通过 8 位存储器操作指令给对象位写“0”而给其他位写“1”。

注意 当使用键返回标志 (键返回控制寄存器 (KRCTL) 的 bit7 (KRMD) 为“1”) 时，如果在 KRFn 位变为“1”后并且在清除 KRFn 位前其他的 KRFm 位 (m≠n) 为“1”，就不产生键中断。要想在发生键中断后接受下一个键中断时，必须清除对应的 KRFn 位。

### 22.3.4 端口模式寄存器 10、14、15 (PM10、PM14、PM15)

当将 P140/KR0 ~ P142/KR2、P157/KR3、P104/KR4 ~ P107/KR7 用作键输入时，必须将各端口对应的端口模式寄存器 10、14、15 (PM10、PM14、PM15) 的位置“1”。此时，P10n、P14n、P15n 的输出锁存器可以是“0”或者“1”。

通过 1 位或者 8 位存储器操作指令设定 PM10、PM14、PM15 寄存器。

在产生复位信号后，PM10、PM14、PM15 寄存器的值变为“FFH”。

图 22-5 端口模式寄存器 10、14、15 (PM10、PM14、PM15) 的格式

符号	7	6	5	4	3	2	1	0	地址	复位后	R/W
PM10	PM107	PM106	PM105	PM104	PM103	PM102	PM101	PM100	FFF2AH	FFH	R/W
PM14	1	1	1	1	1	PM142	PM141	PM140	FFF2EH	FFH	R/W
PM15	PM157	PM156	PM155	PM154	PM153	PM152	PM151	PM150	FFF2FH	FFH	R/W

PMmn	Pmn/KRx 引脚的输入 / 输出模式的选择 (mn=140 ~ 142、157、104 ~ 107, x=0 ~ 7)
0	输出模式 (用作输出端口功能 (输出缓冲器 ON))
1	输入模式 (用作输入端口功能 (输出缓冲器 OFF))

## 第 23 章 待机功能

### 23.1 待机功能

待机功能是进一步降低系统工作电流的功能，有以下 3 种模式。

#### (1) HALT 模式

通过执行 HALT 指令进入 HALT 模式。HALT 模式是停止 CPU 运行时钟的模式。在设定 HALT 模式前，如果高速系统时钟振荡电路、高速内部振荡器或者副系统时钟振荡电路正在振荡，各时钟就继续振荡。虽然此模式无法让工作电流降到 STOP 模式的程度，但是在想要通过中断请求立即重新开始处理或者想要频繁地进行间歇运行时是一种有效的模式。

#### (2) STOP 模式

通过执行 STOP 指令进入 STOP 模式。STOP 模式是停止高速系统时钟振荡电路和高速内部振荡器的振荡并且停止整个系统的模式。能大幅度地减小 CPU 的工作电流。

因为 STOP 模式能通过中断请求来解除，所以也能进行间歇运行。但是，在 X1 时钟的情况下，因为在解除 STOP 模式时需要确保振荡稳定的等待时间，所以如果一定要通过中断请求立即开始处理，就必须选择 HALT 模式。

#### (3) SNOOZE 模式

如果通过 CSI00 或者 UART0 的数据接收、ELC 事件输入引起的 CTSU 测量开始请求以及 DTC 启动源来解除 STOP 模式，不需要通过 CPU 运行就能进行 CSI00 或者 UART0 的数据接收、开始 CTSU 测量以及 DTC 的运行。只有在选择高速内部振荡器作为 CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 时才能设定 SNOOZE 模式。

在任何一种模式中，寄存器、标志和数据存储器全部保持设定为待机模式前的内容，并且还保持输入 / 输出端口的输出锁存器和输出缓冲器的状态。

- 注意 1. 只有在 CPU 以主系统时钟运行时才能使用 STOP 模式。当 CPU 以副系统时钟运行时，不能设定为 STOP 模式。无论 CPU 是以主系统时钟还是以副系统时钟运行，都能使用 HALT 模式。
2. 在转移到 STOP 模式时，必须在停止以主系统时钟运行的外围硬件后执行 STOP 指令（SNOOZE 模式设定单元除外）。
  3. 在 SNOOZE 模式中使用 CSI00、UART0 时，必须在转移到 STOP 模式前设定串行待机控制寄存器 0（SSC0）。详细内容请参照“14.3 控制串行阵列单元的寄存器”。
  4. 在 SNOOZE 模式中使用 CTSU 时，必须在转移到 STOP 模式前设定 CTSU 控制寄存器 0（CTSUCR0）的 CTSUSNZ 位。详细内容请参照“17.3 控制 CTSU 的寄存器”。
  5. 能通过选项字节选择在 HALT 模式或者 STOP 模式中是继续还是停止低速内部振荡器的振荡。详细内容请参照“第 29 章 选项字节”。

## 23.2 控制待机功能的寄存器

控制待机功能的寄存器如下所示：

- 副系统时钟提供模式控制寄存器（OSMC）
- 振荡稳定时间计数器的状态寄存器（OSTC）
- 振荡稳定时间选择寄存器（OSTS）

**备注** 有关上述寄存器的详细内容，请参照“第 5 章 时钟发生电路”。有关控制 SNOOZE 模式功能的寄存器，请参照“第 14 章 串行阵列单元”和“第 17 章 静电电容式触摸传感器（CTSUS）”。

## 23.3 待机功能的运行

### 23.3.1 HALT 模式

#### (1) HALT 模式

通过执行 HALT 指令设定为 HALT 模式。无论设定前的 CPU 时钟是高速系统时钟还是高速内部振荡器时钟或者副系统时钟，都能进行设定。

HALT 模式中的运行状态如下所示。

**注意** 当中断屏蔽标志为“0”（允许中断处理）并且中断请求标志为“1”（产生中断请求信号）时，中断请求信号用于解除 HALT 模式。因此，即使在此情况下执行 HALT 指令，也不转移到 HALT 模式。

表 23-1 HALT 模式中的运行状态 (1/2)

HALT 模式的设定 项目		在 CPU 以主系统时钟运行的过程中执行 HALT 指令的情况					
		CPU 以高速内部振荡器时钟 ( $f_{IH}$ ) 运行	CPU 以 X1 时钟 ( $f_X$ ) 运行	CPU 以外部主系统时钟 ( $f_{EX}$ ) 运行			
系统时钟		停止给 CPU 提供时钟。					
主系统时钟	$f_{IH}$	继续运行 (不能停止)。	禁止运行。				
	$f_X$	禁止运行。	继续运行 (不能停止)。	不能运行。			
	$f_{EX}$		不能运行。	继续运行 (不能停止)。			
副系统时钟	$f_{XT}$	保持设定为 HALT 模式前的状态。					
	$f_{EXS}$						
$f_{IL}$		通过选项字节 (000C0H) 的 bit0 (WDSTBYON) 和 bit4 (WDTON) 以及副系统时钟提供模式控制寄存器 (OSMC) 的 WUTMMCK0 位进行设定。 <ul style="list-style-type: none"> <li>• WUTMMCK0=1: 振荡</li> <li>• WUTMMCK0=0 并且 WDTON=0: 停止</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=1: 振荡</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=0: 停止</li> </ul>					
CPU		停止运行。					
代码闪存		停止运行 (在执行 DTC 时, 能运行。)					
数据闪存							
RAM		停止运行 (在执行 DTC 时, 能运行。)					
端口 (锁存器)		保持设定为 HALT 模式前的状态 (通过 DTC 改写端口寄存器能更改端口的设定)。					
定时器阵列单元		能运行。					
定时器 KB2							
实时时钟 2							
12 位间隔定时器							
看门狗定时器							
时钟输出 / 蜂鸣器输出		能运行。					
12 位 A/D 转换器							
比较器							
串行阵列单元 (SAU)							
IrDA							
串行接口 (IICA)							
静电电容式触摸传感器 (CTSUS)							
数据传送控制器 (DTC)							
事件链接控制器 (ELC)					可以对能运行的功能块之间进行链接。		
LCD 控制器 / 驱动器					能运行 (但是, 取决于 LCD 源时钟选择的时钟状态 (在选择时钟处于运行状态时, 能运行; 在选择时钟处于停止状态时, 停止运行))。		
上电复位功能					能运行。		
电压检测功能							
外部中断							
键中断功能							
CRC 运算功能							
CRC 运算功能	高速 CRC	在 RAM 区的运算中执行 DTC 时, 能运行。					
	通用 CRC						
RAM 奇偶校验错误检测功能		在执行 DTC 时, 能运行。					
RAM 保护功能		能运行。					
SFR 保护功能							
非法存储器存取检测功能							

---

备注	停止运行：在转移到 HALT 模式时自动停止运行。	$f_X$ :	X1 时钟
	禁止运行：在转移到 HALT 模式前停止运行。	$f_{EX}$ :	外部主系统时钟
$f_{IH}$ :	高速内部振荡器时钟	$f_{XT}$ :	XT1 时钟
$f_{IL}$ :	低速内部振荡器时钟	$f_{EXS}$ :	外部副系统时钟

表 23-1 HALT 模式中的运行状态 (2/2)

HALT 模式的设定		在 CPU 以副系统时钟运行的过程中执行 HALT 指令的情况	
项目		CPU 以 XT1 时钟 ( $f_{XT}$ ) 运行	CPU 以外副系统时钟 ( $f_{EXS}$ ) 运行
系统时钟		停止给 CPU 提供时钟。	
主系统时钟	$f_{IH}$	禁止运行。	
	$f_X$		
	$f_{EX}$		
副系统时钟	$f_{XT}$	继续运行 (不能停止)。	不能运行。
	$f_{EXS}$	不能运行。	继续运行 (不能停止)。
$f_{IL}$		通过选项字节 (000C0H) 的 bit0 (WDSTBYON) 和 bit4 (WDTON) 以及副系统时钟提供模式控制寄存器 (OSMC) 的 WUTMMCK0 位进行设定。 <ul style="list-style-type: none"> <li>• WUTMMCK0=1: 振荡</li> <li>• WUTMMCK0=0 并且 WDTON=0: 停止</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=1: 振荡</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=0: 停止</li> </ul>	
CPU		停止运行。	
代码闪存		停止运行 (执行 DTC 时, 能运行。)	
数据闪存			
RAM		停止运行 (执行 DTC 时, 能运行。)	
端口 (锁存器)		保持设定为 HALT 模式前的状态。(通过 DTC 改写端口寄存器能更改端口的设定)	
定时器阵列单元		当 RTCLPC=0 时, 能运行 (否则禁止运行)。	
定时器 KB2		能运行。	
实时时钟 2			
12 位间隔定时器		参照“第 11 章 看门狗定时器”。	
看门狗定时器			
时钟输出 / 蜂鸣器输出		能运行。	
12 位 A/D 转换器		禁止运行。	
比较器		当 RTCLPC=0 并且比较器的基准电压选择外部输入 (IVREFn) 时, 能运行 (否则禁止运行)。	
串行阵列单元 (SAU)		当 RTCLPC=0 时, 能运行 (否则禁止运行)。	
IrDA		禁止运行。	
串行接口 (IICA)		当 RTCLPC=0 时, 能运行 (否则禁止运行)。	
静电电容式触摸传感器 (CTSUS)			
数据传送控制器 (DTC)		可以对能运行的功能块之间进行链接。	
事件链接控制器 (ELC)			
LCD 控制器 / 驱动器		能运行 (但是, 取决于 LCD 源时钟选择的时钟状态 (在选择时钟处于运行状态时, 能运行; 在选择时钟处于停止状态时, 停止运行))。	
上电复位功能		能运行。	
电压检测功能			
外部中断			
键中断功能			
CRC 运算功能	高速 CRC	禁止运行。	
	通用 CRC	在 RAM 区的运算中执行 DTC 时, 能运行。	
RAM 奇偶校验错误检测功能		在执行 DTC 时, 能运行。	
RAM 保护功能		禁止运行。	
SFR 保护功能			
非法存储器存取检测功能			



备注	停止运行：在转移到 HALT 模式时自动停止运行。	$f_X$ :	X1 时钟
	禁止运行：在转移到 HALT 模式前停止运行。	$f_{EX}$ :	外部主系统时钟
	$f_{IH}$ :	$f_{XT}$ :	XT1 时钟
	$f_{IL}$ :	$f_{EXS}$ :	外部副系统时钟
	高速内部振荡器时钟		
	低速内部振荡器时钟		

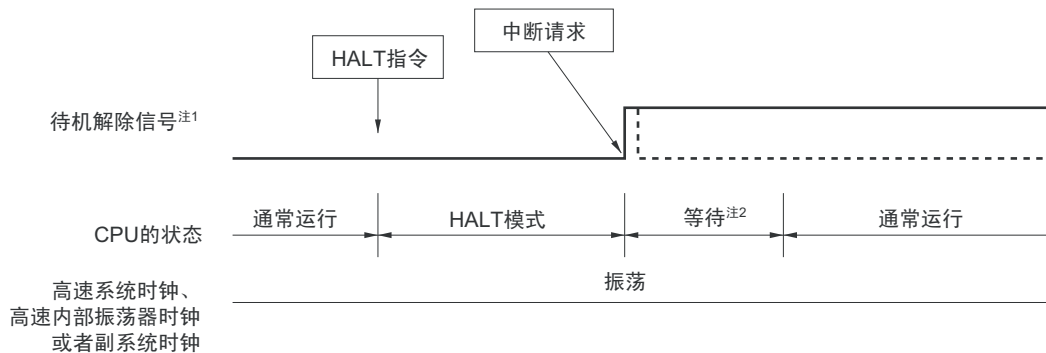
## (2) HALT 模式的解除

能通过以下 2 种方法解除 HALT 模式。

### (a) 通过未屏蔽的中断请求进行的解除

如果发生未屏蔽的中断请求，就解除 HALT 模式。然后，如果处于允许接受中断的状态，就进行向量中断的处理。如果处于禁止接受中断的状态，就执行下一个地址的指令。

图 23-1 通过中断请求解除 HALT 模式



注 1. 有关待机解除信号的详细内容，请参照“图 21-1 中断功能的基本结构”。

#### 2. HALT 模式解除等待时间

##### • 进行向量中断处理的情况

主系统时钟:	15 ~ 16 个时钟
副系统时钟 (RTCLPC=0):	10 ~ 11 个时钟
副系统时钟 (RTCLPC=1):	11 ~ 12 个时钟

##### • 不进行向量中断处理的情况

主系统时钟:	9 ~ 10 个时钟
副系统时钟 (RTCLPC=0):	4 ~ 5 个时钟
副系统时钟 (RTCLPC=1):	5 ~ 6 个时钟

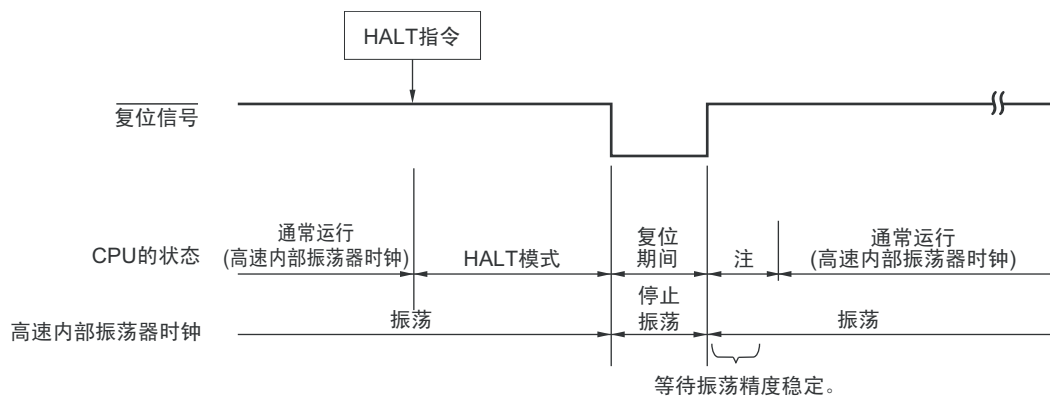
备注 虚线表示接受解除了待机模式的中断请求的情况。

## (b) 通过产生复位信号进行的解除

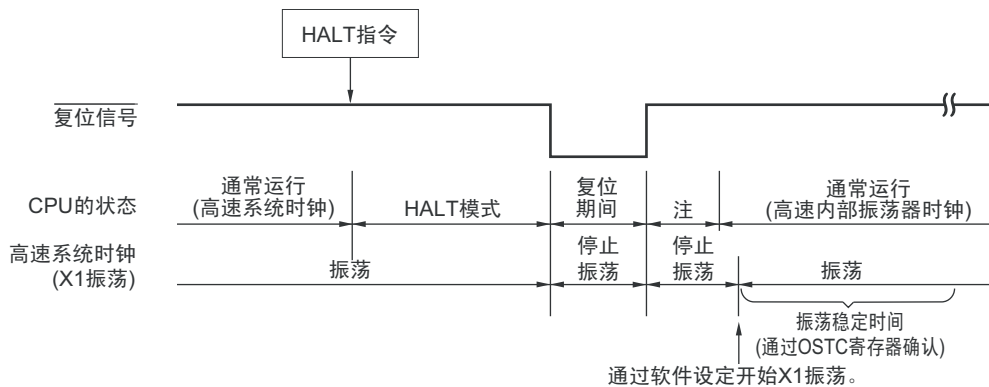
通过产生复位信号来解除 HALT 模式。然后，和通常的复位一样，在转移到复位向量地址后执行程序。

图 23-2 通过复位解除 HALT 模式 (1/2)

## (1) CPU时钟为高速内部振荡器时钟的情况



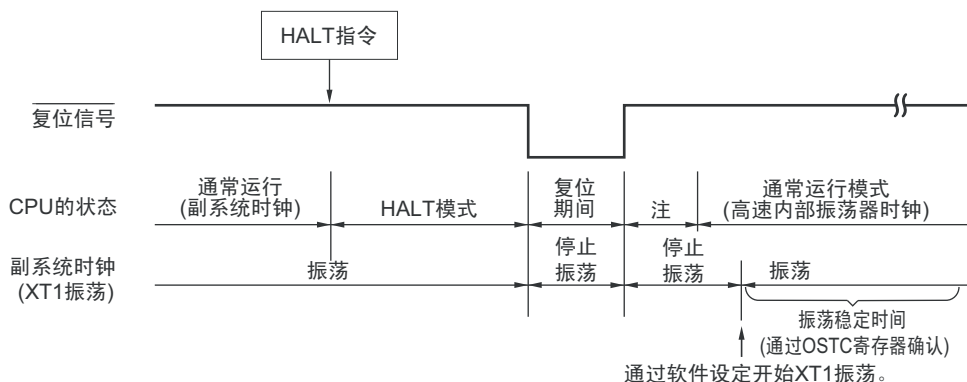
## (2) CPU时钟为高速系统时钟的情况



注 有关复位处理时间，请参照“第 24 章 复位功能”。有关上电复位（POR）电路和电压检测（LVD）电路的复位处理时间，请参照“第 25 章 上电复位电路”。

图 23-2 通过复位解除 HALT 模式 (2/2)

## (3) CPU 时钟为副系统时钟的情况



注 有关复位处理时间，请参照“第 24 章 复位功能”。有关上电复位（POR）电路和电压检测（LVD）电路的复位处理时间，请参照“第 25 章 上电复位电路”。

### 23.3.2 STOP 模式

#### (1) STOP 模式的设定和运行状态

通过执行 STOP 指令设定为 STOP 模式。只有在设定前的 CPU 时钟为主系统时钟的情况下才能进行设定。

注意 当中断屏蔽标志为“0”（允许中断处理）并且中断请求标志为“1”（产生中断请求信号）时，中断请求信号用于解除 STOP 模式。因此，如果在此情况下执行 STOP 指令，就在一旦进入 STOP 模式后立即被解除。在执行 STOP 指令并且经过 STOP 模式解除时间后返回到运行模式。

STOP 模式中的运行状态如下所示。

表 23-2 STOP 模式中的运行状态

STOP 模式的设定		在 CPU 以主系统时钟运行的过程中执行 STOP 指令的情况		
		CPU 以高速内部振荡器时钟 ( $f_{IH}$ ) 运行	CPU 以 X1 时钟 ( $f_X$ ) 运行	CPU 以外部主系统时钟 ( $f_{EX}$ ) 运行
系统时钟		停止给 CPU 提供时钟。		
主系统时钟	$f_{IH}$	停止		
	$f_X$			
$f_{EX}$				
副系统时钟	$f_{XT}$	保持设定为 STOP 模式前的状态。		
	$f_{EXS}$			
$f_{IL}$		通过选项字节 (000C0H) 的 bit0 (WDSTBYON) 和 bit4 (WDTON) 以及副系统时钟提供模式控制寄存器 (OSMC) 的 WUTMMCK0 位进行设定。 <ul style="list-style-type: none"> <li>• WUTMMCK0=1: 振荡</li> <li>• WUTMMCK0=0 并且 WDTON=0: 停止</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=1: 振荡</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=0: 停止</li> </ul>		
CPU		停止运行。		
代码闪存		停止运行。		
数据闪存				
RAM				
端口 (锁存器)				
定时器阵列单元		禁止运行。		
定时器 KB2		能运行。		
实时时钟 2				
12 位间隔定时器		参照“第 11 章 看门狗定时器”。		
看门狗定时器				
时钟输出 / 蜂鸣器输出		只有在选择副系统时钟作为计数时钟的情况下才能运行。		
12 位 A/D 转换器		禁止运行。		
比较器		能运行 (只限于不使用数字滤波器并且比较器的基准电压选择外部输入 (IVREFn) 的情况)。		
串行阵列单元 (SAU)		只有 CSI00 和 UART0 才能唤醒运行 (转移到 SNOOZE 模式)。 除了 CSI00 和 UART0 以外, 禁止运行。		
IrDA		禁止运行。		
串行接口 (IICA)		能通过地址匹配进行唤醒。		
静电电容式触摸传感器 (CTSUS)		唤醒功能能运行 (转移到 SNOOZE 模式)。		
数据传送控制器 (DTC)		能接受 DTC 启动源 (转移到 SNOOZE 模式)。		
事件链接控制器 (ELC)		可以对能运行的功能块之间进行链接。		
LCD 控制器 / 驱动器		能运行 (但是, 取决于 LCD 源时钟选择的时钟状态 (在选择时钟处于运行状态时, 能运行; 在选择时钟处于停止状态时, 停止运行))。		
上电复位功能		能运行。		
电压检测功能				
外部中断				
键中断功能				
CRC 运算功能	高速 CRC	停止运行。		
	通用 CRC			
RAM 奇偶校验错误检测功能		停止运行。		
RAM 保护功能				
SFR 保护功能				
非法存储器存取检测功能				

备注	停止运行：在转移到 STOP 模式时自动停止运行。	$f_{XT}$ ：	XT1 时钟
	禁止运行：在转移到 STOP 模式前停止运行。	$f_{IL}$ ：	低速内部振荡器时钟
$f_{IH}$ ：	高速内部振荡器时钟	$f_{EX}$ ：	外部主系统时钟
$f_X$ ：	X1 时钟	$f_{EXS}$ ：	外部副系统时钟

## (2) STOP 模式的解除

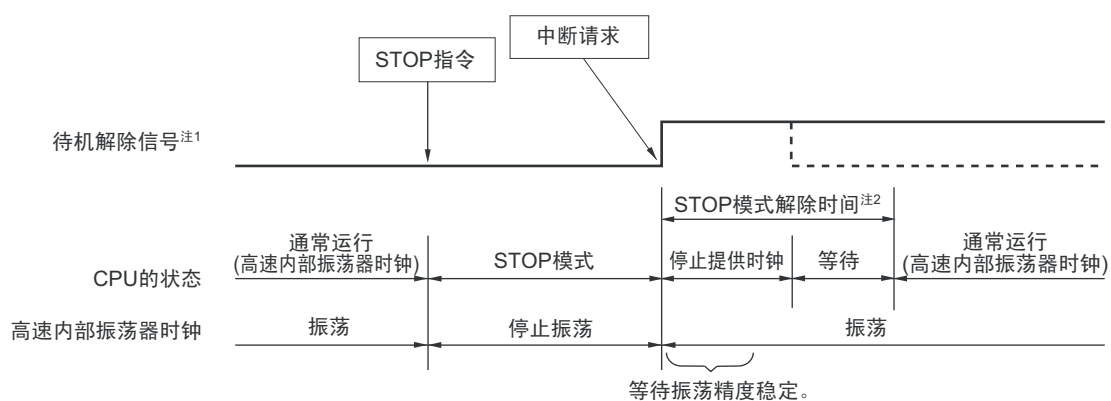
能通过以下 2 种方法解除 STOP 模式。

### (a) 通过未屏蔽的中断请求进行的解除

如果发生未屏蔽的中断请求，就解除 STOP 模式。在经过振荡稳定时间后，如果处于允许接受中断的状态，就进行向量中断的处理。如果处于禁止接受中断的状态，就执行下一个地址的指令。

图 23-3 通过中断请求解除 STOP 模式 (1/3)

#### (1) CPU 时钟为高速内部振荡器时钟的情况



注 1. 有关待机解除信号的详细内容，请参照“图 21-1 中断功能的基本结构”。

#### 2. STOP 模式解除时间

停止提供时钟：

- FRQSEL4=0: 18 $\mu$ s ~ “65 $\mu$ s 和振荡稳定时间（通过 OSTS 进行设定）中较长的时间”
- FRQSEL4=1: 18 $\mu$ s ~ “80 $\mu$ s 和振荡稳定时间（通过 OSTS 进行设定）中较长的时间”

等待

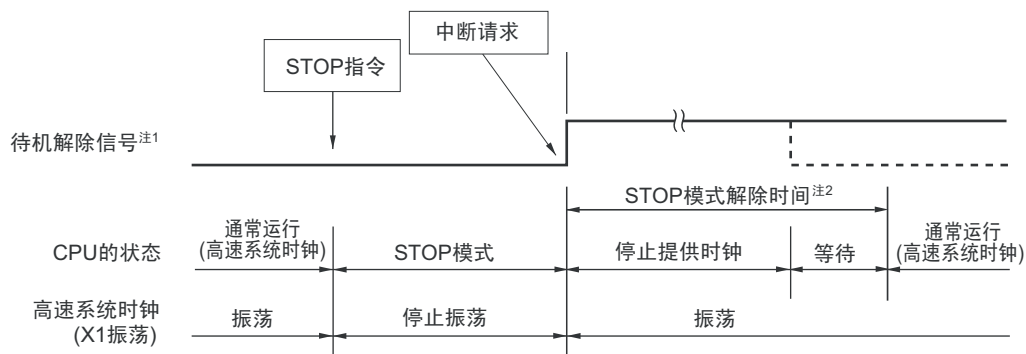
- 进行向量中断处理的情况： 7 个时钟
- 不进行向量中断处理的情况： 1 个时钟

备注 1. 时钟停止提供的时间因温度条件和 STOP 模式期间而变。

2. 虚线表示接受解除了待机模式的中断请求的情况。

图 23-3 通过中断请求解除 STOP 模式 (2/3)

## (2) CPU时钟为高速系统时钟 (X1 振荡) 的情况



注 1. 有关待机解除信号的详细内容，请参照“图 21-1 中断功能的基本结构”。

## 2. STOP 模式解除时间

停止提供时钟：

- FRQSEL4=0: 18 $\mu$ s ~ “65 $\mu$ s 和振荡稳定时间（通过 OSTS 进行设定）中较长的时间”
- FRQSEL4=1: 18 $\mu$ s ~ “80 $\mu$ s 和振荡稳定时间（通过 OSTS 进行设定）中较长的时间”

等待

- 进行向量中断处理的情况： 10 ~ 11 个时钟
- 不进行向量中断处理的情况： 4 ~ 5 个时钟

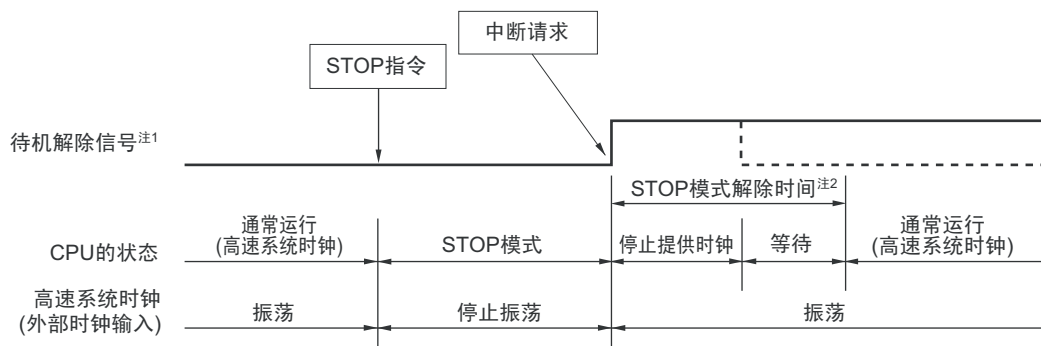
注意 在 CPU 以高速系统时钟（X1 振荡）运行并且要缩短 STOP 模式解除后的振荡稳定时间时，必须在执行 STOP 指令前暂时将 CPU 时钟切换为高速内部振荡器时钟。

备注 1. 时钟停止提供的时间因温度条件和 STOP 模式期间而变。

2. 虚线表示接受解除了待机模式的中断请求的情况。

图 23-3 通过中断请求解除 STOP 模式 (3/3)

(3) CPU时钟为高速系统时钟（外部时钟输入）的情况



注 1. 有关待机解除信号的详细内容，请参照“图 21-1 中断功能的基本结构”。

## 2. STOP 模式解除时间

停止提供时钟：

- FRQSEL4=0: 18 $\mu$ s ~ “65 $\mu$ s 和振荡稳定时间（通过 OSTC 进行设定）中较长的时间”
- FRQSEL4=1: 18 $\mu$ s ~ “80 $\mu$ s 和振荡稳定时间（通过 OSTC 进行设定）中较长的时间”

等待

- 进行向量中断处理的情况： 7 个时钟
- 不进行向量中断处理的情况： 1 个时钟

备注 1. 时钟停止提供的时间因温度条件和 STOP 模式期间而变。

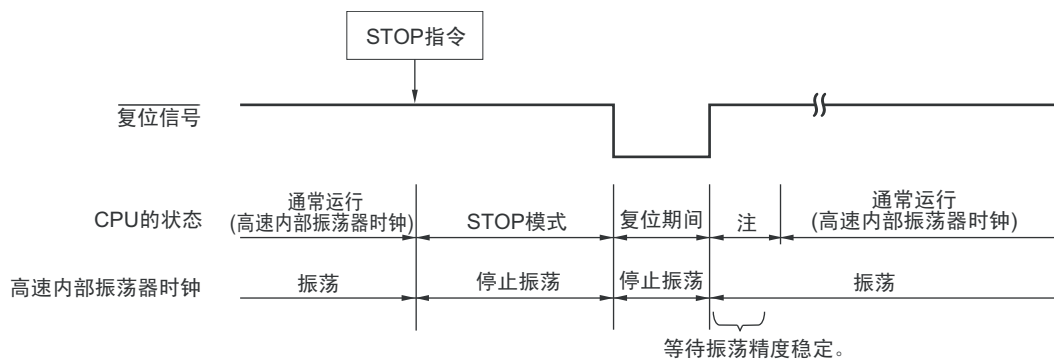
2. 虚线表示接受解除了待机模式的中断请求的情况。

## (b) 通过产生复位信号进行的解除

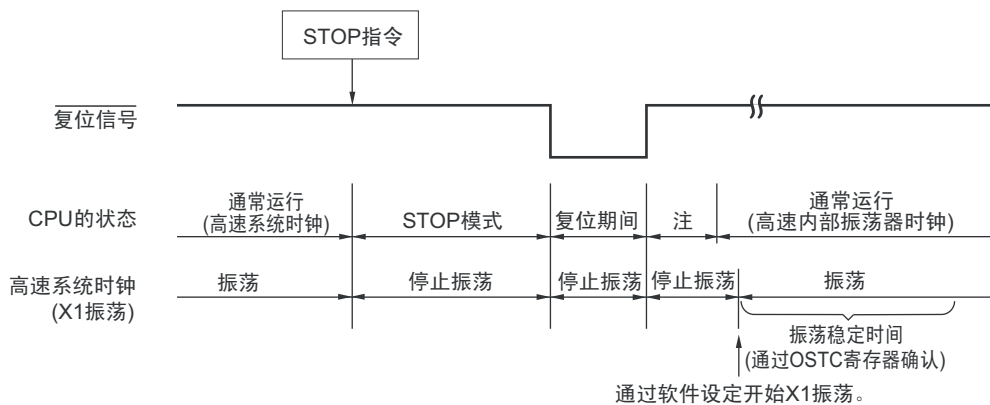
通过产生复位信号来解除 STOP 模式。然后，和通常的复位一样，在转移到复位向量地址后执行程序。

图 23-4 通过复位解除 STOP 模式

## (1) CPU时钟为高速内部振荡器时钟的情况



## (2) CPU时钟为高速系统时钟的情况



注 有关复位处理时间，请参照“第 24 章 复位功能”。有关上电复位（POR）电路和电压检测（LVD）电路的复位处理时间，请参照“第 25 章 上电复位电路”。



### 23.3.3 SNOOZE 模式

#### (1) SNOOZE 模式的设定和运行状态

只能给 CSI00、UART0、CTSU 或者 DTC 设定 SNOOZE 模式，并且只有在设定前的 CPU 时钟为高速内部振荡器时钟的情况下才能进行设定。

要在 SNOOZE 模式中使用 CSI00 或者 UART0 时，必须在即将要转移到 STOP 模式前将串行待机控制寄存器 0（SSC0）的 SWC0 位置“1”。详细内容请参照“14.3 控制串行阵列单元的寄存器”。

要在 SNOOZE 模式中使用 CTSU 时，必须在转移到 STOP 模式前设定 CTSU 控制寄存器 0（CTSUCR0）的 CTSUSNZ 位。详细内容请参照“17.3 控制 CTSU 的寄存器”。

要在 SNOOZE 模式中使用 DTC 传送时，必须在转移到 STOP 模式前允许 DTC 启动源。在 STOP 模式中，如果检测到允许的 DTC 启动源，就自动转移到 SNOOZE 模式。详细内容请参照“19.3 控制 DTC 的寄存器”。

在进行 SNOOZE 模式的转移时，只在以下的时间内变为等待状态。

STOP 模式 → SNOOZE 模式的转移时间：

FRQSEL4=0: 18 $\mu$ s ~ 65 $\mu$ s

FRQSEL4=1: 18 $\mu$ s ~ 80 $\mu$ s

SNOOZE 模式 → 通常运行的转移时间：

- 进行向量中断处理的情况：
  - HS（高速主）模式：“4.99 ~ 9.44 $\mu$ s”+7 个时钟
  - LS（低速主）模式：“1.10 ~ 5.08 $\mu$ s”+7 个时钟
  - LV（低电压主）模式：“16.58 ~ 25.40 $\mu$ s”+7 个时钟
- 不进行向量中断处理的情况：
  - HS（高速主）模式：“4.99 ~ 9.44 $\mu$ s”+1 个时钟
  - LS（低速主）模式：“1.10 ~ 5.08 $\mu$ s”+1 个时钟
  - LV（低电压主）模式：“16.58 ~ 25.40 $\mu$ s”+1 个时钟

SNOOZE 模式中的运行状态如下所示。

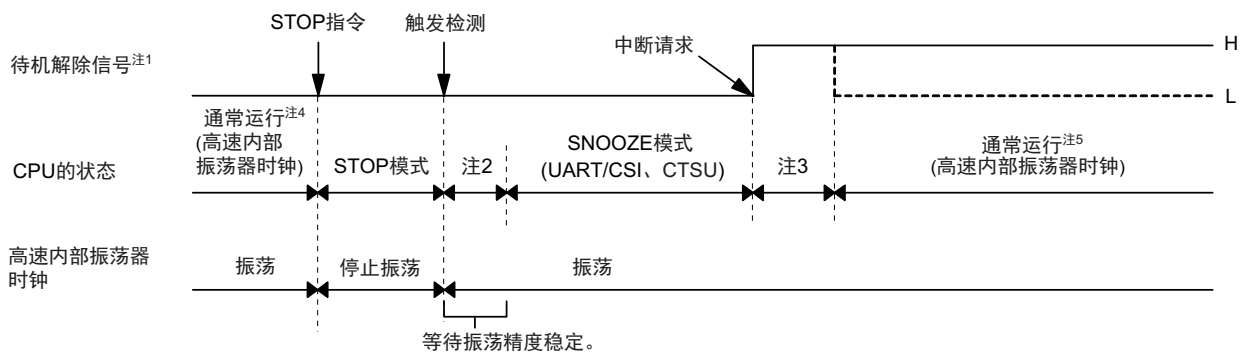
表 23-3 SNOOZE 模式中的运行状态

STOP 模式的设定		在 STOP 模式中输入 CSI00、UART0 的数据接收信号和 CTSU 的触发信号以及产生 DTC 启动源的情况	
项目		CPU 以高速内部振荡器时钟 ( $f_{IH}$ ) 运行	
系统时钟		停止给 CPU 提供时钟。	
主系统时钟	$f_{IH}$	开始运行。	
	$f_X$	停止	
副系统时钟	$f_{EX}$		
	$f_{XT}$	保持 STOP 模式中的状态。	
$f_{EXS}$	$f_{EXS}$		
	$f_{IL}$	通过选项字节 (000C0H) 的 bit0 (WDSTBYON) 和 bit4 (WDTON) 以及副系统时钟提供模式控制寄存器 (OSMC) 的 WUTMMCK0 位进行设定。 <ul style="list-style-type: none"> <li>• WUTMMCK0=1: 振荡</li> <li>• WUTMMCK0=0 并且 WDTON=0: 停止</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=1: 振荡</li> <li>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=0: 停止</li> </ul>	
CPU		停止运行。	
代码闪存			
数据闪存			
RAM		停止运行 (在执行 DTC 时, 能运行。)	
端口 (锁存器)		保持 STOP 模式中的状态。	
定时器阵列单元		禁止运行。	
定时器 KB2			
实时时钟 2		能运行。	
12 位间隔定时器			
看门狗定时器		参照“第 11 章 看门狗定时器”。	
时钟输出 / 蜂鸣器输出		只有在选择副系统时钟作为计数时钟的情况下才能运行。	
12 位 A/D 转换器		禁止运行。	
比较器		能运行 (只限于不使用数字滤波器并且比较器的基准电压选择外部输入 (IVREFn) 的情况)。	
串行阵列单元 (SAU)		只有 CSI00 和 UART0 才能运行。否则禁止运行。	
IrDA		禁止运行。	
串行接口 (IICA)			
静电电容式触发传感器 (CTSUS)		能运行。	
数据传送控制器 (DTC)			
事件链接控制器 (ELC)		可以对能运行的功能块之间进行链接。	
LCD 控制器 / 驱动器		能运行 (但是, 取决于 LCD 源时钟选择的时钟状态 (在选择时钟处于运行状态时, 能运行; 在选择时钟处于停止状态时, 停止运行))。	
上电复位功能		能运行。	
电压检测功能			
外部中断			
键中断功能			
CRC 运算	高速 CRC	禁止运行。	
功能	通用 CRC		
RAM 奇偶校验错误检测功能			
RAM 保护功能			
SFR 保护功能			
非法存储器存取检测功能			

备注	停止运行：在转移到 STOP 模式时自动停止运行。	$f_X$ ：	X1 时钟
	禁止运行：在转移到 STOP 模式前停止运行。	$f_{EX}$ ：	外部主系统时钟
$f_{IH}$ ：	高速内部振荡器时钟	$f_{XT}$ ：	XT1 时钟
$f_{IL}$ ：	低速内部振荡器时钟	$f_{EXS}$ ：	外部副系统时钟

## (2) 在 SNOOZE 模式中产生中断请求信号时的时序图

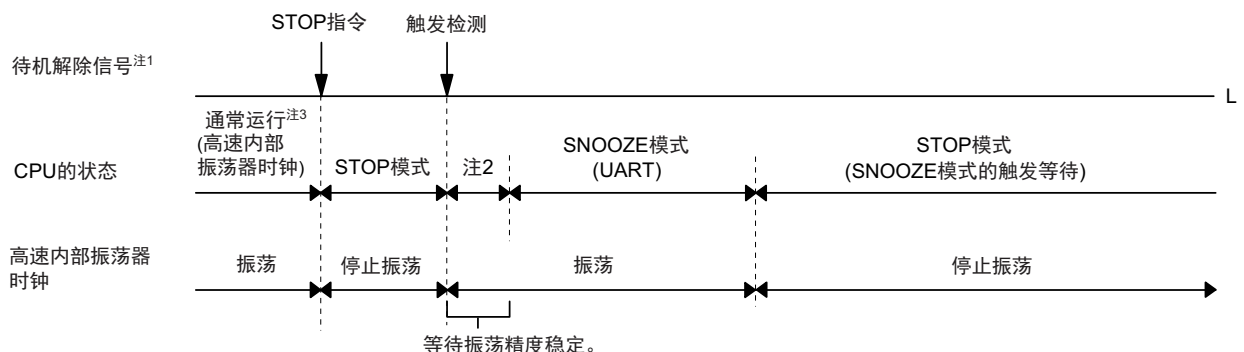
图 23-5 在 SNOOZE 模式中产生中断请求的情况



- 注 1. 有关待机解除信号的详细内容，请参照“图 21-1 中断功能的基本结构”。
2. STOP 模式 → SNOOZE 模式的转移时间
3. SNOOZE 模式 → 通常运行的转移时间
4. 必须在即将要转移到 STOP 模式前设定为允许 SNOOZE 模式（UART/CSI: SWC0=1, CTSU: CTSUSNZ=1）。
5. 必须在返回到通常运行后立即设定为解除 SNOOZE 模式（UART/CSI: SWC0=0, CTSU: CTSUSNZ=0）。

## (3) 在 SNOOZE 模式中不产生中断请求信号时的时序图

图 23-6 在 SNOOZE 模式中不产生中断请求的情况



- 注 1. 有关待机解除信号的详细内容，请参照“图 21-1 中断功能的基本结构”。
2. STOP 模式 → SNOOZE 模式的转移时间
3. 必须在即将要转移到 STOP 模式前设定为允许 SNOOZE 模式（SWC0=1）。

备注 有关 SNOOZE 模式功能的详细内容，请参照“第 14 章 串行阵列单元”和“第 17 章 静电电容式触摸传感器 (CTSUS)”。

## 第 24 章 复位功能

以下 7 种方法产生复位信号。

- (1) 通过  $\overline{\text{RESET}}$  引脚输入外部复位。
- (2) 通过看门狗定时器的程序失控检测产生内部复位。
- (3) 通过上电复位 (POR) 电路的电源电压和检测电压的比较产生内部复位。
- (4) 通过电压检测电路 (LVD) 的电源电压和检测电压的比较产生内部复位。
- (5) 因执行非法指令而产生内部复位注。
- (6) 因 RAM 奇偶校验错误而产生内部复位。
- (7) 因存取非法存储器而产生内部复位。

内部复位和外部复位相同，在产生复位信号后，从写在地址 00000H 和 00001H 中的地址开始执行程序。

当给  $\overline{\text{RESET}}$  引脚输入低电平，或者看门狗定时器检测到程序失控，或者检测到 POR 电路和 LVD 电路的电压，或者执行非法指令注，或者发生 RAM 奇偶校验错误，或者存取非法存储器时，产生复位并且各硬件变为如“表 24-1 复位期间的运行状态”所示的状态。

注 当执行指令码 FFH 时，发生非法指令错误。

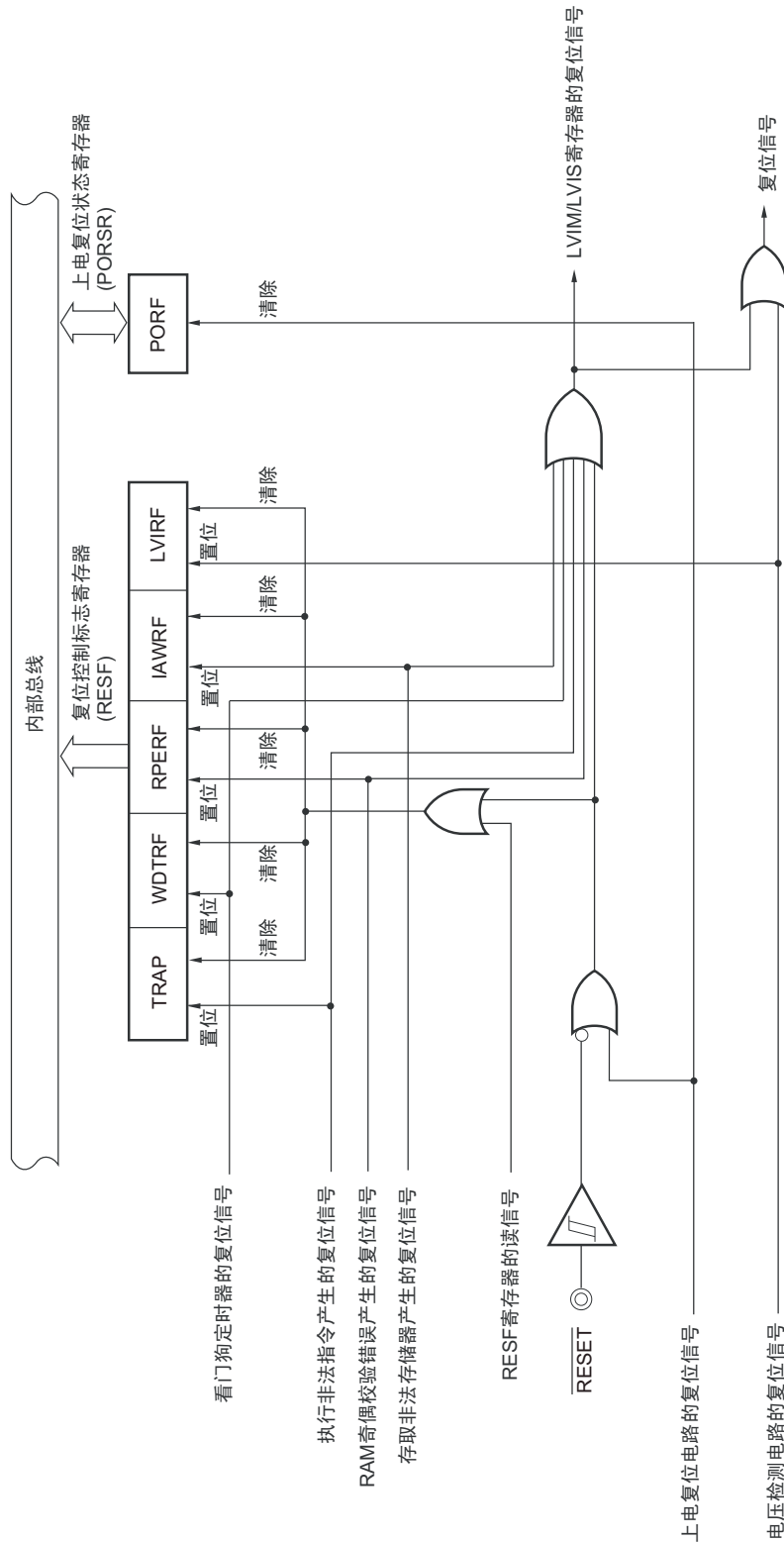
在通过在线仿真器或者片上调试仿真器进行仿真时，不会因执行非法指令而产生复位。

注意 1. 要进行外部复位时，必须至少给  $\overline{\text{RESET}}$  引脚输入 10 $\mu$ s 的低电平。

如果在电源电压上升时进行外部复位，就必须在给  $\overline{\text{RESET}}$  引脚输入低电平后接通电源，而且在“34.4 AC 特性”所示的工作电压范围内至少保持 10 $\mu$ s 的低电平，然后输入高电平。

2. 在复位信号发生期间，停止 X1 时钟、高速内部振荡器时钟和低速内部振荡器时钟的振荡。外部主系统时钟和外部副系统时钟的输入无效。
3. 如果发生复位，就对各 SFR 和 2nd SFR 进行初始化，因此端口引脚变为高阻抗。
  - P40：在外部复位或者 POR 复位的期间为高阻抗。在其他复位期间以及接受复位后为高电平（连接内部上拉电阻）。
  - P40 以外的端口：在复位期间以及接受复位后为高阻抗。

图 24-1 复位功能的框图



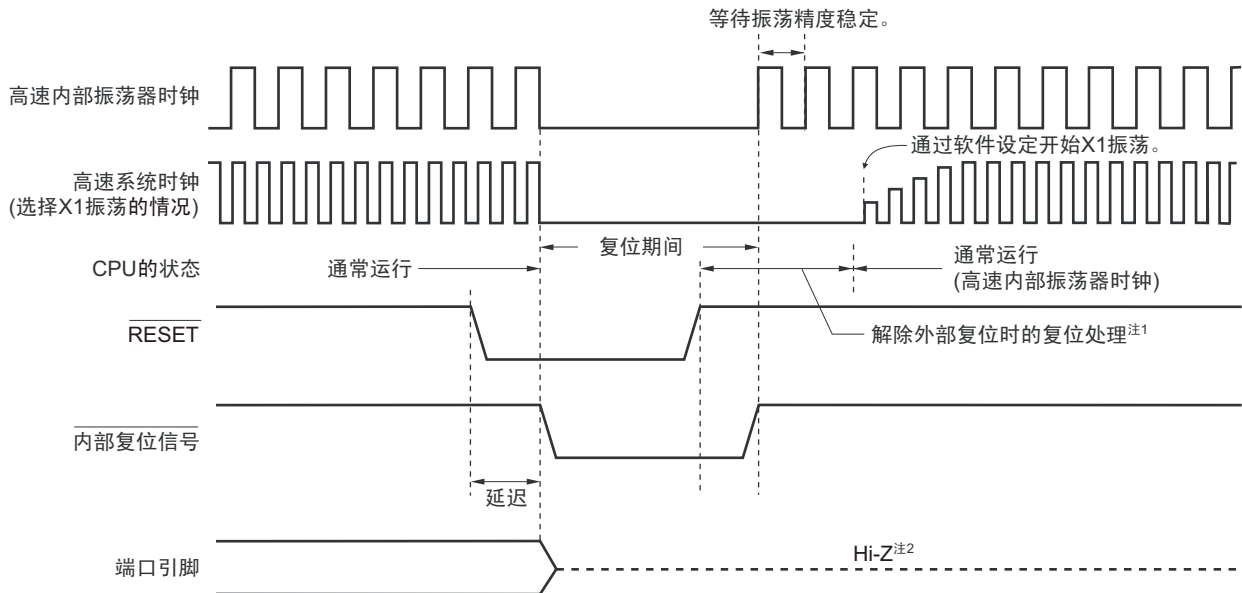
注意 LVD 电路的内部复位不会对 LVD 电路进行复位。

- 备注 1. LVIM: 电压检测寄存器
- 2. LVIS: 电压检测电平寄存器

## 24.1 复位时序

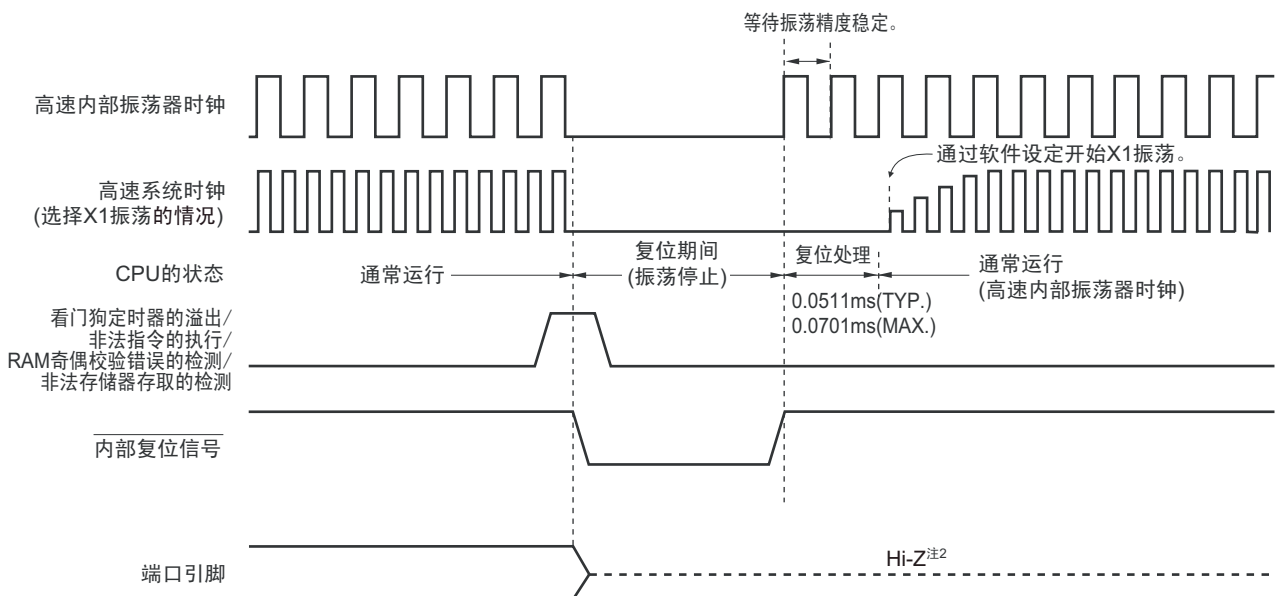
当给  $\overline{\text{RESET}}$  引脚输入低电平时，产生复位。然后，如果给  $\overline{\text{RESET}}$  引脚输入高电平就解除复位状态，并且在复位处理结束后以高速内部振荡器时钟开始执行程序。

图 24-2  $\overline{\text{RESET}}$  输入的复位时序



对于因看门狗定时器的上溢 / 非法指令的执行 / RAM 奇偶校验错误的检测 / 非法存储器存取的检测而产生的复位，自动解除复位状态，在复位处理结束后以高速内部振荡器时钟开始执行程序。

图 24-3 因看门狗定时器的上溢 / 非法指令的执行 / RAM 奇偶校验错误的检测 / 非法存储器存取的检测而产生的复位时序



## 注 1. 解除外部复位时的复位时间:

解除 POR 后第 1 次:	0.672ms(TYP.)、0.832ms(MAX.) (使用 LVD 的情况)
	0.399ms(TYP.)、0.519ms(MAX.) (不使用 LVD 的情况)
解除 POR 后的第 2 次以后:	0.531ms(TYP.)、0.675ms(MAX.) (使用 LVD 的情况)
	0.259ms(TYP.)、0.362ms(MAX.) (不使用 LVD 的情况)

当电源电压上升时, 在解除外部复位时的复位处理时间之前需要电压稳定等待时间 0.95ms(TYP.)、2.25ms(MAX.)。

## 2. 端口引脚 P40 变为以下状态:

- 在外部复位或者 POR 复位的期间为高阻抗。
- 在其他复位期间以及接受复位后为高电平 (连接内部上拉电阻)。

对于由 POR 电路和 LVD 电路的电压检测产生的复位, 如果在复位后满足  $V_{DD} \geq V_{POR}$  或者  $V_{DD} \geq V_{LVD}$ , 就解除复位状态, 并且在复位处理后以高速内部振荡器时钟开始执行程序。详细内容请参照“第 25 章 上电复位电路”和“第 26 章 电压检测电路”。

备注  $V_{POR}$ : POR 电源电压上升检测电压

$V_{LVD}$ : LVD 检测电压

## 24.2 复位期间的运行状态

复位期间的运行状态和接受复位后的各硬件状态分别如表 24-1 和表 24-2 所示。

表 24-1 复位期间的运行状态

项目		复位期间	
系统时钟		停止给 CPU 提供时钟。	
主系统时钟	$f_{IH}$	停止运行。	
	$f_X$	停止运行（X1 引脚和 X2 引脚处于输入端口模式）。	
	$f_{EX}$	时钟输入无效（引脚处于输入端口模式）。	
副系统时钟	$f_{XT}$	能运行。	
	$f_{EXS}$	时钟输入无效（引脚处于输入端口模式）。	
$f_{IL}$	停止运行。		
CPU		停止运行。	
代码闪存			
数据闪存			
RAM			
端口（锁存器）		高阻抗注 2	
定时器阵列单元		停止运行。	
16 位定时器 KB2			
实时时钟 2		POR 复位以外：能运行。 POR 复位：计数器能运行，RTCC0、RTCC1、SUBCUD 寄存器停止运行。	
12 位间隔定时器		停止运行。	
看门狗定时器			
时钟输出 / 蜂鸣器输出			
12 位 A/D 转换器			
比较器注 1			
串行阵列单元（SAU）			
IrDA			
串行接口（IICA）			
静电电容式触摸传感器（CTSU）			
数据传送控制器（DTC）			
事件链接控制器（ELC）			
LCD 控制器 / 驱动器			
上电复位功能		能进行检测运行。	
电压检测功能		在 LVD 复位时，能运行。在其他复位时，停止运行。	
外部中断		停止运行。	
键中断功能			
CRC 运算 功能	高速 CRC		
	通用 CRC		
RAM 奇偶校验错误检测功能			
RAM 保护功能			
SFR 保护功能			
非法存储器存取检测功能			

注 1. 只限于 80 引脚产品。

2. 端口引脚 P40 变为以下状态：

- 在外部复位或者 POR 复位的期间为高阻抗。在其他复位期间为高电平（连接内部上拉电阻）。



备注  $f_{IH}$ : 高速内部振荡器时钟  
 $f_X$ : X1 振荡时钟  
 $f_{EX}$ : 外部主系统时钟  
 $f_{XT}$ : XT1 振荡时钟  
 $f_{EXS}$ : 外部副系统时钟  
 $f_{IL}$ : 低速内部振荡器时钟

表 24-2 接受复位后的各硬件状态

硬件		接受复位后的状态注
程序计数器 (PC)		设定复位向量表 (00000H、00001H) 的内容。
堆栈指针 (SP)		不定
程序状态字 (PSW)		06H
RAM	数据存储器	不定
	通用寄存器	不定

注 在复位信号发生期间和振荡稳定等待期间的各硬件状态中，只有 PC 的内容不定，而其他的硬件状态保持复位后的状态。

备注 有关特殊功能寄存器 (SFR: Special Function Register) 的接受复位后的状态，请参照“3.1.4 特殊功能寄存器 (SFR: Special Function Register) 的区域”和“3.1.5 扩展特殊功能寄存器 (2nd SFR: 2nd Special Function Register) 的区域”。

## 24.3 确认复位源的寄存器

### 24.3.1 复位控制标志寄存器（RESF）

RL78 微控制器存在多种内部复位发生源。复位控制标志寄存器（RESF）保存发生复位请求的复位源。能通过 8 位存储器操作指令读 RESF 寄存器。

通过 RESET 的输入、上电复位（POR）电路的复位和 RESF 寄存器的读取，清除 TRAP、WDTRF、RPERF、IAWRF、LVIRF 标志。

图 24-4 复位控制标志寄存器（RESF）的格式

地址：FFFA8H      复位后：不定值<sup>注 1</sup>      R

符号	7	6	5	4	3	2	1	0
RESF	TRAP	0	0	WDTRF	0	RPERF	IAWRF	LVIRF

TRAP	执行非法指令产生的内部复位请求 <sup>注 2</sup>
0	没有产生内部复位请求或者清除了 RESF 寄存器。
1	产生内部复位请求。

WDTRF	看门狗定时器（WDT）产生的内部复位请求
0	没有产生内部复位请求或者清除了 RESF 寄存器。
1	产生内部复位请求。

RPERF	RAM 奇偶校验错误产生的内部复位请求
0	没有产生内部复位请求或者清除了 RESF 寄存器。
1	产生内部复位请求。

IAWRF	存取非法存储器产生的内部复位请求
0	没有产生内部复位请求或者清除了 RESF 寄存器。
1	产生内部复位请求。

LVIRF	电压检测电路（LVD）产生的内部复位请求
0	没有产生内部复位请求或者清除了 RESF 寄存器。
1	产生内部复位请求。

- 注 1. 因复位源而不同，请参照表 24-3。  
 2. 当执行指令码 FFH 时，发生非法指令错误。  
 在通过在线仿真器或者片上调试仿真器进行仿真时，不会因执行非法指令而产生复位。

- 注意 1. 不能通过位存储器操作指令读数据。  
 2. 在允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区 +10 字节”的区域进行初始化。  
 通过产生复位，进入允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的状态。详细内容请参照“27.3.3 RAM 奇偶校验错误检测功能”。

发生复位请求时的 RESF 寄存器状态如表 24-3 所示。

表 24-3 发生复位请求时的 RESF 寄存器状态

标志 \ 复位源	$\overline{\text{RESET}}$ 输入	POR 产生的复位	执行非法指令产生的复位	WDT 产生的复位	RAM 奇偶校验错误产生的复位	存取非法存储器产生的复位	LVD 产生的复位
TRAP	清“0”	清“0”	置“1”	保持	保持	保持	保持
WDTRF			保持	置“1”			
RPERF				保持	置“1”		
IAWRF					保持	置“1”	
LVIRF						保持	

如果通过 8 位存储器操作指令读 RESF 寄存器，就自动清除此寄存器。  
复位源的确认步骤如图 24-6 所示。

### 24.3.2 上电复位状态寄存器 (PORSR)

PORSR 寄存器是确认有无发生上电复位的寄存器。

对于 PORSR 寄存器的 bit0 (PORF)，写“1”的操作有效而写“0”的操作无效。

在确认有无发生上电复位时，必须先给 PORF 位写“1”。

通过 8 位存储器操作指令设定 PORSR 寄存器。

在产生上电复位信号后，此寄存器的值变为“00H”。

- 注意 1. PORSR 寄存器只在上电复位时被初始化，而在其他复位时保持不变。  
2. 当 PORF 位为“1”时，保证没有发生上电复位，但是不保证 RAM 的值是否被保持。

图 24-5 上电复位状态寄存器 (PORSR) 的格式

地址: F00F9H      复位后: 00H      R/W

符号	7	6	5	4	3	2	1	0
PORSR	0	0	0	0	0	0	0	PORF

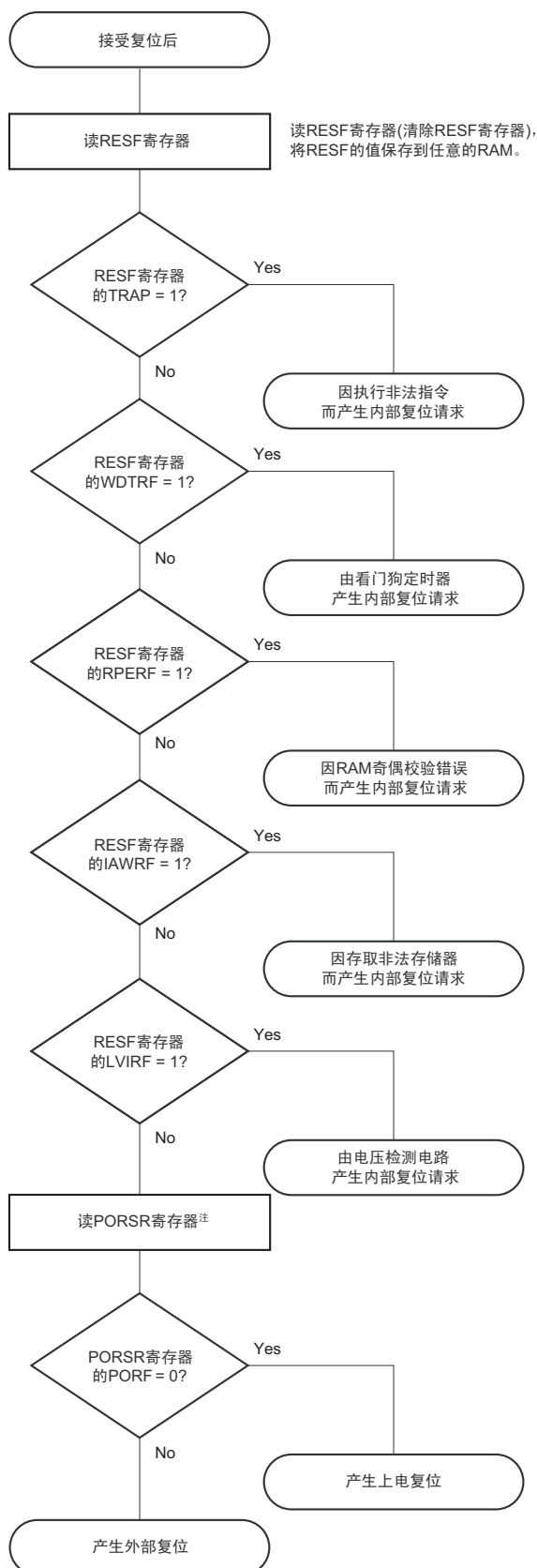
  

PORF	上电复位的确认
0	没有写“1”或者发生了上电复位。
1	没有发生上电复位。

复位源的确认步骤如图 24-6 所示。

图 24-6 复位源的确认步骤

\* 本流程为确认步骤的一例。



注 必须在接受复位前给 PORSR 寄存器的 bit0 (PORF) 写“1”。

## 第 25 章 上电复位电路

### 25.1 上电复位电路的功能

上电复位电路（POR）有以下功能。

- 在接通电源时产生内部复位信号。  
如果电源电压（ $V_{DD}$ ）超过检测电压（ $V_{POR}$ ），就解除复位。但是，在达到“34.4 AC特性”所示的工作电压范围前，必须通过电压检测功能或者外部复位引脚保持复位状态。
- 将电源电压（ $V_{DD}$ ）和检测电压（ $V_{PDR}$ ）进行比较。当 $V_{DD} < V_{PDR}$ 时，产生内部复位信号。但是，当电源电压下降时，必须在电源电压低于“34.4 AC特性”所示的工作电压范围前，转移到STOP模式，或者通过电压检测电路或外部复位置为复位状态。在重新开始运行时，必须确认电源电压是否恢复到工作电压范围。

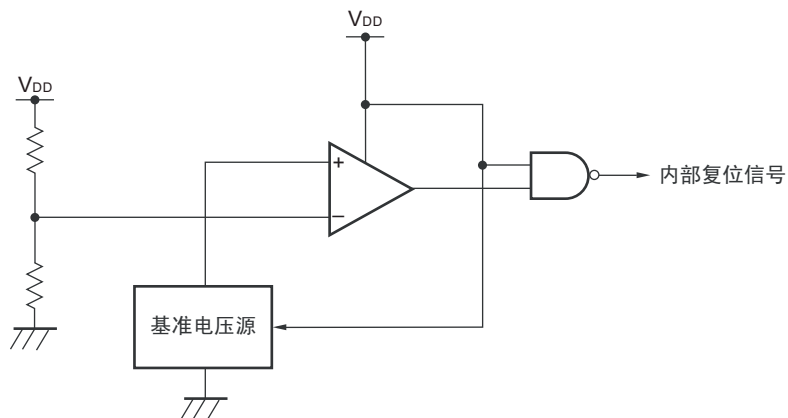
**注意** 当上电复位电路产生内部复位信号时，将复位控制标志寄存器（RESF）和上电复位状态寄存器（PORSR）清“00H”。

- 备注 1.** R7F0C205-208 内置多个产生内部复位信号的硬件。当由看门狗定时器（WDT）、电压检测（LVD）电路、非法指令的执行、RAM 奇偶校验错误或者非法存储器的存取而产生内部复位信号时，用于表示复位源的标志分配在 RESF 寄存器；当由 WDT、LVD、非法指令的执行、RAM 奇偶校验错误或者非法存储器的存取而产生内部复位信号时，不将 RESF 寄存器清“00H”而将标志置“1”。有关 RESF 寄存器的详细内容，请参照“第 24 章 复位功能”。
2. 能通过上电复位状态寄存器（PORSR）确认上电复位电路产生的内部复位。有关 PORSR 寄存器的详细内容，请参照“第 24 章 复位功能”。
  3.  $V_{POR}$ : POR 电源电压上升检测电压  
 $V_{PDR}$ : POR 电源电压下降检测电压  
详细内容请参照“34.6.4 POR 电路特性”。

## 25.2 上电复位电路的结构

上电复位电路的框图如图 25-1 所示。

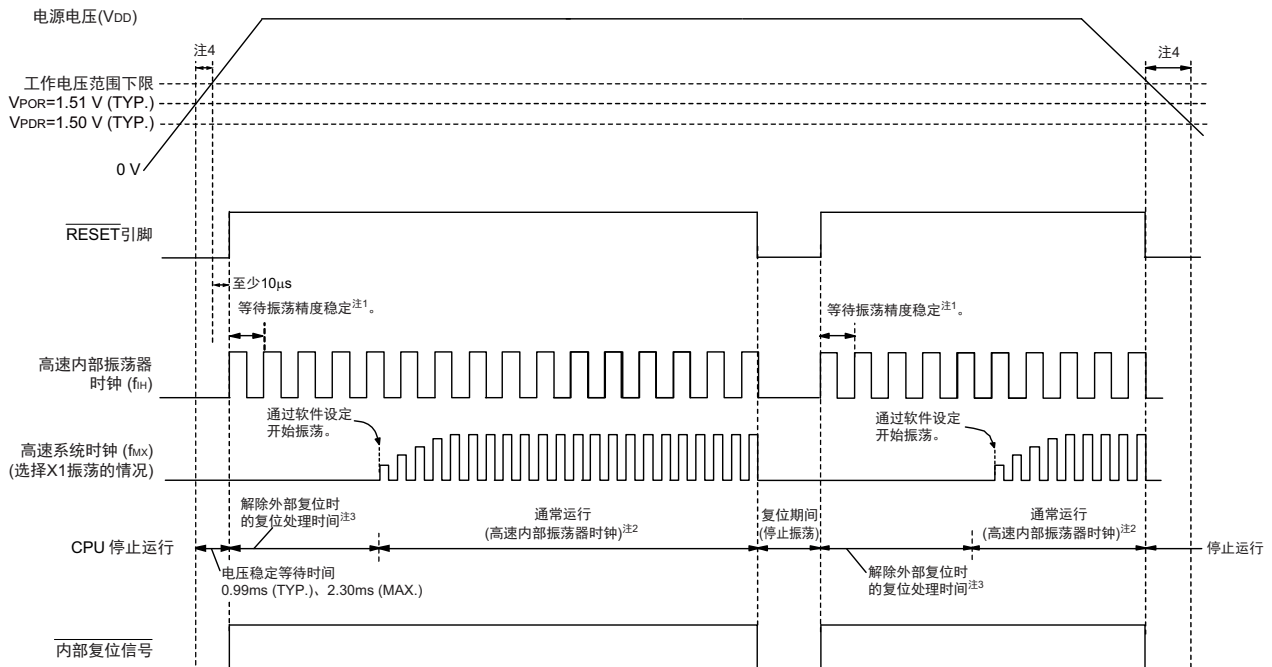
图 25-1 上电复位电路的框图



## 25.3 上电复位电路的运行

上电复位电路和电压检测电路的内部复位信号的产生时序如下所示。

图 25-2 上电复位电路和电压检测电路的内部复位信号的产生时序 (1/3)

(1) 使用  $\overline{\text{RESET}}$  引脚的外部复位输入的情况

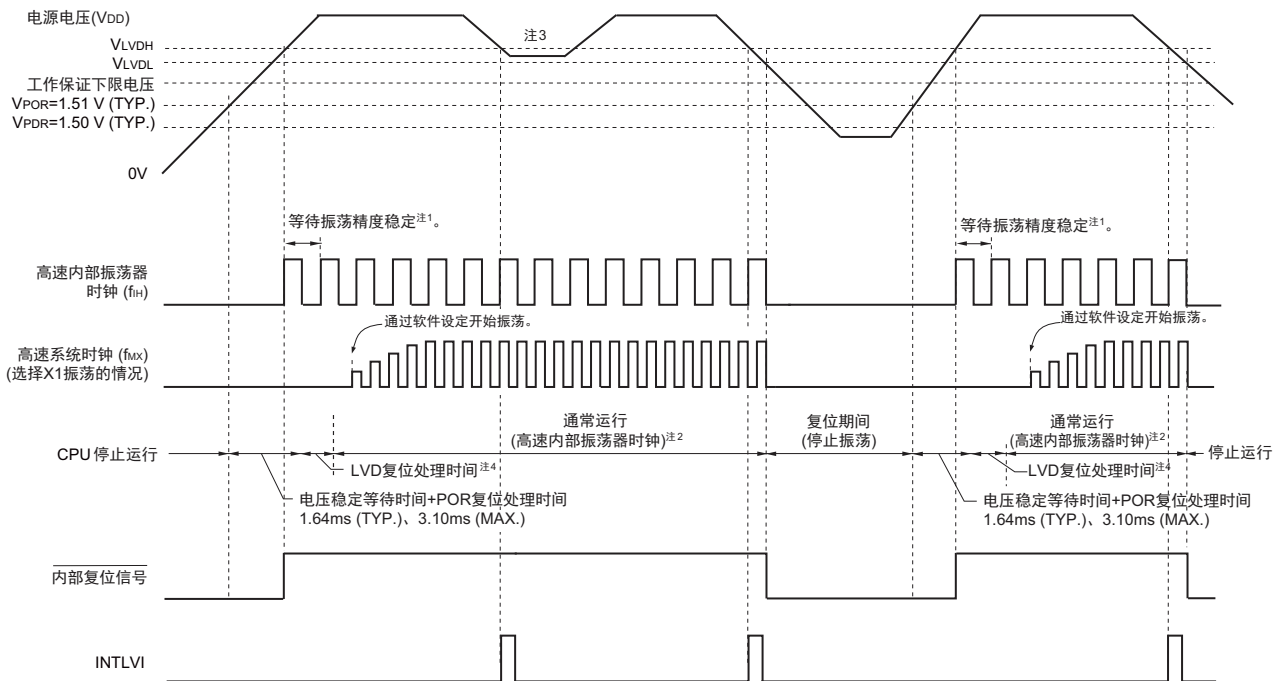
- 注 1. 内部复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
2. 能将 CPU 时钟从高速内部振荡器时钟切换为高速系统时钟或者副系统时钟。在使用 X1 时钟的情况下，必须在通过振荡稳定时间计数器的状态寄存器（OSTC）确认振荡稳定时间后进行切换；在使用 XT1 时钟的情况下，必须在利用定时器功能等确认振荡稳定时间后进行切换。
3. 到开始通常运行为止的时间除了达到  $V_{\text{POR}}$ （1.51V(TYP.)）后的“电压稳定等待时间”以外，在将  $\overline{\text{RESET}}$  信号置为高电平（“1”）后还需要以下的“解除外部复位时的复位处理时间（解除 POR 后第 1 次）”。解除外部复位时的复位处理时间如下所示：  
解除 POR 后的第 1 次：0.672ms(TYP.)、0.832ms(MAX.)（使用 LVD 的情况）  
0.399ms(TYP.)、0.519ms(MAX.)（不使用 LVD 的情况）  
解除 POR 后第 2 次以后的解除外部复位时的复位处理时间如下所示：  
解除 POR 后的第 2 次以后：0.531ms(TYP.)、0.675ms(MAX.)（使用 LVD 的情况）  
0.259ms(TYP.)、0.362ms(MAX.)（不使用 LVD 的情况）
4. 当电源电压上升时，必须在达到“34.4 AC 特性”所示的工作电压范围前，通过外部复位保持复位状态；当电源电压下降时，必须在电源电压低于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位置为复位状态。在重新开始运行时，必须确认电源电压是否恢复到工作电压范围。

注意 在 LVD 为 OFF 时，必须使用  $\overline{\text{RESET}}$  引脚的外部复位。详细内容请参照“第 26 章 电压检测电路”。

备注  $V_{\text{POR}}$ ：POR 电源电压上升检测电压  
 $V_{\text{PDR}}$ ：POR 电源电压下降检测电压

图 25-2 上电复位电路和电压检测电路的内部复位信号的产生时序 (2/3)

## (2) LVD 为中断 &amp; 复位模式的情况 (选项字节 000C1H 的 LVIMDS1、LVIMDS0=1、0)



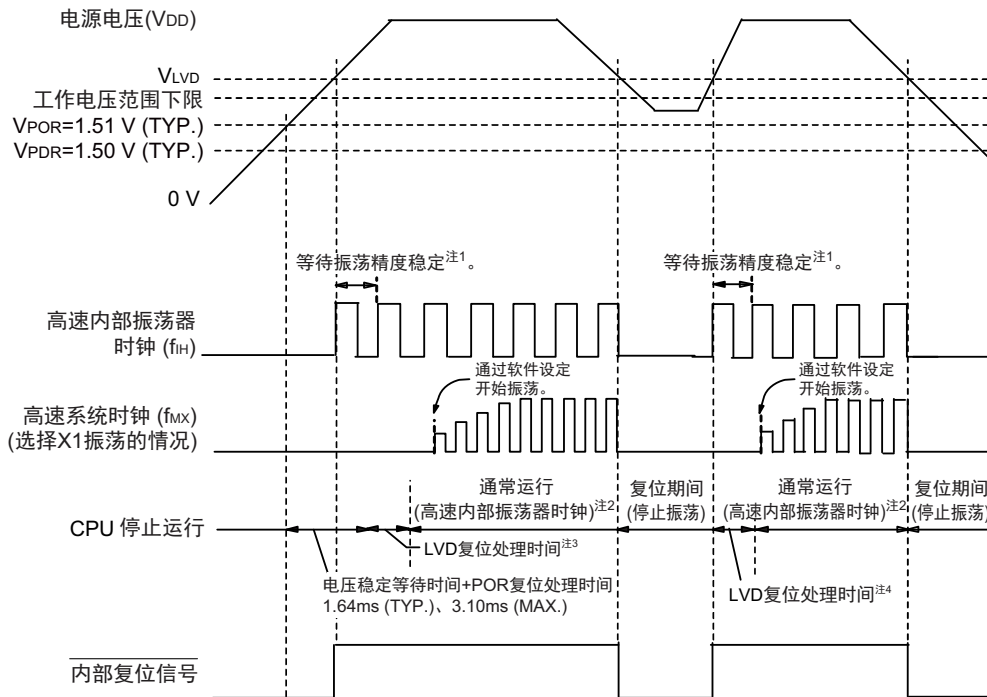
- 注 1. 内部复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
2. 能将 CPU 时钟从高速内部振荡器时钟切换为高速系统时钟或者副系统时钟。在使用 X1 时钟的情况下，必须在通过振荡稳定时间计数器的状态寄存器 (OSTC) 确认振荡稳定时间后进行切换；在使用 XT1 时钟的情况下，必须在利用定时器功能等确认振荡稳定时间后进行切换。
3. 在产生中断请求信号 (INTLVI) 后，自动将电压检测电平寄存器 (LVIS) 的 LVILV 位和 LVIMD 位置“1”。因此，必须考虑可能出现电源电压在不低于低电压检测电平 (V<sub>LVDL</sub>) 的状态下恢复到高电压检测电压 (V<sub>LVDH</sub>) 或者更高的情况，在产生 INTLVI 后按照“图 26-8 工作电压的确认 / 复位的设定步骤”和“图 26-9 中断 & 复位模式的初始设定的设定步骤”进行设定。
4. 到开始通常运行为止的时间除了达到 V<sub>POR</sub> (1.51V(TYP.)) 后的“电压稳定等待时间 +POR 复位处理时间”以外，在达到 LVD 检测电平 (V<sub>LVDH</sub>) 后还需要以下的“LVD 复位处理时间”。
- LVD 复位处理时间：0ms ~ 0.0701ms(MAX.)

备注 V<sub>LVDH</sub>、V<sub>LVDL</sub>：LVD 检测电压  
V<sub>POR</sub>：POR 电源电压上升检测电压  
V<sub>PDR</sub>：POR 电源电压下降检测电压



图 25-2 上电复位电路和电压检测电路的内部复位信号的产生时序 (3/3)

## (3) LVD 复位模式的情况 (选项字节 000C1H 的 LVIMDS1、LVIMDS0=1、1)



- 注 1. 内部复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
2. 能将 CPU 时钟从高速内部振荡器时钟切换为高速系统时钟或者副系统时钟。在使用 X1 时钟的情况下，必须在通过振荡稳定时间计数器的状态寄存器 (OSTC) 确认振荡稳定时间后进行切换；在使用 XT1 时钟的情况下，必须在利用定时器功能等确认振荡稳定时间后进行切换。
3. 到开始通常运行为止的时间除了达到 V<sub>POR</sub> (1.51V(TYP.)) 后的“电压稳定等待时间 + POR 复位处理时间”以外，在达到 LVD 检测电平 (V<sub>LVD</sub>) 后还需要以下的“LVD 复位处理时间”。
- LVD 复位处理时间: 0ms ~ 0.0701ms(MAX.)
4. 在电源电压下降时，如果只在发生电压检测电路 (LVD) 的内部复位后恢复电源电压，就在达到 LVD 检测电平 (V<sub>LVD</sub>) 后需要以下的“LVD 复位处理时间”。
- LVD 复位处理时间: 0.0511ms(TYP.)、0.0701ms(MAX.)

备注 1. V<sub>LVD</sub>: LVD 检测电压

V<sub>POR</sub>: POR 电源电压上升检测电压

V<sub>PDR</sub>: POR 电源电压下降检测电压

2. 当选择 LVD 中断模式 (选项字节 000C1H 的 LVIMD1、LVIMD0=0、1) 时，从接通电源到开始通常运行的时间和“图 25-2 (3) LVD 复位模式的情况”的“注 3”的时间相同。

## 第 26 章 电压检测电路

### 26.1 电压检测电路的功能

电压检测电路通过选项字节（000C1H）设定运行模式和检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ 、 $V_{LVD}$ ）。电压检测（LVD）电路有以下功能。

- 将电源电压（ $V_{DD}$ ）和检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ 、 $V_{LVD}$ ）进行比较，产生内部复位或者内部中断信号。
- 电源电压的检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ 、 $V_{LVD}$ ）能通过选项字节选择 14 种检测电平（参照“第 29 章 选项字节”）。
- 也能在 STOP 模式中运行。
- 当电源电压上升时，必须在电源电压达到“34.4 AC 特性”所示的工作电压范围前，通过电压检测电路或者外部复位保持复位状态；当电源电压下降时，必须在电源电压低于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位置为复位状态。工作电压范围取决于用户选项字节（000C2H/010C2H）的设定。

#### (a) 中断 & 复位模式（选项字节的 LVIMDS1、LVIMDS0=1、0）

通过选项字节 000C1H 选择 2 个检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ ），高电压检测电平（ $V_{LVDH}$ ）用于解除复位或者产生中断，低电压检测电平（ $V_{LVDL}$ ）用于产生复位。

#### (b) 复位模式（选项字节的 LVIMDS1、LVIMDS0=1、1）

将选项字节 000C1H 选择的 1 个检测电压（ $V_{LVD}$ ）用于产生或者解除复位。

#### (c) 中断模式（选项字节的 LVIMDS1、LVIMDS0=0、1）

将选项字节 000C1H 选择的 1 个检测电压（ $V_{LVD}$ ）用于解除复位或者产生中断。

在各模式中，产生以下的中断信号和内部复位信号。

中断 & 复位模式 (LVIMDS1、LVIMDS0=1、0)	复位模式 (LVIMDS1、LVIMDS0=1、1)	中断模式 (LVIMDS1、LVIMDS0=0、1)
在电源电压下降时，当检测到 $V_{DD} < V_{LVDH}$ 时，产生中断请求信号；当检测到 $V_{DD} < V_{LVDL}$ 时，产生内部复位；当检测到 $V_{DD} \geq V_{LVDH}$ 时，解除内部复位。	当检测到 $V_{DD} \geq V_{LVD}$ 时，解除内部复位；当检测到 $V_{DD} < V_{LVD}$ 时，产生中断请求信号。	在发生复位后，LVD 的内部复位保持复位状态，直到 $V_{DD} \geq V_{LVD}$ 。在检测到 $V_{DD} \geq V_{LVD}$ 后，解除内部复位；在解除 LVD 的内部复位后，如果检测到 $V_{DD} < V_{LVD}$ 或者 $V_{DD} \geq V_{LVD}$ ，就产生中断请求信号（INTLVI）。

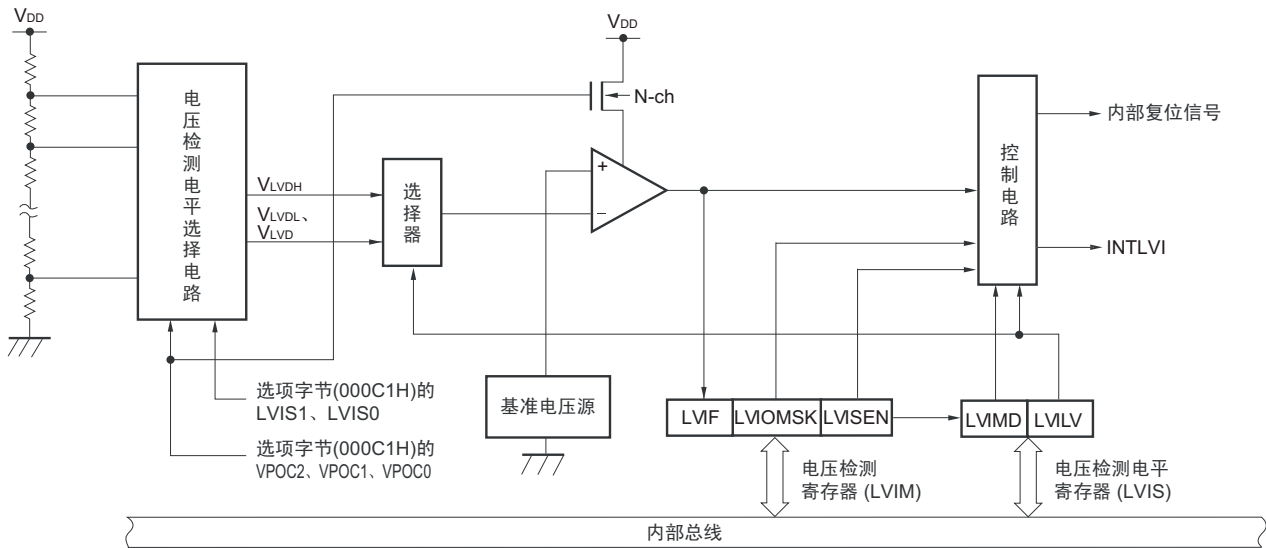
在电压检测电路运行时，能通过读电压检测标志（LVIF：电压检测寄存器（LVIM）的 bit0）来确认电源电压是大于等于检测电压还是小于检测电压。

如果发生复位，就将复位控制标志寄存器（RESF）的 bit0（LVIRF）置“1”。有关 RESF 寄存器的详细内容，请参照“第 24 章 复位功能”。

## 26.2 电压检测电路的结构

电压检测电路的框图如图 26-1 所示。

图 26-1 电压检测电路的框图



## 26.3 控制电压检测电路的寄存器

通过以下寄存器控制电压检测电路。

- 电压检测寄存器 (LVIM)
- 电压检测电平寄存器 (LVIS)

### 26.3.1 电压检测寄存器 (LVIM)

此寄存器设定允许或者禁止改写电压检测电平寄存器 (LVIS)，并且确认 LVD 输出的屏蔽状态。

通过 1 位或者 8 位存储器操作指令设定 LVIM 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 26-2 电压检测寄存器 (LVIM) 的格式

地址: FFFA9H	复位后: 00H 注 1	R/W 注 2						
符号	7	6	5	4	3	2	1	0
LVIM	LVISEN 注 3	0	0	0	0	0	LVIOMSK	LVIF

LVISEN 注 3	电压检测电平寄存器 (LVIS) 的允许 / 禁止改写的设定
0	禁止改写 LVIS 寄存器 (LVIOMSK=0 (LVD 输出屏蔽无效))。
1	允许改写 LVIS 寄存器 (LVIOMSK=1 (LVD 输出屏蔽有效))。

LVIOMSK	LVD 输出的屏蔽状态标志
0	LVD 输出屏蔽无效。
1	LVD 输出屏蔽有效注 4。

LVIF	电压检测标志
0	电源电压 ( $V_{DD}$ ) $\geq$ 检测电压 ( $V_{LVD}$ ) 或者 LVD 为 OFF。
1	电源电压 ( $V_{DD}$ ) $<$ 检测电压 ( $V_{LVD}$ )

- 注 1. 复位值因复位源而变。  
在 LVD 发生复位时，不对 LVIM 寄存器的值进行复位而保持原来的值；在其他复位时，将 LVISEN 清“0”。
2. bit0 和 bit1 是只读位。
3. 只有在选择中断 & 复位模式（选项字节的 LVIMDS1 位和 LVIMDS0 位分别为“1”和“0”）时才能设定，在其他模式中不能更改初始值。
4. 只有在选择中断 & 复位模式（选项字节的 LVIMDS1 位和 LVIMDS0 位分别为“1”和“0”）时，LVIOMSK 位才在以下期间自动变为“1”，屏蔽 LVD 产生的复位或者中断。
- LVISEN=1 的期间
  - 从发生 LVD 中断开始到 LVD 检测电压稳定为止的等待时间
  - 从更改 LVILV 位的值到 LVD 检测电压稳定为止的等待时间

### 26.3.2 电压检测电平寄存器 (LVIS)

这是设定电压检测电平的寄存器。

通过 1 位或者 8 位存储器操作指令设定 LVIS 寄存器。

在产生复位信号后，此寄存器的值变为“00H/01H/81H”注 1。

图 26-3 电压检测电平寄存器 (LVIS) 的格式

地址: FFFAAH	复位后: 00H/01H/81H 注 1						R/W	
符号	7	6	5	4	3	2	1	0
LVIS	LVIMD	0	0	0	0	0	0	LVILV

LVIMD 注 2	电压检测的运行模式
0	中断模式
1	复位模式

LVILV 注 2	LVD 检测电平
0	高电压检测电平 ( $V_{LVDH}$ )
1	低电压检测电平 ( $V_{LVDL}$ 或者 $V_{LVD}$ )

注 1. 复位值因复位源和选项字节的设定而变。

在发生 LVD 复位时，不将此寄存器清“00H”。

在发生 LVD 以外的复位时，此寄存器的值如下：

- 选项字节的 LVIMDS1、LVIMDS0=1、0 时：00H
- 选项字节的 LVIMDS1、LVIMDS0=1、1 时：81H
- 选项字节的 LVIMDS1、LVIMDS0=0、1 时：01H

2. 只有在选择中断 & 复位模式（选项字节的 LVIMDS1 位和 LVIMDS0 位分别为“1”和“0”）时才能写“0”。在其他情况下不能设定。在中断 & 复位模式中，通过产生复位或者中断自动进行值的替换。

注意 1. 要改写 LVIS 寄存器时，必须按照“图 26-8 工作电压的确认 / 复位的设定步骤”和“图 26-9 中断 & 复位模式的初始设定的设定步骤”进行设定。

2. 通过选项字节 000C1H 选择 LVD 的运行模式和各模式的检测电压 ( $V_{LVDH}$ 、 $V_{LVDL}$ 、 $V_{LVD}$ )。用户选项字节 (000C1H/010C1H) 的格式如图 26-4 所示。有关选项字节的详细内容，请参照“第 29 章 选项字节”。

图 26-4 通过用户选项字节（000C1H）进行 LVD 运行模式和检测电压的设定 (1/2)

地址：000C1H/010C1H注

7	6	5	4	3	2	1	0
VPOC2	VPOC1	VPOC0	1	LVIS1	LVIS0	LVIMDS1	LVIMDS0

- LVD 的设定（中断&复位模式）

检测电压			选项字节的设定值						
V <sub>LVDH</sub>		V <sub>LVDL</sub>	VPOC2	VPOC1	VPOC0	LVIS1	LVIS0	模式设定	
上升	下降	下降						LVIMDS1	LVIMDS0
1.77V	1.73V	1.63V	0	0	0	1	0	1	0
1.88V	1.84V					0	1		
2.92V	2.86V					0	0		
1.98V	1.94V	1.84V	0	1	1	0	1	0	
2.09V	2.04V				0	1			
3.13V	3.06V				0	0			
2.61V	2.55V	2.45V	1	0	1	0	1	0	
2.71V	2.65V				0	1			
3.75V	3.67V				0	0			
2.92V	2.86V	2.75V	1	1	1	0	1	0	
3.02V	2.96V				0	1			
4.06V	3.98V				0	0			
—			禁止设定上述以外的值。						

- LVD 的设定（复位模式）

检测电压		选项字节的设定值									
V <sub>LVD</sub>		VPOC2	VPOC1	VPOC0	LVIS1	LVIS0	模式设定				
上升	下降						LVIMDS1	LVIMDS0			
1.67V	1.63V	0	0	0	1	1	1	1			
1.77V	1.73V		0	0	1	0					
1.88V	1.84V		0	1	1	1					
1.98V	1.94V		0	1	1	0					
2.09V	2.04V		0	1	0	1					
2.50V	2.45V		1	0	1	1					
2.61V	2.55V		1	0	1	0					
2.71V	2.65V		1	0	0	1					
2.81V	2.75V		1	1	1	1					
2.92V	2.86V		1	1	1	0					
3.02V	2.96V		1	1	0	1					
3.13V	3.06V		0	1	0	0					
3.75V	3.67V		1	0	0	0					
4.06V	3.98V		1	1	0	0					
—			禁止设定上述以外的值。								

注 在引导交换时，000C1H 被 010C1H 替换，因此必须给 010C1H 设定和 000C1H 相同的值。

备注 检测电压是 TYP. 值。详细内容请参照“34.6.5 LVD 电路特性”。

图 26-4 通过用户选项字节（000C1H）进行 LVD 运行模式和检测电压的设定 (2/2)

地址：000C1H/010C1H注

7	6	5	4	3	2	1	0
VPOC2	VPOC1	VPOC0	1	LVIS1	LVIS0	LVIMDS1	LVIMDS0

- LVD 的设定（中断模式）

检测电压		选项字节的设定值								
$V_{LVD}$		VPOC2	VPOC1	VPOC0	LVIS1	LVIS0	模式设定			
上升	下降						LVIMDS1	LVIMDS0		
1.67V	1.63V	0	0	0	1	1	0	1		
1.77V	1.73V		0	0	1	0				
1.88V	1.84V		0	1	1	1				
1.98V	1.94V		0	1	1	0				
2.09V	2.04V		0	1	0	1				
2.50V	2.45V		1	0	1	1				
2.61V	2.55V		1	0	1	0				
2.71V	2.65V		1	0	0	1				
2.81V	2.75V		1	1	1	1				
2.92V	2.86V		1	1	1	0				
3.02V	2.96V		1	1	0	1				
3.13V	3.06V		0	1	0	0				
3.75V	3.67V		1	0	0	0				
4.06V	3.98V		1	1	0	0				
—	—		禁止设定上述以外的值。							

- LVD 为 OFF（使用  $\overline{\text{RESET}}$  引脚的外部复位）

检测电压		选项字节的设定值						
$V_{LVD}$		VPOC2	VPOC1	VPOC0	LVIS1	LVIS0	模式设定	
上升	下降						LVIMDS1	LVIMDS0
—	—	1	×	×	×	×	×	1
—	—	禁止设定上述以外的值。						

注 在引导交换时，000C1H 被 010C1H 替换，因此必须给 010C1H 设定和 000C1H 相同的值。

注意 1. 必须给 bit4 写“1”。

- 当电源电压上升时，必须在电源电压达到“34.4 AC 特性”所示的工作电压范围前，通过电压检测电路或者外部复位保持复位状态；当电源电压下降时，必须在电源电压低于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位位置为复位状态。

工作电压范围取决于用户选项字节（000C2H/010C2H）的设定。

备注 1. ×：忽略

- 检测电压是 TYP. 值。详细内容请参照“34.6.5 LVD 电路特性”。

## 26.4 电压检测电路的运行

### 26.4.1 用作复位模式时的设定

事先通过选项字节 000C1H 设定运行模式（复位模式（LVIMDS1、LVIMDS0=1、1））和检测电压（ $V_{LVD}$ ）。如果设定复位模式，就在以下初始设定的状态下开始运行。

- 将电压检测寄存器（LVIM）的 bit7（LVISEN）置“0”（禁止改写电压检测电平寄存器（LVIS））。
- 将电压检测电平寄存器（LVIS）的初始值置“81H”。  
bit7（LVIMD）为“1”（复位模式）。  
bit0（LVILV）为“1”（低电压检测电平： $V_{LVD}$ ）。

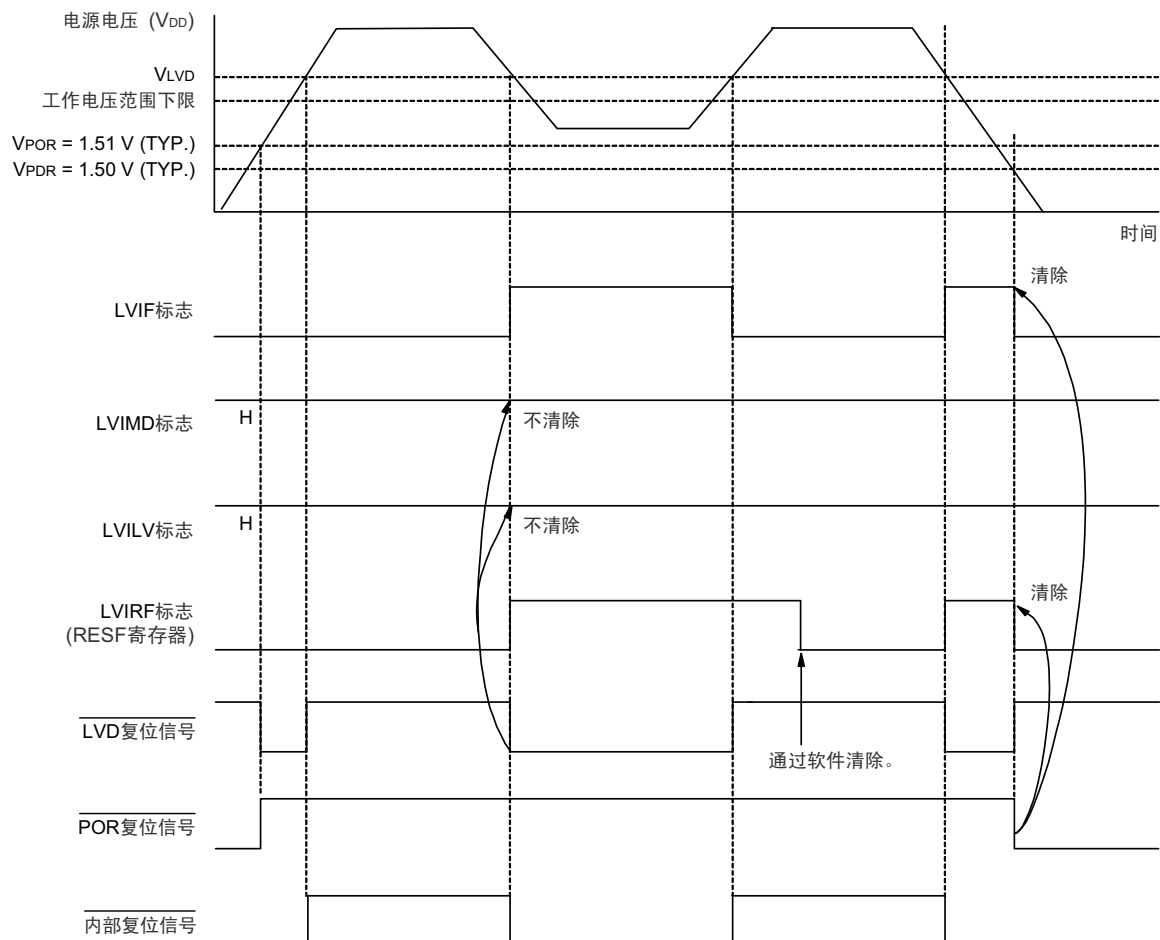
#### ● LVD 复位模式的运行

当接通电源时，复位模式（选项字节的 LVIMDS1、LVIMDS0=1、1）在电源电压（ $V_{DD}$ ）超过电压检测电平（ $V_{LVD}$ ）前保持 LVD 的内部复位状态。如果电源电压（ $V_{DD}$ ）超过电压检测电平（ $V_{LVD}$ ），就解除内部复位。

当电源电压下降时，如果电源电压（ $V_{DD}$ ）低于电压检测电平（ $V_{LVD}$ ），就产生 LVD 的内部复位。

LVD 复位模式的内部复位信号的产生时序如图 26-5 所示。

图 26-5 内部复位信号的产生时序（选项字节的 LVIMDS1、LVIMDS0=1、1）



备注  $V_{POR}$ : POR 电源电压上升检测电压

$V_{PDR}$ : POR 电源电压下降检测电压



### 26.4.2 用作中断模式时的设定

事先通过选项字节000C1H设定运行模式（中断模式（LVIMDS1、LVIMDS0=0、1））和检测电压（ $V_{LVD}$ ）。如果设定中断模式，就在以下初始设定的状态下开始运行。

- 将电压检测寄存器（LVIM）的bit7（LVISEN）置“0”（禁止改写电压检测电平寄存器（LVIS））。
- 将电压检测电平寄存器（LVIS）的初始值置“01H”。  
bit7（LVIMD）为“0”（中断模式）。  
bit0（LVILV）为“1”（低电压检测电平： $V_{LVD}$ ）。

#### ● LVD 中断模式的运行

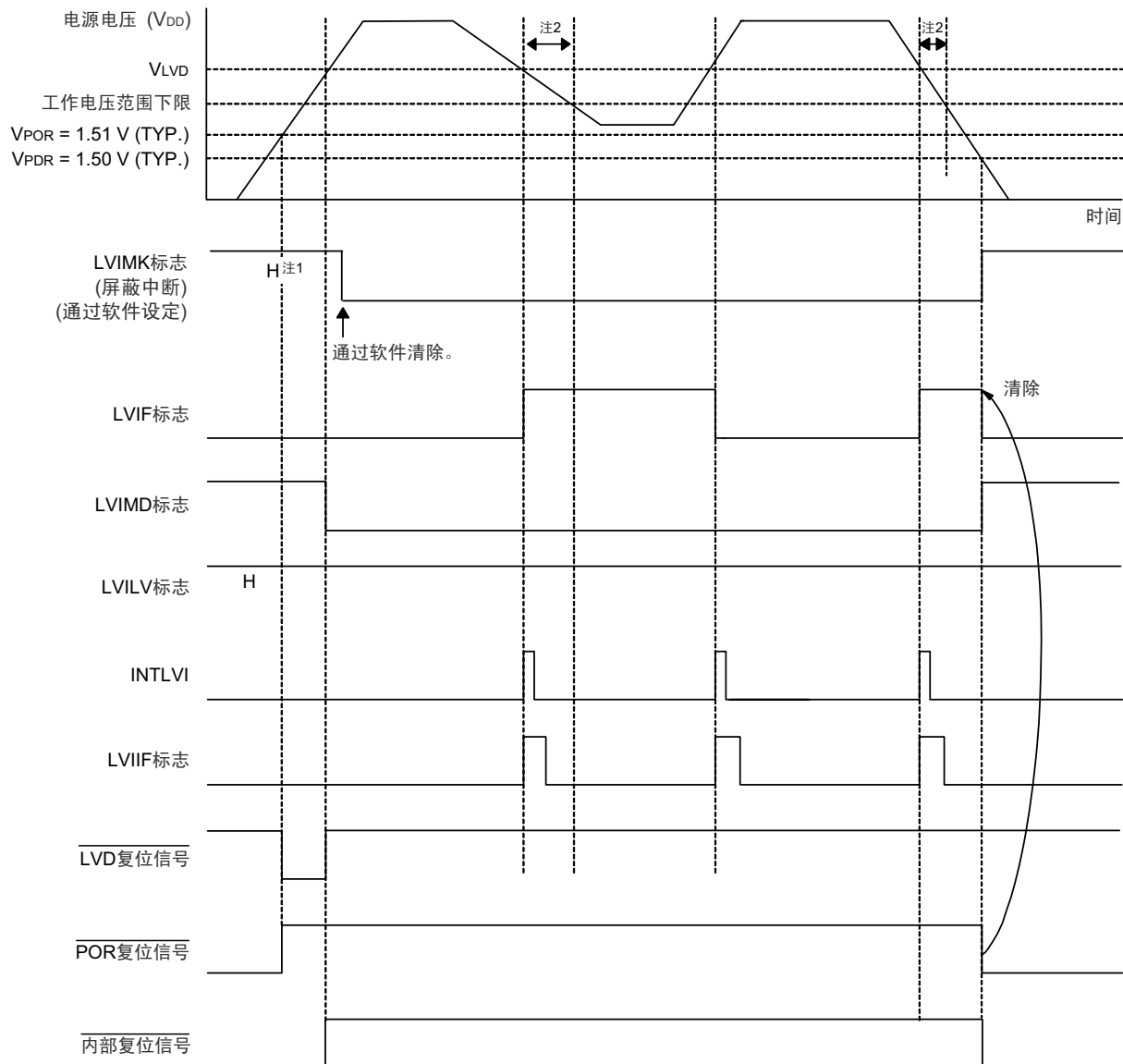
在发生复位后，中断模式（选项字节的LVIMDS1、LVIMDS0=0、1）在电源电压（ $V_{DD}$ ）超过电压检测电平（ $V_{LVD}$ ）前保持LVD的内部复位状态。如果电源电压（ $V_{DD}$ ）超过电压检测电平（ $V_{LVD}$ ），就解除LVD的内部复位。

在解除LVD的内部复位后，当电源电压（ $V_{DD}$ ）超过电压检测电平（ $V_{LVD}$ ）或者电源电压（ $V_{DD}$ ）低于电压检测电平（ $V_{LVD}$ ）时，产生LVD的中断请求信号（INTLVI）。

在电源电压下降时，必须在电源电压低于“34.4 AC特性”所示的工作电压范围前，转移到STOP模式或者通过外部复位置为复位状态。在重新开始运行时，必须确认电源电压是否恢复到工作电压范围。

LVD 中断模式的中断请求信号的产生时序如图 26-6 所示。

图 26-6 中断信号的产生时序（选项字节的 LVIMDS1、LVIMDS0=0、1）



- 注 1. 在产生复位信号后，LVIMK 标志变为“1”。
2. 当电源电压下降时，必须在电源电压低于“34.4 AC 特性”所示的工作电压范围前，转移到 STOP 模式或者通过外部复位位置为复位状态。在重新开始运行时，必须确认电源电压是否恢复到工作电压范围。

备注 V<sub>POR</sub>: POR 电源电压上升检测电压  
V<sub>PDR</sub>: POR 电源电压下降检测电压

### 26.4.3 用作中断 & 复位模式时的设定

事先通过选项字节 000C1H 设定运行模式（中断 & 复位模式（LVIMDS1、LVIMDS0=1、0））和检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ ）。

如果设定中断 & 复位模式，就在以下初始设定的状态下开始运行。

- 将电压检测寄存器（LVIM）的 bit7（LVISEN）置“0”（禁止改写电压检测电平寄存器（LVIS））。
- 将电压检测电平寄存器（LVIS）的初始值置“00H”。  
bit7（LVIMD）为“0”（中断模式）。  
bit0（LVILV）为“0”（高电压检测电平： $V_{LVDH}$ ）。

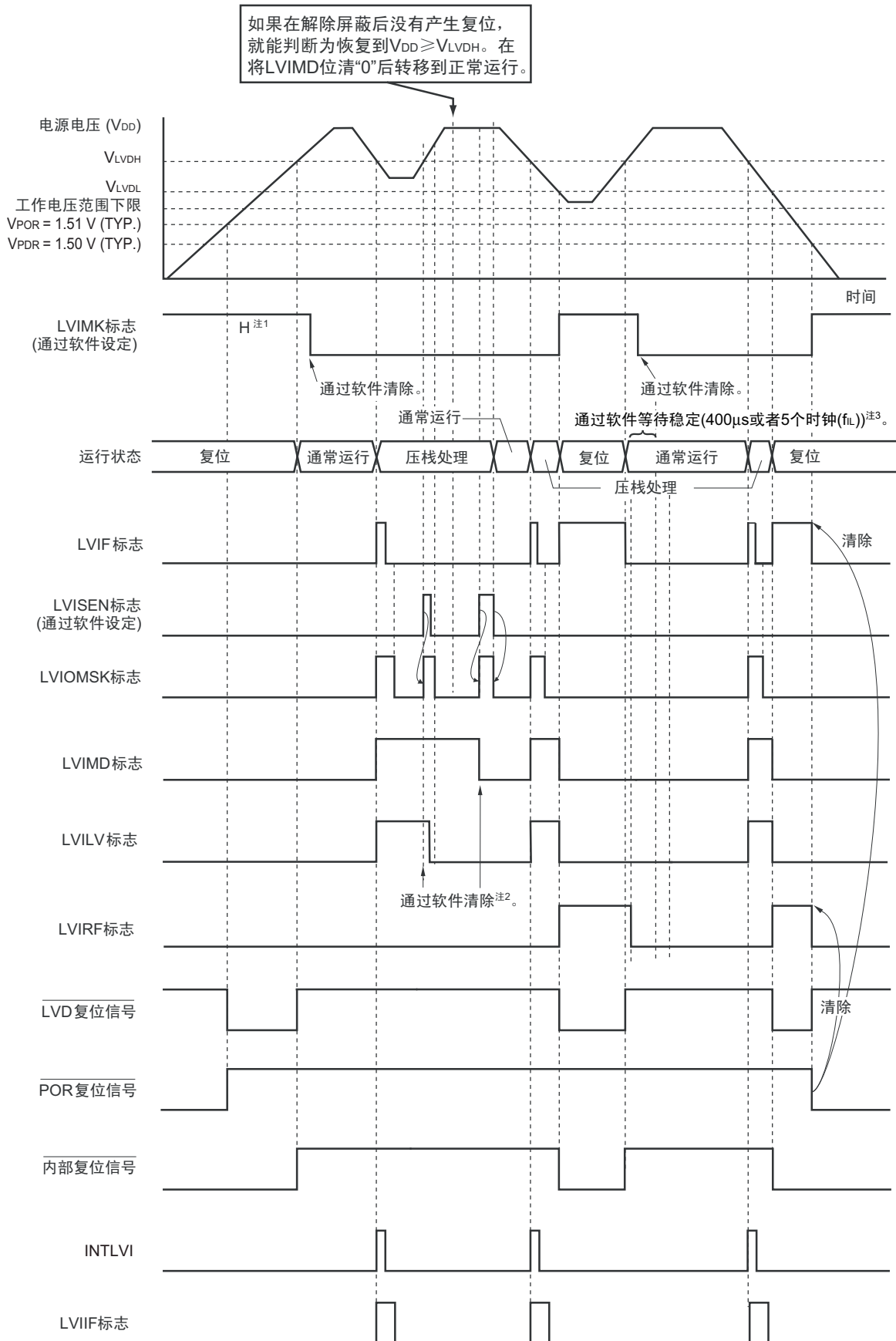
#### ● LVD 中断 & 复位模式的运行

当接通电源时，中断 & 复位模式（选项字节的 LVIMDS1、LVIMDS0=1、0）在电源电压（ $V_{DD}$ ）超过高电压检测电平（ $V_{LVDH}$ ）前保持 LVD 的内部复位状态。如果电源电压（ $V_{DD}$ ）超过高电压检测电平（ $V_{LVDH}$ ），就解除内部复位。

当电源电压下降时，如果电源电压（ $V_{DD}$ ）低于高电压检测电平（ $V_{LVDH}$ ），就产生 LVD 的中断请求信号（INTLVI）并且能进行任意的压栈处理。此后，如果电源电压（ $V_{DD}$ ）低于低电压检测电平（ $V_{LVDL}$ ），就发生 LVD 的内部复位。但是，在发生 INTLVI 后，即使电源电压（ $V_{DD}$ ）在不低于低电压检测电压（ $V_{LVDL}$ ）的状态下恢复到高电压检测电压（ $V_{LVDH}$ ）或者更高，也不产生中断请求信号。当使用 LVD 中断 & 复位模式时，必须按照“图 26-8 工作电压的确认/复位的设定步骤”和“图 26-9 中断 & 复位模式的初始设定的设定步骤”所示的流程图的步骤进行设定。

LVD 中断 & 复位模式的内部复位信号和中断信号的产生时序如图 26-7 所示。

图 26-7 复位 & 中断信号的产生时序 (选项字节的 LVIMDS1、LVIMDS0=1、0) (1/2)

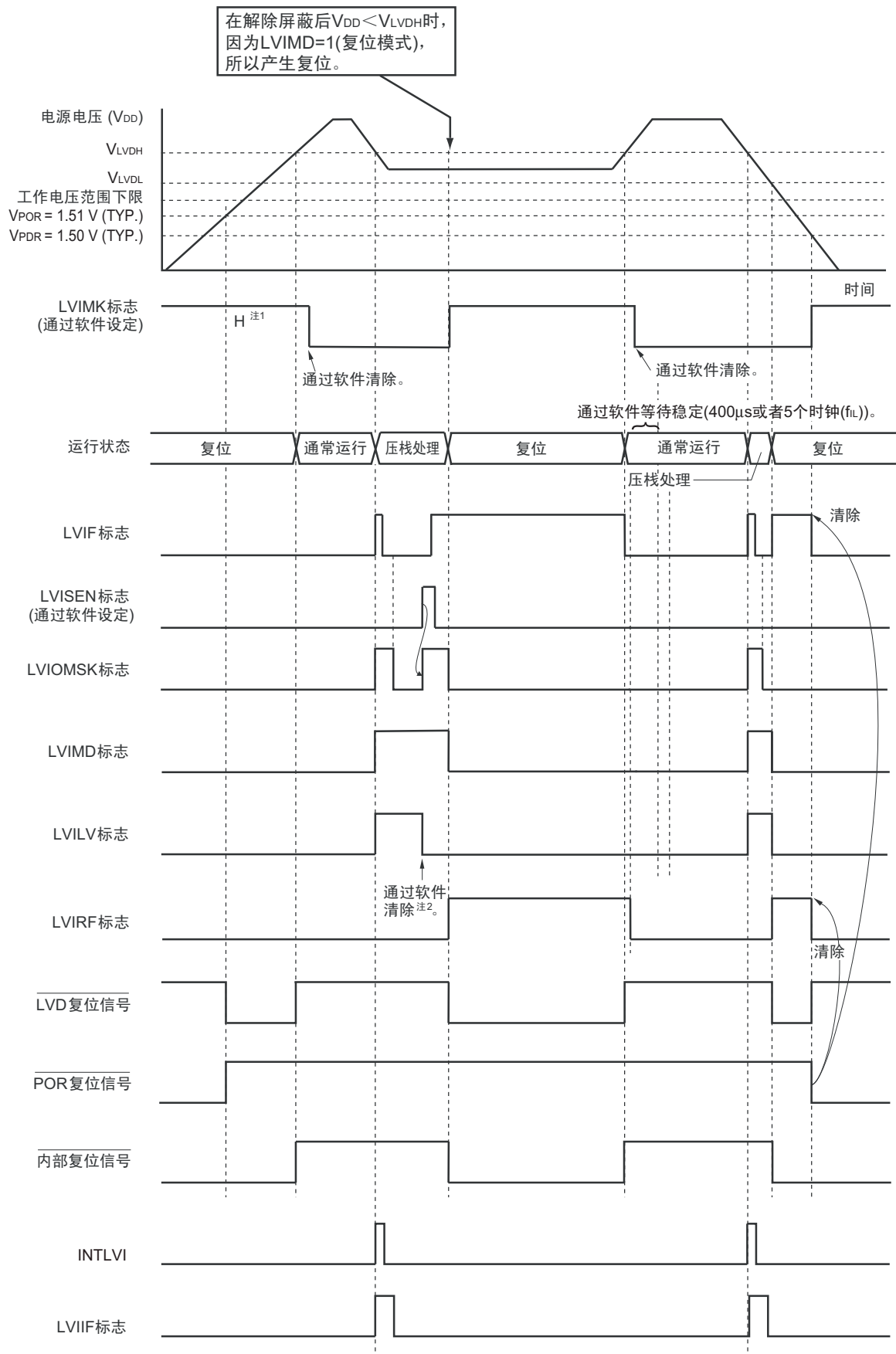


- 注
1. 在产生复位信号后，LVIMK 标志变为“1”。
  2. 当用作中断 & 复位模式时，必须在发生中断后按照“图 26-8 工作电压的确认 / 复位的设定步骤”进行设定。
  3. 当用作中断 & 复位模式时，必须在解除复位后按照“图 26-9 中断 & 复位模式的初始设定的设定步骤”进行设定。

备注  $V_{POR}$ : POR 电源电压上升检测电压

$V_{PDR}$ : POR 电源电压下降检测电压

图 26-7 中断 &amp; 复位信号的发生时序 (选项字节的 LVIMDS1、LVIMDS0=1、0) (2/2)

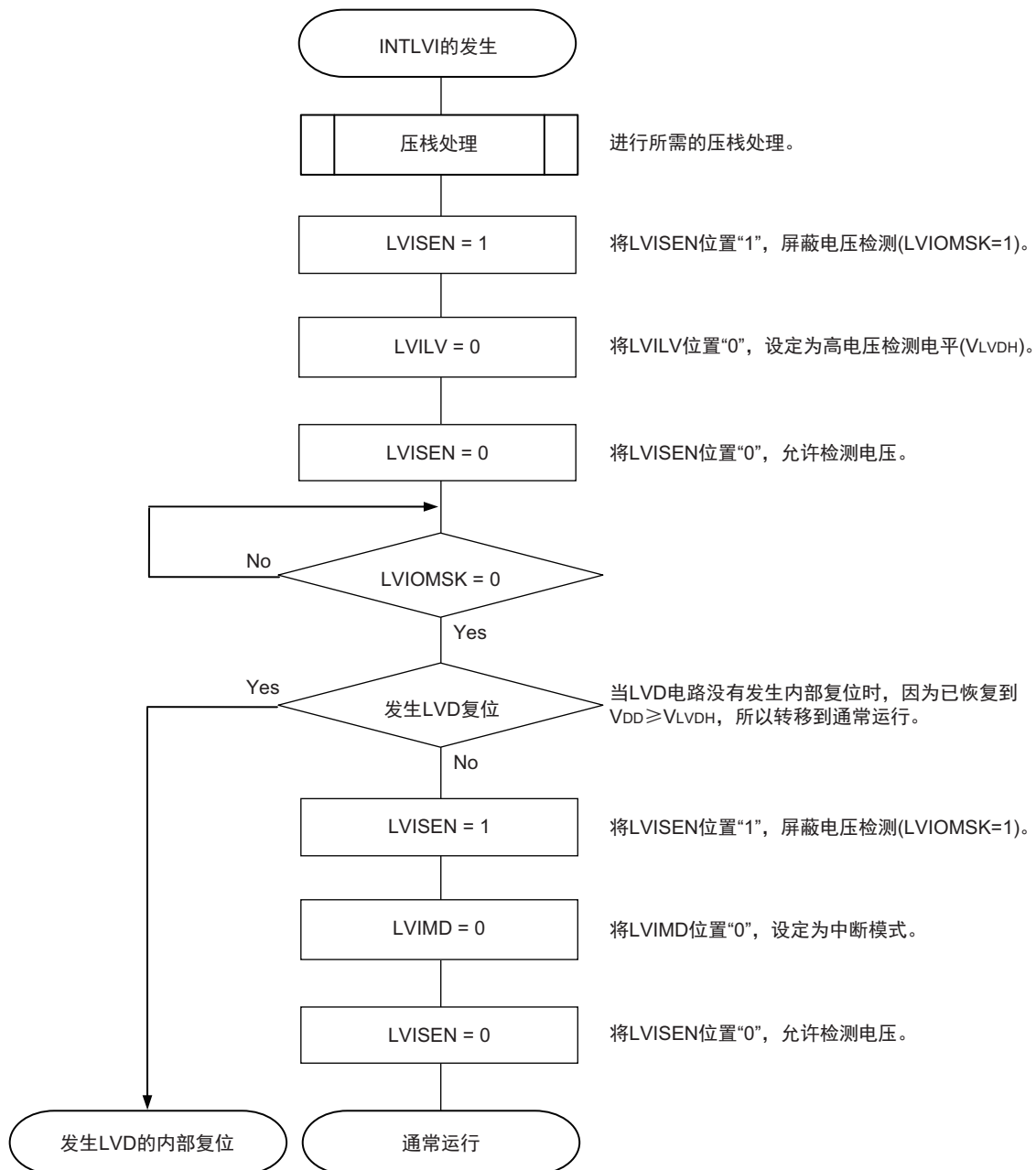


- 注 1. 在产生复位信号后，LVIMK 标志变为“1”。
2. 当用作中断 & 复位模式时，必须在发生中断后按照“图 26-8 工作电压的确认 / 复位的设定步骤”进行设定。
3. 当用作中断 & 复位模式时，必须在解除复位后按照“图 26-9 中断 & 复位模式的初始设定的设定步骤”进行设定。

备注  $V_{POR}$ : POR 电源电压上升检测电压

$V_{PDR}$ : POR 电源电压下降检测电压

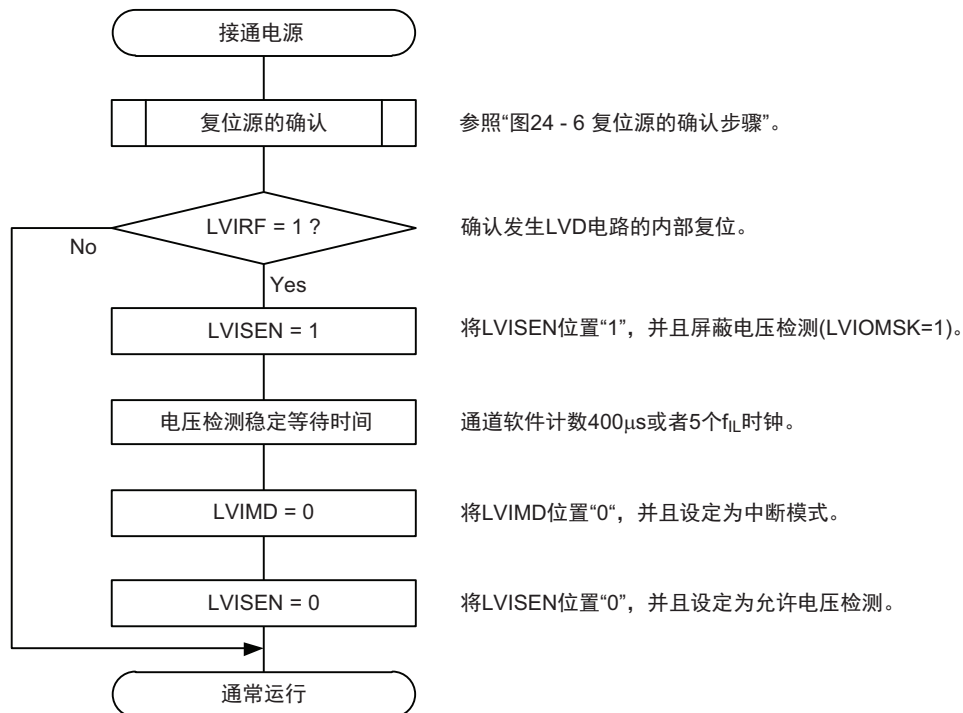
图 26-8 工作电压的确认 / 复位的设定步骤



当设定为中断 & 复位模式（LVIMDS1、LVIMDS0=1、0）时，在 LVD 复位解除后（LVIRF=1）需要 400 $\mu$ s 或者 5 个  $f_{IL}$  时钟的电压检测稳定等待时间。在等待电压检测稳定后，必须将 LVIMD 位清“0”并且进行初始化。在电压检测稳定等待时间的计数过程中以及在改写 LVIMD 位时，必须将 LVISEN 位置“1”，并且屏蔽 LVD 复位或者发生中断。

中断 & 复位模式的初始设定的设定步骤如图 26-9 所示。

图 26-9 中断 & 复位模式的初始设定的设定步骤



备注  $f_{IL}$ ：低速内部振荡器的时钟频率



## 26.5 电压检测电路的注意事项

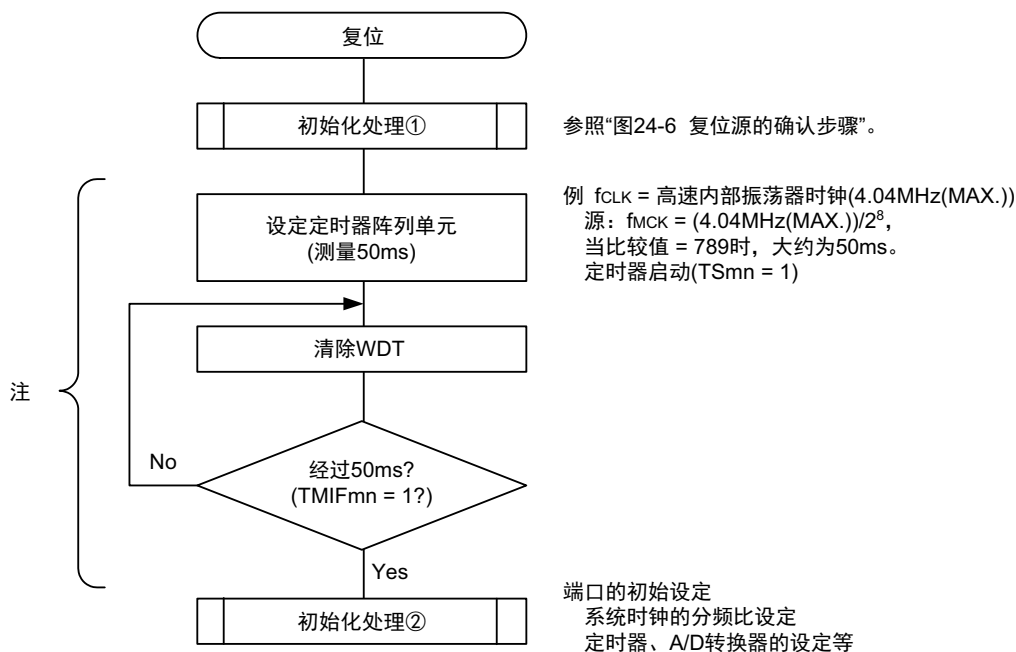
### (1) 有关接通电源时的电压波动

对于电源电压 ( $V_{DD}$ ) 在 LVD 检测电压附近发生一定时间波动的系统, 有可能重复进入复位状态和复位解除状态。能通过以下的处理, 任意设定解除复位到单片机开始运行的时间。

<处理>

在解除复位后, 必须通过使用定时器的软件计数器, 在等待各系统不同的电源电压波动时间后进行端口等的初始设定。

图 26-10 LVD 检测电压附近的电源电压波动不超过 50ms 时的软件处理例子



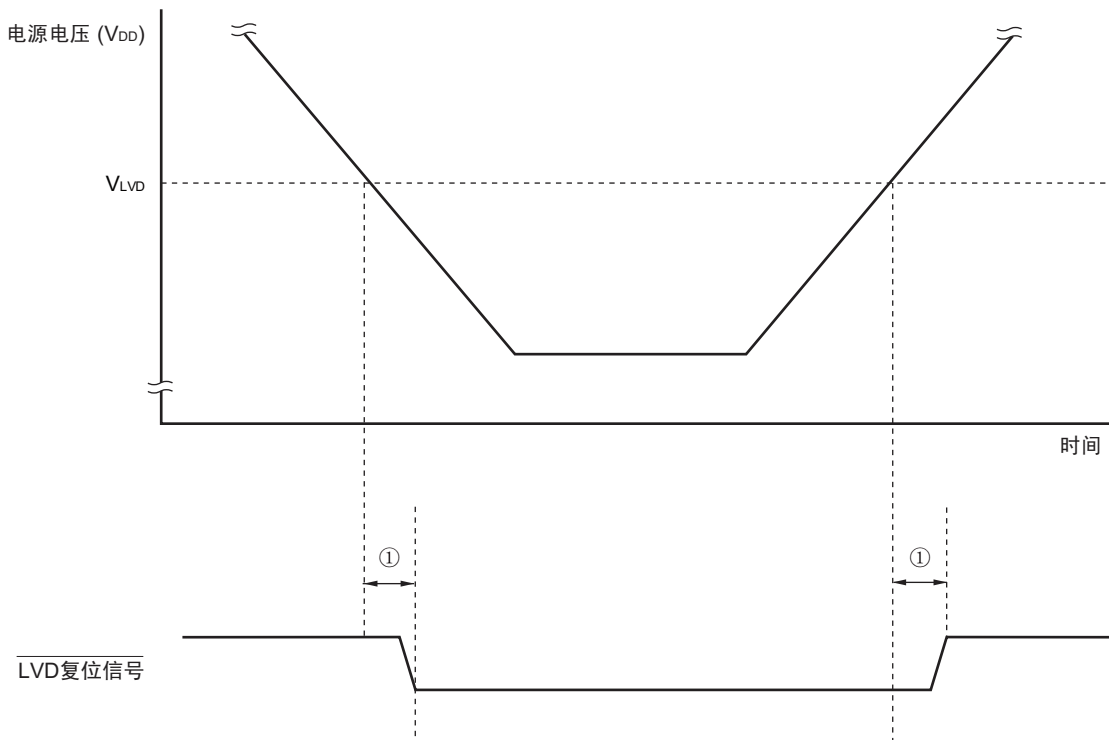
注 如果在此期间再次发生复位, 就不转移到初始化处理②。

备注  $m=0$ ,  $n=0 \sim 7$

## (2) 从产生 LVD 复位源到产生或者解除 LVD 复位的延迟

从满足电源电压 ( $V_{DD}$ ) < LVD 检测电压 ( $V_{LVD}$ ) 到产生 LVD 复位为止会发生延迟。同样, 从 LVD 检测电压 ( $V_{LVD}$ )  $\leq$  电源电压 ( $V_{DD}$ ) 到解除 LVD 复位为止也会发生延迟 (参照图 26-11)。

图 26-11 从产生 LVD 复位源到产生或者解除 LVD 复位的延迟



①: 检测延迟 (300 $\mu$ s (MAX.))

## (3) 有关将 LVD 置为 OFF 时接通电源的情况

当将 LVD 置为 OFF 时, 必须使用  $\overline{\text{RESET}}$  引脚的外部复位。

在进行外部复位时, 必须给  $\overline{\text{RESET}}$  引脚至少输入 10 $\mu$ s 的低电平。如果要在电源电压上升时进行外部复位, 就必须在给  $\overline{\text{RESET}}$  引脚输入低电平后接通电源, 而且在“34.4 AC 特性”所示的工作电压范围内至少保持 10 $\mu$ s 的低电平, 然后输入高电平。

## (4) 有关将 LVD 置为 OFF 并且设定为 LVD 中断模式时电源电压下降的情况

在将 LVD 置为 OFF 并且设定为 LVD 中断模式的情况下, 如果电源电压下降, 就必须在电源电压低于“34.4 AC 特性”所示的工作电压范围前, 转移到 STOP 模式或者通过外部复位置为复位状态。在重新开始运行时, 必须确认电源电压是否恢复到工作电压范围。

## 第 27 章 安全功能

### 27.1 安全功能的概要

为了对应 IEC60730 和 IEC61508 安全标准，R7F0C205-208 内置以下安全功能。此安全功能的目的是通过单片机的自诊断，在检测到故障时安全地停止工作。

#### (1) 闪存 CRC 运算功能（高速 CRC、通用 CRC）

通过 CRC 运算检测闪存的数据错误。

能根据不同的用途和使用条件，分别使用以下 2 个 CRC。

- “高速 CRC”...在初始化程序中，能停止 CPU 的运行并且高速检查整个代码闪存区。
- “通用 CRC”...在 CPU 运行中，不限于代码闪存区而能用于多用途的检查。

#### (2) RAM 奇偶校验错误检测功能

在读 RAM 数据时，检测奇偶校验错误。

#### (3) RAM 保护功能

防止因 CPU 失控而改写 RAM 数据。

#### (4) SFR 保护功能

防止因 CPU 失控而改写 SFR。

#### (5) 非法存储器存取检测功能

检测对非法存储区（没有存储器的区域或者限制存取的区域）的非法存取。

#### (6) 频率检测功能

能使用定时器阵列单元进行 CPU/ 外围硬件时钟频率的自检。

#### (7) A/D 测试功能

自诊断功能检测 12 位 A/D 转换器的故障。能从内部生成的 0V、基准电源  $\times 1/2$  和基准电源中选择 1 个进行 A/D 转换。

#### (8) 输入 / 输出引脚的数字输出信号电平检测功能

在输入 / 输出引脚为输出模式时，能读引脚的输出电平。

备注 有关对应 IEC60730 安全标准的安全功能的使用例子，请参照 RL78 MCU 系列的 IEC60730/60335 自检库应用说明（R01AN0749、R01AN1296）。

## 27.2 安全功能使用的寄存器

安全功能的各功能使用以下的寄存器。

寄存器名	安全功能的各功能
<ul style="list-style-type: none"> <li>• 闪存 CRC 控制寄存器 (CRC0CTL)</li> <li>• 闪存 CRC 运算结果寄存器 (PGCRCL)</li> </ul>	闪存 CRC 运算功能 (高速 CRC)
<ul style="list-style-type: none"> <li>• CRC 输入寄存器 (CRCIN)</li> <li>• CRC 数据寄存器 (CRCD)</li> </ul>	CRC 运算功能 (通用 CRC)
<ul style="list-style-type: none"> <li>• RAM 奇偶校验错误控制寄存器 (RPECTL)</li> </ul>	RAM 奇偶校验错误检测功能
<ul style="list-style-type: none"> <li>• 非法存储器存取检测控制寄存器 (IAWCTL)</li> </ul>	RAM 保护功能
	SFR 保护功能
	非法存储器存取检测功能
<ul style="list-style-type: none"> <li>• 定时器输入选择寄存器 0 (TIS0)</li> </ul>	频率检测功能
<ul style="list-style-type: none"> <li>• A/D 自诊断数据寄存器 (ADRD)</li> </ul>	A/D 测试功能
<ul style="list-style-type: none"> <li>• 端口模式选择寄存器 (PMS)</li> </ul>	输入 / 输出引脚的数字输出信号电平检测功能

有关各寄存器的内容，在“27.3 安全功能的运行”中进行说明。

## 27.3 安全功能的运行

### 27.3.1 闪存 CRC 运算功能（高速 CRC）

IEC60730 标准要求确认闪存内的数据，并且建议 CRC 为确认手段。此高速 CRC 能在初始设定（初始化）程序中检查整个代码闪存区。只能通过 RAM 内的程序以主系统时钟的 HALT 模式执行高速 CRC。

高速 CRC 停止 CPU 的运行并且通过 1 个时钟从闪存读 32 位数据进行运算。因此，其特点是完成检查的时间较短（例如，64KB 闪存：683μs@24MHz）。

CRC 生成多项式对应 CRC-16-CCITT 的“ $X^{16}+X^{12}+X^5+1$ ”。

以 bit31→bit0 的 MSB 优先进行运算。

**注意** 在片上调试时，因为配置监视程序，所以 CRC 的运算结果不同。

**备注** 因为通用 CRC 为 LSB 优先，所以运算结果不同。

## 27.3.1.1 闪存 CRC 控制寄存器 (CRC0CTL)

这是设定高速 CRC 运算器的运行控制和运算范围的寄存器。

通过 1 位或者 8 位存储器操作指令设定 CRC0CTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 27-1 闪存 CRC 控制寄存器 (CRC0CTL) 的格式

地址: F02F0H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CRC0CTL	CRC0EN	0	0	0	0	FEA2注	FEA1	FEA0

CRC0EN	高速 CRC 运算器的运行控制
0	停止运行。
1	通过执行 HALT 指令开始运算。

FEA2注	FEA1	FEA0	高速 CRC 的运算范围
0	0	0	0000H ~ 3FFBH (16K-4 字节)
0	0	1	00000H ~ 7FFBH (32K-4 字节)
0	1	0	00000H ~ BFFBH (48K-4 字节)
0	1	1	00000H ~ FFFBH (64K-4 字节)
1	0	0	00000H ~ 13FFBH (80K-4 字节)
1	0	1	00000H ~ 17FFBH (96K-4 字节)
1	1	0	00000H ~ 1BFFBH (112K-4 字节)
1	1	1	00000H ~ 1FFFBH (128K-4 字节)

注 在 64KB 产品时，必须将 bit2 置“0”。

备注 必须事先将用于比较的 CRC 运算结果期待值存入闪存的最后 4 字节，因此运算范围为减去 4 字节的范围。

## 27.3.1.2 闪存 CRC 运算结果寄存器 (PGCRCL)

这是保存高速 CRC 运算结果的寄存器。

通过 16 位存储器操作指令设定 PGCRCL 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 27-2 闪存 CRC 运算结果寄存器 (PGCRCL) 的格式

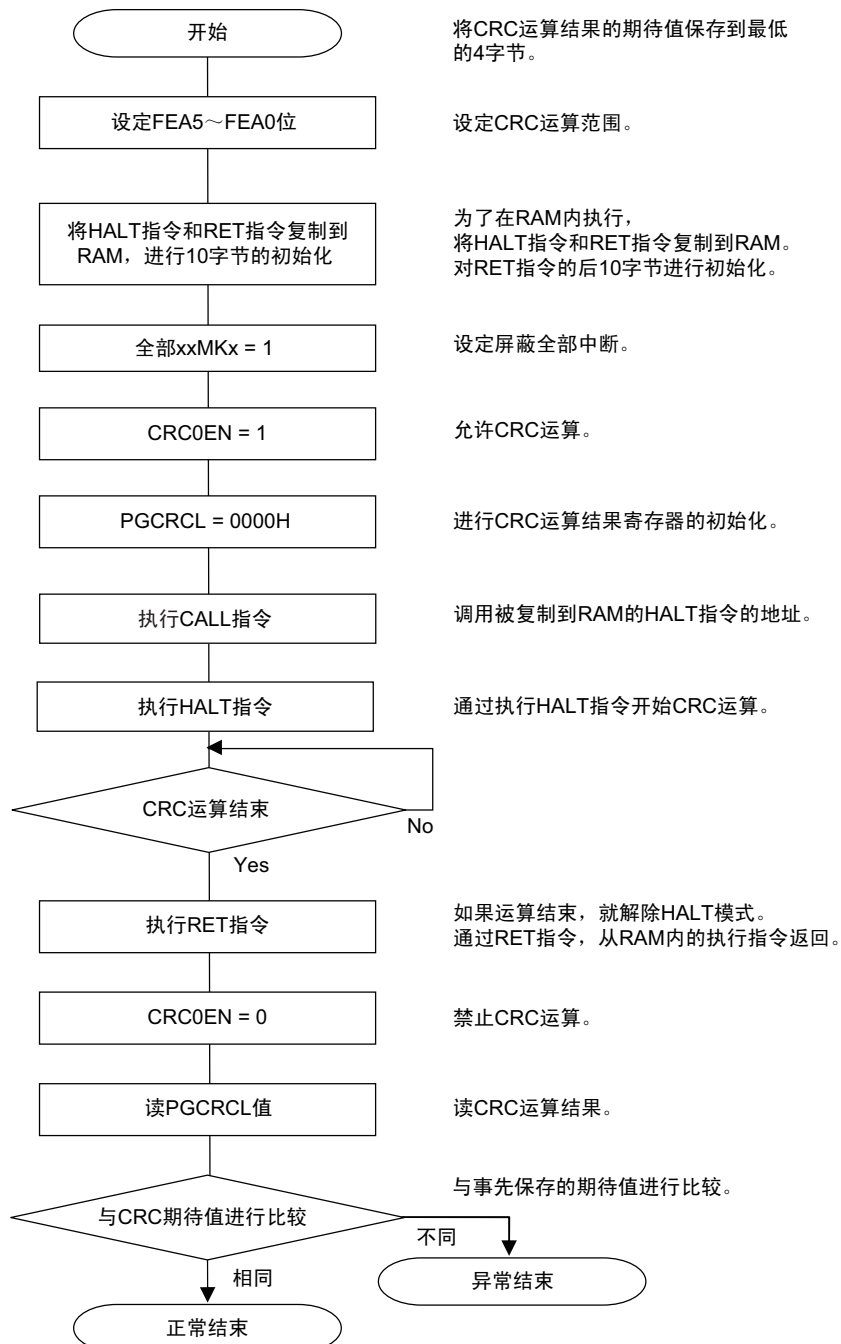
地址: F02F2H	复位后: 0000H	R/W							
符号	15	14	13	12	11	10	9	8	
PGCRCL	PGCRC15	PGCRC14	PGCRC13	PGCRC12	PGCRC11	PGCRC10	PGCRC9	PGCRC8	
	7	6	5	4	3	2	1	0	
	PGCRC7	PGCRC6	PGCRC5	PGCRC4	PGCRC3	PGCRC2	PGCRC1	PGCRC0	
	PGCRC15 ~ 0		高速 CRC 的运算结果						
	0000H ~ FFFFH		保存高速 CRC 的运算结果。						

注意 只有在 CRC0EN (CRC0CTL 寄存器的 bit7) 位为“1”时才能写 PGCRCL 寄存器。

闪存 CRC 运算功能 (高速 CRC) 的流程图如图 27-3 所示。

## &lt;操作流程&gt;

图 27-3 闪存 CRC 运算功能（高速 CRC）的流程图



- 注意 1. 只以代码闪存为 CRC 运算的对象。
2. 必须将 CRC 运算的期待值保存在代码闪存内运算范围后的区域。
3. 通过在 RAM 区执行 HALT 指令，CRC 运算变为有效。  
必须在 RAM 区执行 HALT 指令。

CRC 运算的期待值能使用综合开发环境“CubeSuite+”进行计算。有关详细内容，请参照《Integrated Development Environment CubeSuite+ User's Manual》。

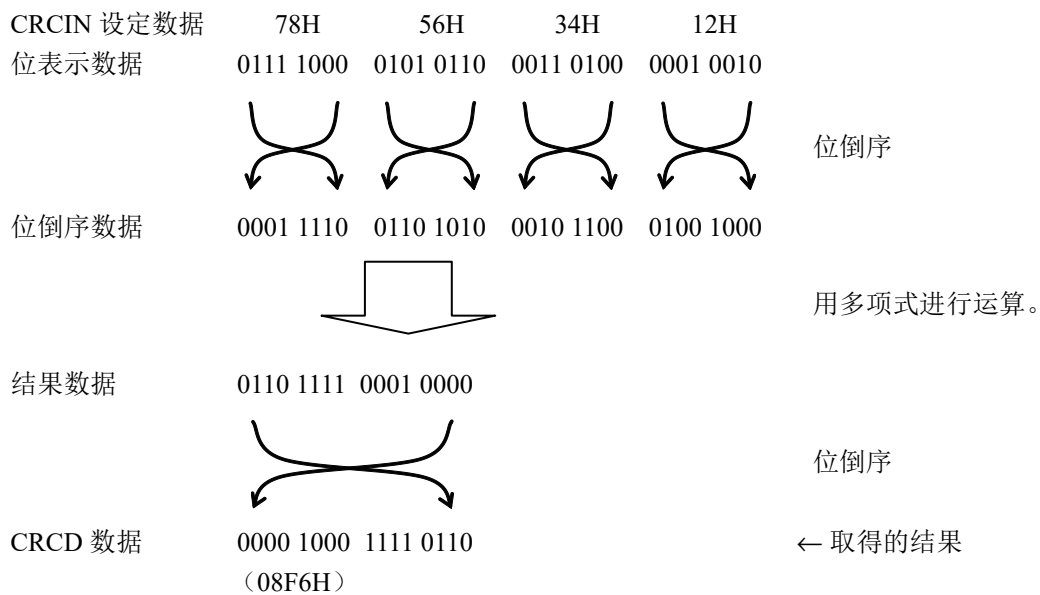
### 27.3.2 CRC 运算功能（通用 CRC）

为了必须保证运行过程中的安全，IEC61508 标准要求即使在 CPU 运行中也需要确认数据。

此通用 CRC 能在 CPU 运行中作为外围功能进行 CRC 运算。通用 CRC 不限于代码闪存区而能用于多用途的检查。通过软件（用户程序）指定要确认的数据。HALT 模式中的 CRC 运算功能只能在 DTC 传送过程中使用。

在主系统时钟运行模式或者副系统时钟运行模式中，能都使用 CRC 运算功能。

CRC 生成多项式使用 CRC-16-CCITT 的“ $X^{16}+X^{12}+X^5+1$ ”。因为考虑到是以 LSB 优先进行的通信，所以在将输入数据的位序颠倒后进行计算。例如，从 LSB 发送数据“12345678H”的情况，按照“78H”、“56H”、“34H”、“12H”的顺序给 CRCIN 寄存器写值，从 CRCD 寄存器得到“08F6H”的值。这是针对颠倒了数据“12345678H”的位序后的下列位序进行 CRC 运算的结果。



**注意** 在执行程序的过程中，因为调试程序将软件断点的设定行改写为断点指令，所以如果在 CRC 运算的对象区设定软件断点，CRC 的运算结果就不同。

#### 27.3.2.1 CRC 输入寄存器（CRCIN）

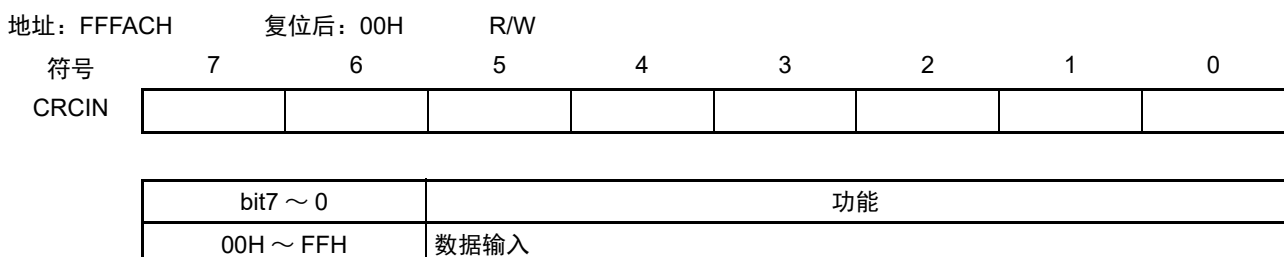
这是设定通用 CRC 的 CRC 计算数据的 8 位寄存器。

能设定的范围为“00H ~ FFH”。

通过 8 位存储器操作指令设定 CRCIN 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 27-4 CRC 输入寄存器（CRCIN）的格式





## 27.3.2.2 CRC 数据寄存器 (CRCD)

这是保存通用 CRC 运算结果的寄存器。

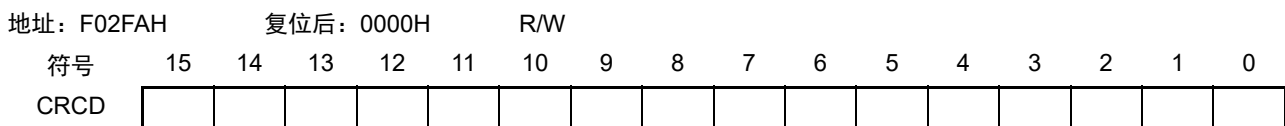
能设定的范围为“0000H ~ FFFFH”。

在写 CRCIN 寄存器开始经过 1 个 CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 后, 将 CRC 运算结果保存到 CRCD 寄存器。

通过 16 位存储器操作指令设定 CRCD 寄存器。

在产生复位信号后, 此寄存器的值变为“0000H”。

图 27-5 CRC 数据寄存器 (CRCD) 的格式

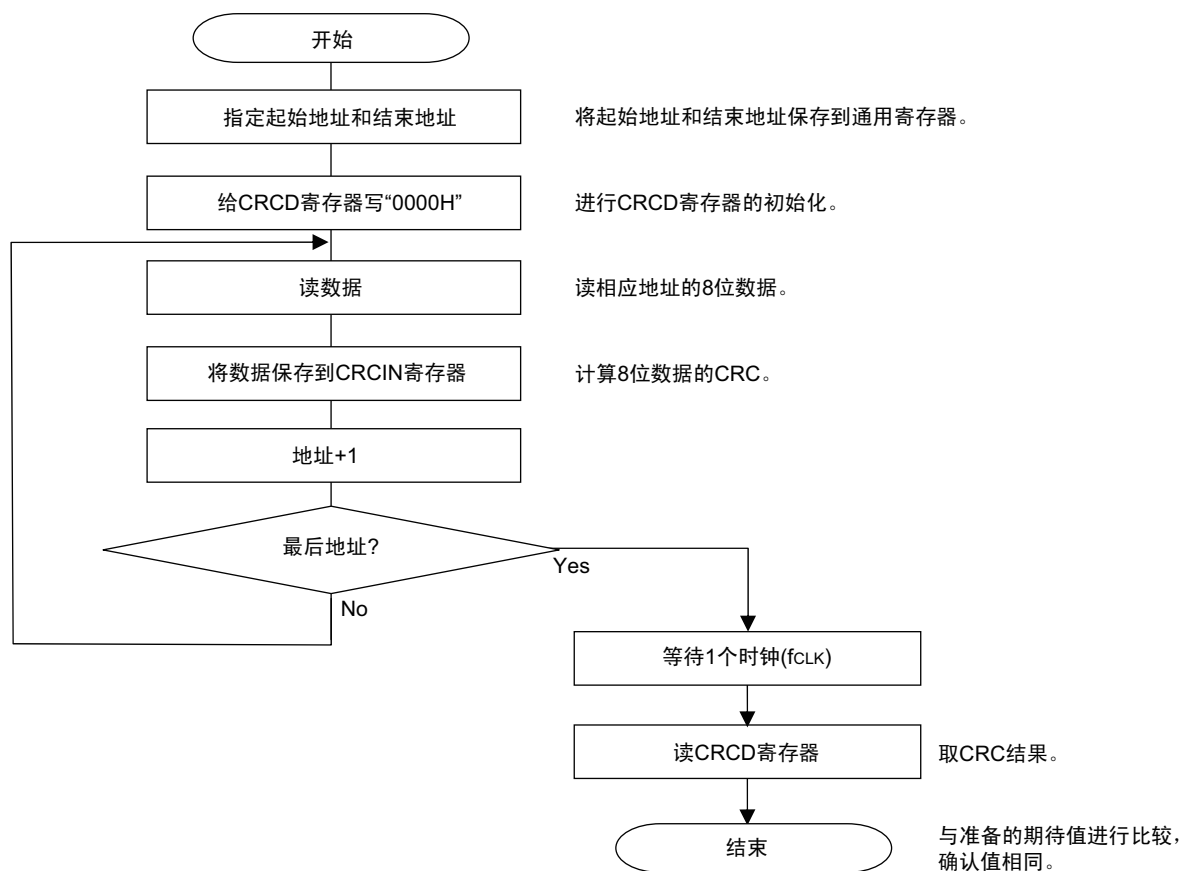


注意 1. 要读 CRCD 寄存器的写入值时, 必须在写 CRCIN 寄存器前读 CRCD 寄存器。

2. 如果 CRCD 寄存器的写操作与运算结果的保存发生竞争, 就忽视写操作。

<操作流程>

图 27-6 CRC 运算功能 (通用 CRC) 的流程图



### 27.3.3 RAM 奇偶校验错误检测功能

IEC60730 标准要求确认 RAM 数据。因此，R7F0C205-208 的 RAM 每 8 位附加 1 位奇偶校验位。RAM 奇偶校验错误检测功能在写数据时写奇偶校验位，而在读数据时检查奇偶校验位，并且能在发生奇偶校验错误时产生复位。

#### 27.3.3.1 RAM 奇偶校验错误控制寄存器 (RPECTL)

此寄存器控制奇偶校验的错误确认位和因奇偶校验错误而产生复位。

通过 1 位或者 8 位存储器操作指令设定 RPECTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 27-7 RAM 奇偶校验错误控制寄存器 (RPECTL) 的格式

地址: F00F5H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
RPECTL	RPERDIS	0	0	0	0	0	0	RPEF

RPERDIS	奇偶校验错误复位的屏蔽标志
0	允许产生奇偶校验错误复位。
1	禁止产生奇偶校验错误复位。

RPEF	奇偶校验错误状态标志
0	没有发生奇偶校验错误。
1	发生奇偶校验错误。

**注意** 在写数据时写奇偶校验位，而在读数据时检查奇偶校验位。

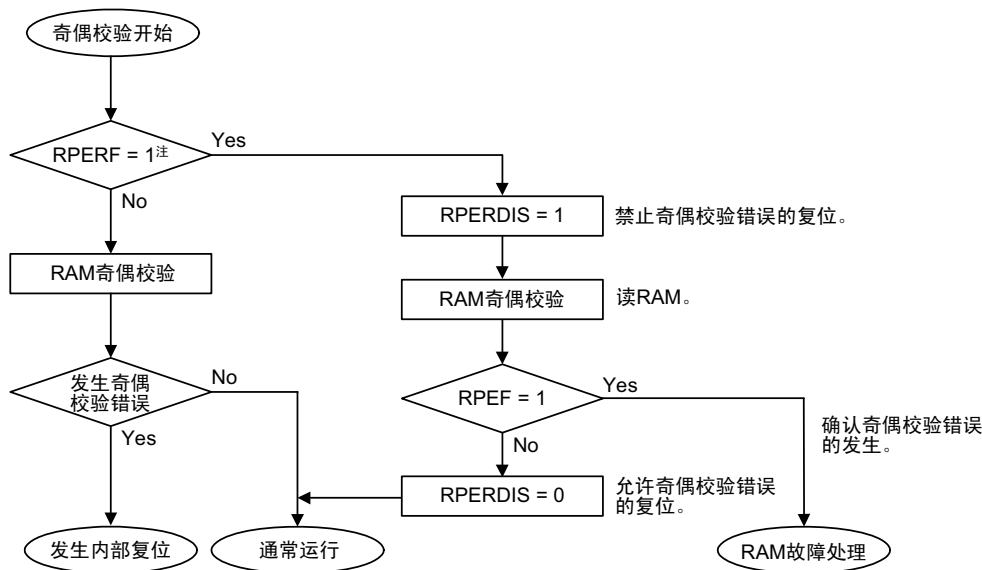
因此，当允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 时，必须在存取数据时并且在读数据前对“所用 RAM 区”进行初始化。

因为 RL78 为流水线运行，所以 CPU 进行预读，有可能因读所用 RAM 区前的未初始化 RAM 区而发生 RAM 奇偶校验错误。因此，当允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 时，必须在执行 RAM 区的指令时对“所用 RAM 区 +10 字节”的区域进行初始化。

**备注 1.** 初始状态为允许产生奇偶校验错误复位 (RPERDIS=0)。

- 即使设定为禁止产生奇偶校验错误复位 (RPERDIS=1)，也在发生奇偶校验错误时将 RPEF 标志置“1”。如果在 RPEF 位为“1”的状态下设定为允许产生奇偶校验错误复位 (RPERDIS=0)，就在将 RPERDIS 清“0”时产生奇偶校验错误复位。
- 在发生奇偶校验错误时将 RPECTL 寄存器的 RPEF 标志置“1”，通过写“0”或者全部复位源将 RPEF 标志清“0”。当 RPEF 标志为“1”时，即使读未发生奇偶校验错误的 RAM，RPEF 标志也保持“1”的状态。
- RAM 奇偶校验检测的范围不包括通用寄存器。

图 27-8 RAM 奇偶校验的流程



注 有关 RAM 奇偶错误的内部复位的确认，请参照“第 24 章 复位功能”。

### 27.3.4 RAM 保护功能

为了必须保证运行过程中的安全，IEC61508 标准要求即使 CPU 失控也需要保护存储在 RAM 的重要数据。此 RAM 保护功能用于保护被指定的 RAM 空间的数据。如果设定为 RAM 保护功能，指定空间的 RAM 写操作就无效，但是能正常读取。

#### 27.3.4.1 非法存储器存取检测控制寄存器 (IAWCTL)

此寄存器控制是否允许检测非法存储器的存取以及控制 RAM/SFR 保护功能。RAM 保护功能使用 GRAM1 位和 GRAM0 位。通过 8 位存储器操作指令设定 IAWCTL 寄存器。在产生复位信号后，此寄存器的值变为“00H”。

图 27-9 非法存储器存取检测控制寄存器 (IAWCTL) 的格式

地址: F0078H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IAWCTL	IAWEN	0	GRAM1	GRAM0	0	GPORT	GINT	GCSC

GRAM1	GRAM0	RAM 保护空间注
0	0	无效。能写 RAM。
0	1	RAM 起始地址开始的 128 字节
1	0	RAM 起始地址开始的 256 字节
1	1	RAM 起始地址开始的 512 字节

注 RAM 的起始地址因产品内置的 RAM 容量而变。

### 27.3.5 SFR 保护功能

为了必须保证运行过程中的安全，IEC61508标准要求即使CPU失控也需要保护重要的SFR，使其免遭改写。

SFR 保护功能用于保护端口功能、中断功能、时钟控制功能、电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器的数据。

如果设定为 SFR 保护功能，被保护的 SFR 的写操作就无效，但是能正常读取。

#### 27.3.5.1 非法存储器存取检测控制寄存器（IAWCTL）

此寄存器控制是否允许检测非法存储器的存取以及控制 RAM/SFR 保护功能。

SFR 保护功能使用 GPORT 位、GINT 位和 GCSC 位。

通过 8 位存储器操作指令设定 IAWCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 27-10 非法存储器存取检测控制寄存器（IAWCTL）的格式

地址: F0078H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IAWCTL	IAWEN	0	GRAM1	GRAM0	0	GPORT	GINT	GCSC

GPORT	端口功能的控制寄存器的保护
0	无效。能读写端口功能的控制寄存器。
1	有效。端口功能的控制寄存器的写操作无效，能读。 [被保护的SFR] PMxx、PUxx、PIMxx、POMxx、PPOM6、PPOM7、PMCxx、PIOR0~PIOR3、PFSEGxx、PFSEGR、ISCLCD、TSSEL0 ~ TSSEL2、VTSEL 注

GINT	中断功能的寄存器的保护
0	无效。能读写中断功能的控制寄存器。
1	有效。中断功能的控制寄存器的写操作无效，能读。 [被保护的SFR] IFxx、MKxx、PRxx、EGPx、EGNx

GCSC	时钟控制功能、电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器的保护
0	无效。能读写时钟控制功能、电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器。
1	有效。时钟控制功能、电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器的写操作无效，能读。 [被保护的SFR] CMC、CSC、OSTS、CKC、PERx、OSMC、LVIM、LVIS、RPECTL、ADCKS

注 不保护 Pxx（端口寄存器）。

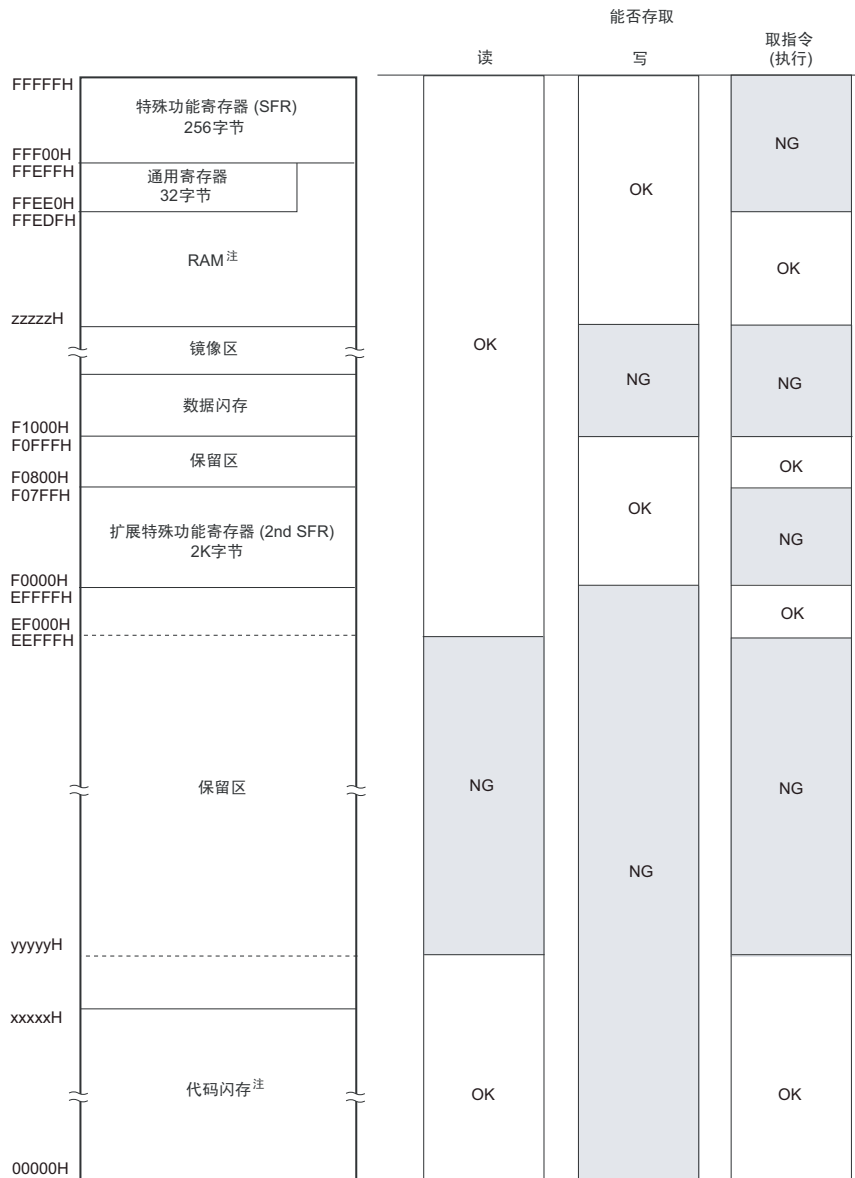
### 27.3.6 非法存储器存取检测功能

IEC60730 标准要求需要确认 CPU 和中断是否正常运行。

非法存储器存取检测功能在存取被规定的非法存取检测空间时产生复位。

非法存取检测空间为图 27-11 中记载为“NG”的范围。

图 27-11 非法存取检测空间



注 各产品的代码闪存、RAM 和检测最低位地址如下所示：

产品	代码闪存 (00000H ~ xxxxxH)	RAM (zzzzzH ~ FFEFFH)	读 / 取指令 (执行) 时的 检测最低位地址 (yyyyyH)
R7F0C205L	49152×8 位 (00000H ~ 0BFFFH)	5632×8 位 (FE900H ~ FFEFFH)	10000H
R7F0C206L、R7F0C206M	65536×8 位 (00000H ~ 0FFFFH)	6144×8 位 (FE700H ~ FFEFFH)	10000H
R7F0C207M	98304×8 位 (00000H ~ 17FFFH)	7168×8 位 (FE300H ~ FFEFFH)	20000H
R7F0C208M	131072×8 位 (00000H ~ 1FFFFH)	8192×8 位 (FDF00H ~ FFEFFH)	20000H

## 27.3.6.1 非法存储器存取检测控制寄存器 (IAWCTL)

此寄存器控制是否允许检测非法存储器的存取以及控制 RAM/SFR 保护功能。

非法存储器存取检测功能使用 IAWEN 位。

通过 8 位存储器操作指令设定 IAWCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 27-12 非法存储器存取检测控制寄存器 (IAWCTL) 的格式

地址: F0078H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IAWCTL	IAWEN	0	GRAM1	GRAM0	0	GPORT	GINT	GCSC

IAWEN 注	非法存储器存取的检测控制
0	非法存储器存取的检测无效。
1	非法存储器存取的检测有效。

注 IAWEN 位只有写“1”的操作有效，IAWEN 位为“1”后的写“0”的操作无效。

备注 在选项字节 (000C0H) 的 WDTON 位为“1” (允许看门狗定时器运行) 时，即使 IAWEN 位为“0”，非法存储器存取检测功能也有效。

### 27.3.7 频率检测功能

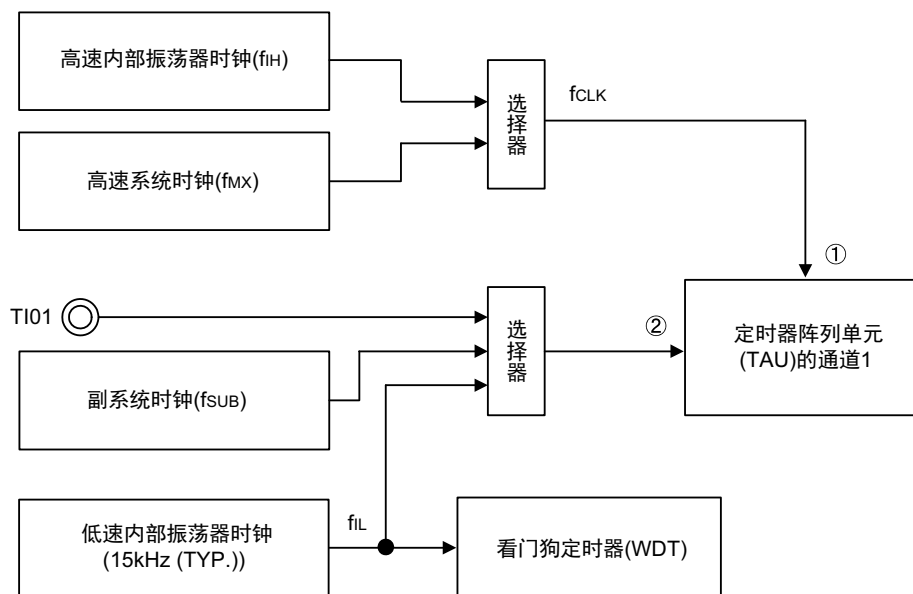
IEC60730 标准要求确认振荡频率是否正常。

频率检测功能可使用 CPU/ 外围硬件的时钟频率 ( $f_{CLK}$ )，并且通过测量定时器阵列单元 (TAU) 的通道 1 输入脉冲，判断 2 个时钟的比率关系是否正确。但是，如果某 1 个时钟或者 2 个时钟完全停止振荡，就不能判断 2 个时钟的比率关系。

#### <要比较的时钟>

- ① CPU/外围硬件的时钟频率 ( $f_{CLK}$ ):
  - 高速内部振荡器时钟 ( $f_{IH}$ )
  - 高速系统时钟 ( $f_{MX}$ )
- ② 定时器阵列单元的通道 1 输入:
  - 通道 1 的定时器输入 (TI01)
  - 低速内部振荡器时钟 ( $f_{IL}$ : 15kHz (TYP.))
  - 副系统时钟 ( $f_{SUB}$ )

图 27-13 频率检测功能的结构



当输入脉冲间隔的测量结果为异常值时，能判断为“时钟频率异常”。

有关输入脉冲间隔的测量方法，请参照“6.8.3 作为输入脉冲间隔测量的运行”。

## 27.3.7.1 定时器输入选择寄存器 0 (TIS0)

此寄存器选择定时器阵列单元 (TAU) 的通道 1 的定时器输入。

通过 8 位存储器操作指令设定 TIS0 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 27-14 定时器输入选择寄存器 0 (TIS0) 的格式

地址: F0074H	复位后: 00H	R/W							
符号	7	6	5	4	3	2	1	0	
TIS0	0	0	0	TIS04	0	TIS02	TIS01	TIS00	

TIS04	TAU 通道 0 的输入源切换
0	定时器输入引脚 (TI00) 的输入信号
1	ELC 的事件输入信号

TIS02	TIS01	TIS00	TAU 通道 1 使用的定时器输入的选择
0	0	0	定时器输入引脚 (TI01) 的输入信号
0	0	1	ELC 的事件输入信号
0	1	0	定时器输入引脚 (TI01) 的输入信号
0	1	1	
1	0	0	低速内部振荡器时钟 ( $f_{IL}$ )
1	0	1	副系统时钟 ( $f_{SUB}$ )
上述以外			禁止设定

注意 1. 选择的定时器输入的高电平宽度和低电平宽度必须不小于  $1/f_{MCK}+10ns$ 。

因此, 在选择  $f_{SUB}$  为  $f_{CLK}$  (CKS 寄存器的 CSS=1) 时, 不能将 TIS02 位置“1”。

- 通过定时器输入选择寄存器 0 (TIS0) 选择 ELC 的事件输入信号时, 定时器时钟选择寄存器 0 (TPS0) 必须选择  $f_{CLK}$ 。



### 27.3.8 A/D 测试功能

IEC60730 标准要求进行 A/D 转换器的测试。此 A/D 测试功能是检测 12 位 A/D 转换器故障的自判断功能，对内部生成的 0V、基准电源  $\times 1/2$  和基准电源中的 1 个电压值进行 A/D 转换。

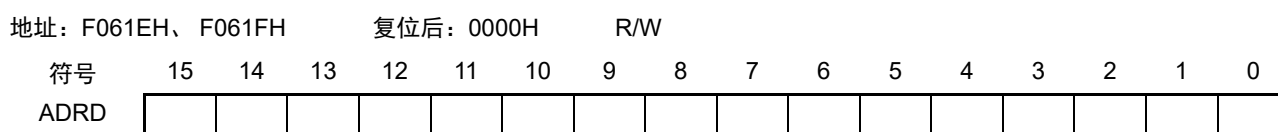
#### 27.3.8.1 A/D 自诊断数据寄存器 (ADRD)

ADRD 寄存器是 16 位只读寄存器，保存通过 12 位 A/D 转换器的自诊断进行 A/D 转换后的结果。

通过 16 位存储器操作指令设定 ADRD 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 27-15 A/D 自诊断数据寄存器 (ADRD) 的格式



ADRD 寄存器的格式根据以下条件而不同。

- A/D 数据寄存器格式选择位 (ADCER.ADRFMT) 的设定值 (向右靠齐或者向左靠齐)

各条件下的格式如下所示。

- 设定为向右靠齐的格式时  
将 A/D 转换值保存到 bit11 ~ 0，自诊断状态保存到 bit15 和 bit14。bit13 和 bit12 的读取值为“0”。
- 设定为向左靠齐的格式时  
将 A/D 转换值保存到 bit15 ~ 4，自诊断状态保存到 bit1 和 bit0。bit3 和 bit2 的读取值为“0”。

A/D 自诊断功能不适用于 A/D 转换加法运算模式和 A/D 转换平均模式。有关自诊断的详细内容，请参照“12.3.8 A/D 控制扩展寄存器 (ADCER)”。

表 27-1 自诊断状态的内容

向右靠齐格式时的 bit15 和 bit14 向左靠齐格式时的 bit1 和 bit0	自诊断状态
00b	表示从上电后未执行 1 次自诊断。
01b	表示执行了 0V 电压值的自诊断。
10b	表示执行了基准电源 $\times 1/2$ 电压值的自诊断。
11b	表示执行了基准电源电压值的自诊断。

### 27.3.9 输入 / 输出引脚的数字输出信号电平检测功能

IEC60730 标准要求确认 I/O 功能是否正常。

输入 / 输出引脚的数字输出信号电平检测功能在引脚为输出模式时，能读引脚的数字输出电平。

#### 27.3.9.1 端口模式选择寄存器 (PMS)

此寄存器选择在引脚为输出模式（端口模式寄存器 (PMm) 的 PMmn 位为“0”）时是读端口的输出锁存器的值还是读端口的输出电平。

通过 1 位或者 8 位存储器操作指令设定 PMS 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 27-16 端口模式选择寄存器 (PMS) 的格式

地址: F007BH	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
PMS	0	0	0	0	0	0	0	PMS0

PMS0	在引脚为输出模式 (PMmn 位为“0”) 时读数据的选择
0	读 Pmn 寄存器的值。
1	读引脚的数字输出电平。

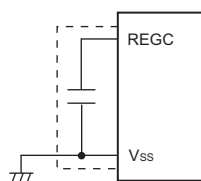
备注 m=1、2、4、6、7、9~11、14、15  
n=0~7

- 注意 1. 当将 PMS 寄存器的 PMS0 位置“1”时，不能通过读 - 改指令改写 Px 寄存器。要改写 Px 寄存器时，必须使用 8 位存储器操作指令。
2. LCD 专用引脚和输入专用引脚 (P121 ~ P124、P137) 的 PMS 控制无效。
3. 当将 SEG 复用引脚用作 SEG 输出时，PMS 控制无效 (读取值固定为“L”电平)。
4. 当将 TSxx 复用引脚用作 TSxx 输出时，PMS 控制无效 (读取值固定为“L”电平)。
5. 当将 P102 (TKBO00)、P157 (TKBO00)、P103 (TKBO01)、P104 (TKBO01) 引脚用作 TMKB2 输出并且强制输出停止功能有效时 (只在 Hi-Z 时)，PMS 控制无效 (读取值固定为“L”电平)。
6. 当 IICA0EN 位 (PER0 寄存器的 bit4) 为“0”时，P101 引脚和 P100 引脚的 PMS 控制无效。

## 第 28 章 稳压器

### 28.1 稳压器的概要

R7F0C205-208 内置使器件内部恒压工作的电路。为了使稳压器的输出电压稳定，必须通过电容器（0.47 ~ 1 $\mu$ F）将 REGC 引脚连接 V<sub>SS</sub>。另外，为了稳定内部电压，必须使用特性好的电容器。



注意 必须尽量缩短上图虚线部分的布线。

稳压器的输出电压如表 28-1 所示。

表 28-1 稳压器的输出电压条件

模式	输出电压	条件
LV（低电压主）模式	1.8V	—
LS（低速主）模式		—
HS（高速主）模式	1.8V	STOP 模式
		在 CPU 以副系统时钟（ $f_{XT}$ ）运行的过程中，高速系统时钟（ $f_{MX}$ ）和高速内部振荡器时钟（ $f_{IH}$ ）都停止振荡。
	在设定为 CPU 以副系统时钟（ $f_{XT}$ ）运行时的 HALT 模式中，高速系统时钟（ $f_{MX}$ ）和高速内部振荡器时钟（ $f_{IH}$ ）都停止振荡。	
	2.1V	上述以外（包含片上调试期间）注

注 在片上调试期间转移到副系统时钟运行模式或者 STOP 模式时，稳压器的输出电压保持 2.1V（不变为 1.8V）。

## 第 29 章 选项字节

### 29.1 选项字节的功能

R7F0C205-208 的闪存地址 000C0H ~ 000C3H 为选项字节区。

选项字节由用户选项字节（000C0H ~ 000C2H）和片上调试选项字节（000C3H）构成。

在接通电源或者复位启动时，自动参照选项字节进行指定功能的设定。在使用本产品时，必须通过选项字节进行以下功能的设定。

对于没有配置功能的位，不能更改初始值。

要在自编程过程中使用引导交换功能时，因为 000C0H ~ 000C3H 被 010C0H ~ 010C3H 替换，所以必须给 010C0H ~ 010C3H 设定和 000C0H ~ 000C3H 相同的值。

**注意** 与是否使用各功能无关，必须设定选项字节。

#### 29.1.1 用户选项字节（000C0H ~ 000C2H/010C0H ~ 010C2H）

##### (1) 000C0H/010C0H

- 看门狗定时器的运行
  - 允许或者禁止计数器的计数。
  - 在 HALT/STOP 模式中停止或者允许运行。
- 看门狗定时器的上溢时间的设定
- 看门狗定时器的窗口打开期间的设定
- 看门狗定时器的间隔中断的设定
  - 使用或者不使用间隔中断。

**注意** 在引导交换时，000C0H 被 010C0H 替换，因此必须给 010C0H 设定和 000C0H 相同的值。

##### (2) 000C1H/010C1H

- LVD 运行模式的设定
  - 中断&复位模式
  - 复位模式
  - 中断模式
  - LVD 为 OFF（使用  $\overline{\text{RESET}}$  引脚的外部复位输入）。
- LVD 检测电平（ $V_{\text{LVDH}}$ 、 $V_{\text{LVDL}}$ 、 $V_{\text{LVD}}$ ）的设定

**注意 1.** 当电源电压上升时，必须在电源电压达到“34.4 AC 特性”所示的工作电压范围前，通过电压检测电路或者外部复位保持复位状态；当电源电压下降时，必须在电源电压低于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位置为复位状态。

工作电压范围取决于用户选项字节（000C2H/010C2H）的设定。

**2.** 在引导交换时，000C1H 被 010C1H 替换，因此必须给 010C1H 设定和 000C1H 相同的值。

### (3) 000C2H/010C2H

- 闪存运行模式的设定  
根据使用的主系统时钟频率 ( $f_{\text{MAIN}}$ ) 和电源电压 ( $V_{\text{DD}}$ ) 进行设定。
  - LV (低电压主) 模式
  - LS (低速主) 模式
  - HS (高速主) 模式
- 高速内部振荡器的频率设定
  - 从 48MHz、24MHz、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz、1MHz(TYP.) 中选择。

**注意** 在引导交换时，000C2H 被 010C2H 替换，因此必须给 010C2H 设定和 000C2H 相同的值。

### 29.1.2 片上调试选项字节 (000C3H/010C3H)

- 片上调试运行的控制
  - 禁止或者允许片上调试运行。
- 安全 ID 验证失败时闪存数据的处理
  - 是否在片上调试安全 ID 验证失败时擦除闪存的数据。

**注意** 在引导交换时，000C3H 被 010C3H 替换，因此必须给 010C3H 设定和 000C3H 相同的值。

## 29.2 用户选项字节的格式

图 29-1 用户选项字节（000C0H/010C0H）的格式

地址：000C0H/010C0H 注 1

7	6	5	4	3	2	1	0
WDTINT	WINDOW1	WINDOW0	WDTON	WDCS2	WDCS1	WDCS0	WDSTBYON

WDTINT	看门狗定时器的间隔中断的使用 / 不使用
0	不使用间隔中断。
1	当达到上溢时间的 $75\%+1/2f_{IL}$ 时，发生间隔中断。

WINDOW1	WINDOW0	看门狗定时器的窗口打开期间注 2
0	0	禁止设定
0	1	50%
1	0	禁止设定
1	1	100%

WDTON	看门狗定时器的计数器运行控制
0	禁止计数器运行（解除复位后停止计数）。
1	允许计数器运行（解除复位后开始计数）。

WDCS2	WDCS1	WDCS0	看门狗定时器的上溢时间 ( $f_{IL}=17.25\text{kHz}(\text{MAX.})$ )
0	0	0	$2^6/f_{IL}$ (3.71ms)
0	0	1	$2^7/f_{IL}$ (7.42ms)
0	1	0	$2^8/f_{IL}$ (14.84ms)
0	1	1	$2^9/f_{IL}$ (29.68ms)
1	0	0	$2^{11}/f_{IL}$ (118.72ms)
1	0	1	$2^{13}/f_{IL}$ (474.90ms)
1	1	0	$2^{14}/f_{IL}$ (949.80ms)
1	1	1	$2^{16}/f_{IL}$ (3799.19ms)

WDSTBYON	看门狗定时器的计数器运行控制（HALT/STOP 模式）
0	在 HALT/STOP 模式中，停止计数器运行注 2。
1	在 HALT/STOP 模式中，允许计数器运行。

- 注 1. 在引导交换时，000C0H 被 010C0H 替换，因此必须给 010C0H 设定和 000C0H 相同的值。  
 2. 当 WDSTBYON 位为“0”时，与 WINDOW1 位和 WINDOW0 位的值无关，窗口打开期间为 100%。

备注  $f_{IL}$ ：低速内部振荡器的时钟频率

图 29-2 用户选项字节（000C1H/010C1H）的格式 (1/2)

地址：000C1H/010C1H注

7	6	5	4	3	2	1	0
VPOC2	VPOC1	VPOC0	1	LVIS1	LVIS0	LVIMDS1	LVIMDS0

- LVD的设定（中断&复位模式）

检测电压			选项字节的设定值														
V <sub>LVDH</sub>		V <sub>LVDL</sub>	模式设定		VPOC2	VPOC1	VPOC0	LVIS1	LVIS0								
上升	下降	下降	LVIMDS1	LVIMDS0													
1.77V	1.73V	1.63V	1	0	0	0	0	1	0								
1.88V	1.84V							0	1								
2.92V	2.86V							0	0								
1.98V	1.94V	1.84V			1	0	0	1	1	1	0						
2.09V	2.04V									0	1						
3.13V	3.06V									0	0						
2.61V	2.55V	2.45V					1	0	1	0	1	1	0				
2.71V	2.65V											0	1				
3.75V	3.67V											0	0				
2.92V	2.86V	2.75V							1	1	1	1	1	1	0		
3.02V	2.96V													0	1		
4.06V	3.98V													0	0		
— 上述以外											上述以外禁止设定						

- LVD的设定（复位模式）

检测电压		选项字节的设定值						
V <sub>LVD</sub>		模式设定		VPOC2	VPOC1	VPOC0	LVIS1	LVIS0
上升	下降	LVIMDS1	LVIMDS0					
1.67V	1.63V	1	1	0	0	0	1	1
1.77V	1.73V				0	0	1	0
1.88V	1.84V				0	1	1	1
1.98V	1.94V				0	1	1	0
2.09V	2.04V				0	1	0	1
2.50V	2.45V				1	0	1	1
2.61V	2.55V				1	0	1	0
2.71V	2.65V				1	0	0	1
2.81V	2.75V				1	1	1	1
2.92V	2.86V				1	1	1	0
3.02V	2.96V				1	1	0	1
3.13V	3.06V				0	1	0	0
3.75V	3.67V				1	0	0	0
4.06V	3.98V				1	1	0	0
—					上述以外禁止设定			

注 在引导交换时，000C1H被010C1H替换，因此必须给010C1H设定和000C1H相同的值。

备注 1. 有关LVD电路的详细内容，请参照“第26章 电压检测电路”。

2. 检测电压是TYP.值。详细内容请参照“34.6.5 LVD电路特性”。

图 29-2 用户选项字节（000C1H/010C1H）的格式 (2/2)

地址：000C1H/010C1H注

7	6	5	4	3	2	1	0
VPOC2	VPOC1	VPOC0	1	LVIS1	LVIS0	LVIMDS1	LVIMDS0

- LVD 的设定（中断模式）

检测电压		选项字节的设定值									
$V_{LVD}$		模式设定		VPOC2	VPOC1	VPOC0	LVIS1	LVIS0			
上升	下降	LVIMDS1	LVIMDS0								
1.67V	1.63V	0	1	0	0	0	1	1			
1.77V	1.73V				0	0	1	0			
1.88V	1.84V				0	1	1	1			
1.98V	1.94V				0	1	1	0			
2.09V	2.04V				0	1	0	1			
2.50V	2.45V				1	0	1	1			
2.61V	2.55V				1	0	1	0			
2.71V	2.65V				1	0	0	1			
2.81V	2.75V				1	1	1	1			
2.92V	2.86V				1	1	1	0			
3.02V	2.96V				1	1	0	1			
3.13V	3.06V				0	1	0	0			
3.75V	3.67V				1	0	0	0			
4.06V	3.98V				1	1	0	0			
—	—				上述以外禁止设定						

- LVD为OFF的设定（使用因RESET引脚引起的外部复位输入）

检测电压		选项字节的设定值						
$V_{LVDH}$		模式设定		VPOC2	VPOC1	VPOC0	LVIS1	LVIS0
上升	下降	LVIMDS1	LVIMDS0					
—	—	×	1	1	×	×	×	×
—	—	上述以外禁止设定						

注 在引导交换时，000C1H 被 010C1H 替换，因此必须给 010C1H 设定和 000C1H 相同的值。

注意 1. 必须给 bit4 写“1”。

- 当电源电压上升时，必须在电源电压达到“34.4 AC 特性”所示的工作电压范围前，通过电压检测电路或者外部复位保持复位状态；当电源电压下降时，必须在电源电压低于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位位置为复位状态。

工作电压范围取决于用户选项字节（000C2H/010C2H）的设定。

备注 1. ×：忽略

- 有关 LVD 电路的详细内容，请参照“第 26 章 电压检测电路”。
- 检测电压是 TYP. 值。详细内容请参照“34.6.5 LVD 电路特性”。



图 29-3 选项字节（000C2H/010C2H）的格式

地址：000C2H/010C2H注

7	6	5	4	3	2	1	0
CMODE1	CMODE0	1	FRQSEL4	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0

CMODE1	CMODE0	闪存运行模式的设定		
			工作频率范围 ( $f_{MAIN}$ )	工作电压范围 ( $V_{DD}$ )
0	0	LV (低电压主) 模式	1MHz ~ 4MHz	1.6V ~ 5.5V
1	0	LS (低速主) 模式	1MHz ~ 8MHz	1.8V ~ 5.5V
1	1	HS (高速主) 模式	1MHz ~ 16MHz	2.4V ~ 5.5V
			1MHz ~ 24MHz	2.7V ~ 5.5V
上述以外		禁止设定		

FRQSEL4	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0	高速内部振荡器的时钟频率	
					$f_{HOCO}$	$f_{IH}$
1	0	0	0	0	48MHz	24MHz
0	0	0	0	0	24MHz	24MHz
0	1	0	0	1	16MHz	16MHz
0	0	0	0	1	12MHz	12MHz
0	1	0	1	0	8MHz	8MHz
0	0	0	1	0	6MHz	6MHz
0	1	0	1	1	4MHz	4MHz
0	0	0	1	1	3MHz	3MHz
0	1	1	0	0	2MHz	2MHz
0	1	1	0	1	1MHz	1MHz
上述以外					禁止设定	

注 在引导交换时，000C2H 被 010C2H 替换，因此必须给 010C2H 设定和 000C2H 相同的值。

注意 1. 必须给 bit5 写“1”。

2. 工作频率范围和工作电压范围因闪存的各运行模式而不同。详细内容请参照“34.4 AC 特性”。

### 29.3 片上调试选项字节的格式

片上调试选项字节的格式如下所示。

图 29-4 片上调试选项字节（000C3H/010C3H）的格式

地址：000C3H/010C3H注

7	6	5	4	3	2	1	0
OCDENSET	0	0	0	0	1	0	OCDERSD

OCDENSET	OCDERSD	片上调试运行的控制
0	0	禁止片上调试运行。
0	1	禁止设定
1	0	允许片上调试运行。 在片上调试安全 ID 验证失败时，擦除闪存的数据。
1	1	允许片上调试运行。 在片上调试安全 ID 验证失败时，不擦除闪存的数据。

注 在引导交换时，000C3H 被 010C3H 替换，因此必须给 010C3H 设定和 000C3H 相同的值。

注意 只有 bit7 和 bit0（OCDENSET 和 OCDERSD）才能指定值。  
必须给 bit6～1 写“000010B”。

备注 bit3～1 的值在使用片上调试功能时被改写，因此在设定后变为不定值。  
但是，在设定时必须给 bit3～1 设定初始值（0、1、0）。

## 29.4 选项字节的设定

用户选项字节和片上调试选项字节除了在源程序中记述以外，还能通过链接选项进行设定。此时，即使在如下的源程序中有记述也优先链接选项的设定。

选项字节设定的软件记述例子如下所示。

OPT	CSEG	OPT_BYTE	
	DB	36H	; 不使用看门狗定时器的间隔中断。 ; 允许看门狗定时器运行。 ; 看门狗定时器的窗口打开期间为 50%。 ; 看门狗定时器的上溢时间为 $2^9/f_{IL}$ 。 ; 在 HALT/STOP 模式中，停止看门狗定时器的运行。
	DB	1AH	; $V_{LVDL}$ 选择 1.63V。 ; $V_{LVDH}$ 选择上升 1.77V、下降 1.73V。 ; 选择中断 & 复位模式作为 LVD 运行模式。
	DB	2DH	; 选择 LV（低电压主）模式作为闪存运行模式。 ; 选择高速内部振荡器的时钟频率 1MHz。
	DB	85H	; 允许片上调试运行，在安全 ID 验证失败时不擦除闪存的数据。

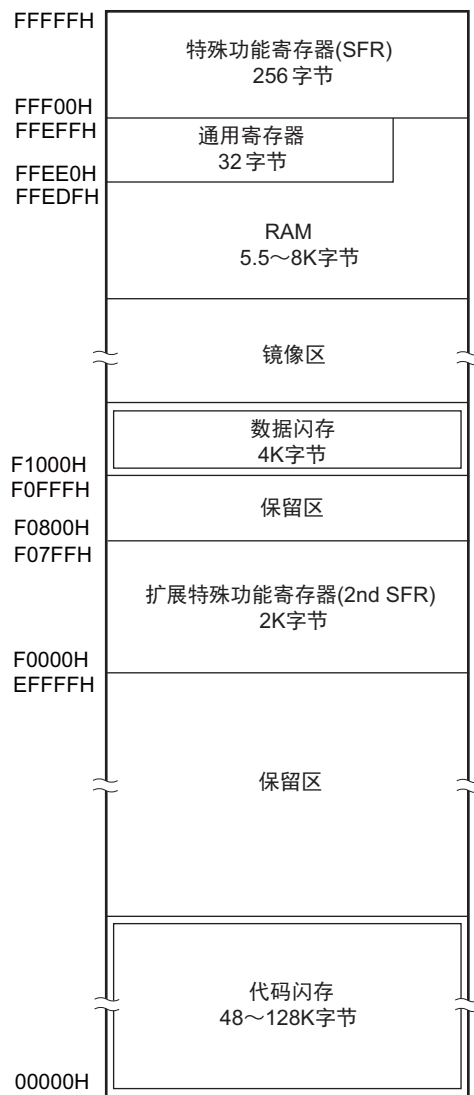
要在自编程过程中使用引导交换功能时，因为 000C0H ~ 000C3H 被 010C0H ~ 010C3H 替换，所以必须按照以下方式给 010C0H ~ 010C3H 设定和 000C0H ~ 000C3H 相同的值。

OPT2	CSEG	AT	010C0H	
	DB		36H	; 不使用看门狗定时器的间隔中断。 ; 允许看门狗定时器运行。 ; 看门狗定时器的窗口打开期间为 50%。 ; 看门狗定时器的上溢时间为 $2^9/f_{IL}$ 。 ; 在 HALT/STOP 模式中，停止看门狗定时器的运行。
	DB		1AH	; $V_{LVDL}$ 选择 1.63V。 ; $V_{LVDH}$ 选择上升 1.77V、下降 1.73V。 ; 选择中断 & 复位模式作为 LVD 运行模式。
	DB		2DH	; 选择 LV（低电压主）模式作为闪存运行模式。 ; 选择高速内部振荡器的时钟频率 1MHz。
	DB		85H	; 允许片上调试运行，在安全 ID 验证失败时不擦除闪存的数据。

**注意** 当通过汇编语言指定选项字节时，CSEG 伪指令的重定位属性名必须使用 OPT\_BYTE。为了使用引导交换功能而给 010C0H ~ 010C3H 指定选项字节时，必须使用重定位属性 AT 来指定绝对地址。

## 第 30 章 闪存

RL78 微控制器内置可进行编程、擦除和重新编程的闪存。闪存有可执行程序区的“代码闪存”和数据保存区的“数据闪存”。



闪存的编程方法如下所示。

能使用闪存编程器或者外部器件（UART 通信）对代码闪存进行串行编程或者通过自编程改写代码闪存。

- 使用闪存编程器进行的串行编程（参照“30.1 使用闪存编程器的串行编程”）  
能使用专用闪存编程器进行板上或者板外编程。
- 使用外部器件（UART 通信）进行的串行编程（参照“30.2 使用外部器件（内置 UART）的串行编程”）  
能通过和外部器件（单片机或者 ASIC）的 UART 通信进行板上或者板外编程。
- 自编程（参照“30.6 自编程”）  
能让用户应用程序利用闪存自编程库进行代码闪存的自改写。

在用户程序执行过程中，能使用数据闪存库对数据闪存进行改写（后台操作）。有关数据闪存的存取和编程，请参照“30.8 数据闪存”。

### 30.1 使用闪存编程器的串行编程

能使用以下的专用闪存编程器对 RL78 微控制器的内部闪存进行数据编程。

- PG-FP5、FL-PR5
- 片上调试仿真器

能使用专用闪存编程器进行板上或者板外编程。

#### (1) 板上编程

在将 RL78 微控制器安装到目标系统后改写闪存的内容。必须在目标系统上安装连接专用闪存编程器的连接器。

#### (2) 板外编程

在将 RL78 微控制器安装到目标系统前使用专用编程适配器（FA 系列）等进行闪存编程。

备注 FL-PR5和FA系列是Naito Densai Machida Mfg. Co., Ltd的产品。

表 30-1 RL78 微控制器和专用闪存编程器的连线表

专用闪存编程器的连接引脚				引脚名	引脚号	
信号名		输入 / 输出	引脚功能		64 引脚	80 引脚
PG-FP5、 FL-PR5	E1 片上调试 仿真器				LQFP (12×12)	LQFP (14×14)
SI/RxD	TOOL0	输入 / 输出	发送 / 接收信号	TOOL0/P40	5	9
/RESET	$\overline{\text{RESET}}$	输出	复位信号	$\overline{\text{RESET}}$	6	10
$V_{DD}$		输入 / 输出	$V_{DD}$ 电压生成 / 电源监视	$V_{DD}$	14	18
GND		—	接地	$V_{SS}$	13	17
				$EV_{SS0}$	45	57
				REGC 注	12	16
FLMD1	$EMV_{DD}$	—	TOOL0 引脚 驱动电源	$V_{DD}$	14	18
				$EV_{DD0}$	46	58

注 必须通过电容器（0.47～1μF）将REGC引脚接地。

备注 在使用闪存编程器进行编程时，此表中未记载的引脚可以开路。

### 30.1.1 编程环境

RL78 微控制器闪存的编程环境如下所示。

图 30-1 闪存的编程环境



需要控制专用闪存编程器的主机。

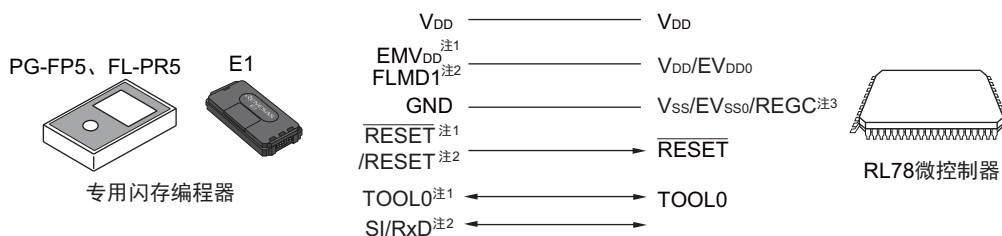
专用闪存编程器和 RL78 微控制器的接口使用 TOOL0 引脚，通过专用的单线 UART 进行编程和擦除。

### 30.1.2 通信方式

专用闪存编程器和 RL78 微控制器的通信使用 RL78 微控制器的 TOOL0 引脚，通过专用的单线 UART 进行串行通信。

传送速率：1M、500k、250k、115.2kbps

图 30-2 和专用闪存编程器的通信



- 注
1. 这是使用 E1 片上调试仿真器的情况。
  2. 这是使用 PG-FP5 或者 FL-PR5 的情况。
  3. 必须通过电容器（0.47 ~ 1 $\mu$ F）将 REGC 引脚接地。

专用闪存编程器对 RL78 微控制器生成以下信号。详细内容请参照 PG-FP5、FL-PR5 或者 E1 片上调试仿真器的手册。

表 30-2 引脚连接一览表

专用闪存编程器			RL78 微控制器	
信号名		输入 / 输出	引脚功能	引脚名注 2
PG-FP5、 FL-PR5	E1 片上调试 仿真器			
V <sub>DD</sub>		输入 / 输出	V <sub>DD</sub> 电压生成 / 电压监视	V <sub>DD</sub>
GND		—	接地	V <sub>SS</sub> 、EV <sub>SS0</sub> 、REGC 注 1
FLMD1	EMV <sub>DD</sub>	—	TOOL0 引脚驱动电源	V <sub>DD</sub> 、EV <sub>DD0</sub>
/RESET	RESET	输出	复位信号	RESET
SI/RxD	TOOL0	输入 / 输出	发送 / 接收信号	TOOL0

- 注 1. 必须通过电容器 (0.47 ~ 1μF) 将 REGC 引脚接地。  
 2. 连接目标引脚因产品而不同。详细内容请参照“表 30-1 RL78 微控制器和专用闪存编程器的连线表”。

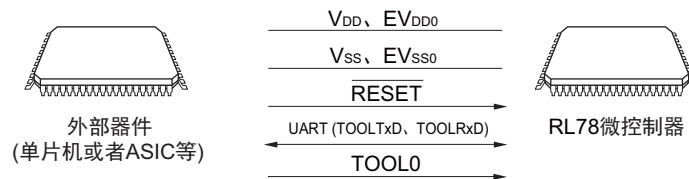
## 30.2 使用外部器件（内置 UART）的串行编程

能使用 RL78 微控制器和连接 UART 的外部器件（单片机或者 ASIC）对内部闪存进行数据的板上编程。有关用户闪存编程器的开发，请参照《RL78 微控制器（RL78 协议 A）编程器篇》（R01AN0815）。

### 30.2.1 编程环境

RL78 微控制器闪存的编程环境如下所示。

图 30-3 闪存的编程环境



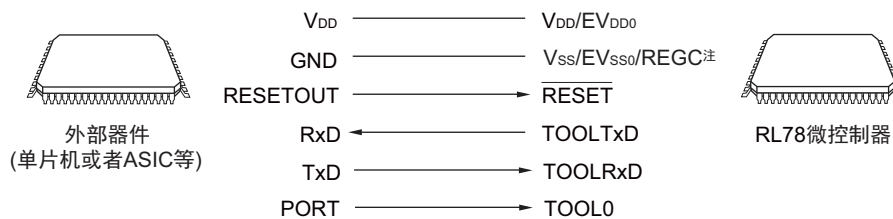
外部器件对 RL78 微控制器进行板上编程和擦除，但是不能进行板外编程。

### 30.2.2 通信方式

外部器件和 RL78 微控制器的通信使用 RL78 微控制器的 TOOLTxD 引脚和 TOOLRxD 引脚，通过专用的 UART 进行串行通信。

传送速率：1M、500k、250k、115.2kbps

图 30-4 和外部器件的通信



注 必须通过电容器（0.47~1μF）将REGC引脚接地。

外部器件对 RL78 微控制器生成以下信号。

表 30-3 引脚连接一览表

外部器件		RL78 微控制器	
信号名	输入 / 输出	引脚功能	引脚名
V <sub>DD</sub>	输入 / 输出	V <sub>DD</sub> 电压生成 / 电压监视	V <sub>DD</sub> 、EV <sub>DD0</sub>
GND	—	接地	V <sub>SS</sub> 、EV <sub>SS0</sub> 、REGC 注
RESETOUT	输出	复位信号输出	RESET
RxD	输入	接收信号	TOOLTxD
TxD	输出	发送信号	TOOLRxD
PORT	输出	模式信号	TOOL0

注 必须通过电容器（0.47~1μF）将REGC引脚接地。



### 30.3 电路板上的引脚处理

要使用闪存编程器进行板上编程时，必须在目标系统上设置连接专用闪存编程器的连接器，并且在电路板上设置从通常运行模式到闪存编程模式的切换功能。

如果转移到闪存编程模式，闪存编程时未使用的全部引脚就保持刚复位后的相同状态。因此，如果外部器件不允许刚复位后的状态，就需要进行引脚处理。

备注 有关闪存编程模式，请参照“30.4.2 闪存编程模式”。

#### 30.3.1 P40/TOOL0 引脚

在闪存编程模式中，必须在外部通过  $1\text{k}\Omega$  电阻将此引脚上拉并且连接到专用闪存编程器。当此引脚用作端口引脚时，必须按照以下方法使用此引脚。

用作输入引脚：在解除外部复位时的  $t_{\text{HD}}$  期间，不能输入低电平。在通过下拉使用此引脚时，使用的电阻必须至少为  $500\text{k}\Omega$ 。

用作输出引脚：在通过下拉使用此引脚时，使用的电阻必须至少为  $500\text{k}\Omega$ 。

备注 1.  $t_{\text{HD}}$ ：这是在进入闪存编程模式时解除外部复位后保持 TOOL0 引脚低电平的时间。请参照“34.11 闪存编程模式的转移时序”。

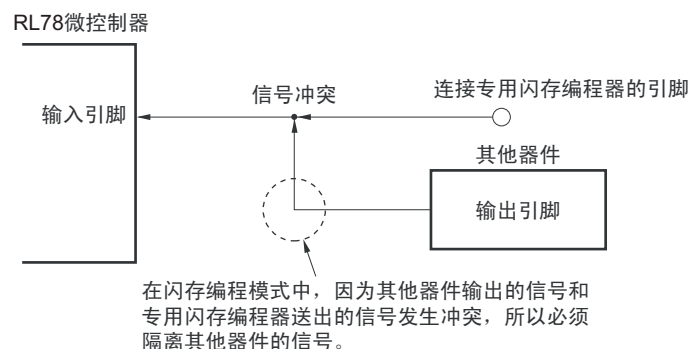
2. 因为 RL78 微控制器和专用闪存编程器的通信使用单线 UART (TOOL0 引脚)，所以不使用 SAU 引脚和 IICA 引脚。

#### 30.3.2 $\overline{\text{RESET}}$ 引脚

如果在电路板上将专用闪存编程器和外部器件的复位信号连接到与复位信号生成电路相连的  $\overline{\text{RESET}}$  引脚，就会发生信号冲突。为了避免此信号冲突，必须隔离与复位信号生成电路的连接。

在闪存编程模式的期间，如果从用户系统输入复位信号，就不能进行正常的编程，因此除了专用闪存编程器和外部器件的复位信号以外，不能输入其他复位信号。

图 30-5 信号冲突 ( $\overline{\text{RESET}}$  引脚)



### 30.3.3 端口引脚

如果转移到闪存编程模式，闪存编程时未使用的全部引脚就保持刚复位后的相同状态。因此，如果连接各端口的的外部器件不允许刚复位后的端口状态，就需要通过电阻将引脚连接  $V_{DD}$ 、 $EV_{DD0}$ ，或者通过电阻将引脚连接  $V_{SS}$ 、 $EV_{SS0}$  进行引脚处理。

### 30.3.4 REGC 引脚

和通常运行模式相同，必须通过特性好的电容器（ $0.47 \sim 1\mu\text{F}$ ）将 REGC 引脚连接 GND。另外，为了稳定内部电压，必须使用特性好的电容器。

### 30.3.5 X1 引脚和 X2 引脚

X1、X2 的连接方法必须和通常运行模式相同。

备注 在闪存编程模式中，使用高速内部振荡器时钟（ $f_{IH}$ ）。

### 30.3.6 电源

当使用闪存编程器输出的电源时，必须将  $V_{DD}$  引脚连接闪存编程器的  $V_{DD}$ ，并且将  $V_{SS}$  引脚连接闪存编程器的 GND。

当使用电路板上的电源时，必须按照通常运行模式进行连接。

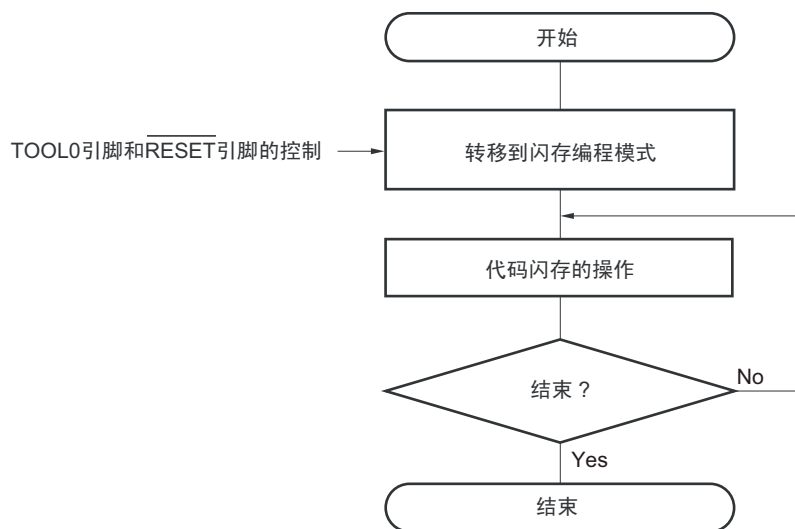
但是，在使用闪存编程器进行编程时，即使使用电路板上的电源，也必须将  $V_{DD}$  引脚和  $V_{SS}$  引脚分别连接闪存编程器的  $V_{DD}$  和 GND，以便通过闪存编程器监视电压。

## 30.4 串行编程方法

### 30.4.1 串行编程的控制

通过串行编程进行代码闪存改写的流程如下所示。

图 30-6 代码闪存的操作步骤



### 30.4.2 闪存编程模式

在通过串行编程改写代码闪存的内容时，必须设定为闪存编程模式。要转移到闪存编程模式时，必须按照以下方法进行。

<使用专用闪存编程器进行编程的情况>

将 RL78 微控制器与闪存编程器连接。通过和专用闪存编程器的通信，自动转移到闪存编程模式。

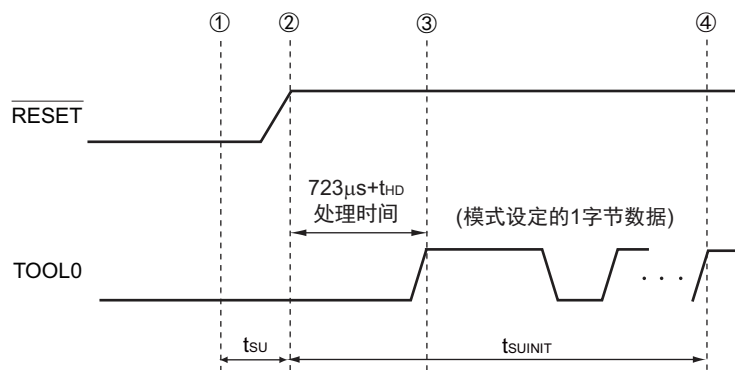
<使用外部器件（UART 通信）进行串行编程的情况>

在将 TOOL0 引脚置为低电平后解除复位（参照表 30-4），然后按照图 30-7 所示的①~④的步骤转移到闪存编程模式。详细内容请参照《RL78 微控制器（RL78 协议 A）编程器篇》（R01AN0815）。

表 30-4 解除复位时的 TOOL0 引脚和运行模式的关系

TOOL0	运行模式
$V_{DD}$	通常运行模式
0V	闪存编程模式

图 30-7 闪存编程模式的进入



- ① 给 TOOL0 引脚输入低电平。
- ② 解除外部复位（在此之前需要解除 POR 和 LVD 的复位）。
- ③ 解除 TOOL0 引脚的低电平。
- ④ 通过 UART 接收来完成波特率的设定。

备注  $t_{SUINIT}$ : 在此区间，必须在解除复位后的 100ms 之内完成初始设定的通信。

$t_{SU}$ : 这是从将 TOOL0 引脚置为低电平到解除外部复位为止的时间。

$t_{HD}$ : 这是在解除外部/内部复位后保持 TOOL0 引脚低电平的时间（闪存固件处理时间除外）。

详细内容请参照“34.11 闪存编程模式的转移时序”。

闪存编程模式有宽电压模式和全速模式共 2 种编程模式。根据编程时提供给单片机的电源电压值以及进入闪存编程模式时的用户选项字节的设定信息，决定模式的选择。

在使用专用闪存编程器进行串行编程时，通过 GUI 进行的电压设定自动选择模式。

表 30-5 编程模式和可进行编程、擦除或者校验的电压

电源电压 ( $V_{DD}$ )	进入闪存编程模式时的选项字节的设定		闪存的改写模式
	闪存运行模式	工作频率 ( $f_{CLK}$ )	
$2.7V \leq V_{DD} \leq 5.5V$	空白状态		全速模式
	HS (高速主) 模式	1MHz ~ 24MHz	全速模式
	LS (低速主) 模式	1MHz ~ 8MHz	宽电压模式
	LV (低电压主) 模式	1MHz ~ 4MHz	宽电压模式
$2.4V \leq V_{DD} < 2.7V$	空白状态		全速模式
	HS (高速主) 模式	1MHz ~ 16MHz	全速模式
	LS (低速主) 模式	1MHz ~ 8MHz	宽电压模式
	LV (低电压主) 模式	1MHz ~ 4MHz	宽电压模式
$1.8V \leq V_{DD} < 2.4V$	空白状态		宽电压模式
	LS (低速主) 模式	1MHz ~ 8MHz	宽电压模式
	LV (低电压主) 模式	1MHz ~ 4MHz	宽电压模式

备注 1. 在同时使用宽电压模式和全速模式的情况下进行编程、擦除或者校验时，没有任何限制事项。

2. 有关通信命令的详细内容，请参照“30.4.4 通信命令”。

### 30.4.3 通信方式

RL78 微控制器的通信方式如下所示。

表 30-6 通信方式

通信方式	Standard 设定 <sup>注 1</sup>				使用的引脚
	Port	Speed <sup>注 2</sup>	Frequency	Multiply Rate	
单线 UART (使用闪存编程器 或者外部器件)	UART	115200bps、 250000bps、 500000bps、 1Mbps	—	—	TOOL0
专用 UART (使用外部器件)	UART	115200bps、 250000bps、 500000bps、 1Mbps	—	—	TOOLTxD、 TOOLRxD

注 1. 这是与闪存编程器 GUI Standard 设定相关的设定项目。

2. 除了波特率误差以外，信号波形的失真等还会影响 UART 通信，因此必须在评估后使用。

### 30.4.4 通信命令

RL78 微控制器通过表 30-7 所示的命令进行串行编程。从专用闪存编程器或者外部器件发送到 RL78 微控制器的信号称为“命令”，进行该命令对应的各种功能处理。详细内容请参照《RL78 微控制器（RL78 协议 A）编程器篇》（R01AN0815）。

表 30-7 闪存控制命令

分类	命令名称	功能
校验	Verify	将指定闪存区的内容和从编程器送来的数据进行比较。
擦除	Block Erase	擦除指定的闪存区。
空白检查	Block Blank Check	检查指定块的闪存擦除状态。
编程	Programming	将数据写到指定的闪存区注。
信息取得	Silicon Signature	获取 RL78 微控制器的信息（例如：产品名、闪存结构、用于编程的固件版本等）。
	Checksum	取得指定区域的校验和。
安全	Security Set	设定安全信息。
	Security Get	取得安全信息。
	Security Release	解除禁止编程的设定。
其他	Reset	用于通信的同步检测。
	Baud Rate Set	设定选择 UART 时的波特率。

注 必须确认编程区中还没有进行数据编程。因为在设定为禁止块擦除后无法进行擦除，所以在数据没有被擦除时，不能进行数据编程。

能通过执行“Silicon Signature”命令来获取产品信息（产品名、固件版本）。

特征数据一览表和特征数据的例子分别如表 30-8 和表 30-9 所示。

表 30-8 特征数据一览表

字段名	内容	发送字节数
器件代码	分配给器件的序列号	3 字节
器件名	器件名（ASCII 码）	10 字节
代码闪存区的结束地址	代码闪存区的结束地址 （从地址的低位开始发送。 例：00000H ~ 0FFFFH（64KB）→FFH、FFH、00H）	3 字节
数据闪存区的结束地址	数据闪存区的结束地址 （从地址的低位开始发送。 例：F1000H ~ F1FFFH（4KB）→FFH、1FH、0FH）	3 字节
固件版本	用于编程的固件版本信息 （从版本的高位开始发送。例：Ver.1.23→01H、02H、03H）	3 字节

表 30-9 特征数据的例子

字段名	内容	发送字节数	数据（十六进制）
器件代码	RL78 协议 A	3 字节	10 00 06
器件名	R7F0C208M	10 字节	52 = "R" 37 = "7" 46 = "F" 30 = "0" 43 = "C" 32 = "2" 30 = "0" 38 = "8" 4D = "M" 20 = " "
代码闪存区的结束地址	代码闪存区 00000H ~ 1FFFFH (128KB)	3 字节	FF FF 01
数据闪存区的结束地址	数据闪存区 F1000H ~ F1FFFH (4KB)	3 字节	FF 1F 0F
固件版本	Ver.1.23	3 字节	01 02 03

### 30.5 使用 PG-FP5 时的各命令处理时间（参考值）

在将 PG-FP5 用作专用闪存编程器时，各命令处理时间（参考值）如下所示。

表 30-10 使用 PG-FP5 时的各命令处理时间（参考值）

PG-FP5 的命令	Port: TOOL0 (UART)			
	Speed: 1Mbps			
	48K 字节	64K 字节	96K 字节	128K 字节
擦除	1s	1.5s	1.5s	2s
编程	2s	2.5s	3s	3.5s
校验	2s	2s	3s	3.5s
擦除后的编程	2.5s	3s	4s	4.5s

备注 命令处理时间（参考值）是 TYP. 值，条件如下：

Port: TOOL0（单线 UART）

Speed: 1000000bps

Mode: 全速模式（闪存运行模式：HS（高速主）模式）



## 30.6 自编程

RL78 微控制器支持自编程功能，能通过用户程序改写代码闪存。因为此功能可让用户应用程序利用闪存自编程库来改写代码闪存，所以能在现场进行程序升级等。

注意 1. 当 CPU 以副系统时钟运行时，不能使用自编程功能。

2. 为了在自编程过程中禁止中断，必须和通常运行模式中一样，在通过 DI 指令将 IE 标志清“0”的状态下执行闪存自编程库。在允许中断的情况下，必须在通过 EI 指令将 IE 标志置“1”的状态下将接受中断的中断屏蔽标志清“0”，然后执行闪存自编程库。
3. 在自编程过程中，需要使高速内部振荡器振荡。当高速内部振荡器处于停止状态时，必须使高速内部振荡器时钟运行（HIOSSTOP=0），并且在经过 30μs（用户选项字节（000C2H）的 FRQSEL4 位为“0”）或者 80μs（FRQSEL4 位为“1”）后执行闪存自编程库。

备注 1. 有关自编程功能的详细内容，请参照《RL78 Family Flash Self Programming Library Type01 User's Manual》（R01US0050）。

2. 有关自编程的执行处理时间，请参照闪存自编程库工具附属的使用时的注意点。

自编程功能有宽电压模式和全速模式共 2 种闪存编程模式。

必须根据选项字节 000C2H 的 CMODE1 位和 CMODE0 位设定的闪存运行模式进行以下任意模式的设定。

当设定为 HS（高速主）模式时，必须设定全速模式；当设定为 LS（低速主）模式或者 LV（低电压主）模式时，必须设定宽电压模式。

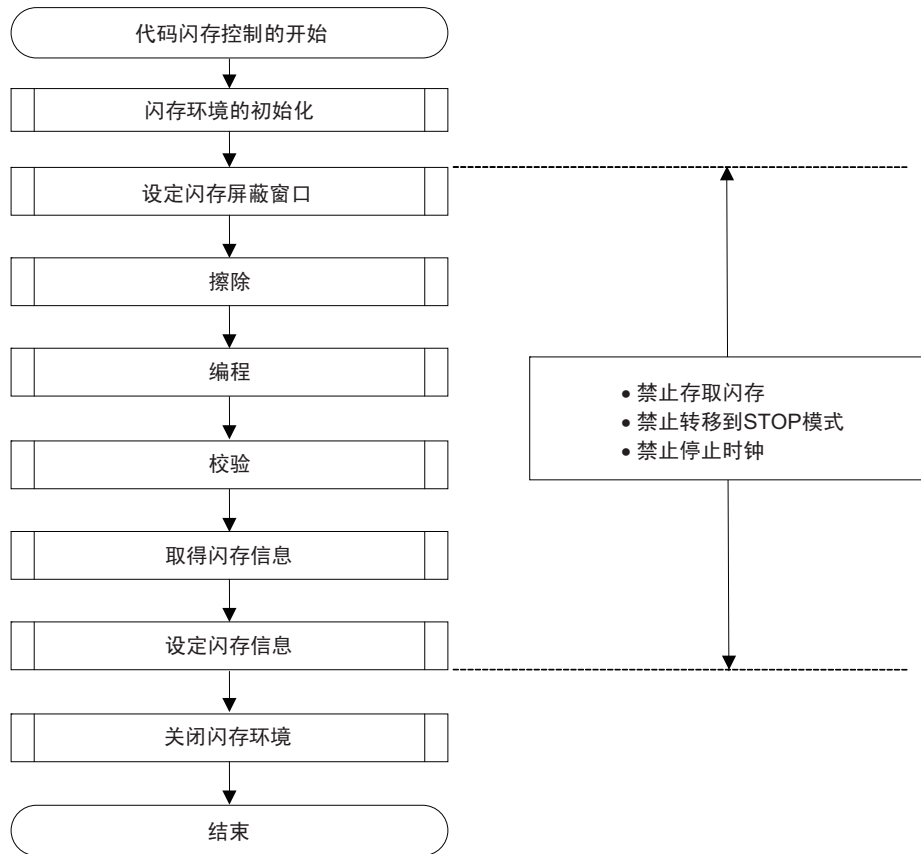
在执行本公司提供的闪存自编程库的“FSL\_Init”函数时，如果参数“fsl\_flash\_voltage\_u08”为“00H”，就设定为全速模式。否则，就设定为宽电压模式。

备注 在同时使用宽电压模式和全速模式的情况下进行编程、擦除或者校验时，没有任何限制事项。

### 30.6.1 自编程的步骤

利用闪存自编程库改写代码闪存的流程如下所示。

图 30-8 自编程流程（改写闪存）



### 30.6.2 引导交换功能

在通过自编程改写引导区的过程中，如果因瞬间断电等导致改写失败，引导区的数据就会遭到破坏，以致复位时无法重新启动程序并且无法重新编程。

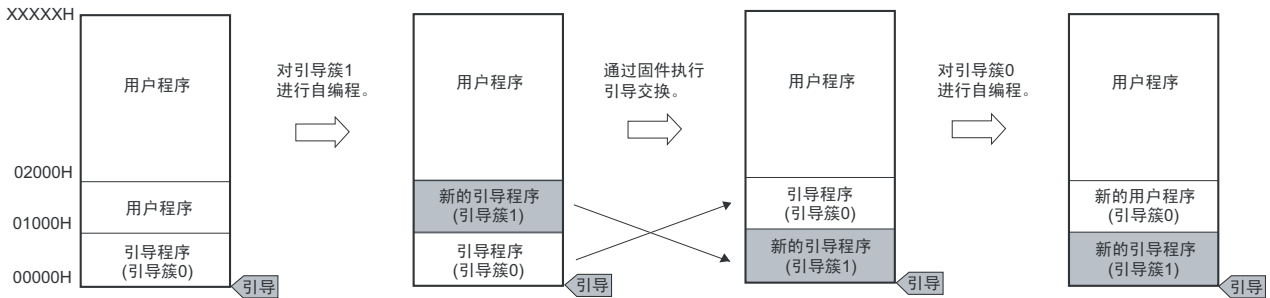
为了避免此问题，提供了引导交换功能。

在擦除引导区的引导簇 0 注前，能事先通过自编程对引导簇 1 进行新的引导程序的编程。如果对引导簇 1 的编程正常结束，就能通过 RL78 微控制器内部固件的设定信息功能进行引导簇 1 和引导簇 0 的交换，将引导簇 1 设定为引导区。此后，对原区域的引导簇 0 进行擦除和编程。

从而，即使在改写区域的过程中发生瞬间断电，也能在下次的复位启动时从交换对象的引导簇 1 进行引导，正常启动程序。

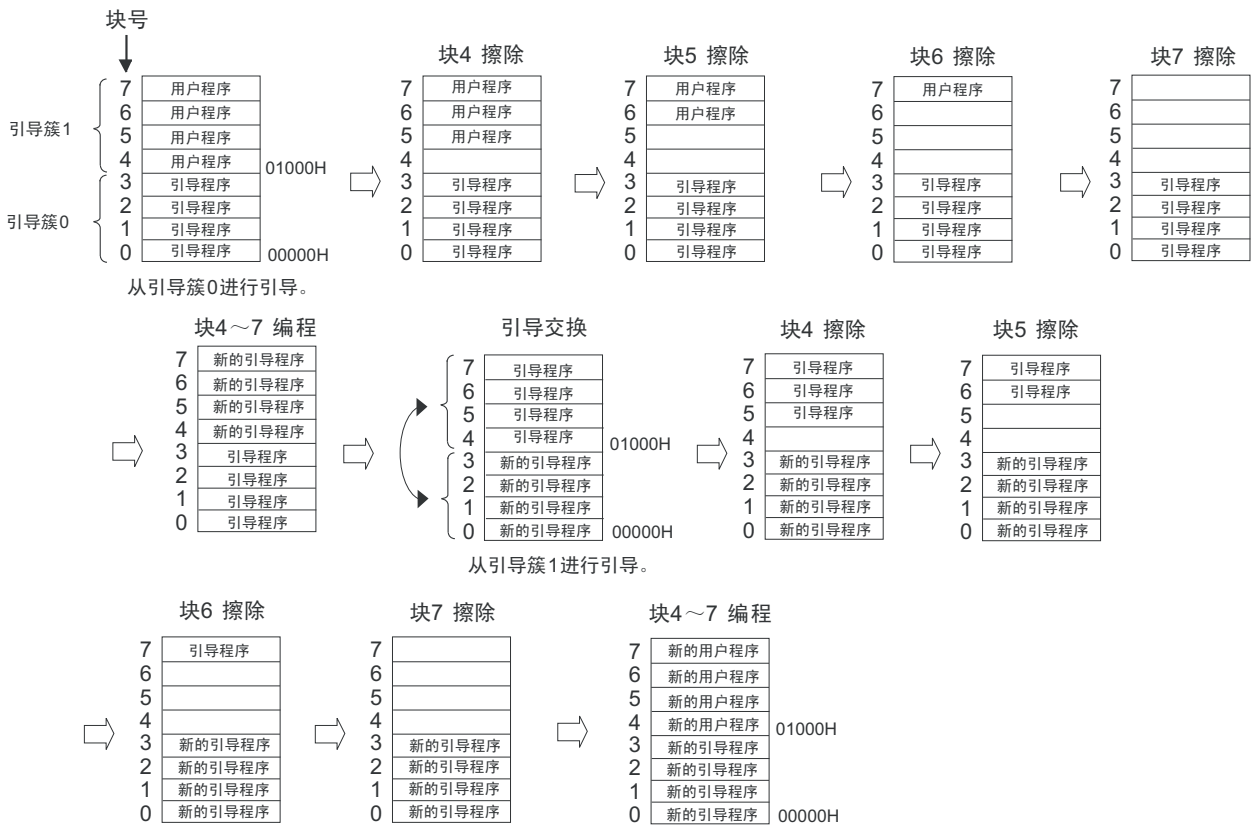
注 引导簇是 4K 字节的区域，通过引导交换功能进行引导簇 0 和引导簇 1 的置换。

图 30-9 引导交换功能



在此图的例子中，  
 引导簇 0：引导交换前的引导区  
 引导簇 1：引导交换后的引导区

图 30-10 引导交换的执行例子



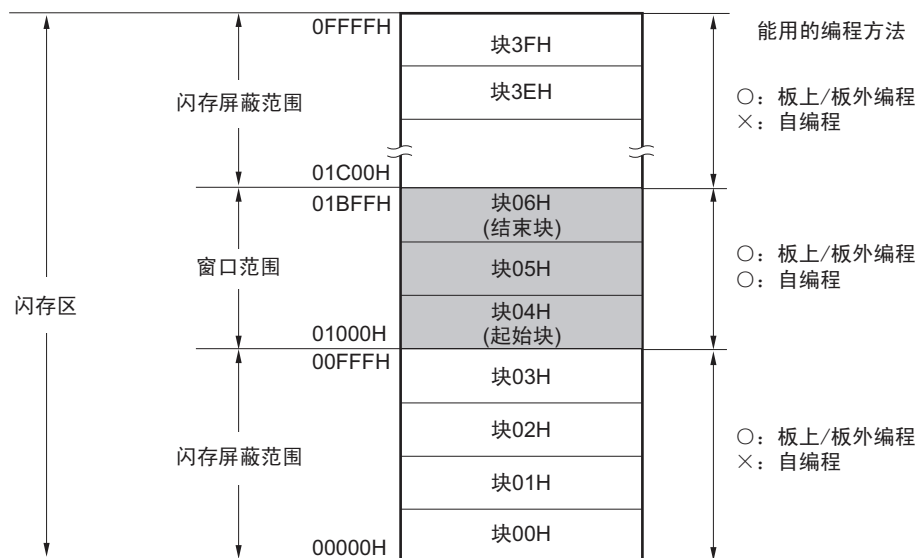
### 30.6.3 闪存屏蔽窗口功能

闪存屏蔽窗口功能作为自编程的一个安全功能，只在自编程时禁止对指定的窗口范围以外的区域进行编程和擦除。

能通过指定起始块和结束块来设定窗口范围。能在串行编程和自编程时设定或者更改窗口范围的指定。

在自编程时，禁止对窗口范围以外的区域进行编程和擦除。但是，在进行串行编程时，也能对指定窗口范围以外的区域进行编程和擦除。

图 30-11 闪存屏蔽窗口的设定例子  
(对象设备: R7F0C206M、起始块: 04H、结束块: 06H)



注意 1. 如果引导簇 0 的禁止改写区和闪存屏蔽窗口范围重叠，就优先禁止改写引导簇 0。

2. 只能对代码闪存设定闪存屏蔽窗口（不支持数据闪存）。

表 30-11 闪存屏蔽窗口功能的设定 / 更改方法和命令的关系

编程条件	窗口范围的设定 / 更改方法	执行的命令	
		块擦除	编程
自编程	通过闪存自编程库指定窗口的起始块和结束块。	只能擦除窗口范围内的块。	只能对窗口范围以内的区域进行编程。
串行编程	通过专用闪存编程器的 GUI 等指定窗口的起始块和结束块。	也能擦除窗口范围以外的块。	也能对窗口范围以外的区域进行编程。

备注 有关要在串行编程时禁止编程或者擦除的情况，请参照“30.7 安全设定”。

## 30.7 安全设定

RL78 微控制器支持安全功能，此安全功能禁止改写闪存中的用户程序，能防止他人更改程序。能通过使用 Security Set 命令进行以下的操作。

- 禁止块擦除  
在进行串行编程时，禁止执行闪存中的块擦除命令。但是，在自编程时能进行块擦除。
- 禁止编程  
在进行串行编程时，禁止对闪存中的全部块执行编程命令。但是，在自编程时能进行编程。在设定禁止编程后，Security Release 命令的解除在复位后有效。
- 禁止改写引导簇 0  
禁止对代码闪存中的引导簇 0（00000H～00FFFH）执行块擦除命令和编程命令。

出厂时的初始状态为允许块擦除、编程以及改写引导簇 0。能在串行编程和自编程时进行安全功能的设定，并且能同时组合使用各种安全功能的设定。

RL78 微控制器的安全功能有效和擦除、编程命令的关系如表 30-12 所示。

**注意** 专用闪存编程器的安全功能不支持自编程。

**备注** 要在自编程过程中禁止编程和擦除时，使用闪存屏蔽窗口功能（详细内容请参照 30.6.3）。

表 30-12 安全功能有效和命令的关系

### (1) 串行编程

有效的安全	执行的命令	
	块擦除	编程
禁止块擦除。	不能进行块擦除。	能进行编程注。
禁止编程。	能进行块擦除。	不能进行编程。
禁止改写引导簇 0。	不能擦除引导簇 0。	不能进行引导簇 0 的编程。

**注** 必须确认编程区中还没有进行数据编程。因为在设定禁止块擦除后无法进行擦除，所以在数据没有被擦除时，不能进行数据编程。

### (2) 自编程

有效的安全	执行的命令	
	块擦除	编程
禁止块擦除。	能进行块擦除。	能进行编程。
禁止编程。		
禁止改写引导簇 0。	不能擦除引导簇 0。	不能进行引导簇 0 的编程。

**备注** 要在自编程过程中禁止编程和擦除时，使用闪存屏蔽窗口功能（详细内容请参照 30.6.3）。

表 30-13 各编程模式中的安全设定方法

## (1) 串行编程

安全	安全设定方法	如何使安全设定无效
禁止块擦除。	通过专用闪存编程器的GUI等进行设定。	在设定后无法置为无效。
禁止编程。		通过专用闪存编程器的GUI等进行设定。
禁止改写引导簇 0。		在设定后无法置为无效。

注意 只有在没有设定为“禁止块擦除”或者“禁止改写引导簇0”并且代码闪存区和数据闪存区为空白时才能解除“禁止编程”的设定。

## (2) 自编程

安全	安全设定方法	如何使安全设定无效
禁止块擦除。	通过闪存自编程库进行设定。	在设定后无法置为无效。
禁止编程。		在自编程时无法置为无效（在串行编程时通过专用闪存编程器的 GUI 等进行设定）。
禁止改写引导簇 0。		在设定后无法置为无效。

## 30.8 数据闪存

### 30.8.1 数据闪存的概要

数据闪存的概要如下：

- 能使用数据闪存库，通过用户程序改写数据闪存。详细内容，请参照《RL78 Family Data Flash Library Type04 User's Manual》。
- 能通过专用闪存编程器或者外部器件的串行编程改写数据闪存。
- 以 1K 字节为 1 块对数据闪存进行块擦除。
- 只能以 8 位为单位存取数据闪存。
- 能通过 CPU 指令直接读数据闪存。
- 在改写数据闪存的过程中，能从代码闪存执行指令（支持后台操作（BGO））。
- 数据闪存是数据专用区域，因此禁止从数据闪存执行指令。
- 在改写代码闪存的过程中（自编程的情况），禁止存取数据闪存。
- 在改写数据闪存的过程中，禁止操作 DFLCTL 寄存器。
- 在改写数据闪存的过程中，禁止转移到 HALT/STOP 模式状态。

注意 1. 在解除复位后，数据闪存处于停止状态。在使用数据闪存时，必须设定数据闪存控制寄存器（DFLCTL）。

2. 在改写数据闪存的过程中，需要使高速内部振荡器振荡。当高速内部振荡器处于停止状态时，必须使高速内部振荡器时钟运行（HIOSTOP=0），并且在经过 30 $\mu$ s（用户选项字节（000C2H）的 FRQSEL4 位为“0”）或者 80 $\mu$ s（FRQSEL4 位为“1”）后执行闪存数据库。

备注 有关闪存编程模式，请参照“30.6 自编程”。

### 30.8.2 控制数据闪存的寄存器

#### 30.8.2.1 数据闪存控制寄存器（DFLCTL）

此寄存器设定允许或者禁止存取数据闪存。

通过 1 位或者 8 位存储器操作指令设定 DFLCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 30-12 数据闪存控制寄存器的格式（DFLCTL）

地址：F0090H	复位后：00H	R/W							
符号	7	6	5	4	3	2	1	0	
DFLCTL	0	0	0	0	0	0	0	0	DFLEN

DFLEN	数据闪存的存取控制
0	禁止存取数据闪存。
1	允许存取数据闪存。

注意 在改写数据闪存的过程中，禁止操作 DFLCTL 寄存器。

### 30.8.3 数据闪存的存取步骤

在解除复位后，数据闪存为停止状态（初始状态），因此，不能进行存取（读取和编程）。如果要存取数据闪存，就必须按照以下步骤进行设定。

- ① 给数据闪存控制寄存器（DFLCTL）的bit0（DFLEN）写“1”。
- ② 通过软件定时器等来等待准备时间。  
准备时间因主时钟的各闪存运行模式而不同。  
<各闪存运行模式的准备时间>
  - HS（高速主）模式： 5 $\mu$ s
  - LS（低速主）模式： 720ns
  - LV（低电压主）模式： 10 $\mu$ s
- ③ 在等待准备时间后，能存取数据闪存。

注意 1. 在准备时间内，禁止存取数据闪存。

2. 禁止在准备时间内转移到 STOP 模式。要在准备时间内转移到 STOP 模式时，必须在将 DFLEN 位置“0”后执行 STOP 指令。
3. 在改写数据闪存的过程中，需要使高速内部振荡器振荡。当高速内部振荡器处于停止状态时，必须使高速内部振荡器时钟运行（HIOSSTOP=0），并且在经过 30 $\mu$ s（用户选项字节（000C2H）的 FRQSEL4 位为“0”）或者 80 $\mu$ s（FRQSEL4 位为“1”）后执行数据闪存库。



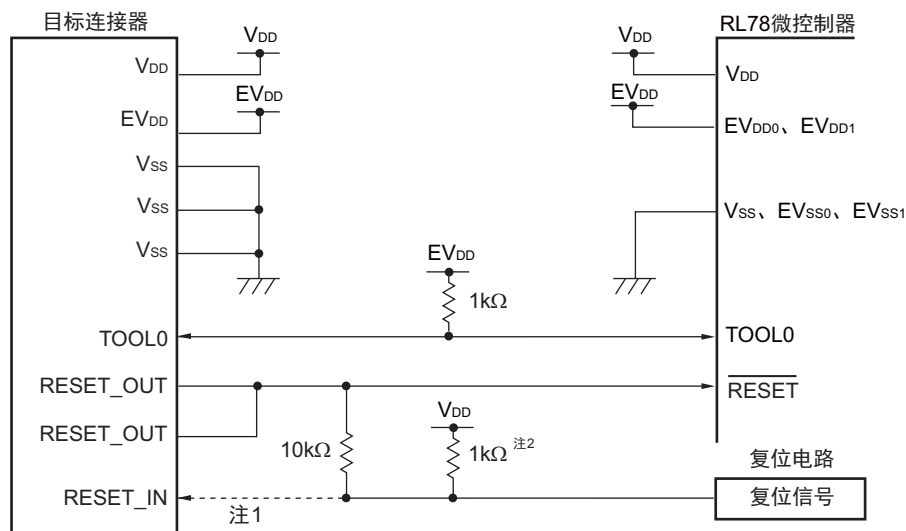
## 第 31 章 片上调试功能

### 31.1 和片上调试仿真器的连接

当 RL78 微控制器通过片上调试仿真器（E1 仿真器或者 E2 仿真器 Lite）与主机进行通信时，使用  $V_{DD}$ 、RESET、TOOL0、 $V_{SS}$  引脚。通过使用 TOOL0 引脚的单线 UART 进行串行通信。

**注意** RL78 微控制器内置用于开发和评估的片上调试功能。如果使用片上调试功能，就可能会超过闪存的保证改写次数而无法保证产品的可靠性，因此批量生产的产品不能使用片上调试功能。对于使用片上调试功能的产品，不作为投诉受理对象。

图 31-1 和片上调试仿真器的连接例子



- 注 1. 在闪存编程时，虚线部分不需要连接。  
 2. 如果目标系统的复位电路没有缓冲器而只通过电阻和电容器生成复位信号，就不需要此上拉电阻。

**注意** 这是假设复位信号的输出为 N 沟道漏极开路缓冲器（输出电阻不大于 100Ω）的电路例子。

**备注** 对于没有  $EV_{DD0}$ 、 $EV_{DD1}$ 、 $EV_{SS0}$ 、 $EV_{SS1}$  引脚的产品，必须将  $EV_{DD0}$  和  $EV_{DD1}$  替换为  $V_{DD}$  并且将  $EV_{SS0}$  和  $EV_{SS1}$  替换为  $V_{SS}$ 。

有关片上调试仿真器的详细内容，请参照《E1/E20 Emulator, E2 Emulator Lite Additional Document for User's Manual (Notes on Connection of RL78)》(R20UT1994E)。

## 31.2 片上调试安全 ID

为了防止他人读取存储器的内容，RL78 微控制器在闪存的 000C3H 中提供了片上调试运行控制位（参照“第 29 章 选项字节”），并且在 000C4H ~ 000CDH 中提供了片上调试安全 ID 设定区。

在自编程时使用引导交换功能的情况下，因为 000C3H 和 000C4H ~ 000CDH 分别被 010C3H 和 010C4H ~ 010CDH 替换，所以必须事先给 010C3H 和 010C4H ~ 010CDH 设定相同的值。

表 31-1 片上调试安全 ID

地址	片上调试安全 ID 码
000C4H ~ 000CDH	任意 10 字节的 ID 码注
010C4H ~ 010CDH	

注 不能设定为“FFFFFFFFFFFFFFFFFH”。

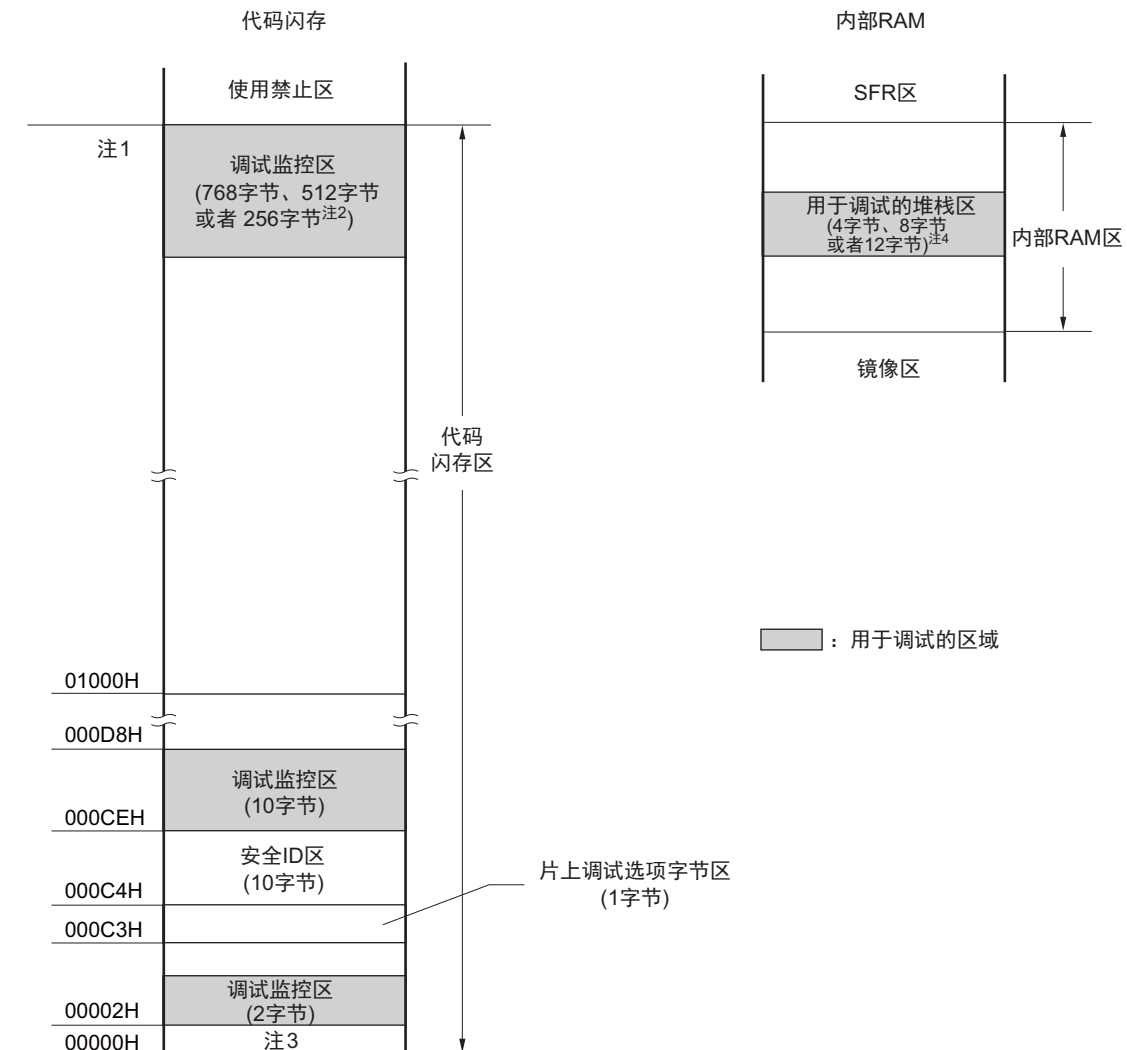
## 31.3 用户资源的确保

为了实现 RL78 微控制器与片上调试仿真器的通信或者实现各种调试功能，需要事先确存储空间。当使用本公司的汇编程序和编译程序时，也能通过链接选项进行设定。

### (1) 存储空间的确保

图 31-2 的灰色部分表示的区域保存用于调试的监控程序，是不能保存用户程序或者数据的空间。要使用片上调试功能时，需要确保不使用此空间的区域，而且不能在用户程序中改写此空间。

图 31-2 保存调试监控程序的存储空间



注 1. 如下所示，地址因产品而不同。

产品名	注 1 的地址
R7F0C205L	0BFFFH
R7F0C206L、R7F0C206M	0FFFFH
R7F0C207M	17FFFH
R7F0C208M	1FFFFH

2. 监控程序区根据伪实时 RAM 监控 (RRM) 功能 / 动态存储器修改 (Dynamic Memory Modification) (DMM) 功能和开始 / 停止 (Start/stop) 功能 (只限于 E2 仿真器 Lite) 的使用状况而不同。
  - 在不使用伪 RRM/DMM 功能和开始 / 停止功能时，监控程序区为 256 字节。
  - 在使用伪 RRM/DMM 功能或者开始 / 停止功能时，监控程序区为 512 字节。
  - 在使用伪 RRM/DMM 功能和开始 / 停止功能时，监控程序区为 768 字节。
3. 在调试时，复位向量被改写为监控程序的分配地址。
4. 此区域分配在堆栈区之后，因此用于调试的堆栈区地址随着堆栈的增减而变。即，对于使用的堆栈区，额外占用 4 字节 (使用开始 / 停止功能时为 8 字节)。在自编程时，额外占用 12 字节。

## 第 32 章 十进制校正（BCD）电路

### 32.1 十进制校正电路的功能

能以 BCD 码（二 - 十进制）计算 BCD 码（二 - 十进制）和 BCD 码（二 - 十进制）相加减的结果。

在执行以 A 寄存器为操作数的加减运算指令后，通过加减 BCD 校正结果寄存器（BCDADJ）的值，计算十进制的校正运算结果。

### 32.2 十进制校正电路使用的寄存器

十进制校正电路使用以下寄存器：

- BCD 校正结果寄存器（BCDADJ）

#### (1) BCD 校正结果寄存器（BCDADJ）

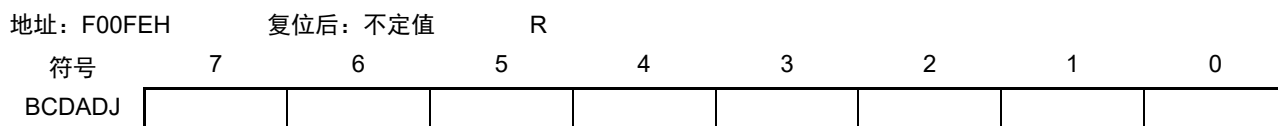
通过以 A 寄存器为操作数的加减运算指令，将用于计算 BCD 码加减运算结果的校正值保存到 BCDADJ 寄存器。

BCDADJ 寄存器的读取值因读时的 A 寄存器、CY 标志和 AC 标志的值而变。

通过 8 位存储器操作指令读 BCDADJ 寄存器。

在产生复位信号后，此寄存器的值变为不定值。

图 32-1 BCD 校正结果寄存器（BCDADJ）的格式



### 32.3 十进制校正电路的运行

十进制校正电路的基本运行如下所示。

#### (1) 加法 以 BCD 码值计算 BCD 码值加上 BCD 码值的结果

- ① 将要相加的BCD码值（被加数）保存到A寄存器。
- ② 以二进制将A寄存器的值和第2个操作数的值（另一个要相加的BCD码值，加数）相加，二进制的运算结果保存在A寄存器，校正值保存在BCD校正结果寄存器（BCDADJ）。
- ③ 以二进制将A寄存器的值（二进制的加法运算结果）和BCDADJ寄存器的值（校正值）相加进行十进制校正运算，校正结果保存在A寄存器和CY标志。

**注意** BCDADJ寄存器的读取值因读时的A寄存器、CY标志和AC标志的值而变。因此，必须在②的指令后不执行其他指令而执行③的指令。要在允许中断的状态下进行BCD校正时，需要在中断函数中进行A寄存器的压栈和退栈。通过RETI指令恢复PSW（CY标志、AC标志）。

例子如下所示。

例 1 99+89=188

指令	A 寄存器	CY 标志	AC 标志	BCDADJ 寄存器
MOV A, #99H ; ①	99H	—	—	—
ADD A, #89H ; ②	22H	1	1	66H
ADD A, !BCDADJ ; ③	88H	1	0	—

例 2 85+15=100

指令	A 寄存器	CY 标志	AC 标志	BCDADJ 寄存器
MOV A, #85H ; ①	85H	—	—	—
ADD A, #15H ; ②	9AH	0	0	66H
ADD A, !BCDADJ ; ③	00H	1	1	—

例 3 80+80=160

指令	A 寄存器	CY 标志	AC 标志	BCDADJ 寄存器
MOV A, #80H ; ①	80H	—	—	—
ADD A, #80H ; ②	00H	1	0	60H
ADD A, !BCDADJ ; ③	60H	1	0	—

## (2) 减法 以 BCD 码值计算 BCD 码值减去 BCD 码值的结果

- ① 将要减去的BCD码值（被减数）保存到A寄存器。
- ② 以二进制将A寄存器的值减去第2个操作数的值（要减去的BCD码值，减数），二进制的运算结果保存在A寄存器，校正值保存在BCD校正结果寄存器（BCDADJ）。
- ③ 以二进制将A寄存器的值（二进制的减法运算结果）减去BCDADJ寄存器的值（校正值）进行十进制校正运算，校正结果保存在A寄存器和CY标志。

**注意** BCDADJ寄存器的读取值因读时的A寄存器、CY标志和AC标志的值而变。因此，必须在②的指令后不执行其他指令而执行③的指令。要在允许中断的状态下进行BCD校正时，需要在中断函数中进行A寄存器的压栈和退栈。通过RETI指令恢复PSW（CY标志、AC标志）。

例子如下所示。

例 91-52=39

指令	A 寄存器	CY 标志	AC 标志	BCDADJ 寄存器
MOV A, #91H ; ①	91H	—	—	—
SUB A, #52H ; ②	3FH	0	1	06H
SUB A, !BCDADJ ; ③	39H	0	0	—

## 第 33 章 指令集的概要

RL78 微控制器的指令集表示在一览表中。有关各指令的详细动作和机器码（指令码），请参照《RL78 Family User's Manual Software》（R01US0015）。

### 33.1 凡例

#### 33.1.1 操作数的表现形式和记述方法

根据指令操作数的表现形式所对应的记述方法，在各指令的操作数栏中记述了操作数（详细内容请参照汇编程序规格）。在记述方法中存在多个内容时，选择其中一个。大写字母以及 #、!、!!、\$、\$!、[] 和 ES: 的符号为关键字，应按照原样记述。符号的说明如下：

- #: 指定立即数。
- !: 指定 16 位绝对地址。
- !!: 指定 20 位绝对地址。
- \$: 指定 8 位相对地址。
- \$!: 指定 16 位相对地址。
- []: 指定间接地址。
- ES: 指定扩展地址。

对于立即数，记述适当的数值或者标号。在使用标号时，必须记述 #、!、!!、\$、\$!、[] 和 ES: 的符号。

对于操作数的寄存器记述形式 r 和 rp，能使用功能名（X、A、C 等）或者绝对名（表 33-1 中括号内的名称，如 R0、R1、R2 等）进行记述。

表 33-1 操作数的表现形式和记述方法

表现形式	记述方法
r	X(R0)、A(R1)、C(R2)、B(R3)、E(R4)、D(R5)、L(R6)、H(R7)
rp	AX(RP0)、BC(RP1)、DE(RP2)、HL(RP3)
sfr	特殊功能寄存器的符号（SFR 符号）FFF00H ~ FFFFFH
sfrp	特殊功能寄存器的符号（可进行 16 位操作的 SFR 符号，只限于偶数地址注）FFF00H ~ FFFFFH
saddr	FFE20H ~ FFF1FH 立即数或者标号
saddrp	FFE20H ~ FFF1FH 立即数或者标号（只限于偶数地址注）
addr20	00000H ~ FFFFFH 立即数或者标号
addr16	0000H ~ FFFFH 立即数或者标号（在 16 位数据时，只限于偶数地址注）
addr5	0080H ~ 00BFH 立即数或者标号（只限于偶数地址）
word	16 位立即数或者标号
byte	8 位立即数或者标号
bit	3 位立即数或者标号
RBn	RB0 ~ RB3

注 当指定奇数地址时，bit0 为“0”。

备注 能用符号将特殊功能寄存器记述为操作数 sfr。有关特殊功能寄存器的符号，请参照“表 3-5 SFR 一览表”。  
能用符号将扩展特殊功能寄存器记述为操作数 !addr16。有关扩展特殊功能寄存器的符号，请参照“表 3-6 扩展 SFR (2nd SFR) 一览表”。

## 33.1.2 操作栏的说明

在各指令的操作栏中，用以下符号表示指令执行时的动作。

表 33-2 操作栏的符号

符号	功能
A	A 寄存器：8 位累加器
X	X 寄存器
B	B 寄存器
C	C 寄存器
D	D 寄存器
E	E 寄存器
H	H 寄存器
L	L 寄存器
ES	ES 寄存器
CS	CS 寄存器
AX	AX 寄存器对：16 位累加器
BC	BC 寄存器对
DE	DE 寄存器对
HL	HL 寄存器对
PC	程序计数器
SP	堆栈指针
PSW	程序状态字
CY	进位标志
AC	辅助进位标志
Z	零标志
RBS	寄存器组选择标志
IE	中断请求允许标志
()	() 内的地址或者寄存器的内容所示的存储器内容
$X_H$ 、 $X_L$	16 位寄存器： $X_H$ = 高 8 位、 $X_L$ = 低 8 位
$X_S$ 、 $X_H$ 、 $X_L$	20 位寄存器： $X_S$ (bit19 ~ 16)、 $X_H$ (bit15 ~ 8)、 $X_L$ (bit7 ~ 0)
$\wedge$	逻辑与 (AND)
$\vee$	逻辑或者 (OR)
$\nabla$	异或 (exclusive OR)
—	数据取反
addr5	16 位立即数 (只限于偶数地址 0080H ~ 00BFH)
addr16	16 位立即数
addr20	20 位立即数
jdisp8	带符号的 8 位数据 (位移量)
jdisp16	带符号的 16 位数据 (位移量)



### 33.1.3 标志栏的说明

在各指令的标志栏中，用以下符号表示指令执行时的标志变化。

表 33-3 标志栏的符号

符号	标志的变化
(空白)	无变化。
0	清“0”。
1	置“1”。
×	根据结果置位或者复位。
R	恢复以前保存的值。

### 33.1.4 PREFIX 指令

ES: 所示的指令以 PREFIX 指令码为前缀，将能存取的数据区从 F0000H ~ FFFFFH 的 64K 字节空间扩展为附加 ES 寄存器值的 00000H ~ FFFFFH 的 1M 字节空间。将 PREFIX 指令码置于对象指令的前头，只有紧接在 PREFIX 指令码后的 1 条指令作为附加了 ES 寄存器值的地址进行执行。

在 PREFIX 指令码和紧随其后的 1 条指令之间，不接受中断和 DTC 传送。

表 33-4 PREFIX 指令码的使用例子

指令	指令码				
	1	2	3	4	5
MOV !addr16, #byte	CFH	!addr16		#byte	—
MOV ES:!addr16, #byte	11H	CFH	!addr16		#byte
MOV A, [HL]	8BH	—	—	—	—
MOV A, ES:[HL]	11H	8BH	—	—	—

注意 在执行 PREFIX 指令前，必须事先通过 MOV ES, A 等设定 ES 寄存器的值。

## 33.2 操作一览表

表 33-5 操作一览表 (1/18)

指令群	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
8 位 数 据 传 送	MOV	r, #byte	2	1	—	r←byte			
		PSW, #byte	3	3	—	PSW←byte	×	×	×
		CS, #byte	3	1	—	CS←byte			
		ES, #byte	2	1	—	ES←byte			
		!addr16, #byte	4	1	—	(addr16)←byte			
		ES:!addr16, #byte	5	2	—	(ES, addr16)←byte			
		saddr, #byte	3	1	—	(saddr)←byte			
		sfr, #byte	3	1	—	sfr←byte			
		[DE+byte], #byte	3	1	—	(DE+byte)←byte			
		ES:[DE+byte], #byte	4	2	—	((ES, DE)+byte)←byte			
		[HL+byte], #byte	3	1	—	(HL+byte)←byte			
		ES:[HL+byte], #byte	4	2	—	((ES, HL)+byte)←byte			
		[SP+byte], #byte	3	1	—	(SP+byte)←byte			
		word[B], #byte	4	1	—	(B+word)←byte			
		ES:word[B], #byte	5	2	—	((ES, B)+word)←byte			
		word[C], #byte	4	1	—	(C+word)←byte			
		ES:word[C], #byte	5	2	—	((ES, C)+word)←byte			
		word[BC], #byte	4	1	—	(BC+word)←byte			
		ES:word[BC], #byte	5	2	—	((ES, BC)+word)←byte			
		A, r 注 3	1	1	—	A←r			
		r, A 注 3	1	1	—	r←A			
		A, PSW	2	1	—	A←PSW			
		PSW, A	2	3	—	PSW←A	×	×	×
		A, CS	2	1	—	A←CS			
		CS, A	2	1	—	CS←A			
		A, ES	2	1	—	A←ES			
		ES, A	2	1	—	ES←A			
		A, !addr16	3	1	4	A←(addr16)			
		A, ES:!addr16	4	2	5	A←(ES, addr16)			
		!addr16, A	3	1	—	(addr16)←A			
ES:!addr16, A	4	2	—	(ES, addr16)←A					
A, saddr	2	1	—	A←(saddr)					
saddr, A	2	1	—	(saddr)←A					

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (2/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
8 位 数 据 传 送	MOV	A, sfr	2	1	—	A←sfr			
		sfr, A	2	1	—	sfr←A			
		A, [DE]	1	1	4	A←(DE)			
		[DE], A	1	1	—	(DE)←A			
		A, ES:[DE]	2	2	5	A←(ES, DE)			
		ES:[DE], A	2	2	—	(ES, DE)←A			
		A, [HL]	1	1	4	A←(HL)			
		[HL], A	1	1	—	(HL)←A			
		A, ES:[HL]	2	2	5	A←(ES, HL)			
		ES:[HL], A	2	2	—	(ES, HL)←A			
		A, [DE+byte]	2	1	4	A←(DE + byte)			
		[DE+byte], A	2	1	—	(DE+byte)←A			
		A, ES:[DE+byte]	3	2	5	A←((ES, DE)+byte)			
		ES:[DE+byte], A	3	2	—	((ES, DE)+byte)←A			
		A, [HL+byte]	2	1	4	A←(HL+byte)			
		[HL+byte], A	2	1	—	(HL+byte)←A			
		A, ES:[HL+byte]	3	2	5	A←((ES, HL)+byte)			
		ES:[HL+byte], A	3	2	—	((ES, HL)+byte)←A			
		A, [SP+byte]	2	1	—	A←(SP+byte)			
		[SP+byte], A	2	1	—	(SP+byte)←A			
		A, word[B]	3	1	4	A←(B+word)			
		word[B], A	3	1	—	(B+word)←A			
		A, ES:word[B]	4	2	5	A←((ES, B)+word)			
		ES:word[B], A	4	2	—	((ES, B)+word)←A			
		A, word[C]	3	1	4	A←(C+word)			
		word[C], A	3	1	—	(C+word)←A			
		A, ES:word[C]	4	2	5	A←((ES, C)+word)			
		ES:word[C], A	4	2	—	((ES, C)+word)←A			
		A, word[BC]	3	1	4	A←(BC+word)			
		word[BC], A	3	1	—	(BC+word)←A			
A, ES:word[BC]	4	2	5	A←((ES, BC)+word)					
ES:word[BC], A	4	2	—	((ES, BC)+word)←A					

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (3/18)

指令集	助记符	操作数	字节	时钟		操作	标志			
				注 1	注 2		Z	AC	CY	
8 位 数 据 传 送	MOV	A, [HL+B]	2	1	4	$A \leftarrow (HL+B)$				
		[HL+B], A	2	1	—	$(HL+B) \leftarrow A$				
		A, ES:[HL+B]	3	2	5	$A \leftarrow ((ES, HL)+B)$				
		ES:[HL+B], A	3	2	—	$((ES, HL)+B) \leftarrow A$				
		A, [HL+C]	2	1	4	$A \leftarrow (HL+C)$				
		[HL+C], A	2	1	—	$(HL+C) \leftarrow A$				
		A, ES:[HL+C]	3	2	5	$A \leftarrow ((ES, HL)+C)$				
		ES:[HL+C], A	3	2	—	$((ES, HL) + C) \leftarrow A$				
		X, !addr16	3	1	4	$X \leftarrow (addr16)$				
		X, ES:!addr16	4	2	5	$X \leftarrow (ES, addr16)$				
		X, saddr	2	1	—	$X \leftarrow (saddr)$				
		B, !addr16	3	1	4	$B \leftarrow (addr16)$				
		B, ES:!addr16	4	2	5	$B \leftarrow (ES, addr16)$				
		B, saddr	2	1	—	$B \leftarrow (saddr)$				
		C, !addr16	3	1	4	$C \leftarrow (addr16)$				
		C, ES:!addr16	4	2	5	$C \leftarrow (ES, addr16)$				
		C, saddr	2	1	—	$C \leftarrow (saddr)$				
		ES, saddr	3	1	—	$ES \leftarrow (saddr)$				
	XCH	A, r	注 3	1 (r=X) 2 (r=X 以外)	1	—	$A \leftrightarrow r$			
		A, !addr16		4	2	—	$A \leftrightarrow (addr16)$			
		A, ES:!addr16		5	3	—	$A \leftrightarrow (ES, addr16)$			
		A, saddr		3	2	—	$A \leftrightarrow (saddr)$			
		A, sfr		3	2	—	$A \leftrightarrow sfr$			
		A, [DE]		2	2	—	$A \leftrightarrow (DE)$			
		A, ES:[DE]		3	3	—	$A \leftrightarrow (ES, DE)$			
		A, [HL]		2	2	—	$A \leftrightarrow (HL)$			
		A, ES:[HL]		3	3	—	$A \leftrightarrow (ES, HL)$			
		A, [DE+byte]		3	2	—	$A \leftrightarrow (DE+byte)$			
A, ES:[DE+byte]			4	3	—	$A \leftrightarrow ((ES, DE)+byte)$				
A, [HL+byte]			3	2	—	$A \leftrightarrow (HL+byte)$				
A, ES:[HL+byte]		4	3	—	$A \leftrightarrow ((ES, HL)+byte)$					

- 注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。  
 2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。  
 3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (4/18)

指令集	助记符	操作数	字节	时钟		操作	标志			
				注 1	注 2		Z	AC	CY	
8 位 数 据 传 送	XCH	A, [HL+B]	2	2	—	A $\leftrightarrow$ (HL+B)				
		A, ES:[HL+B]	3	3	—	A $\leftrightarrow$ ((ES, HL)+B)				
		A, [HL+C]	2	2	—	A $\leftrightarrow$ (HL+C)				
		A, ES:[HL+C]	3	3	—	A $\leftrightarrow$ ((ES, HL)+C)				
	ONEB	A	1	1	—	A $\leftarrow$ 01H				
		X	1	1	—	X $\leftarrow$ 01H				
		B	1	1	—	B $\leftarrow$ 01H				
		C	1	1	—	C $\leftarrow$ 01H				
		laddr16	3	1	—	(addr16) $\leftarrow$ 01H				
		ES:laddr16	4	2	—	(ES, addr16) $\leftarrow$ 01H				
		saddr	2	1	—	(saddr) $\leftarrow$ 01H				
	CLRB	A	1	1	—	A $\leftarrow$ 00H				
		X	1	1	—	X $\leftarrow$ 00H				
		B	1	1	—	B $\leftarrow$ 00H				
		C	1	1	—	C $\leftarrow$ 00H				
		laddr16	3	1	—	(addr16) $\leftarrow$ 00H				
		ES:laddr16	4	2	—	(ES, addr16) $\leftarrow$ 00H				
		saddr	2	1	—	(saddr) $\leftarrow$ 00H				
	MOVS	[HL+byte], X	3	1	—	(HL+byte) $\leftarrow$ X	×		×	
		ES:[HL+byte], X	4	2	—	(ES, HL+byte) $\leftarrow$ X	×		×	
	16 位 数 据 传 送	MOVW	rp, #word	3	1	—	rp $\leftarrow$ word			
			saddrp, #word	4	1	—	(saddrp) $\leftarrow$ word			
			sfrp, #word	4	1	—	sfrp $\leftarrow$ word			
AX, rp 注 3			1	1	—	AX $\leftarrow$ rp				
rp, AX 注 3			1	1	—	rp $\leftarrow$ AX				
AX, laddr16			3	1	4	AX $\leftarrow$ (addr16)				
laddr16, AX			3	1	—	(addr16) $\leftarrow$ AX				
AX, ES:laddr16			4	2	5	AX $\leftarrow$ (ES, addr16)				
ES:laddr16, AX			4	2	—	(ES, addr16) $\leftarrow$ AX				
AX, saddrp			2	1	—	AX $\leftarrow$ (saddrp)				
saddrp, AX			2	1	—	(saddrp) $\leftarrow$ AX				
AX, sfrp			2	1	—	AX $\leftarrow$ sfrp				
sfrp, AX	2	1	—	sfrp $\leftarrow$ AX						

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. rp=AX 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (5/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
16 位 数 据 传 送	MOVW	AX, [DE]	1	1	4	AX←(DE)			
		[DE], AX	1	1	—	(DE)←AX			
		AX, ES:[DE]	2	2	5	AX←(ES, DE)			
		ES:[DE], AX	2	2	—	(ES, DE)←AX			
		AX, [HL]	1	1	4	AX←(HL)			
		[HL], AX	1	1	—	(HL)←AX			
		AX, ES:[HL]	2	2	5	AX←(ES, HL)			
		ES:[HL], AX	2	2	—	(ES, HL)←AX			
		AX, [DE+byte]	2	1	4	AX←(DE+byte)			
		[DE+byte], AX	2	1	—	(DE+byte)←AX			
		AX, ES:[DE+byte]	3	2	5	AX←((ES, DE)+byte)			
		ES:[DE+byte], AX	3	2	—	((ES, DE)+byte)←AX			
		AX, [HL+byte]	2	1	4	AX←(HL+byte)			
		[HL+byte], AX	2	1	—	(HL+byte)←AX			
		AX, ES:[HL+byte]	3	2	5	AX←((ES, HL)+byte)			
		ES:[HL+byte], AX	3	2	—	((ES, HL)+byte)←AX			
		AX, [SP+byte]	2	1	—	AX←(SP+byte)			
		[SP+byte], AX	2	1	—	(SP+byte)←AX			
		AX, word[B]	3	1	4	AX←(B+word)			
		word[B], AX	3	1	—	(B+word)←AX			
		AX, ES:word[B]	4	2	5	AX←((ES, B)+word)			
		ES:word[B], AX	4	2	—	((ES, B)+word)←AX			
		AX, word[C]	3	1	4	AX←(C+word)			
		word[C], AX	3	1	—	(C+word)←AX			
		AX, ES:word[C]	4	2	5	AX←((ES, C)+word)			
		ES:word[C], AX	4	2	—	((ES, C)+word)←AX			
		AX, word[BC]	3	1	4	AX←(BC+word)			
		word[BC], AX	3	1	—	(BC+word)←AX			
AX, ES:word[BC]	4	2	5	AX←((ES, BC)+word)					
ES:word[BC], AX	4	2	—	((ES, BC)+word)←AX					

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (6/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
16 位 数 据 传 送	MOVW	BC, !addr16	3	1	4	BC←(addr16)			
		BC, ES:!addr16	4	2	5	BC←(ES, addr16)			
		DE, !addr16	3	1	4	DE←(addr16)			
		DE, ES:!addr16	4	2	5	DE←(ES, addr16)			
		HL, !addr16	3	1	4	HL←(addr16)			
		HL, ES:!addr16	4	2	5	HL←(ES, addr16)			
		BC, saddrp	2	1	—	BC←(saddrp)			
		DE, saddrp	2	1	—	DE←(saddrp)			
		HL, saddrp	2	1	—	HL←(saddrp)			
	XCHW	AX, rp 注 3	1	1	—	AX↔rp			
	ONEW	AX	1	1	—	AX←0001H			
		BC	1	1	—	BC←0001H			
	CLRW	AX	1	1	—	AX←0000H			
		BC	1	1	—	BC←0000H			
8 位 运 算	ADD	A, #byte	2	1	—	A, CY←A+byte	×	×	×
		saddr, #byte	3	2	—	(saddr), CY←(saddr)+byte	×	×	×
		A, r 注 4	2	1	—	A, CY←A+r	×	×	×
		r, A	2	1	—	r, CY←r+A	×	×	×
		A, !addr16	3	1	4	A, CY←A+(addr16)	×	×	×
		A, ES:!addr16	4	2	5	A, CY←A+(ES, addr16)	×	×	×
		A, saddr	2	1	—	A, CY←A+(saddr)	×	×	×
		A, [HL]	1	1	4	A, CY←A+(HL)	×	×	×
		A, ES:[HL]	2	2	5	A, CY←A+(ES, HL)	×	×	×
		A, [HL+byte]	2	1	4	A, CY←A+(HL+byte)	×	×	×
		A, ES:[HL+byte]	3	2	5	A, CY←A+((ES, HL)+byte)	×	×	×
		A, [HL+B]	2	1	4	A, CY←A+(HL+B)	×	×	×
		A, ES:[HL+B]	3	2	5	A, CY←A+((ES, HL)+B)	×	×	×
		A, [HL+C]	2	1	4	A, CY←A+(HL+C)	×	×	×
A, ES:[HL+C]	3	2	5	A, CY←A+((ES, HL)+C)	×	×	×		

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. rp=AX 除外。

4. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (7/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
8 位运算	ADDC	A, #byte	2	1	—	A, CY←A+byte+CY	×	×	×
		saddr, #byte	3	2	—	(saddr), CY←(saddr)+byte+CY	×	×	×
		A, r 注 3	2	1	—	A, CY←A+r+CY	×	×	×
		r, A	2	1	—	r, CY←r+A+CY	×	×	×
		A, !addr16	3	1	4	A, CY←A+(addr16)+CY	×	×	×
		A, ES:!addr16	4	2	5	A, CY←A+(ES, addr16)+CY	×	×	×
		A, saddr	2	1	—	A, CY←A+(saddr)+CY	×	×	×
		A, [HL]	1	1	4	A, CY←A+(HL)+CY	×	×	×
		A, ES:[HL]	2	2	5	A, CY←A+(ES, HL)+CY	×	×	×
		A, [HL+byte]	2	1	4	A, CY←A+(HL+byte)+CY	×	×	×
		A, ES:[HL+byte]	3	2	5	A, CY←A+((ES, HL)+byte)+CY	×	×	×
		A, [HL+B]	2	1	4	A, CY←A+(HL+B)+CY	×	×	×
		A, ES:[HL+B]	3	2	5	A, CY←A+((ES, HL)+B)+CY	×	×	×
		A, [HL+C]	2	1	4	A, CY←A+(HL+C)+CY	×	×	×
		A, ES:[HL+C]	3	2	5	A, CY←A+((ES, HL)+C)+CY	×	×	×
	SUB	A, #byte	2	1	—	A, CY←A-byte	×	×	×
		saddr, #byte	3	2	—	(saddr), CY←(saddr)-byte	×	×	×
		A, r 注 3	2	1	—	A, CY←A-r	×	×	×
		r, A	2	1	—	r, CY←r-A	×	×	×
		A, !addr16	3	1	4	A, CY←A-(addr16)	×	×	×
		A, ES:!addr16	4	2	5	A, CY←A-(ES, addr16)	×	×	×
		A, saddr	2	1	—	A, CY←A-(saddr)	×	×	×
		A, [HL]	1	1	4	A, CY←A-(HL)	×	×	×
		A, ES:[HL]	2	2	5	A, CY←A-(ES, HL)	×	×	×
		A, [HL+byte]	2	1	4	A, CY←A-(HL+byte)	×	×	×
		A, ES:[HL+byte]	3	2	5	A, CY←A-((ES, HL)+byte)	×	×	×
		A, [HL+B]	2	1	4	A, CY←A-(HL+B)	×	×	×
		A, ES:[HL+B]	3	2	5	A, CY←A-((ES, HL)+B)	×	×	×
A, [HL+C]	2	1	4	A, CY←A-(HL+C)	×	×	×		
A, ES:[HL+C]	3	2	5	A, CY←A-((ES, HL)+C)	×	×	×		

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。



表 33-5 操作一览表 (8/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
8 位运算	SUBC	A, #byte	2	1	—	A, CY←A-byte-CY	×	×	×
		saddr, #byte	3	2	—	(saddr), CY←(saddr)-byte-CY	×	×	×
		A, r 注 3	2	1	—	A, CY←A-r-CY	×	×	×
		r, A	2	1	—	r, CY←r-A-CY	×	×	×
		A, !addr16	3	1	4	A, CY←A-(addr16)-CY	×	×	×
		A, ES:!addr16	4	2	5	A, CY←A-(ES, addr16)-CY	×	×	×
		A, saddr	2	1	—	A, CY←A-(saddr)-CY	×	×	×
		A, [HL]	1	1	4	A, CY←A-(HL)-CY	×	×	×
		A, ES:[HL]	2	2	5	A, CY←A-(ES, HL)-CY	×	×	×
		A, [HL+byte]	2	1	4	A, CY←A-(HL+byte)-CY	×	×	×
		A, ES:[HL+byte]	3	2	5	A, CY←A-((ES, HL)+byte)-CY	×	×	×
		A, [HL+B]	2	1	4	A, CY←A-(HL+B)-CY	×	×	×
		A, ES:[HL+B]	3	2	5	A, CY←A-((ES, HL)+B)-CY	×	×	×
		A, [HL+C]	2	1	4	A, CY←A-(HL+C)-CY	×	×	×
		A, ES:[HL+C]	3	2	5	A, CY←A-((ES:HL)+C)-CY	×	×	×
	AND	A, #byte	2	1	—	A←A∧byte	×		
		saddr, #byte	3	2	—	(saddr)←(saddr)∧byte	×		
		A, r 注 3	2	1	—	A←A∧r	×		
		r, A	2	1	—	r←r∧A	×		
		A, !addr16	3	1	4	A←A∧(addr16)	×		
		A, ES:!addr16	4	2	5	A←A∧(ES:addr16)	×		
		A, saddr	2	1	—	A←A∧(saddr)	×		
		A, [HL]	1	1	4	A←A∧(HL)	×		
		A, ES:[HL]	2	2	5	A←A∧(ES:HL)	×		
		A, [HL+byte]	2	1	4	A←A∧(HL+byte)	×		
		A, ES:[HL+byte]	3	2	5	A←A∧((ES:HL)+byte)	×		
		A, [HL+B]	2	1	4	A←A∧(HL+B)	×		
		A, ES:[HL+B]	3	2	5	A←A∧((ES:HL)+B)	×		
A, [HL+C]	2	1	4	A←A∧(HL+C)	×				
A, ES:[HL+C]	3	2	5	A←A∧((ES:HL)+C)	×				

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (9/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
8 位运算	OR	A, #byte	2	1	—	$A \leftarrow A \vee \text{byte}$		×	
		saddr, #byte	3	2	—	$(\text{saddr}) \leftarrow (\text{saddr}) \vee \text{byte}$		×	
		A, r 注 3	2	1	—	$A \leftarrow A \vee r$		×	
		r, A	2	1	—	$r \leftarrow r \vee A$		×	
		A, !addr16	3	1	4	$A \leftarrow A \vee (\text{addr}16)$		×	
		A, ES:!addr16	4	2	5	$A \leftarrow A \vee (\text{ES:addr}16)$		×	
		A, saddr	2	1	—	$A \leftarrow A \vee (\text{saddr})$		×	
		A, [HL]	1	1	4	$A \leftarrow A \vee (\text{HL})$		×	
		A, ES:[HL]	2	2	5	$A \leftarrow A \vee (\text{ES:HL})$		×	
		A, [HL+byte]	2	1	4	$A \leftarrow A \vee (\text{HL}+\text{byte})$		×	
		A, ES:[HL+byte]	3	2	5	$A \leftarrow A \vee ((\text{ES:HL})+\text{byte})$		×	
		A, [HL+B]	2	1	4	$A \leftarrow A \vee (\text{HL}+B)$		×	
		A, ES:[HL+B]	3	2	5	$A \leftarrow A \vee ((\text{ES:HL})+B)$		×	
		A, [HL+C]	2	1	4	$A \leftarrow A \vee (\text{HL}+C)$		×	
	A, ES:[HL+C]	3	2	5	$A \leftarrow A \vee ((\text{ES:HL})+C)$		×		
	XOR	A, #byte	2	1	—	$A \leftarrow A \oplus \text{byte}$		×	
		saddr, #byte	3	2	—	$(\text{saddr}) \leftarrow (\text{saddr}) \oplus \text{byte}$		×	
		A, r 注 3	2	1	—	$A \leftarrow A \oplus r$		×	
		r, A	2	1	—	$r \leftarrow r \oplus A$		×	
		A, !addr16	3	1	4	$A \leftarrow A \oplus (\text{addr}16)$		×	
		A, ES:!addr16	4	2	5	$A \leftarrow A \oplus (\text{ES:addr}16)$		×	
		A, saddr	2	1	—	$A \leftarrow A \oplus (\text{saddr})$		×	
		A, [HL]	1	1	4	$A \leftarrow A \oplus (\text{HL})$		×	
		A, ES:[HL]	2	2	5	$A \leftarrow A \oplus (\text{ES:HL})$		×	
		A, [HL+byte]	2	1	4	$A \leftarrow A \oplus (\text{HL}+\text{byte})$		×	
		A, ES:[HL+byte]	3	2	5	$A \leftarrow A \oplus ((\text{ES:HL})+\text{byte})$		×	
		A, [HL+B]	2	1	4	$A \leftarrow A \oplus (\text{HL}+B)$		×	
		A, ES:[HL+B]	3	2	5	$A \leftarrow A \oplus ((\text{ES:HL})+B)$		×	
A, [HL+C]		2	1	4	$A \leftarrow A \oplus (\text{HL}+C)$		×		
A, ES:[HL+C]	3	2	5	$A \leftarrow A \oplus ((\text{ES:HL})+C)$		×			

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{\text{CLK}}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{\text{CLK}}$ ) 数。

3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (10/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
8 位运算	CMP	A, #byte	2	1	—	A-byte	×	×	×
		!addr16, #byte	4	1	4	(addr16)-byte	×	×	×
		ES:!addr16, #byte	5	2	5	(ES:addr16)-byte	×	×	×
		saddr, #byte	3	1	—	(saddr)-byte	×	×	×
		A, r 注 3	2	1	—	A-r	×	×	×
		r, A	2	1	—	r-A	×	×	×
		A, !addr16	3	1	4	A-(addr16)	×	×	×
		A, ES:!addr16	4	2	5	A-(ES:addr16)	×	×	×
		A, saddr	2	1	—	A-(saddr)	×	×	×
		A, [HL]	1	1	4	A-(HL)	×	×	×
		A, ES:[HL]	2	2	5	A-(ES:HL)	×	×	×
		A, [HL+byte]	2	1	4	A-(HL+byte)	×	×	×
		A, ES:[HL+byte]	3	2	5	A-((ES:HL)+byte)	×	×	×
		A, [HL+B]	2	1	4	A-(HL+B)	×	×	×
		A, ES:[HL+B]	3	2	5	A-((ES:HL)+B)	×	×	×
		A, [HL+C]	2	1	4	A-(HL+C)	×	×	×
	A, ES:[HL+C]	3	2	5	A-((ES:HL)+C)	×	×	×	
	CMP0	A	1	1	—	A-00H	×	0	0
		X	1	1	—	X-00H	×	0	0
		B	1	1	—	B-00H	×	0	0
		C	1	1	—	C-00H	×	0	0
		!addr16	3	1	4	(addr16)-00H	×	0	0
		ES:!addr16	4	2	5	(ES:addr16)-00H	×	0	0
		saddr	2	1	—	(saddr)-00H	×	0	0
	CMPS	X, [HL+byte]	3	1	4	X-(HL+byte)	×	×	×
		X, ES:[HL+byte]	4	2	5	X-((ES:HL)+byte)	×	×	×

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (11/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
16 位 运 算	ADDW	AX, #word	3	1	—	AX, CY←AX+word	×	×	×
		AX, AX	1	1	—	AX, CY←AX+AX	×	×	×
		AX, BC	1	1	—	AX, CY←AX+BC	×	×	×
		AX, DE	1	1	—	AX, CY←AX+DE	×	×	×
		AX, HL	1	1	—	AX, CY←AX+HL	×	×	×
		AX, !addr16	3	1	4	AX, CY←AX+(addr16)	×	×	×
		AX, ES:!addr16	4	2	5	AX, CY←AX+(ES:addr16)	×	×	×
		AX, saddrp	2	1	—	AX, CY←AX+(saddrp)	×	×	×
		AX, [HL+byte]	3	1	4	AX, CY←AX+(HL+byte)	×	×	×
		AX, ES: [HL+byte]	4	2	5	AX, CY←AX+((ES:HL)+byte)	×	×	×
	SUBW	AX, #word	3	1	—	AX, CY←AX-word	×	×	×
		AX, BC	1	1	—	AX, CY←AX-BC	×	×	×
		AX, DE	1	1	—	AX, CY←AX-DE	×	×	×
		AX, HL	1	1	—	AX, CY←AX-HL	×	×	×
		AX, !addr16	3	1	4	AX, CY←AX-(addr16)	×	×	×
		AX, ES:!addr16	4	2	5	AX, CY←AX-(ES:addr16)	×	×	×
		AX, saddrp	2	1	—	AX, CY←AX-(saddrp)	×	×	×
		AX, [HL+byte]	3	1	4	AX, CY←AX-(HL+byte)	×	×	×
		AX, ES: [HL+byte]	4	2	5	AX, CY←AX-((ES:HL)+byte)	×	×	×
	CMPW	AX, #word	3	1	—	AX-word	×	×	×
		AX, BC	1	1	—	AX-BC	×	×	×
		AX, DE	1	1	—	AX-DE	×	×	×
		AX, HL	1	1	—	AX-HL	×	×	×
		AX, !addr16	3	1	4	AX-(addr16)	×	×	×
		AX, ES:!addr16	4	2	5	AX-(ES:addr16)	×	×	×
		AX, saddrp	2	1	—	AX-(saddrp)	×	×	×
		AX, [HL+byte]	3	1	4	AX-(HL+byte)	×	×	×
AX, ES: [HL+byte]		4	2	5	AX-((ES:HL)+byte)	×	×	×	

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (12/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
乘除运算和乘加运算	MULU	X	1	1	—	$AX \leftarrow A \times X$			
	MULHU		3	2	—	$BCAX \leftarrow AX \times BC$ (无符号)			
	MULH		3	2	—	$BCAX \leftarrow AX \times BC$ (带符号)			
	DIVHU		3	9	—	AX (商)、DE (余数) $\leftarrow AX \div DE$ (无符号)			
	DIVWU		3	17	—	BCAX (商)、HLDE (余数) $\leftarrow BCAX \div HLDE$ (无符号)			
	MACHU		3	3	—	$MACR \leftarrow MACR + AX \times BC$ (无符号)		×	×
	MACH		3	3	—	$MACR \leftarrow MACR + AX \times BC$ (带符号)		×	×

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

注意 要在中断处理过程中执行 DIVHU 指令和 DIVWU 指令时，必须在禁止中断的状态 (DI) 下执行。但是，除了在 RAM 区执行指令以外，如果在汇编语言源程序中的 DIVHU 指令和 DIVWU 指令之后插入 NOP 指令，即使在允许中断的状态下也能执行 DIVHU 指令和 DIVWU 指令。如果在进行以下编译程序的创建时输出 DIVHU 指令和 DIVWU 指令，就在其后自动插入 NOP 指令。

- CA78K0R (瑞萨电子公司的编译程序) V1.71 以后的 C 语言源程序和汇编语言源程序
- EWRL78 (IAR 公司的编译程序) Service pack 1.40.6 以后的 C 语言源程序
- GNURL78 (KPIT 公司的编译程序) 的 C 语言源程序

备注 1. 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时，最大为 2 倍 +3 个时钟。

2. MACR: 乘加运算累加寄存器 (MACRH、MACRL)

表 33-5 操作一览表 (13/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
递增 / 递减	INC	r	1	1	—	$r \leftarrow r+1$	×	×	
		laddr16	3	2	—	$(addr16) \leftarrow (addr16)+1$	×	×	
		ES:laddr16	4	3	—	$(ES, addr16) \leftarrow (ES, addr16)+1$	×	×	
		saddr	2	2	—	$(saddr) \leftarrow (saddr)+1$	×	×	
		[HL+byte]	3	2	—	$(HL+byte) \leftarrow (HL+byte)+1$	×	×	
		ES:[HL+byte]	4	3	—	$((ES:HL)+byte) \leftarrow ((ES:HL)+byte)+1$	×	×	
	DEC	r	1	1	—	$r \leftarrow r-1$	×	×	
		laddr16	3	2	—	$(addr16) \leftarrow (addr16)-1$	×	×	
		ES:laddr16	4	3	—	$(ES, addr16) \leftarrow (ES, addr16)-1$	×	×	
		saddr	2	2	—	$(saddr) \leftarrow (saddr)-1$	×	×	
		[HL+byte]	3	2	—	$(HL+byte) \leftarrow (HL+byte)-1$	×	×	
		ES:[HL+byte]	4	3	—	$((ES:HL)+byte) \leftarrow ((ES:HL)+byte)-1$	×	×	
	INCW	rp	1	1	—	$rp \leftarrow rp+1$			
		laddr16	3	2	—	$(addr16) \leftarrow (addr16)+1$			
		ES:laddr16	4	3	—	$(ES, addr16) \leftarrow (ES, addr16)+1$			
		saddrp	2	2	—	$(saddrp) \leftarrow (saddrp)+1$			
		[HL+byte]	3	2	—	$(HL+byte) \leftarrow (HL+byte)+1$			
		ES:[HL+byte]	4	3	—	$((ES:HL)+byte) \leftarrow ((ES:HL)+byte)+1$			
	DECW	rp	1	1	—	$rp \leftarrow rp-1$			
		laddr16	3	2	—	$(addr16) \leftarrow (addr16)-1$			
		ES:laddr16	4	3	—	$(ES, addr16) \leftarrow (ES, addr16)-1$			
		saddrp	2	2	—	$(saddrp) \leftarrow (saddrp)-1$			
		[HL+byte]	3	2	—	$(HL+byte) \leftarrow (HL+byte)-1$			
		ES:[HL+byte]	4	3	—	$((ES:HL)+byte) \leftarrow ((ES:HL)+byte)-1$			
移位	SHR	A, cnt	2	1	—	$(CY \leftarrow A_0, A_{m-1} \leftarrow A_m, A_7 \leftarrow 0) \times cnt$			×
	SHRW	AX, cnt	2	1	—	$(CY \leftarrow AX_0, AX_{m-1} \leftarrow AX_m, AX_{15} \leftarrow 0) \times cnt$			×
	SHL	A, cnt	2	1	—	$(CY \leftarrow A_7, A_m \leftarrow A_{m-1}, A_0 \leftarrow 0) \times cnt$			×
		B, cnt	2	1	—	$(CY \leftarrow B_7, B_m \leftarrow B_{m-1}, B_0 \leftarrow 0) \times cnt$			×
		C, cnt	2	1	—	$(CY \leftarrow C_7, C_m \leftarrow C_{m-1}, C_0 \leftarrow 0) \times cnt$			×
	SHLW	AX, cnt	2	1	—	$(CY \leftarrow AX_{15}, AX_m \leftarrow AX_{m-1}, AX_0 \leftarrow 0) \times cnt$			×
		BC, cnt	2	1	—	$(CY \leftarrow BC_{15}, BC_m \leftarrow BC_{m-1}, BC_0 \leftarrow 0) \times cnt$			×
	SAR	A, cnt	2	1	—	$(CY \leftarrow A_0, A_{m-1} \leftarrow A_m, A_7 \leftarrow A_7) \times cnt$			×
SARW	AX, cnt	2	1	—	$(CY \leftarrow AX_0, AX_{m-1} \leftarrow AX_m, AX_{15} \leftarrow AX_{15}) \times cnt$			×	

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 1. 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

2. cnt 是位的移位个数。

表 33-5 操作一览表 (14/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
循环	ROR	A, 1	2	1	—	$(CY, A_7 \leftarrow A_0, A_{m-1} \leftarrow A_m) \times 1$			×
	ROL	A, 1	2	1	—	$(CY, A_0 \leftarrow A_7, A_{m+1} \leftarrow A_m) \times 1$			×
	RORC	A, 1	2	1	—	$(CY \leftarrow A_0, A_7 \leftarrow CY, A_{m-1} \leftarrow A_m) \times 1$			×
	ROLC	A, 1	2	1	—	$(CY \leftarrow A_7, A_0 \leftarrow CY, A_{m+1} \leftarrow A_m) \times 1$			×
	ROLWC	AX, 1	2	1	—	$(CY \leftarrow AX_{15}, AX_0 \leftarrow CY, AX_{m+1} \leftarrow AX_m) \times 1$			×
		BC, 1	2	1	—	$(CY \leftarrow BC_{15}, BC_0 \leftarrow CY, BC_{m+1} \leftarrow BC_m) \times 1$			×
位操作	MOV1	CY, A.bit	2	1	—	$CY \leftarrow A.bit$			×
		A.bit, CY	2	1	—	$A.bit \leftarrow CY$			
		CY, PSW.bit	3	1	—	$CY \leftarrow PSW.bit$			×
		PSW.bit, CY	3	4	—	$PSW.bit \leftarrow CY$	×	×	
		CY, saddr.bit	3	1	—	$CY \leftarrow (saddr).bit$			×
		saddr.bit, CY	3	2	—	$(saddr).bit \leftarrow CY$			
		CY, sfr.bit	3	1	—	$CY \leftarrow sfr.bit$			×
		sfr.bit, CY	3	2	—	$sfr.bit \leftarrow CY$			
		CY, [HL].bit	2	1	4	$CY \leftarrow (HL).bit$			×
		[HL].bit, CY	2	2	—	$(HL).bit \leftarrow CY$			
		CY, ES:[HL].bit	3	2	5	$CY \leftarrow (ES, HL).bit$			×
	ES:[HL].bit, CY	3	3	—	$(ES, HL).bit \leftarrow CY$				
	AND1	CY, A.bit	2	1	—	$CY \leftarrow CY \wedge A.bit$			×
		CY, PSW.bit	3	1	—	$CY \leftarrow CY \wedge PSW.bit$			×
		CY, saddr.bit	3	1	—	$CY \leftarrow CY \wedge (saddr).bit$			×
		CY, sfr.bit	3	1	—	$CY \leftarrow CY \wedge sfr.bit$			×
		CY, [HL].bit	2	1	4	$CY \leftarrow CY \wedge (HL).bit$			×
		CY, ES:[HL].bit	3	2	5	$CY \leftarrow CY \wedge (ES, HL).bit$			×
	OR1	CY, A.bit	2	1	—	$CY \leftarrow CY \vee A.bit$			×
		CY, PSW.bit	3	1	—	$CY \leftarrow CY \vee PSW.bit$			×
		CY, saddr.bit	3	1	—	$CY \leftarrow CY \vee (saddr).bit$			×
		CY, sfr.bit	3	1	—	$CY \leftarrow CY \vee sfr.bit$			×
		CY, [HL].bit	2	1	4	$CY \leftarrow CY \vee (HL).bit$			×
		CY, ES:[HL].bit	3	2	5	$CY \leftarrow CY \vee (ES, HL).bit$			×

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (15/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
位操作	XOR1	CY, A.bit	2	1	—	$CY \leftarrow CY \oplus A.bit$			×
		CY, PSW.bit	3	1	—	$CY \leftarrow CY \oplus PSW.bit$			×
		CY, saddr.bit	3	1	—	$CY \leftarrow CY \oplus (saddr).bit$			×
		CY, sfr.bit	3	1	—	$CY \leftarrow CY \oplus sfr.bit$			×
		CY, [HL].bit	2	1	4	$CY \leftarrow CY \oplus (HL).bit$			×
		CY, ES:[HL].bit	3	2	5	$CY \leftarrow CY \oplus (ES, HL).bit$			×
	SET1	A.bit	2	1	—	$A.bit \leftarrow 1$			
		PSW.bit	3	4	—	$PSW.bit \leftarrow 1$	×	×	×
		laddr16.bit	4	2	—	$(addr16).bit \leftarrow 1$			
		ES:laddr16.bit	5	3	—	$(ES, addr16).bit \leftarrow 1$			
		saddr.bit	3	2	—	$(saddr).bit \leftarrow 1$			
		sfr.bit	3	2	—	$sfr.bit \leftarrow 1$			
		[HL].bit	2	2	—	$(HL).bit \leftarrow 1$			
		ES:[HL].bit	3	3	—	$(ES, HL).bit \leftarrow 1$			
	CLR1	A.bit	2	1	—	$A.bit \leftarrow 0$			
		PSW.bit	3	4	—	$PSW.bit \leftarrow 0$	×	×	×
		laddr16.bit	4	2	—	$(addr16).bit \leftarrow 0$			
		ES:laddr16.bit	5	3	—	$(ES, addr16).bit \leftarrow 0$			
		saddr.bit	3	2	—	$(saddr).bit \leftarrow 0$			
		sfr.bit	3	2	—	$sfr.bit \leftarrow 0$			
		[HL].bit	2	2	—	$(HL).bit \leftarrow 0$			
		ES:[HL].bit	3	3	—	$(ES, HL).bit \leftarrow 0$			
	SET1	CY	2	1	—	$CY \leftarrow 1$			1
	CLR1	CY	2	1	—	$CY \leftarrow 0$			0
NOT1	CY	2	1	—	$CY \leftarrow \overline{CY}$			×	

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。



表 33-5 操作一览表 (16/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
调用 / 返回	CALL	rp	2	3	—	(SP-2) $\leftarrow$ (PC+2) <sub>S</sub> , (SP-3) $\leftarrow$ (PC+2) <sub>H</sub> , (SP-4) $\leftarrow$ (PC+2) <sub>L</sub> , PC $\leftarrow$ CS, rp, SP $\leftarrow$ SP-4			
		\$!addr20	3	3	—	(SP-2) $\leftarrow$ (PC+3) <sub>S</sub> , (SP-3) $\leftarrow$ (PC+3) <sub>H</sub> , (SP-4) $\leftarrow$ (PC+3) <sub>L</sub> , PC $\leftarrow$ PC+3+jdisp16, SP $\leftarrow$ SP-4			
		!addr16	3	3	—	(SP-2) $\leftarrow$ (PC+3) <sub>S</sub> , (SP-3) $\leftarrow$ (PC+3) <sub>H</sub> , (SP-4) $\leftarrow$ (PC+3) <sub>L</sub> , PC $\leftarrow$ 0000, addr16, SP $\leftarrow$ SP-4			
		!!addr20	4	3	—	(SP-2) $\leftarrow$ (PC+4) <sub>S</sub> , (SP-3) $\leftarrow$ (PC+4) <sub>H</sub> , (SP-4) $\leftarrow$ (PC+4) <sub>L</sub> , PC $\leftarrow$ addr20, SP $\leftarrow$ SP-4			
	CALLT	[addr5]	2	5	—	(SP-2) $\leftarrow$ (PC+2) <sub>S</sub> , (SP-3) $\leftarrow$ (PC+2) <sub>H</sub> , (SP-4) $\leftarrow$ (PC+2) <sub>L</sub> , PC <sub>S</sub> $\leftarrow$ 0000, PC <sub>H</sub> $\leftarrow$ (0000, addr5+1), PC <sub>L</sub> $\leftarrow$ (0000, addr5), SP $\leftarrow$ SP-4			
	BRK	—	2	5	—	(SP-1) $\leftarrow$ PSW, (SP-2) $\leftarrow$ (PC+2) <sub>S</sub> , (SP-3) $\leftarrow$ (PC+2) <sub>H</sub> , (SP-4) $\leftarrow$ (PC+2) <sub>L</sub> , PC <sub>S</sub> $\leftarrow$ 0000, PC <sub>H</sub> $\leftarrow$ (0007FH), PC <sub>L</sub> $\leftarrow$ (0007EH), SP $\leftarrow$ SP-4, IE $\leftarrow$ 0			
	RET	—	1	6	—	PC <sub>L</sub> $\leftarrow$ (SP), PC <sub>H</sub> $\leftarrow$ (SP+1), PC <sub>S</sub> $\leftarrow$ (SP+2), SP $\leftarrow$ SP+4			
	RETI	—	2	6	—	PC <sub>L</sub> $\leftarrow$ (SP), PC <sub>H</sub> $\leftarrow$ (SP+1), PC <sub>S</sub> $\leftarrow$ (SP+2), PSW $\leftarrow$ (SP+3), SP $\leftarrow$ SP+4	R	R	R
	RETB	—	2	6	—	PC <sub>L</sub> $\leftarrow$ (SP), PC <sub>H</sub> $\leftarrow$ (SP+1), PC <sub>S</sub> $\leftarrow$ (SP+2), PSW $\leftarrow$ (SP+3), SP $\leftarrow$ SP+4	R	R	R

注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (17/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
堆栈操作	PUSH	PSW	2	1	—	(SP-1)←PSW, (SP-2)←00H, SP←SP-2			
		rp	1	1	—	(SP-1)←rp <sub>H</sub> , (SP-2)←rp <sub>L</sub> , SP←SP-2			
	POP	PSW	2	3	—	PSW←(SP+1), SP←SP+2	R	R	R
		rp	1	1	—	rp <sub>L</sub> ←(SP), rp <sub>H</sub> ←(SP+1), SP←SP+2			
	MOVW	SP, #word	4	1	—	SP←word			
		SP, AX	2	1	—	SP←AX			
		AX, SP	2	1	—	AX←SP			
		HL, SP	3	1	—	HL←SP			
		BC, SP	3	1	—	BC←SP			
		DE, SP	3	1	—	DE←SP			
ADDW	SP, #byte	2	1	—	SP←SP+byte				
SUBW	SP, #byte	2	1	—	SP←SP-byte				
无条件转移	BR	AX	2	3	—	PC←CS, AX			
		\$addr20	2	3	—	PC←PC+2+jdisp8			
		\$!addr20	3	3	—	PC←PC+3+jdisp16			
		!addr16	3	3	—	PC←0000, addr16			
		!!addr20	4	3	—	PC←addr20			
条件转移	BC	\$addr20	2	2/4注3	—	PC←PC+2+jdisp8 if CY=1			
	BNC	\$addr20	2	2/4注3	—	PC←PC+2+jdisp8 if CY=0			
	BZ	\$addr20	2	2/4注3	—	PC←PC+2+jdisp8 if Z=1			
	BNZ	\$addr20	2	2/4注3	—	PC←PC+2+jdisp8 if Z=0			
	BH	\$addr20	3	2/4注3	—	PC←PC+3+jdisp8 if (Z∨CY)=0			
	BNH	\$addr20	3	2/4注3	—	PC←PC+3+jdisp8 if (Z∨CY)=1			
	BT	saddr.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if (saddr).bit=1			
		sfr.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if sfr.bit=1			
		A.bit, \$addr20	3	3/5注3	—	PC←PC+3+disp8 if A.bit=1			
		PSW.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if PSW.bit=1			
[HL].bit, \$addr20		3	3/5注3	6/7	PC←PC+3+jdisp8 if (HL).bit=1				
ES:[HL].bit, \$addr20	4	4/6注3	7/8	PC←PC+4+jdisp8 if (ES, HL).bit=1					

- 注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 (f<sub>CLK</sub>) 数。  
 2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 (f<sub>CLK</sub>) 数。  
 3. 表示“条件不成立时 / 条件成立时”的时钟数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 33-5 操作一览表 (18/18)

指令集	助记符	操作数	字节	时钟		操作	标志		
				注 1	注 2		Z	AC	CY
条件转移	BF	saddr.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if (saddr).bit=0			
		sfr.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if sfr.bit=0			
		A.bit, \$addr20	3	3/5注3	—	PC←PC+3+jdisp8 if A.bit=0			
		PSW.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if PSW.bit=0			
		[HL].bit, \$addr20	3	3/5注3	6/7	PC←PC+3+jdisp8 if (HL).bit=0			
		ES:[HL].bit, \$addr20	4	4/6注3	7/8	PC←PC+4+jdisp8 if (ES, HL).bit=0			
	BTCLR	saddr.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if (saddr).bit=1 then reset (saddr).bit			
		sfr.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if sfr.bit=1 then reset sfr.bit			
		A.bit, \$addr20	3	3/5注3	—	PC←PC+3+jdisp8 if A.bit=1 then reset A.bit			
		PSW.bit, \$addr20	4	3/5注3	—	PC←PC+4+jdisp8 if PSW.bit=1 then reset PSW.bit	×	×	×
		[HL].bit, \$addr20	3	3/5注3	—	PC←PC+3+jdisp8 if (HL).bit=1 then reset (HL).bit			
		ES:[HL].bit, \$addr20	4	4/6注3	—	PC←PC+4+jdisp8 if (ES, HL).bit=1 then reset (ES, HL).bit			
条件跳转	SKC	—	2	1	—	Next instruction skip if CY=1			
	SKNC	—	2	1	—	Next instruction skip if CY=0			
	SKZ	—	2	1	—	Next instruction skip if Z=1			
	SKNZ	—	2	1	—	Next instruction skip if Z=0			
	SKH	—	2	1	—	Next instruction skip if (Z∨CY)=0			
	SKNH	—	2	1	—	Next instruction skip if (Z∨CY)=1			
CPU控制	SEL 注4	RBn	2	1	—	RBS[1:0]←n			
	NOP	—	1	1	—	No Operation			
	EI	—	3	4	—	IE←1 (Enable Interrupt)			
	DI	—	3	4	—	IE←0 (Disable Interrupt)			
	HALT	—	2	3	—	Set HALT Mode			
	STOP	—	2	3	—	Set STOP Mode			

- 注 1. 这是存取内部 RAM 区、SFR 区、扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。  
 2. 这是存取代码闪存区以及通过 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。  
 3. 表示“条件不成立时 / 条件成立时”的时钟数。  
 4. n 为寄存器组号 (n=0 ~ 3)。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

## 第 34 章 电特性 ( $T_A=-40 \sim +85^{\circ}\text{C}$ )

在本章中，对以下对象产品的电特性进行说明。

- 对象产品 2C: 工业用产品  $T_A=-40 \sim +85^{\circ}\text{C}$   
R7F0C205L2CFA、R7F0C206L2CFA、  
R7F0C206M2CFA、R7F0C207M2CFA、  
R7F0C208M2CFA
- 2D: 民用产品  $T_A=-40 \sim +85^{\circ}\text{C}$   
R7F0C205L2DFA、R7F0C206L2DFA、  
R7F0C206M2DFA、R7F0C207M2DFA、  
R7F0C208M2DFA

- 注意 1. RL78 微控制器内置用于开发和评估的片上调试功能。如果使用片上调试功能，就可能会超过闪存的保证改写次数而无法保证产品的可靠性，因此批量生产的产品不能使用片上调试功能。对于使用片上调试功能的产品，不作为投诉受理对象。
2. 配置的引脚因产品而不同。请参照“2.1 端口功能”～“2.2.1 各产品配置的功能”。

## 34.1 绝对最大额定值

## 绝对最大额定值 (1/3)

项目	符号	条件	额定值	单位
电源电压	V <sub>DD</sub>		−0.5 ~ +6.5	V
	EV <sub>DD0</sub>		−0.5 ~ +6.5	V
REGC 引脚的 输入电压	V <sub>I<sub>REGC</sub></sub>	REGC	−0.3 ~ +2.8 并且 −0.3 ~ V <sub>DD</sub> +0.3 注 1	V
输入电压	V <sub>I1</sub>	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、P102 ~ P107、 P110 ~ P117、P140 ~ P142、 P150 ~ P157	−0.3 ~ EV <sub>DD0</sub> +0.3 注 2	V
		P20、P21、P40、P121 ~ P127、P137	−0.3 ~ V <sub>DD</sub> +0.3 注 2	V
	V <sub>I2</sub>	P100、P101 (N 沟道漏极开路)	−0.3 ~ +6.5	V
	V <sub>I3</sub>	EXCLK、EXCLKS、RESET	−0.3 ~ V <sub>DD</sub> +0.3 注 2	V
	V <sub>I4</sub>	IVCMP0、IVCMP1	−0.7 ~ EV <sub>DD0</sub> +0.7 注 4	V
输出电压	V <sub>O1</sub>	P20、P21、P40、P100、P101、 P125 ~ P127	−0.3 ~ V <sub>DD</sub> +0.3 注 2	V
		P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、P102 ~ P107、 P110 ~ P117、P140 ~ P142、 P150 ~ P157	−0.3 ~ EV <sub>DD0</sub> +0.3 注 2	V
模拟输入电压	V <sub>AI1</sub>	ANI0、ANI1	−0.3 ~ V <sub>DD</sub> +0.3 并且 −0.3 ~ AV <sub>REF(+)</sub> +0.3 注 2、3	V
		ANI2 ~ ANI15	−0.3 ~ EV <sub>DD0</sub> +0.3 并且 −0.3 ~ AV <sub>REF(+)</sub> +0.3 注 2、3	V

- 注 1. 必须通过电容器 (0.47 ~ 1μF) 将 REGC 引脚连接 V<sub>SS</sub>。此值是规定 REGC 引脚的绝对最大额定值, 使用时不能外加电压。
2. 不超过 6.5V。
3. A/D 转换对象的引脚不能超过 AV<sub>REF(+)</sub>+0.3。
4. 此值是规定使用窗口模式时的绝对最大额定值。

注意 即使是各项目中的 1 个项目瞬间超过绝对最大额定值, 也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值, 必须在不超过额定值的状态下使用产品。

- 备注 1. 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。
2. AV<sub>REF(+)</sub>: A/D 转换器的正 (+) 基准电压
3. 将 V<sub>SS</sub> 作为基准电压。

## 绝对最大额定值 (2/3)

项目	符号	条件	额定值	单位	
LCD 电压	V <sub>LI1</sub>	V <sub>L1</sub> 输入电压注 1	-0.3 ~ +2.8	V	
	V <sub>LI2</sub>	V <sub>L2</sub> 输入电压注 1	-0.3 ~ +6.5	V	
	V <sub>LI3</sub>	V <sub>L3</sub> 输入电压注 1	-0.3 ~ +6.5	V	
	V <sub>LI4</sub>	V <sub>L4</sub> 输入电压注 1	-0.3 ~ +6.5	V	
	V <sub>LI5</sub>	CAPL、CAPH 输入电压注 1	-0.3 ~ +6.5	V	
	V <sub>LO1</sub>	V <sub>L1</sub> 输出电压	-0.3 ~ +2.8	V	
	V <sub>LO2</sub>	V <sub>L2</sub> 输出电压	-0.3 ~ +6.5	V	
	V <sub>LO3</sub>	V <sub>L3</sub> 输出电压	-0.3 ~ +6.5	V	
	V <sub>LO4</sub>	V <sub>L4</sub> 输出电压	-0.3 ~ +6.5	V	
	V <sub>LO5</sub>	CAPL、CAPH 输出电压	-0.3 ~ +6.5	V	
	V <sub>LO6</sub>	COM0 ~ COM7、 SEG0 ~ SEG27 输出电压	外部电阻分割方式	-0.3 ~ V <sub>DD</sub> +0.3 注 2	V
			电容分割方式	-0.3 ~ V <sub>DD</sub> +0.3 注 2	V
内部升压方式			-0.3 ~ V <sub>LI4</sub> +0.3 注 2	V	

注 1. 此值是在给 V<sub>L1</sub>、V<sub>L2</sub>、V<sub>L3</sub>、V<sub>L4</sub> 引脚外加电压时规定的绝对最大额定值，而不是建议的外加电压值。在内部升压方式和电容分割方式的情况下，必须通过电容器 (0.47μF±30%) 将 V<sub>L1</sub>、V<sub>L2</sub>、V<sub>L3</sub>、V<sub>L4</sub> 引脚连接 V<sub>SS</sub>，并且也必须在 CAPL 引脚和 CAPH 引脚之间连接电容器 (0.47μF±30%)。

2. 不超过 6.5V。

注意 即使是各项目中的 1 个项目瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是不可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

## 绝对最大额定值 (3/3)

项目	符号	条件		额定值	单位	
高电平输出电流	$I_{OH1}$	1 个引脚	P40、P125 ~ P127	-40	mA	
		引脚合计		-100	mA	
	$I_{OH2}$	1 个引脚	P20、P21	-0.5	mA	
		引脚合计		-1	mA	
	$I_{OH3}$	1 个引脚 (P 沟道漏极开路)	P60 ~ P67、P70、P71	-200	mA	
		引脚合计		-200		
	$I_{OH4}$	1 个引脚	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157	-40	mA	
		引脚合计	80 引脚产品 P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110-P117、 P140 ~ P142、P150 ~ P157	-220	mA	
			64 引脚产品 P11、P22、P60 ~ P67、 P70 ~ P76、P92、P93、P96、 P97、P104 ~ P107、 P110 ~ P113、P140 ~ P142、 P154 ~ P157	-220		
	全部引脚合计	80 引脚产品		-220	mA	
64 引脚产品		-220				
低电平输出电流	$I_{OL1}$	1 个引脚	P40、P100、P101、	40	mA	
		引脚合计	P125 ~ P127	100	mA	
	$I_{OL2}$	1 个引脚	P20、P21	1	mA	
		引脚合计		2	mA	
	$I_{OL3}$	1 个引脚	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157	40	mA	
	$I_{OL4}$	1 个引脚 (N 沟道漏极开路)	P10、P11、P22、P60 ~ P67、 P70 ~ P75、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157	25	mA	
	全部引脚合计	80 引脚产品		290	mA	
		64 引脚产品		270		
	工作环境温度	$T_A$	通常运行时		-40 ~ +85	$^{\circ}\text{C}$
			进行闪存编程时			
保存温度	$T_{stg}$			-65 ~ +150	$^{\circ}\text{C}$	

注意 即使是各项目中的 1 个项目瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是不可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

## 34.2 振荡电路特性

### 34.2.1 X1、XT1 振荡电路特性

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

项目	谐振器	条件	MIN.	TYP.	MAX.	单位
X1 时钟振荡 频率 (f <sub>X</sub> ) 注	陶瓷谐振器 / 晶体谐振器	2.7V ≤ V <sub>DD</sub> ≤ 5.5V	1.0		20.0	MHz
		2.4V ≤ V <sub>DD</sub> < 2.7V	1.0		16.0	
		1.8V ≤ V <sub>DD</sub> < 2.4V	1.0		8.0	
		1.6V ≤ V <sub>DD</sub> < 1.8V	1.0		4.0	
XT1 时钟振荡 频率 (f <sub>XT</sub> ) 注	晶体谐振器		32	32.768	35	kHz

注 只表示振荡电路的频率容许范围, 指令执行时间请参照“34.4 AC 特性”。请委托谐振器厂商给予安装电路后的评估, 并且在确认振荡特性后使用。

注意 在解除复位后, 通过高速内部振荡器时钟启动 CPU, 因此用户必须通过振荡稳定时间计数器的状态寄存器 (OSTC) 确认 X1 时钟的振荡稳定时间, 并且必须充分对所用谐振器进行振荡稳定时间的评估, 然后决定 OSTC 寄存器和振荡稳定时间选择寄存器 (OSTS) 的振荡稳定时间。

备注 在使用 X1、XT1 振荡电路时, 请参照“5.4 系统时钟振荡电路”。

### 34.2.2 内部振荡器特性

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

项目	符号	条件		MIN.	TYP.	MAX.	单位
高速内部振荡器的时钟频率注 1、2	f <sub>HOCO</sub>			1		48	MHz
高速内部振荡器的时钟频率精度		-20 ~ +85°C	1.8V ≤ V <sub>DD</sub> ≤ 5.5V	-2.0		+2.0	%
			1.6V ≤ V <sub>DD</sub> < 1.8V	-5.0		+5.0	%
		-40 ~ -20°C	1.8V ≤ V <sub>DD</sub> ≤ 5.5V	-3.0		+3.0	%
			1.6V ≤ V <sub>DD</sub> < 1.8V	-5.5		+5.5	%
低速内部振荡器的时钟频率	f <sub>IL</sub>				15		kHz
低速内部振荡器的时钟频率精度				-15		+15	%

注 1. 通过选项字节 (000C2H/010C2H) 的 bit0 ~ 4 和 HOCODIV 寄存器的 bit0 ~ 2 选择高速内部振荡器的频率。  
2. 只表示振荡电路的特性, 指令执行时间请参照“34.4 AC 特性”。



## 34.3 DC 特性

## 34.3.1 引脚特性

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
高电平输出 电流注 1	I <sub>OH1</sub>	P40、P125 ~ P127 1 个引脚	1.6V ≤ V <sub>DD</sub> ≤ 5.5V			-10.0 注 2	mA
		P40、P125 ~ P127 合计 (占空比 =70% 时注 3)	4.0V ≤ V <sub>DD</sub> ≤ 5.5V			-40.0	mA
			2.7V ≤ V <sub>DD</sub> < 4.0V			-8.0	mA
			1.8V ≤ V <sub>DD</sub> < 2.7V			-6.0	mA
			1.6V ≤ V <sub>DD</sub> < 1.8V			-4.0	mA
	I <sub>OH2</sub>	P20、P21 1 个引脚	1.6V ≤ V <sub>DD</sub> ≤ 5.5V			-0.1 注 2	mA
		P20、P21 合计 (占空比 =70% 时注 3)	1.6V ≤ V <sub>DD</sub> ≤ 5.5V			-0.2	mA
	I <sub>OH3</sub>	P60 ~ P67、P70、P71 1 个引脚 (N 沟道漏极开路)				-165	mA
		引脚合计				-165	
	I <sub>OH4</sub>	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157 1 个引脚				-10	mA
		80 引脚产品 P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157 引脚合计				-185	
		64 引脚产品 P11、P22、P60 ~ P67、P70 ~ P76、 P92、P93、P96、P97、P104 ~ P107、 P110 ~ P113、P140 ~ P142、 P154 ~ P157 引脚合计				-185	
		全部引脚合计 (占空比 =70% 时注 3)	80 引脚产品				-220
			64 引脚产品				-220

注 1. 这是即使电流从 V<sub>DD</sub> 引脚和 EV<sub>DD0</sub> 引脚流到输出引脚也保证器件工作的电流值。

2. 不能超过合计的电流值。

3. 这是“占空比 ≤ 70% 条件”的输出电流值。

改为占空比 > 70% 的输出电流值能用以下的计算式进行计算 (将占空比改为 n% 的情况)。

$$\bullet \text{ 引脚合计的输出电流} = (I_{OH} \times 0.7) / (n \times 0.01)$$

$$\text{< 计算例子 > } I_{OH} = -90.0\text{mA}、n = 80\%$$

$$\text{引脚合计的输出电流} = (-90.0 \times 0.7) / (80 \times 0.01) \approx -78.75\text{mA}$$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

注意 在 N 沟道漏极开路模式中，P10、P11、P22、P60 ~ P67、P70 ~ P75、P91 ~ P97、P102 ~ P107、P110 ~ P117、P125 ~ P127、P140 ~ P142、P150 ~ P157 不输出高电平。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

( $T_A=-40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位	
低电平输出 电流注 1	$I_{OL1}$	P40、P125 ~ P127 1 个引脚			20.0注2	mA	
		P100、P101 1 个引脚			15.0	mA	
		P125 ~ P127、P100、P101 合计 (占空比 =70% 时注3)	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$			80.0	mA
			$2.7\text{V} \leq V_{DD} < 4.0\text{V}$			35.0	mA
			$1.8\text{V} \leq V_{DD} < 2.7\text{V}$			20.0	mA
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$			10.0	mA
	引脚合计 (占空比 =70% 时注3)				100.0	mA	
	$I_{OL2}$	P20、P21 1 个引脚				0.4 注2	mA
		引脚合计 (占空比 =70% 时注3)	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$			0.8	mA
	$I_{OL3}$	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157 1 个引脚				20	mA
	$I_{OL4}$	P10、P11、P22、P60 ~ P67、 P70 ~ P75、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157 1 个引脚 (N 沟道漏极开路)				15	mA
	全部引脚合计 (占空比 =70% 时注3)	80 引脚产品				240	mA
		64 引脚产品				225	mA

- 注 1. 这是即使电流从  $V_{SS}$  引脚和  $EV_{SS0}$  引脚流到输出引脚也保证器件工作的电流值。  
 2. 不能超过合计的电流值。  
 3. 这是“占空比  $\leq 70\%$  条件”的输出电流值。  
 改为占空比  $> 70\%$  的输出电流值能用以下的计算式进行计算 (将占空比改为  $n\%$  的情况)。

$$\bullet \text{ 引脚合计的输出电流} = (I_{OL} \times 0.7) / (n \times 0.01)$$

$$\text{<计算例子> } I_{OL} = 70.0\text{mA}、n = 80\%$$

$$\text{引脚合计的输出电流} = (70.0 \times 0.7) / (80 \times 0.01) \approx 61.25\text{mA}$$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

注意 在 N 沟道漏极开路模式中，P10、P11、P22、P60 ~ P67、P70 ~ P75、P91 ~ P97、P102 ~ P107、P110 ~ P117、P125 ~ P127、P140 ~ P142、P150 ~ P157 不输出高电平。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件		MIN.	TYP.	MAX.	单位
高电平输入电压	V <sub>IH1</sub>	P40、P125 ~ P127	通常的输入缓冲器	0.8V <sub>DD</sub>		V <sub>DD</sub>	V
	V <sub>IH2</sub>	P125、P126	TTL 输入缓冲器 4.0V ≤ V <sub>DD</sub> ≤ 5.5V	2.2		V <sub>DD</sub>	V
			TTL 输入缓冲器 3.3V ≤ V <sub>DD</sub> < 4.0V	2.0		V <sub>DD</sub>	V
			TTL 输入缓冲器 1.6V ≤ V <sub>DD</sub> < 3.3V	1.5		V <sub>DD</sub>	V
	V <sub>IH3</sub>	P20、P21		0.7V <sub>DD</sub>		V <sub>DD</sub>	V
	V <sub>IH4</sub>	P100、P101		0.7V <sub>DD</sub>		6.0	V
	V <sub>IH5</sub>	P121 ~ P124、P137、EXCLK、EXCLKS、RESET		0.8V <sub>DD</sub>		V <sub>DD</sub>	V
	V <sub>IH6</sub>	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157	通常的输入缓冲器	0.8EV <sub>DD0</sub>		EV <sub>DD0</sub>	V
	V <sub>IH7</sub>	P10、P11、P72、P74、P75、 P93、P97、P112 ~ P114、 P116、P140、P141、P154、 P156、P157	TTL 输入缓冲器 4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V	2.2		EV <sub>DD0</sub>	V
			TTL 输入缓冲器 3.3V ≤ EV <sub>DD0</sub> < 4.0V	2.0		EV <sub>DD0</sub>	V
TTL 输入缓冲器 1.6V ≤ EV <sub>DD0</sub> < 3.3V			1.5		EV <sub>DD0</sub>	V	
低电平输入电压	V <sub>IL1</sub>	P40、P125 ~ P127	通常的输入缓冲器	0		0.2V <sub>DD</sub>	V
	V <sub>IL2</sub>	P125、P126	TTL 输入缓冲器 4.0V ≤ V <sub>DD</sub> ≤ 5.5V	0		0.8	V
			TTL 输入缓冲器 2.7V ≤ V <sub>DD</sub> < 4.0V	0		0.5	V
			TTL 输入缓冲器 1.6V ≤ V <sub>DD</sub> < 2.7V	0		0.32	V
	V <sub>IL3</sub>	P20、P21		0		0.3V <sub>DD</sub>	V
	V <sub>IL4</sub>	P100、P101		0		0.3V <sub>DD</sub>	V
	V <sub>IL5</sub>	P121 ~ P124、P137、EXCLK、EXCLKS、RESET		0		0.2V <sub>DD</sub>	V
	V <sub>IL6</sub>	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、P102 ~ P107、P110 ~ P117、P140 ~ P142、P150 ~ P157	通常的输入缓冲器	0		0.2EV <sub>DD0</sub>	V
	V <sub>IL7</sub>	P10、P11、P72、P74、P75、 P93、P97、P112 ~ P114、 P116、P140、P141、P154、 P156、P157	TTL 输入缓冲器 4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V	0		0.8	V
			TTL 输入缓冲器 2.7V ≤ EV <sub>DD0</sub> < 4.0V	0		0.5	V
TTL 输入缓冲器 1.6V ≤ EV <sub>DD0</sub> < 2.7V			0		0.32	V	

注意 即使在 N 沟道漏极开路模式中，P10、P11、P22、P60 ~ P67、P70 ~ P75、P91 ~ P97、P102 ~ P107、P110 ~ P117、P125 ~ P127、P140 ~ P142、P150 ~ P157 的 V<sub>IH</sub> 最大值 (MAX.) 也为 V<sub>DD</sub>/EV<sub>DD0</sub>。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

( $T_A=-40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD}=\text{EV}_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=\text{EV}_{SS0}=0\text{V}$ )

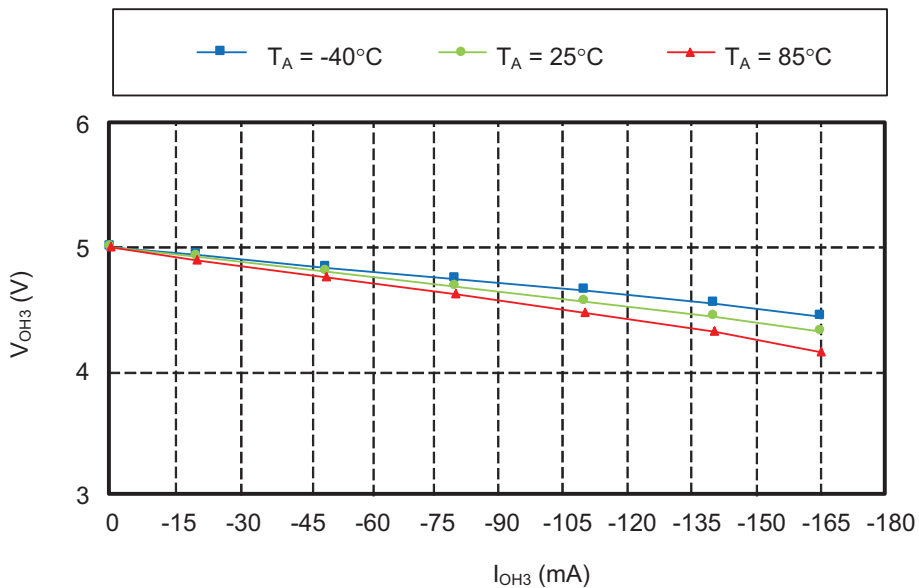
项目	符号	条件	MIN.	TYP.	MAX.	单位	
高电平输出电压	$V_{OH1}$	P40、P125 ~ P127	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-10.0\text{mA}$	$V_{DD}-1.5$			V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-3.0\text{mA}$	$V_{DD}-0.7$			V
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-2.0\text{mA}$	$V_{DD}-0.6$			V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-1.5\text{mA}$	$V_{DD}-0.5$			V
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-1.0\text{mA}$	$V_{DD}-0.5$			V
	$V_{OH2}$	P20、P21	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH2}=-100\mu\text{A}$	$V_{DD}-0.5$			V
	$V_{OH3}$	P60 ~ P67、P70、P71 (P 沟道漏极开路)	$4.5\text{V} \leq \text{EV}_{DD0} \leq 5.5\text{V}$ 、 $I_{OH3}=-165.0\text{mA}$		$\text{EV}_{DD0}-0.7$ 注		V
	$V_{OH4}$	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157	$4.0\text{V} \leq \text{EV}_{DD0} \leq 5.5\text{V}$ 、 $I_{OH4}=-10.0\text{mA}$	$\text{EV}_{DD0}-1.5$			V
			$4.0\text{V} \leq \text{EV}_{DD0} \leq 5.5\text{V}$ 、 $I_{OH4}=-3.0\text{mA}$	$\text{EV}_{DD0}-0.7$			V
			$2.7\text{V} \leq \text{EV}_{DD0} \leq 5.5\text{V}$ 、 $I_{OH4}=-2.0\text{mA}$	$\text{EV}_{DD0}-0.6$			V
			$1.8\text{V} \leq \text{EV}_{DD0} \leq 5.5\text{V}$ 、 $I_{OH4}=-1.5\text{mA}$	$\text{EV}_{DD0}-0.5$			V
			$1.6\text{V} \leq \text{EV}_{DD0} \leq 5.5\text{V}$ 、 $I_{OH4}=-1.0\text{mA}$	$\text{EV}_{DD0}-0.5$			V

注 这是在  $T_A=25^\circ\text{C}$ 、 $V_{DD}=\text{EV}_{DD0}=5.0\text{V}$  条件下的值。

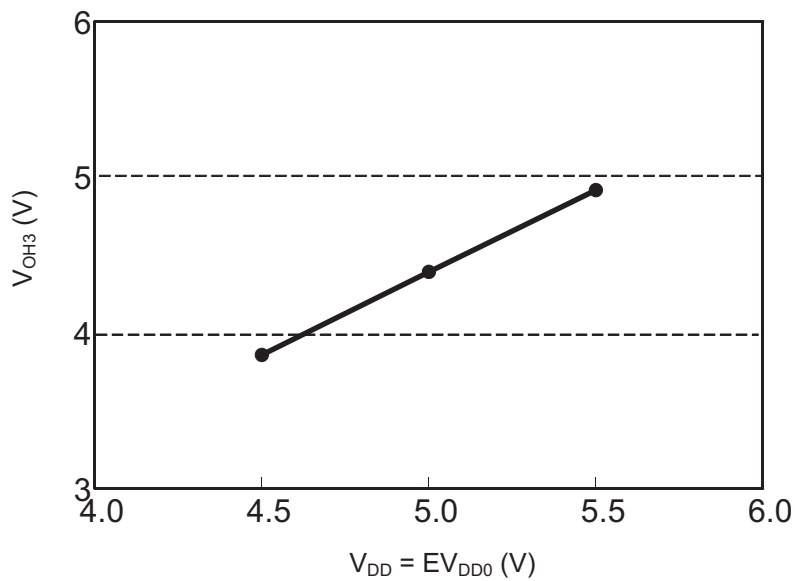
注意 在 N 沟道漏极开路模式中，P10、P11、P22、P60 ~ P67、P70 ~ P75、P91 ~ P97、P102 ~ P107、P110 ~ P117、P125 ~ P127、P140 ~ P142、P150 ~ P157 不输出高电平。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

V<sub>OH3</sub>/I<sub>OH3</sub> 参考特性 (V<sub>DD</sub>=E<sub>VDD0</sub>=5.0V)



V<sub>OH3</sub>/E<sub>VDD0</sub> 参考特性 (I<sub>OH3</sub>=-165mA、T<sub>A</sub>=25°C)



( $T_A=-40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

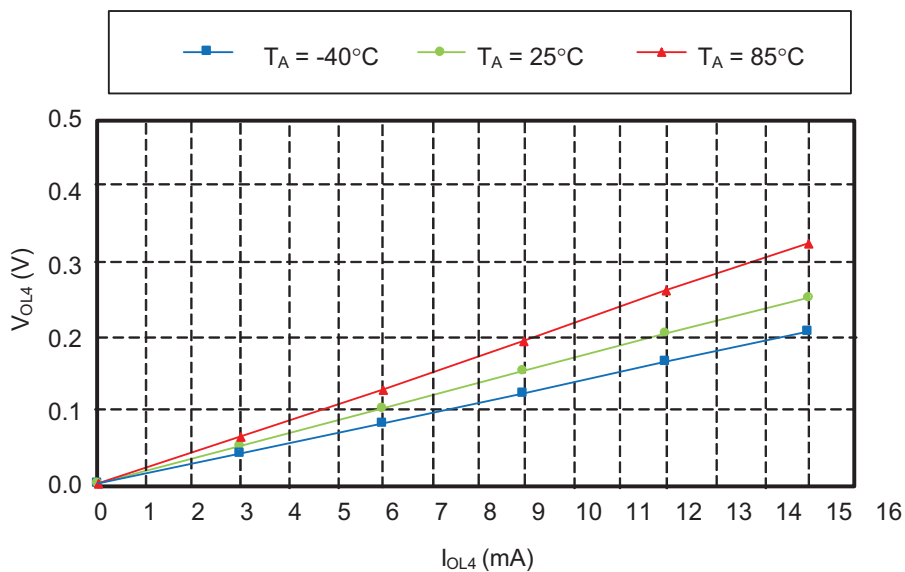
项目	符号	条件	MIN.	TYP.	MAX.	单位	
低电平输出电压	$V_{OL1}$	P40、P125 ~ P127	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1}=20.0\text{mA}$			1.3	V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1}=8.5\text{mA}$			0.7	V
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1}=1.5\text{mA}$			0.4	V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1}=0.6\text{mA}$			0.4	V
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1}=0.3\text{mA}$			0.4	V
	$V_{OL2}$	P20、P21	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL2}=400\mu\text{A}$			0.4	V
	$V_{OL3}$	P100、P101	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3}=15.0\text{mA}$			2.0	V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3}=5.0\text{mA}$			0.4	V
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3}=3.0\text{mA}$			0.4	V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3}=2.0\text{mA}$			0.4	V
			$1.6\text{V} \leq V_{DD} \leq 1.8\text{V}$ 、 $I_{OL3}=1.0\text{mA}$			0.4	V
	$V_{OL4}$	(N 沟道漏极开路) P10、P11、P22、P60 ~ P67、 P70 ~ P75、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157	$4.5\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ 、 $I_{OL4}=15.0\text{mA}$		0.25 注		V
			$4.0\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ 、 $I_{OL4}=10.0\text{mA}$		0.17 注		V
	$V_{OL5}$	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150 ~ P157	$4.0\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ 、 $I_{OL5}=20.0\text{mA}$			1.3	V
			$4.0\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ 、 $I_{OL5}=8.5\text{mA}$			0.7	V
			$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ 、 $I_{OL5}=1.5\text{mA}$			0.4	V
			$1.8\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ 、 $I_{OL5}=0.6\text{mA}$			0.4	V
			$1.6\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ 、 $I_{OL5}=0.3\text{mA}$			0.4	V

注 这是在  $T_A=25^\circ\text{C}$ 、 $V_{DD}=EV_{DD0}=5.0\text{V}$  条件下的值。

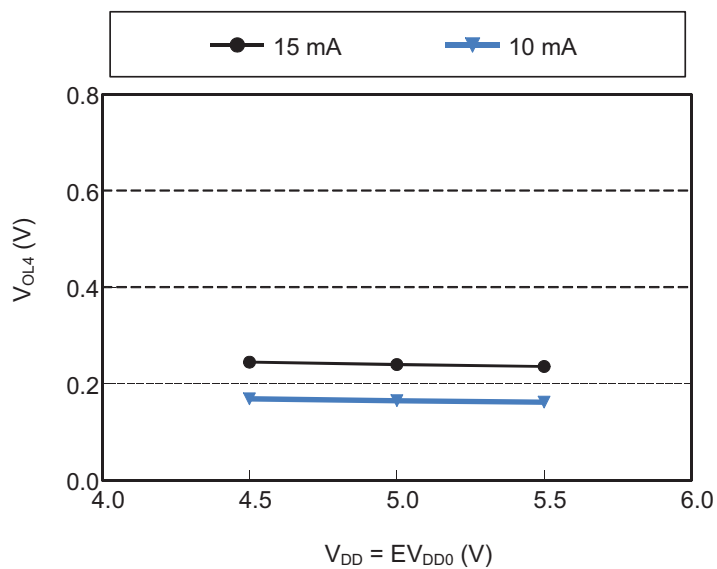
注意 在 N 沟道漏极开路模式中，P10、P11、P22、P60 ~ P67、P70 ~ P75、P91 ~ P97、P102 ~ P107、P110 ~ P117、P125 ~ P127、P140 ~ P142、P150 ~ P157 不输出高电平。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

V<sub>OL4</sub>/I<sub>OH4</sub> 参考特性 (V<sub>DD</sub>=EV<sub>DD0</sub>=5.0V)



V<sub>OH4</sub>/EV<sub>DD0</sub> 参考特性 (I<sub>OH4</sub>=10mA/15mA、TA=25°C)



( $T_A=-40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位			
高电平输入漏电流	$I_{LH1}$	P40、P100、P101、 P125 ~ P127、P137	$V_I=V_{DD}$			0.4	$\mu\text{A}$		
	$I_{LH2}$	P20、P21、 $\overline{\text{RESET}}$	$V_I=V_{DD}$			1	$\mu\text{A}$		
	$I_{LH3}$	P121 ~ P124 (X1、X2、XT1、XT2、 EXCLK、EXCLKS)	$V_I=V_{DD}$	输入端口和 外部时钟输入时			1	$\mu\text{A}$	
				连接谐振器时			10	$\mu\text{A}$	
$I_{LH4}$	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150-P157	$V_I=EV_{DD0}$				-1	$\mu\text{A}$		
低电平输入漏电流	$I_{LIL1}$	P40、P100、P101、 P125 ~ P127、P137	$V_I=V_{SS}$				-1	$\mu\text{A}$	
	$I_{LIL2}$	P20、P21、 $\overline{\text{RESET}}$	$V_I=V_{SS}$				-1	$\mu\text{A}$	
	$I_{LIL3}$	P121 ~ P124 (X1、X2、XT1、XT2、 EXCLK、EXCLKS)	$V_I=V_{SS}$	输入端口和 外部时钟输入时			-1	$\mu\text{A}$	
				连接谐振器时			-10	$\mu\text{A}$	
$I_{LIL4}$	P10、P11、P22、P60 ~ P67、 P70 ~ P76、P91 ~ P97、 P102 ~ P107、P110 ~ P117、 P140 ~ P142、P150-P157	$V_I=EV_{SS0}$				-1	$\mu\text{A}$		
内部上拉电阻	$R_{U1}$	P60 ~ P67、P70 ~ P75、 P102 ~ P107、P110 ~ P117、 P125 ~ P127、P140 ~ P142	输入 端口时	$V_I=V_{SS}$	$2.4\text{V} \leq V_{DD} < 5.5\text{V}$	10	20	100	$\text{k}\Omega$
					$1.6\text{V} \leq V_{DD} < 2.4\text{V}$	10	30	100	$\text{k}\Omega$
	$R_{U2}$	P10、P11、P20 ~ P22、 P40、P76、P91 ~ 97、 P150 ~ P157	$V_I=V_{SS}$ 、输入端口时		10	20	100	$\text{k}\Omega$	

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。



## 34.3.2 电源电流特性

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

(1/2)

项目	符号	条件				MIN.	TYP.	MAX.	单位			
电源电流 <sup>注1</sup>	I <sub>DD1</sub>	运行模式	HS (高速主) 模式 <sup>注5</sup>	f <sub>HOCO</sub> =48MHz <sup>注3</sup> 、 f <sub>IH</sub> =24MHz <sup>注3</sup>	基本运行	V <sub>DD</sub> =5.0V		2.3		mA		
						V <sub>DD</sub> =3.0V		2.3				
					通常运行	V <sub>DD</sub> =5.0V		4.0	6.5	mA		
						V <sub>DD</sub> =3.0V		4.0	6.5			
					f <sub>HOCO</sub> =24MHz <sup>注3</sup> 、 f <sub>IH</sub> =24MHz <sup>注3</sup>	基本运行	V <sub>DD</sub> =5.0V		2.0		mA	
						V <sub>DD</sub> =3.0V		2.0				
					通常运行	V <sub>DD</sub> =5.0V		3.7	6.1	mA		
						V <sub>DD</sub> =3.0V		3.7	6.1			
				f <sub>HOCO</sub> =16MHz <sup>注3</sup> 、 f <sub>IH</sub> =16MHz <sup>注3</sup>	通常运行	V <sub>DD</sub> =5.0V		2.7	4.7	mA		
						V <sub>DD</sub> =3.0V		2.7	4.7			
				LS (低速主) 模式 <sup>注5</sup>	f <sub>HOCO</sub> =8MHz <sup>注3</sup> 、 f <sub>IH</sub> =8MHz <sup>注3</sup>	通常运行	V <sub>DD</sub> =3.0V		1.3	2.1	mA	
							V <sub>DD</sub> =2.0V		1.3	2.1		
				LV (低电压主) 模式 <sup>注5</sup>	f <sub>HOCO</sub> =4MHz <sup>注3</sup> 、 f <sub>IH</sub> =4MHz <sup>注3</sup>	通常运行	V <sub>DD</sub> =3.0V		1.3	1.8	mA	
							V <sub>DD</sub> =2.0V		1.3	1.8		
				HS (高速主) 模式 <sup>注5</sup>	f <sub>MX</sub> =20MHz <sup>注2</sup> 、 V <sub>DD</sub> =5.0V	通常运行	输入方波		3.4	5.1	mA	
							连接谐振器		3.6	5.2		
						f <sub>MX</sub> =20MHz <sup>注2</sup> 、 V <sub>DD</sub> =3.0V	通常运行	输入方波		3.4	5.1	mA
								连接谐振器		3.5	5.2	
						f <sub>MX</sub> =16MHz <sup>注2</sup> 、 V <sub>DD</sub> =5.0V	通常运行	输入方波		2.8	4.4	mA
								连接谐振器		2.9	4.5	
					f <sub>MX</sub> =16MHz <sup>注2</sup> 、 V <sub>DD</sub> =3.0V	通常运行	输入方波		2.8	4.4	mA	
							连接谐振器		2.9	4.5		
					f <sub>MX</sub> =10MHz <sup>注2</sup> 、 V <sub>DD</sub> =5.0V	通常运行	输入方波		2.1	3.0	mA	
							连接谐振器		2.1	3.0		
					f <sub>MX</sub> =10MHz <sup>注2</sup> 、 V <sub>DD</sub> =3.0V	通常运行	输入方波		2.1	3.0	mA	
							连接谐振器		2.1	3.0		
				LS (低速主) 模式 <sup>注5</sup>	f <sub>MX</sub> =8MHz <sup>注2</sup> 、 V <sub>DD</sub> =3.0V	通常运行	输入方波		1.2	2.0	mA	
	连接谐振器		1.2				2.0					
	f <sub>MX</sub> =8MHz <sup>注2</sup> 、 V <sub>DD</sub> =2.0V	通常运行	输入方波			1.2	2.0	mA				
			连接谐振器			1.2	2.0					
	副系统时钟运行	f <sub>SUB</sub> =32.768kHz <sup>注4</sup> T <sub>A</sub> =-40°C	通常运行	输入方波		4.8	5.4	μA				
				连接谐振器		4.8	5.4					
		f <sub>SUB</sub> =32.768kHz <sup>注4</sup> T <sub>A</sub> =+25°C	通常运行	输入方波		4.8	5.4	μA				
				连接谐振器		4.8	5.4					
		f <sub>SUB</sub> =32.768kHz <sup>注4</sup> T <sub>A</sub> =+50°C	通常运行	输入方波		4.9	7.1	μA				
				连接谐振器		4.9	7.1					
	f <sub>SUB</sub> =32.768kHz <sup>注4</sup> T <sub>A</sub> =+70°C	通常运行	输入方波		5.0	8.7	μA					
	连接谐振器		5.0	8.7								
	f <sub>SUB</sub> =32.768kHz <sup>注4</sup> T <sub>A</sub> =+85°C	通常运行	输入方波		5.5	12.0	μA					
	连接谐振器		5.5	12.0								

- 注 1. 这是流过  $V_{DD}$  和  $EV_{DD0}$  的总电流, 包含输入引脚固定为  $V_{DD}$ 、 $EV_{DD0}$  或者  $V_{SS}$ 、 $EV_{SS0}$  状态的输入漏电流。MAX. 值包含外围工作电流。但是, 不包含流到 LCD 控制器 / 驱动器、A/D 转换器、LVD 电路、比较器、静电电容式传感器、I/O 端口以及内部上拉或者下拉电阻的电流, 也不包含改写数据闪存时的电流。
2. 这是高速内部振荡器和副系统时钟停止振荡的情况。
3. 这是高速系统时钟和副系统时钟停止振荡的情况。
4. 这是高速内部振荡器和高速系统时钟停止振荡的情况, 或者超低消耗振荡 (AMPHS1=1) 的情况。不包含流到 LCD 控制器 / 驱动器、16 位定时器 KB2、实时时钟 2、12 位间隔定时器、看门狗定时器和静电电容式触摸传感器的电流。
5. 工作电压范围、CPU 工作频率和运行模式的关系如下所示:
- HS (高速主) 模式:  $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 24\text{MHz}$   
 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 16\text{MHz}$
- LS (低速主) 模式:  $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 8\text{MHz}$
- LV (低电压主) 模式:  $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 4\text{MHz}$

- 备注 1.  $f_{MX}$ : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)
2.  $f_{HOCO}$ : 高速内部振荡器的时钟频率 (最大 48MHz)
3.  $f_{IH}$ : 高速内部振荡器的时钟频率 (最大 24MHz)
4.  $f_{SUB}$ : 副系统时钟频率 (XT1 时钟振荡频率)
5. “副系统时钟运行”以外的 TYP. 值的温度条件是  $T_A=25^{\circ}\text{C}$ 。

(T<sub>A</sub>=−40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

(2/2)

项目	符号	条件		MIN.	TYP.	MAX.	单位	
电源电流 <sup>注1</sup>	I <sub>DD2</sub> <sup>注2</sup>	HALT 模式	HS (高速 主) 模式 <sup>注7</sup>	f <sub>HOCO</sub> =48MHz <sup>注4</sup> 、 f <sub>IH</sub> =24MHz <sup>注4</sup>	V <sub>DD</sub> =5.0V	0.67	1.95	mA
					V <sub>DD</sub> =3.0V	0.67	1.95	
				f <sub>HOCO</sub> =24MHz <sup>注4</sup> 、 f <sub>IH</sub> =24MHz <sup>注4</sup>	V <sub>DD</sub> =5.0V	0.50	1.64	mA
					V <sub>DD</sub> =3.0V	0.50	1.64	
				f <sub>HOCO</sub> =16MHz <sup>注4</sup> 、 f <sub>IH</sub> =16MHz <sup>注4</sup>	V <sub>DD</sub> =5.0V	0.44	1.11	mA
					V <sub>DD</sub> =3.0V	0.44	1.11	
			LS (低速 主) 模式 <sup>注7</sup>	f <sub>HOCO</sub> =8MHz <sup>注4</sup> 、 f <sub>IH</sub> =8MHz <sup>注4</sup>	V <sub>DD</sub> =3.0V	290	770	μA
					V <sub>DD</sub> =2.0V	290	770	
			LV (低电压 主) 模式 <sup>注7</sup>	f <sub>HOCO</sub> =4MHz <sup>注4</sup> 、 f <sub>IH</sub> =4MHz <sup>注4</sup>	V <sub>DD</sub> =3.0V	440	700	μA
					V <sub>DD</sub> =2.0V	440	700	
		HS (高速 主) 模式 <sup>注7</sup>	f <sub>MX</sub> =20MHz <sup>注3</sup> 、 V <sub>DD</sub> =5.0V	输入方波	0.31	1.42	mA	
				连接谐振器	0.48	1.42		
			f <sub>MX</sub> =20MHz <sup>注3</sup> 、 V <sub>DD</sub> =3.0V	输入方波	0.31	1.42	mA	
				连接谐振器	0.48	1.42		
			f <sub>MX</sub> =16MHz <sup>注3</sup> 、 V <sub>DD</sub> =5.0V	输入方波	0.26	0.86	mA	
				连接谐振器	0.45	1.15		
			f <sub>MX</sub> =16MHz <sup>注3</sup> 、 V <sub>DD</sub> =3.0V	输入方波	0.26	0.86	mA	
				连接谐振器	0.45	1.15		
			f <sub>MX</sub> =10MHz <sup>注3</sup> 、 V <sub>DD</sub> =5.0V	输入方波	0.21	0.63	mA	
				连接谐振器	0.28	0.71		
	f <sub>MX</sub> =10MHz <sup>注3</sup> 、 V <sub>DD</sub> =3.0V	输入方波	0.21	0.63	mA			
		连接谐振器	0.28	0.71				
	LS (低速 主) 模式 <sup>注7</sup>	f <sub>MX</sub> =8MHz <sup>注3</sup> 、 V <sub>DD</sub> =3.0V	输入方波	110	560	μA		
			连接谐振器	160	560			
		f <sub>MX</sub> =8MHz <sup>注3</sup> 、 V <sub>DD</sub> =2.0V	输入方波	110	560	μA		
			连接谐振器	160	560			
副系统时钟 运行	f <sub>SUB</sub> =32.768kHz <sup>注5</sup> T <sub>A</sub> =−40°C	输入方波	0.28	0.62	μA			
		连接谐振器	0.47	0.80				
	f <sub>SUB</sub> =32.768kHz <sup>注5</sup> T <sub>A</sub> =+25°C	输入方波	0.34	0.62	μA			
		连接谐振器	0.53	0.80				
	f <sub>SUB</sub> =32.768kHz <sup>注5</sup> T <sub>A</sub> =+50°C	输入方波	0.37	2.30	μA			
		连接谐振器	0.56	2.49				
f <sub>SUB</sub> =32.768kHz <sup>注5</sup> T <sub>A</sub> =+70°C	输入方波	0.61	4.03	μA				
	连接谐振器	0.80	4.22					
f <sub>SUB</sub> =32.768kHz <sup>注5</sup> T <sub>A</sub> =+85°C	输入方波	1.55	8.04	μA				
	连接谐振器	1.74	8.23					
I <sub>DD3</sub> <sup>注6</sup>	STOP 模式 <sup>注8</sup>	T <sub>A</sub> =−40°C		0.19	0.52	μA		
		T <sub>A</sub> =+25°C		0.25	0.52			
		T <sub>A</sub> =+50°C		0.28	2.21			
		T <sub>A</sub> =+70°C		0.52	3.94			
		T <sub>A</sub> =+85°C		1.46	7.95			

- 注 1. 这是流过  $V_{DD}$  和  $EV_{DD0}$  的总电流, 包含输入引脚固定为  $V_{DD}$ 、 $EV_{DD0}$  或者  $V_{SS}$ 、 $EV_{SS0}$  状态的输入漏电流。MAX. 值包含外围工作电流。但是, 不包含流到 LCD 控制器 / 驱动器、A/D 转换器、LVD 电路、比较器、静电电容式传感器、I/O 端口以及内部上拉或者下拉电阻的电流, 也不包含改写数据闪存时的电流。
2. 这是执行闪存中的 HALT 指令的情况。
3. 这是高速内部振荡器和副系统时钟停止振荡的情况。
4. 这是高速系统时钟和副系统时钟停止振荡的情况。
5. 这是高速内部振荡器和高速系统时钟停止振荡的情况。  
这是 RTCLPC 位为“1”并且超低消耗振荡 (AMPHS1=1) 的情况。包含流到实时时钟 2 的电流, 但是不包含流到时钟输出 / 蜂鸣器输出、12 位间隔定时器和看门狗定时器的电流。
6. 不包含流到实时时钟 2、时钟输出 / 蜂鸣器输出、12 位间隔定时器和看门狗定时器的电流。
7. 工作电压范围、CPU 工作频率和运行模式的关系如下所示:  
HS (高速主) 模式:  $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 24\text{MHz}$   
 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 16\text{MHz}$   
LS (低速主) 模式:  $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 8\text{MHz}$   
LV (低电压主) 模式:  $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 4\text{MHz}$
8. 有关 STOP 模式中副系统时钟运行时的电流值, 请参照 HALT 模式中副系统时钟运行时的电流值。

- 备注 1.  $f_{MX}$ : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)
2.  $f_{HOCO}$ : 高速内部振荡器的时钟频率 (最大 48MHz)
3.  $f_{IH}$ : 高速内部振荡器的时钟频率 (最大 24MHz)
4.  $f_{SUB}$ : 副系统时钟频率 (XT1 时钟振荡频率)
5. “副系统时钟运行”和“STOP 模式”以外的 TYP. 值的温度条件是  $T_A=25^{\circ}\text{C}$ 。

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件				MIN.	TYP.	MAX.	单位
低速内部振荡器工作电流	I <sub>FIL</sub> 注 1						0.20		μA
RTC2工作电流	I <sub>RTC</sub> 注 1、2、3	f <sub>SUB</sub> =32.768kHz					0.02		μA
12 位间隔定时器工作电流	I <sub>TMKA</sub> 注 1、2、4						0.04		μA
看门狗定时器工作电流	I <sub>WDT</sub> 注 1、2、5	f <sub>IL</sub> =15kHz					0.22		μA
A/D 转换器工作电流	I <sub>ADC</sub> 注 1、6、13	最高速转换时	标准模式、AV <sub>REFP</sub> =V <sub>DD</sub> =5.0V				1.6	20	mA
			低电压模式、AV <sub>REFP</sub> =V <sub>DD</sub> =3.0V				1.3	1.7	mA
A/D 转换器基准电压电流	I <sub>ADREF</sub> 注 1						75.0		μA
温度传感器工作电流	I <sub>TMPS</sub> 注 1						75.0		μA
CTSU 工作电流	I <sub>CTSU</sub> 注 1	测量期间 (HALT 模式) 基本时钟 2MHz 引脚电容 50pF					150		μA
LVD 工作电流	I <sub>LVD</sub> 注 1、7						0.08		μA
比较器工作电流	I <sub>CMP</sub> 注 1、8	V <sub>DD</sub> =5.0V、 稳压器输出电压 =2.1V	窗口高速模式、窗口模式				12.5		μA
			比较器高速模式、基本模式				6.5		
			比较器低速模式、基本模式				1.7		
		V <sub>DD</sub> =5.0V、 稳压器输出电压 =1.8V	比较器高速模式、窗口模式				8.0		μA
			比较器高速模式、基本模式				4.0		
			比较器低速模式、基本模式				1.3		
自编程工作电流	I <sub>FSP</sub> 注 1、9						2.50	12.20	mA
BGO 电流	I <sub>BGO</sub> 注 1、10						2.50	12.20	mA
SNOOZE 工作电流	I <sub>SNOZ</sub> 注 1	CSI/UART 运行					0.70	0.84	mA
		DTC 运行					3.1		
LCD 工作电流	I <sub>LCD1</sub> 注 1、11、12	外部电阻分割方式	f <sub>LCD</sub> =f <sub>SUB</sub> LCD 时钟 =128Hz	1/3 偏压、 4 个时间片	V <sub>DD</sub> =5.0V、 V <sub>L4</sub> =5.0V		0.04	0.20	μA
						I <sub>LCD2</sub> 注 1、11	内部升压方式	f <sub>LCD</sub> =f <sub>SUB</sub> LCD 时钟 =128Hz	
	V <sub>DD</sub> =5.0V、 V <sub>L4</sub> =5.1V (VLCD=12H)		1.55	3.70					
I <sub>LCD3</sub> 注 1、11	电容分割方式	f <sub>LCD</sub> =f <sub>SUB</sub> LCD 时钟 =128Hz	1/3 偏压、 4 个时间片	V <sub>DD</sub> =3.0V、 V <sub>L4</sub> =3.0V		0.20	0.50	μA	

- 注
1. 这是流过  $V_{DD}$  的电流。
  2. 这是高速内部振荡器和高速系统时钟停止振荡的情况。
  3. 这是只流到实时时钟 2 的电流（不包含低速内部振荡器和 XT1 振荡器的工作电流）。在运行模式或者 HALT 模式中实时时钟 2 运行的情况下，RL78 微控制器的电流值为  $I_{DD1}$  或者  $I_{DD2}$  加上  $I_{RTC}$  的值。另外，当选择低速内部振荡器时，必须加上  $I_{FIL}$ 。副系统时钟运行时的  $I_{DD2}$  包含实时时钟 2 的工作电流。
  4. 这是只流到 12 位间隔定时器的电流（不包含低速内部振荡器和 XT1 振荡器的工作电流）。在运行模式或者 HALT 模式中 12 位间隔定时器运行的情况下，RL78 微控制器的电流值为  $I_{DD1}$  或者  $I_{DD2}$  加上  $I_{TMKA}$  的值。另外，当选择低速内部振荡器时，必须加上  $I_{FIL}$ 。
  5. 这是只流到看门狗定时器的电流（包含低速内部振荡器的工作电流）。在看门狗定时器运行的情况下，RL78 微控制器的电流值为  $I_{DD1}$  或者  $I_{DD2}$  或者  $I_{DD3}$  加上  $I_{WDT}$  的值。
  6. 这是只流到 A/D 转换器的电流。在运行模式或者 HALT 模式中 A/D 转换器运行的情况下，RL78 微控制器的电流值为  $I_{DD1}$  或者  $I_{DD2}$  加上  $I_{ADC}$  的值。
  7. 这是只流到 LVD 电路的电流。在 LVD 电路运行的情况下，RL78 微控制器的电流值为  $I_{DD1}$  或者  $I_{DD2}$  或者  $I_{DD3}$  加上  $I_{LVD}$  的值。
  8. 这是只流到比较器电路的电流。在比较器电路运行的情况下，RL78 微控制器的电流值为  $I_{DD1}$  或者  $I_{DD2}$  或者  $I_{DD3}$  加上  $I_{CMP}$  的值。
  9. 这是进行自编程时的电流。
  10. 这是改写数据闪存时的电流。
  11. 这是只流到 LCD 控制器 / 驱动器的电流。在运行模式或者 HALT 模式中 LCD 控制器 / 驱动器运行的情况下，RL78 微控制器的电流值为电源电流 ( $I_{DD1}$  或者  $I_{DD2}$ ) 加上 LCD 工作电流 ( $I_{LCD1}$ 、 $I_{LCD2}$  或者  $I_{LCD3}$ ) 的值。不包含流到 LCD 显示屏的电流。TYP. 值和 MAX. 值的条件如下：
    - 将 20 引脚设定为段功能，全部点灯。
    - 这是选择  $f_{SUB}$  作为系统时钟并且 LCD 时钟为 128Hz 的情况 (LCDC0=07H)。
    - 设定为 4 个时间片和 1/3 偏压。
  12. 在使用外部电阻分割方式时，不包含流到外部分割电阻的电流。
  13. 这是 A/D 工作总电流，包含 A/D 模拟电路和 A/D 数据电路的工作电流。

- 备注
1.  $f_{IL}$ : 低速内部振荡器的时钟频率
  2.  $f_{SUB}$ : 副系统时钟频率 (XT1 时钟振荡频率)
  3.  $f_{CLK}$ : CPU/ 外围硬件的时钟频率
  4. TYP. 值的温度条件是  $T_A=25^{\circ}\text{C}$ 。

## 34.4 AC 特性

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

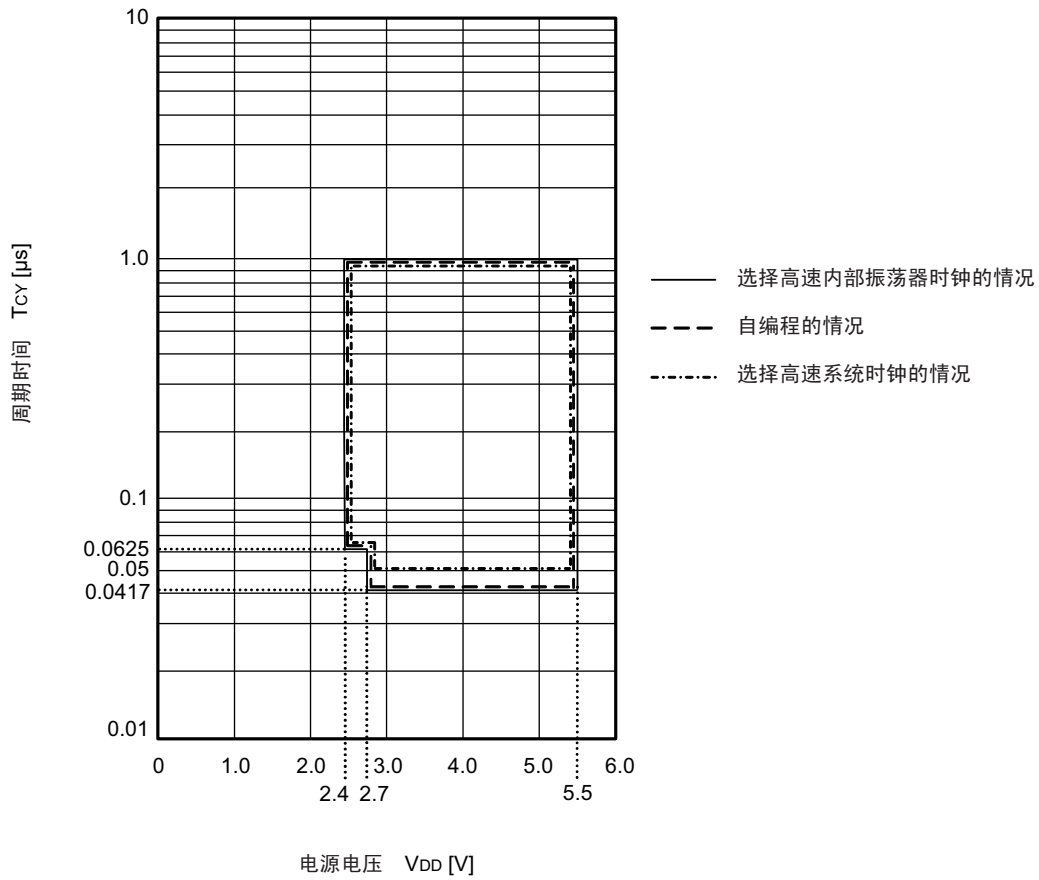
项目	符号	条件		MIN.	TYP.	MAX.	单位		
指令周期 (最短指令执行时间)	T <sub>CY</sub>	主系统时钟 (f <sub>MAIN</sub> ) 运行	HS (高速主) 模式	2.7V ≤ V <sub>DD</sub> ≤ 5.5V	0.0417		1	μs	
				2.4V ≤ V <sub>DD</sub> < 2.7V	0.0625		1	μs	
			LS (低速主) 模式	1.8V ≤ V <sub>DD</sub> ≤ 5.5V	0.125		1	μs	
			LV (低电压主) 模式	1.6V ≤ V <sub>DD</sub> ≤ 5.5V	0.25		1	μs	
			副系统时钟 (f <sub>SUB</sub> ) 运行注	2.4V ≤ V <sub>DD</sub> ≤ 5.5V	28.5	30.5	31.3	μs	
			自编程时	HS (高速主) 模式	2.7V ≤ V <sub>DD</sub> ≤ 5.5V	0.0417		1	μs
				2.4V ≤ V <sub>DD</sub> < 2.7V	0.0625		1	μs	
				LS (低速主) 模式	1.8V ≤ V <sub>DD</sub> ≤ 5.5V	0.125		1	μs
	LV (低电压主) 模式	1.8V ≤ V <sub>DD</sub> ≤ 5.5V		0.25		1	μs		
外部系统时钟频率	f <sub>EX</sub>	2.7V ≤ V <sub>DD</sub> ≤ 5.5V		1.0		20.0	MHz		
		2.4V ≤ V <sub>DD</sub> < 2.7V		1.0		16.0	MHz		
		1.8V ≤ V <sub>DD</sub> < 2.4V		1.0		8.0	MHz		
		1.6V ≤ V <sub>DD</sub> < 1.8V		1.0		4.0	MHz		
	f <sub>EXS</sub>			32		35	kHz		
外部系统时钟输入的高电平宽度	t <sub>EXH</sub> 、 t <sub>EXL</sub>	2.7V ≤ V <sub>DD</sub> ≤ 5.5V		24			ns		
		2.4V ≤ V <sub>DD</sub> < 2.7V		30			ns		
		1.8V ≤ V <sub>DD</sub> < 2.4V		60			ns		
		1.6V ≤ V <sub>DD</sub> < 1.8V		120			ns		
	t <sub>EXHS</sub> 、 t <sub>EXLS</sub>			13.7			μs		
TI00 ~ TI07 输入的高电平宽度	t <sub>TIH</sub> 、 t <sub>TIL</sub>			1/f <sub>MCK</sub> +10			ns		
TO00 ~ TO07、 TKBO00、TKBO01 的输出频率	f <sub>TO</sub>	HS (高速主) 模式	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V			12	MHz		
			2.7V ≤ EV <sub>DD0</sub> < 4.0V			6	MHz		
			1.8V ≤ EV <sub>DD0</sub> < 2.7V			2	MHz		
			1.6V ≤ EV <sub>DD0</sub> < 1.8V			0.5	MHz		
		LV (低电压主) 模式	1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V			0.5	MHz		
		LS (低速主) 模式	1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V			2	MHz		
		1.6V ≤ EV <sub>DD0</sub> < 1.8V			0.5	MHz			
PCLBUZ0、PCLBUZ1 的输出频率	f <sub>PCL</sub>	HS (高速主) 模式	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V			12	MHz		
			2.7V ≤ EV <sub>DD0</sub> < 4.0V			6	MHz		
			1.8V ≤ EV <sub>DD0</sub> < 2.7V			2	MHz		
			1.6V ≤ EV <sub>DD0</sub> < 1.8V			0.5	MHz		
		LV (低电压主) 模式	1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V			2	MHz		
		LS (低速主) 模式	1.6V ≤ EV <sub>DD0</sub> < 1.8V			5	MHz		
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V			2	MHz			
中断输入的高电平宽度	t <sub>INTH</sub> 、 t <sub>INTL</sub>	INTP0	1.6V ≤ V <sub>DD</sub> ≤ 5.5V	1			μs		
		INTP1 ~ INTP7	1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	1			μs		
键中断输入的高电平宽度	t <sub>KRH</sub> 、 t <sub>KRL</sub>	KR0 ~ KR7	1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V	250			ns		
			1.6V ≤ EV <sub>DD0</sub> < 1.8V	1			μs		
IH-PWM 输出重新开始输入的高电平宽度	t <sub>IHR</sub>	INTP0 ~ INTP7		2			f <sub>CLK</sub>		
定时器 KB2 强制输出停止输入的高电平宽度	t <sub>IHR</sub>	INTP0		2			f <sub>CLK</sub>		
RESET 的低电平宽度	t <sub>RSL</sub>			10			μs		

注 在副系统时钟运行的 LV (低电压主) 模式中, 不能在 1.6V ≤ V<sub>DD</sub> < 1.8V 的状态下运行。备注 f<sub>MCK</sub>: 定时器阵列单元的运行时钟频率

(这是定时器时钟选择寄存器 m (TPSm) 和定时器模式寄存器 mn (TMRmn) 的 CKSmn0 位和 CKSmn1 位设定的运行时钟。m: 单元号 (m=0)、n: 通道号 (n=0~7))

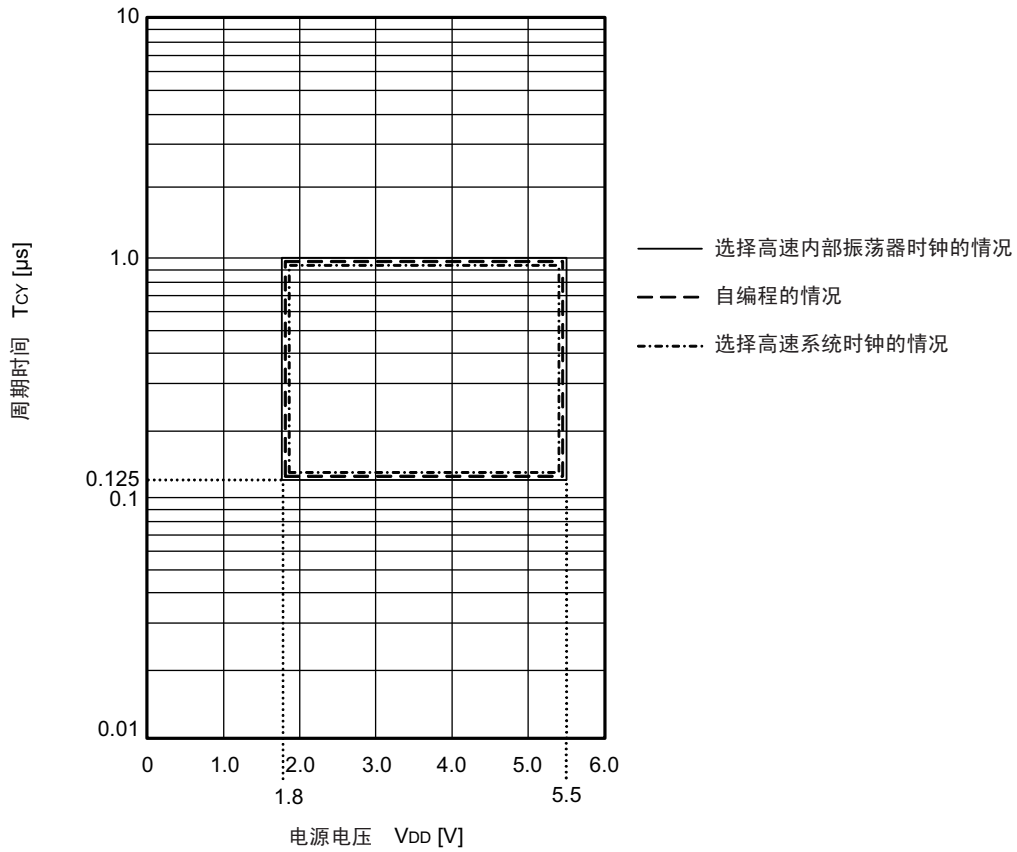
主系统时钟运行时的最短指令执行时间

T<sub>CY</sub> vs V<sub>DD</sub> (HS (高速主) 模式)

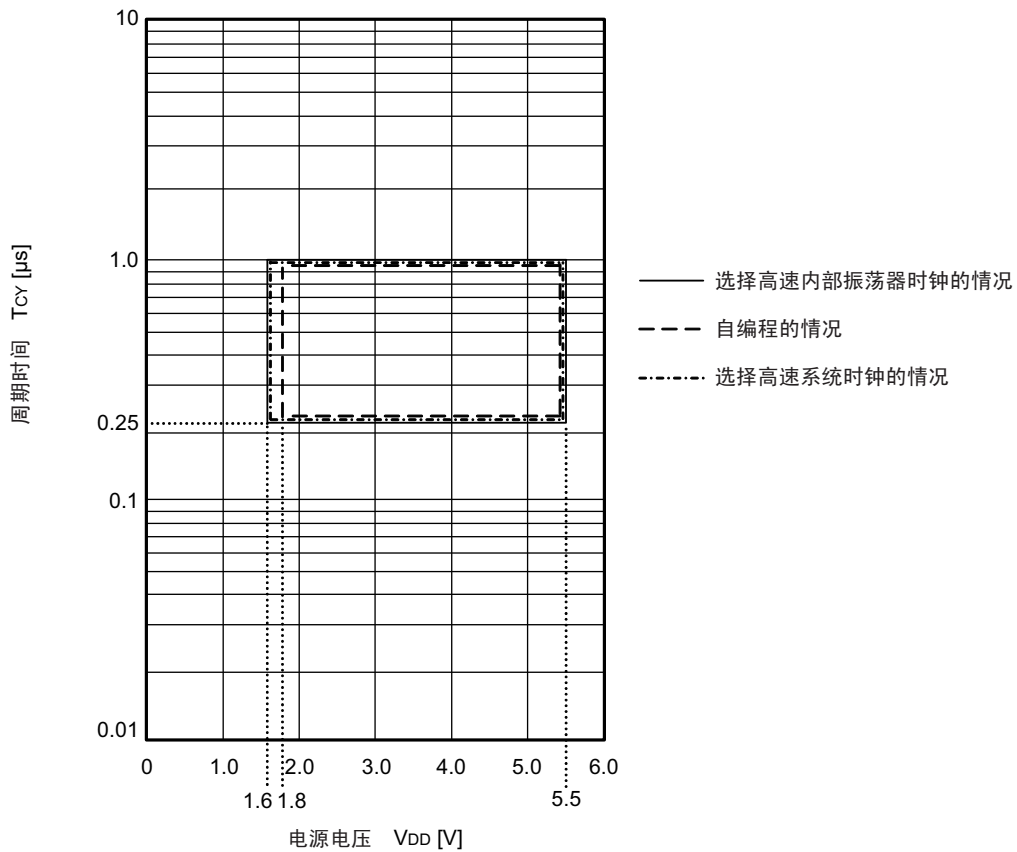




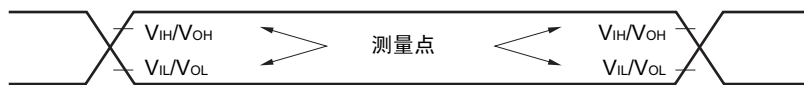
T<sub>CY</sub> vs V<sub>DD</sub> (LS (低速主) 模式)



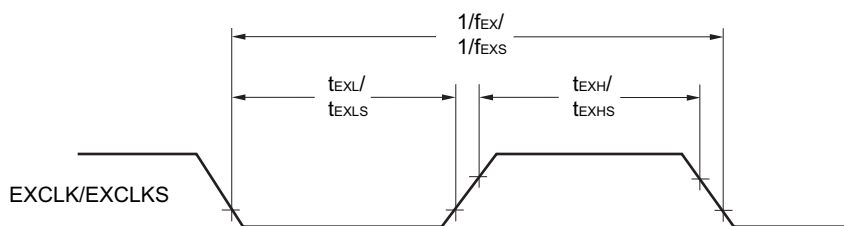
T<sub>CY</sub> vs V<sub>DD</sub> (LV (低电压主) 模式)



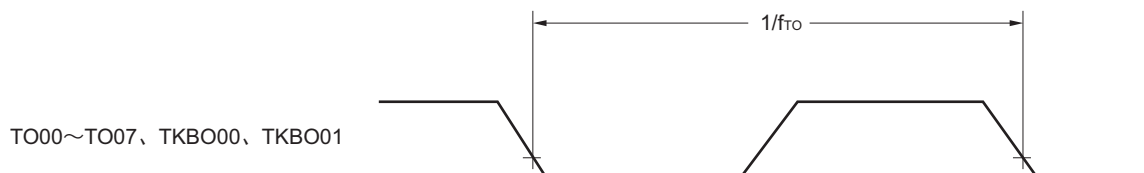
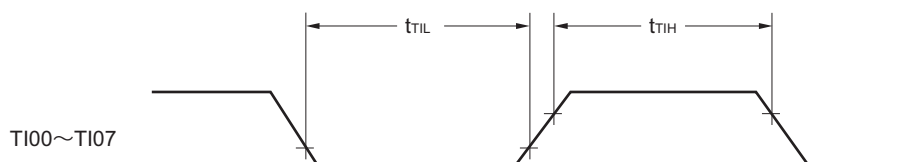
AC 时序测量点



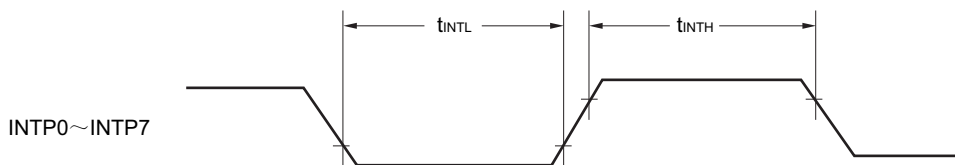
外部系统时钟的时序



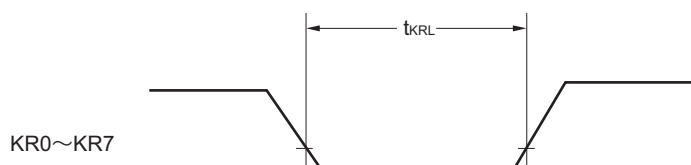
TI/TO 时序



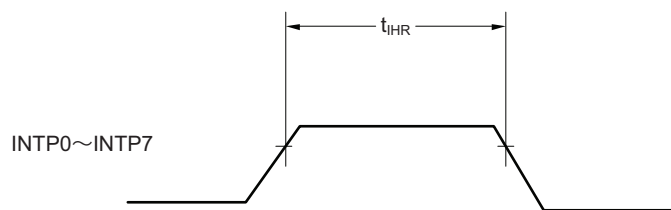
中断请求的输入时序



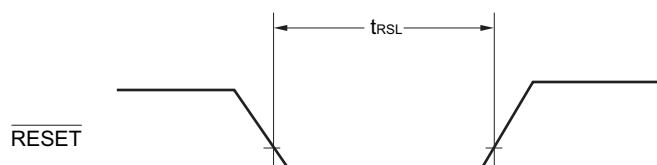
键中断的输入时序



定时器 KB2 输入时序



$\overline{\text{RESET}}$  的输入时序



## 34.5 外围功能特性

### AC 时序测量点



### 34.5.1 串行阵列单元

#### (1) 同电位的通信 (UART 模式)

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

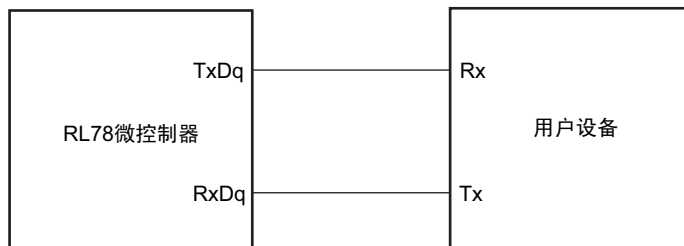
项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
传送速率注 1		2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		f <sub>MCK</sub> /6		f <sub>MCK</sub> /6		f <sub>MCK</sub> /6	bps
		最大传送速率的理论值 f <sub>MCK</sub> =f <sub>CLK</sub> 注 2		4.0		1.3		0.6	Mbps
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		f <sub>MCK</sub> /6		f <sub>MCK</sub> /6	bps
		最大传送速率的理论值 f <sub>MCK</sub> =f <sub>CLK</sub> 注 2		—		1.3		0.6	Mbps
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		f <sub>MCK</sub> /6		f <sub>MCK</sub> /6	bps
		最大传送速率的理论值 f <sub>MCK</sub> =f <sub>CLK</sub> 注 2		—		—		0.5	Mbps

注 1. SNOOZE 模式中的传送速率只为 4800bps。但是，在 FRQSEL4=1 时不能使用 SNOOZE 模式。

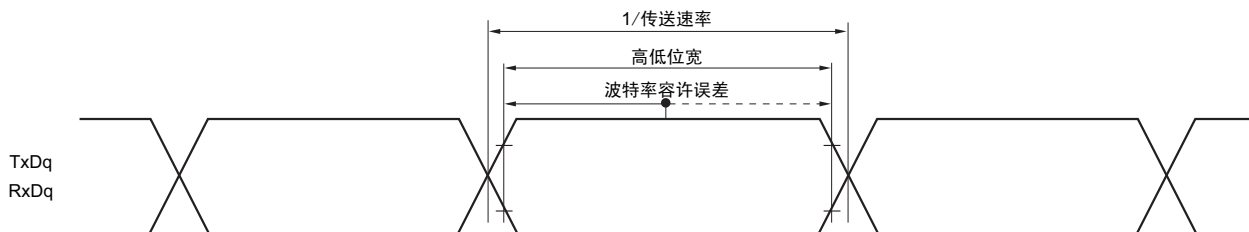
2. CPU/ 外围硬件时钟 (f<sub>CLK</sub>) 的最大工作频率如下所示：
- HS (高速主) 模式： 24MHz (2.7V ≤ V<sub>DD</sub> ≤ 5.5V)
  - LS (低速主) 模式： 8MHz (1.8V ≤ V<sub>DD</sub> ≤ 5.5V)
  - LV (低电压主) 模式： 4MHz (1.6V ≤ V<sub>DD</sub> ≤ 5.5V)

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Rx/Dq 引脚选择为通常的输入缓冲器并且将 Tx/Dq 引脚选择为通常的输出模式。

UART 模式的连接图 (同电位的通信)



UART 模式的位宽 (同电位的通信) (参考)



备注 1. q: UART 号 (q=0 ~ 2) g: PIM、POM 号 (g=9、11、15)

2. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。

m: 单元号、n: 通道号 (mn=00 ~ 03、10、11))

## (2) 同电位的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出)

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件		HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期时间	t <sub>KCY1</sub>	t <sub>KCY1</sub> ≥ 4/f <sub>CLK</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	167		500		1000		ns
			2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V	250		500		1000		ns
			1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		500		1000		ns
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		—		1000		ns
SCKp 高低电平宽度	t <sub>KH1</sub> 、 t <sub>KL1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V		t <sub>KCY1</sub> /2 -12		t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		ns
		2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		t <sub>KCY1</sub> /2 -18		t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		ns
		2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		t <sub>KCY1</sub> /2 -38		t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		ns
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		ns
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		t <sub>KCY1</sub> /2 -100		ns
Slp 准备时间 (对 SCKp↑) 注 1	t <sub>SIK1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V		44		110		110		ns
		2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		44		110		110		ns
		2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		75		110		110		ns
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		110		110		ns
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		220		ns
Slp 保持时间 (对 SCKp↑) 注 1	t <sub>KS11</sub>	2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		19		19		19		ns
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		19		19		ns
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		19		ns
SCKp↓→SOp 输出延迟时间 注 2	t <sub>KSO1</sub>	C=30pF 注 3	2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		25		25		25	ns
			1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		25		25	ns
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		25	ns

注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。

2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。

3. C 是 SCKp、SO<sub>p</sub> 输出线的负载电容。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg), 将 Slp 引脚选择为通常的输入缓冲器并且将 SO<sub>p</sub> 引脚和 SCKp 引脚选择为通常的输出模式。

备注 1. p: CSI 号 (p=00、11) m: 单元号 (m=0) n: 通道号 (n=0、2) g: PIM、POM 号 (g=1、2、15)

2. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率

(这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00、03))

## (3) 同电位的通信 (CSI 模式) (从属模式, SCKp..... 外部时钟输入)

(T<sub>A</sub>=−40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

(1/2)

项目	符号	条件		HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位	
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
SCKp 周期 时间注 4	t <sub>KCY2</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V	f <sub>MCK</sub> > 20MHz	8/f <sub>MCK</sub>		—		—		ns	
			f <sub>MCK</sub> ≤ 20MHz	6/f <sub>MCK</sub>		6/f <sub>MCK</sub>		6/f <sub>MCK</sub>		ns	
		2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	f <sub>MCK</sub> > 16MHz	8/f <sub>MCK</sub>		—		—		ns	
			f <sub>MCK</sub> ≤ 16MHz	6/f <sub>MCK</sub>		6/f <sub>MCK</sub>		6/f <sub>MCK</sub>		ns	
		2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V			6/f <sub>MCK</sub> 并且500		6/f <sub>MCK</sub> 并且500		6/f <sub>MCK</sub> 并且500		ns
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V			—		6/f <sub>MCK</sub> 并且500		6/f <sub>MCK</sub> 并且750		ns
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V			—		—		6/f <sub>MCK</sub> 并且1500		ns
SCKp 高低电 平宽度	t <sub>KH2</sub> 、 t <sub>KL2</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V		t <sub>KCY2</sub> /2 −7		t <sub>KCY2</sub> /2 −7		t <sub>KCY2</sub> /2 −7		ns	
		2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		t <sub>KCY2</sub> /2 −8		t <sub>KCY2</sub> /2 −8		t <sub>KCY2</sub> /2 −8		ns	
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		t <sub>KCY2</sub> /2 −18		t <sub>KCY2</sub> /2 −18		ns	
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		t <sub>KCY2</sub> /2− 66		ns	
Slp 准备时间 (对 SCKp↑) 注 1	t <sub>SIK2</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		1/f <sub>MCK</sub> +20		1/f <sub>MCK</sub> +30		1/f <sub>MCK</sub> +30		ns	
		2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		1/f <sub>MCK</sub> +30		1/f <sub>MCK</sub> +30		1/f <sub>MCK</sub> +30		ns	
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		1/f <sub>MCK</sub> +30		1/f <sub>MCK</sub> +30		ns	
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		1/f <sub>MCK</sub> +40		ns	
Slp 保持时间 (对 SCKp↑) 注 1	t <sub>KSI2</sub>	2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		1/f <sub>MCK</sub> +31		1/f <sub>MCK</sub> +31		1/f <sub>MCK</sub> +31		ns	
		1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		1/f <sub>MCK</sub> +31		1/f <sub>MCK</sub> +31		ns	
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		1/f <sub>MCK</sub> +250		ns	
SCKp↓→SOp 输出延迟时间 注 2	t <sub>KSO2</sub>	C=30pF 注 3	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		2/f <sub>MCK</sub> +44		2/f <sub>MCK</sub> +110		2/f <sub>MCK</sub> +110	ns	
			2.4V ≤ EV <sub>DD0</sub> ≤ 5.5V		2/f <sub>MCK</sub> +75		2/f <sub>MCK</sub> +110		2/f <sub>MCK</sub> +110	ns	
			1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		2/f <sub>MCK</sub> +110		2/f <sub>MCK</sub> +110	ns	
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V		—		—		2/f <sub>MCK</sub> +220	ns	

- 注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp↓”。
2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp↑”。
3. C 是 SOp 输出线的负载电容。
4. SNOOZE 模式中的传送速率为 MAX. 1Mbps。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Slp 引脚和 SCKp 引脚选择为通常的输入缓冲器并且将 SOp 引脚选择为通常的输出模式。

备注 1. p: CSI 号 (p=00、11) m: 单元号 (m=0) n: 通道号 (n=0、3) g: PIM、POM 号 (g=1、2、15)

2. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率

(这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00、03))

(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

(2/2)

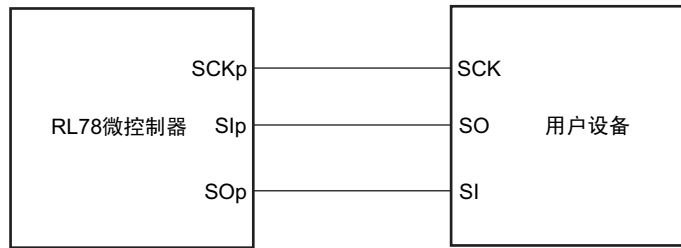
项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SSI00 准备时间	t <sub>SSIK</sub>	DAPmn=0	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	120		120		120	ns
			1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		200		200	ns
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		—		400	ns
		DAPmn=1	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	1/f <sub>MCK</sub> +120		1/f <sub>MCK</sub> +120		1/f <sub>MCK</sub> +120	ns
			1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		1/f <sub>MCK</sub> +120		1/f <sub>MCK</sub> +200	ns
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		—		1/f <sub>MCK</sub> +400	ns
SSI00 保持时间	t <sub>KSSI</sub>	DAPmn=0	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	1/f <sub>MCK</sub> +120		1/f <sub>MCK</sub> +120		1/f <sub>MCK</sub> +120	ns
			1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		1/f <sub>MCK</sub> +200		1/f <sub>MCK</sub> +200	ns
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		—		1/f <sub>MCK</sub> +400	ns
		DAPmn=1	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	120		120		120	ns
			1.8V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		200		200	ns
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—		—		400	ns

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Slp 引脚和 SCKp 引脚选择为通常的输入缓冲器并且将 SOp 引脚选择为通常的输出模式。

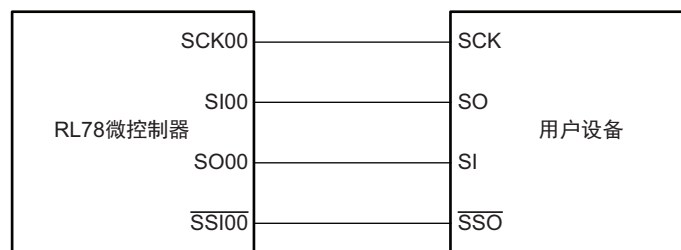
备注 p: CSI 号 (p=00) m: 单元号 (m=0) n: 通道号 (n=0) g: PIM、POM 号 (g=15)



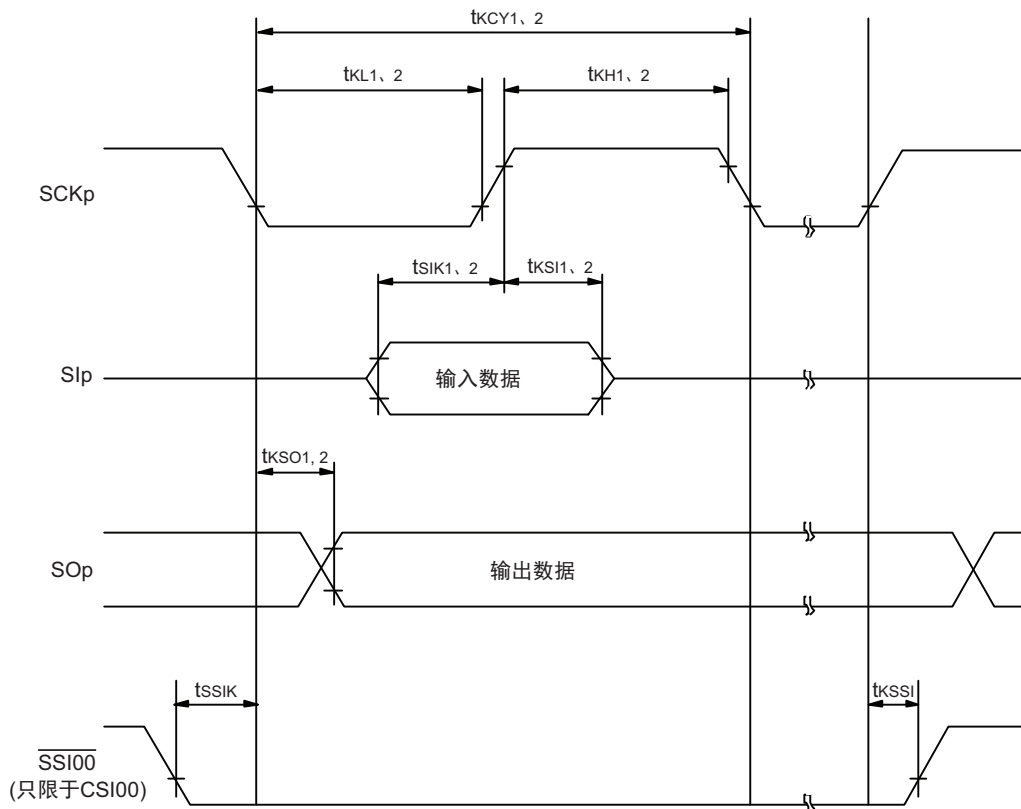
CSI 模式的连接图 (同电位的通信)



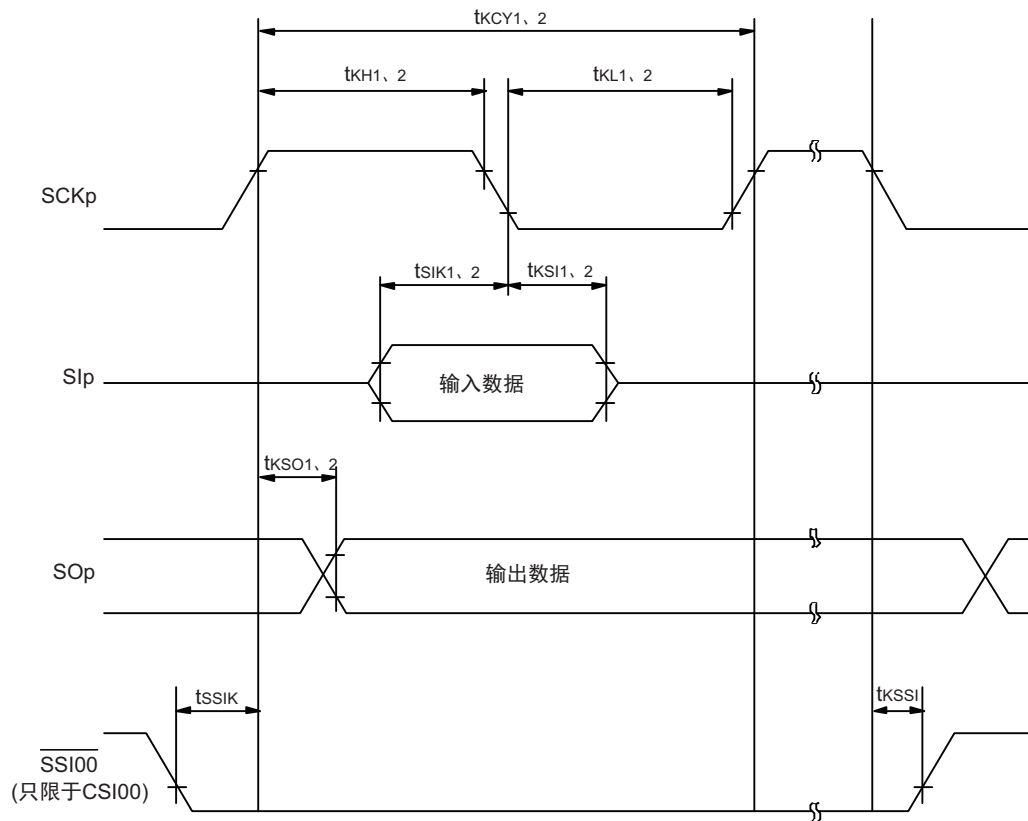
CSI 模式的连接图 (同电位的通信)  
(从属选择输入功能 (CSI00) 的从属发送时)



CSI 模式的串行传送时序 (同电位的通信)  
(DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



CSI模式的串行传送时序（同电位的通信）  
 （DAPmn=0、CKPmn=1或者DAPmn=1、CKPmn=0的情况）



备注 1. p: CSI 号 (p=00、11)

2. m: 单元号 n: 通道号 (mn=00、03)

(4) 同电位的通信 (简易 I<sup>2</sup>C 模式)(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

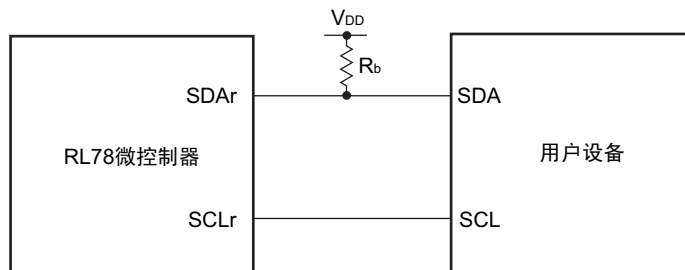
项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLr 时钟频率	f <sub>SCL</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ		1000 <sup>注1</sup>		400 <sup>注1</sup>		400 <sup>注1</sup>	kHz
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =100pF、R <sub>b</sub> =3kΩ		400 <sup>注1</sup>		400 <sup>注1</sup>		400 <sup>注1</sup>	kHz
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> < 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ		300 <sup>注1</sup>		300 <sup>注1</sup>		300 <sup>注1</sup>	kHz
		1.6V ≤ EV <sub>DD0</sub> < 1.8V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ		—		—		250 <sup>注1</sup>	kHz
SCLr="L" 的 保持时间	t <sub>LOW</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	475		1150		1150		ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =100pF、R <sub>b</sub> =3kΩ	1150		1150		1150		ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> < 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	1550		1550		1550		ns
		1.6V ≤ EV <sub>DD0</sub> < 1.8V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	—		—		1850		ns
SCLr="H" 的 保持时间	t <sub>HIGH</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	475		1150		1150		ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =100pF、R <sub>b</sub> =3kΩ	1150		1150		1150		ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> < 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	1550		1550		1550		ns
		1.6V ≤ EV <sub>DD0</sub> < 1.8V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	—		—		1850		ns
数据准备时间 (接收时)	t <sub>SU: DAT</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	1/f <sub>MCK</sub> +85 <sup>注2</sup>		1/f <sub>MCK</sub> <sup>+</sup> 145 <sup>注2</sup>		1/f <sub>MCK</sub> <sup>+</sup> 145 <sup>注2</sup>		ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =100pF、R <sub>b</sub> =3kΩ	1/f <sub>MCK</sub> <sup>+</sup> 145 <sup>注2</sup>		1/f <sub>MCK</sub> <sup>+</sup> 145 <sup>注2</sup>		1/f <sub>MCK</sub> <sup>+</sup> 145 <sup>注2</sup>		ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> < 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	1/f <sub>MCK</sub> <sup>+</sup> 230 <sup>注2</sup>		1/f <sub>MCK</sub> <sup>+</sup> 230 <sup>注2</sup>		1/f <sub>MCK</sub> <sup>+</sup> 230 <sup>注2</sup>		ns
		1.6V ≤ EV <sub>DD0</sub> < 1.8V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	—		—		1/f <sub>MCK</sub> <sup>+</sup> 290 <sup>注2</sup>		ns
数据保持时间 (发送时)	t <sub>HD: DAT</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	0	305	0	305	0	305	ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V、 C <sub>b</sub> =100pF、R <sub>b</sub> =3kΩ	0	355	0	355	0	355	ns
		1.8V(2.4V <sup>注3</sup> ) ≤ EV <sub>DD0</sub> < 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	0	405	0	405	0	405	ns
		1.6V ≤ EV <sub>DD0</sub> < 1.8V、 C <sub>b</sub> =100pF、R <sub>b</sub> =5kΩ	—	—	—	—	0	405	ns

注 1. 并且不能超过 f<sub>MCK</sub>/4。2. f<sub>MCK</sub> 的设定值不能超过 SCLr="L" 和 SCLr="H" 的保持时间。

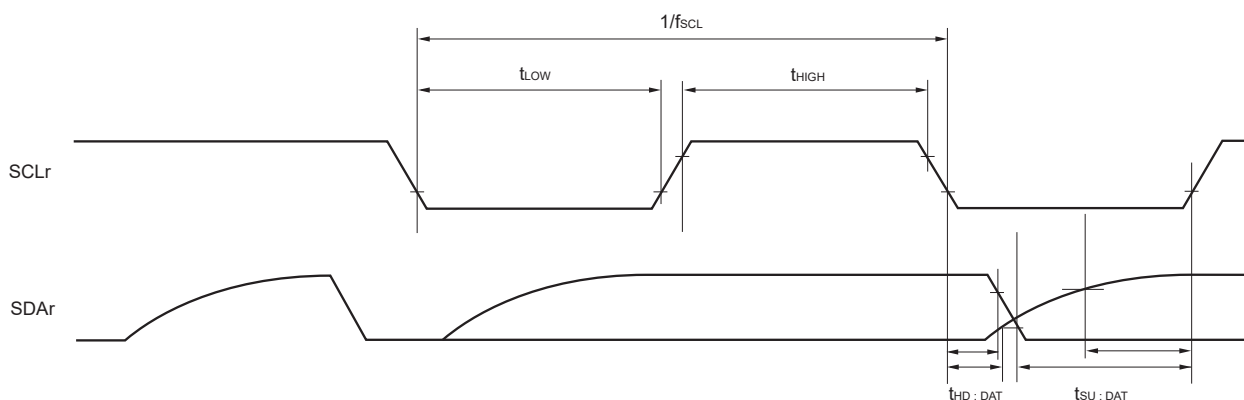
3. 这是 HS (高速主) 模式中的条件。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 SDAr 引脚选择为通常的输入缓冲器和 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式，并且将 SCLr 引脚选择为通常的输出模式。

简易 I<sup>2</sup>C 模式的连接图 (同电位的通信)



简易 I<sup>2</sup>C 模式的串行传送时序 (同电位的通信)



备注 1.  $R_b[\Omega]$ : 通信线 (SDAr) 的上拉电阻值  $C_b[F]$ : 通信线 (SCLr、SDAr) 的负载电容值

2. r: IIC 号 (r=00、11) g: PIM、POM 号 (g=1、15)

3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是 SMRmn 寄存器的 CKSmn 位设定的运行时钟。m: 单元号 (m=0)、n: 通道号 (n=0、3)、mn=00、03)

## (5) 不同电位 (1.8V、2.5V、3V) 的通信 (UART 模式) (1/2)

(T<sub>A</sub>=-40 ~ +85°C、1.8V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位	
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
传送速率		接收	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V		f <sub>MCK</sub> /6 注 1		f <sub>MCK</sub> /6 注 1		f <sub>MCK</sub> /6 注 1	bps
			最大传送速率的理论值 f <sub>MCK</sub> =f <sub>CLK</sub> 注 3		4.0		1.3		0.6	Mbps
			2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V		f <sub>MCK</sub> /6 注 1		f <sub>MCK</sub> /6 注 1		f <sub>MCK</sub> /6 注 1	bps
			最大传送速率的理论值 f <sub>MCK</sub> =f <sub>CLK</sub> 注 3		4.0		1.3		0.6	Mbps
			1.8V(2.4V 注 4) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V		f <sub>MCK</sub> /6 注 1、2		f <sub>MCK</sub> /6 注 1、2		f <sub>MCK</sub> /6 注 1、2	bps
			最大传送速率的理论值 f <sub>MCK</sub> =f <sub>CLK</sub> 注 3		4.0		1.3		0.6	Mbps

注 1. SNOOZE 模式中的传送速率只为 4800bps。但是，在 FRQSEL4=1 时不能使用 SNOOZE 模式。

2. 必须在 EV<sub>DD0</sub> ≥ V<sub>b</sub> 的情况下使用。
3. CPU/外围硬件时钟 (f<sub>CLK</sub>) 的最大工作频率如下所示：  
 HS (高速主) 模式： 24MHz (2.7V ≤ V<sub>DD</sub> ≤ 5.5V)  
 LS (低速主) 模式： 8MHz (1.8V ≤ V<sub>DD</sub> ≤ 5.5V)  
 LV (低电压主) 模式： 4MHz (1.6V ≤ V<sub>DD</sub> ≤ 5.5V)
4. 这是 HS (高速主) 模式中的条件。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 RxDq 引脚选择为 TTL 输入缓冲器并且将 TxDq 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub>/EV<sub>DD0</sub> 耐压) 模式。V<sub>IH</sub> 和 V<sub>IL</sub> 请参照选择为 TTL 输入缓冲器时的 DC 特性。

备注 1. V<sub>b</sub>[V]: 通信线的电压

2. q: UART 号 (q=0 ~ 2) g: PIM、POM 号 (g=9、11、15)
3. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率  
 (这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00 ~ 03、10、11))

## (5) 不同电位 (1.8V、2.5V、3V) 的通信 (UART 模式) (2/2)

(T<sub>A</sub>=−40 ~ +85°C、1.8V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位	
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
传送速率		发送	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V		注 1		注 1		注 1	bps
			最大传送速率的理论值 (C <sub>b</sub> =50pF、R <sub>b</sub> =1.4kΩ、 V <sub>b</sub> =2.7V)		2.8 注 2		2.8 注 2		2.8 注 2	Mbps
			2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V		注 3		注 3		注 3	bps
			最大传送速率的理论值 (C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ、 V <sub>b</sub> =2.3V)		1.2 注 4		1.2 注 4		1.2 注 4	Mbps
			1.8V(2.4V注8) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V		注 5、6		注 5、6		注 5、6	bps
			最大传送速率的理论值 (C <sub>b</sub> =50pF、R <sub>b</sub> =5.5kΩ、 V <sub>b</sub> =1.6V)		0.43 注 7		0.43 注 7		0.43 注 7	Mbps

注 1. f<sub>MCK</sub>/6 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。4.0V ≤ EV<sub>DD0</sub> ≤ 5.5V、2.7V ≤ V<sub>b</sub> ≤ 4.0V 时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\}}{\left(\frac{1}{\text{传送速率}}\right) \times \text{传送位数}} \times 100 \text{ [%]}$$

※ 此值为发送方和接收方的相对误差的理论值。

2. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 1 进行计算。

3. f<sub>MCK</sub>/6 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。2.7V ≤ EV<sub>DD0</sub> < 4.0V、2.3V ≤ V<sub>b</sub> ≤ 2.7V 时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\}}{\left(\frac{1}{\text{传送速率}}\right) \times \text{传送位数}} \times 100 \text{ [%]}$$

※ 此值为发送方和接收方的相对误差的理论值。

4. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 3 进行计算。

5. 必须在 EV<sub>DD0</sub> ≥ V<sub>b</sub> 的情况下使用。

- 注 6. f<sub>MCK</sub>/6 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。  
2.4 ≤ EV<sub>DD0</sub> < 3.3V、1.6V ≤ V<sub>b</sub> ≤ 2.0V 时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\} \times 3} \text{ [bps]}$$

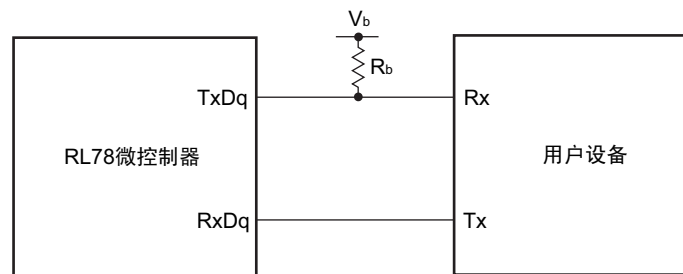
$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \text{ [%]}$$

※ 此值为发送方和接收方的相对误差的理论值。

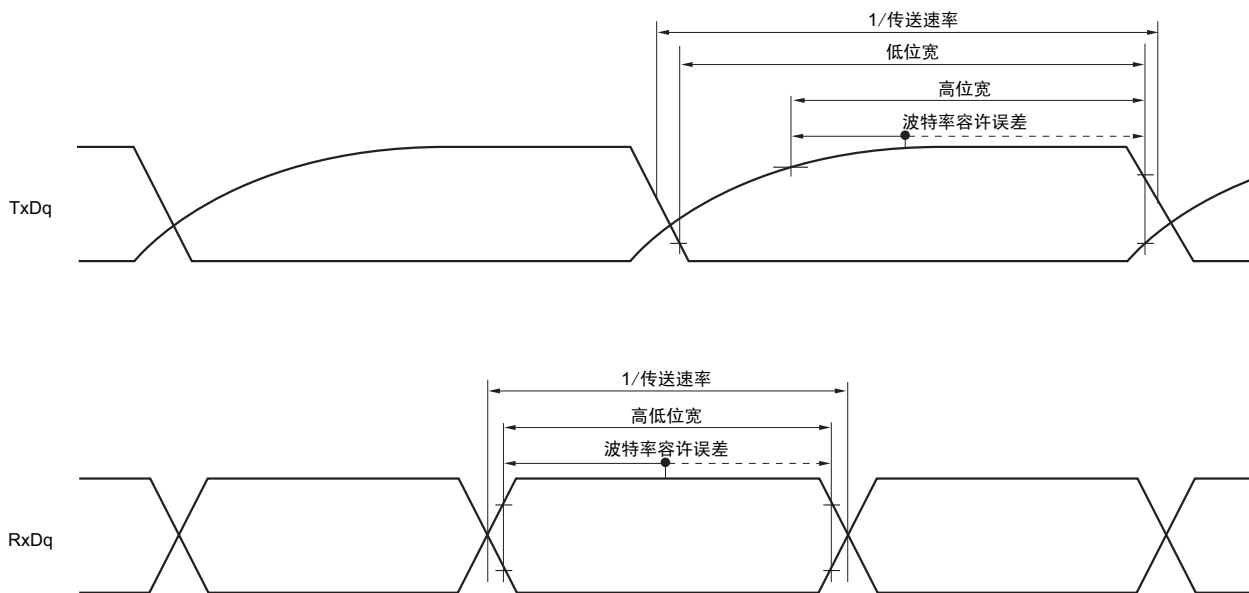
7. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 6 进行计算。  
8. 这是 HS（高速主）模式中的条件。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 RxDq 引脚选择为 TTL 输入缓冲器并且将 TxDq 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub>/EV<sub>DD0</sub> 耐压) 模式。V<sub>IH</sub> 和 V<sub>IL</sub> 请参照选择为 TTL 输入缓冲器时的 DC 特性。

UART 模式的连接图 (不同电位的通信)



## UART 模式的位宽 (不同电位的通信) (参考)



- 备注 1.  $R_b[\Omega]$ : 通信线 (TxDq) 的上拉电阻值  $C_b[F]$ : 通信线 (TxDq) 的负载电容值  $V_b[V]$ : 通信线的电压  
 2. q: UART 号 (q=0 ~ 2) g: PIM、POM 号 (g=9、11、15)  
 3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率  
 (这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。  
 m: 单元号、n: 通道号 (mn=00 ~ 03、10、11))



(6) 不同电位 (2.5V、3V) 的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出, 只对应 CSI00)

(T<sub>A</sub>=-40 ~ +85°C, 2.7V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V, V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期时间	t <sub>KCY1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ	200		1150		1150		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ	300		1150		1150		ns
SCKp 高电平宽度	t <sub>KH1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ	t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ	t <sub>KCY1</sub> /2 -120		t <sub>KCY1</sub> /2 -120		t <sub>KCY1</sub> /2 -120		ns
SCKp 低电平宽度	t <sub>KL1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ	t <sub>KCY1</sub> /2 -7		t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ	t <sub>KCY1</sub> /2 -10		t <sub>KCY1</sub> /2 -50		t <sub>KCY1</sub> /2 -50		ns
Slp 准备时间 (对 SCKp↑) 注 1	t <sub>SIK1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ	58		479		479		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ	121		479		479		ns
Slp 保持时间 (对 SCKp↑) 注 1	t <sub>KS11</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ	10		10		10		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ	10		10		10		ns
SCKp↓→SOp 输出延迟时间 注 1	t <sub>KSO1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ		60		60		60	ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ		130		130		130	ns
Slp 准备时间 (对 SCKp↓) 注 2	t <sub>SIK1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ	23		110		110		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ	33		110		110		ns
Slp 保持时间 (对 SCKp↓) 注 2	t <sub>KS11</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ	10		10		10		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ	10		10		10		ns
SCKp↑→SOp 输出延迟时间 注 2	t <sub>KSO1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =20pF、R <sub>b</sub> =1.4kΩ		10		10		10	ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =20pF、R <sub>b</sub> =2.7kΩ		10		10		10	ns

注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。

2. 这是 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 SIp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式。 $V_{IH}$  和  $V_{IL}$  请参照选择为 TTL 输入缓冲器时的 DC 特性。

- 备注 1.  $R_b[\Omega]$ : 通信线 (SCKp、SOp) 的上拉电阻值  $C_b[F]$ : 通信线 (SCKp、SOp) 的负载电容值  $V_b[V]$ : 通信线的电压
2. p: CSI 号 (p=00) m: 单元号 (m=0) n: 通道号 (n=0) g: PIM、POM 号 (g=15)
  3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率  
(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。  
m: 单元号、n: 通道号 (mn=00))
  4. 此规格只对应不使用 CSI00 的外围 I/O 重定向功能的情况。

## (7) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出) (1/2)

(T<sub>A</sub>=−40 ~ +85°C、1.8V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期时间	t <sub>KCY1</sub>	t <sub>KCY1</sub> ≥ 4/f <sub>CLK</sub> 4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ	300		1150		1150		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ	500		1150		1150		ns
		1.8V(2.4V注1) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注2、 C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ	1150		1150		1150		ns
SCKp 高电平宽度	t <sub>KH1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ	t <sub>KCY1</sub> /2 −75		t <sub>KCY1</sub> /2 −75		t <sub>KCY1</sub> /2 −75		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ	t <sub>KCY1</sub> /2 −170		t <sub>KCY1</sub> /2 −170		t <sub>KCY1</sub> /2 −170		ns
		1.8V(2.4V注1) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注2、 C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ	t <sub>KCY1</sub> /2 −458		t <sub>KCY1</sub> /2 −458		t <sub>KCY1</sub> /2 −458		ns
SCKp 低电平宽度	t <sub>KL1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ	t <sub>KCY1</sub> /2 −12		t <sub>KCY1</sub> /2 −50		t <sub>KCY1</sub> /2 −50		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ	t <sub>KCY1</sub> /2 −18		t <sub>KCY1</sub> /2 −50		t <sub>KCY1</sub> /2 −50		ns
		1.8V(2.4V注1) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注2、 C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ	t <sub>KCY1</sub> /2 −50		t <sub>KCY1</sub> /2 −50		t <sub>KCY1</sub> /2 −50		ns
Slp 准备时间 (对 SCKp↑) 注3	t <sub>SIK1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ	81		479		479		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ	177		479		479		ns
		1.8V(2.4V注1) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注2、 C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ	479		479		479		ns
Slp 保持时间 (对 SCKp↑) 注3	t <sub>KSI1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ	19		19		19		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ	19		19		19		ns
		1.8V(2.4V注1) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注2、 C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ	19		19		19		ns
SCKp↓→SOp 输出延迟时间 注3	t <sub>KSO1</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ		100		100		100	ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ		195		195		195	ns
		1.8V(2.4V注1) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注2、 C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ		483		483		483	ns

## (7) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出) (2/2)

( $T_A=-40 \sim +85^{\circ}\text{C}$ ,  $1.8\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ ,  $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
Slp 准备时间 (对 SCKp↓) 注 4	$t_{SIK1}$	$4.0\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 、 $C_b=30\text{pF}$ 、 $R_b=1.4\text{k}\Omega$	44		110		110		ns
		$2.7\text{V} \leq EV_{DD0} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 、 $C_b=30\text{pF}$ 、 $R_b=2.7\text{k}\Omega$	44		110		110		ns
		$1.8\text{V}(2.4\text{V 注 1}) \leq EV_{DD0} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V 注 2}$ 、 $C_b=30\text{pF}$ 、 $R_b=5.5\text{k}\Omega$	110		110		110		ns
Slp 保持时间 (对 SCKp↓) 注 4	$t_{KSI1}$	$4.0\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 、 $C_b=30\text{pF}$ 、 $R_b=1.4\text{k}\Omega$	19		19		19		ns
		$2.7\text{V} \leq EV_{DD0} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 、 $C_b=30\text{pF}$ 、 $R_b=2.7\text{k}\Omega$	19		19		19		ns
		$1.8\text{V}(2.4\text{V 注 1}) \leq EV_{DD0} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V 注 2}$ 、 $C_b=30\text{pF}$ 、 $R_b=5.5\text{k}\Omega$	19		19		19		ns
SCKp↑→SOp 输出延迟时间 注 4	$t_{KSO1}$	$4.0\text{V} \leq EV_{DD0} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 、 $C_b=30\text{pF}$ 、 $R_b=1.4\text{k}\Omega$		25		25		25	ns
		$2.7\text{V} \leq EV_{DD0} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 、 $C_b=30\text{pF}$ 、 $R_b=2.7\text{k}\Omega$		25		25		25	ns
		$1.8\text{V}(2.4\text{V 注 1}) \leq EV_{DD0} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V 注 2}$ 、 $C_b=30\text{pF}$ 、 $R_b=5.5\text{k}\Omega$		25		25		25	ns

注 1. 这是 HS (高速主) 模式中的条件。

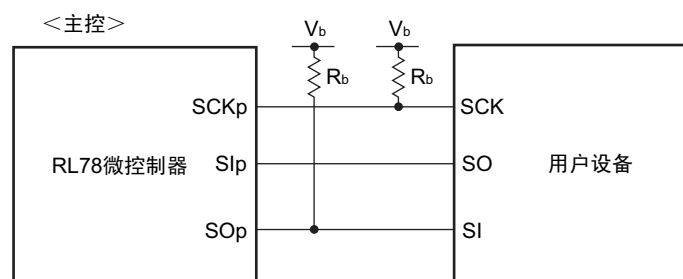
2. 必须在  $EV_{DD0} \geq V_b$  的情况下使用。

3. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。

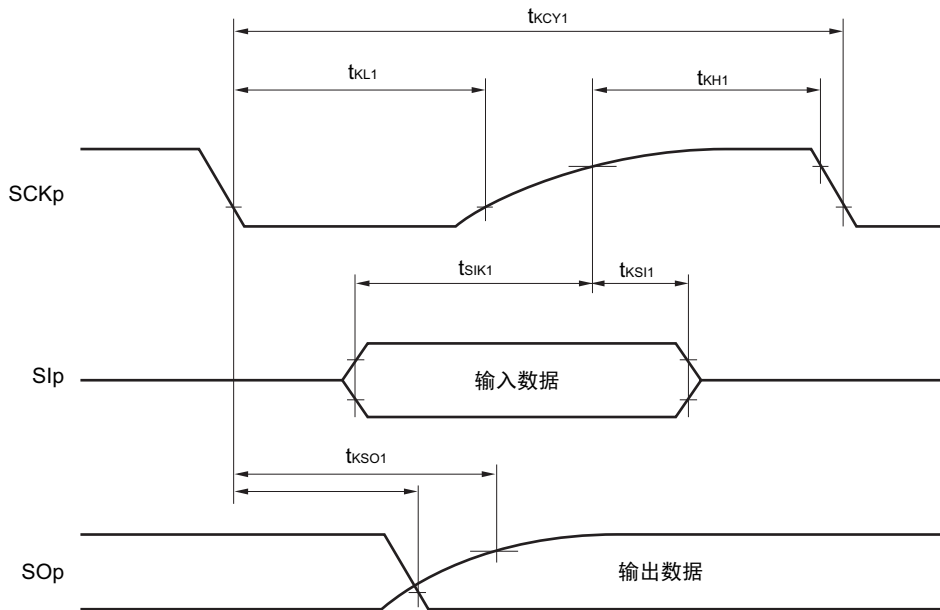
4. 这是 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg), 将 Slp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式。  $V_{IH}$  和  $V_{IL}$  请参照选择为 TTL 输入缓冲器时的 DC 特性。

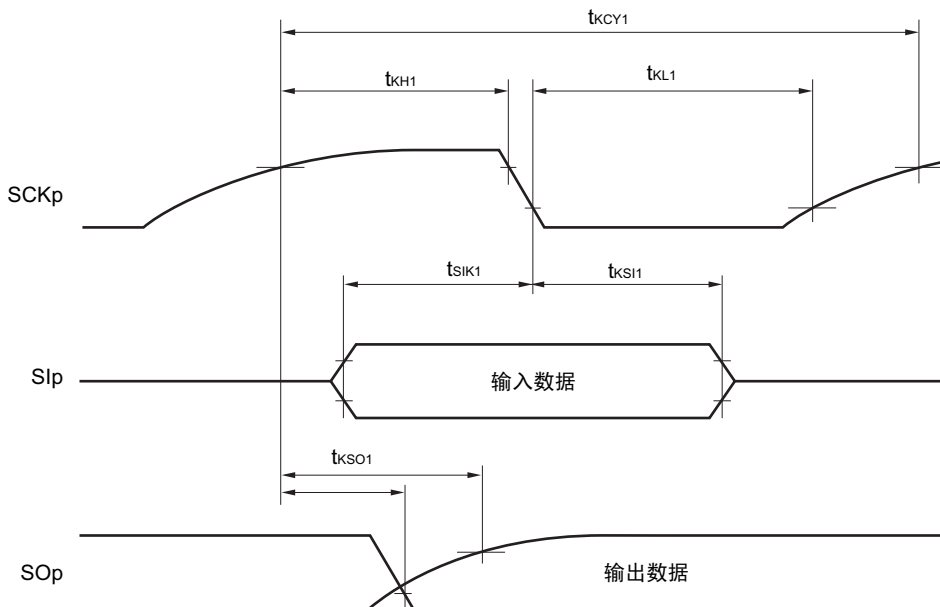
## CSI 模式的连接图 (不同电位的通信)



CSI模式的串行传送时序：主控模式（不同电位的通信）  
 （DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况）



CSI模式的串行传送时序：主控模式（不同电位的通信）  
 （DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况）



- 备注 1.  $R_b[\Omega]$ : 通信线 (SCKp、SOp) 的上拉电阻值  $C_b[F]$ : 通信线 (SCKp、SOp) 的负载电容值  $V_b[V]$ : 通信线的电压  
 2. p: CSI 号 (p=00、11) m: 单元号 n: 通道号 (mn=00、03) g: PIM、POM 号 (g=1、2、15)  
 3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率  
 （这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。  
 m: 单元号、n: 通道号 (mn=00、03)）

(8) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (从属模式, SCKp..... 外部时钟输入)

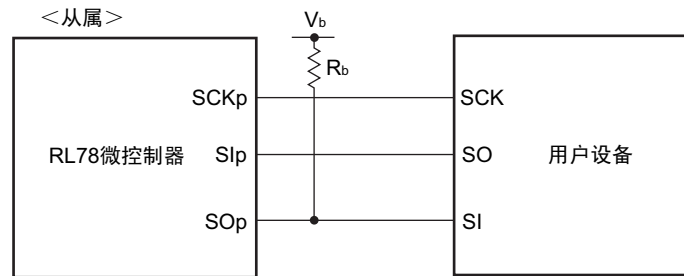
(T<sub>A</sub>=-40 ~ +85°C, 1.8V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V, V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期 时间注 1	t <sub>KCY2</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V	20MHz < f <sub>MCK</sub> ≤ 24MHz	12/f <sub>MCK</sub>	—	—	—	—	ns
			8MHz < f <sub>MCK</sub> ≤ 20MHz	10/f <sub>MCK</sub>	—	—	—	ns	
			4MHz < f <sub>MCK</sub> ≤ 8MHz	8/f <sub>MCK</sub>	16/f <sub>MCK</sub>	—	—	ns	
			f <sub>MCK</sub> ≤ 4MHz	6/f <sub>MCK</sub>	10/f <sub>MCK</sub>	10/f <sub>MCK</sub>	—	ns	
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V	20MHz < f <sub>MCK</sub> ≤ 24MHz	16/f <sub>MCK</sub>	—	—	—	ns	
			16MHz < f <sub>MCK</sub> ≤ 20MHz	14/f <sub>MCK</sub>	—	—	—	ns	
			8MHz < f <sub>MCK</sub> ≤ 16MHz	12/f <sub>MCK</sub>	—	—	—	ns	
			4MHz < f <sub>MCK</sub> ≤ 8MHz	8/f <sub>MCK</sub>	16/f <sub>MCK</sub>	—	—	ns	
		1.8V(2.4V注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注3	20MHz < f <sub>MCK</sub> ≤ 24MHz	36/f <sub>MCK</sub>	—	—	—	ns	
			16MHz < f <sub>MCK</sub> ≤ 20MHz	32/f <sub>MCK</sub>	—	—	—	ns	
			8MHz < f <sub>MCK</sub> ≤ 16MHz	26/f <sub>MCK</sub>	—	—	—	ns	
			4MHz < f <sub>MCK</sub> ≤ 8MHz	16/f <sub>MCK</sub>	16/f <sub>MCK</sub>	—	—	ns	
	f <sub>MCK</sub> ≤ 4MHz	10/f <sub>MCK</sub>	10/f <sub>MCK</sub>	10/f <sub>MCK</sub>	10/f <sub>MCK</sub>	ns			
	SCKp 高低 电平宽度		t <sub>KH2</sub> 、 t <sub>KL2</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V		t <sub>KCY2</sub> /2 -12	t <sub>KCY2</sub> /2 -50	t <sub>KCY2</sub> /2 -50	ns
	2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V			t <sub>KCY2</sub> /2 -18	t <sub>KCY2</sub> /2 -50	t <sub>KCY2</sub> /2 -50	ns		
	1.8V(2.4V注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注3			t <sub>KCY2</sub> /2 -50	t <sub>KCY2</sub> /2 -50	t <sub>KCY2</sub> /2 -50	ns		
Slp 准备时间 (对 SCKp↑) 注 4	t <sub>SIK2</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.3V ≤ V <sub>b</sub> ≤ 4.0V		1/f <sub>MCK</sub> +20	1/f <sub>MCK</sub> +30	1/f <sub>MCK</sub> +30	ns		
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V		1/f <sub>MCK</sub> +20	1/f <sub>MCK</sub> +30	1/f <sub>MCK</sub> +30	ns		
		1.8V(2.4V注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注3		1/f <sub>MCK</sub> +30	1/f <sub>MCK</sub> +30	1/f <sub>MCK</sub> +30	ns		
Slp 保持时间 (对 SCKp↑) 注 4	t <sub>KS12</sub>			1/f <sub>MCK</sub> +31	1/f <sub>MCK</sub> +31	1/f <sub>MCK</sub> +31	ns		
SCKp↓→SOp 输出延迟时间 注 5	t <sub>KSO2</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ		2/f <sub>MCK</sub> +120	2/f <sub>MCK</sub> +573	2/f <sub>MCK</sub> +573	ns		
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ		2/f <sub>MCK</sub> +214	2/f <sub>MCK</sub> +573	2/f <sub>MCK</sub> +573	ns		
		1.8V(2.4V注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注3、 C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ		2/f <sub>MCK</sub> +573	2/f <sub>MCK</sub> +573	2/f <sub>MCK</sub> +573	ns		

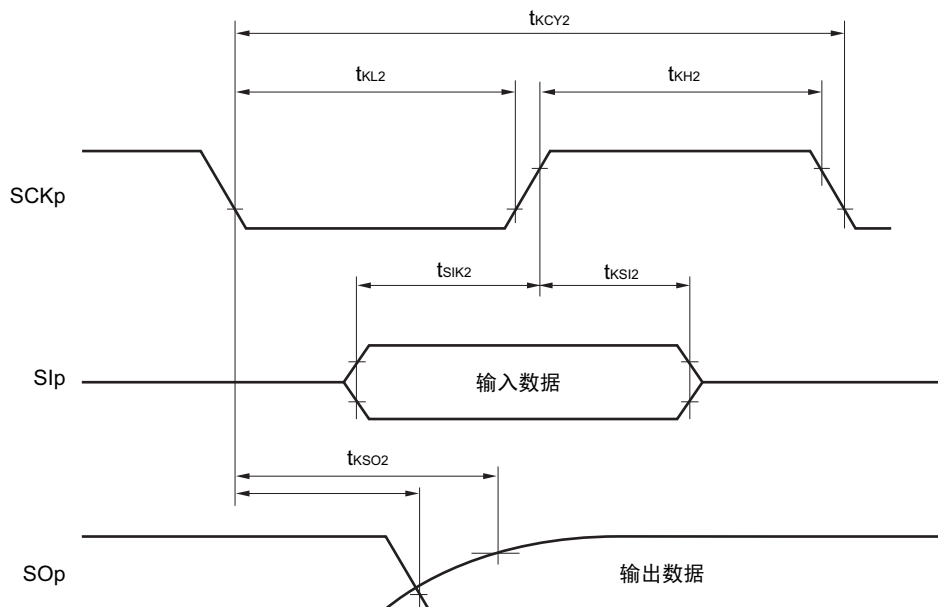
- 注
1. SNOOZE 模式中的传送速率为 MAX. 1Mbps。
  2. 这是 HS (高速主) 模式中的条件。
  3. 必须在  $EV_{DD0} \geq V_b$  的情况下使用。
  4. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。
  5. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg), 将 Slp 引脚和 SCKp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚选择为 N 沟道漏极开路输出 ( $V_{DD}/EV_{DD0}$  耐压) 模式。  $V_{IH}$  和  $V_{IL}$  请参照选择为 TTL 输入缓冲器时的 DC 特性。

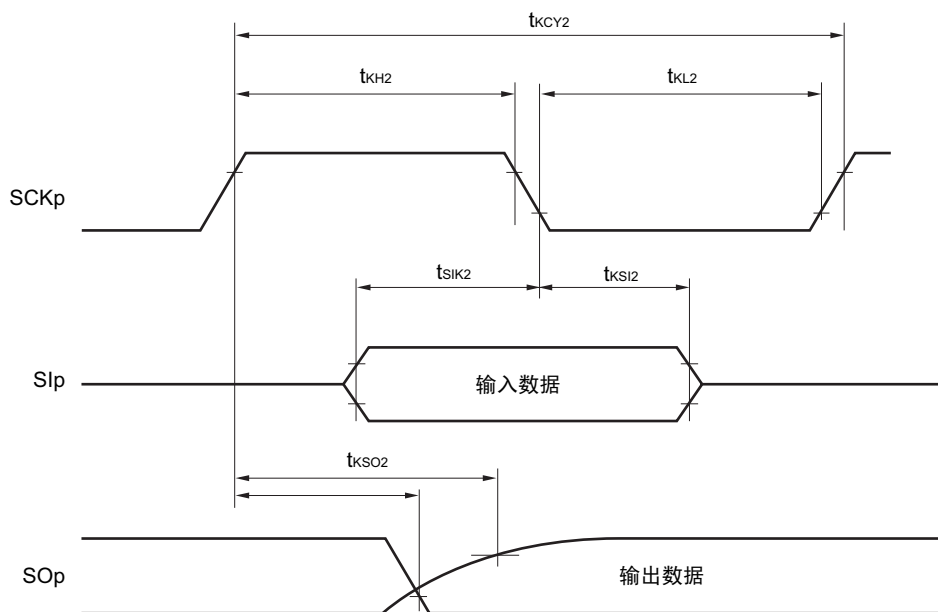
CSI 模式的连接图 (不同电位的通信)



CSI 模式的串行传送时序: 从属模式 (不同电位的通信)  
(DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



CSI模式的串行传送时序：从属模式（不同电位的通信）  
 （DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况）



- 备注 1.  $R_b[\Omega]$ : 通信线 (SO<sub>p</sub>) 的上拉电阻值  $C_b[F]$ : 通信线 (SO<sub>p</sub>) 的负载电容值  $V_b[V]$ : 通信线的电压  
 2. p: CSI 号 (p=00、11) m: 单元号 n: 通道号 (mn=00、03) g: PIM、POM 号 (g=1、2、15)  
 3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率  
 （这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKS<sub>mn</sub> 位设定的运行时钟。  
 m: 单元号、n: 通道号 (mn=00、03)）



(9) 不同电位 (1.8V、2.5V、3V) 的通信 (简易 I<sup>2</sup>C 模式) (1/2)(T<sub>A</sub>=-40 ~ +85°C、1.8V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLr 时钟频率	f <sub>SCL</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ		1000 注1		300 注1		300 注1	kHz
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ		1000 注1		300 注1		300 注1	kHz
		4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.8kΩ		400 注1		300 注1		300 注1	kHz
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.7kΩ		400 注1		300 注1		300 注1	kHz
		1.8V(2.4V 注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注3、 C <sub>b</sub> =100pF、R <sub>b</sub> =5.5kΩ		300 注1		300 注1		300 注1	kHz
SCLr="L" 的保持时间	t <sub>LOW</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	475		1550		1550		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	475		1550		1550		ns
		4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	1150		1550		1550		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.7kΩ	1150		1550		1550		ns
		1.8V(2.4V 注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注3、 C <sub>b</sub> =100pF、R <sub>b</sub> =5.5kΩ	1550		1550		1550		ns
SCLr="H" 的保持时间	t <sub>HIGH</sub>	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	245		610		610		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	200		610		610		ns
		4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.8kΩ	675		610		610		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.7kΩ	600		610		610		ns
		1.8V(2.4V 注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注3、 C <sub>b</sub> =100pF、R <sub>b</sub> =5.5kΩ	610		610		610		ns

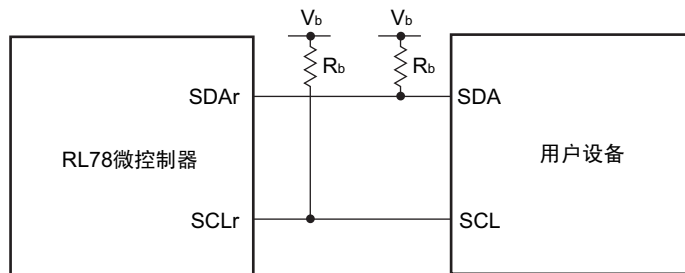
(9) 不同电位 (1.8V、2.5V、3V) 的通信 (简易 I<sup>2</sup>C 模式) (2/2)(T<sub>A</sub>=-40 ~ +85°C, 1.8V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V, V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
数据准备时间 (接收时)	t <sub>SU</sub> : DAT	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	1/f <sub>MCK</sub> +135注4		1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	1/f <sub>MCK</sub> +135注4		1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		ns
		4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.8kΩ	1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.7kΩ	1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		ns
		1.8V(2.4V注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注3、 C <sub>b</sub> =100pF、R <sub>b</sub> =5.5kΩ	1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		1/f <sub>MCK</sub> +190注4		ns
数据保持时间 (发送时)	t <sub>HD</sub> : DAT	4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	0	305	0	305	0	305	ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =50pF、R <sub>b</sub> =2.7kΩ	0	305	0	305	0	305	ns
		4.0V ≤ EV <sub>DD0</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.8kΩ	0	355	0	355	0	355	ns
		2.7V ≤ EV <sub>DD0</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、 C <sub>b</sub> =100pF、R <sub>b</sub> =2.7kΩ	0	355	0	355	0	355	ns
		1.8V(2.4V注2) ≤ EV <sub>DD0</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V注3、 C <sub>b</sub> =100pF、R <sub>b</sub> =5.5kΩ	0	405	0	405	0	405	ns

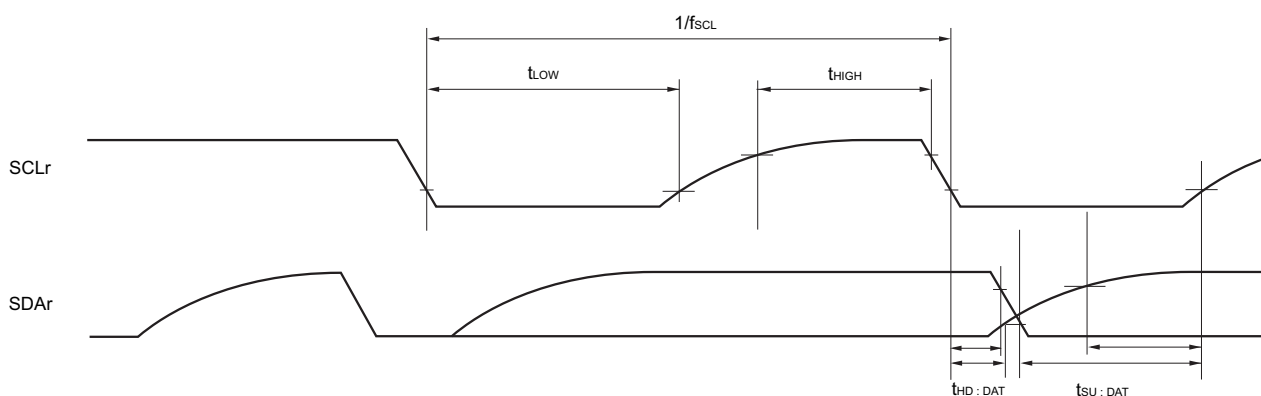
- 注 1. 并且不能超过 f<sub>MCK</sub>/4。  
 2. 这是 HS (高速主) 模式中的条件。  
 3. 必须在 EV<sub>DD0</sub> ≥ V<sub>b</sub> 的情况下使用。  
 4. f<sub>MCK</sub> 的设定值不能超过 SCLr="L" 和 SCLr="H" 的保持时间。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg), 将 SDAr 引脚选择为 TTL 输入缓冲器和 N 沟道漏极开路输出 (V<sub>DD</sub>/EV<sub>DD0</sub> 耐压) 模式, 并且将 SCLr 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub>/EV<sub>DD0</sub> 耐压) 模式。V<sub>IH</sub> 和 V<sub>IL</sub> 请参照选择为 TTL 输入缓冲器时的 DC 特性。

简易 I<sup>2</sup>C 模式连接图 (不同电位的通信)



简易 I<sup>2</sup>C 模式串行传送时序 (不同电位的通信)



- 备注 1.  $R_b[\Omega]$ : 通信线 (SDAr、SCLr) 的上拉电阻值  $C_b[F]$ : 通信线 (SDAr、SCLr) 的负载电容值  $V_b[V]$ : 通信线的电压  
 2. r: IIC 号 (r=00、11) g: PIM、POM 号 (g=1、15)  
 3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率  
 (这是串行时钟选择寄存器 m (SPSm) 和 SMRmn 寄存器的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00、03))

## 34.5.2 串行接口 IICA

(1) I<sup>2</sup>C 标准模式 (1/2)(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件		HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLA0 时钟频率	f <sub>SCL</sub>	标准模式: f <sub>CLK</sub> ≥ 1MHz	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	0	100	0	100	0	100	kHz
			1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V	0	100	0	100	0	100	kHz
			1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—	—	0	100	kHz
重新开始条件的准备时间	t <sub>SU: STA</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	4.7	—	4.7	—	4.7	—	μs	
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V	4.7	—	4.7	—	4.7	—	μs	
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—	—	4.7	—	μs	
保持时间注1	t <sub>HD: STA</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	4.0	—	4.0	—	4.0	—	μs	
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V	4.0	—	4.0	—	4.0	—	μs	
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—	—	4.0	—	μs	
SCLA0="L" 的保持时间	t <sub>LOW</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	4.7	—	4.7	—	4.7	—	μs	
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V	4.7	—	4.7	—	4.7	—	μs	
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—	—	4.7	—	μs	
SCLA0="H" 的保持时间	t <sub>HIGH</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	4.0	—	4.0	—	4.0	—	μs	
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V	4.0	—	4.0	—	4.0	—	μs	
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—	—	4.0	—	μs	

(1) I<sup>2</sup>C 标准模式 (2/2)(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
数据准备时间 (接收时)	t <sub>SU: DAT</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	250		250		250		ns
		1.8V(2.4V注 <sup>3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V	250		250		250		ns
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—		250		ns
数据保持时间 (发送时)注 <sup>2</sup>	t <sub>HD: DAT</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	0	3.45	0	3.45	0	3.45	μs
		1.8V(2.4V注 <sup>3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V	0	3.45	0	3.45	0	3.45	μs
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—	3.45	0	3.45	μs
停止条件的 准备时间	t <sub>SU: STO</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	4.0		4.0		4.0		μs
		1.8V(2.4V注 <sup>3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V	4.0		4.0		4.0		μs
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—		4.0		μs
总线空闲时间	t <sub>BUF</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	4.7		4.7		4.7		μs
		1.8V(2.4V注 <sup>3</sup> ) ≤ EV <sub>DD0</sub> ≤ 5.5V	4.7		4.7		4.7		μs
		1.6V ≤ EV <sub>DD0</sub> ≤ 5.5V	—	—	—		4.7		μs

注 1. 在开始条件和重新开始条件的情况下, 在此期间之后生成第一个时钟脉冲。

2. t<sub>HD: DAT</sub> 的最大值 (MAX.) 是通常传送时的数值, 在进行应答 (ACK) 时需要等待。

3. 这是 HS (高速主) 模式中的条件。

注意 即使在外围 I/O 重定向寄存器 2 (PIOR2) 的 bit7 (PIOR27) 为“1”时, 也能适用上述值。但是, 引脚特性 (I<sub>OH1</sub>、I<sub>OL1</sub>、V<sub>OH1</sub>、V<sub>OL1</sub>) 必须满足重定向目标的值。

备注 各模式的 C<sub>b</sub> (通信线电容) 的 MAX. 值和此时的 R<sub>b</sub> (通信线的上拉电阻值) 的值如下:  
标准模式: C<sub>b</sub>=400pF、R<sub>b</sub>=2.7kΩ

(2) I<sup>2</sup>C 快速模式(T<sub>A</sub>=-40 ~ +85°C、1.6V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件		HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLA0 时钟频率	f <sub>SCL</sub>	快速模式: f <sub>CLK</sub> ≥ 3.5MHz	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V	0	400	0	400	0	400	kHz
			1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V	0	400	0	400	0	400	kHz
重新开始条件的准备时间	t <sub>SU: STA</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
保持时间注1	t <sub>HD: STA</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
SCLA0="L" 的保持时间	t <sub>LOW</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		1.3		1.3		1.3		μs
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		1.3		1.3		1.3		μs
SCLA0="H" 的保持时间	t <sub>HIGH</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
数据准备时间 (接收时)	t <sub>SU: DAT</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		100		100		100		ns
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		100		100		100		ns
数据保持时间 (发送时) 注2	t <sub>HD: DAT</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		0	0.9	0	0.9	0	0.9	μs
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		0	0.9	0	0.9	0	0.9	μs
停止条件的准备时间	t <sub>SU: STO</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		0.6		0.6		0.6		μs
总线空闲时间	t <sub>BUF</sub>	2.7V ≤ EV <sub>DD0</sub> ≤ 5.5V		1.3		1.3		1.3		μs
		1.8V(2.4V 注3) ≤ EV <sub>DD0</sub> ≤ 5.5V		1.3		1.3		1.3		μs

注 1. 在开始条件和重新开始条件的情况下, 在此期间之后生成第一个时钟脉冲。

2. t<sub>HD: DAT</sub> 的最大值 (MAX.) 是通常传送时的数值, 在进行应答 (ACK) 时需要等待。

3. 这是 HS (高速主) 模式中的条件。

注意 即使在外围 I/O 重定向寄存器 2 (PIOR2) 的 bit7 (PIOR27) 为 "1" 时, 也能适用上述值。但是, 引脚特性 (I<sub>OH1</sub>、I<sub>OL1</sub>、V<sub>OH1</sub>、V<sub>OL1</sub>) 必须满足重定向目标的值。

备注 各模式的 C<sub>b</sub> (通信线电容) 的 MAX. 值和此时的 R<sub>b</sub> (通信线的上拉电阻值) 的值如下:  
快速模式: C<sub>b</sub>=320pF、R<sub>b</sub>=1.1kΩ

(3) I<sup>2</sup>C 增强型快速模式

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.6\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

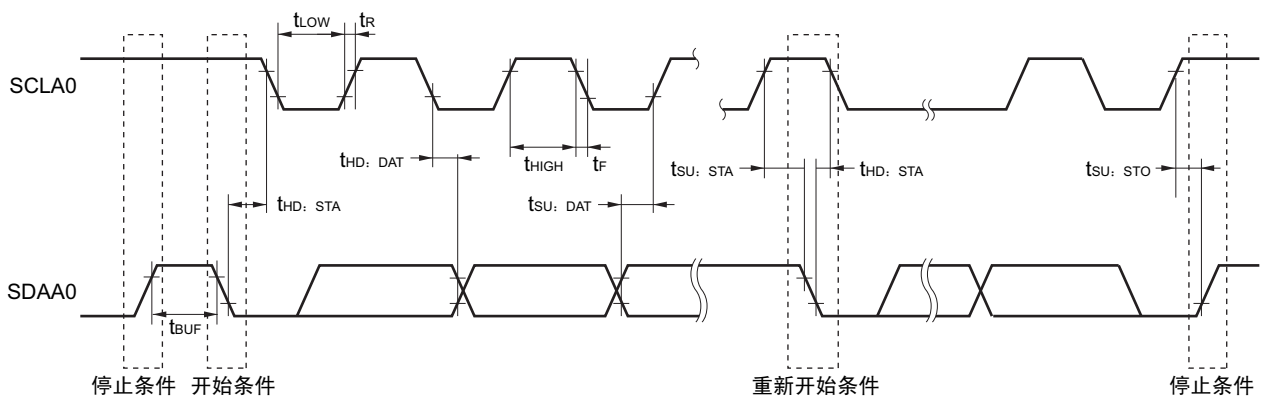
项目	符号	条件		HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLA0 时钟频率	$f_{\text{SCL}}$	增强型快速模式: $f_{\text{CLK}} \geq 10\text{MHz}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$	0	1000	—	—	—	—	kHz
重新开始条件的准备时间	$t_{\text{SU: STA}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		0.26	—	—	—	—	—	$\mu\text{s}$
保持时间注 1	$t_{\text{HD: STA}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		0.26	—	—	—	—	—	$\mu\text{s}$
SCLA0="L" 的保持时间	$t_{\text{LOW}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		0.5	—	—	—	—	—	$\mu\text{s}$
SCLA0="H" 的保持时间	$t_{\text{HIGH}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		0.26	—	—	—	—	—	$\mu\text{s}$
数据准备时间 (接收时)	$t_{\text{SU: DAT}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		50	—	—	—	—	—	ns
数据保持时间 (发送时) 注 2	$t_{\text{HD: DAT}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		0	0.45	—	—	—	—	$\mu\text{s}$
停止条件的准备时间	$t_{\text{SU: STO}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		0.26	—	—	—	—	—	$\mu\text{s}$
总线空闲时间	$t_{\text{BUF}}$	$2.7\text{V} \leq EV_{DD0} \leq 5.5\text{V}$		0.5	—	—	—	—	—	$\mu\text{s}$

注 1. 在开始条件和重新开始条件的情况下，在此期间之后生成第一个时钟脉冲。

2.  $t_{\text{HD: DAT}}$  的最大值 (MAX.) 是通常传送时的数值，在进行应答 (ACK) 时需要等待。

注意 即使在外围 I/O 重定向寄存器 2 (PIOR2) 的 bit7 (PIOR27) 为 "1" 时，也能适用上述值。但是，引脚特性 ( $I_{\text{OH1}}$ 、 $I_{\text{OL1}}$ 、 $V_{\text{OH1}}$ 、 $V_{\text{OL1}}$ ) 必须满足重定向目标的值。

备注 各模式的  $C_b$  (通信线电容) 的 MAX. 值和此时的  $R_b$  (通信线的上拉电阻值) 的值如下：  
增强型快速模式： $C_b=120\text{pF}$ 、 $R_b=1.1\text{k}\Omega$

I<sup>2</sup>C 串行传送时序

## 34.6 模拟特性

## 34.6.1 12 位 A/D 转换器特性

## A/D 转换器特性的区分

输入通道	基准电压	基准电压 (+)=AV <sub>REFP</sub> 基准电压 (-)=AV <sub>REFM</sub>	基准电压 (+)=V <sub>DD</sub> 基准电压 (-)=V <sub>SS</sub>
ANI0、ANI1		—	参照 34.6.1(2)。
ANI2 ~ ANI15		参照 34.6.1(1)。	
内部基准电压 温度传感器的输出电压		参照 34.6.1(1)。	

(1) 选择基准电压 (+)=AV<sub>REFP</sub>/ANI0 (HVSEL[1:0]=01b)、基准电压 (-)=AV<sub>REFM</sub>/ANI1 (LVSEL=1) 的情况，  
转换对象：ANI2 ~ ANI15、内部基准电压、温度传感器的输出电压 (1/2)

(T<sub>A</sub>=-40 ~ +85°C、2.4V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V、基准电压 (+)=AV<sub>REFP</sub>、基准电压 (-)=AV<sub>REFM</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
分辨率	RES		—	—	12	bit	
频率	f <sub>CLK</sub>	高速模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	24	MHz
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	16	MHz
		通常模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	24	MHz
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	16	MHz
转换时间注	t <sub>CONV</sub>	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=0.3kΩ ADCLK=24MHz	3.0	—	—	μs
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=1.3kΩ ADCLK=16MHz	4.5	—	—	μs
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=1.1kΩ ADCLK=24MHz	3.4	—	—	μs
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=2.2kΩ ADCLK=16MHz	5.1	—	—	μs
综合误差	AINL	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±5.0	LSB
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±5.0	
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±5.0	
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±5.0	

注 转换时间是采样时间和比较时间的合计。



(1) 选择基准电压 (+)=AV<sub>REFP</sub>/ANI0 (HVSEL[1:0]=01b)、基准电压 (-)=AV<sub>REFM</sub>/ANI1 (LVSEL=1) 的情况，  
转换对象：ANI2 ~ ANI15、内部基准电压、温度传感器的输出电压 (2/2)

(T<sub>A</sub>=-40 ~ +85°C、2.4V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V、基准电压 (+)=AV<sub>REFP</sub>、基准电压 (-)=AV<sub>REFM</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
零刻度误差	E <sub>ZS</sub>	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	LSB
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	
满刻度误差	E <sub>FS</sub>	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	LSB
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±4.5	
微分线性误差	DLE	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	±1.5	—	LSB
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	±1.5	—	
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	±1.5	—	
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	±1.5	—	
积分线性误差	ILE	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.0	LSB
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.0	
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.0	
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.0	

备注 这是不使用 A/D 转换器以外的引脚功能时的特性。综合误差包含量化误差。偏移误差、满刻度误差、DNL 微分非线性误差和 INL 积分非线性误差不包含量化误差。

(2) 选择基准电压 (+)=V<sub>DD</sub> (HVSEL[1:0]=00b)、基准电压 (-)=V<sub>SS</sub> (LVSEL=0) 的情况,  
转换对象: ANI0 ~ ANI15、内部基准电压、温度传感器的输出电压 (1/2)

(T<sub>A</sub>=−40 ~ +85°C、2.4V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V、基准电压 (+)=V<sub>DD</sub>、基准电压 (-)=V<sub>SS</sub>=0V)

项目	符号	条件		MIN.	TYP.	MAX.	单位		
分辨率	RES			—	—	12	bit		
频率	f <sub>CLK</sub>	高速模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	24	MHz		
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	16	MHz		
		通常模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	24	MHz		
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	1	—	16	MHz		
转换时间注	t <sub>CONV</sub>	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=0.3kΩ ADCLK=24MHz	3.0	—	—	μs		
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=1.3kΩ ADCLK=16MHz	4.5	—	—	μs		
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=1.1kΩ ADCLK=24MHz	3.4	—	—	μs		
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V 容许信号源阻抗 max=2.2kΩ ADCLK=16MHz	5.1	—	—	μs		
		综合误差	AINL	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±10.5	LSB
					2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±10.5	
通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V			—	—	±10.5			
	2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V			—	—	±10.5			
零刻度误差	E <sub>ZS</sub>	高速模式 ADCSR.ADHSC=0 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±6.5	LSB		
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±6.5			
		通常模式 ADCSR.ADHSC=1 ADSSTRn=28H	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±6.5			
			2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±6.5			

注 转换时间是采样时间和比较时间的合计。

- (2) 选择基准电压 (+)=V<sub>DD</sub> (HVSEL[1:0]=00b)、基准电压 (-)=V<sub>SS</sub> (LVSEL=0) 的情况,  
转换对象: ANI0 ~ ANI15、内部基准电压、温度传感器的输出电压 (1/2)

(T<sub>A</sub>=-40 ~ +85°C、2.4V ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V、基准电压 (+)=V<sub>DD</sub>、基准电压 (-)=V<sub>SS</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
满刻度误差	E <sub>FS</sub>	高速模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±10.5	LSB
		ADCSR.ADHSC=0	2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±10.5	
		ADSSTRn=28H					
		通常模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±10.5	
微分线性误差	DLE	高速模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	±1.5	—	LSB
		ADCSR.ADHSC=0	2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	±1.5	—	
		ADSSTRn=28H					
		通常模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	±1.5	—	
积分线性误差	ILE	高速模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.5	LSB
		ADCSR.ADHSC=0	2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.5	
		ADSSTRn=28H					
		通常模式	2.7V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.5	
		ADCSR.ADHSC=1	2.4V ≤ AV <sub>REFP</sub> ≤ EV <sub>DD0</sub> =V <sub>DD</sub> ≤ 5.5V	—	—	±3.5	
		ADSSTRn=28H					

备注 这是不使用 A/D 转换器以外的引脚功能时的特性。综合误差包含量化误差。偏移误差、满刻度误差、DNL 微分非线性误差和 INL 积分非线性误差不包含量化误差。

## 34.6.2 温度传感器 / 内部基准电压的特性

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $2.4\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ 、HS (高速主) 模式)

项目	符号	条件	MIN.	TYP.	MAX.	单位
温度传感器的输出电压	$V_{\text{TMP}S25}$	ADS 寄存器 =80H、 $T_A=+25^{\circ}\text{C}$		1.05		V
内部基准电压	$V_{\text{BGR}}$	ADS 寄存器 =81H	1.38	1.45	1.5	V
温度系数	$F_{\text{VTMP}S}$	取决于温度传感器电压的温度。		-3.6		$\text{mV}/^{\circ}\text{C}$
运行稳定等待时间	$t_{\text{AMP}}$		5			$\mu\text{s}$

## 34.6.3 比较器

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.6\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位	
输入电压范围	$V_{\text{ref}}$		0		$EV_{DD0}-1.4$	V	
	$V_{\text{cmp}}$		-0.3		$EV_{DD0}+0.3$	V	
输出延迟	$t_d$	$V_{DD}=3.0\text{V}$ 输入转换速率 > $50\text{mV}/\mu\text{s}$	比较器高速模式、 基本模式			1.2	$\mu\text{s}$
			比较器高速模式、 窗口模式			2.0	$\mu\text{s}$
			比较器低速模式、 基本模式		3.0	5.0	$\mu\text{s}$
高电位的基准电压	$V_{\text{TW}+}$	比较器高速模式、窗口模式	$0.66V_{DD}$	$0.76V_{DD}$	$0.86V_{DD}$	V	
低电位的基准电压	$V_{\text{TW}-}$	比较器高速模式、窗口模式	$0.14V_{DD}$	$0.24V_{DD}$	$0.34V_{DD}$	V	
运行稳定等待时间	$t_{\text{CMP}}$		100			$\mu\text{s}$	
内部基准电压注	$V_{\text{BGR}}$	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、HS (高速主) 模式	1.38	1.45	1.50	V	

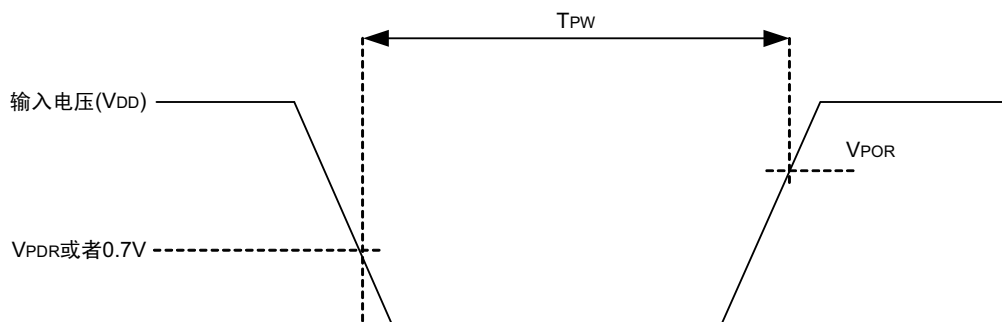
注 在 LS (低速主) 模式、LV (低电压主) 模式、副系统时钟振荡或者 STOP 模式中不能使用。

## 34.6.4 POR 电路特性

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
检测电压	$V_{POR}$	电源电压上升时	1.47	1.51	1.55	V
	$V_{PDR}$	电源电压下降时注 1	1.46	1.50	1.54	V
最小脉宽注 2	$T_{PW}$		300			$\mu\text{s}$

- 注 1. 在 LVD 为 OFF 的条件下，电源电压下降时，必须在电源电压低于“34.4 AC 特性”所示的工作电压范围前，通过 STOP 模式的转移、电压检测电路或者外部复位，置为复位状态。
- 注 2. 这是在  $V_{DD}$  低于  $V_{PDR}$  时 POR 复位所需的时间。另外，在转移到 STOP 模式并且通过设定时钟运行状态控制寄存器 (CSC) 的 bit0 (HIOSTOP) 和 bit7 (MSTOP) 停止主系统时钟 ( $f_{MAIN}$ ) 的振荡时，是从  $V_{DD}$  低于 0.7V 到回升超过  $V_{POR}$  为止的 POR 复位所需的时间。



## 34.6.5 LVD 电路特性

复位模式、中断模式的 LVD 检测电压

(T<sub>A</sub>=-40 ~ +85°C、V<sub>PDR</sub> ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位
检测电压	V <sub>LVD0</sub>	电源电压上升时	3.98	4.06	4.14	V
		电源电压下降时	3.90	3.98	4.06	V
	V <sub>LVD1</sub>	电源电压上升时	3.68	3.75	3.82	V
		电源电压下降时	3.60	3.67	3.74	V
	V <sub>LVD2</sub>	电源电压上升时	3.07	3.13	3.19	V
		电源电压下降时	3.00	3.06	3.12	V
	V <sub>LVD3</sub>	电源电压上升时	2.96	3.02	3.08	V
		电源电压下降时	2.90	2.96	3.02	V
	V <sub>LVD4</sub>	电源电压上升时	2.86	2.92	2.97	V
		电源电压下降时	2.80	2.86	2.91	V
	V <sub>LVD5</sub>	电源电压上升时	2.76	2.81	2.87	V
		电源电压下降时	2.70	2.75	2.81	V
	V <sub>LVD6</sub>	电源电压上升时	2.66	2.71	2.76	V
		电源电压下降时	2.60	2.65	2.70	V
	V <sub>LVD7</sub>	电源电压上升时	2.56	2.61	2.66	V
		电源电压下降时	2.50	2.55	2.60	V
	V <sub>LVD8</sub>	电源电压上升时	2.45	2.50	2.55	V
		电源电压下降时	2.40	2.45	2.50	V
	V <sub>LVD9</sub>	电源电压上升时	2.05	2.09	2.13	V
		电源电压下降时	2.00	2.04	2.08	V
	V <sub>LVD10</sub>	电源电压上升时	1.94	1.98	2.02	V
		电源电压下降时	1.90	1.94	1.98	V
	V <sub>LVD11</sub>	电源电压上升时	1.84	1.88	1.91	V
		电源电压下降时	1.80	1.84	1.87	V
V <sub>LVD12</sub>	电源电压上升时	1.74	1.77	1.81	V	
	电源电压下降时	1.70	1.73	1.77	V	
V <sub>LVD13</sub>	电源电压上升时	1.64	1.67	1.70	V	
	电源电压下降时	1.60	1.63	1.66	V	
最小脉宽	t <sub>LW</sub>		300			μs
检测延迟					300	μs

## 中断 &amp; 复位模式的 LVD 检测电压

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=\text{EV}_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位	
中断 & 复位模式	$V_{LVD13}$	$V_{POC2}$ 、 $V_{POC1}$ 、 $V_{POC0}=0$ 、 $0$ 、 $0$ ，下降复位电压	1.60	1.63	1.66	V	
	$V_{LVD12}$	$LVIS1$ 、 $LVIS0=1$ 、 $0$	上升复位解除电压	1.74	1.77	1.81	V
			下降中断电压	1.70	1.73	1.77	V
	$V_{LVD11}$	$LVIS1$ 、 $LVIS0=0$ 、 $1$	上升复位解除电压	1.84	1.88	1.91	V
			下降中断电压	1.80	1.84	1.87	V
	$V_{LVD4}$	$LVIS1$ 、 $LVIS0=0$ 、 $0$	上升复位解除电压	2.86	2.92	2.97	V
			下降中断电压	2.80	2.86	2.91	V
	$V_{LVD11}$	$V_{POC2}$ 、 $V_{POC1}$ 、 $V_{POC0}=0$ 、 $0$ 、 $1$ ，下降复位电压	1.80	1.84	1.87	V	
	$V_{LVD10}$	$LVIS1$ 、 $LVIS0=1$ 、 $0$	上升复位解除电压	1.94	1.98	2.02	V
			下降中断电压	1.90	1.94	1.98	V
	$V_{LVD9}$	$LVIS1$ 、 $LVIS0=0$ 、 $1$	上升复位解除电压	2.05	2.09	2.13	V
			下降中断电压	2.00	2.04	2.08	V
	$V_{LVD2}$	$LVIS1$ 、 $LVIS0=0$ 、 $0$	上升复位解除电压	3.07	3.13	3.19	V
			下降中断电压	3.00	3.06	3.12	V
	$V_{LVD8}$	$V_{POC2}$ 、 $V_{POC1}$ 、 $V_{POC0}=0$ 、 $1$ 、 $0$ ，下降复位电压	2.40	2.45	2.50	V	
	$V_{LVD7}$	$LVIS1$ 、 $LVIS0=1$ 、 $0$	上升复位解除电压	2.56	2.61	2.66	V
			下降中断电压	2.50	2.55	2.60	V
	$V_{LVD6}$	$LVIS1$ 、 $LVIS0=0$ 、 $1$	上升复位解除电压	2.66	2.71	2.76	V
			下降中断电压	2.60	2.65	2.70	V
	$V_{LVD1}$	$LVIS1$ 、 $LVIS0=0$ 、 $0$	上升复位解除电压	3.68	3.75	3.82	V
下降中断电压			3.60	3.67	3.74	V	
$V_{LVD5}$	$V_{POC2}$ 、 $V_{POC1}$ 、 $V_{POC0}=0$ 、 $1$ 、 $1$ ，下降复位电压	2.70	2.75	2.81	V		
$V_{LVD4}$	$LVIS1$ 、 $LVIS0=1$ 、 $0$	上升复位解除电压	2.86	2.92	2.97	V	
		下降中断电压	2.80	2.86	2.91	V	
$V_{LVD3}$	$LVIS1$ 、 $LVIS0=0$ 、 $1$	上升复位解除电压	2.96	3.02	3.08	V	
		下降中断电压	2.90	2.96	3.02	V	
$V_{LVD0}$	$LVIS1$ 、 $LVIS0=0$ 、 $0$	上升复位解除电压	3.98	4.06	4.14	V	
		下降中断电压	3.90	3.98	4.06	V	

## 34.6.6 电源电压的上升斜率特性

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $V_{SS}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
电源电压上升斜率	$S_{V_{DD}}$				54	V/ms

注意 在  $V_{DD}$  达到“34.4 AC 特性”所示的工作电压范围之内之前，必须通过 LVD 电路或者外部复位保持内部复位状态。

## 34.6.7 CTSU 特性

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD}=\text{EV}_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=\text{EV}_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
TSCAP 引脚外接电容	$C_{\text{tscap}}$		9	10	11	nF
TS 引脚负载电容	$C_{\text{base}}$		—	—	50	nF

## 34.7 LCD 特性

## 34.7.1 外部电阻分割方式

## (1) 静态模式

(T<sub>A</sub>=−40 ~ +85°C、V<sub>L4</sub>(MIN.) ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位
LCD 驱动电压	V <sub>L4</sub>		2.0		V <sub>DD</sub>	V

## (2) 1/2 偏压、1/4 偏压

(T<sub>A</sub>=−40 ~ +85°C、V<sub>L4</sub>(MIN.) ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位
LCD 驱动电压	V <sub>L4</sub>		2.7		V <sub>DD</sub>	V

## (3) 1/3 偏压

(T<sub>A</sub>=−40 ~ +85°C、V<sub>L4</sub>(MIN.) ≤ V<sub>DD</sub>=EV<sub>DD0</sub> ≤ 5.5V、V<sub>SS</sub>=EV<sub>SS0</sub>=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位
LCD 驱动电压	V <sub>L4</sub>		2.5		V <sub>DD</sub>	V



## 34.7.2 内部升压方式

## (1) 1/3 偏压

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位	
LCD 输出电压的可变范围	$V_{L1}$	C1 ~ C4 注 1 =0.47 $\mu\text{F}$ 注 2	VLCD=04H	0.90	1.00	1.08	V
			VLCD=05H	0.95	1.05	1.13	V
			VLCD=06H	1.00	1.10	1.18	V
			VLCD=07H	1.05	1.15	1.23	V
			VLCD=08H	1.10	1.20	1.28	V
			VLCD=09H	1.15	1.25	1.33	V
			VLCD=0AH	1.20	1.30	1.38	V
			VLCD=0BH	1.25	1.35	1.43	V
			VLCD=0CH	1.30	1.40	1.48	V
			VLCD=0DH	1.35	1.45	1.53	V
			VLCD=0EH	1.40	1.50	1.58	V
			VLCD=0FH	1.45	1.55	1.63	V
			VLCD=10H	1.50	1.60	1.68	V
			VLCD=11H	1.55	1.65	1.73	V
VLCD=12H	1.60	1.70	1.78	V			
VLCD=13H	1.65	1.75	1.83	V			
倍输出电压	$V_{L2}$	C1 ~ C4 注 1=0.47 $\mu\text{F}$	$2V_{L1}-0.10$	$2V_{L1}$	$2V_{L1}$	V	
三倍输出电压	$V_{L4}$	C1 ~ C4 注 1=0.47 $\mu\text{F}$	$3V_{L1}-0.15$	$3V_{L1}$	$3V_{L1}$	V	
基准电压的准备时间注 2	$t_{VWAIT1}$		5			ms	
升压等待时间注 3	$t_{VWAIT2}$	C1 ~ C4 注 1=0.47 $\mu\text{F}$	500			ms	

注 1. 这是 LCD 和驱动电压引脚之间的连接电容器。

C1: 是 CAPH 和 CAPL 之间的连接电容器。

C2: 是  $V_{L1}$  和 GND 之间的连接电容器。

C3: 是  $V_{L2}$  和 GND 之间的连接电容器。

C4: 是  $V_{L4}$  和 GND 之间的连接电容器。

$C1=C2=C3=C4=0.47\mu\text{F}\pm 30\%$

2. 这是从通过 VLCD 寄存器设定基准电压 (当以默认值使用基准电压时, 选择为内部升压方式 (LCDM0 寄存器的 MDSET1、MDSET0=01B)) 到开始升压 (VLCON=1) 为止所需的等待时间。

3. 这是从开始升压 (VLCON=1) 到能显示 (LCDON=1) 为止所需的等待时间。

## (2) 1/4 偏压

( $T_A=-40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位	
LCD 输出电压的可变范围	$V_{L1}$	C1 ~ C5 注 1 =0.47 $\mu\text{F}$ 注 2	VLCD=04H	0.90	1.00	1.08	V
			VLCD=05H	0.95	1.05	1.13	V
			VLCD=06H	1.00	1.10	1.18	V
			VLCD=07H	1.05	1.15	1.23	V
			VLCD=08H	1.10	1.20	1.28	V
			VLCD=09H	1.15	1.25	1.33	V
			VLCD=0AH	1.20	1.30	1.38	V
倍输出电压	$V_{L2}$	C1 ~ C5 注 1=0.47 $\mu\text{F}$	$2V_{L1}-0.08$	$2V_{L1}$	$2V_{L1}$	V	
三倍输出电压	$V_{L3}$	C1 ~ C5 注 1=0.47 $\mu\text{F}$	$3V_{L1}-0.12$	$3V_{L1}$	$3V_{L1}$	V	
四倍输出电压	$V_{L4}$	C1 ~ C5 注 1=0.47 $\mu\text{F}$	$4V_{L1}-0.16$	$4V_{L1}$	$4V_{L1}$	V	
基准电压的准备时间注 2	$t_{VWAIT1}$		5			ms	
升压等待时间注 3	$t_{VWAIT2}$	C1 ~ C5 注 1=0.47 $\mu\text{F}$	500			ms	

注 1. 这是 LCD 和驱动电压引脚之间的连接电容器。

C1: 是 CAPH 和 CAPL 之间的连接电容器。

C2: 是  $V_{L1}$  和 GND 之间的连接电容器。

C3: 是  $V_{L2}$  和 GND 之间的连接电容器。

C4: 是  $V_{L3}$  和 GND 之间的连接电容器。

C5: 是  $V_{L4}$  和 GND 之间的连接电容器。

$C1=C2=C3=C4=C5=0.47\mu\text{F}\pm 30\%$

2. 这是从通过 VLCD 寄存器设定基准电压（当以默认值使用基准电压时，选择为内部升压方式（LCDM0 寄存器的 MDSET1、MDSET0=01B））到开始升压（VLCON=1）为止所需的等待时间。

3. 这是从开始升压（VLCON=1）到能显示（LCDON=1）为止所需的等待时间。

## 34.7.3 电容分割方式

## (1) 1/3 偏压

( $T_A=-40 \sim +85^\circ\text{C}$ 、 $2.2\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
$V_{L4}$ 电压	$V_{L4}$	C1 ~ C4=0.47 $\mu\text{F}$ 注 2		$V_{DD}$		V
$V_{L2}$ 电压	$V_{L2}$	C1 ~ C4=0.47 $\mu\text{F}$ 注 2	$2/3V_{L4}-$ 0.1	$2/3V_{L4}$	$2/3V_{L4}+$ 0.07	V
$V_{L1}$ 电压	$V_{L1}$	C1 ~ C4=0.47 $\mu\text{F}$ 注 2	$1/3V_{L4}-$ 0.08	$1/3V_{L4}$	$1/3V_{L4}+$ 0.08	V
电容分割等待时间注 1	$t_{VWAIT}$		100			ms

注 1. 这是从开始升压（VLCON=1）到能显示（LCDON=1）为止所需的等待时间。

2. 这是 LCD 和驱动电压引脚之间的连接电容器。

C1: 是 CAPH 和 CAPL 之间的连接电容器。

C2: 是  $V_{L1}$  和 GND 之间的连接电容器。

C3: 是  $V_{L2}$  和 GND 之间的连接电容器。

C4: 是  $V_{L4}$  和 GND 之间的连接电容器。

$C1=C2=C3=C4=0.47\mu\text{F}\pm 30\%$

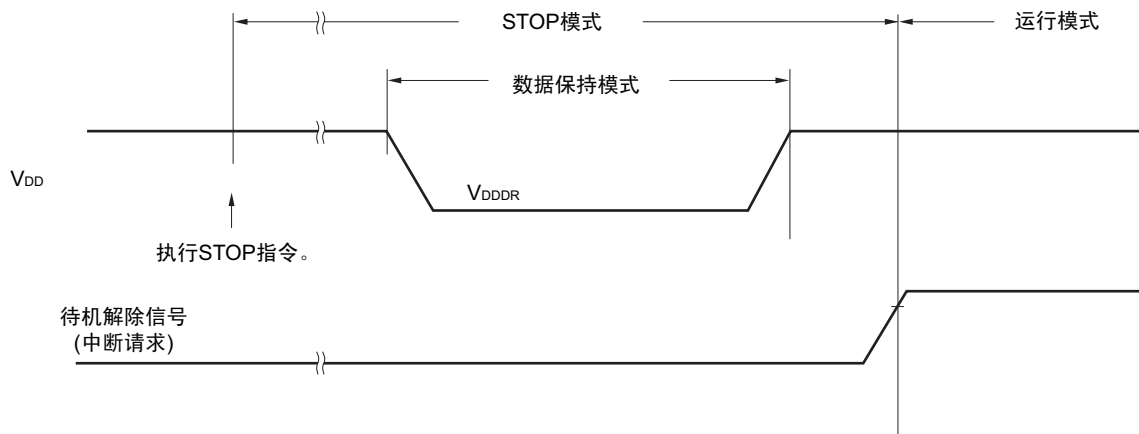
## 34.8 RAM 数据保持特性

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $V_{SS}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
数据保持电源电压	$V_{DDDR}$		1.46 注		5.5	V

注 取决于 POR 检测电压。当电压下降时，保持数据，直到发生 POR 复位为止。但是，当发生 POR 复位时，不保持 RAM 数据。

注意 在工作电压范围外 CPU 运行时，不保持 RAM 的数据。因此，必须在下降到工作电压范围前，转移到 STOP 模式。



## 34.9 闪存编程特性

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
系统时钟频率	$f_{\text{CLK}}$	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	1		24	MHz
代码闪存的改写次数注 1、2、3	$C_{\text{erwr}}$	保持年数: 20 年 $T_A=85^{\circ}\text{C}$	1000			次
数据闪存的改写次数注 1、2、3		保持年数: 1 年 $T_A=25^{\circ}\text{C}$		1000000		
		保持年数: 5 年 $T_A=85^{\circ}\text{C}$	100000			
		保持年数: 20 年 $T_A=85^{\circ}\text{C}$	10000			

- 注 1. 1 次改写是指 1 次擦除 + 擦除后的 1 次编程，保持年数是指从 1 次改写到下次改写为止的期间。  
 2. 这是使用闪存编程器和本公司提供的库程序的情况。  
 3. 此特性表示闪存的特性，是本公司的可靠性试验的结果。

## 34.10 专用闪存编程器的通信 (UART)

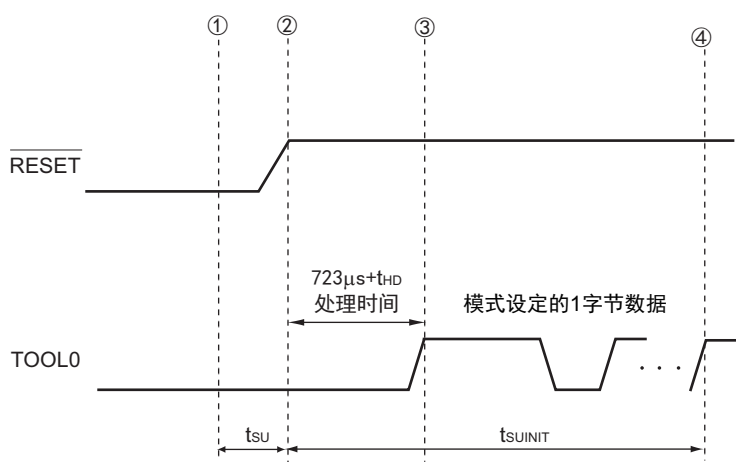
( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD}=V_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=V_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
传送速率		进行串行编程时	115200		1000000	bps

## 34.11 闪存编程模式的转移时序

( $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD}=EV_{DD0} \leq 5.5\text{V}$ 、 $V_{SS}=EV_{SS0}=0\text{V}$ )

项目	符号	条件	MIN.	TYP.	MAX.	单位
从解除外部复位到完成初始设定通信为止的时间	$t_{\text{SUNIT}}$	在解除外部复位前，解除 POR 和 LVD 的复位。			100	ms
从将 TOOL0 引脚置为低电平到解除引脚复位为止的时间	$t_{\text{SU}}$	在解除外部复位前，解除 POR 和 LVD 的复位。	10			$\mu\text{s}$
在解除外部复位后保持 TOOL0 引脚低电平的时间 (闪存固件处理时间除外)	$t_{\text{HD}}$	在解除外部复位前，解除 POR 和 LVD 的复位。	1			ms



- ① 给 TOOL0 引脚输入低电平。
- ② 解除外部复位（在此之前需要解除 POR 和 LVD 的复位）。
- ③ 解除 TOOL0 引脚的低电平。
- ④ 通过 UART 接收来完成波特率的设定。

备注  $t_{\text{SUNIT}}$ : 在此区间，必须在解除复位后的 100ms 之内完成初始设定的通信。

$t_{\text{SU}}$ : 这是从将 TOOL0 引脚置为低电平到解除外部复位为止的时间。

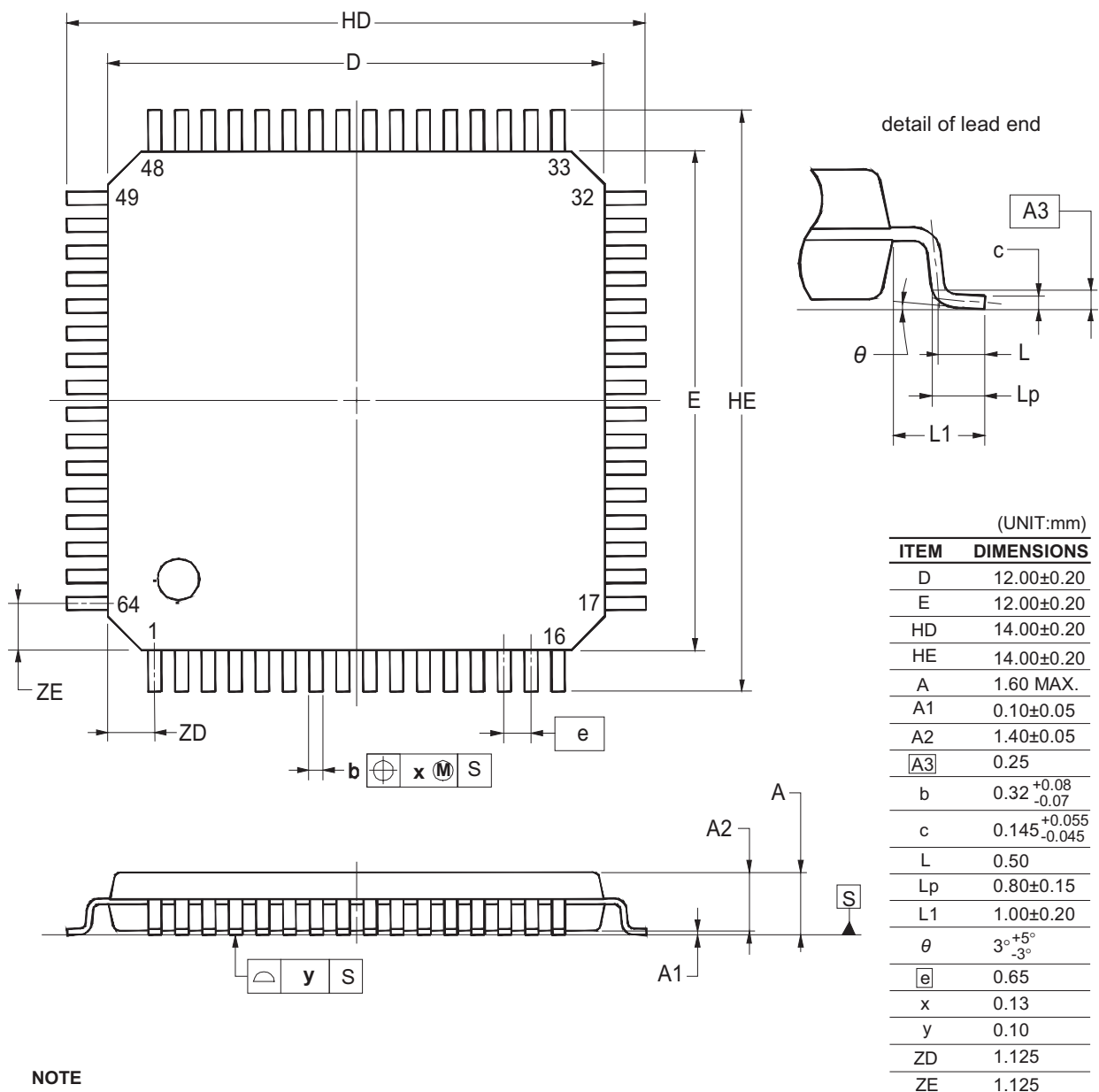
$t_{\text{HD}}$ : 这是在解除外部复位后保持 TOOL0 引脚低电平的时间（闪存固件处理时间除外）。

## 第 35 章 封装尺寸图

## 35.1 64 引脚产品

R7F0C205L2CFA-C、R7F0C205L2DFA-C、R7F0C206L2CFA-C、R7F0C206L2DFA-C

JEITA Package Code	RENESAS Code	Previous Code	MASS[Typ.] [g]
P-LQFP64-12×12-0.65	PLQP0064JA-A	P64GK-65-UET-2	0.51

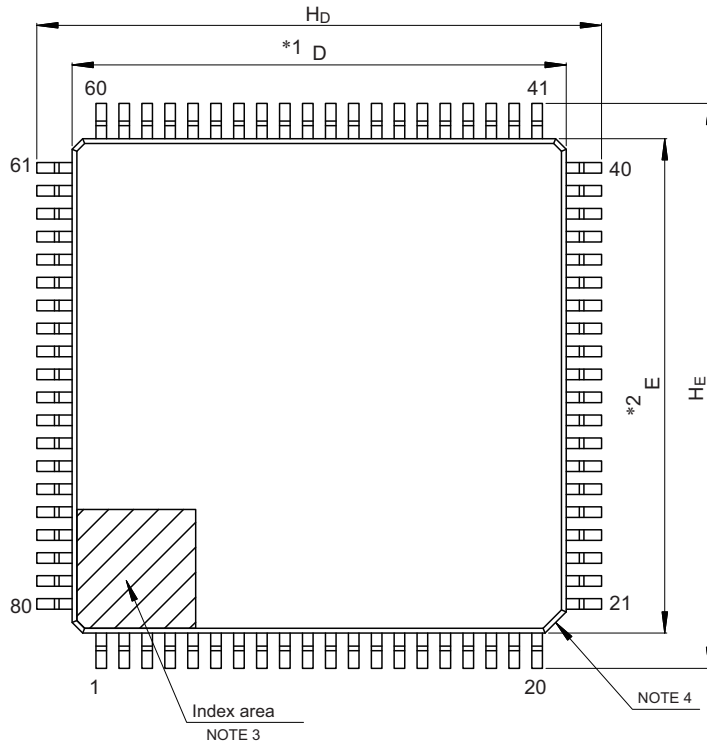
**NOTE**

Each lead centerline is located within 0.13 mm of its true position at maximum material condition

35.2 80 引脚产品

R7F0C206M2CFA-C、R7F0C206M2DFA-C、R7F0C207M2CFA-C、R7F0C207M2DFA-C、  
R7F0C208M2CFA-C、R7F0C208M2DFA-C

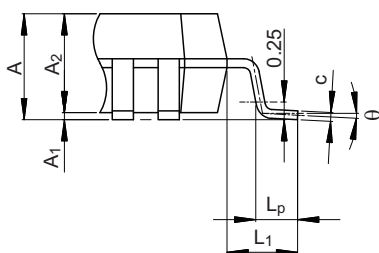
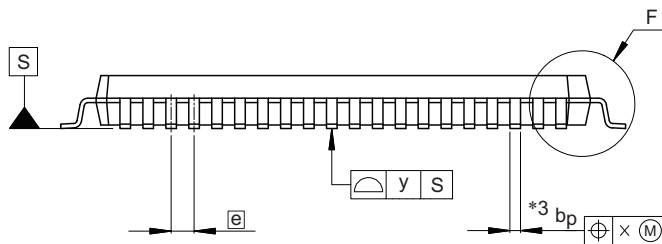
JEITA Package Code	RENESAS Code	Previous Code	MASS (Typ) [g]
P-LQFP80-14x14-0.65	PLQP0080JA-B	—	0.6



Unit: mm



- NOTE)
1. DIMENSIONS "\*\*1" AND "\*\*2" DO NOT INCLUDE MOLD FLASH.
  2. DIMENSION "\*\*3" DOES NOT INCLUDE TRIM OFFSET.
  3. PIN 1 VISUAL INDEX FEATURE MAY VARY, BUT MUST BE LOCATED WITHIN THE HATCHED AREA.
  4. CHAMFERS AT CORNERS ARE OPTIONAL, SIZE MAY VARY.



Detail F

Reference Symbol	Dimensions in millimeters		
	Min	Nom	Max
D	13.9	14.0	14.1
E	13.9	14.0	14.1
A <sub>2</sub>	—	1.4	—
H <sub>D</sub>	15.8	16.0	16.2
H <sub>E</sub>	15.8	16.0	16.2
A	—	—	1.7
A <sub>1</sub>	0.05	—	0.15
b <sub>p</sub>	0.22	0.30	0.38
c	0.09	—	0.20
θ	0°	3.5°	8°
e	—	0.65	—
x	—	—	0.13
y	—	—	0.10
L <sub>p</sub>	0.45	0.6	0.75
L <sub>1</sub>	—	1.0	—

## 附录 A 修订记录

Rev.	发行日	修订内容	
		页	修订处
1.00	2017.06.20	—	初版发行
1.01	2017.08.31	881 1003 1109	更改表 19-11 的标题。 更改图 30-7。 替换 80 引脚封装尺寸图。
1.10	2017.10.27	2 3 52 ~ 55 62 66 632、633 635、636 858 879	更改静电电容式触摸传感器中“互电容式”的内容。 更改“ROM、RAM 容量”表下的注。 在图 3-1 ~图 3-4 中追加注 5。 更改表 3.1.3 中注意 3 的最后一段内容。 更改 3.2.1(3) 中的注意 4。 更改图 14-122 和图 14-123。 更改图 14-124 和图 14-125。 更改图 19-2 下的注意 3。 更改 19.5.1 和 19.5.2 中的最后一项内容。

---

R7F0C205、R7F0C206、R7F0C207、R7F0C208  
用户手册 硬件篇

Publication Date: Rev.1.10 Oct 27, 2017

Published by: Renesas Electronics Corporation

---



**SALES OFFICES**

Renesas Electronics Corporation

<http://www.renesas.com>Refer to "<http://www.renesas.com/>" for the latest and detailed information.**Renesas Electronics America Inc.**2801 Scott Boulevard Santa Clara, CA 95050-2549, U.S.A.  
Tel: +1-408-588-6000, Fax: +1-408-588-6130**Renesas Electronics Canada Limited**9251 Yonge Street, Suite 8309 Richmond Hill, Ontario Canada L4C 9T3  
Tel: +1-905-237-2004**Renesas Electronics Europe Limited**Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K  
Tel: +44-1628-585-100, Fax: +44-1628-585-900**Renesas Electronics Europe GmbH**Arcadiastrasse 10, 40472 Düsseldorf, Germany  
Tel: +49-211-6503-0, Fax: +49-211-6503-1327**Renesas Electronics (China) Co., Ltd.**Room 1709, Quantum Plaza, No.27 ZhiChunLu Haidian District, Beijing 100191, P.R.China  
Tel: +86-10-8235-1155, Fax: +86-10-8235-7679**Renesas Electronics (Shanghai) Co., Ltd.**Unit 301, Tower A, Central Towers, 555 Langao Road, Putuo District, Shanghai, P. R. China 200333  
Tel: +86-21-2226-0888, Fax: +86-21-2226-0999**Renesas Electronics Hong Kong Limited**Unit 1601-1611, 16/F., Tower 2, Grand Century Place, 193 Prince Edward Road West, Mongkok, Kowloon, Hong Kong  
Tel: +852-2265-6688, Fax: +852 2886-9022**Renesas Electronics Taiwan Co., Ltd.**13F, No. 363, Fu Shing North Road, Taipei 10543, Taiwan  
Tel: +886-2-8175-9600, Fax: +886 2-8175-9670**Renesas Electronics Singapore Pte. Ltd.**80 Bendemeer Road, Unit #06-02 Hyflux Innovation Centre, Singapore 339949  
Tel: +65-6213-0200, Fax: +65-6213-0300**Renesas Electronics Malaysia Sdn.Bhd.**Unit 1207, Block B, Menara Amcorp, Amcorp Trade Centre, No. 18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: +60-3-7955-9390, Fax: +60-3-7955-9510**Renesas Electronics India Pvt. Ltd.**No.777C, 100 Feet Road, HAL II Stage, Indiranagar, Bangalore, India  
Tel: +91-80-67208700, Fax: +91-80-67208777**Renesas Electronics Korea Co., Ltd.**12F., 234 Teheran-ro, Gangnam-Gu, Seoul, 135-080, Korea  
Tel: +82-2-558-3737, Fax: +82-2-558-5141

R7F0C205、 R7F0C206、 R7F0C207、 R7F0C208



瑞萨电子株式会社

R01UH0680CJ0110