

# R9A06G062GNP

R35AN0013JJ0100

## Sub-GHz トランシーバ基板設計ガイドライン

Rev.1.00

2022.03.14

### 要旨

本資料は R9A06G062GNP の基板設計ガイドラインについて説明しています。

### 動作確認デバイス

R9A06G062GNP

### 目次

1.	はじめに.....	2
1.1	関連ドキュメント .....	2
1.2	参考回路図 .....	2
1.3	RF 整合回路 .....	4
1.3.1	送信出力整合回路 .....	4
1.3.2	受信入力整合回路 .....	5
1.4	RF 入出力回路 (SPDT RF Switch (F2977) 回路接続例) .....	6
1.5	基準クロック回路 .....	8
1.5.1	水晶発振回路 (48MHz) を使用する場合 .....	8
1.5.2	TCXO 回路 (48MHz) を使用する場合 .....	9
1.6	シリアル・ペリフェラル・インタフェース (SPI) 接続回路 .....	10
1.7	DC-DC コンバータ回路.....	11
2.	基板レイアウト設計 .....	12
2.1	RF 入出力信号ライン .....	12
2.2	水晶発振回路 .....	13
2.3	DC-DC コンバータ回路.....	14
2.4	電源 .....	15
2.5	グラウンド.....	16

### 1. はじめに

R9A06G062GNP の基板設計ガイドラインを記載します。

R9A06G062GNP と F2977 (SPDT RF Switch) を搭載した評価キット「RTK0EE0012D01001BJ」を例に記載しています。

**注意** この資料に掲載している内容は参考例であり、特性信号品質を保証するものではありません。

実際のシステムに組み込む場合は、システム全体で十分検討評価し、お客様の責任において適用可否を判断してください。

#### 1.1 関連ドキュメント

本アプリケーションノートに関連するドキュメントを以下に示します。あわせて参照してください。

R9A06G062GNP Sub-GHz トランシーバ ユーザーズマニュアル ハードウェア編

#### 1.2 参考回路図

図 1-1 に評価キット「RTK0EE0012D01001BJ」の参考回路図を参考に示します。

図1-1 評価キット「RTK0EE0012D01001BJ」の参考回路図

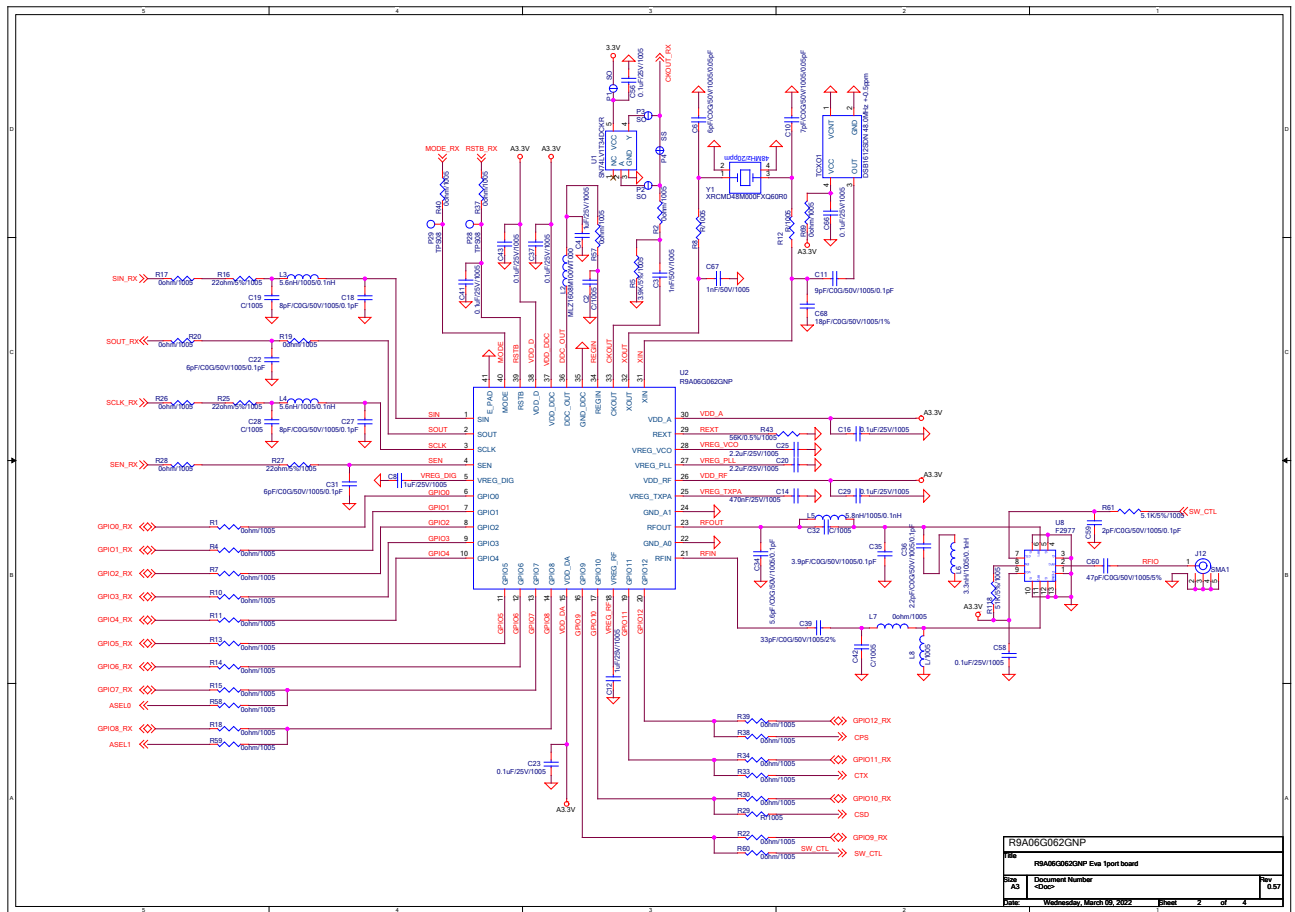


表 1-1 に図 1-1 で示した参考回路図の部品表を示します。

表 1-1 参考回路図 (図 1-1) の部品表

Part Reference	Description	Part number	Vendor	Size (mm)	Tolerance
C3, C67	1nF/50V/1005	GCM155R71H102KA37D	Murata	1005	±10%
C4, C8, C12	1μF/25V/1005	GRM155R61E105KA12D	Murata	1005	±10%
C6	6pF/C0G/50V/1005/0.05pF	GJM1555C1H6R0WB01D	Murata	1005	±0.05pF
C10	7pF/C0G/50V/1005/0.05pF	GJM1555C1H7R0WB01D	Murata	1005	±0.05pF
R12	22nH/350mA/1005	LQG15HS22NJ02D	Murata	1005	±5%
C11	9pF/C0G/50V/1005/0.1pF	GJM1555C1H9R0BB01D	Murata	1005	±0.1pF
C14	470nF/25V/1005	GRM155R61H474KE11D	Murata	1005	±10%
C16, C23, C29, C37, C41, C43, C45, C47, C48, C49, C50, C51, C52, C53, C54, C55, C56, C58, C66, C201	0.1μF/25V/1005	GRM155R71E104KE14D	Murata	1005	±10%
C18, C27	8pF/C0G/50V/1005/0.1pF	GJM1555C1H8R0BB01D	Murata	1005	±0.1pF
C20, C25	2.2μF/25V/1005	GRM155R61E225KE11D	Murata	1005	±10%
C22, C31	6pF/C0G/50V/1005/0.1pF	GJM1555C1H6R0BB01D	Murata	1005	±0.1pF
C34	5.6pF/C0G/50V/1005/0.1pF	GJM1555C1H5R6BB01D	Murata	1005	±0.1pF
C35	3.9pF/C0G/50V/1005/0.1pF	GJM1555C1H3R9BB01D	Murata	1005	±0.1pF
C36	2.2pF/C0G/50V/1005/0.1pF				
C39	33pF/C0G/50V/1005/2%	GJM1555C1H330GB01D	Murata	1005	±2%
C46	4.7μF/X7R/25V/2125	C2012X7R1E475K125AB	TDK	2125	±10%
C59	2pF/C0G/50V/1005/0.1pF	GJM1555C1H2R0BB01D	TDK	1005	±0.1pF
C60	47pF/C0G/50V/1005/5%	GJM1555C1H470JB01D	TDK	1005	±5%
C68	18pF/C0G/50V/1005/1%	GCM1555C1H180FA16D	Murata	1005	±1%
L2	MLZ1608M100WT000	MLZ1608M100WT000	TDK	1608	±20%
L3, L4	5.6nH/1005/0.1nH	LQW15AN5N6C10D	Murata	1005	±0.1nH
L5	5.8nH/1005/0.1nH	LQW15AN5N8B00D	Murata	1005	±0.1nH
L6	3.3nH/1005/0.1nH	LQW15AN3N3B80D	Murata	1005	±0.1nH
R1, R2, R4, R7, R10, R11, R13, R14, R15, R17, R18, R19, R20, R22, R26, R28, R30, R33, R34, R37, R38, R39, R40, R57, R58, R59, R60, R62, R69, L7	0ohm/1005	RK73Z1ETTP	KOA	1005	< 50mohm
R5	3.9K/5%/1005	RK73B1ETTP392J	KOA	1005	±5%
R16, R25, R27	22ohm/5%/1005	RK73B1ETTP220J	KOA	1005	±5%
R8, R29, R44, R201, R202, R203, R204, R205, R206	R/1005				
R43	56K/0.5%/1005	ERA-2AED563X	Panasonic	1005	±0.5%
R45, R46, R47, R48, R49, R51, R61	5.1K/5%/1005	RK73B1ETTP512J	KOA	1005	±5%
R50, R54	10K/5%/1005	RK73B1ETTP103J	KOA	1005	±5%
R52, R53, R55, R118	51K/5%/1005	RK73B1ETTP513J	KOA	1005	±5%
R56	1K/5%/1005	RK73B1ETTP102J	KOA	1005	±5%
R207, R208, R209, R210, R211, R212	33ohm/5%/1005	RK73B1ETTP330J	KOA	1005	±5%
TCXO1	DSB1612SDN 48.0MHz ±0.5ppm	DSB1612SDN 48.0MHz ±0.5ppm	KDS		
U1	SN74LV1T34DCKR	SN74LV1T34DCKR	TI		
U2	R9A06G062GNP	R9A06G062GNP	Renesas		
U8	F2977	F2977NEGK	Renesas/ IDT		
Y1	XRCMD48M000FXQ60R0	XRCMD48M000FXQ60R0	Murata	1612	±20ppm

## 1.3 RF 整合回路

### 1.3.1 送信出力整合回路

図 1-2 に送信出力整合回路の構成例を示します。

RFOUT 端子 (23pin) から LC フィルタに加え、さらにノッチフィルタ用の回路を追加することを推奨します。これは、基本波の 2 次高調波成分を抑圧するためです。

表 1-2 に送信出力整合回路の定数例を示します。

図1-2 送信出力整合回路の構成例

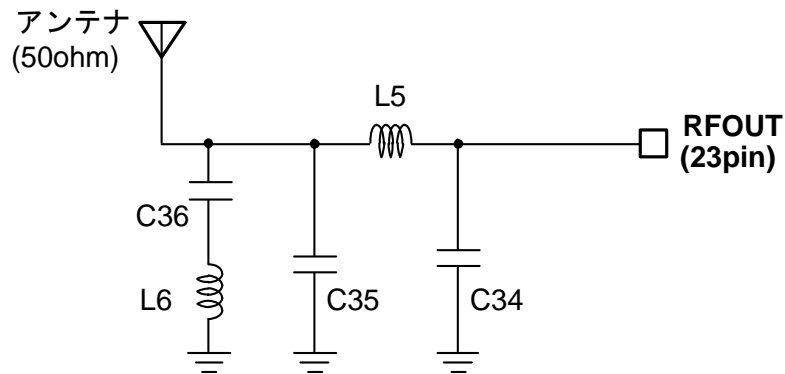


表1-2 送信出力整合回路の定数例

素子	C34	L5	C35	L6	C36
値	5.6pF	5.8nH	3.9pF	3.3nH	2.2pF

### 1.3.2 受信入力整合回路

図 1-3 に受信入力整合回路の構成例を示します。

受信入力は 50ohm でインピーダンス整合を取ることを推奨します。

表 1-3 に受信入力整合回路の定数例を示します。

図1-3 受信入力整合回路の構成例

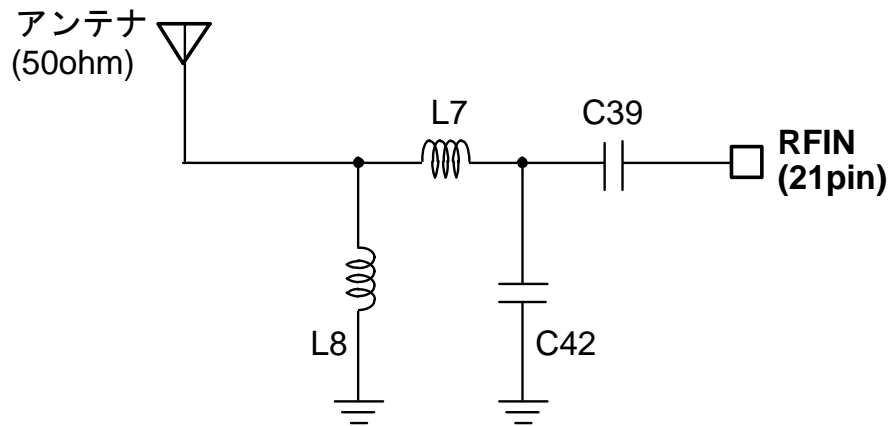


表1-3 受信入力整合回路の定数例

素子	C39	L7	C42	L8
値	33pF	0ohm	未実装	未実装

## 1.4 RF 入出力回路（SPDT RF Switch (F2977) 回路接続例）

図 1-4 に RF 入出力回路に SPDT RF Switch (F2977) を使用した回路接続例を示します。

表 1-4 に図 1-4 で示した回路の定数例を示します。

表 1-5 に SPDT RF Switch (F2977) 搭載による RF 信号ラインの接続例を示します。

図1-4 RF入出力回路にRF SPDT Switch (F2977) を使用した回路接続例

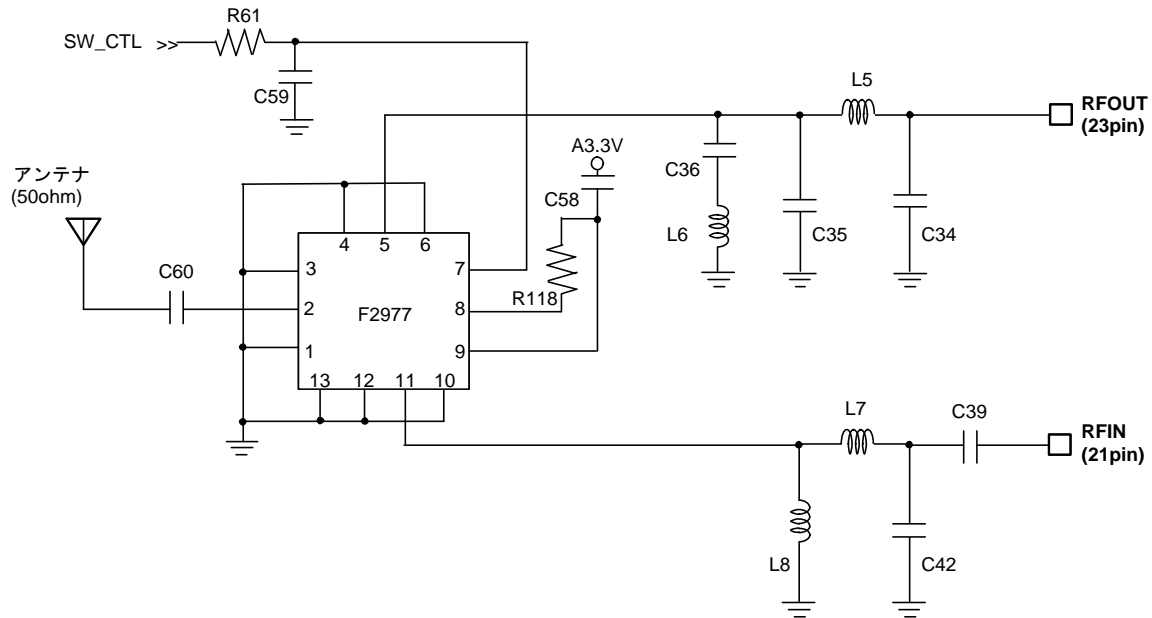


表1-4 図1-4のRF入出力回路にSPDT RF Switch (F2977) を使用した回路の部品表と定数例

素子ID	素子値
R61	5.1Kohm
C59	2pF
C60	47pF
R118	51Kohm
C58	0.1μF
C39	33pF
L7	0ohm
C42	未実装
L8	未実装
C34	5.6pF
L5	5.8nH
C35	3.9pF
L6	3.3nH
C36	2.2pF

表1-5 SPDT RF Switch (F2977) 搭載によるRF信号ラインの接続例

PIN No.	名前	Description	Connection destination
1	GND	グラウンド	グラウンド
2	RFC	RF Common Port	アンテナ (50ohm load)
3	GND	グラウンド	グラウンド
4	GND	グラウンド	グラウンド
5	RF1	RF1 Port	R9A06G062GNP : Pin23 (RFOUT)
6	GND	グラウンド	グラウンド
7	Vcn	Logic control pin	R9A06G062GNP : Pin16 (GPIO9)
8	EN	Active HIGH enable pin	電源 (A3.3V) に接続
9	Vcc	Power supply	電源 (A3.3V) に接続
10	GND	グラウンド	グラウンド
11	RF2	RF2 Port	R9A06G062GNP : Pin21 (RFIN)
12	GND	グラウンド	グラウンド
13	Exposed pad	Exposed pad	グラウンド

## 1.5 基準クロック回路

### 1.5.1 水晶発振回路（48MHz）を使用する場合

図 1-5 に標準的な水晶発振回路の構成例を示します。

48MHz の水晶発振回路が安定発振するために、XIN 端子（31pin）、XOUT 端子（32pin）にコンデンサ負荷が必要となります。また 48MHz の高調波成分の抑圧のため、XIN 端子（31pin）と水晶振動子の間にインダクタ素子を直列に挿入することを推奨します。ただし、本クロック起因のスプリアス状況に応じて、R12, R8 は任意で抵抗やインダクタを挿入してください。

表 1-6 に水晶振動子（Y1）に Murata 社製：XRCMD48M000FXQ60R0 を使用した場合の回路定数例を示します。最終的な定数の決定にあたっては、お客様のボードでご使用の水晶振動子や PCB パターンでの浮遊容量も含めて詳細評価を行い決定されることを推奨します。

図1-5 水晶発振回路構成例

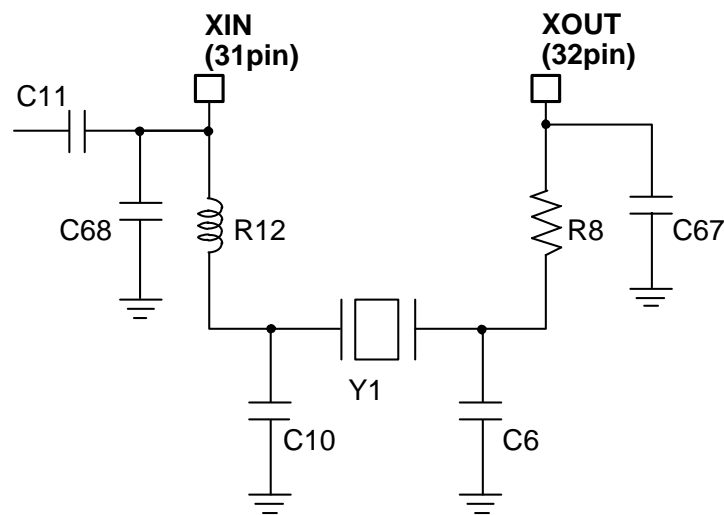


表1-6 水晶発振回路定数例（水晶振動子（Y1）：Murata社製 XRCMD48M000FXQ60R0使用時）

素子ID	素子値
C6	6pF
C10	7pF
C11	未実装
C67	未実装
C68	未実装
R8	0ohm
R12	22nH



### 1.5.2 TCXO 回路（48MHz）を使用する場合

図 1-6 に TCXO を使用した場合の標準的な回路構成例を示します。

高調波成分抑圧のため、48MHz TCXO 出力の電圧振幅値を調整し、XIN 端子（31pin）に信号入力し、XOUT 端子（32pin）に容量負荷を挿入することを推奨します。

表 1-7 に TCXO に大真空（KDS）社製：DSB1612SDN を使用した場合の回路定数代表値を示します。最終的な定数の決定にあたっては、お客様のボードでご使用の TCXO や PCB パターンでの浮遊容量も含めて詳細評価を行い決定してください。

図1-6 TCXO回路構成例

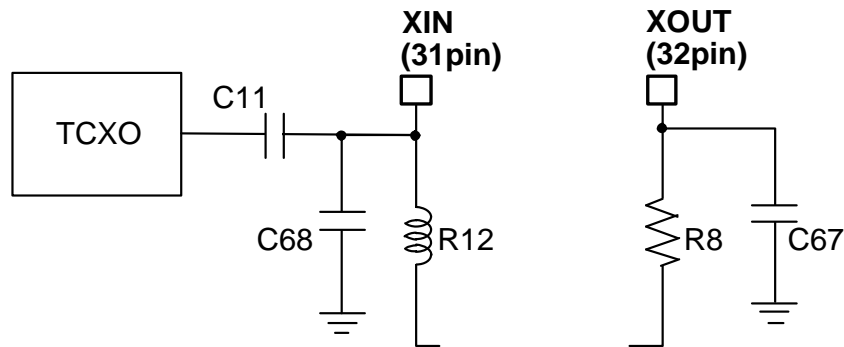


表1-7 TCXO回路定数例（TCXO：大真空（KDS）社製：DSB1612SDN使用時）

素子ID	素子値
C68	18pF
C11	9pF
C67	1nF
R8	未実装
R12	未実装

## 1.6 シリアル・ペリフェラル・インタフェース（SPI）接続回路

図1-7にSPI周辺の回路構成例を示します。

SPI信号としてSIN (1pin), SOUT (2pin), SCLK (3pin), SEN (4pin)端子を有しており、外部のマスタマイクロプロセッサユニットと接続して、R9A06G062GNPはスレーブSPIとして動作します。

SPIの通信速度により、SCLK動作の整数倍高調波成分が所望帯域内へ悪影響をおよぼす場合があります。このSPIのSCLK起因のスプリアス状況に応じて、ダンピング抵抗を挿入や、高調波抑圧のためのローパスフィルタを挿入することを推奨します。

表1-8に通信クロックが24MHzの場合の回路定数例を示します。

図1-7 SPI周辺の回路構成例

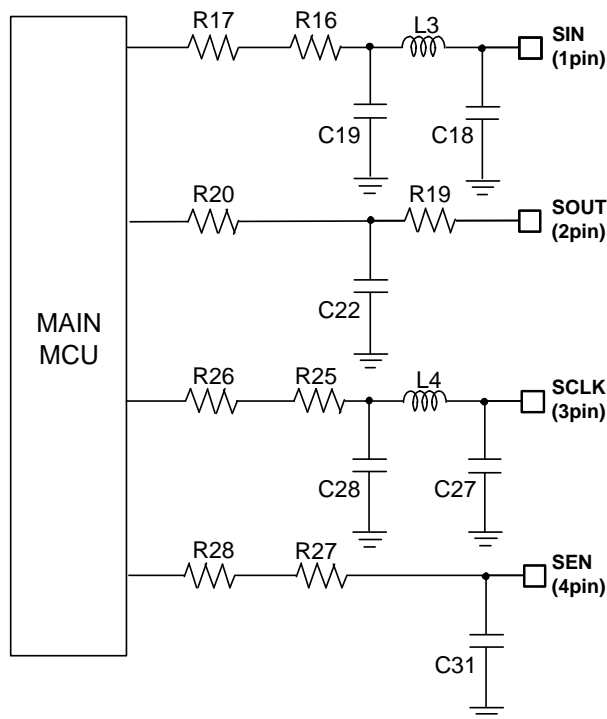


表1-8 SPIクロックが24MHzの場合の回路定数例

素子ID	素子値
C18	8pF
C19	未実装
L3	5.6nH
R16	20ohm
R17	0ohm
R19	0ohm
R20	0ohm
C22	6pF

素子ID	素子値
C27	8pF
C28	未実装
L4	5.6nH
R25	22ohm
R26	0ohm
C31	6pF
R27	22ohm
R28	0ohm

## 1.7 DC-DC コンバータ回路

図 1-8 に DC-DC コンバータ回路の外部回路構成例を示します。

DC-DC コンバータ動作起因のノイズ出力状況に応じて、任意で R57, C2 に追加の LC ローパスフィルタを構成するか、R57 にフェライトビーズを挿入してください。

C2, C4 の容量素子のグラウンドは GND\_DDC 端子 (35pin) に可能な限り最短で接続するようにしてください。

表 1-9 に DC-DC コンバータ回路の回路定数例を示します。

図1-8 DC-DCコンバータ回路の外部回路構成例

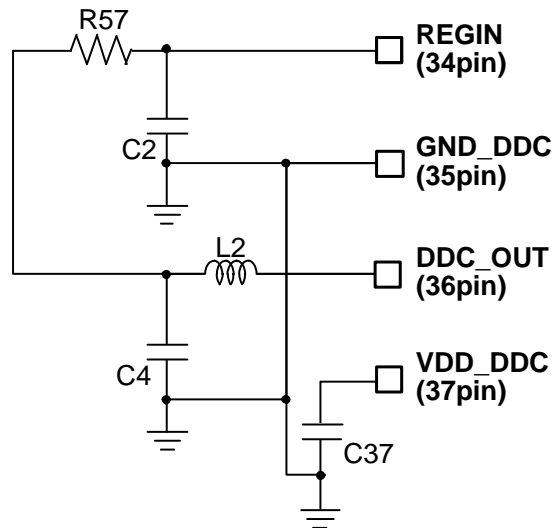


表1-9 DC-DCコンバータ回路の回路定数例

素子ID	素子値
L2	10 $\mu$ H
C4	1 $\mu$ F
R57	0ohm
C2	未実装
C37	0.1 $\mu$ F

## 2. 基板レイアウト設計

基板レイアウトは、弊社が提供している評価ボードと同様のレイアウトとすることを推奨します。

弊社評価ボードでは、4層構造のPCB基板を推奨します。

- PCB 基材：FR-4  
板厚：1.6mm  
層数：4層
- 主な層構造（主な使用目的）  
1層目：信号ライン、2層目：グラウンド、3層目：VDD、4層目：グラウンド/信号ライン

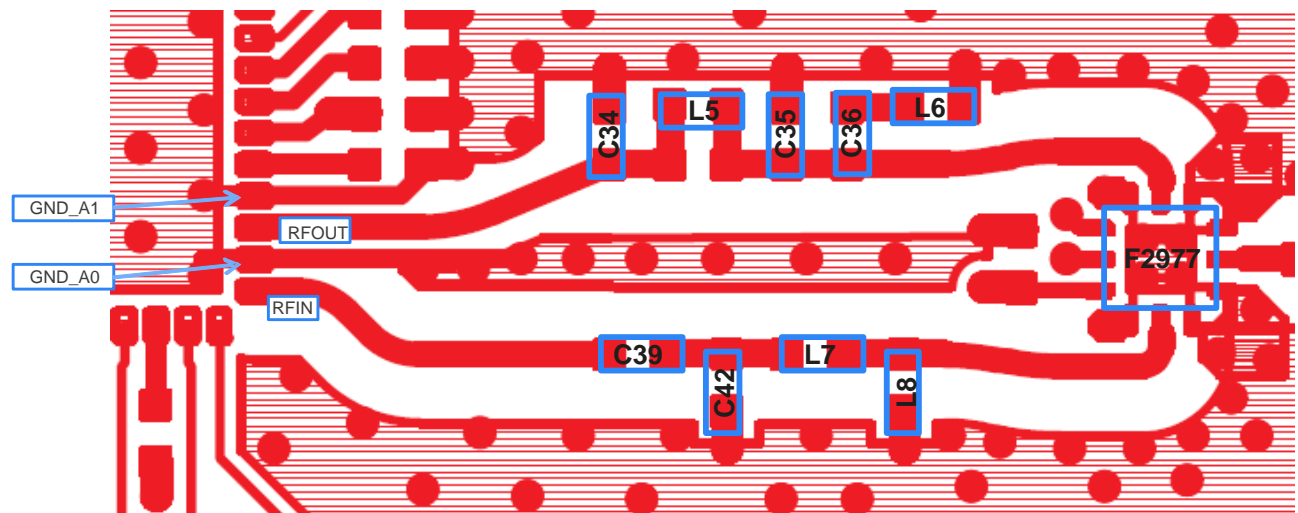
### 2.1 RF 入出力信号ライン

RF 入出力信号ライン周辺設計時の注意事項は以下のとおりです。

- RF 信号線はマイクロストリップ線路とし、特性インピーダンスが 50ohm になるように設計してください。
- マイクロストリップ線路の周りには可能なかぎりビアを配置し、グラウンド面積をできるだけ広くとってください。  
RF 線路の直下の層（2層目）についてもグラウンドをできるだけ広くとり、異なる信号線を通さないでください。
- GND\_A0 端子（22pin）と GND\_A1 端子（24pin）はグラウンド面積をできるだけ広く取り、表層での IC 直下のグラウンドパッドに最短で接続し、2層目の GND 層にもできるかぎり多くのビアを通して最短で接続させてください。

図 2-1 に RF 信号線周辺のパターン例を示します。

図2-1 RF信号線周辺のレイアウト例



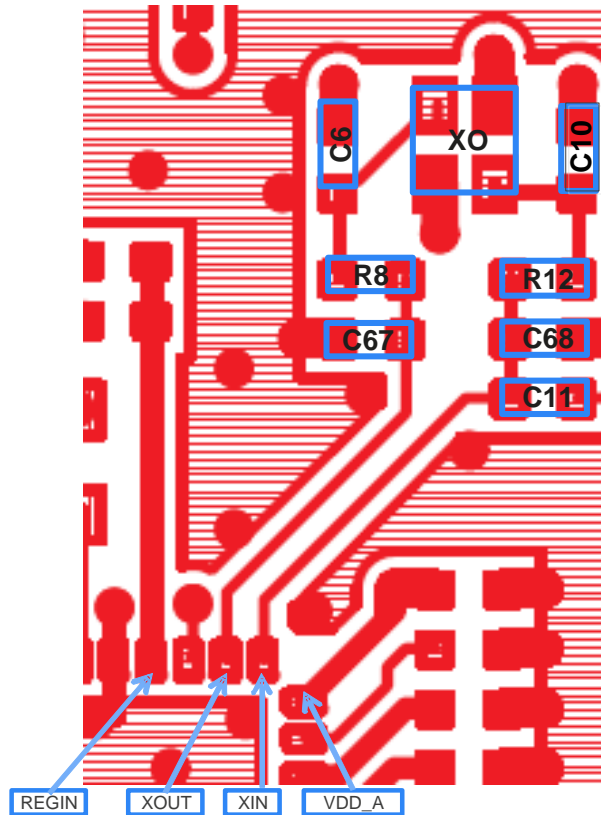
## 2.2 水晶発振回路

水晶発振回路のレイアウトパターン設計時の注意事項は以下のとおりです。

- 負荷容量 C6, C10 は、水晶発振子の電極近くに配置してください。
- 混変調のおそれがあるため、XIN 端子（31pin）から水晶振動子（Y1）までの配線、XOUT 端子（32pin）から水晶振動子（Y1）までの配線は、REGIN 端子（34pin）と VDD\_A 端子（30pin）からおおむね等距離になるように離して配線をしてください。
- 水晶振動子の周辺には、XIN 端子および XOUT 端子以外の信号線は配置しないでください。
- 水晶振動子のグラウンドと C6, C10 のグラウンドは表層で分離し、ビアで 2 層目グラウンドにできるだけ最短で接続してください。
- 水晶振動子関連の回路定数はお客様側で十分な詳細評価を行った上で決定してください。
- 水晶周波数 48MHz の整数倍（864MHz, 912MHz）の近傍チャンネルにて、クロック起因のスプリアス状況に応じて、R12, R8 に任意でインダクタを挿入してください。弊社評価ボードでは R12 に 22nH のインダクタ挿入を推奨します。

図 2-2 に水晶振動子関連の配線レイアウトパターン例を示します。

図2-2 水晶振動子周辺の配線レイアウトパターン例



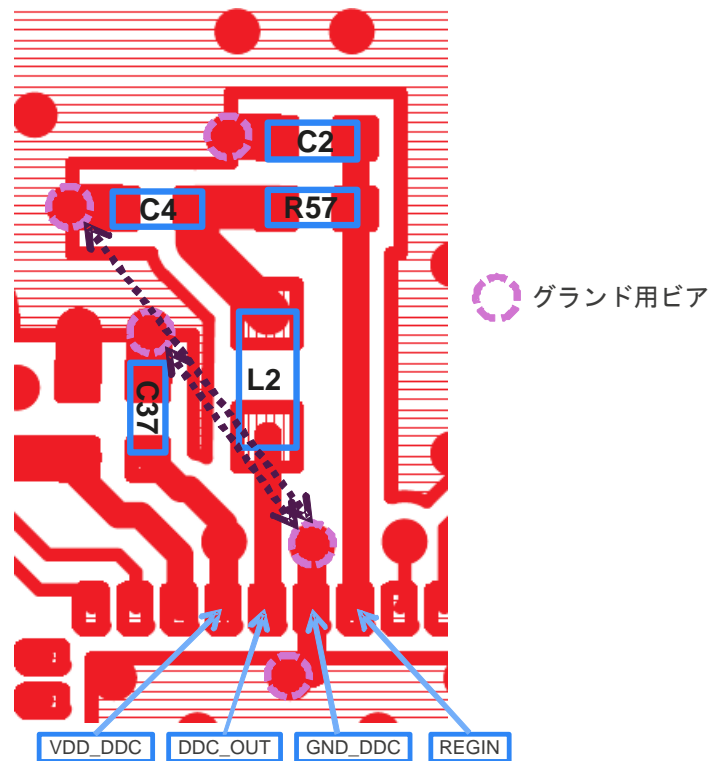
## 2.3 DC-DC コンバータ回路

DC-DC コンバータ出カラインのフィードバックループについてのレイアウトパターン設計時の注意事項は以下のとおりです。

- REGIN (34pin), GND\_DDC (35pin), DDC\_OUT (36pin), VDD\_DDC (37pin) の各端子周りに信号線は配置しないでください。
- REGIN 端子と DDC\_OUT 間の配線ループ長はできるかぎり短くなるようにしてください。
- C37 の容量素子は VDD\_DDC 端子にできるかぎり近づけて配置してください。
- C4 と C37 の容量グラウンドは GND\_DDC 端子に可能なかぎりグラウンド面内で最短で接続できるように配置してください。
- DC-DC コンバータ動作起因のノイズ出力状況に応じて、任意で R57, C2 に追加の LC ローパスフィルタを構成するか、R57 にフェライトビーズを挿入してください。

図 2-3 に DC-DC コンバータ回路周辺の配線レイアウトパターン例を示します。

図2-3 DC-DCコンバータ回路の配線レイアウトパターン例



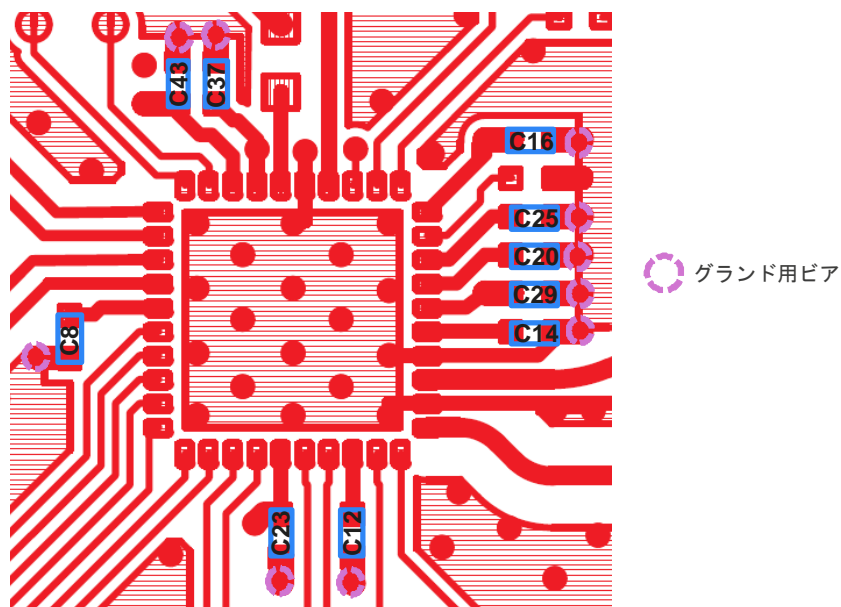
## 2.4 電源

電源の基板レイアウト設計時の注意事項は以下のとおりです。

- バイパスコンデンサは、それぞれの電源端子の近傍に配置し、配線長を短くできるだけ最短で接続してください。
- バイパスコンデンサのグラウンドに対して、近接にグラウンド用ビアを配置し、2層目グラウンドに最短でビア経由で接続できるようにしてください。
- 電源配線は特に指定がないかぎり、できるだけ低インピーダンスになるように太くしてください。

図 2-4 に電源周辺の配線レイアウトパターン例を示します。

図2-4 電源周辺の配線レイアウトパターン例



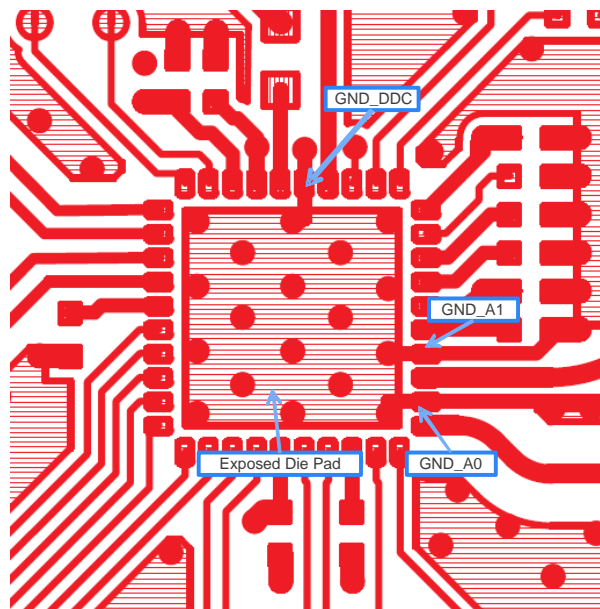
## 2.5 グランド

グラウンドパターン設計時の注意事項は以下のとおりです。

- 可能なかぎり多くビアを配置してください。
- 2層目はグラウンド層としてください。
- GND\_A0 (22pin), GND\_A1 (24pin), GND\_DDC (35pin) の各端子は Exposed Die Pad と表層で接続し、ビアで2層目のグラウンド層に最短で接続するようにしてください。Exposed Die Pad 面には多くのビアを配置してください。
- Exposed Die Pad の下に信号線を通さないようにしてください。

図 2-5 にグラウンド周辺の配線レイアウトパターン例を示します。

図2-5 グラウンド周辺の配線レイアウトパターン例





## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.03.14	—	初版発行

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
  2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
  5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
  6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等  
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
  7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
  8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
  11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
  13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。