

RH850/U2B6

sDMAC 動作例

要旨

本アプリケーションノートは、RH850/U2B6 の sDMAC (Direct Memory Access) 機能の設定例について説明します。

なお、本アプリケーションノートに掲載されているタスク例およびアプリケーション例は動作確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用下さいますようお願いいたします。

動作確認デバイス

この資料は、RH850/U2B6 に適用されます。

目次

1.	はじめに	3
2.	DMA 転送(DTS、ソフトウェア要因)	4
2.1	概要	4
2.2	使用機能の動作条件	4
2.3	動作説明	5
2.4	ソフトウェア説明	6
2.5	動作フロー	9
3.	DMA 転送(DTS、ハードウェア要因)	10
3.1	概要	10
3.2	使用機能の動作条件	10
3.3	動作説明	11
3.4	ソフトウェア説明	12
3.5	動作フロー	17
	改訂記録	18

1. はじめに

本アプリケーションノートでは、RH850 の sDMAC 機能の使用方法およびファームウェアの作成例を掲載しています。

以下の使用方法について解説します。

- ・ sDMAC を使用しての DMA 転送（オートリクエストモード）
- ・ sDMAC を使用しての DMA 転送（ディスクリプタを用いたハードウェアリクエストモード）

2. DMA 転送（sDMAC、オートリクエストモード）

2.1 概要

本章では sDMAC 機能のうち、オートリクエストモードによる DMA 転送を行う方法について説明します。

本動作例ではオートリクエストモードの低速モードを用いて、周期的に指定回数の DMA 転送を行う方法を示します。

2.2 使用機能の動作条件

本動作例で使用する機能の動作条件を以下に示します。

表 2-1 sDMAC 設定

項目	内容
使用チャネル	sDMAC0 CH0
転送要因	オートリクエストモード
転送回数	50 回
使用モード	低速モード

表 2-2 タイマ TAUD 設定

項目	内容
使用チャネル	TAUD0 CH0
使用機能	インターバルタイマ機能
TAUD への供給クロック	非変調高速周辺クロック（80MHz）
タイマ動作クロック	プリスケアラ出力 CK0=（80MHz）/ 1
タイマカウンタ	0xFFFF

表 2-3 sDMAC 割り込み設定

項目	内容
割り込み方式	テーブル参照方式
sDMAC0 チャネル 0 転送終了割り込み	有効（優先度 0）

2.3 動作説明

本動作例ではオートリクエストモードの低速モードによる DMA 転送を行う方法を示します。

本動作例ではメイン処理ループにて TAUD0CNT0 のタイマカウント値を読み出し、自動要求により読み出したタイマカウント値を別の RAM へ転送します。

転送回数 n (本動作例では 50 回) に達するとその後自動要求はクリアされます。

図 2-1 に動作例を示します。

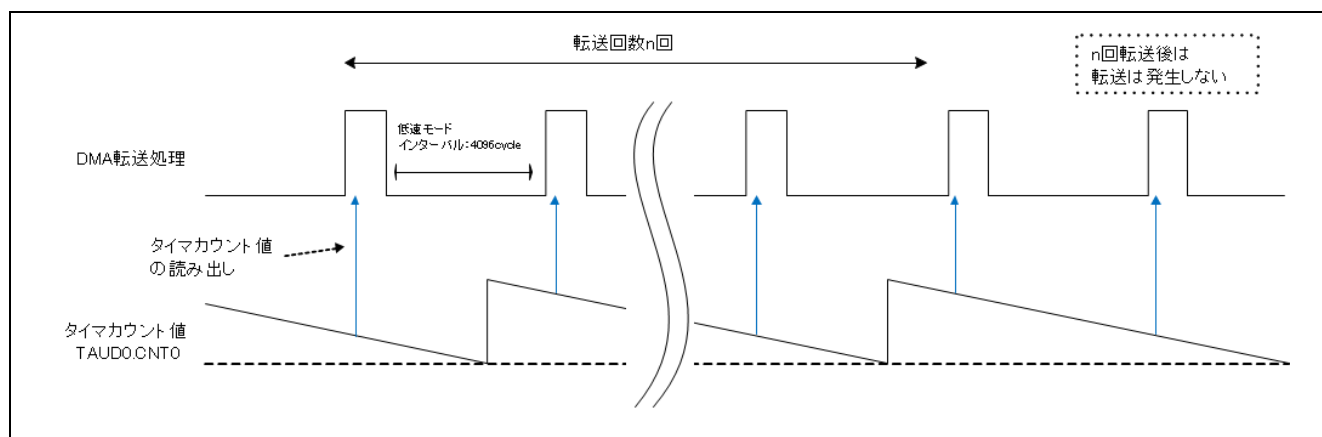


図 2-1 動作例

2.4 ソフトウェア説明

表 2-4～表 2-5 に本動作例で使用する各レジスタの設定例を示します。

表 2-4 DMA レジスタの設定例

レジスタ名	アドレス	設定値	機能
DMA チャンルマスタ設定レジスタ (DMA0CM_0)	0xFFFF90100	0x00000000	DMAC チャンルに割り当てるマスタの情報を設定します。 SPID[1:0] 0x1 : SPID=1 UM 0x0 : スーパーバイザモード
DMA ソースアドレスレジスタ (DMA0SAR_0)	0xFFFF98400	&TAUD0.CNT0	DMA 転送元アドレスを設定します。
DMA ディスティネーションアドレスレジスタ (DMA0DAR_0)	0xFFFF92004	&dest_data[0]	DMA 転送先アドレスを設定します。
DMA 転送サイズレジスタ (DMA0TSR_0)	0xFFFF92008	0x00000064	DMA の転送サイズを設定します。 TSR[31:0] 0x0064 : 100Byte(2Byte×50 回)転送
DMA 転送モードレジスタ (DMA0TMR_0)	0xFFFF92010	0x00C00411	DMA 転送モードを指定します。 SLM 0x7 : 低速転送モード (4096 クロックサイクル) PRI 0x0 : 優先度設定無効 TSR 0x0 : オートリクエストモード DM [1:0] 0x1 : ディスティネーションアドレスカウンタ方向インクリメント SM [1:0] 0x0 : ソースアドレスカウンタ方向固定 DTS 0x1 : 宛先転送データサイズ 16 ビット STS 0x1 : 転送元転送データサイズ 16 ビット
DMA チャンネルフラグクリアレジスタ (DMA0CHFCR_0)	0xFFFF9201C	0x0000320F TEC : 0x1	チャンネルフラグをクリアします。 OVFC 0x1 : ハードウェア転送要求オーバーフローフラグクリア DRQC 0x1 : ハードウェア転送要求フラグクリア DPEC 0x1 : ディスクリプタイネーブルクリア CAEC 0x1 : アドレスエラーフラグクリア DSEC 0x1 : ディスクリプタステップ終了フラグクリア TEC 0x1 : 転送終了フラグクリア DEC 0x1 : DMA イネーブルクリア
DMA 動作レジスタ (DMA0OR)	0xFFFF90060	DME : 0x1	DMA 動作を制御するレジスタです。 DME 0x1 : すべてのチャンネル動作有効
DMA チャンネル制御レジスタ (DMA0CHCR_0)	0xFFFF92014	IE : 0x1 DE : 0x1 DE : 0x0	DMA 転送を制御するレジスタです。 IE 0x1 : 転送終了割り込み有効 DE 0x1 : チャンネル動作有効 DE 0x0 : チャンネル動作無効

表 2-5 TAUD レジスタの設定例

レジスタ名	アドレス	設定値	機能
TAUD0 チャネルストップトリガレジスタ (TAUD0TT)	0xFFBF01C8	0x0001	各チャネルのカウント動作を停止します。 TAUD0TT15-01 0x0 : 機能なし TAUD0TT00 0x1 : カウント動作を停止
TAUD0 プリスケアラクロック選択レジスタ (TAUD0TPS)	0xFFBF0240	0x0000	PCLK プリスケアラの全チャネルの CK0、CK1、CK2、CK3_PRE クロックを指定するレジスタです。 TAUD0PRS3-0[3:0] 0x0 : PCLK/20
TAUD0 チャネルモード OS レジスタ (TAUD0CMOR0)	0xFFBF0200	0x0000	チャネル 0 の動作を制御します。 TAUD0CKS[1:0] 0x0 : 動作クロック CK0 TAUD0CCS[1:0] 0x0 : TAUDnCMORm. TAUDnCKS[1:0]で指定した動作クロック TAUD0MAS 0x0 : スレーブチャネル TAUD0STS[2:0] 0x0 : ソフトウェアトリガ TAUD0MD[4:0] 0x0 : インターバルタイマモード、カウント動作開始時 INTTAUDnIm を出力しない
TAUD0 チャネルデータレジスタ (TAUD0CDR0)	0xFFBF0000	0xFFFF	TAUD0CNT0 のダウンカウント初期値
TAUD0 チャネルスタートトリガレジスタ (TAUD0TS)	0xFFBF01C4	0x0001	各チャネルのカウント動作を許可します。 TAUD0TS15-01 0x0 : 機能なし TAUD0TS00 0x1 : カウント動作を許可。

表 2-6 割り込み制御レジスタの設定例

レジスタ名	アドレス	設定値	機能
EI レベル割り込み制御レジスタ 70 (EIC70)	0xFFFF8008C	0x0040	EI レベル INT の要因ごとに用意され、各要因の割り込み制御条件を設定します。 EIMKn 0x0 : 割り込み処理許可 EITBn 0x4 : テーブル参照方式 EIPn 0x0 : 優先度 0

表 2-7～表 2-8 に本動作例で使用する関数、変数、定数一覧を示します。

表 2-7 関数一覧

関数名	概要
main0	各関数の呼び出しを行います。
dmac0_ch0_init	sDMAC0 の初期設定を行います。
dmac0_ch0_start	sDMAC0 の動作を有効にします。
taud0_ch0_init	TAUD0 の初期設定を行います。
taud0_ch0_start	TAUD0 の動作を開始します。
sdmac0_ch0_interrupt	sDMAC0 チャンネル 0 転送終了割り込み処理を行います。

表 2-8 変数一覧

変数名	概要
dest_data[50]	DMA 転送先の RAM 領域

2.5 動作フロー

図 2-2 に本動作例の設定フローを示します。

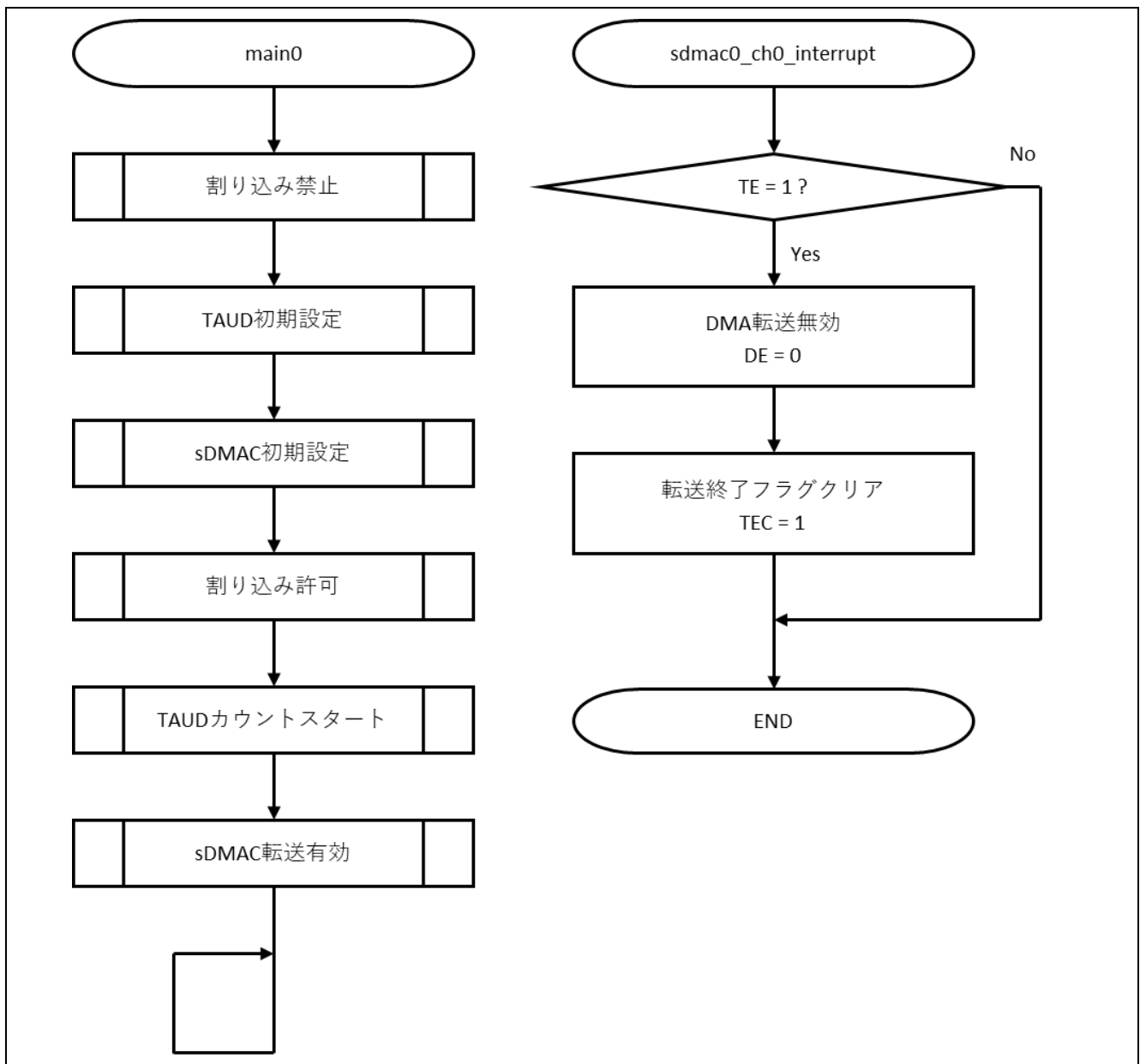


図 2-2 設定フロー

3. DMA 転送(sDMAC、ハードウェアリクエストモード)

3.1 概要

本章では sDMAC のハードウェア DMA 転送要求を使用して、DMA 転送を行う方法について説明します。

本動作例では TAUD0 チャンネル 0 割り込みを使用し、ハードウェア DMA 転送要因を発生させます。

また、ディスクリプタ機能を用いて、転送情報の更新を行います。

3.2 使用機能の動作条件

本動作例で使用する機能の動作条件を以下に示します。

表 3-1 DMA 設定

項目	内容
使用チャンネル	DMAC0 CH0
転送要因	ハードウェア転送要因
ハードウェア DMA 転送要因	TAUD0 チャンネル 0 割り込み
使用機能	ディスクリプタ

表 3-2 タイマ TAUD 設定

項目	内容
使用機能	インターバルタイマ機能
TAUD への供給クロック	非変調高速周辺クロック (80MHz)
タイマ動作クロック	プリスケアラ出力 CK3= (80MHz) / 8

表 3-3 sDMAC 割り込み設定

項目	内容
割り込み方式	テーブル参照方式
INTSDMAC0CH0 割り込み	有効 (優先度 0)

3.3 動作説明

本動作例ではインターバルタイマ満了毎にハードウェア DMA 転送要求が発生し、転送要求の発生によってディスクリプタ動作が処理されることで、DMA 転送を行います。

図 3-1 にディスクリプタ機能を用いたハードウェア DMA 転送要求の動作例を図示します。

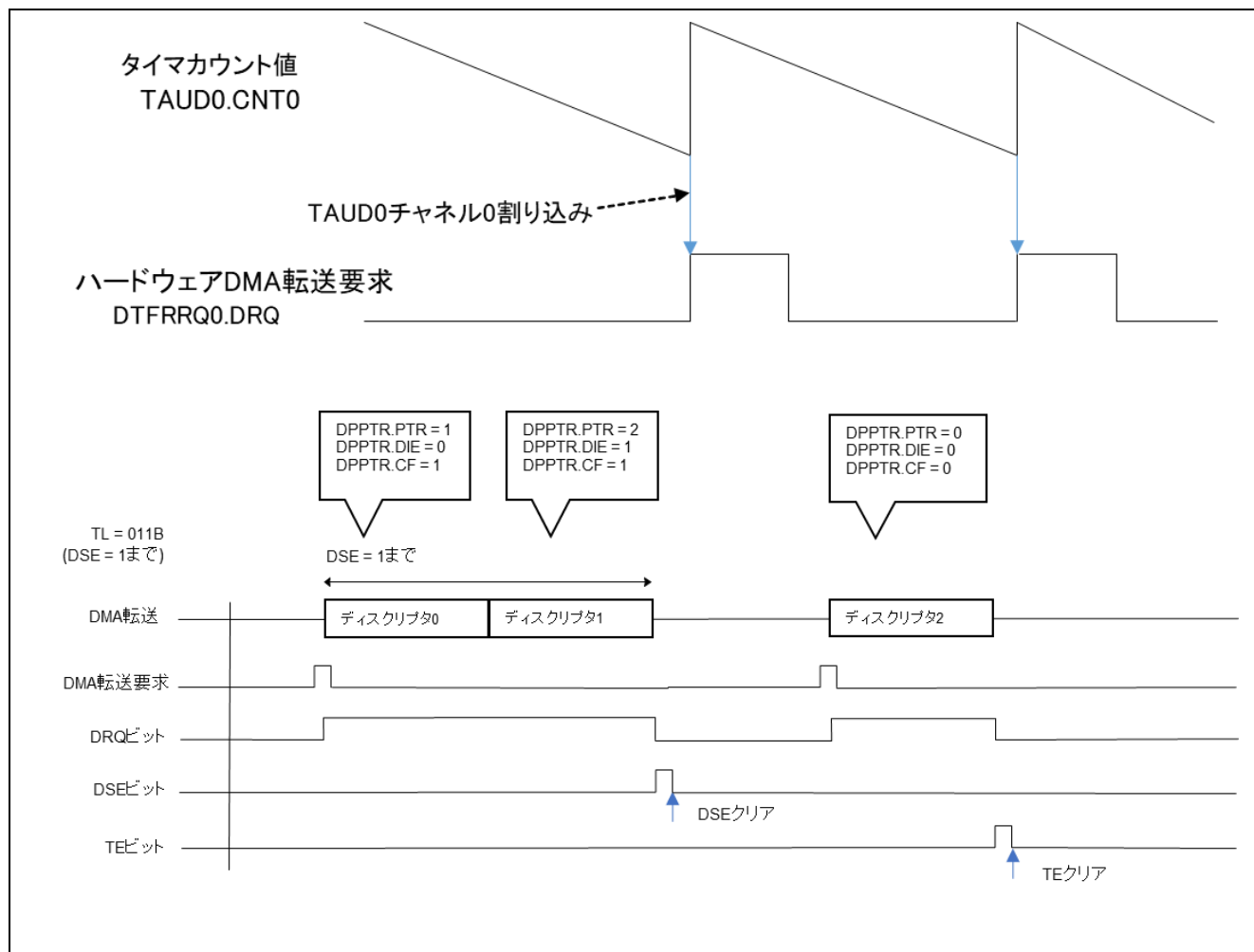


図 3-1 動作例

3.4 ソフトウェア説明

表 3-4～表 3-7 に本動作例で使用する各レジスタの設定例を示します。

表 3-4 DMA レジスタの設定例

レジスタ名	アドレス	設定値	機能
sDMAC0 転送要求グループ選択レジスタ (DMACSEL0_13)	0xFF090434	0x00000000	各チャンネルの sDMAC0 転送要求グループを選択するレジスタです。 SEL4 [1:0] 0x0 : 転送要求グループ 0
DMA チャンネルマスタ設定レジスタ (DMA0CM_0)	0xFFFF90100	0x00000000	DMAC チャンネルに割り当てるマスタの情報を設定します。 SPID[1:0] 0x1 : SPID=1 UM 0x0 : スーパーバイザモード
DMA 転送モードレジスタ (DMA0TMR_0)	0xFFFF92010	0x00001500	DMA 転送モードを指定します。 SLM 0xF : Normal mode PRI 0x0 : 優先度設定無効 TSR 0x0 : ハードウェアリクエスト DM [1:0] 0x1 : ディスティネーションアドレスカウンタ方向インクリメント SM [1:0] 0x0 : ソースアドレスカウンタ方向インクリメント DTS 0x1 : 宛先転送データサイズ 8 ビット STS 0x1 : 転送元転送データサイズ 8 ビット
DMA ディスクリプタ制御レジスタ (DMA0DPCR_0)	0xFFFF92054	0x00000007	ディスクリプタによって、どの転送設定をアップデートするかを選択します。 UPF[0] 1 : ソースアドレスのアップデート有効 UPF[1] 1 : ディスティネーションアドレスのアップデート有効 UPF[2] 1 : 転送サイズのアップデート有効 UPF[3~10] 0 : その他アップデート無効
DMA ディスクリプタポインタレジスタ (DMA0DPPTR_0)	0xFFFF92050	PTR : 0x0000	次のディスクリプタメモリのアドレスを指定します。 PTR 0x0000 : 1 目目のディスクリプタメモリのアドレス
DMA リソース選択レジスタ (DMA0RS_0)	0xFFFF92040	0x000030D4	DMA ハードウェア転送要求のソースを選択します。 TL 0x3 : DSE フラグ発生まで (転送リミット) PLE 0x0 : プレロード無効 DRQI 0x0 : ディスクリプタ設定ロード時 DRQ 初期化無効 RS 0xD4 : ハードウェア要求ソース選択

レジスタ名	アドレス	設定値	機能
DMA チャンネルフラグクリアレジスタ (DMA0CHFCR_0)	0xFFFF9201C	0x0000320F TEC : 0x1	チャンネルフラグをクリアします。 OVFC 0x1 : ハードウェア転送要求オーバーフローフラグクリア DRQC 0x1 : ハードウェア転送要求フラグクリア DPEC 0x1 : ディスクリプタイネーブルクリア CAEC 0x1 : アドレスエラーフラグクリア DSEC 0x1 : ディスクリプタステップ終了フラグクリア TEC 0x1 : 転送終了フラグクリア DEC 0x1 : DMA イネーブルクリア
DMA 動作レジスタ (DMA0OR)	0xFFFF90060	DME : 0x1	DMA 動作を制御するレジスタです。 DME 0x1 : すべてのチャンネル動作有効
DMA チャンネル制御レジスタ (DMA0CHCR_0)	0xFFFF92014	DPE : 0x1 DPB : 0x1 DSIE : 0x1 IE : 0x1 DE : 0x1 DE : 0x0	DMA 転送を制御するレジスタです。 DPE 0x1 : ディスクリプタ有効 DPB 0x1 : チャンネル設定コピー後に DMA 転送開始 DSIE 0x1 : ディスクリプタステップ終了割り込み有効 IE 0x1 : 転送終了割り込み有効 DE 0x1 : チャンネル動作有効 DE 0x0 : チャンネル動作無効
DMA ソースアドレスレジスタ 0 (DMA0SAR_0)	0xFFFF92000	&dp0_source_data_table[0] &dp1_source_data_table[0] &dp2_source_data_table[0]	DMA 転送のソースアドレスを指定するレジスタです。
DMA デスティネーションアドレスレジスタ 0 (DMA0DAR_0)	0xFFFF92004	&dp0_dest_data[0] &dp1_dest_data[0] &dp2_dest_data[0]	DMA 転送先アドレスを指定するレジスタです。
DMA 転送サイズレジスタ 0 (DMA0TSR_0)	0xFFFF92008	0x00000032	DMA 転送サイズを指定するレジスタです。 TSR 0x00000032 : 50byte
DMA ディスクリプタポインタレジスタ 0 (DMA0DPPTR_0)	0xFFFF92050	0x00000011 0x00000023 0x00000000	PTR 0x008 : ディスクリプタのアドレスポインタ 0x004 : ディスクリプタのアドレスポインタ DIE 0x1 : ディスクリプタ割り込み有効 0x0 : ディスクリプタ割り込み無効 CF 0x1 : ディスクリプタの継続有効 0x0 : ディスクリプタの継続無効

表 3-5 ディスクリプタメモリ設定例

APB アドレス	ディスクリプタ ポインタ	ディスクリプタメモリ		
0x4000	0x000	DMA0SAR_0	&dp0_source_data_table[0]	ディスクリプ タ[0]
0x4004	0x001	DMA0DAR_0	&dp0_dest_data[0]	
0x4008	0x002	DMA0TSR_0	0x00000032 : 50byte	
0x400C	0x003	DMA0DPPTR_0	0x00000011	
			0x4 : ディスクリプタポインタ	
			0x0 : ディスクリプタステップ終了割り込 み無効	
			0x1 : ディスクリプタの継続有効	
0x4010	0x004	DMA0SAR_0	&dp1_source_data_table[0]	ディスクリプ タ[1]
0x4014	0x005	DMA0DAR_0	&dp1_dest_data[0]	
0x4018	0x006	DMA0TSR_0	0x00000032 : 50byte	
0x401C	0x007	DMA0DPPTR_0	0x00000023	
			0x8 : ディスクリプタポインタ	
			0x1 : ディスクリプタステップ終了割り込 み有効	
			0x1 : ディスクリプタの継続有効	
0x4020	0x008	DMA0SAR_0	&dp2_source_data_table[0]	ディスクリプ タ[2]
0x4024	0x009	DMA0DAR_0	&dp2_dest_data[0]	
0x4028	0x00A	DMA0TSR_0	0x00000032 : 50byte	
0x402C	0x00B	DMA0DPPTR_0	0x00000000	
			0x00 : ディスクリプタポインタ(任意の値)	
			0x0 : ディスクリプタステップ終了割り込 み無効	
			0x0 : ディスクリプタの継続無効	
...	...			
0x4FFC	0x3FF			

表 3-6 TAUD レジスタの設定例

レジスタ名	アドレス	設定値	機能
TAUD0 チャネルストップトリガレジスタ (TAUD0TT)	0xFFBF01C8	0x0001	各チャネルのカウント動作を停止します。 TAUD0TT15-01 0x0 : 機能なし TAUD0TT00 0x1 : カウント動作を停止
TAUD0 プリスケアラクロック選択レジスタ (TAUD0TPS)	0xFFBF0240	0x0000	PCLK プリスケアラの全チャネルの CK0、CK1、CK2、CK3_PRE クロックを指定するレジスタです。 TAUD0PRS3-0[3:0] 0x0 : PCLK/2 ⁰
TAUD0 プリスケアラボーレート設定レジスタ (TAUD0BRS)	0xFFBF0244	0x4F	プリスケアラクロック CK3 の分周係数を指定するレジスタです。 TAUD0BRS[7:0] 0x50 : CK3_PRE/80
TAUD0 チャネルモード OS レジスタ (TAUD0CMOR0)	0xFFBF0200	0xC000	チャンネル 0 の動作を制御します。 TAUD0CKS[1:0] 0x2 : 動作クロック CK3 TAUD0CCS[1:0] 0x0 : TAUDnCMORm. TAUDnCKS[1:0]で指定した動作クロック TAUD0MAS 0x1 : マスタチャンネル TAUD0STS[2:0] 0x0 : ソフトウェアトリガ TAUD0MD[4:0] 0x0 : インターバルタイマモード、カウント動作開始時 INTTAUDnIm を出力する
TAUD0 チャネルデータレジスタ (TAUD0CDR0)	0xFFBF0000	0x2710	TAUD0CNT0 のダウンカウント初期値
TAUD0 チャネルスタートトリガレジスタ (TAUD0TS)	0xFFBF01C4	0x0001	各チャネルのカウント動作を許可します。 TAUD0TS15-01 0x0 : 機能なし TAUD0TS00 0x1 : カウント動作を許可。

表 3-7 割り込み制御レジスタの設定例

レジスタ名	アドレス	設定値	機能
EI レベル割り込み制御レジスタ 70 (EIC70)	0xFFFF8008C	0x0040	EI レベル INT の要因ごとに用意され、各要因の割り込み制御条件を設定します。 EIMKn 0x0 : 割り込み処理許可 EITBn 0x4 : テーブル参照方式 EIPn 0x0 : 優先度 0

表 3-8～表 3-10 に本動作例で使用する関数、変数、定数一覧を示します。

表 3-8 関数一覧

関数名	概要
main0	各関数の呼び出しを行います。
sdmac0_ch0_init	sDMAC0 の初期設定を行います。
sdmac0_ch0_start	sDMAC0 の動作を有効にします。
taud0_ch0_init	TAUD0 の初期設定を行います。
taud0_ch0_start	TAUD0 の動作を開始します。
sdmac0_ch0_interrupt	INTSDMAC0CH0 割り込み処理を行います。

表 3-9 変数一覧

変数名	概要
dp0_dest_data[50]	ディスクリプタ 0 の DMA 転送先 RAM 領域
dp1_dest_data[50]	ディスクリプタ 1 の DMA 転送先 RAM 領域
dp2_dest_data[50]	ディスクリプタ 2 の DMA 転送先 RAM 領域
*descriptor_ptr	ディスクリプタメモリへのポインタ

表 3-10 定数一覧

定数名	概要
dp0_source_data_table[50]	0x00, 0x01, 0x02, 0x03, 0x04, 0x05, 0x06, 0x07, 0x08, 0x09, 0x0A, 0x0B, 0x0C, 0x0D, 0x0E, 0x0F, 0x10, 0x11, 0x12, 0x13, 0x14, 0x15, 0x16, 0x17, 0x18, 0x19, 0x1A, 0x1B, 0x1C, 0x1D, 0x1E, 0x1F, 0x20, 0x21, 0x22, 0x23, 0x24, 0x25, 0x26, 0x27, 0x28, 0x29, 0x2A, 0x2B, 0x2C, 0x2D, 0x2E, 0x2F, 0x30, 0x31,
dp1_source_data_table[50]	0x32, 0x33, 0x34, 0x35, 0x36, 0x37, 0x38, 0x39, 0x3A, 0x3B, 0x3C, 0x3D, 0x3E, 0x3F, 0x40, 0x41, 0x42, 0x43, 0x44, 0x45, 0x46, 0x47, 0x48, 0x49, 0x4A, 0x4B, 0x4C, 0x4D, 0x4E, 0x4F, 0x50, 0x51, 0x52, 0x53, 0x54, 0x55, 0x56, 0x57, 0x58, 0x59, 0x5A, 0x5B, 0x5C, 0x5D, 0x5E, 0x5F, 0x60, 0x61, 0x62, 0x63,
dp2_source_data_table[50]	0x64, 0x65, 0x66, 0x67, 0x68, 0x69, 0x6A, 0x6B, 0x6C, 0x6D, 0x6E, 0x6F, 0x70, 0x71, 0x72, 0x73, 0x74, 0x75, 0x76, 0x77, 0x78, 0x79, 0x7A, 0x7B, 0x7C, 0x7D, 0x7E, 0x7F, 0x80, 0x81, 0x82, 0x83, 0x84, 0x85, 0x86, 0x87, 0x88, 0x89, 0x8A, 0x8B, 0x8C, 0x8D, 0x8E, 0x8F, 0x90, 0x91, 0x92, 0x93, 0x94, 0x95,

3.5 動作フロー

図 3-2 に本動作例の設定フローを示します。

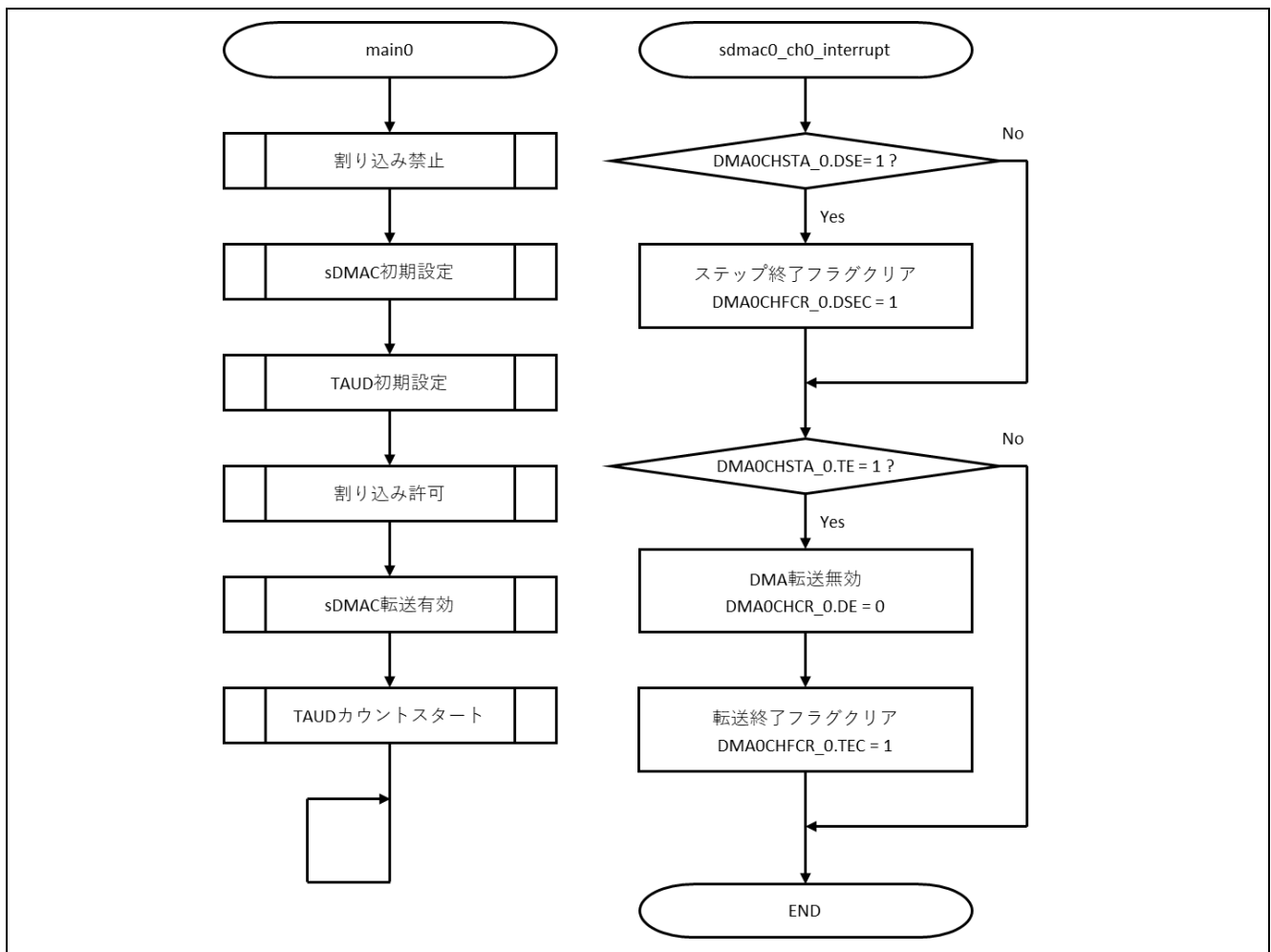


図 3-2 設定フロー

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.09.20	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/