

RL78/G14

A/D コンバータ（ソフトウェア・トリガ、連続変換モード） CC-RL

要旨

本アプリケーションノートでは、RL78/G14 の A/D コンバータ（ソフトウェア・トリガ、連続変換モード）を使用してアナログ電圧を A/D 変換するための方法について説明します。

本アプリケーションノートでは、A/D 変換結果をデータ変換し、変換値を内蔵 RAM に格納していきます。

対象デバイス

RL78/G14

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

| | |
|--------------------------------|----|
| 1. 仕様 | 3 |
| 2. 動作確認条件 | 4 |
| 3. 関連アプリケーションノート | 4 |
| 4. ハードウェア説明 | 5 |
| 4.1 ハードウェア構成例 | 5 |
| 4.2 使用端子一覧 | 5 |
| 5. ソフトウェア説明 | 6 |
| 5.1 動作概要 | 6 |
| 5.2 オプション・バイトの設定一覧 | 7 |
| 5.3 変数一覧 | 7 |
| 5.4 関数一覧 | 8 |
| 5.5 関数仕様 | 8 |
| 5.6 フローチャート | 9 |
| 5.6.1 初期設定関数 | 9 |
| 5.6.2 システム関数 | 10 |
| 5.6.3 入出力ポートの設定 | 11 |
| 5.6.4 CPU クロックの設定 | 13 |
| 5.6.5 A/D コンバータの設定 | 14 |
| 5.6.6 メイン処理 | 22 |
| 5.6.7 メイン初期設定 | 23 |
| 5.6.8 A/D 電圧コンパレータ動作許可 | 24 |
| 5.6.9 A/D 変換開始 | 25 |
| 5.6.10 A/D 変換結果を RAM へ格納 | 26 |
| 6. サンプルコード | 27 |
| 7. 参考ドキュメント | 27 |

1. 仕様

本アプリケーションノートでは、A/D コンバータのソフトウェア・トリガ、連続変換モードの使用例を示しています。A/D コンバータをセレクト・モードに設定し、P20/ANI0 端子のアナログ信号入力レベルをデジタル値に変換します。その後、変換結果をデータ変換（データを右シフト）し、変換値を内蔵 RAM に格納します。

表 1.1に使用する周辺機能と用途を、図 1.1 に A/D コンバータの変換動作を示します。

表 1.1 使用する周辺機能と用途

| 周辺機能 | 用途 |
|-----------|------------------------------|
| A/D コンバータ | P20/ANI0 端子のアナログ信号入力レベルを変換する |

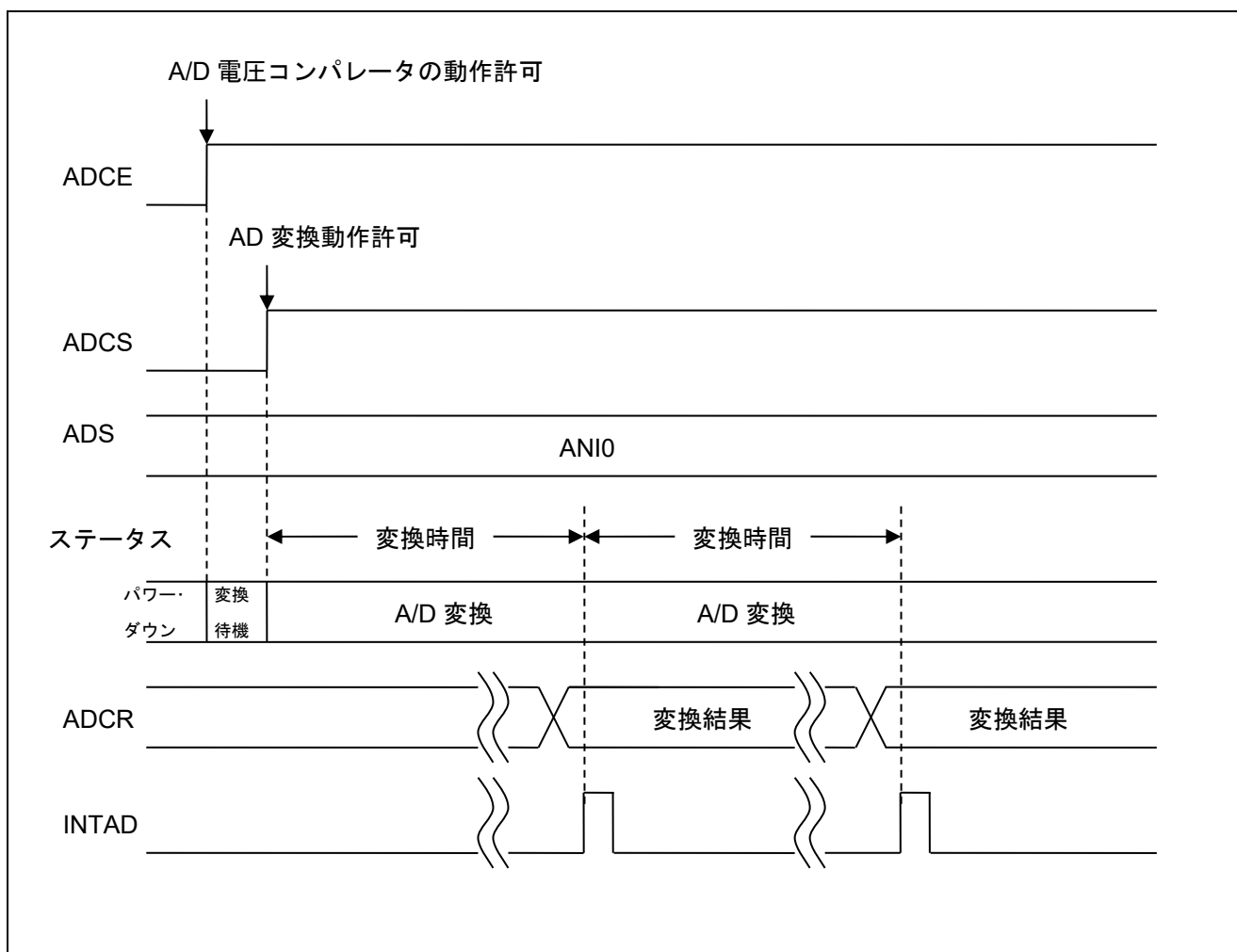


図 1.1 A/D コンバータの変換概要

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

| 項目 | 内容 |
|---------------------------------|---|
| 使用マイコン | RL78/G14 (R5F104PJA) |
| 動作周波数 | <ul style="list-style-type: none"> ● 高速オンチップオシレータ (HOCO) クロック : 32MHz ● CPU/周辺ハードウェア・クロック : 32MHz |
| 動作電圧 | 5.0V (2.9V~5.5V で動作可能) LVD 動作 (V _{LVD}) : リセット・モード 2.81V (2.76V ~ 2.87V) |
| 統合開発環境 (CS+) | ルネサス エレクトロニクス製 CS+ for CC V4.01.00 |
| C コンパイラ (CS+) | ルネサス エレクトロニクス製 CC-RL V1.03.00 |
| 統合開発環境 (e ² studio) | ルネサス エレクトロニクス製 e ² studio V5.2.0.020 |
| C コンパイラ (e ² studio) | ルネサス エレクトロニクス製 CC-RL V1.03.00 |

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G13 A/D コンバータ（ソフトウェア・トリガ、連続変換モード） CC-RL (R01AN2581J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

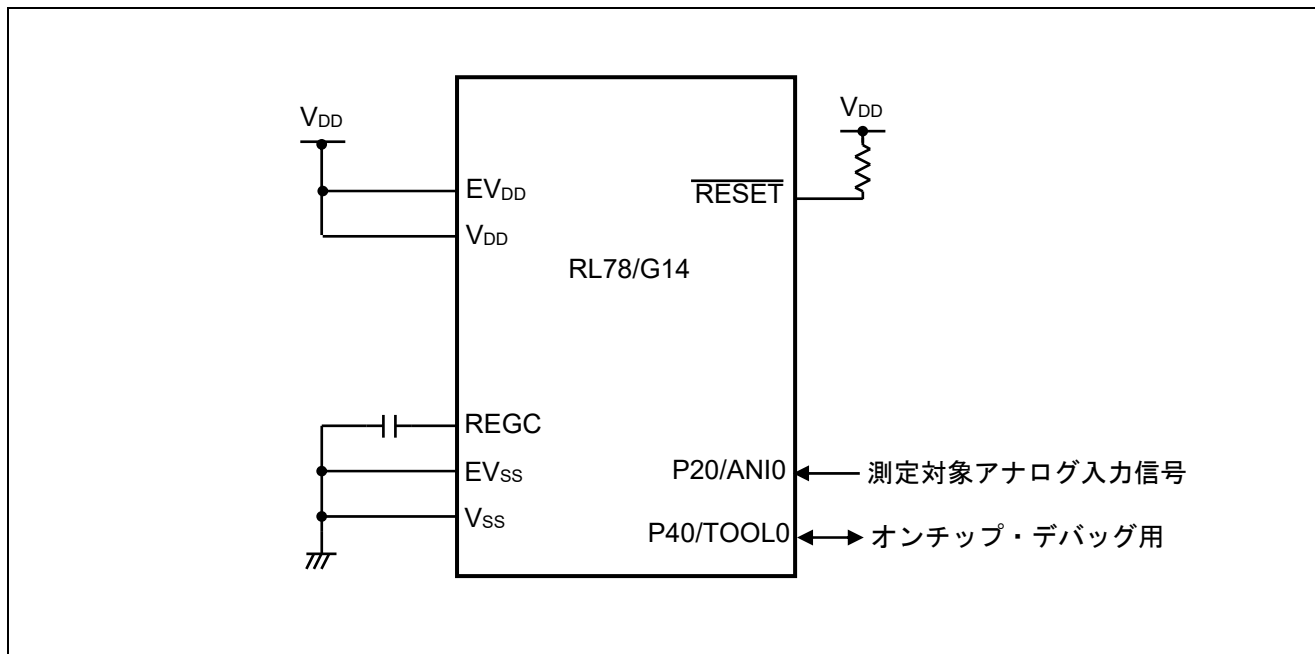


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。

- 2 EV_{SS} で始まる名前の端子がある場合には V_{SS} に、 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 3 V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

| 端子名 | 入出力 | 内容 |
|----------|-----|---------------------|
| P20/ANI0 | 入力 | A/D コンバータ アナログ入力ポート |

5. ソフトウェア説明

5.1 動作概要

本サンプルコードでは、A/D コンバータのソフトウェア・トリガ、連続変換モードを使用し、ANI0 に入力されたアナログ電圧を A/D 変換します。A/D 変換終了を HALT モードで待ち、A/D 変換終了後、A/D 変換結果を 6 ビット右シフトして内蔵 RAM に格納していきます。

- (1) A/D コンバータの初期設定を行います。

<設定条件>

- アナログ入力には P20/ANI0 端子を使用します。
- A/D 変換チャンネル選択はセレクト・モードを使用します。
- A/D 変換動作モードは連続変換モードを使用します。
- A/D 変換開始条件はソフトウェア・トリガを使用します。
- A/D 変換完了割り込み（INTAD）を使用します。

- (2) ADM0 レジスタの ADCS ビットに“1”（A/D 変換開始）を設定して A/D 変換を開始し、HALT 命令を実行して HALT モードに入り、A/D 変換完了割り込みを待ちます。

- (3) A/D コンバータは ANI0 から入力された電圧の A/D 変換が終了すると、A/D 変換結果を ADCR レジスタに転送し、A/D 変換完了割り込みを発生します。

- (4) A/D 変換完了割り込みで HALT モードが解除されると、A/D 変換結果を ADCR レジスタから読み出し、6 ビット右シフトして内蔵 RAM に格納します。

- (5) 再度 HALT モードに入って、A/D 変換完了割り込みを待ちます。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイトの設定を示します。

表 5.1 オプション・バイト設定

| アドレス | 設定値 | 内容 |
|---------------|-----------|--------------------------------------|
| 000C0H/010C0H | 01101110B | ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止) |
| 000C1H/010C1H | 01111111B | LVD リセット・モード 2.81V (2.76V ~ 2.87V) |
| 000C2H/010C2H | 11101000B | HS モード、HOCO : 32MHz |
| 000C3H/010C3H | 10000100B | オンチップ・デバッグ許可 |

5.3 変数一覧

表 5.2 にグローバル変数を示します。

表 5.2 グローバル変数

| Type | Variable Name | Contents | Function Used |
|----------------|-----------------|----------------|---------------|
| unsigned short | g_result_buffer | A/D 変換結果格納用エリア | main() |

5.4 関数一覧

表 5.3 に関数を示します。

表 5.3 関数

| 関数名 | 概要 |
|-----------------------|-------------------|
| R_ADC_Set_OperationOn | A/D 電圧コンパレータの動作許可 |
| R_ADC_Start | A/D 変換開始 |
| R_ADC_Get_Result | A/D 変換結果取得 |

5.5 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_ADC_Set_OperationOn

| | |
|-------|----------------------------------|
| 概要 | A/D 電圧コンパレータの動作許可 |
| ヘッダ | r_cg_adc.h |
| 宣言 | void R_ADC_Set_OperationOn(void) |
| 説明 | A/D 電圧コンパレータの動作を許可します。 |
| 引数 | なし |
| リターン値 | なし |
| 備考 | なし |

[関数名] R_ADC_Start

| | |
|-------|----------------------------------|
| 概要 | A/D 変換開始 |
| ヘッダ | r_cg_adc.h |
| 宣言 | void R_ADC_Start(void) |
| 説明 | A/D 変換完了割り込みを許可し、A/D 変換動作を開始します。 |
| 引数 | なし |
| リターン値 | なし |
| 備考 | なし |

[関数名] R_ADC_Get_Result

| | |
|-------|--|
| 概要 | A/D 変換結果取得 |
| ヘッダ | r_cg_adc.h |
| 宣言 | void R_ADC_Get_Result(uint16_t * const buffer) |
| 説明 | A/D 変換結果を、6 ビット右シフトして引数で与えられるエリアに格納します。 |
| 引数 | A/D 変換結果を格納するエリアのアドレス |
| リターン値 | なし |
| 備考 | なし |

5.6 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

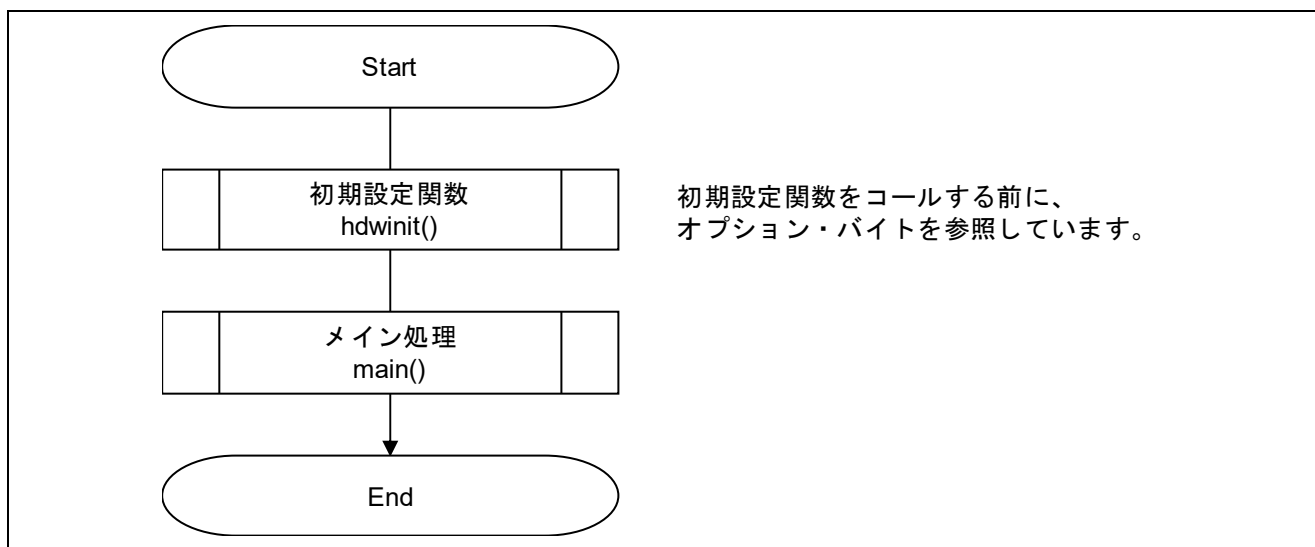


図 5.1 全体フロー

注 初期設定関数の前後でスタートアップ・ルーティンが実行されます。

5.6.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

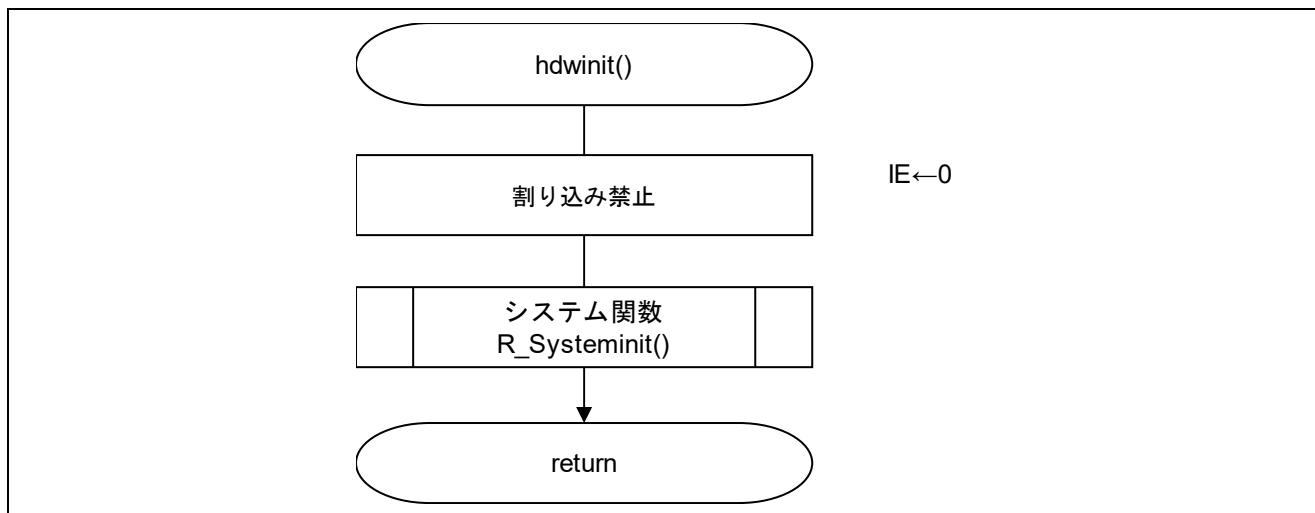


図 5.2 初期設定関数

5.6.2 システム関数

図 5.3 にシステム関数のフローチャートを示します。

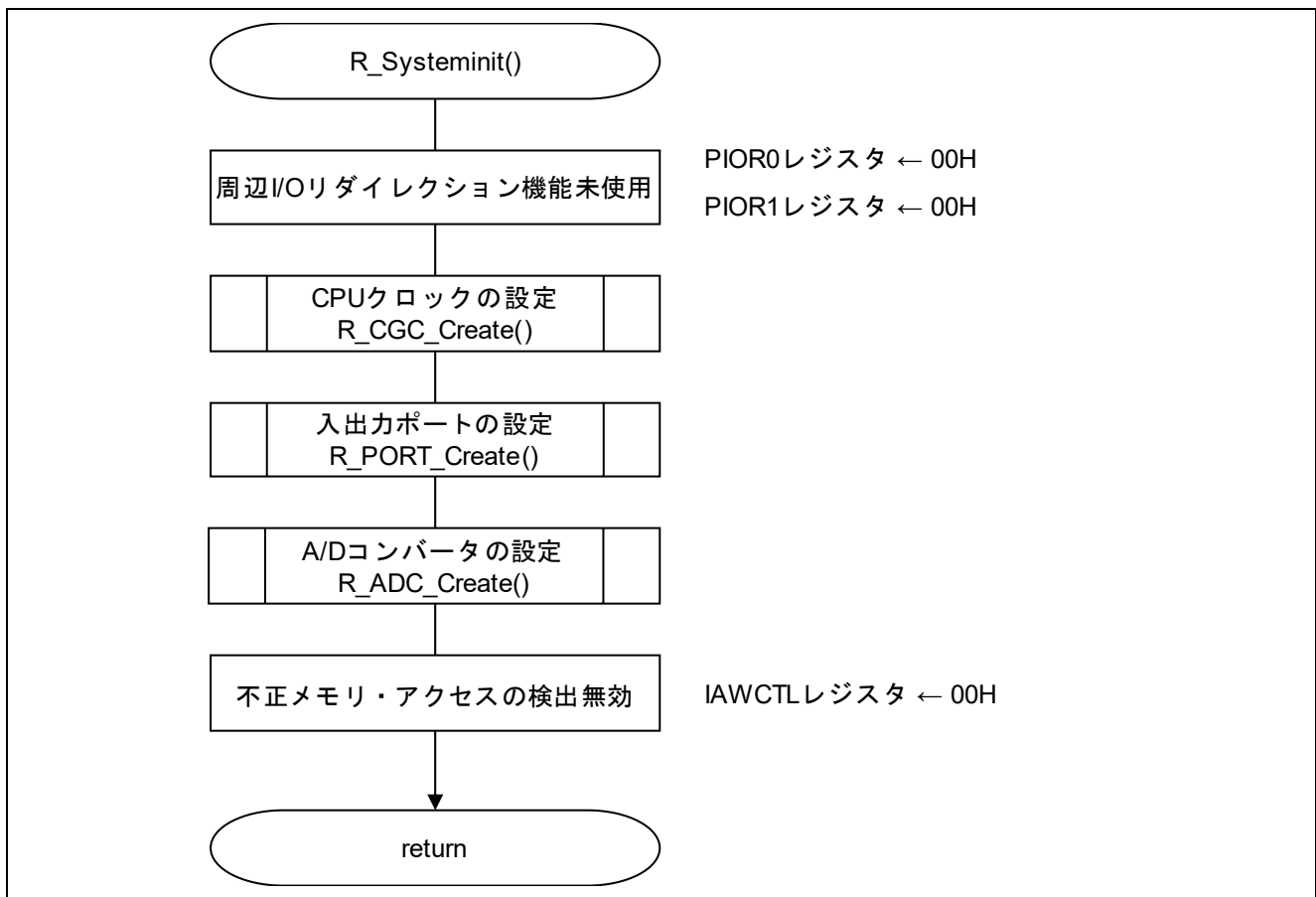


図 5.3 システム関数

5.6.3 入出力ポートの設定

図 5.4 に入出力ポートの設定のフローチャートを示します。

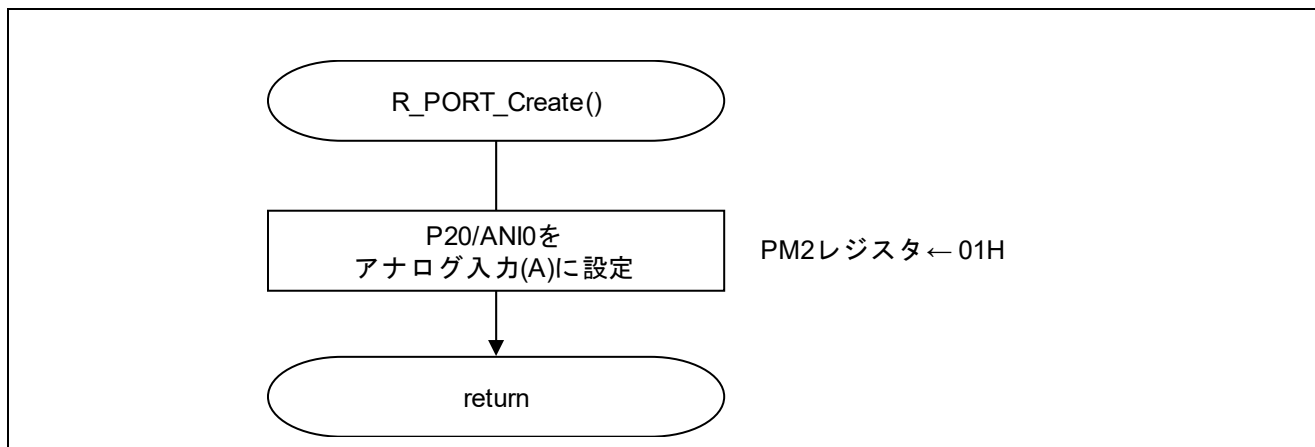


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

A/D 変換するチャネルの設定

- ・ポート・モード・レジスタ 2 (PM2)
各ポートの入出力モードの選択

略号 : PM2

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------|------|------|------|------|------|------|----------|
| PM27 | PM26 | PM25 | PM24 | PM23 | PM22 | PM21 | PM20 |
| x | x | x | x | x | x | x | 1 |

ビット 0

| PM20 | PM20 の入出力モードの選択 |
|----------|--------------------------|
| 0 | 出力モード (出力バッファ・オン) |
| 1 | 入力モード (出力バッファ・オフ) |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

5.6.4 CPU クロックの設定

図 5.5 に CPU クロックの設定のフローチャートを示します。

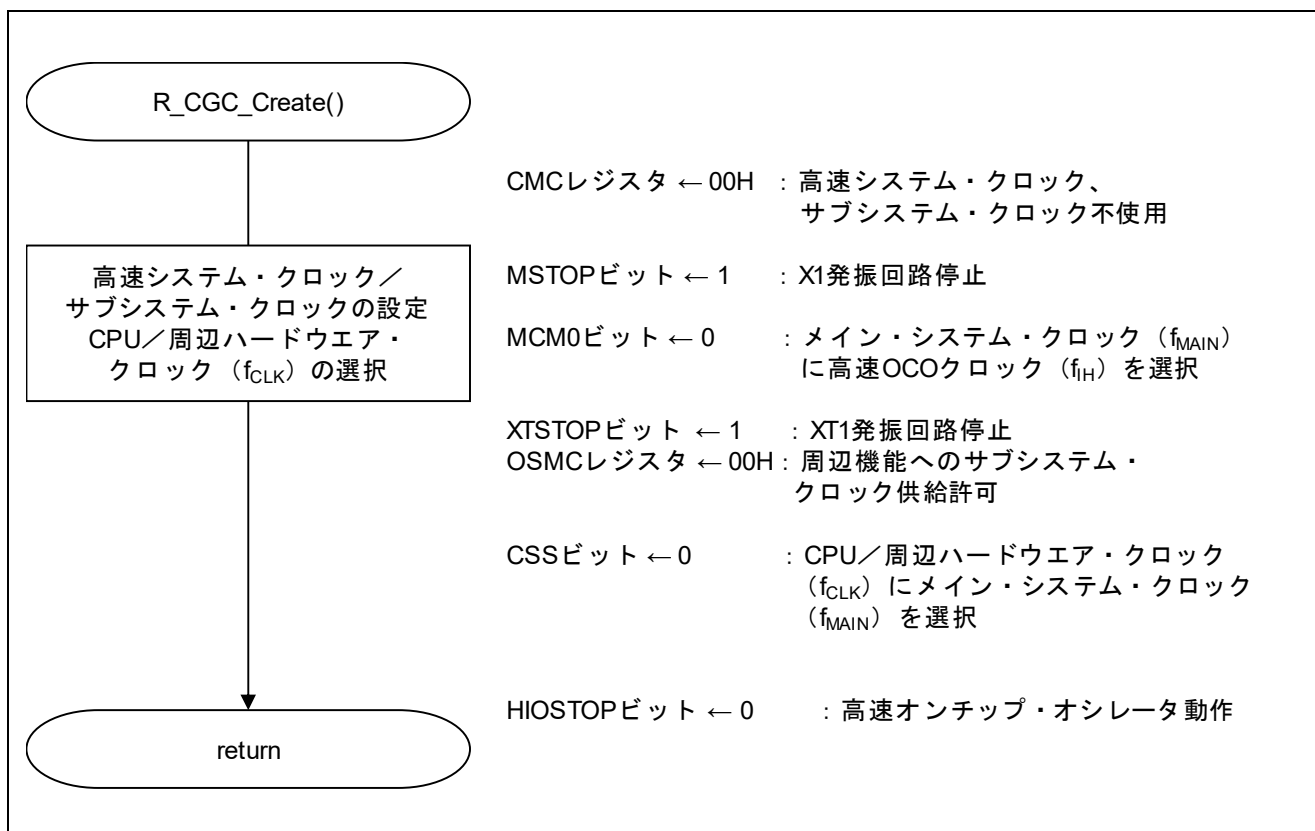


図 5.5 CPU クロックの設定

注意 CPU クロックの設定 (`R_CGC_Create()`) については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート “フローチャート” を参照して下さい。

5.6.5 A/D コンバータの設定

図 5.6 に A/D コンバータの設定のフローチャートを示します。

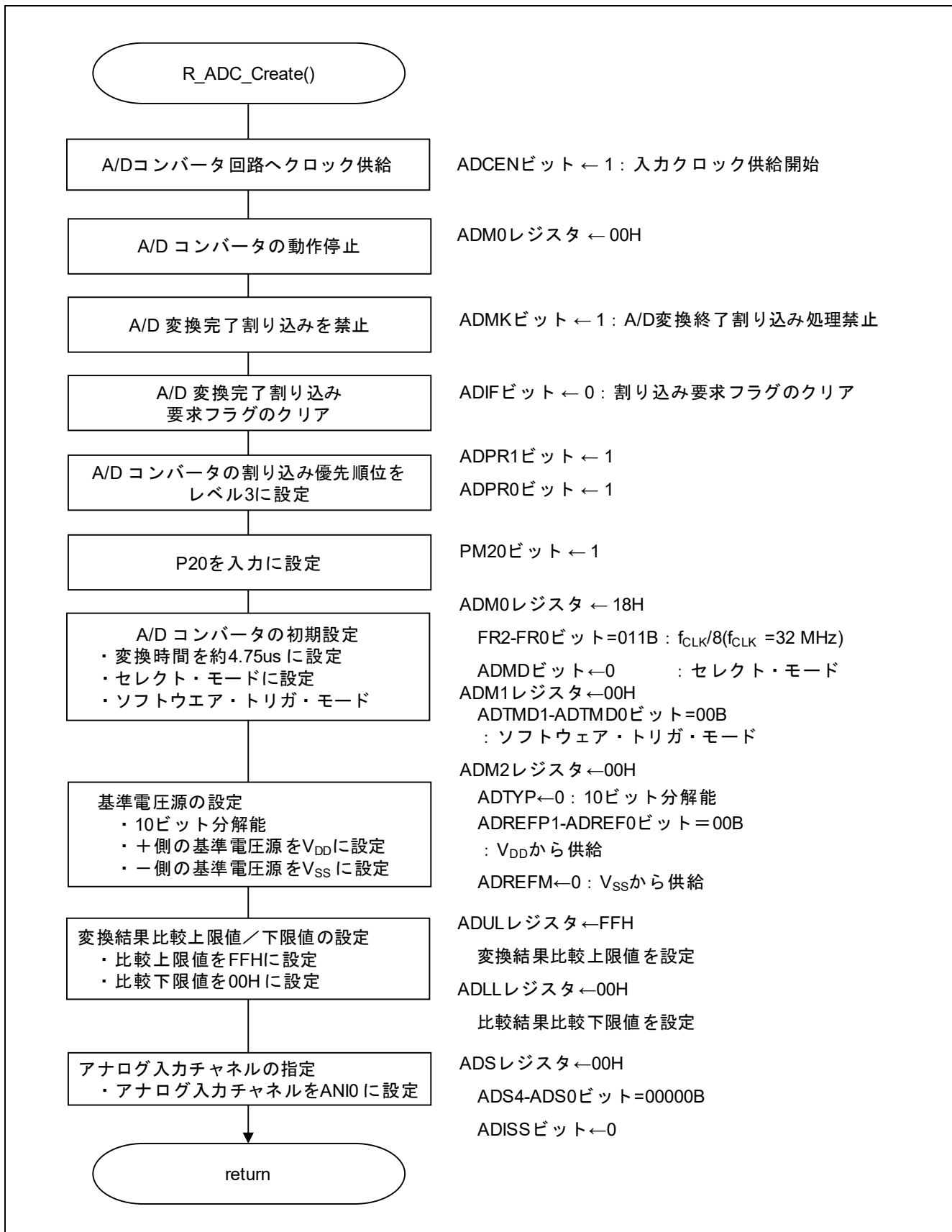


図 5.6 A/D コンバータの設定

A/D コンバータへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
A/D コンバータへのクロック供給を開始します

略号 : PER0

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------|---------|----------|---------|--------|--------|--------|--------|
| RTCCEN | IICA1EN | ADCEN | IICA0EN | SAU1EN | SAU0EN | TAU1EN | TAU0EN |
| x | 0 | 1 | x | x | x | x | x |

ビット 5

| ADCEN | A/D コンバータの入カクロックの制御 |
|----------|---------------------|
| 0 | 入カクロック供給停止 |
| 1 | 入カクロック供給 |

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換時間と動作モードの設定

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)
- A/D 変換動作の制御
- A/D 変換チャンネル選択モードの指定

略号 : ADM0

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------|------|-----|-----|-----|-----|-----|------|
| ADCS | ADMD | FR2 | FR1 | FR0 | LV1 | LV0 | ADCE |
| x | 0 | 0 | 1 | 1 | 0 | 0 | x |

ビット 6

| ADMD | A/D チャンネル選択モードを指定 |
|------|-------------------|
| 0 | セレクト・モード |
| 1 | スキャン・モード |

ビット 5-1

| ADM0 | | | | | モード | 変換 クロック (f_{AD}) | 変換 クロック 数 | 変換 時間 | 変換時間の選択 | | | | |
|------|-----|-----|-----|-----|--------------|----------------------------|---|-----------------|---|--------------------|--------------------|---------------------|---------------------|
| FR2 | FR1 | FR0 | LV1 | LV0 | | | | | $f_{CLK}=$ 1MHz | $f_{CLK}=$ 4MHz | $f_{CLK}=$ 8MHz | $f_{CLK}=$ 16MHz | $f_{CLK}=$ 32MHz |
| 0 | 0 | 0 | 0 | 0 | 標準1 | $f_{CLK}/64$ | 19 f_{AD} (サンプリ ング・ク ロック 数 : 7 f_{AD}) | 1216/ f_{CLK} | 設定禁止 | 設定禁止 | 設定禁止 | 76 μ s | 38 μ s |
| 0 | 0 | 1 | 0 | 1 | | $f_{CLK}/32$ | | 608/ f_{CLK} | | 76 μ s | 38 μ s | 19 μ s | |
| 0 | 1 | 0 | | | | $f_{CLK}/16$ | | 304/ f_{CLK} | 76 μ s | 38 μ s | 19 μ s | 9.5 μ s | |
| 0 | 1 | 1 | | | | $f_{CLK}/8$ | | 152/ f_{CLK} | 38 μ s | 19 μ s | 9.5 μ s | 4.75 μ s | |
| 1 | 0 | 0 | | | | $f_{CLK}/6$ | | 114/ f_{CLK} | 28.5 μ s | 14.25 μ s | 7.125 μ s | 3.5625 μ s | |
| 1 | 0 | 1 | | | | $f_{CLK}/5$ | | 95/ f_{CLK} | 95 μ s | 23.75 μ s | 11.875 μ s | 5.938 μ s | 2.9688 μ s |
| 1 | 1 | 0 | | | | $f_{CLK}/4$ | | 76/ f_{CLK} | 76 μ s | 19 μ s | 9.5 μ s | 4.75 μ s | 2.375 μ s |
| 1 | 1 | 1 | | | | $f_{CLK}/2$ | | 38/ f_{CLK} | 38 μ s | 9.5 μ s | 4.75 μ s | 2.375 μ s | 設定禁止 |
| 0 | 0 | 0 | | | 0 | 1 | 標準2 | $f_{CLK}/64$ | 17 f_{AD} (サンプリ ング・ク ロック 数 : 5 f_{AD}) | 1088/ f_{CLK} | 設定禁止 | 設定禁止 | 設定禁止 |
| 0 | 0 | 1 | 0 | 1 | $f_{CLK}/32$ | 544/ f_{CLK} | | | | 68 μ s | 34 μ s | 17 μ s | |
| 0 | 1 | 0 | | | $f_{CLK}/16$ | 272/ f_{CLK} | | 68 μ s | | 34 μ s | 17 μ s | 8.5 μ s | |
| 0 | 1 | 1 | | | $f_{CLK}/8$ | 136/ f_{CLK} | | 34 μ s | | 17 μ s | 8.5 μ s | 4.25 μ s | |
| 1 | 0 | 0 | | | $f_{CLK}/6$ | 102/ f_{CLK} | | 25.5 μ s | | 12.75 μ s | 6.375 μ s | 3.1875 μ s | |
| 1 | 0 | 1 | | | $f_{CLK}/5$ | 85/ f_{CLK} | | 85 μ s | | 21.25 μ s | 10.625 μ s | 5.3125 μ s | 2.6536 μ s |
| 1 | 1 | 0 | | | $f_{CLK}/4$ | 68/ f_{CLK} | | 68 μ s | | 17 μ s | 8.5 μ s | 4.25 μ s | 2.125 μ s |
| 1 | 1 | 1 | | | $f_{CLK}/2$ | 34/ f_{CLK} | | 34 μ s | | 8.5 μ s | 4.25 μ s | 2.125 μ s | 設定禁止 |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モードの設定

・ A/D コンバータ・モード・レジスタ 1 (ADM1)

A/D 変換トリガ・モードの選択

A/D 変換動作モードの設定

略号 : ADM1

| | | | | | | | |
|----------|----------|----------|---|---|---|----------|----------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| ADTMD1 | ADTMD0 | ADSCM | 0 | 0 | 0 | ADTRS1 | ADTRS0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

ビット 7－6

| | | |
|----------|----------|-----------------------|
| ADTMD1 | ADTMD0 | A/D 変換トリガ・モードの選択 |
| 0 | — | ソフトウェア・トリガ・モード |
| 1 | 0 | ハードウェア・トリガ・ノーウェイト・モード |
| 1 | 1 | ハードウェア・トリガ・ウェイト・モード |

ビット 5

| | |
|----------|----------------|
| ADSCM | A/D 変換動作モードの設定 |
| 0 | 連続変換モード |
| 1 | ワンショット変換モード |

ビット 1－0

| | | |
|----------|----------|---|
| ADTRS1 | ADTRS0 | ハードウェア・トリガ信号の選択 |
| 0 | 0 | タイマ・チャンネル 1 のカウント完了またはキャプチャ完了割り込み信号 (INTTM01) |
| 0 | 1 | ELC で選択されたイベント信号 |
| 1 | 0 | リアルタイム・クロック割り込み信号 (INTRTC) |
| 1 | 1 | 12 ビット・インターバル・タイマ割り込み信号 (INTIT) |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

基準電圧源の設定

- ・ A/D コンバータ・モード・レジスタ 2 (ADM2)
基準電圧源の設定

略号 : ADM2

| | | | | | | | |
|---------|---------|--------|---|-------|-----|---|-------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| ADREFP1 | ADREFP0 | ADREFM | 0 | ADCRK | AWC | 0 | ADTYP |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

ビット 7-6

| | | |
|---------|---------|-----------------------------------|
| ADREFP1 | ADREFP0 | A/D コンバータの+側の基準電圧源の選択 |
| 0 | 0 | V _{DD} から供給 |
| 0 | 1 | P20/AV _{REFP} /ANI0 から供給 |
| 1 | 0 | 内部基準電圧 (1.45 V) から供給 |
| 1 | 1 | 設定禁止 |

ビット 5

| | |
|--------|-----------------------------------|
| ADREFM | A/D コンバータの-側の基準電圧源の設定 |
| 0 | V _{SS} から供給 |
| 1 | P21/AV _{REFM} /ANI1 から供給 |

ビット 3

| | |
|-------|---|
| ADCRK | 変換結果上限/下限値チェック |
| 0 | ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号 (INTAD) が発生。 |
| 1 | ADCR レジスタ < ADLL レジスタ、ADUL レジスタ < ADCR レジスタのとき割り込み信号 (INTAD) が発生。 |

ビット 2

| | |
|-----|----------------------------|
| AWC | ウェイクアップ機能 (SNOOZE モード) の設定 |
| 0 | SNOOZE モード機能を使用しない |
| 1 | SNOOZE モード機能を使用する |

ビット 0

| | |
|-------|--------------|
| ADTYP | A/D 変換分解能の設定 |
| 0 | 10 ビット分解能 |
| 1 | 8 ビット分解能 |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限値／下限値の設定

- ・変換結果比較上限値設定レジスタ（ADUL）
 - ・変換結果比較下限値設定レジスタ（ADLL）
- 変換結果比較上限値／下限値の設定

略号：ADUL

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------|----------|----------|----------|----------|----------|----------|----------|
| ADUL7 | ADUL6 | ADUL5 | ADUL4 | ADUL3 | ADUL2 | ADUL1 | ADUL0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

略号：ADLL

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------|----------|----------|----------|----------|----------|----------|----------|
| ADLL7 | ADLL6 | ADLL5 | ADLL4 | ADLL3 | ADLL2 | ADLL1 | ADLL0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

入力チャネルの指定

- ・アナログ入力チャネル指定レジスタ（ADS）
A/D 変換するアナログ電圧の入力チャネルを指定

略号：ADS

| | | | | | | | | |
|-------|----------|---|---|----------|----------|----------|----------|----------|
| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| ADISS | 0 | 0 | 0 | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 |
| | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

ビット7、4-0

| ADISS | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 | アナログ入力 チャネル | 入力ソース |
|----------|----------|----------|----------|----------|----------|----------------|---|
| 0 | 0 | 0 | 0 | 0 | 0 | ANI0 | P20/ANI0 端子/AV_{REFP} 端子 |
| 0 | 0 | 0 | 0 | 0 | 1 | ANI1 | P21/ANI1 端子/AV _{REFM} 端子 |
| 0 | 0 | 0 | 0 | 1 | 0 | ANI2 | P22/ANI2 端子 |
| 0 | 0 | 0 | 0 | 1 | 1 | ANI3 | P23/ANI3 端子 |
| 0 | 0 | 0 | 1 | 0 | 0 | ANI4 | P24/ANI4 端子 |
| 0 | 0 | 0 | 1 | 0 | 1 | ANI5 | P25/ANI5 端子 |
| 0 | 0 | 0 | 1 | 1 | 0 | ANI6 | P26/ANI6 端子 |
| 0 | 0 | 0 | 1 | 1 | 1 | ANI7 | P27/ANI7 端子 |
| 0 | 0 | 1 | 0 | 0 | 0 | ANI8 | P150/ANI8 端子 |
| 0 | 0 | 1 | 0 | 0 | 1 | ANI9 | P151/ANI9 端子 |
| 0 | 0 | 1 | 0 | 1 | 0 | ANI10 | P152/ANI10 端子 |
| 0 | 0 | 1 | 0 | 1 | 1 | ANI11 | P153/ANI11 端子 |
| 0 | 0 | 1 | 1 | 0 | 0 | ANI12 | P154/ANI12 端子 |
| 0 | 0 | 1 | 1 | 0 | 1 | ANI13 | P155/ANI13 端子 |
| 0 | 0 | 1 | 1 | 1 | 0 | ANI14 | P156/ANI14 端子 |
| 0 | 1 | 0 | 0 | 0 | 0 | ANI16 | P03/ANI16 端子 |
| 0 | 1 | 0 | 0 | 0 | 1 | ANI17 | P02/ANI17 端子 |
| 0 | 1 | 0 | 0 | 1 | 0 | ANI18 | P147/ANI18 端子 |
| 0 | 1 | 0 | 0 | 1 | 1 | ANI19 | P148/ANI19 端子 |
| 0 | 1 | 0 | 1 | 0 | 0 | ANI20 | P149/ANI20 端子 |
| 1 | 0 | 0 | 0 | 0 | 0 | — | 温度センサ出力電圧 |
| 1 | 0 | 0 | 0 | 0 | 1 | — | 内部基準電圧出力（1.45V） |
| 上記以外 | | | | | | 設定禁止 | |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換完了割り込みの設定

- ・割り込み要求フラグ・レジスタ（IF1H）
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ（MK1H）
割り込み処理禁止

略号：IF1H

| | | | | | | | |
|--------|--------|----------------------------|----------------------------|------|------|-------|----------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| TMIF10 | TRJIF0 | SRIF3 CSIF31 IICIF31 | STIF3 CSIF30 IICIF30 | KRIF | ITIF | RTCIF | ADIF |
| x | x | x | x | x | x | x | 0 |

ビット0

| | |
|----------|-----------------------|
| ADIF | 割り込み要求フラグ |
| 0 | 割り込み要求信号が発生していない |
| 1 | 割り込み要求信号が発生し、割り込み要求状態 |

略号：MK1H

| | | | | | | | |
|--------|--------|-----------------------------|-----------------------------|------|-------|-------|----------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| TMMK10 | TRJMK0 | SRMK3 CSIMK31 IICMK31 | STMK3 CSIMK30 IICMK30 | KRMK | ITIMK | RTCMK | ADMK |
| x | x | x | x | x | x | x | 1 |

ビット0

| | |
|----------|-----------|
| ADMK | 割り込み処理の制御 |
| 0 | 割り込み処理許可 |
| 1 | 割り込み処理禁止 |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

5.6.6 メイン処理

図 5.7 にメイン処理のフローチャートを示します。

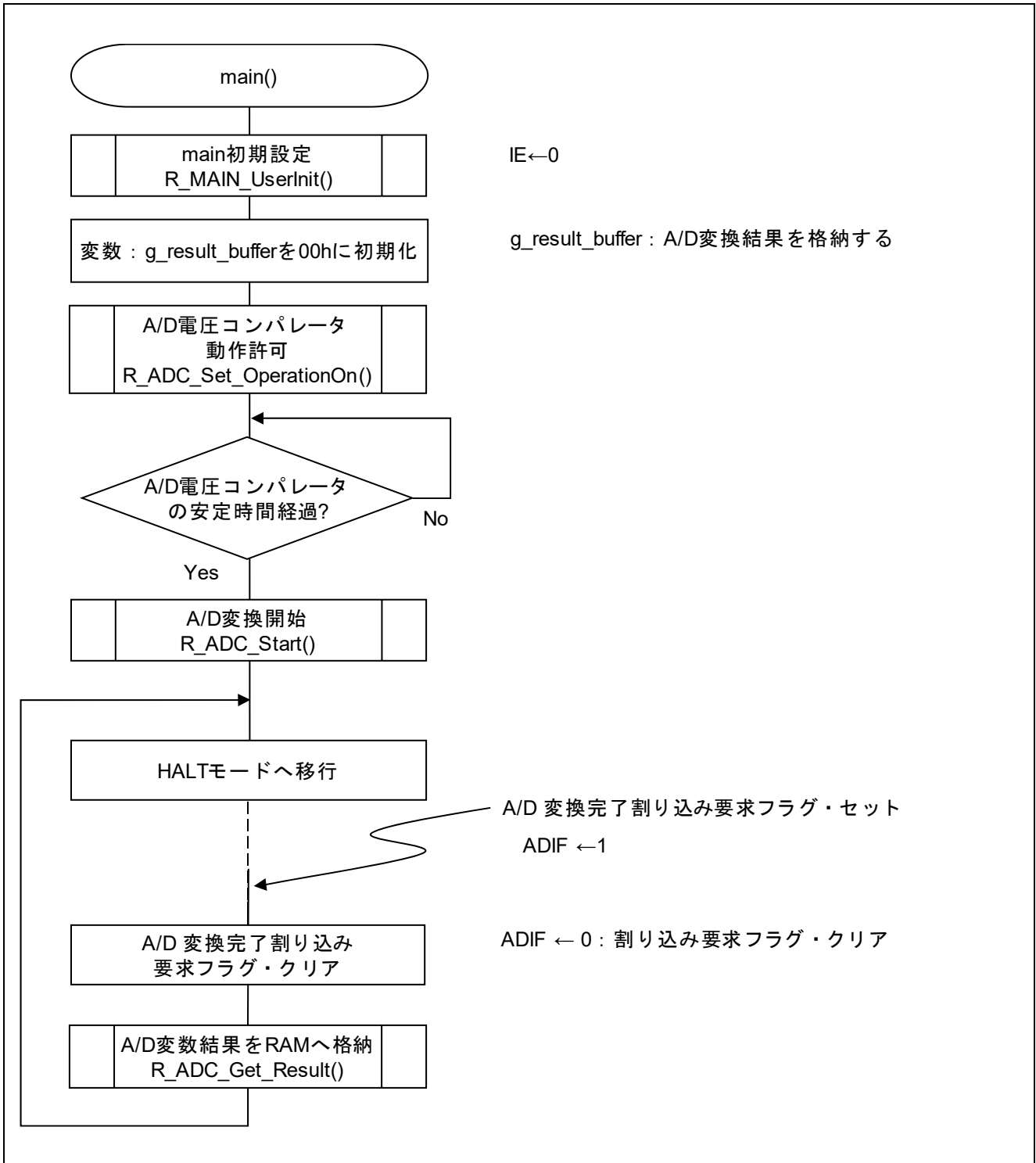


図 5.7 メイン処理

5.6.7 メイン初期設定

図 5.8 にメイン初期設定のフローチャートを示します。

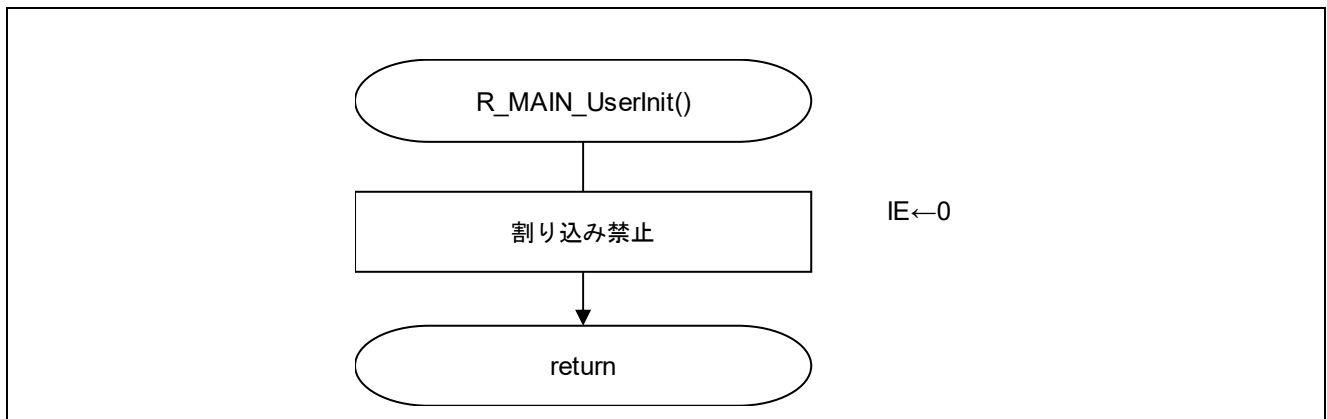


図 5.8 メイン初期設定

5.6.8 A/D 電圧コンパレータ動作許可

図 5.9 に A/D 電圧コンパレータ動作許可のフローチャートを示します。

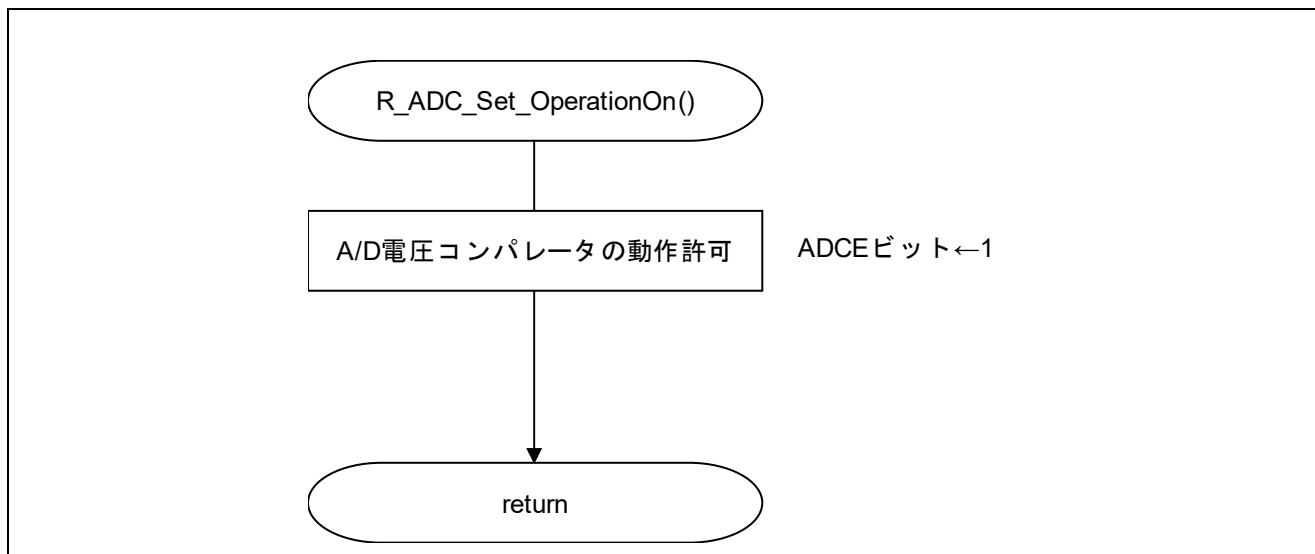


図 5.9 A/D 電圧コンパレータ動作許可

A/D 電圧コンパレータの動作開始

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)
A/D 電圧コンパレータの動作制御

略号 : ADM0

| | | | | | | | |
|------|------|-----|-----|-----|-----|-----|----------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| ADCS | ADMD | FR2 | FR1 | FR0 | LV1 | LV0 | ADCE |
| x | x | x | x | x | x | x | 1 |

ビット 0

| | |
|----------|--------------------------|
| ADCE | A/D 電圧コンパレータの動作制御 |
| 0 | A/D 電圧コンパレータの動作停止 |
| 1 | A/D 電圧コンパレータの動作許可 |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

5.6.9 A/D 変換開始

図 5.10 に A/D 変換開始のフローチャートを示します。

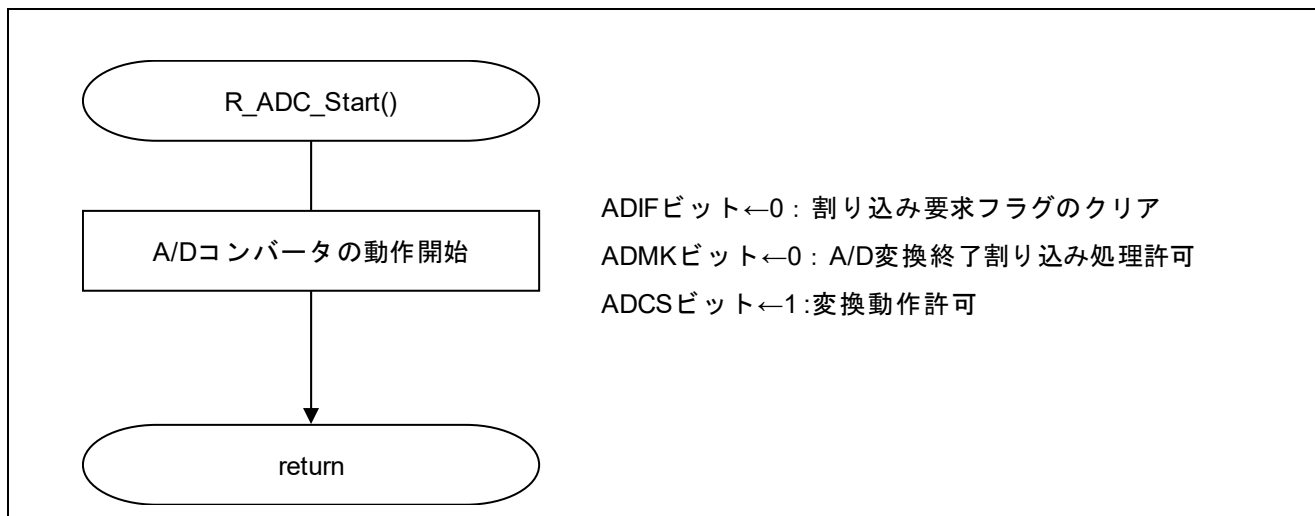


図 5.10 A/D 変換開始

変換動作開始

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)
A/D 変換動作の制御

略号: ADM0

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------|------|-----|-----|-----|-----|-----|------|
| ADCS | ADMD | FR2 | FR1 | FR0 | LV1 | LV2 | ADCE |
| 1 | x | x | x | x | x | x | 1 |

ビット 7

| ADCS | A/D 変換動作の制御 |
|----------|---------------|
| 0 | 変換動作停止 |
| 1 | 変換動作許可 |

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

5.6.10 A/D 変換結果を RAM へ格納

図 5.11 に A/D 変換結果を RAM へ格納のフローチャートを示します。

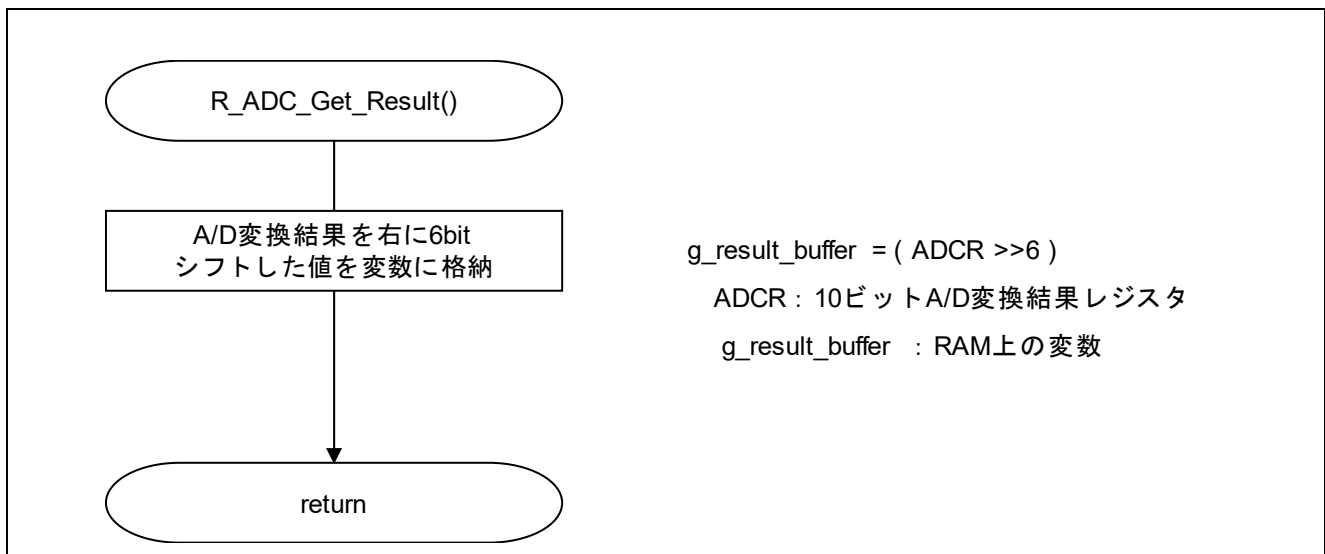


図 5.11 A/D 変換結果を RAM へ格納

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact>

| | |
|------|---|
| 改訂記録 | RL78/G14 A/D コンバータ（ソフトウェア・トリガ、連続変換モード） CC-RL |
|------|---|

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2017.05.31 | — | 初版発行 |
| | | | |

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれかに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記どうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>