

RL78/G24

A/D コンバータ（アドバンスド・モード OFF）

要旨

本アプリケーションノートでは、RL78/G24 の A/D コンバータ（アドバンスド・モード OFF）の動作を、2 種類の使用例を用いて説明します。

A/D コンバータ（アドバンスド・モード ON）での動作についてはアプリケーションノート「RL78/G24 A/D コンバータ（アドバンスド・モード ON）（R01AN6973）」を参照してください。

動作確認デバイス

RL78/G24

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 使用例、動作説明	4
1.1 使用例 1: ソフトウェア・トリガ・ノーウエイト・モード (内部基準電圧)	4
1.1.1 仕様概要	4
1.1.2 動作説明	5
1.2 使用例 2: ハードウェア・トリガ・ノーウエイト・モード (スキャン・モード)	7
1.2.1 仕様概要	7
1.2.2 動作説明	8
2. 動作確認条件	10
3. ハードウェア説明	11
3.1 使用例 1: ソフトウェア・トリガ・ノーウエイト・モード (内部基準電圧)	11
3.1.1 ハードウェア構成例	11
3.1.2 使用端子一覧	11
3.2 使用例 2: ハードウェア・トリガ・ノーウエイト・モード (スキャン・モード)	12
3.2.1 ハードウェア構成例	12
3.2.2 使用端子一覧	12
4. ソフトウェア説明	13
4.1 使用例 1: ソフトウェア・トリガ・ノーウエイト・モード (内部基準電圧)	13
4.1.1 スマート・コンフィグレータの設定	13
4.1.1.1 システム設定	13
4.1.1.2 コンポーネントの設定	15
4.1.2 フォルダ構成	16
4.1.3 オプション・バイトの設定一覧	17
4.1.4 定数一覧	17
4.1.5 変数一覧	17
4.1.6 関数一覧	18
4.1.7 関数仕様	18
4.1.8 フローチャート	19
4.1.8.1 メイン処理	19
4.1.8.2 R_Config_ADC_Create_UserInit 関数	19
4.1.8.3 r_Config_ADC_interrupt 関数	20
4.2 使用例 2: ハードウェア・トリガ・ノーウエイト・モード (スキャン・モード)	21
4.2.1 スマート・コンフィグレータの設定	21
4.2.1.1 システム設定	21
4.2.1.2 コンポーネントの設定	23
4.2.2 フォルダ構成	25
4.2.3 オプション・バイトの設定一覧	26
4.2.4 定数一覧	26
4.2.5 変数一覧	26
4.2.6 関数一覧	27
4.2.7 関数仕様	27
4.2.8 フローチャート	28
4.2.8.1 メイン処理	28

4.2.8.2 r_Config_ADC_interrupt 関数.....	28
5. サンプルコード	29
6. 参考ドキュメント.....	29
改訂記録.....	30

1. 使用例、動作説明

1.1 使用例 1: ソフトウェア・トリガ・ノーウエイト・モード (内部基準電圧)

1.1.1 仕様概要

使用例 1 ではセレクト・モードを使用し、内部基準電圧と、ANI2 を交互に変換し、変換結果を内蔵 RAM の変数に格納します。

表 1-1 に、チャンネル設定例を示します。

表 1-1 チャンネル設定例 (使用例 1)

	アドバンスド・モード	ウエイト・モード	変換モード
設定	OFF	ノーウエイト・モード	セレクト・モード ワンショット変換モード

	チャンネル設定条件		
	トリガ・モード ADM1.ADTMDn[1:0]	アナログ入力チャンネル ADS.ADISS, ADSn[4:0]	A/D 変換結果 レジスタ
設定	ソフトウェア・トリガ ノーウエイト・モード 00B	内部基準電圧選択時 100001B ANI2 選択時 000010B	ADCR

表 1-2 に使用する周辺機能と用途を示します。

表 1-2 使用する周辺機能と用途 (使用例 1)

周辺機能	用途
A/D コンバータ (アドバンスド・モード OFF)	内部基準電圧と P22 / ANI2 端子アナログ入力電圧を A/D 変換する。

1.1.2 動作説明

A/D コンバータの設定を以下に示します。

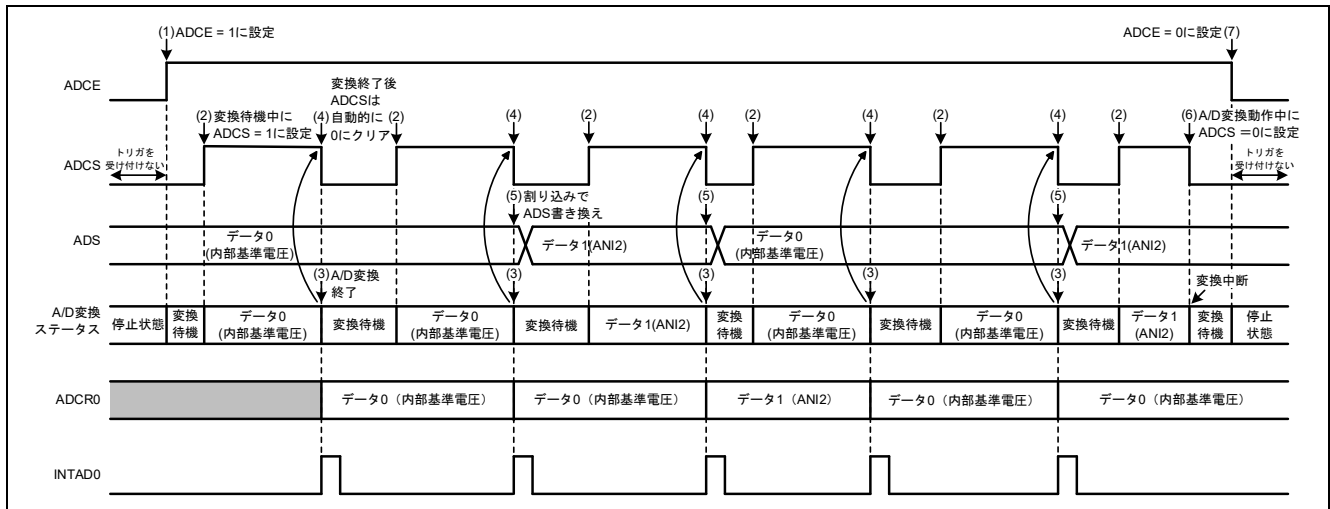
<設定>

- A/D コンバータで標準モードを使用します。
- 分解能設定は 12 ビットを設定します。
- A/D コンバータの+側の基準電圧として AV_{REFP} を設定し、A/D コンバータの-側の基準電圧として AV_{REFM} を設定します。
- トリガ・モードはソフトウェア・トリガ・ノーウエイト・モードを設定します。
- 動作モードはワンショット・セレクト・モード、A/D チャンネルの選択は内部基準電圧を設定します。
- 動作電圧モードは標準モード 2 で、変換時間は $219/f_{CLK}$ を設定します。
- A/D 変換結果比較上限値 (ADUL) は 255、下限値 (ADLL) は 0 を設定します。^注
- A/D 変換終了割り込み (INTAD0) を許可します。

注 12 ビット分解能選択時の A/D 変換結果上限/下限値の設定値は、ADCRn[11:4]ビットを ADUL レジスタおよび ADLL レジスタと比較します。詳細は「RL78/G24 ユーザーズマニュアルハードウェア編」の「20.3.16 変換結果比較上限値設定レジスタ (ADUL)」と「20.3.17 変換結果比較下限値設定レジスタ (ADLL)」を参照してください。

図 1-1 に A/D コンバータの動作を示します。

図 1-1 A/D コンバータの動作 (使用例 1)



- (1) 停止状態で、A/D コンバータ・モード・レジスタ 0 (ADM0) の ADCE ビットを 1 に設定すると、A/D 変換待機状態となります。
- (2) ソフトウェアで安定待ち時間 (1 μ s + 変換クロック (fAD) の 2 クロック) をカウント後、ADM0 レジスタの ADCS ビットを 1 に設定することで、アナログ入力チャネル指定レジスタ (ADS) で指定されたアナログ入力の A/D 変換を行います。
- (3) A/D 変換が終了すると、変換結果を A/D 変換結果レジスタ (ADCR、および ADCR0) に格納し、A/D 変換終了割り込み要求信号 (INTAD0) を発生します。
- (4) A/D 変換が終了後、ADCS ビットは自動的に 0 にクリアされ、A/D 変換待機状態となります。
- (5) 割り込みで ADS レジスタを書き換えます。内部基準電圧の 2 回目の割り込み、ANI2 の 1 回目の割り込みのタイミングで ADS レジスタを切り替えます。
- (6) 変換動作中に ADCS = 0 に設定すると、現在の A/D 変換は中断され、A/D 変換待機状態となります。
- (7) A/D 変換待機中に ADCE = 0 に設定すると、A/D コンバータは停止状態になります。A/D 変換待機中にハードウェア・トリガが入力されても、A/D 変換は開始しません。

備考 内部基準電圧を ADS レジスタに設定後の 1 回目の変換結果は使用できないため、2 回目の変換結果を内蔵 RAM の変数に格納するサンプルプログラムになっています。詳細設定フローは、「RL78/G24 ユーザーズマニュアル ハードウェア編」の「20.7.6 温度センサ出力電圧/内部基準電圧を選択時の設定 (例 ソフトウェア・トリガ・ノーウエイト・モード、ワンショット変換モード時)」を参照してください。

1.2 使用例 2 : ハードウェア・トリガ・ノーウエイト・モード (スキャン・モード)

1.2.1 仕様概要

使用例 2 ではスキャン・モードを使用し、ハードウェア・トリガ (リアルタイム・クロックによるリアルタイム・クロック割り込み : 0.5 秒に 1 度) によって P22 / ANI2 端子、P23 / ANI3 端子、P24 / ANI4 端子、P25 / ANI5 端子に入力されたアナログ入力電圧を A/D 変換します。A/D 変換終了後、変換結果を内蔵 RAM の変数に格納します。

表 1-3 に、チャンネル設定例を示します。

表 1-3 チャンネル設定例 (使用例 2)

	アドバンスド・モード	ウエイト・モード	変換モード	
設定	OFF	ノーウエイト・モード	スキャン・モード ワンショット変換モード	

	チャンネル設定条件			
	トリガ・モード ADM1.ADTMDn[1:0]	ハードウェア・トリガ信号 ADM1.ADTRSn[2:0]	アナログ入力チャンネル ADS.ADISS, ADSn[4:0]	A/D 変換結果レジスタ
設定	ハードウェア・トリガ・ノーウエイト・モード 10B	INTRTC 信号 010B	ANI2-ANI5 000100B	ADCR0 ADCR1 ADCR2 ADCR3

表 1-4 に使用する周辺機能と用途を示します。

表 1-4 使用する周辺機能と用途 (使用例 2)

周辺機能	用途
A/D コンバータ (アドバンスド・モード OFF)	P22 / ANI2 端子、P23 / ANI3 端子、P24 / ANI4 端子、P25 / ANI5 端子のアナログ入力電圧を A/D 変換する。
リアルタイム・クロック (RTC)	リアルタイム・クロック割り込み信号 (INTRTC) をハードウェア・トリガとして使用する。

1.2.2 動作説明

A/D コンバータの設定を以下に示します。

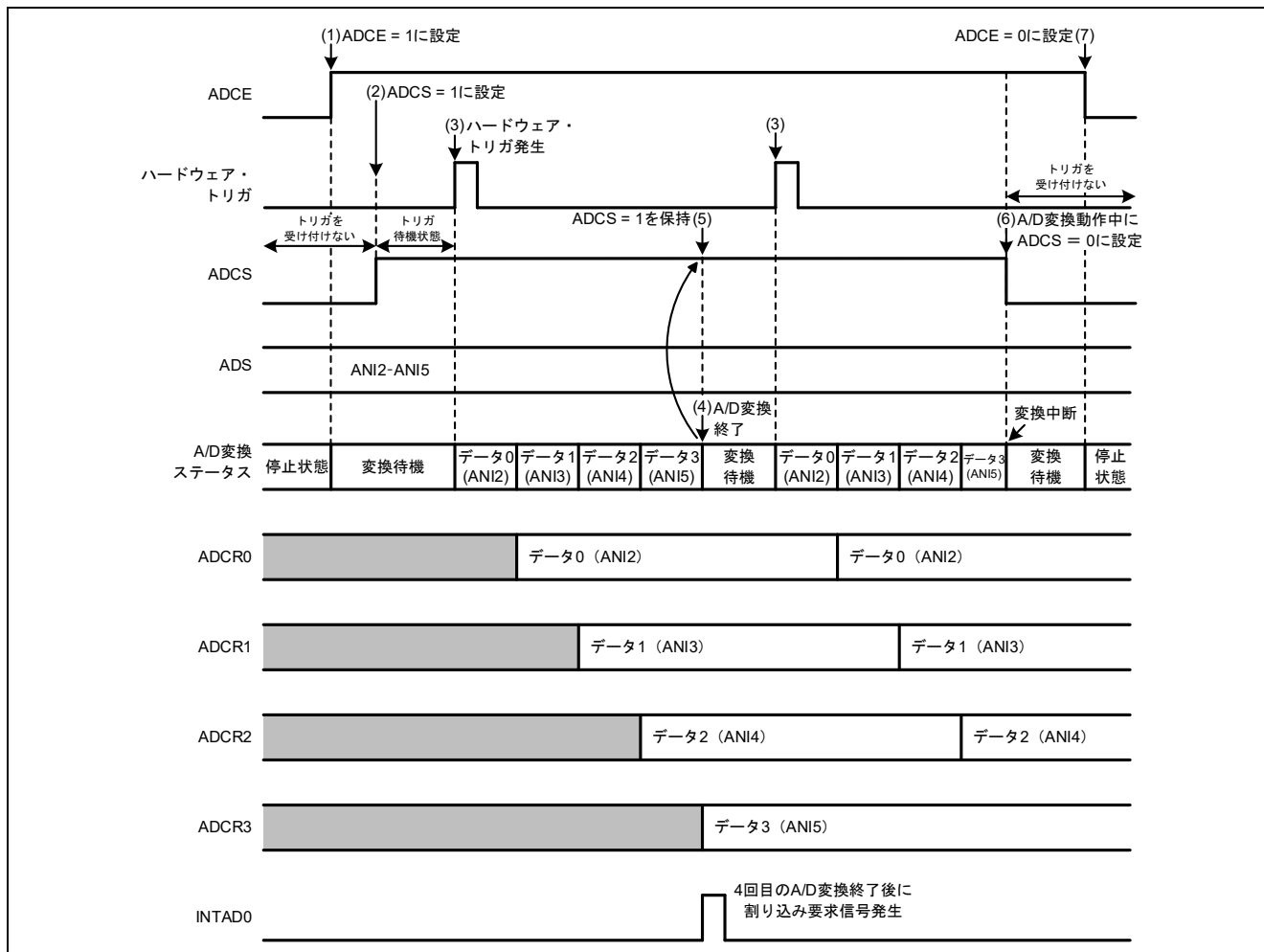
<設定>

- A/D コンバータで標準モードを使用します。
- 分解能設定は 12 ビットを設定します。
- A/D コンバータの+側の基準電圧として AV_{REFP} を設定し、A/D コンバータの-側の基準電圧として AV_{REFM} を設定します。
- トリガ・モードはハードウェア・トリガ・ノーウエイト・モード、INTRTC (0.5 秒間隔のリアルタイム・クロック割り込み信号) を設定します。
- 動作モードはワンショット・スキャン・モード、A/D チャンネルの選択は ANI2-ANI5 を設定します。
- 動作電圧モードは標準モード 1 で、変換時間は $258/f_{CLK}$ を設定します。
- A/D 変換結果比較上限値 (ADUL) は 255、下限値 (ADLL) は 0 を設定します。^注
- A/D 変換終了割り込み (INTAD0) を許可します。

注 12 ビット分解能選択時の A/D 変換結果上限/下限値の設定値は、ADCRn[11:4]ビットを ADUL レジスタおよび ADLL レジスタと比較します。詳細は「RL78/G24 ユーザーズマニュアルハードウェア編」の「20.3.16 変換結果比較上限値設定レジスタ (ADUL)」と「20.3.17 変換結果比較下限値設定レジスタ (ADLL)」を参照してください。

図 1-2 に A/D コンバータの動作を示します。

図 1-2 A/D コンバータの動作 (使用例 2)



- (1) 停止状態で、A/D コンバータ・モード・レジスタ 0 (ADM0) の ADCE ビットを 1 に設定すると、A/D 変換待機状態となります。
- (2) ソフトウェアで安定待ち時間 (1 μ s + 変換クロック (fAD) の 2 クロック) をカウント後、ADM0 レジスタの ADCS ビットを 1 に設定することで、ハードウェア・トリガ待機状態となります (この段階では変換を開始しません)。なお、ハードウェア・トリガ待機状態のとき、ADCS = 1 に設定しても、A/D 変換は開始しません。
- (3) ADCS = 1 の状態で、ハードウェア・トリガ INTRTC が発生すると、アナログ入力チャネル指定レジスタ (ADS) で指定されたスキャン 0 ~ スキャン 3 までの 4 つのアナログ入力チャネルの A/D 変換を行います。A/D 変換はスキャン 0 で指定されたアナログ入力チャネルから順に行います。
- (4) 4 つのアナログ入力チャネルの A/D 変換は連続して行われ、変換が完了するごとに変換結果を A/D 変換結果レジスタ (ADCRn) に格納し、4 チャンネルの A/D 変換終了直後に A/D 変換終了割り込み要求信号 (INTAD0) を発生します。
- (5) 4 チャンネルの A/D 変換が終了後、ADCS ビットは 1 の設定のまま、A/D 変換待機状態となります。
- (6) 変換動作中に ADCS = 0 に設定すると、現在の A/D 変換は中断され、A/D 変換待機状態となります。ただし、この状態では A/D コンバータは停止状態になりません。
- (7) A/D 変換待機中に ADCE = 0 に設定すると、A/D コンバータは停止状態になります。ADCS = 0 のとき、ハードウェア・トリガが入力されても無視され、A/D 変換は開始しません。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2-1 動作確認条件

項目	内容
使用マイコン	RL78/G24 (R7F101GLG)
動作周波数	アドバンスド・モード使用時 <ul style="list-style-type: none"> 高速オンチップ・オシレータ・クロック (f_{HOCO}) : 8MHz PLL 発振回路出力 (f_{PLL}) : 96MHz CPU/周辺ハードウェア・クロック (f_{CLK}) : 24MHz
動作電圧	<ul style="list-style-type: none"> 3.3V (2.7V~5.5V で動作可能) LVD0 動作 (V_{LVD0}) : リセット・モード 立ち上がり時 TYP. 2.97V 立ち下がり時 TYP. 2.91V
統合開発環境 (CS+)	ルネサスエレクトロニクス製 CS+ for CC V8.12.00
C コンパイラ (CS+)	ルネサスエレクトロニクス製 CC-RL V1.14.00
統合開発環境 (e ² studio)	ルネサスエレクトロニクス製 e ² studio 2024-10 (24.10.0)
C コンパイラ (e ² studio)	ルネサスエレクトロニクス製 CC-RL V1.14.00
統合開発環境 (IAR)	IAR システム製
C コンパイラ (IAR)	IAR Embedded Workbench for Renesas RL78 V5.10.3
スマート・コンフィグレータ	V.1.11.0
ボードサポートパッケージ (r_bsp)	V.1.70
エミュレータ	CS+, e ² studio : COM ポート IAR : E2 エミュレータ Lite
使用ボード	RL78/G24 Fast Prototyping Board (RTK7RLG240C00000BJ)

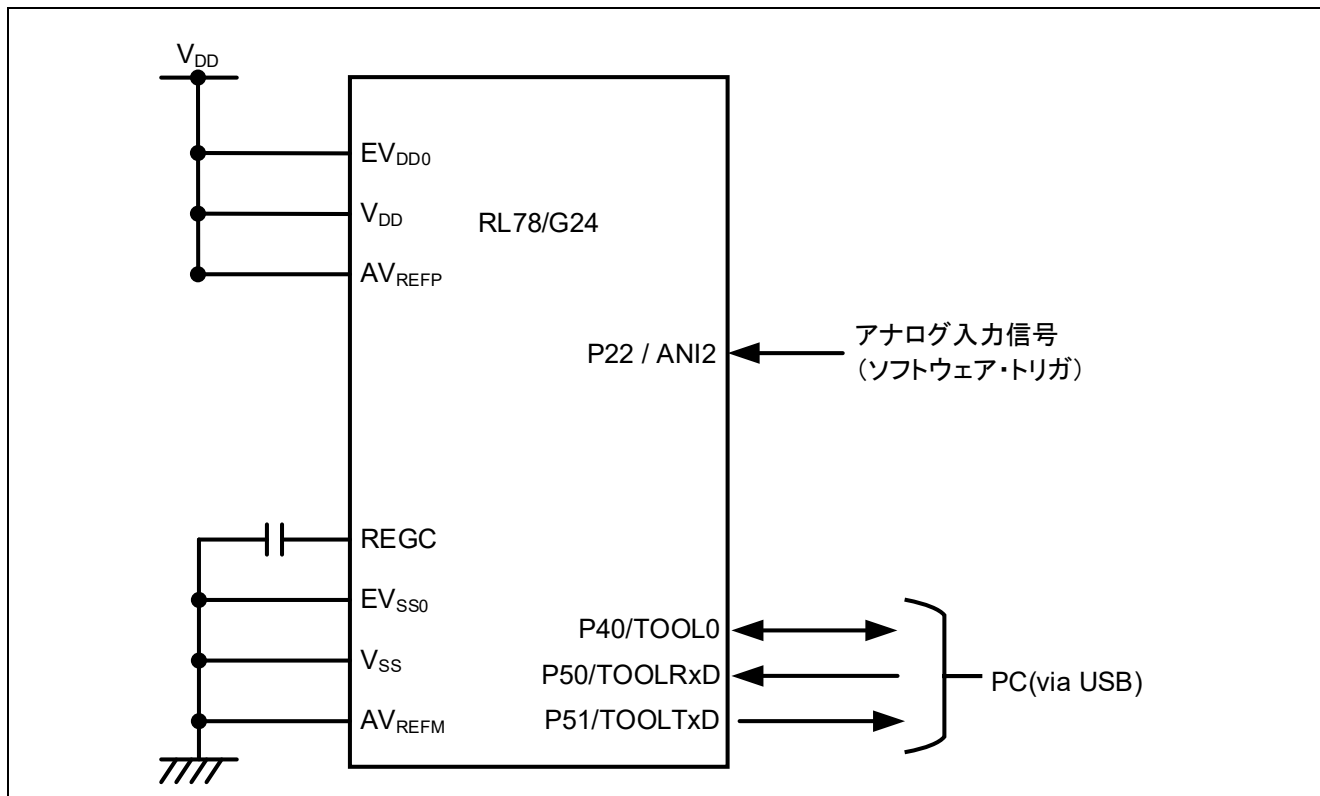
3. ハードウェア説明

3.1 使用例 1: ソフトウェア・トリガ・ノーウエイト・モード (内部基準電圧)

3.1.1 ハードウェア構成例

図 3-1 に使用例 1 のハードウェア構成例を示します。

図 3-1 ハードウェア構成例



- 注意 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください (入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい)。
- 注意 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注意 3. V_{DD} は LVD0 にて設定したリセット解除電圧 (V_{LVD0}) 以上にしてください。

3.1.2 使用端子一覧

表 3-1 に使用端子と機能を示します。

表 3-1 使用端子と機能

端子名	入出力	内容
P22 / ANI2	入力	A/D コンバータ アナログ入力

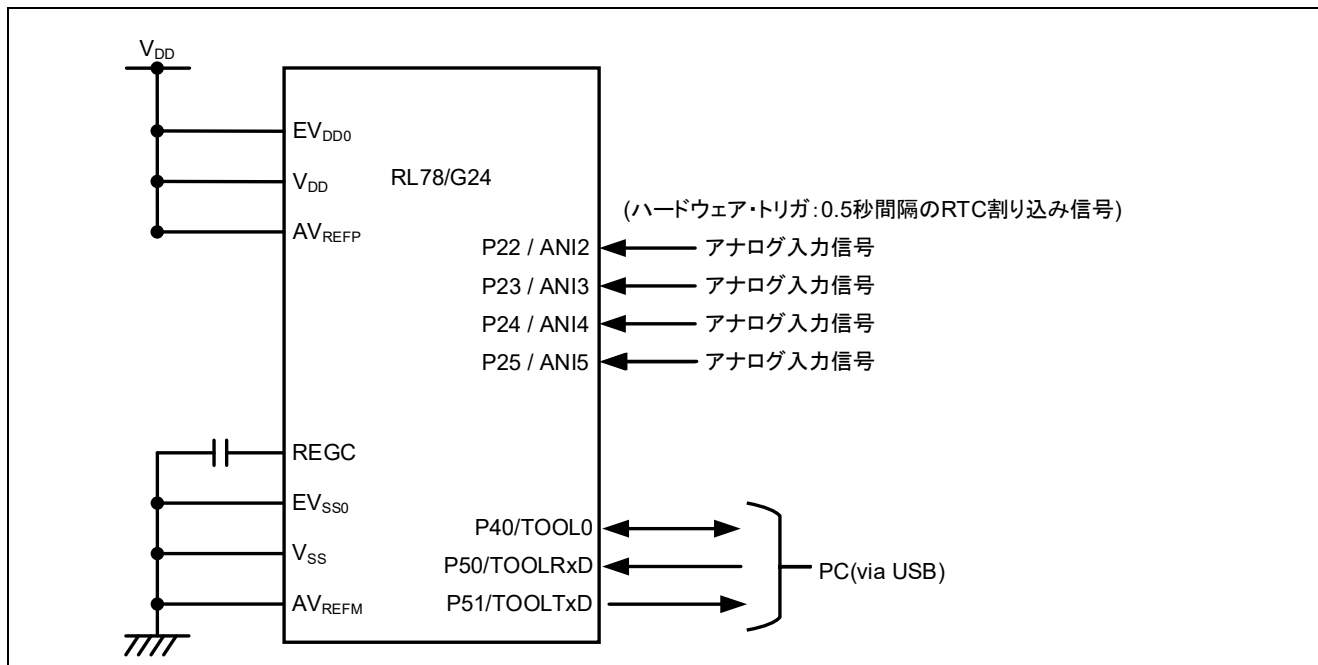
注意 本アプリケーションノートは、使用端子のみを端子処理しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

3.2 使用例 2 : ハードウェア・トリガ・ノーウエイト・モード (スキャン・モード)

3.2.1 ハードウェア構成例

図 3-2 に使用例 2 のハードウェア構成例を示します。

図 3-2 ハードウェア構成例



- 注意 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。
- 注意 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注意 3. V_{DD} は $LVD0$ にて設定したリセット解除電圧 (V_{LVD0}) 以上にしてください。

3.2.2 使用端子一覧

表 3-2 に使用端子と機能を示します。

表 3-2 使用端子と機能

端子名	入出力	内容
P22 / ANI2	入力	A/D コンバータ アナログ入力
P23 / ANI3	入力	A/D コンバータ アナログ入力
P24 / ANI4	入力	A/D コンバータ アナログ入力
P25 / ANI5	入力	A/D コンバータ アナログ入力

注意 本アプリケーションノートは、使用端子のみを端子処理しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

4. ソフトウェア説明

4.1 使用例 1：ソフトウェア・トリガ・ノーウエイト・モード（内部基準電圧）

4.1.1 スマート・コンフィグレータの設定

本サンプルプログラムにおけるスマート・コンフィグレータの設定を示します。スマート・コンフィグレータの設定における各表の項目、設定内容は設定画面の表記で記載しています。

4.1.1.1 システム設定

本サンプルプログラムで使用しているシステム設定を以下に示します。

なお、本サンプルプログラムで使用しているシステム設定は、統合開発環境 e² studio と CS+は同じですが、IAR は異なります。ご使用の環境に合わせて適切な設定を行ってください。

まず、図 4-1 に本サンプルプログラム（e² studio、CS+）で使用しているシステム設定を示します。

RL78/G24 Fast Prototyping Board (RTK7RLG240C00000BJ) で COM port デバッグを行う場合、統合開発環境（e² studio、CS+）内の設定を適切に行う必要があります。詳細は、「RL78/G24 Fast Prototyping Board ユーザーズマニュアル（R20UT5091J）」の「7.1 e² studio で COM port デバッグを使用する場合」と「7.2 CS+を COM port デバッグを使用する場合」を参照してください。

図 4-1 システム設定（e² studio、CS+）



次に、図 4-2 に本サンプルプログラム (IAR) で使用しているシステム設定を示します。

図 4-2 システム設定 (IAR)

システム設定

オンチップ・デバッグ設定

オンチップ・デバッグ動作設定

使用しない エミュレータを使う COMポート

エミュレータ設定

E2 E2 Lite

疑似RRM/DMM機能設定

使用しない 使用する

Start/Stop関数機能設定

使用しない 使用する

通過ポイント機能設定

使用しない 使用する

トレース機能設定

使用しない 使用する

セキュリティID設定

セキュリティIDを設定する

セキュリティID

セキュリティID認証失敗時の設定

フラッシュ・メモリのデータを消去しない フラッシュ・メモリのデータを消去する

4.1.1.2 コンポーネントの設定

本サンプルプログラムで使用しているコンポーネントの設定を以下に示します。

表 4-1 コンポーネントの設定 (A/D コンバータ)

項目	内容
コンポーネント	A/D コンバータ
コンフィグレーション名	Config_ADC
リソース	ADC
動作モード	アドバンスド・モード

図 4-3 A/D コンバータの設定

The screenshot shows the configuration interface for the A/D converter. The settings are as follows:

- コンバータ動作設定:**
 - 停止 (Selected) / 許可
- 分解能設定:**
 - 10ビット / 8ビット / 12ビット (Selected)
- VREF(+) 設定:**
 - VDD / AVREFP (Selected) / 内部基準電圧
- VREF(-) 設定:**
 - VSS / AVREFM (Selected)
- トリガ・モード設定:**
 - ソフトウェア・トリガ・ノーウェイト・モード (Selected)
 - ソフトウェア・トリガ・ウェイト・モード
 - ハードウェア・トリガ・ノーウェイト・モード
 - ハードウェア・トリガ・ウェイト・モード
- INTTM01:** (Dropdown menu)
- 動作モード設定:**
 - 連続セレクト・モード / 連続スキャン・モード
 - ワンショット・セレクト・モード (Selected) / ワンショット・スキャン・モード
- A/Dチャンネルの選択:** 内部基準電圧出力
- 変換時間設定:**
 - fCLKは32 MHz以下に設定してください。
 - 変換時間モード: 標準2
 - 変換時間: 183/fCLK (7.625 μs)
- 変換結果上限/下限値設定:**
 - ADLL ≧ ADCRn ≧ ADULで割り込み要求信号(INTAD0)を発生 (Selected)
 - ADUL < ADCRnまたはADLL > ADCRnで割り込み要求信号(INTAD0)を発生
 - 上限値(ADUL): 255
 - 下限値(ADLL): 0
- 割り込み設定:**
 - A/Dの割り込み許可(INTAD0) (Checked)
 - 優先順位: レベル3(低優先順位)

Callouts in the image indicate the following changes:

- チェックをつける (Checkmark)
- 内部基準電圧に変更 (Change to internal reference voltage)
- 標準2に変更 (Change to standard 2)
- 183/fCLKに変更 (Change to 183/fCLK)

4.1.2 フォルダ構成

表 4-2 にサンプルコードの使用するソースファイル/ヘッダファイルの構成を示します。なお、統合開発環境で自動生成されるファイル、bsp 環境のファイルは除きます。

表 4-2 フォルダ構成

フォルダ、ファイル名	説明	スマート・コンフィグレータを使用
\r01an6992_adc_nomal_mode_internal_reference_voltage<DIR> ^{注1}	サンプルコードのフォルダ	
\src<DIR>	プログラム格納用フォルダ	
main.c	サンプルコードソースファイル	
\smc_gen<DIR>	スマート・コンフィグレータ生成フォルダ	√
\Config_ADC<DIR>	ADC 用プログラム格納フォルダ	√
Config_ADC.c	ADC 用ソースファイル	√
Config_ADC.h	ADC 用ヘッダファイル	√
Config_ADC_user.c	ADC 用割り込みソースファイル	√
¥general<DIR>	初期化、共通プログラム格納フォルダ	√
¥r_bsp<DIR>	BSP 用プログラム格納フォルダ	√
¥r_config<DIR>	プログラム格納フォルダ	√

補足 ” <DIR> ” は、ディレクトリを意味します。

注1. IAR 版のサンプルコードは r01an6992_adc_nomal_mode_internal_reference_voltage.ipcf を格納しています。ipcf ファイルについては、「RL78 スマート・コンフィグレータ ユーザーガイド : IAR 編 (R20AN0581)」を確認してください。

4.1.3 オプション・バイトの設定一覧

表 4-3 にオプション・バイト設定を示します。

表 4-3 オプション・バイト設定

アドレス	設定値	内容
000C0H/040C0H	1110 1111B (EFH)	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/040C1H	1111 1011B (FBH)	LVD0 リセット・モード 検出電圧：立ち上がり 2.97V/立下り 2.91V
000C2H/040C2H	1110 1010B (EAH)	フラッシュ動作モード：高速メインモード 高速オンチップ・オシレータの周波数：8MHz
000C3H/040C3H	1000 0101B (85H)	オンチップ・デバッグ動作許可

4.1.4 定数一覧

本サンプルコードでは定数は使用しません。

4.1.5 変数一覧

表 4-4 に本サンプルコードで使用する変数一覧を以下に示します。

表 4-4 サンプルコードで使用する変数

変数名	型	内容	使用関数
g_result_buffer	uint16_t	A/D 変換結果格納	r_Config_ADC_interrupt
g_adc_flg	uint16_t	A/D 変換実行フラグ	r_Config_ADC_interrupt

4.1.6 関数一覧

表 4-5 にサンプルコードで使用する関数を示します。ただし、スマート・コンフィグレータで生成された関数の内、変更を行っていないものは除きます。

表 4-5 関数一覧

関数名	概要	ソースファイル
main	メイン処理	main.c
R_Config_ADC_Create_UserInit	P22/ANI2 初期設定	Config_TRD0_user.c
r_Config_ADC_interrupt	A/D コンバータ割り込み処理	Config_TRD0_user.c

4.1.7 関数仕様

サンプルコードの関数仕様を示します。

[関数名] main

概要	メイン処理
ヘッダ	r_smc_entry.h
宣言	void main (void);
説明	A/D コンバータの動作を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_Config_ADC_Create_UserInit

概要	P22/ANI2 初期設定
ヘッダ	r_cg_macrodriver.h、r_cg_userdefine.h、Config_ADC.h
宣言	static void __near r_Config_ADC_ad0_interrupt(void);
説明	P22/ANI2 の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] r_Config_ADC_interrupt

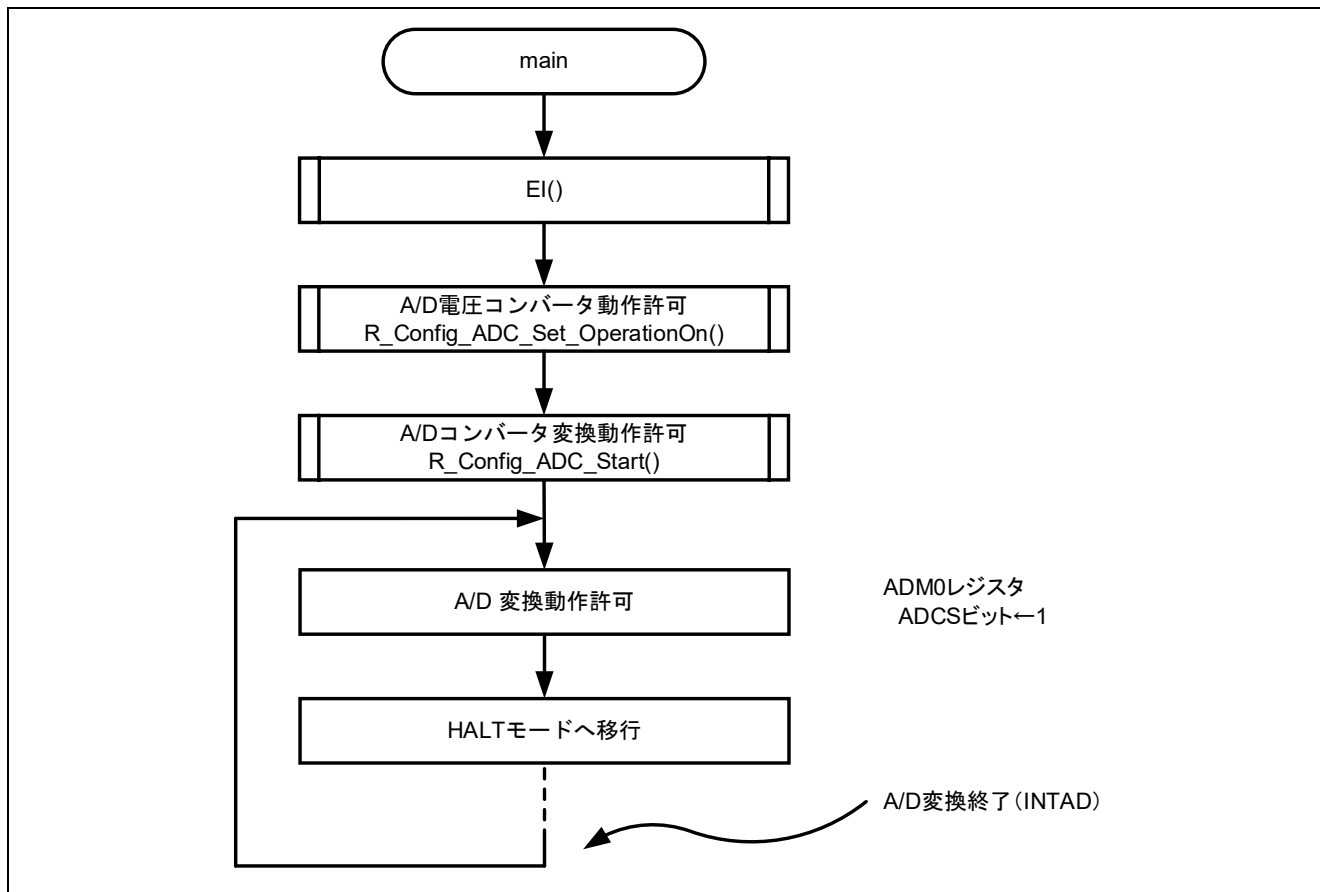
概要	A/D コンバータ割り込み処理
ヘッダ	r_cg_macrodriver.h、r_cg_userdefine.h、Config_ADC.h
宣言	static void __near r_Config_ADC_ad0_interrupt(void);
説明	g_adc_flg が 1 の時に A/D 変換結果を ADCR レジスタから読み出し、内蔵 RAM の変数に格納します。また、入力チャネルの内部基準電圧と ANI2 を交互に切り替えます。
引数	なし
リターン値	なし
備考	なし

4.1.8 フローチャート

4.1.8.1 メイン処理

図 4-4 にメイン処理のフローチャートを示します。

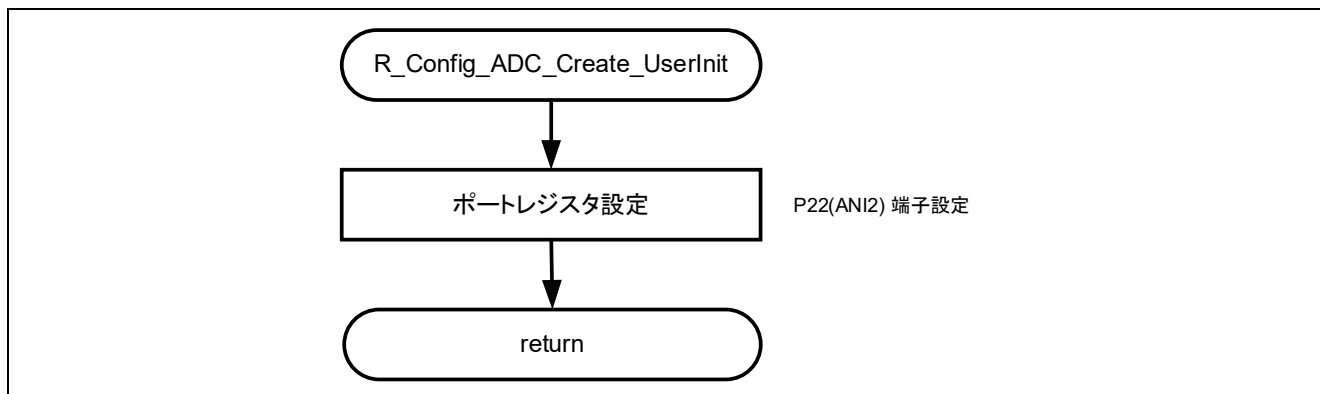
図 4-4 メイン処理



4.1.8.2 R_Config_ADC_Create_UserInit 関数

図 4-5 に R_Config_ADC_Create_UserInit のフローチャートを示します。

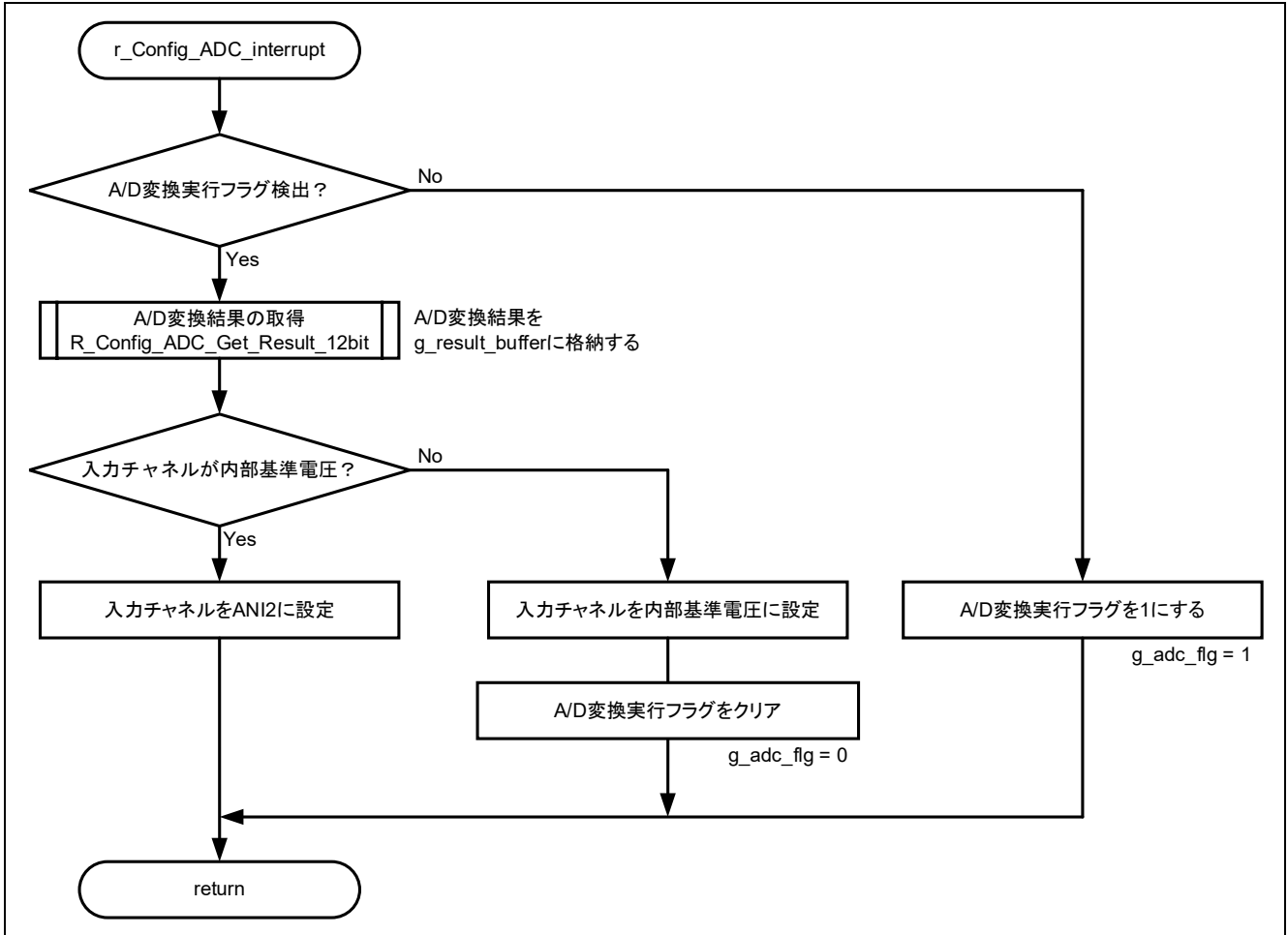
図 4-5 R_Config_ADC_Create_UserInit 関数



4.1.8.3 r_Config_ADC_interrupt 関数

図 4-6 に r_Config_ADC_interrupt のフローチャートを示します。

図 4-6 r_Config_ADC_interrupt 関数



備考 A/D 変換実行フラグ (g_adc_flg) の初期値は 0 です。

4.2 使用例 2 : ハードウェア・トリガ・ノーウエイト・モード (スキャン・モード)

4.2.1 スマート・コンフィグレータの設定

本サンプルプログラムにおけるスマート・コンフィグレータの設定を示します。スマート・コンフィグレータの設定における各表の項目、設定内容は設定画面の表記で記載しています。

4.2.1.1 システム設定

本サンプルプログラムで使用しているシステム設定を以下に示します。

なお、本サンプルプログラムで使用しているシステム設定は、統合開発環境 e² studio と CS+は同じですが、IAR は異なります。ご使用の環境に合わせて適切な設定を行ってください。

まず、図 4-7 に本サンプルプログラム (e² studio、CS+) で使用しているシステム設定を示します。

RL78/G24 Fast Prototyping Board (RTK7RLG240C00000BJ) で COM port デバッグを行う場合、統合開発環境 (e² studio、CS+) 内の設定を適切に行う必要があります。詳細は、「RL78/G24 Fast Prototyping Board ユーザーズマニュアル (R20UT5091J)」の「7.1 e² studio で COM port デバッグを使用する場合」と「7.2 CS+を COM port デバッグ使用する場合」を参照してください。

図 4-7 システム設定 (e² studio、CS+)



次に、図 4-8 に本サンプルプログラム（IAR）で使用しているシステム設定を示します。

図 4-8 システム設定（IAR）



4.2.1.2 コンポーネントの設定

本サンプルプログラムで使用しているコンポーネントの設定を以下に示します。

表 4-6 コンポーネントの設定 (A/D コンバータ)

項目	内容
コンポーネント	A/D コンバータ
コンフィグレーション名	Config_ADC
リソース	ADC
動作モード	アドバンスド・モード

図 4-9 A/D コンバータの設定

The screenshot displays the configuration interface for the A/D converter. Key settings and callouts are as follows:

- コンバータ動作設定:** 停止, 許可. Callout: チェックをつける
- 分解能設定:** 10ビット, 8ビット, 12ビット. Callout: チェックをつける
- VREF(+) 設定:** VDD, AVREFP, 内部基準電圧. Callout: チェックをつける
- VREF(-) 設定:** VSS, AVREFM. Callout: チェックをつける
- トリガ・モード設定:**
 - ソフトウェア・トリガ・ノーウェイト・モード
 - ソフトウェア・トリガ・ウェイト・モード. Callout: チェックをつける
 - ハードウェア・トリガ・ノーウェイト・モード
 - ハードウェア・トリガ・ウェイト・モード. Callout: INTRTCに変更
- INTRTC:** Dropdown menu set to INTRTC. Callout: (INTRTCを設定してください)
- 動作モード設定:**
 - 連続セレクト・モード
 - 連続スキャン・モード. Callout: チェックをつける
 - ワンショット・セレクト・モード
 - ワンショット・スキャン・モード
- A/Dチャンネルの選択:** Dropdown menu set to ANI2-ANI5. Callout: ANI2-ANI5に変更
- 変換時間設定:**
 - fCLKは32 MHz以下に設定してください.
 - 変換時間モード: Dropdown menu set to 標準1. Callout: 標準1に変更
 - 変換時間: Dropdown menu set to 258/fCLK. Callout: 258/fCLKに変更 (10.75 μs)
- 変換結果上限/下限値設定:**
 - ADLL ≦ ADCRn ≦ ADULで割り込み要求信号(INTAD0)を発生
 - ADUL < ADCRnまたはADLL > ADCRnで割り込み要求信号(INTAD0)を発生
 - 上限値(ADUL): Input field with value 255
 - 下限値(ADLL): Input field with value 0
- 割り込み設定:**
 - A/Dの割り込み許可(INTAD0)
 - 優先順位: Dropdown menu set to レベル3(低優先順位)

表 4-7 コンポーネントの設定 (リアルタイム・クロック)

項目	内容
コンポーネント	リアルタイム・クロック
コンフィグレーション名	Config_RTC
リソース	RTC

図 4-10 リアルタイム・クロックの設定

設定

クロック設定

カウント・ソース サブシステム・クロックXR (fSXR) (クロック周波数: 32.768 kHz)

リアルタイム・クロック設定

時間制の選択 12時間制

リアルタイム・クロック初期値設定 2000/01/01 12:00:00

RTC1HZ端子の出力(1Hz)許可

アラーム検出機能設定

アラーム検出機能

アラーム検出初期値

曜日 日曜日 月曜日 火曜日 水曜日
 木曜日 金曜日 土曜日

時:分 12:00

割り込み設定 チェックをつける

定周期割り込み機能(INTRTC) 0.5秒に一度

アラーム割り込み機能(INTRTC)

優先順位 レベル3(低優先順位)

4.2.2 フォルダ構成

表 4-8 にサンプルコードの使用するソースファイル/ヘッダファイルの構成を示します。なお、統合開発環境で自動生成されるファイル、bsp 環境のファイルは除きます。

表 4-8 フォルダ構成

フォルダ、ファイル名	説明	スマート・コンフィグレータを使用
\r01an6992_adc_nomal_mode_scan_mode<DIR> ^{注2}	サンプルコードのフォルダ	
\src<DIR>	プログラム格納用フォルダ	
main.c	サンプルコードソースファイル	
\smc_gen<DIR>	スマート・コンフィグレータ生成フォルダ	√
\Config_ADC<DIR>	ADC 用プログラム格納フォルダ	√
Config_ADC.c	ADC 用ソースファイル	√
Config_ADC.h	ADC 用ヘッダファイル	√
Config_ADC_user.c	ADC 用割り込みソースファイル	√
\Config_RTC<DIR>	RTC 用プログラム格納フォルダ	√
Config_RTC.c	RTC 用ソースファイル	√
Config_RTC.h	RTC 用ヘッダファイル	√
Config_RTC_user.c	RTC 用割り込みソースファイル	√ ^{注1}
¥general<DIR>	初期化、共通プログラム格納フォルダ	√
¥r_bsp<DIR>	BSP 用プログラム格納フォルダ	√
¥r_config<DIR>	プログラム格納フォルダ	√

補足 ” <DIR> ” は、ディレクトリを意味します。

注1. 本サンプルコードでは使用しません。

注2. IAR 版のサンプルコードは r01an6973_adc_advanced_mode_simultaneous_sampling.ipcf を格納しています。ipcf ファイルについては、「RL78 スマート・コンフィグレータ ユーザーガイド : IAR 編 (R20AN0581)」を確認してください。

4.2.3 オプション・バイトの設定一覧

表 4-9 オプション・バイト設定にオプション・バイト設定を示します。

表 4-9 オプション・バイト設定

アドレス	設定値	内容
000C0H/040C0H	1110 1111B (EFH)	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/040C1H	1111 1011B (FBH)	LVD0 リセット・モード 検出電圧：立ち上がり 2.97V/立下り 2.91V
000C2H/040C2H	1110 1010B (EAH)	フラッシュ動作モード：高速メインモード 高速オンチップ・オシレータの周波数：8MHz
000C3H/040C3H	1000 0101B (85H)	オンチップ・デバッグ動作許可

4.2.4 定数一覧

本サンプルコードでは定数は使用しません。

4.2.5 変数一覧

表 4-10 サンプルコードで使用する変数に本サンプルコードで使用する変数一覧を以下に示します。

表 4-10 サンプルコードで使用する変数

変数名	型	内容	使用関数
g_result_buffer[4]	uint16_t	A/D 変換結果格納	r_Config_ADC_interrupt

4.2.6 関数一覧

表 4-11 関数一覧にサンプルコードで使用する関数を示します。ただし、スマート・コンフィグレータで生成された関数の内、変更を行っていないものは除きます。

表 4-11 関数一覧

関数名	概要	ソースファイル
main	メイン処理	main.c
r_Config_ADC_interrupt	A/D コンバータ割り込み処理	Config_TRD0_user.c

4.2.7 関数仕様

サンプルコードの関数仕様を示します。

[関数名] main

概要	メイン処理
ヘッダ	r_smc_entry.h
宣言	void main (void);
説明	RTC、A/D コンバータの動作を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_Config_ADC_interrupt

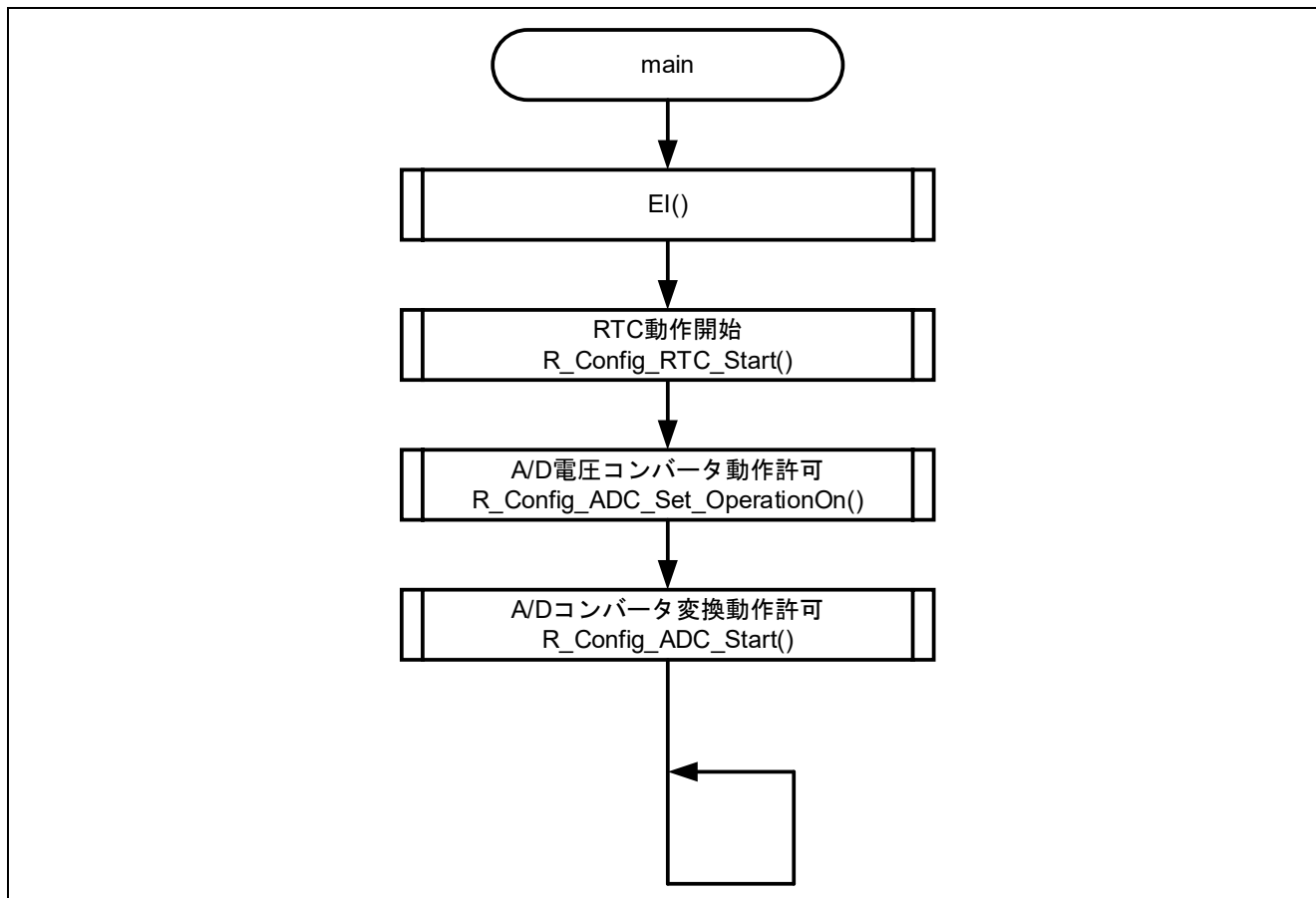
概要	A/D コンバータ割り込み処理
ヘッダ	r_cg_macrodriver.h、r_cg_userdefine.h、Config_ADC.h
宣言	static void __near r_Config_ADC_ad0_interrupt(void);
説明	A/D 変換が終了すると、A/D 変換結果を ADCR0-3 レジスタから読み出し、内蔵 RAM の変数に格納します。
引数	なし
リターン値	なし
備考	なし

4.2.8 フローチャート

4.2.8.1 メイン処理

図 4-11 メイン処理にメイン処理のフローチャートを示します。

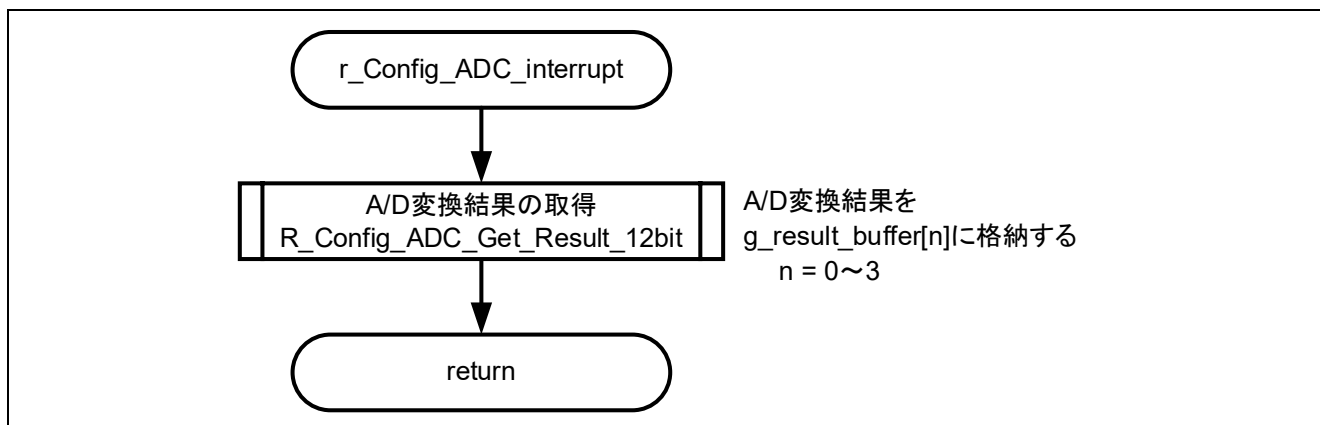
図 4-11 メイン処理



4.2.8.2 r_Config_ADC_interrupt 関数

図 4-12 に r_Config_ADC_interrupt のフローチャートを示します。

図 4-12 r_Config_ADC_interrupt 関数



5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6. 参考ドキュメント

RL78/G24 ユーザーズマニュアル ハードウェア編 (R01UH0961)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015)

RL78/G24 Fast Prototyping Board ユーザーズマニュアル (R20UT5091)

RL78 スマート・コンフィグレータ ユーザーガイド : CS+編 (R20AN0580)

RL78 スマート・コンフィグレータ ユーザーガイド : e² studio 編 (R20AN0579)

RL78 スマート・コンフィグレータ ユーザーガイド : IAR 編 (R20AN0581)

RL78/G24 A/D コンバータ (アドバンスド・モード ON) (R01AN6973)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新版の情報をルネサス エレクトロニクスホームページから入手してください。)

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2024.11.25	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS製品の取り扱いの際は静電気防止を心がけてください。CMOS製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。