

IGBT

R07AN0003JJ0100

Rev.1.00

IGBT の並列使用について

2018.10.05

要旨

本アプリケーションノートでは、IGBT を並列接続で使用する場合における注意事項を説明します。

目次

1. 概要.....	2
2. 定常状態における注意事項.....	3
2.1 $V_{CE(sat)}$ のばらつきが原因で発生する定常状態の電流アンバランス.....	3
2.2 基板や配線の非対称性が原因で発生する定常状態の電流アンバランス.....	4
2.3 $V_{CE(sat)}$ の温度依存性及び素子の熱結合について.....	5
3. 過渡状態における注意事項.....	7
3.1 素子の特性ばらつきにより発生する過渡状態の電流のアンバランス.....	7
3.2 回路レイアウト起因で発生する過渡状態の電流アンバランス.....	9
3.3 ゲート発振について.....	9
4. アプリケーション動作における電流のアンバランスの影響.....	10
5. 並列使用時の注意点と推奨レイアウト.....	13

1. 概要

システムの大電力化や IGBT の損失低減などを目的として、複数の IGBT を並列接続させて使用する場合があります。この場合、個々の素子に流れる電流を均等にすることが重要であり、もし電流がアンバランス状態となり一部の素子に集中すると、その素子で過大な損失が発生し破壊してしまう可能性があります。このため素子の特性ばらつきや基板レイアウトの対称性、ゲートドライブ回路などについての十分な配慮が必要です。また並列接続で使用する際の問題は、IGBT が導通している期間（定常状態）に発生するものと、IGBT がスイッチングしている期間（過渡状態）に発生するものに分類できます。これらはそれぞれ原因が異なるため、原因に応じた対策が必要です。並列接続における注意事項を表 1 に示します。

表 1. IGBT を並列接続させて使用する場合の注意事項

	定常状態 (IGBT 導通時)	過渡状態 (IGBT スwitching時)
回路要因	<ul style="list-style-type: none"> 基板レイアウトの対称性 (抵抗成分) 並列素子の熱結合 	<ul style="list-style-type: none"> 基板レイアウトの対称性 (インダクタンス成分) ゲート発振
IGBT 要因	<ul style="list-style-type: none"> $V_{CE(sat)}$ のばらつき $V_{CE(sat)}$ の温度依存性 	<ul style="list-style-type: none"> $V_{GE(th)}$ のばらつき

2. 定常状態における注意事項

IGBT が導通状態の場合、並列接続した素子の $V_{CE(sat)}$ の差や、基板や配線の抵抗の差がコレクタ電流のアンバランスを引き起こします。図 1 に 2 つの IGBT を並列接続させた場合の回路図と定常状態においてコレクタ電流がアンバランスとなった場合の波形を示します。この電流アンバランスは、定常状態における素子の損失に差を生じさせますが、スイッチング時の電流値も変動させるため、過渡的な損失にも影響を及ぼします。そのため、同一ロットの素子を選択し $V_{CE(sat)}$ の差を極力小さくする、並列経路のレイアウトを対称に設計する等の対策が必要です。また発生した電流アンバランスは $V_{CE(sat)}$ の温度依存性によっても増減します。そのため、正の温度依存性(高温で $V_{CE(sat)}$ 特性が高くなる)の領域で使用することも重要です。

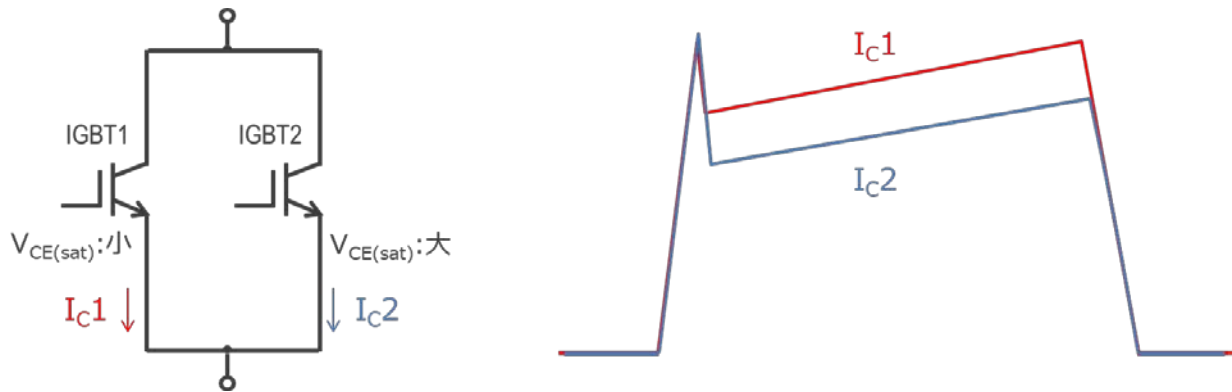


図 1. 2 つの IGBT を並列接続させた回路図と定常状態の電流アンバランス波形

2.1 $V_{CE(sat)}$ のばらつきが原因で発生する定常状態の電流アンバランス

$V_{CE(sat)}$ が異なる IGBT は出力特性も異なります。例として出力特性が異なる 2 つの IGBT を並列接続させた場合の回路図と、それぞれの出力特性を図 2 に示します。この並列回路において、各素子の $V_{CE(sat)}$ 電圧は等しくなるため動作電圧は同一の値 V_x となります。よって IGBT1 のコレクタ電流値を I_{C1} 、IGBT2 の電流値を I_{C2} とした場合、互いに別の値となるため電流アンバランスが発生します。この場合、 $V_{CE(sat)}$ が低い方の IGBT1 は電流が大きく、 $V_{CE(sat)}$ が高い方の IGBT2 は電流が小さくなります。

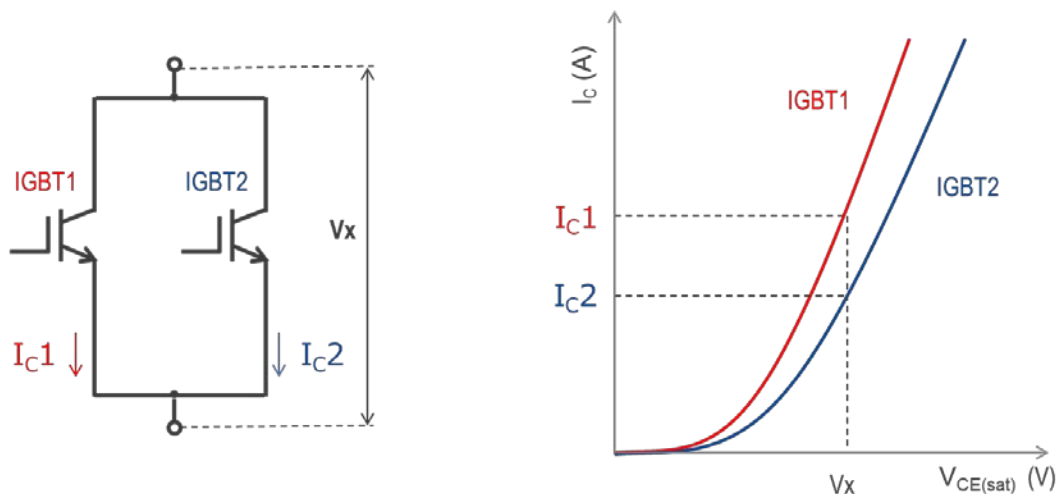


図 2. $V_{CE(sat)}$ が異なる 2 つの IGBT を並列接続させた場合の回路図と各出力特性カーブ

$V_{CE(sat)}$ のばらつきが引き起こす電流アンバランスの対策としては、 $V_{CE(sat)}$ の差を最小限に抑えることが重要です。図 3 に RBN50H65T1FPQ の $V_{CE(sat)}$ 分布データを示します。製造ロットが異なる場合、規格値の範囲内でロットによる分布が存在しますが、同一ロットであればそのばらつきを最小限に抑える事が可能です。このため並列動作をさせる場合は必ず製造ロットが同一の素子を使用して $V_{CE(sat)}$ の差を最小限に抑えてご使用下さい。

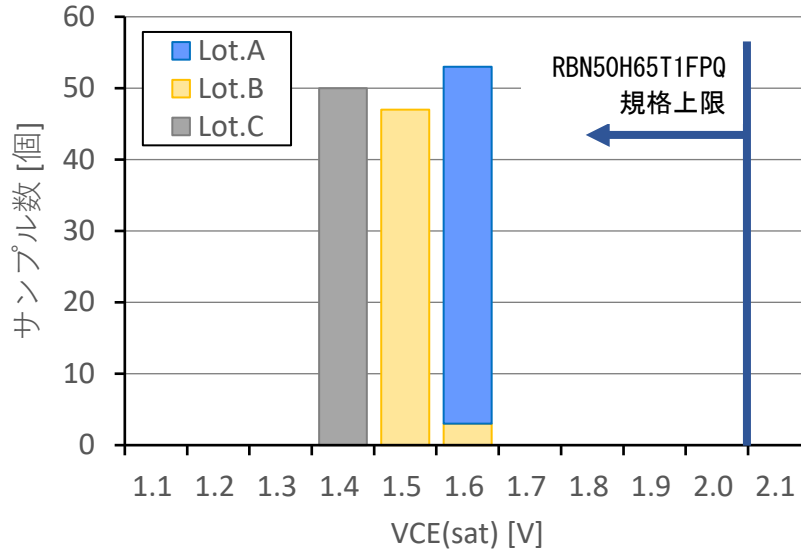


図 3. RBN50H65T1FPQ の $V_{CE(sat)}$ ばらつき (測定条件 : $V_{GE}=15V$, $I_C=50A$, $T_C=25^\circ C$)

2.2 基板や配線の非対称性が原因で発生する定常状態の電流アンバランス

基板や配線経路には寄生抵抗が存在します。例として、 $V_{CE(sat)}$ が同一である 2 つの IGBT を並列接続し、寄生抵抗 R_{c1} , R_{e1} , R_{c21} , R_{c22} , R_{e21} , R_{e22} が各配線に存在している場合を考えます。このときの回路図と、各素子に流れる電流特性を図 4 に示します。各素子の電圧-電流特性は、IGBT の特性と寄生抵抗の影響を合成した特性となるため、各々の電圧-電流特性に差が表れます。この回路では、IGBT1 側の電圧降下の合計値と IGBT2 側の電圧降下の合計値は等しく V_x で動作します。よって IGBT1 側を流れる電流値 (I_{c1}) は大きく、IGBT2 側を流れる電流値 (I_{c2}) は小さくなり電流アンバランスが発生します。

対策としては、並列動作する経路の基板レイアウトを対称に設計し、寄生抵抗を等しくすることが重要です。

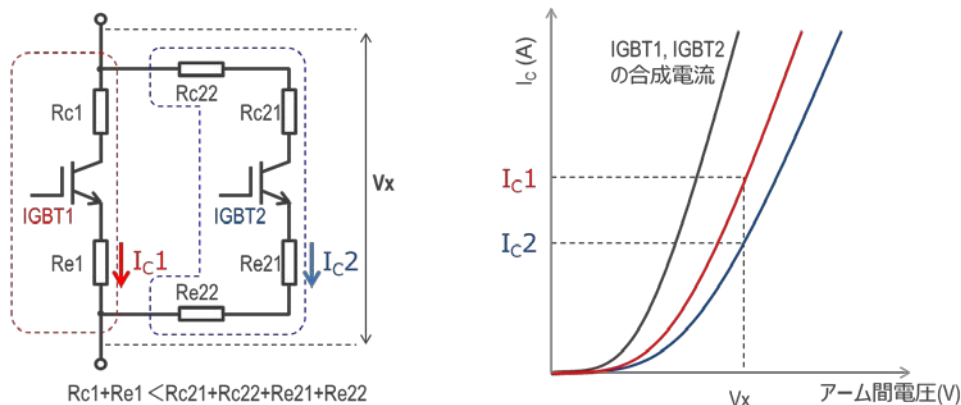


図 4. 寄生抵抗が存在する場合の回路図とアーム毎の出力特性

また、IGBT を並列ドライブする際、ゲートドライバのエミッタセンスの位置によっては、電流アンバランスが発生します。図 5 は、 $V_{CE(sat)}$ が同一の 2 つの素子を並列接続し、ゲートドライバのエミッタセンスを点 A に接続した回路図を示します。ただし、IGBT2 側が IGBT1 側よりエミッタ側の配線抵抗が大きい場合を考えます。この回路において、IGBT のゲートエミッタ間に直接印加される電圧は、ゲートドライバの出力電圧から、IGBT のエミッタ～点 A 間での電圧降下を差し引いた値になります。IGBT1、IGBT2 に印加されるゲートエミッタ間電圧 V_{GE1} 、 V_{GE2} は次の式で表すことができます。

$$V_{GE1} = V_{dr} - I_{C1} \times (R_{e1})$$

$$V_{GE2} = V_{dr} - I_{C2} \times (R_{e21} + R_{e22})$$

IGBT に印加されるゲートエミッタ電圧が低下すると、IGBT の $V_{CE(sat)}$ が増加する方向に出力特性が変化します。従って IGBT のゲートドライブ電圧が $V_{GE1} > V_{GE2}$ となると $I_{C1} > I_{C2}$ となり電流アンバランスが発生します。

対策としては、各 IGBT のエミッタ配線を対称にしてエミッタセンスを接続し、各 IGBT に同じゲート電圧が印加されるようにしてください。またエミッタ側の配線を短くし、エミッタ～点 A 間の寄生抵抗を極力小さくして IGBT に所望のゲート電圧が印加されるようにすることが重要です。

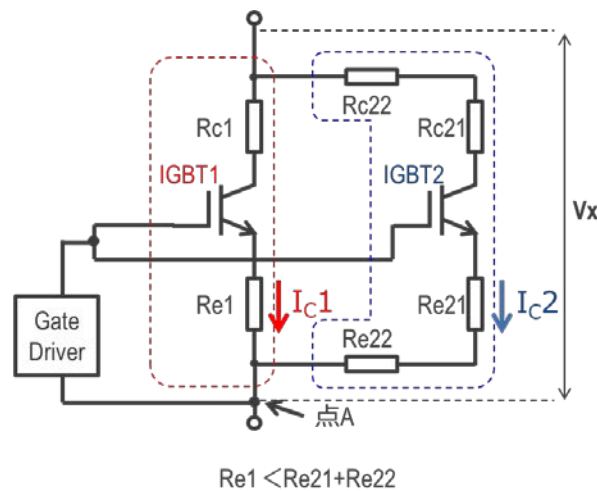


図 5. ゲートドライバから見た回路の対称性の影響

2.3 $V_{CE(sat)}$ の温度依存性及び素子の熱結合について

出力特性の温度依存性によっても、発生した電流アンバランスの振る舞いは変動します。定義として、正の温度依存性とはジャンクション温度の上昇に伴い $V_{CE(sat)}$ が高くなる特性のことを指し、逆に負の温度依存性とは、ジャンクション温度の上昇に伴い $V_{CE(sat)}$ が低くなる特性のことを指します。IGBT にはこの温度依存性が変わるクロスポイントが存在します。並列で使用する場合、正の温度依存性の方が電流アンバランスを改善することになり、安定して使用することが可能です。回路の安全動作のためには、正の温度領域で使用いただくことを推奨します。

図 6 にクロスポイントが異なる製品例を示します。製品 A はクロスポイントが低いため実使用電流領域で正の温度依存性を示しますが、製品 B はクロスポイントが高く負の温度依存性を示しています。

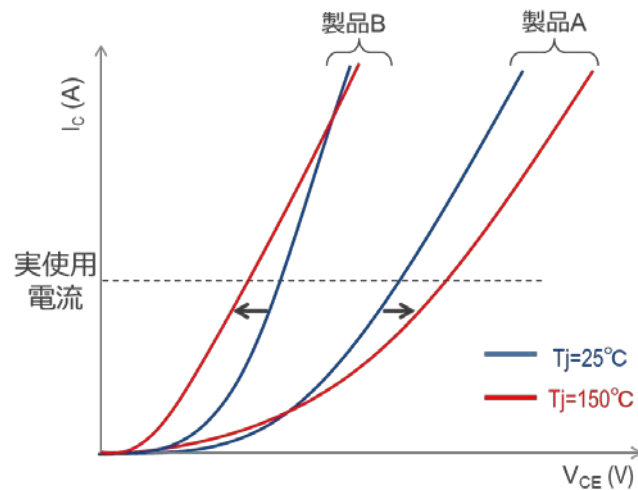


図 6. 出力特性の温度依存性

2.1 項で解説した $V_{CE(sat)}$ のばらつきによる電流アンバランスを例に、温度依存性の概念を取り入れて考えてみます。図 2 において IGBT1, 2 が正の温度依存性を持つ場合、 $V_{CE(sat)}$ の大きい IGBT2 のジャンクション温度の上昇量は小さくなるため出力特性カーブの推移は小さくなり、IGBT1 のジャンクション温度上昇は大きくなるため出力特性カーブの推移も大きくなります。よって IGBT1, 2 の出力特性カーブの差は小さくなる様に動作し、電流のアンバランスは解消される方向に動作します。一方 IGBT1, 2 が負の温度依存性を持つ場合、同じメカニズムで IGBT1, 2 の出力特性カーブの差は大きくなる様に動作し、電流アンバランスは悪化する方に向かいます。

以上の理由より、使用する電流帯において正の温度依存性を持つ素子は比較的設計が容易となります。逆に負の温度依存性を持つ素子の場合、素子間の熱結合を強め温度差を広げないようにヒートシンク共通化することや並列素子間の距離を縮める等の工夫が必要となります（図 7）。ルネサスの IGBT は温度依存性が負の温度依存性の領域が少なくなるよう設計されており、並列接続が容易となっています。

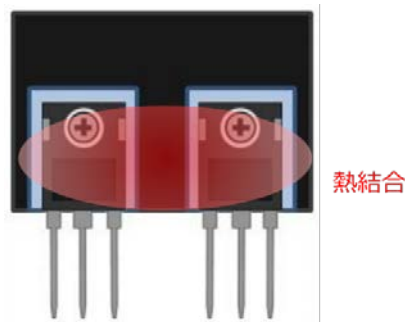


図 7. ヒートシンクを共通化し熱結合を強めた例

3. 過渡状態における注意事項

IGBT が過渡状態 (Turn-on、Turn-off) の場合、並列接続した素子の特性ばらつきや、基板、配線のインダクタンス成分の違いが電流アンバランスを引き起こします。

3.1 素子の特性ばらつきにより発生する過渡状態の電流のアンバランス

製造ばらつき等により異なった特性の IGBT を並列接続した場合、過渡状態において電流のアンバランスが生じます。特に $V_{GE(th)}$ のばらつきは、過渡状態における電流アンバランスの重要な項目となります。本章では、意図的に作成した $V_{GE(th)}$ が異なるサンプルを用いた実験結果から電流アンバランスのメカニズムについて説明します。使用したサンプルを表 2 に示します。また、測定回路と条件を図 8 に示します。並列接続の基板レイアウトは対称であり、基板レイアウトが原因で電流アンバランスは発生しないものとします。

表 2 実験に使用した $V_{GE(th)}$ の異なるサンプル (型名: RBN50H65T1PFQ)

項目	IGBT1	IGBT2	測定条件
$V_{GE(th)}$	4.06V	6.06V	$V_{CE}=10V$, $I_C=1mA$
$V_{CE(sat)}$	1.42V	1.43V	$V_{GE}=15V$, $I_C=50A$

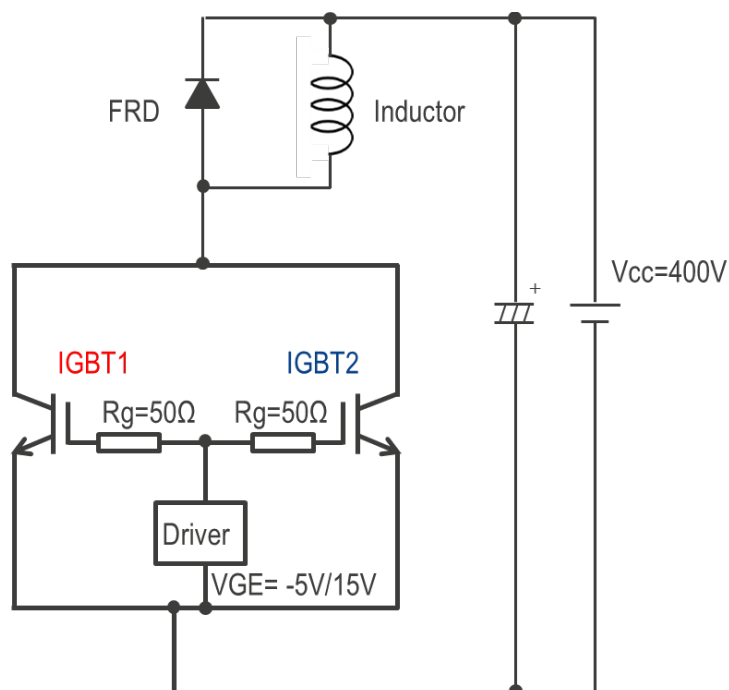


図 8 実験に使用したスイッチング評価回路図

IGBT の過渡状態における電流アンバランスは、Turn-on、Turn-off でそれぞれ異なる挙動を示します。初めに、Turn-on 時の波形を図 9 に示します。IGBT1 の電流が大きく IGBT2 の電流が低くなっていることが分かります。これは、 $V_{GE(th)}$ の低い IGBT1 が t_1 で先にオンし、遅れて t_2 で IGBT2 がオンするためです。この電流アンバランスは、 $V_{GE(th)}$ の差が大きいくほど、また、ゲート電圧の立ち上がり速度が遅いほど大きくなります。その結果 $V_{GE(th)}$ の低い方のみに電流が流れる時間が長くなり、電流が流れ始める t_1 と t_2 の差が広がります。

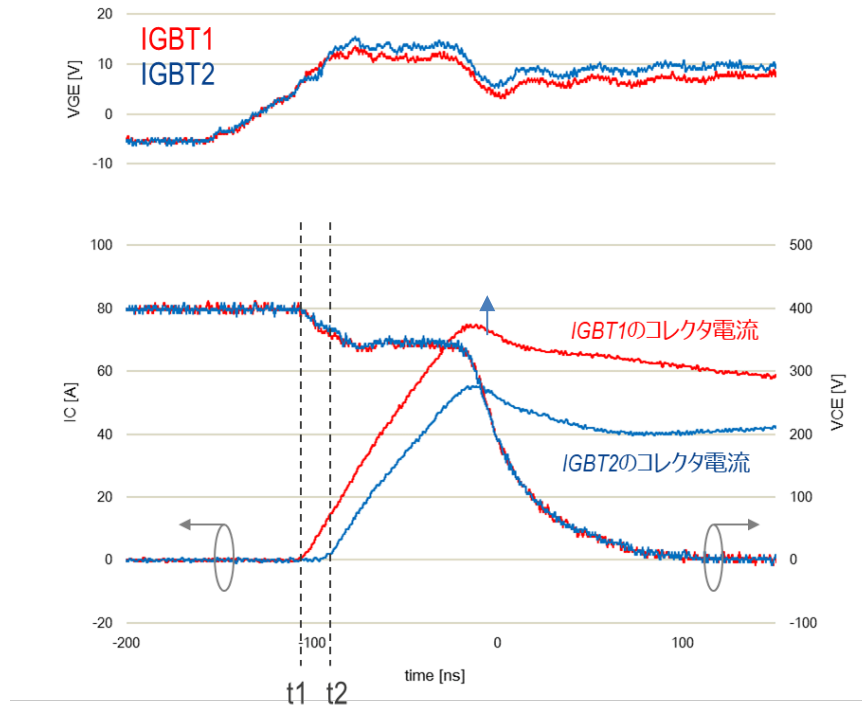


図 9. Turn-on 時の電流アンバランス波形

次に Turn-off 時の波形を図 10 に示します。IGBT1 の電流が t3~t4 で上昇、IGBT2 の電流値が減少していることが分かります。これは、 $V_{GE(th)}$ が高い方の IGBT2 が先にオフ動作を始めるためです。

$V_{GE(th)}$ の差が引き起こす電流アンバランスの対策としては、同一ロットの素子を使用し、並列接続する IGBT の $V_{GE(th)}$ の差を極力小さく抑えることが対策となります。

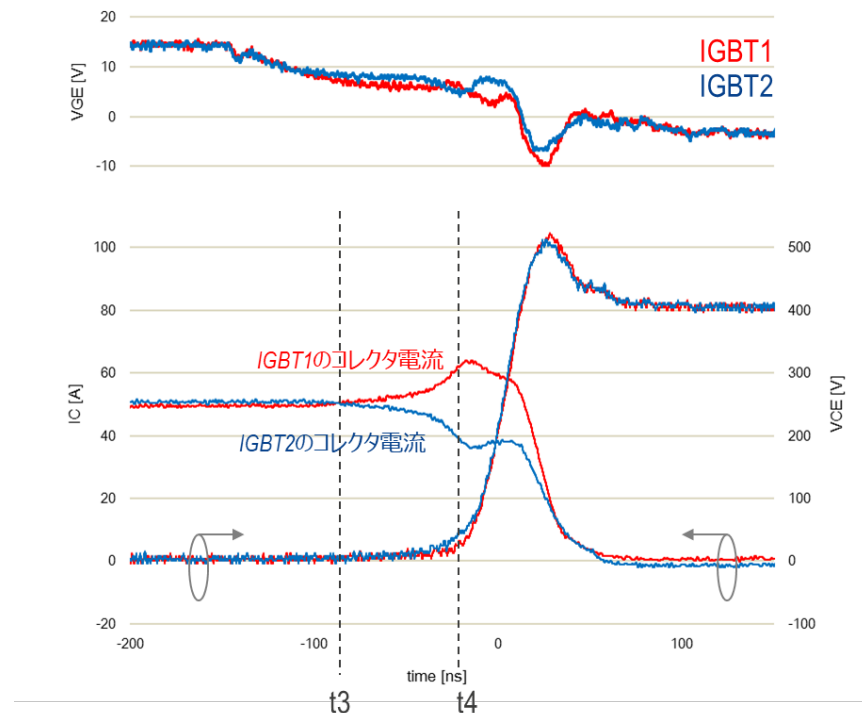


図 10. Turn-off 時の電流アンバランス波形

3.2 回路レイアウト起因で発生する過渡状態の電流アンバランス

主回路配線の寄生インダクタンスが均等でない場合、例えば図 11 に示すように、それぞれの IGBT のエミッタ端子からゲートドライバのエミッタセンス位置までの間のインダクタンスが異なる場合は電流アンバランスが発生します。このような対策としては、エミッタ側の配線を短くし寄生インダクタンスを極力小さくする、また均等にレイアウト設計を行うことが重要です。

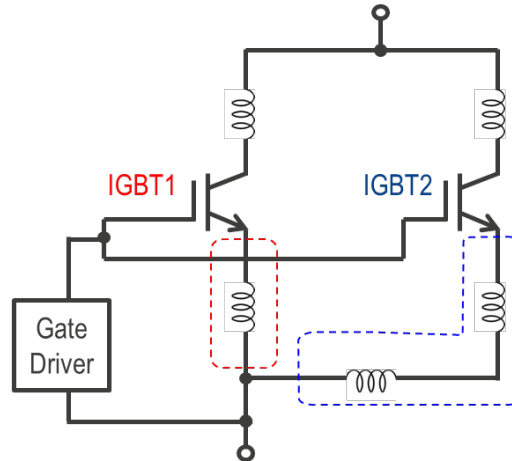


図 11. 回路レイアウトでセンスエミッタ位置が不適切な例

3.3 ゲート発振について

IGBT にゲート抵抗なしで直結して並列接続した場合、寄生パラメータの影響でゲートに振動波形が見られる場合があります。この振動波形は、コレクタ・エミッタ電圧が高速で Turn-on/ Turn-off するとき、特に Turn-off 時には電力回路の配線インダクタンスによる振動電圧がゲート・コレクタ容量 C_{gd} を通してゲートリードインダクタンスとの共振回路が形成されることに起因します。(図 12(左))。このため、ゲート抵抗なしの場合、共振回路の Q ファクタ(尖鋭度)が大きくなり、共振条件となった場合、GC 間、GE 間に大きい振動電圧が発生し、寄生発振を引き起こします。

対策として、図 12(右)のように IGBT1、IGBT2 のそれぞれに個々のゲート抵抗を接続することにより、ゲート配線の寄生インダクタンス (L_{gst}) と IGBT の入力容量による寄生発振を抑制します。

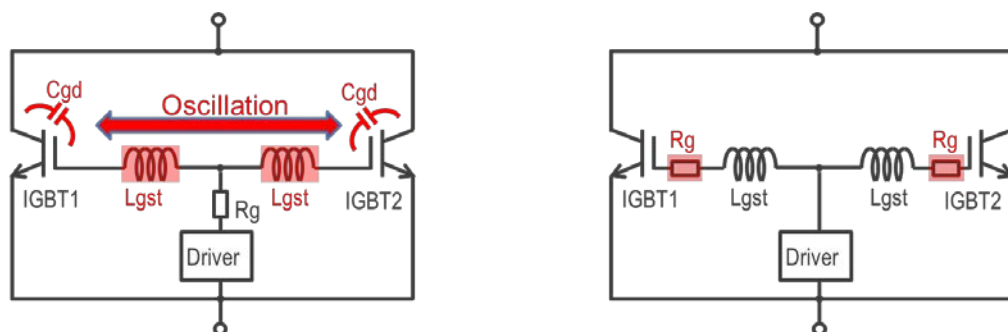


図 12. ゲート発振が起きやすい場合(左)、ゲート発振の対策をした場合(右)、

4. アプリケーション動作における電流アンバランスの影響

以上を踏まえ、アプリケーション動作における電流アンバランスの影響を説明します。本章では、例としてフルブリッジインバータを用い、特性が異なる素子を並列動作させた場合の影響度合いについて説明します。図 13 に回路図と測定条件を示します。

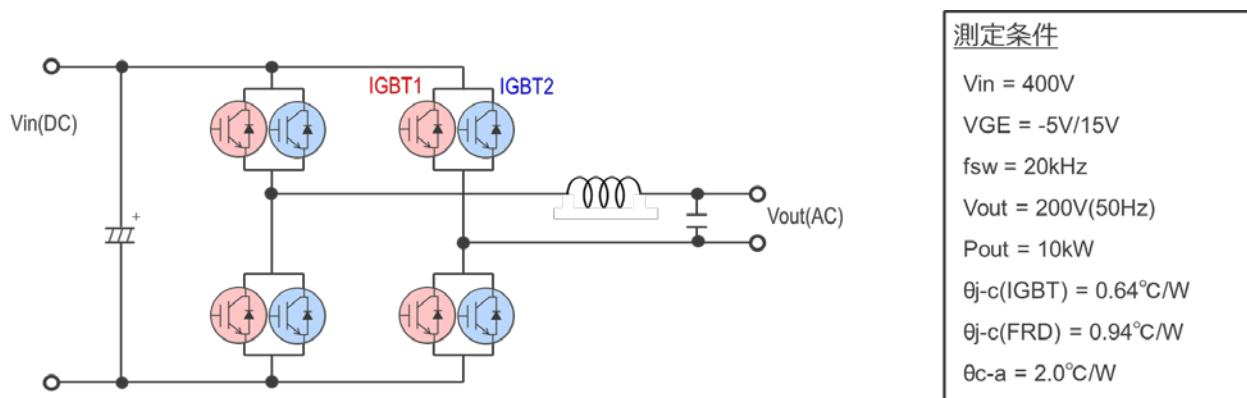


図 13. 使用するフルブリッジインバータ回路と測定条件

並列接続する IGBT1, IGBT2 は、 $V_{GE(th)}$ と $V_{CE(sat)}$ が表 3 に示す通りの素子を使用します。ただし、内蔵ダイオードの特性は同等であり、熱結合はされていないものとします。また、並列アームの基板レイアウトは対称であり、基板レイアウトが原因で電流アンバランスは発生しないものとします。

表 3. 検証に使用した特性のばらつきがあるサンプル (型名: RBN50H65T1FPQ)

項目	IGBT1	IGBT2	測定条件
$V_{GE(th)}$	3.71V	5.69V	$V_{CE}=10V$, $I_C=1mA$
$V_{CE(sat)}$	1.33V	1.52V	$V_{GE}=15V$, $I_C=50A$

フルブリッジインバータ動作における IGBT1, IGBT2 の損失と発熱量を計算するために、3.1 項にて実験した環境にて IGBT1, IGBT2 を並列動作させ損失を測定し、この損失からフルブリッジインバータ回路での損失とジャンクション温度を見積ります。

図 14 に、ゲート抵抗が 47Ω における、フルブリッジインバータ動作中の各素子に発生する損失を示します。IGBT2 に比べ、IGBT1 の方の損失が大きくなっていることが分かります。特に、IGBT の導通損失と Turn-on 損失が大きく異なります。これは、2 章と 3 章で説明した定常状態と過渡状態における電流アンバランスが原因でこのような損失の差を発生させてしまいます。

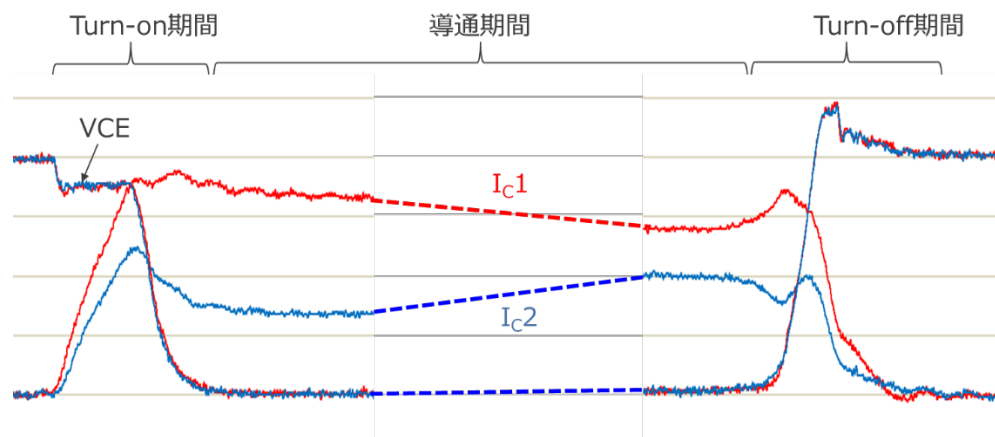
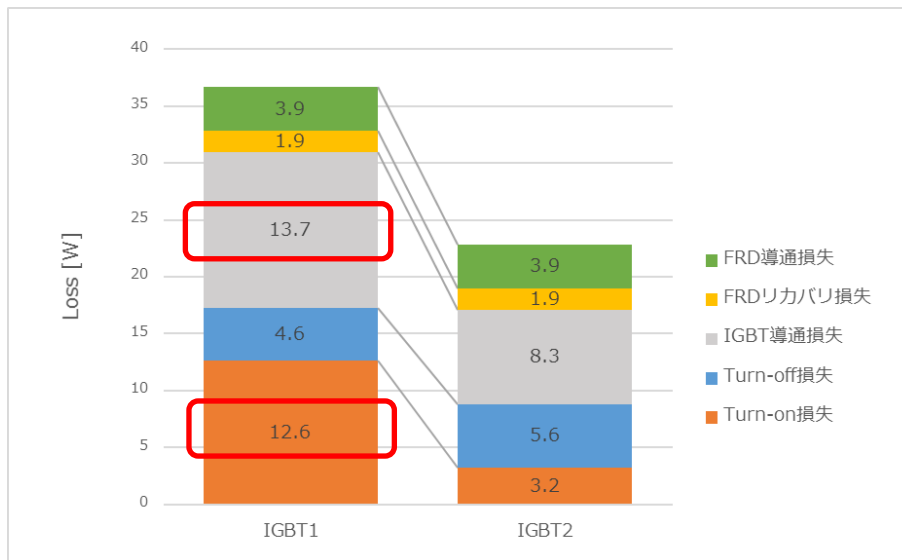


図 14. フルブリッジインバータ動作における素子の損失分析と波形

また図 15 に並列素子間温度差のゲート抵抗依存性を示します。本動作時における素子のジャンクション温度は、IGBT1 が 122℃、IGBT2 が 78℃ となります。つまり、並列素子間で 43℃ もの温度の偏りが存在してしまうこととなります。

さらに 3 章で説明した通り、過渡状態における電流アンバランスは Turn-on、Turn-off の挙動にも影響を与えるためゲート抵抗によっても変動します。仮にゲート抵抗が 100Ω とした場合、素子間の温度差は 68℃ となり、47Ω の場合と比べ約 1.6 倍となります。

実際の基板において素子間の温度差が大きい場合、一部の IGBT ジャンクション温度が上昇し保証値を超え破壊してしまう可能性があります。よって、アプリケーション動作においては検証段階から電流をモニターし、電流アンバランスがどの程度発生しているのか確認することが重要です。

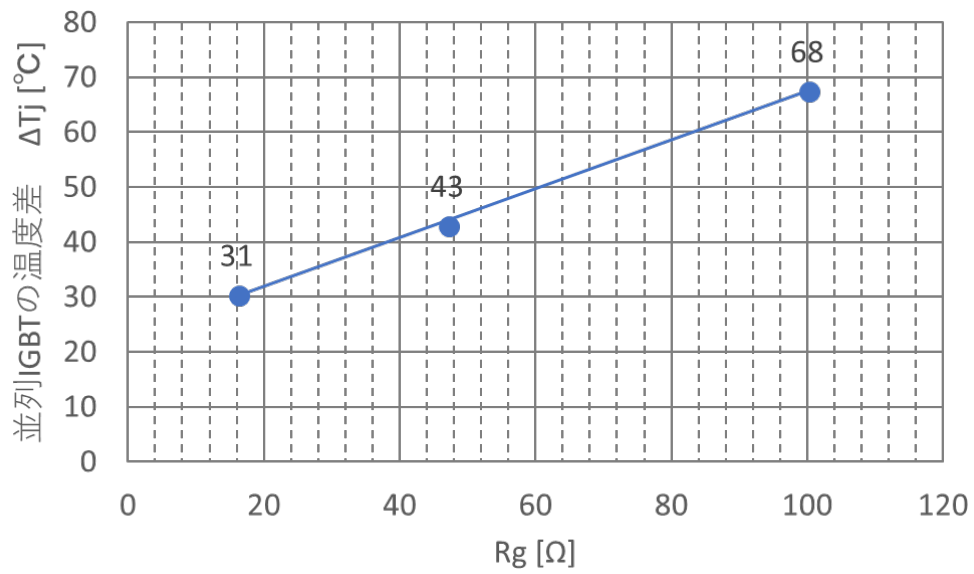
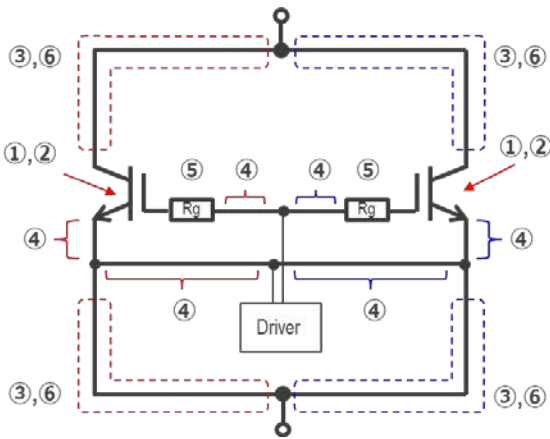


図 15. ゲート抵抗依存性による素子間の温度差

5. 並列使用時の注意点と推奨レイアウト

最後に、IGBT を並列使用する際の理想的な回路レイアウトと、並列使用に関する注意点を図 16 に示します。設計・検討段階から以下の点に注意して電流アンバランスを発生させないようにご使用をお願いします。



<IGBT素子に関する注意事項>

- ①素子の特性ばらつきが極力小さくなるように同一ロットの素子を使用する
- ②VCE(sat)の温度特性が正の領域で使用

<回路レイアウトに関する注意事項>

- ③アーム間の基板レイアウトは対称にする
- ④ゲートドライバのエミッタ接続点は、均等にかつ極力エミッタ端子に近づけ短くする
また、ゲート配線を極力短くし均等にする
- ⑤ゲート抵抗は各IGBTそれぞれに配置する
- ⑥配線のインピーダンスを小さくするためにパターンを厚く広く設計する

図 16. 理想的な回路レイアウト

ホームページとサポート窓口<website and support,ws>

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.4-0-1 2017.11)



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>