

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ビデオCD用MPEG1準拠ビデオ/オーディオ・デコーダ

μ PD61012は、MPEG1準拠のビデオ符号、オーディオ符号復号用の1チップ・デコーダです。
ビデオCDプレーヤに必要なCD-ROMデコーダ、MPEG1ビデオ/オーディオ・デコーダ、NTSC/PALビデオ・エンコーダ、ビデオDAC、OSD（オン・スクリーン・キャラクタ・ディスプレイ）を1チップに内蔵しています。

特 徴

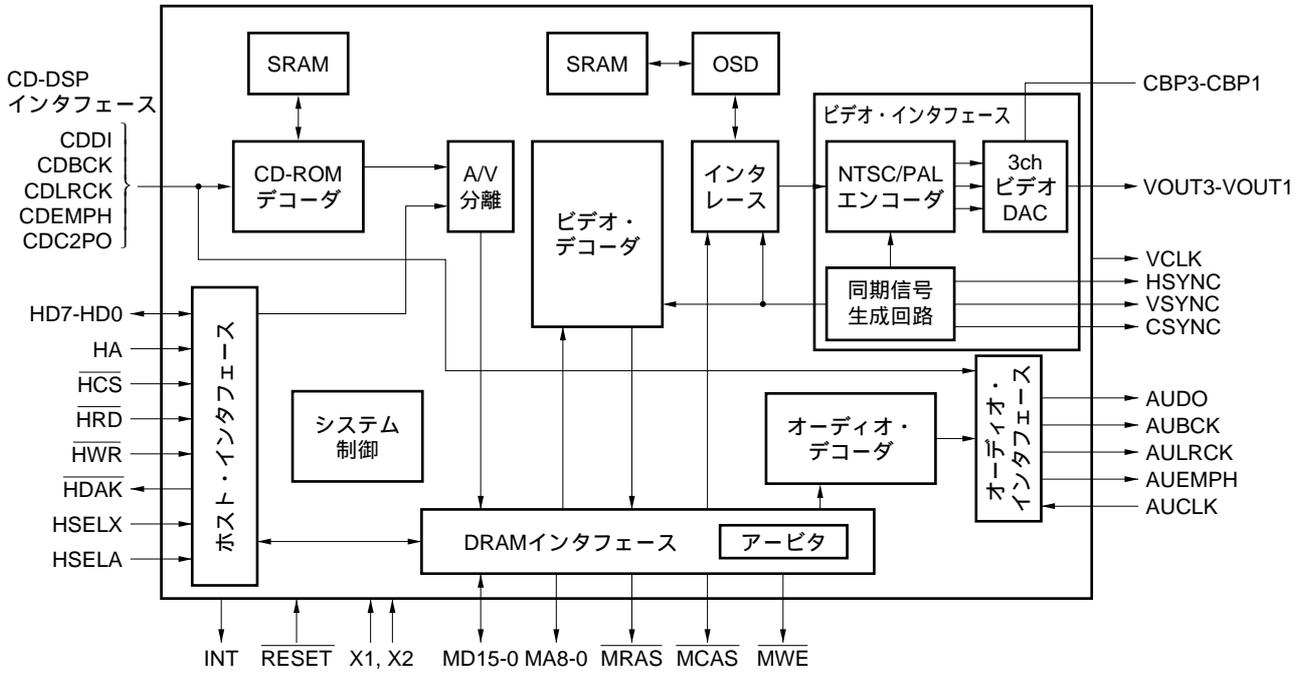
- MPEG1 Video準拠符号の復号動作
- MPEG1 Audio準拠符号の復号動作
- MPEG1システム規格に準拠したオーディオ/ビデオ符号分離
- オーディオ/ビデオ出力の自動同期（AV同期）機能
- Mode 1/2 Form 1/2をサポート
- CD-DSPとのインタフェース可能
- NTSC/PALビデオ・エンコーダ内蔵
- ビデオDACを3チャンネル内蔵
- ビデオ同期信号生成
- OSD機能を内蔵
- 自動フレーム・レート変換
- 表示開始位置/ボダ・カラー出力指定可能（水平垂直 - 15 ~ + 15画素分）
- ホストCPUタイプのバリエーション
- コマンド・インタフェース
- 縮小画面再生を実現可能
- オート・ポーズ・サポート
- CD-DAマルチプレクサ内蔵
- 8 Kバイトのセクタ・バッファ内蔵
- 60 ns品4 MビットDRAM（256 K × 16）1個で復号処理可能

オーダ情報

オーダ名称	パッケージ
μ PD61012GC-8EU	100ピン・プラスチックLQFP（ファインピッチ）（14 × 14 mm）

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

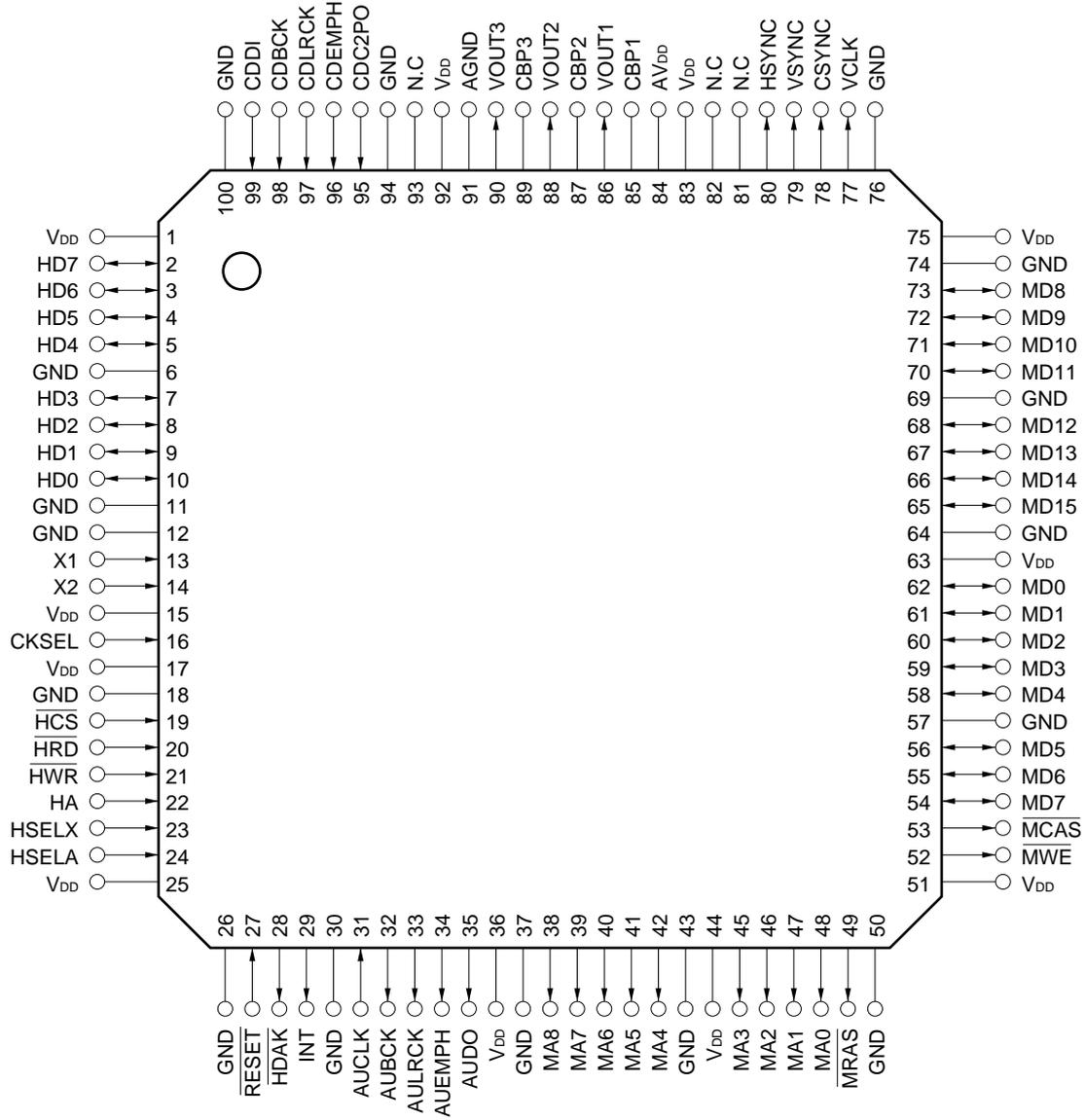
★ ブロック図



★ 端子接続図 (Top View)

100ピン・プラスチックLQFP (ファインピッチ) (14×14 mm)

・ μPD61012GC-8EU



AGND	: Analog Ground
AUBCK	: Audio Bit Clock
AUCLK	: Audio Clock
AUDO	: Audio Data Output
AUEMPH	: Audio Emphasis Output
AULRCK	: Audio L/R Clock
AV _{DD}	: Analog Power Supply
CBP3-CBP1	: Video DAC Output Control
CDBCK	: CD Bit Clock
CDC2PO	: CD Error Flag
CDDI	: CD Data Input
CDEMPH	: CD-DA Emphasis Input
CDLRCK	: CD L/R Clock
CKSEL	: Clock Select
CSYNC	: Composite Sync
GND	: Ground
HA	: Address/Address Strobe
$\overline{\text{HCS}}$: Chip Select
HD7-HD0	: Host Data
$\overline{\text{HDAK}}$: Bus Cycle Acknowledge
$\overline{\text{HRD}}$: Read Strobe
HSELA, HSELX	: Host Access Select
HSYNC	: Horizontal Sync
$\overline{\text{HWR}}$: Write Strobe
INT	: Interrupt Request
MA8-MA0	: Memory Address
$\overline{\text{MCAS}}$: Memory Column Address Strobe
MD15-MD0	: Memory Data
$\overline{\text{MRAS}}$: Memory Row Address Strobe
$\overline{\text{MWE}}$: Memory Write Enable
N.C	: No Connection
$\overline{\text{RESET}}$: Reset
VCLK	: Video Output Clock
V _{DD}	: Digital Power Supply
VOUT3-VOUT1	: Video Output
VSYNC	: Vertical Sync
X1, X2	: Oscillator Connection

機能概要

[MPEG1ビデオ / オーディオ・デコード]

MPEG1 Video準拠符号の復号動作

復号性能 : 352 × 240画素 × 30フレーム / 秒 , 352 × 288画素 × 25フレーム / 秒

高精細静止画 (704 × 480画素 , 704 × 576画素) 再生モード・サポート

MPEG1 Audio準拠符号の復号動作

MPEG1 Audio Layer1, 2に対応

サンプリング周波数 44.1 kHzをサポート (32 kHz, 48 kHzは非対応)

Stereo, Dual-channel, Joint-stereo, Monoの各モードに対応

フリー・フォーマットを除く全ビット・レートに対応

MPEG1システム規格に準拠したオーディオ / ビデオ符号分離

MPEG1システム符号よりオーディオ / ビデオ符号を分離

MPEG1システム符号を直接入力できます。また , MPEG1 Video, MPEG1 Audio単独の符号も入力 / 復号できません。

システム・レイヤ上のSCR (System Clock Reference) , PTS (Presentation Time Stamp) を分離 , 取り込み

オーディオ / ビデオ出力の自動同期 (AV同期) 機能

90 kHzクロック (内部発生) によるシステム時刻管理

SCRおよびPTSに従ったAV同期処理

[CD-ROMデコード]

Mode 1/2 Form 1/2をサポート

ほとんどのCD-DSPとのインタフェース可能

CDBCK : 立ち上がり / 立ち下がりデータ・ラッチ指定

CDLRCK : 属性指定 (Lチャンネル / Rチャンネル)

スロット : ブロック長の指定 (32/48/64)

データ : LSBファースト / MSBファースト指定

[ビデオ出力]

ビデオ・アナログ出力

NTSC/PALビデオ・エンコーダと3chのビデオDACを内蔵

次の組み合わせで出力します。

(CVBS, Y + CSYNC, C) , (CVBS, FSC) , (Y + CSYNC, C)

(Y + CSYNC, C, FSC) , (CVBS) , (Red, Green, Blue)

ビデオDACは10ビットDACです。また , 出力は1V_{p-p}です。

PAL60をサポートしています。

ビデオ同期信号生成

NTSC/PAL用のビデオ同期信号（VSYNC, HSYNC, CSYNC）の発生回路を内蔵

縮小画面再生

高精細静止画表示領域に動画のIピクチャまたは標準静止画の縦横1/2の再生，表示をサポート

自動フレーム・レート変換

NTSC/Filmフォーマットで記録されたCDをPAL形式で出力

PAL/FilmフォーマットのCDをNTSC形式で出力

NTSC/PAL符号の自動認識，画面制御

PAL画像のNTSC出力では上下24ラインは表示されません。

★ OSD機能を内蔵

キャラクタ・サイズ : 12×18ドット

キャラクタ種類 : 固定キャラクタ 224種類（漢字キャラクタは2キャラクタを使用）

ユーザ定義キャラクタ 31種類

キャラクタ色，背景色：それぞれ単色（指定色：画面単位）

機能 : ブリンキング，縁取り，背景あり/なし，拡大1，2，3，4倍（単純拡大）

表示キャラクタ行数（12行24桁）

表示開始位置の設定が可能

★ 表示開始位置 / ボーダ・カラー出力指定可能（水平垂直 - 15 ~ + 15画素分）

[ホスト・インタフェース]

ホストCPUタイプのバリエーション

シリアル・インタフェース（2線式，3線式）

パラレル・インタフェース（データ・バス幅：8ビット）

アドレス/データ・マルチプレクス型

アドレス/データ・セパレート型（アドレスは1ビット）

コマンド・インタフェース

(a) 動画再生系コマンド：AVPLAY, VSTEP, AVPAUSE, VSKIP1, VSKIP2など

(b) 静止画再生系コマンド：VSLIDE, VSTILLなど

(c) CD-ROM制御系コマンド：CD_INPUT, CD_STOPなど

(d) その他：AVFLUSH, VFLUSH, AFLUSHなど

[その他]

オート・ポーズのサポート

CD-DAマルチプレクサ内蔵

8 KバイトのPBC (プレイバック・コントロール) 用セクタ・バッファを内蔵

60 ns品 4 MビットDRAM (256 K × 16) 1 個で復号処理可能

目 次

1 . 端子機能一覧 ...	12
2 . ホスト・バス・インタフェース ...	15
2.1 ホスト・バス・インタフェース概要 ...	15
2.2 ホスト・インタフェース方式の選択 ...	15
2.3 シリアル・インタフェース・モード (HSELX端子 = ロウ, HSELA端子 = ロウ) ...	16
2.4 パラレル・インタフェース・マルチプレクス・モード (HSELX = ハイ, HSELA = ハイ) ...	21
2.5 パラレル・インタフェース・セパレート・モード (HSELX = ハイ, HSELA = ロウ) ...	22
3 . CD-DSPインタフェース ...	23
4 . CD-ROMデコード ...	28
4.1 CD-ROMデコードの設定 ...	28
4.2 セクタの破棄設定 ...	29
4.3 割り込み ...	29
5 . セクタ・バッファ機能 ...	30
5.1 セクタ・バッファ・アドレスの使用方法 ...	30
6 . ビデオ・インタフェース ...	31
6.1 出力データの選択 ...	31
6.2 表示モード ...	31
6.3 画像フィルタ ...	31
6.4 ビデオ同期信号出力の設定 ...	32
7 . オーディオ・デコード ...	39
7.1 レジスタ設定 ...	39
7.2 オーディオ・インタフェース ...	39
8 . OSD機能 ...	41
8.1 OSD表示設定 ...	41
8.2 OSD初期化動作 ...	47
8.3 キャラクタの表示方法 ...	47
8.4 ユーザ定義キャラクタの設定 ...	48
8.5 OSD文字サイズの設定 ...	50
8.6 キャラクタ・パターン ...	50
9 . 縮小画面再生 ...	55
9.1 設定方法 ...	55

10. コマンド	...	56
10.1 コマンド一覧	...	56
10.2 コマンド詳細	...	58
10.2.1 復号コマンド	...	58
10.2.2 再生停止コマンド	...	60
10.2.3 ヘッド復号コマンド	...	61
10.2.4 符号バッファ・フラッシュ・コマンド	...	62
10.2.5 CD-ROM制御コマンド	...	62
10.2.6 特殊コマンド	...	64
10.3 コマンド状態遷移	...	66
11. レジスタ機能	...	69
11.1 符号データ入力ポート	...	77
11.2 ユーザ・データ出力ポート	...	77
11.3 SRAMポート	...	78
11.4 セクタ・バッファ・ポート	...	78
11.5 OSD_CRAMアクセス・ポート	...	79
11.6 OSD_VRAMアクセス・ポート1	...	79
11.7 OSD_VRAMアクセス・ポート2	...	80
11.8 シリアル・アクセス・モード・レジスタ	...	81
11.9 SRAMアドレス・レジスタ	...	82
11.10 セクタ・バッファ・アドレス・レジスタ	...	82
11.11 CRAMアドレス・レジスタ	...	83
11.12 VRAMアドレス・レジスタ	...	84
11.13 コマンド・レジスタ	...	84
11.14 システム・モード・レジスタ1	...	86
11.15 スローダウン・レジスタ	...	87
11.16 システム・モード・レジスタ2	...	87
11.17 CD-ROMモード・レジスタ	...	89
11.18 CD終了アドレス・レジスタ	...	90
11.19 CD開始アドレス・レジスタ	...	91
11.20 ビデオ出力モード・レジスタ1	...	92
11.21 ビデオ出力モード・レジスタ2	...	93
11.22 ビデオ出力モード・レジスタ3	...	94
11.23 ビデオ・バッファ・レベル設定レジスタ	...	95
11.24 オーディオ・バッファ・レベル設定レジスタ	...	96
11.25 OSDモード・レジスタ	...	97
11.26 OSD水平位置レジスタ	...	98
11.27 OSD垂直位置レジスタ	...	98
11.28 OSDサイズ・レジスタ	...	99
11.29 SSIZEモード・レジスタ	...	100
11.30 SSIZE位置レジスタ	...	101
11.31 割り込みマスク・レジスタ	...	102

11.32	エラー・マスク・レジスタ	...	102
11.33	CD_DSPモード・レジスタ	...	103
11.34	ボーダ・カラー・レジスタ	...	104
11.35	OSD背景色レジスタ	...	104
11.36	OSD文字色レジスタ	...	105
11.37	垂直表示位置レジスタ	...	106
11.38	水平表示位置レジスタ	...	107
11.39	VFIFOレジスタ	...	107
11.40	オーディオ・モード・レジスタ1	...	108
11.41	オーディオ・モード・レジスタ2	...	109
11.42	デコード・モード・レジスタ	...	109
11.43	ユーザ・データ・モード・レジスタ	...	110
11.44	ユーザ・データ・バイト数レジスタ	...	111
11.45	ビデオ・ステータス・レジスタ	...	111
11.46	CD-ROMステータス・レジスタ	...	112
11.47	符号バッファ・ステータス・レジスタ	...	113
11.48	割り込みレジスタ1	...	113
11.49	割り込みレジスタ2	...	114
11.50	割り込みレジスタ3	...	115
11.51	エラー割り込みレジスタ1	...	116
11.52	エラー割り込みレジスタ2	...	116
11.53	エラー割り込みレジスタ3	...	117
11.54	デコード・ステータス・レジスタ	...	118
11.55	ビデオ符号ヘッダ・レジスタ1	...	119
11.56	ビデオ符号ヘッダ・レジスタ2	...	119
11.57	ビデオ符号ヘッダ・レジスタ3	...	120
11.58	ビデオ符号ヘッダ・レジスタ4	...	120
11.59	オーディオ符号ヘッダ・レジスタ1	...	121
11.60	オーディオ符号ヘッダ・レジスタ2	...	122
11.61	CD-ROMステータス・レジスタ1	...	123
11.62	CD-ROMステータス・レジスタ2	...	123
11.63	CD-ROMステータス・レジスタ3	...	124
11.64	CD-ROMステータス・レジスタ4	...	124
11.65	CD-ROMステータス・レジスタ5	...	124
11.66	CD-ROMステータス・レジスタ6	...	125
11.67	CD-ROMバンク・ステータス・レジスタ	...	125
11.68	CD-ROMバンク設定レジスタ	...	126
11.69	C2POステータス・レジスタ	...	127
11.70	プルダウン・オフ・レジスタ	...	128
11.71	アドレス切り替えレジスタ1	...	128
11.72	CD-ROMデータ制御レジスタ1	...	129
11.73	CD-ROMデータ制御レジスタ2	...	130
11.74	アドレス切り替えレジスタ2	...	131

- 12. 電気的特性 ... 132
- 13. システム構成例 ... 145
- 14. 外形図 ... 146
- 15. 半田付け推奨条件 ... 147

1. 端子機能一覧

(1/3)

端子番号	端子名	入出力	機能
1	V _{DD}	-	デジタル電源
★ 2	HD7	入出力	ホスト・データ・バス HD7がMSB, HD0がLSBです。 内部でプルダウンされています。プルダウン抵抗は約42 k です。 このプルダウンは, HD_PD_OFFレジスタ (74H, b0) でオフできます。
★ 3	HD6		
★ 4	HD5		
★ 5	HD4		
6	GND		
★ 7	HD3	入出力	ホスト・データ・バス HD7がMSB, HD0がLSBです。 内部でプルダウンされています。プルダウン抵抗は約42 k です。 このプルダウンは, HD_PD_OFFレジスタ (74H, b0) でオフできます。
★ 8	HD2		
★ 9	HD1		
★ 10	HD0		
11	GND		
12	GND	-	接地
13	X1	入力	27 MHzの発振子を接続します。 未使用時は, オープンにしてください。
★ 14	X2	入力	27 MHzの発振子を接続または, 27 MHzクロックを入力します。 クロック設定はCKSEL端子で行ってください。 信号入力は, 3.3 V _{p-p} で行ってください。
15	V _{DD}	-	デジタル電源
16	CKSEL	入力	X2端子に入力するクロックを選択します。 CKSEL = ハイ : 発振子を使用 CKSEL = ロウ : 27 MHzクロック入力
17	V _{DD}	-	デジタル電源
18	GND	-	接地
19	$\overline{\text{HCS}}$	入力	チップ・セレクト信号
20	$\overline{\text{HRD}}$	入力	リード・ストロープ信号
21	$\overline{\text{HWR}}$	入力	ライト・ストロープ信号
22	HA	入力	アドレス/アドレス・ストロープ信号
23	HSELX	入力	ホスト・インタフェース選択信号 シリアル・インタフェースと8ビット・パラレル・インタフェースの選択を行います。 HSELX = ハイ : パラレル・インタフェース HSELX = ロウ : シリアル・インタフェース
24	HSELA	入力	ホスト・インタフェース・モード選択信号 マルチプレクス・モードとセパレート・モードの選択を行います。 HSELA = ハイ : マルチプレクス・モード HSELA = ロウ : セパレート・モード シリアル・インタフェースの使用時は, ロウに固定してください。
25	V _{DD}	-	デジタル電源
26	GND	-	接地
27	$\overline{\text{RESET}}$	入力	リセット端子
28	$\overline{\text{HDAK}}$	出力	ホスト・バス・アクノリッジ信号
29	INT	出力	割り込み信号
30	GND	-	接地
★ 31	AUCLK	入力	オーディオ・クロック (16.9344 MHz)
32	AUBCK	出力	オーディオ・ビット・クロック

(2/3)

端子番号	端子名	入出力	機能	
33	AULRCK	出力	オーディオL/Rクロック	
34	AUEMPH	出力	オーディオ・エンファシス信号	
35	AUDO	出力	オーディオ・データ出力	
36	V _{DD}	-	デジタル電源	
37	GND	-	接地	
38	MA8	出力	DRAMアドレス・バス MA8がMSB, MA0がLSBです。	
39	MA7			
40	MA6			
41	MA5			
42	MA4			
43	GND	-	接地	
44	V _{DD}	-	デジタル電源	
45	MA3	出力	DRAMアドレス・バス MA8がMSB, MA0がLSBです。	
46	MA2			
47	MA1			
48	MA0			
49	$\overline{\text{MRAS}}$	出力	DRAMロウ・アドレス・ストロープ信号	
50	GND	-	接地	
51	V _{DD}	-	デジタル電源	
52	$\overline{\text{MWE}}$	出力	DRAMライト・イネーブル信号	
53	$\overline{\text{MCAS}}$	出力	DRAMカラム・アドレス・ストロープ信号	
★	54	入出力	DRAMデータ・バス MD15がMSB, MD0がLSBです。 内部でプルダウンされています。プルダウン抵抗は約42k です。 このプルダウンは、MD_PD_OFFレジスタ (74H, b1) でオフできます。	
★	55			MD6
★	56			MD5
	57	GND	-	接地
★	58	入出力	DRAMデータ・バス MD15がMSB, MD0がLSBです。 内部でプルダウンされています。プルダウン抵抗は約42k です。 このプルダウンは、MD_PD_OFFレジスタ (74H, b1) でオフできます。	
★	59			MD3
★	60			MD2
★	61			MD1
★	62			MD0
	63	V _{DD}	-	デジタル電源
	64	GND	-	接地
★	65	入出力	DRAMデータ・バス MD15がMSB, MD0がLSBです。 内部でプルダウンされています。プルダウン抵抗は約42k です。 このプルダウンは、MD_PD_OFFレジスタ (74H, b1) でオフできます。	
★	66			MD14
★	67			MD13
★	68			MD12
	69	GND	-	接地
★	70	入出力	DRAMデータ・バス MD15がMSB, MD0がLSBです。 内部でプルダウンされています。プルダウン抵抗は約42k です。 このプルダウンは、MD_PD_OFFレジスタ (74H, b1) でオフできます。	
★	71			MD10
★	72			MD9
★	73			MD8

(3/3)

端子番号	端子名	入出力	機 能
74	GND	-	接地
75	V _{DD}	-	デジタル電源
76	GND	-	接地
77	VCLK	出力	ビデオ・クロック ^注
★ 78	CSYNC	出力	コンポジット同期信号
★ 79	VSYNC	出力	垂直同期信号
★ 80	HSYNC	出力	水平同期信号
81	N.C	-	オープンにしてください。
82	N.C		
83	V _{DD}	-	デジタル電源
84	AV _{DD}	-	アナログ電源
85	CBP1	-	ビデオDAC出力調整端子 端子-GND間に0.1 μFのコンデンサを挿入してください。
86	VOUT1	出力	ビデオ出力
87	CBP2	-	ビデオDAC出力調整端子 端子-GND間に0.1 μFのコンデンサを挿入してください。
88	VOUT2	出力	ビデオ出力
89	CBP3	-	ビデオDAC出力調整端子 端子-GND間に0.1 μFのコンデンサを挿入してください。
90	VOUT3	出力	ビデオ出力
91	AGND	-	アナログ接地
92	V _{DD}	-	デジタル電源
93	N.C	-	オープンにしてください。
94	GND	-	接地
95	CDC2PO	入力	CDエラー・フラグ信号
96	CDEMPH	入力	CD-DAエンファシス信号
97	CDLRCK	入力	CD L/Rクロック
98	CDBCK	入力	CDビット・クロック
99	CDDI	入力	CDデータ入力
100	GND	-	接地

注 電源立ち上げ後，ハードウェア・リセットを入力するまでクロックが出力されない場合があります。

2. ホスト・バス・インタフェース

★ 2.1 ホスト・バス・インタフェース概要

μPD61012は次の3種類のホスト・インタフェース方法を選択できます。

- ・シリアル・インタフェース（2線式，3線式）
- ・パラレル・インタフェース（8ビット・バス幅）：アドレス/データ・マルチプレクス型
- ・パラレル・インタフェース（8ビット・バス幅）：アドレス/データ・セパレート型

ホスト・バス・インタフェースの用途は次のとおりです。

- ・動作モード・レジスタの設定，ステータス・レジスタのリード，パラメータ・レジスタの設定
- ・コマンド（AVPLAY, VSTEP, AVPAUSEなど）の発行
- ・符号入力（ただし，アクセス速度の確保が困難なため，動画再生はできません）
- ・セクタ・バッファのリード
- ・OSDデータのライト

ホスト・バス・インタフェースによるアクセスは，内部レジスタにより指定されます。

内部レジスタ・アドレスは，次の2種類に分類されます。

レジスタ：モード・レジスタ，ステータス・レジスタ，パラメータ・レジスタ（コマンド・レジスタを含む）

ポート：符号データ入力ポート，OSD用RAMポート，セクタ・バッファ・ポート，CD-ROMデコーダ用SRAMポートなど

2.2 ホスト・インタフェース方式の選択

(1) シリアル/パラレル・インタフェース・モードの設定

ホストCPUとのインタフェースとして，パラレル・インタフェースあるいはシリアル・インタフェースのどちらを使用するかを，HSELX端子により指定します。ホスト・バス・タイプの設定は次のようになります。

★

		HSELX端子	
		ハイ	ロウ
HSELA端子	ハイ	パラレル・インタフェース・マルチプレクス型	設定禁止
	ロウ	パラレル・インタフェース・セパレート型	シリアル・インタフェース HD2端子 = ハイ：3線式 HD2端子 = ロウ：2線式

注意 シリアル・インタフェースを使用する場合は，HSELA端子を必ずロウに設定してください。

(2) データ/アドレス・バス・モードの設定

パラレル・インタフェース使用時に，マルチプレクス・モード（アドレス/データ・マルチプレクス型）またはセパレート・モード（アドレス/データ・セパレート型）を，HSELA端子により指定します。

マルチプレクス・モード (HSELA端子 = ハイ)

アドレス・バスとデータ・バスがマルチプレクスされているCPU (当社製 8 ビット・シングルチップ・マイコン78K/0, 78K/ など) との接続に用います。

ホスト・アドレスはマルチプレクスされ、ホスト・データ・バス (HD7-HD0端子) 上に入力されます。アドレス・ストロープ信号としてHA端子を使用します。HA端子に入力される信号の立ち下がりでアドレス・データをラッチし、データのリード/ライトを行います。ホスト・アドレスは、そのままμPD61012の内部アドレスとして使用されます。

セパレート・モード (HSELA端子 = ロウ)

アドレス・バスとデータ・バスが分離されているようなCPUとの接続に用います。このモードでのホスト・アドレスは1ビットになります。

ホスト・アドレスはHA端子で指定します。

- ★ HA端子 = ハイ : 内部アドレスへのアクセス
通常はライトにのみ使用しますが、リードにも使用できます。
- HA端子 = ロウ : 内部アドレスで指定されるレジスタ/ポートへのアクセス

レジスタ・アクセスの手順は次のようになります。

- HA端子 = ハイ : 内部アドレスの書き込み
- HA端子 = ロウ : レジスタのアクセス

ただし、CPUがμPD61012の内部レジスタにHA端子 = ロウでアクセスしたあと、アドレス・レジスタの値は自動的にインクリメントされます (ポート・アドレスは変化しません)。

したがって、連続したアドレスのレジスタにアクセスするときは、内部アドレスの書き込みを省略できます。ポート・アクセスを行う場合は、メモリ・アドレスが自動的にインクリメントされるので、HA端子 = ハイで内部アドレスの書き込みを行ったあとに、HA端子 = ロウで連続してメモリ内のデータをアクセス (リード/ライト) します。

2.3 シリアル・インタフェース・モード (HSELX端子 = ロウ, HSELA端子 = ロウ)

(1) データの入出力端子の設定

シリアル・インタフェース (HSELX端子 = ロウ) 使用時に、データの入力と出力を別端子にする機能があります。

- HD2端子 = ハイ : 2 線式
- HD2端子 = ロウ : 3 線式

注意 シリアル・インタフェースを使用する場合は、HSELA端子を必ずロウに設定してください。

- ・HD2端子 = ハイ : シリアル・データ入出力を1端子で行います (2 線式)。
- $\overline{\text{HCS}}$: チップ・セレクト (入力) ($\overline{\text{HCS}}$ 端子使用)
- H_CLK : シリアル・データ・クロック (入力) (HA端子使用)
- H_DATA : シリアル・データ (入出力) (HD0端子使用)
- $\overline{\text{H_READY}}$: データ・レディ信号 (出力) ($\overline{\text{HDAK}}$ 端子使用)

・HD2端子 = ロウ：シリアル・データ入出力を2端子で行います（3線式）。

$\overline{\text{HCS}}$	：チップ・セレクト（入力）	（ $\overline{\text{HCS}}$ 端子使用）
H_CLK	：シリアル・データ・クロック（入力）	（HA端子使用）
H_DATA_OUT	：シリアル・データ（出力）	（HD1端子使用）
H_DATA_IN	：シリアル・データ（入力）	（HD0端子使用）
$\overline{\text{HREADY}}$	：データ・レディ信号（出力）	（ $\overline{\text{HDAK}}$ 端子使用）

★（2）ポート・リード動作モードの設定

シリアル・インタフェース（HSELX端子 = ロウ）使用時にポート・リード動作（内部メモリのリード）を行う場合、次の2つのアクセス・モードがあります。

・連続アクセス・バイト数を指定しないモード

データ・リードごとに、次のデータのアクセス準備が進んでいるため、 $\overline{\text{HCS}}$ 端子が立ち上がるタイミングで、メモリ・アドレスが進む可能性があります。そのため、アクセス時には必ずメモリ・アドレスを設定してください。

・連続アクセス・バイト数を指定するモード

連続アクセスするバイト数を設定し、 $\overline{\text{HCS}}$ 端子の入力を立ち下げ、指定バイト数の連続アクセスを行ったあとは、アクセス終了を示すために $\overline{\text{HCS}}$ 端子を立ち上げてください。

このモードでは、指定バイト数から連続アクセスの最後のアクセスを判定し、次のデータのアクセス準備が停止します。そのため、メモリ・アドレスの再設定を行わずに次の連続アクセスを開始しても、連続してデータを書き込むことができます。

モード指定は、S_Access_MDレジスタ（12H, b6）で行います。

S_Access_MD = 0：バイト数を指定しないモード

S_Access_MD = 1：バイト数を指定するモード

バイト数は、連続アクセス・バイト数レジスタ（12H, b5-b0）に設定します（S_Access_MD = 1のとき有効です）。

バイト数は、1～63バイトの範囲が指定可能です。レジスタの値と指定されるバイト数の関係は次のようになります。

01H：1バイト，02H：2バイト，…，3EH：62バイト，3FH：63バイト，00H：設定禁止

(3) アクセス・タイミング

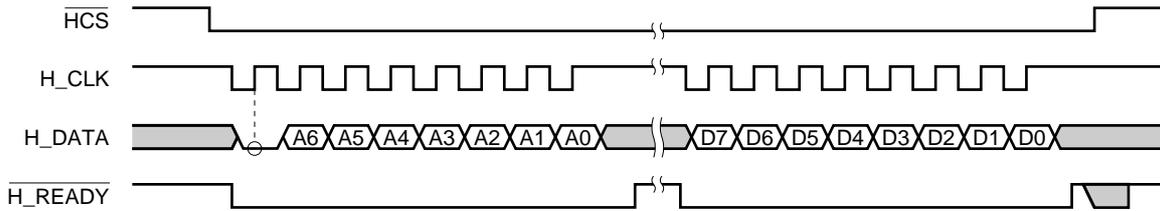
HCS端子立ち下がり直後の最初の8ビット入力が“R/W指定+7ビット・アドレス”です。そのあとの8ビットごとのアクセスが指定アドレスのレジスタおよびポートへのアクセスになります。

H_DATAは、MSBファーストで入出力します。

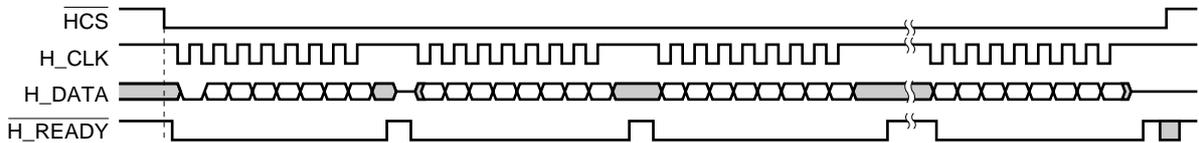
★

図2-1 アクセス・タイミング(2線式)

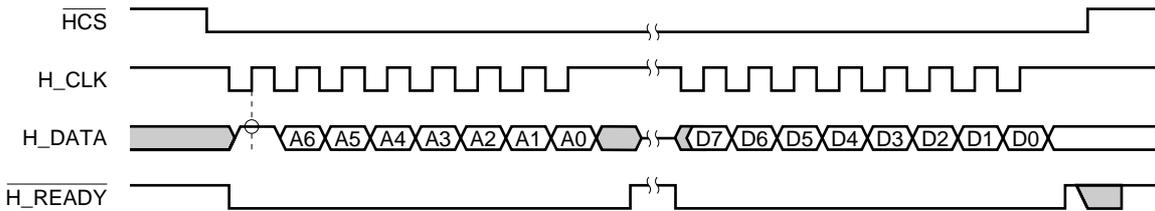
(a) ライト動作(1バイト・アクセス: 2線式)



(b) ライト動作(連続バイト・アクセス: 2線式)



(c) リード動作(1バイト・アクセス: 2線式)



(d) リード動作(連続バイト・アクセス: 2線式)

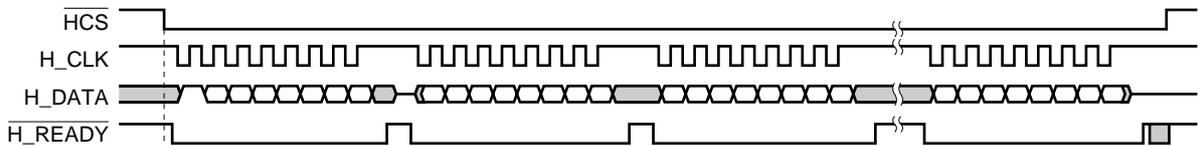
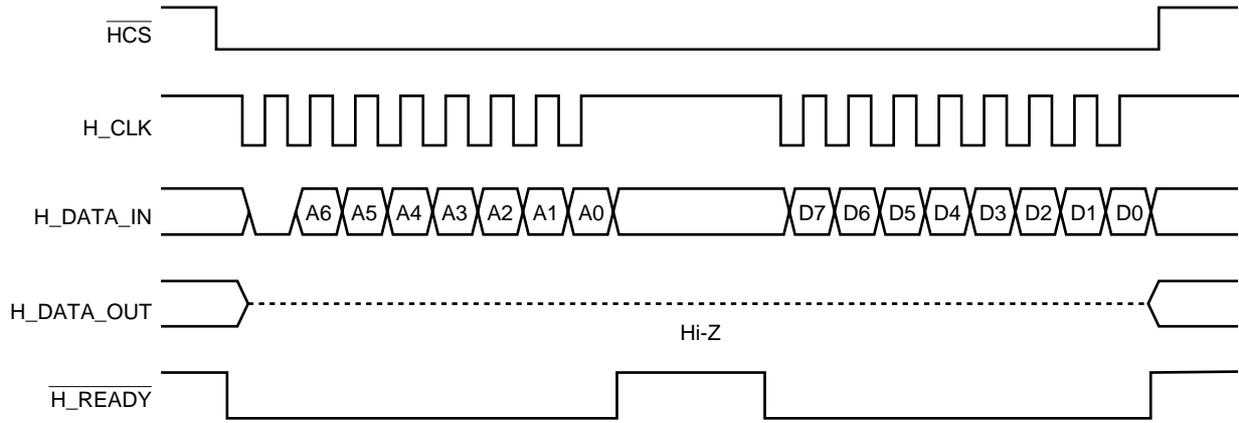


図2-2 アクセス・タイミング(3線式)(1/2)

(a) ライト動作(1バイト・アクセス:3線式)



(b) ライト動作(連続バイト・アクセス:3線式)

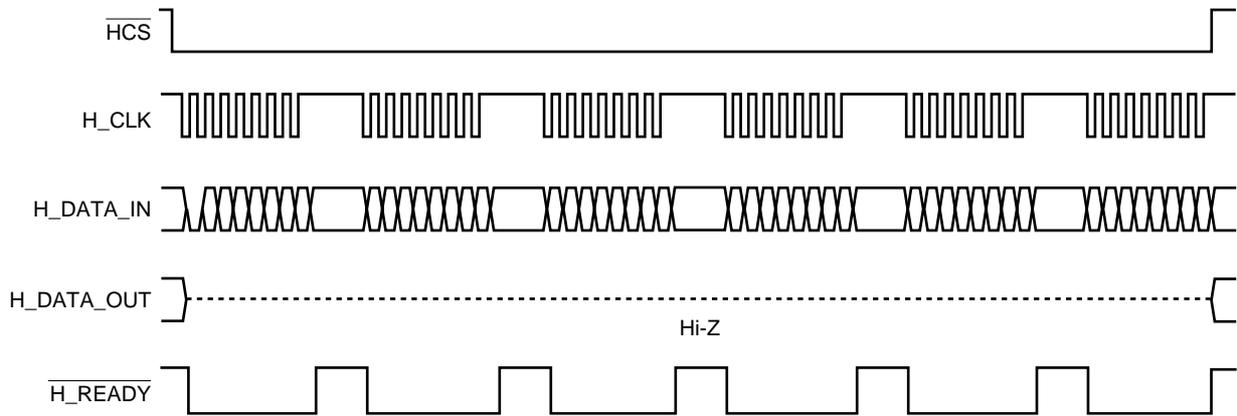
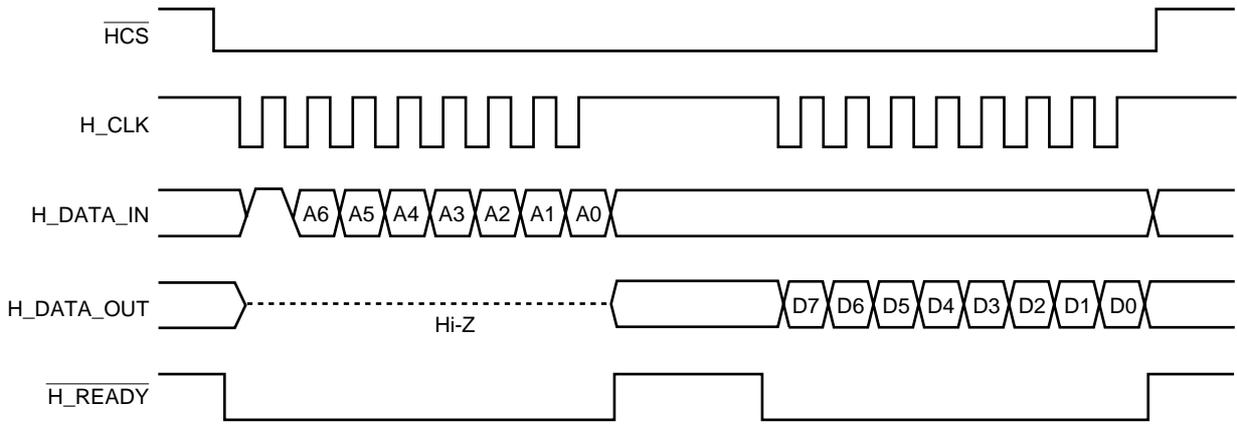
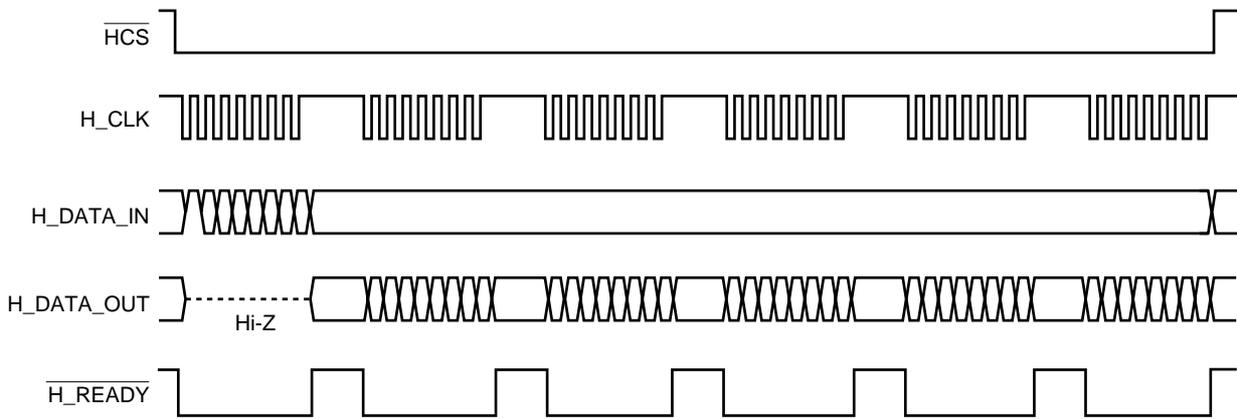


図 2 - 2 アクセス・タイミング (3 線式) (2/2)

(c) リード動作 (1 バイト・アクセス : 3 線式)

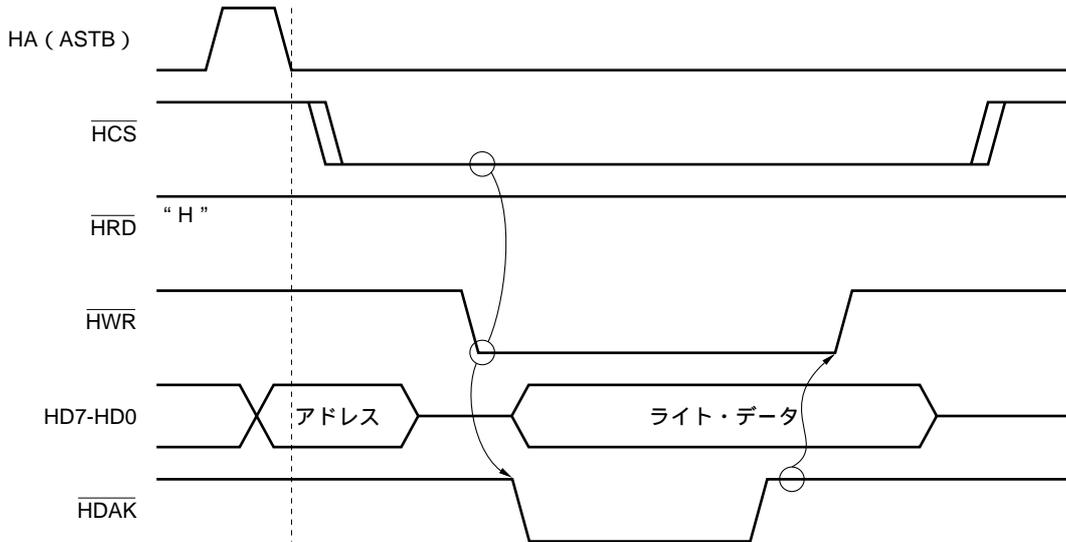


(d) リード動作 (連続バイト・アクセス : 3 線式)



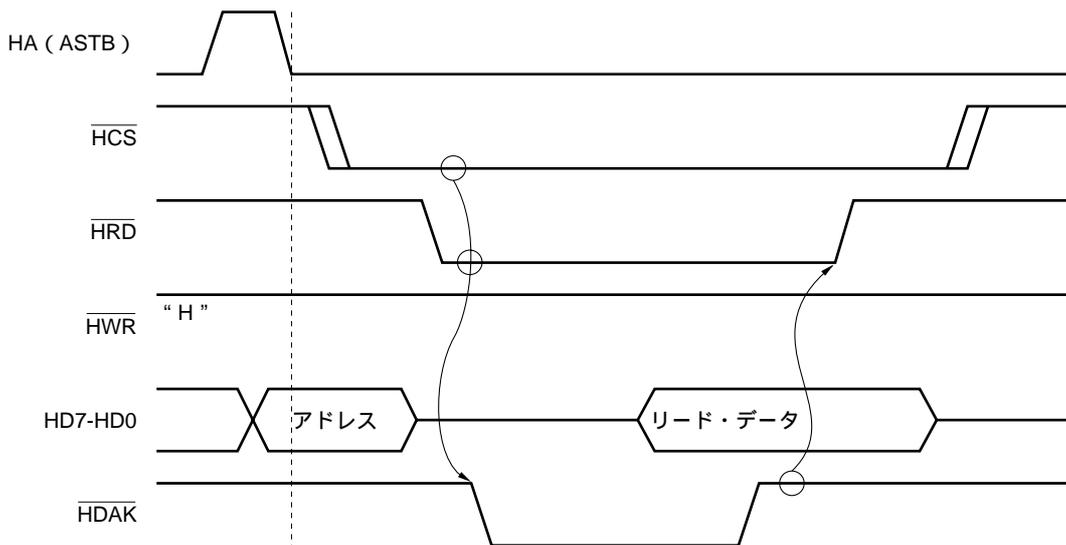
2.4 パラレル・インタフェース・マルチプレクス・モード (HSELX = ハイ, HSELA = ハイ)

(a) ライト動作



備考 HDAKはWAITとして動作します。

(b) リード動作



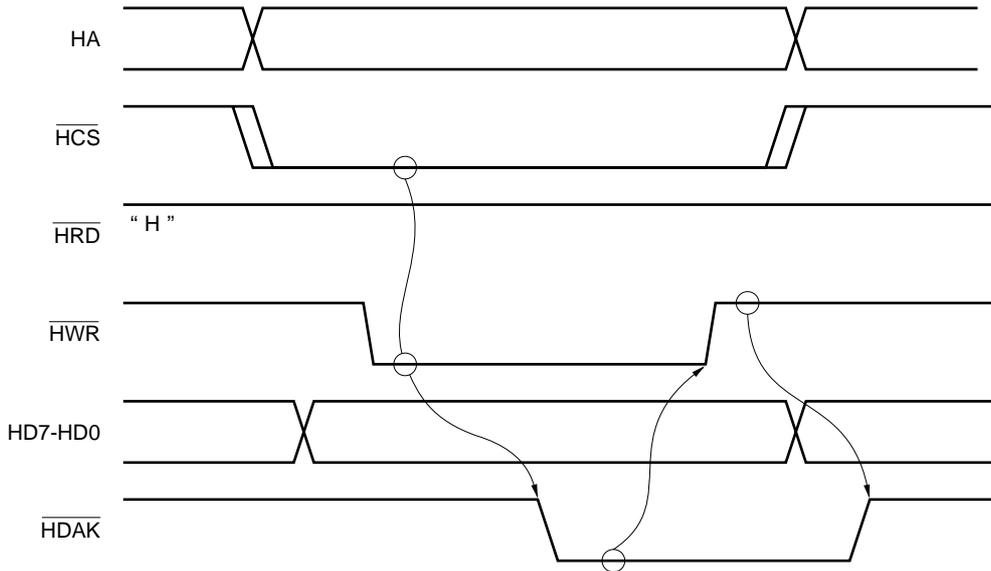
備考 HDAKはWAITとして動作します。

2.5 パラレル・インタフェース・セパレート・モード (HSELX = ハイ, HSELA = ロウ)

HA端子 = ハイのとき : 内部アドレスへのアクセス

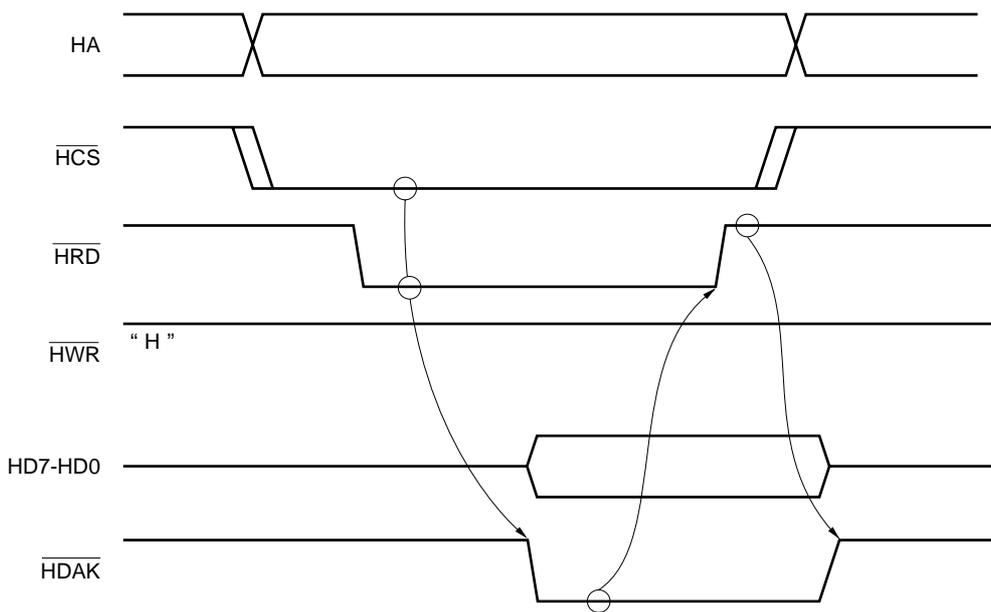
HA端子 = ロウのとき : 内部アドレスで指定されるレジスタ / ポートへのアクセス

(a) ライト動作



備考 HDAKはREADYとして動作します。

(b) リード動作



備考 HDAKはREADYとして動作します。

3 . CD-DSPインタフェース

μPD61012はCD_DSPモード・レジスタ（44H）の設定によりインタフェース方法を設定，選択できます。

CD_DSP_MD0（CDI2Sモード・レジスタ）

：ノーマル・モード / I²Sモード指定

このレジスタが0のときノーマル・モードです。

フィリップスCD-DSP用のインタフェースとしてI²Sモードをサポートします（I²Sモードのときスロットは48固定）。

ノーマル・モードのとき，32/48/64のスロットをサポートします。

CD_DSP_MD1（CDDIモード・レジスタ）

：LSBファースト / MSBファースト指定

このレジスタが1のときMSBファーストです。

CDC2PO端子のMSB, LSBはCDDI端子に連動します。

ただし，CD-DAのときは，LSBファースト / MSBファーストの設定が反転します。

CD_DSP_MD2（CDLRCK極性レジスタ）

：属性（CDLRCKがロウのときLチャンネルになるか，ハイのときLチャンネルになるか）指定

このレジスタが0のときCDLRCK = ハイで，Lチャンネルになります。

CD_DSP_MD3（CDBCK極性レジスタ）

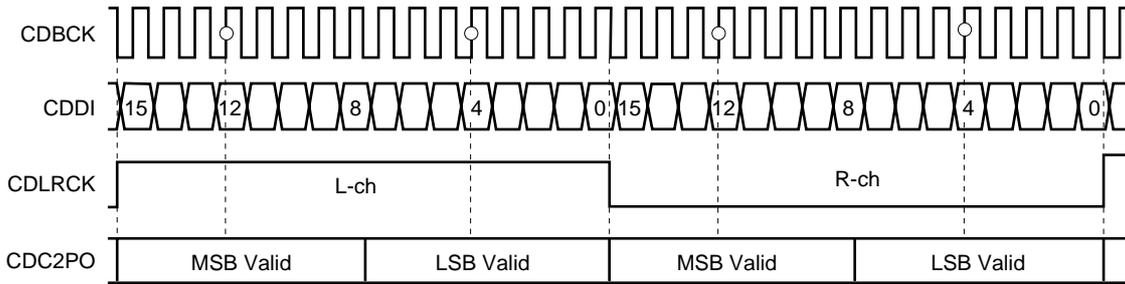
：立ち上がり / 立ち下がりデータ・ラッチ指定

このレジスタが0のとき立ち上がりラッチです。

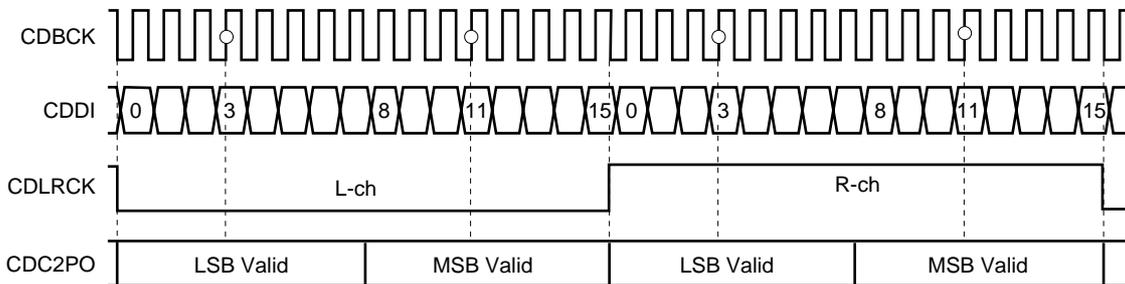
★

図3 - 1 CD-DSPインタフェースのモード (32BCK/fs)

(a) ノーマル・モード , MSBファースト , L-ch = ハイ , 立ち上がりデータ・ラッチ



(b) ノーマル・モード , LSBファースト , L-ch = ロウ , 立ち上がりデータ・ラッチ

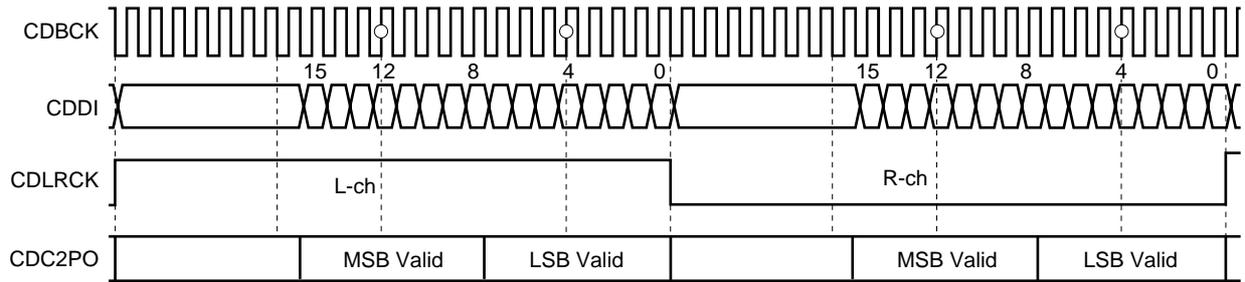


備考 : C2PO検出位置

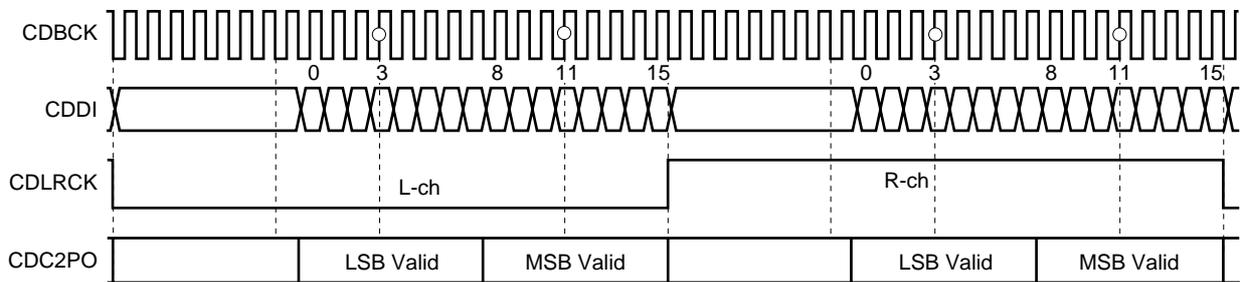
★

図3-2 CD-DSPインタフェースのモード(48BCK/fs)

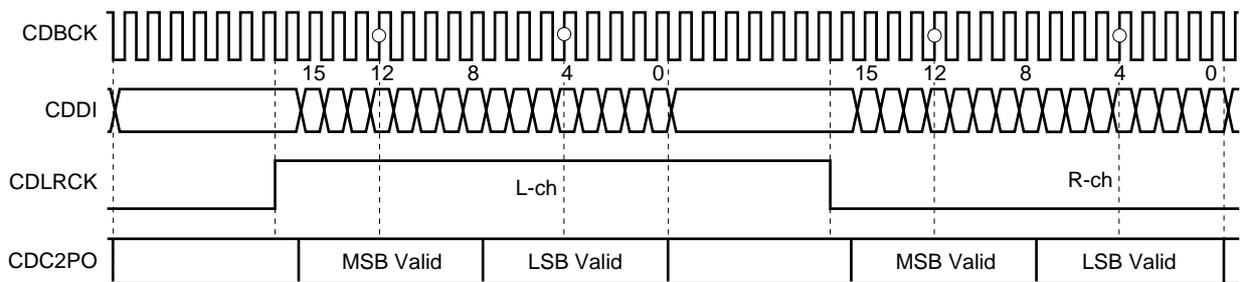
(a) ノーマル・モード, MSBファースト, L-ch = ハイ, 立ち上がりデータ・ラッチ



(b) ノーマル・モード, LSBファースト, L-ch = ロウ, 立ち上がりデータ・ラッチ



(c) I²Sモード, MSBファースト, L-ch = ハイ, 立ち上がりデータ・ラッチ

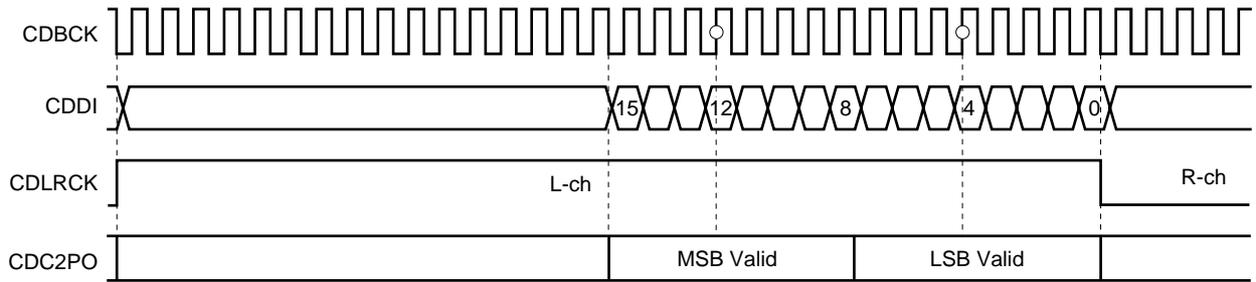


備考 : C2PO検出位置

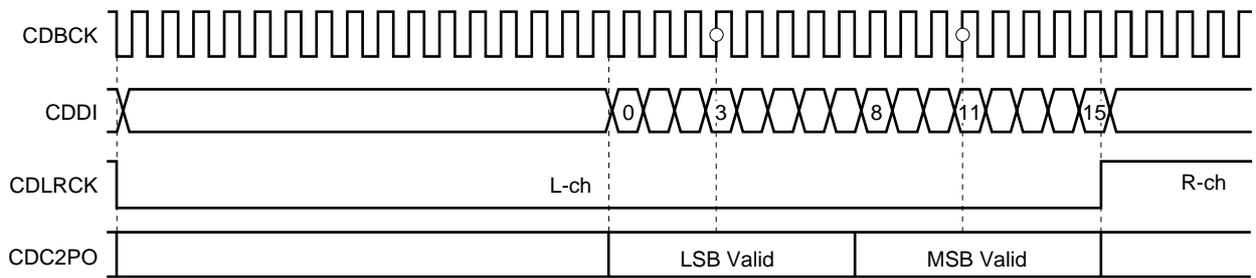
★

図3 - 3 CD-DSPインタフェースのモード (64BCK/fs)

(a) ノーマル・モード , MSBファースト , L-ch = ハイ , 立ち上がりデータ・ラッチ



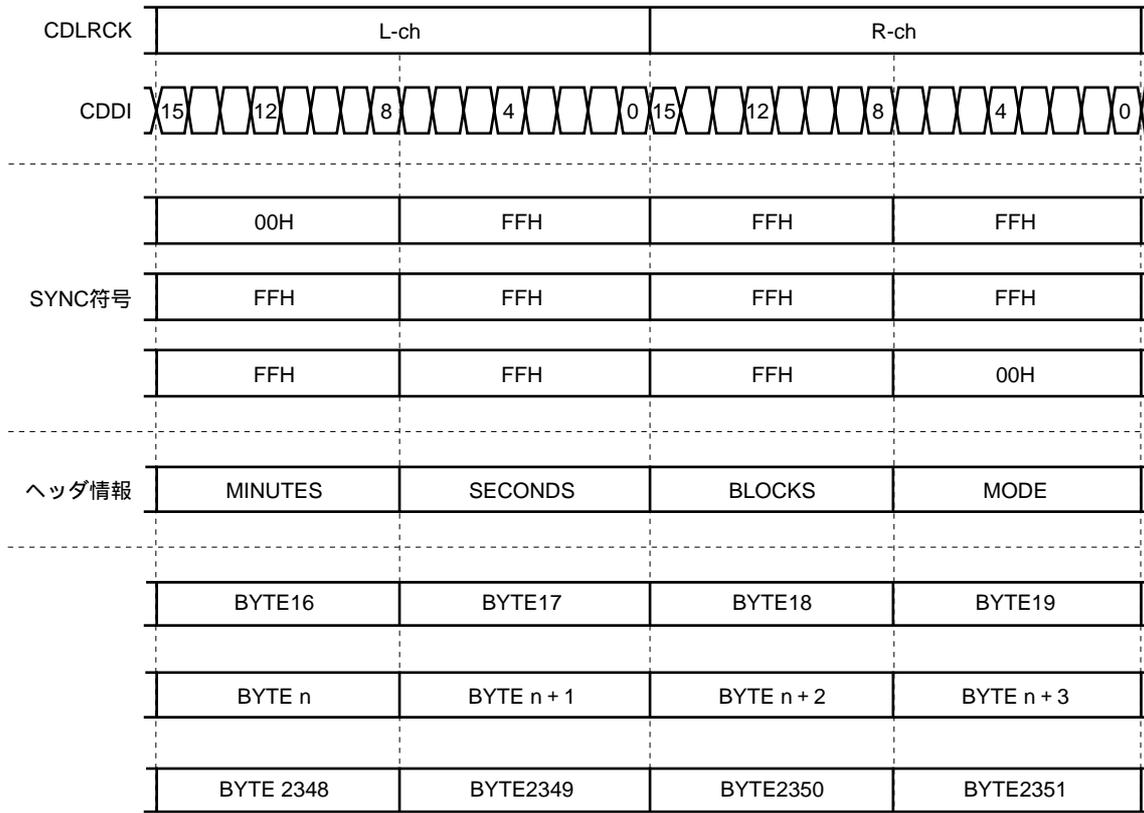
(b) ノーマル・モード , LSBファースト , L-ch = ロウ , 立ち上がりデータ・ラッチ



備考 : C2PO検出位置

★

図 3 - 4 CD-DAのデータ配列



4 . CD-ROMデコード

μPD61012は、CD-ROMデコーダ用のSRAMを内蔵しています。

容量は3セクタ分です（以後、バンクと呼びます）。

CD-ROMのデコード処理は、各バンクを、それぞれ入力、ECC（Error Checking and Correction）、出力を切り替えながら実行されます。

CD-ROMデコーダ未使用時には、CD-ROMデコーダ用のSRAMを符号入力用バッファとして使用できます。

ヘッダ、サブヘッダのリアルタイム・リード

CD-ROMデコーダ部で検出したヘッダ、サブヘッダ情報をレジスタ表示に反映させます。

4.1 CD-ROMデコードの設定

対応フォーマットは次の3種類です。CD_MDレジスタ（26H, b5, b4）で設定します。

CD-ROM Mode1

CD-ROM Mode2 Form1

CD-ROM Mode2 Form2

CD-ROM Mode2 Form2の場合、標準速度、2倍速に対応しています。CD-ROM Mode1およびCD-ROM Mode2 Form1の場合（ECCを行う場合）、標準速度のみに対応しています。

CD-DA入出力モードを設定できます。

CD-DAレジスタ（25H, b3）により再生を開始します。

内部生成のAUBCK, AULRCKなどにあわせてデータを出力します。

CD-DAモードのときは、CDEMPH端子の入力をAUEMPH端子から直接出力します。

備考 CD-DA時には、オーディオのミュート機能は、-12dBミュートのみ有効になります。完全ミュート・モードには、対応していません。

CD-DAモードとMPEGモードを切り替えるときの出力クロック（LRCK, BCK）は、μPD61012内部でクロックを変換しているため、連続性が保たれます。

再生系コマンド（AVPLAYなど）に連動して、CD-ROMの入力開始および入力停止を行うか行わないかを選択可能です。

CD_ROM_STARTレジスタ（22H, b7）に設定します。

★ AVPAUSEコマンドに連動して、CD-ROMの入力停止を行うか行わないかを選択可能です。

CD_ROM_ENDレジスタ（22H, b6）に設定します。

★ 4.2 セクタの破棄設定

CD-ROM制御レジスタ1 (81H) によりセクタ破棄の設定を行います。

GAPセクタの破棄

- ・ Channel = 0のセクタ・データを入力しない設定ができます。

バックのないセクタの破棄

- ・ CD-ROMのユーザ・データ (MPEG1データのバック・ヘッダ) の先頭4バイトが“000001BA”であることを検出し、符号入力を行うか行わないかを設定できます。

注意 MPEG1システム符号入力時以外は必ず破棄しない“0”に設定してください。

MSF (Minute/Second/Frame) が連続でないセクタの停止

- ・ MSFの連続性を確認しMSFが連続していない場合、そのセクタ・データをMPEGコアへ入力するかしないかを設定できます。

MPEGコアへの入力破棄

- ・ コマンドによりリアルタイムでセクタごとにMPEGコアへの入力破棄が指定できます。

★ 4.3 割り込み

CD-ROMデコーダのSYNC割り込み

MPEGコアへの出力開始から約1セクタ期間前に割り込みを通知します。

割り込みが発生した時点で次のリードが可能になります。

- ・ ヘッダ, サブヘッダのリード
- ・ CD-ROM Mode2 Form2時に, バック・ヘッダのフラグ (71H, b4) のリード

オーバーラン・エラー割り込み

CD-ROMデコーダのオーバーラン・エラー時に, 現在MPEGコアに入力中のセクタを入力後, 入力を停止できます。

データ入力の停止後, 次から入力すべきセクタをSTR_MIN, STR_SEC, STR_FRMレジスタ (2AH-2CH) に設定します。

5 . セクタ・バッファ機能

μPD61012は、セクタ・バッファとして8 KバイトのRAMを内蔵しています。

セクタ・バッファはビデオCD Ver2.0用のデータ (INFO.VCD, ENTRIES.VCD, PSD.VCD)などを4セクタ分保持できます。

- ★ ただし、PSD.VCDの大きさはビデオCDのタイトルによって異なるため、動作が複雑になるほど大きくなります。また、ビデオCD Ver2.0用データ以外のユーザ・データも保持できます。

5.1 セクタ・バッファ・アドレスの使用方法

データ・ライト時

- ・セクタ・バッファのアドレス (SCT_ADRレジスタ (1CH, 1DH) のアクセス開始アドレス) をCPUから設定します。
- ・SCT_BFコマンドにより、SCT_ADRレジスタで設定したアドレスからCD-ROMデコード後のデータを格納します。また、CPUからセクタ・バッファにデータを入力するときは、CPUからSCT_PORTレジスタ (0AH) にデータを書き込みます。
- ・SCT_ADRレジスタは、1バイト・アクセスごとに自動的にインクリメントされます。

データ・リード時

- ・CPUから読み出しアドレスをSCT_ADRに設定します。
- ・SCT_PORTレジスタからデータを読み出すことができます。
- ・SCT_ADRレジスタは、1バイト・アクセスごとに自動的にインクリメントされます。

6. ビデオ・インタフェース

6.1 出力データの選択

VOUT_MDレジスタ (2FH, b6-b4) により, VOUT3-VOUT1端子から出力するアナログ・データの種別を選択します。

VOUT_MD [2:0]	VOUT3	VOUT2	VOUT1
000	C	Y + CSYNC	OFF
001	OFF	OFF	CVBS
010	C	Y + CSYNC	CVBS
011	FSC	OFF	CVBS
100	C	Y + CSYNC	FSC
101	B	G	R
110	設定禁止		
111	OFF	OFF	OFF

6.2 表示モード

DISP_MDレジスタ (2EH, b5, b4) により, ビデオ出力方式を指定します。

DISP_MD [1:0]	モード
00	NTSC
01	設定禁止
10	PAL60
11	PAL

- ★ NTSCモード : 704×240を1フィールドとして59.94フィールド/秒
- PALモード : 704×288を1フィールドとして50フィールド/秒
- PAL60モード : PALモードのfscで59.98フィールド/秒

備考 fscはサブキャリア周波数

6.3 画像フィルタ

(1) 動画および標準静止画再生時の補間用フィルタ

水平フィルタは, 輝度成分, 色成分^注のフィルタの設定ができます。

垂直フィルタは, 輝度成分フィルタのみを設定できます。

注 色成分フィルタのみを設定することはできません。

動画再生 / 表示時および標準静止画再生 / 表示時には, 352画素から704画素への水平補間処理を行うことができます。水平補間処理を行わない場合, 同一の画素を2度ずつ繰り返して表示します。また, 動画再生 / 表示時および標準静止画再生 / 表示時には, 垂直フィルタ処理を行うことができます。垂直フィルタ処理を行わない場合は, OddフィールドとEvenフィールドには, 同じ画像が出力されます。

FLT_MDレジスタ (2DH, b3-b1) により, フィルタの有無を選択できます。

FLT_MD1	垂直フィルタ
0	輝度フィルタのみ
1	なし

FLT_MD0 [1:0]	水平フィルタ
00	フィルタなし
01	設定禁止
10	輝度フィルタのみ
11	輝度, 色フィルタ

(2) 周波数特性制限フィルタ

コンポジット出力に対して出力周波数の制限フィルタをかけるか, かけないかの設定を行います。

CV_FLT (2EH, b1) : コンポジット出力のY (輝度) に対するフィルタのON/OFF (1 : ON, 0 : OFF)

C_FLT (2EH, b0) : コンポジット出力のC (色) に対するフィルタのON/OFF (1 : ON, 0 : OFF)

備考 RGB出力時およびC, Y + CSYNC出力時, 周波数特性制限フィルタはかかりません。

★ **6.4 ビデオ同期信号出力の設定**

SYNCIOレジスタ (2DH, b7, b6) およびVCLKOEレジスタ (2DH, b5) , VCLKSELレジスタ (2DH, b4) により, ビデオ同期信号出力を設定します。

SYNCIO [1:0]	ビデオ同期信号 (VSYNC, HSYNC, CSYNC端子)
00	端子出力
01	端子はHi-Z
10	初期状態
11	設定禁止

VCLKOE	VCLKSEL	クロック出力 ^注 (VCLK端子)
0	0	13.5 MHz出力
0	1	27 MHz出力
1	0	端子はHi-Z
1	1	端子はHi-Z

注 VCLK端子のクロック出力は, 電源ONからハードウェア・リセットまでの期間中は出力されない場合があります。

注意 SYNCIOレジスタのハードウェア・リセット後のデフォルト値は '10' です。必ず設定し直してください。
端子をHi-Zに設定する場合は, 外部でプルダウンまたはプルアップしてください。

図6-1 ビデオ出力フォーマット(1/6)

★

(a) NTSC出力(RGB出力時)

T : 13.5 MHz

H : 1ライン期間 (= 858T)

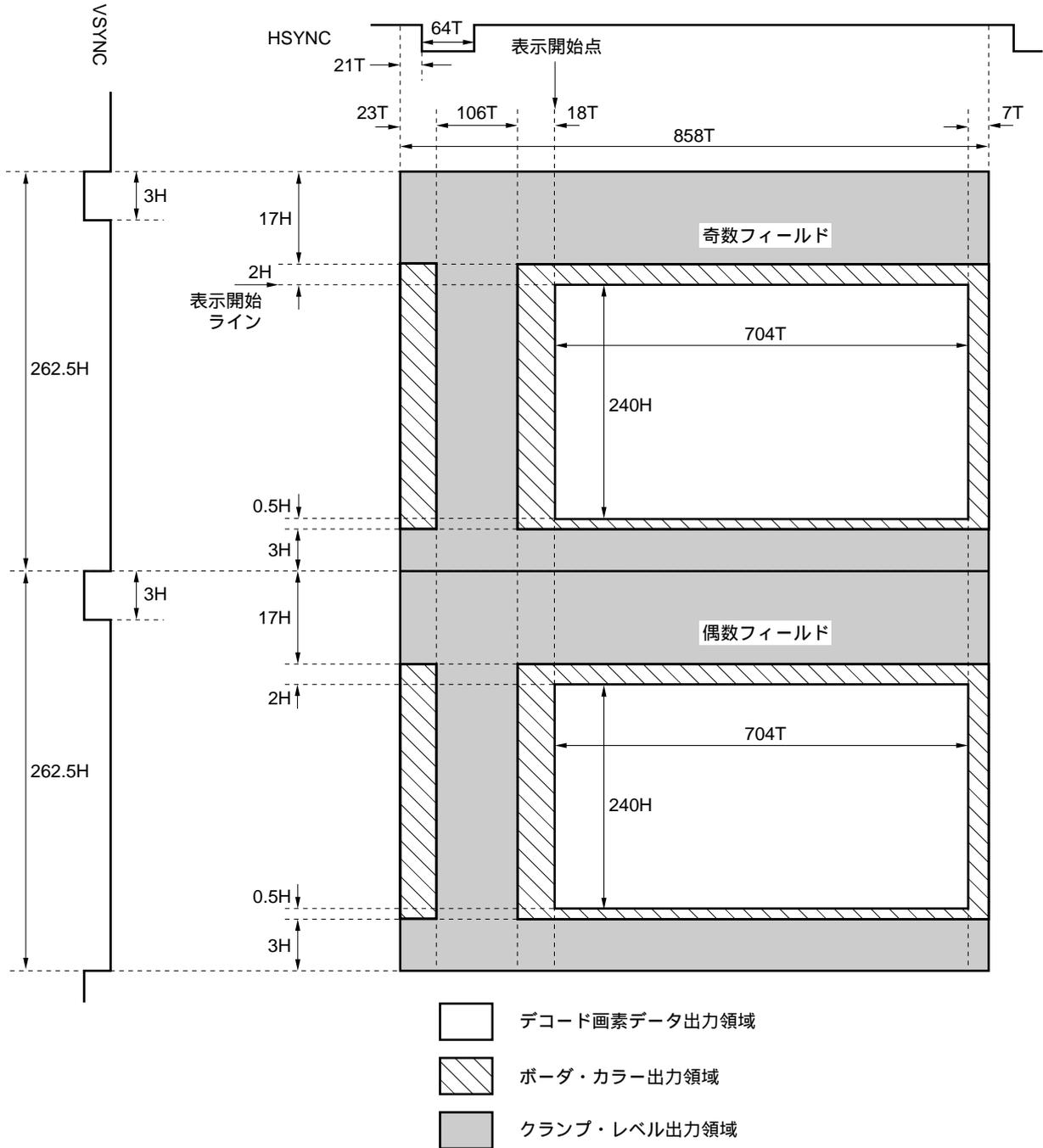


図6 - 1 ビデオ出力フォーマット (2 / 6)

★

(b) PAL出力 (RGB出力時)

T : 13.5 MHz

H : 1ライン期間 (= 864T)

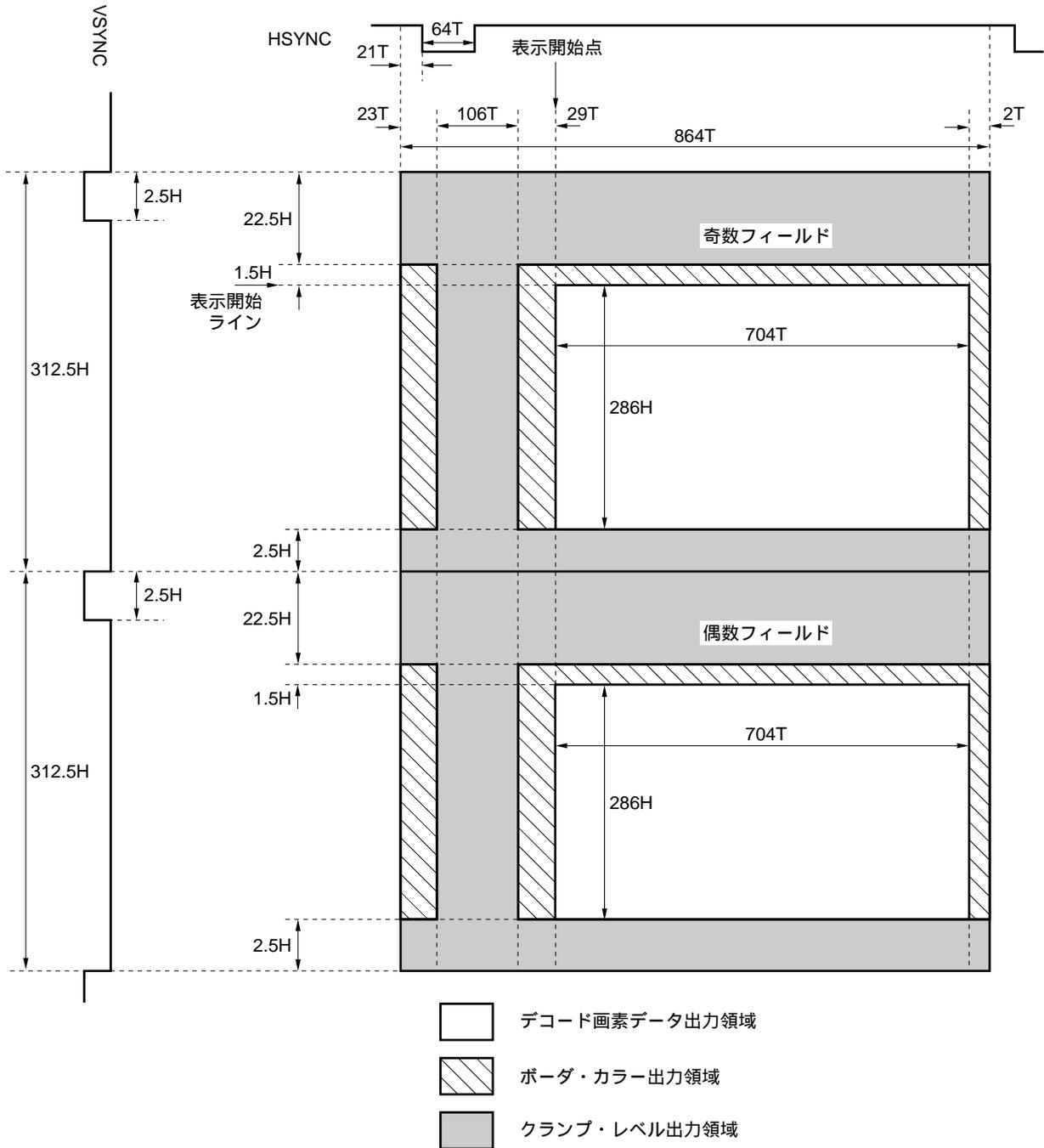


図6-1 ビデオ出力フォーマット(3/6)

★

(c) PAL60出力(RGB出力時)

T : 13.5 MHz

H : 1ライン期間 (= 864T)

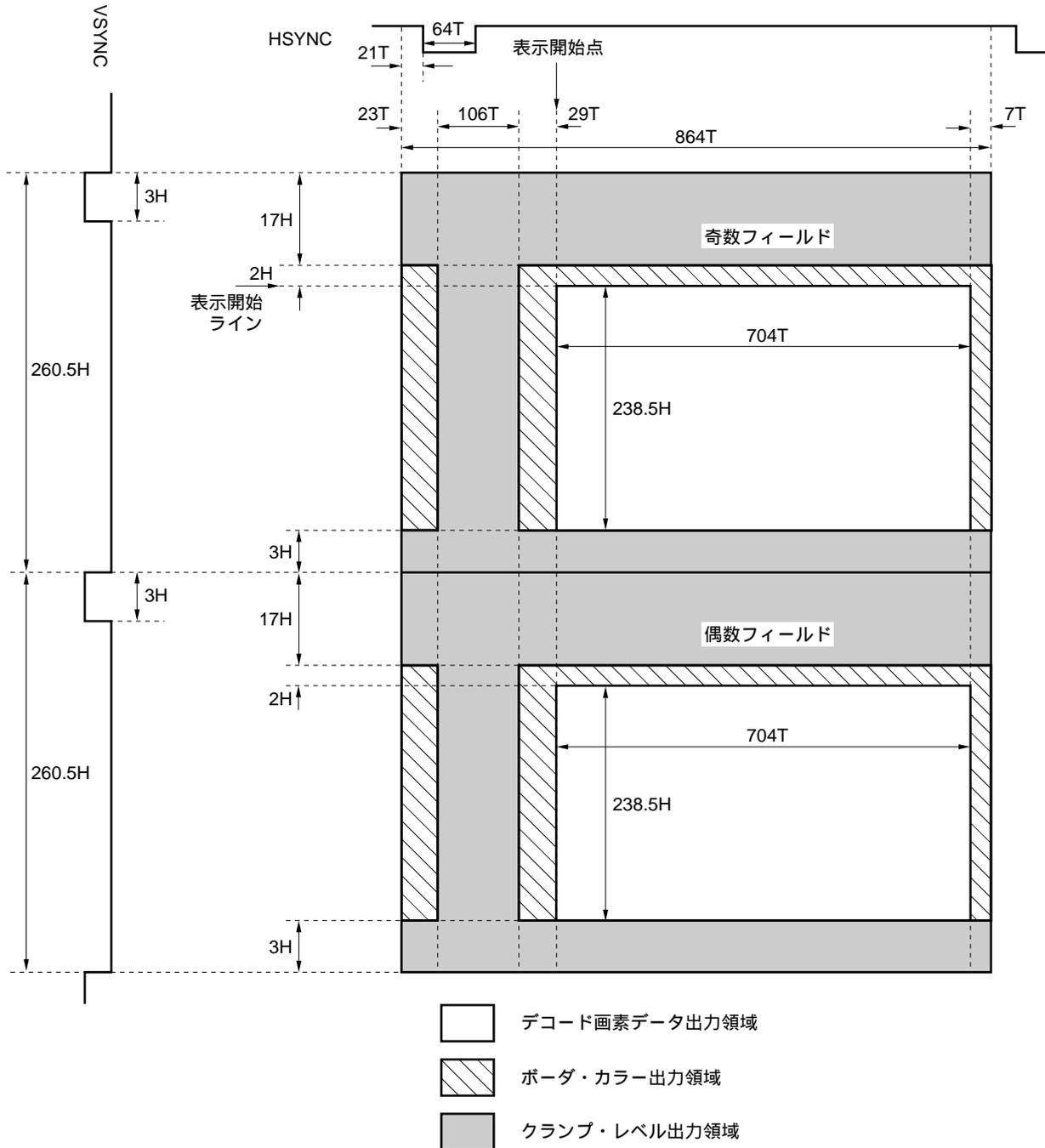
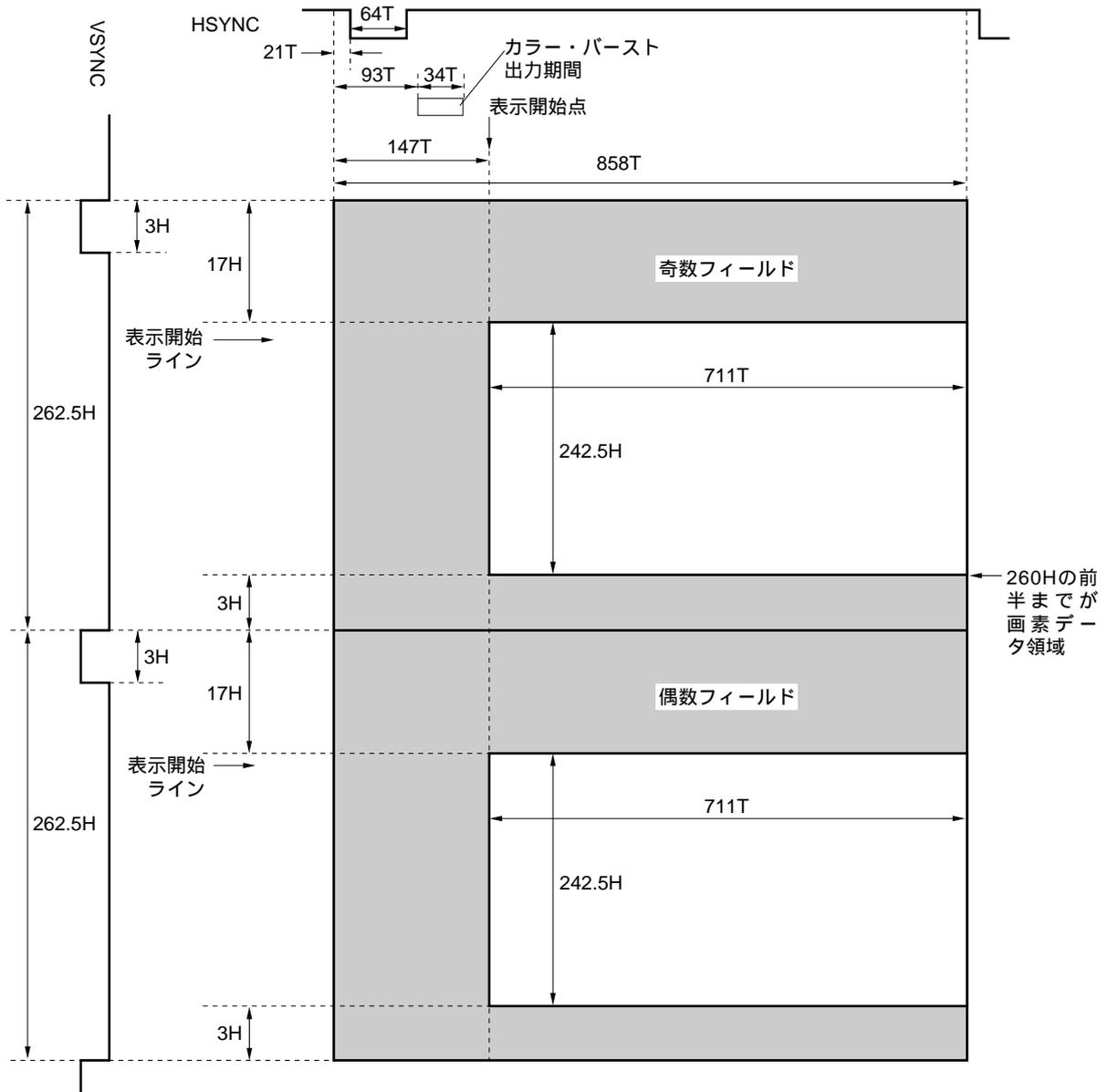


図6-1 ビデオ出力フォーマット(4/6)

(d) NTSC出力(ビデオ・エンコーダ使用時)

T : 13.5 MHz

H : 1ライン期間 (= 858T)



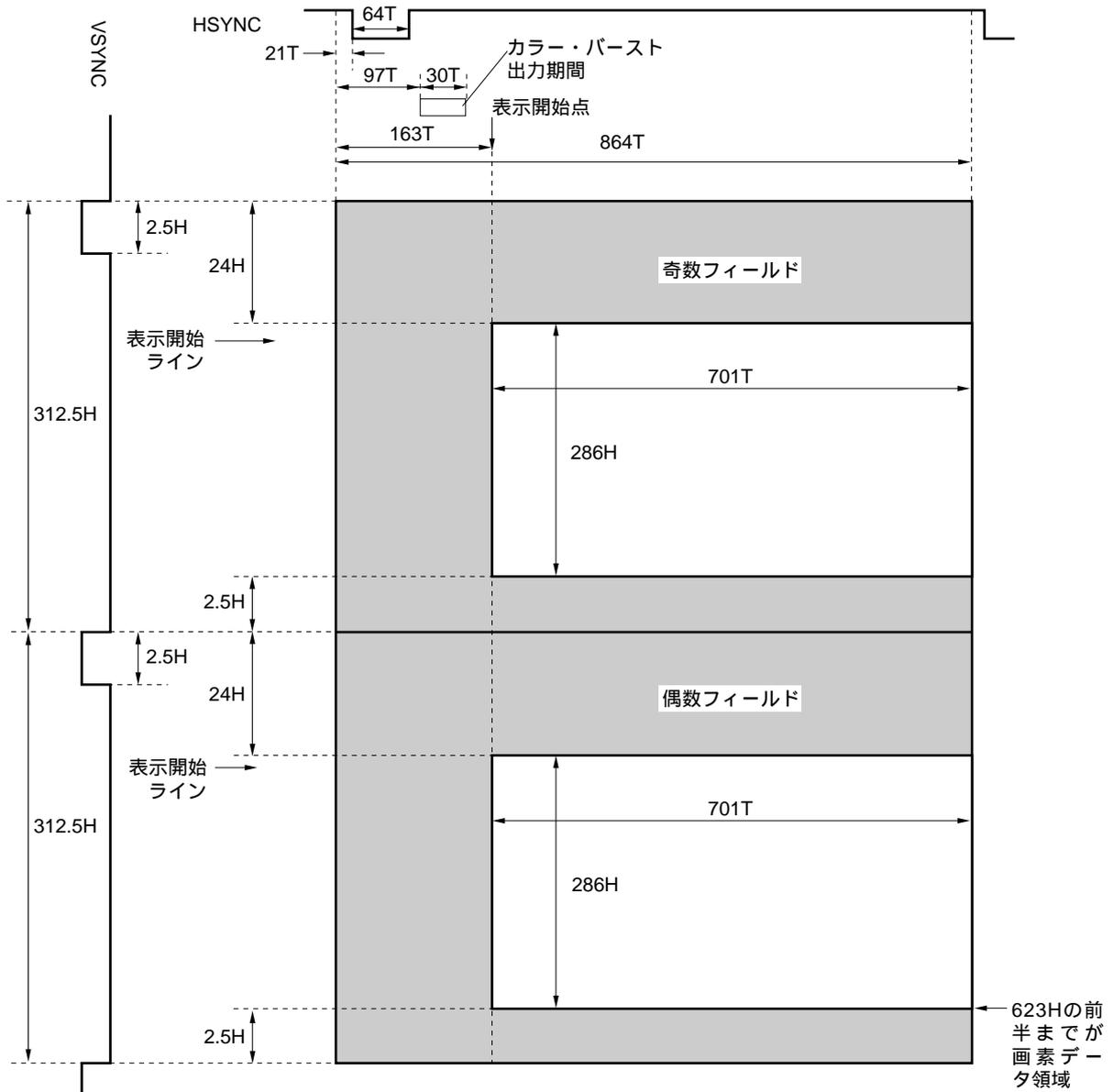
- 画素データ出力領域**
 ビデオ・エンコーダの出力のうち、画素データが出力される箇所
 実際にデコードされたデータは画素データ出力領域内に704 x 240画素が出力、それ以外の画素データ出力領域にはボージ・カラーが出力されます。
- 非画像領域**

図 6 - 1 ビデオ出力フォーマット (5 / 6)

(e) PAL出力 (ビデオ・エンコーダ使用時)

T : 13.5 MHz

H : 1 ライン期間 (= 864T)



画素データ出力領域
 ビデオ・エンコーダの出力のうち、画素データが出力される箇所
 実際にデコードされたデータは画素データ出力領域内に704 ×
 288画素の映像が出力されます。しかし、701 × 286画素以外の部
 分は表示されません。

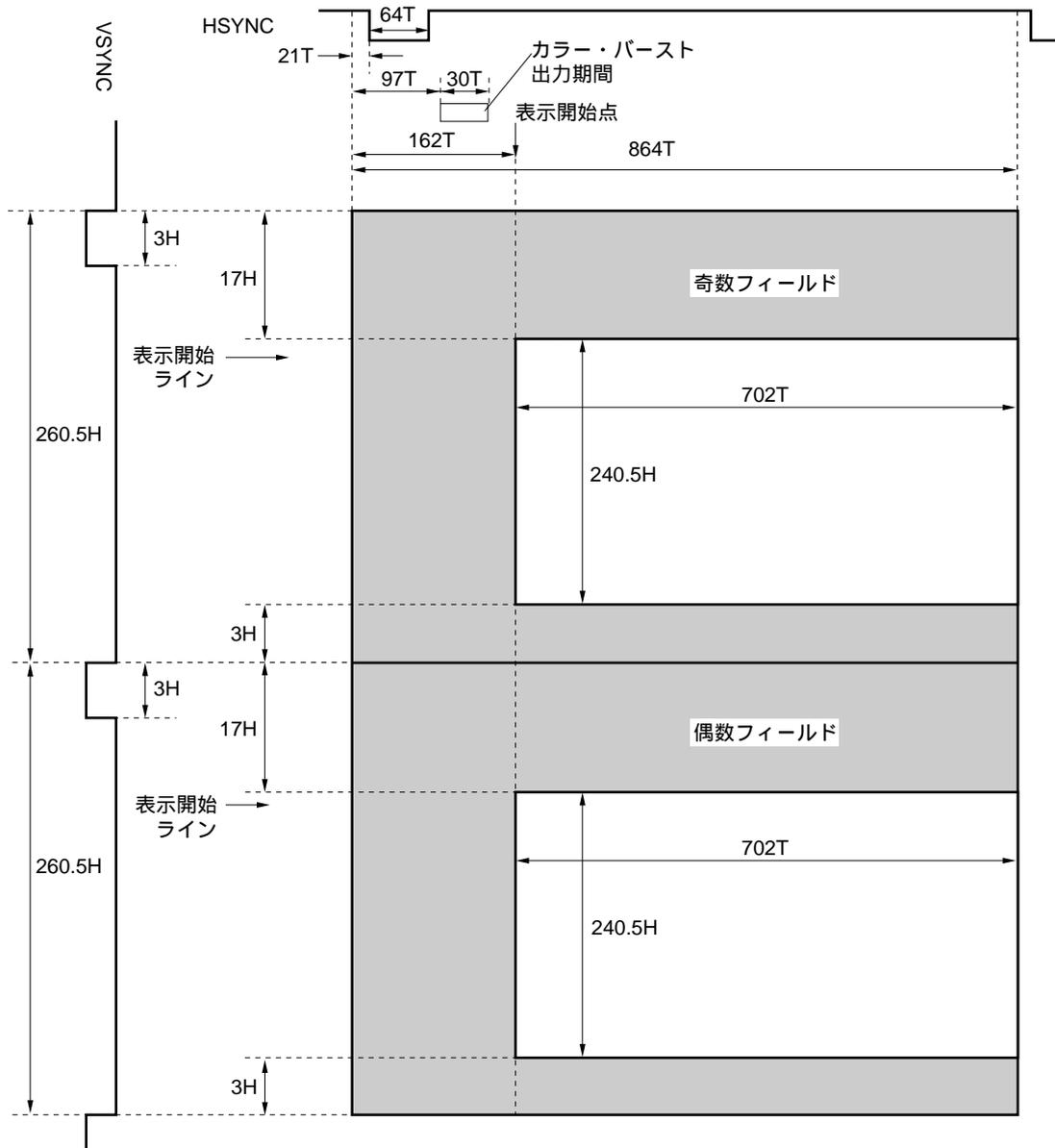
非画像領域

図 6 - 1 ビデオ出力フォーマット (6 / 6)

(f) PAL60出力 (ビデオ・エンコーダ使用時)

T : 13.5 MHz

H : 1 ライン期間 (= 864T)



- 画素データ出力領域
 ビデオ・エンコーダの出力のうち、画素データが出力される箇所
 実際にデコードされたデータは画素データ出力領域内に704 ×
 288画素の映像が出力されます。しかし、702 × 240.5画素以外の
 部分は表示されません。
- 非画像領域

7. オーディオ・デコード

MPEG1 Audio Layer1, 2に対応しています。

サンプリング周波数は、44.1 kHzに限定されています（32 kHz, 48 kHzはサポートしていません）。

Stereo, Dual-channel, Joint-stereo, Monoの各モードに対応しています。

フリー・フォーマットを除くすべてのビット・レートに対応しています。

オーディオ・ストリームが不正（CRCエラーまたは、オーディオ同期エラー発生時）の場合、1オーディオ・フレーム期間は以前のデータを使用し補間します。また、2フレーム連続してオーディオ・フレームが不正の場合、完全ミュートを行います。

7.1 レジスタ設定

ミュートやチャンネルなどの設定は次のレジスタで行います。

AMUTE (25H, b1, b0) : ミュートの設定を行います。

CRC (51H, b5) : CRC検出の設定を行います。

CHSEL (51H, b4, b3) : チャンネルの選択を行います。

LBR (52H, b7-b4) : 入力する符号のビット・レートの制限を設定します。

LLY (52H, b1, b0) : 入力する符号のオーディオ・レイヤの制限を設定します。

★ **注意** オーディオ・モード・レジスタ2 (52H) のb3, b2には、“00”を設定してください。

また、μPD61012は、CD-DAの入力をオーディオ・インタフェースからそのまま出力する機能を持っています。

CD-DAレジスタによってCD-DA入力を選択した場合、AULRCK, AUBCK端子からの出力は、CD-DSPから入力されるL/Rクロック、ビット・クロックを内部で変換して出力します。

そのため、CD-DAモードからMPEG1オーディオ・モードに、またはMPEG1オーディオ・モードからCD-DAモードに切り替えを行っても、出力クロックは乱れません。

7.2 オーディオ・インタフェース

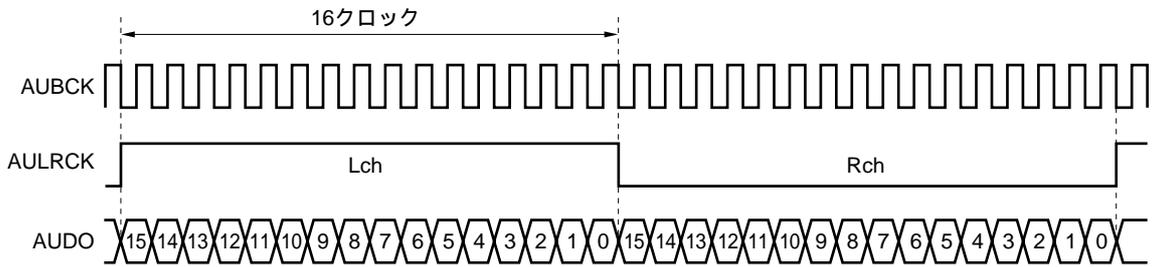
CDなどのオーディオ出力と同様の3線式シリアル出力（AUBCK端子、AULRCK端子、AUDO端子）となっています。

オーディオ・ビット・ストリーム・クロック（AUBCK）はL/Rクロック（AULRCK）の32倍（32 AUBCK）、48倍（48 AUBCK）、64倍（64 AUBCK）がCKSELレジスタ（51H, b2, b1）により選択可能です。

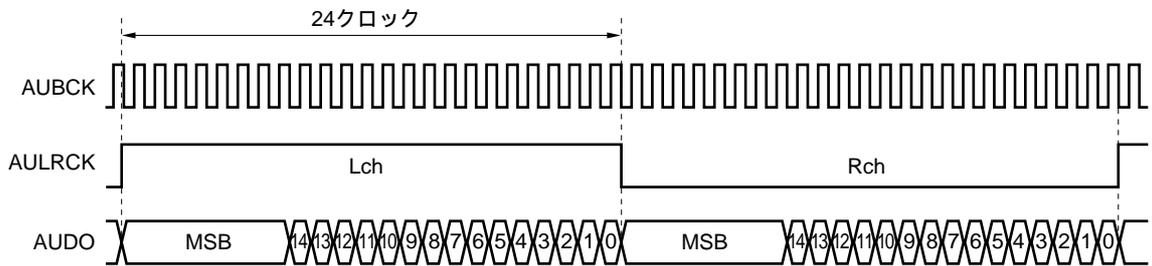
出力精度16ビット時のオーディオ出力タイミング例を次に示します。

図7-1 オーディオ出力タイミング例

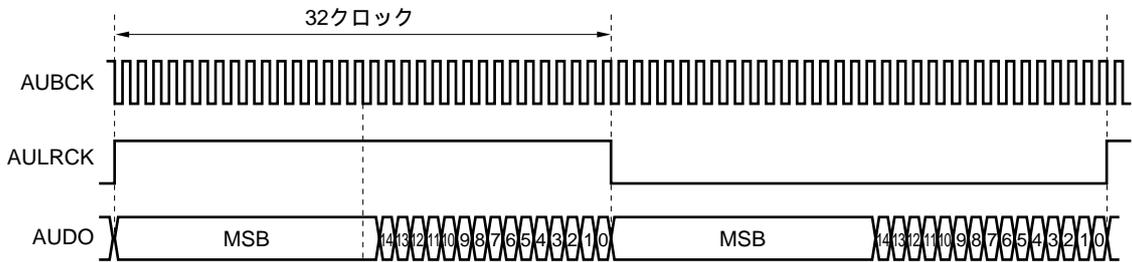
(a) 16ビット, 32 AUBCK



(b) 16ビット, 48 AUBCK



(c) 16ビット, 64 AUBCK



8 . OSD機能

μPD61012は、オン・スクリーン・キャラクタ・ディスプレイ（以後OSD）機能を内蔵しています。

表示キャラクタ数 : 12行24桁

ドット・マトリクス : 12×18ドット（水平1ドットは6.75 MHz）

キャラクタの種類 : 固定キャラクタ224種類（漢字キャラクタは2キャラクタ分使用）
ユーザ定義キャラクタ31種類

キャラクタ・サイズ : 通常, 2倍, 3倍, 4倍を行単位で指定可能（単純拡大）

キャラクタの色 : 画面単位で指定可能（単色）

黒縁取り機能 : 画面単位で指定可能

プリンキング機能 : キャラクタ単位で指定可能

背景 : 画面単位に背景なし, 背景ヌキ, 背景ベタの3種類から選択可能（背景ヌキ, 背景ベタ
については色を画面単位で設定可能）

★ 表示開始位置制御 : 水平 / 垂直表示開始位置を設定可能

8.1 OSD表示設定

初期設定で、ユーザ定義キャラクタのビット・マップ・データを入力します。

OSD表示の切り替え時に、表示キャラクタ・データを入力します。

(1) 表示オン / オフ設定

表示出力のオン / オフを設定できます。設定はOSD_DSPレジスタ（34H, b6）で行います。

表示のオン / オフ設定は、HSYNCの立ち下がりに同期して行います。

(2) プリンキング制御

キャラクタ単位に点滅させるかどうかの設定を行えます。また、点滅周波数を画面単位で設定できます。

点滅比は1 : 1で、BLINKレジスタ（34H, b5, b4）により0.5 Hz, 1 Hz, 2 Hzの周波数を選択できます。

(3) 背景制御

画面単位で、背景なし, 背景ヌキ, 背景ベタの3種類から選択して設定できます。設定はBGレジスタ（34H, b3, b2）で行います。

背景なし : キャラクタ・データ, 縁取りデータを表示します。

背景ヌキ : キャラクタの表示領域の右端に最小サイズの1ドット分はみ出して表示領域に背景をつけます。

背景ベタ : 画面全体に背景色をつけます。

(4) 縁取り制御

キャラクタを構成しているドット・マトリクスの上下端を使用していない場合は、隣接する上下左右, および斜めのキャラクタ領域に縁取りが表示されます。

ドット・マトリクスの左右端のドットを使用している場合でも、隣接したキャラクタ領域に縁取りが表示されます。ドット・マトリクスの上下端のドットを使用している場合は、縁取りをつけません。

また、キャラクタ・サイズが変化をした場合でも、縁取りは最小の1ドット固定です。

設定はRIMビット（34H, b1）で行います。

(5) 全画面背景制御

Display Off Dataが設定されたキャラクタ領域を含む全画面に背景色をつけます。設定はBFXビット (34H, b0)で行います。

全画面背景制御は、背景ヌキ、背景ベタの制御より優先されます。ただし、キャラクタおよび縁取り出力は、背景より優先表示されます。

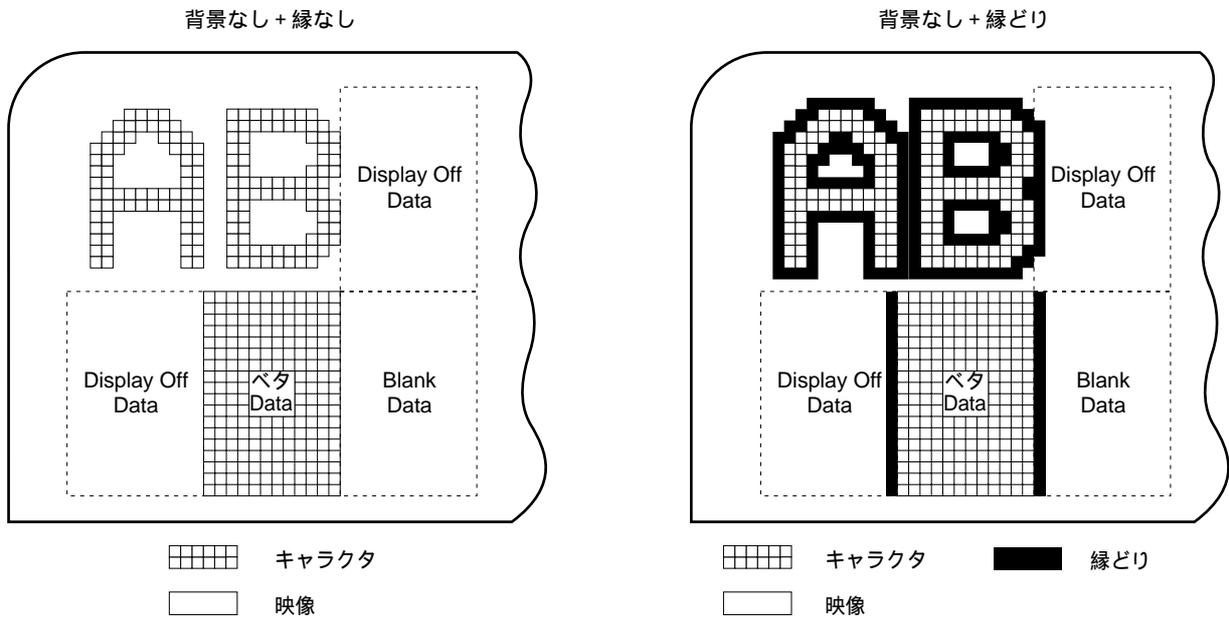
(6) 表示色制御

キャラクタ色 : Y, Cb, CrをOSDキャラクタ・カラー・レジスタ (4BH-4DH) で指定します。

背景色 : Y, Cb, CrをOSDバック・カラー・レジスタ (48H-4AH) で指定します。

黒縁取りの黒のIREは、クランプ・レベル設定に合わせます。

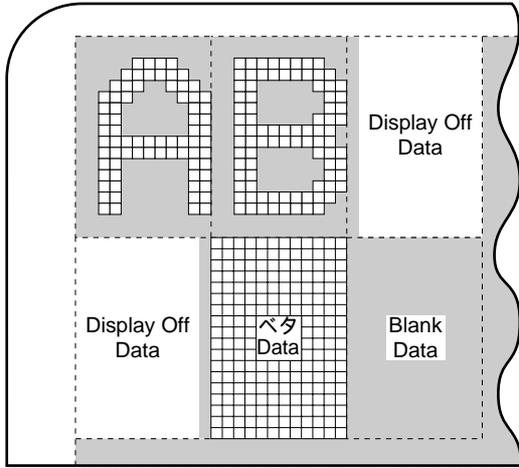
(7) 背景および縁取りの表示形式



備考 Blank Data : キャラクタ・パターン 3DH

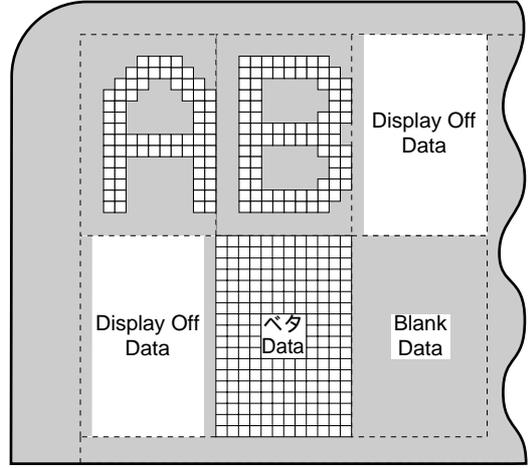
Display Off Data : キャラクタ・パターン FFH

背景ヌキ+縁なし



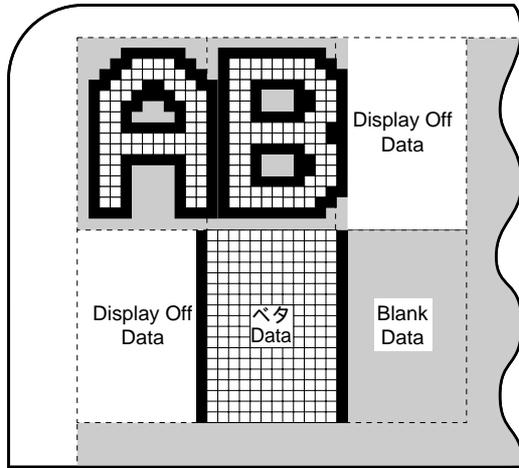
キャラクタ
 映像 背景

背景ベタ+縁なし



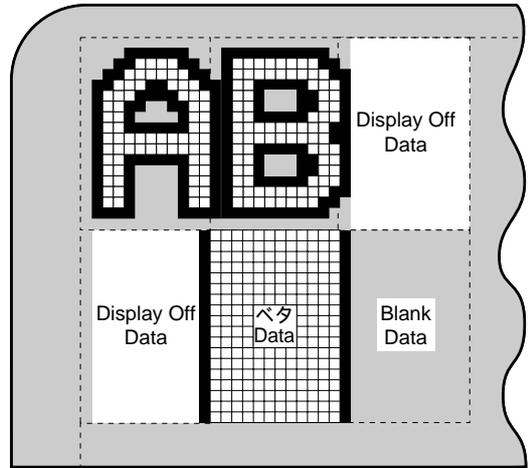
キャラクタ
 映像 背景

背景ヌキ+縁どり



キャラクタ 縁どり
 映像 背景

背景ベタ+縁どり

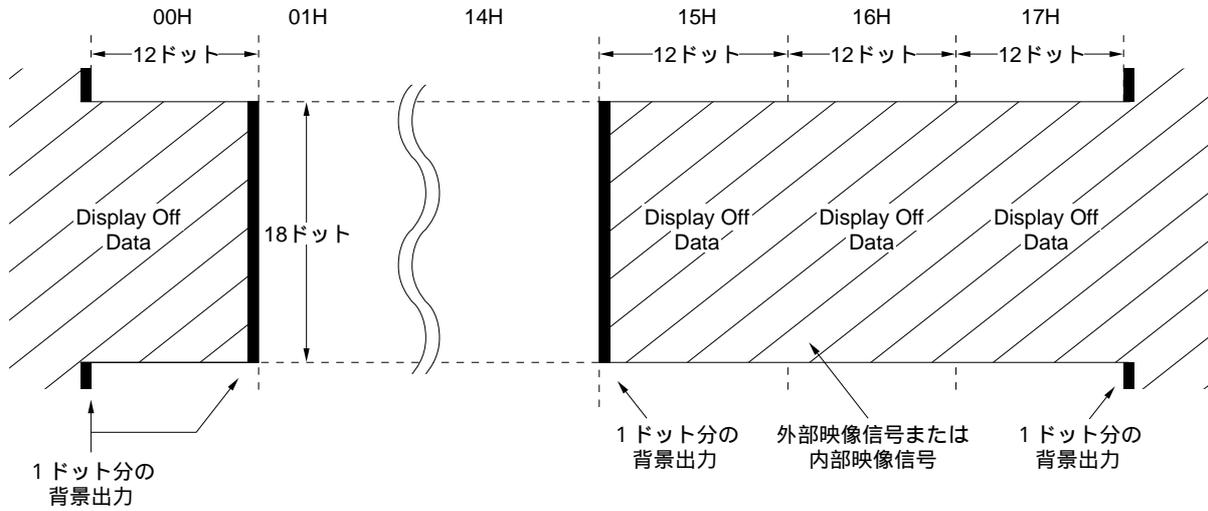


キャラクタ 縁どり
 映像 背景

備考 Blank Data : キャラクタ・パターン 3DH
 Display Off Data : キャラクタ・パターン FFH

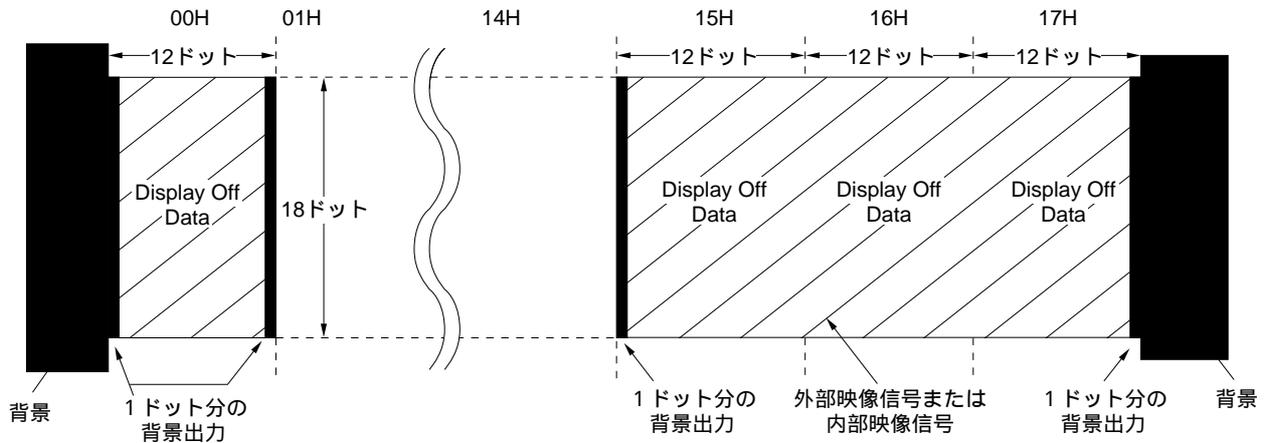
Display Off Dataを使用する場合の表示例

背景ヌキ



Display Off Dataを使用するときには、Display Off Dataの両端1ドット分にも背景色を出力します。

背景ベタ



Display Off Dataを使用するときには、Display Off Dataの両端1ドット分にも背景色を出力します。

備考 キャラクタ・サイズを変化させても“1ドット分の背景出力”は最小キャラクタ・サイズの1ドット分で変化しません。

★ (8) 表示開始位置の設定

(a) OSD水平位置の設定

OSD水平位置レジスタ(35H)で水平方向の表示開始位置を設定できます。

水平基本位置指定(OSD_HPOSU:35H,b7-b4)16段階,水平オフセット位置指定(OSD_HPOSL:35H,b3-b0)12段階の組み合わせにより,OSDドットの1/2幅(1/13.5MHz)間隔で192段階の設定が可能です。

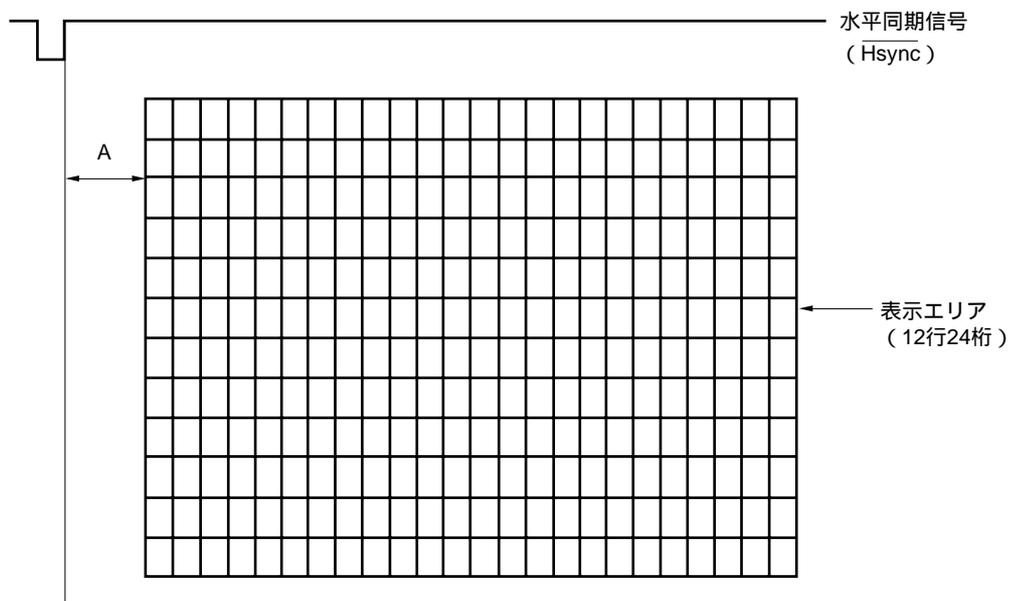
・水平基本位置指定(OSD_HPOSU:35H,b7-b4)

表示開始基本位置を設定します。水平同期信号(Hsync)の立ち上がりの35VCLK後(35/13.5MHz)から,1/2文字(12/13.5MHz)単位で16段階の設定が可能です。

・水平オフセット位置指定(OSD_HPOSL:35H,b3-b0)

表示開始基本位置から実際の表示開始位置までのオフセット値を設定します。OSDドットの1/2幅(1/13.5MHz)間隔で,12段階(表示開始基本位置設定の1段階分を12分割)の設定が可能です。

水平同期信号(Hsync)の立ち上がりから実際の表示開始位置までの時間は,表示開始基本位置設定値とオフセット設定値を合計した時間となります。

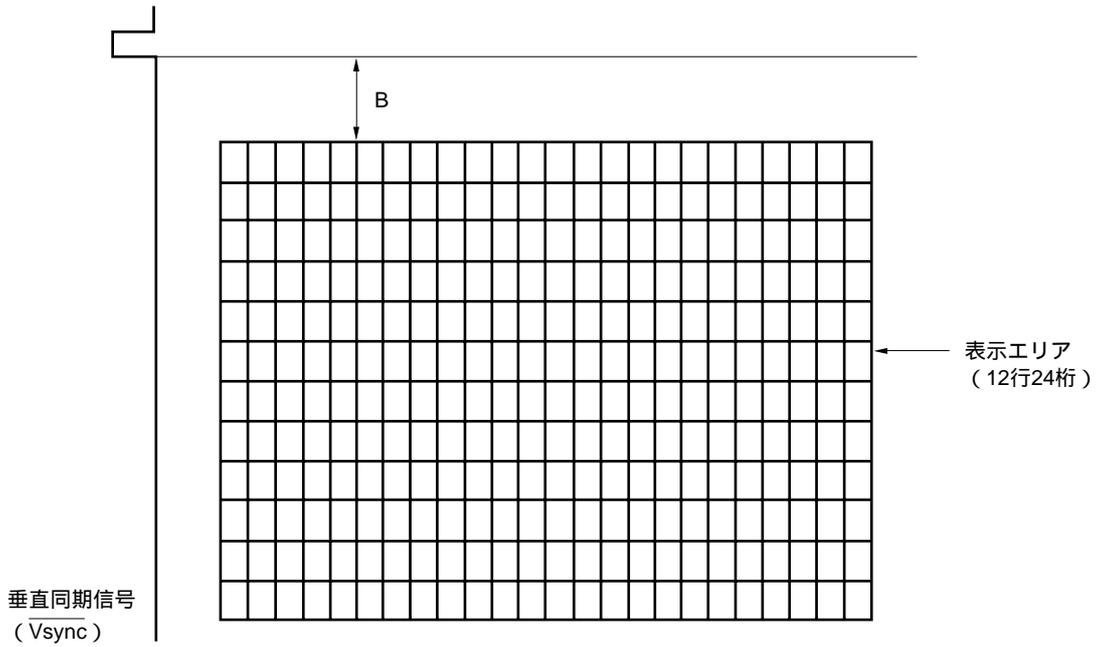


OSD水平位置レジスタ(35H,b7-b0)の値に対する水平表示開始位置は次式により求められます。

$$A(\text{水平表示開始位置}) = \frac{12}{13.5 \text{ MHz}} \times (2^3 \cdot b7 + 2^2 \cdot b6 + 2^1 \cdot b5 + 2^0 \cdot b4 + 1) + \frac{23}{13.5 \text{ MHz}} + \frac{1}{13.5 \text{ MHz}} \times (2^3 \cdot b3 + 2^2 \cdot b2 + 2^1 \cdot b1 + 2^0 \cdot b0) \quad (s)$$

(b) OSD垂直表示位置の設定

OSD垂直位置レジスタ (36H, b6-b0) に垂直方向の表示開始位置を設定します。 \overline{Vsync} の立ち上がりの3ライン後から1ライン間隔で128段階の設定が可能です。



OSD垂直位置レジスタ (36H, b6-b0) の値に対する水平表示開始位置は次式により求められます。

$$B (\text{垂直表示開始位置}) = 2^6 \cdot b6 + 2^5 \cdot b5 + 2^4 \cdot b4 + 2^3 \cdot b3 + 2^2 \cdot b2 + 2^1 \cdot b1 + 2^0 \cdot b0 + 3 (\text{ライン})$$

★ 8.2 OSD初期化動作

(1) ハードウェア・リセット時の動作

VRAMのすべてのキャラクタ・データ (12行24桁) をクリア, プリンキング・データなし
VRAM書き込みアドレスの設定は1行1桁
キャラクタ・サイズは, 全行1倍
背景なし, 縁取りなし, プリンキング機能オフ, 全画面背景オン
CRAM内のデータおよびライン/ワード・アドレスは変化しません。
OSD表示オン (ただし, VRAMクリア中はオフ, クリア後にオンとなります。)

(2) VRAMクリア・コマンド (OSD_CLEAR) 発行時の動作

VRAMのすべてのキャラクタ・データ (12行24桁) をクリア, プリンキング・データなし
VRAM書き込みアドレスの設定は1行1桁
キャラクタ・サイズは, 全行1倍
背景なし, 縁どりなし, プリンキング機能オフ, 全画面背景オフ
CRAM内のデータおよびライン/ワード・アドレスは変化しません。
OSD表示オフ

備考1. ハードウェア・リセットおよびVRAMクリア・コマンド発行時にかかるVRAMのクリア時間は次のとおりです。

$$\text{VRAMのクリア時間} = 10 \mu\text{s} + (12/13.5 \text{ MHz}) \times 288 = 266 \mu\text{s}$$

VRAMクリア期間中にOSD関連のレジスタをアクセスすると, クリアが完了するまでウェイト状態になります。

2. ハードウェア・リセット時とVRAMクリア・コマンド発行時の動作では, 全画面背景オン/オフおよびOSD表示オン/オフの設定が異なります。

8.3 キャラクタの表示方法

(1) プリンキングの指定

キャラクタ・コードを書き込むときに, OSD_VRAMアクセス・ポート1 (0EH) とOSD_VRAMアクセス・ポート2 (10H) のどちらに書き込むかによってプリンキングのあり/なしが決まります。

・プリンキングなし

OSD_VRAMアクセス・ポート1 (0EH) へキャラクタ・コード (8ビット) を書き込みます。

・プリンキングあり

OSD_VRAMアクセス・ポート2 (10H) へキャラクタ・コード (8ビット) を書き込みます。

(2) キャラクタの書き込み

キャラクタの表示位置の設定とキャラクタ・コードの指定は次のように行います。

1 キャラクタを表示する位置をVRAMアドレス・レジスタ (20H, 21H) に設定します。

2 キャラクタ・コード (8ビット) をOSD_VRAMアクセス・ポート1 (0EH: プリンキングなし) またはOSD_VRAMアクセス・ポート2 (10H: プリンキングあり) に書き込みます。

OSD_VRAMアクセス・ポート1または2に書き込まれたキャラクタ・コードは, プリンキングのあり/なしの情報とともにVRAMに書き込まれます。書き込まれるVRAMのアドレスはVRAMアドレス・レジスタに設定されたアドレスです。

(3) VRAM書き込みアドレスの設定

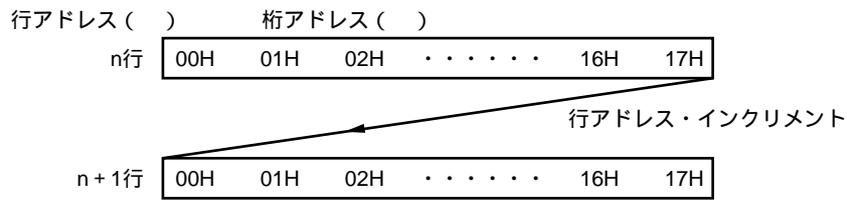
VRAMアドレス・レジスタ

VRAM_ADRRレジスタ (21H) : 行指定 (4ビット)

VRAM_ADRCレジスタ (20H) : 桁指定 (5ビット)

(4) VRAMアドレスのインクリメントについて

VRAMへキャラクタを書き込んだ場合、桁アドレスは自動的にインクリメントされます。右端の桁アドレス (17H) に書き込んだ場合、次の書き込みアドレスは自動的に1行下の左端の桁アドレス (00H) となり、行アドレスがインクリメントされます。下端の行アドレス (BH) の右端の桁アドレス (17H) まで書き込んだ場合は、次の書き込みアドレスは自動的に上端の行アドレス (0H) の左端の桁アドレス (00H) になります。



備考 VRAMアドレス・レジスタ (桁) (20H) : VRAM_ADRC4-VRAM_ADRC0 (00H 17H)

VRAMアドレス・レジスタ (行) (21H) : VRAM_ADRR3-VRAM_ADRR0 (0H BH)

8.4 ユーザ定義キャラクタの設定

ユーザ定義キャラクタの入った外部ROMからOSD_CRAMアクセス・ポート (0CH) へキャラクタ・コード (8ビット) を書き込むことにより表示キャラクタを設定します。

(1) OSD_CRAMポートへの書き込みについて

キャラクタ・コードE0H-FEHの31キャラクタはユーザ定義キャラクタを割り当てます。OSD_CRAMアクセス・ポート (0CH) にデータを書き込むには、CRAMアドレス・レジスタ (1EH, 1FH) を設定してからOSD_CRAMアクセス・ポートに書き込むデータをセットします。

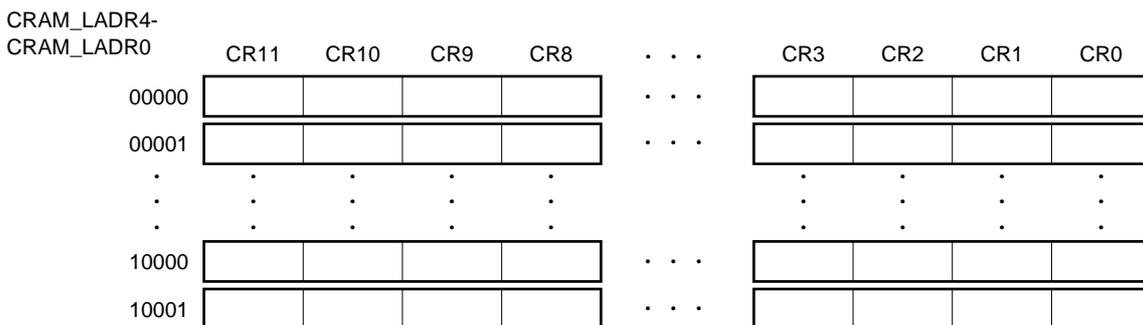
★ **注意** OSD表示期間中は、CRAMアドレス・レジスタおよびCRAMアクセス・ポートを変更しないでください。

(2) CRAMデータとキャラクタ・パターンの対応

1キャラクタは12×18ドットで構成します。

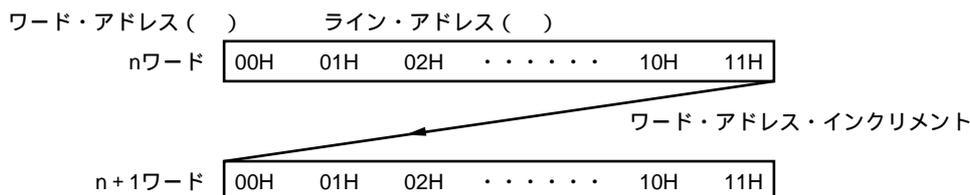
1ラインごとに表示ドットに対して“1”を設定します。

- ★ OSD_CRAMアクセス・ポート(0CH)は、8ビット長のため、はじめに下位バイトを書き込み、次に上位バイトの書き込みを行ってください。



(3) CRAMライン・アドレスおよびワード・アドレスの自動インクリメント

CRAMへのキャラクタを書き込んだ場合、ライン・アドレスは自動的にインクリメントされます。最終ライン・アドレス(11H)に書き込んだ場合、次の書き込みアドレスは自動的に先頭のライン・アドレス(00H)となり、ワード・アドレスがインクリメントされます。最終ワード・アドレス(1FH)の最終ライン・アドレス(11H)まで書き込んだ場合は、次の書き込みアドレスは自動的に先頭のワード・アドレス(00H)の先頭ライン・アドレス(00H)になります。



備考 CRAMアドレス・レジスタ(ライン)(1FH) : CRAM_LADR4-CRAM_LADR0 (00H 11H)
 CRAMアドレス・レジスタ(ワード)(1EH) : CRAM_WADR4-CRAM_WADR0 (00H 1FH)

(4) キャラクタ・コードとCRAMワード・アドレスの対応

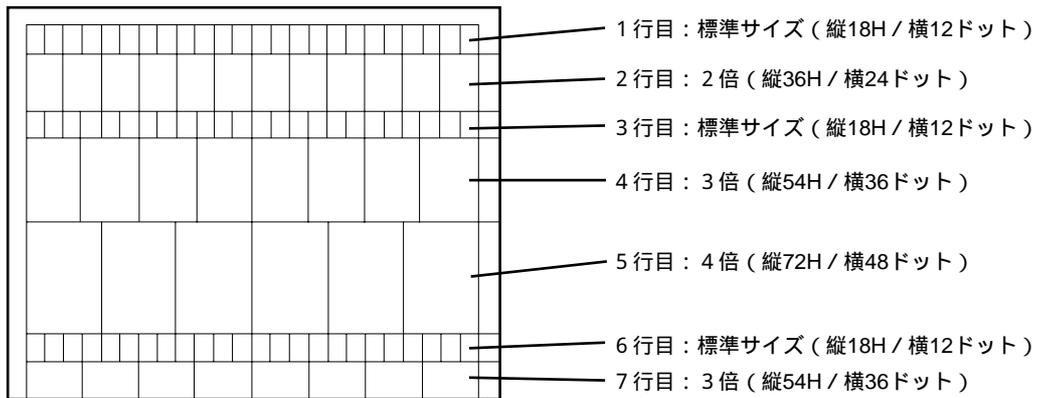
キャラクタ・コード	E0H	E1H	...	FDH	FEH
CRAMワード・アドレス	00H	01H	...	1EH	1FH

★ 8.5 OSD文字サイズの設定

CHAR_SIZE (37H, b7, b6) でOSD文字のサイズを設定できます。文字サイズは、標準サイズ、2倍、3倍、4倍の4段階から選択できます。2倍、3倍、4倍の設定では、標準サイズの文字をそのまま拡大して表示します。また、文字サイズの設定は行ごとに行います。行の選択は、SET_ROW (37H, b3-b0) に設定します。

文字サイズ混在時の表示例を図8 - 1 に示します。

図8 - 1 文字サイズ混在時の表示例



備考1．8～12行目は画面からはみ出してしまうため、表示されません。

2．画面の縦方向の大きさ（水平走査線数）は、フィールドあたりの大きさです。

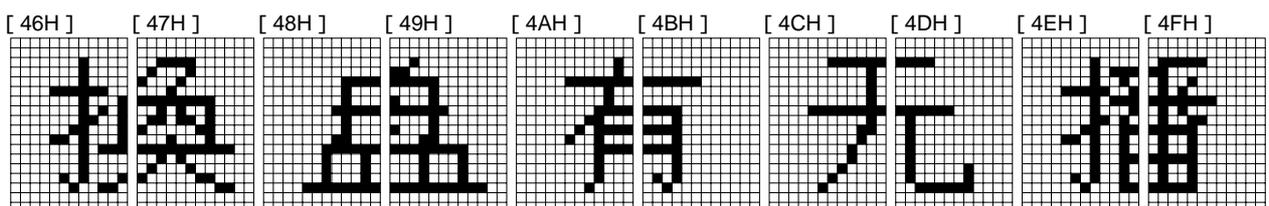
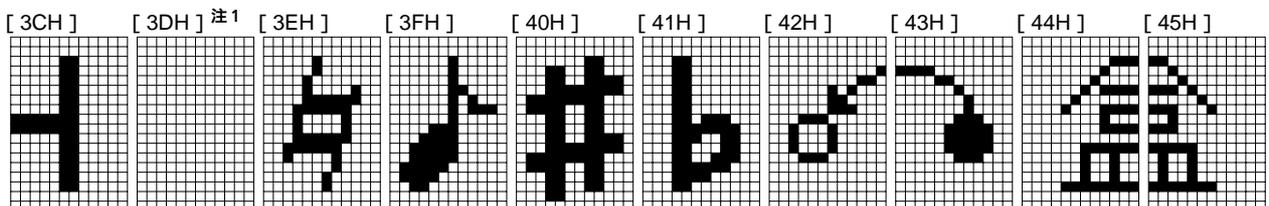
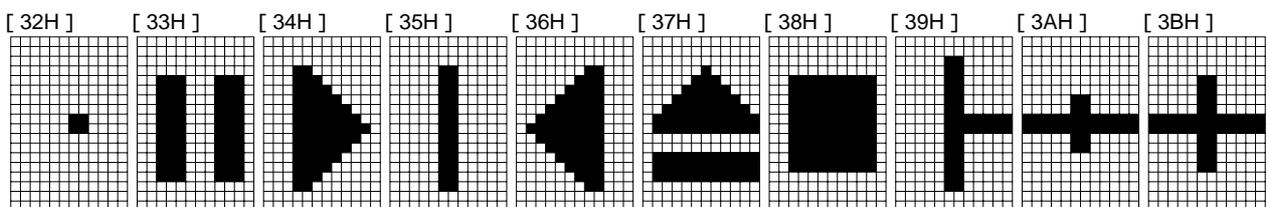
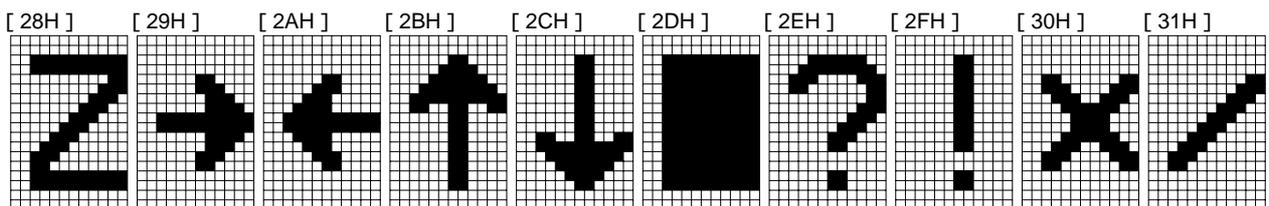
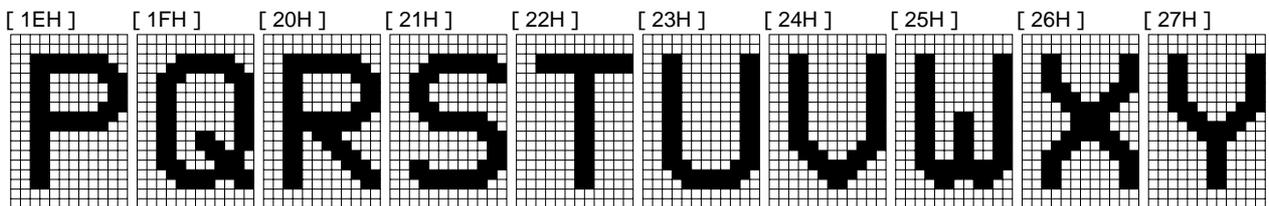
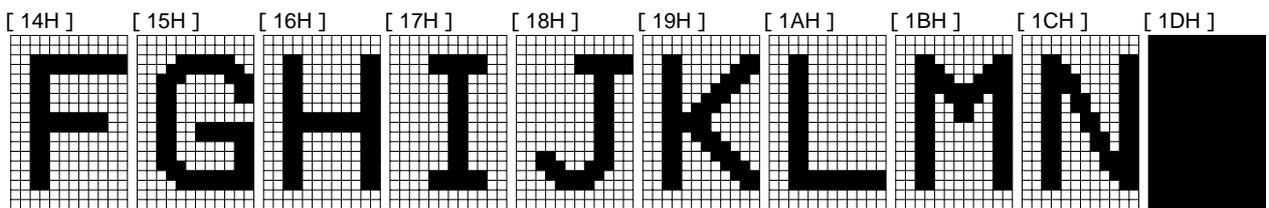
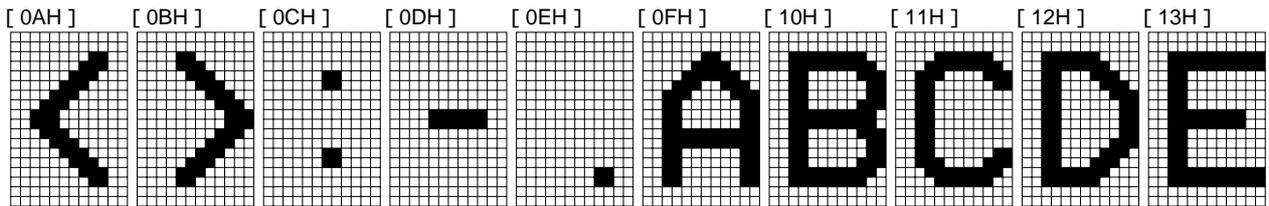
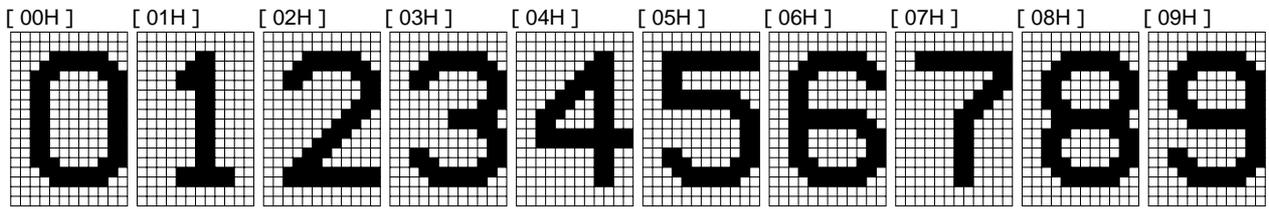
8.6 キャラクタ・パターン

μPD61012は、英数字、漢字、記号など255種類のキャラクタ・パターンを表示できます。255種類のキャラクタ・パターンのうち、固定キャラクタが224種類、ユーザ定義キャラクタが31種類です。

キャラクタ・アドレスは、固定キャラクタ00H-DFH、ユーザ定義キャラクタE0H-FEHとなります。

μPD61012のキャラクタ・パターンを次ページ以降に示します。

μPD61012キャラクタ・パターン



[50H] [51H] [52H] [53H] [54H] [55H] [56H] [57H] [58H] [59H]
 放 就 错 慢 速

[5AH] [5BH] [5CH] [5DH] [5EH] [5FH] [60H] [61H] [62H] [63H]
 冻 结 画 面 向

[64H] [65H] [66H] [67H] [68H] [69H] [6AH] [6BH] [6CH] [6DH]
 前 搜 索 后 停

[6EH] [6FH] [70H] [71H] [72H] [73H] [74H] [75H] [76H] [77H]
 止 扫 描 顺 序

[78H] [79H] [7AH] [7BH] [7CH] [7DH] [7EH] [7FH] [80H] [81H]
 随 机 编 程 曲

[82H] [83H] [84H] [85H] [86H] [87H] [88H] [89H] [8AH] [8BH]
 目 碟 号 上 一

[8CH] [8DH] [8EH] [8FH] [90H] [91H] [92H] [93H] [94H] [95H]
 页 下 返 回 多

[96H] [97H] [98H] [99H] [9AH] [9BH] [9CH] [9DH] [9EH] [9FH]
 重 黑 式 认 自 动

[A0H] [A1H] [A2H] [A3H] [A4H] [A5H] [A6H] [A7H] [A8H] [A9H]
 暂 请 选 择 等

[AAH] [ABH] [ACH] [ADH] [AEH] [AFH] [B0H] [B1H] [B2H] [B3H]
 待 静 左 声 道

[B4H] [B5H] [B6H] [B7H] [B8H] [B9H] [BAH] [BBH] [BCH] [BDH]
 右 立 体 单 卡

[BEH] [BFH] [C0H] [C1H] [C2H] [C3H] [C4H] [C5H] [C6H] [C7H]
 拉 开 消 影 唱

[C8H] [C9H] [CAH] [CBH] [CCH] [CDH] [CEH] [CFH] [D0H] [D1H]
 变 调 菜 音 美

[D2H] [D3H] [D4H] [D5H] [D6H] [D7H] [D8H] [D9H] [DAH] [DBH]
 步 时 间 除 倍

[DCH] [DDH] [DEH] [DFH] [E0H] [E1H] [E2H] [E3H] [E4H] [E5H]
 记 杞

[E6H] [E7H] [E8H] [E9H] [EAH] [EBH] [ECH] [EDH] [EEH] [EFH]
 (Blank grid)

★ 9 . 縮小画面再生

高精細静止画表示領域に、動画の1ピクチャまたは標準静止画を次のサイズで再生、表示します。

NTSC符号：176×120画素

PAL符号：176×144画素

縮小画面再生では、352×240画素または352×288画素の動画および標準静止画像を176×120画素または176×144画素にして、補間を行わずに出力します。したがって、高精細静止画サイズを縦横1/4ずつにしたサイズで画像が表示されます。

画像サイズは、出力モード（NTSC, PAL, PAL60）に依存しません。

デコードは、VSKIP（動画データ・デコード）コマンドや、AVSTILL（静止画データ・デコード）コマンドにより実行します。

DRAM内のビデオ・データをOSDの背景色またはボーダ・カラーに設定できます。OSDの背景色 / ボーダ・カラーの選択はV_CLR_MDレジスタ（23H, b3）を使用します。

縮小画面再生に使用するレジスタは次のとおりです。

SSIZE_MD（39H, b1）：縮小画面デコード・モード・レジスタ（1ビット）です。

SSIZE_NP（39H, b0）：縮小画面デコード・モード時に、背景のNTSC/PAL高精細静止画面の選択を行います。SSIZE_CLRコマンドもこの値に従います。

SSIZE_POSX, SSIZE_POSY（3AH-3DH）：画面位置を設定します^注。

注 SSIZE_POSXには偶数を、SSIZE_POSYには4の倍数を設定してください

9.1 設定方法

- 1 SSIZE_NPレジスタを設定します。
- 2 SSIZE_MDレジスタを設定します。
- 3 SSIZE_CLRコマンドを発行します。
- 4 SSIZE_POSX, SSIZE_POSYレジスタにより画像位置を設定します。
- 5 VSKIP1, 2（動画データ時）コマンドまたは、AVSTIL, AVSLIDE（静止画データ時）コマンドを発行します。
- 6 4 ~ 5 を繰り返すことで9画面の表示を実行します。

10. コマンド

★ 10.1 コマンド一覧

コマンドは、コマンド・レジスタ（22H）への書き込みにより発行します。

また、システム・モード・レジスタ2（25H）の設定により、コマンドとは独立に、ビデオおよびオーディオの出力をミュートすることができます。

(1/2)

コマンド名	機 能	コード
再生コマンド		
AVPLAY ^{注1}	オーディオ、ビデオの復号と再生を開始 / 継続します。 ビデオのスロー再生は、スローダウン・レジスタ（24H）により可能です。スロー再生時にはAV同期制御をOFFにする必要があります。	00H
VSTEP ^{注1}	ビデオの復号を1ピクチャ分だけ行います。	05H
VSKIP1 ^{注1}	Iピクチャのみの連続再生を行います（オーディオのデコードは行いません）。 表示は、デコード終了直後のフィールドから行われます（動画再生時とは異なります）。そのため、デコード途中でAVFLUSHコマンドを発行して、デコード処理を中断しても、デコード途中の映像は表示されません。	13H
VSKIP2 ^{注1}	Iピクチャのみの再生を1ピクチャ分だけ行います。	14H
AVSLIDE ^{注1}	高精細 / 標準サイズの静止画の連続復号を行います。	12H
AVSTILL ^{注1}	高精細 / 標準サイズの静止画の復号を行います。	04H
再生停止コマンド		
VFREEZE_S	動画再生時に現表示画面をフリーズしたまま、ビデオの復号動作を継続します。 ただし、Bピクチャはデコードしません。 AVFLUSHコマンドおよびVFREEZE_Rコマンドによりリセットされます。	07H
VFREEZE_R	フリーズを解除します。	0FH
AVPAUSE ^{注2}	復号と再生（オーディオのみ）を一時停止します。映像はフリーズし、音は停止します。 符号消費が停止するため、すぐに符号入力を停止してください。	06H
ヘッダ復号コマンド		
VSSOPEN ^{注1}	VSSコード検出し、最初のSlice Start Codeで一時停止します。	11H
GOPOPEN ^{注1}	GOPコード検出し、最初のSlice Start Codeで一時停止します。	01H
PICOPEN ^{注1}	最初のSlice Start Codeで一時停止します。	02H
符号バッファ・フラッシュ・コマンド		
AVFLUSH	ビデオ、オーディオ符号バッファをクリアします。	08H
VFLUSH	ビデオ符号バッファをクリアします。	0BH
AFLUSH	オーディオ符号バッファをクリアします。	0EH

注1 . CD_ROM_STARTレジスタ（22H, b7）により、コマンドに連動してCD-ROMの入力開始および入力停止を行うかどうか設定できます。

2 . CD_ROM_ENDレジスタ（22H, b6）により、コマンドに連動してCD-ROMの入力停止を行うかどうか設定できます。

(2/2)

コマンド名	機能	コード
CD-ROM制御コマンド		
CD_INPUT	CD-DSPからのデータの入力を開始します。 符号入力開始タイミングは、STAT_CTRLビット（26H）により次の2つが選択できます。 ・ CD開始アドレス・レジスタ（2AH-2CH）で設定したMSFのセクタから入力開始 ・ 同期がとれたセクタから入力開始	20H
CD_STOP	現在MPEGコアに入力中のセクタが入力完了した時点で、符号入力を停止します。 再開時に、入力すべきセクタのMSFがCD開始アドレス・レジスタ（2AH-2CH）に自動設定されます。	21H
CD_END	CD終了コマンドです。 現在CD-DSPから入力中セクタがMPEGコアに入力完了したときに符号入力を停止します。 再開時に、入力すべきセクタのMSFがCD開始アドレス・レジスタ（2AH-2CH）に自動設定されます。	22H
CD_IN_INV	入力バンクの破棄コマンドです。 現在入力しているバンクのデータを破棄します。	23H
CD_ECC_INV	ECCバンクの破棄コマンドです。 現在ECCを行っているバンクのデータを破棄します。	24H
CD_HALT_S	CD-ROMデコーダをHaltします。このコマンドにより、CD-ROMデコーダは停止し、初期化されます。	25H
CD_HALT_R	CD-ROMデコーダのHaltを解除します。	26H
CD_MSF_RST	MSFエラー検出（ADR_NG割り込み）の基準となるMSFを取り直します。ADR_NG割り込み発生時に発行してください。	27H
特殊コマンド		
OSD_CLEAR	OSDのVRAMをクリアします。	28H
OSD_STOP	OSDの機能を停止します。	29H
OSD_RESUME	OSDの機能を復帰します。	2AH
SSIZE_CLEAR	小画面表示用、高精細静止画像領域のクリアを行います（OSD背景色/ボータ・カラー書き込み）。	30H
FRAME_CLEAR	画像領域のクリアを行います（H/N, CN/CPiに従う）（OSD背景色/ボータ・カラー書き込み）。	31H
SCT_BF	CD-ROMデコード済みデータをセクタ・バッファに書き込みます。 STRAT_CTRL/END_CTRLにより、入力開始/終了セクターを指定してセクタ・バッファに書き込んでください。	32H
RAM2CODE	符号データ入力ポート（02H）を使用して符号入力を行います。 符号データ入力ポート（02H）から符号入力の開始直前に発行してください。 符号データは、CD-ROMデコーダのSRAMを経由して転送されます。	37H
RAM2CODE_FIN	符号データ入力ポート（02H）から符号入力の終了を通知します。 このコマンドにより、SRAM内に残っている符号データをすべて押し出します。	38H

★ 10.2 コマンド詳細

10.2.1 復号コマンド

(1) AVPLAY

[機能]

オーディオ、ビデオの復号と再生を開始 / 継続します。

ビデオのスロー再生は、スローダウン・レジスタ (24H) により可能です。スロー再生時にはAV同期制御をOFFにする必要があります。

[動作]

STOP状態 (0000) , PAUSE状態 (01010) から動画再生状態 (01000) に移行します。

[割り込み]

STOP状態 (0000) : 最初のIピクチャのヘッダ解釈終了後にコマンド割り込みを発生します。

PAUSE状態 (01010) : 画像のデコード開始時 (動画再生状態 (01000) 移行時) にコマンド割り込みを発生します。

(2) VSTEP

[機能]

ビデオの復号を1ピクチャ分だけ行います。

[動作]

PAUSE状態 (01010) 時にコマンドを実行すると、1ピクチャのみデコードし、PAUSE状態 (01010) に戻ります。

[割り込み]

1ピクチャ・デコード終了後、次ピクチャのヘッダ解釈終了時 (PAUSE状態 (01010) 移行時) にコマンド割り込みを発生します。

(3) VSKIP1

[機能]

Iピクチャのみの連続再生を行います (オーディオのデコードは行いません)。

表示は、デコード終了直後のフィールドから行われます (動画再生時とは異なります)。そのため、デコード途中でAVFLUSHコマンドを発行して、デコード処理を中断しても、デコード途中の映像は表示されません。

[動作]

STOP状態 (0000) 時、PAUSE状態 (10010) 時にコマンドを実行すると、Iピクチャのみをデコードします。

[割り込み]

1 ピクチャ・デコード完了時にコマンド割り込み（複数）が発生します。

(4) VSKIP2**[機 能]**

1ピクチャのみの再生を1ピクチャ分だけ行います。

[動 作]

STOP状態（00000）時にコマンドを実行すると、1ピクチャをデコードし、デコード終了直後のフィールドから表示します。1ピクチャ・デコード終了後、PAUSE状態（10010）になります。

PAUSE状態（10010）時にコマンドを実行すると、再度1ピクチャをデコードします。1ピクチャ・デコード終了後、PAUSE状態（10010）になります。

[割り込み]

1ピクチャ・デコード完了時（PAUSE状態（10010）移行時）にコマンド割り込みが発生します。

(5) AVSLIDE**[機 能]**

高精細 / 標準サイズの静止画の連続復号を行います。

[動 作]

STOP状態（00000）時にコマンドを実行すると、静止画像のデコードを開始します。

PAUSE状態（1101x）時にコマンドを実行すると、静止画像のデコードを再開します。

[割り込み]

最初の1ピクチャ・デコード完了時にコマンド割り込みが発生します（1回のみ）。

(6) AVSTILL**[機 能]**

高精細 / 標準サイズの静止画の復号を行います。

[動 作]

STOP状態（00000）時にコマンドを実行すると、静止画像を1ピクチャ・デコードします。デコード終了後、PAUSE状態（11010）に移行します。

PAUSE状態（1101x）時にコマンドを実行すると、静止画像を1ピクチャ・デコードします。デコード終了後、PAUSE状態（11010）に移行します。

[割り込み]

1ピクチャ・デコード完了時にコマンド割り込みが発生します。

10.2.2 再生停止コマンド

(1) VFREEZE_S

[機能]

動画再生時に現表示画面をフリーズしたまま、ビデオの復号動作を継続します。ただし、Bピクチャはデコードしません。

AVFLUSHコマンドおよびVFREEZE_Rコマンドによりリセットされます。

[割り込み]

割り込みは発生しません。

(2) VFREEZE_R

[機能]

フリーズを解除します。

[割り込み]

割り込みは発生しません。

(3) AVPAUSE

[機能]

復号と再生（オーディオのみ）を一時停止します。映像はフリーズし、音は停止します。符号消費が停止するため、すぐに符号入力を停止してください。

[動作]

動画再生（01000）時にコマンドを実行すると、PAUSE状態（01010）に移行します。

SKIP再生（SKIP1コマンド）時にコマンドを実行すると、次のIピクチャ・デコード後に、PAUSE状態（10010）に移行します。そのため、次のIピクチャ符号が来るまでコマンドは、完了しません。

静止画再生時にコマンドを実行すると、PAUSE状態（1101x）に移行します。ピクチャのデコード中にAVPAUSEコマンドを発行した場合、そのピクチャのデコードが終了したときにPAUSE状態（11010）へ移行します。ヘッダ検出時には、すぐにPAUSE状態（11011）に移行します。

[割り込み]

動画再生時（01000）、SKIP再生（SKIP1コマンド）時：PAUSE状態（01010）移行時（ビデオ・デコード状態（10010）から移行時）にコマンド割り込みが発生します。

静止画再生時：PAUSE状態（1101x）へ移行した際にコマンド割り込みが発生します。

10.2.3 ヘッダ復号コマンド

ヘッダ復号コマンドには、3種類のOPENコマンドがあります。動画符号処理時のSTOP状態（0000）またはPAUSE状態（0101x）のときに発行できます。

（1）VSSOPEN

【機能】

VSSコード検出し、最初のSlice Start Codeで一時停止します。

【動作】

STOP状態（0000）またはPAUSE状態（0101x）時にコマンドを実行すると、VSSコード検出し、最初のSlice Start CodeでPAUSE状態（01010）に移行します。

【割り込み】

PAUSE状態（01010）移行時（ビデオ・デコード状態（01010）移行時）にコマンド割り込みが発生します。

（2）GOPOPEN

【機能】

GOPコード検出し、最初のSlice Start Codeで一時停止します。

【動作】

STOP状態（0000）またはPAUSE状態（0101x）時にコマンドを実行すると、GOPコード検出し、最初のSlice Start CodeでPAUSE状態（01010）に移行します。

【割り込み】

PAUSE状態（01010）移行時（ビデオ・デコード状態（01010）移行時）にコマンド割り込みが発生します。

（3）PICOPEN

【機能】

GOPコード検出し、最初のSlice Start Codeで一時停止します。

【動作】

STOP状態（0000）またはPAUSE状態（0101x）時にコマンドを実行すると、最初のSlice Start CodeでPAUSE状態（01010）に移行します。

【割り込み】

PAUSE状態（01010）移行時（ビデオ・デコード状態（01010）移行時）にコマンド割り込みが発生します。

10.2.4 符号バッファ・フラッシュ・コマンド

(1) AVFLUSH

[機能]

ビデオ，オーディオ符号バッファをクリアします。

[動作]

ビデオ・デコード状態，オーディオ・デコード状態がSTOP状態（00000）になります。

[割り込み]

割り込みは発生しません。

(2) VFLUSH

[機能]

ビデオ符号バッファをクリアします。

[動作]

ビデオ・デコード状態がSTOP状態（00000）になります。

[割り込み]

割り込みは発生しません。

(3) AFLUSH

[機能]

オーディオ符号バッファをクリアします。

[割り込み]

割り込みは発生しません。

10.2.5 CD-ROM制御コマンド

(1) CD_INPUT

[機能]

CD-DSPからのデータの入力を開始します。

符号入力開始タイミングは，STRT_CTRLビット（26H）により次の2つが選択できます。

- ・ CD開始アドレス・レジスタ（2AH-2CH）で設定したMSFのセクタから入力開始
- ・ 同期がとれたセクタから入力開始

[割り込み]

STRT_CTRLビットが1のとき、入力開始セクタが検出できた時点でCD_START割り込みが発生します。
STRT_CTRLビットが0のとき、割り込みは発生しません。

(2) CD_STOP**[機 能]**

現在MPEGコアに入力中のセクタが入力完了した時点で、符号入力を停止します。
再開時に、入力すべきセクタのMSFがCD開始アドレス・レジスタ(2AH-2CH)に自動設定されます。

[割り込み]

MPEGコアに入力中のセクタが入力完了した時点でCD_END割り込みが発生します。

(3) CD_END**[機 能]**

CD終了コマンドです。
現在CD-DSPから入力中セクタがMPEGコア入力完了したときに符号入力を停止します。
再開時に、入力すべきセクタのMSFがCD開始アドレス・レジスタ(2AH-2CH)に自動設定されます。

[割り込み]

MPEGコアへの入力が停止した時点でCD_END割り込みが発生します。

(4) CD_IN_INV**[機 能]**

入力バンクの破棄コマンドです。
現在入力しているバンクデータを破棄します。

[割り込み]

割り込みは発生しません。

(5) CD_ECC_INV**[機 能]**

ECCバンクの破棄コマンドです。
現在ECCを行っているバンクのデータを破棄します。

[割り込み]

割り込みは発生しません。

(6) CD_HALT_S

[機 能]

CD-ROMデコーダをHaltします。このコマンドにより、CD-ROMデコーダは停止し、初期化されます。

[割り込み]

割り込みは発生しません。

(7) CD_HALT_R

[機 能]

CD-ROMデコーダのHaltを解除します。

[割り込み]

割り込みは発生しません。

(8) CD_MSIF_RST

[機 能]

MSIFエラー検出 (ADR_NG割り込み) の基準となるMSIFを取り直します。ADR NG割り込み発生時に発行してください。

[割り込み]

割り込みは発生しません。

10.2.6 特殊コマンド

(1) OSD_CLEAR

[機 能]

OSDのVRAMをクリアします。

[割り込み]

コマンド終了時に、OSD_CL_END割り込みが発生します。

(2) OSD_STOP

[機 能]

OSD機能を停止します。

[割り込み]

割り込みは発生しません。

(3) OSD_RESUME

[機 能]

OSD機能を復帰します。

[割り込み]

割り込みは発生しません。

(4) SSIZE_CLEAR

[機 能]

小画面表示用，高精細静止画像領域のクリアを行います（OSD背景色/ボータ・カラー書き込み）。

[割り込み]

コマンド終了時に，DATA_TR_END割り込みが発生します。

(5) FRAME_CLEAR

[機 能]

画像領域のクリアを行います（H/N，CN/CPに従う）（OSD背景色/ボータ・カラー書き込み）。

[割り込み]

コマンド終了時に，DATA_TR_END割り込みが発生します。

(6) SCT_BF

[機 能]

CD-ROMデコード済みデータをセクタ・バッファに書き込みます。

STRAT_CTRL/END_CTRLにより，入力開始 / 終了セクターを指定してセクタ・バッファに書き込んでください。

(7) RAM2CODE

[機 能]

符号データ入力ポート（02H）を使用して符号入力を行います。

符号データ入力ポート（02H）から符号入力の開始直前に発行してください。

符号データは，CD-ROMデコーダのSRAMを経由して転送されます。

(8) RAM2CODE_FIN

[機 能]

符号データ入力ポート (02H) から符号入力の終了を通知します。

このコマンドにより、SRAM内に残っている符号データをすべて押し出します。

[割り込み]

RAM内に残っている符号データがすべて押し出されたときに、DATA_TR_END割り込みが発生します。

10.3 コマンド状態遷移

(1) ビデオ関連

OPENは、VSSOPEN, GOOPEN, PICOPENを総称しています。

VFREEZEコマンドは、内部のVFREEZEフラグのON/OFFを切り替えます。

VFREEZEコマンドはplay状態のみ実行可能です。

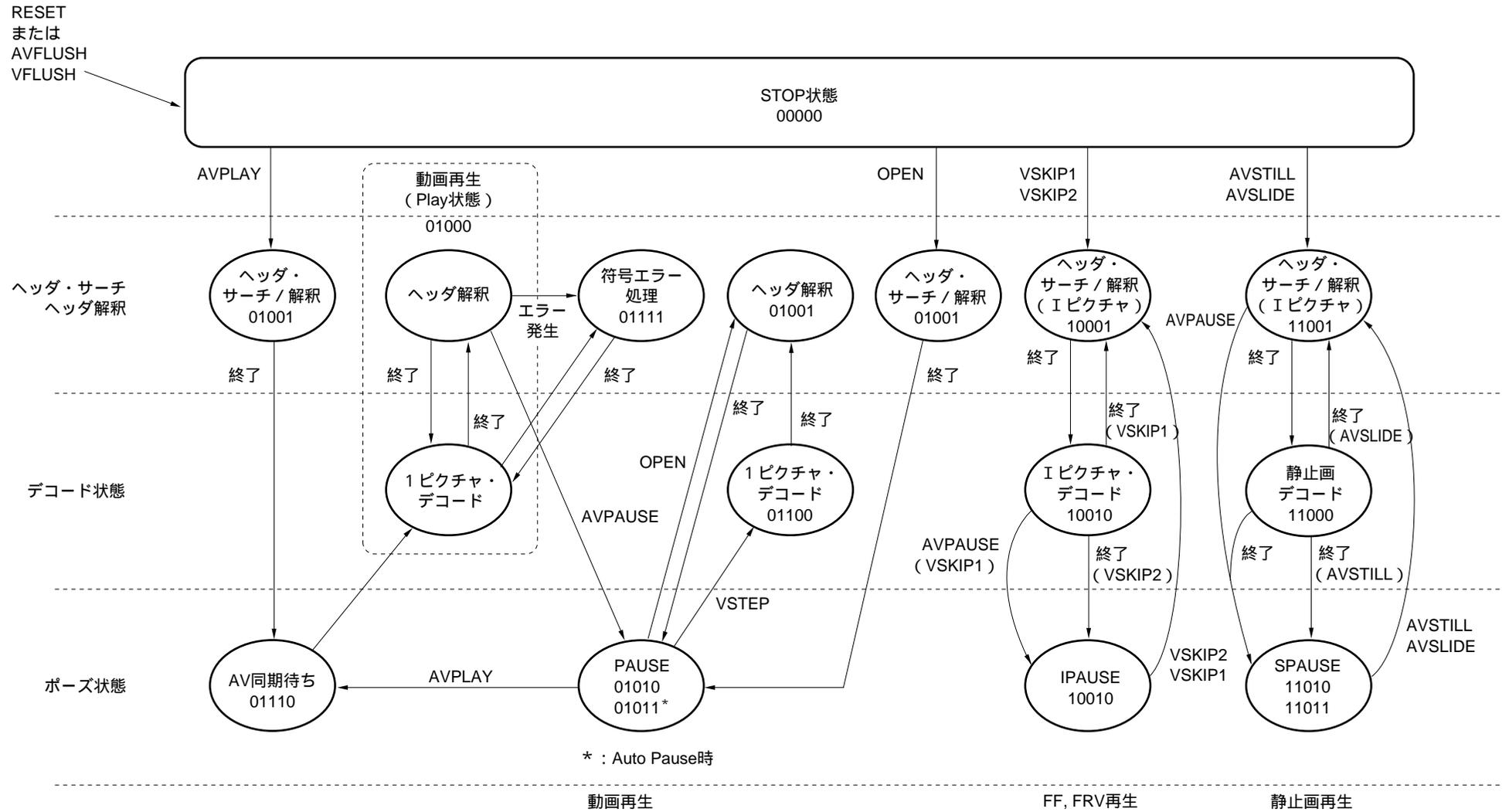
また、このフラグは、VFLUSH, AVFLUSHでもOFFされます。

SLOW再生をする場合、stop状態、pause状態でスローダウン・レジスタ (24H) の設定を行いAVPLAYコマンドを発行してください。

ただし、この場合は、AVSYNCレジスタ (23H, b7, b6) = 00に設定してください。

VSKIP1, VSKIP2によるIピクチャ再生時には、AVSYNCレジスタ = 00に設定してください。ビデオ単独符号再生時は、AVSYNCレジスタ = 00に設定してください。VSKIP1, VSKIP2コマンドではオーディオのデコードを行わないようASKIPレジスタ (25H, b2) = 1に設定しオーディオ・データを破棄してください。

★ 図10-1 ビデオ・デコード処理の状態遷移

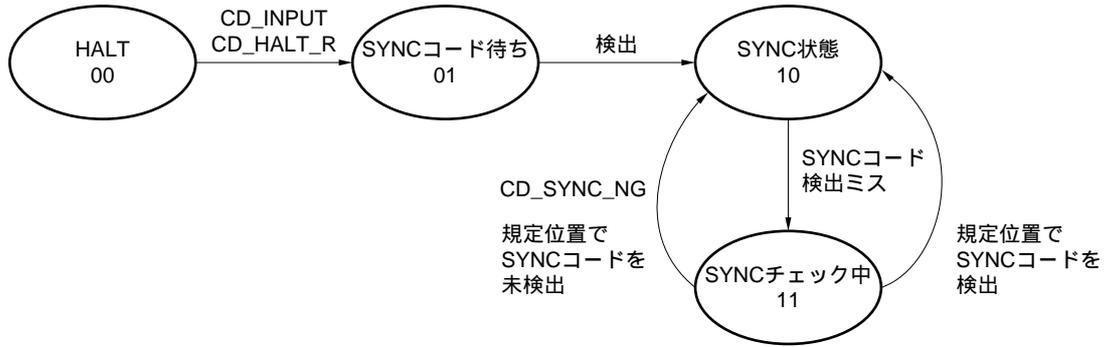


備考 状態内の数値は、ビデオ・ステータス・レジスタ (57H) の値を示しています。

(2) CD-ROMデコード関連

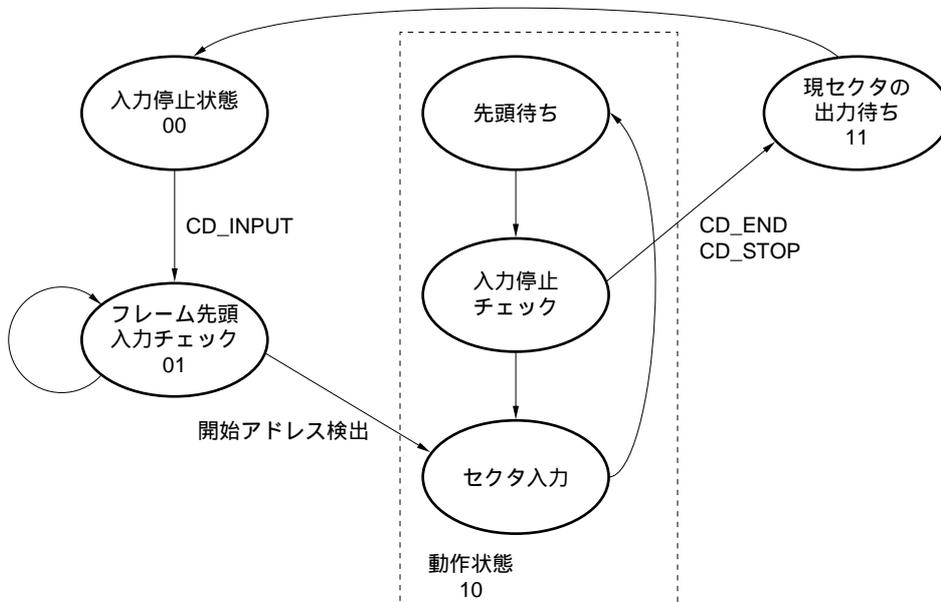
★

図10 - 2 CD-ROMデコーダSYNC状態遷移



備考 状態内の数値は、CD_sync_stsレジスタ (58H, b2, b1) の値を示します。

図10 - 3 CD-DATA動作状態遷移



備考 状態内の数値は、CD_data_stsレジスタ (58H, b4, b3) の値を示します。

11. レジスタ機能

レジスタ一覧

(1/8)

	MSB				LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
00H (W)	CDDATA 符号データ入力ポート (符号データ)							
	*	*	*	*	*	*	*	*
02H (W)	CDDATA 符号データ入力ポート (符号データ / SRAM)							
	*	*	*	*	*	*	*	*
06H (R)	USER_DATA_PORT ユーザ・データ出力ポート							
	*	*	*	*	*	*	*	*
08H (R/W)	SRAM_PORT SRAMポート (CD-ROM用RAM)							
	*	*	*	*	*	*	*	*
0AH (R/W)	SCT_PORT セクタ・バッファ・ポート							
	*	*	*	*	*	*	*	*
0CH (W)	CRAM_PORT OSD_CRAMアクセス・ポート							
	*	*	*	*	*	*	*	*
0EH (W)	VRAM_PORT1 OSD_VRAMアクセス・ポート1							
	*	*	*	*	*	*	*	*
10H (W)	VRAM_PORT2 OSD_VRAMアクセス・ポート2 (プリンク用)							
	*	*	*	*	*	*	*	*
12H (R/W)	0	S_ACCESS_MD	連続アクセス・バイト数					
	シリアル・アクセス・モード・レジスタ							
	0	1	0	0	0	0	0	0
1AH (R/W)	SRAM_ADR [7 : 0] SRAMアドレス・レジスタ (下位)							
	*	*	*	*	*	*	*	*
1BH (R/W)	0	0	SRAM_ADR [13 : 8]					
	SRAMアドレス・レジスタ (上位)							
	0	0	*	*	*	*	*	*
1CH (R/W)	SCT_ADR [7 : 0] セクタ・バッファ・アドレス・レジスタ (下位)							
	*	*	*	*	*	*	*	*
1DH (R/W)	0	0	0	SCT_ADR [12 : 8]				
	セクタ・バッファ・アドレス・レジスタ (上位)							
	0	0	0	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

MSB									LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
1EH (R/W)	0	0	0	CRAM_WADR CRAMアドレス・レジスタ (ワード)					0
1FH (R/W)	0	0	0	CRAM_LADR CRAMアドレス・レジスタ (ライン)					0
20H (R/W)	0	0	0	VRAM_ADRC VRAMアドレス・レジスタ (桁)					0
21H (R/W)	0	0	0	0	VRAM_ADRR VRAMアドレス・レジスタ (行)				0
★ 22H (R/W)	CD_ROM_START	CD_ROM_END	COMMAND コマンド・レジスタ						*
	*	*	*	*	*	*	*	*	
23H (R/W)	AVSYNC		0	1	V_CLR_MD	DMREL	0	RESET ^注	
	1		0	1	0	0	0	0	
24H (R/W)	0	BUFLVL	Slow_Down スローダウン・レジスタ						1
	0	0	0	0	0	0	0	1	
25H (R/W)	H/N	Auto_Pause	VMINV	VMUTE	CD-DA	ASKIP	AMUTE		
	0	0	0	0	0	0	0	0	
26H (R/W)	STR_CNTR	END_CNTR	CD_MD		CD_STOP_MD3	CD_STOP_MD2	CD_STOP_MD1	CD_STOP_MD0	
	0	0	0	0	0	0	0	1	
27H (R/W)	END_MIN CD終了アドレス・レジスタ (分)								
	0	0	0	0	0	0	0	0	
28H (R/W)	END_SEC CD終了アドレス・レジスタ (秒)								
	0	0	0	0	0	0	0	0	
29H (R/W)	END_FRM CD終了アドレス・レジスタ (フレーム)								
	0	0	0	0	0	0	0	0	
2AH (R/W)	STR_MIN CD開始アドレス・レジスタ (分)								
	0	0	0	0	0	0	0	0	
2BH (R/W)	STR_SEC CD開始アドレス・レジスタ (秒)								
	0	0	0	0	0	0	0	0	

注 RESET (23H, b0) : Writeのみ

備考 は, ハードウェア・リセット後のデフォルト値です (* : 不定)。

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
2CH (R/W)		STR_FRM CD開始アドレス・レジスタ (フレーム)							
		0	0	0	0	0	0	0	0
2DH (R/W)		SYNCIO		VCLKOE	VCLKSEL	FLT_MD1	FLT_MD0		0
		ビデオ出力モード・レジスタ 1							
		1	0	0	0	1	1	0	0
★ 2EH (R/W)		0	0	DISP_MD		0	1	CV_FLT	C_FLT
		ビデオ出力モード・レジスタ 2							
		0	0	1	1	0	1	1	1
2FH (R/W)		0	VOUT_MD			0	CLMP_LV	V_CLMP_OFF	0
		ビデオ出力モード・レジスタ 3							
		0	0	0	1	0	1	0	0
30H (R/W)		0	VBNF_LV						
		ビデオ・バッファ・レベル設定レジスタ (ニアリ・フル・レベル)							
		0	*	*	*	*	*	*	*
31H (R/W)		0	VBNE_LV						
		ビデオ・バッファ・レベル設定レジスタ (ニアリ・エンプティ・レベル)							
		0	*	*	*	*	*	*	*
32H (R/W)		0	0	0	0	0	ABNF_LV		
		オーディオ・バッファ・レベル設定レジスタ (ニアリ・フル・レベル)							
		0	0	0	0	0	*	*	*
33H (R/W)		0	0	0	0	0	ABNE_LV		
		オーディオ・バッファ・レベル設定レジスタ (ニアリ・エンプティ・レベル)							
		0	0	0	0	0	*	*	*
34H (R/W)		0	OSD_DSP	BLINK		BG		RIM	BFX
		OSDモード・レジスタ							
		0	1	0	0	0	0	0	1
35H (R/W)		OSD_HPOSU				OSD_HPOS L			
		OSD水平位置レジスタ							
		0	0	0	0	0	0	0	0
36H (R/W)		0	OSD_VPOS						
		OSD垂直位置レジスタ							
		0	0	0	0	0	0	0	0
37H (W)		CHAR_SIZE		0	0	SET_ROW			
		OSDサイズ・レジスタ							
		*	*	0	0	*	*	*	*
39H (R/W)		0	0	0	0	0	0	SSIZE_MD	SSIZE_NP
		SSIZEモード・レジスタ							
		0	0	0	0	0	0	0	0
3AH (R/W)		SSIZE_POSX [7:0]							
		SSIZE水平位置レジスタ							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

(4/8)

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
3BH		0	0	0	0	0	0	SSIZE_POSX [9, 8]	
(R/W)		SSIZE水平位置レジスタ							
		0	0	0	0	0	0	*	*
3CH		SSIZE_POSY [7 : 0]							
(R/W)		SSIZE垂直位置レジスタ							
		*	*	*	*	*	*	*	*
3DH		0	0	0	0	0	0	SSIZE_POSY [9, 8]	
(R/W)		SSIZE垂直位置レジスタ							
		0	0	0	0	0	0	*	*
3EH		INT_MSK							
(R/W)		割り込みマスク・レジスタ (5AHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
3FH		INT_MSK							
(R/W)		割り込みマスク・レジスタ (5BHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
40H		INT_MSK							
(R/W)		割り込みマスク・レジスタ (5CHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
41H		ERR_MSK							
(R/W)		エラー・マスク・レジスタ (5DHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
42H		ERR_MSK							
(R/W)		エラー・マスク・レジスタ (5EHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
43H		ERR_MSK							
(R/W)		エラー・マスク・レジスタ (5FHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
44H		0	0	0	0	CD_DSP_MD3	CD_DSP_MD2	CD_DSP_MD1	CD_DSP_MD0
(R/W)		CD_DSPモード・レジスタ							
		0	0	0	0	0	0	0	0
45H		BDY							
(R/W)		ボーダ・カラー・レジスタ (Y)							
		0	0	0	1	0	0	0	0
46H		BDCB							
(R/W)		ボーダ・カラー・レジスタ (Cb)							
		1	0	0	0	0	0	0	0
47H		BDCR							
(R/W)		ボーダ・カラー・レジスタ (Cr)							
		1	0	0	0	0	0	0	0
48H		OSDBY							
(R/W)		OSDバック・カラー・レジスタ (Y)							
		0	0	0	1	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
49H		OSDBCB							
(R/W)		OSDバック・カラー・レジスタ (Cb)							
		1	0	0	0	0	0	0	0
4AH		OSDBCR							
(R/W)		OSDバック・カラー・レジスタ (Cr)							
		1	0	0	0	0	0	0	0
4BH		OSDY							
(R/W)		OSDキャラクタ・カラー・レジスタ (Y)							
		0	0	0	1	0	0	0	0
4CH		OSDCB							
(W)		OSDキャラクタ・カラー・レジスタ (Cb)							
		1	0	0	0	0	0	0	0
4DH		OSDCR							
(R/W)		OSDキャラクタ・カラー・レジスタ (Cr)							
		1	0	0	0	0	0	0	0
4EH		0	0	0	Disp_V				
(R/W)		垂直表示位置レジスタ							
		0	0	0	0	0	0	0	0
4FH		0	0	0	Disp_H				
(R/W)		水平表示位置レジスタ							
		0	0	0	0	0	0	0	0
50H		0	0	VFIFO					
(R/W)		VFIFOレジスタ							
		0	0	0	0	0	1	0	0
★ 51H		0	0	CRC	CHSEL		CKSEL		0
(R/W)		オーディオ・モード・レジスタ1							
		0	0	0	1	1	0	0	0
★ 52H		LBR			0	0	LLY		
(R/W)		オーディオ・モード・レジスタ2							
		1	1	1	1	1	1	0	0
53H		0	0	0	VLCERC	STREAM		ASYNC_MD	
(R/W)		デコード・モード・レジスタ							
		0	0	0	0	0	0	0	0
54H		0	0	0	0	VSSUD	GOPUD	PICUD	0
(R/W)		ユーザ・データ・モード・レジスタ							
		0	0	0	0	0	0	0	0
55H		0	ユーザ・データ・バイト数						
(R)		ユーザ・データ・バイト数レジスタ							
		0	0	0	0	0	0	0	0
57H		VIDEO_STS					*	*	*
(R)		ビデオ・ステータス・レジスタ							
		0	0	0	0	0	*	*	*

備考 は , ハードウェア・リセット後のデフォルト値です (* : 不定)。

MSB		LSB						
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
58H (R)	CD_stop_sts		CD_data_sts		CD_sync_sts		CD2BF_sts	
	CD-ROMステータス・レジスタ							
	0	0	0	0	0	0	0	0
59H (R)	VBF	VBE	ABF	ABE	VBNF	VBNE	ABNF	ABNE
	符号バッファ・ステータス・レジスタ							
	0	1	0	1	0	1	0	1
5AH (R)	AEOIDET	ASYNCR	ABFNF	ABFNE	DSP	DEC	UDATA	ERR
	割り込みレジスタ 1							
	0	0	0	0	0	0	0	0
5BH (R)	CMD	VEOIDET	VSEDET	VSSDET	GOPDET	PICDET	VBFNF	VBFNE
	割り込みレジスタ 2							
	0	0	0	0	0	0	0	0
5CH (R)	CD_SYNC	CD_ADR_DET	CD_END_INT	DATA_TR_END	OSD_CL_INT	CD_EOF_DEC	DEC_END	IDET
	割り込みレジスタ 3							
	0	0	0	0	0	0	0	0
5DH (R)	ASYNER	ACRCER	ABFFER	ABFEER	APTSER	SSTCOD	VSTCOD	VSIZEER
	エラー割り込みレジスタ 1							
	0	0	0	0	0	0	0	0
5EH (R)	VLCER	VDLERR	VBFFER	VBFEER	VPTSER	VFSTER	VSLWER	0
	エラー割り込みレジスタ 2							
	0	0	0	0	0	0	0	0
★ 5FH (R)	OVER_RUN	C2PO1	C2PO2	IRE	ADR_NG	CD_SYNC_NG	0	0
	エラー割り込みレジスタ 3							
	0	0	0	0	0	0	0	0
60H (R)	VEND	AEND	DAK	1	CN/CP ^注	FILM	PTYPE	
	デコード・ステータス・レジスタ							
	0	0	1	1	0	*	*	*
62H (R/W)	Vss_Valid	0	Load_I_Q	Load_NI_Q	Pre_VSS_Valid	0	Pre_Load_I_Q	Pre_Load_NI_Q
	ビデオ符号ヘッダ・レジスタ 1							
	0	0	0	0	0	0	0	0
63H (R)	HSIZE							
	ビデオ符号ヘッダ・レジスタ 2							
	*	*	*	*	*	*	*	*
64H (R)	VSIZE							
	ビデオ符号ヘッダ・レジスタ 3							
	*	*	*	*	*	*	*	*
65H (R)	PIC_RATE				Closed_GOP	Broken_link	0	0
	ビデオ符号ヘッダ・レジスタ 4							
	*	*	*	*	*	*	0	0
66H (R)	ID	PRV	MD		CPY	ORG	EMP	
	オーディオ符号ヘッダ・レジスタ 1							
	*	*	*	*	*	*	*	*

注 CN/CP (60H, b3) : Read/Write

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

(7/8)

	MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
67H (R)	LY		FS		BR				
	オーディオ符号ヘッダ・レジスタ2								
	*	*	*	*	*	*	*	*	
68H (R)	MIN								
	CD-ROMステータス・レジスタ1(分)								
	*	*	*	*	*	*	*	*	
69H (R)	SEC								
	CD-ROMステータス・レジスタ1(秒)								
	*	*	*	*	*	*	*	*	
6AH (R)	FRM								
	CD-ROMステータス・レジスタ1(フレーム)								
	*	*	*	*	*	*	*	*	
6BH (R)	MODE								
	CD-ROMステータス・レジスタ2								
	*	*	*	*	*	*	*	*	
6CH (R)	FILE								
	CD-ROMステータス・レジスタ3								
	*	*	*	*	*	*	*	*	
6DH (R)	CHANNEL								
	CD-ROMステータス・レジスタ4								
	*	*	*	*	*	*	*	*	
6EH (R)	SUBMODE								
	CD-ROMステータス・レジスタ5								
	*	*	*	*	*	*	*	*	
6FH (R)	CODINGTYPE								
	CD-ROMステータス・レジスタ6								
	*	*	*	*	*	*	*	*	
70H (R)	0	0	CD_BNK2		CD_BNK1		CD_BNK0		
	CD-ROMバンク・ステータス・レジスタ								
	0	0	*	*	*	*	*	*	
71H (R)	0	0	0	PACK	0	CD_BNK_V2	CD_BNK_V1	CD_BNK_V0	
	CD-ROMバンク設定レジスタ								
	0	0	0	0	0	0	0	0	
72H (R)	C2PO_POS7-C2PO_POS0								
	C2POステータス・レジスタ(位置)								
	0	0	0	0	0	0	0	0	
73H (R)	C2PO_NUM								
	C2POステータス・レジスタ(回数)								
	0	0	0	0	0	0	0	0	
★ 74H (R/W)	*	*	*	*	*	*	MD_PD_OFF	HD_PD_OFF	
	プルダウン・オフ・レジスタ								
	*	*	*	*	*	*	0	0	

備考 は, ハードウェア・リセット後のデフォルト値です(*:不定)。

(8/8)

	MSB							LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
7FH (R/W)	0	0	0	0	0	0	0	Reg1_sw
アドレス切り替えレジスタ 1								
	0	0	0	0	0	0	0	0
81H (R/W)	CD_SKIP_MD7-CD_SKIP_MD0 CD-ROMデータ制御レジスタ 1							
	0	0	0	0	0	0	1	1
82H (R/W)	C2_skip_Threshold_V				C2_skip_Threshold_A			
CD-ROMデータ制御レジスタ 2 (破棄)								
	0	1	0	0	0	0	0	1
83H (R/W)	C2_Resume_Threshold1_V				C2_Resume_Threshold1_A			
CD-ROMデータ制御レジスタ 2 (再入力)								
	0	0	0	1	0	0	0	1
84H (R/W)	C2_Resume_Threshold2_V				C2_Resume_Threshold2_A			
CD-ROMデータ制御レジスタ 2 (連続)								
	0	0	0	1	0	0	0	1
FFH (R/W)	0	0	0	0	0	0	0	Reg2_sw
アドレス切り替えレジスタ 2								
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

11.1 符号データ入力ポート

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
00H (W)		CDDATA 符号データ入力ポート (符号データ)							
		*	*	*	*	*	*	*	*
02H (W)		CDDATA 符号データ入力ポート (符号データ / SRAM)							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

00H, 02H

[機 能]

符号データの入力用ポートです。

符号データをホスト・バス・インタフェースを使用してCPUから入力する場合に使用します。

入力する符号データは、静止画データにのみ対応しています。

バイト・アドレス00H : ホスト・バスからDRAMの符号バッファヘデータを直接書き込みます。このポートを用いて符号データを書き込むとき、1H期間のウエイトが入る場合があります。

バイト・アドレス02H : ホスト・バスから 1度SRAM (CD-ROMデコーダ用) を中継してDRAMの符号バッファ領域にデータを書き込みます (RAM2CODE, RAM2CODE_FINコマンドを使用します)。

注意 再生系のコマンドを発行していないときは、このレジスタをアクセスしないでください。

11.2 ユーザ・データ出力ポート

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
06H (R)		USER_DATA_PORT ユーザ・データ出力ポート							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

06H

[機 能]

MPEG1ビデオ・ストリームに付加されているユーザ・データを読み出すポートです。

読み出すユーザ・データの設定は、ユーザ・データ・モード・レジスタ (54H) で設定してください。

11.3 SRAMポート

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
08H (R/W)		SRAM_PORT SRAMポート (CD-ROM用RAM)							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

08H

[機能]

CD-ROMデコーダに使用しているSRAMにアクセスし、データのリード/ライトを行うポートです。

11.4 セクタ・バッファ・ポート

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
0AH (R/W)		SCT_PORT セクタ・バッファ・ポート							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

0AH

[機能]

セクタ・バッファ領域のリード/ライトを行うポートです。

ビデオCD Ver2.0のPBC用データなどを保持することができます。

μPD61012は8 KバイトのRAMをセクタ・バッファとして内蔵しています。

11.5 OSD_CRAMアクセス・ポート

	MSB							LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
0CH (W)	CRAM_PORT OSD_CRAMアクセス・ポート							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

0CH

[機能]

ユーザが定義するOSD用キャラクタ・データのライトを行うポートです。

- ★ OSDキャラクタの1ライン分のデータは、12ドット（CR11-CR0）で表されるため、下位バイトから順に書き込んでください。

上位バイト・アクセス時：キャラクタ・データの上位4ビットのデータを書き込んでください。

b7-b4：0H, b3-b0：CR11-CR8

下位バイト・アクセス時：キャラクタ・データの下位8ビットのデータを書き込んでください。

b7-b0：CR7-CR0

注意 OSD表示期間中にOSD_CRAMアクセス・ポートにアクセスしないでください。

11.6 OSD_VRAMアクセス・ポート1

	MSB							LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
0EH (W)	VRAM_PORT1 OSD_VRAMアクセス・ポート1							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

0EH

[機能]

VRAMポート1：キャラクタ・コード（8ビット）を書き込みOSD表示キャラクタの設定を行います。OSDのプリキミング機能を使用しない場合、このポートを使用してください。

00H-DFH：固定キャラクタ

E0H-FEH：ユーザ定義キャラクタ（CRAM入力データ）

FFH：Display Off Data

11.7 OSD_VRAMアクセス・ポート2

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
10H		VRAM_PORT2							
(W)		OSD_VRAMアクセス・ポート2 (プリンク用)							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

10H

[機 能]

VRAMポート2 : キャラクタ・コード (8 ビット) を書き込みOSD表示キャラクタの設定を行います。OSDのプリンキング機能を使用する場合、このポートを使用してください。

00H-DHF : 固定キャラクタ

E0H-FEH : ユーザ定義キャラクタ (CRAM入力データ)

FFH : Display Off Data

11.8 シリアル・アクセス・モード・レジスタ

	MSB				LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
12H (R/W)	0	S_ACCESS_MD	連続アクセス・バイト数					
	シリアル・アクセス・モード・レジスタ							
	0	1	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

12H

[機 能]

連続アクセス・バイト数：ポートに連続アクセスする際に何バイトごとにアクセスを行うかを設定します。1 から 63バイトの設定ができます。ただし、S_ACCESS_MD = 1のときは、連続アクセス・バイト数を0に設定しないでください。

00H：設定禁止

01H：1バイト

：

3FH：63バイト

- ★ S_ACCESS_MD：シリアル・アクセスで連続アクセス・バイト数の設定を行うかどうか選択します。
 - 1：バイト数を指定する。
 - 0：バイト数を指定しない。

注意 連続アクセス・バイト数を設定しない場合、データ・リード後は次のデータにアクセスする準備が毎回行われるため、 \overline{HCS} 端子が立ち上がるタイミングでメモリ・アドレスが進むことがあります。そのため、アクセス時には必ずアドレスを設定してください。

11.9 SRAMアドレス・レジスタ

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
1AH (R/W)		SRAM_ADR [7 : 0] SRAMアドレス・レジスタ (下位)							
		*	*	*	*	*	*	*	*
1BH (R/W)		SRAM_ADR [13 : 8] SRAMアドレス・レジスタ (上位)							
		0	0	*	*	*	*	*	*
		0	0	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

1AH, 1BH

[機 能]

CD-ROMデコーダ用に使用する内部SRAMのアクセス開始アドレスの設定を行います。バイト・アドレス1BH [b5, b4] で3バンク内のバンクの設定を行います。

1BH [b5, b4]

00, 01, 10 : バンク設定

11 : 設定禁止

1BH [b3-b0] , 1AH [b7-b0]

000H-92FH : SRAMアドレス設定値

11.10 セクタ・バッファ・アドレス・レジスタ

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
1CH (R/W)		SCT_ADR [7 : 0] セクタ・バッファ・アドレス・レジスタ (下位)							
		*	*	*	*	*	*	*	*
1DH (R/W)		SCT_ADR [12 : 8] セクタ・バッファ・アドレス・レジスタ (上位)							
		0	0	0	*	*	*	*	*
		0	0	0	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

1CH, 1DH

[機能]

CPUからのセクタ・バッファ・ポート・アクセス時の開始アドレスを設定します。

0000H-1FFFH : セクタ・バッファ領域のアドレス設定値

SCT_ADR [12 : 11] : バンク (00-11)

SCT_ADR [10 : 0] : セクタ内アドレス (000H-7FFH)

セクタ・バッファ領域にデータを書き込む場合、セクタ・バッファ・アドレス・ポインタ (バイト・アドレス1CH, 1DH) にアクセス開始アドレスを設定し、CD開始アドレス・レジスタ (バイト・アドレス2AH-2CH) とCD終了アドレス・レジスタ (バイト・アドレス27H-29H) に開始、終了MSFを設定したあと、コマンドを発行してください。

SCT_ADR (アドレス) は、1バイトのアクセスごとに自動的にインクリメントされます。

SCT_BFコマンドでは、ここで指定されたアドレスからCD-ROMデコード後のデータを格納します。

11.11 CRAMアドレス・レジスタ

MSB				LSB				
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
1EH (R/W)	0	0	0	CRAM_WADR CRAMアドレス・レジスタ (ワード)				
	0	0	0	0	0	0	0	0
1FH (R/W)	0	0	0	CRAM_LADR CRAMアドレス・レジスタ (ライン)				
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

1EH, 1FH

[機能]

CRAM_WADR : ユーザ定義キャラクタのワード・アドレスを設定します。

00H : 1ワード目

01H : 2ワード目

:

1EH : 31ワード目

CRAM_LADR : ユーザ定義キャラクタのライン・アドレスを設定します。

00H : 1ライン目

01H : 2ライン目

:

11H : 18ライン目

注意 OSD表示期間中は、このアクセス・ポートの設定を変えることができません。

11.12 VRAMアドレス・レジスタ

		MSB					LSB		
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
20H		0	0	0	VRAM_ADRC				
(R/W)		VRAMアドレス・レジスタ(桁)							
		0	0	0	0	0	0	0	0
21H		0	0	0	0	VRAM_ADRR			
(R/W)		VRAMアドレス・レジスタ(行)							
		0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

20H, 21H

[機能]

VRAM_ADRC : OSD表示を行う桁を指定するVRAMのアドレスを設定します。

00H : 1桁目

01H : 2桁目

:

17H : 24桁目

VRAM_ADRR : OSD表示を行う行を指定するVRAMのアドレスを設定します。

0H : 1行目

1H : 2行目

:

BH : 12行目

★ 11.13 コマンド・レジスタ

		MSB					LSB		
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
22H		CD_ROM_START	CD_ROM_END	COMMAND					
(R/W)		コマンド・レジスタ							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です(* : 不定)。

[バイト・アドレス]

22H

[機能]

COMMAND : μPD61012に発行するコマンド・コードを入力します。

CD_ROM_END : AVPAUSEコマンドの発行時にCD-ROMデコーダの入力と連動して制御を行うかどうかを設定します。

1 : 連動

0 : 非連動

CD_ROM_START : AVPLAYコマンドなどの符号再生コマンド発行時にCD-ROMデコーダの入力と連動して制御を行うかどうかを設定します。

1 : 連動

0 : 非連動

コマンドとコマンド・コードとの対応は次のとおりです。

MPEG1デコード関連

コマンド	コード	コマンド	コード
AVPLAY	00H	AVFLUSH	08H
GOOPEN	01H	VFLUSH	0BH
PICOPEN	02H	AFULSH	0EH
AVSTILL	04H	VSSOPEN	11H
VSTEP	05H	AVSLIDE	12H
AVPAUSE	06H	VSKIP1	13H
VFREEZE_S	07H	VSKIP2	14H
VFREEZE_R	0FH	-	-

CD-ROM制御関連

コマンド	コード	コマンド	コード
CD_INPUT	20H	CD_ECC_INV	24H
CD_STOP	21H	CD_HALT_S	25H
CD_END	22H	CD_HALT_R	26H
CD_IN_INV	23H	CD_MSF_RST	27H

OSD関連

コマンド	コード	コマンド	コード
OSD_CLEAR	28H	OSD_RESUME	2AH
OSD_STOP	29H	-	-

データ転送およびクリア関連

コマンド	コード	コマンド	コード
SSIZE_CLEAR	30H	RAM2CODE	37H
FRAM_CLEAR	31H	RAM2CODE_FIN	38H
SCT_BF	32H	-	-

11.14 システム・モード・レジスタ 1

MSB						LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
23H	AVSYNC		0	1	V_CLR_MD	DMREL	0	RESET ^注
(R/W)	システム・モード・レジスタ 1							
	1	1	0	1	0	0	0	0

注 RESET (23H, b0) : Writeのみ

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

23H

[機能]

RESET : ソフトウェア・リセット

1 : リセット

0 : 通常動作

RESETビットに“1”を書き込んだ瞬間からソフトウェア・リセットを行います。

DMREL : 4 MビットDRAMの制御を解放します。DRAM解放時は、DRAMインタフェースの端子がHi-Zになります。

1 : 解放

0 : 通常動作

- ★ V_CLR_MD : DRAMの画像領域内のデータをクリアする際、DRAMの画像領域内の色設定を選択します。DRAM画像領域のクリアはFRAM_CLEAR, SSIZE_CLEARコマンドで行います。

1 : ボーダ・カラー色

0 : OSD背景色

AVSYNC : オーディオとビデオの出力の同期を取るかどうかの設定を行います。

00 : 非同期

01, 10 : 設定禁止

11 : AV同期

- ★ **備考** VSKIP1, VSKIP2コマンドを実行するときは、AVSYNCに“00”（非同期）を設定してください。また、スロー再生時もAVSYNCに“00”を設定してください。

11.15 スローダウン・レジスタ

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
24H (R/W)	0	BUFLVL	Slow_Down					
	スローダウン・レジスタ							
	0	0	0	0	0	0	0	1

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

24H

[機 能]

Slow_Down : スロー再生の速度を設定します。

01H : 通常再生

02H-3FH : 1/2倍速 ~ 1/63倍速

00H : 設定禁止

BUFLVL : DRAM内の符号バッファ・フル/エンプティをレベル検出で行うかどうかを設定します。

1 : バッファ・レベル設定レジスタ (30H-33H) の設定値を使用

0 : デフォルト値を使用

11.16 システム・モード・レジスタ2

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
25H (R/W)	H/N	Auto_Pause	VMINV	VMUTE	CD-DA	ASKIP	AMUTE	
	システム・モード・レジスタ2							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

25H

[機能]

AMUTE：オーディオ出力のミュートの設定を行います。

00：ミュートなし

01：完全ミュート

10：-12 dBミュート

11：設定禁止

CD-DAデータ入力の場合は、-12 dBのみに対応しています。そのため、CD-DA入力時にミュートを行う場合は、AMUTEを10に設定してください。

CD-DAの完全ミュートを行う場合は、CD-DSP側でミュートを行ってください。

ASKIP：オーディオの符号を破棄してオーディオ符号のデコードを行わないかどうか設定します。

1：スキップ（オーディオ符号のデコードを行いません）

0：通常動作

CD-DA：入力されるデータがCD-DAかMPEG1データかの設定を行います。

1：CD-DA

0：MPEG1データ

VMUTE：ビデオ・ミュート（ボーダ・カラー出力）表示の設定を行います。

1：ビデオ・ミュート・オン（ボーダ・カラー出力を行います）

0：ビデオ・ミュート・オフ（ボーダ・カラー出力を行いません）

★ VMINV：自動ビデオ・ミュートを行うかどうかの設定を行います。

1：自動ビデオ・ミュート・オフ

0：自動ビデオ・ミュート・オン

Auto_Pause：ビデオCDに含まれるTrigger_bit（SUBMODレジスタ（6EH）のb4）で自動的にポーズを行うか設定します。

1：自動的にポーズを行います。

0：自動的にポーズは行いません。

H/N：静止画再生の映像のタイプを設定します。

1：高精細静止画

★ 0：標準静止画，動画

11.17 CD-ROMモード・レジスタ

MSB					LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
26H (R/W)	STR_CNTR	END_CNTR	CD_MD		CD_STOP_MD3	CD_STOP_MD2	CD_STOP_MD1	CD_STOP_MD0
	CD-ROMモード・レジスタ							
	0	0	0	0	0	0	0	1

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

26H

[機 能]

CD_STOP_MD0 : CD-ROMステータス・レジスタ (バイト・アドレス68H-6AH) のMFSが連続でない場合 (エラーなど) に停止するかどうかを設定します。

- 1 : 停止
- 0 : 停止しません

CD_STOP_MD1 : EOF (End Of File) 符号が検出された場合に停止するかどうかを設定します。

- 1 : 停止
- 0 : 停止しません

CD_STOP_MD2 : CD内のファイル番号が変化した場合に停止するかどうかを設定します。

- 1 : 停止
- 0 : 停止しません

CD_STOP_MD3 : オーバラン・エラーが発生した場合に停止するかどうかを設定します。

- 1 : 停止
- 0 : 停止しません

CD_MD : CD-ROMデコーダに入力するデータのモードを設定します。

- 00 : CD-ROM Mode2 Form1
- 01 : CD-ROM Mode2 Form2
- 10 : CD-ROM Mode1
- 11 : 設定禁止

CD-ROM Mode2 Form1およびCD-ROM Mode1の場合、CD-DSPよりのデータ入力は標準速度のみに対応しています。CD-ROM Mode2 Form2の場合、標準速度と2倍速に対応しています。

END_CNTR : CD終了アドレス・レジスタ (27H-29H) に設定されている終了アドレスの有効 / 無効を設定します。

- 1 : 有効
- 0 : 無効

STR_CNTR : CD開始アドレス・レジスタ (2AH-2CH) に設定されている開始アドレスの有効 / 無効を設定します。

1 : 有効

0 : 無効

11.18 CD終了アドレス・レジスタ

	MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
27H (R/W)	END_MIN CD終了アドレス・レジスタ (分)								
	0	0	0	0	0	0	0	0	
28H (R/W)	END_SEC CD終了アドレス・レジスタ (秒)								
	0	0	0	0	0	0	0	0	
29H (R/W)	END_FRM CD終了アドレス・レジスタ (フレーム)								
	0	0	0	0	0	0	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

27H-29H

[機能]

END_MIN : CDの終了アドレスのMIN (分) 値を設定します。

★ 00-99 (BCD) を設定します。

END_SEC : CDの終了アドレスのSEC (秒) 値を設定します。

00-59 (BCD) を設定します。

END_FRM : CDの終了アドレスのFRM (フレーム) 値を設定します。

00-74 (BCD) を設定します。

11.19 CD開始アドレス・レジスタ

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
2AH		STR_MIN							
(R/W)		CD開始アドレス・レジスタ (分)							
		0	0	0	0	0	0	0	0
2BH		STR_SEC							
(R/W)		CD開始アドレス・レジスタ (秒)							
		0	0	0	0	0	0	0	0
2CH		STR_FRM							
(R/W)		CD開始アドレス・レジスタ (フレーム)							
		0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

2AH-2CH

[機 能]

STR_MIN : CDの開始アドレスのMIN (分) 値を設定します。

★ 00-99 (BCD) を設定します。

STR_SEC : CDの開始アドレスのSEC (秒) 値を設定します。

00-59 (BCD) を設定します。

STR_FRM : CDの開始アドレスのFRM (フレーム) 値を設定します。

00-74 (BCD) を設定します。

11.20 ビデオ出力モード・レジスタ 1

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
2DH (R/W)	SYNCIO		VCLKOE	VCLKSEL	FLT_MD1	FLT_MD0		0
	ビデオ出力モード・レジスタ 1							
	1	0	0	0	1	1	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

2DH

[機 能]

FLT_MD0：水平補間フィルタを使用するかどうか設定します。

00：フィルタなし

01：設定禁止

10：輝度フィルタのみ使用

11：輝度，色フィルタを使用

FLT_MD1：垂直補間フィルタを使用するかどうか設定します。

1：フィルタあり（輝度フィルタのみ）

0：フィルタなし

VCLKSEL：ビデオ・クロック出力の設定を行います。ただし、VCLKOEが0のときのみ有効です。

1：27 MHz出力

0：13.5 MHz出力

VCLKOE：ビデオ・クロックを出力するかどうか設定します。

1：出力しない（VCLK端子は、Hi-Z）

0：出力する

★ SYNCIO：ビデオ同期信号の設定を行います。

00：HSYNC, VSYNC, CSYNC端子出力

01：HSYNC, VSYNC, CSYNC端子Hi-Z

10：初期状態

11：設定禁止

注意 SYNCIOレジスタのハードウェア・リセット後のデフォルト値は‘10’です。必ず設定し直してください。

★ 11.21 ビデオ出力モード・レジスタ 2

MSB					LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
2EH (R/W)	0	0	DISP_MD		0	1	CV_FLT	C_FLT
	ビデオ出力モード・レジスタ 2							
	0	0	1	1	0	1	1	1

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

2EH

[機 能]

C_FLT：コンポジット出力時，C（色）の周波数特性制限フィルタを入れるかどうか設定をします。

1：フィルタあり

0：フィルタなし

CV_FLT：コンポジット出力時，Y（輝度）の周波数特性制限フィルタを入れるかどうかを設定します。

1：フィルタあり

0：フィルタなし

備考 RGB出力時およびC，Y + CSYNC出力時，周波数特性制限フィルタは入りません。

DISP_MD：表示画面の設定を行います。

00：NTSC出力

01：設定禁止

10：PAL60出力

11：PAL出力

★ 11.22 ビデオ出力モード・レジスタ3

	MSB				LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
2FH	0	VOUT_MD			0	CLMP_LV	V_CLMP_OFF	0
(R/W)	ビデオ出力モード・レジスタ3							
	0	0	0	1	0	1	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

2FH

[機能]

V_CLMP_OFF : 出力信号を垂直方向にクランプするかどうかを選択します。

- 1 : 垂直クランプなし
- 0 : 垂直クランプあり

CLMP_LV : クランプの黒レベルを設定します (RGB出力時のみ設定できます)。

- 1 : 10H
- 0 : 00H

備考 μPD61012内部のビデオ・エンコーダ使用時は自動的に“10H”になります。

VOUT_MD : VOUT3-VOUT1端子のビデオ出力データの設定を行います。設定できる出力の組み合わせは、次のとおりです。

表11 - 1 ビデオ出力設定

VOUT_MD [b6 : b4]	VOUT3	VOUT2	VOUT1
000	C	Y + CSYNC	OFF
001	OFF	OFF	CVBS
010	C	Y + CSYNC	CVBS
011	FSC	OFF	CVBS
100	C	Y + CSYNC	FSC
101	B	G	R
110	設定禁止		
111	OFF	OFF	OFF

11.23 ビデオ・バッファ・レベル設定レジスタ

MSB									LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
30H (R/W)	0	VBNF_LV ビデオ・バッファ・レベル設定レジスタ(ニアリ・フル・レベル)							
	0	*	*	*	*	*	*	*	
31H (R/W)	0	VBNE_LV ビデオ・バッファ・レベル設定レジスタ(ニアリ・エンプティ・レベル)							
	0	*	*	*	*	*	*	*	

備考 は、ハードウェア・リセット後のデフォルト値です(*:不定)。

[バイト・アドレス]

30H, 31H

[機能]

VBNF_LV: ビデオ符号バッファのニアリ・フル・レベルを設定します。1 Kバイト単位で設定することができます。

動画(標準静止画)再生時: 02H-38Hを設定できます。

高精細静止画時: 02H-0AHを設定できます。

VBNE_LV: ビデオ符号バッファのニアリ・エンプティ・レベルを設定します。1 Kバイト単位で設定することができます。

動画(標準静止画)再生時: 01H-37Hを設定できます。

高精細静止画時: 01H-09Hを設定できます。

VBNE_LVとVBNF_LVで1 Kバイト以上の差分をつけてください。

また、VBNE_LV < VBNF_LVになるように設定してください。

11.24 オーディオ・バッファ・レベル設定レジスタ

MSB						LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
32H	0	0	0	0	0	ABNF_LV		
(R/W)	オーディオ・バッファ・レベル設定レジスタ (ニアリ・フル・レベル)							
	0	0	0	0	0	*	*	*
33H	0	0	0	0	0	ABNE_LV		
(R/W)	オーディオ・バッファ・レベル設定レジスタ (ニアリ・エンプティ・レベル)							
	0	0	0	0	0	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

32H, 33H

[機 能]

ABNF_LV : オーディオ符号バッファのニアリ・フル・レベルを設定します。1 Kバイト単位で設定することができます。

動画 (標準静止画) 再生時 : 02H-07Hを設定できます。

高精細静止画時 : 02H-04Hを設定できます。

ABNE_LV : オーディオ符号バッファのニアリ・エンプティ・レベルを設定します。1 Kバイト単位で設定することができます。

動画 (標準静止画) 再生時 : 01H-06Hで設定できます。

高精細静止画時 : 01H-03Hで設定できます。

ABNE_LVとABNF_LVで1 Kバイト以上の差分をつけてください。

また、ABNE_LVとABNF_LVを設定して制御を行う場合は、ABNE_LV < ABNF_LVとなるように設定してください。

11.25 OSDモード・レジスタ

MSB						LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
34H	0	OSD_DSP	BLINK		BG		RIM	BFX
(R/W)	OSDモード・レジスタ							
	0	1	0	0	0	0	0	1

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

34H

[機 能]

BFX : 全画面をOSDの背景色に塗りつぶすかどうか設定を行います。

- 1 : 全画面背景オン
- 0 : 全画面背景オフ

RIM : 縁取り機能を使うかどうか設定を行います。

- 1 : 縁取り
- 0 : 縁取りなし

★ BG : OSDの背景の設定を行います

- 00 : 背景なし
- 01 : 背景抜き
- 10 : 禁止
- 11 : 背景ベタ

★ BLINK : OSDキャラクタのプリンキング設定を行います。

- 00 : プリンキングしない
- 01 : プリンキング周波数 約2 Hz
- 10 : プリンキング周波数 約1 Hz
- 11 : プリンキング周波数 約0.5 Hz

OSD_DSP : OSD表示を行うかどうかを設定します。

- 1 : 表示する
- 0 : 表示しない

11.26 OSD水平位置レジスタ

MSB					LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
35H (R/W)	OSD_HPOSU				OSD_HPOSL			
	OSD水平位置レジスタ							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

35H

[機能]

HSYNCの立ち上がりからクロック単位でOSDの水平表示開始位置を設定できます。

OSD_HPOSU : 12クロック単位で16通りの設定を行います。水平開始基本位置を指定します。HSYNCの立ち下がり時間から表示位置の設定を行います。設定時間は次のとおりです。

0H : (12 × 1) / 13.5 MHz + 23 / 13.5 MHz

1H : (12 × 2) / 13.5 MHz + 23 / 13.5 MHz

⋮

FH : (12 × 16) / 13.5 MHz + 23 / 13.5 MHz

OSD_HPOSL : 水平表示開始基本位置から実際の水平表示開始位置までのオフセット値を設定します。

0H : 0 / 13.5 MHz

1H : 1 / 13.5 MHz

⋮

BH : 11 / 13.5 MHz

11.27 OSD垂直位置レジスタ

MSB					LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
36H (R/W)	0	OSD_VPOS						
	OSD垂直位置レジスタ							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

36H

[機能]

OSD_VPOS : VSYNCの立ち上がりからライン単位でOSDの垂直表示開始位置を設定できます。オフセットがあるため1, 2ライン目からの表示設定は行えません。3ライン目から1ライン間隔に128段階の表示設定が行えます。

00H : VSYNCの立ち下がりより3ライン目から表示

01H : VSYNCの立ち下がりより4ライン目から表示

⋮

7FH : VSYNCの立ち下がりより130ライン目から表示

11.28 OSDサイズ・レジスタ

	MSB						LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
37H (W)	CHAR_SIZE		0	0	SET_ROW			
	OSDサイズ・レジスタ							
	*	*	0	0	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

37H

[機能]

SET_ROW : 行の指定を行います。OSDの文字サイズは行単位に設定します。

0000 : 1行目を設定

0001 : 2行目を設定

⋮

1011 : 12行目を設定

★ CHAR_SIZE : OSDの文字サイズの設定を行います。

00 : 縦1ドット : 標準サイズ

01 : 縦1ドット : 2倍

10 : 縦1ドット : 3倍

11 : 縦1ドット : 4倍

11.29 SSIZEモード・レジスタ

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
39H (R/W)	0	0	0	0	0	0	SSIZE_MD	SSIZE_NP
SSIZEモード・レジスタ								
	0	0	0	0	0	0	0	0

備考 は，ハードウェア・リセット後のデフォルト値です。

【バイト・アドレス】

39H

【機能】

SSIZE_NP：縮小画面再生モード時，NTSC/PAL画像表示の選択をします。

1：PAL

0：NTSC

SSIZE_MD：縮小画面再生モードを設定します。

1：縮小画面再生モード

0：通常モード

11.30 SSIZE位置レジスタ

MSB							LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
3AH (R/W)	SSIZE_POSX [7:0] SSIZE水平位置レジスタ								
	*	*	*	*	*	*	*	*	
3BH (R/W)	0	0	0	0	0	0	SSIZE_POSX [9, 8]		
	SSIZE水平位置レジスタ								
	0	0	0	0	0	0	*	*	
3CH (R/W)	SSIZE_POSY [7:0] SSIZE垂直位置レジスタ								
	*	*	*	*	*	*	*	*	
3DH (R/W)	0	0	0	0	0	0	SSIZE_POSY [9, 8]		
	SSIZE垂直位置レジスタ								
	0	0	0	0	0	0	*	*	

備考 は、ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

3AH-3DH

★ **[機 能]**

SSIZE_POSX, SSIZE_POSY：縮小画面再生モード時に映像の配置を設定します。

縮小画面の左上位置を指定します（水平位置：SSIZE_POSX，垂直位置：SSIZE_POSY）。

設定可能位置は次のとおりです。

SSIZE_POSX：0-20EH（0-526ドット）

SSIZE_POSY：0-164H（0-356ライン）（NTSC出力モード時）

0-1ACH（0-428ライン）（PAL出力モード時）

注意 SSIZE_POSXは偶数に，SSIZE_POSYは4の倍数に設定してください。

11.31 割り込みマスク・レジスタ

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
3EH		INT_MSK							
(R/W)		割り込みマスク・レジスタ (5AHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
3FH		INT_MSK							
(R/W)		割り込みマスク・レジスタ (5BHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
40H		INT_MSK							
(R/W)		割り込みマスク・レジスタ (5CHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

3EH-40H

[機能]

割り込みレジスタ 1-3 (5AH-5CH) のマスクを行います。ビットごとに設定します。

- 1 : 割り込みを検出
- 0 : 割り込みをマスク

11.32 エラー・マスク・レジスタ

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
41H		ERR_MSK							
(R/W)		エラー・マスク・レジスタ (5DHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
42H		ERR_MSK							
(R/W)		エラー・マスク・レジスタ (5EHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0
43H		ERR_MSK							
(R/W)		エラー・マスク・レジスタ (5FHのマスク・レジスタ)							
		0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

41H-43H

[機能]

エラー割り込みレジスタ 1-3 (5DH-5FH) のマスクを行います。ビットごとに設定します。

- 1 : 割り込みを検出
- 0 : 割り込みをマスク

11.33 CD_DSPモード・レジスタ

	MSB				LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
44H	0	0	0	0	CD_DSP_MD3	CD_DSP_MD2	CD_DSP_MD1	CD_DSP_MD0
(R/W)	CD_DSPモード・レジスタ							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

44H

[機 能]

CD_DSP_MD0 : CDDI2S端子入力のノーマル・モード / I²Sモードの選択を行います。ただし、I²Sモード時には、スロットを48固定とします

- 1 : I²Sモード
- 0 : ノーマル・モード

CD_DSP_MD1 : CDDI端子入力のLSBファースト / MSBファーストの指定を行います。

- 1 : MSBファースト
- 0 : LSBファースト

CD_DSP_MD2 : CDLRCK端子入力の属性指定をします。

- 1 : Lチャンネルがロウ
- 0 : Lチャンネルがハイ

CD_DSP_MD3 : CDBCK端子入力のデータをラッチする極性を設定します。

- 1 : 立ち下がり
- 0 : 立ち上がり

11.34 ボーダ・カラー・レジスタ

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
45H		BDY							
(R/W)		ボーダ・カラー・レジスタ (Y)							
		0	0	0	1	0	0	0	0
46H		BDCB							
(R/W)		ボーダ・カラー・レジスタ (Cb)							
		1	0	0	0	0	0	0	0
47H		BDCR							
(R/W)		ボーダ・カラー・レジスタ (Cr)							
		1	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

45H-47H

[機 能]

BDY : ボーダ・カラー出力のYを設定します。

BDCB : ボーダ・カラー出力のCbを設定します。

BDCR : ボーダ・カラー出力のCrを設定します。

★ BDY = 10H, BDCB = 80H, BDCR = 80Hで黒になります。

11.35 OSD背景色レジスタ

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
48H		OSDBY							
(R/W)		OSD背景色レジスタ (Y)							
		0	0	0	1	0	0	0	0
49H		OSDBCB							
(R/W)		OSD背景色レジスタ (Cb)							
		1	0	0	0	0	0	0	0
4AH		OSDBCR							
(R/W)		OSD背景色レジスタ (Cr)							
		1	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

48H-4AH

[機能]

OSDBY : OSD背景出力のYの設定を行います。

OSDBCB : OSD背景出力のCbの設定を行います。

OSDBCR : OSD背景出力のCrの設定を行います。

★ OSDBY = 10H, OSDBCB = 80H, OSDBCR = 80Hを設定すると黒になります。

11.36 OSD文字色レジスタ

	MSB							LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
48H (R/W)	OSDY OSD文字色レジスタ (Y)							
	0	0	0	1	0	0	0	0
4CH (R/W)	OSDCB OSD文字色レジスタ (Cb)							
	1	0	0	0	0	0	0	0
4DH (R/W)	OSDCR OSD文字色レジスタ (Cr)							
	1	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

4BH-4DH

[機能]

OSDY : OSD文字色出力のYの設定を行います。

OSDCB : OSD文字色出力のCbの設定を行います。

OSDCR : OSD文字色出力のCrの設定を行います。

★ OSDY = 10H, OSDCB = 80H, OSDCR = 80Hを設定すると黒になります。

11.37 垂直表示位置レジスタ

MSB							LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
4EH (R/W)	0	0	0	Disp_V 垂直表示位置レジスタ					0
	0	0	0	0	0	0	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

4EH

[機 能]

Disp_V : 垂直表示位置の変更を行います。 - 15ラインから + 15ラインの設定ができます。

00H : 基準位置

01H : + 1ライン

⋮

0FH : + 15ライン

★ 10H : 設定禁止

11H : - 15ライン

⋮

1FH : - 1ライン

11.38 水平表示位置レジスタ

MSB							LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
4FH (R/W)	0	0	0	Disp_H 水平表示位置レジスタ					0
	0	0	0	0	0	0	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

4FH

[機 能]

Disp_H：水平表示位置の変更を行います。 - 15画素から + 15画素の設定ができます。

00H：基準位置

01H：+ 1 画素

⋮

0FH：+ 15画素

★ 10H：設定禁止

11H：- 15画素

⋮

1FH：- 1 画素

11.39 VFIFOレジスタ

MSB							LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
50H (R/W)	0	0	VFIFO VFIFOレジスタ					1	0
	0	0	0	0	0	1	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

50H

[機 能]

VFIFO：動画再生時にビデオ符号バッファ容量が設定値に達した場合、デコードを行います。

01H：1 Kバイト

⋮

04H：4 Kバイト（推奨値）

⋮

3FH：63 Kバイト

★ 11.40 オーディオ・モード・レジスタ1

	MSB						LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
51H (R/W)	0	0	CRC	CHSEL		CKSEL		0
	オーディオ・モード・レジスタ1							
	0	0	0	1	1	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

51H

[機能]

CKSEL : クロックの設定を行います。

00 : 32AUBCK/ f_s

01 : 48AUBCK/ f_s

10 : 64AUBCK/ f_s

11 : 設定禁止

備考 f_s は、サンプリング周波数 (44.1 kHz)

CHSEL : チャンネルの選択を行います。

00 : 設定禁止

01 : R/Rチャンネル

10 : L/Lチャンネル

11 : L/Rチャンネル

CRC : CRC検出を行うかどうかの設定を行います。

1 : 検出しない。

0 : 検出する。

11.41 オーディオ・モード・レジスタ2

		MSB					LSB			
アドレス		b7	b6	b5	b4	b3	b2	b1	b0	
★ 52H		LBR					0	0	LLY	
(R/W)		オーディオ・モード・レジスタ2								
		1	1	1	1	1	1	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

52H

[機能]

LLY：入力する符号のオーディオ・レイヤを制限します。

00：符号に含まれるレイヤで再生を行います。

01：設定禁止

10：レイヤ2以外の符号は再生しません。

11：レイヤ1以外の符号は再生しません。

LBR：入力する符号のビット・レートを制限します。

0000：設定禁止

0001-1110：MPEG1オーディオ規格で定められているビット・レートに対応して入力の制限を行います。

1111：符号に含まれるビット・レートによって再生します。

注意 52Hのb3, b2は必ず“00”に設定してください。

11.42 デコード・モード・レジスタ

		MSB					LSB		
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
53H		0	0	0	VLCERC	STREAM		ASYNC_MD	
(R/W)		デコード・モード・レジスタ							
		0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

53H

[機能]

ASYNC_MD：オーディオ符号の同期パターン検出モードの設定を行います。

00：SYNC2回一致

01：SYNC5回一致

10：自動モード

11：設定禁止

STREAM : 入力する符号データの種類を設定します。

- 00 : システム符号
- 01 : ビデオ符号
- 10 : オーディオ符号
- 11 : 設定禁止

VLCERC : VLCエラーが発生した場合に、エラー処理を行うかどうかを設定します。

- 1 : エラー処理を行わずデコードを続けます。
- 0 : エラー処理を行いデコードを行います。

11.43 ユーザ・データ・モード・レジスタ

		MSB					LSB		
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
54H		0	0	0	0	VSSUD	GOPUD	PICUD	0
(R/W)		ユーザ・データ・モード・レジスタ							
		0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

【バイト・アドレス】

54H

★ 【機能】

PICUD : PICに含まれるユーザ・データを格納するかどうかを示します。

- 1 : 格納する
- 0 : 格納しない

GOPUD : GOPに含まれるユーザ・データを格納するかどうかを示します。

- 1 : 格納する
- 0 : 格納しない

VSSUD : VSSに含まれるユーザ・データを格納するかどうかを示します。

- 1 : 格納する
- 0 : 格納しない

11.44 ユーザ・データ・バイト数レジスタ

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
55H (R)	0	ユーザ・データ・バイト数 ユーザ・データ・バイト数レジスタ						
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

55H

[機 能]

ユーザ・データ・バイト数：ユーザ・データの最後に格納したバイト数を示します。

11.45 ビデオ・ステータス・レジスタ

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
57H (R)	VIDEO_STS					*	*	*
	ビデオ・ステータス・レジスタ							
	0	0	0	0	0	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

57H

[機 能]

VIDEO_STS：ビデオ・ステータスを示します。

00000：STOP状態

01000：動画再生中

01001：動画再生時のヘッダ・サーチ中

01110：動画再生時，AV同期スタート待ち状態

01111：動画再生時，エラー処理（Iピクチャ検出中）

01010：動画再生時，ポーズ状態

01011：オート・ポーズ状態

01100：VSTEP再生中

10100：SKIP再生中

10010：SKIP再生時のポーズ中

10001：SKIP再生時のヘッダ・サーチ中

★ 11000：静止画再生時のデコード中

11011：ポーズ中

11010：ポーズ中

11001：静止画再生時ヘッダ・サーチ中

11.46 CD-ROMステータス・レジスタ

	MSB						LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
58H (R)	CD_stop_sts			CD_data_sts		CD_sync_sts		CD2BF_sts
	CD-ROMステータス・レジスタ							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

58H

[機 能]

CD2BF_sts : 符号データ入力ポート (符号データ / SRAM) (バイト・アドレス02H) で符号入力を行う際、2 Kバイト入力可能状態を示します。

- 1 : 入力可能状態
- 0 : 入力不可状態

CD_sync_sts : CD-ROMデコーダ同期信号の状態を示します。

- 00 : Halt状態
- 01 : Syncコード待ち状態
- 10 : Sync状態
- 11 : Syncエラー・チェック中

CD_data_sts : CD-ROMデコーダの動作状態を示します。

- 00 : 入出力停止
- 01 : フレーム・チェック (MSFをチェック)
- 10 : データ入力中
- 11 : 入力停止 (現セクタ出力待ち状態)

CD_stop_sts : CD-ROMデコーダの停止状態を示します。

- ★ 000 : 初期状態および動作状態
- 001 : コマンドによる停止
- 010 : MSFチェックによる停止
- 100 : オーバランによる停止
- 101 : fileチェンジによる停止
- 110 : EOF (end of file) による停止
- 111 : アドレスNGによる停止

11.47 符号バッファ・ステータス・レジスタ

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
59H (R)	VBF	VBE	ABF	ABE	VBNF	VBNE	ABNF	ABNE
符号バッファ・ステータス・レジスタ								
	0	1	0	1	0	1	0	1

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

59H

[機 能]

ABNE : オーディオ・バッファ・ニアリ・エンプティのとき 1 になります。

ABNF : オーディオ・バッファ・ニアリ・フルのとき 1 になります。

VBNE : ビデオ・バッファ・ニアリ・エンプティのとき 1 になります。

VBNF : ビデオ・バッファ・ニアリ・フルのとき 1 になります。

ABE : オーディオ・バッファ・エンプティのとき 1 になります。

ABF : オーディオ・バッファ・フルのとき 1 になります。

VBE : ビデオ・バッファ・エンプティのとき 1 になります。

VBF : ビデオ・バッファ・フルのとき 1 になります。

11.48 割り込みレジスタ 1

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
5AH (R)	AEOIDET	ASYNC	ABFNF	ABFNE	DSP	DEC	UDATA	ERR
割り込みレジスタ 1								
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

5AH

★ [機能]

ERR：エラー割り込みレジスタ（5D-5F）内のビットの論理和を示します。

UDATA：ピクチャ・ヘッダ解釈終了時点で、リードしていないユーザ・データがあるとき 1 になります。

ユーザ・データを利用する際は、UDATA割り込みが発生するたびに、新たに書き込まれたユーザ・データをすべてリードしてください。

DEC：各ピクチャのデコード開始時に 1 になります。

DSP：奇数フィールドの垂直同期信号発生時に 1 になります。

ABFNE：オーディオ符号バッファ内の符号データ量が設定値以下になったとき 1 になります。

ABFNF：オーディオ符号バッファ内の符号データ量が設定値以上になったとき 1 になります。

ASYNC：オーディオ符号のSYNCコードを検出したとき 1 になります。

AEOIDET：A/V分離部にて、オーディオ符号直後のEOI（end_of_iso11172）コードを検出したとき 1 になります。

11.49 割り込みレジスタ 2

	MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
5BH (R)	CMD	VEOIDET	VSEDET	VSSDET	GOPDET	PICDET	VBFNF	VBFNE	
	割り込みレジスタ 2								
	0	0	0	0	0	0	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

5BH

★ [機能]

VBFNE：ビデオ符号バッファ内の符号データ量が設定値以下になったとき 1 になります。

VBFNF：ビデオ符号バッファ内の符号データ量が設定値以上になったとき 1 になります。

PICDET：ピクチャ・ヘッダ解釈を終了したとき 1 になります。

GOPDET：GOPスタート・コードを検出した場合、直後のピクチャ・ヘッダ解釈を終了したとき 1 になります。

VSSDET：VSS（ビデオ・シーケンス・スタート・コード）を検出した場合、直後のピクチャ・ヘッダ解釈を終了したとき 1 になります。

VSEDET：VSE（ビデオ・シーケンス・エンド・コード）を検出したとき 1 になります。

VEOIDET：A/V分離部にて、ビデオ符号直後のEOI（end_of_iso11172）コードを検出したとき 1 になります。

CMD：コマンド割り込みが発生したとき 1 になります。

11.50 割り込みレジスタ3

	MSB							LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
5CH (R)	CD_SYNC	CD_START_DET	CD_END_INT	DATA_TR_END	OSD_CL_INT	CD_EOF_DEC	DEC_END	IDET
	割り込みレジスタ3							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

5CH

★ [機能]

IDET : AV分離部でピクチャを検出したとき1になります。

DEC_END : ビデオEOI, オーディオEOIまでの符号データのデコードを完了した時点で1になります。

CD_EOF_DEF : CD-ROMデコーダへ入力しているセクタのEOFビットがONになっているとき1になります。

OSD_CL_END : OSD_CLEARコマンドによる動作が終了したとき1になります。通常は、割り込みマスクを0に設定します。OSD_CLEARコマンド発行時は次の流れで処理してください。

- (1) OSD_CLEARコマンド発行
- (2) 割り込みマスクを1に設定
- (3) OSD_CLEARコマンド終了待ち (OSD_CL_END割り込み待ち)
- (4) 割り込みマスクを0に設定

DATA_TR_END : 次のとき1になります。

- ・AUTOPAUSEによるPAUSE状態 (01011) へ移行したとき
- ・SSIZE_CLEARコマンドが終了したとき
- ・FRAME_CLEARコマンドが終了したとき
- ・RAM2CODE_FINコマンドによる符号データのMPEGデコード部への入力が終了したとき

CD_END_INT : CD入力がCD_STOP/CD_ENDコマンドやCD入力停止アドレスで終了したとき1になります。

CD_START_DET : CD入力開始アドレスが検出されたとき1になります。

CD_SYNC : CD_ROMデコーダでCDの同期が取れたとき1になります。

11.51 エラー割り込みレジスタ 1

	MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
5DH (R)	ASYNER	ACRCER	ABFFER	ABFEER	APTSER	SSTCOD	VSTCOD	VSIZEER	
	エラー割り込みレジスタ 1								
	0	0	0	0	0	0	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

5DH

★ [機能]

VSIZEER : ビデオ符号で指定されているNTSC/PAL/FILMの種別が、レジスタ設定値と異なった場合 1 になります。

VSTCOD : MPEG1ビデオ符号のスタート・コード箇所に符号誤りが検出されたとき 1 になります。

SSTCOD : MPEG1システム符号のヘッダ箇所に符号誤りが検出されたとき 1 になります。

APTSER : オーディオPTSコードに不正があったとき 1 になります。

ABFEER : オーディオ符号バッファがエンプティになったとき 1 になります。

ABFFER : オーディオ符号バッファがフルになったとき 1 になります。

ACRCER : オーディオ符号のCRCコードで符号データ異常が検出されたとき 1 になります。

ASYNER : オーディオ符号のSYNCコードが規定された場所がないとき 1 になります。

11.52 エラー割り込みレジスタ 2

	MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
5EH (R)	VLCER	VDLERR	VBFFER	VBFEER	VPTSER	VFSTER	VSLWER	0	
	エラー割り込みレジスタ 2								
	0	0	0	0	0	0	0	0	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

5EH

★ [機能]

VSLWER : PTS値に対しビデオ表示が 1 ピクチャ期間以上遅いとき 1 になります。

VFSTER : PTS値に対しビデオ表示が 1 ピクチャ期間以上早いとき 1 になります。

VPTSER : ビデオPTSコードに不正があったとき、または、PTS値に対しビデオ表示が1.5ピクチャ期間以上ずれたとき 1 になります。

VBFEER : ビデオ符号バッファがエンプティになったとき 1 になります。

VBFFER : ビデオ符号バッファがフルになったとき 1 になります。

VDLERR : 1 ピクチャ期間内に 1 ピクチャのデコードが終了しなかった場合 1 になります。

VLCER : MPEG1ビデオ符号の画素データ符号部分に符号誤りが検出されたとき 1 になります。

11.53 エラー割り込みレジスタ3

アドレス	MSB						LSB	
	b7	b6	b5	b4	b3	b2	b1	b0
5FH (R)	OVER_RUN	C2PO1	C2PO2	IRE	ADR_NG	CD_SYNC_NG	0	0
	エラー割り込みレジスタ3							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

5FH

★ [機能]

CD_SYNC_NG : CD-ROMデコーダでCD-ROMのSYNCコードにより同期のずれを検出したとき 1 になります。

ADR_NG : MSFの値が連続していなかったとき 1 になります。

IRE : CD-ROMのMode1 , Mode2 Form1のエラー訂正にて、検出されたエラーが訂正不可なデータ・エラーだったとき 1 になります。

C2PO2 : CD-ROMのヘッダ , サブヘッダ以外のデータ部分にC2POエラーが発生したとき 1 になります。

C2PO1 : CD-ROMのヘッダ , サブヘッダ部分にC2POエラーが発生したとき 1 になります。

OVER_RUN : CD-ROMデコーダからMPEGデコード部への符号データ入力が遅延することにより、CD-DSPからのデータを入力できなかったとき 1 になります。

11.54 デコード・ステータス・レジスタ

	MSB						LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
60H (R)	VEND	AEND	DAK	1	CN/CP ^注	FILM	PTYPE	
	デコード・ステータス・レジスタ							
	0	0	1	1	0	*	*	*

注 CN/CP (60H, b3) : Read/Write

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

60H

[機能]

PTYPE : デコードを行っているピクチャ・タイプを示します。

00 : 未使用

01 : Iピクチャ

10 : Pピクチャ

11 : Bピクチャ

FILM : フィルム・フォーマット (352画素×240ライン×24フレーム/秒のMPEG1データ)を示します。

1 : フィルム・フォーマット

0 : フィルム・フォーマット以外

CN/CP : 入力符号がNTSCかPALのどちらであるかの設定を行います。このフラグのみリード/ライト可能です。ほかのフラグのライトは無視されます。

1 : NTSC符号

0 : PAL符号

★ DAK : CPUにより符号入力する場合 (00Hアクセス時) , 符号入力可能な状態を示します。

1 : 符号入力不可状態

0 : 符号入力可能状態

AEND : オーディオEOIまでの符号データをデコード完了したとき 1 になります。

VEND : ビデオEOIまでの符号データをデコード完了したとき 1 になります。

11.55 ビデオ符号ヘッダ・レジスタ 1

MSB						LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
62H (R/W)	Vss_Valid	0	Load_I_Q	Load_NI_Q	Pre_VSS_Valid	0	Pre_Load_I_Q	Pre_Load_NI_Q
ビデオ符号ヘッダ・レジスタ 1								
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

62H

[機 能]

Pre_Load_NI_Q : 前回のLoad_NI_Q値を示します。

Pre_Load_I_Q : 前回のLoad_I_Q値を示します。

Pre_VSS_Valid : 前回のVSSコードの有無を示します。

Load_NI_Q : 現在デコードしているLoad_NI_Q値を示します。

Load_I_Q : 現在デコードしているLoad_I_Q値を示します。

Vss_Valid : VSSコードを認識したとき 1 になります。

このフラグをクリアする場合は、0 を書き込む必要があります。

11.56 ビデオ符号ヘッダ・レジスタ 2

MSB						LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
63H (R)	HSIZE ビデオ符号ヘッダ・レジスタ 2							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

63H

[機 能]

HSIZE : MPEG1符号内に含まれるHSIZEの値を表示します。

★ **備考** HSIZEは12ビット長ですが、下位4ビットをカットして上位8ビットのみ表示します。

11.57 ビデオ符号ヘッダ・レジスタ 3

	MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
64H (R)	VSIZE ビデオ符号ヘッダ・レジスタ 3								
	*	*	*	*	*	*	*	*	

備考 は，ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

64H

[機 能]

VSIZE：MPEG1符号内に含まれるVSIZEの値を表示します。

★ **備考** VSIZEは12ビット長ですが，下位4ビットをカットして上位8ビットのみ表示します。

11.58 ビデオ符号ヘッダ・レジスタ 4

	MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
65H (R)	PIC_RATE				Closed_GOP	Broken_link	0	0	
	*	*	*	*	*	*	0	0	

備考 は，ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

65H

[機 能]

Broken_link：符号内のBroken_linkコードを示します。GOP内の先頭Bピクチャが正確にデコードできないとき1になります。

Closed_GOP：符号内のClosed_GOPコードを示します。ほかのGOPと独立でデコードできるとき1になります。

PIC_RATE：符号内のピクチャ・レートを示します。映像のフレーム・レートを示します。

11.59 オーディオ符号ヘッダ・レジスタ 1

	MSB				LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
66H (R)	ID	PRV	MD		CPY	ORG	EMP	
	オーディオ符号ヘッダ・レジスタ 1							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

66H

[機 能]

EMP : オーディオ符号内のエンファシスを表示します。

00 : なし

01 : 50/15 μs

10 : 未使用

★ 11 : ITU-T J.17

ORG : オーディオ符号がオリジナルかどうかを示します。

1 : オリジナル

0 : コピー

CPY : オーディオ符号がコピーライト・プロテクトされているかどうかを示します。

1 : コピーライト・プロテクトあり

0 : コピーライト・プロテクトなし

MD : オーディオ符号のモードを示します。

00 : ステレオ

01 : ジョイント・ステレオ

10 : デュアル・チャンネル

11 : モノラル

PRV : オーディオ符号内にプライベート・ビットが含まれているかどうかを示します。

1 : プライベート・ビットあり

0 : プライベート・ビットなし

ID : MPEG1符号かどうかを示します。

1 : MPEG1符号

0 : MPEG1符号以外

11.60 オーディオ符号ヘッダ・レジスタ 2

	MSB				LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
67H (R)	LY		FS		BR			
	オーディオ符号ヘッダ・レジスタ 2							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

67H

[機 能]

BR : オーディオ符号のビット・レートを示します。

FS : オーディオ符号のサンプリング周波数を示します。

00 : 44.1 kHz

01 : 48 kHz

10 : 32 kHz

11 : 未使用

LY : オーディオ符号のレイヤを示します。

00 : 未使用

01 : 未使用

10 : レイヤ 2

11 : レイヤ 1

11.61 CD-ROMステータス・レジスタ1

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
68H		MIN							
(R)		CD-ROMステータス・レジスタ1 (分)							
		*	*	*	*	*	*	*	*
69H		SEC							
(R)		CD-ROMステータス・レジスタ1 (秒)							
		*	*	*	*	*	*	*	*
6AH		FRM							
(R)		CD-ROMステータス・レジスタ1 (フレーム)							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

68H-6AH

[機能]

MIN : 現在CD-ROMデコーダに入力しているセクタの分 (MIN) を示します。

SEC : 現在CD-ROMデコーダに入力しているセクタの秒 (SEC) を示します。

FRM : 現在CD-ROMデコーダに入力しているセクタのフレーム (FRM) を示します。

11.62 CD-ROMステータス・レジスタ2

		MSB						LSB	
アドレス		b7	b6	b5	b4	b3	b2	b1	b0
6BH		MODE							
(R)		CD-ROMステータス・レジスタ2							
		*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です (* : 不定)。

[バイト・アドレス]

6BH

[機能]

MODE : 現在CD-ROMデコーダに入力しているセクタのMODEの値を表示します。

11.63 CD-ROMステータス・レジスタ3

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
6CH (R)	FILE CD-ROMステータス・レジスタ3							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

6CH

[機能]

FILE：現在CD-ROMデコーダに入力しているセクタのFILE情報を示します。

11.64 CD-ROMステータス・レジスタ4

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
6DH (R)	CHANNEL CD-ROMステータス・レジスタ4							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

6DH

[機能]

CHANNEL：現在CD-ROMデコーダに入力しているセクタのCHANNEL情報を示します。

11.65 CD-ROMステータス・レジスタ5

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
6EH (R)	SUBMODE CD-ROMステータス・レジスタ5							
	*	*	*	*	*	*	*	*

備考 は、ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

6EH

[機能]

SUBMODE：現在CD-ROMデコーダに入力しているセクタのSUBMODE情報を示します。

11.66 CD-ROMステータス・レジスタ6

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
6FH (R)	CODINGTYPE CD-ROMステータス・レジスタ6							
	*	*	*	*	*	*	*	*

備考 は，ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

6FH

[機 能]

CODINGTYPE：現在CD-ROMデコーダに入力しているセクタのCODINGTYPEを示します。

11.67 CD-ROMバンク・ステータス・レジスタ

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
70H (R)	0	0	CD_BNK2		CD_BNK1		CD_BNK0	
	CD-ROMバンク・ステータス・レジスタ							
	0	0	*	*	*	*	*	*

備考 は，ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

70H

[機 能]

CD_BNK：CD-ROMデコーダ用に使用しているSRAMのバンクの割り当て情報を示します。

CD-ROMデコーダに使用するSRAMは3バンク（00, 01, 10）を持っています。

入力バンク，ECCバンク，出力バンクが3バンクのうちどのバンクに割り当てられているかを示します。

CD_BNK_0：入力バンク

CD_BNK_1：ECCバンク

CD_BNK_2：出力バンク

11.68 CD-ROMバンク設定レジスタ

MSB					LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
71H (R)	0	0	0	PACK	0	CD_BNK_V2	CD_BNK_V1	CD_BNK_V0
	CD-ROMバンク設定レジスタ							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

71H

[機 能]

CD_BNK_V : SRAM 内のバンクが有効か無効かの表示を行います。

CD_BNK_V0 : 入力バンクが有効か無効かを示します。

- 1 : 有効
- 0 : 無効

CD_BNK_V1 : ECCバンクが有効か無効かを示します。

- 1 : 有効
- 0 : 無効

CD_BNK_V2 : 出力バンクが有効か無効かを示します。

- 1 : 有効
- 0 : 無効

PACK : パック・スタート・コードの有無を表示します。

- 1 : パック・スタート・コードあり
- 0 : パック・スタート・コードなし

備考 パック・スタート・コード (PACK) : ユーザ・データの先頭4バイト (MPEG1データのパック・ヘッダ)

“ 00 00 01 BA ”

11.69 C2POステータス・レジスタ

	MSB							LSB
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
72H (R)	C2PO_POS7-C2PO_POS0 C2POステータス・レジスタ (位置)							
	0	0	0	0	0	0	0	0
73H (R)	C2PO_NUM C2POステータス・レジスタ (回数)							
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

72H, 73H

[機 能]

- C2PO_POS : C2POエラーが発生している位置を示します。
- C2PO_POS0 : CODINGTYPEにC2POエラーが発生したとき 1 になります。
- C2PO_POS1 : SUBCODEにC2POエラーが発生したとき 1 になります。
- C2PO_POS2 : CHANNELにC2POエラーが発生したとき 1 になります。
- C2PO_POS3 : FileにC2POエラーが発生したとき 1 になります。
- C2PO_POS4 : ModelにC2POエラーが発生したとき 1 になります。
- C2PO_POS5 : FrameにC2POエラーが発生したとき 1 になります。
- C2PO_POS6 : SecondにC2POエラーが発生したとき 1 になります。
- C2PO_POS7 : MinuteにC2POエラーが発生したとき 1 になります。
- C2PO_NUM : セクタのユーザ・データに発生したC2POエラーの回数を示します^注。

★ 注 最大255回まで検出されます。255回を越えた場合は、255回として表示されます。

★ 11.70 プルダウン・オフ・レジスタ

MSB							LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
74H (R/W)	0	0	0	0	0	0	MD_PD_OFF	HD_PD_OFF	
	プルダウン・オフ・レジスタ								
	*	*	*	*	*	*	0	0	

備考 は，ハードウェア・リセット後のデフォルト値です（*：不定）。

[バイト・アドレス]

74H

[機能]

HD_PD_OFF：HD7-HD0端子の内部プルダウンをオフするかどうか設定します。

- 1：プルダウンをオフします。
- 0：プルダウンします。

MD_PD_OFF：MD7-MD0端子をIC内部のプルダウン抵抗に接続するかどうか設定します。

- 1：プルダウンをオフします。
- 0：プルダウンします。

11.71 アドレス切り替えレジスタ1

MSB							LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
7FH (R/W)	0	0	0	0	0	0	0	Reg1_sw	
	アドレス切り替えレジスタ1								
	0	0	0	0	0	0	0	0	

備考 は，ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

7FH

[機能]

Reg1_sw：シリアル・アクセス時，このレジスタに1を設定すると，レジスタ・アドレスの最上位ビットを1にします（00H-7FHへのアクセスを80H-FFHへのアクセスに変更します）。

11.72 CD-ROMデータ制御レジスタ1

MSB							LSB		
アドレス	b7	b6	b5	b4	b3	b2	b1	b0	
81H (R/W)	CD_SKIP_MD7-CD_SKIP_MD0 CD-ROMデータ制御レジスタ1							1	1
	0	0	0	0	0	0	1	1	

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

81H

[機 能]

CD_SKIP_MD0 : GAPセクタを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

CD_SKIP_MD1 : パック・スタート・コード (PACK) のないセクタを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

注意 MPEG1システム符号入力時以外は必ず“ 0 ” に設定してください。

CD_SKIP_MD2 : CODINGTYPEにC2POエラーが発生時にセクタを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

CD_SKIP_MD3 : SUBCODEにC2POエラーが発生時にデータを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

CD_SKIP_MD4 : ChannelにC2POエラーが発生したデータを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

CD_SKIP_MD5 : FileにC2POエラーが発生時にデータを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

CD_SKIP_MD6 : ModeにC2POエラーが発生したデータを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

CD_SKIP_MD7 : MSFのいずれかにC2POエラーが発生したデータを破棄するかどうかの設定を行います。

- 1 : 破棄します。
- 0 : 破棄しません。

11.73 CD-ROMデータ制御レジスタ 2

MSB					LSB			
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
82H (R/W)	C2_skip_Threshold_V				C2_skip_Threshold_A			
	CD-ROMデータ制御レジスタ 2 (破棄)							
	0	1	0	0	0	0	0	1
83H (R/W)	C2_Resume_Threshold1_V				C2_Resume_Threshold1_A			
	CD-ROMデータ制御レジスタ 2 (再入力)							
	0	0	0	1	0	0	0	1
84H (R/W)	C2_Resume_Threshold2_V				C2_Resume_Threshold2_A			
	CD-ROMデータ制御レジスタ 2 (連続)							
	0	0	0	1	0	0	0	1

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

82H-84H

[機 能]

C2_skip_Threshold_A : セクタ中にこのレジスタで設定した回数のC2POエラーが発生した場合にそのオーディオ・セクタは破棄します。

C2_skip_Threshold_V : セクタ中にこのレジスタで設定した回数のC2POエラーが発生した場合、そのビデオ・セクタを破棄します。

C2_Resume_Threshold1_A : セクタ中のC2POエラーがこのレジスタで設定した回数以下のオーディオ・セクタになったらデータの再入力を行います。

C2_Resume_Threshold1_V : セクタ中のC2POエラーがこのレジスタで設定した回数以下のビデオ・セクタになったらデータの再入力を行います。

C2_Resume_Threshold2_A : C2_Resume_Threshold1_Aが連続して(このレジスタで設定した回数)来た場合にデータの再入力を行います。

C2_Resume_Threshold2_V : C2_Resume_Threshold1_Vが連続して(このレジスタで設定した回数)来た場合にデータの再入力を行います。

11.74 アドレス切り替えレジスタ 2

MSB							LSB	
アドレス	b7	b6	b5	b4	b3	b2	b1	b0
FFH (R/W)	0	0	0	0	0	0	0	Reg2_sw
アドレス切り替えレジスタ 2								
	0	0	0	0	0	0	0	0

備考 は、ハードウェア・リセット後のデフォルト値です。

[バイト・アドレス]

FFH

[機 能]

Reg2_sw : シリアル・アクセス時このレジスタに 1 を設定すると、レジスタ・アドレスの最上位ビットが 0 になります (80H-FFH へのアクセスを 00H-7FH へのアクセスに変更します)。

12. 電気的特性

絶対最大定格 (特に指定のないかぎり, $T_A = 25$)

項目	略号	条件	定格	単位
電源電圧	V_{DD}, AV_{DD}		- 0.5 ~ + 4.6	V
★ 入力電圧	V_I	$V_I < V_{DD} + 3.0$ V, X ₁ , X ₂ 端子以外	- 0.5 ~ + 6.6	V
		$V_I < V_{DD} + 0.5$ V, X ₁ , X ₂ 端子	- 0.5 ~ + 4.6	V
★ 出力電圧	V_O	$V_O < V_{DD} + 3.0$ V, X ₁ , X ₂ 端子以外	- 0.5 ~ + 6.6	V
		$V_O < V_{DD} + 0.5$ V, X ₁ , X ₂ 端子	- 0.5 ~ + 4.6	V
出力電流	I_O		10	mA
パッケージ許容損失	P_D	$T_A = 70$	830	mW
動作周囲温度	T_A		- 10 ~ + 70	
保存温度	T_{stg}		- 65 ~ + 150	

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なうおそれがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

推奨動作範囲

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電圧	V_{DD}		3.0		3.6	V
動作周囲温度	T_A		- 10		+ 70	
CLK周波数	f_{CYK}			27		MHz
VCLK周波数	f_{VCLK}			13.5		MHz
AUCLK周波数	f_{CK}			16.9		MHz

DC特性 ($T_A = -10 \sim +70$, $V_{DD} = 3.3 \pm 0.3$ V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
★ ハイ・レベル入力電圧	V_{IH}	MD端子以外	2.4		5.5	V
		MD端子	2.0		5.5	V
ロウ・レベル入力電圧	V_{IL}		0		0.8	V
ハイ・レベル出力電圧	V_{OH}	$I_{OH} = -400$ μA	2.4			V
ロウ・レベル出力電圧	V_{OL}	$I_{OL} = 2.5$ mA			0.4	V

容量 ($T_A = 25$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	C_I	$f_c = 1$ MHz			20	pF
出力容量	C_O	被測定端子以外は0 V			20	pF
入出力容量	C_{IO}				20	pF

AC特性 (TA = -10 ~ +70 , VDD = 3.3 ± 0.3 V)

CLK入力規格

項 目	略 号	MIN.	MAX.	単 位
ハイ・レベル幅	t _{wH}	13		ns
ロウ・レベル幅	t _{wL}	13		ns
立ち上がり時間	t _r		10	ns
立ち下がり時間	t _r		10	ns

ホスト・バス・ライト・サイクル (HSELA = L)

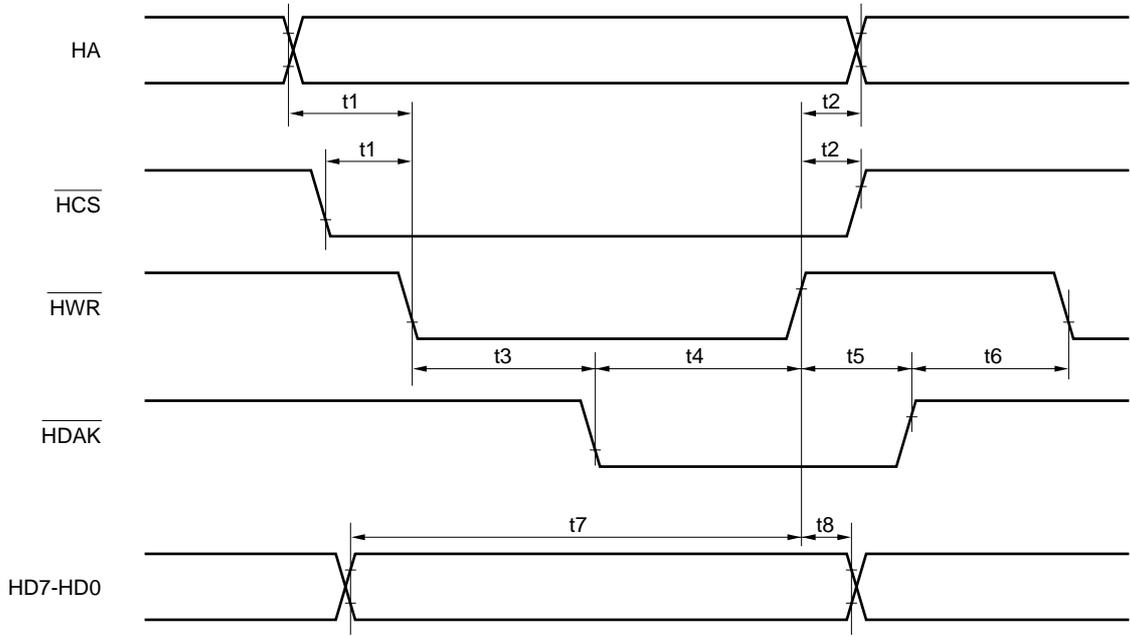
項 目	番 号	略 号	MIN.	MAX.	単 位
HA, HCS入力設定時間 (対HWR)	t1	t _{suHA}	0		ns
HA, HCS入力保持時間 (対HWR)	t2	t _{hHA}	0		ns
★ HDAK保持時間 (対HWR) 注	t3	t _{dAKL}	0	90	μs
HWR保持時間 (対HDAK)	t4	t _{hWR}	0		ns
HDAK 出力遅延時間 (対HWR)	t5	t _{dAKH}		20	ns
HWR回復時間	t6	t _{recWR}	15		ns
データ入力設定時間 (対HWR)	t7	t _{suD}	20		ns
データ入力保持時間 (対HWR)	t8	t _{hD}	0		ns

注 符号バッファ・フル状態でないとき, およびOSDクリアのときは除く

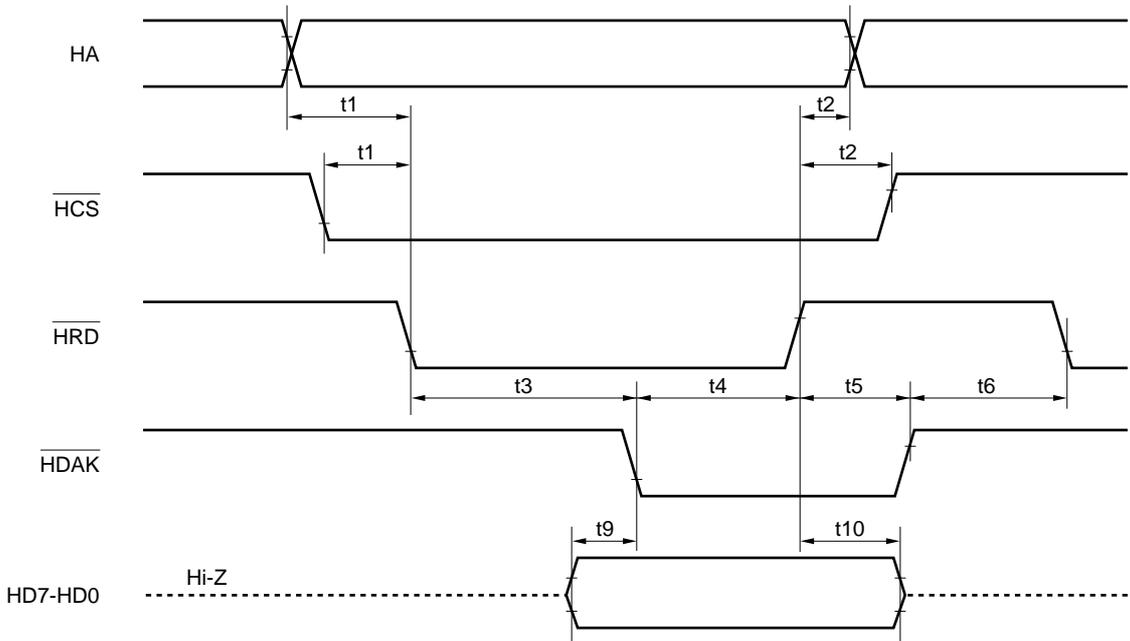
ホスト・バス・リード・サイクル (HSELA = L)

項 目	番 号	略 号	MIN.	MAX.	単 位
HDAK出力遅延時間 (対データ)	t9	t _{dAK}	20		ns
データ・フロート時間 (対HRD)	t10	t _{wRZ}	0	20	ns

ホスト・バス・ライト・サイクル (HSELA = L)



ホスト・バス・リード・サイクル (HSELA = L)



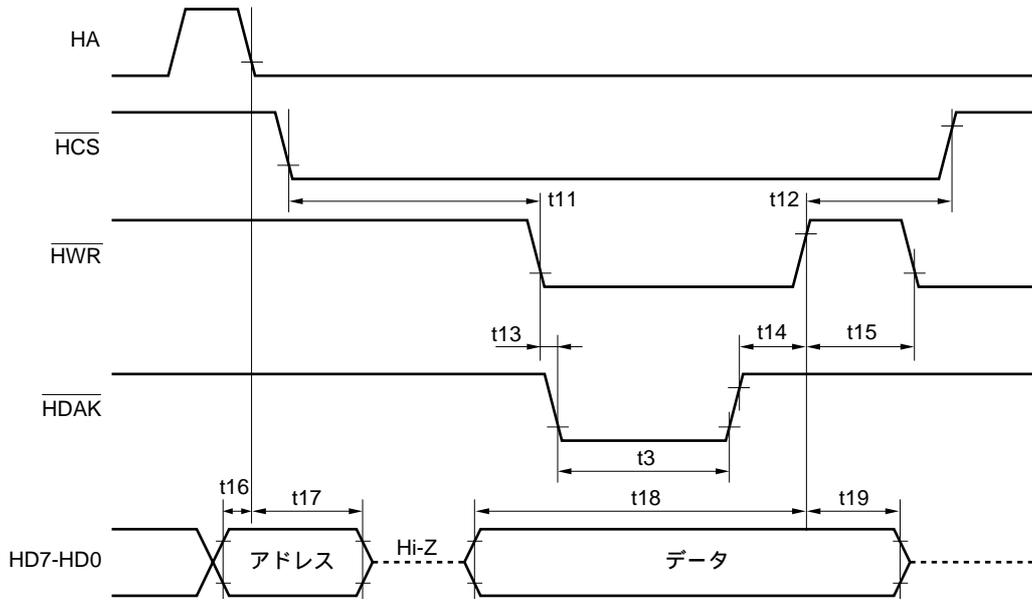
ホスト・バス・ライト・サイクル (HSELA = H)

項 目	番 号	略 号	MIN.	MAX.	単 位
HCS入力設定時間 (対HWR)	t11	t _{suCS}	0		ns
HCS入力保持時間 (対HWR)	t12	t _{hCS}	0		ns
HDAK出力遅延時間 (対HWR)	t13	t _{dAK}		20	ns
HWR保持時間 (対HDAK)	t14	t _{hRW}	0		ns
HWR回復時間	t15	t _{recRW}	15		ns
アドレス入力設定時間 (対HA)	t16	t _{suA}	20		ns
アドレス入力保持時間 (対HA)	t17	t _{hA}	0		ns
データ入力設定時間 (対HWR)	t18	t _{suD}	20		ns
データ入力保持時間 (対HWR)	t19	t _{hD}	0		ns

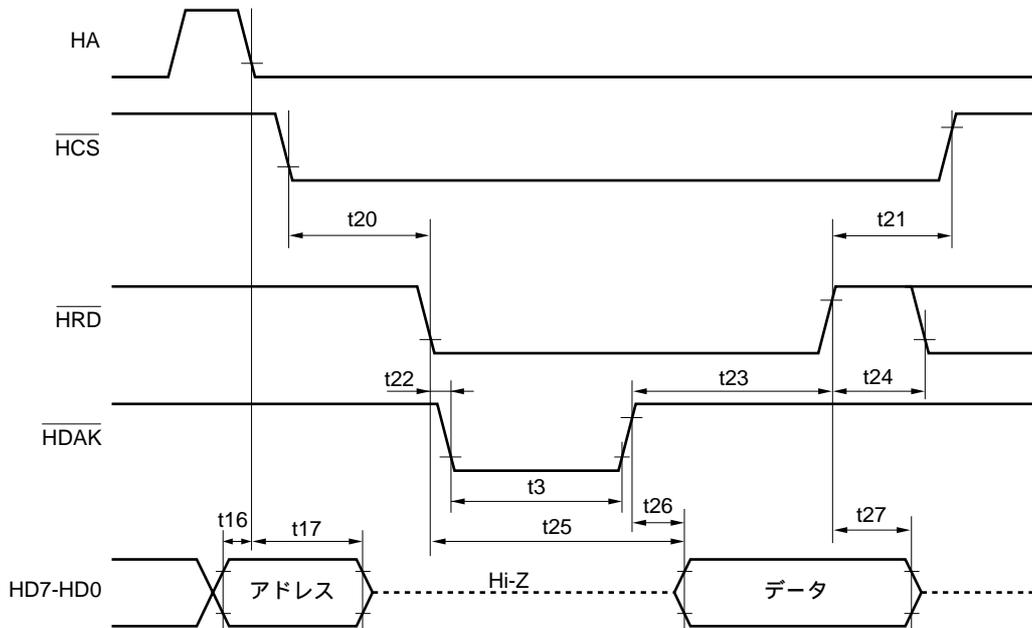
ホスト・バス・リード・サイクル (HSELA = H)

項 目	番 号	略 号	MIN.	MAX.	単 位
HCS入力設定時間 (対HRD)	t20	t _{suCS}	0		ns
HCS入力保持時間 (対HRD)	t21	t _{hCS}	0		ns
HDAK出力遅延時間 (対HRD)	t22	t _{dAK}		20	ns
HRD保持時間 (対HDAK)	t23	t _{hRD}	0		ns
HRD回復時間	t24	t _{recRD}	15		ns
データ・リード時間 (対HRD)	t25	t _{wRRD}	25		ns
データ・リード時間 (対HDAK)	t26	t _{wRAK}		0	ns
データ・フロート時間 (対HRD)	t27	t _{wDZ}	0		ns

ホスト・バス・ライト・サイクル (HSELA = H)



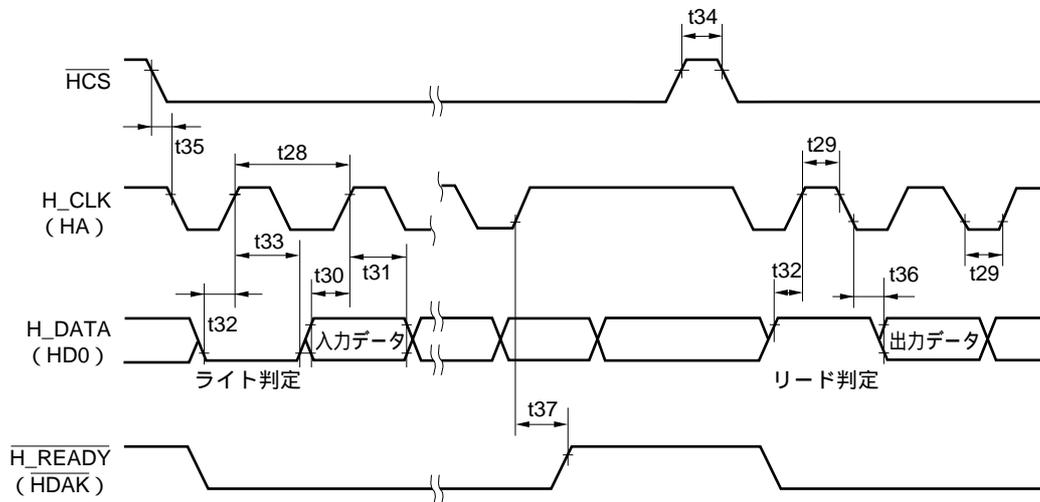
ホスト・バス・リード・サイクル (HSELA = H)



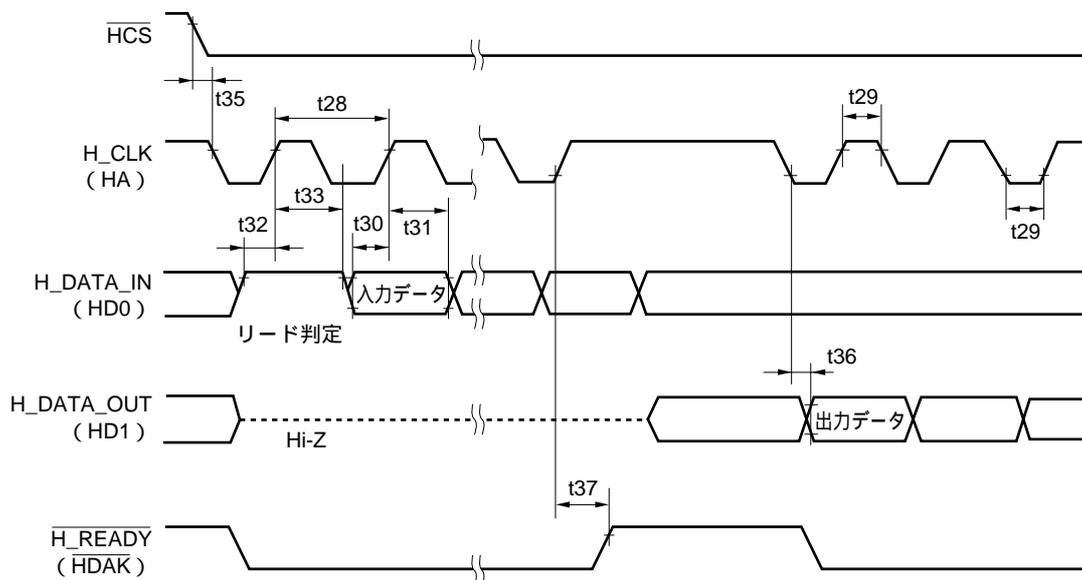
シリアル・ホスト・インタフェース

項目	番号	略号	MIN.	MAX.	単位
シリアル・クロック・タイム・サイクル	t28	t _{csc}	500		ns
SCKハイ/ロウ・レベル幅	t29	t _{wSCK}	150		ns
シリアル・データ入力設定時間	t30	t _{suSD}	100		ns
シリアル・データ入力保持時間	t31	t _{hSD}	100		ns
リード/ライト判定設定時間	t32	t _{suRW}	100		ns
リード/ライト判定保持時間	t33	t _{hRW}	100		ns
HCS保持時間	t34	t _{hCS}	150		ns
HCS設定時間	t35	t _{suCS}	100		ns
データ出力遅延時間	t36	t _{tdO}	100		ns
HA $\overline{\text{HDAK}}$	t37	t _{wHAK}		200	ns

★ シリアル・ホスト・インタフェース・タイミング・チャート（2線式）

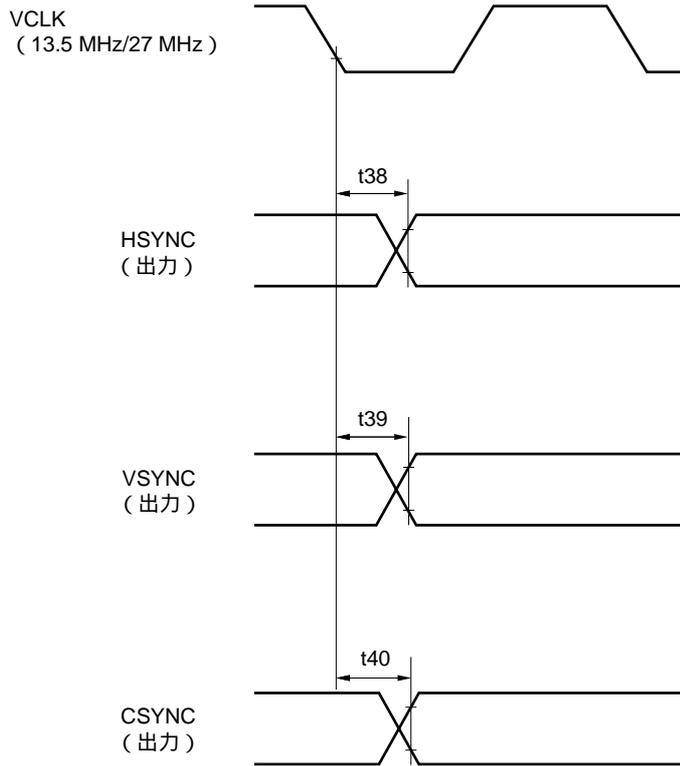


★ シリアル・ホスト・インタフェース・タイミング・チャート（3線式）



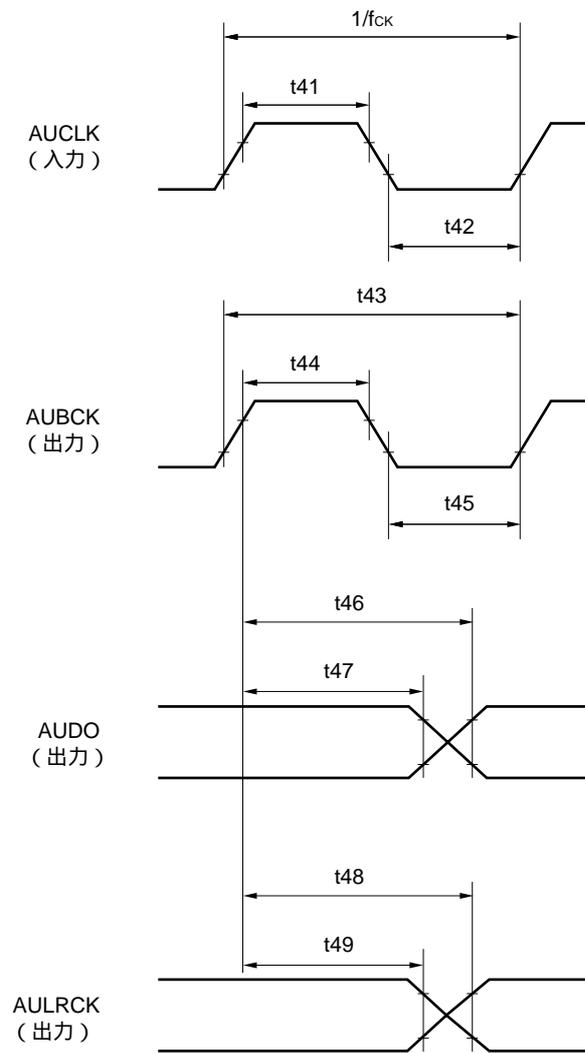
同期信号サイクル (SYNCIO = 00)

項 目	番 号	略 号	MIN.	MAX.	単 位
HSYNC遅延時間 (対VCLK)	t38	t _{dHSY}	- 5	+ 10	ns
VSYNC遅延時間 (対VCLK)	t39	t _{dVSY}	- 5	+ 10	ns
CSYNC遅延時間 (対VCLK)	t40	t _{dCSY}	- 5	+ 10	ns



オーディオ・インタフェース

項 目	番 号	略 号	MIN.	MAX.	単 位
AUCLKハイ・パルス幅	t41	t _{wCKH}	25		ns
AUCLKロウ・パルス幅	t42	t _{wCKL}	25		ns
AUBCKパルス周期	t43	t _{BW}	310		ns
AUBCKハイ・パルス幅	t44	t _{wBCKH}	150		ns
AUBCKロウ・パルス幅	t45	t _{wBCKL}	150		ns
AUDO遅延時間 (対AUBCK)	t46	t _{dDO}		(t _{BW} /2)+ 20	ns
AUDO保持時間 (対AUBCK)	t47	t _{hDO}	100		ns
AULRCK遅延時間 (対AUBCK)	t48	t _{dLRCK}		(t _{BW} /2)+ 20	ns
AULRCK保持時間 (対AUBCK)	t49	t _{hLRCK}	100		ns



DRAMインタフェース

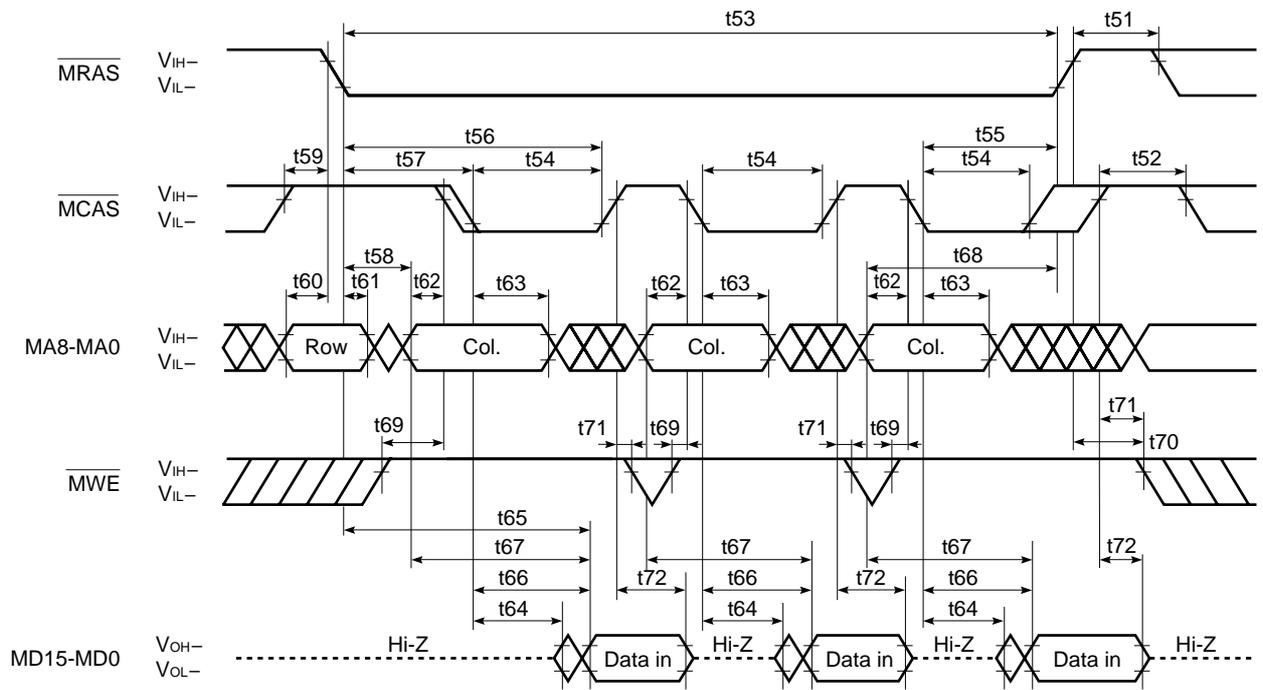
リード, ライト・サイクル共通

項 目	番 号	略 号	MIN.	MAX.	単 位
リード/ライト・サイクル時間	t50	t _{cRW}	110	-	ns
MRASプリチャージ時間	t51	t _{pcRAS}	40	-	ns
MCASプリチャージ時間	t52	t _{pcCAS}	10	-	ns
MRASパルス幅	t53	t _{wRAS}	60	6,000	ns
MCASパルス幅	t54	t _{wCAS}	15	200	ns
MRAS保持時間	t55	t _{hRAS}	15	-	ns
MCAS保持時間	t56	t _{hCAS}	60	-	ns
MRAS-MCAS遅延時間	t57	t _{dRASCAS}	15	40	ns
MRAS-カラム・アドレス遅延時間	t58	t _{dRASCA}	15	30	ns
MCAS-MRASプリチャージ時間	t59	t _{pcCASRAS}	10	-	ns
ロウ・アドレス設定時間	t60	t _{suRA}	0	-	ns
ロウ・アドレス保持時間	t61	t _{hRA}	10	-	ns
カラム・アドレス設定時間	t62	t _{suCA}	0	-	ns
カラム・アドレス保持時間	t63	t _{hCA}	15	-	ns
MCAS-データ設定時間	t64	t _{suCASD}	0	-	ns

リード・サイクル

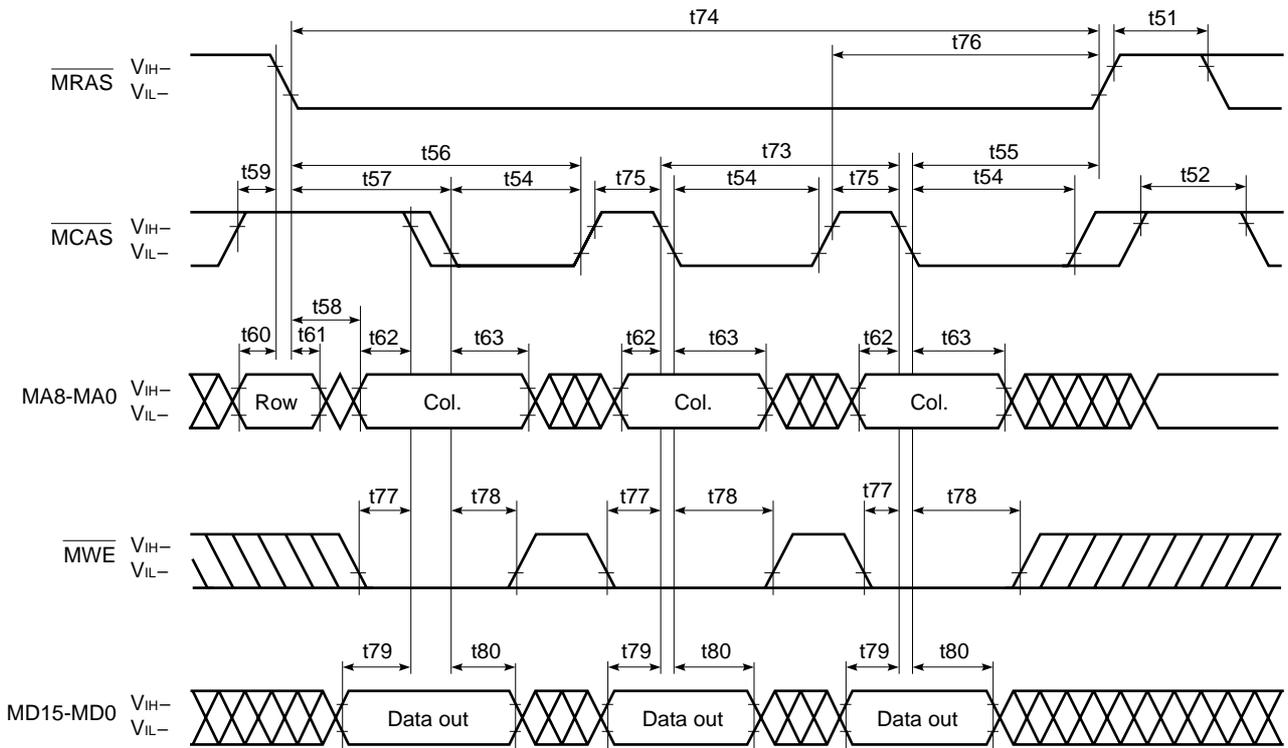
項 目	番 号	略 号	MIN.	MAX.	単 位
アクセス時間 (対MRAS)	t65	t _{a(RAS)}	-	60	ns
アクセス時間 (対MCAS)	t66	t _{a(CAS)}	-	15	ns
アクセス時間 (対カラム・アドレス)	t67	t _{a(CA)}	-	30	ns
カラム・アドレス・リード時間 (対MRAS)	t68	t _{wCAR}	30	-	ns
リード・コマンド設定時間	t69	t _{suRC}	0	-	ns
リード・コマンド保持時間 (対MRAS)	t70	t _{hRCRAS}	0	-	ns
リード・コマンド保持時間 (対MCAS)	t71	t _{hRCCAS}	0	-	ns
出力バッファ・ターンオフ遅延時間 (対MCAS)	t72	t _{dBUF}	0	15	ns

リード・サイクル



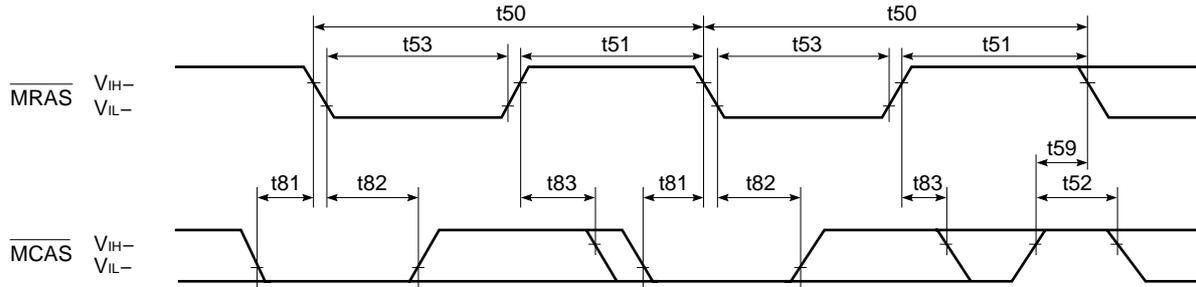
ライト・サイクル

項目	番号	略号	MIN.	TYP.	MAX.	単位
サイクル時間	t73	t _c	40	-	-	ns
MRASパルス幅	t74	t _{wRAS}	60	-	6,000	ns
MCASプリチャージ時間	t75	t _{pcCAS}	10	-	-	ns
MRASホールド時間 (対MCASプリチャージ)	t76	t _{hRAS}	40	-	-	ns
ライト・コマンド設定時間	t77	t _{suWC}	0	18	-	ns
ライト・コマンド保持時間 (対MCAS)	t78	t _{hWC}	15	37	-	ns
データ出力設定時間 (対MCAS)	t79	t _{suD}	3	18	-	ns
データ出力保持時間 (対MCAS)	t80	t _{hD}	15	37	-	ns



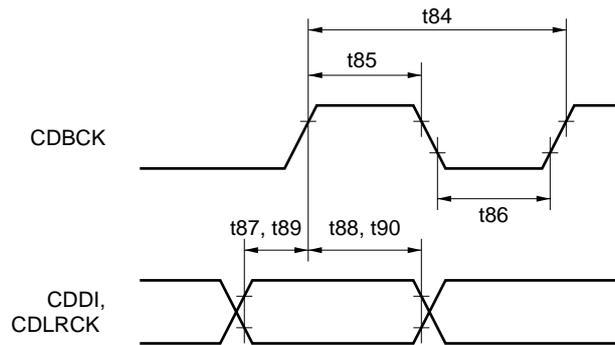
リフレッシュ・サイクル

項 目	番 号	略 号	MIN.	MAX.	単 位
MCAS設定時間	t81	t _{suCAS}	10	-	ns
MCASホールド時間 (MCASビフォアMRASリフレッシュ)	t82	t _{hCAS}	15	-	ns
MRASプリチャージMCAS保持時間	t83	t _{hRASCAS}	10	-	ns



CD-DSPインタフェース

項 目	番 号	略 号	MIN.	MAX.	単 位
CDBCK周期	t84	t _{cCD}	70		ns
CDBCKハイ・レベル幅	t85	t _{wCDH}	20		ns
CDBCKロウ・レベル幅	t86	t _{wCDL}	20		ns
CDDI設定時間 (対CDBCK)	t87	t _{suCD}	30		ns
CDDI保持時間 (対CDBCK)	t88	t _{hCD}	30		ns
CDLRCK設定時間 (対CDBCK)	t89	t _{suLR}	30		ns
CDLRCK保持時間 (対CDBCK)	t90	t _{hLR}	30		ns

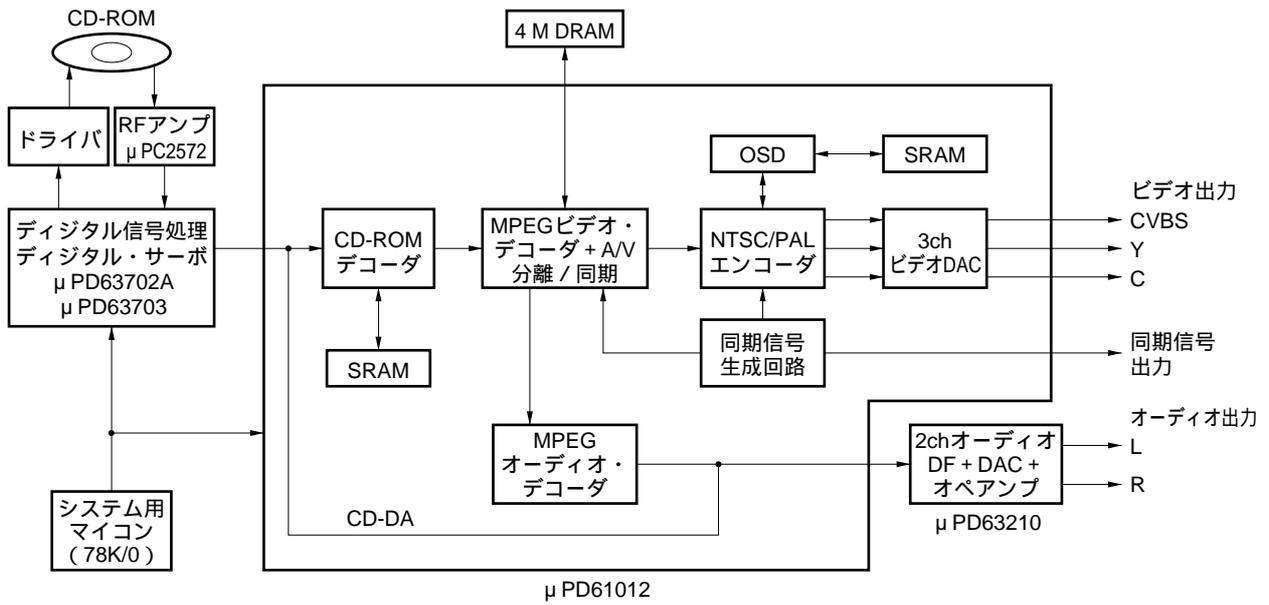


★ ビデオ・インタフェース ($AV_{DD} = 3.3\text{ V}$, $T_A = 25$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
分解能				10		bit
微分直線性誤差	DLE	CBP1, CBP2, CBP3端子 : 0.1 μFコンデンサ接続	- 1.0		+ 1.0	LSB
積分直線性誤差	ILE		- 3.0		+ 3.0	LSB
微分利得	DG	$f_{\text{CYK}} = 27\text{ MHz}$, $C_L = 20\text{ pF}$	- 3		+ 3	%
微分位相	DP		- 3		+ 3	deg
フルスケール電圧	V_{fs}		1.7	2.2	2.5	V
ゼロスケール電圧	V_{zs}		0.8	1.2	1.5	V
出力振幅	V_{Op-p}		0.85	1.0	1.15	V

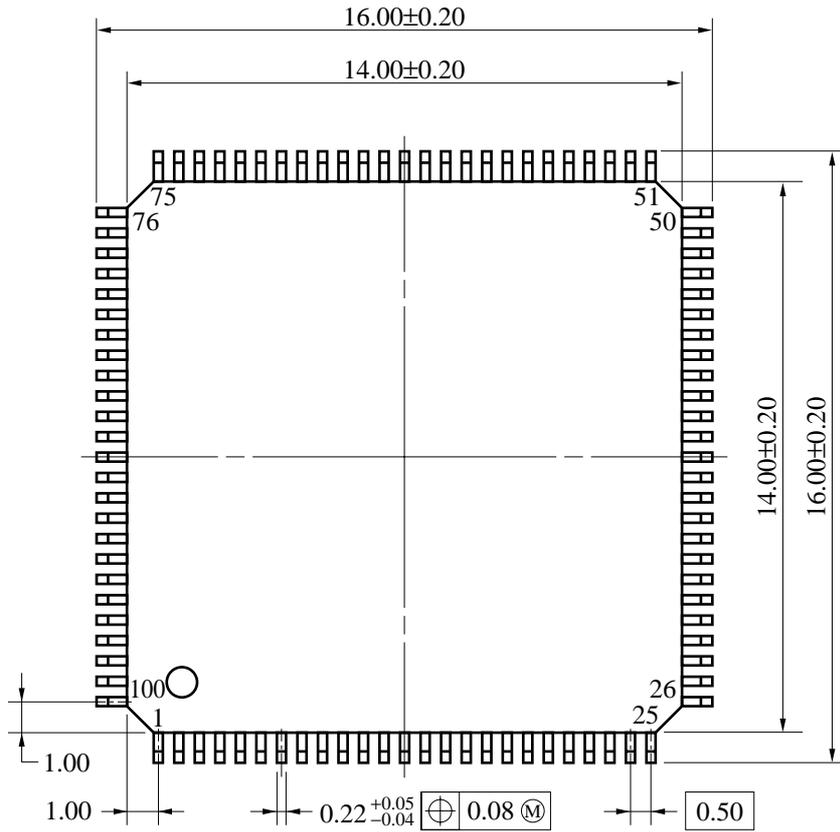
★ 13. システム構成例

ビデオCD

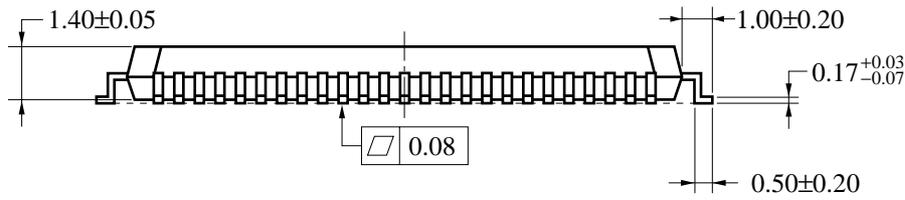
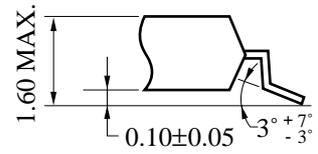


14. 外形図

100ピン・プラスチック LQFP (ファインピッチ)(14×14) 外形図 (単位 : mm)



端子先端形状詳細図



S100GC-50-8EU

15. 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「**半導体デバイス実装マニュアル**」(C10535J)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表面実装タイプの半田付け条件

μPD61012GC-8EU : 100ピン・プラスチックLQFP (ファインピッチ) (14 × 14 mm)

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃，時間：30秒以内（210℃以上），回数：2回以内， 制限日数：7日間 ^注 （以降は125℃プリバーク10時間必要） 留意事項 耐熱トレイ以外（マガジン，テーピング，非耐熱トレイ）は，包装状態でのベーキング ができません。	IR35-107-2
★ VPS	パッケージ・ピーク温度：215℃，時間：40秒以内（200℃以上）， 回数：2回以内，制限日数：7日間 ^注 （以降は125℃プリバーク10時間必要） 留意事項 耐熱トレイ以外（マガジン，テーピング，非耐熱トレイ）は，包装状態でのベーキング ができません。	VP15-107-2
端子部分加熱	端子温度：300℃以下，時間：3秒以内（デバイスの一辺当たり）	-

注 ドライパック開封後の保管日数で，保管条件は25℃，65 %RH以下。

注意 半田付け方式の併用はお避けください（ただし，端子部分加熱方式は除く）。

{ × 毛 }

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

M7 98.8

— お問い合わせ先 —

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン
 (電話：午前 9:00～12:00、午後 1:00～5:00)

電話 : 044-435-9494
 FAX : 044-435-9608
 E-mail : s-info@saed.tmg.nec.co.jp

【営業関係お問い合わせ先】

第一販売事業部

東京 (03)3798-6106, 6107, 6108
 名古屋 (052)222-2375
 大阪 (06)6945-3178, 3200, 3208, 3212
 仙台 (022)267-8740
 郡山 (024)923-5591
 千葉 (043)238-8116

第二販売事業部

東京 (03)3798-6110, 6111, 6112
 立川 (042)526-5981, 6167
 松本 (0263)35-1662
 静岡 (054)254-4794
 金沢 (076)232-7303
 松山 (089)945-4149

第三販売事業部

東京 (03)3798-6151, 6155, 6586, 1622, 1623, 6156
 水戸 (029)226-1702
 広島 (082)242-5504
 高崎 (027)326-1303
 鳥取 (0857)27-5313
 太田 (0276)46-4014
 名古屋 (052)222-2170, 2190
 福岡 (092)261-2806

【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

【インターネット電子デバイス・ニュース】

NECエレクトロニクスデバイスの情報がインターネットでご覧になれます。

URL(アドレス)

<http://www.ic.nec.co.jp/>