

R2J20702NP

RJJ03G1423-0401

Rev.4.01

同期整流コントローラ MOS FET 集積 SiP

2010.06.17

概要

R2J20702NP は、QFN パッケージに集積化されたマルチチップモジュールであり、バックコンバータ用のハイサイド MOS FET、ローサイド MOS FET および同期整流コントローラを内蔵しています。パワー MOS FET のオンオフタイミングは、内蔵ドライバ回路により最適化されているため、大電流バックコンバータに適切なデバイスです。コントローラの制御方式にはピーク電流制御方式を採用したため、簡単な外付け部品で高速コンバータを構成することが可能です。また、並列同期運転、2 フェーズ動作を簡単に実現可能です。

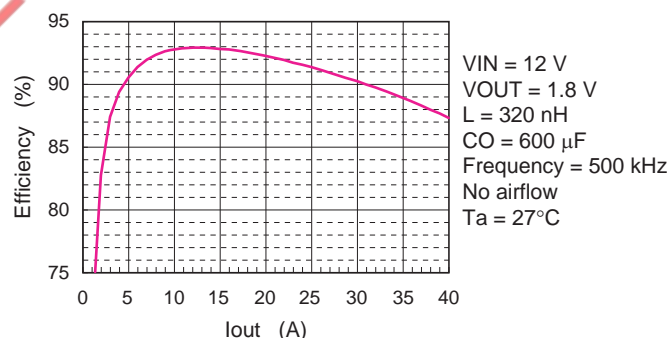
特長

- 3 チップを集積化して高効率、省スペースを実現
- 大電流出力対応 (40A)
- 推奨入力電圧レンジ: 8V ~ 14V
- 0.6V, 1% の高精度基準電圧源内蔵
- 周波数設定レンジが広い: 200kHz ~ 1MHz
- ピーク電流制御により高速応答を実現
- 電流シェア機能 (最大 5 デバイスの並列運転)
- 2 フェーズ動作が可能
- ブーストラップ用 SBD 内蔵
- ON/OFF 制御が可能
- 過電流時の Hiccup 回路を内蔵
- トラッキングスタートアップ機能内蔵
- 小型パッケージ: QFN-56 ピン (8mm × 8mm)
- 端子鉛フリー/ハロゲンフリー

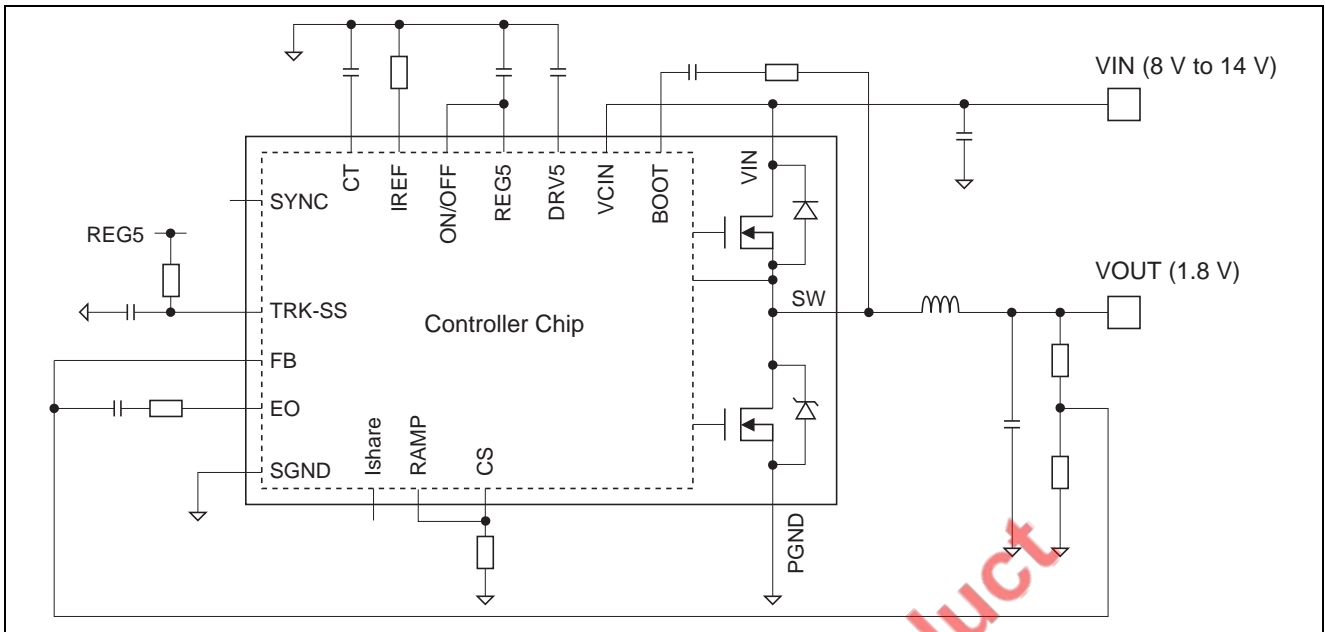
用途

- ネットワーク機器
- 通信機器
- サーバ
- POL モジュール

代表特性例

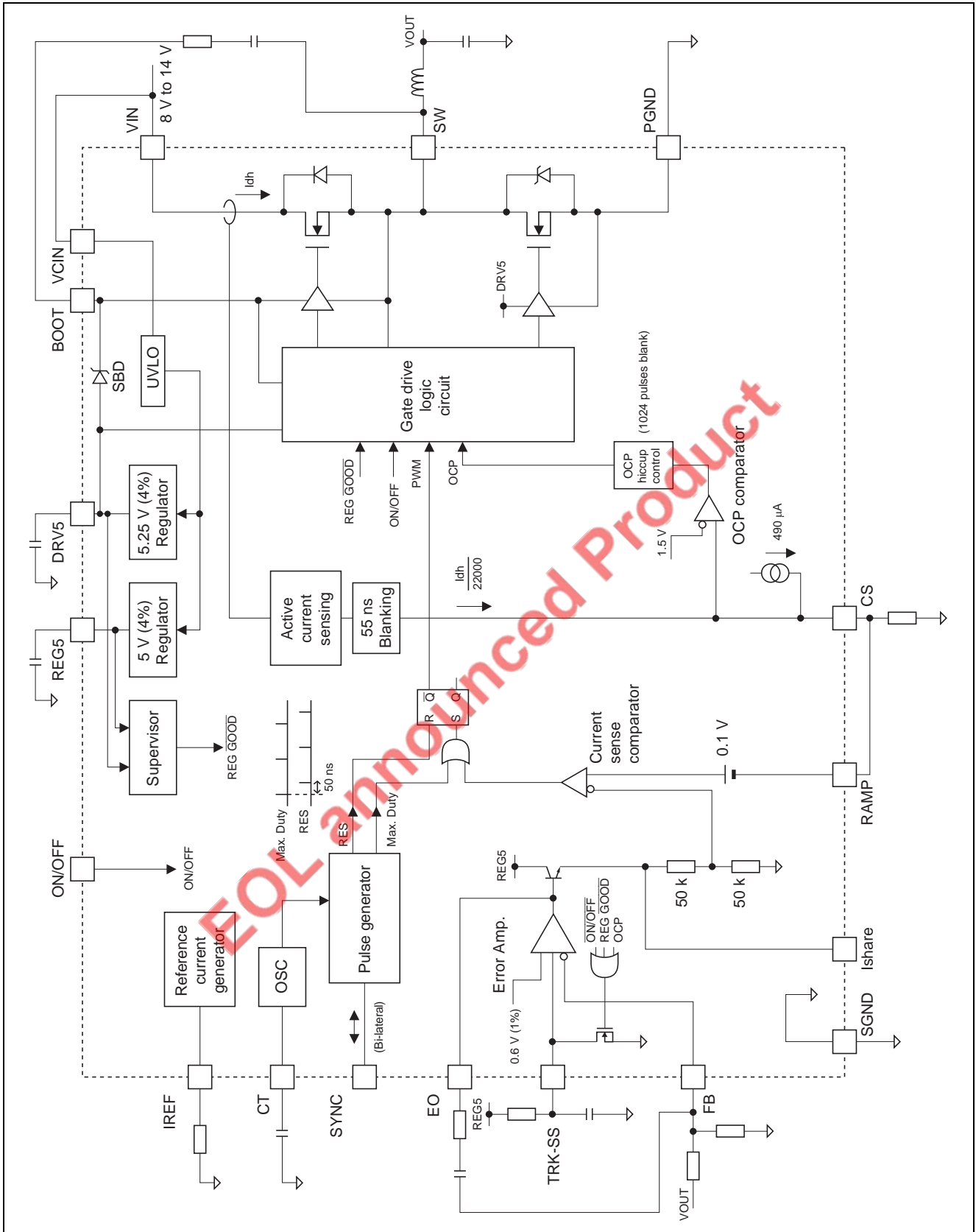


応用回路例

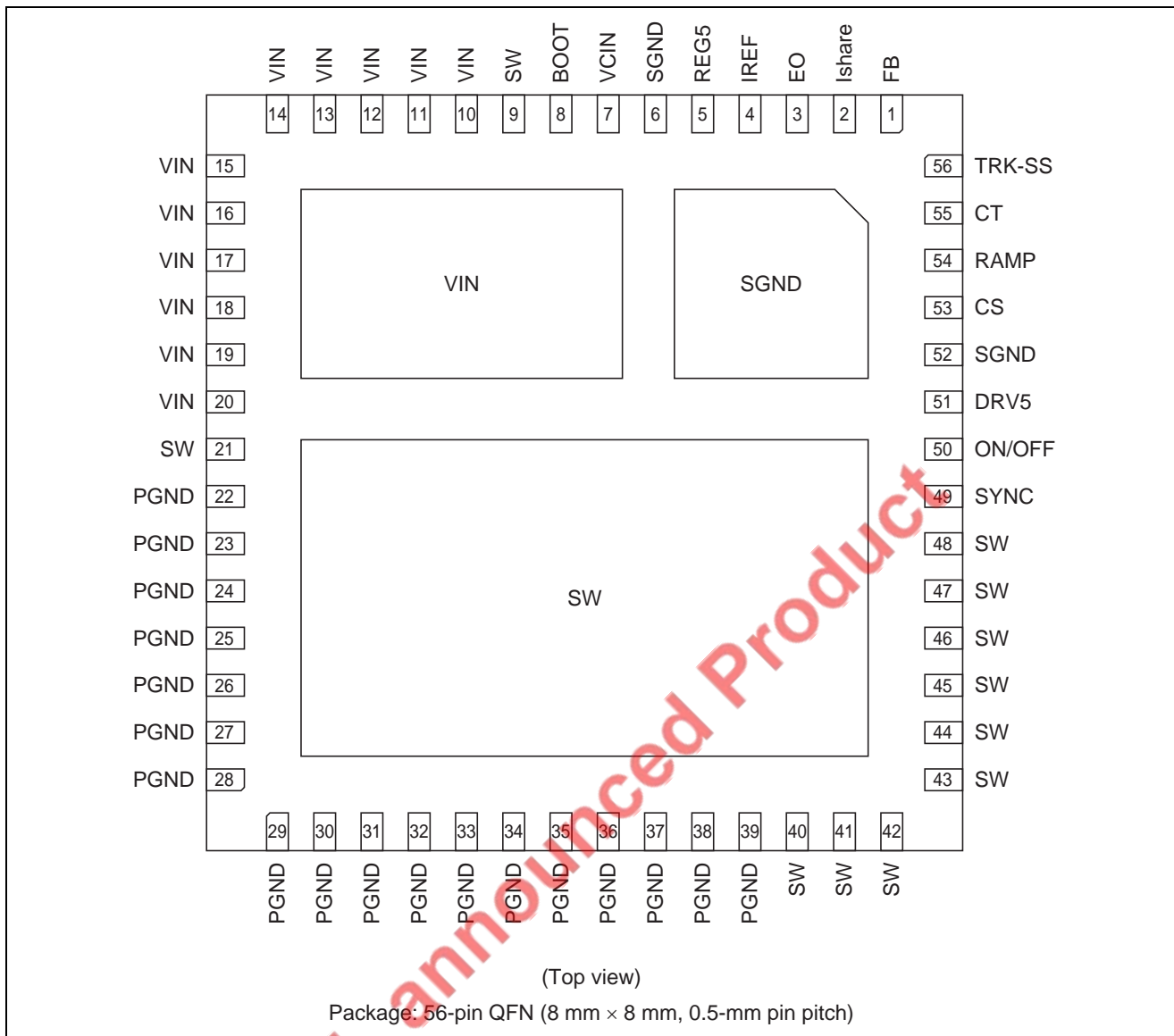


EOL announced Product

ブロックダイアグラム



ピン配置図



【注】 本製品のダイパッド露出部 (計 3 箇所) はすべて実装基板に半田付けをお願いします。

端子説明

ピン名	ピン No.	説明	備考
VIN	10 ~ 20	バックコンバータ入力電圧端子	
SW	9, 21, 40 ~ 48	スイッチノード。スイッチノードと電源出力にチョークコイルを接続してください。	
PGND	22 ~ 39	パワー-GND	SGND に外部接続
SGND	6, 52	シグナル GND	PGND に外部接続
VCIN	7	コントロール IC 入力電圧	VIN に外部接続
BOOT	8	ブートストラップ端子。BOOT と SW 間にブートストラップ容量を接続してください。	内部 SBD によって+5V 供給
REG5	5	+5V ロジック電源出力	GND プレーンに 0.1 μ F の容量を接続してください。
ON/OFF	50	信号 Disable	ON/OFF が Low で Disable
IREF	4	基準電流端子	IREF と SGND 間に 27k Ω を接続してください。
CT	55	発振器用タイミング容量接続端子およびスレーブ動作選択端子	CT 電圧を 1V 以下または 4V 以上に固定するとスレーブモードで動作します。
SYNC	49	同期信号 I/O 端子	
TRK-SS	56	ソフトスタートタイミング端子	
FB	1	電圧フィードバック入力端子	マルチフェーズ電源のスレーブとして使用する時は REG5 に接続します。
EO	3	エラーアンプ出力端子	外付け位相補償 CR を接続してください。
Ishare	2	カレントシェアバス	複数 SiP の Ishare を接続することで電流バランスをとることが可能です。
RAMP	54	PWM コントロールのための RAMP 信号入力端子	
CS	53	Active Current Sensing circuit の電流出力端子	適切な抵抗を CS と SGND 間に接続してください。
DRV5	51	MOS FET ドライブ用 +5.25V 電源出力端子	GND プレーンに 0.1 μ F 以上 1 μ F 以下の容量を接続してください。

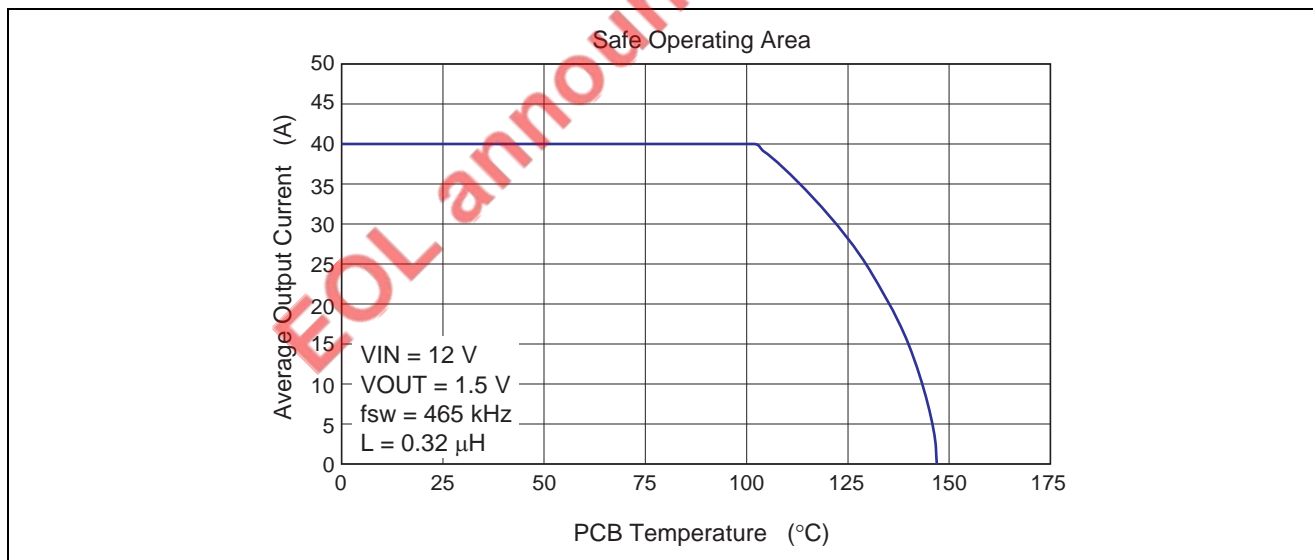
EOL announced product

絶対最大定格

(Ta = 25°C)

項目	記号	定格値	単位	注
許容損失	Pt(25)	25	W	1
	Pt(110)	8		1
出力平均電流	Iout	40	A	
入力電圧	Vin (dc), Vcin (dc)	-0.3 ~ +16	V	2
	Vin (ac), Vcin (ac)	20		2, 4
スイッチノード電圧	Vsw (dc)	16	V	2
	Vsw (ac)	20		2, 4
ブート端子電圧	Vboot (dc)	22	V	2
	Vboot (ac)	25		2, 4
ON/OFF 端子電圧	Von/off	-0.3 ~ VIN	V	2
SYNC 端子電圧	Vsync	-0.5 ~ +5.5	V	2
その他の端子電圧	Vic	-0.3 ~ (REG5 + 0.3)	V	2
REG5 端子電流	Ireg5	-10 ~ 0	mA	3
Ishare 端子電流	Ishare	-500 ~ 0	μA	3
TRK-SS 直流電流	Itrk	0 ~ 1	mA	3
IREF 端子電流	Iref	-120 ~ 0	μA	3
EO シンク電流	leo	0 ~ 2	mA	3
動作接合温度	Tj-opr	-40 ~ +150	°C	
保存温度	Tstg	-55 ~ +150	°C	

- 【注】
1. Pt(25) は 25°C の PCB 温度をあらわします。また, Pt(110) は 110°C の PCB 温度をあらわします。
 2. 定格電圧は, SGND 端子と PGND 端子を基準にします。
 3. 定格電流は, IC に流れ込む方向を(+), 吐き出す方向を(-)とします。
 4. “ac”の最大定格電圧は 100ns 以内の印加とします。



電気的特性

(Ta = 25°C, VIN = VCIN = 12V, 特記なき場合)

項目		記号	Min	Typ	Max	単位	測定条件
Supply	VIN start threshold	VH	6.8	7.2	7.6	V	
	VIN shutdown threshold	VL	6.45	6.85	7.25	V	
	UVLO hysteresis	dUVL	—	0.35 ^{*1}	—	V	
	Input bias current	lin	20	50	80	mA	CT = 68 pF, Duty cycle = 50%
	Input shutdown current	Isd	1.3	2.3	3.3	mA	On/off = 0 V
5-V regulator	Output voltage	Vreg	4.8	5.0	5.2	V	
	Line regulation	Vreg-line	-5	0	+5	mV	VIN = 10 to 16 V
	Load regulation	Vreg-load	-8	-3	+2	mV	Ireg = 0 to 10 mA
5.25-V regulator	Output voltage	Vdrv	5.04	5.25	5.46	V	
Remote On/off	Disable threshold	Voff	1.0	1.3	1.6	V	
	Enable threshold	Von	2.0	2.5	3.0	V	
	Input current	Ion/off	0.5	2.0	5.0	μA	Von/off = 1 V
Reference current generator	IREF pin voltage	VIref	2.6	2.7	2.8	V	Riref = 27 kΩ
Oscillator	CT oscillating frequency	Fct	—	930 ^{*1}	—	kHz	CT = 68 pF
	SW switching frequency	Fsw	418	465	512	kHz	CT = 68 pF
	CT higher trip voltage	Vhct	—	3 ^{*1}	—	V	CT = 68 pF
	CT lower trip voltage	VIct	—	2 ^{*1}	—	V	CT = 68 pF
	CT source current	Ict-src	-176	-160	-144	μA	CT = 1.5 V
	CT sink current	Ict-snk	144	160	176	μA	CT = 3.5 V
	CT threshold for two-phase operation	Vct-two	3.6	4.0	4.4	V	
	CT threshold for synchronous operation	Vct-one	0.8	1.0	1.2	V	
SYNC and pulse generator	SYNC frequency	Fsync	418	465	512	kHz	CT = 68 pF
	SYNC high voltage	Vh-sync	4.0	5.0	—	V	Rsync = 51 kΩ to GND
	SYNC low voltage	VI-sync	0	—	1.0	V	Rsync = 51 kΩ to REG5
	SYNC input threshold	Vsync	1.0	2.0	3.0	V	CT = 0 V or 5 V
Error amplifier	Feedback voltage	Vfb	594	600	606	mV	TRK-SS = 1 V
	Input bias current	Ifb	-0.1	0	+0.1	μA	FB = 0.6 V
	Output source current	Io-src	150	200	250	μA	EO = 4 V, FB = 0 V
	Output sink transient current	Io-snk	5.0	10.6	19.0	mA	EO = 1 V, FB = 1 V
	Voltage gain	Av	—	80 ^{*1}	—	dB	
	Band width	BW	—	15 ^{*1}	—	MHz	
	Resistance connected to the Ishare pin	Rshare	70	100	130	kΩ	EO = 0 V. Ishare = 1 V

【注】 1. 設計参考値です。出荷時に全数試験はしません。

(次頁へ続く)

(Ta = 25°C, VIN = VCIN = 12V, 特記なき場合)

項目		記号	Min	Typ	Max	単位	測定条件
Current sense	CS current ratio	Idh/lcs	—	22000 * ¹	—	—	
	Leading edge blanking time	TLD	—	55 * ¹	—	ns	
	CS comparator delay to output	Td-cs	—	50 * ¹	—	ns	
	OCP comparator threshold on CS pin	Vocp	1.43	1.5	1.57	V	
	Hiccup interval	Tocp	1.98	2.20	2.42	ms	CT = 68 pF
	RAMP offset voltage	Vramp-dc	79	94	109	mV	
	CS offset current	lcs-dc	—	490 * ¹	—	μA	CS = 0 V

【注】 1. 設計参考値です。出荷時に全数試験はしません。

EOL announced Product

動作説明

ピーク電流制御

R2J20702NP の PWM コントロール IC はピーク電流制御方式を採用しており、DCDC コンバータの出力電圧はハイサイド MOS FET のピーク電流をセンスして安定化されます。ハイサイド MOS FET の電流は Active Current Sensing circuit (ACS) でセンスされ、そのセンス電流はハイサイド MOS FET に流れる電流の 1/22000 (54ppm) となっています。ACS の出力電流は CS 端子に接続された外部抵抗により電圧に変換され、RAMP 端子に入力されます。RAMP 端子の電圧は、エラーアンプの出力電圧 (EO) を NPN トランジスタを介して抵抗で分圧された電圧と比較されます。

まず始めに、パルスジェネレータからの RES 信号がラッチをリセットして、その結果ハイサイド MOS FET がオンします。次に RAMP 端子電圧がエラーアンプ出力電圧から決まる電圧に到達した時点でラッチの出力は反転 (セット状態) となりその結果ハイサイド MOS FET がターンオフし、適切なデッドタイム経過した後にローサイド MOS FET がオンします。この状態は次の RES 信号が発生するまで保持されます。

電流情報をコントロールループに使用することにより、DCDC コンバータの位相補償器の設計が簡単に行なえます。

最大デューティ制限

電流センスコンパレータの出力電圧が、次の RES 信号が発生する 50ns 前にハイステートにならなかった場合には、最大デューティ制限パルスが SR ラッチをセットします。その結果、デバイスの最大デューティは最大デューティ制限パルスにより制限されます。ハイサイド MOS FET の最大デューティはそのスイッチング周波数に依存して下記の式となります。

$$\text{Max duty} = 1 - 50 \text{ ns} \times \text{Fsw}$$

OCP Hiccup 機能

CS 端子電圧が 1.5V を超えると、OCP hiccup 機能が働き IC および MOS FET をオフさせます。また TRK-SS 端子は内部回路によって SGND にプルダウンされます。IC のオフ期間は RES 信号 1024 回分続き、その後ソフトスタート状態からスイッチング動作を開始します。

UVLO および ON/OFF 制御

VIN (= Vcin) がスタートアップ電圧より低い場合 (UVLO 状態) IC の機能は停止します。発振器がオフし、ハイサイドおよびローサイド MOS FET はターンオフし、TRK-SS 端子は SGND にプルダウンされます。

また ON/OFF がローステートまたはオープン時も IC の機能は停止し MOS FET はオフします。

TRK-SS 端子プルダウン MOS FET と FB 端子の関係

R2J20702NP をマルチフェーズ電源のスレーブとして使用する場合には、フィードバック端子 (FB 端子) を REG5V に接続します。

この場合、TRK-SS 端子のプルダウン MOS FET はオンしません。

発振器とパルスジェネレータ

発振器の発振周波数は CT 端子に接続するタイミング容量で設定されます。実際のスイッチング周波数は発振器の発振周波数の 1/2 となります。発振周波数は下記の式となります。

$$\text{発振器発振周波数: } F_{ct} = 160 \mu\text{A} / \{2 \times (\text{CT}(\text{F}) + 18 \text{ pF}) \times 1 \text{ V}\} \quad (\text{Hz})$$

$$\text{スイッチング周波数: } F_{sw} = 0.5 \times F_{ct} \quad (\text{Hz})$$

本デバイスが単独または並列運転時のマスタデバイスとして動作する場合には CT ピンにはタイミング容量が必要です。この場合、SYNC 端子にはスイッチング周波数と同じ周波数の信号が出力されます。

本デバイスがスレーブデバイスとして動作する場合には CT 端子を SGND または REG5 に接続します。これによって SYNC 端子は入力端子として振る舞い、外部同期信号を受けることができます。パルスジェネレータは CT 端子が 0.8V 以下の時は SYNC 入力信号の立ち上がり同期し、4.2V 以上の時には立ち下がり同期します。本デバイスを 2 ヶ使用する 2 フェーズ動作の場合には、CT 端子電圧を 4.4V 以上になるようにプルアップが必要です。

項目	モード			
	単独動作	マスタ	スレーブ -0°C	スレーブ -180°C
CT 端子	容量を接続	容量を接続	< 0.8V に固定	> 4.4V に固定
SYNC 端子	出力モード	出力モード	入力モード	入力モード
SYNC 入力トリガ	—	—	立ち上がり	立ち下がり

単独動作またはマスタとして動作する場合には、内部 RES 信号および最大デューティ制限パルスは発振器周波数の 1/2 となります。スレーブとして動作する場合にはこれらの信号は SYNC 端子に入力される周波数と同じになります。

カレントシェア

本デバイスはピーク電流制御方式により、複数並列動作時には簡単にそれら電流バランスをとることが可能です。カレントシェアを実現するには、各デバイスのバッファされたエラーアンプ出力 (Ishare 端子) を接続します。並列動作可能な最大デバイス数は 5 ヶまでです。

ソフトスタート

ソフトスタートには TRK-SS 端子を利用して、単純なソフトスタートおよびトラッキングスタートアップが可能です。エラーアンプには 3 つの入力があり、そのうちの 2 つの非反転入力の低い方の電圧が優先されるように設計されています。よって、簡単な CR 充電回路を TRK-SS 端子に接続するだけでソフトスタート機能を得ることができます。

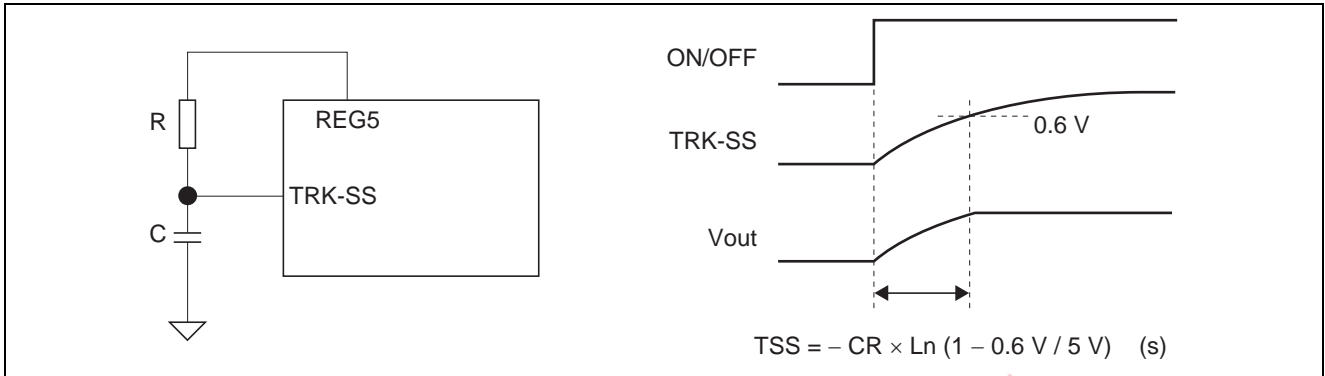
CR 充電回路を用いた場合のソフトスタート期間は下式で決まります。

$$T_{ss} = -C \cdot R \cdot \ln(1 - 0.6 \text{ V} / \text{REG5}) \quad (\text{s})$$

応用例

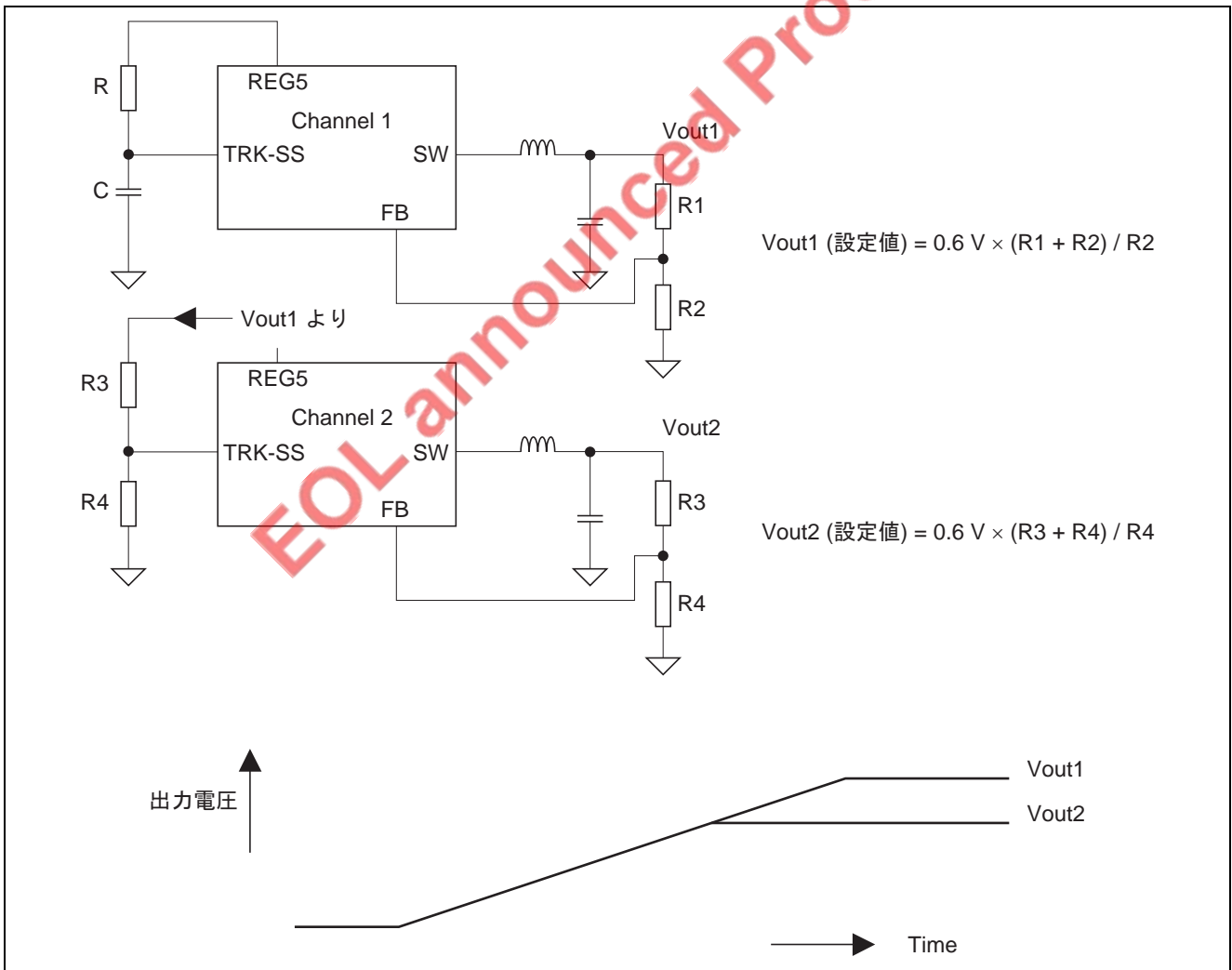
スタートアップ

Case 1) 単独または複数デバイスのマスタの場合
CR 充電回路を TRK-SS 端子に接続します。



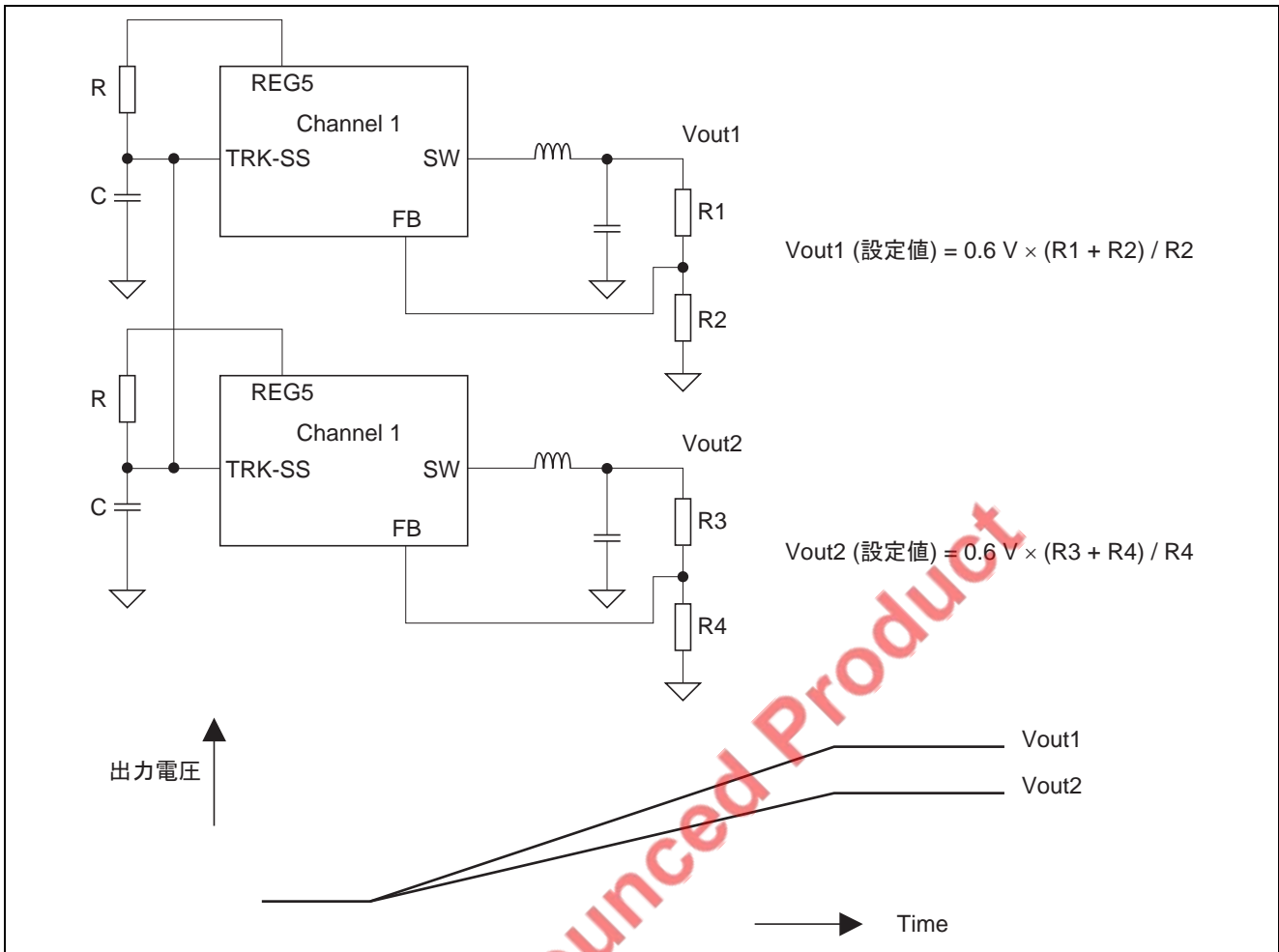
Case 2) Coincident tracking

チャンネル 2 の TRK-SS 端子へは,チャンネル 1 の出力電圧を分圧して入力します。この場合はチャンネル 1 の設定電圧はチャンネル 2 より高くします。チャンネル間でのクロストークは発生しません。



Case 3) Radiometric tracking

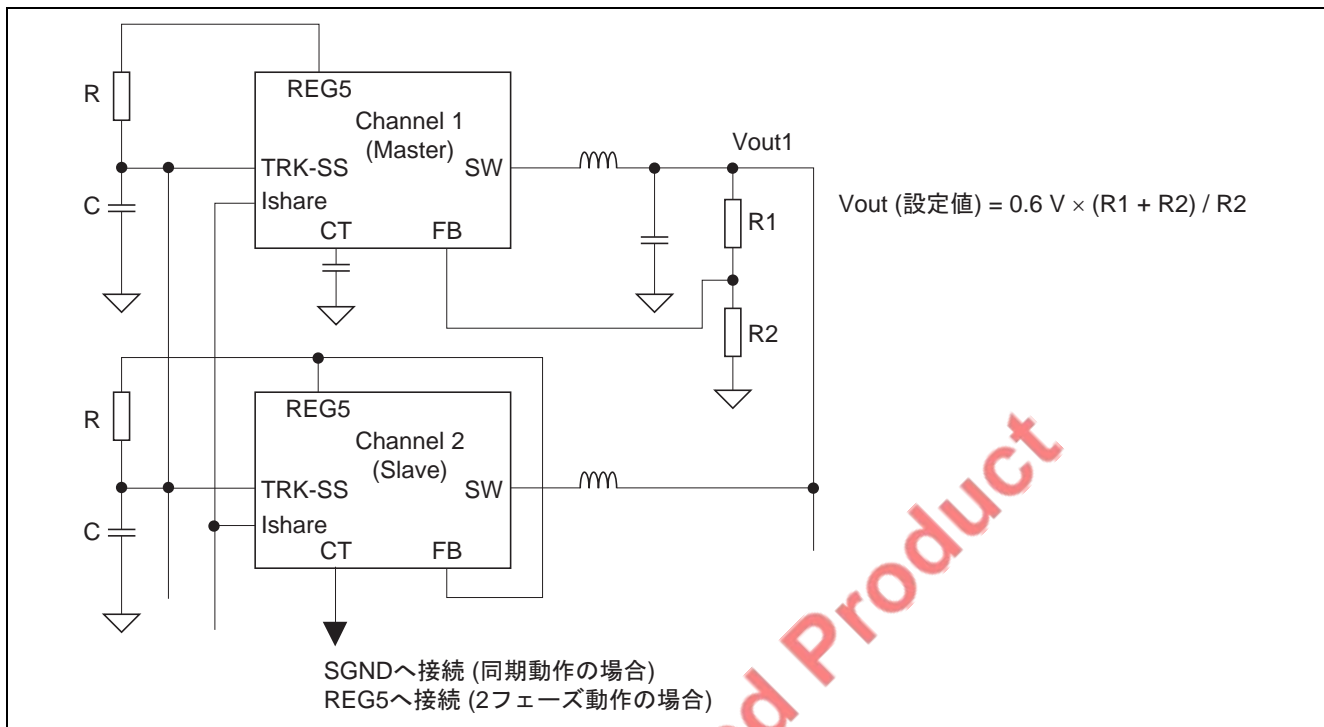
デバイス間の TRS-SS 端子を接続します。チャンネル間でのクロストークは発生しません。



Case 4) カレントシェアまたは2フェーズ動作

デバイス間の TRS-SS 端子を接続します。

スレーブデバイスのエラーアンプはFBをREG5にプルアップして非動作状態にします。したがって、スレーブデバイスにはエラーアンプの位相補償が必要ありません。(全てのデバイスがマスターのエラーアンプ信号で動作します)。



CS 端子外付け抵抗の選択

CS 端子には、ハイサイド MOS FET に流れる電流の $1/22000$ が電流主出力されます。また CS 端子には $490\mu\text{A}$ の DC オフセット電流があります。DC/DC コンバータの最大負荷電流 (電流リミット値) は CS 端子電圧の 1.5V のスレッシュホールド電圧で決まるので CS 端子に外付けする抵抗値は下のように求めることができます。

Specification: $L = 360\text{nH}$, $V_{in} = 12\text{V}$, $V_{out} = 1.8\text{V}$, $F_{sw} = 500\text{kHz}$, $I_{out}(\text{max}) = 30\text{A}$

チョークコイルの電流振幅は;

$$I_{Lpp} = (V_{in} - V_{out}) \times V_{out} / (L \times V_{in} \times F_{sw}) = 8.5 \text{ A (p-p)}$$

最大電流 $I_{out}(\text{max})$ 時のチョークコイル電流のピーク値は;

$$I_{lmax} = I_{o}(\text{max}) + 0.5 \times I_{Lpp} = 30 \text{ A} + 4.25 \text{ A} = 34.25 \text{ A}$$

この時の CS 端子の最大電流値は;

$$I_{csmax} = I_{lmax} / 22000 + I_{cs-dc} = 34.25 \text{ A} / 22000 + 490 \mu\text{A} = 2.047 \text{ mA}$$

したがって理想的な CS 端子外付け抵抗は;

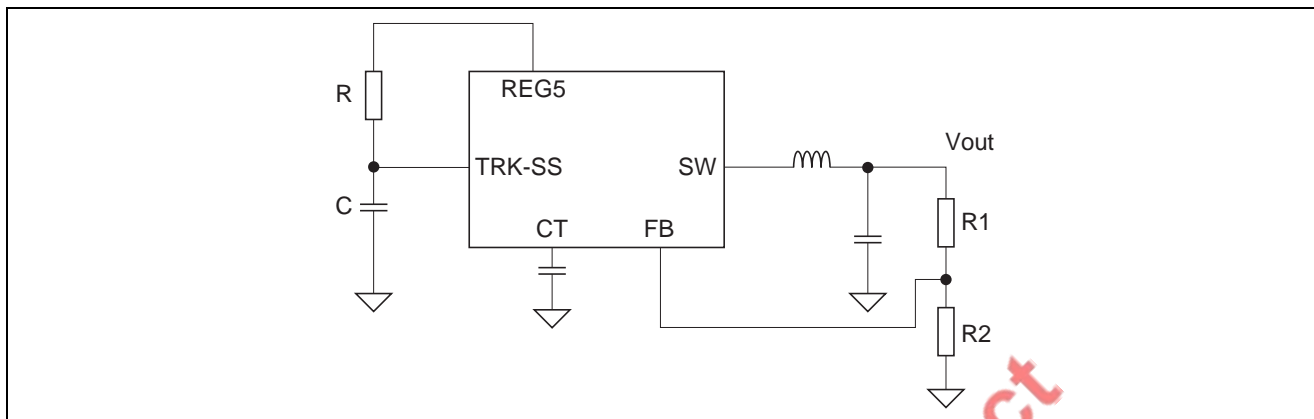
$$R_{CS} = V_{cl} / I_{csmax} = 1.5 \text{ V} / 2.047 \text{ mA} = 733 \Omega$$

したがって、CS 端子には 750Ω の抵抗を選択します。

出力電圧の設定

本デバイスはエラーアンプに 0.6V の高精度基準電圧を使用しています。システムが安定している場合には FB 端子が 0.6V になるように帰還がかかりますので出力電圧は下の式で設定されます。

$$V_{out} = 0.6 \text{ V} \times (R1 + R2) / R2$$



位相補償器の設計

ピーク電流制御方式における位相補償器の設計は、電圧制御方式よりも簡単に行なえます。なぜなら、この 2 つの方式では PWM モジュレータとパワーステージの特性が異なるためです。

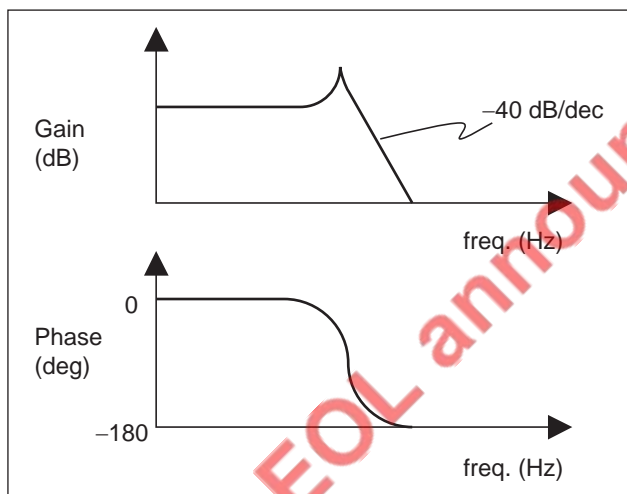


図1 モジュレータ + パワーステージの
ボデプロット (電圧制御方式)

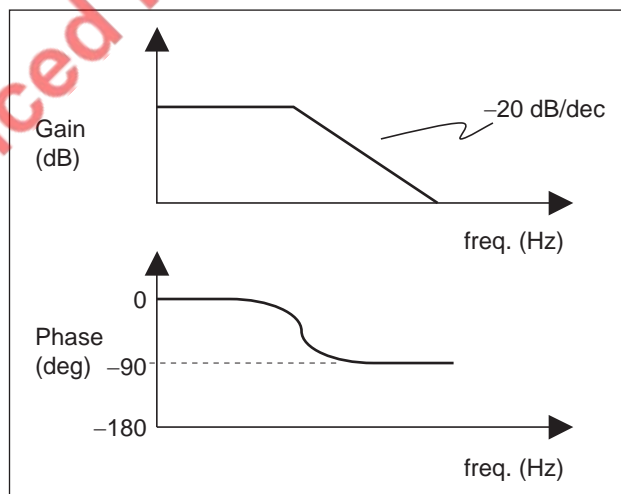


図2 モジュレータ + パワーステージの
ボデプロット (ピーク電流制御方式)

ピーク電流制御方式は、PWM モジュレータに電流信号をフィードフォワードするため、その特性は一次遅れ系とみなすことができます。したがってボデプロットは -20dB/dec、位相余裕 90° の特性となります (図 2)。電圧制御方式の場合には、図 1 のように二次遅れ系なので位相余裕は 0° になってしまいます。したがって電圧制御方式ではタイプ III のような複雑な位相補償器を設計する必要があります。ピーク電流制御方式の場合には図 3 で示すような簡単な位相補償器を使うことができます。

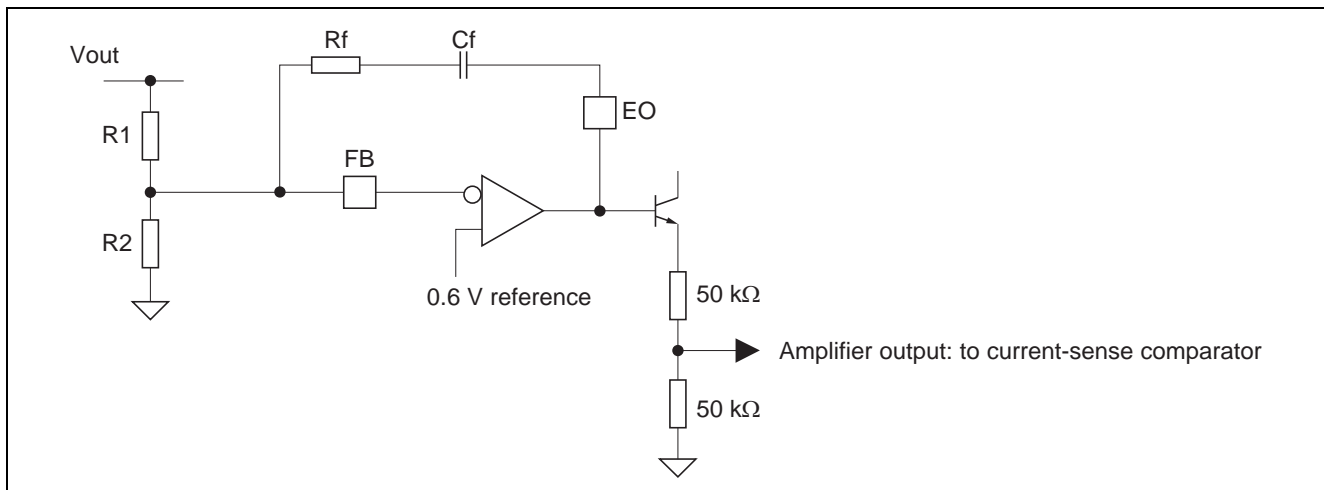


図3 エラーアンプの位相補償

設計例; 図4のボーデプロットを参照してください。

仕様: $L = 360\text{nH}$, $C_o = 600\mu\text{F}$, $F_{\text{sw}} = 500\text{kHz}$, $V_{\text{in}} = 12\text{V}$, $V_{\text{out}} = 1.8\text{V}$, $R_1 = 2\text{k}\Omega$, $R_2 = 1\text{k}\Omega$, $R_{\text{CS}} = 750\Omega$

1. エラーアンプのフラットバンド利得を計算して帰還抵抗 R_f を決めます。

フラットバンド利得; $A_f = R_f / (R_1 // R_2) / 2 \times \{R_2 / (R_1 + R_2)\}$

したがって、

$$R_f = 2 \times A_f \times R_1 \dots\dots(1)$$

DC/DCコンバータの特性はスイッチング周波数 F_{sw} 以下で利得を 1 (0dB) 以下にします。

エラーアンプのフラットバンド利得は、 F_{sw} におけるコンバータトータル利得 (A_{sw}) に影響しますので A_f は下記のように決めます。

$$A_f = A_{\text{sw}} \times 2\pi \times F_{\text{sw}} \times C_o \times R_{\text{CS}} / N_t \dots\dots(2)$$

ここで、 $N_t = I_{\text{dh}} / I_{\text{cs}} = 22000$

通常、安定したループ特性を得るためには A_{sw} を 0.1 ~ 0.5 の範囲で決めます。

A_{sw} を大きな値にすると高速応答が得られますが、大きすぎると系が不安定になる可能性があります。ここでは A_{sw} に 0.25 を選択して設計します。

$$A_f = 0.25 \times 2\pi \times 500\text{kHz} \times 600\mu\text{F} \times 750\Omega / 22000 = 16.06$$

$$R_f = 2 \times 16.06 \times 2\text{k}\Omega = 64.240\text{k}\Omega$$

したがって、 R_f として 62k Ω を選択します。

2. 次にゼロ点周波数を算出して帰還容量 C_f を決めます。

C_f と R_f で決まるゼロ点周波数は、パワーステージのポール周波数より 10 倍高い点に設定します。

パワーステージのポール周波数を知るためにはその DC 利得 (A_0) を知る必要があります。

$$A_0 = \frac{2 \times N_t / R_{\text{CS}} \times L \times V_{\text{in}} \times F_{\text{sw}}}{\text{SQRT} \{V_{\text{in}}^2 - 8 \times L \times V_{\text{in}} \times F_{\text{sw}} \times (V_{\text{CS0}} \times N_t / R_{\text{CS}})\}} \dots\dots(3)$$

ここで、 V_{CS0} は負荷電流がゼロ時の CS 端子のピーク電圧を示します。 V_{CS0} は下記で算出します。

$$V_{\text{CS0}} = 0.5 \times R_{\text{CS}} \times (V_{\text{in}} - V_{\text{out}}) \times V_{\text{out}} / (L \times V_{\text{in}} \times F_{\text{sw}}) / 22000 \dots\dots(4)$$

$$= 0.5 \times 750\Omega \times (12\text{V} - 1.8\text{V}) \times 1.8\text{V} / (360\text{nH} \times 12\text{V} \times 500\text{kHz}) / 22000$$

$$= 0.145\text{V}$$

式(3)により A_0 が算出されます。

$$A_0 = \frac{2 \times N_t / RCS \times L \times V_{in} \times F_{sw}}{\text{SQRT} \{V_{in}^2 - 8 \times L \times V_{in} \times F_{sw} \times (V_{CS0} \times N_t / RCS)\}} \dots\dots(3)$$

$$= \frac{2 \times 22000 / 750 \Omega \times 360 \text{ nH} \times 12 \text{ V} \times 500 \text{ kHz}}{\text{SQRT} \{12 \text{ V}^2 - 8 \times 360 \text{ nH} \times 12 \text{ V} \times 500 \text{ kHz} \times (0.145 \text{ V} \times 22000 / 750 \Omega)\}}$$

$$= \frac{126.72}{\text{SQRT} \{70.502\}}$$

$$= 15.092$$

パワーステージのポール周波数は;

$$F_0 = N_t / (2 \pi \times C_o \times RCS \times A_0) \dots\dots(5)$$

したがって、

$$F_0 = 22000 / (2 \pi \times 600 \mu\text{F} \times 750 \Omega \times 15.092) = 516 \text{ kHz}$$

C_f と R_f で決まるゼロ点周波数から C_f の値を導きます;

$$F_{\text{zero}} = 10 \times F_0 = 5.16 \text{ kHz}$$

$$C_f = (2 \pi \times F_{\text{zero}} \times R_f)^{-1} = (2 \pi \times 5.16 \text{ kHz} \times 62 \text{ k}\Omega)^{-1} = 497 \text{ pF}$$

したがって、 C_f には 510pF を選択します。

一般的に C_f を小さくすると応答性は向上しますが、小さくしすぎると不安定になる傾向となります。

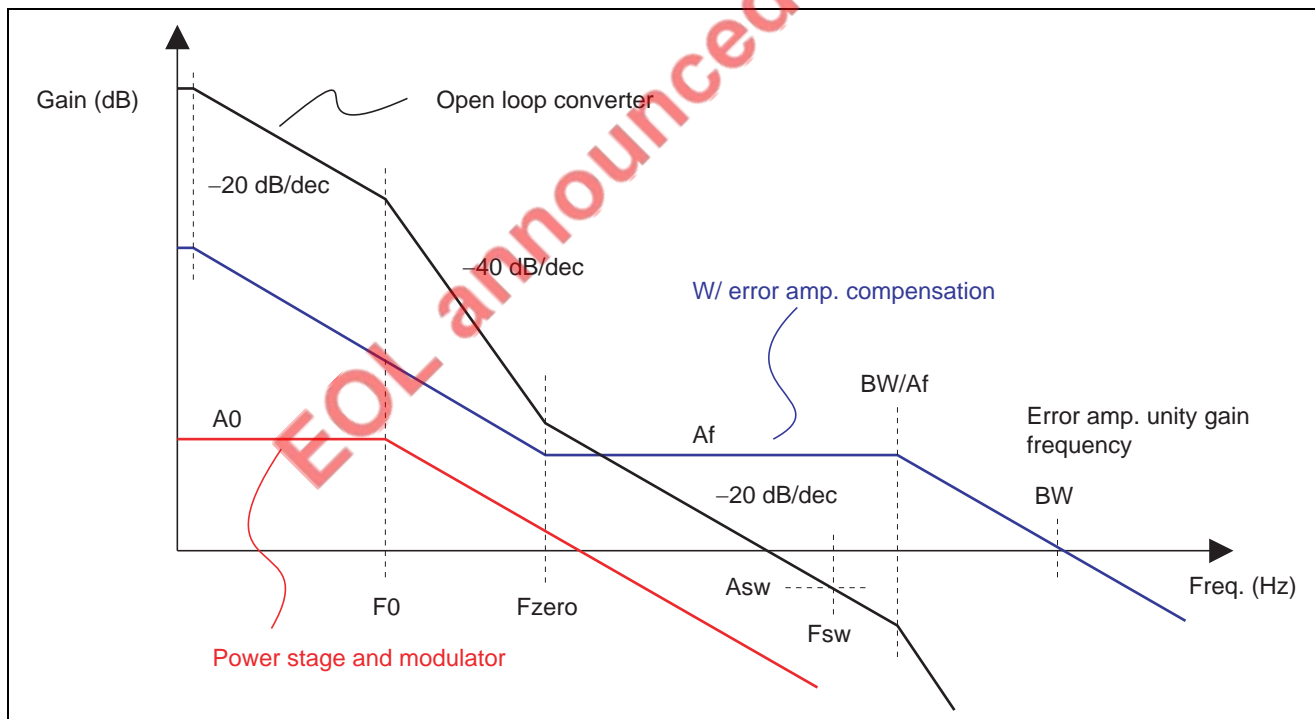


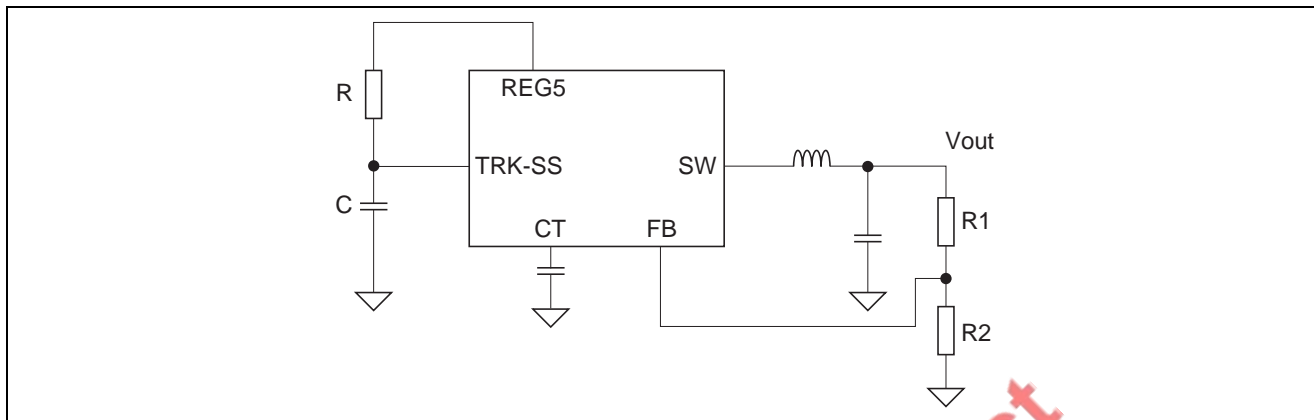
図 4

出力電圧精度の見積り

出力電圧設定値は下式となります。

$$V_{out} = V_{FB} \times (R1 + R2) / R2 \dots\dots(6)$$

ここで、VFB は FB 端子のフィードバック電圧で 0.6V (Typ) です。



出力電圧 V_{out} のバラツキは VFB, R1 および R2 の精度に依存します。VFB は 1% のバラツキを、抵抗は使用するものによって異なるバラツキを有します。抵抗の精度を $K1$, $K2$ とすると式(6) は式(7) で表されます。

$$\begin{aligned} V_{out} &= \frac{R1 \times K1 + R2 \times K2}{R2 \times K2} \times V_{FB} \\ &= \frac{R1 \times K1 / K2 + R2}{R2} \times V_{FB} \dots\dots(7) \end{aligned}$$

ここで、 $K1$, $K2$ はバラツキを表す係数で理想では 1.00 です。

式(6) より、R1 の選択には下式を用います；

$$R1 = \left[\frac{V_{out}(\text{typical})}{V_{FB}(\text{typical})} - 1 \right] \times R2 \dots\dots(8)$$

式(7) の R1 に式(8) を代入して；

$$V_{out} = V_{FB} \times \left\{ \left[\frac{V_{out}(\text{typical})}{V_{FB}(\text{typical})} - 1 \right] \times \frac{K1}{K2} + 1 \right\} \dots\dots(9)$$

以上より V_{out} のバラツキは下式で表現することができます；

$$\frac{V_{out}}{V_{out}(\text{typical})} = \left[\frac{V_{FB}}{V_{out}(\text{typical})} \times \left\{ \left[\frac{V_{out}(\text{typical})}{V_{FB}(\text{typical})} - 1 \right] \times \frac{K1}{K2} + 1 \right\} - 1 \right] \times 100 (\%) \dots\dots(10)$$

式(10) により V_{out} の精度を見積ることができます。

計算例; $V_{out}(\text{Typ}) = 1.8\text{V}$, 抵抗精度 1% ($K1, K2 = 1.01, 0.99$), $V_{FB} = 594\text{mV} \sim 606\text{mV}$

$$\begin{aligned} \frac{V_{out}}{V_{out}(\text{typical})} &= \left[\frac{V_{FB}}{V_{out}(\text{typical})} \times \left\{ \frac{V_{out}(\text{typical})}{V_{FB}(\text{typical})} - 1 \right\} \times \frac{K1}{K2} + 1 \right] - 1 \times 100 (\%) \dots\dots (10) \\ &= \left[\frac{606 \text{ mV}}{1.8 \text{ V}} \times \left\{ \frac{1.8 \text{ V}}{600 \text{ mV}} - 1 \right\} \times \frac{1.01}{0.99} + 1 \right] - 1 \times 100 (\%) \\ &= 2.36\% \end{aligned}$$

および

$$\begin{aligned} &= \left[\frac{594 \text{ mV}}{1.8 \text{ V}} \times \left\{ \frac{1.8 \text{ V}}{600 \text{ mV}} - 1 \right\} \times \frac{0.99}{1.01} + 1 \right] - 1 \times 100 (\%) \\ &= -2.31\% \end{aligned}$$

したがって、上記の条件によると V_{out} 精度は $\pm 2.3\%$ と見積ることができます。

図 5 に抵抗精度と出力電圧精度の関係をまとめました。出力電圧 0.6V ~ 3.3V の間で V_{out} 2%以内にするためには外付け抵抗の精度は 0.5%必要となります。

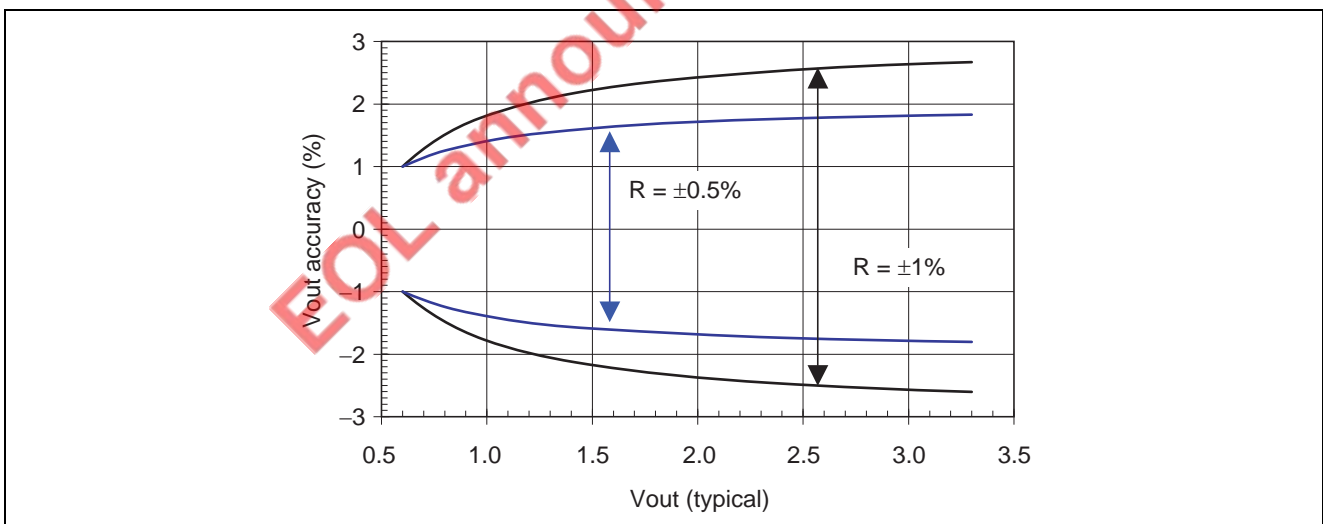
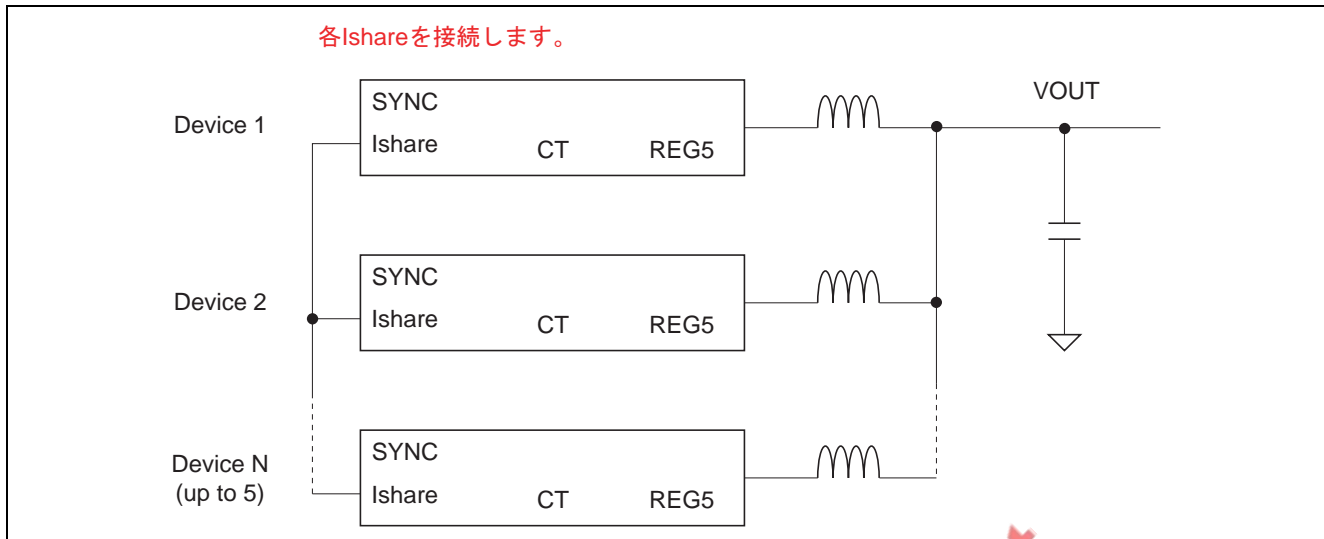
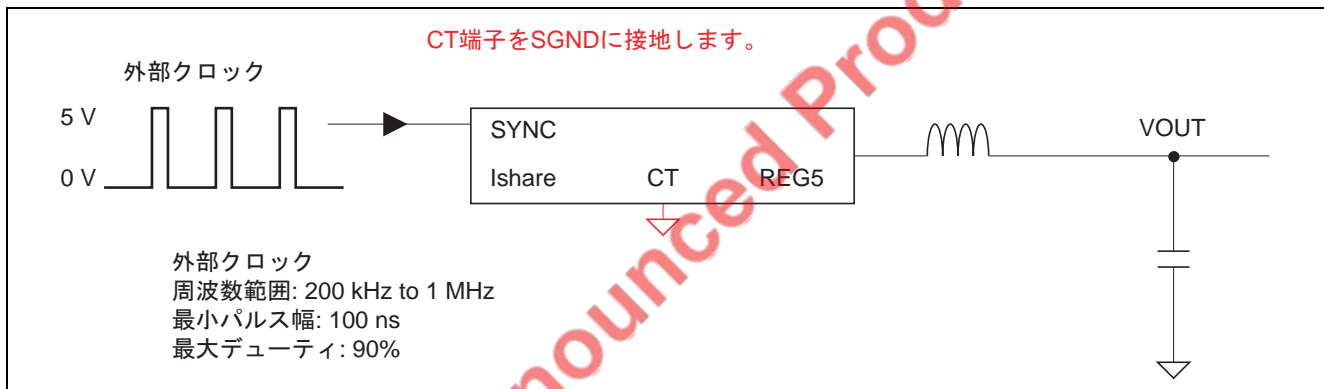


図 5 出力電圧精度と出力設定電圧の関係

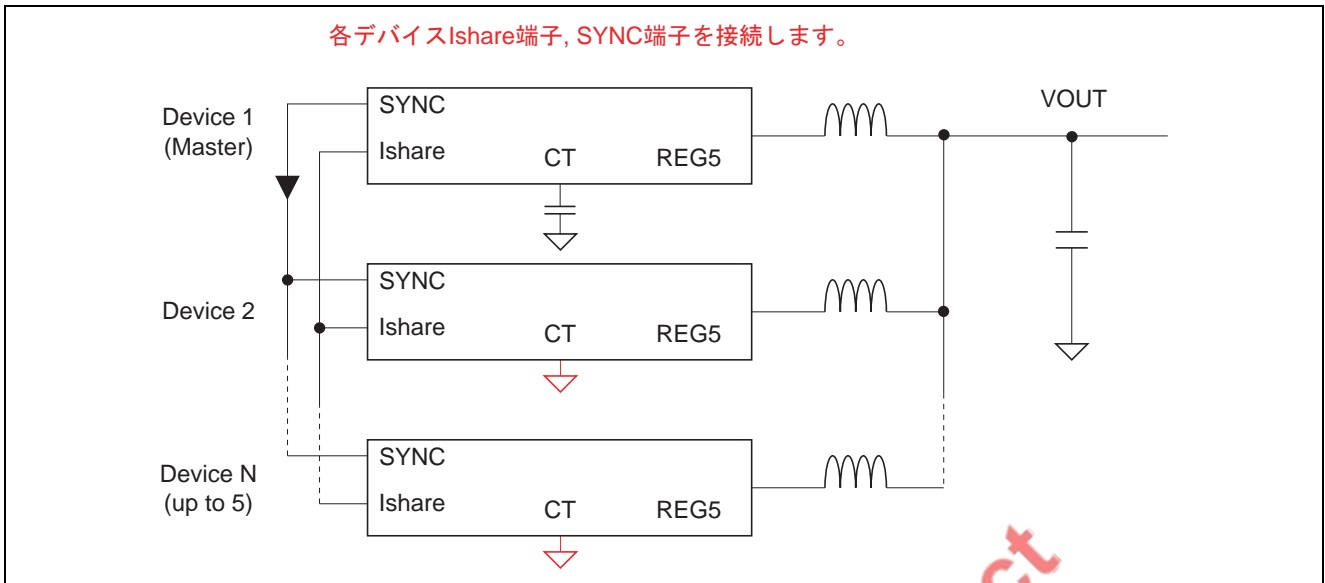
カレントシェア



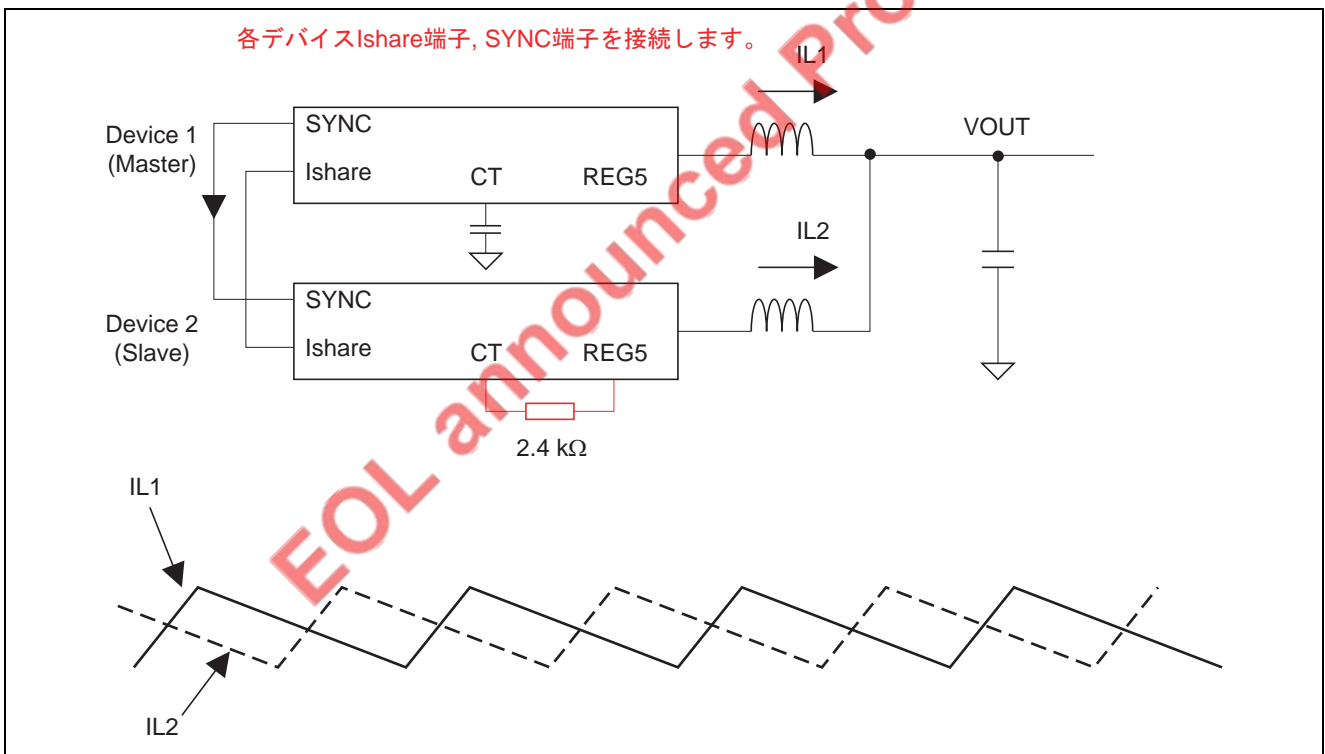
外部同期運転



カレントシェアと同期運転

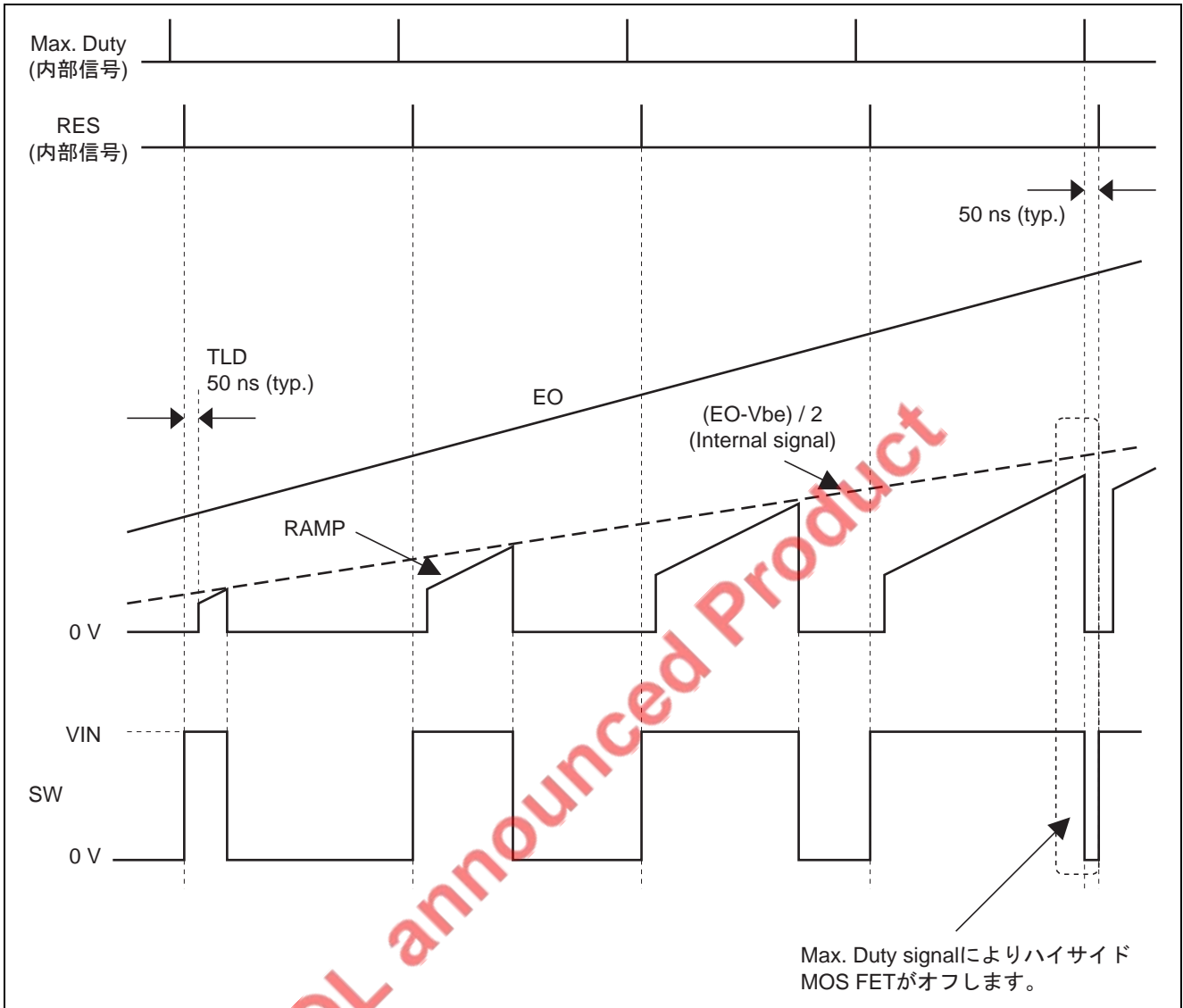


2 フェーズ動作



タイミングチャート

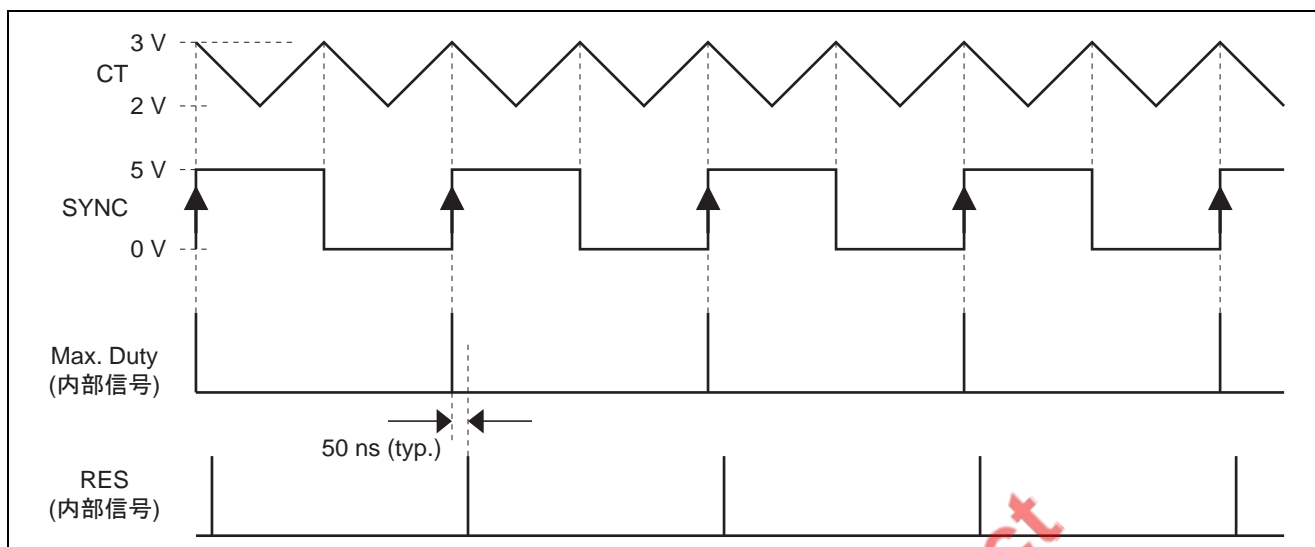
ピーク電流制御方式



【注】 信号の伝搬遅延時間は無視して表現しています。

発振器およびパルスジェネレータ

1. 単独動作，または並列運転時のマスタデバイスとしての動作



【注】 信号の伝搬遅延時間は無視して表現しています。

CT 発振周波数

$$F_{ct} = \frac{160 \mu\text{A}}{2 \times (\text{CT}(F) + 18 \text{ pF}) \times 1 \text{ V}} \quad (\text{Hz})$$

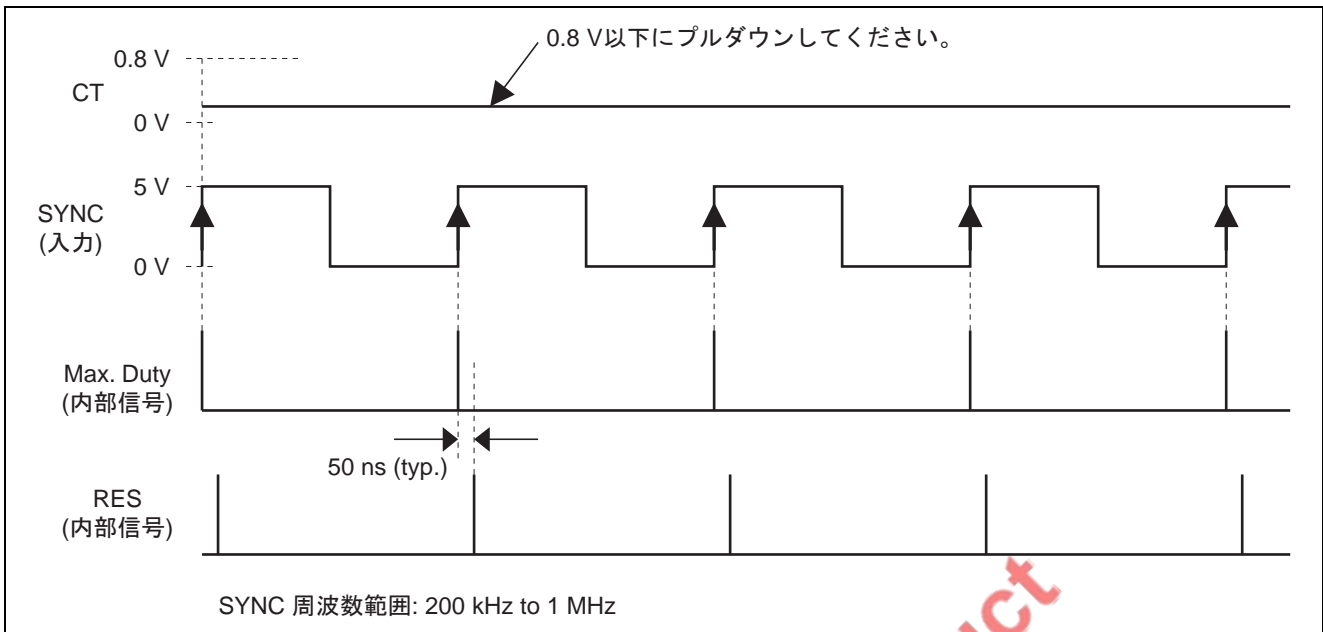
スイッチング周波数

$$F_{sw} = 0.5 \times F_{ct} \quad (\text{Hz})$$

スイッチング周波数設定範囲: 200kHz ~ 1MHz (F_{ct} 範囲では 400kHz ~ 2MHz)

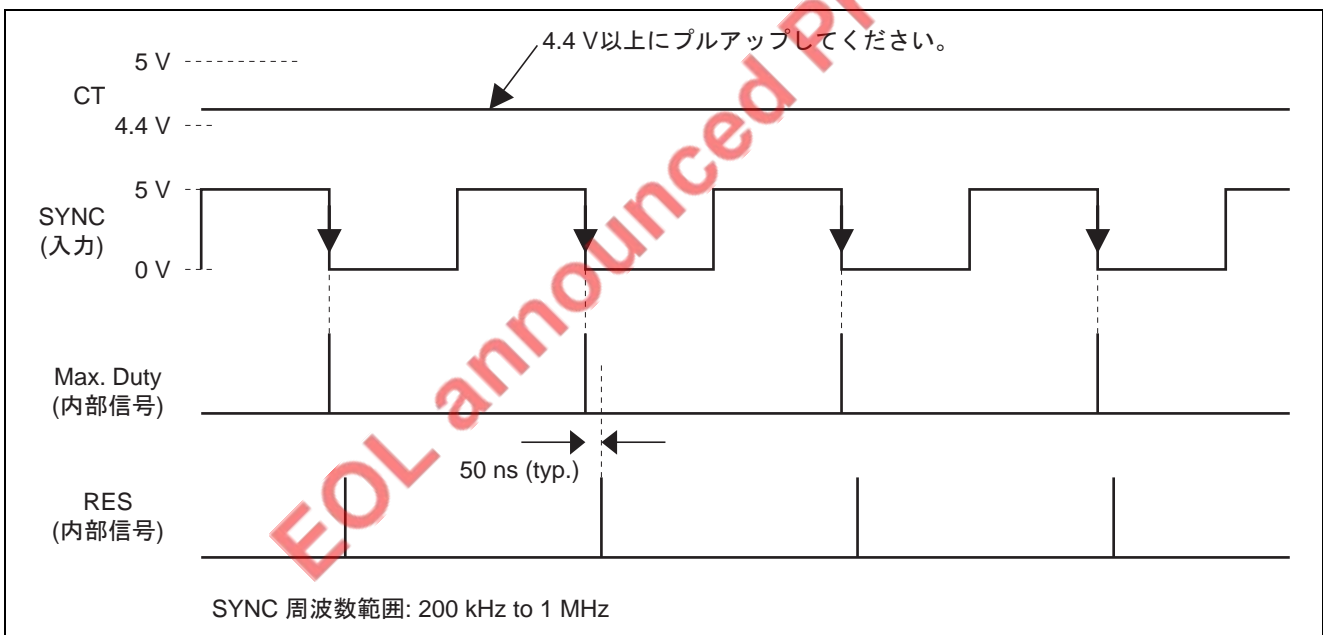
EOL announced Product

2. スレーブデバイス動作 (並列同期運転)



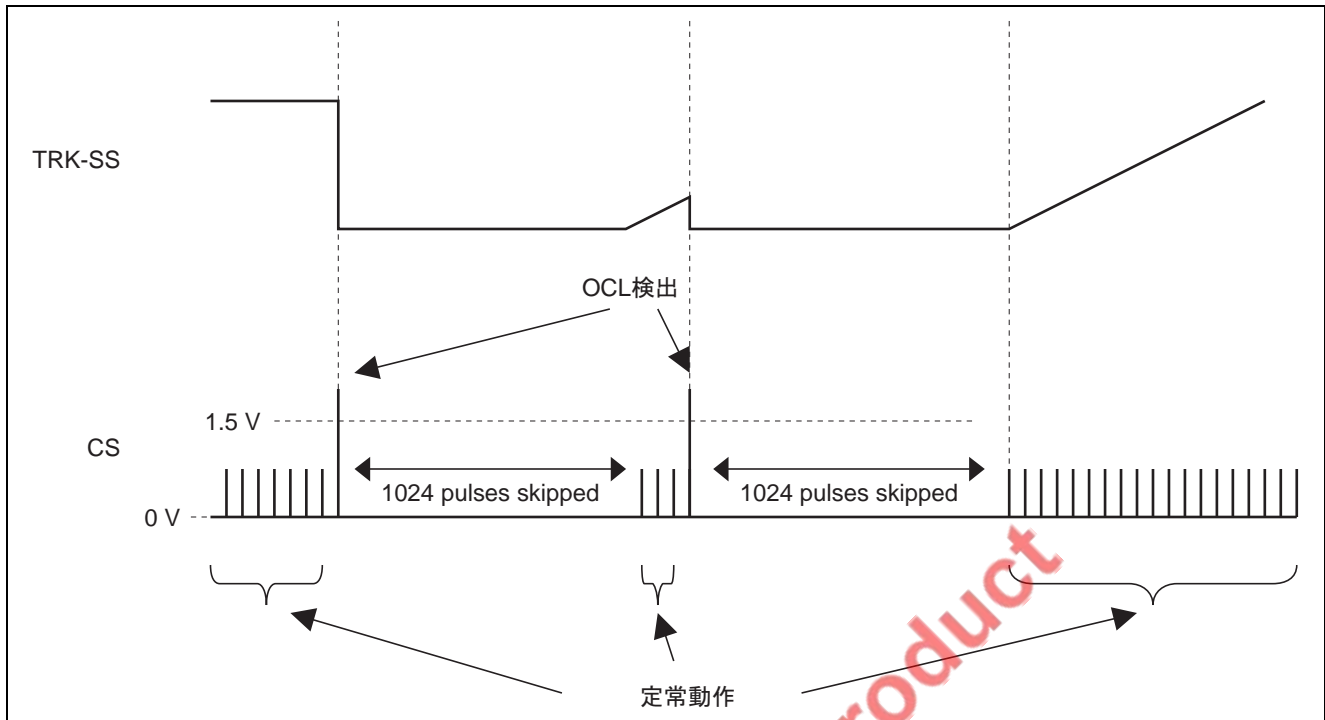
【注】 信号の伝搬遅延時間は無視して表現しています。

3. スレーブデバイス動作 (2 フェーズ動作)



【注】 信号の伝搬遅延時間は無視して表現しています。

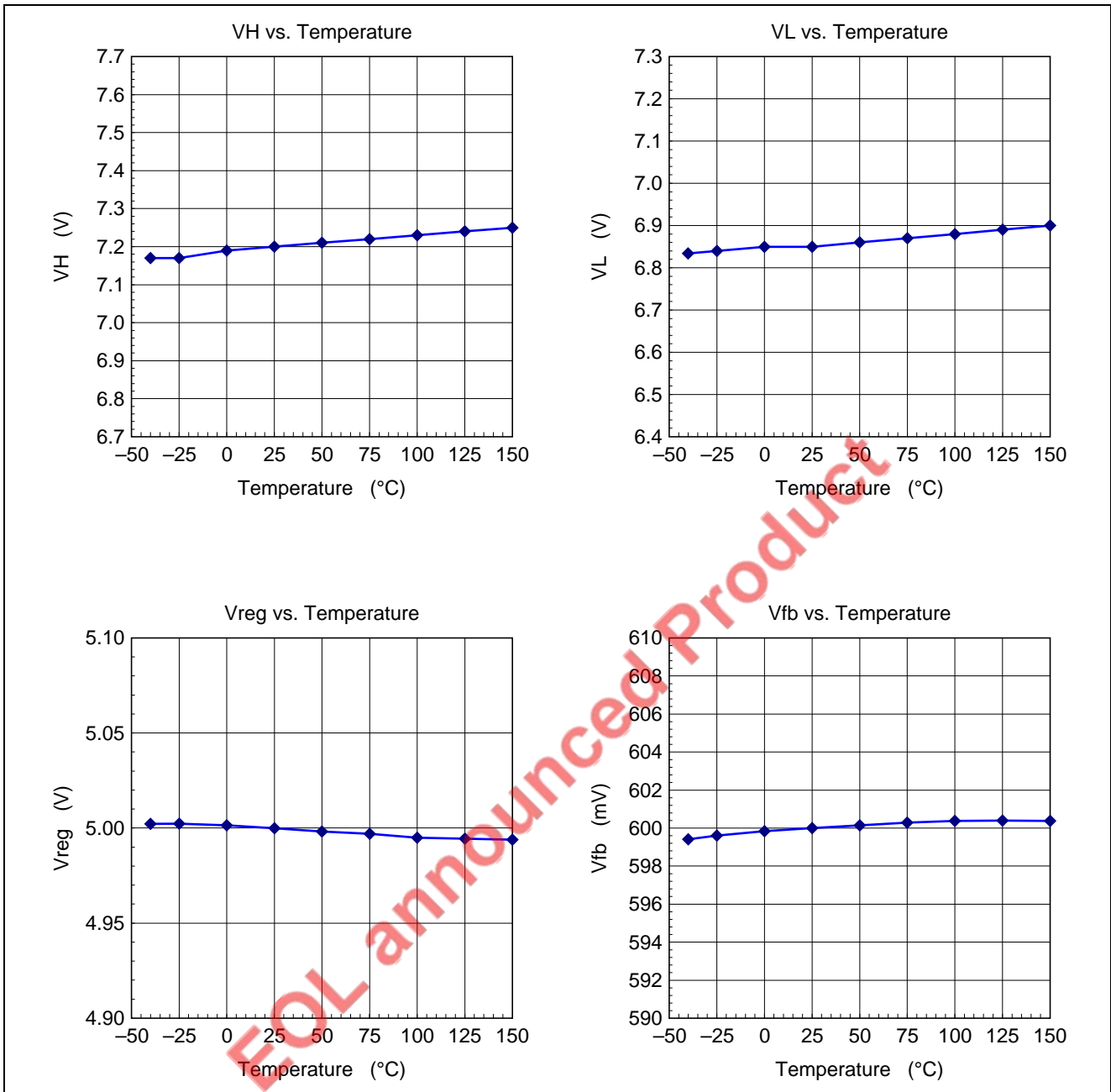
OCL Hiccup 動作

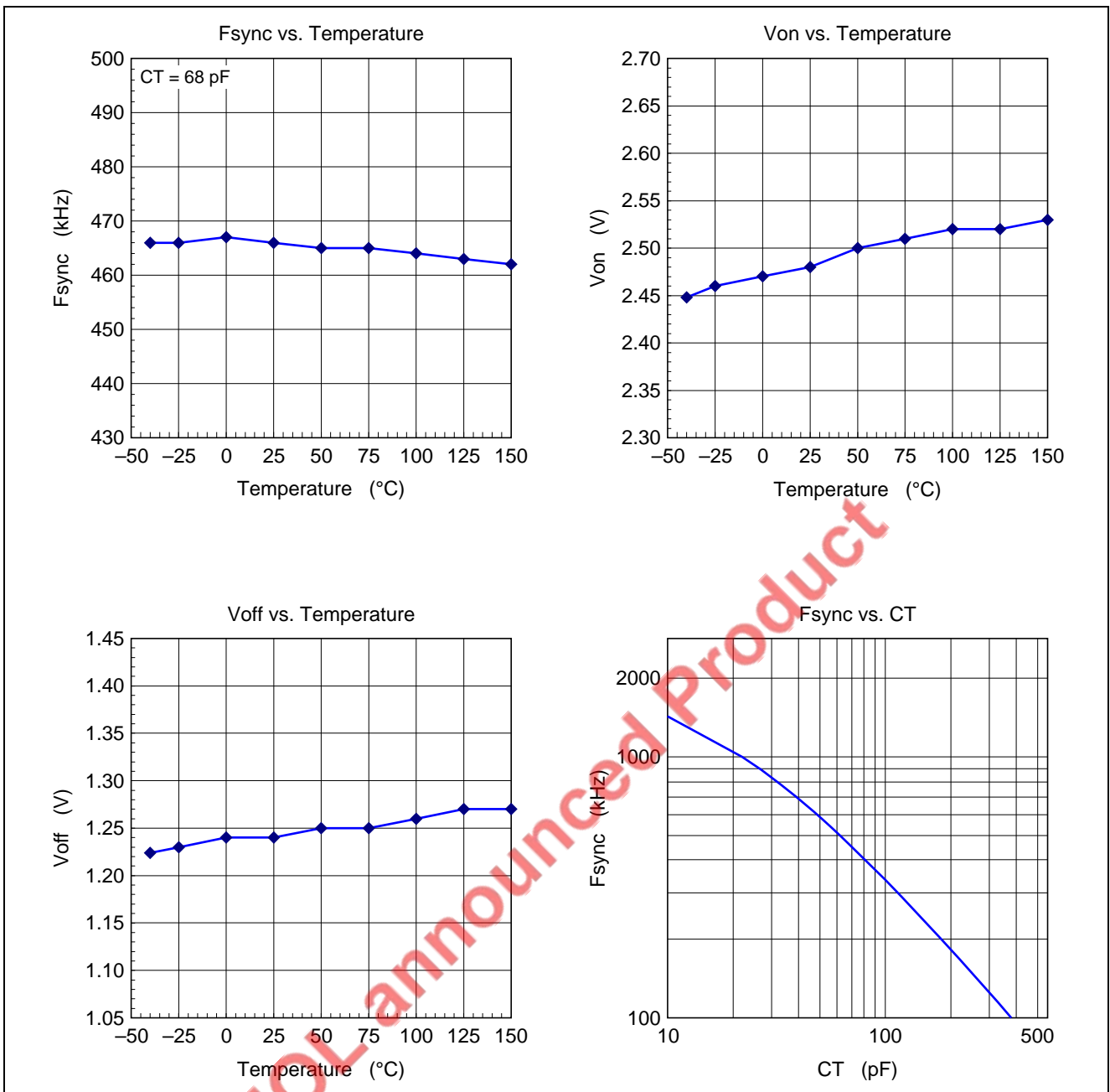


【注】 信号の伝搬遅延時間は無視して表現しています。

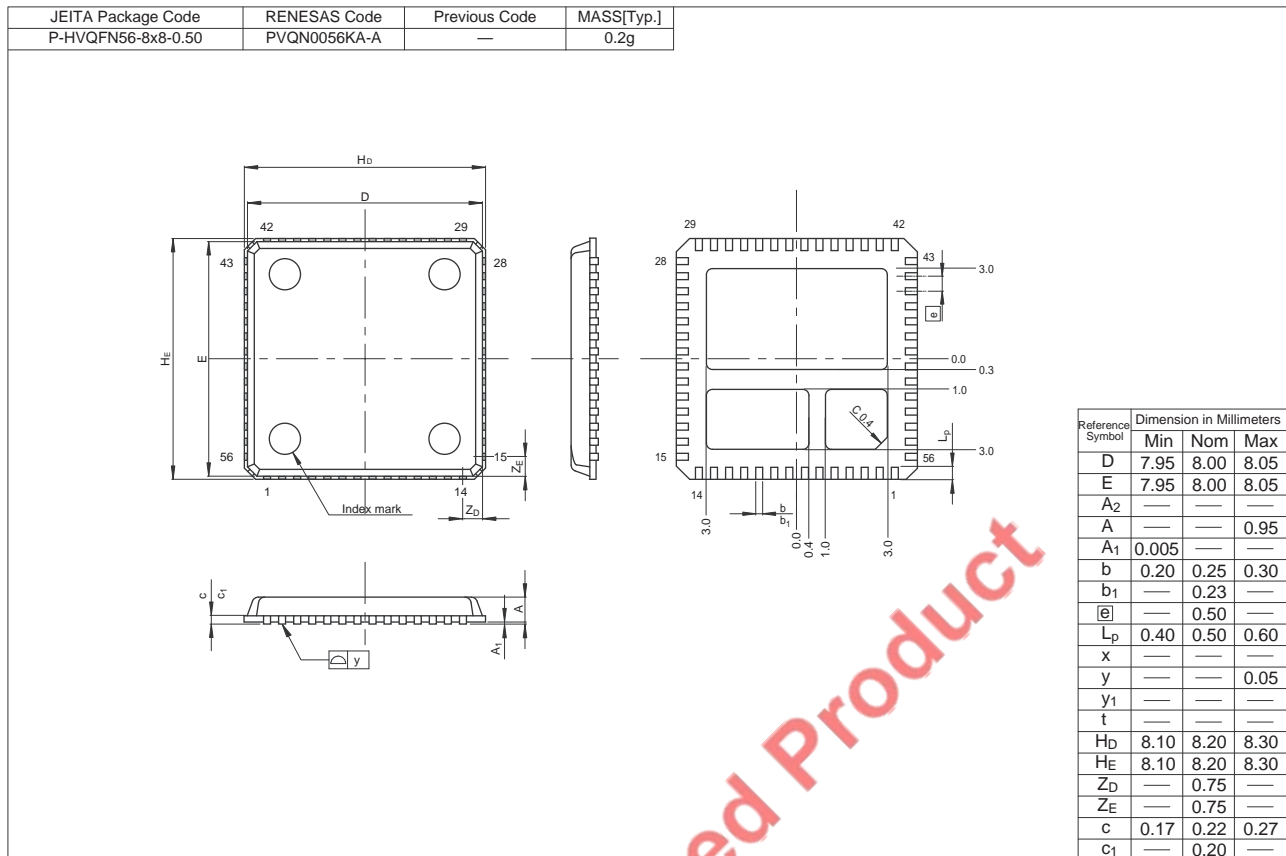
EOL announced Product

主特性





外形寸法図



発注型名

発注型名	数量	梱包形態
R2J20702NP#G3	2500 pcs	テーピングリール

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/inquiry>