

6A 出力、無負荷時ローパワー、高効率、同期型降圧レギュレータ

ISL8016

ISL8016 は、2.7 V から 5.5 V の入力電圧から最大で 6 A 出力を連続して得ることができる、モノリシックの高効率同期降圧 DC/DC コンバータです。出力電圧は 0.6 V から VIN の範囲で設定可能です。電流リミット値の設定機能、負電流保護機能、プリバイアススタートアップ、および過熱保護機能を備えており、信頼性の高い電源を構成することができます。電流制御アーキテクチャの採用によって高速な負荷変動応答と優れたループ安定性を実現しています。

ISL8016 は低オン抵抗の P チャンネル MOSFET および N チャンネル MOSFET をペアで内蔵し、高い効率を得るとともに外付け部品点数の削減を図っています。100% デューティサイクル動作が可能であり、6 A 出力時の電圧降下は 200 mV 未満です。スイッチング周波数を設定できるほか、外部クロック同期にも対応しているため、低ノイズが求められるアプリケーションにも適します。複数の ISL8016 を並列に接続して位相インターリーブ動作を行うと、入力ノイズおよび出力ノイズを低く保ちながら、出力が 6 A を超える電源回路を構成することも可能です。

軽負荷動作では不連続動作または強制連続動作に設定することができます。強制連続動作にはノイズと RF 干渉を抑制できるというメリットがあり、一方の不連続動作には軽負荷時のスイッチング損失が少なく高い効率が得られるというメリットがあります。

ISL8016 は、放熱性能の高い放熱パッド付きリードフレームで構成された、3 mm×4 mm サイズの 20 リード QFN 鉛フリーパッケージで供給されます。電源回路全体を 1 平方センチ以下で構成可能です。

固定出力電圧品はお客様指定による特注仕様に対応しています。詳細は 2 ページの「注文情報」を参照してください。

特長

- 効率最大 97% の高効率同期降圧レギュレータ
- 温度 / 負荷 / ライン変動に対して精度 1% の電圧リファレンス
- 固定電圧出力品を用意
- ±10% の電圧マーキング機能
- 任意の電流リミット値を設定可能
- カレントシェア機能
- プリバイアス負荷状態でスタートアップ可能
- 1 ms または外部設定のソフトスタート回路内蔵、内部補償または外部補償
- 停止時の出力コンデンサのソフトストップ放電
- スwitching 周波数を 500 kHz から 4 MHz の範囲で設定可能（デフォルト 1 MHz）
- 最高 4MHz の外部クロックに同期可能、マスターとスレーブ間の位相シフト機能
- ピーク電流制限、Hiccup モード短絡保護、および過温度保護

アプリケーション

- DC/DC POL モジュール
- マイクロコントローラ / マイクロプロセッサ、FPGA、DSP の電源
- ルータやネットワークスイッチのプラグイン DC/DC モジュール
- ポータブル計装機器

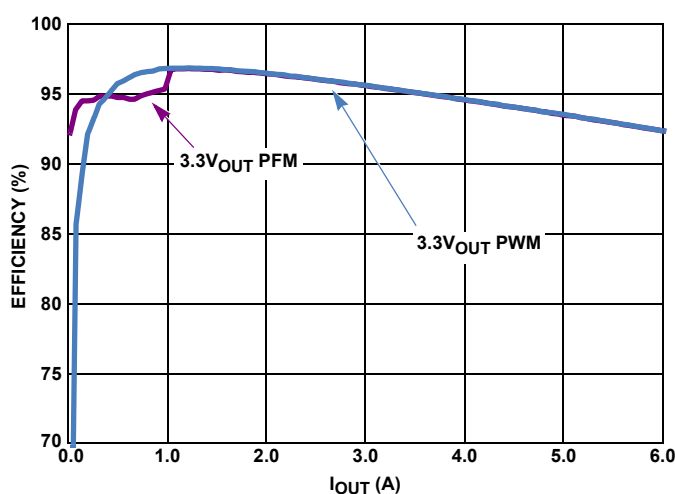


図 1. 効率特性、T = +25°C、VIN = 5V

注文情報

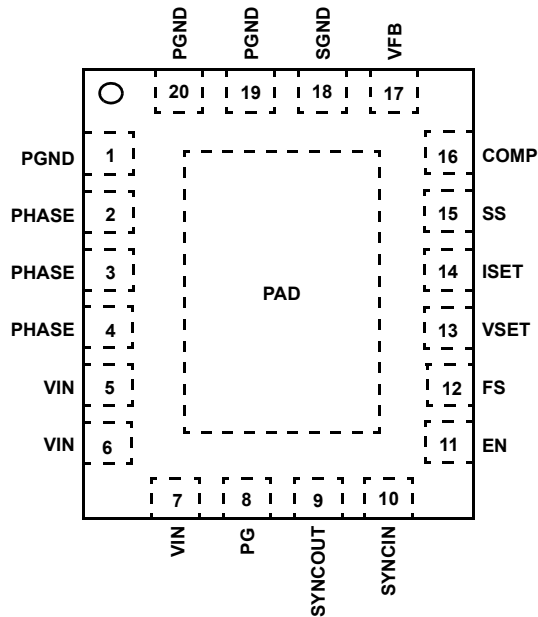
部品番号 (備考 1, 2, 3)	マーキング	出力電圧 (V)	温度範囲 (°C)	パッケージ (鉛フリー)	パッケージの 外形図
ISL8016IRAJZ	016A	出力電圧可変	-40 ~ +85	20 Ld 3x4 QFN	L20.3x4
ISL8016IR12Z	016W	1.2V	-40 ~ +85	20 Ld 3x4 QFN	L20.3x4
ISL8016IR15Z	016B	1.5V	-40 ~ +85	20 Ld 3x4 QFN	L20.3x4
ISL8016IR18Z	016C	1.8V	-40 ~ +85	20 Ld 3x4 QFN	L20.3x4
ISL8016IR25Z	016F	2.5V	-40 ~ +85	20 Ld 3x4 QFN	L20.3x4
ISL8016IR33Z	016N	3.3V	-40 ~ +85	20 Ld 3x4 QFN	L20.3x4

備考：

1. テープ&リールは部品番号の末尾に「-T*」を付加してください。リールの詳細仕様については Technical Brief 「[Tape and Reel Specification for Integrated Circuit \(TB347\)](#)」を参照してください。
2. これら鉛フリーのプラスチックパッケージ製品には、専用の鉛フリー素材、モールド素材、ダイアタッチ素材を採用するとともに、端子には亜鉛 100% の梨地メッキとアニーリングを実施しています (RoHS 指令に準拠するとともに SnPb ハンダ付け作業および鉛フリーハンダ付け作業とも互換性のある e3 端子仕上げ)。インターシルの鉛フリー製品は鉛フリー・ピークリフロー温度において MSL 分類に対応し、この仕様は IPC/JEDEC J STD-020 の鉛フリー要件と同等か上回るものです。
3. 吸湿性レベル (MSL) については [ISL8016](#) のデバイス情報ページを参照してください。MSL の詳細については Technical Brief 「[Guidelines for Handling and Processing Moisture Sensitive Surface Mount Devices \(TB363\)](#)」を参照してください。

ピン配置

ISL8016
(20 LD QFN)
上面図



ピンの説明

ピン番号	名称	説明
1, 19, 20	PGND	電源グランド。
2, 3, 4	PHASE	スイッチノード。インダクタの片側端子に接続します。
5, 6, 7	VIN	入力電源電圧。電源グランドとの間に 22 μ F のセラミックコンデンサを 2 個接続します。
8	PG	オープンドレイン出力のパワーグッド。10 k Ω から 100 k Ω の範囲の抵抗で VIN にプルアップします。パワーオン時または EN ピンを High にすると、出力がレギュレーション電圧に到達してから 1 ms 後に PG がハイインピーダンスになります。
9	SYNCOUT	内部クロックか SYNCIN の立ち上がりエッジでターンオンする 250 μ A の定電流出力です。SYNCOUT ピンの電圧が 1 V に達すると、リセット回路が有効になって SYNCOUT を 0 V に放電します。PFM の軽負荷時には静止電流を抑えるため SYNCOUT は 0 V に維持されます。
10	SYNCIN	モード選択ピン。PWM モードにするには High レベルまたは入力電圧 VIN を与えます。PFM モードにするには Low レベルを与えるかグランドに接続します。立ち上がりエッジをトリガーとして外部同期を行うには、外部のファンクションジェネレータを接続します。開放のときに不定レベルにならないよう、1 M Ω の内部抵抗でプルダウンされています。
11	EN	レギュレータイネーブル。High を与えるとレギュレータ出力が有効になります。Low を与えると IC はシャットダウンし出力コンデンサは放電します。開放のときに不定レベルにならないよう、1 M Ω の内部抵抗でプルダウンされています。
12	FS	FS ピンとグランド間に接続した抵抗 R_{FS} によって発振回路のスイッチング周波数を設定します。設定可能な動作周波数範囲は 500 kHz から 4 MHz です。FS を VIN に接続すると、内部補償が有効になり、スイッチング周波数はデフォルトの 1 MHz に設定されます。
13	VSET	レギュレータの出力マーージング機能を設定します。SGND に接続すると出力電圧は 10% 下がり、VIN を与えると 10% 上がります。開放ではマーージング制御は行われません。
14	ISET	レギュレータのピーク出力電流リミットおよび SKIP 電流リミットを設定します。SGND に接続すると 2 A、VIN に接続すると 4 A、開放では 6 A にそれぞれ設定されます。
15	SS	ソフトスタート時間を設定します。SGND に接続すると出力電圧はデフォルトの 1 ms をかけて上昇します。ソフトスタート時間を変更するには SS と SGND 間にコンデンサを接続します。デバイスあたり 33 nF 以上の容量を使用してはなりません。
16, 17	COMP, VFB	レギュレータの帰還ネットワークである VFB ピンは、内部でトランスコンダクタンス誤差アンプの反転入力に接続されています。FS ピンに外部抵抗を接続すると、COMP ピンは誤差アンプの出力になります。内蔵補償回路を使う場合 (FS = VIN) は COMP ピンは SGND に接続してください。出力電圧は VFB ピンに接続した外付け分圧抵抗で設定します。適切な分圧回路によって、リファレンス電圧である 0.6 V から入力電圧である VIN の範囲で、出力電圧を設定することができます。ほとんどのアプリケーションでは内部補償回路のままで十分ですが、一部の回路では補償回路を外部に構成したほうが高い性能が得られます。VFB ピンの電圧は、レギュレーションの制御だけではなく、PG のステート決定にも使われます。固定出力電圧品を用いる場合は VFB には VOUT を接続してください。
18	SGND	信号グランド。
	EPAD	放熱パッドは所望の電気的特性を得るために SGND ピンに接続してください。パッド下面にはグランド層に接続されているビアをできるだけ多く設けて放熱性能を高めてください。

アプリケーションの代表例

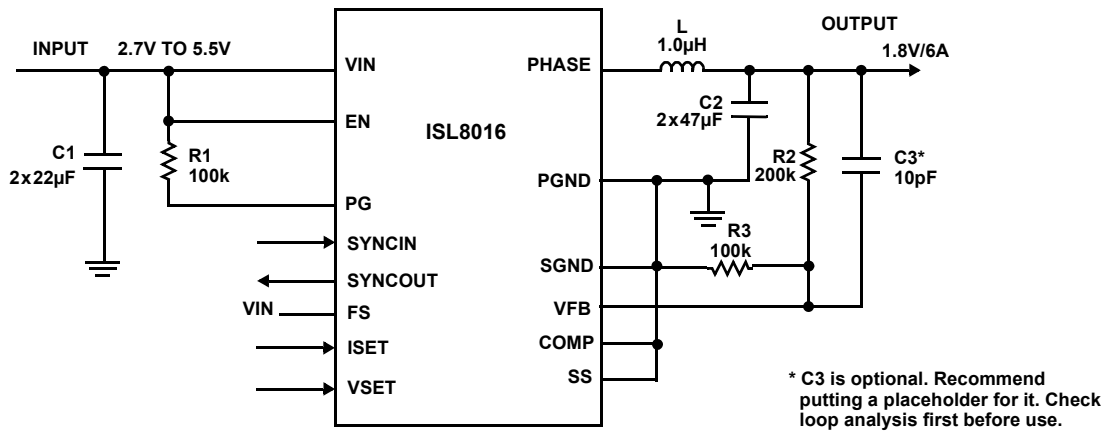


図 2. アプリケーションの一例：シングルチップ構成、6 A 出力

表 1. 部品定数の一覧

V _{OUT}	0.8V	1.2V	1.5V	1.8V	2.5V	3.3V	3.6V
C1	44µF	44µF	44µF	44µF	44µF	44µF	44µF
C2 (or C8)	2x47µF	2x47µF	2x47µF	2x47µF	2x47µF	2x47µF	2x47µF
C3 (or C5)	10pF	10pF	10pF	10pF	10pF	10pF	10pF
L1 (or L2)	0.47~1µH	0.47~1µH	0.47~1µH	0.68~1.5µH	0.68~1.5µH	1~2.2µH	1~2.2µH
R2 (or R5)	33k	100k	150k	200k	316k	450k	500k
R3 (or R6)	100k	100k	100k	100k	100k	100k	100k

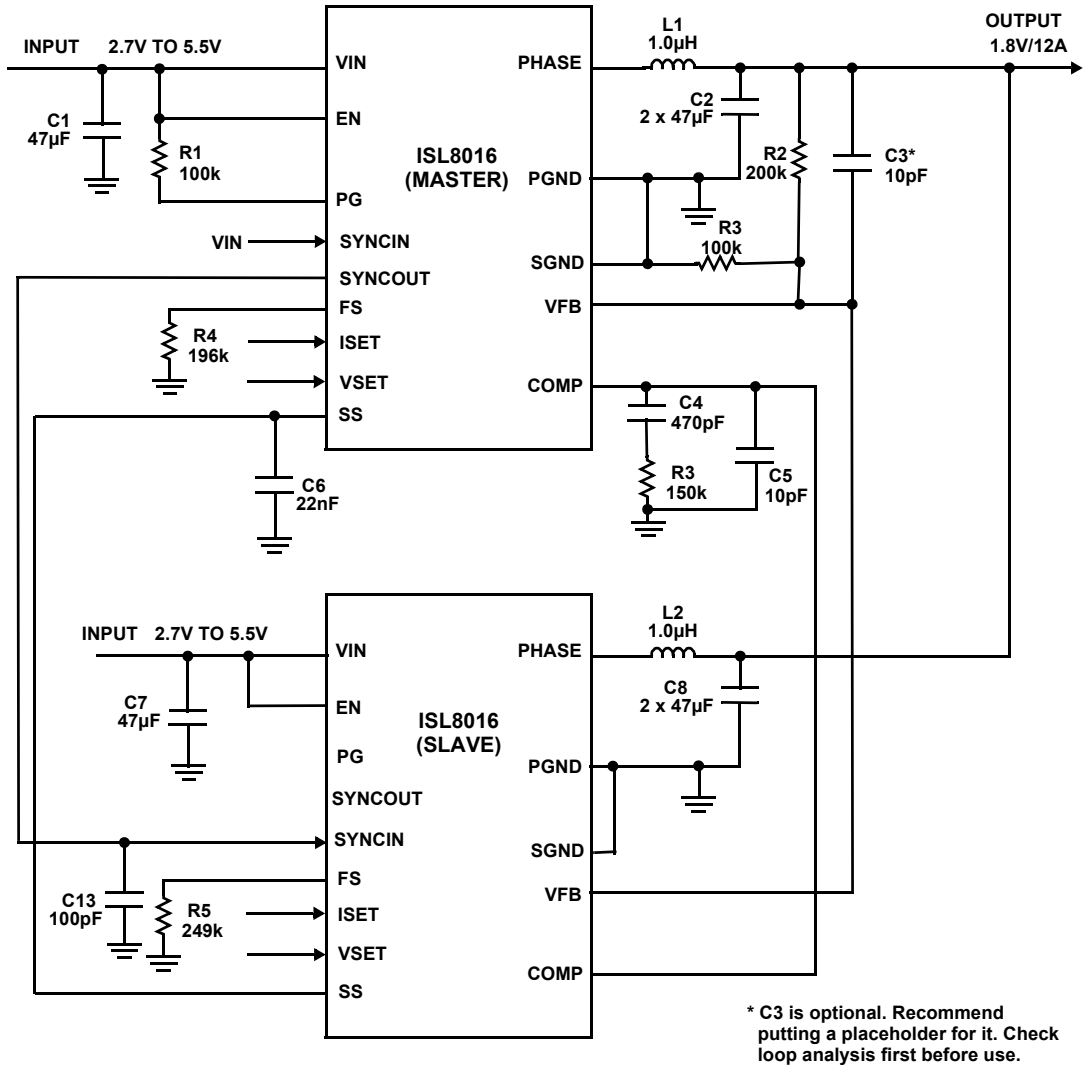


図 3. アプリケーションの一例：2 チップ構成、12 A 出力

ブロック図

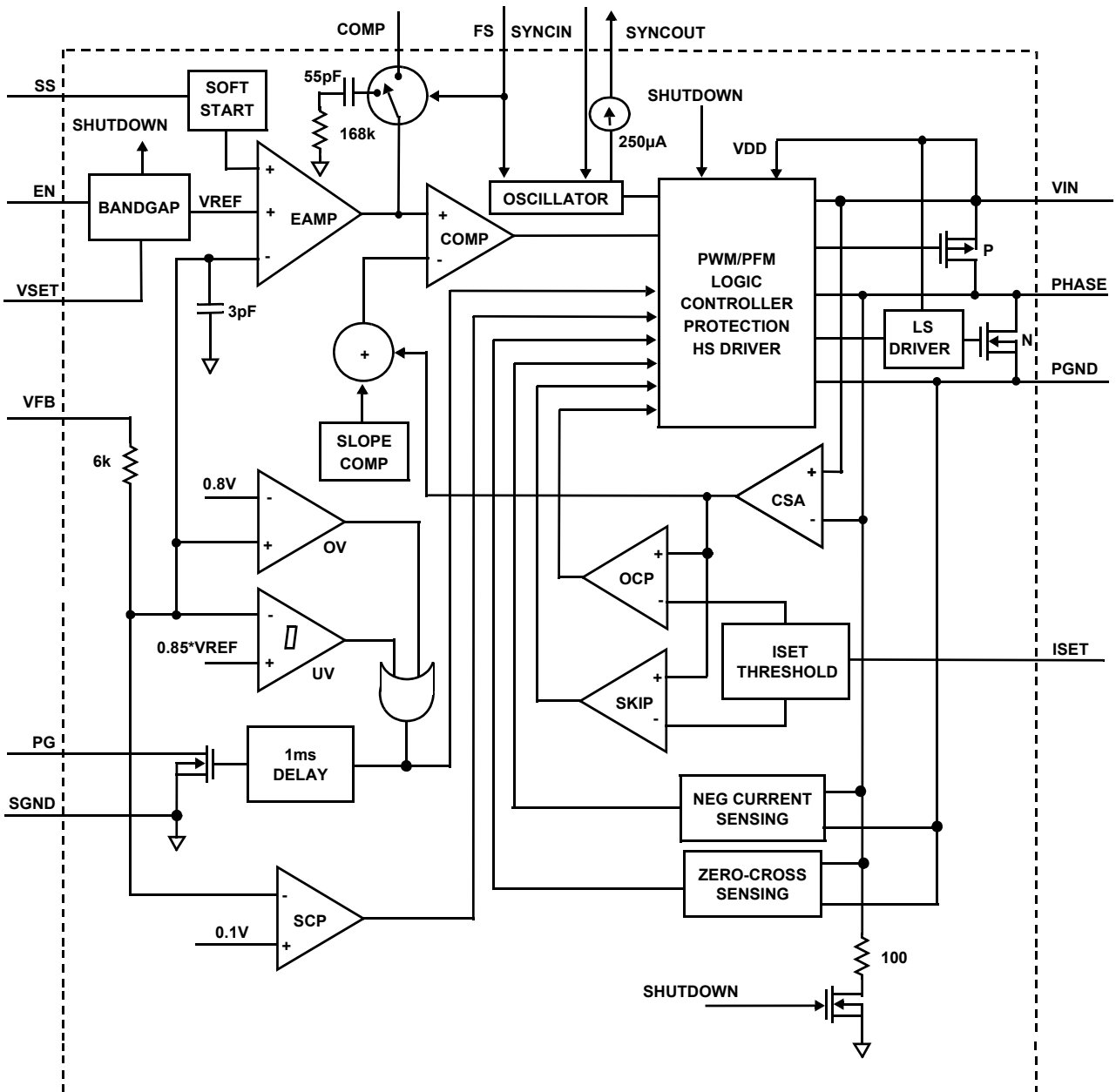


図 4. 機能ブロック図

絶対最大定格 (グランド基準)

VIN-0.3V ~ +5.8V (DC) または +7V (20ms)
 EN, FS, ISET, PG, SYNCOUT, SYNCIN VFB, VSET..... -0.3V ~ VIN+0.3V
 PHASE ... -1.5V (100ns)/-0.3V (DC) ~ +6.5V (DC) または +7V (20ms)
 COMP, SS.....-0.3V ~ +2.7V
 ESD 定格
 人体モデル (JESD22-A114 にて試験) 3kV
 機械モデル (JESD22-A115 にて試験) 300V
 デバイス帯電モデル (JESD22-C101E にて試験) 1500V
 ラッチアップ (JESD-78A にて試験; クラス 2、レベル A)... .100mA @ +85°C

温度情報

熱抵抗 (代表値) θ_{JA} (°C/W) θ_{JC} (°C/W)
 3x4 QFN パッケージ (備考 4, 5) ... 42 5
 接合部温度範囲.....-55°C ~ +125°C
 保存温度範囲.....-65°C ~ +150°C
 鉛フリー・リフロープロファイル.....以下の URL を参照
<http://www.intersil.com/pbfree/Pb-FreeReflow.asp>

推奨動作条件

VIN 電源電圧範囲 2.7V ~ 5.5V
 負荷電流範囲..... 0A ~ 6A
 周囲温度範囲..... -40°C ~ +85°C

注意: 過度に長い期間にわたって最大定格点または最大定格付近でモジュールを動作させないでください。そのような動作条件を課すと製品の信頼性に影響が及ぶ恐れがあるとともに、保証の対象とはならない可能性があります。

備考:

- θ_{JA} はデバイスおよび放熱パッドを放熱効率の高い試験基板に実装し自由大気中で測定した値です。詳しくは Technical Brief 「[Thermal Characterization of Packaged Semiconductor Devices \(TB379\)](#)」を参照してください。
- θ_{JC} の測定における「ケース温度」位置は、パッケージ下面の放熱パッドの中心です。

アナログ仕様 特記のない限り、すべてのリミット値は「推奨動作条件」に対して規定されており、また TYP 値 (代表値) は次の条件で測定されています: 特記のない限り、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$, $V_{IN} = 3.6\text{V}$, $EN = V_{IN}$ 。TYP 値 (代表値) は $T_A = +25^\circ\text{C}$ における値です。太字のリミット値は動作温度範囲 -40°C から $+85^\circ\text{C}$ に対して適用されます。

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 6)	TYP	MAX (備考 6)	UNITS
INPUT SUPPLY						
VIN Undervoltage Lockout Threshold	VUVLO	Rising, no load		2.5	2.7	V
		Falling, no load	2.2	2.4		V
Quiescent Supply Current	I _{VIN}	SYNCIN = GND, no load at the output		70		μA
		SYNCIN = GND, no load at the output and no switches switching		70	90	μA
		SYNCIN = VIN, F _S = 1MHz, no load at the output		8	15	mA
Shut Down Supply Current	I _{SD}	SYNCIN = GND, V _{IN} = 5.5V, EN = low		5	7	μA
OUTPUT REGULATION						
Reference Voltage - ISL8016IRAJZ	V _{REF}	V _{SET} = V _{IN}	0.651	0.660	0.669	V
		V _{SET} = FLOAT	0.594	0.600	0.606	V
		V _{SET} = SGND	0.531	0.540	0.549	V
Output Voltage - ISL8016IR12Z	V _{VFB}	V _{SET} = FLOAT	1.188	1.200	1.212	V
Output Voltage - ISL8016IR15Z	V _{VFB}	V _{SET} = FLOAT	1.485	1.500	1.515	V
Output Voltage - ISL8016IR18Z	V _{VFB}	V _{SET} = FLOAT	1.782	1.800	1.818	V
Output Voltage - ISL8016IR25Z	V _{VFB}	V _{SET} = FLOAT	2.475	2.500	2.525	V
Output Voltage - ISL8016IR33Z	V _{VFB}	V _{SET} = FLOAT	3.266	3.300	3.333	V
Output Voltage Margining	V _{VFB}	V _{SET} = V _{IN} , Percent of OUTPUT changed	9.5	10	10.5	%
		V _{SET} = SGND, Percent of OUTPUT changed	-10.5	-10	-9.5	%
VFB Bias Current - ISL8016IRAJZ	I _{VFB}	VFB = 0.75V		0.1		μA
Fixed Output VFB Bias Current - ISL8016IRXXZ	I _{VFB}	V _{SET} = FLOAT, VFB = 10% above OUTPUT		6		μA
Line Regulation		V _{IN} = V _O + 0.5V to 5.5V (minimal 2.7V)		0.2		%/V
Soft-Start Ramp Time Cycle		SS = SGND		1		ms
Soft-Start Charging Current	I _{SS}	V _{SS} = 0.1V	1.4	1.8	2.2	μA

ISL8016

アナログ仕様 特記のない限り、すべてのリミット値は「推奨動作条件」に対して規定されており、また TYP 値（代表値）は次の条件で測定されています：特記のない限り、 $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, $V_{\text{IN}} = 3.6\text{V}$, $\text{EN} = V_{\text{IN}}$ 。TYP 値（代表値）は $T_A = +25^{\circ}\text{C}$ における値です。太字のリミット値は動作温度範囲 -40°C から $+85^{\circ}\text{C}$ に対して適用されます。（続き）

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 6)	TYP	MAX (備考 6)	UNITS
OVERCURRENT PROTECTION						
Current Limit Blanking Time	t_{OCON}			17		Clock pulses
Overcurrent and Auto Restart Period	$t_{\text{O这里OFF}}$			8		SS cycle
Positive Peak Current Limit	I_{PLIMIT}	$I_{\text{SET}} = \text{FLOAT}$	7.7	9.5	11.5	A
		$I_{\text{SET}} = V_{\text{IN}}$	5.5	6.5	8.0	A
		$I_{\text{SET}} = \text{SGND}$	3	4.0	5	A
Peak Skip Limit	I_{SKIP}	$I_{\text{SET}} = \text{FLOAT}$	1.6	2	2.4	A
		$I_{\text{SET}} = V_{\text{IN}}$	1.0	1.35	1.6	A
		$I_{\text{SET}} = \text{SGND}$		0.85		A
Zero Cross Threshold			-300		300	mA
Negative Current Limit	I_{NLIMIT}		-4.25	-3	-1.75	A
COMPENSATION						
Error Amplifier Trans-Conductance		$\text{FS} = V_{\text{IN}}$		100		$\mu\text{A}/\text{V}$
		FS with Resistor		200		$\mu\text{A}/\text{V}$
Trans-Resistance	RT		0.117	0.138	0.16	Ω
PHASE						
P-Channel MOSFET ON-Resistance		$V_{\text{IN}} = 5\text{V}$, $I_{\text{O}} = 200\text{mA}$		31	45	m Ω
		$V_{\text{IN}} = 2.7\text{V}$, $I_{\text{O}} = 200\text{mA}$		44	55	m Ω
N-Channel MOSFET ON-Resistance		$V_{\text{IN}} = 5\text{V}$, $I_{\text{O}} = 200\text{mA}$		19	35	m Ω
		$V_{\text{IN}} = 2.7\text{V}$, $I_{\text{O}} = 200\text{mA}$		25	50	m Ω
PHASE Maximum Duty Cycle				100		%
PHASE Minimum On-Time		SYNCIN = High			140	ns
OSCILLATOR						
Nominal Switching Frequency	Fsw	$\text{FS} = V_{\text{IN}}$	800	1000	1200	kHz
		FS with RS = 402k Ω	450	525	600	kHz
		FS with RS = 42.4k Ω	3300	3900	4500	kHz
SYNCIN Logic Low to High Transition Range			0.70	0.75	0.80	V
SYNCIN Hysteresis				0.15		V
SYNCIN Logic Input Leakage Current		$V_{\text{IN}} = 3.6\text{V}$		3.6	5	μA
SYNCOUT Charging Current	I_{SO}	PWM	210	250	290	μA
		PFM		0		μA
SYNCOUT Voltage Low					0.3	V
PG						
Output Low Voltage					0.3	V
Delay Time (Rising Edge)			0.5	1	2	ms
PG Pin Leakage Current				0.01	0.1	μA
OVP PG Rising Threshold				0.80		V
UVP PG Rising Threshold			80	85	90	%
UVP PG Hysteresis				5		%
PGOOD Delay Time (Falling Edge)				7		μs

ISL8016

アナログ仕様 特記のない限り、すべてのリミット値は「推奨動作条件」に対して規定されており、また TYP 値（代表値）は次の条件で測定されています：特記のない限り、 $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, $V_{\text{IN}} = 3.6\text{V}$, $\text{EN} = V_{\text{IN}}$ 。TYP 値（代表値）は $T_A = +25^{\circ}\text{C}$ における値です。太字のリミット値は動作温度範囲 -40°C から $+85^{\circ}\text{C}$ に対して適用されます。（続き）

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 6)	TYP	MAX (備考 6)	UNITS
ISET, VSET						
Logic Input Low					0.4	V
Logic Input Float			0.5		0.8	V
Logic Input High			0.9			V
Logic Input Leakage Current				0.1	1	μA
EN						
Logic Input Low					0.4	V
Logic Input High			0.9			V
EN Logic Input Leakage Current				0.1	1	μA
Thermal Shutdown				150		$^{\circ}\text{C}$
Thermal Shutdown Hysteresis				25		$^{\circ}\text{C}$

備考：

- データシート記載のリミット値への準拠性は以下のいずれかで保証されています。製造試験、特性評価、または回路設計。

代表的な動作特性

特記のない限り、動作条件は次のとおりです： $T_A = +25^\circ\text{C}$, $V_{IN} = 5\text{V}$, $EN = 3.3\text{V}$,

$\text{SYNCIN} = V_{IN}$, $L = 1.0\mu\text{H}$, $C_1 = 2 \times 22\mu\text{F}$, $C_2 = 4 \times 22\mu\text{F}$, $V_{OUT} = 1.8\text{V}$, $I_{OUT} = 0\text{A} \sim 6\text{A}$

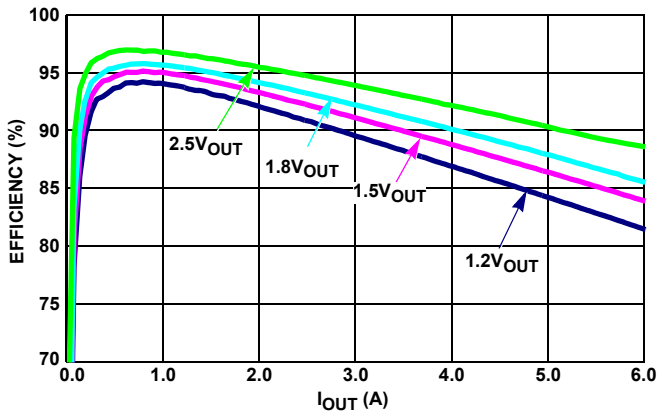


図 5. 効率 vs 負荷電流 (1 MHz、3.3 V_{IN} 、PWM)

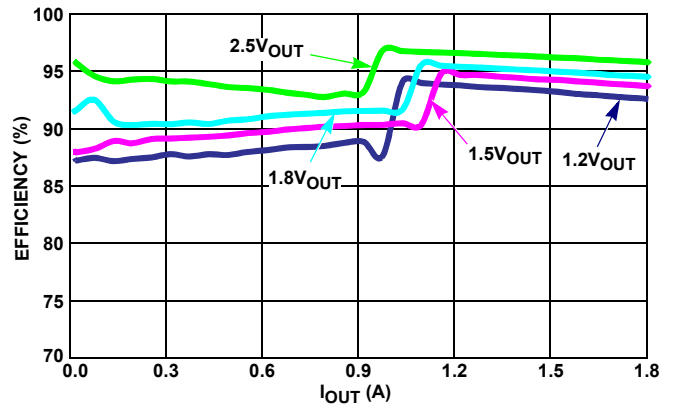


図 6. 効率 vs 負荷電流 (1 MHz、3.3 V_{IN} 、PFM)

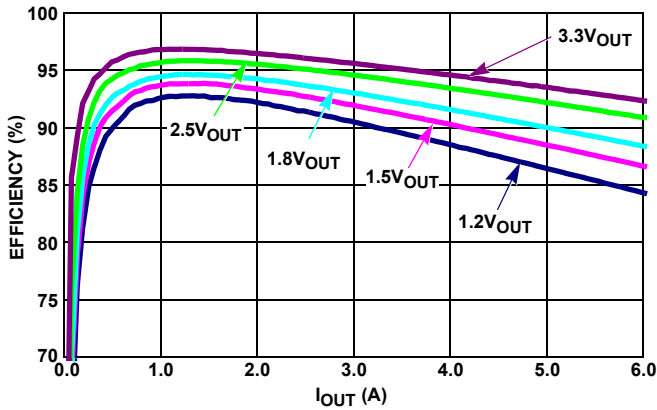


図 7. 効率 vs 負荷電流 (1 MHz、5 V_{IN} 、PWM)

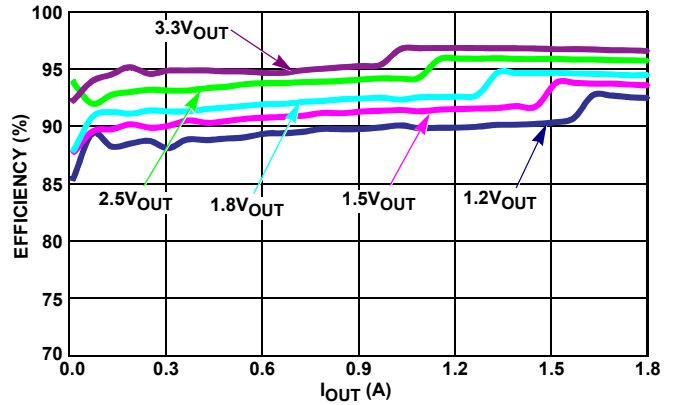


図 8. 効率 vs 負荷電流 (1 MHz、5 V_{IN} 、PFM)

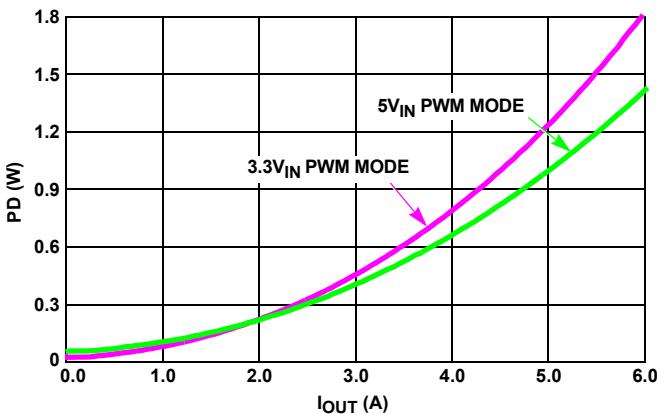


図 9. 消費電力 vs 負荷電流 (1 MHz、 $V_{OUT} = 1.8\text{V}$)

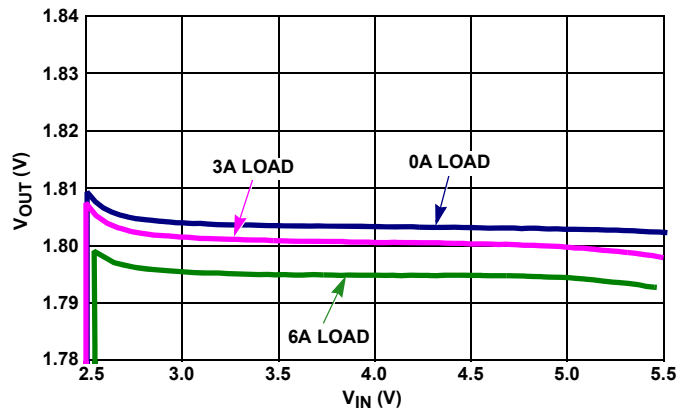


図 10. V_{OUT} レギュレーション vs V_{IN} (PWM、 $V_{OUT} = 1.8\text{V}$)

代表的な動作特性

特記のない限り、動作条件は次のとおりです： $T_A = +25^\circ\text{C}$, $V_{IN} = 5\text{V}$, $EN = 3.3\text{V}$, $SYNCIN = V_{IN}$, $L = 1.0\mu\text{H}$, $C_1 = 2 \times 22\mu\text{F}$, $C_2 = 4 \times 22\mu\text{F}$, $V_{OUT} = 1.8\text{V}$, $I_{OUT} = 0\text{A} \sim 6\text{A}$ (続き)

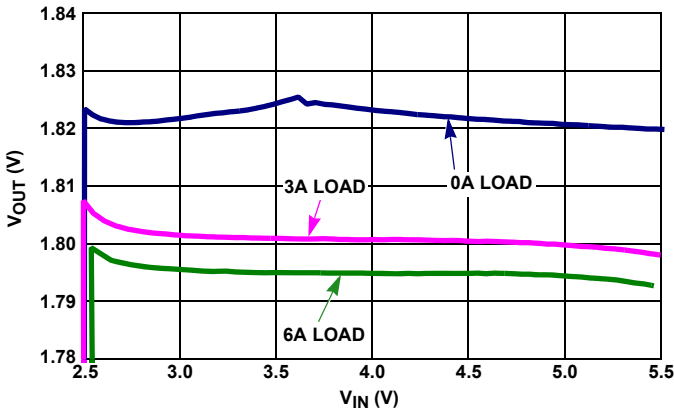


図 11. V_{OUT} レギュレーション vs V_{IN} (PFM, $V_{OUT} = 1.8\text{V}$)

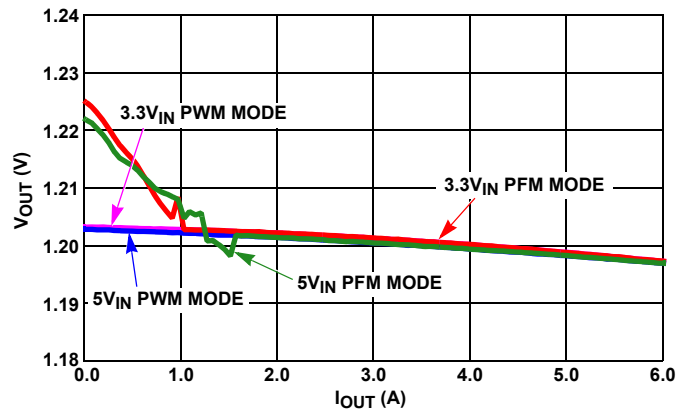


図 12. V_{OUT} レギュレーション vs V_{IN} (1 MHz, $V_{OUT} = 1.2\text{V}$)

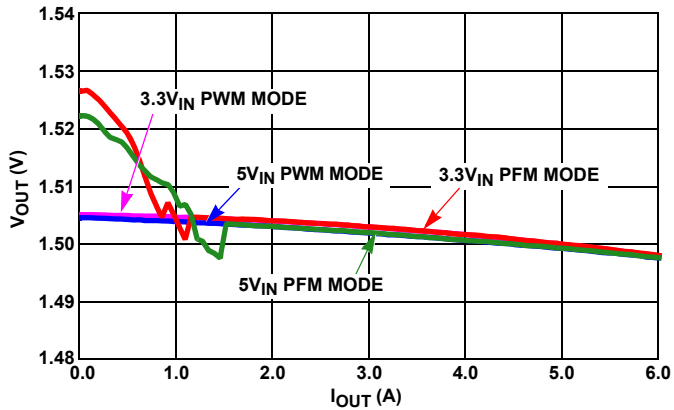


図 13. V_{OUT} レギュレーション vs V_{IN} (1 MHz, $V_{OUT} = 1.5\text{V}$)

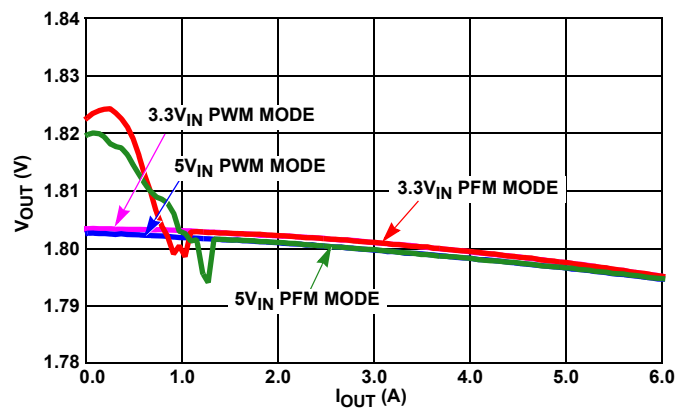


図 14. V_{OUT} レギュレーション vs V_{IN} (1 MHz, $V_{OUT} = 1.8\text{V}$)

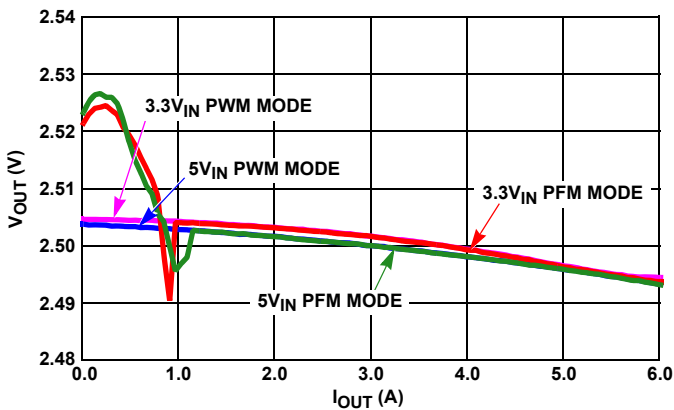


図 15. V_{OUT} レギュレーション vs V_{IN} (1 MHz, $V_{OUT} = 2.5\text{V}$)

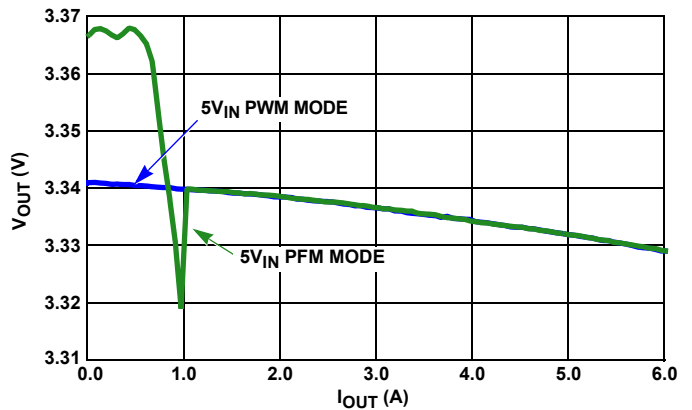


図 16. V_{OUT} レギュレーション vs V_{IN} (1 MHz, $V_{OUT} = 3.3\text{V}$)

代表的な動作特性 特記のない限り、動作条件は次のとおりです： $T_A = +25^\circ\text{C}$, $V_{IN} = 5\text{V}$, $EN = 3.3\text{V}$, $\text{SYNCIN} = V_{IN}$, $L = 1.0\mu\text{H}$, $C_1 = 2 \times 22\mu\text{F}$, $C_2 = 4 \times 22\mu\text{F}$, $V_{OUT} = 1.8\text{V}$, $I_{OUT} = 0\text{A} \sim 6\text{A}$ (続き)

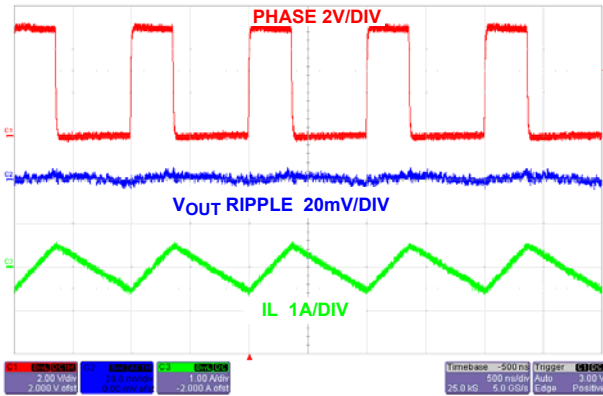


図 17. 無負荷での安定状態動作 (PWM)

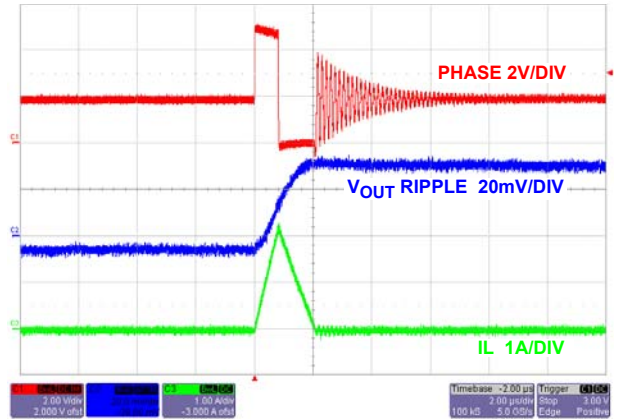


図 18. 無負荷での安定状態動作 (PFM)

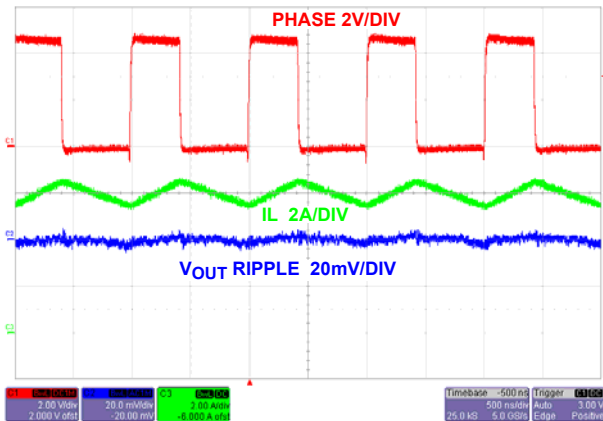


図 19. 全負荷での安定状態動作

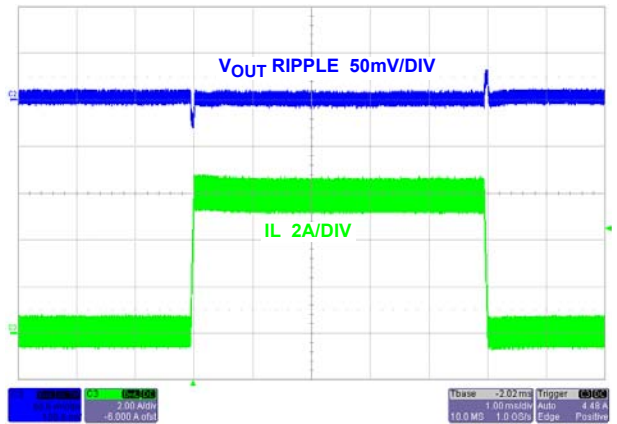


図 20. 負荷変動応答 (PWM)

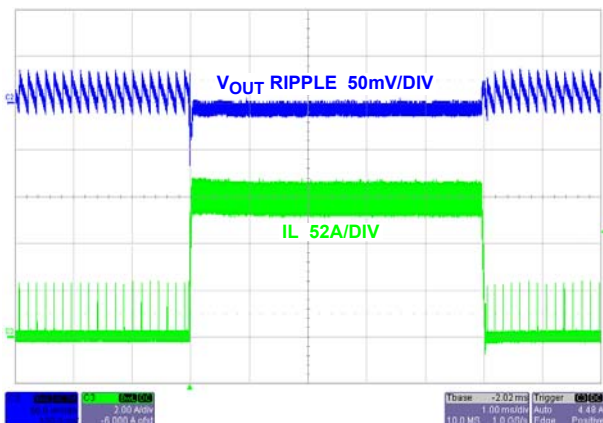


図 21. 負荷変動応答 (PFM)

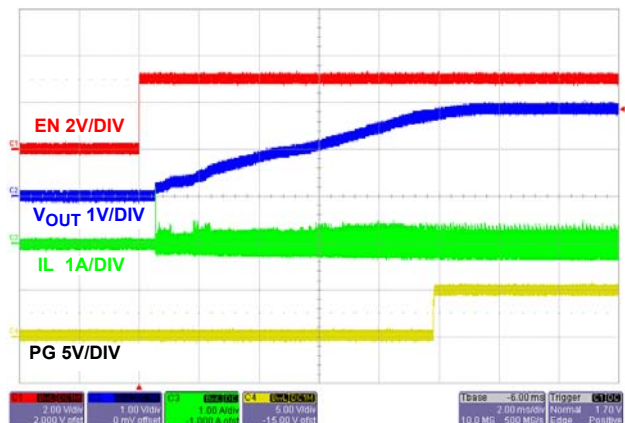


図 22. 無負荷時のソフトスタート (PWM)

代表的な動作特性 特記のない限り、動作条件は次のとおりです： $T_A = +25^{\circ}\text{C}$, $V_{IN} = 5\text{V}$, $EN = 3.3\text{V}$, $\text{SYNCIN} = V_{IN}$, $L = 1.0\mu\text{H}$, $C_1 = 2 \times 22\mu\text{F}$, $C_2 = 4 \times 22\mu\text{F}$, $V_{OUT} = 1.8\text{V}$, $I_{OUT} = 0\text{A} \sim 6\text{A}$ (続き)

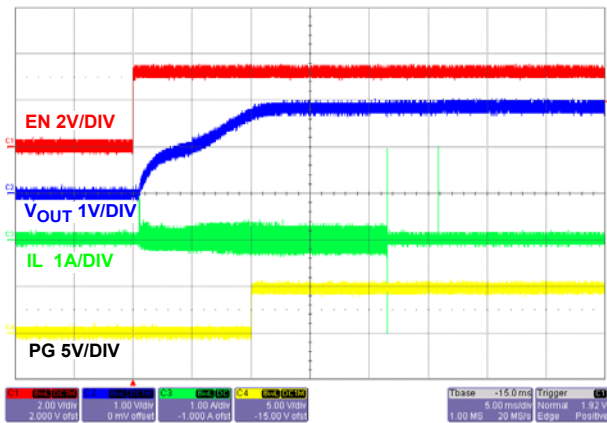


図 23. 無負荷時のソフトスタート (PFM)

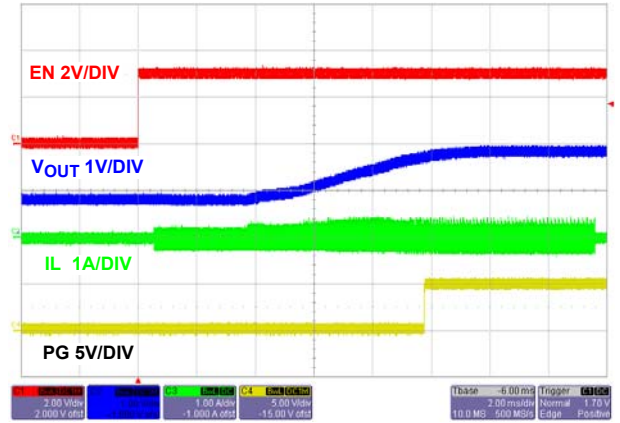


図 24. 1V プリバイアス時のソフトスタート

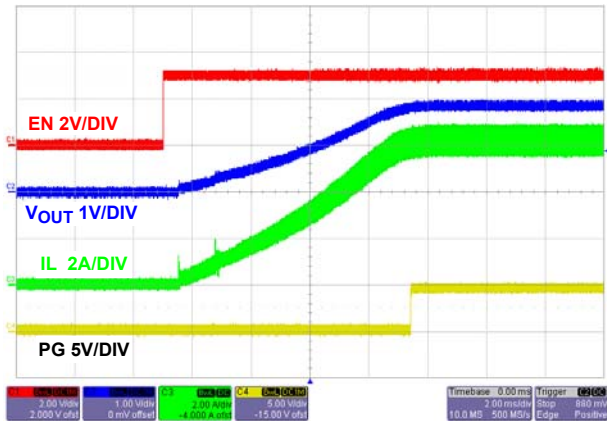


図 25. 全負荷時のソフトスタート

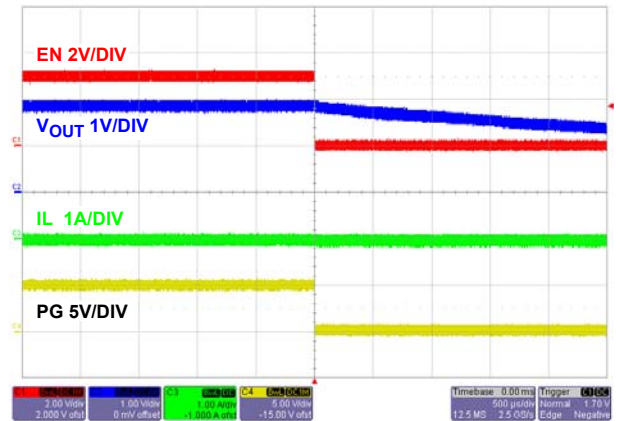


図 26. ソフト放電シャットダウン

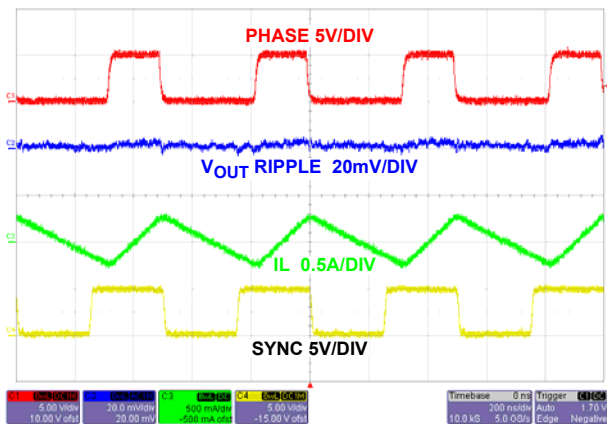


図 27. 無負荷時の安定状態動作、周波数 = 2 MHz

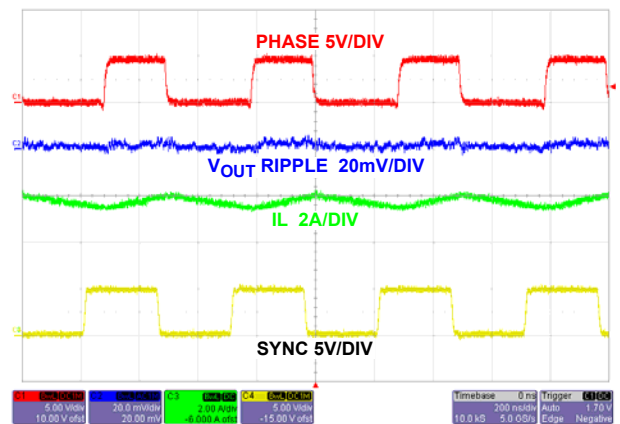


図 28. 全負荷時の安定状態動作、周波数 = 2 MHz

代表的な動作特性 特記のない限り、動作条件は次のとおりです： $T_A = +25^\circ\text{C}$, $V_{IN} = 5\text{V}$, $EN = 3.3\text{V}$, $\text{SYNCIN} = V_{IN}$, $L = 1.0\mu\text{H}$, $C_1 = 2 \times 22\mu\text{F}$, $C_2 = 4 \times 22\mu\text{F}$, $V_{OUT} = 1.8\text{V}$, $I_{OUT} = 0\text{A} \sim 6\text{A}$ (続き)

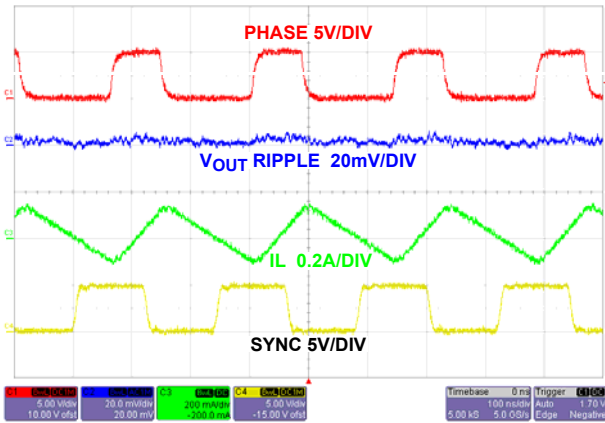


図 29. 無負荷時の安定状態動作、周波数 = 4 MHz

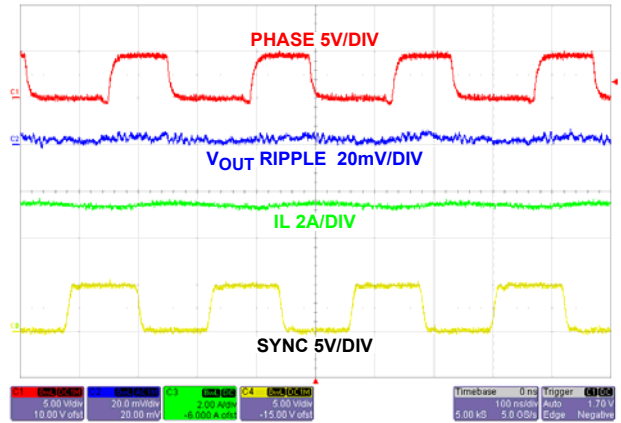


図 30. 全負荷時の安定状態動作、周波数 = 4 MHz (PWM)

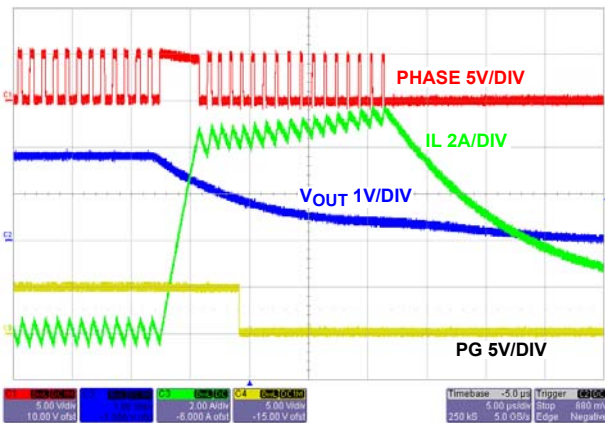


図 31. 出力短絡

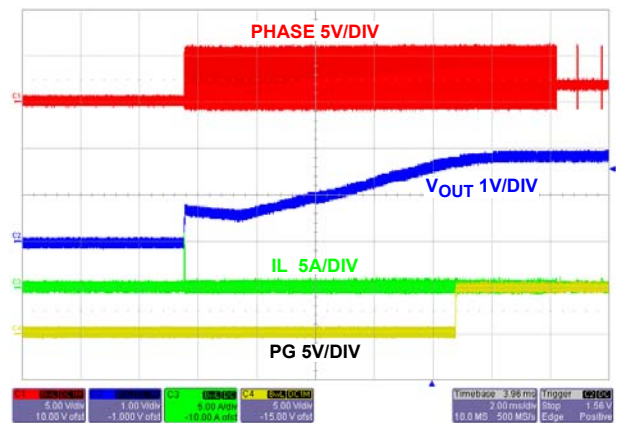


図 32. 出力短絡からの復帰

動作説明

ISL8016はバッテリー動作のハンドヘルド機器に適した降圧スイッチングレギュレータです。スイッチング周波数はFSピンをVINに接続したときにデフォルトの1 MHzに設定されます。FSとSGND間に抵抗を接続すれば500 kHzから4 MHzの範囲で設定可能です。強制PWMモード(SYNCINピンがHigh)を選択しない限り、レギュレータは軽負荷時にPFMで動作するとともに、スイッチング周波数を下げることができるだけ高い効率を確保します。このときの静止電流は代表値で70 μ Aです。

PWM コントロール方式

SYNCINピンにHigh (0.8 V以上) を与えると、ISL8016は出力電流に関らずPWMモードで動作します。ISL8016は電流モードのパルス幅変調(PWM)コントロール方式を採用し、高速な負荷変動応答とパルスごとの電流制御を実現しています。図4にブロック図を示します。電流ループは、発振回路、PWMコンパレータ、電流センス回路、および、電流ループの安定化に必要なスロープ補償回路で構成されます。スロープ補償は360 mV/Tsです。電流センス抵抗 R_t は代表値で0.138 V/Aです。電流ループ制御の基準電圧には誤差アンプ(EAMP)出力を利用しています。

PWM動作は発振回路が出力するクロックによって始まります。PWMサイクルの先頭でPチャンネルMOSFETはターンオンし、MOSFET電流は増加を始めます。電流アンプCSAの出力電圧とスロープ補償電圧との和が電流ループの制御リファレンス電圧に到達すると、PチャンネルMOSFETをターンオフしNチャンネルMOSFETをターンオンするように、PWMコンパレータはPWMロジックに信号を送出します。PWMサイクルの終了までNチャンネルMOSFETはオンの状態が維持されます。図33にPWM動作時の代表的な波形を示します。点線はスロープ補償ランプと電流センスアンプCSA出力の和を示しています。

ISL8016では電流ループに与える V_{EAMP} 電圧を制御して出力電圧のレギュレーションを行っています。バンドギャップ回路によって電圧ループには0.6 Vのリファレンス電圧が与えられます。また、帰還信号はVFBピンから与えられます。ソフトスタート回路ブロックはスタートアップ時にのみ作用し、詳細は後述します。誤差アンプは電圧誤差信号を電流出力に変換するトランスコンダクタアンプです。電圧ループは55 pFおよび168 k Ω で構成されるRCネットワークによって内部で補償されています。EAMPの最大電圧出力は2.4 Vで高精度にクランプされています。

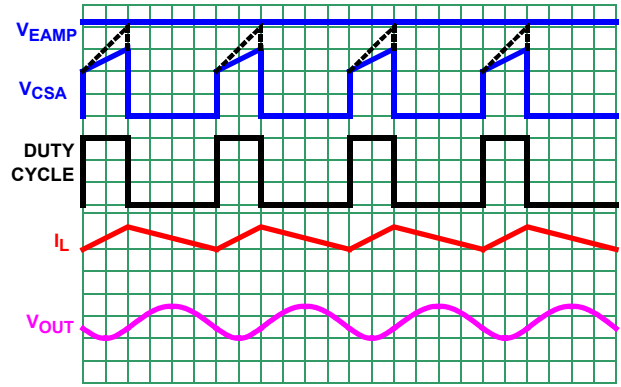


図 33. PWM の動作波形

SKIP モード

SYNCINピンにLow (0.4 V未満) を与えるとコンバータはPFMモードで動作します。ISL8016は負荷が軽い場合にパルススキップモードに移行し、スイッチング周波数を下げてもスイッチング損失を抑えます。図34にスキップモードの動作を示します。図4に示すゼロクロスセンス回路によって、NチャンネルMOSFET電流のゼロクロスを検出します。インダクタ電流が連続8サイクルにわたってゼロまたは負になったことが検出されると、レギュレータはスキップモードに移行します。この8検出サイクルのあいだ、インダクタ電流は負になってもかまいません。電流がゼロを超えたサイクルでカウンタはゼロにリセットされます。

スキップモードに移行すると、図34に示すように、SKIPコンパレータによってパルス変調が制御されます。この時点でも各パルスサイクルはPWMクロックに同期しています。PチャンネルMOSFETはクロックの立ち上がりエッジでターンオンし、出力電圧が公称レギュレーション電圧を1.5%上回るか電流がスキップ電流リミット値に達するとターンオフします。インダクタ電流は放電によって0 Aに下がりその値を保ちます。内部クロックはディセーブル状態になります。負荷電流によって出力コンデンサが放電されるため、出力電圧は緩やかに低下します。出力電圧が公称値まで低下すると、PチャンネルMOSFETは内部クロックの立ち上がりエッジで再びターンオンし、以上の動作を繰り返します。

出力電圧が公称電圧よりも1.5%低下すると、レギュレータは通常のPWMモード動作に復帰します。

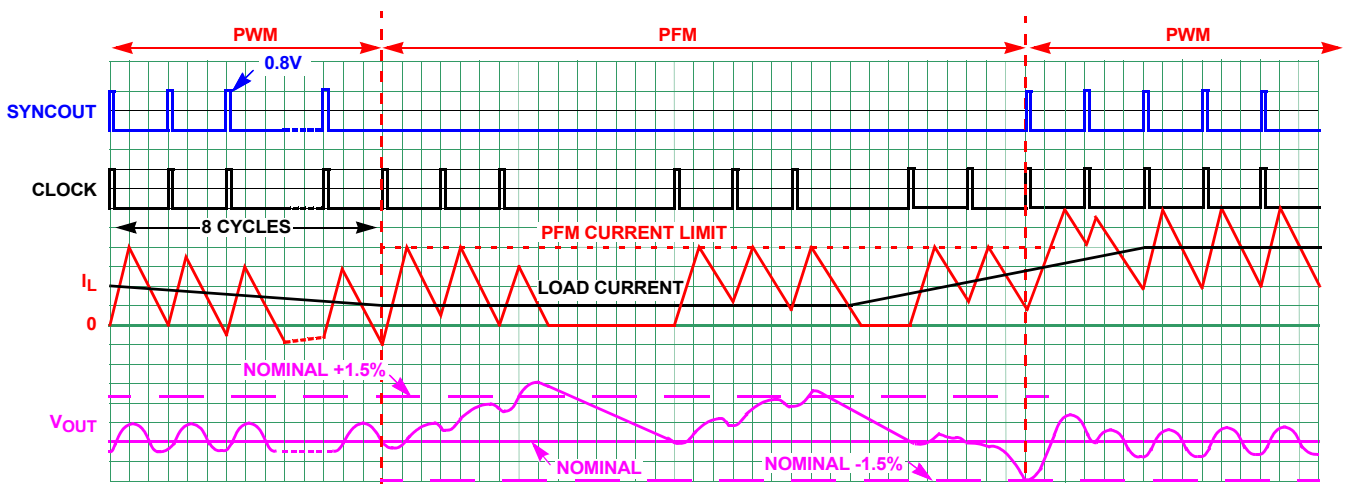


図 34. スキップモードの動作波形

スイッチング周波数の設定

FS ピンを VIN に接続すると、スイッチング周波数は 1 MHz 一定となり、また、内部補償が有効になります。一方、式 1 にもとづく抵抗を介して FS ピンを SGND に接続すると、500 kHz から 4 MHz の範囲でスイッチング周波数を設定することができます。

$$R_T[\text{k}\Omega] = \frac{220 \cdot 10^3}{f_{\text{osc}}[\text{kHz}]} - 14 \quad (\text{式} . 1)$$

測定したスイッチング周波数と抵抗 R_T との関係を図 35 に示します。VIN は 2.7 V および 5.5 V です。

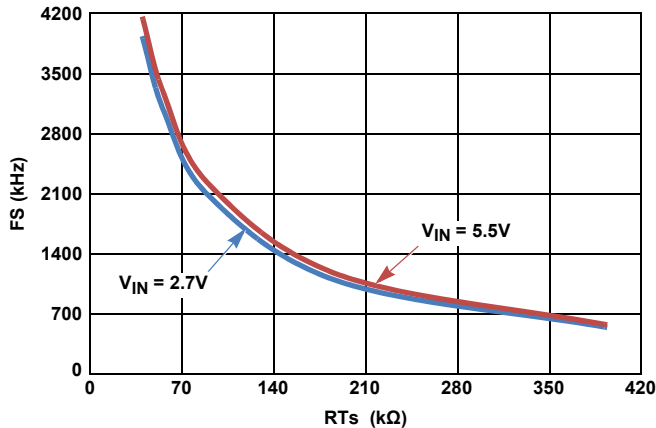


図 35. 周波数 vs RT

同期制御

ISL8016 は、SYNCIN ピンに与えた 500 kHz から 4 MHz の範囲の外部クロックに同期して動作させることができます。SYNCIN に与える周波数は内部クロック周波数よりも 50% 以上高くなければなりません。SYNCIN の立ち上がりエッジによって、PHASE パルスの立ち上がりエッジがトリガーされます。PHASE ノードのオン時間が 140 ns 以上あることを確認してください。

SYNCOUT はクロックまたは SYNCIN 信号 (周波数が高いほう) の立ち上がりエッジでトリガーされる 250 μ A 定電流のパルス信号出力で、スイッチング周波数のビート発生を防ぐために他の ISL8016 の同期に使用します。詳細は図 36 を参照してください。SYNCOUT パルスが 0.8 V スレッシュホールドに到達すると電流パルスは終了され、SYNCOUT ピンは放電して 0 V に低下します。レギュレータが軽負荷 PFM モードで動作しているときは SYNCOUT は 0 V になります。

マスター回路とスレーブ回路間で位相シフトを実装するには図 3 に示すようにコンデンサ C13 を追加します。図 3 でマスター (上) の SYNCOUT からスレーブ (下) の SYNCIN までの時間差は式 2 を用いて pF を単位として求められます。

$$C_{13}(\text{pF}) = 0.333 \cdot (t - 20)(\text{ns}) \quad (\text{式} . 2)$$

ここで、 t はマスター回路とスレーブ回路間の所望の位相シフト量で単位は ns です。プリント基板の寄生容量として 3 pF から 10 pF 程度を考慮する必要があります。

次のサイクルが始まるまでに SYNCOUT が放電に十分な時間を確保できるように、シフト量の最大は $1/\text{Fs} \cdot 100$ ns に制限されています。

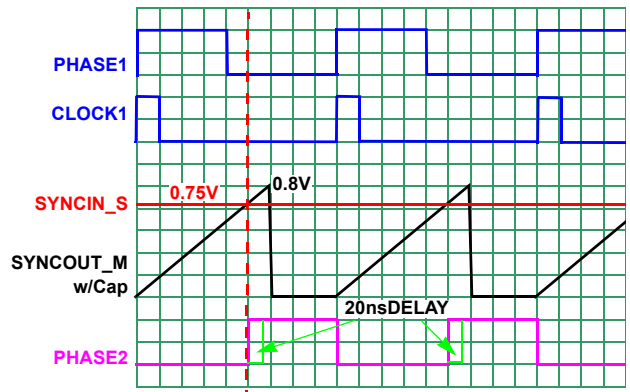


図 36. 外部同期動作の波形

1 MHz スwitching 動作時に、マスターとスレーブ間の位相シフト量と SYNCOUT ピンに接続した容量との関係を図 37 に示します。

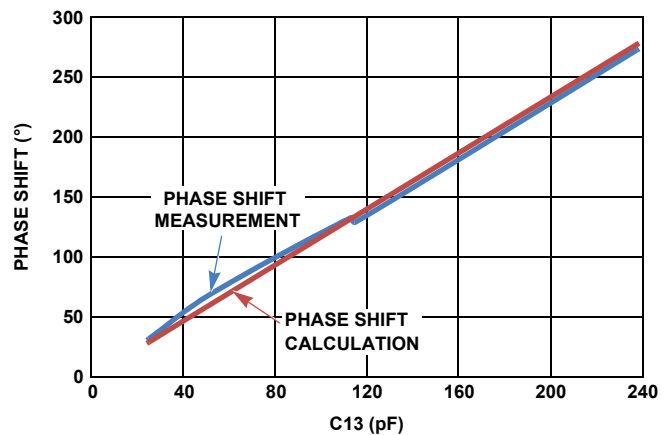


図 37. 位相シフト vs 容量

過電流に対する保護機能

図 4 に示すように、CSA 出力を OCP コンパレータでモニターする過電流保護機能を実装しています。P チャネル MOSFET 電流から CSA 出力に至る電流センス回路のゲインは 138 mV/A です。CSA 出力が ISET で設定されるスレッシュホールドに達すると、OCP コンパレータはトリップして P チャネル MOSFET を速やかにターンオフします。各 ISET 設定に対応する OCP スレッシュホールドは 7 ページの「アナログ仕様」を参照してください。ハイサイド MOSFET に流れる電流モニターする過電流機能によって、スイッチングコンバータは出力短絡から保護されます。

過電流状態が検出されると、ハイサイド MOSFET は速やかにターンオフし、次のスイッチングサイクルまでターンオンすることはありません。最初の過電流状態が検出されると過電流フォールトカウンタが 1 にセットされます。続くサイクルでも過電流状態が検出されると、過電流フォールトカウンタはインクリメントしていきます。17 サイクルにわたって連続して過電流が検出されると、レギュレータは過電流フォールト状態としてシャットダウンします。過電流フォールトが発生すると、レギュレータは 8 サイクル分のソフトスタート期間を待ってから、hiccup モードで再起動を試みます。8 サイクル分のソフトスタート待機時間が終わるとフォールトカウンタはリセットされ、ソフトスタートが再度実行されます。8 サイクル分のソフトスタート待機時間中に過電流状態が解消していれば、hiccup モードが終了したのち、出力はレギュレーション動作に戻ります。

負電流に対する保護機能

図 4 に示すように、過電流保護機能と同様に、ローサイド N チャンネル MOSFET を流れる電流をモニターする負電流保護機能を実装しています。インダクタ電流のバレー点電流が 4 連続サイクルにわたって -3 A を下回ると、P チャンネル MOSFET と N チャンネル MOSFET の両方をターンオフします。N チャンネル MOSFET に並列に接続された 100Ω 抵抗がオンになり、出力を放電してレギュレーションへの復帰を試みます。出力がレギュレーション範囲に入ればスイッチング制御が始まります。レギュレータは、必要に応じて、 $20\mu\text{s}$ にわたって PFM で動作してから PWM に切り替わります。

パワーグッド出力

PG ピンは、降圧レギュレータ出力電圧を常時モニターしているウィンドウコンパレータのオープンドレイン出力です。EN ピンに Low が与えられているとき、および、降圧レギュレータのソフトスタート期間中は、PG ピンは Low に駆動されます。ソフトスタートが終わって 1 ms 経過後に、出力電圧が VFB によって設定された公称レギュレーション電圧範囲内であれば、PG はハイインピーダンスになります。VFB が公称レギュレーション電圧から 15% 低下した場合、あるいは公称レギュレーション電圧から 0.8 V 高くなった場合、ISL8016 は PG を Low にドライブします。フォールト状態が発生した場合、フォールト状態が解消されるまで、ソフトスタートを試行しながら PG は Low の状態を維持します。パワーグッドとしてロジックレベルでの出力が必要な場合は、抵抗 $R1$ を追加して PG ピンを VIN にプルアップしてください。一般的なアプリケーションでは $100\text{ k}\Omega$ が適当です。

アンダーボルテージロックアウト (UVLO)

入力電圧がアンダーボルテージロックアウト (UVLO) スレッショルドを下回ると、レギュレータはディスエーブル状態になります。

ソフトスタート

ソフトスタートはスタートアップ中の突入電流を抑える機能です。ソフトスタート回路からランプリファレンス信号が出力され、誤差アンプの入力に与えられます。この電圧ランプによってインダクタ電流の増加と出力電圧の上昇が制限され、出力電圧は制御された状態で上昇します。VFB 電圧がソフトスタート開始時点において 0.1 V 未満の場合は、スイッチング周波数を 200 kHz に下げて、負荷が軽い場合に出力を滑らかに上昇させます。プリバイアス出力をサポートするために、ソフトスタート中はデバイスは SKIP モードで動作します。

SS ピンを SGND に接続した場合の内部ソフトスタート時間はおよそ 1 ms です。ソフトスタート時間を変更するには SS ピンと SGND の間にコンデンサを接続します。コンデンサ容量と内蔵の $1.6\mu\text{A}$ 電流源によってコンパレータのソフトスタート時間 t_{SS} が決まります。

$$C_{SS}[\mu\text{F}] = 3.33 \cdot t_{SS}[\text{s}] \quad (\text{式 } .3)$$

フォールト後にソフトスタートリセットを適切に実行するために、 C_{SS} は 33 nF 未満でなければなりません。

図 38 に、 C_{SS} 容量と出力ソフトスタート時間の関係を、実測値および計算値で示します。

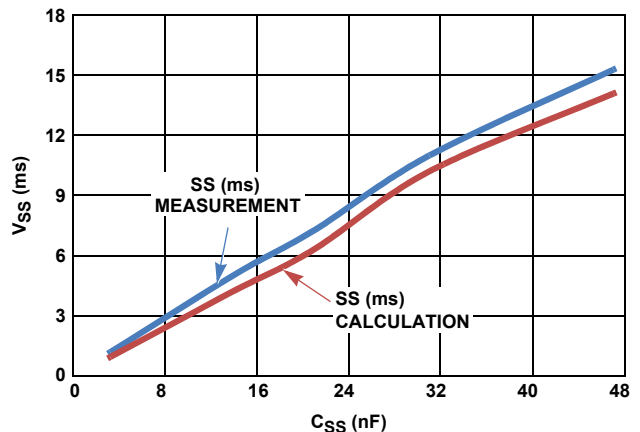


図 38. ソフトスタート時間 vs C_{SS}

イネーブル

電源シーケンスなどを目的にレギュレータのターンオンおよびターンオフを制御するにはイネーブル (EN) ピンを用います。レギュレータをイネーブルにすると、バンドギャップリファレンスが起動するまでのおよそ $600\mu\text{s}$ (代表値) が経過してから、ソフトスタートが始まります。

放電モード (ソフトストップ)

シャットダウンモードへの遷移が発生した場合、あるいは入力で UVLO が発生した場合、出力は内部の 100Ω スイッチを介してグランドに放電されます。SS に外付けコンデンサが接続されていると放電モードはディスエーブルになります。

パワー MOSFET

内蔵のパワー MOSFET はできるだけ高い効率が得られるように最適化されています。P チャンネル MOSFET のオン抵抗は代表値で $30\text{ m}\Omega$ 、N チャンネル MOSFET のオン抵抗は代表値で $20\text{ m}\Omega$ です。

100% デューティサイクル

ISL8016 は、機器のバッテリーを最後まで使い切ることができるように、 100% デューティサイクル動作に対応しています。ISL8016 が出力のレギュレーションを維持できないレベルにまでバッテリー電圧が低下すると、レギュレータは P チャンネル MOSFET を完全にターンオンします。 100% デューティサイクル動作時の電圧降下の最大値は、負荷電流と P チャンネル MOSFET のオン抵抗との積で求められます。

サーマルシャットダウン

ISL8016 にはサーマル保護機能が内蔵されています。内部温度が $+150^\circ\text{C}$ に達するとレギュレータは完全にシャットダウンします。温度が $+125^\circ\text{C}$ まで低下すると、ソフトスタートを経由して通常動作に復帰します。

アプリケーション情報

出力インダクタおよび出力コンデンサの選択

安定状態での動作と過渡応答での動作の両方に対応できるように、出力インダクタには一般に $1.0\mu\text{H}$ を使用します。コンバータ全体の性能を最適化するために、これ以外の値のインダクタンスを使用してもかまいません。たとえば、出力電圧が 3.3V のアプリケーションで、インダクタ電流リップルと出力電圧リップルを抑えたいのであれば、出力インダクタンス値を大きくします。最大出力電流のおよそ30%になるようにリップルインダクタ電流を設定すると最適な性能が得られます。インダクタのリップル電流は式4で表されます。

$$\Delta I = \frac{V_o \cdot \left(1 - \frac{V_o}{V_{IN}}\right)}{L \cdot f_s} \quad (\text{式 4})$$

インダクタの飽和電流定格はピーク電流よりも大きくなければなりません。ISL8016 で保護機能が働くピーク電流は代表値で 9A です。そのため、インダクタの飽和電流定格としては、最大出力電流を得るアプリケーションでは 12A 以上が必要です。

ISL8016 は補償ネットワークを内蔵しており、必要な出力コンデンサ容量は出力電圧によって変わります。X5R または X7R タイプのセラミックコンデンサを推奨します。

コンバータシステム全体の安定化に必要な出力コンデンサの最小容量を出力電圧ごとに表1に示します。出力コンデンサ容量を大きくすると過渡応答性能が向上します。

出力電圧の設定

出力電圧を分圧し、内部リファレンス電圧との相対電圧として誤差アンプの反転入力に帰還する外付け分圧回路を用いて、レギュレータの出力電圧を設定します (図2参照)。

出力電圧設定抵抗 R_2 は選択した帰還抵抗値と所望の出力電圧によって決まります。帰還抵抗値は式5において一般に $10\text{k}\Omega$ から $100\text{k}\Omega$ の範囲です。

$$R_2 = R_3 \left(\frac{V_o}{V_{FB}} - 1 \right) \quad (\text{式 5})$$

出力電圧として 0.6V を得たい場合は、 R_3 は実装せずに R_2 を短絡 (0Ω) します。 V_{IN} ピンから PHASE ピンにリーク電流が流れます。出力をプリロードする場合は $10\mu\text{A}$ を推奨します。コンデンサ C_3 を追加すると過渡応答特性が向上します。 C_3 は、 R_2 との組み合わせでコーナー周波数が 80kHz となるようにまず選択し、その後最適な値を探してください。

7 ページの「アナログ仕様」に記載のとおり、VSET ピンによってマージニング機能が有効になります。

MOSFET の最小オン時間仕様を制約条件としてスイッチング周波数によって決まる最小出力電圧を図39に示します。

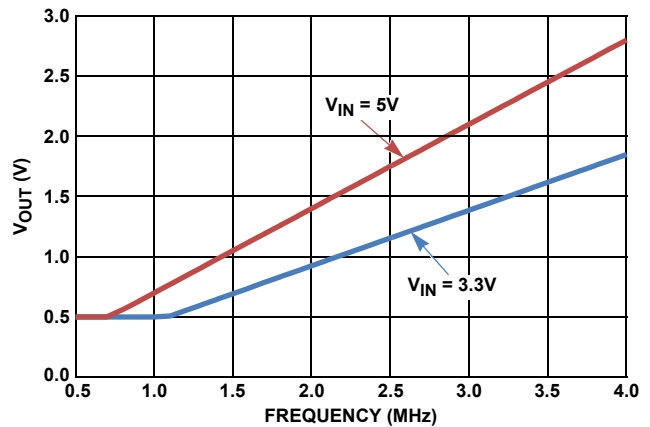


図 39. 最小出力電圧 V_{OUT} vs スwitching 周波数

入力コンデンサの選択

入力コンデンサの主な役割は、寄生インダクタンスに対するデカップリングと、バッテリーシステムへのスイッチング電流の逆流を防止するフィルタ機能のふたつです。入力コンデンサには X5R または X7R の $22\mu\text{F}$ 以上のセラミックコンデンサ 2 個をまず選択し、その後最適な値を探してください。

ループ補償の設計

FSピンとSGNDの間に外付け抵抗を接続すると外部ループ補償用の COMP ピンが有効になります。ISL8016 は一定周波数でスイッチングするピーク電流モードコントロールアーキテクチャを採用し、高速なループ過渡応答を実現しています。ハイサイド MOSFET に並列に接続した正確な電流センスパイロットデバイスを用いて、ピーク電流制御信号と過電流保護を行っています。インダクタピーク電流は一定で、かつ、システムは一次系のため、インダクタは状態変数とはみなされません。タイプII補償回路を用いると電圧モード制御に比べてループをより簡単に安定させることができます。ピーク電流モード制御には良好なラインレギュレーションが得られる入力電圧フィードフォワード機能がもともと備わっています。図40に同期降圧レギュレータの小信号モデルを示します。

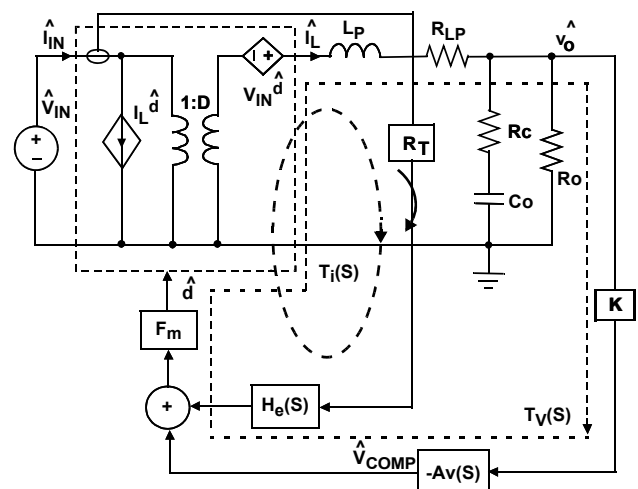


図 40. 同期降圧レギュレータの小信号モデル

PWM コンパレータのゲイン F_m :

ピーク電流モード制御のPWMコンパレータのゲイン F_m は式 6 で与えられます。

$$F_m = \frac{\hat{d}}{\hat{v}_{comp}} = \frac{1}{(S_e + S_n)T_s} \quad (式 . 6)$$

ここで、 S_e はスロープ補償のスルーレートで、 S_n は式 7 で与えられます。

$$S_n = R_t \frac{V_{in} - V_o}{L_p} \quad (式 . 7)$$

ここで、 R_t は電流アンプのゲインにあたるトランスレジスタンスです。

電流サンプリング伝達関数 $H_e(S)$:

電流ループの電流信号は各スイッチングサイクルでサンプリングされます。伝達関数は以下のとおりです。

$$H_e(S) = \frac{S^2}{\omega_n^2} + \frac{S}{\omega_n Q_n} + 1 \quad (式 . 8)$$

ここで、 Q_n と ω_n は次のように与えられます。 $Q_n = -\frac{2}{\pi}$, $\omega_n = \pi f_s$

パワーステージの伝達関数

コントロールから出力に至る伝達関数 $F_1(S)$ は次のとおりです。

$$F_1(S) = \frac{\hat{v}_o}{d} = V_{in} \frac{1 + \frac{S}{\omega_{esr}}}{\frac{S^2}{\omega_o^2} + \frac{S}{\omega_o Q_p} + 1} \quad (式 . 9)$$

ここで、 $\omega_{esr} = \frac{1}{R_c C_o}$, $Q_p \approx R_o \sqrt{\frac{C_o}{L_p}}$, $\omega_o = \frac{1}{\sqrt{L_p C_o}}$

コントロールからインダクタ電流に至る伝達関数 $F_2(S)$ は式 10 で与えられます。

$$F_2(S) = \frac{\hat{i}_o}{d} = \frac{V_{in}}{R_o + R_{LP}} \frac{1 + \frac{S}{\omega_z}}{\frac{S^2}{\omega_o^2} + \frac{S}{\omega_o Q_p} + 1} \quad (式 . 10)$$

ここで、 $\omega_z = \frac{1}{R_o C_o}$

電流ループゲイン $T_i(S)$ は式 11 で表されます。

$$T_i(S) = R_t F_m F_2(S) H_e(S) \quad (式 . 11)$$

開電流ループでの電圧ループゲインは次のとおりです。

$$T_v(S) = K F_m F_1(S) A_v(S) \quad (式 . 12)$$

閉電流ループでの電圧ループゲインは式 13 で与えられます。

$$L_v(S) = \frac{T_v(S)}{1 + T_i(S)} \quad (式 . 13)$$

ここで、 $K = \frac{V_{FB}}{V_o}$ で、 V_{FB} は電圧誤差アンプの帰還電圧です。 $T_i(S) \gg 1$ のとき、式 13 は式 14 のように簡略化できます。

$$L_v(S) = \frac{V_{FB} R_o + R_{LP}}{V_o} \frac{1 + \frac{S}{\omega_{esr}} A_v(S)}{1 + \frac{S}{\omega_p} H_e(S)}, \omega_p \approx \frac{1}{R_o C_o} \quad (式 . 14)$$

式 14 から、システムはスイッチング周波数の 1/2 よりも低い周波数に 1 個のポールを持つ一次系であることが分かります。そのため、タイプ II 補償回路を使ってシステムを簡単に安定させることができます。

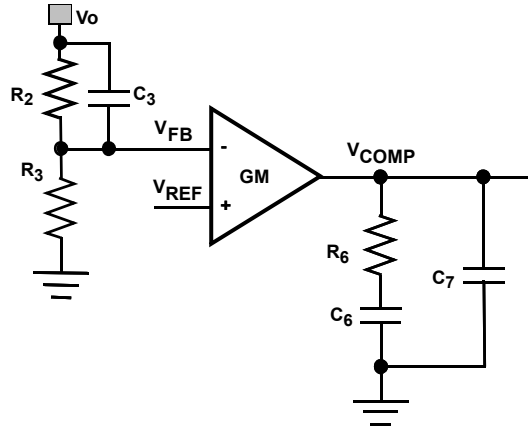


図 41. タイプ II 補償回路

図 41 にタイプ II 補償回路を示すとともに、その伝達関数を次の式に示します。

$$A_v(S) = \frac{\hat{v}_{comp}}{V_{FB}} = \frac{GM}{C_6 + C_7} \frac{(1 + \frac{S}{\omega_{cz1}})(1 + \frac{S}{\omega_{cz2}})}{S(1 + \frac{S}{\omega_{cp}})} \quad (式 . 15)$$

ここで、 $\omega_{cz1} = \frac{1}{R_6 C_6}$, $\omega_{cz2} = \frac{1}{R_2 C_3}$, $\omega_{cp} = \frac{C_6 + C_7}{R_6 C_6 C_7}$

補償回路の設計目標は次のとおりです。

高 DC ゲイン

ループ帯域 f_c : $(\frac{1}{4} \text{ to } \frac{1}{10}) f_s$

ゲインマージン : >10dB

位相マージン : 40°

補償回路の設計手順は次のとおりです。

補償ゼロ $\omega_{cz1} = (1 \text{ to } 3) \frac{1}{R_o C_o}$ を配置します。

高 DC ゲインを得るために、補償ポール 1 個をゼロ周波数に配置するとともに、別の補償ポール 1 個を ESR ゼロ周波数か 1/2 スwitching 周波数のいずれか低いほうに配置します。オプションのゼロによって位相マージンが増加します。 R_2 と C_3 によって ω_{cz2} はゼロになります。

補償ゼロ $\omega_{cz2} = (5 \text{ to } 8) \frac{1}{R_o C_o}$ を配置します。

クロスオーバー周波数 f_c におけるループ利得 $T_v(S)$ はユニティゲインです。ゆえに、補償抵抗 R_6 は以下によって決まります。

$$R_6 = \frac{2\pi f_c V_o C_o R_t}{GM \cdot V_{FB}} \quad (式 . 16)$$

ここで、GM は各位相における電圧誤差アンプのトランスコンダクタンス g_m の和です。補償コンデンサ C_6 は以下の式で与えられます。

$$C_6 = \frac{1}{R_6 \omega_{cz}}, C_7 = \frac{1}{2\pi R_6 f_{esr}} \quad (\text{式 17})$$

例: $V_{IN} = 5V$, $V_O = 2.5V$, $I_O = 6A$, $f_s = 1MHz$, $C_O = 44\mu F/3m\Omega$, $L = 1\mu H$, $GM = 100\mu s$, $R_t = 0.25V/A$, $V_{FB} = 0.6V$, $S_e = 0.15V/\mu s$, $S_n = 2.55 \times 10^5 V/s$, $f_c = 100kHz$ のとき、補償抵抗 R_6 は $120k\Omega$ 。

補償ゼロを $1.5kHz$ ($\cong 1.5 \times C_O R_O$) に配置し、補償ポールを ESR ゼロである $390kHz$ に配置します。補償コンデンサは次のとおりです。

$C_6 = 220pF$, $C_7 = 3pF$ (V_{COMP} と GND 間にはおよそ $3pF$ の寄生容量が存在するため C_7 の実装は任意です)。

図 42 にシミュレーションしたループ利得応答を示します。ループ帯域は $95kHz$ 、位相マージンは 79° で、 $10dB$ 以上のゲインマージンが存在することがわかります。

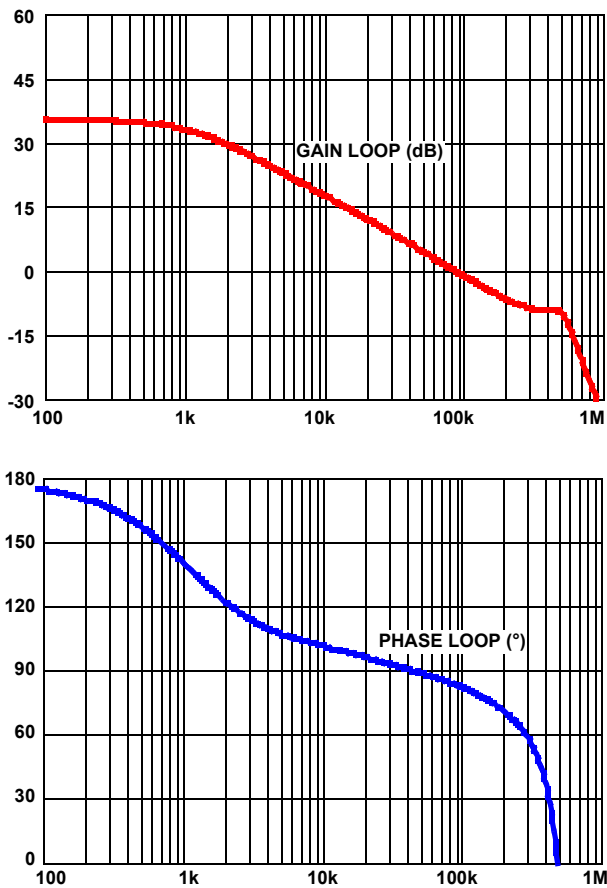


図 42. ループ利得のシミュレーション結果

プリント基板の設計ガイドライン

プリント基板のレイアウト設計は、コンバータ回路から所望の性能を得るためにも、重要な設計ステップのひとつです。ISL8016 では、出力インダクタ L 、出力コンデンサ C_{OUT} 、PHASE ピン、および PGND ピンによって電源ループが形成されます。この電源ループはできるだけ小さく構成するとともに、関連する信号は幅の広いトレースを用いて最短で接続しなければなりません。コンバータのスイッチングノードである PHASE ピンと PHASE ピンに接続されるトレースには多くのノイズが重畳しますので、電圧帰還トレースはこれらノイズの多いトレースからはできるだけ離してルーティングしてください。入力コンデンサは V_{IN} ピンのできるだけ近くに配置し、入力コンデンサと出力コンデンサのグラウンドは互いに近くに接続してください。デバイスの熱は主にサーマルパッドを通して拡散していきます。サーマルパッドに接続される銅箔面積をできるだけ広く確保してください。また、EMI 性能を高めるにはベタグラウンド層が効果的です。適切な放熱性能を得るために、サーマルパッド内に少なくとも 5 個のビアを設けてグラウンドに接続してください。

改訂履歴

この改訂履歴は参考情報として掲載するものであり、正確を期すように努めてはいますが、内容を保証するものではありません。最新のデータシートについてはインターシルのウェブサイトアクセスしてください。

日付	レビジョン	変更点
2011/4/21	FN7616.1	図 6 と図 8 の曲線を滑らかに
2011/3/31	FN7616.0	初版リリース

製品

インターシルは高性能アナログ半導体の設計および製造に関する世界的なリーダーです。当社の製品は、フラットパネルディスプレイ、携帯電話、ハンドヘルド製品、ノートパソコンなど、急速な成長を遂げているマーケットを対象としています。インターシルではパワーマネージメント機能やアナログ信号処理機能に対応した製品ファミリーを取り揃えています。製品ファミリーの詳細については www.intersil.com/products をアクセスしてください。

* アプリケーション、関連ドキュメント、関連部品については、www.intersil.com 内の [ISL8016](#) のページを参照してください。

本データシートに関するご意見や誤りのご指摘は www.intersil.com/askourstaff からご連絡ください。

信頼性に関するデータは rel.intersil.com/reports/search.php を参照してください。

インターシルのそのほかの製品については www.intersil.com/product_tree/ を参照してください。

インターシルは、www.intersil.com/design/quality/ に記載の品質保証のとおり、ISO9000 品質システムに基づいて、製品の製造、組み立て、試験を行っています。

インターシルの製品は製品に関する情報のみを提供して販売されます。インターシルは、予告なしにいかなる時点においても、回路設計、ソフトウェア、仕様を変更する権利を有します。したがってお客様におかれては、部品を発注する前に、データシートが最新であることをご確認くださいようお願いいたします。インターシルが提供する情報は正確かつ信頼できうものと考えておりますが、その使用に関して、インターシルおよび関連子会社は責を負わないものとします。また、その使用に関して、第三者が所有する特許または他の知的所有権の非侵害を保証するものではありません。インターシルおよび関連子会社が所有する特許の使用権を暗黙的または他の方法によって与えるものではありません。

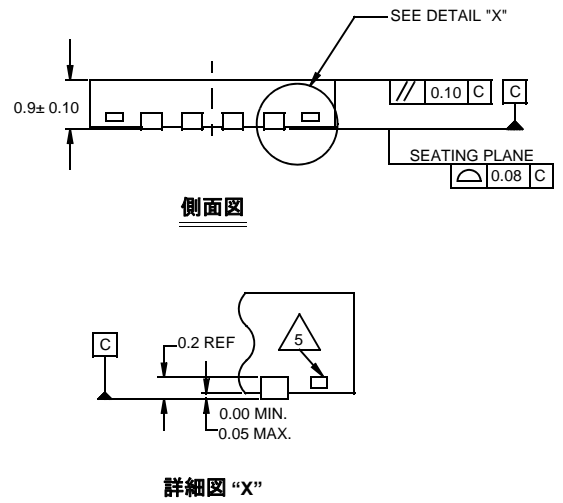
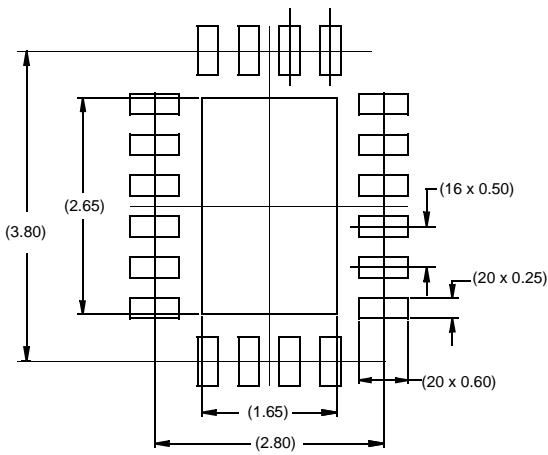
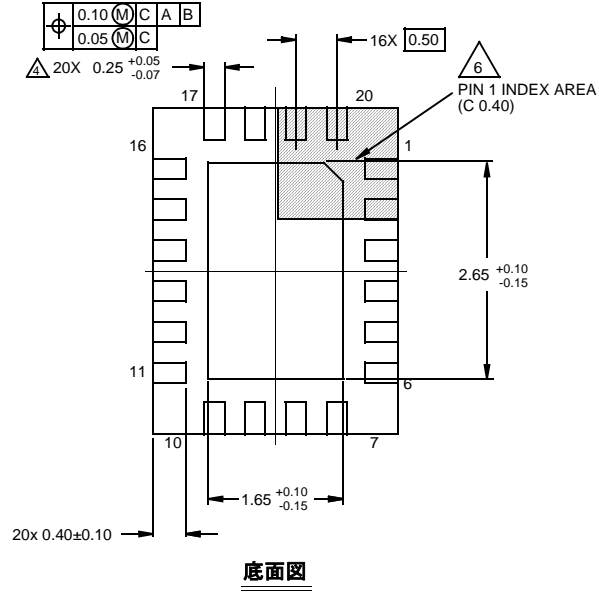
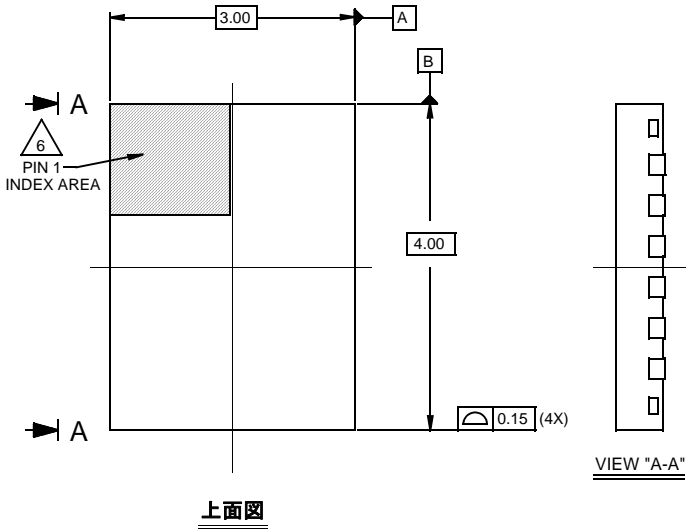
インターシルの会社概要については www.intersil.com をアクセスしてください。

パッケージ寸法図

L20.3x4

20 LEAD QUAD FLAT NO-LEAD PLASTIC PACKAGE

Rev 1, 2010/3



備考:

1. 寸法の単位は mm です。
() 内の寸法は参考値です。
2. 寸法と公差は ASME Y14.5m-1994 に従っています。
3. 特記のない限り、公差は DECIMAL ± 0.05 です。
4. 寸法は金属端子に適用され、端子先端から 0.15mm ~ 0.25mm のポイントで計測した値です。
5. タイパー (示されている場合は非機能性です)。
6. 1 ピンの識別子はオプションですが、表示されているゾーン内に配置されます。1 ピンの識別子はモールドまたはマーキングで示されます。