

ISL8215M

15A、42VのシングルチャネルDC/DC降圧電源モジュール

FN8878
Rev.1.00
2017年8月30日

ISL8215M電源モジュールは、シングルチャネル、同期整流型降圧、非絶縁電源で、最大15Aの連続電流を供給できます。ISL8215Mは単一の7V~42Vの入力電源レールで動作し、コントローラ、パワー・インダクタ、MOSFETが内蔵されているため、わずか数個の外付け部品だけで動作し、容積の制限されるアプリケーションに最適化されています。

ISL8215Mは、バレー電流モードのPWM制御に基づいて、高速負荷応答と、非常に優れたループ安定性を実現しています。出力電圧範囲は0.6V~12Vの範囲で変更でき、ライン、負荷、温度範囲にわたって1.5%以下の精度を維持します。オン時間は最小40ns(標準値)で、動作周波数を変更可能なため、ポイント・オブ・ロード電圧に対して低いデューティ・サイクルで、シングルチャネルを構成し、動作周波数は外部のクロック信号と同期することも可能です。ISL8215Mには選択可能なパルス・スキップ・モード(PSM)とダイオード・エミュレーション・モード(DEM)が実装されており、バッテリー関連のアプリケーションで、軽負荷時の効率を向上できます。ソフトスタートをプログラム可能なため、入力電源からの突入電流が軽減され、イネーブル・ピンやパワーグッド・フラグによりシステムの電源レールのシーケンシングと、電圧トラッキング機能を簡単に実現できます。非常に優れた効率と低い熱抵抗によって、ヒートシンクなしでもフルパワー動作が可能です。

入力アンダーボルテージ・ロックアウト(UVLO)、過熱、プログラム可能な過電流、出力過電圧、出力プリバイアス・スタートアップ保護により、異常な動作条件でも安全な動作が保証されます。

ISL8215Mは小型でRoHS準拠の、熱的に強化された19mm×13mm×5.3mm HDAパッケージで利用可能です。

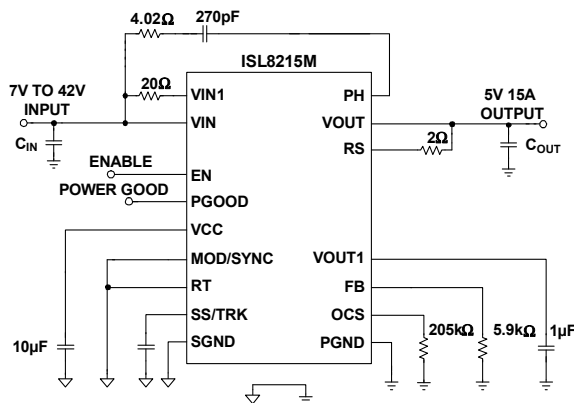


図 1. アプリケーション回路例

特長

- 15A、シングルチャネル電源
 - コントローラ、MOSFET、インダクタを内蔵
- 7V~42Vの広い入力電圧範囲
- 可変出力電圧
 - 0.6V~12Vの広い出力電圧範囲
 - 40ns オン時間の低デューティ・サイクルの変換が可能
 - ライン、負荷、温度の範囲にわたって±1.5%の精度
 - 最高96.5%の効率
- 300kHz~2MHzの可変PWM動作
 - 最高1MHzの外部同期
 - 軽負荷時のPSM/DEM効率モードを選択可能
- イネーブル・ピンとパワーグッド・フラグ
- プログラム可能なソフトスタートまたは電圧トラッキング
- 完全な保護機能
 - UVLO、プログラム可能な過電流、過電圧、過熱
 - プリバイアス出力スタートアップ
- 19mm×13mm×5.3mmのHDAパッケージ

アプリケーション

- 産業用および医療用機器
- 自動車のアフターマーケット
- テレコムおよびデータコム機器

関連資料

- 関連ドキュメントの完全なリストについては、弊社Webサイトを参照してください。
 - [ISL8215M](#) 製品ページ

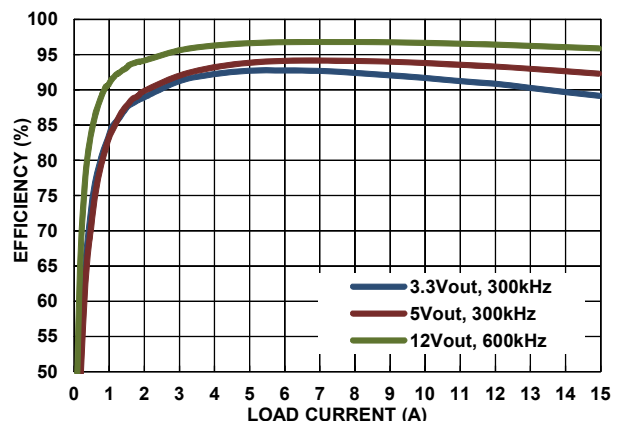


図 2. V_{IN} = 24V

目次

1.	概要	4
1.1	アプリケーション回路例	4
1.2	ブロック図	6
1.3	注文情報	6
1.4	ピン構成	7
1.5	ピンの説明	7
2.	仕様	10
2.1	絶対最大定格	10
2.2	熱情報	10
2.3	推奨動作条件	10
2.4	電氣的仕様	11
3.	代表的な性能曲線	14
3.1	効率特性	14
3.2	出力電圧リップル	15
3.3	負荷変動応答性能	16
3.4	スタートアップ波形	17
3.5	ディレーティング	18
4.	機能説明	19
4.1	パワーグッド・インジケータ	19
4.2	セルフ・イネーブル動作	19
4.3	イネーブル	19
4.4	プリバイアス・パワーアップ	20
4.5	PWM/CCMモード	20
4.6	PSM/DEM軽負荷効率モード	20
4.7	内部の5Vリニア・レギュレータ (V _{CC})	20
4.8	ゲート制御ロジックの最適化	20
5.	アプリケーション情報	21
5.1	出力電圧のプログラミング	21
5.2	スイッチング周波数の選択	21
5.3	外部周波数同期	22
5.4	ソフトスタート動作	22
5.5	トラッキング動作	23
5.6	入力電圧範囲	24
5.7	入力コンデンサの選択	25
5.8	出力コンデンサの選択	25
6.	保護回路	26
6.1	アンダーボルテージ・ロックアウト	26
6.2	過電流保護	26
6.3	過電圧保護	27
6.4	過熱保護	27
7.	レイアウトのガイドライン	28
7.1	レイアウトの考慮事項	28
8.	熱に関する考慮事項	30
9.	パッケージの説明	31
9.1	PCBレイアウト・パターンの設計	31
9.2	サーマルビア	31
9.3	メタルマスク・パターンの設計	31
9.4	リフロー・パラメータ	32

10.	改定履歴.....	33
11.	パッケージの外形図.....	34
12.	インターシルについて.....	41

1. 概要

1.1 アプリケーション回路例

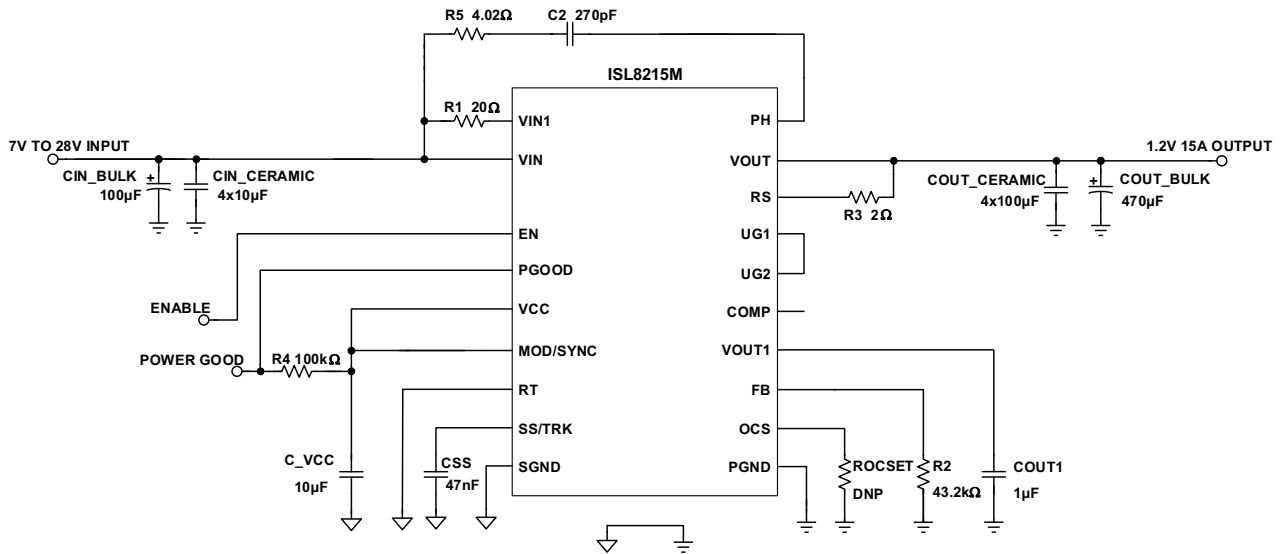


図 3. $V_{OUT} = 1.2V$ 、 $f_{SW} = 300kHz$ 、軽負荷モード、 $t_{SS} = 15ms$

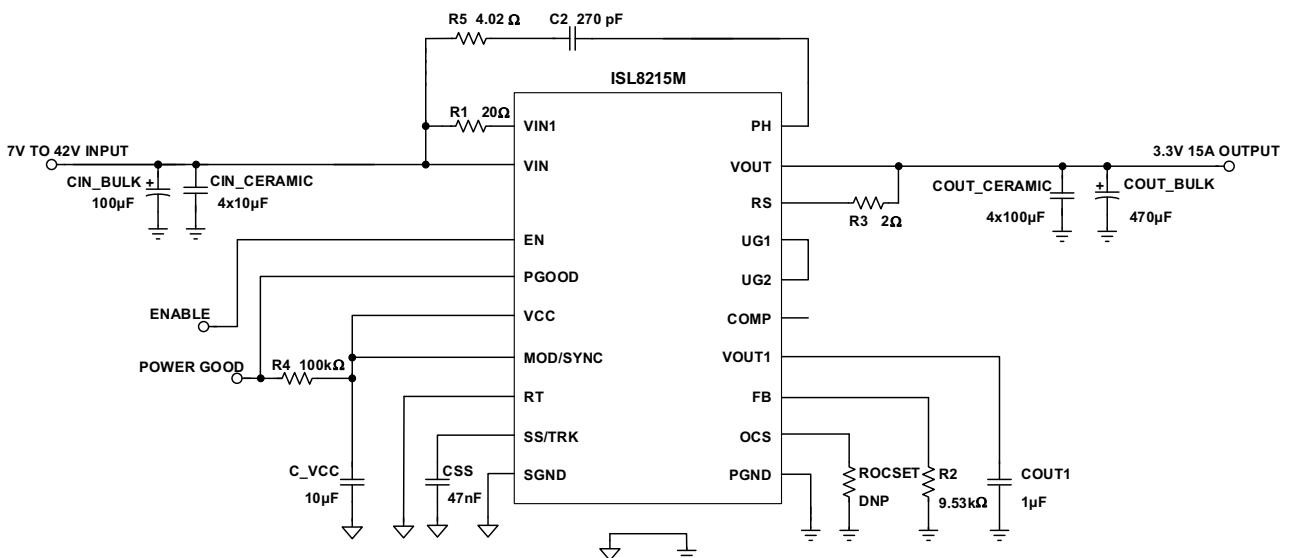


図 4. $V_{OUT} = 3.3V$ 、 $f_{SW} = 300kHz$ 、軽負荷モード、 $t_{SS} = 15ms$

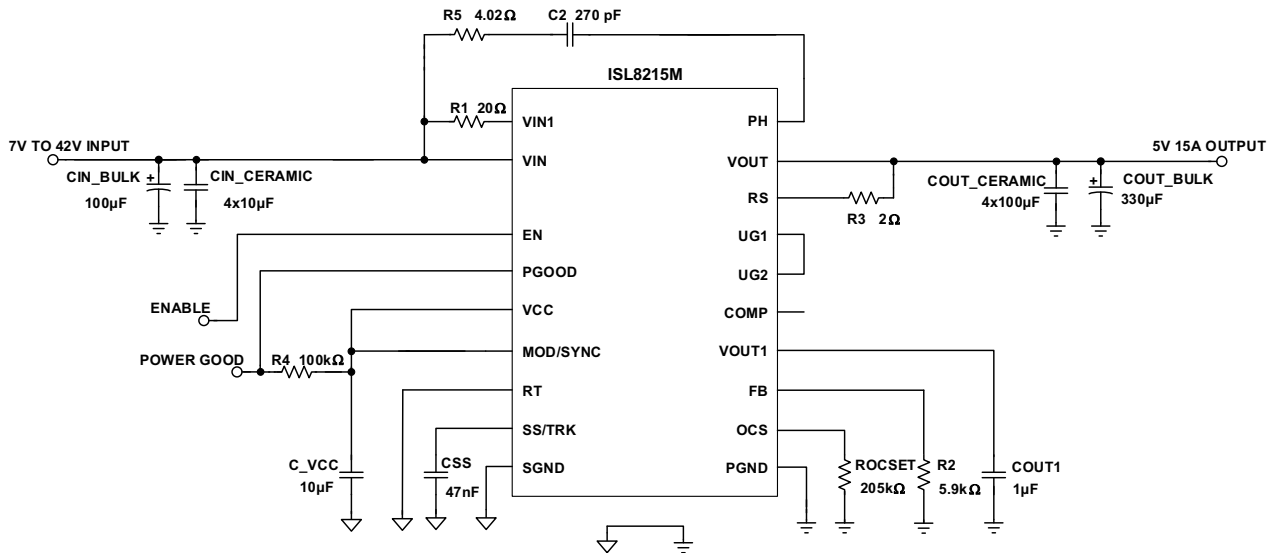


図 5. $V_{OUT} = 5V$ 、 $f_{SW} = 300kHz$ 、軽負荷モード、 $t_{SS} = 15ms$

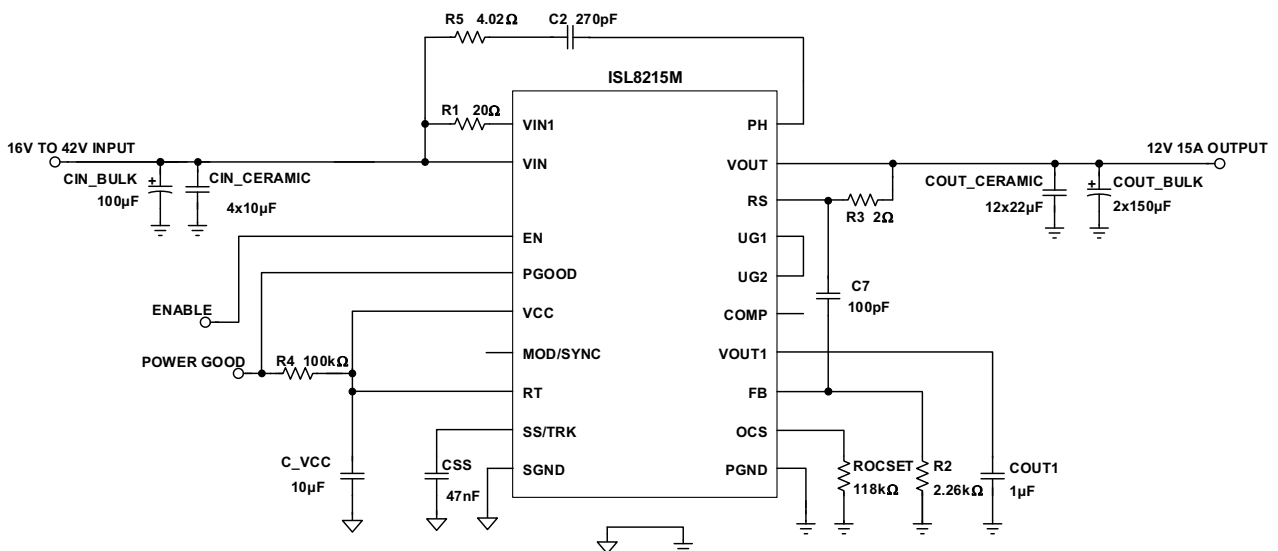


図 6. $V_{OUT} = 12V$ 、 $f_{SW} = 600kHz$ 、PWMのみ、 $t_{SS} = 15ms$

1.2 ブロック図

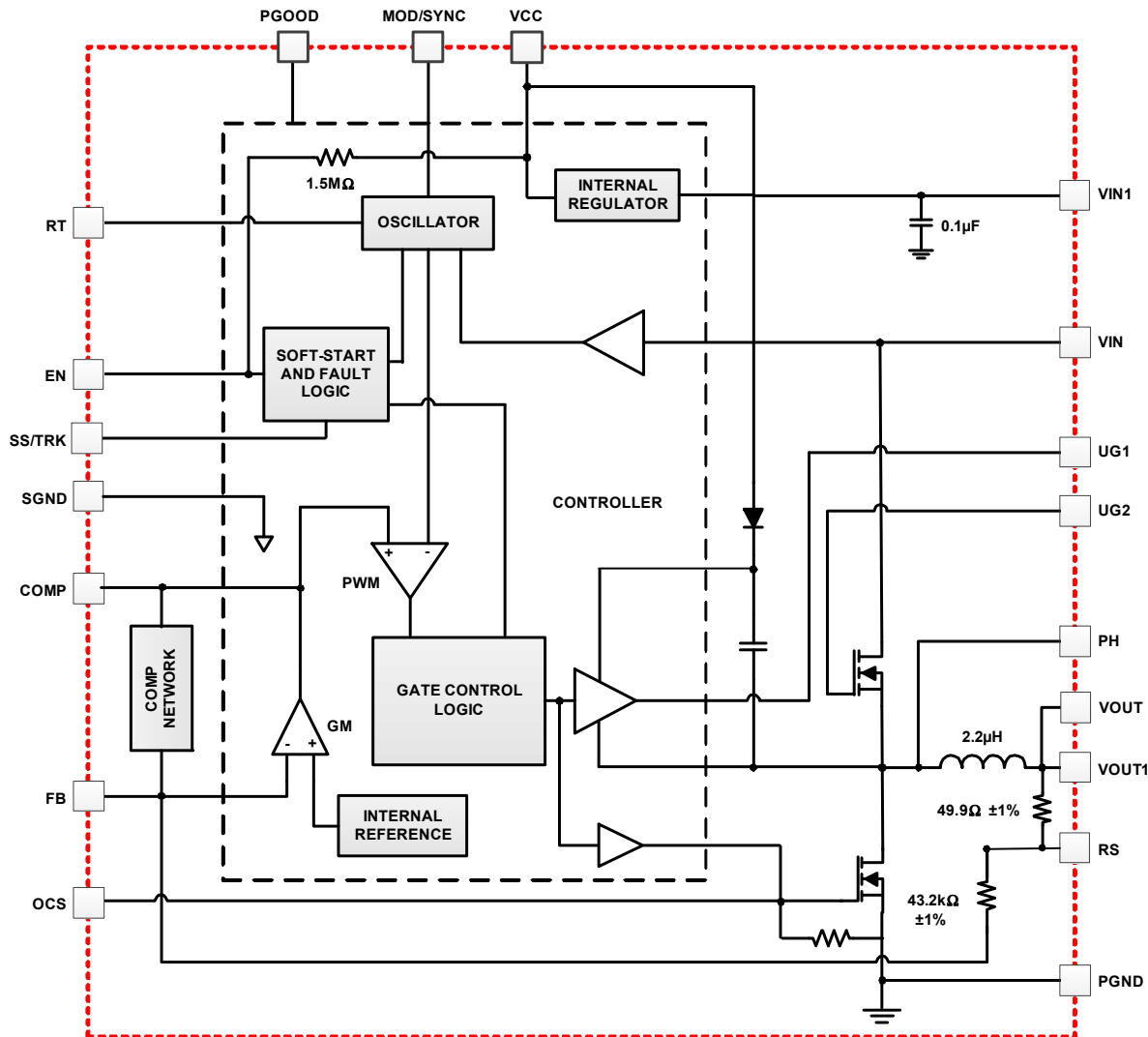


図 7. ブロック図

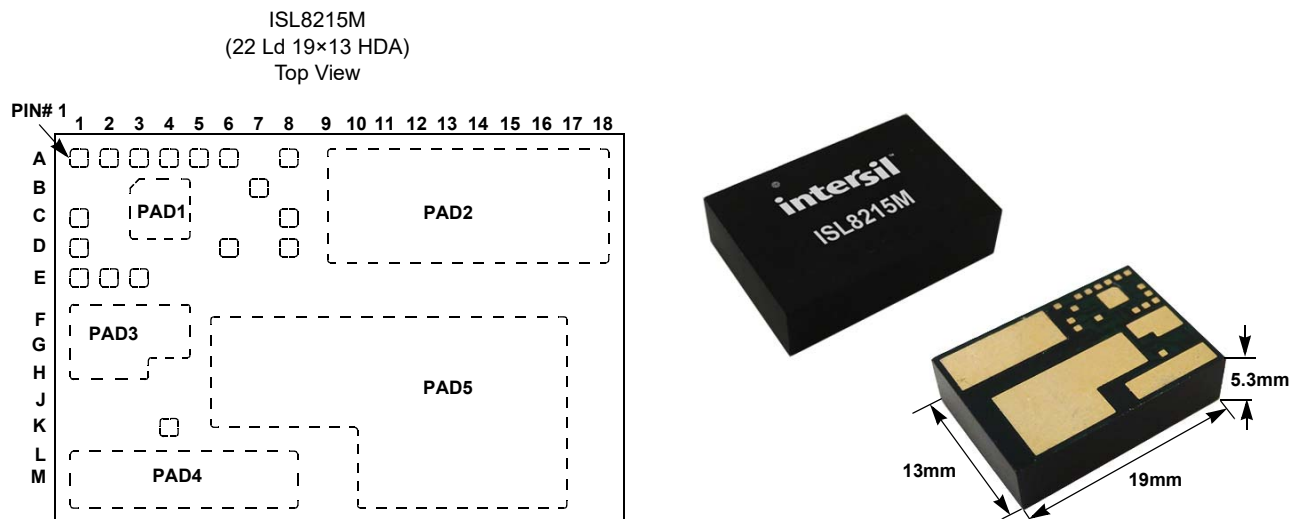
1.3 注文情報

製品型番 (Notes 1、2、3)	部品 マーキング	温度範囲 (°C)	パッケージ (RoHS 準拠)	パッケージ Dwg.#
ISL8215MIRZ	ISL8215M	-40 ~ +125	19×13 HDA	Y22.19×13
ISL8215MEVAL1Z	評価用ボード			

Notes:

- 350ユニットに“-T”接尾辞を追加するか、100ユニットのテープ・アンド・リール・オプションに“-T1”接尾辞を追加してください。リールの詳細仕様については、[TB347](#)を参照してください。
- これらのインターシルのプラスチック・パッケージ製品は、EU免除7C-IによりRoHS準拠で、特殊な鉛フリーの材料セットを使用しています。成形コンパウンド/ダイ・アタッチ材料とNiPdAuプレート-e4終端仕上げは、SnPbおよび鉛フリー・ハンダ付け作業の両方と互換性があります。インターシルのRoHS準拠製品は、IPC/JEDEC J STD-020の鉛フリー要件を満たす、またはそれを超える鉛フリー・ピークリフロー温度でMSLに分類されています。
- 湿度感受性レベル(MSL)については、[ISL8215M](#)の製品情報ページを参照してください。湿度感受性レベル(MSL)の詳細については、[TB363](#)を参照してください。

1.4 ピン構成



1.5 ピンの説明

ピン番号	ピン名	機能
PAD1	SGND	信号グラウンド。小信号グラウンドはすべての制御回路に共通で、すべての電圧レベルはこのピンを基準として測定されます。SGNDは、堅固な低ノイズGNDプレーンに結合する必要があります。詳細については、 27 ページの「レイアウトの考慮事項」 および 28 ページの図 48 を参照してください。
PAD2	VOUT	安定化された電源出力。出力負荷は、このピンとPGNDとの間に適用します。FBピンの外付けの抵抗により、出力電圧が0.6V～12Vの範囲で設定されます。各種の出力電圧における最大負荷電流については、デレーティング曲線を参照してください。
PAD3	PGND	電源グラウンド。このピンは、モジュール内のローサイドMOSFETのソースに接続され、外付けの入力コンデンサおよび出力コンデンサの(-)端子に接続する必要があります。
PAD4	VIN	電源入力。このピンは、7V～42Vの範囲の入力レールへ直接接続します。このピンとPGNDとの間、デバイスのできるだけ近くに、入力セラミック・コンデンサを接続する必要があります。
PAD5	PH	フェーズ・ノード接続。このピンは、ハイサイドMOSFETのソース、出力フィルタ・インダクタ、ローサイドMOSFETのドレインの接合部に接続します。スイッチング周波数が300kHzで42V入力の場合、4.02Ω 1206 抵抗、および270pF X7R 100V 0603 コンデンサをPHからVINへ直列に接続する必要があります(図 3 から 6 を参照)。詳細については、 27 ページの「レイアウトの考慮事項」 を参照してください。
A1	COMP	電圧エラー・アンプの出力。システムを安定させ、入力および出力動作条件の全範囲にわたって最適な過渡応答を達成するため、内部的な補償ネットワークが実装されています。このピンはフローティング状態のままにします。
A2	SS/TRK	ソフトスタート/トラッキング・ピン。このピンから信号グラウンドへコンデンサを接続すると、ソフトスタート出力電圧の傾きが設定されます。分圧抵抗経路でこのピンに適用される外部の電源レールにより、出力電圧をトラッキング制御します。このピンをフローティング状態のままにすると、1.5msのソフトスタート時間が有効になります。参照： 23 ページの「トラッキング動作」
A3	RT	スイッチング周波数の選択。 SGNDに接続すると、動作周波数が300kHzに設定されます。 VCCに接続、またはこのピンをフローティング状態にすると、動作周波数が600kHzに設定されます。 RTからSGNDへ抵抗を接続すると、スイッチング周波数をプログラムできます。 21 ページの「スイッチング周波数の選択」 を参照してください。
A4	PGOOD	オープン・ドレインのパワーグッド出力。PGOOD信号は、出力電圧が公称設定の出力電圧の±12.5%内であるときアサートされ、出力電圧が指定された範囲外や、ENピンがLOWにプルされたときにアサート解除されます。
A5	MOD/SYNC	軽負荷モードの選択/同期スイッチング・パルス入力。 VCCに接続すると、軽負荷時に、パルス・スキッピング付きの軽負荷PSM/DEMモードが有効になります。 SGNDに接続するか、フローティング状態のままにすると、定周波数のPWMのみのモードが有効になります。 外部クロックに接続すると、内部のスイッチング動作を外部クロックに同期できます(PWMモードのみ)。
A6, A8	EN	イネーブル入力。 ロジックHIGHレベルに接続するか、フローティング状態のままにすると、デバイスがイネーブルになります。内部的なプルアップ抵抗により、VINの適用時に自己イネーブル動作が可能になります。 ロジックLOWレベルまたはSGNDに接続すると、デバイスがディスエーブルになります。 これら2つのピンは、PCB配線を經由して外部的に接続する必要があります。

ピン番号	ピン名	機能
B7	VIN1	このピンは、20Ω 0603抵抗を經由して入力レールに接続する必要があります。内部のリニア・ドライブ回路へ電力を供給し、フィード・フォワード・コントローラがPWMのこぎり波の振幅を調整するためにも使用されます。
C1	FB	帰還入力。このピンとSGNDとの間に抵抗を接続すると、出力電圧を調整できます。 21ページの「出力電圧のプログラミング」 を参照してください。
D1	RS	出力電圧のリモート・センス帰還。正の出力レギュレーション・ポイントに接続します。最良のレギュレーション性能を得るには、RSピンとポイント・オブ・ロードとの間に2Ωの抵抗を接続します。RSピンとVOUT1ピンとの間に接続されている、内部的な49.9Ωの抵抗を使用して、ループ・ゲイン測定用の小信号を注入できます。
D6	UG1	ハイサイドMOSFETのゲートドライバ出力。このピンは、PCB配線により外部的にUG2へ接続します。
K4	UG2	ハイサイドMOSFETのゲートへ接続されるピン。このピンは、PCB配線により外部的にUG1へ接続します。
E1	VOUT1	電源出力。このピンとSGNDとの間に、1μFのセラミック・デカップリング・コンデンサを接続します。
E2	OCS	ローサイドMOSFETゲート・ドライバ出力およびOC設定ピン。このピンとグラウンドとの間の抵抗を使用して、過電流スレッシュホールドを設定します。モジュール内で、このピンとSGNDとの間には26.1kの抵抗が接続されています。内部の26.1k抵抗と並列に外付けの抵抗を接続して、過電流スレッシュホールドを下げるすることができます。詳細については、 26ページの「過電流保護」 を参照してください。
E3	VCC	5Vの内部的なリニア・レギュレータ出力。この出力は、IC、ローサイド・ゲートドライバ、およびハイサイド・ゲートドライバの内部ブート回路用のバイアスを供給します。電力グラウンドへのピンの近くに10μFのセラミック・コンデンサを配置し、デカップリングします。どの時点でも、VCCの電圧がVINを超えてはいけません。
C8	NC	非接続ピン。これらのピンを接続してはいけません。
D8	NC	

表 1. ISL8215Mのデザイン・ガイド・マトリックス(図 3から6を参照)

ケース	V _{IN} (V)	V _{OUT} (V)	R2 (kΩ)	C _{IN} (バルク) (μF)	C _{IN} (セラミック) (μF)	C _{OUT} (バルク) (μF)	C _{OUT} (セラミック) (μF)	周波数 (kHz)	RT 構成	ROCSET (kΩ)	C _γ (pF)	R5 (パッケージ) (Note 4)
1	12	0.8	130	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0402
2	12	0.9	86.6	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0402
3	12	1	64.9	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0402
4	12	1.2	43.2	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0402
5	12	1.8	21.5	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0402
6	12	2.5	13.7	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0402
7	12	3.3	9.65	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0402
8	12	5	5.90	1x100	4x10	1x330	4x100	300	SGND	205	オープン	0402
9	24	0.9	86.6	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0603
10	24	1	64.9	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0603
11	24	1.2	43.2	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0603
12	24	1.8	21.5	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0603
13	24	2.5	13.7	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0603
14	24	3.3	9.65	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	0603
19	24	5	5.90	1x100	4x10	1x330	4x100	300	SGND	205	オープン	0603
20	7~42	1.5	28.7	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	1206
21	7~42	1.8	21.5	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	1206
22	7~42	2.5	13.7	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	1206
23	7~42	3.3	9.65	1x100	4x10	1x470	4x100	300	SGND	DNP	オープン	1206
24	7~42	5	5.90	1x100	4x10	1x330	4x100	300	SGND	205	オープン	1206
27	16~42	12	2.26	1x100	4x10	2x150	12x22	600	オープン	118	100	1210

Notes:

4. R5サイズのパッケージ選択の詳細については、[27ページの「レイアウトの考慮事項」](#)を参照してください。

表 2. 推奨の入力/出力コンデンサ

ベンダ	値	製品型番
Murata、出力セラミック	100μF、10V、1210	GRM32ER61A107ME20L
Murata、出力セラミック	22μF、16V、1210	GRM32ER71C226KE18L
Murata、入力セラミック	10μF、50V、1210	GRM32ER71H106KA12L
Panasonic、出力バルク	470μF、6.3V	6TPF470MAH
Panasonic、出力バルク	330μF、6.3V	6TPF330M9L
Panasonic、出力バルク	150μF、16V	16TQC150MYF
United Chemi-Con、入力バルク	100μF、50V	EMZA500ADA101MHA0G
Murata	270pF、100V、X7R	GRM188R72A271KA01D

2. 仕様

2.1 絶対最大定格

パラメータ	最小値	最大値	単位
VCCからSGND	-0.3	+5.9	V
VINからPGND	-0.3	+45	V
VIN1からPGND	-0.3	+45	V
EN、PGOOD、SS/TRK、FB、COMPからSGND	-0.3	$V_{CC} + 0.3$	V
VOOUTからPGND	-0.3	16	V
VOOUT1からPGND	-0.3	16	V
RSからPGND	-0.3	16	V
UG1からPHASE	-0.3	$V_{CC} + 0.3$	V
UG2からPHASE	-20	+20	V
OCSからSGND	-0.3	$V_{CC} + 0.3$	V
RT、MOD/SYNCからSGND	-0.3	$V_{CC} + 0.3$	V
ESD 定格		値	単位
人体モデル(JS-001-2014に従いテスト)		2	kV
機械モデル(JESD22-A115Cに従いテスト)		200	V
荷電デバイス・モデル(JS-002-2014に従いテスト)		750	V
ラッチアップ(JESD78EクラスII、レベルAに従いテスト、+125°C)		100	mA

警告：長期間にわたって、最大定格またはそれに近い状態で動作することは避けてください。このような状況に置かれると、製品の信頼性に悪影響を及ぼし、保証の対象外の障害を引き起こす恐れがあります。

2.2 熱情報

熱抵抗(標準値)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
22 Ld HDAパッケージ(Notes 5、6)	11.7	1.9

Notes:

- θ_{JA} は、サイズが4.5×3インチの4層の熱テストボードにモジュールが取り付けられ、ボートの上端および下端の層に2.8オンスのCu、埋め込みプレーン層に2オンスのCuが十分な面積で設置され、多くのビアが取り付けられた状態で、自由気流のもとで測定されたものです。
- θ_{JC} について、「ケースの温度」の場所はパッケージ下側の中央です。

パラメータ	最小値	最大値	単位
保存温度範囲	-65	+150	°C
鉛フリー・リフロープロファイル	IB493 を参照		

2.3 推奨動作条件

パラメータ	最小値	最大値	単位
V_{IN} からGND	7	42	V
出力電圧、 V_{OUT}	0.6	12	V
接合部の温度範囲、 T_J	-40	+125	°C

2.4 電氣的仕様

特記のない限り、標準仕様は $V_{IN} = 7V \sim 42V$ 、 $V_{OUT} = 1.2V$ 、 $C_{VCC} = 10\mu F$ 、 $T_A = +25^\circ C$ で測定されたものです。太字の制限は内部の接合部温度が $-40^\circ C \sim +125^\circ C$ の範囲に適用されます。

Parameter	Symbol	Test Conditions	Min (Note 9)	Typ	Max (Note 9)	Unit
V_{IN} Supply						
Input Voltage Range	V_{IN}		7		42	V
Controller Input Current						
Shutdown Current (Note 7)	I_{VIN1Q}	EN = 0 PGOOD is floating $V_{IN1} = 12V$		5	10	μA
Operating Current (Note 8)	I_{VIN1OP}	PGOOD is floating $V_{IN1} = 12V$		2.5	4	mA
V_{CC} Supply (Note 7)						
Internal LDO Output Voltage	V_{CC}	$V_{IN} = 12V$, $I_L = 0mA$	4.85	5.10	5.40	V
		$V_{IN} > 7V$, $I_L = 75mA$	4.75	5.05		V
Maximum Supply Current of Internal LDO	I_{VCC_MAX}	$V_{VCC} = 0V$, $V_{IN} = 12V$		120		mA
Output Regulation						
Output Continuous Current Range	I_{OUT}		0		15	A
Output Voltage Range (Note 13)	V_{OUT_RANGE}		0.6		12.0	V
Output Voltage Set-Point Accuracy	V_{OUT_ACCY}	Total variation with line, load, and temperature ($-40^\circ C \leq T_J \leq +125^\circ C$)	-1.5		1.5	%
Line Regulation	$\Delta V_{OUT}/V_{OUT_SET}$	V_{IN} from 7V to 42V, $I_{OUT} = 0A$ to 15A		0.1		%
Load Regulation	$\Delta V_{OUT}/V_{OUT_SET}$	From 0A to 15A, $V_{IN} = 7V$ to 42V		0.3		%
Output Ripple Voltage	$V_{OUT(AC)}$	$V_{IN} = 24V$, $V_{OUT} = 1.2V$, $I_{OUT} = 15A$, 4x100 μF ceramic capacitor and 1x470 μF POSCAP		13		mV _{p-p}
Dynamic Characteristics						
Voltage Change of Positive Load Step	V_{OUT_DP}	Current slew rate = 2.5A/ μs , $V_{IN} = 24V$, 4x100 μF ceramic capacitor and 1x470 μF POSCAP $V_{OUT} = 1.2V$, $I_{OUT} = 0A$ to 7.5A		60		mV
Voltage Change of Negative Load Step	V_{OUT_DN}	Current slew rate = 2.5A/ μs , $V_{IN} = 24V$, 4x100 μF ceramic capacitor and 1x470 μF POSCAP $V_{OUT} = 1.2V$, $I_{OUT} = 7.5A$ to 0A		60		mV
Undervoltage Lockout						
Undervoltage Lockout, Rising	$V_{UVLOTHR}$	V_{IN} voltage, 0mA on V_{CC}	3.70	3.90	4.20	V
Undervoltage Lockout, Falling	$V_{UVLOTHF}$	V_{IN} voltage, 0mA on V_{CC}	3.35	3.50	3.85	V
EN Threshold						
EN Rise Threshold	V_{ENSS_THR}	$V_{IN} = 12V$	1.25	1.60	1.95	V
EN Fall Threshold	V_{ENSS_THF}	$V_{IN} = 12V$	1.05	1.25	1.55	V
EN Hysteresis	V_{ENSS_HYST}	$V_{IN} = 12V$	180	350	500	mV
Soft-Start Current						
SS/TRK Soft-Start Charge Current	I_{SS}	SS/TRK = 0V		2		μA

特記のない限り、標準仕様は $V_{IN} = 7V \sim 42V$ 、 $V_{OUT} = 1.2V$ 、 $C_{VCC} = 10\mu F$ 、 $T_A = +25^\circ C$ で測定されたものです。太字の制限は内部の接合部温度が $-40^\circ C \sim +125^\circ C$ の範囲に適用されます。(続き)

Parameter	Symbol	Test Conditions	Min (Note 9)	Typ	Max (Note 9)	Unit
Default Internal Minimum Soft-starting						
Default Internal Output Ramping Time	t_{SS_MIN}	SS/TRK open		1.5		ms
Power-Good Monitors						
PGOOD Upper Threshold	V_{PGOV}		109.0	112.5	115.0	%
PGOOD Lower Threshold	V_{PGUV}		85.0	87.5	92.0	%
PGOOD Low-Level Voltage	V_{PGLow}	$I_{SINK} = 2mA$			0.35	V
PGOOD Leakage Current	I_{PGLKG}	PGOOD = 5V		20	150	nA
PGOOD Timing						
V_{OUT} Rising Threshold to PGOOD Rising (Note 11)	t_{PGR}			1.1	5	ms
V_{OUT} Falling Threshold to PGOOD Falling	t_{PGF}			75		μs
Reference Section						
Internal Reference Voltage	V_{REF}			0.600		V
Reference Voltage Accuracy		$T_A = 0^\circ C$ to $+85^\circ C$	-0.75		+0.75	%
		$T_A = -40^\circ C$ to $+125^\circ C$	-1.00		+1.00	%
FB Bias Current	I_{FBLKG}		-40	0	40	nA
PWM Controller Error Amplifiers						
Input Common-Mode Range		$V_{IN} = 12V$	0		$V_{CC} - 2$	V
DC Gain		$V_{IN} = 12V$		88		dB
Gain-BW Product	GBW	$V_{IN} = 12V$		8		MHz
Slew Rate	SR	$V_{IN} = 12V$		2.0		V/ μs
COMP V_{OL}		$V_{IN} = 12V$		0.4		V
COMP V_{OH}		$V_{IN} = 12V$		2.6		V
COMP Sink Current (Note 12)		$V_{COMP} = 2.5V$			30	mA
COMP Source Current (Note 12)		$V_{COMP} = 2.5V$			30	mA
PWM Regulator						
Minimum Off-Time	t_{OFF_MIN}			308	412	ns
Minimum On-Time (Note 12)	t_{ON_MIN}			40	60	ns
Peak-to-Peak Sawtooth Amplitude	DV_{RAMP}	$V_{IN} = 20V$		1.0		V
		$V_{IN} = 12V$		0.6		V
Ramp Offset				1.0		V
Switching Frequency						
Switching Frequency	f_{SW}	RT PIN connect to SGND	250	300	350	kHz
Switching Frequency		RT PIN connect to VCC or FLOAT	515	600	645	kHz
Switching Frequency		$R_T = 36k\Omega$	890	1050	1195	kHz
Switching Frequency		$R_T = 16.5k\Omega$	1650	2000	2375	kHz
R_T Voltage	V_{RT}	$R_T = 36k\Omega$		770		mV
Synchronization						
SYNC Synchronization Range (Note 12)	F_{SYNC}	$R_T = 0\Omega$	354		1000	kHz

特記のない限り、標準仕様は $V_{IN} = 7V \sim 42V$ 、 $V_{OUT} = 1.2V$ 、 $C_{VCC} = 10\mu F$ 、 $T_A = +25^\circ C$ で測定されたものです。太字の制限は内部の接合部温度が $-40^\circ C \sim +125^\circ C$ の範囲に適用されます。(続き)

Parameter	Symbol	Test Conditions	Min (Note 9)	Typ	Max (Note 9)	Unit
Diode Emulation Mode Detection						
MOD/SYNC Threshold High (Note 12)	$V_{MODETHH}$		1.1	1.6	2.1	V
MOD/SYNC Hysteresis (Note 12)	$V_{MODEHYST}$			200		mV
Diode Emulation Phase Threshold (Note 10)	V_{CROSS}	$V_{IN} = 12V$		-3		mV
Overvoltage Protection						
OVP Threshold	V_{OVTH}		116	121	127	%
Overcurrent Protection						
OCP Threshold (Note 14)	I_{OCTH}	ROCSET resistor open, at $+125^\circ C$ junction		19.4		A
Over-Temperature						
Over-Temperature Shutdown (Controller Junction Temperature)	T_{OT-TH}			150		$^\circ C$
Over-Temperature Hysteresis	T_{OT-HYS}			15		$^\circ C$

Notes:

- 通常の動作で、デバイスのVINピンに電圧が供給されているとき、VCCピンは5V出力で75mA (最小値)を供給できます。これは、 $V_{IN} = 7V$ および $42V$ での合計シャットダウン電流です。
- 動作電流は、デバイスがアクティブでスイッチングを行っていないとき、電源から消費される電流です。ゲートドライブ電流はこれに含まれません。
- MINまたはMAX制限付きのパラメータは、特記のない限り $+25^\circ C$ で100%テスト済みです。温度制限は特性により決定され、量産時のテストは行われていません。コントローラは、モジュール組み立て前に独立してテストされます。
- DEM時に下位のMOSFETをオフにするための、PHASEピンの電圧スレッシュホールド。
- ソフトスタート時間が4.5ms未満のとき、 t_{PGR} が増大します。内部ソフトスタート(最速のソフトスタート時間)では、 t_{PGR} が上限の5ms近くに増大します。
- 制限への準拠は特性と設計により保証されます。
- 最大制限値は、5Vまで100%量産テスト済みです。
- 接合部 $125^\circ C$ において、 $V_{IN} = 24V$ 、 $V_{OUT} = 3.3V$ です。

3. 代表的な性能曲線

3.1 効率性能

動作条件: $T_A = +25^\circ\text{C}$ 、気流なし。デバイスはPWMモード。特記のない限り、標準値が使用されます。

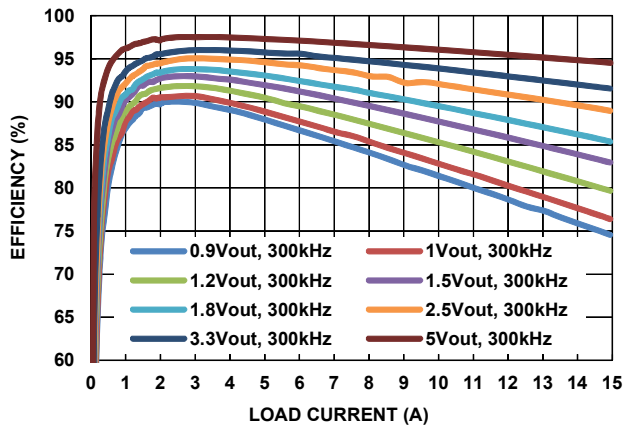


図 8. $V_{IN} = 7\text{V}$

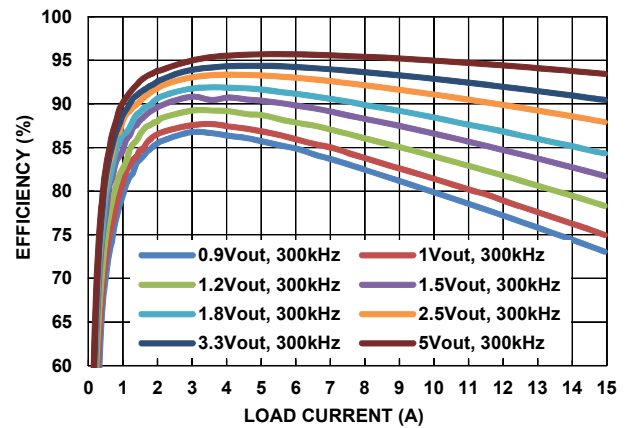


図 9. $V_{IN} = 12\text{V}$

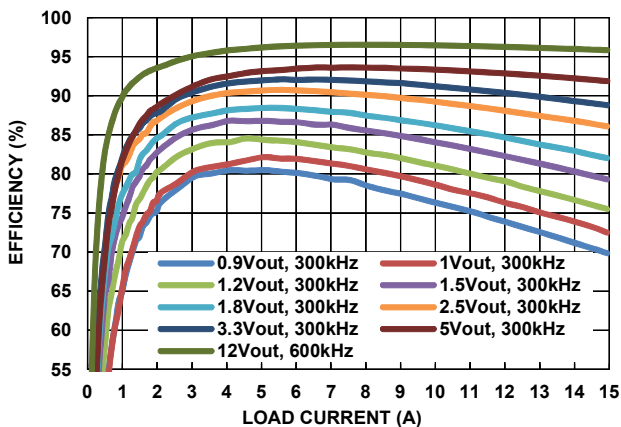


図 10. $V_{IN} = 24\text{V}$

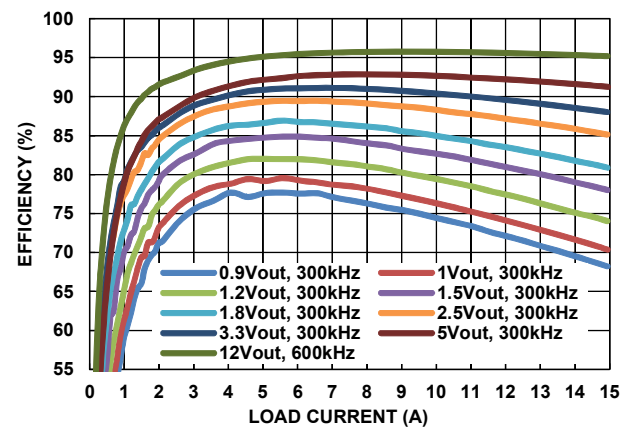


図 11. $V_{IN} = 30\text{V}$

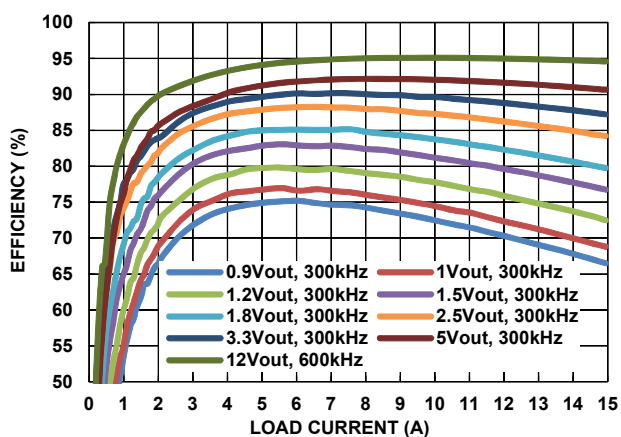


図 12. $V_{IN} = 36\text{V}$

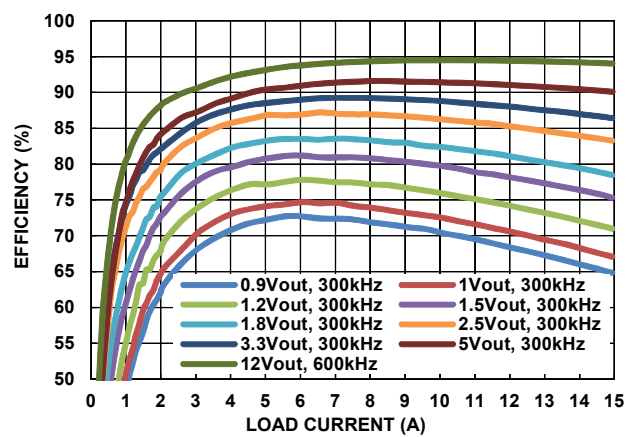


図 13. $V_{IN} = 42\text{V}$

3.2 出力電圧リップル

動作条件 : $T_A = +25^\circ\text{C}$ 、気流なし。 $V_{IN} = 24\text{V}$ 、CCMモード。特記のない限り、標準値が使用されます。

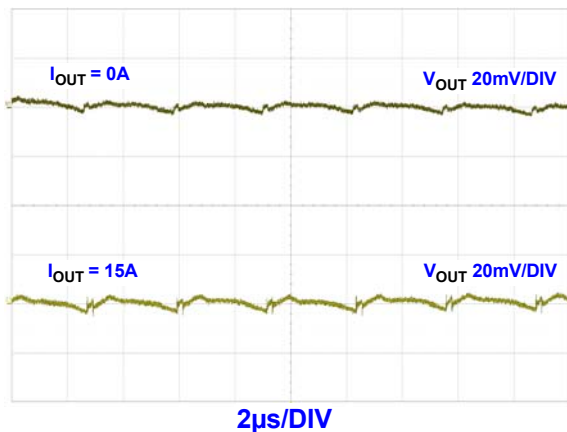


図 14. 出力リップル、 $V_{OUT} = 1.2\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

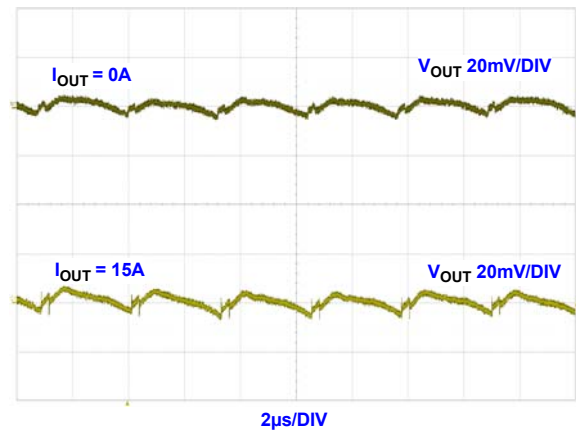


図 15. 出力リップル、 $V_{OUT} = 1.8\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

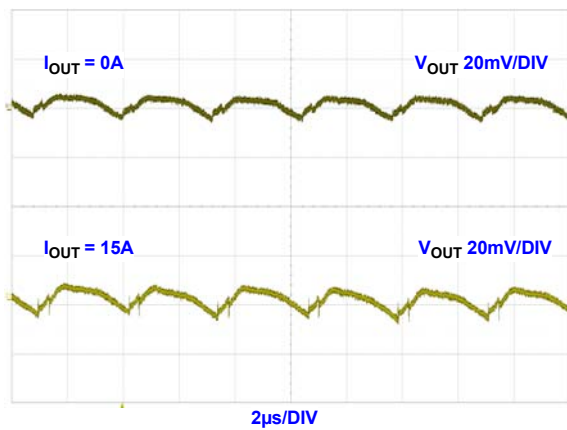


図 16. 出力リップル、 $V_{OUT} = 2.5\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

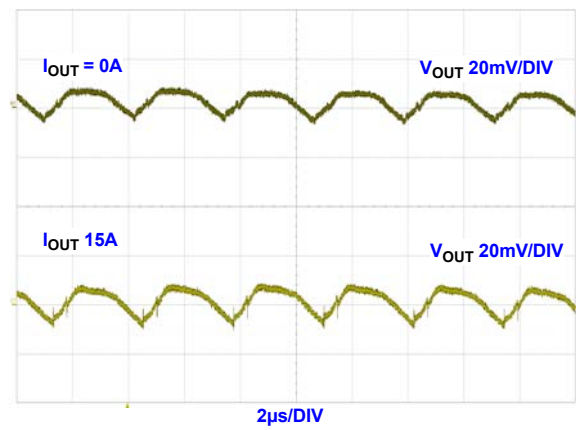


図 17. 出力リップル、 $V_{OUT} = 3.3\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

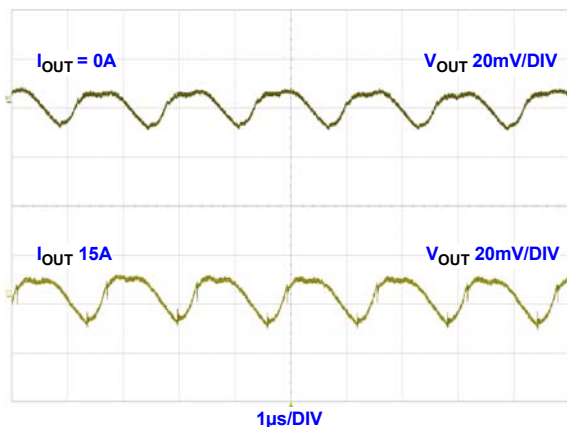


図 18. 出力リップル、 $V_{OUT} = 5\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 330\mu\text{F}$ のPOSCAP

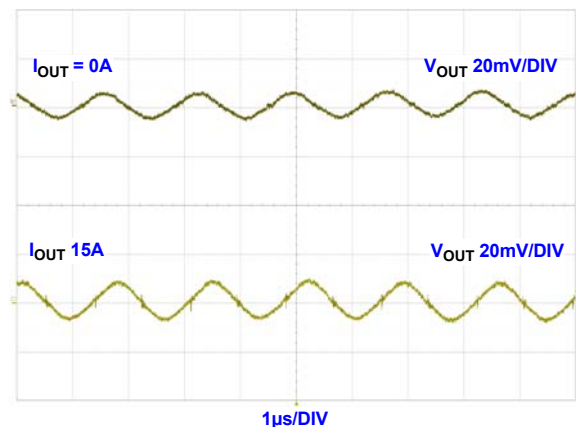


図 19. 出力リップル、 $V_{OUT} = 12\text{V}$ 、 $f_{SW} = 600\text{kHz}$ 、 $C_{OUT} = 12 \times 22\mu\text{F}$ のセラミック + $2 \times 150\mu\text{F}$ のPOSCAP

3.3 負荷変動応答性能

動作条件: $T_A = +25^\circ\text{C}$ 、気流なし。 $V_{IN} = 24\text{V}$ 、CCMモード、0A~7.5A、2.5A/ μs のステップ負荷。特記のない限り、標準値が使用されます。

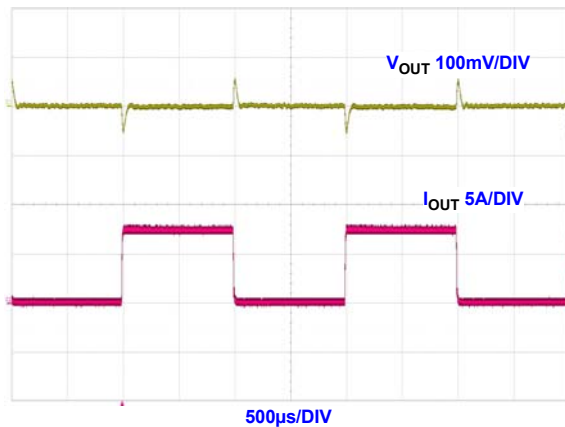


図 20. $V_{OUT} = 1.2\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

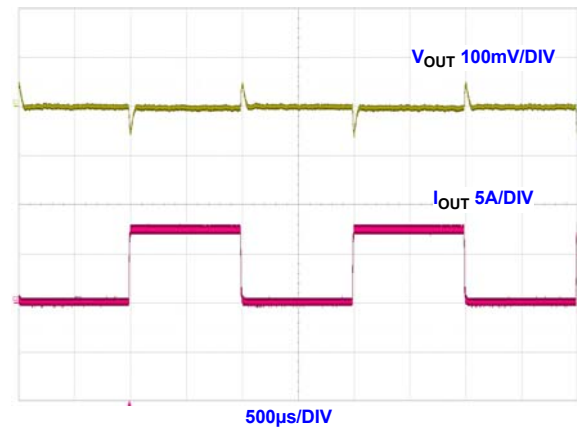


図 21. $V_{OUT} = 1.8\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

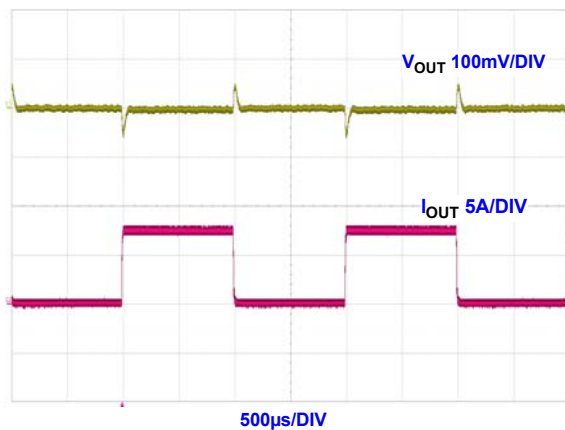


図 22. $V_{OUT} = 2.5\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

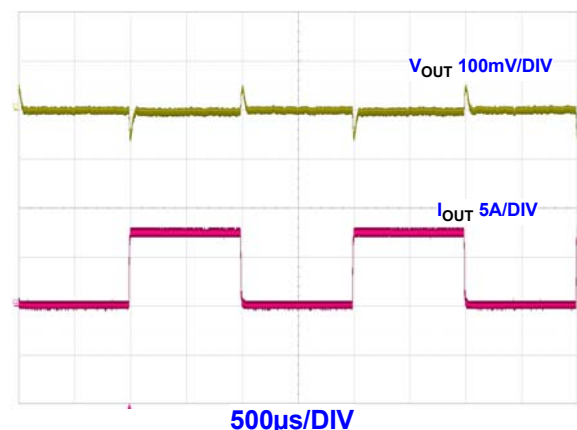


図 23. $V_{OUT} = 3.3\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 470\mu\text{F}$ のPOSCAP

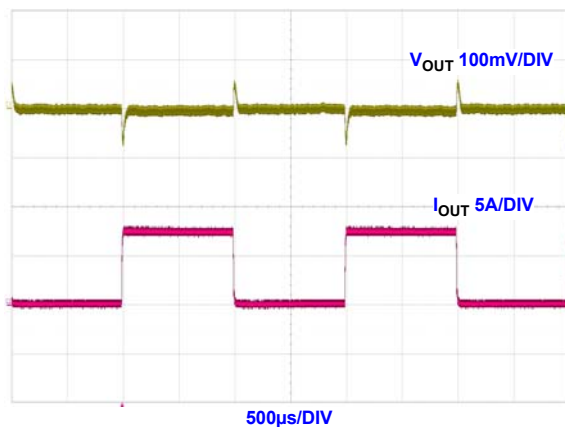


図 24. $V_{OUT} = 5\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 330\mu\text{F}$ のPOSCAP

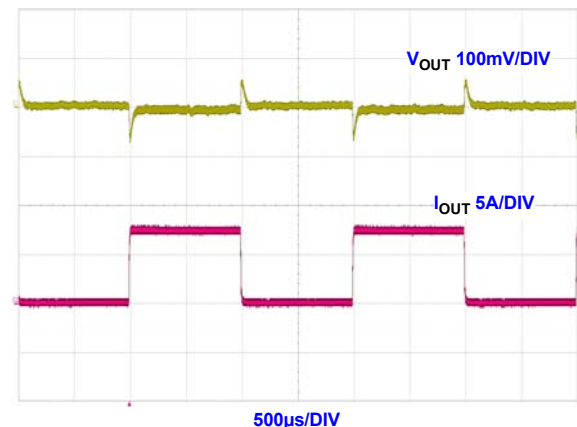


図 25. $V_{OUT} = 12\text{V}$ 、 $f_{SW} = 600\text{kHz}$ 、 $C_{OUT} = 12 \times 22\mu\text{F}$ のセラミック + $2 \times 150\mu\text{F}$ のPOSCAP

3.4 スタートアップ波形

動作条件： $T_A = +25^\circ\text{C}$ 、気流なし。 $V_{IN} = 24\text{V}$ 、 $f_{SW} = 300\text{kHz}$ 、 $C_{OUT} = 4 \times 100\mu\text{F}$ のセラミック + $1 \times 330\mu\text{F}$ のPOSCAP、CCMモード。特記のない限り、標準値が使用されます。

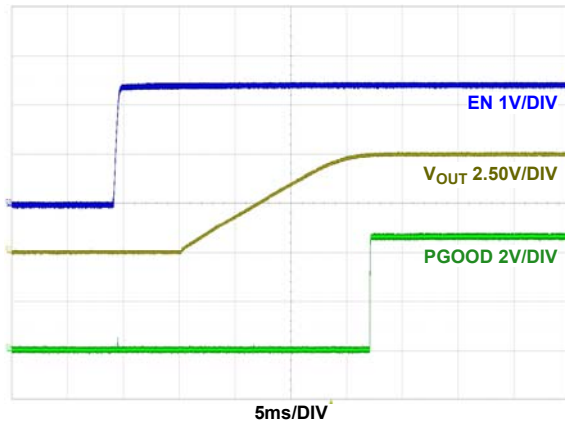


図 26. スタートアップ波形、 $V_{OUT} = 5\text{V}$ 、 $I_{OUT} = 0\text{A}$

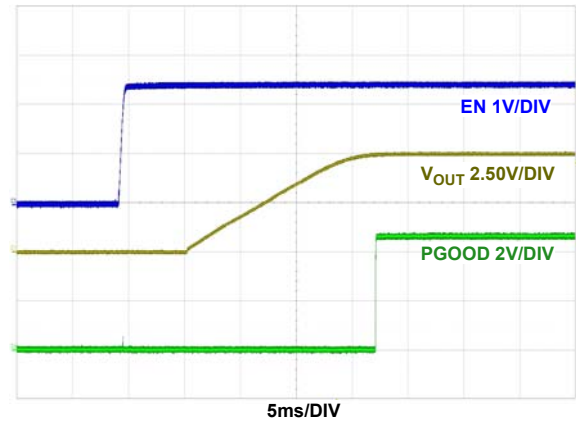


図 27. スタートアップ波形、 $V_{OUT} = 5\text{V}$ 、 $I_{OUT} = 15\text{A}$

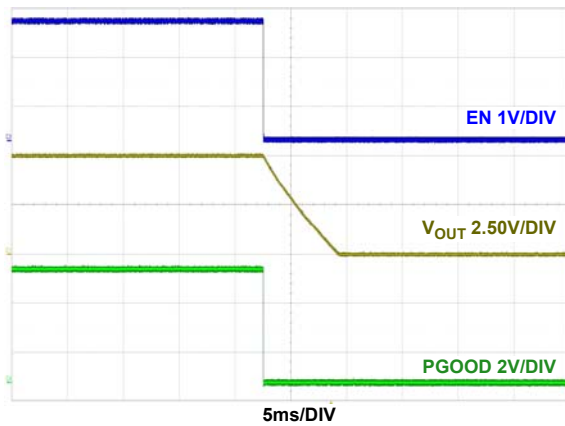


図 28. シャットダウン波形、 $V_{OUT} = 5\text{V}$ 、 $I_{OUT} = 0.5\text{A}$

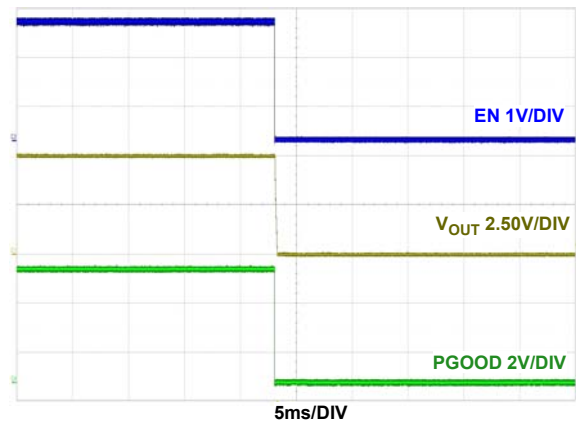


図 29. シャットダウン波形、 $V_{OUT} = 5\text{V}$ 、 $I_{OUT} = 15\text{A}$

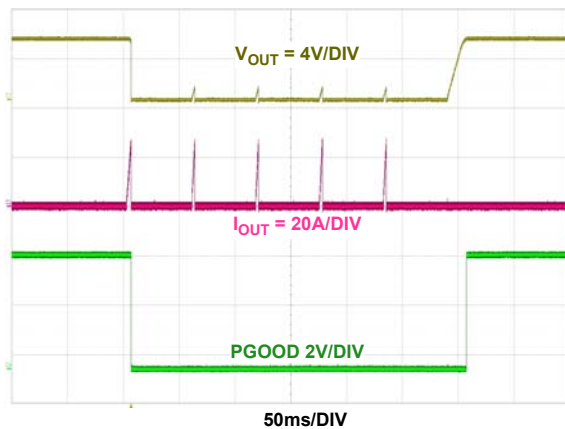


図 30. OCP 応答、出力が無負荷からグラウンドへ短絡し、解放された場合、 $V_{OUT} = 5\text{V}$ 、 $I_{OUT} = 0\text{A}$

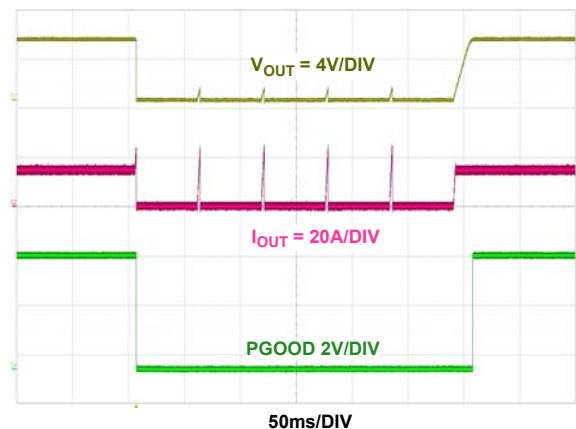


図 31. OCP 応答、出力が15Aからグラウンドへ短絡し、解放された場合、 $V_{OUT} = 5\text{V}$ 、 $I_{OUT} = 15\text{A}$

3.5 ディレーティング

動作条件： $V_{IN} = 24V$ 。以下の曲線はすべて、 $T_J = +120^\circ C$ でプロットされたものです。

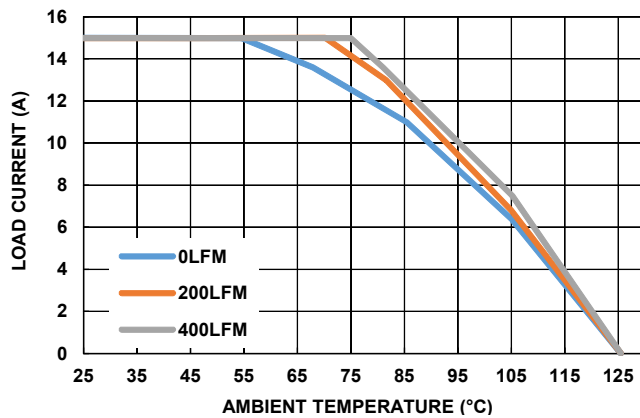


図 32. PWM/CCMモード、 $V_{OUT} = 1.2V$ 、 $f_{SW} = 300kHz$

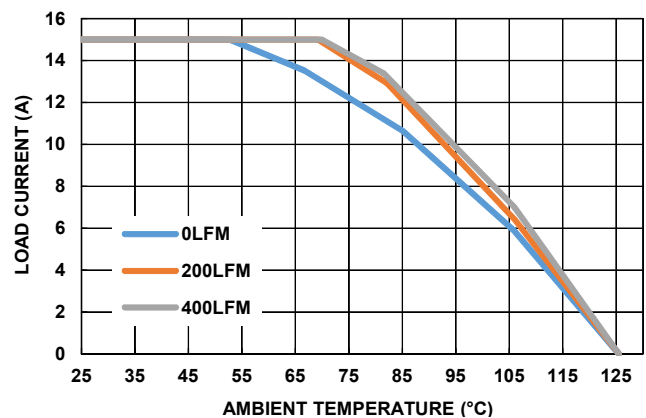


図 33. PWM/CCMモード、 $V_{OUT} = 1.8V$ 、 $f_{SW} = 300kHz$

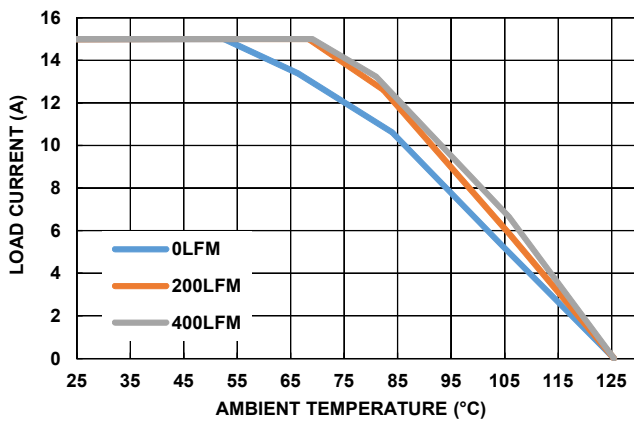


図 34. PWM/CCMモード、 $V_{OUT} = 2.5V$ 、 $f_{SW} = 300kHz$

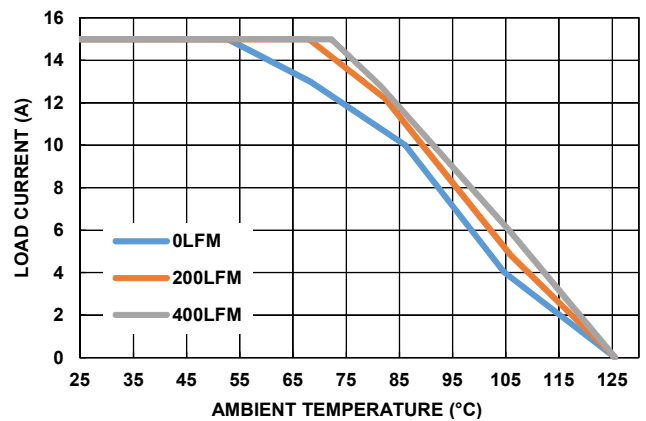


図 35. PWM/CCMモード、 $V_{OUT} = 3.3V$ 、 $f_{SW} = 300kHz$

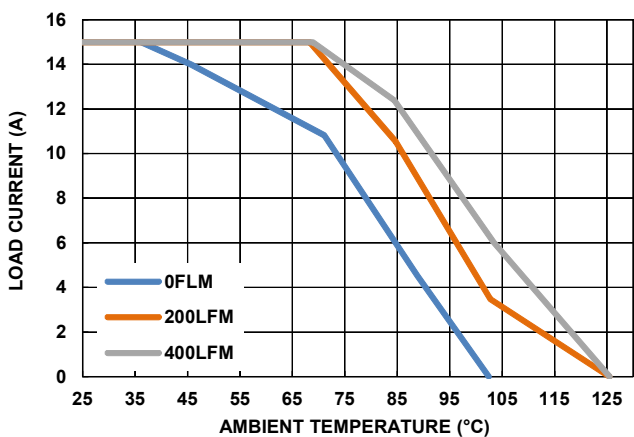


図 36. PWM/CCMモード、 $V_{OUT} = 5V$ 、 $f_{SW} = 300kHz$

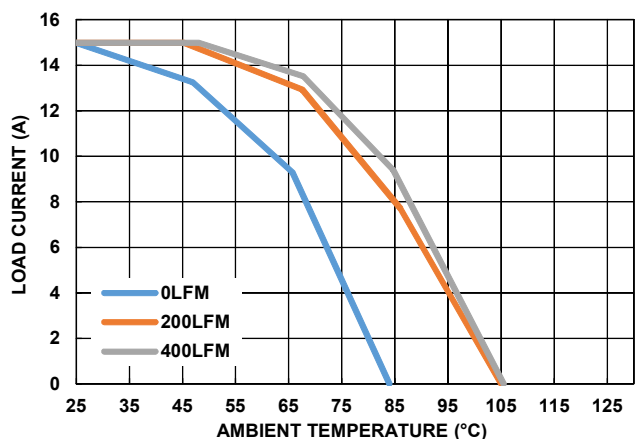


図 37. PWM/CCMモード、 $V_{OUT} = 12V$ 、 $f_{SW} = 600kHz$

4. 機能説明

4.1 パワーグッド・インジケータ

パワーグッド信号は、出力電圧の状態を監視し、アンダーボルテージや過電圧の状況を検出するため使用できます。このオープン・ドレインのPGOOD出力は、出力電圧が設定されている目標値の $\pm 12.5\%$ 以内であるときにアサートされます。この電圧は、帰還分割抵抗により測定されるため、内部の $0.6V$ 基準電圧に対して参照されます。PGOODのアサートは、出力電圧がレギュレーション・ウィンドウ内に達してから、 $1.1ms$ のブランキング遅延の後で発生します。出力アンダーボルテージまたは過電圧が検出された、またはENがLOWにされたとき、PGOODは遅延なしにアサート解除されます。

4.2 セルフ・イネーブル動作

ENからVCCへの内部的なプルアップ抵抗により、セルフ・イネーブル動作が可能です。ENピンをフローティング状態のままにすると、VINがUVLO スレッシュホールドに達すると同時にISL8215Mがイネーブルされ、その時点でソフトスタート回路がアクティブになります。

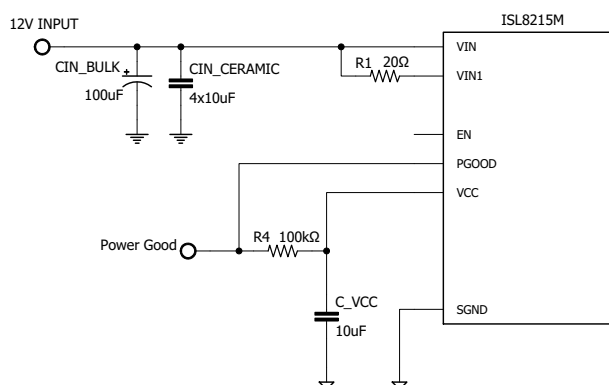


図 38. セルフ・イネーブル動作

ISL8215Mが特定の入力電圧レベルでオンになることが要求されるような動作では、ENピンに印加されている電圧を分割抵抗で制御するため、外付けの回路を実装する必要があります。EN電圧を推奨動作条件内に維持するため、オプションのツェナー (図 39) に示されているD1)も必要になる場合があります。

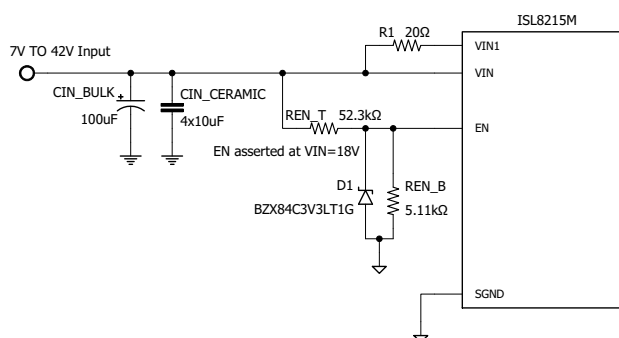


図 39. 最低 $18V_{IN}$ のセルフ・イネーブル動作

4.3 イネーブル

ENピンをHIGHまたはLOWに駆動すると、ISL8215Mの動作が、それぞれイネーブルまたはディスエーブルになります。ENピンの電圧が $1.6V$ に達すると、ISL8215Mの内部回路の初期化が実行されます。ENをLOWにプルすると、すべての内部回路がディスエーブルされ、低いスタンバイ電流となり、 $70\Omega r_{DS(ON)}$ 付きの内蔵のMOSFETにより、SS/TRKピンからGNDへ放電が行われます。

4.4 プリバイアス・パワーアップ

ISL8215Mには、プリバイアスされた出力でソフトスタートする機能があります。プリバイアス・スタートアップの間、出力電圧はプルダウンされません。PWM動作は、ソフトスタートの傾きが、プリバイアスされた電圧と分割抵抗比の積に達したときのみ開始されます。ソフトスタート動作中は、過電圧保護がアクティブです。

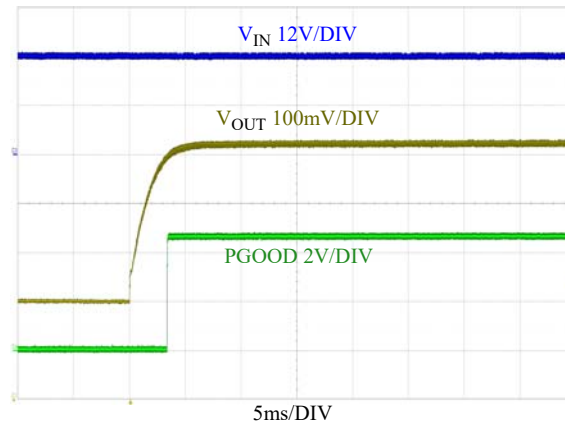


図 40. プリバイアス・パワーアップの波形、プリバイアス電圧 = 3.0V、 $V_{OUT} = 3.3V$ 、 $I_{OUT} =$ 無負荷

4.5 PWM/CCMモード

MOD/SYNCピンを信号グラウンドに直結するか、フローティング状態のままにすると、PWMのみの動作モードが選択されます。このモードでは、ISL8215Mはあらゆる負荷電流について定周波数で動作します。このモードでは軽負荷時に変換効率が低下しますが、電磁氣的干渉に弱いアプリケーションで必要となることがあります。

4.6 PSM/DEM軽負荷効率モード

MOD/SYNCピンをVCCに直結すると、PSM/DEM軽負荷効率モードの動作が選択されます。このモードでは、ISL8215Mは高効率のダイオード・エミュレーション・モード (DEM) と、軽負荷条件のパルス・スキップ・モード (PSM) で動作します。負荷が非常に軽いとき、インダクタの電流が反転する (不連続動作) ことは許されず、ISL8215Mはパルス・スキッピング機能に移行します。このモードでは軽負荷時の変換効率が向上しますが、出力リップル電圧も増大し、動作周波数が一定でなくなります。

4.7 内部の5Vリニア・レギュレータ (V_{CC})

ISL8215Mの内部の回路はすべて、内部の低ドロップアウト・レギュレータから電力を供給され、単一の広い入力電圧範囲 (7V ~ 42V) で動作します。正しい動作のため、この内部LDOの出力である V_{CC} を電源グラウンドとデカップリングするため、ピンのできるだけ近くに10 μ Fのコンデンサを配置します。他の回路を V_{CC} に接続してはいけません。

4.8 ゲート制御ロジックの最適化

ISL8215Mには固有の独自MOSFETゲート制御ロジックが実装されており、広い範囲の動作条件にわたって性能を最適化します。この回路により、ハイサイドとローサイド両方のMOSFETについて、実際のゲート波形がモニタリングされ、適合型のデッドタイム制御が行われます。シュートスルー制御ロジックにより、16nsのデッドタイムが発生し、ハイサイドとローサイド両方のMOSFETが同時にオンになってシュートスルー状況が引き起こされないことが保証されます。

5. アプリケーション情報

5.1 出力電圧のプログラミング

ISL8215Mは、出力電圧範囲を0.6V～12Vの範囲で変更できます。抵抗 R_2 をFBからSGNDへ配置します。

$$R_2 = \frac{(R_1 \times 0.6)}{(V_{OUT} - 0.6)} \quad (\text{式 1})$$

ここで、 R_1 = モジュール内の固定ハイサイド抵抗の値 (43.2k Ω 、許容誤差 $\pm 1\%$)、 R_2 = FB から SGND へ接続されている抵抗 (k Ω 単位) です。

表3は、一般的な出力電圧について、抵抗 R_2 の値を選択するための目安です。出力電圧の最大の精度を実現するため、 R_2 は許容誤差0.1%以下で選択する必要があります。

表 3. 出力電圧抵抗の設定

V_{OUT} (V)	R_2 E192 シリーズ
0.6	オープン
0.8	130k Ω
0.85	104k Ω
0.90	86.6k Ω
0.95	74.1k Ω
1.0	64.9k Ω
1.1	51.7k Ω
1.2	43.2k Ω
1.5	28.7k Ω
1.8	21.5k Ω
2.5	13.7k Ω
3.3	9.53k Ω
5	5.90k Ω
12	2.26k Ω

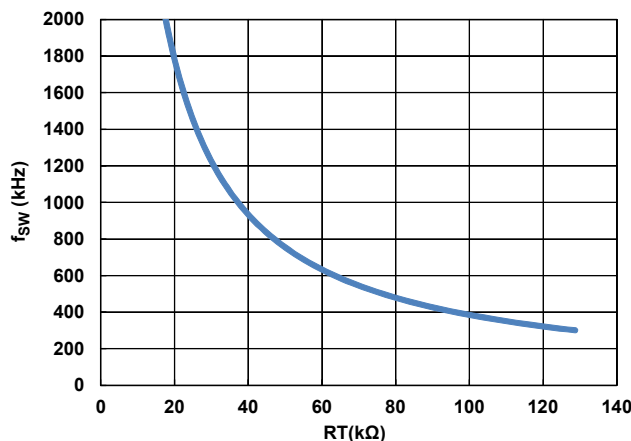
5.2 スイッチング周波数の選択

ISL8215Mのスイッチング周波数は、標準値300kHz～2MHzの範囲にプログラム可能で、RTピンからSGNDへ接続されている抵抗により、式2に従って設定されます。

$$R_T = \left(\frac{39.2}{f_{SW}} - 1.96 \right) \text{k}\Omega \quad (\text{式 2})$$

ここで、 f_{SW} はスイッチング周波数(MHz単位)です。

RTピンがグラウンドへ接続されているとき、スイッチング周波数は300kHzに設定されます。RTピンがVCCへ接続されている、またはフローティング状態のとき、スイッチング周波数は600kHzに上げることができます。スイッチング周波数の選択は、効率、出力電圧リップル、および負荷変動応答の要件とトレードオフです。一般に、スイッチング周波数を低くすると、MOSFETのスイッチング損失が低下し、スイッチング周波数を高くすると、出力容量の値と種類に応じて出力電圧リップルと負荷変動応答が改善されます。抵抗 R_T の正しい値を選択するには、図41に示されている周波数設定曲線を参考にしてください。

図 41. R_Tとスイッチング周波数f_{sw}との関係

ISL8215Mの内部オシレータを使用してスイッチング周波数を選択し、要求された回路構成を実現します。MOD/SYNCピンにより、必要な機能が選択されます。

5.3 外部周波数同期

ISL8215Mは、MOD/SYNCピンに適用されている外部クロックと同期できます。外部クロックは方形波で、周波数は354kHz～1MHzの必要があります。ISL8215Mモジュール内で、RTピンに接続されている抵抗により設定される周波数は、外部クロック周波数よりも低い値にプログラムする必要があります。外部クロックのデューティ・サイクルは30%～70% (標準は50%)で、振幅は3V～5Vの範囲内の必要があります。

正しい動作を保证するため、外部クロック周波数は、モジュールにプログラムされたデフォルト周波数よりも少なくとも18%高くする必要があります。外部クロックをオフにする前に、モジュールをディスエーブルする必要があります。周波数同期が有効なとき、ISL8215Mはすべての負荷について強制PWMモードで動作します。

5.4 ソフトスタート動作

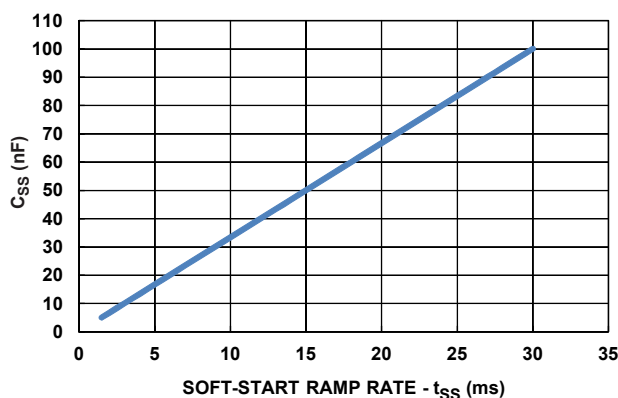
ISL8215Mには、スタートアップ時の突入電流を減らす必要があるアプリケーション向けに、ソフトスタート機能が用意されています。

SS/TRKピンと信号グラウンドとの間にソフトスタート・コンデンサを接続することで、ソフトスタートの出力電圧の傾きを調整できます。一般的なソフトスタート時間は、ソフトスタート・コンデンサの値に基づき、[式3](#)に従って設定されます。

$$t_{SS} = 0.6V \left(\frac{C_{SS}}{2} \right) \quad (\text{式 3})$$

ここで、C_{SS}はnF単位、t_{SS}はms単位です。

コンデンサC_{SS}の正しい値を選択するには、[図42](#)に示されているソフトスタート時間設定の曲線を参考にしてください。外部のC_{SS}またはトラッキングにより設定されているソフトスタート時間が1.5ms未満の場合、内部的なソフトスタート回路の1.5msによりソフトスタート機能が実行されます。さらに、ソフトスタート動作中は、過電圧保護はアクティブです。

図 42. C_{SS}とt_{SS}との関係

5.5 トラッキング動作

ISL8215Mは、外部電源を同時または供給電圧に比例してトラッキングするよう構成できます。この機能を実装するため、外部電源出力(マスタ・レール)とグラウンドとの間にトラッキング分割抵抗が接続されます。この分割抵抗の中心点を、ISL8215MのSS/TRKピンに接続されます。

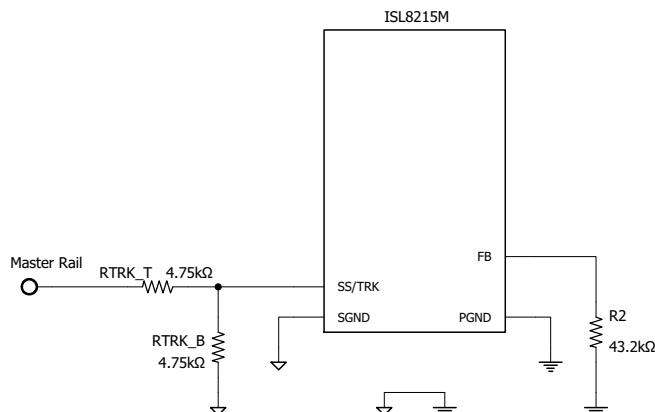


図 43. ISL8215M $V_{OUT} = 1.2V$ - マスタ・レールの同時トラッキング - 分割率 1:1

同時トラッキングは、マスタ・レールと ISL8215M 出力レールの両方が同じ勾配で、それぞれのレギュレーション電圧レベルに達したとき達成されます。図 44 に示すように、マスタ・レールと ISL8215M の出力レールは 2 つの異なる時点でレギュレーションに達します。外部の分割抵抗の比率 (R_{TRK_T}/R_{TRK_B}) を、ISL8215M の帰還分割抵抗の比率 (R_1/R_2) と同じに設定することで、同時トラッキングを達成できます。21 ページの表 3 に、さまざまな出力電圧について、適切な抵抗の値を選択するための参考情報を示します。

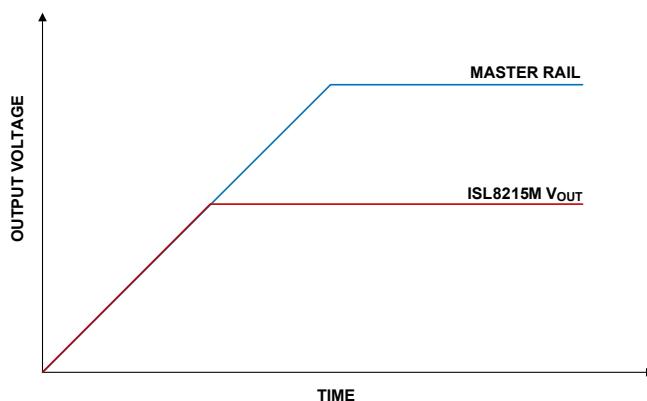


図 44. マスタ・レールの同時トラッキング

供給電圧に比例したトラッキングは、図 45 に示すように、マスタ・レールと ISL8215M の出力レールの両方が最終的なレギュレーション値へ同時に、ただし異なる勾配で達したときに達成されます。供給電圧に比例したトラッキングを実装するための分割抵抗比率 (R_{TRK_T}/R_{TRK_B}) を計算するには、式 4 を使用します。

$$V_{\text{Master rail}} \times \frac{R_{TRK_B}}{R_{TRK_B} + R_{TRK_T}} = 0.6 \quad (\text{式 4})$$

R_1 はハイサイド抵抗の値で、43.2kΩ に固定されていることに注意してください。

SS/TRK ピンの電圧が約 550mV に達すると、ISL8215M コントローラの内部基準電圧により出力電圧が決定されます。さらに、トラッキング機能の 2 μ A ソフトスタート電流の影響を最小化するため、マスタ・レールのトラッキング分割抵抗には、10k Ω 未満の値の抵抗が含まれている必要があります。

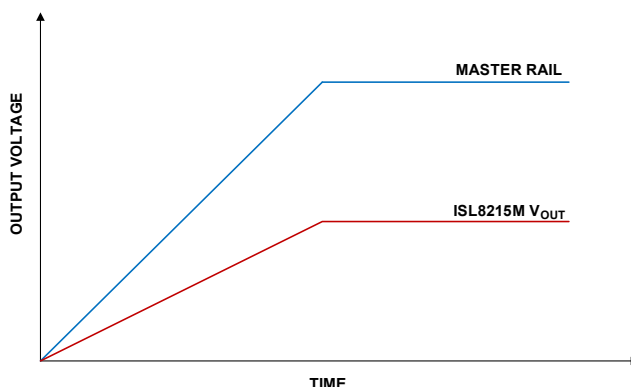


図 45. マスタ・レールの供給電圧に比例したトラッキング

5.6 入力電圧範囲

ISL8215M は、7V～42V の広い DC 電圧範囲の単一入力電源で動作するように設計されています。ISL8215M で要求される最小オン時間と最小オフ時間の制限から、対応可能な変換率(デューティ・サイクル)の最小値と最大値が制限されます。選択された出力電圧と動作周波数について、対応可能な入力電圧範囲が実質的に低下することがあります。

最大入力電圧は、[式 5](#) に示すように、最小オン時間($t_{ON(min)}$)により制限されます。

$$V_{IN(max)} \leq \left(\frac{V_{OUT}}{t_{ON(min)} \times f_{SW}} \right) \quad (式 5)$$

ここで、 $t_{ON(min)} = 60ns$ (ワーストケース)で、 f_{SW} はスイッチング周波数(Hz 単位)です。

最小入力電圧は、[式 6](#) に示すように、最小オフ時間($t_{OFF(min)}$)、ハイサイド FET の ON 抵抗 $r_{DS(ON)}$ 、インダクタの直列抵抗 (R_L)、および負荷電流(I_{OUT})により制限されます。MOSFET およびインダクタの温度係数の関係で、 V_{IN} の最小値は +125°C、 $R_L = 9.7m\Omega$ 、 $r_{DS(ON)} = 18.75m\Omega$ で発生することに注意してください。

$$V_{IN(min)} \geq \left(\frac{V_{OUT} + I_{OUT} \times (r_{DS(ON)} + R_L)}{1 - t_{OFF(min)} \times f_{SW}} \right) \quad (式 6)$$

ここで、 $t_{OFF(min)} = 412ns$ (ワーストケース)です。

5.7 入力コンデンサの選択

入力コンデンサの重要なパラメータは、電圧定格と RMS 電流定格です。信頼性の高い動作のため、電圧および電流の定格が、回路により要求される最大入力電圧と最大 RMS 電流を上回る入力コンデンサを選択してください。コンデンサの電圧定格は、最低でも最大入力電圧よりも 1.25 倍大きい必要があります。控えめなガイドラインとしては、1.5 倍の値が推奨されます。AC $_{RMS}$ 入力電流は、[式 7](#) に示すように、負荷によって異なります。

$$I_{RMS} = \sqrt{D(1-D)} \cdot I_{OUT} \quad (式 7)$$

ここで、D は PWM のデューティ・サイクルです。

入力容量より供給される最大 RMS 電流は、[式 8](#) に示すように、 $V_{IN} = 2 \times V_{OUT}$ 、 $D = 50\%$ のときに発生します。

$$I_{RMS} = \frac{1}{2} \cdot I_{OUT} \quad (式 8)$$

RMS 電流定格については、コンデンサのベンダにお問い合わせください。電流定格は、周囲温度または温度の上昇によって決定されることに注意してください。それぞれの 1210 サイズの 10 μ F 低 ESR コンデンサは一般に、2A～3A の RMS リップル電流について適切です。

入力バイパス・コンデンサの混在により、MOSFET 間で電圧ストレスを制御できます。高周波数のデカップリングにはセラミック・コンデンサを、RMS 電流を供給するにはバルク・コンデンサを使用します。小さなセラミック・コンデンサを MOSFET のごく近くに配置すると、寄生回路インピーダンスにより誘導される電圧を抑制できます。

ソリッド・タンタル・コンデンサも使用できますが、コンデンサのサージ電流定格に注意する必要があります。これらのコンデンサは、パワーアップ時のサージ電流を許容する必要があります。

5.8 出力コンデンサの選択

ISL8215Mは、出力電圧リップルが低くなるよう設計されています。一般に、出力コンデンサはリップル電圧や負荷変動などの動的なレギュレーション要件を満たすよう選択する必要があります。ESRやESLが十分に低いバルク出力コンデンサを使用すると、この条件を満たすことができます。

高周波数のコンデンサは、最初に過渡電流を供給し、バルク・コンデンサで負荷変動のスルー・レートを低速化します。バルク・コンデンサは一般に、ESRとESL、および電圧定格の要件に加えて、実際の容量の要件により決定されます。

高周波数のデカップリング・コンデンサを、電源ピンおよび負荷と、物理的にできるだけ近い場所に配置する必要があります。回路基板の配線インダクタンスが、これらの低いESR/ESL部品の有用性を打ち消してしまわないよう注意してください。固有のデカップリング要件については、負荷回路の製造業者に確認してください。

バルク・コンデンサ用は、スイッチング・レギュレータ・アプリケーションに特化した、低ESRのコンデンサのみを使用してください。ほとんどの場合、複数の小型の電解コンデンサを使用すると、単一の大型のコンデンサよりも良好な性能が得られます。

結論として、出力コンデンサは次の基準を満たす必要があります。

- (1) 負荷変動時、出力インダクタの電流が変動する間、出力電圧を維持するため十分なバルク容量があること。
- (2) 出力インダクタ電流による出力電圧リップルへの要求を満たすため、十分にESRが低いこと。

ISL8215Mにおける出力コンデンサの推奨値は、 $400\mu\text{F}$ ～ $1000\mu\text{F}$ です。コンデンサのさらに詳しい情報については、[9ページ](#)の[表 1](#)および[2](#)を参照してください。すべてをセラミック・コンデンサの構成でも、ループ分析によって安定性を保証できます。

6. 保護回路

6.1 アンダーボルテージ・ロックアウト

ISL8215MにはUVLO保護が搭載されており、正しい動作電圧が印加されるまでデバイスをリセット状態に維持します。また、動作電圧が設定済みの値よりも低下した場合、この機能によりISL8215Mがシャットダウンされます。UVLO状態がアサートされると、コントローラは完全にディスエーブルされます。PGOODは有効で、アサート解除されます。

6.2 過電流保護

ISL8215MはローサイドMOSFETのON抵抗、 $r_{DS(ON)}$ を使用して、コンバータの電流を監視します。MOSFETのドレインとソースとの間で検出された電圧ドロップは、OCSピンからグラウンドに接続されている抵抗 R_{OCSET} により設定されているスレッシュホールド電圧と比較されます。 $r_{DS(ON)}$ は高温で高く、低温で低くなるため、室温および低温におけるOCP設定ポイントは、高温におけるOCP設定ポイントよりも高くなります。

負荷が15A未満のアプリケーションでは、システムの信頼性向上のためOCPの設定ポイントをさらに下げることをお勧めします。OCP設定抵抗の値を計算するには、[式9](#)を使用できます。

$$R_{OCSET} = \frac{(26.1 \cdot R_{Nom} \cdot (I_O/15))}{(R_{Nom} \cdot (1 - (I_O/15)) + 26.1)} \text{ k}\Omega \quad (\text{式 9})$$

ここで

I_O = 求められる最大負荷電流(A)

R_{OCSET} = OCSピンに接続されている抵抗(k Ω)

R_{Nom} = 15Aの最大負荷動作を保証するための抵抗 R_{OCSET} (k Ω)

15Aの最大負荷動作を保証するための R_{OCSET} は次のとおりです。

- 3.3Vおよびそれ未満の出力では20M Ω (DNP状況をシミュレート)
- 5V出力では205k Ω
- 12V出力では118k Ω

[式9](#)で、+120°CでOCPに達する一般的な負荷電流は、目的の最大負荷電流よりも約20%高く設定されます。この20%のマージンは、コントローラのOCPとMOSFETの $r_{DS(ON)}$ の許容誤差によるものです。

過電流が検出された場合、次のサイクルまでハイサイドMOSFETはオフに、ローサイドMOSFETはオンに維持されます。その結果、コンバータはパルスをスキップします。過負荷状況が取り除かれた場合、コンバータは通常の動作を再開します。2つの連続したクロック・サイクルについて過電流が検出された場合、モジュールはゲートドライバをオフにし、ソフトスタートに移行して、ヒックアップモードに遷移します。ISL8215Mは、50msの間オフになってから、再起動を試みます。過電流状況が取り除かれるまで、ソフトスタートのサイクルが繰り返されます。ソフトスタートの間はヒックアップモードがアクティブなため、ソフトスタートの間にピーク・インダクタ電流が過電流スレッシュホールドを超えないことが保証されます。

OCPがトリガされると、ヒックアップ再起動のため、内部のMOSFETによりSS/TRKピンがグラウンドにプルされます。他の電圧レールをトラッキングするよう構成されている場合、SS/TRKピンは内部の最小ソフトスタート・ランプよりもはるかに高速に立ち上がります。その後で、基準電圧は内部の最小のソフトスタート・ランプにクランプされます。これによって、トラッキング機能を使用している場合も、円滑なソフトスタート・ヒックアップが達成されます。

6.3 過電圧保護

過電圧の設定ポイントは、帰還抵抗により設定される公称出力電圧の121%に設定されます。過電圧イベントが発生すると、モジュールはハイサイドMOSFETをオフに、ローサイドMOSFETをオンにして、出力電圧をレギュレーション内に戻そうとします。過電圧状態が修正され、出力電圧が公称出力電圧の110%に戻ると、出力電圧が公称電圧まで低下し、通常のPWMスイッチングでの動作が開始されるまで、ハイサイドとローサイドの両方のMOSFETがオフになります。

6.4 過熱保護

このICには過熱保護回路が組み込まれており、ダイの温度が+150°Cに達すると、ICがシャットダウンされます。ダイの温度が+145°C未満に低下すると、完全なソフトスタート・サイクルが開始され、通常の動作が再開されます。OTPシャットダウン中のICの消費電流は、わずか100 μ Aです。コントローラがディスエーブルされているとき、熱保護機能は非アクティブです。これによって、シャットダウン時の電流は5 μ Aと、非常に低い値になります。

7. レイアウトのガイドライン

ISL8215MベースのDC/DCコンバータを正しく実装するには、レイアウトの要件に十分注意する必要があります。ISL8215Mは非常に高い周波数でスイッチングを行うため、スイッチングは非常に短時間で行われます。このようなスイッチング周波数では、最短の配線でも大きなインピーダンスとなります。また、ピーク・ゲート・ドライブ電流は非常に短時間で大幅に上昇します。電流が1つの素子から別の素子へ移行する速度から、相互接続されているインピーダンスや、寄生回路の間で、電圧スパイクが発生します。これらの電圧スパイクにより効率が低下し、EMIが発生し、デバイスの過電圧ストレスおよびリンギングが増大する可能性があります。部品を注意深く選択し、PCボードを正しくレイアウトすることで、これらの電圧スパイクを最小化できます。

7.1 レイアウトの考慮事項

- (1) VIN と PGND との間、モジュールとできるだけ近い場所に、入力コンデンサと高周波数のデカップリング・セラミック・コンデンサを配置します。高周波数ノイズを最小に抑えるため、入力コンデンサ、VINパッド、PGNDにより形成されるループは、可能な限り小さくします。出力コンデンサは、負荷の近くに配置します。短く広い銅パターンを使用して、出力コンデンサを負荷へ接続し、寄生インダクタンスおよび抵抗を回避します。レイアウト図の例を、[図 46](#) および [47](#) に示します。
- (2) VIN、VOUT、PGNDには、大きな銅パターンを使用し、伝導損失と熱ストレスを最小化します。各レイヤの電源プレーンは、十分な数のビアで接続します。
- (3) 内部レイヤ(モジュールの下)に、共有SGNDおよびPGNDを持つ堅固なグラウンド・プレーンを使用し、レイアウトの設計を簡素化します。[28 ページの図 48](#) に示すように、スロットを使用して、スイッチング電流がモジュールのSGNDパッドを避けることを保証します。最下位レイヤ(入力コンデンサ、出力コンデンサなどを含む)のすぐ上のレイヤに、可能な限り多くのGNDプレーンを使用することをお勧めします。最上位と最下位のレイヤを使用して、EN、VCC、PGOOD信号を配線します。
- (4) スwitching周波数が300kHzで42V入力の場合、 4.02Ω 1206抵抗、および270pF X7R 0603コンデンサをPHからVINへ直列に接続する必要があります。スイッチング周波数が300kHzより高い場合、抵抗のサイズをディレーティングしません。抵抗R5の電力損失(P_{cal})は、式 $C \cdot V^2 \cdot f$ で計算します。ここで
 - C = 270pF
 - V = 入力電圧
 - f = 動作周波数
 ディレーティングについて、抵抗のパッケージ・サイズの公称電力処理能力は、最低 $P_{cal}/0.65$ の必要があります。+100°Cの周囲温度で抵抗が動作する場合、65%のディレーティングが算出されます。さまざまなスイッチング周波数および入力電圧について、正しい抵抗パッケージ・サイズを見つけるには、標準の厚膜チップ抵抗のデータシートを使用してください。
- (5) UG1およびUG2 (D6およびK4) が、PCB配線により外部的に接続されていることを確認してください。2つのENピン(A6およびA8)も、同様に接続する必要があります([7ページ](#)のピン構成と、ピンの説明表を参照してください)。
- (6) 高精度の出力電圧レギュレーションを実現するため、リモート・センス配線を使用して、負荷のVOUT+へ接続します。リモート・センス配線は、GNDレイヤの下に配線し、センス・ラインをPHASEノードなどノイズの多いプレーンの近くに配線することを避けます。配線上のノイズを減衰させるため、RSピンの近くに 2Ω の抵抗を配置します。
- (7) グラウンドのバウンシングの問題をさけるため、VINリターンおよびVOUTリターンは互いに対角線上に配置します。これによって、パワー・トレインによって生成されたスイッチング・ノイズがコントローラの動作に及ぼす影響の最小化も保証されます。
- (8) PHASEノードの銅パターンは不必要に大きくしないようにします。PHASEノードは非常に高いdv/dv電圧の対象となるため、これらのパターンと、それを囲む回路との間に形成される寄生容量により、スイッチングノイズが結合される傾向があります。感受性の高い信号トレースがPHASEノード・プレーンの近くに配線されていないことに、注意を払う必要があります。
- (9) VCCバイパス・コンデンサは、VCCピンの下に配置し、そのグラウンドをPGNDパッドへ接続します。ローサイド帰還抵抗と、VOUT1用のデカップリング・キャップを、SGNDパッドへ接続します。

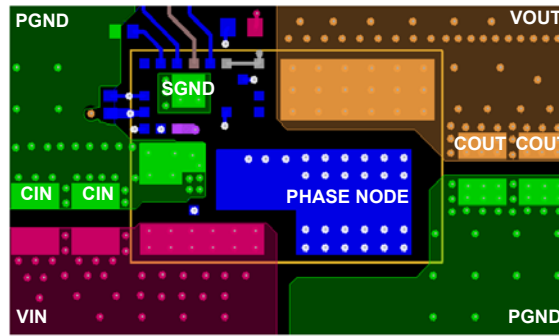


図 46. レイアウトの例 - 最上位レイヤ

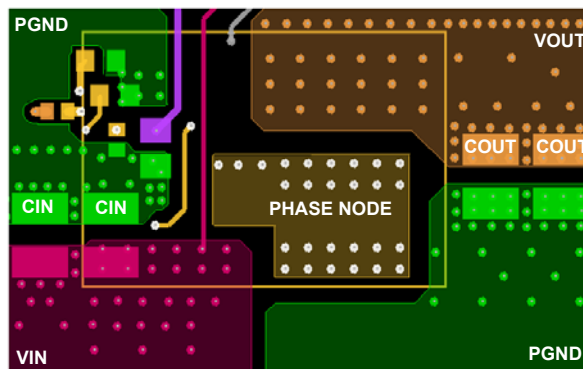


図 47. レイアウトの例 - 最下位レイヤ

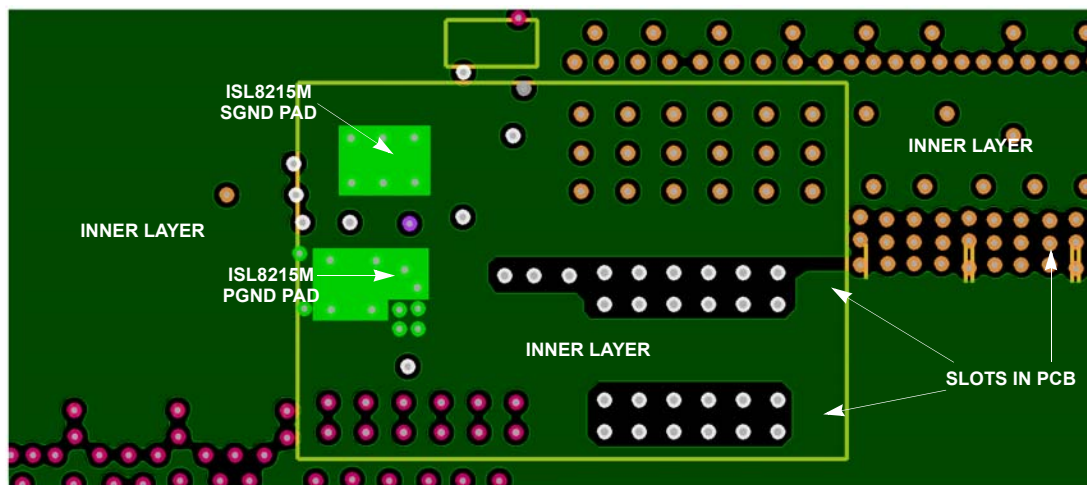


図 48. レイアウトの例 - SGNDが内部レイヤ経由でPGNDへ接続されている場合

8. 熱に関する考慮事項

実験的な電力損失の曲線を、熱モデル分析の θ_{JA} とともに使用して、モジュールの熱に関する考慮事項を評価できます。これらのディレーティング曲線は、許容される最大電力と、温度を最大接合部温度の+120°C以下に維持することから算出されたものです。システムのパラメータとレイアウトが評価用ボードとは異なるアプリケーションでは、安全マージンを調整できます。すべてのディレーティング曲線は、サイズ4.5×3インチ、4レイヤのテスト・ボードを使用したテストから得られたものです。詳細については、[TB379](#)を参照してください。実際のアプリケーションでは、他の熱源や設計マージンを考慮する必要があります。

9. パッケージの説明

ISL8215Mの構造は、高密度アレイ、リードなしパッケージ(HDA)に属します。この種のパッケージには、熱および電気的伝導性が良好で、軽量、小型という利点があります。HDAパッケージは表面実装テクノロジーを応用可能で、業界でますます広く使用されつつあります。ISL8215Mには、抵抗、コンデンサ、インダクタ、制御ICなど、いくつかの種類のデバイスが含まれています。ISL8215Mは銅のリードフレームをベースとするパッケージで、銅のサーマル・パッドが露出しており、電気的および熱的伝導性に優れています。銅のリード・フレームとマルチコンポーネントのアセンブリは、デバイス保護のため、ポリマーの複合金型でオーバーモールドされています。

パッケージの外形、標準的なPCBレイアウト・パターン・デザイン、および標準的なメタルマスク・パターンのデザインを、[32ページの「パッケージの外形図」](#)に示します。モジュールは19mm×13mm×5.3mmの小形サイズです。

9.1 PCBレイアウト・パターンの設計

ISL8215Mの下面はリード・フレーム・フットプリントで、表面実装プロセスによりPCBに取り付けられます。PCBのレイアウト・パターンを、[35ページ](#)および[36ページ](#)に示します。PCBのレイアウト・パターンは、オーバーレジストされたPCBランドの配列で、HDAエキスポーズド・パッドおよびI/O終端寸法と揃えられています。PCBレイアウト上のサーマル・ランドには、オーバーレジストされたランドの配列もあり、パッケージの露出したダイ・パッドの周辺と1:1で一致する必要があります。露出したオーバーレジストのPCBランド領域は、利用可能なモジュールI/O領域の50～80%にする必要があります。

9.2 サーマル・ビア

サーマル・ランドの下に、1.0mm～1.2mmピッチのサーマル・ビアのグリッドを、埋め込み銅パターンへドロップダウンおよび接続するように配置する必要があります。これらのビアは直径が約0.3mm～0.33mmで、約1.0オンスの銅によりバレル・プレートされている必要があります。ビアをさらに追加(ビアのピッチを減らして)すると熱特性が向上しますが、ビアの数が多くなるほど、それによる利点は小さくなります。サーマル・ランドのサイズおよびボードの設計規則の範囲内で、可能なかぎり多くのビアを使用するのが実用的です。

9.3 メタルマスク・パターンの設計

周辺I/Oランドの、リフローされたハンダ接合部は、スタンドオフ高さが50 μ m～75 μ m (2mil～3mil)の必要があります。ハンダ・ペーストのメタルマスク設計は、最適化された信頼性の高いハンダ接合部を開発する最初の手順です。メタルマスクのアパーチャ・サイズと、オーバーレジストされたPCBランド・サイズとの比率は、通常は1:1にします。アパーチャの幅を少し減らすことで、隣接するI/Oランド間のハンダ・ブリッジが発生することを防止できます。標準的なハンダ・メタルマスク・パターンを、[33ページ](#)および[34ページ](#)に示します。このパッドを設計するときは、メタルマスク・パターン全体の対称性を考慮する必要があります。レーザーで切断された、電解研磨された台形の壁を持つ、ステンレス・スチールのメタルマスクをお勧めします。電解研磨によりアパーチャのウォールが「滑らか」になり、表面摩擦が減少してペーストのリリースが良好になるため、ボイドが減少します。台形のセクション・アパーチャ (TSA)を使用することでもペーストのリリースが促進され、「ブリック状の」ペースト堆積が形成され、フィルム部品の配置に役立ちます。この大きなピッチ(1.3mm)のHDAには、0.1mm～0.15mm厚のメタルマスクをお勧めします。

9.4 リフローパラメータ

HDAの取り付け高さが低いことから、ANSI/J-STD-005準拠の「無洗浄」Type 3 クリーム・ハンダをお勧めします。リフロー時には、窒素パージもお勧めします。システム・ボードのリフロー・プロファイルは、部品を取り付けたボード全体の熱品質に依存するため、HDAのためだけに特定のハンダ付けプロファイルを定義することは非現実的です。[図 49](#)に示すプロファイルはガイドラインとして提供されるもので、各種の製造方式やアプリケーションに応じてカスタマイズしてください。

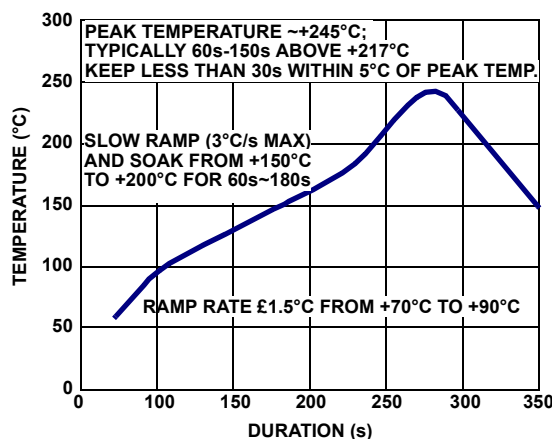


図 49. 標準的なリフロー・プロファイル

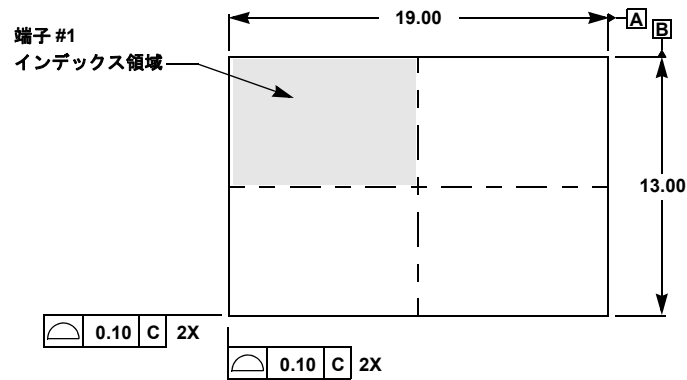
10. 改定履歴

リビジョン	日付	説明
1.00	2017年8月30日	1ページの図2を更新。 セクション1.5の表で、ピンの説明を更新。 9ページの表1にR5 (パッケージ) 列を追加。 13ページの過熱シャットダウン値を更新。 セクション7.1の要件で、「レイアウトの考慮事項」を更新。
0.00	2017年8月1日	初版

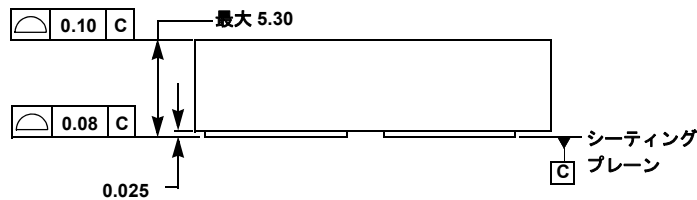
11. パッケージの外形図

Y22.19x13

22 I/O 19mm×13mm×5.30mm HDA モジュール
リビジョン1、11/16



上面図

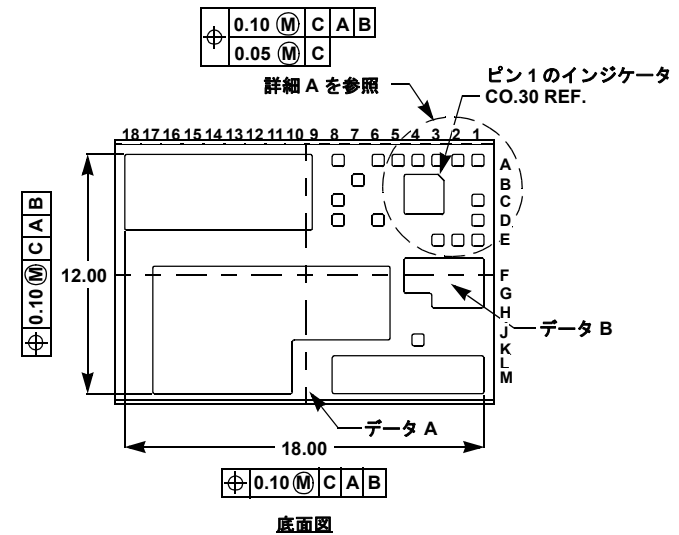


側面図

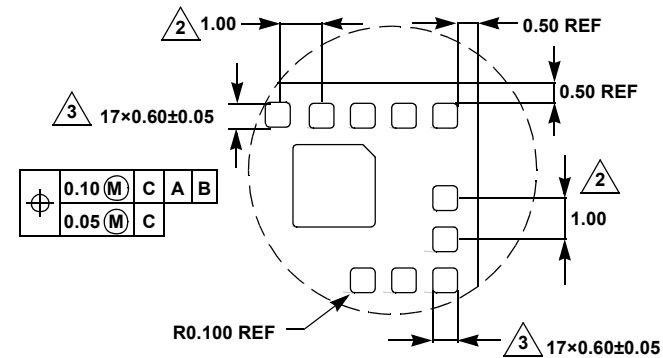
NOTES:

- すべての寸法はミリメートル表記です。
- 基本的なランド・グリッドのピッチを表しています。
- これらの17本のI/Oは、1.0mmピッチBSCの固定行および列のマトリクスを中心としています。
- 寸法と許容誤差はASME Y14.5-2009に従います。
- エクスPOSEド・パッドのエッジの位置寸法の許容誤差は±0.1mmです。

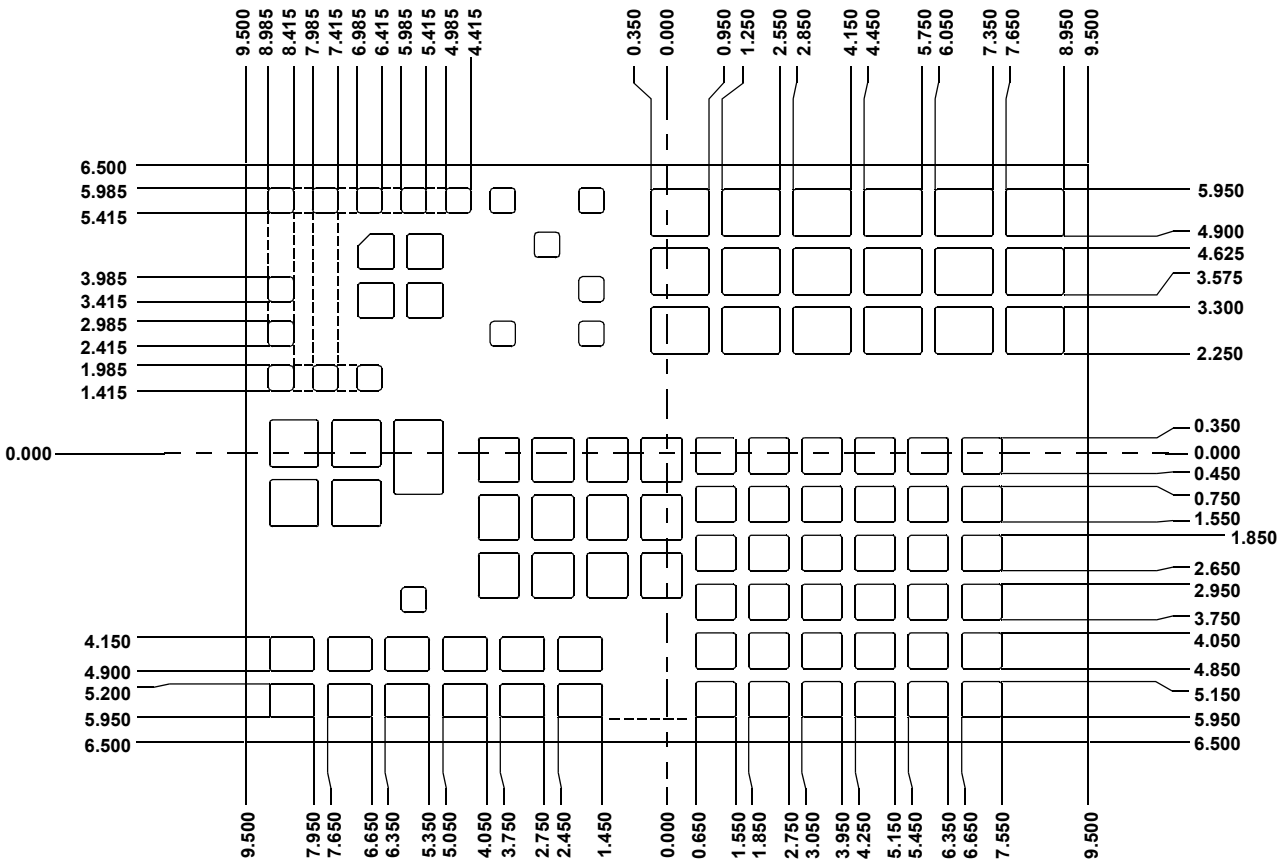
最新のパッケージ外形図については、[Y22.19x13](#)をご覧ください。



底面図

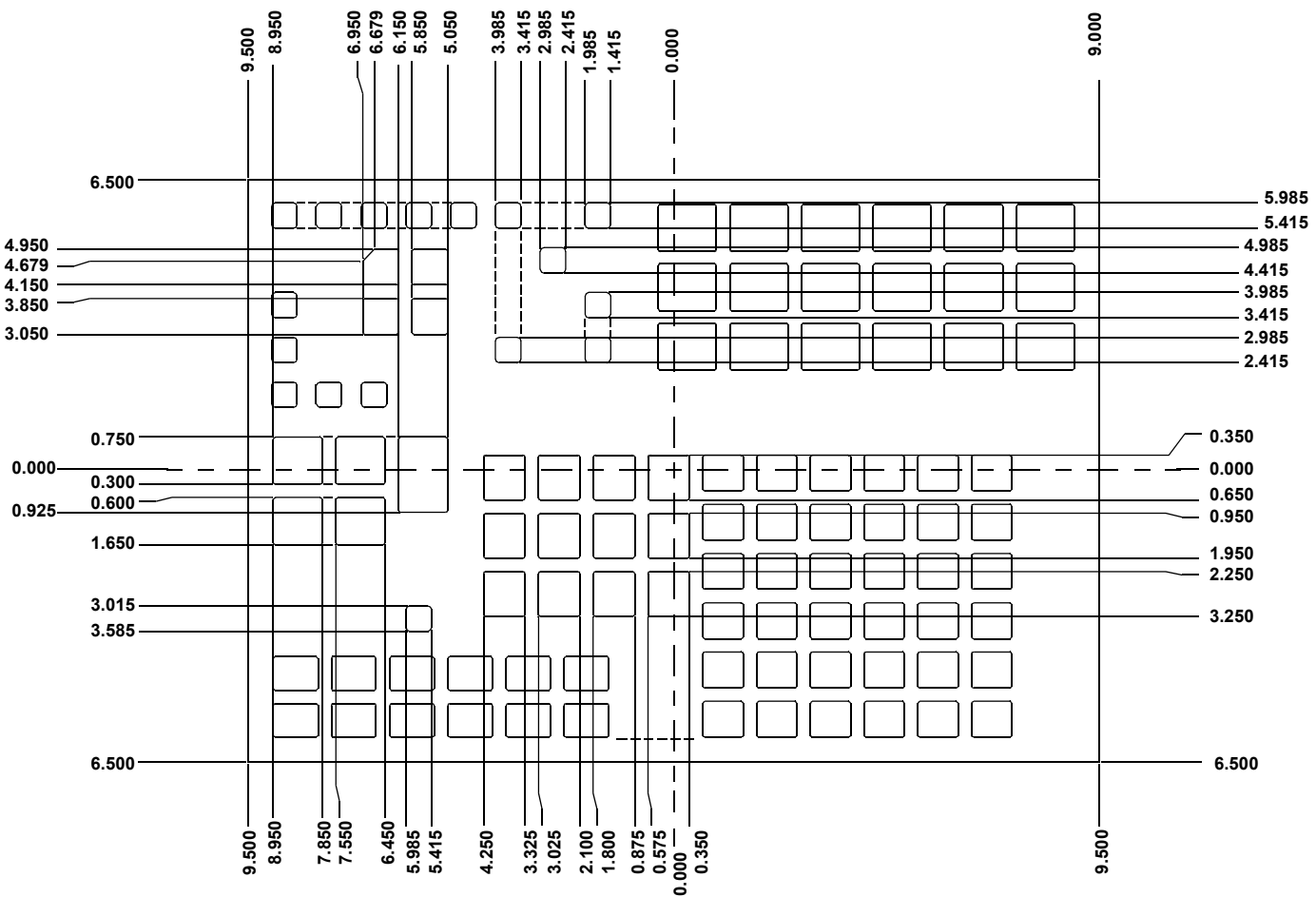


詳細A
(倍率 2:1)



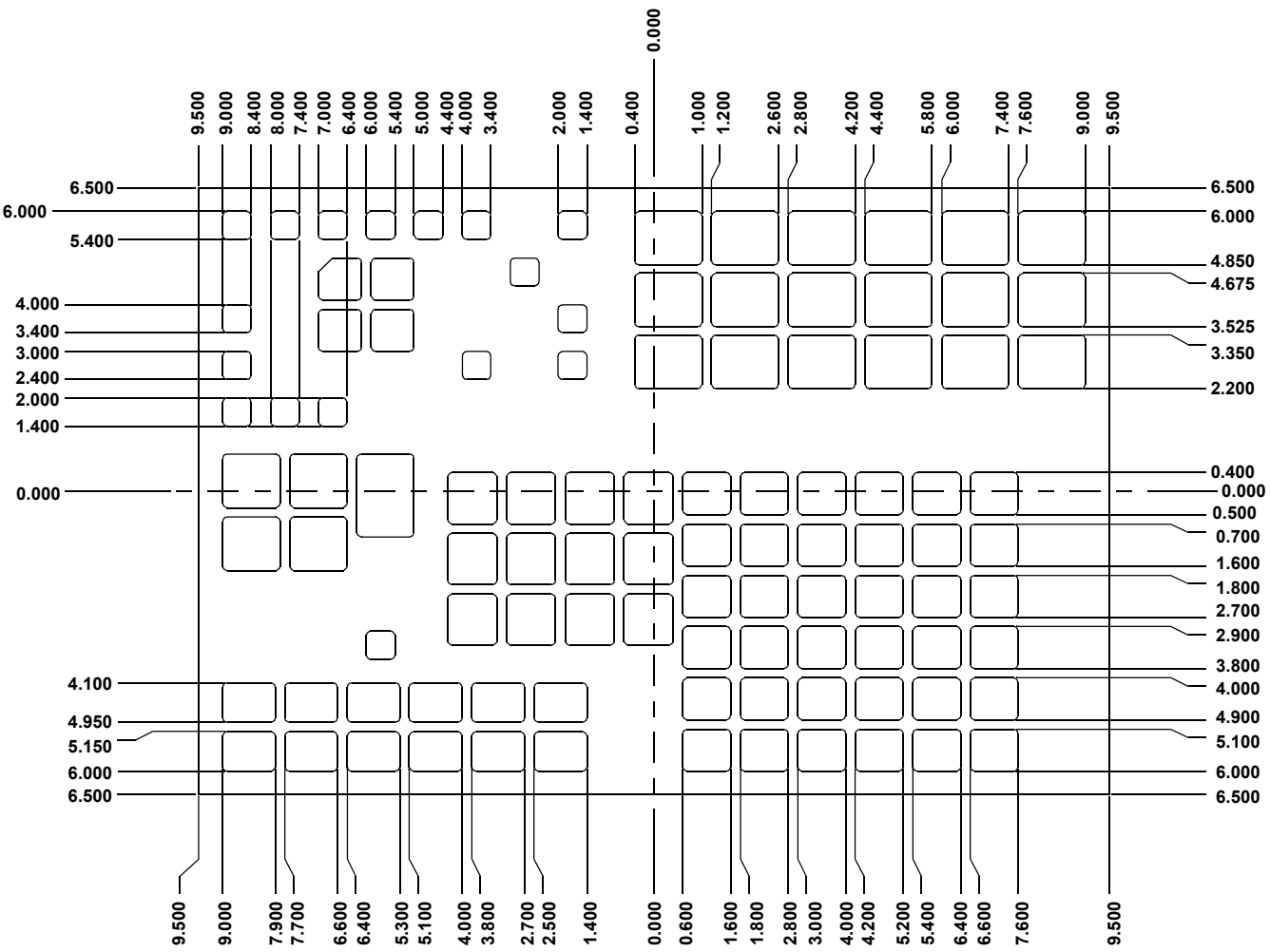
推奨されるハンダ・メタルマスク

上面図 1



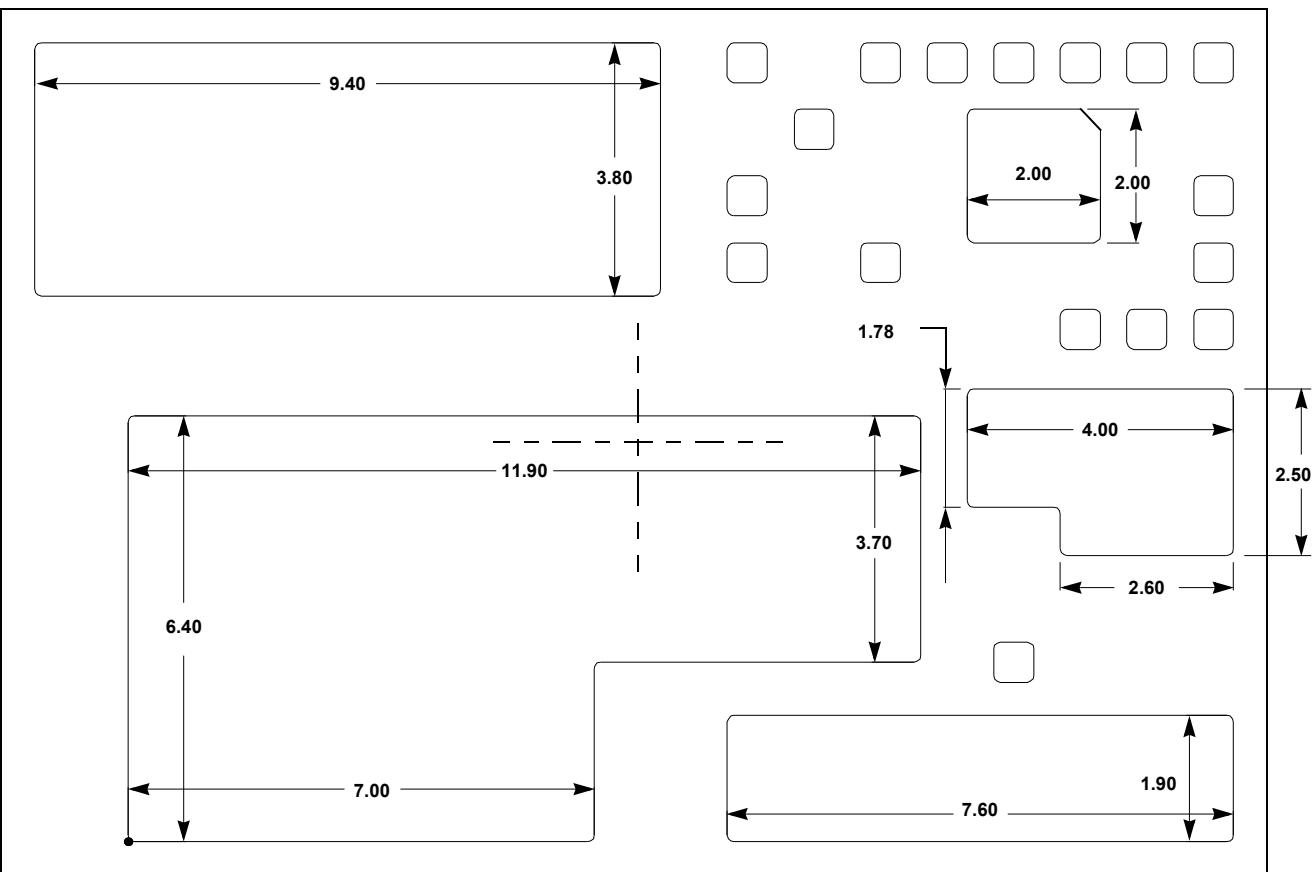
推奨のハンダ・メタルマスク

上面図 2

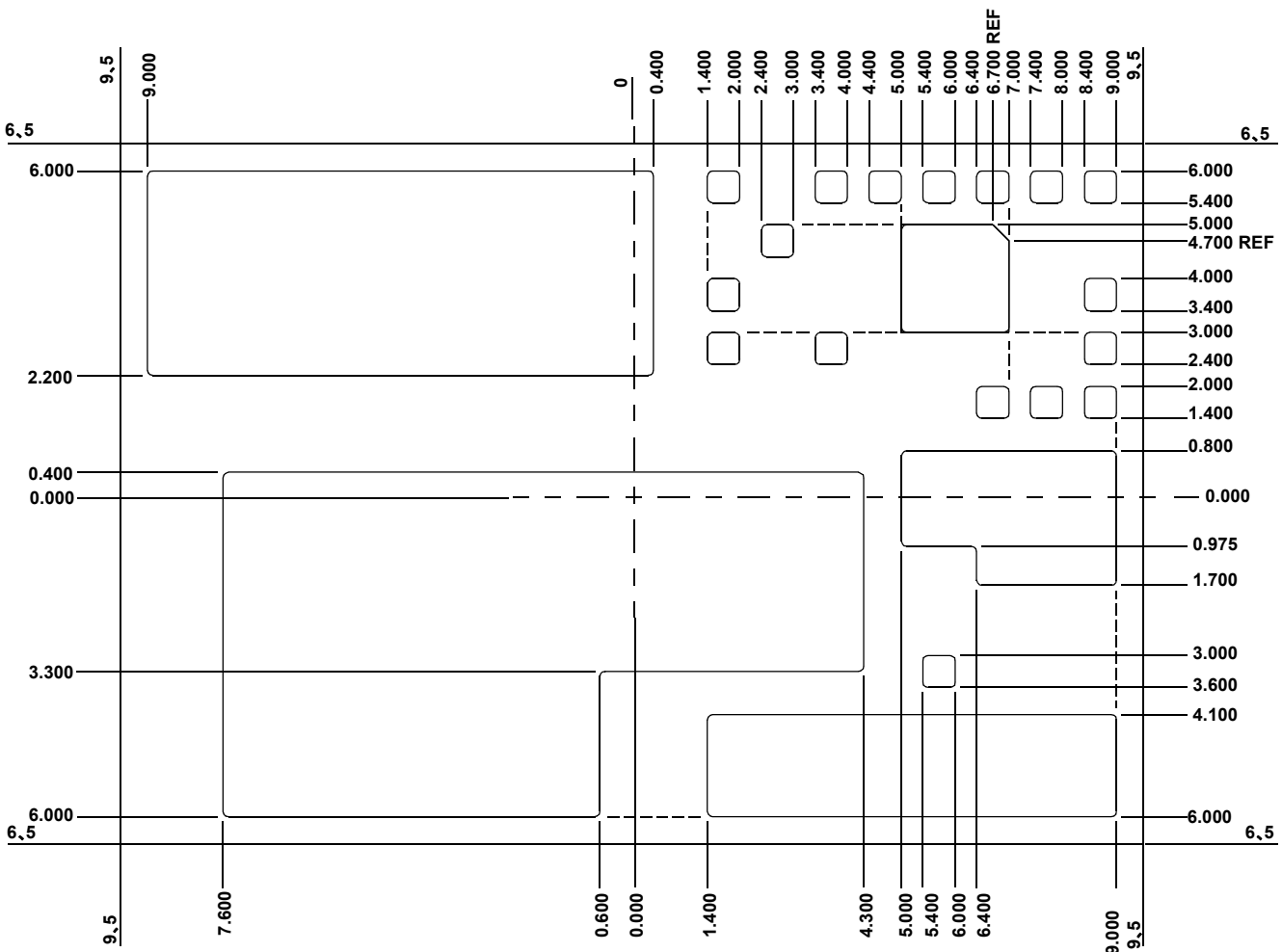


推奨される正のオーバーレジストPCBランド・パターン

上面図 1



5つのエクスポートパッドのサイズ詳細



端子およびパッドの端の詳細
(底面図)

12. インターシルについて

インターシルは、革新的なパワーマネジメントおよび高精度・アナログソリューションの主要なプロバイダです。弊社の製品は、産業用およびインフラストラクチャ、モバイル・コンピューティング、およびハイエンドの消費者向け市場において最大の市場のいくつかを対象としています。

最新のデータシート、アプリケーション・ノート、関連ドキュメント、関連部品については、www.intersil.com の該当する製品情報ページを参照してください。

弊社ドキュメントで使用されている一般的な用語の定義や略語の一覧については、www.intersil.com/glossary を参照してください。

このデータシートのエラーや改良のためのご提案は、www.intersil.com/ask にアクセスしてください。

信頼性レポートも、弊社Webサイトのwww.intersil.com/support でご覧になれます。

© Copyright Intersil Americas LLC 2017. All Rights Reserved.

すべての商標および登録商標は、該当する所有者に帰属します。

そのほかの製品については www.intersil.com/product_tree/ をご覧ください。

インターシルの製品は、www.intersil.com/en/support/qualandreliability.html にある品質証明の記載に従い、ISO9001 品質のシステムを利用して製造、組み立て、テストされています

インターシルは、製品を販売するにあたって、製品情報のみを提供します。インターシルは、いつでも予告なく製品の回路設計や使用を変更する可能性があります。ただし、そのような改変は製品の形状、適合性、機能に影響を及ぼさないものとしませんが、この判断はインターシルの独自の裁量で行われます。このため、製品を購入されるお客様は、データシートが最新であることをご確認くださいませようお願いいたします。インターシルは正確かつ信頼に足る情報を提供できるよう努めています。しかし、それらの情報の使用についてインターシルまたはその子会社は、いかなる責任も負わず、その使用の結果としてサードパーティの特許権やその他の権利が侵害された場合にも責任を負いません。インターシルまたはその子会社が所有する特許の使用権を暗黙的または他の方法によって与えるものではありません。

インターシルの会社概要については www.intersil.com をご覧ください。