

R1LP5256E シリーズ

256Kb Advanced LPSRAM (32k word x 8bit)

R10DS0268JJ0200
Rev.2.00
2019.10.29

概要

R1LP5256E シリーズは、シリコンゲート 0.15 μ m CMOS プロセス技術を用いた 32,768 語 \times 8 ビット 構成を持ち、単一電源で動作する非同期式のスタティック RAM です。メモリセルに TFT 技術を用い、高密度かつ低消費電力を実現したデバイスです。したがって R1LP5256E シリーズは、低スタンバイ電流かつ低動作電源電流という特性を有していますので、バッテリー駆動を行なうシステムに最適です。

パッケージの種類は、高密度実装可能な 28 ピンの薄型パッケージ (SOP, TSOP) が用意されています。

特長

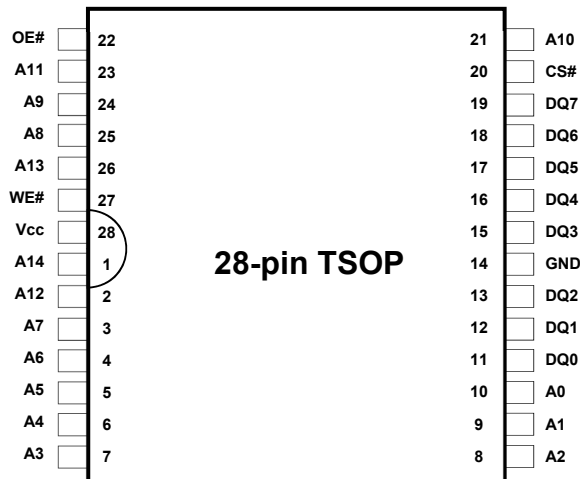
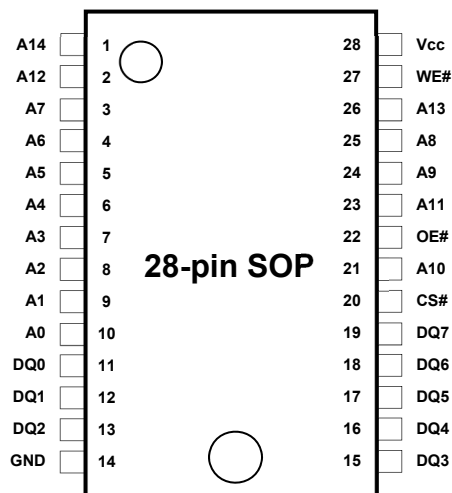
- 4.5V~5.5V 単一電源
- 低スタンバイ電源電流 0.6 μ A ($V_{CC}=5.0V$ 標準値)
- 外部クロック及びリフレッシュ操作不要
- 入出力とも TTL 直結可能
- CS#信号によりメモリ容量の拡張可能
- データ端子は入力、出力が共通
- 出力はスリーステートで OR タイが可能
- OE#入力による I/O バスでのデータの競合防止可能

発注情報

| Orderable part name | Access time | Temperature range | Package | Shipping container |
|---------------------|-------------|-------------------|---|--------------------|
| R1LP5256ESP-5SI#B* | 55 ns | -40 ~ +85°C | 450-mil 28-pin plastic SOP | Tube (Magazine) |
| R1LP5256ESP-5SI#S* | | | | Embossed tape |
| R1LP5256ESA-5SI#B* | | | 8mm \times 13.4mm 28-pin plastic TSOP | Tray |
| R1LP5256ESA-5SI#S* | | | | Embossed tape |

【注】 1 : * = 組立拠点変更等、履歴コード(* = 0, 1, 等)

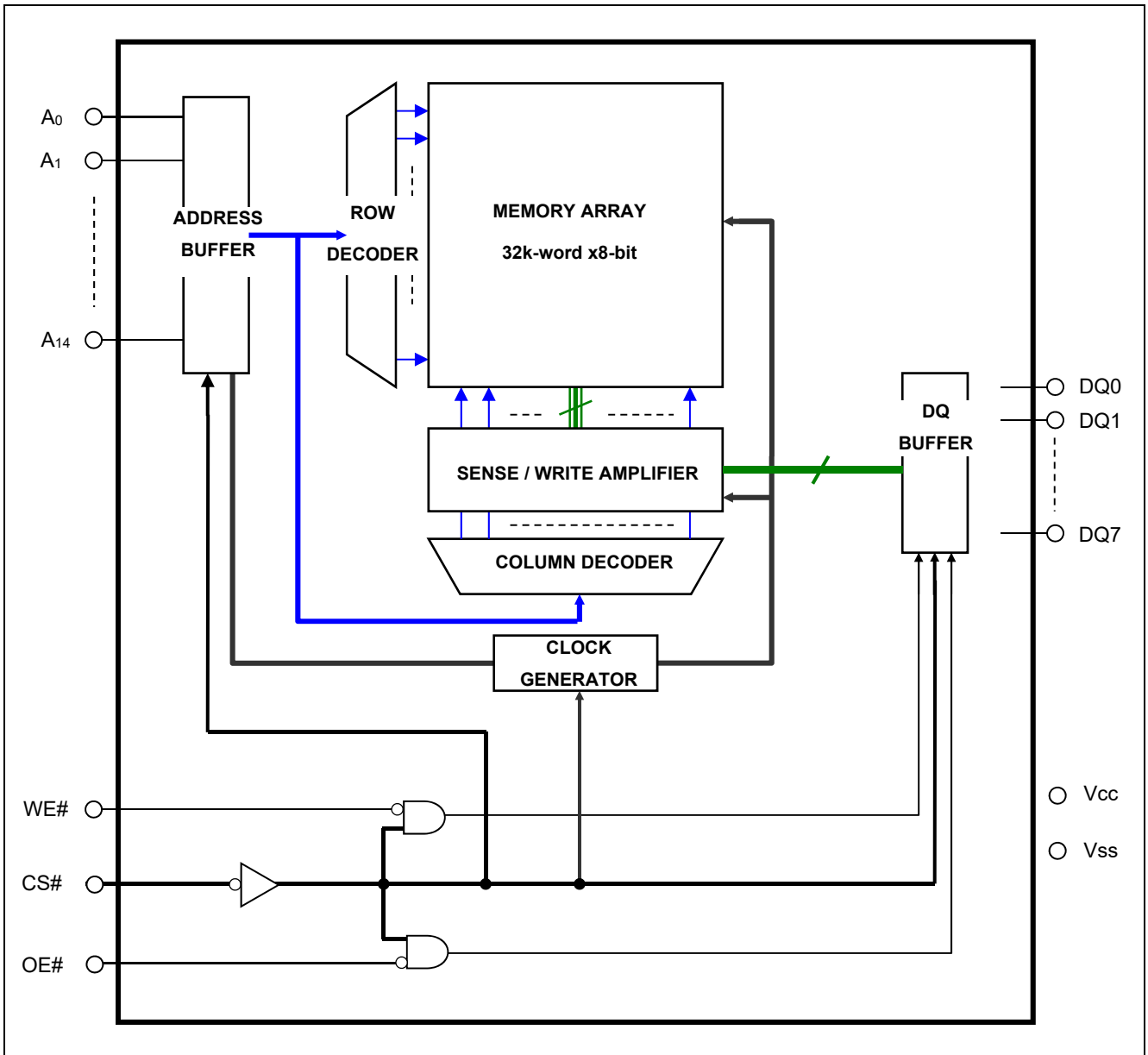
ピン配置



ピン説明

| Pin name | Function |
|------------|-------------------|
| Vcc | Power supply |
| Vss (GND) | Ground |
| A0 to A14 | Address input |
| DQ0 to DQ7 | Data input/output |
| CS# | Chip select |
| WE# | Write enable |
| OE# | Output enable |

ブロックダイアグラム



動作表

| CS# | WE# | OE# | DQ0~7 | Operation |
|-----|-----|-----|--------|----------------|
| H | X | X | High-Z | Stand-by |
| L | L | X | Din | Write |
| L | H | L | Dout | Read |
| L | H | H | High-Z | Output disable |

【注】 1 : H: V_{IH} L: V_{IL} X: V_{IH} or V_{IL}

絶対最大定格

| Parameter | Symbol | Value | unit |
|---|--------|----------------------------------|------|
| Power supply voltage relative to Vss | Vcc | -0.3 to +7.0 | V |
| Terminal voltage on any pin relative to Vss | V_T | -0.3^{*1} to $V_{cc}+0.3^{*2}$ | V |
| Power dissipation | P_T | 0.7 | W |
| Operation temperature | Topr | -40 to +85 | °C |
| Storage temperature range | Tstg | -65 to 150 | °C |
| Storage temperature range under bias | Tbias | -40 to +85 | °C |

【注】 1 : パルス半値幅 30ns 以下の場合、-3.0V (Min.)

2 : 最大電圧 +7.0V

DC 動作条件

| Parameter | Symbol | Min. | Typ. | Max. | Unit | Note |
|---------------------------|-----------------|------|------|----------------------|------|------|
| Supply voltage | V _{CC} | 4.5 | 5.0 | 5.5 | V | |
| | V _{SS} | 0 | 0 | 0 | V | |
| Input high voltage | V _{IH} | 2.2 | - | V _{CC} +0.3 | V | |
| Input low voltage | V _{IL} | -0.3 | - | 0.8 | V | 1 |
| Ambient temperature range | T _a | -40 | - | +85 | °C | |

【注】 1 : パルス半値幅 30ns 以下の場合、-3.0V (Min.)

DC 特性

| Parameter | Symbol | Min. | Typ. | Max. | Unit | Test conditions | |
|---------------------------|------------------|----------------------|-------------------|------|------|---|---|
| Input leakage current | I _{LI} | - | - | 1 | μA | V _{in} = V _{SS} to V _{CC} | |
| Output leakage current | I _{LO} | - | - | 1 | μA | CS# = V _{IH} or OE# = V _{IH} , V _{I/O} = V _{SS} to V _{CC} | |
| Average operating current | I _{CC1} | - | 25 | 35 | mA | Min. cycle, duty = 100%, I _{I/O} = 0mA, CS# = V _{IL} , Others = V _{IH} /V _{IL} | |
| | I _{CC2} | - | 2 | 4 | mA | Cycle = 1μs, duty = 100%, I _{I/O} = 0mA, CS# ≤ 0.2V, V _{IH} ≥ V _{CC} -0.2V, V _{IL} ≤ 0.2V | |
| Standby current | I _{SB} | - | - | 3 | mA | CS# = V _{IH} , Others = V _{SS} to V _{CC} | |
| Standby current | I _{SB1} | - | 0.6 ^{*1} | 2 | μA | ~+25°C | V _{in} = V _{SS} to V _{CC} , CS# ≥ V _{CC} -0.2V |
| | | - | - | 3 | μA | ~+40°C | |
| | | - | - | 8 | μA | ~+70°C | |
| | | - | - | 10 | μA | ~+85°C | |
| Output high voltage | V _{OH} | 2.4 | - | - | V | I _{OH} = -1mA | |
| | V _{OH2} | V _{CC} -0.5 | - | - | V | I _{OH} = -0.1mA | |
| Output low voltage | V _{OL} | - | - | 0.4 | V | I _{OL} = 2mA | |

【注】 1 : V_{CC} = 5.0V、T_a = +25°Cにおける参考値

容量

(V_{CC} = 4.5V ~ 5.5V, f = 1MHz, T_a = -40 ~ +85°C)

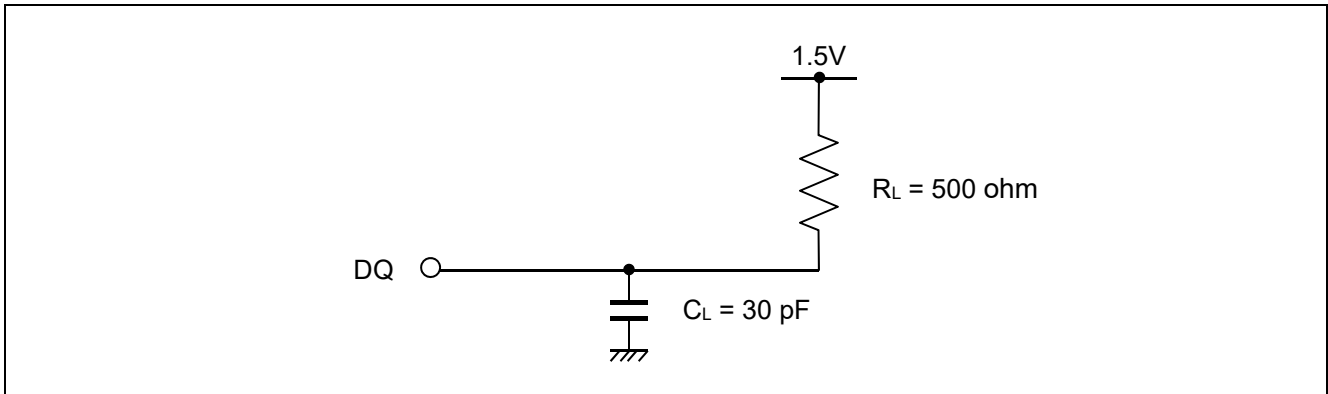
| Parameter | Symbol | Min. | Typ. | Max. | Unit | Test conditions | Note |
|----------------------------|------------------|------|------|------|------|-----------------------|------|
| Input capacitance | C _{in} | - | - | 6 | pF | V _{in} = 0V | 1 |
| Input / output capacitance | C _{I/O} | - | - | 8 | pF | V _{I/O} = 0V | 1 |

【注】 1 : このパラメータは全数測定されたものではなく、サンプル値です。

AC 特性

測定条件 ($V_{CC} = 4.5V \sim 5.5V$, $T_a = -40 \sim +85^{\circ}C$)

- 入力パルスレベル : $V_{IL} = 0.6V$, $V_{IH} = 2.4V$
- 入力上昇/下降時間 : $5ns$
- 入出力タイミング参照レベル : $1.5V$
- 出力負荷 : 下図参照 (スコープ、ジグ容量を含む)



リードサイクル

| Parameter | Symbol | Min. | Max. | Unit | Note |
|------------------------------------|------------------|------|------|------|-------|
| Read cycle time | t _{RC} | 55 | - | ns | |
| Address access time | t _{AA} | - | 55 | ns | |
| Chip select access time | t _{ACS} | - | 55 | ns | |
| Output enable to output valid | t _{OE} | - | 30 | ns | |
| Output hold from address change | t _{OH} | 10 | - | ns | |
| Chip select to output in low-Z | t _{CLZ} | 5 | - | ns | 2,3 |
| Output enable to output in low-Z | t _{OLZ} | 5 | - | ns | 2,3 |
| Chip deselect to output in high-Z | t _{CHZ} | 0 | 20 | ns | 1,2,3 |
| Output disable to output in high-Z | t _{OHZ} | 0 | 20 | ns | 1,2,3 |

ライトサイクル

| Parameter | Symbol | Min. | Max. | Unit | Note |
|------------------------------------|------------------|------|------|------|------|
| Write cycle time | t _{WC} | 55 | - | ns | |
| Address valid to end of write | t _{AW} | 50 | - | ns | |
| Chip select to end of write | t _{CW} | 50 | - | ns | 5 |
| Write pulse width | t _{WP} | 40 | - | ns | 4 |
| Address setup time | t _{AS} | 0 | - | ns | 6 |
| Write recovery time | t _{WR} | 0 | - | ns | 7 |
| Data to write time overlap | t _{DW} | 25 | - | ns | |
| Data hold from write time | t _{DH} | 0 | - | ns | |
| Output enable from end of write | t _{OW} | 5 | - | ns | 2 |
| Output disable to output in high-Z | t _{OHZ} | 0 | 20 | ns | 1,2 |
| Write to output in high-Z | t _{WHZ} | 0 | 20 | ns | 1,2 |

【注】 1 : t_{CHZ}、t_{OHZ}、t_{WHZ}は、出力閉回路条件になったときの時間で規定され、出力電圧レベルによっては判定しません。

2 : このパラメータは全数測定されたものではなくサンプル値です。

3 : 温度・電圧条件が同一の場合、t_{HZ max}は t_{LZ min}より小さくなります。

4 : 書き込みは、CS#が Low、WE#が Low のオーバーラップ中 (t_{WP})に行われます。書き込み開始は、CS#の Low 遷移、WE#の Low 遷移のうち最も遅い遷移点で始まります。書き込み終了は、CS#の High 遷移、WE#の High 遷移のうち、最も早い遷移点で終わります。t_{WP}は書き込み開始から書き込み終了までの時間で測定されます。

5 : t_{CW}は、CS#の Low 遷移から書き込み終了までの時間で測定されます。

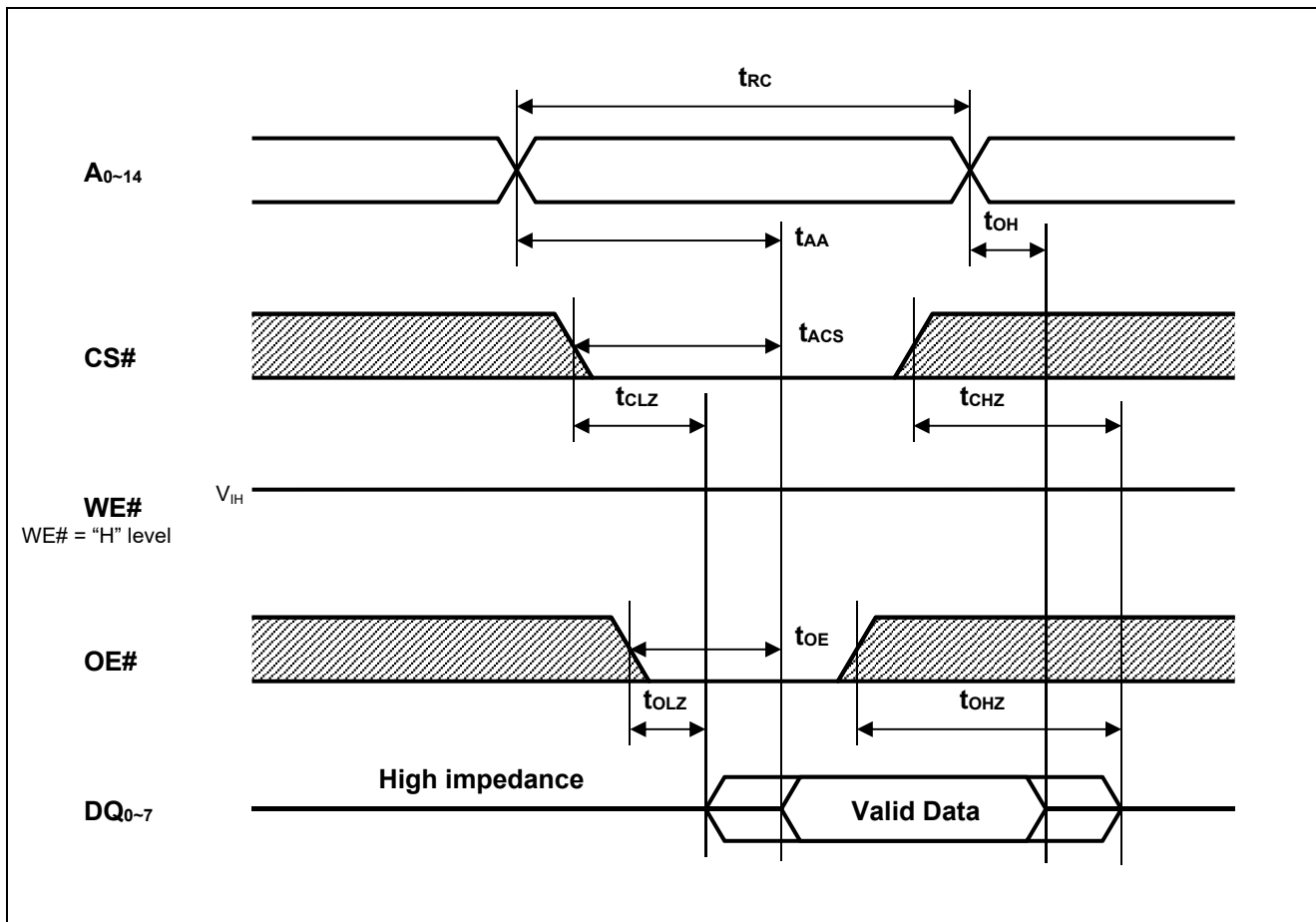
6 : t_{AS}は、アドレス変化から書き込み開始までの時間で規定されます。

7 : t_{WR}は、WE#またはCS#の High 遷移のいずれか最も早い遷移から書き込みサイクルの終わりで規定されます。

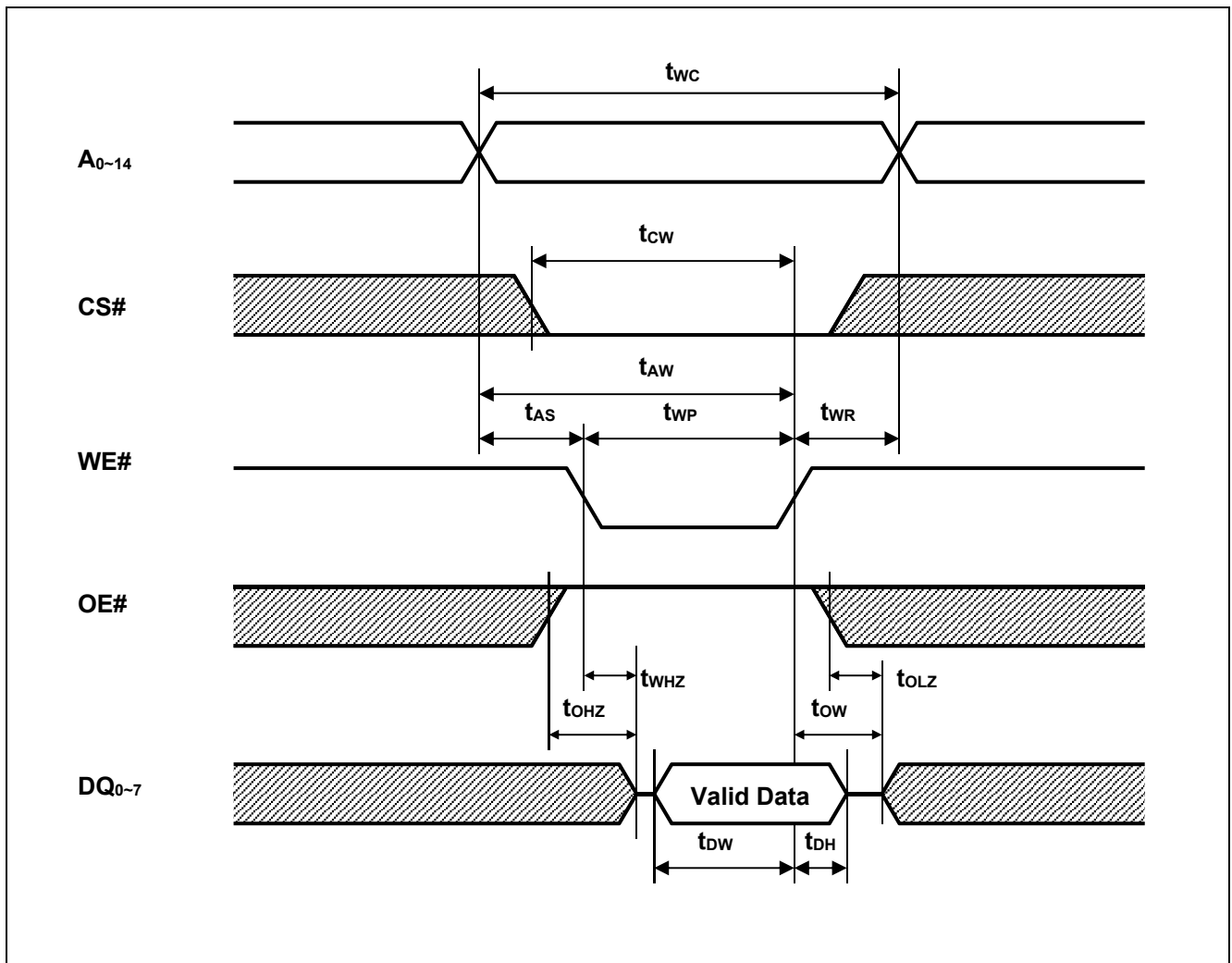
8 : DQ 端子が出力状態にあるとき、外部から逆位相の信号を印加しないでください。

タイミング波形

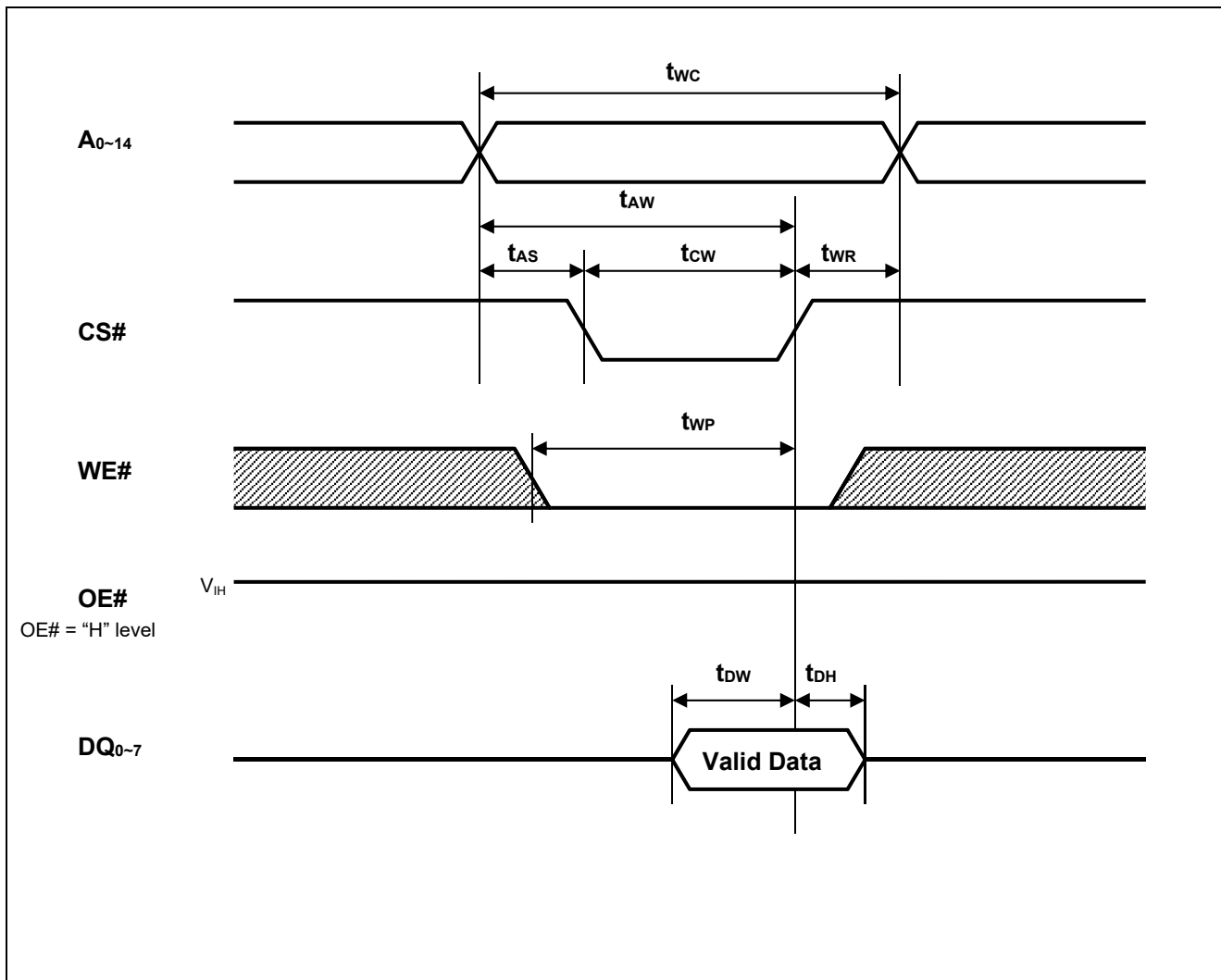
リードサイクル



ライトサイクル(1) (WE# CLOCK)



ライトサイクル(2) (CS# CLOCK)



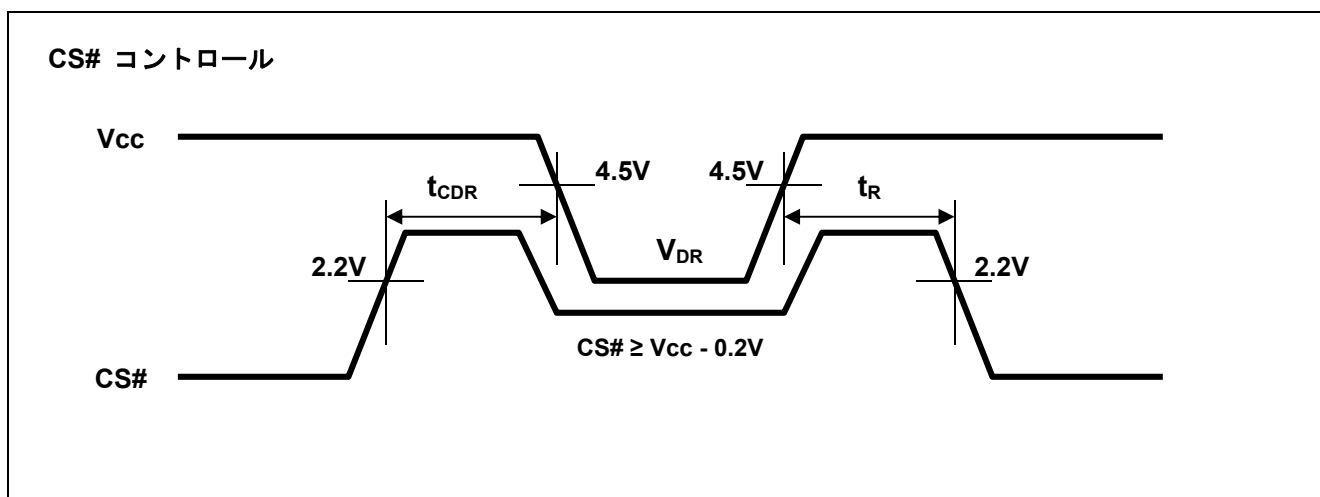
データ保持特性

| Parameter | Symbol | Min. | Typ. | Max. | Unit | Test conditions ² |
|--------------------------------------|-------------------|------|------------------|------|------|--|
| V _{CC} for data retention | V _{DR} | 2.0 | - | 5.5 | V | V _{in} ≥ 0V, CS# ≥ V _{CC} -0.2V |
| Data retention current | I _{CCDR} | - | 0.6 ¹ | 2 | μA | ~+25°C |
| | | - | - | 3 | μA | ~+40°C |
| | | - | - | 8 | μA | ~+70°C |
| | | - | - | 10 | μA | ~+85°C |
| Chip deselect time to data retention | t _{CDR} | 0 | - | - | ns | See retention waveform. |
| Operation recovery time | t _R | 5 | - | - | ms | |

【注】 1 : V_{CC} = 3.0V、Ta = +25°Cにおける参考値

2 : CS#ピンは、アドレスバッファ、WE#バッファ、OE#バッファ、Din バッファを制御します。CS#がデータ保持モードを制御する場合、入力レベル（アドレス、WE#、OE#、DQ）は High-Z 状態にしてもかまいません。

データ保持タイミング波形



| | |
|------|-----------------------|
| 改訂記録 | R1LP5256E シリーズ データシート |
|------|-----------------------|

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|--------------|
| | | ページ | ポイント |
| 1.00 | 2017.1.27 | — | 初版 |
| 2.00 | 2019.10.29 | p.1 | 発注型名情報の表記を更新 |
| | | | |
| | | | |

すべての商標および登録商標は、それぞれの所有者に帰属します。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>