

## R32C/160グループ

ルネサスマイクロコンピュータ

R01DS0077JJ0120

Rev.1.20

2012.05.28

## 1. 概要

### 1.1 特長

M16Cファミリは、高いROM効率、優れたノイズ特性、超低消費電力、実応用での高い処理能力、豊富な内蔵周辺機能などを特長とする32/16ビットCISCマイコンです。同一アーキテクチャで、ピン配置互換、周辺機能上位互換を保持した上位から下位機種までのシリーズ展開により、幅広い応用分野に対応しています。

R32C/100シリーズは、M16Cファミリの最上位の製品です。32ビットCISCアーキテクチャを採用し、4Gバイトのアドレス空間を備えています。また、乗算器や積和演算器、単精度浮動小数点演算器を搭載することで、高い命令効率と処理能力を達成しました。シリアルインタフェース、CRC演算回路、DMAC、A/Dコンバータ、タイマ、I<sup>2</sup>C、ウォッチドッグタイマなど豊富な周辺機能を搭載しています。

R32C/160グループはR32C/100シリーズのなかで、車載LAN向けに特化した製品です。パッケージは80ピンLQFPを採用し、CANモジュールを1チャンネル、LINモジュールを1チャンネル内蔵しています。

#### 1.1.1 用途

自動車、オーディオ、通信機器、産業機器、他

## 1.1.2 仕様概要

表 1.1~表 1.2にR32C/160グループの仕様概要を示します。

表 1.1 仕様概要 (1/2)

分類	機能	説明
CPU	中央演算処理装置	R32C/100シリーズCPUコア <ul style="list-style-type: none"> <li>基本命令数: 108</li> <li>最小命令実行時間: 20.83 ns (<math>f(\text{CPU}) = 48 \text{ MHz}</math>)</li> <li>乗算器: 32ビット×32ビット→64ビット</li> <li>積和演算命令: 32ビット×32ビット+64ビット→64ビット</li> <li>FPU: 単精度 (IEEE-754準拠)</li> <li>バレルシフタ: 32ビット</li> <li>動作モード: シングルチップモード</li> </ul>
メモリ		フラッシュメモリ: 128K / 256K バイト RAM: 12K / 20K バイト データフラッシュ: 4Kバイト×2ブロック E <sup>2</sup> データフラッシュ: なし(注1) / 4Kバイト 品種ごとのメモリサイズについては表 1.3をご参照ください
電圧検出	電圧低下検出回路	オプション(注2) 電圧低下検出割り込み
クロック	クロック発生回路	<ul style="list-style-type: none"> <li>4回路 (メインクロック、サブクロック、PLL、オンチップオシレータ)</li> <li>発振停止検出: メインクロック発振停止、再発振検出機能</li> <li>周波数分周回路: 2 ~ 24分周選択</li> <li>低消費電力機構: ウェイトモード、ストップモード</li> </ul>
割り込み		割り込みベクタ数: 261 外部割り込み入力: $\overline{\text{NMI}}$ 、 $\overline{\text{INT}} \times 6$ 割り込み優先レベル: 7レベル
ウォッチドッグタイマ		15ビット×1 (プリスケアラ付) リセットスタート機能選択可能
DMA	DMAC	4チャンネル <ul style="list-style-type: none"> <li>サイクルスチール方式</li> <li>起動要因数: 44</li> <li>転送モード: 2 (単転送、リピート転送)</li> </ul>
	DMAC II	<ul style="list-style-type: none"> <li>すべての周辺機能割り込み要因で起動可能</li> <li>即値転送機能、演算転送機能、チェーン転送機能</li> </ul>
I/Oポート	プログラマブル入出力ポート	<ul style="list-style-type: none"> <li>入力専用: 2</li> <li>CMOS入出力: 64</li> <li>4端子ごとにプルアップ抵抗設定可能</li> </ul>

注1. E<sup>2</sup>データフラッシュなし製品をご使用になる場合は、弊社営業窓口までお問い合わせください。

注2. オプション機能をご使用になる場合は、弊社営業窓口までお問い合わせください。

表 1.2 仕様概要 (2/2)

分類	機能	説明
タイマ	タイマA	16ビットタイマ×5 タイマモード、イベントカウンタモード、ワンショットタイマモード、パルス幅変調(PWM)モード イベントカウンタ二相パルス信号処理(二相エンコーダ入力)×3
	タイマB	16ビットタイマ×6 タイマモード、イベントカウンタモード、パルス周期測定モード、パルス幅測定モード
	三相モータ制御用タイマ機能	三相モータ制御用タイマ×1(タイマA1、A2、A4、B2使用) 短絡防止タイマ内蔵
シリアルインタフェース	UART0~UART4	クロック同期/非同期兼用×5チャンネル •I <sup>2</sup> C-bus (UART0~UART2) •特殊モード2 (UART0~UART2)
A/Dコンバータ		分解能10ビット×23チャンネル サンプル&ホールドあり 断線検出、自己診断モード
CRC演算回路		CRC-CCITT ( $X^{16}+X^{12}+X^5+1$ )
X-Y変換回路		16ビット×16ビット
インテリジェントI/O		時間計測機能(インプットキャプチャ): 16ビット×8 デジタルデバウンス回路付き 波形生成機能(アウトプットコンペア): 16ビット×8 位相シフト波形出力モード付き
シリアルバスインタフェース		1チャンネル •クロック同期式シリアル通信モード •4線式シリアルバスモード キャラクタ長: 8~16ビット可変
LINモジュール		1チャンネル
CANモジュール		1チャンネル ISO11898-1仕様準拠 32メールボックス
フラッシュメモリ		プログラム、イレーズ電圧: VCC = 3.0 ~ 5.5 V プログラム、イレーズ回数: 1000回 プログラムセキュリティ: ROMコードプロテクト、IDコードプロテクト デバッグ機能: オンチップデバッグ、オンボードフラッシュ書き換え機能
E <sup>2</sup> データフラッシュ		プログラム、イレーズ回数: 100000回
動作周波数/電源電圧		48 MHz / VCC = 3.0 ~ 5.5 V
動作周囲温度		-40°C ~ 85°C (Jバージョン) -40°C ~ 105°C (Lバージョン) (注1) -40°C ~ 125°C (Kバージョン)
消費電流		31 mA (VCC = 5.0 V, f(CPU) = 48 MHz) 8 μA (VCC = 3.3 V, f(XCIN) = 32.768 kHz、ウェイトモード)
パッケージ		80ピンプラスチックモールドLQFP (PLQP0080KB-A)

注1. Lバージョン製品をご使用になる場合は、弊社営業窓口までお問い合わせください。

## 1.2 製品一覧

表 1.3に製品一覧表、図 1.1に型名とメモリサイズ・パッケージを示します。

表 1.3 製品一覧表

2012年5月現在

型名	パッケージ(注1)	ROM容量(注2)	RAM容量	E <sup>2</sup> データフラッシュ	備考
R5F64600JFP	PLQP0080KB-A	128Kバイト +8Kバイト	12Kバイト	4Kバイト	Jバージョン
R5F64600LFP					Lバージョン(注3)
R5F64600KFP					Kバージョン
R5F6460EJFP				なし(注3)	Jバージョン
R5F6460ELFP					Lバージョン(注3)
R5F6460EKFP					Kバージョン
R5F64601JFP		256Kバイト +8Kバイト	20Kバイト	4Kバイト	Jバージョン
R5F64601LFP					Lバージョン(注3)
R5F64601KFP					Kバージョン
R5F6460FJFP				なし(注3)	Jバージョン
R5F6460FLFP					Lバージョン(注3)
R5F6460FKFP					Kバージョン

注1. 旧パッケージコードは以下のとおりです。

PLQP0080KB-A : 80P6Q-A

注2. ROM容量の「+8Kバイト」はデータフラッシュの容量です。

注3. Lバージョン、E<sup>2</sup> データフラッシュなし製品をご使用になる場合は、弊社営業窓口までお問い合わせください。

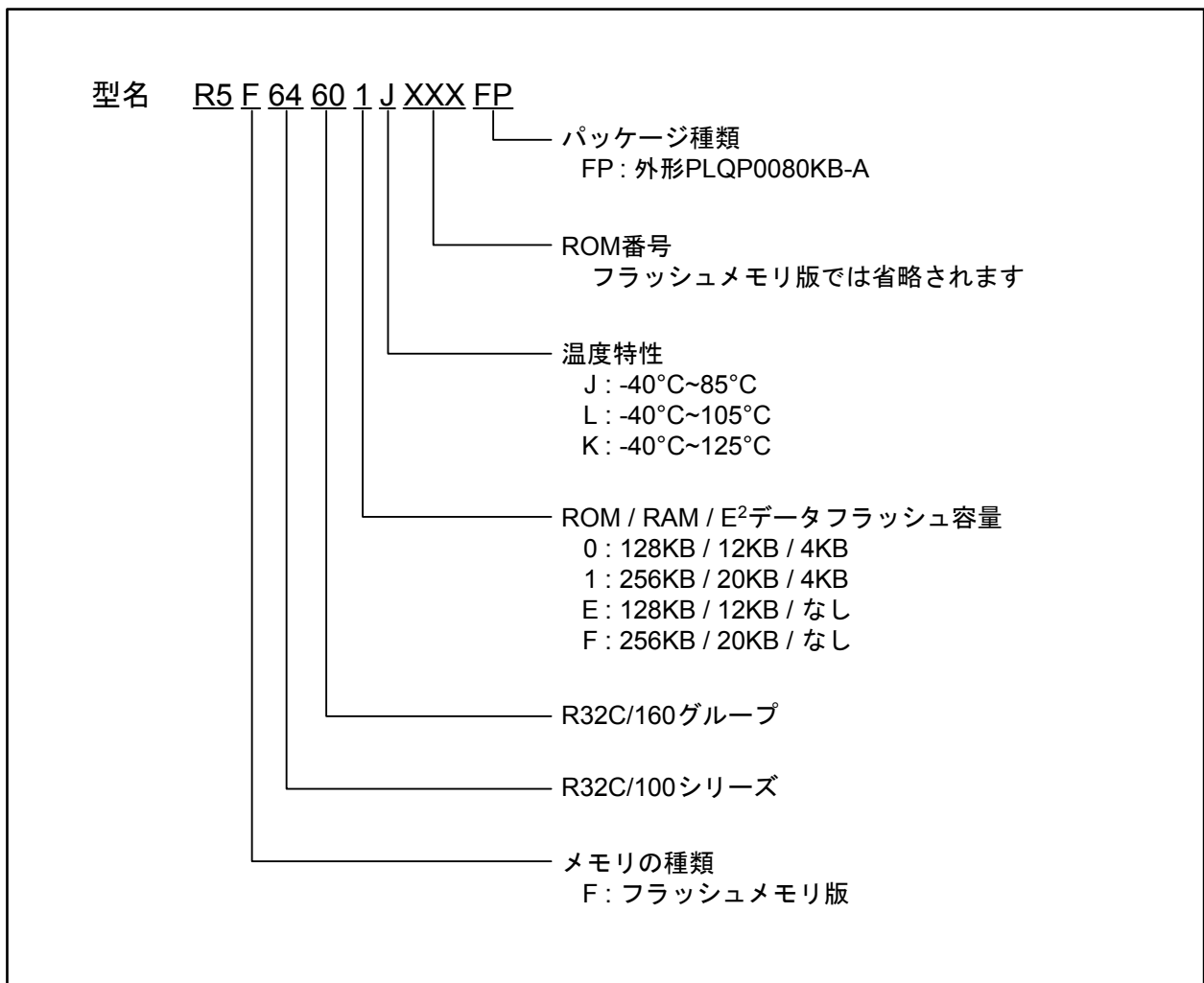


図 1.1 型名とメモリサイズ・パッケージ

### 1.3 ブロック図

図 1.2にR32C/160グループのブロック図を示します。

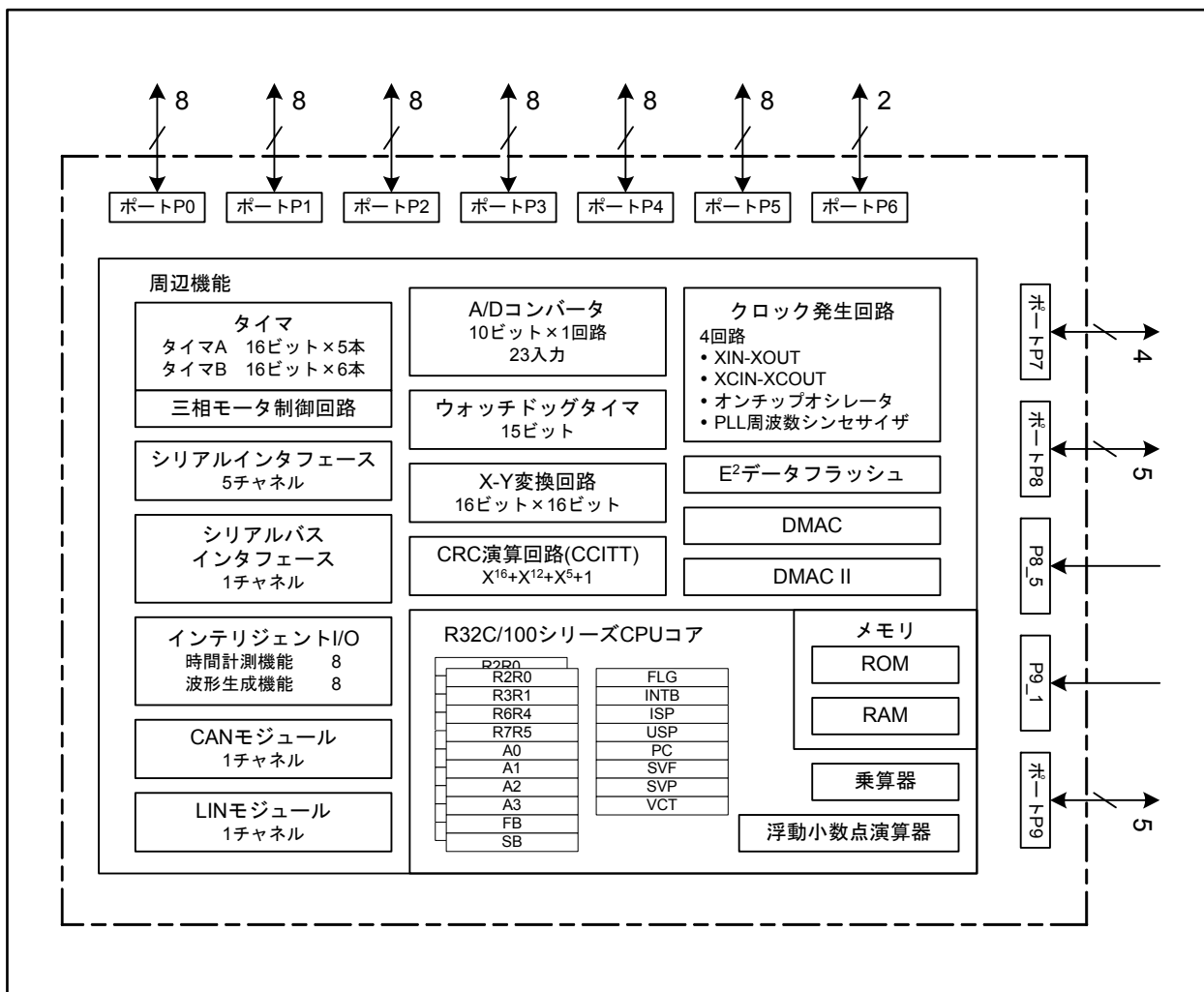


図 1.2 R32C/160グループのブロック図

1.4 ピン接続図

図 1.3にピン接続図(上面図)を示します。

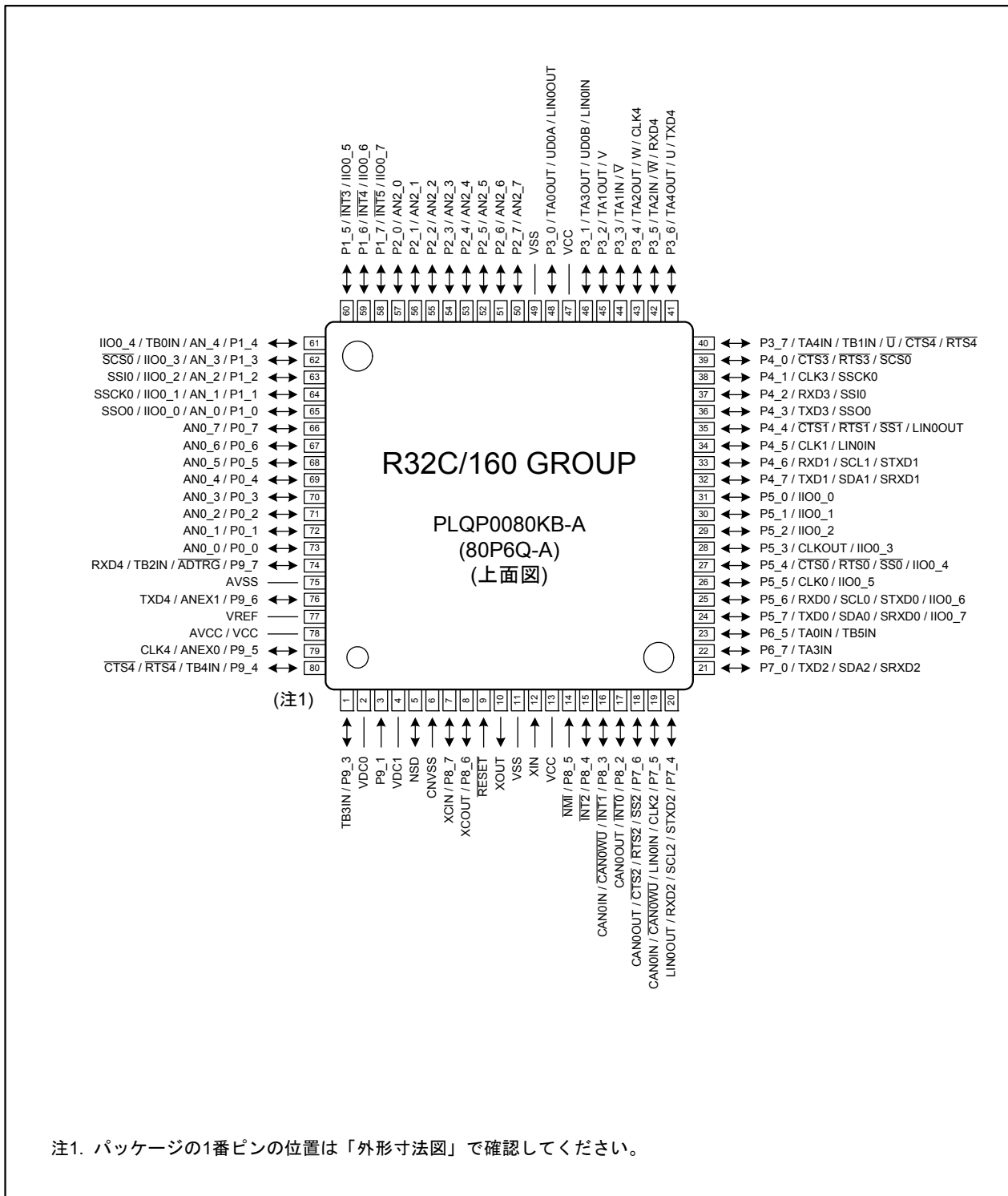


図 1.3 ピン接続図(上面図)

表 1.4 端子名一覧表 (1/2)

Pin No.	制御端子	ポート	割り込み端子	タイマ端子	UART / SBI 端子	インテリジェント I/O 端子	LIN / CAN 端子	アナログ端子
1		P9_3		TB3IN				
2	VDC0							
3		P9_1						
4	VDC1							
5	NSD							
6	CNVSS							
7	XCIN	P8_7						
8	XCOUT	P8_6						
9	RESET							
10	XOUT							
11	VSS							
12	XIN							
13	VCC							
14		P8_5	NMI					
15		P8_4	INT2					
16		P8_3	INT1				CAN0IN/CAN0WU	
17		P8_2	INT0				CAN0OUT	
18		P7_6			CTS2/RTS2/SS2		CAN0OUT	
19		P7_5			CLK2		LIN0IN/CAN0IN/ CAN0WU	
20		P7_4			RXD2/SCL2/STXD2		LIN0OUT	
21		P7_0			TXD2/SDA2/SRXD2			
22		P6_7		TA3IN				
23		P6_5		TA0IN/ TB5IN				
24		P5_7			TXD0/SDA0/SRXD0	IIO0_7		
25		P5_6			RXD0/SCL0/STXD0	IIO0_6		
26		P5_5			CLK0	IIO0_5		
27		P5_4			CTS0/RTS0/SS0	IIO0_4		
28	CLKOUT	P5_3				IIO0_3		
29		P5_2				IIO0_2		
30		P5_1				IIO0_1		
31		P5_0				IIO0_0		
32		P4_7			TXD1/SDA1/SRXD1			
33		P4_6			RXD1/SCL1/STXD1			
34		P4_5			CLK1		LIN0IN	
35		P4_4			CTS1/RTS1/SS1		LIN0OUT	
36		P4_3			TXD3/SSO0			
37		P4_2			RXD3/SSI0			
38		P4_1			CLK3/SSCK0			
39		P4_0			CTS3/RTS3/SCS0			



表 1.5 端子名一覧表 (2/2)

Pin No.	制御端子	ポート	割り込み端子	タイマ端子	UART / SBI端子	インテリジェント I/O端子	LIN / CAN端子	アナログ端子
40		P3_7		TA4IN/ TB1IN/U	CTS4/RTS4			
41		P3_6		TA4OUT/U	TXD4			
42		P3_5		TA2IN/W	RXD4			
43		P3_4		TA2OUT/W	CLK4			
44		P3_3		TA1IN/V				
45		P3_2		TA1OUT/V				
46		P3_1		TA3OUT		UD0B	LIN0IN	
47	VCC							
48		P3_0		TA0OUT		UD0A	LIN0OUT	
49	VSS							
50		P2_7						AN2_7
51		P2_6						AN2_6
52		P2_5						AN2_5
53		P2_4						AN2_4
54		P2_3						AN2_3
55		P2_2						AN2_2
56		P2_1						AN2_1
57		P2_0						AN2_0
58		P1_7	INT5			IIO0_7		
59		P1_6	INT4			IIO0_6		
60		P1_5	INT3			IIO0_5		
61		P1_4		TB0IN		IIO0_4		AN_4
62		P1_3			SCS0	IIO0_3		AN_3
63		P1_2			SSI0	IIO0_2		AN_2
64		P1_1			SSCK0	IIO0_1		AN_1
65		P1_0			SSO0	IIO0_0		AN_0
66		P0_7						AN0_7
67		P0_6						AN0_6
68		P0_5						AN0_5
69		P0_4						AN0_4
70		P0_3						AN0_3
71		P0_2						AN0_2
72		P0_1						AN0_1
73		P0_0						AN0_0
74		P9_7		TB2IN	RXD4			ADTRG
75	AVSS							
76		P9_6			TXD4			ANEX1
77	VREF							
78	AVCC/ VCC							
79		P9_5			CLK4			ANEX0
80		P9_4		TB4IN	CTS4/RTS4			

## 1.5 端子機能の説明

表 1.6 端子機能の説明 (1/2)

分類	端子名	入出力	機能
電源入力	VCC, VSS	入力	VCC端子には、3.0～5.5Vを入力してください。VSS端子は、グラウンドに接続してください
平滑コンデンサ 接続端子	VDC0, VDC1	—	両端子間に内部ロジック電圧安定用の平滑コンデンサを接続してください
アナログ電源入力	AVCC, AVSS	入力	A/Dコンバータの電源入力です。AVSSはVSSに接続してください
リセット入力	RESET	入力	この端子に“L”を入力すると、マイクロコンピュータはリセット状態になります
CNVSS	CNVSS	入力	抵抗を介してVSSにプルダウンしてください
デバッグポート	NSD	入出力	デバッグとの通信に使用します。1k～4.7kΩの抵抗で、VCCにプルアップしてください
メインクロック 入力	XIN	入力	メインクロック発振回路の入出力です。XINとXOUTの間にはセラミック共振子または水晶振動子を接続してください。外部で生成したクロックを入力する場合は、XINから入力しXOUTは開放にしてください
メインクロック 出力	XOUT	出力	
サブクロック入力	XCIN	入力	サブクロック発振回路の入出力です。XCINとXCOUTの間には水晶振動子を接続してください。外部で生成したクロックを入力する場合は、XCINから入力しXCOUTは開放にしてください
サブクロック出力	XCOUT	出力	
クロック出力	CLKOUT	出力	低速クロック、f8または、f32と同じ周期のクロックを出力します
外部割り込み入力	INT0~INT5	入力	外部割り込みの入力です
NMI入力	P8_5/NMI	入力	NMIの入力です
入出力ポート	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7	入出力	CMOSの入出力ポートです 1端子ごとに入力ポートまたは出力ポートに設定できます また、Pi_0~Pi_3 (i=0~9)の4端子とPi_4~Pi_7の4端子ごと一括でプルアップ抵抗の有無を選択できます。プルアップ抵抗は、入力に設定した端子でのみ有効になります
入力ポート	P9_1	入力	CMOSの入力ポートです。P9_3と一括でプルアップ抵抗の有無を選択できます
タイマA	TA0OUT~TA4OUT	入出力	タイマA0~A4の入出力です
	TA0IN~TA4IN	入力	タイマA0~A4の入力です
タイマB	TB0IN~TB5IN	入力	タイマB0~B5の入力です
三相モータ制御用 タイマ出力	U, $\bar{U}$ , V, $\bar{V}$ , W, $\bar{W}$	出力	三相モータ制御用タイマの出力です

表 1.7 端子機能の説明 (2/2)

分類	端子名	入出力	機能
シリアルインタフェース	CTS0~CTS4	入力	ハンドシェイク入力です
	RTS0~RTS4	出力	ハンドシェイク出力です
	CLK0~CLK4	入出力	送受信クロック入出力です
	RXD0~RXD4	入力	シリアルデータ入力です
	TXD0~TXD4	出力	シリアルデータ出力です
簡易型I <sup>2</sup> Cバス	SDA0~SDA2	入出力	シリアルデータ入出力です
	SCL0~SCL2	入出力	送受信クロック入出力です
シリアルインタフェース特殊機能	STXD0~STXD2	出力	スレーブモードを選択したときのシリアルデータ出力です
	SRXD0~SRXD2	入力	スレーブモードを選択したときのシリアルデータ入力です
	SS0~SS2	入力	シリアルインタフェース特殊機能の制御用入力です
A/Dコンバータ	AN_0~AN_4, AN0_0~AN0_7, AN2_0~AN2_7	入力	A/Dコンバータのアナログ入力です
	ADTRG	入力	A/Dコンバータの外部トリガ入力です
	ANEX0	入出力	A/Dコンバータの拡張アナログ入力兼、外部オペアンプ接続モードでの出力です
	ANEX1	入力	A/Dコンバータの拡張アナログ入力です
基準電圧入力	VREF	入力	A/Dコンバータの基準電圧入力です
インテリジェントI/O	IIO0_0~IIO0_7	入出力	インテリジェントI/Oグループ0の入出力です。インプットキャプチャ入力とアウトプットコンペア出力を切り替えられます
	UD0A, UD0B	入力	二相エンコーダ用の入力です
シリアルバスインタフェース	SSO0	入出力	シリアルデータ出力です。4線式シリアルバスモードではシリアルデータ入出力になります
	SSI0	入出力	シリアルデータ入力です。4線式シリアルバスモードではシリアルデータ入出力になります
	SSCK0	入出力	送受信クロック入出力です
	SCS0	入出力	制御用入出力です
LINモジュール	LIN0OUT	出力	LIN通信機能の送信データ出力です
	LIN0IN	入力	LIN通信機能の受信データ入力です
CANモジュール	CAN0IN	入力	CAN通信機能の受信データ入力です
	CAN0OUT	出力	CAN通信機能の送信データ出力です
	CAN0WU	入力	CANウェイクアップ用割り込み入力です

## 2. 中央演算処理装置(CPU)

図 2.1 に CPU のレジスタを示します。これらのうち、R2R0、R3R1、R6R4、R7R5、A0、A1、A2、A3、SB、FBの10個のレジスタは2バンクあります。

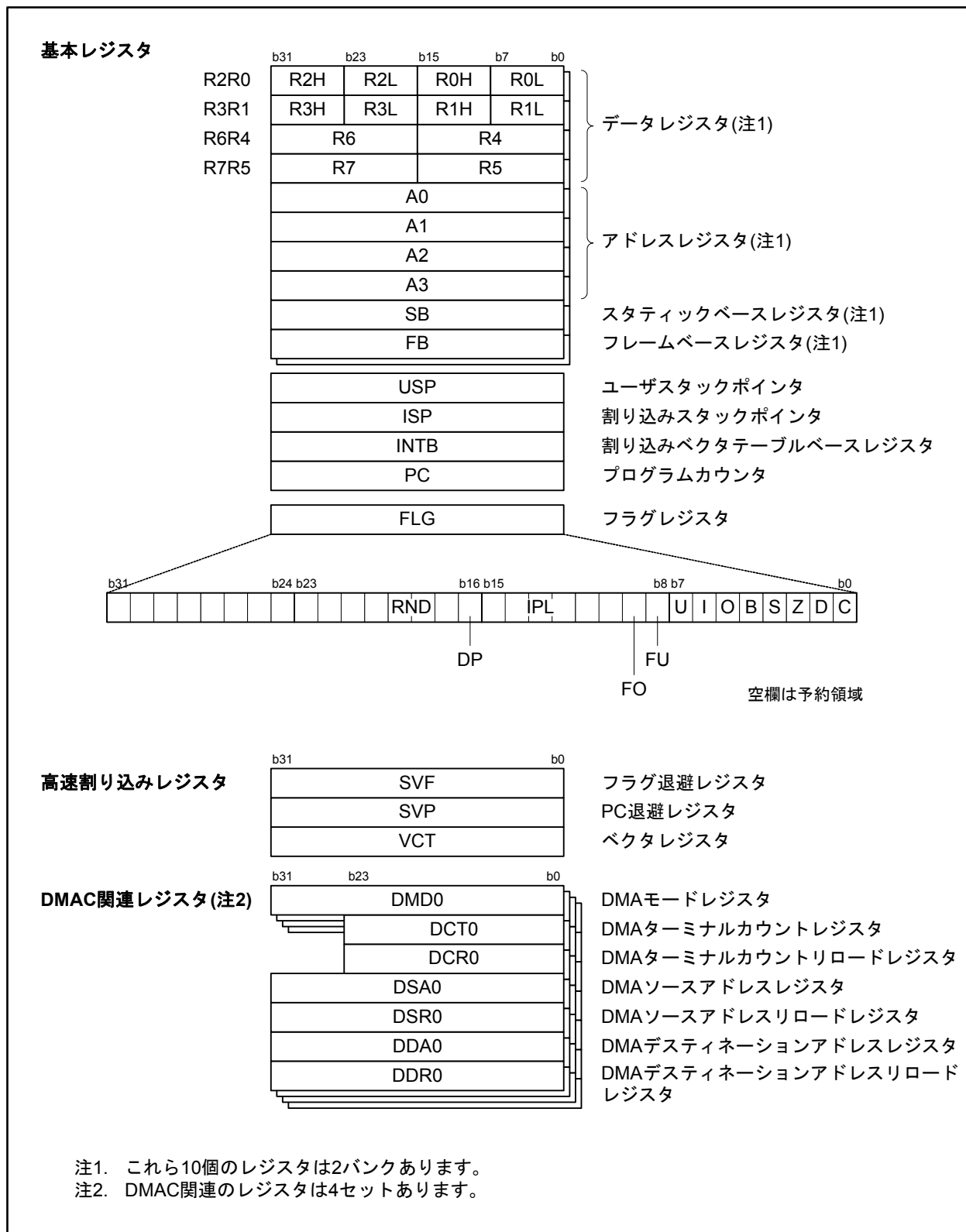


図 2.1 中央演算処理装置のレジスタ構成

## 2.1 基本レジスタ

### 2.1.1 データレジスタ (R2R0, R3R1, R6R4, R7R5)

R2R0、R3R1、R6R4、R7R5は32ビットで構成されており、主に転送や算術、論理演算に使用します。R2R0は、上位(R2)と下位(R0)を別々に16ビットのデータレジスタとして使用できます。R3R1、R6R4、R7R5も同様に2つの16ビットレジスタに分割できます。

また、R2R0は、上位(R2H)、中上位(R2L)、中下位(R0H)、下位(R0L)を別々に8ビットのデータレジスタとしても使用できます。R3R1も同様に4つの8ビットレジスタに分割できます。

### 2.1.2 アドレスレジスタ (A0, A1, A2, A3)

A0、A1、A2、A3は32ビットで構成されており、アドレスレジスタ間接アドレッシングやアドレスレジスタ相対アドレッシングに使用します。また、データレジスタ同様転送や算術、論理演算にも使用できます。

### 2.1.3 スタティックベースレジスタ (SB)

SBは32ビットで構成されており、SB相対アドレッシングに使用します。

### 2.1.4 フレームベースレジスタ (FB)

FBは32ビットで構成されており、FB相対アドレッシングに使用します。

### 2.1.5 プログラムカウンタ (PC)

PCは32ビットで構成されており、次に実行する命令の番地を示します。

### 2.1.6 割り込みベクタテーブルベースレジスタ (INTB)

INTBは32ビットで構成されており、可変ベクタテーブルの先頭番地を示します。

### 2.1.7 ユーザスタックポインタ (USP)、割り込みスタックポインタ (ISP)

スタックポインタ(SP)は、USPとISPの2種類があり、ともに32ビットで構成されています。

USPとISPはUフラグで切り替えられます。Uフラグについては「2.1.8 フラグレジスタ (FLG)」を参照してください。

使用するスタックポインタ (USP/ISP)は、スタックポインタ指定フラグ(Uフラグ)によって切り替えられます。スタックポインタ指定フラグ(Uフラグ)は、フラグレジスタ(FLG)のビット7です。

USP、ISPには4の倍数を設定してください。4の倍数を設定したほうがメモリアクセス回数が少なく、割り込みシーケンスの実行速度が速くなります。

### 2.1.8 フラグレジスタ (FLG)

FLGは32ビットで構成されており、CPUの状態を示します。

### 2.1.8.1 キャリーフラグ (Cフラグ)

算術論理ユニットで発生したキャリー、ボロー、シフトアウトしたビット等を保持します。

### 2.1.8.2 デバッグフラグ (Dフラグ)

デバッグ専用です。書くときは“0”を書いてください。

### 2.1.8.3 ゼロフラグ (Zフラグ)

演算の結果が0のとき“1”になり、それ以外るとき“0”になります。

### 2.1.8.4 サインフラグ (Sフラグ)

演算の結果が負のとき“1”になり、それ以外るとき“0”になります。

### 2.1.8.5 レジスタバンク指定フラグ (Bフラグ)

レジスタバンクの選択を行います。Bフラグが“0”のときレジスタバンク0が指定され、“1”のときレジスタバンク1が指定されます。

### 2.1.8.6 オーバフローフラグ (Oフラグ)

演算の結果がオーバフローしたとき“1”になり、それ以外るとき“0”になります。

### 2.1.8.7 割り込み許可フラグ (Iフラグ)

マスカブル割り込みを許可するフラグです。Iフラグが“0”のとき割り込みは禁止され、“1”のとき許可されます。割り込みを受け付けると、Iフラグは“0”になります。

### 2.1.8.8 スタックポインタ指定フラグ (Uフラグ)

Uフラグが“0”のとき割り込みスタックポインタ (ISP) が指定され、“1”のときユーザスタックポインタ (USP) が指定されます。

ハードウェア割り込みを受け付けたとき、またはソフトウェア割り込み番号0~127のINT命令を実行したとき、Uフラグは“0”になります。

### 2.1.8.9 浮動小数点アンダフローフラグ (FUフラグ)

浮動小数点演算の結果が、最小の正規化数を下回った場合(アンダフロー)、“1”になり、それ以外るとき“0”になります。

また、オペランドのデータが正規化数でも0でもない(不正入力値)場合にも、“1”になります。

### 2.1.8.10 浮動小数点オーバフローフラグ (FOフラグ)

浮動小数点演算の結果が、最大の正規化数を上回った場合(オーバフロー)、“1”になり、それ以外るとき“0”になります。

また、オペランドのデータが正規化数でも0でもない(不正入力値)場合にも、“1”になります。

### 2.1.8.11 プロセッサ割り込み優先レベル (IPL)

IPLは3ビットで構成されており、レベル0からレベル7までの8段階のプロセッサ割り込み優先レベルを指定します。要求があった割り込みの要求レベルが、プロセッサ割り込み優先レベル(IPL)より大きい場合、その割り込みが許可されます。

プロセッサ割り込み優先レベル(IPL)をレベル7(111b)に設定した場合、すべての割り込みが禁止されます。

### 2.1.8.12 固定小数点位置指定ビット(DPビット)

固定小数点の小数点位置を指定するビットです。また、固定小数点乗算の結果から、どの部分を最終演算結果として抜き出すかを指定するビットでもあります。

MULX命令で使用します。

### 2.1.8.13 浮動小数点丸め演算モード(RND)

浮動小数点丸め演算モード(RND)は2ビットで構成されており、浮動小数点演算の結果を丸める方式を指定します。

### 2.1.8.14 予約領域

書くときは“0”を書いてください。読んだときその値は不定です。

## 2.2 高速割り込みレジスタ

高速割り込みレジスタは、割り込みシーケンスを高速に行うための専用レジスタです。高速割り込みレジスタには以下の3つのレジスタがあります。

### 2.2.1 フラグ退避レジスタ(SVF)

フラグ退避レジスタ(SVF)は32ビットで構成されており、高速割り込み発生時にフラグレジスタを退避させるために使用します。

### 2.2.2 PC退避レジスタ(SVP)

PC退避レジスタ(SVP)は32ビットで構成されており、高速割り込み発生時プログラムカウンタを退避させるために使用します。

### 2.2.3 ベクタレジスタ(VCT)

ベクタレジスタ(VCT)は32ビットで構成されており、高速割り込み発生時の分岐先番地を示します。

## 2.3 DMAC関連レジスタ

DMAC関連レジスタには以下の7種類のレジスタがあります。

### 2.3.1 DMAモードレジスタ (DMD0, DMD1, DMD2, DMD3)

DMAモードレジスタ(DMD0, DMD1, DMD2, DMD3)は32ビットで構成されており、DMAの転送モードなどを設定するレジスタです。

### 2.3.2 DMAターミナルカウントレジスタ (DCT0, DCT1, DCT2, DCT3)

DMAターミナルカウントレジスタ(DCT0, DCT1, DCT2, DCT3)は24ビットで構成されており、DMAの転送回数を設定するレジスタです。

### 2.3.3 DMAターミナルカウントリロードレジスタ (DCR0, DCR1, DCR2, DCR3)

DMAターミナルカウントリロードレジスタ(DCR0, DCR1, DCR2, DCR3)は24ビットで構成されており、DMAターミナルカウントレジスタのリロード値を設定するレジスタです。

### 2.3.4 DMAソースアドレスレジスタ (DSA0, DSA1, DSA2, DSA3)

DMAソースアドレスレジスタ(DSA0, DSA1, DSA2, DSA3)は32ビットで構成されており、DMAの転送元のアドレスを設定するレジスタです。

### 2.3.5 DMAソースアドレスリロードレジスタ (DSR0, DSR1, DSR2, DSR3)

DMAソースアドレスリロードレジスタ(DSR0, DSR1, DSR2, DSR3)は32ビットで構成されており、DMAソースアドレスレジスタへのリロード値を設定するレジスタです。

### 2.3.6 DMAデスティネーションアドレスレジスタ (DDA0, DDA1, DDA2, DDA3)

DMAデスティネーションアドレスレジスタ(DDA0, DDA1, DDA2, DDA3)は32ビットで構成されており、DMAの転送先のアドレスを設定するレジスタです。

### 2.3.7 DMAデスティネーションアドレスリロードレジスタ (DDR0, DDR1, DDR2, DDR3)

DMAデスティネーションアドレスリロードレジスタ(DDR0, DDR1, DDR2, DDR3)は32ビットで構成されており、DMAデスティネーションアドレスレジスタへのリロード値を設定するレジスタです。



### 3. メモリ

R32C/160グループのメモリ配置図を図3.1に示します。

アドレス空間は00000000h番地からFFFFFFFFh番地までの4Gバイトあります。

内部ROMはFFFFFFFFh番地から下位方向に配置されています。たとえば256Kバイトの内部ROMは、FFFC0000h番地からFFFFFFFFh番地までに配置されています。

固定割り込みベクタはFFFFFFDCh番地からFFFFFFFFh番地までに配置されています。ここに割り込み処理ルーチンの先頭アドレスを格納します。

内部RAMは00000400h番地から上位方向に配置されています。たとえば20Kバイトの内部RAMは、00000400h番地から000053FFh番地までに配置されています。内部RAMはデータ格納以外に、サブルーチン呼び出しや割り込み時のスタックとしても使用します。

SFR (Special Function Register)は、00000000h番地から000033FFh番地までと、00040000h番地から000433FFh番地までに配置されています。ここには、周辺装置の制御レジスタが配置されています。SFR領域のうち何も配置されていない番地は、すべて予約領域のため、アクセスしないでください。

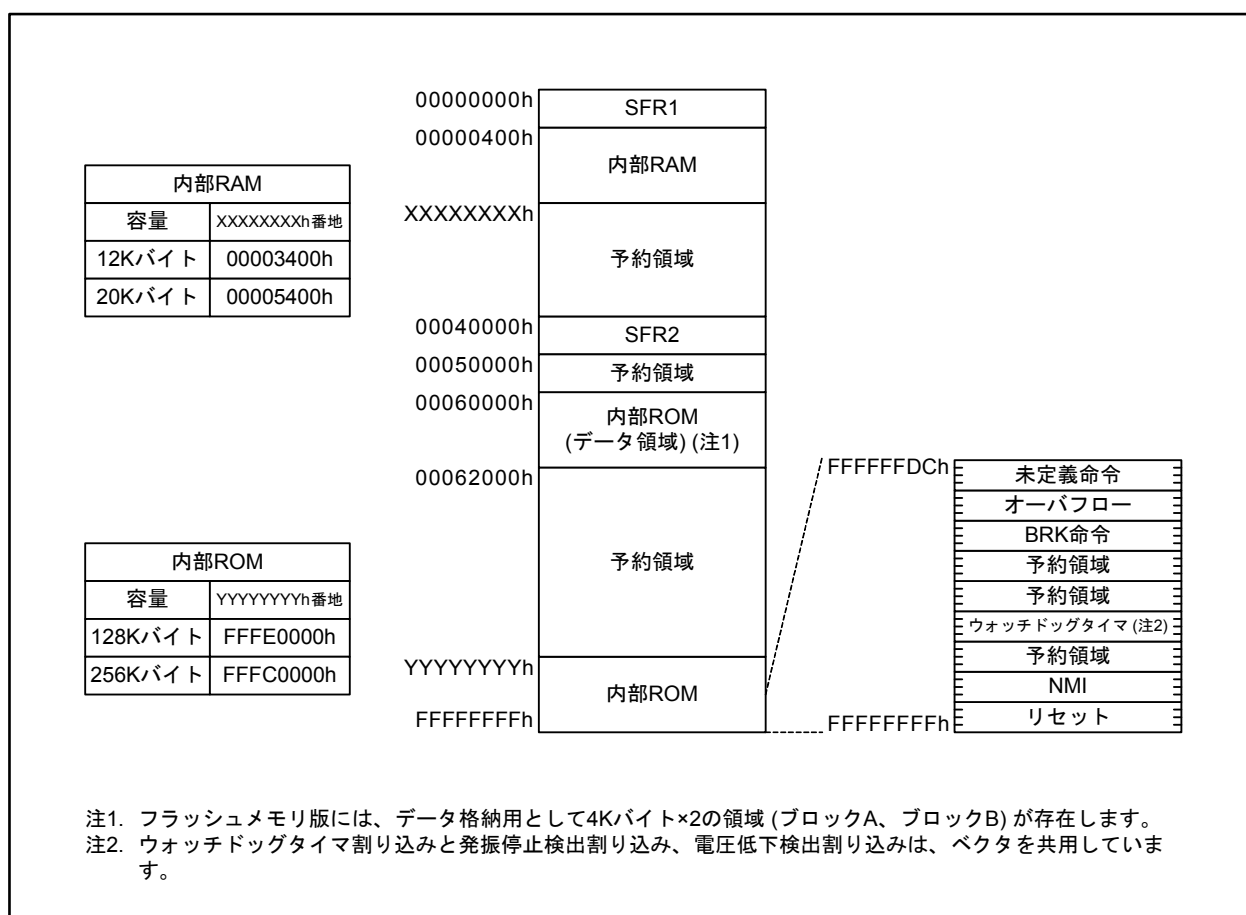


図 3.1 メモリ配置図

## 4. SFR

SFR (Special Function Register)は、周辺機能の制御をしたり、状態を取得するためのレジスタです。  
表 4.1 SFR 一覧(1)~表 4.39 SFR 一覧(39)に SFR の一覧を示します。

表 4.1 SFR 一覧(1)

番地	レジスタ	シンボル	リセット後の値
000000h			
000001h			
000002h			
000003h			
000004h	クロック制御レジスタ	CCR	0001 1000b
000005h			
000006h	フラッシュメモリ制御レジスタ	FMCR	0000 0001b
000007h	プロテクト解除レジスタ	PRR	00h
000008h			
000009h			
00000Ah			
00000Bh			
00000Ch			
00000Dh			
00000Eh			
00000Fh			
000010h			
000011h			
000012h			
000013h			
000014h			
000015h			
000016h			
000017h			
000018h			
000019h			
00001Ah			
00001Bh			
00001Ch	フラッシュメモリ書き換えバス制御レジスタ	FEBC	0000h
00001Dh			
00001Eh	周辺バス制御レジスタ	PBC	0504h
00001Fh			
000020h~ 00005Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.2 SFR 一覧(2)

番地	レジスタ	シンボル	リセット後の値
000060h			
000061h	タイマB5割り込み制御レジスタ	TB5IC	XXXX X000b
000062h			
000063h	UART2 受信/ACK 割り込み制御レジスタ	S2RIC	XXXX X000b
000064h			
000065h			
000066h			
000067h			
000068h	DMA0 転送完了割り込み制御レジスタ	DM0IC	XXXX X000b
000069h	UART0 スタートコンディション/ストップコンディション 検出割り込み制御レジスタ	BCN0IC	XXXX X000b
00006Ah	DMA2 転送完了割り込み制御レジスタ	DM2IC	XXXX X000b
00006Bh	A/D コンバータ 0 変換完了割り込み制御レジスタ	AD0IC	XXXX X000b
00006Ch	タイマA0割り込み制御レジスタ	TA0IC	XXXX X000b
00006Dh	インテリジェント I/O 割り込み制御レジスタ 0	IIO0IC	XXXX X000b
00006Eh	タイマA2割り込み制御レジスタ	TA2IC	XXXX X000b
00006Fh	インテリジェント I/O 割り込み制御レジスタ 2	IIO2IC	XXXX X000b
000070h	タイマA4割り込み制御レジスタ	TA4IC	XXXX X000b
000071h	インテリジェント I/O 割り込み制御レジスタ 4	IIO4IC	XXXX X000b
000072h	UART0 受信/ACK 割り込み制御レジスタ	S0RIC	XXXX X000b
000073h	インテリジェント I/O 割り込み制御レジスタ 6	IIO6IC	XXXX X000b
000074h	UART1 受信/ACK 割り込み制御レジスタ	S1RIC	XXXX X000b
000075h	インテリジェント I/O 割り込み制御レジスタ 8	IIO8IC	XXXX X000b
000076h	タイマB1割り込み制御レジスタ	TB1IC	XXXX X000b
000077h	インテリジェント I/O 割り込み制御レジスタ 10	IIO10IC	XXXX X000b
000078h	タイマB3割り込み制御レジスタ	TB3IC	XXXX X000b
000079h			
00007Ah	INT5 割り込み制御レジスタ	INT5IC	XX00 X000b
00007Bh	CAN0 ウェイクアップ割り込み制御レジスタ	C0WIC	XXXX X000b
00007Ch	INT3 割り込み制御レジスタ	INT3IC	XX00 X000b
00007Dh			
00007Eh	INT1 割り込み制御レジスタ	INT1IC	XX00 X000b
00007Fh	LIN"L" 検出割り込み制御レジスタ	LLDIC	XXXX X000b
000080h			
000081h	UART2 送信/NACK 割り込み制御レジスタ	S2TIC	XXXX X000b
000082h			
000083h			
000084h			
000085h			
000086h			
000087h	UART2 スタートコンディション/ストップコンディション 検出割り込み制御レジスタ	BCN2IC	XXXX X000b

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.3 SFR一覧(3)

番地	レジスタ	シンボル	リセット後の値
000088h	DMA1 転送完了割り込み制御レジスタ	DM1IC	XXXX X000b
000089h	UART1 スタートコンディション/ストップコンディション 検出割り込み制御レジスタ	BCN1IC	XXXX X000b
00008Ah	DMA3 転送完了割り込み制御レジスタ	DM3IC	XXXX X000b
00008Bh			
00008Ch	タイマA1 割り込み制御レジスタ	TA1IC	XXXX X000b
00008Dh	インテリジェントI/O 割り込み制御レジスタ 1	IIO1IC	XXXX X000b
00008Eh	タイマA3 割り込み制御レジスタ	TA3IC	XXXX X000b
00008Fh	インテリジェントI/O 割り込み制御レジスタ 3	IIO3IC	XXXX X000b
000090h	UART0 送信/NACK 割り込み制御レジスタ	S0TIC	XXXX X000b
000091h	インテリジェントI/O 割り込み制御レジスタ 5	IIO5IC	XXXX X000b
000092h	UART1 送信/NACK 割り込み制御レジスタ	S1TIC	XXXX X000b
000093h	インテリジェントI/O 割り込み制御レジスタ 7	IIO7IC	XXXX X000b
000094h	タイマB0 割り込み制御レジスタ	TB0IC	XXXX X000b
000095h	インテリジェントI/O 割り込み制御レジスタ 9	IIO9IC	XXXX X000b
000096h	タイマB2 割り込み制御レジスタ	TB2IC	XXXX X000b
000097h	インテリジェントI/O 割り込み制御レジスタ 11	IIO11IC	XXXX X000b
000098h	タイマB4 割り込み制御レジスタ	TB4IC	XXXX X000b
000099h			
00009Ah	INT4 割り込み制御レジスタ	INT4IC	XX00 X000b
00009Bh			
00009Ch	INT2 割り込み制御レジスタ	INT2IC	XX00 X000b
00009Dh			
00009Eh	INT0 割り込み制御レジスタ	INT0IC	XX00 X000b
00009Fh			
0000A0h	インテリジェントI/O 割り込み要求レジスタ 0	IIO0IR	0000 00X1b
0000A1h	インテリジェントI/O 割り込み要求レジスタ 1	IIO1IR	0000 00X1b
0000A2h	インテリジェントI/O 割り込み要求レジスタ 2	IIO2IR	0000 0001b
0000A3h	インテリジェントI/O 割り込み要求レジスタ 3	IIO3IR	0000 00X1b
0000A4h	インテリジェントI/O 割り込み要求レジスタ 4	IIO4IR	0000 00X1b
0000A5h	インテリジェントI/O 割り込み要求レジスタ 5	IIO5IR	0000 00X1b
0000A6h	インテリジェントI/O 割り込み要求レジスタ 6	IIO6IR	0000 00X1b
0000A7h	インテリジェントI/O 割り込み要求レジスタ 7	IIO7IR	000X 00X1b
0000A8h	インテリジェントI/O 割り込み要求レジスタ 8	IIO8IR	0000 0001b
0000A9h	インテリジェントI/O 割り込み要求レジスタ 9	IIO9IR	0000 0001b
0000AAh	インテリジェントI/O 割り込み要求レジスタ 10	IIO10IR	0000 0001b
0000ABh	インテリジェントI/O 割り込み要求レジスタ 11	IIO11IR	0000 00X1b
0000ACh			
0000ADh			
0000AEh			
0000AFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.4 SFR一覧(4)

番地	レジスタ	シンボル	リセット後の値
0000B0h	インテリジェントI/O割り込み許可レジスタ0	IIO0IE	00h
0000B1h	インテリジェントI/O割り込み許可レジスタ1	IIO1IE	00h
0000B2h	インテリジェントI/O割り込み許可レジスタ2	IIO2IE	00h
0000B3h	インテリジェントI/O割り込み許可レジスタ3	IIO3IE	00h
0000B4h	インテリジェントI/O割り込み許可レジスタ4	IIO4IE	00h
0000B5h	インテリジェントI/O割り込み許可レジスタ5	IIO5IE	00h
0000B6h	インテリジェントI/O割り込み許可レジスタ6	IIO6IE	00h
0000B7h	インテリジェントI/O割り込み許可レジスタ7	IIO7IE	00h
0000B8h	インテリジェントI/O割り込み許可レジスタ8	IIO8IE	00h
0000B9h	インテリジェントI/O割り込み許可レジスタ9	IIO9IE	00h
0000BAh	インテリジェントI/O割り込み許可レジスタ10	IIO10IE	00h
0000BBh	インテリジェントI/O割り込み許可レジスタ11	IIO11IE	00h
0000BCh			
0000BDh			
0000BEh			
0000BFh			
0000C0h	シリアルバスインタフェース0割り込み制御レジスタ	SS0IC	XXXX X000b
0000C1h	CAN0送信割り込み制御レジスタ	C0TIC	XXXX X000b
0000C2h			
0000C3h	CAN0エラー割り込み制御レジスタ	C0EIC	XXXX X000b
0000C4h			
0000C5h			
0000C6h			
0000C7h			
0000C8h			
0000C9h			
0000CAh			
0000CBh			
0000CCh			
0000CDh			
0000CEh			
0000CFh			
0000D0h	CAN0送信FIFO割り込み制御レジスタ	C0FTIC	XXXX X000b
0000D1h			
0000D2h			
0000D3h			
0000D4h			
0000D5h	LIN0割り込み制御レジスタ	L0IC	XXXX X000b
0000D6h			
0000D7h			
0000D8h	E <sup>2</sup> データフラッシュ割り込み制御レジスタ	E2FIC	XXXX X000b
0000D9h			
0000DAh			
0000DBh			
0000DCh			
0000DDh	UART3送信割り込み制御レジスタ	S3TIC	XXXX X000b
0000DEh			
0000DFh	UART4送信割り込み制御レジスタ	S4TIC	XXXX X000b

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.5 SFR 一覧(5)

番地	レジスタ	シンボル	リセット後の値
0000E0h			
0000E1h	CAN0 受信割り込み制御レジスタ	C0RIC	XXXX X000b
0000E2h			
0000E3h			
0000E4h			
0000E5h			
0000E6h			
0000E7h			
0000E8h			
0000E9h			
0000EAh			
0000EBh			
0000ECh			
0000EDh			
0000EEh			
0000EFh			
0000F0h	CAN0 受信 FIFO 割り込み制御レジスタ	C0FRIC	XXXX X000b
0000F1h			
0000F2h			
0000F3h			
0000F4h			
0000F5h			
0000F6h			
0000F7h			
0000F8h			
0000F9h			
000FAh			
000FBh			
000FCh			
000FDh	UART3 受信割り込み制御レジスタ	S3RIC	XXXX X000b
000FEh			
000FFh	UART4 受信割り込み制御レジスタ	S4RIC	XXXX X000b
00100h			
00101h			
00102h			
00103h			
00104h			
00105h			
00106h			
00107h			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.6 SFR 一覧(6)

番地	レジスタ	シンボル	リセット後の値
000108h~ 00016Fh			
000170h			
000171h			
000172h			
000173h			
000174h			
000175h			
000176h			
000177h			
000178h			
000179h			
00017Ah			
00017Bh			
00017Ch			
00017Dh			
00017Eh			
00017Fh			
000180h	グループ0 時間計測/波形生成レジスタ0	G0TM0/G0PO0	XXXXh
000181h			
000182h	グループ0 時間計測/波形生成レジスタ1	G0TM1/G0PO1	XXXXh
000183h			
000184h	グループ0 時間計測/波形生成レジスタ2	G0TM2/G0PO2	XXXXh
000185h			
000186h	グループ0 時間計測/波形生成レジスタ3	G0TM3/G0PO3	XXXXh
000187h			
000188h	グループ0 時間計測/波形生成レジスタ4	G0TM4/G0PO4	XXXXh
000189h			
00018Ah	グループ0 時間計測/波形生成レジスタ5	G0TM5/G0PO5	XXXXh
00018Bh			
00018Ch	グループ0 時間計測/波形生成レジスタ6	G0TM6/G0PO6	XXXXh
00018Dh			
00018Eh	グループ0 時間計測/波形生成レジスタ7	G0TM7/G0PO7	XXXXh
00018Fh			
000190h	グループ0 波形生成制御レジスタ0	G0POCR0	0000 X000b
000191h	グループ0 波形生成制御レジスタ1	G0POCR1	0X00 X000b
000192h	グループ0 波形生成制御レジスタ2	G0POCR2	0X00 X000b
000193h	グループ0 波形生成制御レジスタ3	G0POCR3	0X00 X000b
000194h	グループ0 波形生成制御レジスタ4	G0POCR4	0X00 X000b
000195h	グループ0 波形生成制御レジスタ5	G0POCR5	0X00 X000b
000196h	グループ0 波形生成制御レジスタ6	G0POCR6	0X00 X000b
000197h	グループ0 波形生成制御レジスタ7	G0POCR7	0X00 X000b
000198h	グループ0 時間計測制御レジスタ0	G0TMCR0	00h
000199h	グループ0 時間計測制御レジスタ1	G0TMCR1	00h
00019Ah	グループ0 時間計測制御レジスタ2	G0TMCR2	00h
00019Bh	グループ0 時間計測制御レジスタ3	G0TMCR3	00h
00019Ch	グループ0 時間計測制御レジスタ4	G0TMCR4	00h
00019Dh	グループ0 時間計測制御レジスタ5	G0TMCR5	00h
00019Eh	グループ0 時間計測制御レジスタ6	G0TMCR6	00h
00019Fh	グループ0 時間計測制御レジスタ7	G0TMCR7	00h

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.7 SFR一覧(7)

番地	レジスタ	シンボル	リセット後の値
0001A0h	グループ0 ベースタイマレジスタ	G0BT	XXXXh
0001A1h			
0001A2h	グループ0 ベースタイマ制御レジスタ0	G0BCR0	0000 0000b
0001A3h	グループ0 ベースタイマ制御レジスタ1	G0BCR1	0000 0000b
0001A4h	グループ0 時間計測プリスケアラレジスタ6	G0TPR6	00h
0001A5h	グループ0 時間計測プリスケアラレジスタ7	G0TPR7	00h
0001A6h	グループ0 機能許可レジスタ	G0FE	00h
0001A7h	グループ0 機能選択レジスタ	G0FS	00h
0001A8h			
0001A9h			
0001AAh			
0001ABh			
0001ACh			
0001ADh			
0001AEh			
0001AFh			
0001B0h			
0001B1h			
0001B2h			
0001B3h			
0001B4h			
0001B5h			
0001B6h			
0001B7h			
0001B8h			
0001B9h			
0001BAh			
0001BBh			
0001BCh			
0001BDh			
0001BEh			
0001BFh			
0001C0h			
0001C1h			
0001C2h			
0001C3h			
0001C4h			
0001C5h			
0001C6h			
0001C7h			
0001C8h			
0001C9h			
0001CAh			
0001CBh			
0001CCh			
0001CDh			
0001CEh			
0001CFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。



表 4.8 SFR一覧(8)

番地	レジスタ	シンボル	リセット後の値
0001D0h			
0001D1h			
0001D2h			
0001D3h			
0001D4h			
0001D5h			
0001D6h			
0001D7h			
0001D8h			
0001D9h			
0001DAh			
0001DBh			
0001DCh			
0001DDh			
0001DEh			
0001DFh			
0001E0h	UART3送受信モードレジスタ	U3MR	00h
0001E1h	UART3転送速度レジスタ	U3BRG	XXh
0001E2h	UART3送信バッファレジスタ	U3TB	XXXXh
0001E3h			
0001E4h	UART3送受信制御レジスタ0	U3C0	00X0 1000b
0001E5h	UART3送受信制御レジスタ1	U3C1	XXXX 0010b
0001E6h	UART3受信バッファレジスタ	U3RB	XXXXh
0001E7h			
0001E8h	UART4送受信モードレジスタ	U4MR	00h
0001E9h	UART4転送速度レジスタ	U4BRG	XXh
0001EAh	UART4送信バッファレジスタ	U4TB	XXXXh
0001EBh			
0001ECh	UART4送受信制御レジスタ0	U4C0	00X0 1000b
0001EDh	UART4送受信制御レジスタ1	U4C1	XXXX 0010b
0001EEh	UART4受信バッファレジスタ	U4RB	XXXXh
0001EFh			
0001F0h	UART3,4送受信制御レジスタ2	U34CON	X000 0000b
0001F1h			
0001F2h			
0001F3h			
0001F4h			
0001F5h			
0001F6h			
0001F7h			
0001F8h			
0001F9h			
0001FAh			
0001FBh			
0001FCh			
0001FDh			
0001FEh			
0001FFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.9 SFR一覧(9)

番地	レジスタ	シンボル	リセット後の値
000200h	グループ0位相シフト波形出力モードクロック分周比設定レジスタ	GOSDR	00h
000201h	グループ0位相シフト波形出力モード制御レジスタ	GOPSCR	00h
000202h			
000203h			
000204h			
000205h			
000206h			
000207h			
000208h	タイマBイベントクロック選択レジスタ	TBECKS	0000 0000b
000209h			
00020Ah			
00020Bh			
00020Ch			
00020Dh			
00020Eh			
00020Fh			
000210h	IIO0_7 デジタルデバウンスレジスタ	IC07DDR	FFh
000211h			
000212h			
000213h			
000214h			
000215h			
000216h			
000217h			
000218h			
000219h			
00021Ah			
00021Bh			
00021Ch			
00021Dh			
00021Eh			
00021Fh			
000220h	タイマA1ミラーレジスタ	TA1M	XXXXh
000221h			
000222h	タイマA1-1ミラーレジスタ	TA11M	XXXXh
000223h			
000224h	タイマA2ミラーレジスタ	TA2M	XXXXh
000225h			
000226h	タイマA2-1ミラーレジスタ	TA21M	XXXXh
000227h			
000228h	タイマA4ミラーレジスタ	TA4M	XXXXh
000229h			
00022Ah	タイマA4-1ミラーレジスタ	TA41M	XXXXh
00022Bh			
00022Ch			
00022Dh			
00022Eh			
00022Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.10 SFR一覧(10)

番地	レジスタ	シンボル	リセット後の値
000230h~ 0002BFh			
0002C0h 0002C1h	X0 レジスタ / Y0 レジスタ	X0R/Y0R	XXXXh
0002C2h 0002C3h	X1 レジスタ / Y1 レジスタ	X1R/Y1R	XXXXh
0002C4h 0002C5h	X2 レジスタ / Y2 レジスタ	X2R/Y2R	XXXXh
0002C6h 0002C7h	X3 レジスタ / Y3 レジスタ	X3R/Y3R	XXXXh
0002C8h 0002C9h	X4 レジスタ / Y4 レジスタ	X4R/Y4R	XXXXh
0002CAh 0002CBh	X5 レジスタ / Y5 レジスタ	X5R/Y5R	XXXXh
0002CCh 0002CDh	X6 レジスタ / Y6 レジスタ	X6R/Y6R	XXXXh
0002CEh 0002CFh	X7 レジスタ / Y7 レジスタ	X7R/Y7R	XXXXh
0002D0h 0002D1h	X8 レジスタ / Y8 レジスタ	X8R/Y8R	XXXXh
0002D2h 0002D3h	X9 レジスタ / Y9 レジスタ	X9R/Y9R	XXXXh
0002D4h 0002D5h	X10 レジスタ / Y10 レジスタ	X10R/Y10R	XXXXh
0002D6h 0002D7h	X11 レジスタ / Y11 レジスタ	X11R/Y11R	XXXXh
0002D8h 0002D9h	X12 レジスタ / Y12 レジスタ	X12R/Y12R	XXXXh
0002DAh 0002DBh	X13 レジスタ / Y13 レジスタ	X13R/Y13R	XXXXh
0002DCh 0002DDh	X14 レジスタ / Y14 レジスタ	X14R/Y14R	XXXXh
0002DEh 0002DFh	X15 レジスタ / Y15 レジスタ	X15R/Y15R	XXXXh
0002E0h 0002E1h	X-Y制御レジスタ	XYC	XXXX XX00b
0002E2h 0002E3h			
0002E4h 0002E5h	UART1 特殊モードレジスタ 4	U1SMR4	00h
0002E6h 0002E7h	UART1 特殊モードレジスタ 3	U1SMR3	00h
0002E8h 0002E9h	UART1 特殊モードレジスタ 2	U1SMR2	00h
0002EAh 0002EBh	UART1 特殊モードレジスタ	U1SMR	00h
0002ECh 0002EDh	UART1 送受信モードレジスタ	U1MR	00h
0002EEh 0002EFh	UART1 転送速度レジスタ	U1BRG	XXh
	UART1 送信バッファレジスタ	U1TB	XXXXh
	UART1 送受信制御レジスタ 0	U1C0	0000 1000b
	UART1 送受信制御レジスタ 1	U1C1	0000 0010b
	UART1 受信バッファレジスタ	U1RB	XXXXh

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.11 SFR一覧(11)

番地	レジスタ	シンボル	リセット後の値
0002F0h			
0002F1h			
0002F2h			
0002F3h			
0002F4h			
0002F5h			
0002F6h			
0002F7h			
0002F8h			
0002F9h			
0002FAh			
0002FBh			
0002FCh			
0002FDh			
0002FEh			
0002FFh			
000300h	タイマB3、B4、B5カウント開始フラグ	TBSR	000X XXXXb
000301h			
000302h	タイマA1-1レジスタ	TA11	XXXXh
000303h			
000304h	タイマA2-1レジスタ	TA21	XXXXh
000305h			
000306h	タイマA4-1レジスタ	TA41	XXXXh
000307h			
000308h	三相PWM制御レジスタ0	INVC0	00h
000309h	三相PWM制御レジスタ1	INVC1	00h
00030Ah	三相出力バッファレジスタ0	IDB0	XX11 1111b
00030Bh	三相出力バッファレジスタ1	IDB1	XX11 1111b
00030Ch	短絡防止タイマ	DTT	XXh
00030Dh	タイマB2割り込み発生頻度設定カウンタ	ICTB2	XXh
00030Eh			
00030Fh			
000310h	タイマB3レジスタ	TB3	XXXXh
000311h			
000312h	タイマB4レジスタ	TB4	XXXXh
000313h			
000314h	タイマB5レジスタ	TB5	XXXXh
000315h			
000316h			
000317h			
000318h			
000319h			
00031Ah			
00031Bh	タイマB3モードレジスタ	TB3MR	00XX 0000b
00031Ch	タイマB4モードレジスタ	TB4MR	00XX 0000b
00031Dh	タイマB5モードレジスタ	TB5MR	00XX 0000b
00031Eh			
00031Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.12 SFR一覧(12)

番地	レジスタ	シンボル	リセット後の値
000320h			
000321h			
000322h			
000323h			
000324h			
000325h			
000326h			
000327h			
000328h			
000329h			
00032Ah			
00032Bh			
00032Ch			
00032Dh			
00032Eh			
00032Fh			
000330h			
000331h			
000332h			
000333h			
000334h	UART2 特殊モードレジスタ 4	U2SMR4	00h
000335h	UART2 特殊モードレジスタ 3	U2SMR3	00h
000336h	UART2 特殊モードレジスタ 2	U2SMR2	00h
000337h	UART2 特殊モードレジスタ	U2SMR	00h
000338h	UART2 送受信モードレジスタ	U2MR	00h
000339h	UART2 転送速度レジスタ	U2BRG	XXh
00033Ah	UART2 送信バッファレジスタ	U2TB	XXXXh
00033Bh			
00033Ch	UART2 送受信制御レジスタ 0	U2C0	0000 1000b
00033Dh	UART2 送受信制御レジスタ 1	U2C1	0000 0010b
00033Eh	UART2 受信バッファレジスタ	U2RB	XXXXh
00033Fh			
000340h	カウント開始レジスタ	TABSR	0000 0000b
000341h	時計用プリスケアラリセットレジスタ	CPSRF	0XXX XXXXb
000342h	ワンショット開始レジスタ	ONSF	0000 0000b
000343h	トリガ選択レジスタ	TRGSR	0000 0000b
000344h	アップダウン選択レジスタ	UDF	0000 0000b
000345h			
000346h	タイマ A0 レジスタ	TA0	XXXXh
000347h			
000348h	タイマ A1 レジスタ	TA1	XXXXh
000349h			
00034Ah	タイマ A2 レジスタ	TA2	XXXXh
00034Bh			
00034Ch	タイマ A3 レジスタ	TA3	XXXXh
00034Dh			
00034Eh	タイマ A4 レジスタ	TA4	XXXXh
00034Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.13 SFR一覧(13)

番地	レジスタ	シンボル	リセット後の値
000350h	タイマB0レジスタ	TB0	XXXXh
000351h			
000352h	タイマB1レジスタ	TB1	XXXXh
000353h			
000354h	タイマB2レジスタ	TB2	XXXXh
000355h			
000356h	タイマA0モードレジスタ	TA0MR	0000 0000b
000357h	タイマA1モードレジスタ	TA1MR	0000 0000b
000358h	タイマA2モードレジスタ	TA2MR	0000 0000b
000359h	タイマA3モードレジスタ	TA3MR	0000 0000b
00035Ah	タイマA4モードレジスタ	TA4MR	0000 0000b
00035Bh	タイマB0モードレジスタ	TB0MR	00XX 0000b
00035Ch	タイマB1モードレジスタ	TB1MR	00XX 0000b
00035Dh	タイマB2モードレジスタ	TB2MR	00XX 0000b
00035Eh	タイマB2特殊モードレジスタ	TB2SC	XXXX XXX0b
00035Fh	カウントソースプリスケアラレジスタ	TCSPR	0000 0000b
000360h			
000361h			
000362h			
000363h			
000364h	UART0特殊モードレジスタ4	U0SMR4	00h
000365h	UART0特殊モードレジスタ3	U0SMR3	00h
000366h	UART0特殊モードレジスタ2	U0SMR2	00h
000367h	UART0特殊モードレジスタ	U0SMR	00h
000368h	UART0送受信モードレジスタ	U0MR	00h
000369h	UART0転送速度レジスタ	U0BRG	XXh
00036Ah	UART0送信バッファレジスタ	U0TB	XXXXh
00036Bh			
00036Ch	UART0送受信制御レジスタ0	U0C0	0000 1000b
00036Dh	UART0送受信制御レジスタ1	U0C1	0000 0010b
00036Eh	UART0受信バッファレジスタ	U0RB	XXXXh
00036Fh			
000370h			
000371h			
000372h			
000373h			
000374h			
000375h			
000376h			
000377h			
000378h			
000379h			
00037Ah			
00037Bh			
00037Ch	CRCデータレジスタ	CRCD	XXXXh
00037Dh			
00037Eh	CRCインプットレジスタ	CRCIN	XXh
00037Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.14 SFR一覧(14)

番地	レジスタ	シンボル	リセット後の値
000380h	A/D0 レジスタ 0	AD00	00XXh
000381h			
000382h	A/D0 レジスタ 1	AD01	00XXh
000383h			
000384h	A/D0 レジスタ 2	AD02	00XXh
000385h			
000386h	A/D0 レジスタ 3	AD03	00XXh
000387h			
000388h	A/D0 レジスタ 4	AD04	00XXh
000389h			
00038Ah	A/D0 レジスタ 5	AD05	00XXh
00038Bh			
00038Ch	A/D0 レジスタ 6	AD06	00XXh
00038Dh			
00038Eh	A/D0 レジスタ 7	AD07	00XXh
00038Fh			
000390h			
000391h			
000392h			
000393h	A/D0 制御レジスタ 5	AD0CON5	00h
000394h	A/D0 制御レジスタ 2	AD0CON2	X00X X000b
000395h	A/D0 制御レジスタ 3	AD0CON3	XXXX X000b
000396h	A/D0 制御レジスタ 0	AD0CON0	00h
000397h	A/D0 制御レジスタ 1	AD0CON1	00h
000398h			
000399h			
00039Ah			
00039Bh			
00039Ch			
00039Dh			
00039Eh			
00039Fh			
0003A0h			
0003A1h			
0003A2h			
0003A3h			
0003A4h			
0003A5h			
0003A6h			
0003A7h			
0003A8h			
0003A9h			
0003AAh			
0003ABh			
0003ACh			
0003ADh			
0003AEh			
0003AFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.15 SFR一覧(15)

番地	レジスタ	シンボル	リセット後の値
0003B0h			
0003B1h			
0003B2h			
0003B3h			
0003B4h			
0003B5h			
0003B6h			
0003B7h			
0003B8h			
0003B9h			
0003BAh			
0003BBh			
0003BCh			
0003BDh			
0003BEh			
0003BFh			
0003C0h	ポートP0レジスタ	P0	XXh
0003C1h	ポートP1レジスタ	P1	XXh
0003C2h	ポートP0方向レジスタ	PD0	0000 0000b
0003C3h	ポートP1方向レジスタ	PD1	0000 0000b
0003C4h	ポートP2レジスタ	P2	XXh
0003C5h	ポートP3レジスタ	P3	XXh
0003C6h	ポートP2方向レジスタ	PD2	0000 0000b
0003C7h	ポートP3方向レジスタ	PD3	0000 0000b
0003C8h	ポートP4レジスタ	P4	XXh
0003C9h	ポートP5レジスタ	P5	XXh
0003CAh	ポートP4方向レジスタ	PD4	0000 0000b
0003CBh	ポートP5方向レジスタ	PD5	0000 0000b
0003CCh	ポートP6レジスタ	P6	XXh
0003CDh	ポートP7レジスタ	P7	XXh
0003CEh	ポートP6方向レジスタ	PD6	0000 0000b
0003CFh	ポートP7方向レジスタ	PD7	0000 0000b
0003D0h	ポートP8レジスタ	P8	XXh
0003D1h	ポートP9レジスタ	P9	XXh
0003D2h	ポートP8方向レジスタ	PD8	00X0 0000b
0003D3h	ポートP9方向レジスタ	PD9	0000 0000b
0003D4h			
0003D5h			
0003D6h			
0003D7h			
0003D8h			
0003D9h			
0003DAh			
0003DBh			
0003DCh			
0003DDh			
0003DEh			
0003DFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。



表 4.16 SFR一覧(16)

番地	レジスタ	シンボル	リセット後の値
0003E0h			
0003E1h			
0003E2h			
0003E3h			
0003E4h			
0003E5h			
0003E6h			
0003E7h			
0003E8h			
0003E9h			
0003EAh			
0003EBh			
0003ECh			
0003EDh			
0003EEh			
0003EFh			
0003F0h	プルアップ制御レジスタ0	PUR0	0000 0000b
0003F1h	プルアップ制御レジスタ1	PUR1	XXXX 0000b
0003F2h	プルアップ制御レジスタ2	PUR2	0000 0000b
0003F3h			
0003F4h			
0003F5h			
0003F6h			
0003F7h			
0003F8h			
0003F9h			
0003FAh			
0003FBh			
0003FCh			
0003FDh			
0003FEh			
0003FFh	ポート制御レジスタ	PCR	XXXX XXX0b

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.17 SFR一覧(17)

番地	レジスタ	シンボル	リセット後の値
040000h	フラッシュメモリ制御レジスタ0	FMR0	0X01 XX00b
040001h	フラッシュメモリステータスレジスタ0	FMSR0	1000 0000b
040002h			
040003h			
040004h			
040005h			
040006h			
040007h			
040008h	フラッシュレジスタプロテクト解除レジスタ0	FPR0	00h
040009h	フラッシュメモリ制御レジスタ1	FMR1	0000 0010b
04000Ah	ブロックプロテクトビットモニタレジスタ0	FBPM0	X?X? ????b (注1)
04000Bh	ブロックプロテクトビットモニタレジスタ1	FBPM1	XXX? ?XXXb (注1)
04000Ch			
04000Dh			
04000Eh			
04000Fh			
040010h			
040011h			
040012h			
040013h			
040014h			
040015h			
040016h			
040017h			
040018h			
040019h			
04001Ah			
04001Bh			
04001Ch			
04001Dh			
04001Eh			
04001Fh			
040020h	PLL制御レジスタ0	PLC0	0000 0001b
040021h	PLL制御レジスタ1	PLC1	0001 1111b
040022h			
040023h			
040024h	PLLステータスレジスタ	PLS	1XXX XX00b
040025h			
040026h			
040027h			
040028h			
040029h			
04002Ah			
04002Bh			
04002Ch			
04002Dh			
04002Eh			
04002Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

注1. フラッシュメモリの各ブロックのプロテクトビットの状態が反映されます。

表 4.18 SFR一覧(18)

番地	レジスタ	シンボル	リセット後の値
040030h~ 04003Fh			
040040h			
040041h			
040042h			
040043h			
040044h	プロセッサモードレジスタ 0	PM0	1000 0000b
040045h			
040046h	システムクロック制御レジスタ 0	CM0	0000 1000b
040047h	システムクロック制御レジスタ 1	CM1	0010 0000b
040048h	プロセッサモードレジスタ 3	PM3	00h
040049h			
04004Ah	プロテクトレジスタ	PRCR	XXXX X000b
04004Bh			
04004Ch	プロテクトレジスタ 3	PRCR3	0000 0000b
04004Dh	発振停止検出レジスタ	CM2	00h
04004Eh			
04004Fh			
040050h			
040051h			
040052h			
040053h	プロセッサモードレジスタ 2	PM2	00h
040054h			
040055h			
040056h			
040057h			
040058h			
040059h			
04005Ah	低速モードクロック制御レジスタ	CM3	XXXX XX00b
04005Bh			
04005Ch			
04005Dh			
04005Eh			
04005Fh			
040060h	電圧レギュレータ制御レジスタ	VRCR	0000 0000b
040061h			
040062h	電圧低下検出回路制御レジスタ	LVDC	0000 XX00b
040063h			
040064h	検出電圧設定レジスタ	DVCR	0000 XXXXb
040065h			
040066h			
040067h			
040068h~ 040093h			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.19 SFR一覧(19)

番地	レジスタ	シンボル	リセット後の値
040094h			
040095h			
040096h			
040097h	三相出力バッファ制御レジスタ	IOBC	0XXX XX0Xb
040098h	入力機能選択レジスタ0	IFS0	X0X0 X000b
040099h	入力機能選択レジスタ1	IFS1	XXXX X0X0b
04009Ah	入力機能選択レジスタ2	IFS2	0000 0000b
04009Bh			
04009Ch			
04009Dh	入力機能選択レジスタ5	IFS5	XXX0 X0X0b
04009Eh	入力機能選択レジスタ6	IFS6	XXXX 0000b
04009Fh			
0400A0h	ポートP0_0機能選択レジスタ	P0_0S	0XXX X000b
0400A1h	ポートP1_0機能選択レジスタ	P1_0S	0XXX X000b
0400A2h	ポートP0_1機能選択レジスタ	P0_1S	0XXX X000b
0400A3h	ポートP1_1機能選択レジスタ	P1_1S	0XXX X000b
0400A4h	ポートP0_2機能選択レジスタ	P0_2S	0XXX X000b
0400A5h	ポートP1_2機能選択レジスタ	P1_2S	0XXX X000b
0400A6h	ポートP0_3機能選択レジスタ	P0_3S	0XXX X000b
0400A7h	ポートP1_3機能選択レジスタ	P1_3S	0XXX X000b
0400A8h	ポートP0_4機能選択レジスタ	P0_4S	0XXX X000b
0400A9h	ポートP1_4機能選択レジスタ	P1_4S	0XXX X000b
0400AAh	ポートP0_5機能選択レジスタ	P0_5S	0XXX X000b
0400ABh	ポートP1_5機能選択レジスタ	P1_5S	XXXX X000b
0400ACh	ポートP0_6機能選択レジスタ	P0_6S	0XXX X000b
0400ADh	ポートP1_6機能選択レジスタ	P1_6S	XXXX X000b
0400AEh	ポートP0_7機能選択レジスタ	P0_7S	0XXX X000b
0400AFh	ポートP1_7機能選択レジスタ	P1_7S	XXXX X000b
0400B0h	ポートP2_0機能選択レジスタ	P2_0S	0XXX X000b
0400B1h	ポートP3_0機能選択レジスタ	P3_0S	XXXX X000b
0400B2h	ポートP2_1機能選択レジスタ	P2_1S	0XXX X000b
0400B3h	ポートP3_1機能選択レジスタ	P3_1S	XXXX X000b
0400B4h	ポートP2_2機能選択レジスタ	P2_2S	0XXX X000b
0400B5h	ポートP3_2機能選択レジスタ	P3_2S	XXXX X000b
0400B6h	ポートP2_3機能選択レジスタ	P2_3S	0XXX X000b
0400B7h	ポートP3_3機能選択レジスタ	P3_3S	XXXX X000b
0400B8h	ポートP2_4機能選択レジスタ	P2_4S	0XXX X000b
0400B9h	ポートP3_4機能選択レジスタ	P3_4S	XXXX X000b
0400BAh	ポートP2_5機能選択レジスタ	P2_5S	0XXX X000b
0400BBh	ポートP3_5機能選択レジスタ	P3_5S	XXXX X000b
0400BCh	ポートP2_6機能選択レジスタ	P2_6S	0XXX X000b
0400BDh	ポートP3_6機能選択レジスタ	P3_6S	XXXX X000b
0400BEh	ポートP2_7機能選択レジスタ	P2_7S	0XXX X000b
0400BFh	ポートP3_7機能選択レジスタ	P3_7S	XXXX X000b

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.20 SFR 一覧 (20)

番地	レジスタ	シンボル	リセット後の値
0400C0h	ポート P4_0 機能選択レジスタ	P4_0S	XXXX X000b
0400C1h	ポート P5_0 機能選択レジスタ	P5_0S	XXXX X000b
0400C2h	ポート P4_1 機能選択レジスタ	P4_1S	XXXX X000b
0400C3h	ポート P5_1 機能選択レジスタ	P5_1S	XXXX X000b
0400C4h	ポート P4_2 機能選択レジスタ	P4_2S	XXXX X000b
0400C5h	ポート P5_2 機能選択レジスタ	P5_2S	XXXX X000b
0400C6h	ポート P4_3 機能選択レジスタ	P4_3S	XXXX X000b
0400C7h	ポート P5_3 機能選択レジスタ	P5_3S	XXXX X000b
0400C8h	ポート P4_4 機能選択レジスタ	P4_4S	XXXX X000b
0400C9h	ポート P5_4 機能選択レジスタ	P5_4S	XXXX X000b
0400CAh	ポート P4_5 機能選択レジスタ	P4_5S	XXXX X000b
0400CBh	ポート P5_5 機能選択レジスタ	P5_5S	XXXX X000b
0400CCh	ポート P4_6 機能選択レジスタ	P4_6S	XXXX X000b
0400CDh	ポート P5_6 機能選択レジスタ	P5_6S	XXXX X000b
0400CEh	ポート P4_7 機能選択レジスタ	P4_7S	XXXX X000b
0400CFh	ポート P5_7 機能選択レジスタ	P5_7S	XXXX X000b
0400D0h			
0400D1h	ポート P7_0 機能選択レジスタ	P7_0S	XXXX X000b
0400D2h			
0400D3h			
0400D4h			
0400D5h			
0400D6h			
0400D7h			
0400D8h			
0400D9h	ポート P7_4 機能選択レジスタ	P7_4S	XXXX X000b
0400DAh	ポート P6_5 機能選択レジスタ	P6_5S	XXXX X000b
0400DBh	ポート P7_5 機能選択レジスタ	P7_5S	XXXX X000b
0400DCh			
0400DDh	ポート P7_6 機能選択レジスタ	P7_6S	XXXX X000b
0400DEh	ポート P6_7 機能選択レジスタ	P6_7S	XXXX X000b
0400DFh			
0400E0h			
0400E1h			
0400E2h			
0400E3h			
0400E4h	ポート P8_2 機能選択レジスタ	P8_2S	XXXX X000b
0400E5h			
0400E6h	ポート P8_3 機能選択レジスタ	P8_3S	XXXX X000b
0400E7h	ポート P9_3 機能選択レジスタ	P9_3S	0XXX X000b
0400E8h	ポート P8_4 機能選択レジスタ	P8_4S	XXXX X000b
0400E9h	ポート P9_4 機能選択レジスタ	P9_4S	0XXX X000b
0400EAh			
0400EBh	ポート P9_5 機能選択レジスタ	P9_5S	0XXX X000b
0400ECh	ポート P8_6 機能選択レジスタ	P8_6S	XXXX X000b
0400EDh	ポート P9_6 機能選択レジスタ	P9_6S	0XXX X000b
0400EEh	ポート P8_7 機能選択レジスタ	P8_7S	XXXX X000b
0400EFh	ポート P9_7 機能選択レジスタ	P9_7S	XXXX X000b

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.21 SFR一覧(21)

番地	レジスタ	シンボル	リセット後の値
0400F0h~ 04403Fh			
044040h			
044041h			
044042h			
044043h			
044044h			
044045h			
044046h			
044047h			
044048h			
044049h			
04404Ah			
04404Bh			
04404Ch	プロテクトレジスタ4	PRCR4	0000 0000b
04404Dh	ウォッチドッグタイマクロック制御レジスタ	WDK	0000 0000b
04404Eh	ウォッチドッグタイムスタートレジスタ	WDTS	XXXX XXXXb
04404Fh	ウォッチドッグタイマ制御レジスタ	WDC	000X XXXXb
044050h			
044051h			
044052h			
044053h			
044054h			
044055h			
044056h			
044057h			
044058h			
044059h			
04405Ah			
04405Bh			
04405Ch			
04405Dh			
04405Eh			
04405Fh	プロテクトレジスタ2	PRCR2	0XXX XXXXb

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.22 SFR一覧(22)

番地	レジスタ	シンボル	リセット後の値
044060h			
044061h			
044062h			
044063h			
044064h			
044065h			
044066h			
044067h			
044068h			
044069h			
04406Ah			
04406Bh			
04406Ch			
04406Dh			
04406Eh			
04406Fh	外部割り込み要因選択レジスタ0	IFSR0	0000 0000b
044070h	DMA0起動要因選択レジスタ2	DM0SL2	XX00 0000b
044071h	DMA1起動要因選択レジスタ2	DM1SL2	XX00 0000b
044072h	DMA2起動要因選択レジスタ2	DM2SL2	XX00 0000b
044073h	DMA3起動要因選択レジスタ2	DM3SL2	XX00 0000b
044074h			
044075h			
044076h			
044077h			
044078h	DMA0起動要因選択レジスタ	DM0SL	XXX0 0000b
044079h	DMA1起動要因選択レジスタ	DM1SL	XXX0 0000b
04407Ah	DMA2起動要因選択レジスタ	DM2SL	XXX0 0000b
04407Bh	DMA3起動要因選択レジスタ	DM3SL	XXX0 0000b
04407Ch			
04407Dh	復帰用割り込み優先レベル設定レジスタ2	RIPL2	XX0X 0000b
04407Eh			
04407Fh	復帰用割り込み優先レベル設定レジスタ1	RIPL1	XX0X 0000b
044080h	外部割り込み入力フィルタ選択レジスタ0	INTF0	0000 0000b
044081h			
044082h	外部割り込み入力フィルタ選択レジスタ1	INTF1	0000 0000b
044083h			
044084h			
044085h			
044086h			
044087h			
044088h			
044089h			
04408Ah			
04408Bh			
04408Ch			
04408Dh			
04408Eh			
04408Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.23 SFR一覧(23)

番地	レジスタ	シンボル	リセット後の値
044090h~ 044DFFh			
044E00h	LINチャンネルウィンドウ選択/入力信号“L”検出ステータスレジスタ	LCW	0000 0000b
044E01h	LIN ボーレートジェネレータ制御レジスタ	LBRG	0000 0000b
044E02h	LINボーレートプリスケラ0	LBRP0	00h
044E03h	LINボーレートプリスケラ1	LBRP1	00h
044E04h	LINモードレジスタ0	LMD0	0000 0000b
044E05h	LINモードレジスタ1	LMD1	00h
044E06h	LINウェイクアップ設定レジスタ	LWUP	00h
044E07h			
044E08h	LINブレークフィールド設定レジスタ	LBRK	0000 0000b
044E09h	LINスペース設定レジスタ	LSPC	0000 0000b
044E0Ah	LINレスポンスフィールド設定レジスタ	LRFC	0000 0000b
044E0Bh	LIN IDバッファレジスタ	LIDB	00h
044E0Ch	LIN状態制御レジスタ	LSC	0000 0000b
044E0Dh	LIN送信制御レジスタ	LTC	0000 0000b
044E0Eh	LINステータスレジスタ	LST	0000 0000b
044E0Fh	LINエラーステータスレジスタ	LEST	0000 0000b
044E10h	LINデータ1バッファレジスタ	LDB1	00h
044E11h	LINデータ2バッファレジスタ	LDB2	00h
044E12h	LINデータ3バッファレジスタ	LDB3	00h
044E13h	LINデータ4バッファレジスタ	LDB4	00h
044E14h	LINデータ5バッファレジスタ	LDB5	00h
044E15h	LINデータ6バッファレジスタ	LDB6	00h
044E16h	LINデータ7バッファレジスタ	LDB7	00h
044E17h	LINデータ8バッファレジスタ	LDB8	00h
044E18h			
044E19h			
044E1Ah			
044E1Bh			
044E1Ch			
044E1Dh			
044E1Eh			
044E1Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。



表 4.24 SFR一覧(24)

番地	レジスタ	シンボル	リセット後の値
044E20h~ 044EFFh			
044F00h			
044F01h			
044F02h			
044F03h			
044F04h			
044F05h			
044F06h	SS0 受信データレジスタ	SS0RDR	FFh
044F07h	SS0 受信データレジスタ(上位8ビット)	SS0RDR(H)	FFh
044F08h	SS0 制御レジスタH	SS0CRH	00h
044F09h	SS0 制御レジスタL	SS0CRL	0111 1101b
044F0Ah	SS0 モードレジスタ	SS0MR	0001 0000b
044F0Bh	SS0 許可レジスタ	SS0ER	00h
044F0Ch	SS0 ステータスレジスタ	SS0SR	00h
044F0Dh	SS0 モードレジスタ2	SS0MR2	00h
044F0Eh	SS0 送信データレジスタ	SS0TDR	FFh
044F0Fh	SS0 送信データレジスタ(上位8ビット)	SS0TDR(H)	FFh
044F10h			
044F11h			
044F12h			
044F13h			
044F14h			
044F15h			
044F16h			
044F17h			
044F18h			
044F19h			
044F1Ah			
044F1Bh			
044F1Ch			
044F1Dh			
044F1Eh			
044F1Fh			
044F20h			
044F21h			
044F22h			
044F23h			
044F24h			
044F25h			
044F26h			
044F27h			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.25 SFR一覧(25)

番地	レジスタ	シンボル	リセット後の値
044F28h~ 044FDFh			
044FE0h 044FE1h 044FE2h 044FE3h 044FE4h 044FE5h 044FE6h 044FE7h	E <sup>2</sup> データフラッシュアドレスレジスタ	E2FA	XXXX 0000h
044FE8h 044FE9h 044FEAh 044FEBh	E <sup>2</sup> データフラッシュ命令レジスタ	E2FI	XX00h
044FECh 044FEDh 044FEEh 044FEFh	E <sup>2</sup> データフラッシュデータレジスタ	E2FD	XXXXh
044FF0h 044FF1h	E <sup>2</sup> データフラッシュモードレジスタ	E2FM	0000 0000b
044FF2h 044FF3h	E <sup>2</sup> データフラッシュ制御レジスタ	E2FC	XXXX XXX0b
044FF4h 044FF5h 044FF6h 044FF7h 044FF8h 044FF9h 044FFAh 044FFBh 044FFCh 044FFDh 044FFEh 044FFFh	E <sup>2</sup> データフラッシュステータスレジスタ1	E2FS1	XXXX XXX0b
04500h 045001h 045002h 045003h 045004h 045005h 045006h 045007h	E <sup>2</sup> データフラッシュステータスレジスタ0	E2FS0	XXXX XXXXb
045008h~ 045FFFh			
046000h~ 0467FFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.26 SFR 一覧 (26)

番地	レジスタ	シンボル	リセット後の値				
046800h~ 047BFFh							
047C00h 047C01h 047C02h 047C03h 047C04h	CAN0 メールボックス 0: メッセージ識別子	COMB0	XXXX XXXXh  XXh XXXX XXXX XXXX XXXXh				
047C05h	CAN0 メールボックス 0: データ長						
047C06h 047C07h 047C08h 047C09h 047C0Ah 047C0Bh 047C0Ch 047C0Dh	CAN0 メールボックス 0: データフィールド						
047C0Eh 047C0Fh	CAN0 メールボックス 0: タイムスタンプ						
047C10h 047C11h 047C12h 047C13h 047C14h	CAN0 メールボックス 1: メッセージ識別子			COMB1	XXXX XXXXh  XXh XXXX XXXX XXXX XXXXh		
047C15h	CAN0 メールボックス 1: データ長						
047C16h 047C17h 047C18h 047C19h 047C1Ah 047C1Bh 047C1Ch 047C1Dh	CAN0 メールボックス 1: データフィールド						
047C1Eh 047C1Fh	CAN0 メールボックス 1: タイムスタンプ						
047C20h 047C21h 047C22h 047C23h 047C24h	CAN0 メールボックス 2: メッセージ識別子					COMB2	XXXX XXXXh  XXh XXXX XXXX XXXX XXXXh
047C25h	CAN0 メールボックス 2: データ長						
047C26h 047C27h 047C28h 047C29h 047C2Ah 047C2Bh 047C2Ch 047C2Dh	CAN0 メールボックス 2: データフィールド						
047C2Eh 047C2Fh	CAN0 メールボックス 2: タイムスタンプ						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.27 SFR一覧(27)

番地	レジスタ	シンボル	リセット後の値			
047C30h	CAN0 メールボックス3: メッセージ識別子	C0MB3	XXXX XXXXh			
047C31h						
047C32h						
047C33h						
047C34h						
047C35h	CAN0 メールボックス3: データ長		XXh			
047C36h	CAN0 メールボックス3: データフィールド		XXXX XXXX XXXX XXXXh			
047C37h						
047C38h						
047C39h						
047C3Ah						
047C3Bh						
047C3Ch						
047C3Dh						
047C3Eh				CAN0 メールボックス3: タイムスタンプ		XXXXh
047C3Fh						
047C40h	CAN0 メールボックス4: メッセージ識別子	C0MB4	XXXX XXXXh			
047C41h						
047C42h						
047C43h						
047C44h						
047C45h	CAN0 メールボックス4: データ長		XXh			
047C46h	CAN0 メールボックス4: データフィールド		XXXX XXXX XXXX XXXXh			
047C47h						
047C48h						
047C49h						
047C4Ah						
047C4Bh						
047C4Ch						
047C4Dh						
047C4Eh				CAN0 メールボックス4: タイムスタンプ		XXXXh
047C4Fh						
047C50h	CAN0 メールボックス5: メッセージ識別子	C0MB5	XXXX XXXXh			
047C51h						
047C52h						
047C53h						
047C54h						
047C55h	CAN0 メールボックス5: データ長		XXh			
047C56h	CAN0 メールボックス5: データフィールド		XXXX XXXX XXXX XXXXh			
047C57h						
047C58h						
047C59h						
047C5Ah						
047C5Bh						
047C5Ch						
047C5Dh						
047C5Eh				CAN0 メールボックス5: タイムスタンプ		XXXXh
047C5Fh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.28 SFR 一覧 (28)

番地	レジスタ	シンボル	リセット後の値			
047C60h	CAN0 メールボックス 6: メッセージ識別子	C0MB6	XXXX XXXXh			
047C61h						
047C62h						
047C63h						
047C64h						
047C65h	CAN0 メールボックス 6: データ長		XXh			
047C66h	CAN0 メールボックス 6: データフィールド		XXXX XXXX XXXX XXXXh			
047C67h						
047C68h						
047C69h						
047C6Ah						
047C6Bh						
047C6Ch						
047C6Dh						
047C6Eh				CAN0 メールボックス 6: タイムスタンプ		XXXXh
047C6Fh						
047C70h	CAN0 メールボックス 7: メッセージ識別子	C0MB7	XXXX XXXXh			
047C71h						
047C72h						
047C73h						
047C74h						
047C75h	CAN0 メールボックス 7: データ長		XXh			
047C76h	CAN0 メールボックス 7: データフィールド		XXXX XXXX XXXX XXXXh			
047C77h						
047C78h						
047C79h						
047C7Ah						
047C7Bh						
047C7Ch						
047C7Dh						
047C7Eh				CAN0 メールボックス 7: タイムスタンプ		XXXXh
047C7Fh						
047C80h	CAN0 メールボックス 8: メッセージ識別子	C0MB8	XXXX XXXXh			
047C81h						
047C82h						
047C83h						
047C84h						
047C85h	CAN0 メールボックス 8: データ長		XXh			
047C86h	CAN0 メールボックス 8: データフィールド		XXXX XXXX XXXX XXXXh			
047C87h						
047C88h						
047C89h						
047C8Ah						
047C8Bh						
047C8Ch						
047C8Dh						
047C8Eh				CAN0 メールボックス 8: タイムスタンプ		XXXXh
047C8Fh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.29 SFR 一覧 (29)

番地	レジスタ	シンボル	リセット後の値
047C90h	CAN0 メールボックス 9: メッセージ識別子	C0MB9	XXXX XXXXh
047C91h			
047C92h			
047C93h			
047C94h			
047C95h	CAN0 メールボックス 9: データ長		XXh
047C96h	CAN0 メールボックス 9: データフィールド		XXXX XXXX XXXX XXXXh
047C97h			
047C98h			
047C99h			
047C9Ah			
047C9Bh			
047C9Ch			
047C9Dh			
047C9Eh	CAN0 メールボックス 9: タイムスタンプ		XXXXh
047C9Fh			
047CA0h	CAN0 メールボックス 10: メッセージ識別子	C0MB10	XXXX XXXXh
047CA1h			
047CA2h			
047CA3h			
047CA4h			
047CA5h	CAN0 メールボックス 10: データ長		XXh
047CA6h	CAN0 メールボックス 10: データフィールド		XXXX XXXX XXXX XXXXh
047CA7h			
047CA8h			
047CA9h			
047CAAh			
047CABh			
047CACH			
047CADh			
047CAEh	CAN0 メールボックス 10: タイムスタンプ		XXXXh
047CAFh			
047CB0h	CAN0 メールボックス 11: メッセージ識別子	C0MB11	XXXX XXXXh
047CB1h			
047CB2h			
047CB3h			
047CB4h			
047CB5h	CAN0 メールボックス 11: データ長		XXh
047CB6h	CAN0 メールボックス 11: データフィールド		XXXX XXXX XXXX XXXXh
047CB7h			
047CB8h			
047CB9h			
047CBAh			
047CBBh			
047CBCh			
047CBDh			
047CBEh	CAN0 メールボックス 11: タイムスタンプ		XXXXh
047CBFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.30 SFR一覧(30)

番地	レジスタ	シンボル	リセット後の値			
047CC0h	CAN0 メールボックス 12: メッセージ識別子	C0MB12	XXXX XXXXh			
047CC1h						
047CC2h						
047CC3h						
047CC4h						
047CC5h	CAN0 メールボックス 12: データ長		XXh			
047CC6h	CAN0 メールボックス 12: データフィールド		XXXX XXXX XXXX XXXXh			
047CC7h						
047CC8h						
047CC9h						
047CCAh						
047CCBh						
047CCCh						
047CCDh						
047CCEh				CAN0 メールボックス 12: タイムスタンプ		XXXXh
047CCFh						
047CD0h	CAN0 メールボックス 13: メッセージ識別子	C0MB13	XXXX XXXXh			
047CD1h						
047CD2h						
047CD3h						
047CD4h						
047CD5h	CAN0 メールボックス 13: データ長		XXh			
047CD6h	CAN0 メールボックス 13: データフィールド		XXXX XXXX XXXX XXXXh			
047CD7h						
047CD8h						
047CD9h						
047CDAh						
047CDBh						
047CDCh						
047CDDh						
047CDEh				CAN0 メールボックス 13: タイムスタンプ		XXXXh
047CDFh						
047CE0h	CAN0 メールボックス 14: メッセージ識別子	C0MB14	XXXX XXXXh			
047CE1h						
047CE2h						
047CE3h						
047CE4h						
047CE5h	CAN0 メールボックス 14: データ長		XXh			
047CE6h	CAN0 メールボックス 14: データフィールド		XXXX XXXX XXXX XXXXh			
047CE7h						
047CE8h						
047CE9h						
047CEAh						
047CEBh						
047CECh						
047CEDh						
047CEEh				CAN0 メールボックス 14: タイムスタンプ		XXXXh
047CEFh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.31 SFR一覧(31)

番地	レジスタ	シンボル	リセット後の値			
047CF0h	CAN0 メールボックス 15: メッセージ識別子	C0MB15	XXXX XXXXh			
047CF1h						
047CF2h						
047CF3h						
047CF4h						
047CF5h	CAN0 メールボックス 15: データ長		XXh			
047CF6h	CAN0 メールボックス 15: データフィールド		XXXX XXXX XXXX XXXXh			
047CF7h						
047CF8h						
047CF9h						
047CFAh						
047CFBh						
047CFCh						
047CFDh						
047CFEh				CAN0 メールボックス 15: タイムスタンプ		XXXXh
047CFFh						
047D00h	CAN0 メールボックス 16: メッセージ識別子	C0MB16	XXXX XXXXh			
047D01h						
047D02h						
047D03h						
047D04h						
047D05h	CAN0 メールボックス 16: データ長		XXh			
047D06h	CAN0 メールボックス 16: データフィールド		XXXX XXXX XXXX XXXXh			
047D07h						
047D08h						
047D09h						
047D0Ah						
047D0Bh						
047D0Ch						
047D0Dh						
047D0Eh				CAN0 メールボックス 16: タイムスタンプ		XXXXh
047D0Fh						
047D10h	CAN0 メールボックス 17: メッセージ識別子	C0MB17	XXXX XXXXh			
047D11h						
047D12h						
047D13h						
047D14h						
047D15h	CAN0 メールボックス 17: データ長		XXh			
047D16h	CAN0 メールボックス 17: データフィールド		XXXX XXXX XXXX XXXXh			
047D17h						
047D18h						
047D19h						
047D1Ah						
047D1Bh						
047D1Ch						
047D1Dh						
047D1Eh				CAN0 メールボックス 17: タイムスタンプ		XXXXh
047D1Fh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。



表 4.32 SFR 一覧 (32)

番地	レジスタ	シンボル	リセット後の値			
047D20h	CAN0 メールボックス 18: メッセージ識別子	C0MB18	XXXX XXXXh			
047D21h						
047D22h						
047D23h						
047D24h						
047D25h	CAN0 メールボックス 18: データ長		XXh			
047D26h	CAN0 メールボックス 18: データフィールド		XXXX XXXX XXXX XXXXh			
047D27h						
047D28h						
047D29h						
047D2Ah						
047D2Bh						
047D2Ch						
047D2Dh						
047D2Eh				CAN0 メールボックス 18: タイムスタンプ		XXXXh
047D2Fh						
047D30h	CAN0 メールボックス 19: メッセージ識別子	C0MB19	XXXX XXXXh			
047D31h						
047D32h						
047D33h						
047D34h						
047D35h	CAN0 メールボックス 19: データ長		XXh			
047D36h	CAN0 メールボックス 19: データフィールド		XXXX XXXX XXXX XXXXh			
047D37h						
047D38h						
047D39h						
047D3Ah						
047D3Bh						
047D3Ch						
047D3Dh						
047D3Eh				CAN0 メールボックス 19: タイムスタンプ		XXXXh
047D3Fh						
047D40h	CAN0 メールボックス 20: メッセージ識別子	C0MB20	XXXX XXXXh			
047D41h						
047D42h						
047D43h						
047D44h						
047D45h	CAN0 メールボックス 20: データ長		XXh			
047D46h	CAN0 メールボックス 20: データフィールド		XXXX XXXX XXXX XXXXh			
047D47h						
047D48h						
047D49h						
047D4Ah						
047D4Bh						
047D4Ch						
047D4Dh						
047D4Eh				CAN0 メールボックス 20: タイムスタンプ		XXXXh
047D4Fh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.33 SFR 一覧 (33)

番地	レジスタ	シンボル	リセット後の値
047D50h	CAN0 メールボックス 21: メッセージ識別子	C0MB21	XXXX XXXXh
047D51h			
047D52h			
047D53h			
047D54h			
047D55h	CAN0 メールボックス 21: データ長		XXh
047D56h	CAN0 メールボックス 21: データフィールド		XXXX XXXX XXXX XXXXh
047D57h			
047D58h			
047D59h			
047D5Ah			
047D5Bh			
047D5Ch			
047D5Dh			
047D5Eh	CAN0 メールボックス 21: タイムスタンプ		XXXXh
047D5Fh			
047D60h	CAN0 メールボックス 22: メッセージ識別子	C0MB22	XXXX XXXXh
047D61h			
047D62h			
047D63h			
047D64h			
047D65h	CAN0 メールボックス 22: データ長		XXh
047D66h	CAN0 メールボックス 22: データフィールド		XXXX XXXX XXXX XXXXh
047D67h			
047D68h			
047D69h			
047D6Ah			
047D6Bh			
047D6Ch			
047D6Dh			
047D6Eh	CAN0 メールボックス 22: タイムスタンプ		XXXXh
047D6Fh			
047D70h	CAN0 メールボックス 23: メッセージ識別子	C0MB23	XXXX XXXXh
047D71h			
047D72h			
047D73h			
047D74h			
047D75h	CAN0 メールボックス 23: データ長		XXh
047D76h	CAN0 メールボックス 23: データフィールド		XXXX XXXX XXXX XXXXh
047D77h			
047D78h			
047D79h			
047D7Ah			
047D7Bh			
047D7Ch			
047D7Dh			
047D7Eh	CAN0 メールボックス 23: タイムスタンプ		XXXXh
047D7Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.34 SFR 一覧 (34)

番地	レジスタ	シンボル	リセット後の値			
047D80h	CAN0 メールボックス 24: メッセージ識別子	C0MB24	XXXX XXXXh			
047D81h						
047D82h						
047D83h						
047D84h						
047D85h	CAN0 メールボックス 24: データ長		XXh			
047D86h	CAN0 メールボックス 24: データフィールド		XXXX XXXX XXXX XXXXh			
047D87h						
047D88h						
047D89h						
047D8Ah						
047D8Bh						
047D8Ch						
047D8Dh						
047D8Eh				CAN0 メールボックス 24: タイムスタンプ		XXXXh
047D8Fh						
047D90h	CAN0 メールボックス 25: メッセージ識別子	C0MB25	XXXX XXXXh			
047D91h						
047D92h						
047D93h						
047D94h						
047D95h	CAN0 メールボックス 25: データ長		XXh			
047D96h	CAN0 メールボックス 25: データフィールド		XXXX XXXX XXXX XXXXh			
047D97h						
047D98h						
047D99h						
047D9Ah						
047D9Bh						
047D9Ch						
047D9Dh						
047D9Eh				CAN0 メールボックス 25: タイムスタンプ		XXXXh
047D9Fh						
047DA0h	CAN0 メールボックス 26: メッセージ識別子	C0MB26	XXXX XXXXh			
047DA1h						
047DA2h						
047DA3h						
047DA4h						
047DA5h	CAN0 メールボックス 26: データ長		XXh			
047DA6h	CAN0 メールボックス 26: データフィールド		XXXX XXXX XXXX XXXXh			
047DA7h						
047DA8h						
047DA9h						
047DAAh						
047DABh						
047DACH						
047DADh						
047DAEh				CAN0 メールボックス 26: タイムスタンプ		XXXXh
047DAFh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.35 SFR 一覧 (35)

番地	レジスタ	シンボル	リセット後の値			
047DB0h	CAN0 メールボックス 27: メッセージ識別子	C0MB27	XXXX XXXXh			
047DB1h						
047DB2h						
047DB3h						
047DB4h						
047DB5h	CAN0 メールボックス 27: データ長		XXh			
047DB6h	CAN0 メールボックス 27: データフィールド		XXXX XXXX XXXX XXXXh			
047DB7h						
047DB8h						
047DB9h						
047DBAh						
047DBBh						
047DBCh						
047DBDh						
047DBEh				CAN0 メールボックス 27: タイムスタンプ		XXXXh
047DBFh						
047DC0h	CAN0 メールボックス 28: メッセージ識別子	C0MB28	XXXX XXXXh			
047DC1h						
047DC2h						
047DC3h						
047DC4h						
047DC5h	CAN0 メールボックス 28: データ長		XXh			
047DC6h	CAN0 メールボックス 28: データフィールド		XXXX XXXX XXXX XXXXh			
047DC7h						
047DC8h						
047DC9h						
047DCAh						
047DCBh						
047DCCh						
047DCDh						
047DCEh				CAN0 メールボックス 28: タイムスタンプ		XXXXh
047DCFh						
047DD0h	CAN0 メールボックス 29: メッセージ識別子	C0MB29	XXXX XXXXh			
047DD1h						
047DD2h						
047DD3h						
047DD4h						
047DD5h	CAN0 メールボックス 29: データ長		XXh			
047DD6h	CAN0 メールボックス 29: データフィールド		XXXX XXXX XXXX XXXXh			
047DD7h						
047DD8h						
047DD9h						
047DDAh						
047DDBh						
047DDCh						
047DDDh						
047DDEh				CAN0 メールボックス 29: タイムスタンプ		XXXXh
047DDFh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.36 SFR 一覧 (36)

番地	レジスタ	シンボル	リセット後の値			
047DE0h	CAN0 メールボックス 30: メッセージ識別子	C0MB30	XXXX XXXXh			
047DE1h						
047DE2h						
047DE3h						
047DE4h						
047DE5h	CAN0 メールボックス 30: データ長		XXh			
047DE6h	CAN0 メールボックス 30: データフィールド		XXXX XXXX XXXX XXXXh			
047DE7h						
047DE8h						
047DE9h						
047DEAh						
047DEBh						
047DECh						
047DEDh						
047DEEh				CAN0 メールボックス 30: タイムスタンプ		XXXXh
047DEFh						
047DF0h	CAN0 メールボックス 31: メッセージ識別子	C0MB31	XXXX XXXXh			
047DF1h						
047DF2h						
047DF3h						
047DF4h						
047DF5h	CAN0 メールボックス 31: データ長		XXh			
047DF6h	CAN0 メールボックス 31: データフィールド		XXXX XXXX XXXX XXXXh			
047DF7h						
047DF8h						
047DF9h						
047DFAh						
047DFBh						
047DFCh						
047DFDh						
047DFEh				CAN0 メールボックス 31: タイムスタンプ		XXXXh
047DFFh						
047E00h	CAN0 マスクレジスタ 0	C0MKR0	XXXX XXXXh			
047E01h						
047E02h						
047E03h						
047E04h	CAN0 マスクレジスタ 1	C0MKR1	XXXX XXXXh			
047E05h						
047E06h						
047E07h						
047E08h	CAN0 マスクレジスタ 2	C0MKR2	XXXX XXXXh			
047E09h						
047E0Ah						
047E0Bh						
047E0Ch	CAN0 マスクレジスタ 3	C0MKR3	XXXX XXXXh			
047E0Dh						
047E0Eh						
047E0Fh						

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.37 SFR一覧(37)

番地	レジスタ	シンボル	リセット後の値
047E10h	CAN0 マスクレジスタ 4	C0MKR4	XXXX XXXXh
047E11h			
047E12h			
047E13h			
047E14h	CAN0 マスクレジスタ 5	C0MKR5	XXXX XXXXh
047E15h			
047E16h			
047E17h			
047E18h	CAN0 マスクレジスタ 6	C0MKR6	XXXX XXXXh
047E19h			
047E1Ah			
047E1Bh			
047E1Ch	CAN0 マスクレジスタ 7	C0MKR7	XXXX XXXXh
047E1Dh			
047E1Eh			
047E1Fh			
047E20h	CAN0FIFO 受信ID比較レジスタ 0	C0FIDCR0	XXXX XXXXh
047E21h			
047E22h			
047E23h			
047E24h	CAN0FIFO 受信ID比較レジスタ 1	C0FIDCR1	XXXX XXXXh
047E25h			
047E26h			
047E27h			
047E28h	CAN0 マスク無効レジスタ	C0MKIVLR	XXXX XXXXh
047E29h			
047E2Ah			
047E2Bh			
047E2Ch	CAN0 メールボックス割り込み許可レジスタ	C0MIER	XXXX XXXXh
047E2Dh			
047E2Eh			
047E2Fh			
047E30h			
047E31h			
047E32h			
047E33h			
047E34h			
047E35h			
047E36h			
047E37h			
047E38h			
047E39h			
047E3Ah			
047E3Bh			
047E3Ch			
047E3Dh			
047E3Eh			
047E3Fh			
047E40h~ 047F1Fh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.38 SFR一覧(38)

番地	レジスタ	シンボル	リセット後の値
047F20h	CAN0メッセージ制御レジスタ0	C0MCTL0	00h
047F21h	CAN0メッセージ制御レジスタ1	C0MCTL1	00h
047F22h	CAN0メッセージ制御レジスタ2	C0MCTL2	00h
047F23h	CAN0メッセージ制御レジスタ3	C0MCTL3	00h
047F24h	CAN0メッセージ制御レジスタ4	C0MCTL4	00h
047F25h	CAN0メッセージ制御レジスタ5	C0MCTL5	00h
047F26h	CAN0メッセージ制御レジスタ6	C0MCTL6	00h
047F27h	CAN0メッセージ制御レジスタ7	C0MCTL7	00h
047F28h	CAN0メッセージ制御レジスタ8	C0MCTL8	00h
047F29h	CAN0メッセージ制御レジスタ9	C0MCTL9	00h
047F2Ah	CAN0メッセージ制御レジスタ10	C0MCTL10	00h
047F2Bh	CAN0メッセージ制御レジスタ11	C0MCTL11	00h
047F2Ch	CAN0メッセージ制御レジスタ12	C0MCTL12	00h
047F2Dh	CAN0メッセージ制御レジスタ13	C0MCTL13	00h
047F2Eh	CAN0メッセージ制御レジスタ14	C0MCTL14	00h
047F2Fh	CAN0メッセージ制御レジスタ15	C0MCTL15	00h
047F30h	CAN0メッセージ制御レジスタ16	C0MCTL16	00h
047F31h	CAN0メッセージ制御レジスタ17	C0MCTL17	00h
047F32h	CAN0メッセージ制御レジスタ18	C0MCTL18	00h
047F33h	CAN0メッセージ制御レジスタ19	C0MCTL19	00h
047F34h	CAN0メッセージ制御レジスタ20	C0MCTL20	00h
047F35h	CAN0メッセージ制御レジスタ21	C0MCTL21	00h
047F36h	CAN0メッセージ制御レジスタ22	C0MCTL22	00h
047F37h	CAN0メッセージ制御レジスタ23	C0MCTL23	00h
047F38h	CAN0メッセージ制御レジスタ24	C0MCTL24	00h
047F39h	CAN0メッセージ制御レジスタ25	C0MCTL25	00h
047F3Ah	CAN0メッセージ制御レジスタ26	C0MCTL26	00h
047F3Bh	CAN0メッセージ制御レジスタ27	C0MCTL27	00h
047F3Ch	CAN0メッセージ制御レジスタ28	C0MCTL28	00h
047F3Dh	CAN0メッセージ制御レジスタ29	C0MCTL29	00h
047F3Eh	CAN0メッセージ制御レジスタ30	C0MCTL30	00h
047F3Fh	CAN0メッセージ制御レジスタ31	C0MCTL31	00h

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

表 4.39 SFR一覧(39)

番地	レジスタ	シンボル	リセット後の値
047F40h	CAN0 制御レジスタ	C0CTLR	0000 0101b
047F41h			0000 0000b
047F42h	CAN0 ステータスレジスタ	C0STR	0000 0101b
047F43h			0000 0000b
047F44h	CAN0 ビットコンフィグレーションレジスタ	C0BCR	00 0000h
047F45h			
047F46h			
047F47h	CAN0 クロック 選択レジスタ	C0CLKR	000X 0000b
047F48h	CAN0 受信 FIFO 制御レジスタ	C0RFCR	1000 0000b
047F49h	CAN0 受信 FIFO ポインタ制御レジスタ	C0RFPCR	XXh
047F4Ah	CAN0 送信 FIFO 制御レジスタ	C0TFCR	1000 0000b
047F4Bh	CAN0 送信 FIFO ポインタ制御レジスタ	C0TFPCR	XXh
047F4Ch	CAN0 エラー割り込み許可レジスタ	C0EIER	00h
047F4Dh	CAN0 エラー割り込み要因判定レジスタ	C0EIFR	00h
047F4Eh	CAN0 受信エラーカウントレジスタ	C0RECR	00h
047F4Fh	CAN0 送信エラーカウントレジスタ	C0TECR	00h
047F50h	CAN0 エラーコード格納レジスタ	C0ECSR	00h
047F51h	CAN0 チャネルサーチサポートレジスタ	C0CSSR	XXh
047F52h	CAN0 メールボックスサーチステータスレジスタ	C0MSSR	1000 0000b
047F53h	CAN0 メールボックスサーチモードレジスタ	C0MSMR	0000 0000b
047F54h	CAN0 タイムスタンプレジスタ	C0TSR	0000h
047F55h			
047F56h	CAN0 アクセプタンスフィルタサポートレジスタ	C0AFSR	XXXXh
047F57h			
047F58h	CAN0 テスト制御レジスタ	C0TCR	00h
047F59h			
047F5Ah			
047F5Bh			
047F5Ch			
047F5Dh			
047F5Eh			
047F5Fh			
047F60h~ 047FFFh			
048000h~ 04FFFFh			

X: 不定

空欄はすべて予約領域です。アクセスしないでください。



## 5. 電気的特性

表 5.1 絶対最大定格(注1)

記号	項目		条件	定格値	単位
$V_{CC}$	電源電圧		$V_{CC} = AV_{CC}$	-0.3 ~ 6.0	V
$AV_{CC}$	アナログ電源電圧		$V_{CC} = AV_{CC}$	-0.3 ~ 6.0	V
$V_I$	入力電圧	XIN, RESET, CNVSS, NSD, $V_{REF}$ , P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_7, P9_1, P9_3~P9_7		-0.3 ~ $V_{CC} + 0.3$	V
$V_O$	出力電圧	XOUT, P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7		-0.3 ~ $V_{CC} + 0.3$	V
$P_d$	消費電力		$T_a = 25^\circ\text{C}$	500	mW
—	動作周囲温度			-40 ~ 125	$^\circ\text{C}$
$T_{stg}$	保存温度			-65 ~ 150	$^\circ\text{C}$

注1. 絶対最大定格は、瞬時たりとも超過してはならない限界値です。この値を超えて使用した場合には、デバイスの信頼性を著しく下げたり破壊することがあります。また、長期にわたって絶対最大定格の条件下に置かれた場合、デバイスの信頼性に影響することがあります。

表 5.2 推奨動作条件(1) (注1)

記号	項目		規格値			単位
			最小	標準	最大	
V <sub>CC</sub>	電源電圧		3.0	5.0	5.5	V
AV <sub>CC</sub>	アナログ電源電圧			V <sub>CC</sub>		V
V <sub>REF</sub>	基準電圧		3.0		V <sub>CC</sub>	V
V <sub>SS</sub>	電源電圧			0		V
AV <sub>SS</sub>	アナログ電源電圧			0		V
dV <sub>CC</sub> /dt	V <sub>CC</sub> 電源立ち上げ勾配 (V <sub>CC</sub> < 2.0 V)		0.05			V/ms
V <sub>IH</sub>	“H” 入力電圧	XIN, RESET, CNVSS, NSD	0.8 × V <sub>CC</sub>		V <sub>CC</sub>	V
		P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_7 (注2), P9_1, P9_3~P9_7	0.7 × V <sub>CC</sub>		V <sub>CC</sub>	V
V <sub>IL</sub>	“L” 入力電圧	XIN, RESET, CNVSS, NSD	0		0.2 × V <sub>CC</sub>	V
		P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_7 (注2), P9_1, P9_3~P9_7	0		0.3 × V <sub>CC</sub>	V
T <sub>opr</sub>	動作周囲温度	Jバージョン	-40		85	°C
		Lバージョン	-40		105	°C
		Kバージョン	-40		125	°C

注1. 推奨動作条件は、デバイスの動作を保証する範囲であり、この範囲を超えた場合、最大定格内であっても動作は保証されません。

注2. P8\_7のV<sub>IH</sub>、V<sub>IL</sub>はP8\_7をプログラマブル入力ポートとして使用する場合の規格であり、XCINとして使用する場合の規格ではありません。

表 5.3 推奨動作条件(2) (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ ) (注1)

記号	項目		規格値(注2)			単位
			最小	標準	最大	
$C_{VDC}$	電圧レギュレータ平滑コンデンサ容量	端子間電圧 1.5 V	2.4		10.0	$\mu\text{F}$

- 注1. 推奨動作条件は、デバイスの動作を保証する範囲であり、この範囲を超えた場合、最大定格内であっても動作は保証されません。
- 注2. 規格値はコンデンサの使用温度、両端子間の直流電圧、経年変化などのあらゆる条件を考慮した上で満たす必要があります。

表 5.4 推奨動作条件(3) (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ ) (注1)

記号	項目	規格値			単位	
		最小	標準	最大		
$I_{OH(peak)}$	“H”尖頭出力電流(注2)	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7			-10.0	mA
$I_{OH(avg)}$	“H”平均出力電流(注3)	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7			-5.0	mA
$I_{OL(peak)}$	“L”尖頭出力電流(注2)	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7			10.0	mA
$I_{OL(avg)}$	“L”平均出力電流(注3)	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7			5.0	mA

注1. 推奨動作条件は、デバイスの動作を保証する範囲であり、この範囲を超えた場合、最大定格内であっても動作は保証されません。

注2. ポート P0, P1, P2, P8\_6, P8\_7, P9 の  $I_{OL(peak)}$  の合計は 80 mA 以下、ポート P3, P4, P5, P6, P7, P8\_2~P8\_4 の  $I_{OL(peak)}$  の合計は 80 mA 以下、ポート P1, P2 の  $I_{OH(peak)}$  の合計は -40 mA 以下、ポート P0, P9\_6, P9\_7 の  $I_{OH(peak)}$  の合計は -40 mA 以下、ポート P3, P4, P5, P6 の  $I_{OH(peak)}$  の合計は -40 mA 以下、ポート P7, P8, P9\_3~P9\_5 の  $I_{OH(peak)}$  の合計は -40 mA 以下にしてください。

注3. 平均出力電流は 100 ms の期間内での平均値です。

表 5.5 推奨動作条件(4) (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ ) (注1)

記号	項目	規格値			単位
		最小	標準	最大	
$f_{(XIN)}$	メインクロック入力発振周波数	4		8	MHz
$f_{(XRef)}$	基準クロック周波数	2		4	MHz
$f_{(PLL)}$	PLLクロック発振周波数	96		144	MHz
$f_{(Base)}$	ベースクロック周波数			48	MHz
$t_{c(Base)}$	ベースクロックサイクル時間	20.83			ns
$f_{(CPU)}$	CPU動作周波数			48	MHz
$t_{c(CPU)}$	CPUクロックサイクル時間	20.83			ns
$f_{(BCLK)}$	周辺バスクロック周波数			24	MHz
$t_{c(BCLK)}$	周辺バスクロックサイクル時間	41.67			ns
$f_{(PER)}$	周辺機能クロック源周波数			24	MHz
$f_{(XCIN)}$	サブクロック発振周波数		32.768	50	kHz

注1. 推奨動作条件は、デバイスの動作を保証する範囲であり、この範囲を超えた場合、最大定格内であっても動作は保証されません。

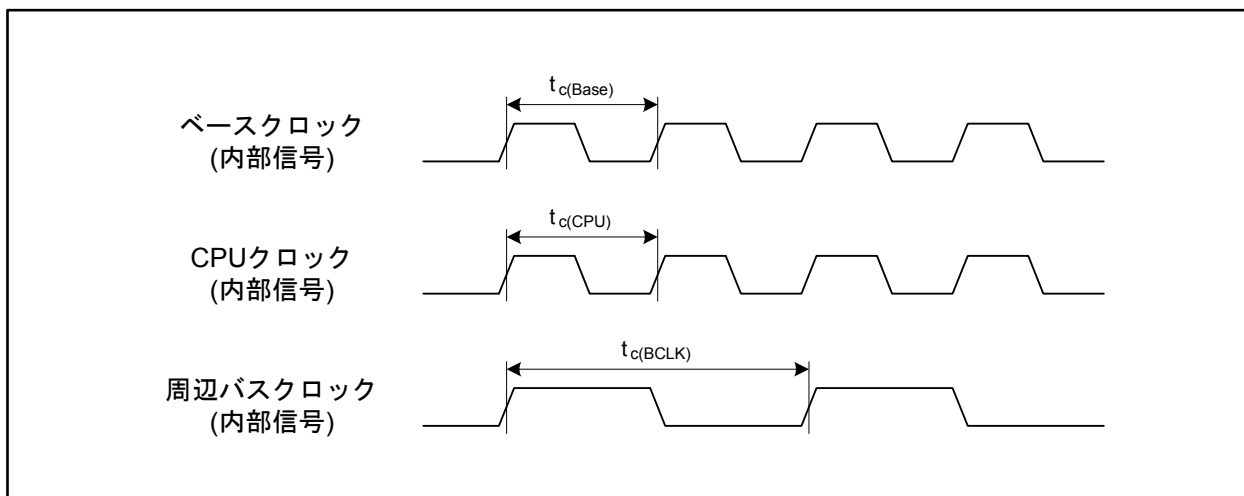


図 5.1 クロックサイクル時間

表 5.6 推奨動作条件(5) (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ ) (注1、2)

記号	項目		測定条件	規格値			単位
				最小	標準	最大	
$I_{IC(H)}$	“H”入力インジェクション電流	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_5, P9_3~P9_7	$V_I > V_{CC}$			2	mA
$I_{IC(L)}$	“L”入力インジェクション電流	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_5, P9_3~P9_7	$V_I < V_{SS}$			-2	mA
$\Sigma I_{IC} $	総インジェクション電流					20	mA

- 注1. 推奨動作条件は、デバイスの動作を保証する範囲であり、この範囲を超えた場合、最大定格内であっても動作は保証されません。
- 注2. 各ポートが入力のときの規格です。

表 5.7 推奨動作条件(6) (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ ) (注1)

記号	項目		規格値			単位
			最小	標準	最大	
$V_{r(VCC)}$	許容電源リップル電圧	$V_{CC} = 5.0 \text{ V}$			0.5	Vp-p
		$V_{CC} = 3.0 \text{ V}$			0.3	Vp-p
$dV_{r(VCC)}/dt$	電源リップル立ち上がり/立ち下がり勾配	$V_{CC} = 5.0 \text{ V}$			$\pm 0.3$	V/ms
		$V_{CC} = 3.0 \text{ V}$			$\pm 0.3$	V/ms
$f_{r(VCC)}$	許容電源リップル周波数				10	kHz

- 注1. 推奨動作条件は、デバイスの動作を保証する範囲であり、この範囲を超えた場合、最大定格内であっても動作は保証されません。

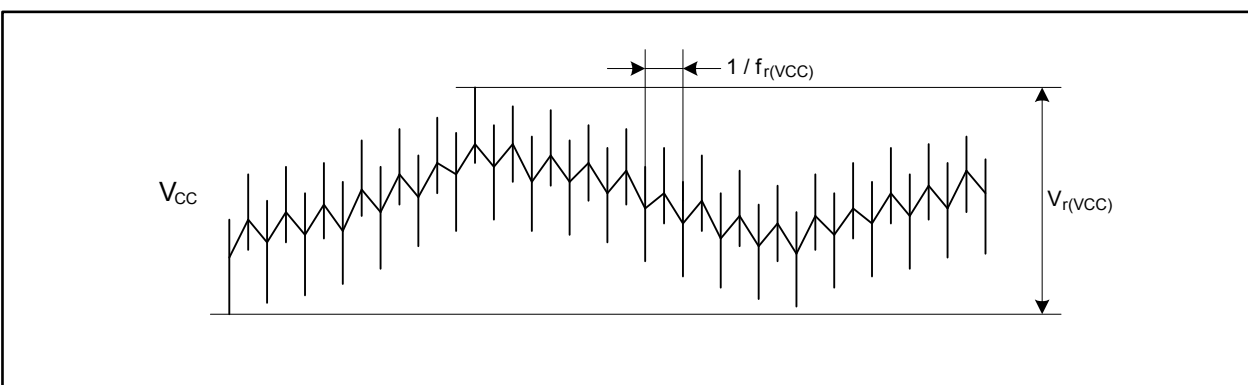


図 5.2 電源リップル波形

表 5.8 フラッシュメモリの電気的特性 (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	規格値			単位	
		最小	標準	最大		
—	プログラム、イレーズ回数(注1)	プログラム領域	1000		回	
		データ領域	10000		回	
—	4ワードプログラム時間	プログラム領域		150	900	$\mu\text{s}$
		データ領域		300	1700	$\mu\text{s}$
—	ロックビットプログラム時間	プログラム領域		70	500	$\mu\text{s}$
		データ領域		140	1000	$\mu\text{s}$
—	ブロックイレーズ時間	4Kバイトブロック		0.12	3.0	s
		32Kバイトブロック		0.17	3.0	s
		64Kバイトブロック		0.20	3.0	s
—	データ保持時間(注2)	$T_a = 55^\circ\text{C}$ (注3、4)	20			年

## 注1. プログラム、イレーズ回数の定義

プログラム、イレーズ回数はブロックごとのイレーズ回数です。プログラム、イレーズ回数がn回の場合、ブロックごとに、それぞれn回ずつイレーズすることができます。

たとえば、4KバイトブロックのブロックAについて、それぞれ異なる番地に4ワード書き込みを512回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。

ただし、イレーズ1回に対して、同一番地に複数回の書き込みを行うことはできません(上書き禁止)。

注2. 規格値は、電源電圧が印加されていない時間、クロックが供給されていない時間も含まれます。

注3.  $T_a = 125^\circ\text{C}$ の環境下での3000時間、 $T_a = 85^\circ\text{C}$ の環境下での7000時間を含みます。

注4. この条件以外でのデータ保持時間につきましては、弊社営業窓口までお問い合わせください。

表 5.9 E<sup>2</sup>データフラッシュの電気的特性 (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	規格値			単位
		最小	標準	最大	
—	プログラム、イレーズ回数(注1)	100000			回
—	ワードプログラム時間		100	2000	$\mu\text{s}$
—	ブロックイレーズ時間	32バイトブロック	15	200	ms
$t_{ps}$	フラッシュメモリ回路安定待ち時間		35	50	$\mu\text{s}$
—	データ保持時間(注2)	$T_a = 55^\circ\text{C}$ (注3、4)	20		年

注1. プログラム、イレーズ回数の定義

プログラム、イレーズ回数はブロックごとのイレーズ回数です。プログラム、イレーズ回数が $n$ 回の場合、ブロックごとに、それぞれ $n$ 回ずつイレーズすることができます。

あるブロックについて、それぞれ異なる番地にワード書き込みを16回行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。

ただし、イレーズ1回に対して、同一番地に複数回の書き込みを行うことはできません(上書き禁止)。

注2. 規格値は、電源電圧が印加されていない時間、クロックが供給されていない時間も含まれます。

注3.  $T_a = 125^\circ\text{C}$ の環境下での3000時間、 $T_a = 85^\circ\text{C}$ の環境下での7000時間を含みます。

注4. この条件以外でのデータ保持時間につきましては、弊社営業窓口までお問い合わせください。

表 5.10 電源回路のタイミング特性 (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$t_{d(P-R)}$	電源投入時内部電源安定時間				2	ms

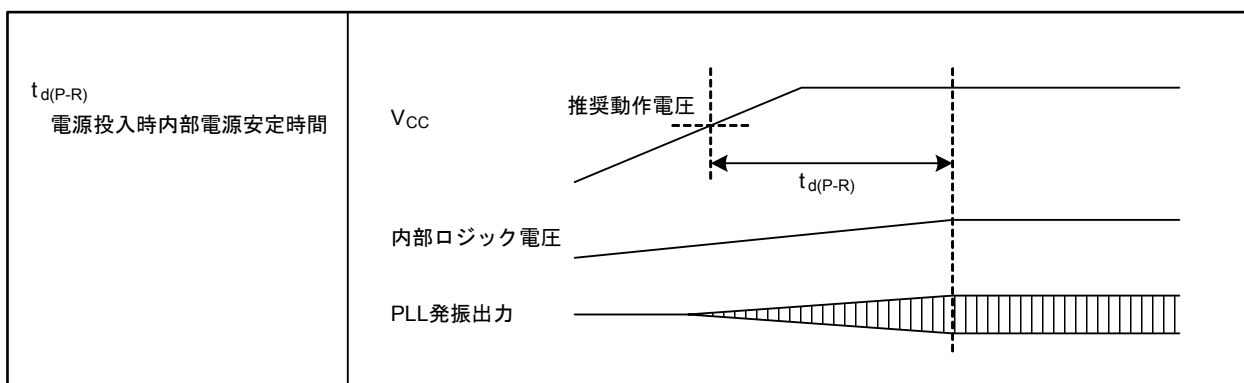


図 5.3 電源回路のタイミング



表 5.11 内部電圧レギュレータの電気的特性 (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$V_{VDC1}$	レギュレータ出力電圧			1.5		V

表 5.12 電圧低下検出回路の電気的特性 (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$\Delta V_{det}$	検出電圧誤差				$\pm 0.2$	V
$V_{det(R)} - V_{det(F)}$	ヒステリシス幅		0			V
—	自己消費電流	$V_{CC} = 5.0 \text{ V}$ 、電圧検出回路有効		4		$\mu\text{A}$
$t_{d(E-A)}$	電圧低下検出回路動作開始時間				150	$\mu\text{s}$

表 5.13 発振回路の電気的特性 (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$f_{SO(PLL)}$	PLLクロック自励発振周波数		35	50	80	MHz
$ \Delta f_{LOCK} $	ロック検出周波数誤差 (注1)				2	%
$ \Delta f_{UNLOCK} $	アンロック検出周波数誤差 (注1)		2			%
$t_{LOCK(PLL)}$	PLL発振安定時間 (注2、3)	$f_{(XRef)} = 4 \text{ MHz}$			1	ms
$t_{jitter(p-p)}$	PLLジッタ周期 (p-p)				2.0	ns
$f_{(OCO)}$	オンチップオシレータ発振周波数		94	125	156	kHz

注1. 設定値からの周波数誤差です。

注2. メインクロックの発振が安定していることが条件となります。

注3. PLSレジスタのPLF1ビットが“1”になるまでの時間です。

表 5.14 クロック回路の電気的特性 (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$t_{rec(WAIT)}$	ウェイトモード→低消費電力モードリカバリ時間				225	$\mu\text{s}$
$t_{rec(STOP)}$	ストップモードリカバリ時間(注1)				225	$\mu\text{s}$

注1. メインクロックの発振安定時間は含みません。発振が安定する前にCPUは動作を開始します。

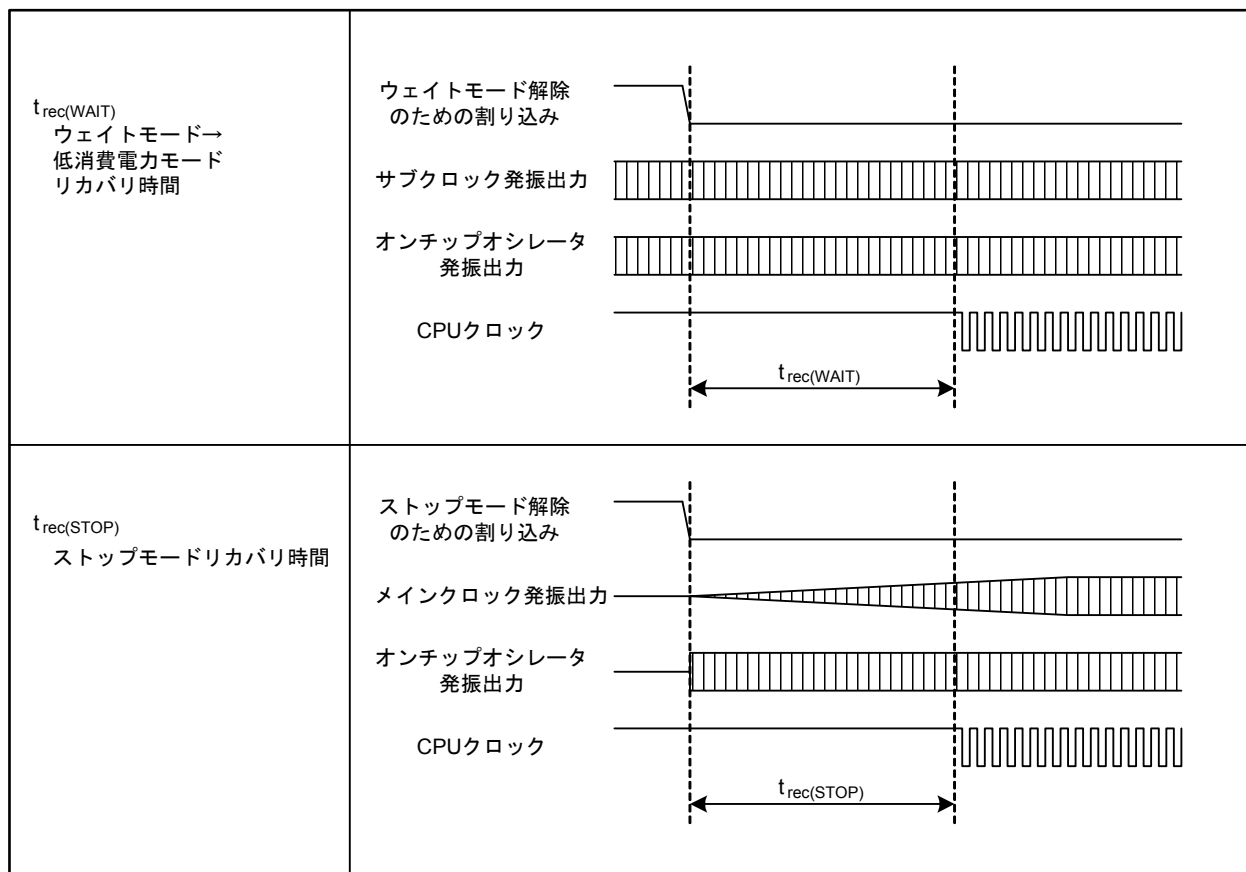


図 5.4 クロック回路のタイミング図

タイミング必要条件 (指定のない場合は、 $V_{CC} = 3.0 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

表 5.15 フラッシュメモリCPU書き換えモードタイミング

記号	項目	規格値		単位
		最小	最大	
$t_{cR}$	リードサイクル時間	200		ns
$t_{su(S-R)}$	リード前チップセレクトセットアップ時間	200		ns
$t_{h(R-S)}$	リード後チップセレクトホールド時間	0		ns
$t_{su(A-R)}$	リード前アドレスセットアップ時間	200		ns
$t_{h(R-A)}$	リード後アドレスホールド時間	0		ns
$t_{w(R)}$	リードパルス幅	100		ns
$t_{cW}$	ライトサイクル時間	200		ns
$t_{su(S-W)}$	ライト前チップセレクトセットアップ時間	0		ns
$t_{h(W-S)}$	ライト後チップセレクトホールド時間	30		ns
$t_{su(A-W)}$	ライト前アドレスセットアップ時間	0		ns
$t_{h(W-A)}$	ライト後アドレスホールド時間	30		ns
$t_{w(W)}$	ライトパルス幅	50		ns

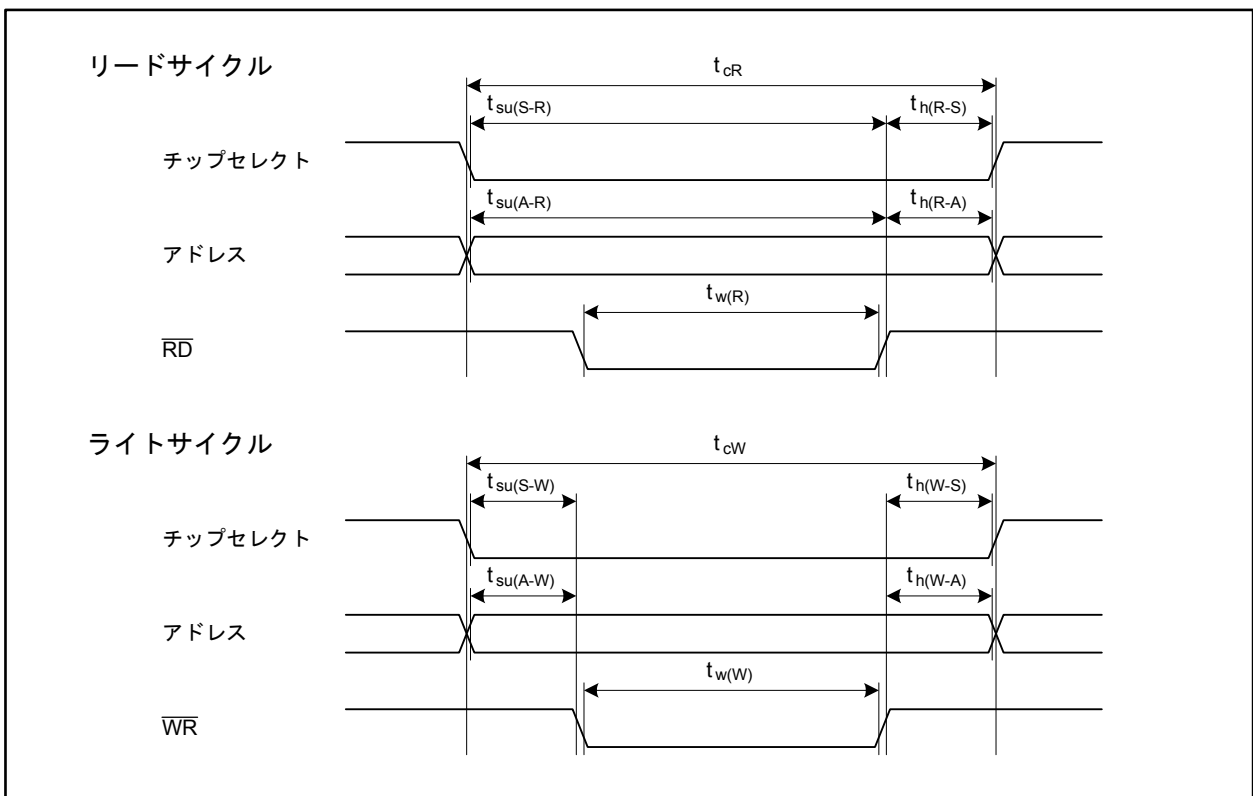


図 5.5 フラッシュメモリCPU書き換えモードタイミング

$$V_{CC} = 5 \text{ V}$$

 表 5.16 電気的特性(1) (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ 、 $f_{(CPU)} = 48 \text{ MHz}$ )

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
V <sub>OH</sub>	“H”出力電圧	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7	I <sub>OH</sub> = -5 mA	V <sub>CC</sub> - 2.0		V <sub>CC</sub>	V
		P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7	I <sub>OH</sub> = -200 μA	V <sub>CC</sub> - 0.3		V <sub>CC</sub>	V
V <sub>OL</sub>	“L”出力電圧	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7	I <sub>OL</sub> = 5 mA			2.0	V
		P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7	I <sub>OL</sub> = 200 μA			0.45	V

$$V_{CC} = 5 \text{ V}$$

表 5.17 電気的特性(2) (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ 、 $f_{(CPU)} = 48 \text{ MHz}$ )

記号	項目		測定条件	規格値			単位
				最小	標準	最大	
$V_{T+} - V_{T-}$	ヒステリシス	NMI, INT0~INT5, TA0IN~TA4IN, TA0OUT~TA4OUT, TB0IN~TB5IN, CTS0~CTS4, CLK0~CLK4, RXD0~RXD4, SCL0~SCL2, SDA0~SDA2, SS0~SS2, SRXD0~SRXD2, ADTRG, IIO0_0~IIO0_7, UD0A, UD0B, SCS0, SSCK0, SSI0, SSO0, LIN0IN, CAN0IN, CAN0WU		0.2		1.0	V
		RESET		0.2		1.8	V
$I_{IH}$	“H”入力電流	XIN, RESET, CNVSS, NSD, P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_7, P9_1, P9_3~P9_7	$V_I = 5 \text{ V}$			1.0	$\mu\text{A}$
$I_{IL}$	“L”入力電流	XIN, RESET, CNVSS, NSD, P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_7, P9_1, P9_3~P9_7	$V_I = 0 \text{ V}$			-1.0	$\mu\text{A}$
$R_{PULLUP}$	プルアップ抵抗	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_1, P9_3~P9_7	$V_I = 0 \text{ V}$	30	50	170	k $\Omega$
$R_{fXIN}$	帰還抵抗	XIN			1.5		M $\Omega$
$R_{fXCIN}$	帰還抵抗	XCIN			15		M $\Omega$

$$V_{CC} = 5V$$

表 5.18 電気的特性(3) (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5V$ 、 $V_{SS} = 0V$ 、 $T_a = T_{opr}$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
I <sub>CC</sub>	電源電流 シングルチップモードで出力端子は開放、その他の端子はV <sub>SS</sub> に接続 XIN-XOUT 駆動能力: Low XCIN-XCOUT 駆動能力: Low	f <sub>(CPU)</sub> = 48 MHz、f <sub>(BCLK)</sub> = 24 MHz、 f <sub>(XIN)</sub> = 8 MHz、PLL発振、XCIN停止、 OCO停止		31	48	mA
		f <sub>(CPU)</sub> = f <sub>SO(PLL)</sub> /24 MHz、XIN停止、 PLL自励発振、XCIN停止、OCO停止		7		mA
		f <sub>(CPU)</sub> = f <sub>(BCLK)</sub> = f <sub>(XIN)</sub> /256 MHz、 f <sub>(XIN)</sub> = 8 MHz、PLL停止、XCIN停止、 OCO停止		1.2		mA
		f <sub>(CPU)</sub> = f <sub>(BCLK)</sub> = 32.768 kHz、XIN停止、 PLL停止、XCIN発振、OCO停止、メイ ンレギュレータ停止		220		μA
		f <sub>(CPU)</sub> = f <sub>(BCLK)</sub> = f <sub>(OCO)</sub> /4 kHz、XIN停 止、PLL停止、XCIN停止、OCO発振、 メインレギュレータ停止		230		μA
		f <sub>(CPU)</sub> = f <sub>(BCLK)</sub> = f <sub>(XIN)</sub> /256 MHz、 f <sub>(XIN)</sub> = 8 MHz、PLL停止、XCIN停止、 OCO停止、ウェイトモード、T <sub>a</sub> = 25°C		960	1600	μA
		f <sub>(CPU)</sub> = f <sub>(BCLK)</sub> = 32.768 kHz、XIN停止、 PLL停止、XCIN発振、OCO停止、メイ ンレギュレータ停止、ウェイトモード、 T <sub>a</sub> = 25°C		8	140	μA
		f <sub>(CPU)</sub> = f <sub>(BCLK)</sub> = f <sub>(OCO)</sub> /4 kHz、XIN停 止、PLL停止、XCIN停止、OCO発振、 メインレギュレータ停止、ウェイト モード、T <sub>a</sub> = 25°C		10	150	μA
		クロック停止、メインレギュレータ停 止、T <sub>a</sub> = 25°C		5	70	μA
		クロック停止、メインレギュレータ停 止、T <sub>a</sub> = 85°C			400	μA
		クロック停止、メインレギュレータ停 止、T <sub>a</sub> = 105°C			1200	μA
クロック停止、メインレギュレータ停 止、T <sub>a</sub> = 125°C			2000	μA		

$$V_{CC} = 5V$$

表 5.19 A/D変換特性 (指定のない場合は、 $V_{CC} = AV_{CC} = V_{REF} = 4.2 \sim 5.5V$ 、 $V_{SS} = AV_{SS} = 0V$ 、 $T_a = T_{opr}$ 、 $f_{(BCLK)} = 24MHz$ )

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
—	分解能	$V_{REF} = V_{CC}$			10	Bits	
—	絶対誤差	$V_{REF} = V_{CC} = 5V$	AN_0~AN_4, AN0_0~AN0_7, AN2_0~AN2_7, ANEX0, ANEX1			±3	LSB
			外部オペアンプ接続 モード			±7	LSB
INL	積分非直線性誤差	$V_{REF} = V_{CC} = 5V$	AN_0~AN_4, AN0_0~AN0_7, AN2_0~AN2_7, ANEX0, ANEX1			±3	LSB
			外部オペアンプ接続 モード			±7	LSB
DNL	微分非直線性誤差				±1	LSB	
—	オフセット誤差				±3	LSB	
—	ゲイン誤差				±3	LSB	
R <sub>LADDER</sub>	ラダー抵抗	$V_{REF} = V_{CC}$	4		20	kΩ	
t <sub>CONV</sub>	変換時間(10bit)	$\phi_{AD} = 16MHz$ 、サンプル&ホールドあり	2.06			μs	
		$\phi_{AD} = 16MHz$ 、サンプル&ホールドなし	3.69			μs	
t <sub>CONV</sub>	変換時間(8bit)	$\phi_{AD} = 16MHz$ 、サンプル&ホールドあり	1.75			μs	
		$\phi_{AD} = 16MHz$ 、サンプル&ホールドなし	3.06			μs	
t <sub>SAMP</sub>	サンプリング時間	$\phi_{AD} = 16MHz$	0.188			μs	
V <sub>IA</sub>	アナログ入力電圧		0		V <sub>REF</sub>	V	
φ <sub>AD</sub>	動作クロック周波数	サンプル&ホールドなし	0.25		16	MHz	
		サンプル&ホールドあり	1		16	MHz	
R <sub>PU(AST)</sub>	断線検出用 プルアップ抵抗		5	10	15	kΩ	
R <sub>PD(AST)</sub>	断線検出用 プルダウン抵抗		5	10	15	kΩ	

$$V_{CC} = 5 \text{ V}$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

表 5.20 外部クロック入力

記号	項目	規格値		単位
		最小	最大	
$t_{c(X)}$	外部クロック入力サイクル時間	125	250	ns
$t_{w(XH)}$	外部クロック入力“H”パルス幅	50		ns
$t_{w(XL)}$	外部クロック入力“L”パルス幅	50		ns
$t_{r(X)}$	外部クロック入力 立ち上がり時間		5	ns
$t_{f(X)}$	外部クロック入力 立ち下がり時間		5	ns
$t_w / t_c$	外部クロック入力デューティ	40	60	%



$$V_{CC} = 5V$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5V$ 、 $V_{SS} = 0V$ 、 $T_a = T_{opr}$ )

表 5.21 タイマA入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(TA)}$	TAiIN入力サイクル時間	200		ns
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	80		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	80		ns

表 5.22 タイマA入力(タイマモードのゲーティング入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(TA)}$	TAiIN入力サイクル時間	400		ns
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	180		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	180		ns

表 5.23 タイマA入力(ワンショットタイマモードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(TA)}$	TAiIN入力サイクル時間	200		ns
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	80		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	80		ns

表 5.24 タイマA入力(パルス幅変調モードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	80		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	80		ns

表 5.25 タイマA入力(イベントカウンタモードのアップダウン入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(UP)}$	TAiOUT入力サイクル時間	2000		ns
$t_{W(UPH)}$	TAiOUT入力“H”パルス幅	1000		ns
$t_{W(UPL)}$	TAiOUT入力“L”パルス幅	1000		ns
$t_{su(UP-TIN)}$	TAiOUT入力セットアップ時間	400		ns
$t_h(TIN-UP)$	TAiOUT入力ホールド時間	400		ns

$$V_{CC} = 5V$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5V$ 、 $V_{SS} = 0V$ 、 $T_a = T_{opr}$ )

表 5.26 タイマB入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{c(TB)}$	TBiIN入力サイクル時間(片エッジカウント)	200		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅(片エッジカウント)	80		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅(片エッジカウント)	80		ns
$t_{c(TB)}$	TBiIN入力サイクル時間(両エッジカウント)	200		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅(両エッジカウント)	80		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅(両エッジカウント)	80		ns

表 5.27 タイマB入力(パルス周期測定モード)

記号	項目	規格値		単位
		最小	最大	
$t_{c(TB)}$	TBiIN入力サイクル時間	400		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅	180		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅	180		ns

表 5.28 タイマB入力(パルス幅測定モード)

記号	項目	規格値		単位
		最小	最大	
$t_{c(TB)}$	TBiIN入力サイクル時間	400		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅	180		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅	180		ns

$$V_{CC} = 5V$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5V$ 、 $V_{SS} = 0V$ 、 $T_a = T_{opr}$ )

表 5.29 シリアルインタフェース

記号	項目	規格値		単位
		最小	最大	
$t_{c(CK)}$	CLKi入力サイクル時間	200		ns
$t_{w(CKH)}$	CLKi入力“H”パルス幅	80		ns
$t_{w(CKL)}$	CLKi入力“L”パルス幅	80		ns
$t_{su(D-C)}$	RXD <sub>i</sub> 入力セットアップ時間	80		ns
$t_h(C-D)$	RXD <sub>i</sub> 入力ホールド時間	90		ns

表 5.30 A/Dトリガ入力

記号	項目	規格値		単位
		最小	最大	
$t_{w(ADH)}$	ADTRG入力“H”パルス幅 ハードウェアトリガ入力“H”パルス幅	$\frac{3}{\phi_{AD}}$		ns
$t_{w(ADL)}$	ADTRG入力“L”パルス幅 ハードウェアトリガ入力“L”パルス幅	125		ns

表 5.31 外部割り込み $\overline{INT}_i$ 入力

記号	項目	規格値		単位
		最小	最大	
$t_{w(INH)}$	$\overline{INT}_i$ 入力“H”パルス幅(注1)	エッジセンス	250	ns
		レベルセンス	$t_{c(CPU)} + 200$	ns
$t_{w(INL)}$	$\overline{INT}_i$ 入力“L”パルス幅(注1)	エッジセンス	250	ns
		レベルセンス	$t_{c(CPU)} + 200$	ns

注1. 外部割り込み入力フィルタなしの場合です。

$$V_{CC} = 5V$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5V$ 、 $V_{SS} = 0V$ 、 $T_a = T_{opr}$ )

表 5.32 シリアルバスインタフェース

記号	項目	規格値		単位
		最小	最大	
$f_{(SSCK)}$	SSCKi 周波数		4	MHz
$t_{c(SSCK)}$	SSCKi サイクル時間	250		ns
$t_{w(SSCKH)}$	SSCKi 入力 "H" パルス幅	$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{w(SSCKL)}$	SSCKi 入力 "L" パルス幅	$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{r(SSCK)}$	SSCKi 入力 立ち上がり時間		1	$\mu s$
$t_{f(SSCK)}$	SSCKi 入力 立ち下がり時間		1	$\mu s$
$t_{su(SCS-SSCK)}$	SCSi 入力セットアップ時間	$t_{c(BCLK)} + 50$		ns
$t_h(SSCK-SCS)$	SCSi 入力ホールド時間	$t_{c(BCLK)} + 50$		ns
$t_{su(SSI-SSCK)}$	SSI 入力セットアップ時間	80		ns
$t_h(SSCK-SSI)$	SSI 入力ホールド時間	10		ns
$t_{su(SSO-SSCK)}$	SSO 入力セットアップ時間	80		ns
$t_h(SSCK-SSO)$	SSO 入力ホールド時間	20		ns

$$V_{CC} = 5V$$

スイッチング特性 (指定のない場合は、 $V_{CC} = 4.2 \sim 5.5V$ 、 $V_{SS} = 0V$ 、 $T_a = T_{opr}$ )

表 5.33 シリアルインタフェース

記号	項目	測定条件	規格値		単位
			最小	最大	
$t_{d(C-Q)}$	TXDi出力遅延時間	図 5.6参照		80	ns
$t_{h(C-Q)}$	TXDi出力ホールド時間		0		ns

表 5.34 シリアルバスインタフェース

記号	項目	測定条件	規格値		単位
			最小	最大	
$t_{w(SSCKH)}$	SSCKi出力“H”パルス幅	図 5.6参照	$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{w(SSCKL)}$	SSCKi出力“L”パルス幅		$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{r(SSCK)}$	SSCKi出力立ち上がり時間			20	ns
$t_{f(SSCK)}$	SSCKi出力立ち下がり時間			20	ns
$t_{d(SCS-SSCK)}$	SCSi出力-SSCKi出力遅延時間			$0.5 \times t_{c(SSCK)} + 20$	ns
$t_{d(SSCK-SCS)}$	SSCKi出力-SCSi出力遅延時間			$0.5 \times t_{c(SSCK)} - 20$	ns
$t_{en(SCS-SSO)}$	SSOi出カイネーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{dis(SCS-SSO)}$	SSOi出力ディセーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{en(SCS-SSI)}$	SSli出カイネーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{dis(SCS-SSI)}$	SSli出力ディセーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{d(SSCK-SSO)}$	SSCKi出力-SSOi出力遅延時間			30	ns
$t_{d(SSCK-SSI)}$	SSCKi出力-SSli出力遅延時間			85	ns
$t_{rec(SCS)}$	連続送信時SCSi出力“H”期間			$0.625 \times t_{c(SSCK)}$	ns

$$V_{CC} = 3.3 \text{ V}$$

 表 5.35 電気的特性(1) (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ 、 $f_{(CPU)} = 48 \text{ MHz}$ )

記号	項目		測定条件	規格値			単位
				最小	標準	最大	
$V_{OH}$	“H”出力電圧	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7	$I_{OH} = -1 \text{ mA}$	$V_{CC} - 0.6$		$V_{CC}$	V
$V_{OL}$	“L”出力電圧	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_3~P9_7	$I_{OL} = 1 \text{ mA}$			0.5	V

$$V_{CC} = 3.3 \text{ V}$$

表 5.36 電気的特性(2) (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ 、 $f_{(CPU)} = 48 \text{ MHz}$ )

記号	項目		測定条件	規格値			単位
				最小	標準	最大	
$V_{T+} - V_{T-}$	ヒステリシス	NMI, INT0~INT5, TA0IN~TA4IN, TA0OUT~TA4OUT, TB0IN~TB5IN, CTS0~CTS4, CLK0~CLK4, RXD0~RXD4, SCL0~SCL2, SDA0~SDA2, SS0~SS2, SRXD0~SRXD2, ADTRG, IIO0_0~IIO0_7, UD0A, UD0B, SCS0, SSCK0, SSI0, SSO0, LIN0IN, CAN0IN, CAN0WU		0.2		1.0	V
		RESET		0.2		1.8	V
$I_{IH}$	“H”入力電流	XIN, RESET, CNVSS, NSD, P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_7, P9_1, P9_3~P9_7	$V_I = 3.3 \text{ V}$			1.0	$\mu\text{A}$
$I_{IL}$	“L”入力電流	XIN, RESET, CNVSS, NSD, P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_7, P9_1, P9_3~P9_7	$V_I = 0 \text{ V}$			-1.0	$\mu\text{A}$
$R_{PULLUP}$	プルアップ抵抗	P0_0~P0_7, P1_0~P1_7, P2_0~P2_7, P3_0~P3_7, P4_0~P4_7, P5_0~P5_7, P6_5, P6_7, P7_0, P7_4~P7_6, P8_2~P8_4, P8_6, P8_7, P9_1, P9_3~P9_7	$V_I = 0 \text{ V}$	50	100	500	$\text{k}\Omega$
$R_{fXIN}$	帰還抵抗	XIN			3		$\text{M}\Omega$
$R_{fXCIN}$	帰還抵抗	XCIN			25		$\text{M}\Omega$

$$V_{CC} = 3.3 \text{ V}$$

表 5.37 電気的特性(3) (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
$I_{CC}$	電源電流 シングルチップモードで出力端子は開放、その他の端子は $V_{SS}$ に接続 XIN-XOUT 駆動能力: Low XCIN-XCOUT 駆動能力: Low	$f_{(CPU)} = 48 \text{ MHz}$ 、 $f_{(BCLK)} = 24 \text{ MHz}$ 、 $f_{(XIN)} = 8 \text{ MHz}$ 、PLL 発振、XCIN 停止、OCO 停止		31	48	mA
		$f_{(CPU)} = f_{SO(PLL)}/24 \text{ MHz}$ 、XIN 停止、PLL 自励発振、XCIN 停止、OCO 停止		7		mA
		$f_{(CPU)} = f_{(BCLK)} = f_{(XIN)}/256 \text{ MHz}$ 、 $f_{(XIN)} = 8 \text{ MHz}$ 、PLL 停止、XCIN 停止、OCO 停止		670		$\mu\text{A}$
		$f_{(CPU)} = f_{(BCLK)} = 32.768 \text{ kHz}$ 、XIN 停止、PLL 停止、XCIN 発振、OCO 停止、メインレギュレータ停止		180		$\mu\text{A}$
		$f_{(CPU)} = f_{(BCLK)} = f_{(OCO)}/4 \text{ kHz}$ 、XIN 停止、PLL 停止、XCIN 停止、OCO 発振、メインレギュレータ停止		190		$\mu\text{A}$
		$f_{(CPU)} = f_{(BCLK)} = f_{(XIN)}/256 \text{ MHz}$ 、 $f_{(XIN)} = 8 \text{ MHz}$ 、PLL 停止、XCIN 停止、OCO 停止、ウェイトモード、 $T_a = 25^\circ\text{C}$		500	900	$\mu\text{A}$
		$f_{(CPU)} = f_{(BCLK)} = 32.768 \text{ kHz}$ 、XIN 停止、PLL 停止、XCIN 発振、OCO 停止、メインレギュレータ停止、ウェイトモード、 $T_a = 25^\circ\text{C}$		8	140	$\mu\text{A}$
		$f_{(CPU)} = f_{(BCLK)} = f_{(OCO)}/4 \text{ kHz}$ 、XIN 停止、PLL 停止、XCIN 停止、OCO 発振、メインレギュレータ停止、ウェイトモード、 $T_a = 25^\circ\text{C}$		10	150	$\mu\text{A}$
		クロック停止、メインレギュレータ停止、 $T_a = 25^\circ\text{C}$		5	70	$\mu\text{A}$
		クロック停止、メインレギュレータ停止、 $T_a = 85^\circ\text{C}$			400	$\mu\text{A}$
		クロック停止、メインレギュレータ停止、 $T_a = 105^\circ\text{C}$			1200	$\mu\text{A}$
		クロック停止、メインレギュレータ停止、 $T_a = 125^\circ\text{C}$			2000	$\mu\text{A}$



$$V_{CC} = 3.3 \text{ V}$$

表 5.38 A/D変換特性 (指定のない場合は、 $V_{CC} = AV_{CC} = V_{REF} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = AV_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ 、 $f_{(BCLK)} = 24 \text{ MHz}$ )

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
—	分解能	$V_{REF} = V_{CC}$			10	Bits	
—	絶対誤差	$V_{REF} = V_{CC} = 3.3 \text{ V}$	AN_0~AN_4, AN0_0~AN0_7, AN2_0~AN2_7, ANEX0, ANEX1			±5	LSB
			外部オペアンプ接 続モード			±7	LSB
INL	積分非直線性誤差	$V_{REF} = V_{CC} = 3.3 \text{ V}$	AN_0~AN_4, AN0_0~AN0_7, AN2_0~AN2_7, ANEX0, ANEX1			±5	LSB
			外部オペアンプ接 続モード			±7	LSB
DNL	微分非直線性誤差	$V_{REF} = V_{CC} = 3.3 \text{ V}$			±1	LSB	
—	オフセット誤差				±3	LSB	
—	ゲイン誤差				±3	LSB	
$R_{LADDER}$	ラダー抵抗	$V_{REF} = V_{CC}$	4		20	k $\Omega$	
$t_{CONV}$	変換時間(10bit)	$\phi_{AD} = 10 \text{ MHz}$ 、サンプル&ホールドあり	3.3			$\mu\text{s}$	
$t_{CONV}$	変換時間(8bit)	$\phi_{AD} = 10 \text{ MHz}$ 、サンプル&ホールドあり	2.8			$\mu\text{s}$	
$t_{SAMP}$	サンプリング時間	$\phi_{AD} = 10 \text{ MHz}$	0.3			$\mu\text{s}$	
$V_{IA}$	アナログ入力電圧		0		$V_{REF}$	V	
$\phi_{AD}$	動作クロック周波 数	サンプル&ホールドなし	0.25		10	MHz	
		サンプル&ホールドあり	1		10	MHz	
$R_{PU(AST)}$	断線検出用 プルアップ抵抗		5	10	15	k $\Omega$	
$R_{PD(AST)}$	断線検出用 プルダウン抵抗		5	10	15	k $\Omega$	

$$V_{CC} = 3.3 \text{ V}$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

表 5.39 外部クロック入力

記号	項目	規格値		単位
		最小	最大	
$t_{c(X)}$	外部クロック入力サイクル時間	125	250	ns
$t_{w(XH)}$	外部クロック入力“H”パルス幅	50		ns
$t_{w(XL)}$	外部クロック入力“L”パルス幅	50		ns
$t_{r(X)}$	外部クロック入力 立ち上がり時間		5	ns
$t_{f(X)}$	外部クロック入力 立ち下がり時間		5	ns
$t_w / t_c$	外部クロック入力デューティ	40	60	%

$$V_{CC} = 3.3 V$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 V$ 、 $V_{SS} = 0 V$ 、 $T_a = T_{opr}$ )

表 5.40 タイマA入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(TA)}$	TAiIN入力サイクル時間	200		ns
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	80		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	80		ns

表 5.41 タイマA入力(タイマモードのゲーティング入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(TA)}$	TAiIN入力サイクル時間	400		ns
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	180		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	180		ns

表 5.42 タイマA入力(ワンショットタイマモードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(TA)}$	TAiIN入力サイクル時間	200		ns
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	80		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	80		ns

表 5.43 タイマA入力(パルス幅変調モードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{W(TAH)}$	TAiIN入力“H”パルス幅	80		ns
$t_{W(TAL)}$	TAiIN入力“L”パルス幅	80		ns

表 5.44 タイマA入力(イベントカウンタモードのアップダウン入力)

記号	項目	規格値		単位
		最小	最大	
$t_{C(UP)}$	TAiOUT入力サイクル時間	2000		ns
$t_{W(UPH)}$	TAiOUT入力“H”パルス幅	1000		ns
$t_{W(UPL)}$	TAiOUT入力“L”パルス幅	1000		ns
$t_{su(UP-TIN)}$	TAiOUT入力セットアップ時間	400		ns
$t_h(TIN-UP)$	TAiOUT入力ホールド時間	400		ns

$$V_{CC} = 3.3 V$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 V$ 、 $V_{SS} = 0 V$ 、 $T_a = T_{opr}$ )

表 5.45 タイマB入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
$t_{c(TB)}$	TBiIN入力サイクル時間(片エッジカウント)	200		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅(片エッジカウント)	80		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅(片エッジカウント)	80		ns
$t_{c(TB)}$	TBiIN入力サイクル時間(両エッジカウント)	200		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅(両エッジカウント)	80		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅(両エッジカウント)	80		ns

表 5.46 タイマB入力(パルス周期測定モード)

記号	項目	規格値		単位
		最小	最大	
$t_{c(TB)}$	TBiIN入力サイクル時間	400		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅	180		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅	180		ns

表 5.47 タイマB入力(パルス幅測定モード)

記号	項目	規格値		単位
		最小	最大	
$t_{c(TB)}$	TBiIN入力サイクル時間	400		ns
$t_{w(TBH)}$	TBiIN入力“H”パルス幅	180		ns
$t_{w(TBL)}$	TBiIN入力“L”パルス幅	180		ns

$$V_{CC} = 3.3 \text{ V}$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

表 5.48 シリアルインタフェース

記号	項目	規格値		単位
		最小	最大	
$t_{c(CK)}$	CLKi入力サイクル時間	200		ns
$t_{w(CKH)}$	CLKi入力“H”パルス幅	80		ns
$t_{w(CKL)}$	CLKi入力“L”パルス幅	80		ns
$t_{su(D-C)}$	RXD <sub>i</sub> 入力セットアップ時間	80		ns
$t_h(C-D)$	RXD <sub>i</sub> 入力ホールド時間	90		ns

表 5.49 A/Dトリガ入力

記号	項目	規格値		単位
		最小	最大	
$t_{w(ADH)}$	ADTRG入力“H”パルス幅 ハードウェアトリガ入力“H”パルス幅	$\frac{3}{\phi_{AD}}$		ns
$t_{w(ADL)}$	ADTRG入力“L”パルス幅 ハードウェアトリガ入力“L”パルス幅	125		ns

表 5.50 外部割り込み $\overline{INT}_i$ 入力

記号	項目	規格値		単位
		最小	最大	
$t_{w(INH)}$	$\overline{INT}_i$ 入力“H”パルス幅(注1)	エッジセンス	250	ns
		レベルセンス	$t_{c(CPU)} + 200$	ns
$t_{w(INL)}$	$\overline{INT}_i$ 入力“L”パルス幅(注1)	エッジセンス	250	ns
		レベルセンス	$t_{c(CPU)} + 200$	ns

注1. 外部割り込み入力フィルタなしの場合です。

$$V_{CC} = 3.3 \text{ V}$$

タイミング必要条件 (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

表 5.51 シリアルバスインタフェース

記号	項目	規格値		単位
		最小	最大	
$f_{(SSCK)}$	SSCKi 周波数		4	MHz
$t_{c(SSCK)}$	SSCKi サイクル時間	250		ns
$t_{w(SSCKH)}$	SSCKi 入力 "H" パルス幅	$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{w(SSCKL)}$	SSCKi 入力 "L" パルス幅	$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{r(SSCK)}$	SSCKi 入力 立ち上がり時間		1	$\mu\text{s}$
$t_{f(SSCK)}$	SSCKi 入力 立ち下がり時間		1	$\mu\text{s}$
$t_{su(SCS-SSCK)}$	SCSi 入力セットアップ時間	$t_{c(BCLK)} + 50$		ns
$t_h(SSCK-SCS)$	SCSi 入力ホールド時間	$t_{c(BCLK)} + 50$		ns
$t_{su(SSI-SSCK)}$	SSI 入力セットアップ時間	100		ns
$t_h(SSCK-SSI)$	SSI 入力ホールド時間	10		ns
$t_{su(SSO-SSCK)}$	SSO 入力セットアップ時間	100		ns
$t_h(SSCK-SSO)$	SSO 入力ホールド時間	20		ns

$$V_{CC} = 3.3 \text{ V}$$

スイッチング特性 (指定のない場合は、 $V_{CC} = 3.0 \sim 3.6 \text{ V}$ 、 $V_{SS} = 0 \text{ V}$ 、 $T_a = T_{opr}$ )

表 5.52 シリアルインタフェース

記号	項目	測定条件	規格値		単位
			最小	最大	
$t_{d(C-Q)}$	TXDi出力遅延時間	図 5.6参照		80	ns
$t_{h(C-Q)}$	TXDi出力ホールド時間		0		ns

表 5.53 シリアルバスインタフェース

記号	項目	測定条件	規格値		単位
			最小	最大	
$t_{w(SSCKH)}$	SSCKi出力“H”パルス幅	図 5.6参照	$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{w(SSCKL)}$	SSCKi出力“L”パルス幅		$0.35 \times t_{c(SSCK)}$	$0.6 \times t_{c(SSCK)}$	ns
$t_{r(SSCK)}$	SSCKi出力立ち上がり時間			35	ns
$t_{f(SSCK)}$	SSCKi出力立ち下がり時間			35	ns
$t_{d(SCS-SSCK)}$	SCSi出力-SSCKi出力遅延時間			$0.5 \times t_{c(SSCK)} + 40$	ns
$t_{d(SSCK-SCS)}$	SSCKi出力-SCSi出力遅延時間		$0.5 \times t_{c(SSCK)} - 40$		ns
$t_{en(SCS-SSO)}$	SSOi出カイナーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{dis(SCS-SSO)}$	SSOi出力ディセーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{en(SCS-SSI)}$	SSLi出カイナーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{dis(SCS-SSI)}$	SSLi出力ディセーブル時間			$1.5 \times t_{c(BCLK)} + 100$	ns
$t_{d(SSCK-SSO)}$	SSCKi出力-SSOi出力遅延時間			50	ns
$t_{d(SSCK-SSI)}$	SSCKi出力-SSLi出力遅延時間			120	ns
$t_{rec(SCS)}$	連続送信時SCSi出力“H”期間			$0.625 \times t_{c(SSCK)}$	ns

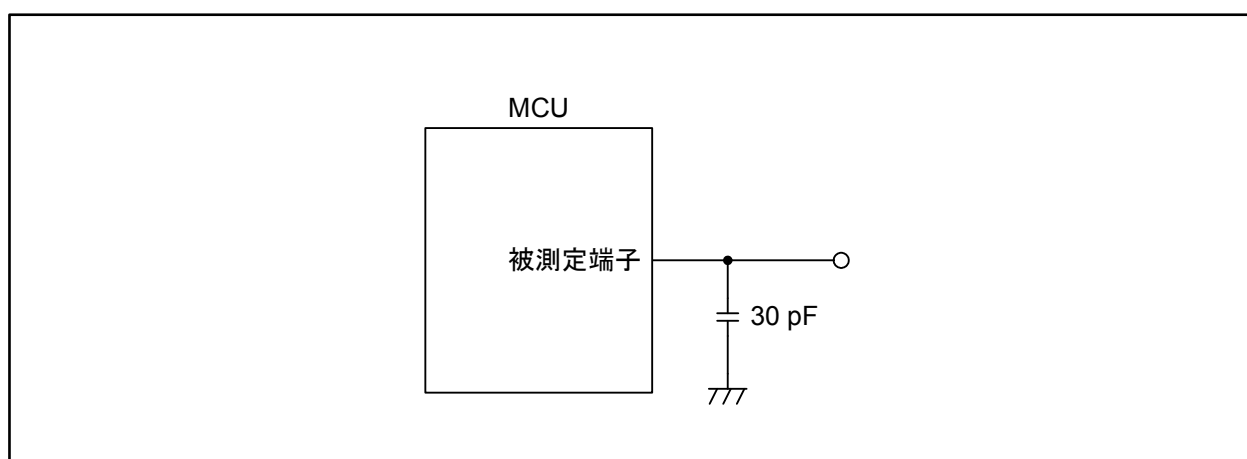


図 5.6 スイッチング特性の測定回路

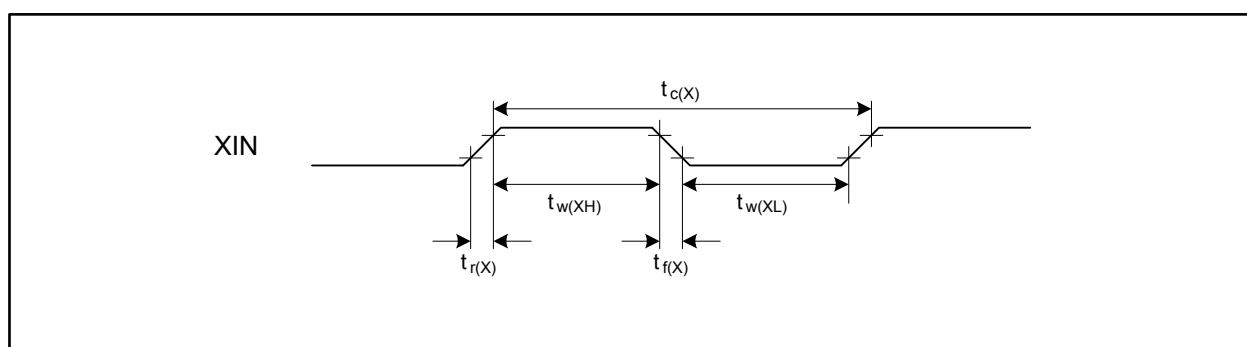


図 5.7 外部クロック入力タイミング図



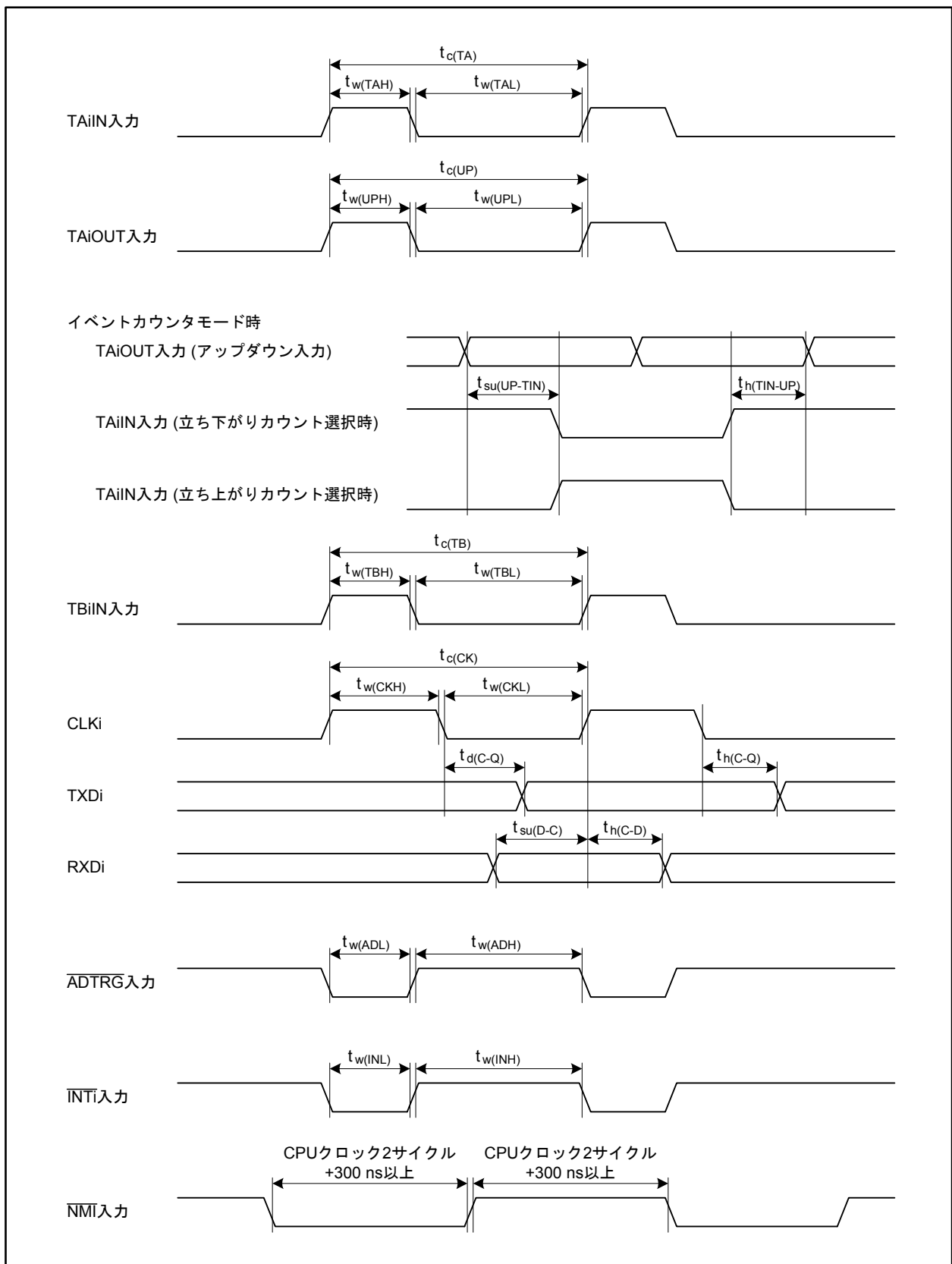


図 5.8 周辺機能タイミング図

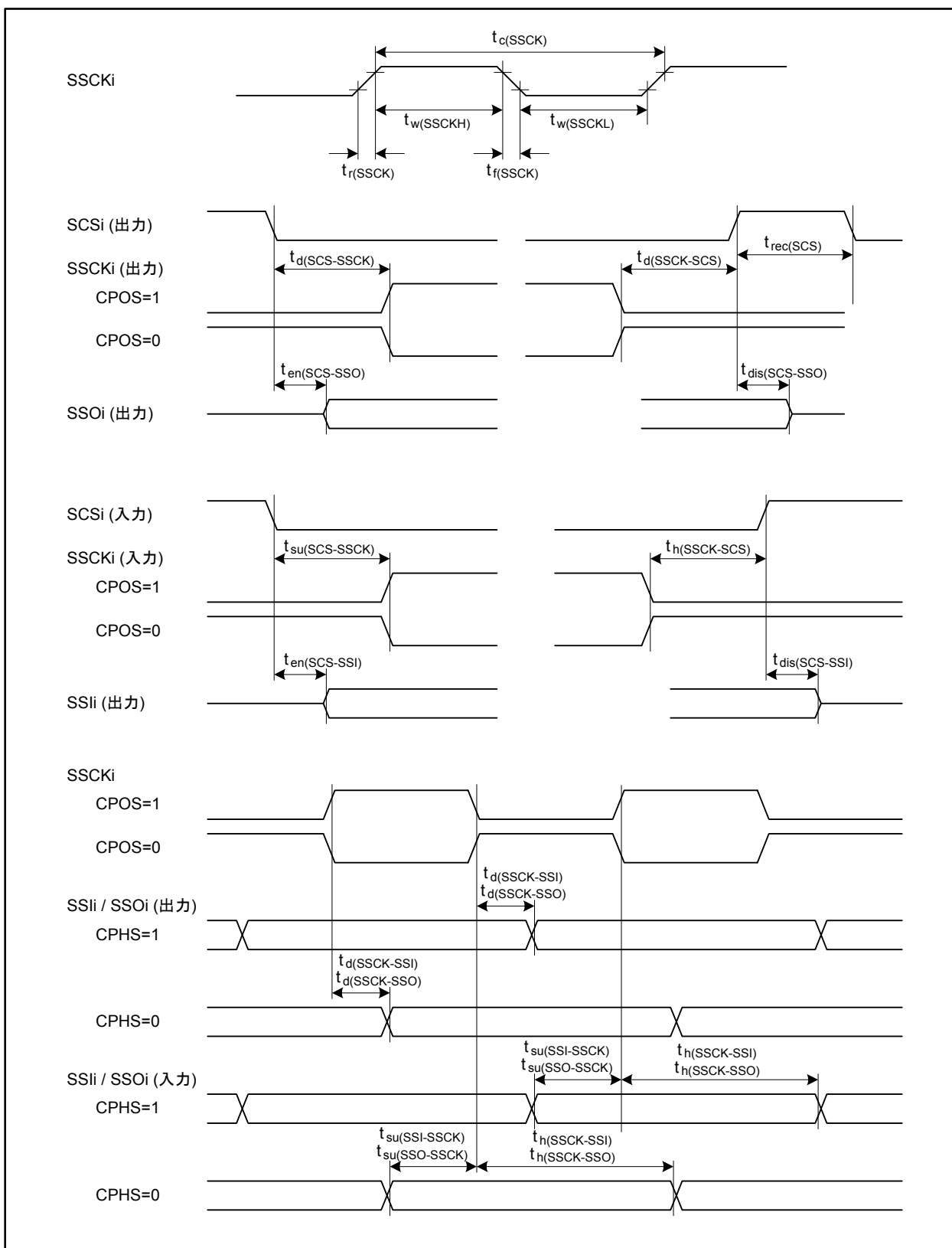
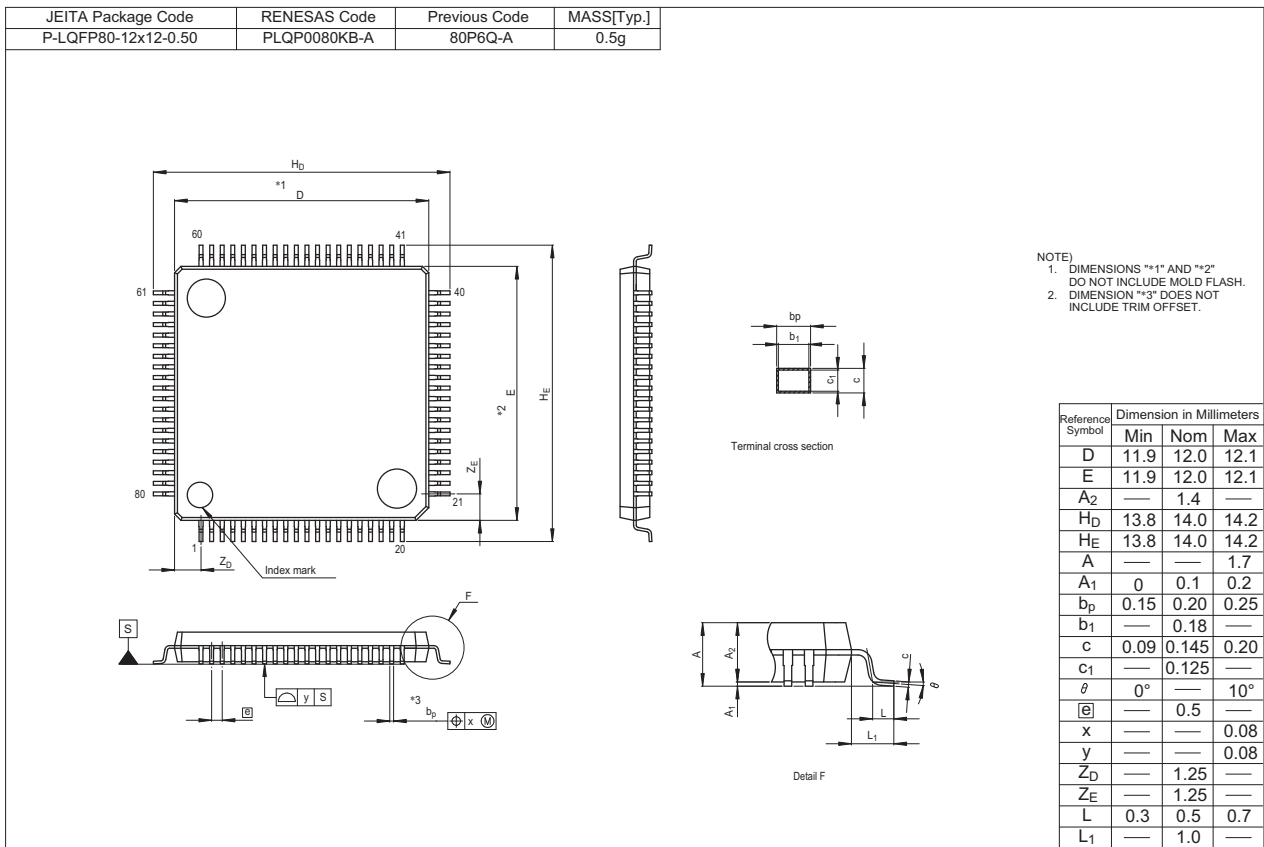


図 5.9 シリアルバスインタフェースタイミング図

付録1.外形寸法図



改訂記録	R32C/160グループ データシート
------	---------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
0.10	2008.02.14	—	初版発行
1.01	2009.12.07	—	第二版発行
		3	「1. 概要」 <ul style="list-style-type: none"> <li>• 表 1.2 シリアルバスインタフェースに「(SBI)」追加、「IDコードチェック」を「IDコードプロテクト」に変更、消費電流値を記載</li> </ul>
		4	<ul style="list-style-type: none"> <li>• 表 1.3 R5F64600JFP、R5F64601JFPの「(開)」を削除</li> </ul>
		5	<ul style="list-style-type: none"> <li>• 図 1.1 ROM番号の前のハイフンを削除</li> </ul>
		6	<ul style="list-style-type: none"> <li>• 図 1.2 ブロック図を見直し</li> </ul>
		8	<ul style="list-style-type: none"> <li>• 表 1.4 SBIの信号線をUART端子の列に移動</li> </ul>
		12, 13	「2. 中央演算処理装置(CPU)」 <ul style="list-style-type: none"> <li>• 図 2.1、2.1.6 項タイトル「割り込みテーブルレジスタ」を「割り込みベクタテーブルベースレジスタ」に変更</li> </ul>
		15	<ul style="list-style-type: none"> <li>• 2.1.8.11 本文 割り込み要求の「優先レベル」を「要求レベル」に変更</li> </ul>
		18	「4. SFR」 <ul style="list-style-type: none"> <li>• 表 4.1 CCR、FMCRレジスタのリセット後の値を2進数に変更</li> </ul>
		19, 20	<ul style="list-style-type: none"> <li>• 表 4.2、表 4.3 「DMAi割り込み」を「DMAi転送完了割り込み」に、「スタート/ストップコンディション」を「スタートコンディション/ストップコンディション」に変更</li> </ul>
		21	<ul style="list-style-type: none"> <li>• 表 4.4 L0ICレジスタのリセット後の値を記載</li> </ul>
		25	<ul style="list-style-type: none"> <li>• 表 4.8 U3RB、U4RBレジスタのリセット後の値を16進数に変更</li> </ul>
		27	<ul style="list-style-type: none"> <li>• 表 4.10 0002C0h~0002DFh番地 レジスタ名、シンボル名の区切りを「/」に変更</li> </ul>
		31	<ul style="list-style-type: none"> <li>• 表 4.14 AD0CON4レジスタを削除</li> </ul>
		32	<ul style="list-style-type: none"> <li>• 表 4.15 ポート方向レジスタのリセット後の値を全て2進数に変更</li> </ul>
		34	<ul style="list-style-type: none"> <li>• 表 4.17 PLSレジスタのリセット後の値を「1XXX XX00b」に変更</li> </ul>
		35	<ul style="list-style-type: none"> <li>• 表 4.18 「低電圧検出回路」を「電圧低下検出回路」に修正</li> </ul>
		36, 37	<ul style="list-style-type: none"> <li>• 表 4.19、表 4.20 0400A0h~0400EFh番地 レジスタ名を修正</li> </ul>
		39	<ul style="list-style-type: none"> <li>• 表 4.22 「DMAi要因選択レジスタ2」を「DMAi起動要因選択レジスタ2」に、「DMAi要因選択レジスタ1」を「DMAi起動要因選択レジスタ」に変更</li> </ul>
		40	<ul style="list-style-type: none"> <li>• 表 4.23 何も配置されていないビットを含むレジスタのリセット後の値を修正、LSC、LTCレジスタのレジスタ名を修正</li> </ul>
		56	<ul style="list-style-type: none"> <li>• 表 4.39 C0CLKRレジスタのリセット後の値を修正、047F60h~04FFFFh番地の予約領域を追加</li> </ul>
		—	「5. 電気的特性」 <ul style="list-style-type: none"> <li>• 新規作成</li> </ul>
1.20	2012.05.28	—	第三版発行
		—	<ul style="list-style-type: none"> <li>• 新ルネサスフォーマットに変更</li> </ul>
		—	<ul style="list-style-type: none"> <li>• 資料番号を「RJJ03B0237-0101」から「R01DS0077JJ0120」に変更</li> </ul>
		4	「1. 概要」 <ul style="list-style-type: none"> <li>• 表 1.3 製品ステータス更新</li> </ul>
		7	<ul style="list-style-type: none"> <li>• 図 1.3 信号名の記載順を変更</li> </ul>

改訂記録	R32C/160グループ データシート
------	---------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
		10	<ul style="list-style-type: none"> <li>表 1.6 クロック出力の「fC」を「低速クロック」に修正、「入出力ポート」の機能説明文を一部見直し</li> </ul>
		24	「4. SFR」 <ul style="list-style-type: none"> <li>表 4.7 GOBCR0 レジスタのリセット後の値を2進数に変更</li> <li>表 4.10 「XY制御レジスタ」を「X-Y制御レジスタ」に修正</li> <li>表 4.12 TABSR、ONSF、TRGSR レジスタのリセット後の値を2進数に変更</li> <li>表 4.19 IFS0 レジスタのリセット後の値を「X0X0 X000b」に修正</li> <li>表 4.36~表 4.37 「CAN0 アクセプタンスマスクレジスタk」を「CAN0 マスクレジスタk」に修正</li> <li>表 4.39 COMSMR レジスタのリセット後の値を「0000 0000b」に修正</li> </ul>
		27	
		29	
		36	
		53-54	
		56	「5. 電気的特性」 <ul style="list-style-type: none"> <li>表 5.13 ロック/アンロック検出周波数誤差の項目を追加</li> <li>図 5.5 信号線名を削除</li> <li>表 5.17、表 5.36 「LININ」を「LIN0IN」に修正</li> </ul>
		65	
		67	
		69, 79	
		91	「付録 1. 外形寸法図」 <ul style="list-style-type: none"> <li>基準面情報を追加</li> </ul>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事情報に使用しないで行ってください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/contact/>