

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

## 1. 概要

本マイコンは高性能シリコンゲートCMOSプロセスを採用し、R8C/Tinyシリーズ CPUコアを搭載したシングルチップマイクロコンピュータで、32ピンプラスチックモールドLQFPに収められています。このシングルチップマイクロコンピュータは、高機能命令を持ちながら高い命令効率を持ち、1Mバイトのアドレス空間と、命令を高速に実行する能力を備えています。

また、データフラッシュROM (2KB×2ブロック)を内蔵します。

### 1.1 応用

家電、事務機器、住設機器（センサー、セキュリティ）、産業一般、オーディオ、他

## 1.2 性能概要

表1.1に本マイコンの性能概要を示します。

表1.1 性能概要

項目	性能	
CPU	基本命令数	89命令
	最短命令実行時間	62.5ns (f(XIN)=16MHz、Vcc=3.0 ~ 5.5V) 100ns (f(XIN)=10MHz、Vcc=2.7 ~ 5.5V)
	動作モード	シングルチップ
	アドレス空間	1Mバイト
	メモリ容量	表1.2を参照してください。
周辺機能	割り込み	内部:9要因、外部:5要因、ソフトウェア:4要因、 割り込み優先レベル:7レベル
	ウォッチドッグタイマ	15ビット×1チャンネル(プリスケアラ付) リセットスタート機能選択可能
	タイマ	タイマX:8ビット×1チャンネル、タイマY:8ビット× 1チャンネル、タイマZ:8ビット×1チャンネル (各タイマ:8ビットプリスケアラ付) タイマC:16ビット×1チャンネル インプットキャプチャ回路
	シリアルインタフェース (シリアルI/O)	1チャンネル クロック同期形シリアルI/O、クロック非同期形シリアルI/O 1チャンネル クロック非同期形シリアルI/O
	A/Dコンバータ	10ビットA/Dコンバータ:1回路、8チャンネル
	クロック発生回路	2回路 ・メインクロック発振回路(帰還抵抗内蔵) ・オンチップオシレータ
	発振停止検出機能	メインクロック発振停止検出機能
	ポート	入出力:22本(LED駆動用ポート含む)、入力:2本 (LED駆動用入出力ポート:8本)
	電气的特性	電源電圧
消費電流		標準 8mA (Vcc=5V、f(XIN)=16MHz、高速モード) 標準 5mA (Vcc=3V、f(XIN)=10MHz、高速モード) 標準 35 μA (Vcc=3V、ウェイトモード、周辺クロック停止) 標準 0.7 μA (Vcc=3V、ストップモード)
フラッシュメモリ	プログラム、イレース電圧	Vcc=2.7 ~ 5.5V
	プログラム、イレース回数	10000回(データ領域) 1000回(プログラム領域)
動作周囲温度	-20 ~ 85 -40 ~ 85 (Dバージョン)	
パッケージ	32ピンプラスチックモールドLQFP	

## 1.3 ブロック図

図1.1に本マイコンのブロック図を示します。

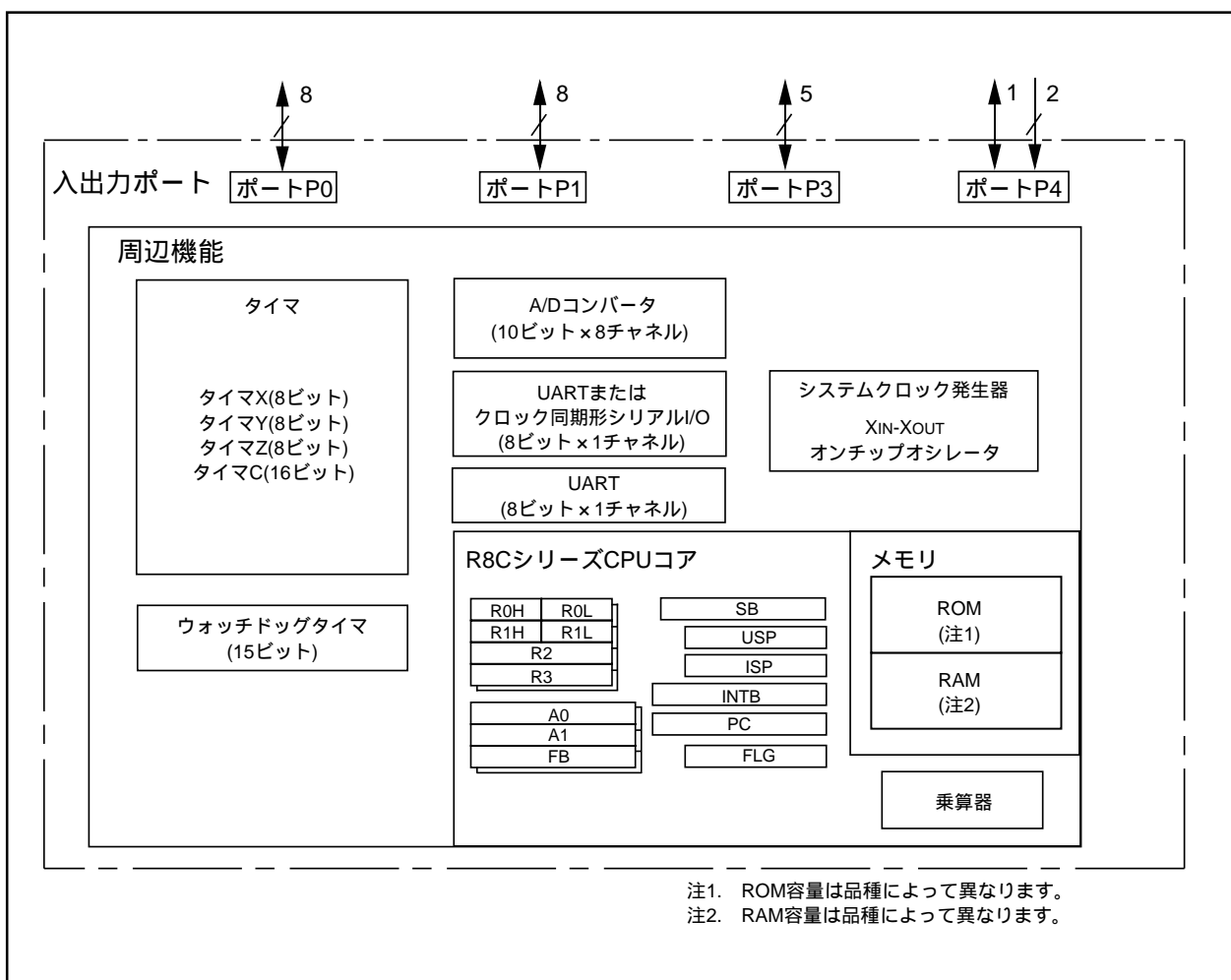


図1.1 ブロック図

## 1.4 製品一覧

表1.2に製品一覧表を示します。

表1.2 製品一覧表

2006年2月現在

型名	ROM容量		RAM容量	パッケージ	備考
	プログラムROM	データフラッシュ			
R5F21122FP	8Kバイト	2Kバイト×2	512バイト	PLQP0032GB-A	フラッシュメモリ版
R5F21123FP	12Kバイト	2Kバイト×2	768バイト	PLQP0032GB-A	
R5F21124FP	16Kバイト	2Kバイト×2	1Kバイト	PLQP0032GB-A	
R5F21122DFP	8Kバイト	2Kバイト×2	512バイト	PLQP0032GB-A	Dバージョン
R5F21123DFP	12Kバイト	2Kバイト×2	768バイト	PLQP0032GB-A	
R5F21124DFP	16Kバイト	2Kバイト×2	1Kバイト	PLQP0032GB-A	

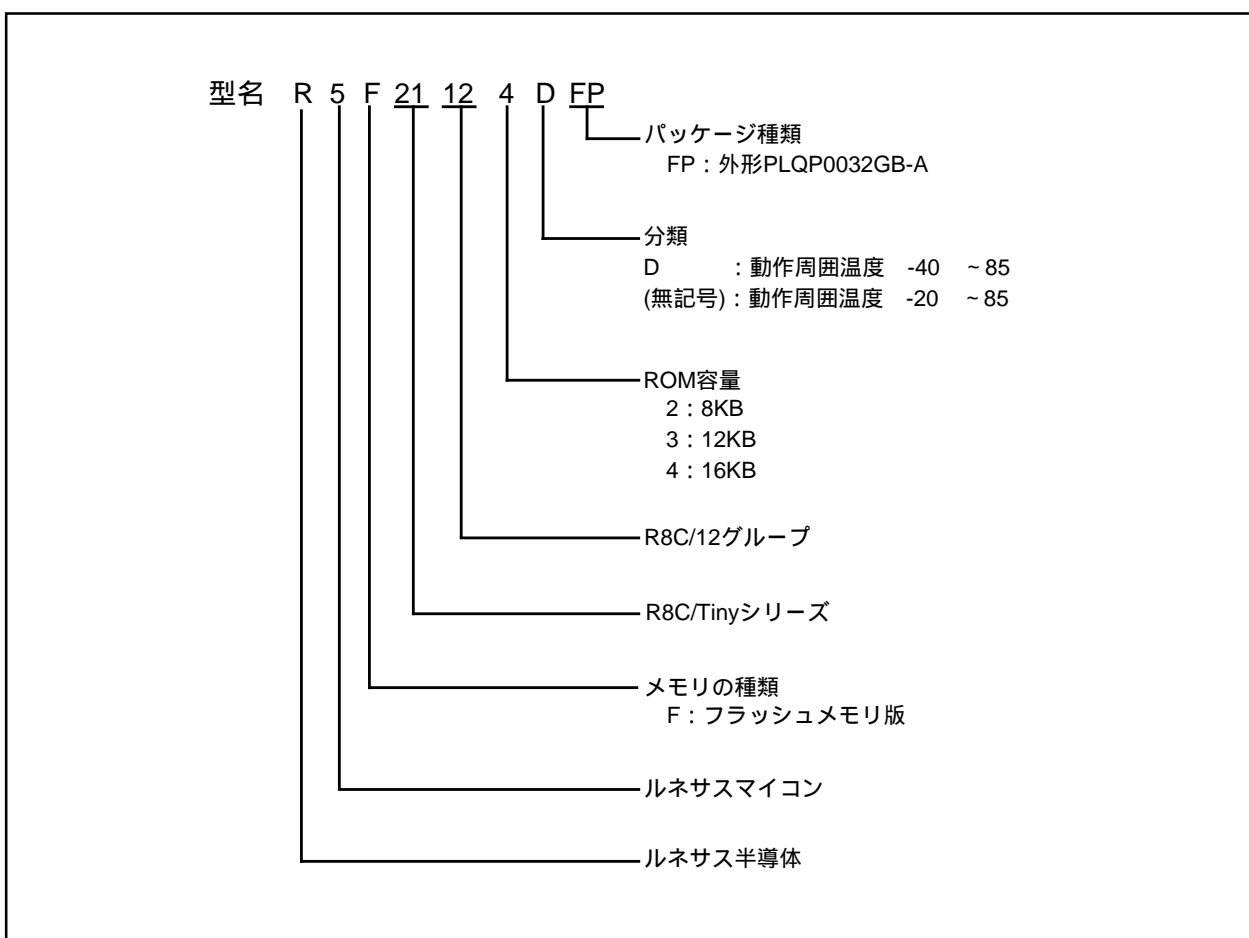


図1.2 型名とメモリサイズ・パッケージ

## 1.5 ピン接続図

図1.3にピン接続図(上面図)を示します。

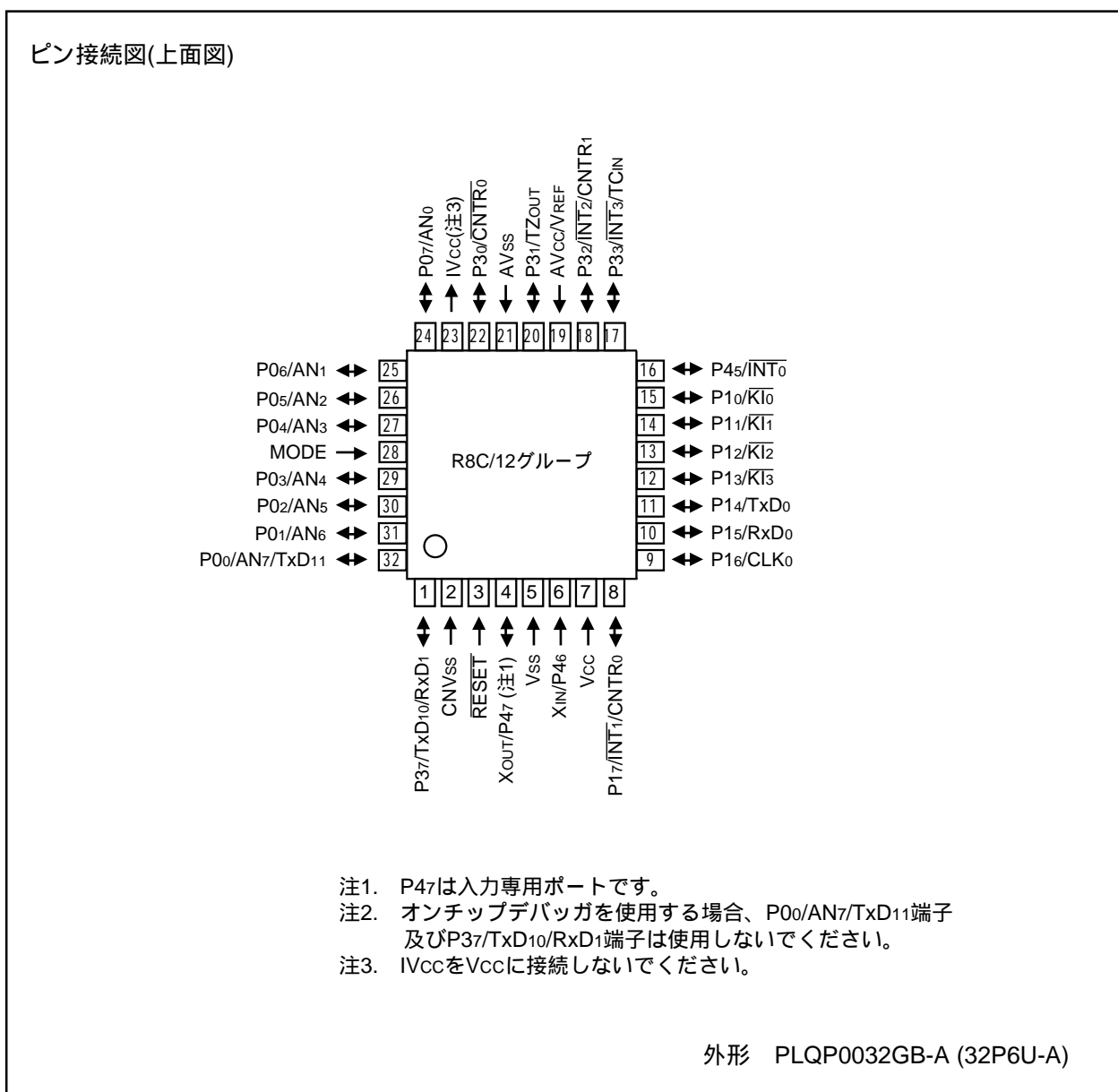


図1.3 ピン接続図(上面図)

## 1.6 端子の機能説明

表1.3に本マイコンの端子の機能説明を示します。

表1.3 端子の機能説明

分類	端子名	入出力	機能
電源入力	Vcc Vss	入力	Vccには、2.7V～5.5Vを入力してください。 Vssには、0Vを入力してください。
IVcc	IVcc	出力	内部電源を安定化させるための端子です。 コンデンサ(0.1μF)を介してVssに接続してください。 Vccに接続しないでください。
アナログ電源入力	AVcc AVss	入力	A/Dコンバータの電源入力です。AVccはVccに接続し てください。AVssはVssに接続してください。AVccと AVss間にはコンデンサを接続してください。
リセット入力	RESET	入力	この端子に“L”を入力すると、マイクロコンピュータ はリセット状態になります。
CNVss	CNVss	入力	抵抗を介してVssに接続してください。(注1)
MODE	MODE	入力	抵抗を介してVccに接続してください。
メインクロック入力	XIN	入力	メインクロック発振回路の入出力です。XINとXOUT の間にはセラミック共振子、または水晶共振子を接 続してください。外部で生成したクロックを入力す る場合は、XINからクロックを入力し、XOUTは開放に してください。
メインクロック出力	XOUT	出力	
INT割り込み入力	INT0～INT3	入力	INT割り込みの入力です。
キー入力割り込み入力	KI0～KI3	入力	キー入力割り込みの入力です。
タイマX	CNTR0	入出力	タイマXの入出力です。
	CNTR0	出力	タイマXの出力です。
タイマY	CNTR1	入出力	タイマYの入出力です。
タイマZ	TZOUT	出力	タイマZの出力です。
タイマC	TCIN	入力	タイマCの入力です。
シリアル インターフェース	CLK0	入出力	転送クロック入出力です。
	RxD0、RxD1	入力	シリアルデータ入力です。
	TxD0、TxD10、 TxD11	出力	シリアルデータ出力です。
基準電圧入力	VREF	入力	A/Dコンバータの基準電圧入力です。VREFはVccに接 続してください。
A/Dコンバータ 入出力ポート	AN0～AN7 P00～P07、 P10～P17、 P30～P33、P37、 P45	入出力	A/Dコンバータのアナログ入力です。 CMOSの8ビット入出力ポートです。入出力を選択す るための方向レジスタを持ち、1端子ごとに入力ポ ート、または出力ポートにできます。 入力ポートは、プログラムでプルアップ抵抗の有無 を選択できます。 ポートP10～P17はLED駆動ポートとして使用できます。
入力ポート	P46、P47	入力	入力専用ポートです。

注1. 接続する参考抵抗値はハードウェアマニュアルの「19.8 ノイズに関する注意事項」を参照してくだ  
さい。



## 2. 中央演算処理装置(CPU)

図2.1にCPUのレジスタを示します。CPUには13個のレジスタがあります。これらのうち、R0、R1、R2、R3、A0、A1、FBはレジスタバンクを構成しています。レジスタバンクは2セットあります。

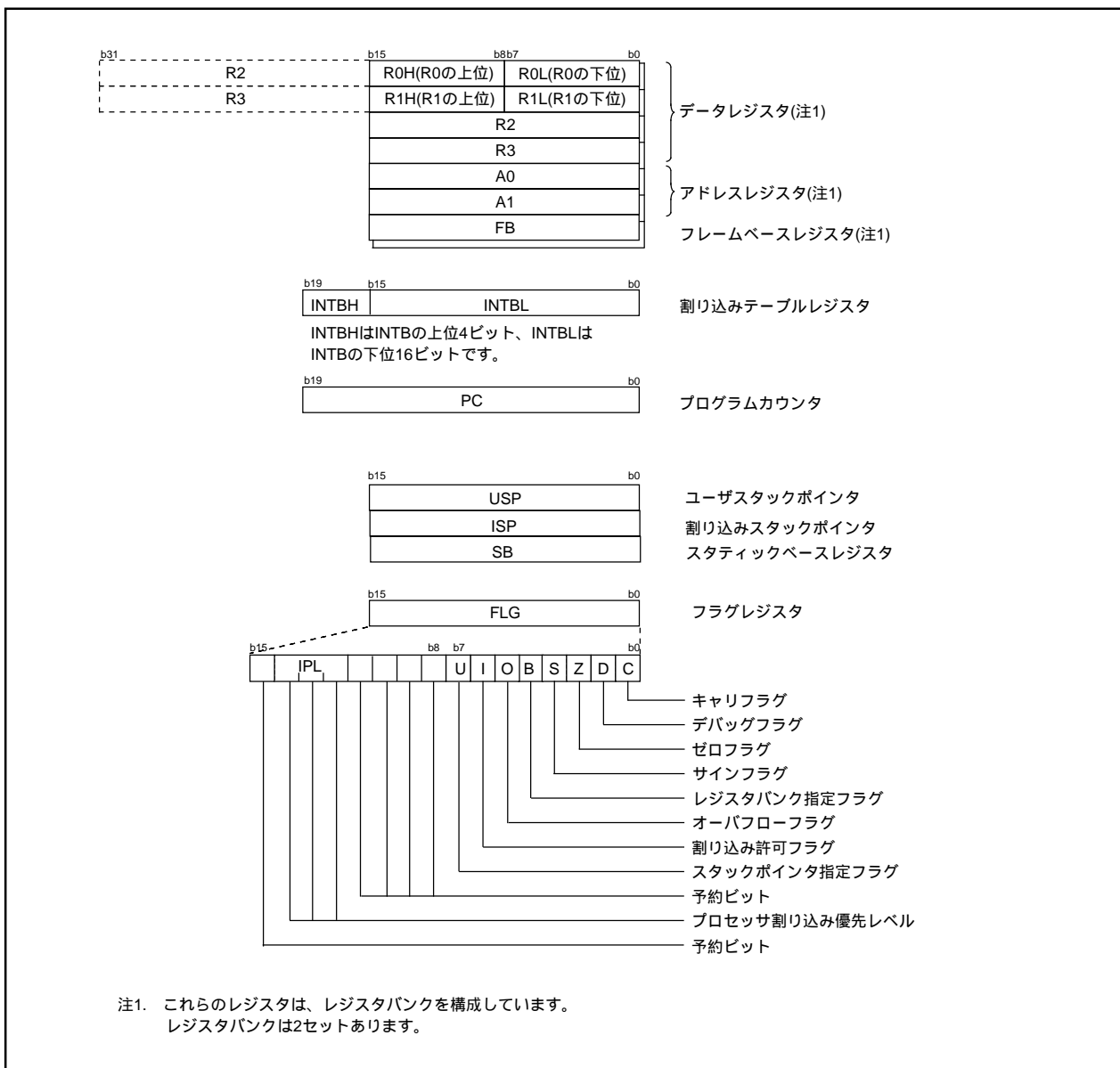


図2.1 CPUのレジスタ

### 2.1 データレジスタ(R0、R1、R2、R3)

R0は16ビットで構成されており、主に転送や算術、論理演算に使用します。R1～R3はR0と同様です。

R0は、上位(R0H)と下位(R0L)を別々に8ビットのデータレジスタとして使用できます。R1H、R1LはR0H、R0Lと同様です。R2とR0を組合せて32ビットのデータレジスタ(R2R0)として使用できます。R3R1はR2R0と同様です。

### 2.2 アドレスレジスタ(A0、A1)

A0は16ビットで構成されており、アドレスレジスタ間接アドレッシング、アドレスレジスタ相対アドレッシングに使用します。また、転送や算術、論理演算に使用します。A1はA0と同様です。

A1とA0を組合せて32ビットのアドレスレジスタ(A1A0)として使用できます。

### 2.3 フレームベースレジスタ(FB)

FBは16ビットで構成されており、FB相対アドレッシングに使用します。

### 2.4 割り込みテーブルレジスタ(INTB)

INTBは20ビットで構成されており、可変割り込みベクタテーブルの先頭番地を示します。

### 2.5 プログラムカウンタ(PC)

PCは20ビットで構成されており、次に実行する命令の番地を示します。

### 2.6 ユーザスタックポインタ(USP)、割り込みスタックポインタ(ISP)

スタックポインタ(SP)は、USPとISPの2種類あり、共に16ビットで構成されています。

USPとISPはFLGのUフラグで切り替えられます。

### 2.7 スタティックベースレジスタ(SB)

SBは16ビットで構成されており、SB相対アドレッシングに使用します。

### 2.8 フラグレジスタ(FLG)

FLGは11ビットで構成されており、CPUの状態を示します。

#### 2.8.1 キャリフラグ(Cフラグ)

算術論理ユニットで発生したキャリ、ポロー、シフトアウトしたビット等を保持します。

#### 2.8.2 デバッグフラグ(Dフラグ)

Dフラグはデバッグ専用です。“0”にしてください。

#### 2.8.3 ゼロフラグ(Zフラグ)

演算の結果が0のとき“1”になり、それ以外のとき“0”になります。

#### 2.8.4 サインフラグ(Sフラグ)

演算の結果が負のとき“1”になり、それ以外のとき“0”になります。

#### 2.8.5 レジスタバンク指定フラグ(Bフラグ)

Bフラグが“0”の場合、レジスタバンク0が指定され、“1”の場合、レジスタバンク1が指定されます。

#### 2.8.6 オーバフローフラグ(Oフラグ)

演算の結果がオーバーフローしたときに“1”になります。それ以外では“0”になります。

#### 2.8.7 割り込み許可フラグ(Iフラグ)

マスカブル割り込みを許可するフラグです。

Iフラグが“0”の場合、マスカブル割り込みは禁止され、“1”の場合、許可されます。

割り込み要求を受け付けると、Iフラグは“0”になります。

#### 2.8.8 スタックポインタ指定フラグ(Uフラグ)

Uフラグが“0”の場合、ISPが指定され、“1”の場合、USPが指定されます。

ハードウェア割り込み要求を受け付けたとき、またはソフトウェア割り込み番号0～31のINT命令を実行したとき、Uフラグは“0”になります。

#### 2.8.9 プロセッサ割り込み優先レベル(IPL)

IPLは3ビットで構成されており、レベル0～7までの8段階のプロセッサ割り込み優先レベルを指定します。

要求があった割り込みの優先レベルが、IPLより大きい場合、その割り込み要求は許可されます。

#### 2.8.10 予約ビット

書く場合、“0”を書いてください。読んだ場合、その値は不定。

### 3. メモリ

図3.1にメモリ配置を示します。アドレス空間は00000<sub>16</sub>番地からFFFFFF<sub>16</sub>番地までの1Mバイトあります。

内部ROM(プログラムROM)は0FFFF<sub>16</sub>番地から下位方向に配置されます。例えば16Kバイトの内部ROMは、0C000<sub>16</sub>番地から0FFFF<sub>16</sub>番地に配置されます。

固定割り込みベクタテーブルは0FFDC<sub>16</sub>番地から0FFFF<sub>16</sub>番地に配置されます。ここに割り込みルーチンの先頭番地を格納します。

内部ROM(データフラッシュ)は02000<sub>16</sub>番地から02FFF<sub>16</sub>番地に配置されます。

内部RAMは00400<sub>16</sub>番地から上位方向に配置されます。例えば1Kバイトの内部RAMは、00400<sub>16</sub>番地から007FF<sub>16</sub>番地に配置されます。内部RAMはデータ格納以外に、サブルーチン呼び出しや、割り込み時のスタックとしても使用します。

SFRは、00000<sub>16</sub>番地から002FF<sub>16</sub>番地に配置されています。ここには、周辺機能の制御レジスタが配置されています。SFRのうち何も配置されていない領域はすべて予約領域のため、ユーザは使用できません。

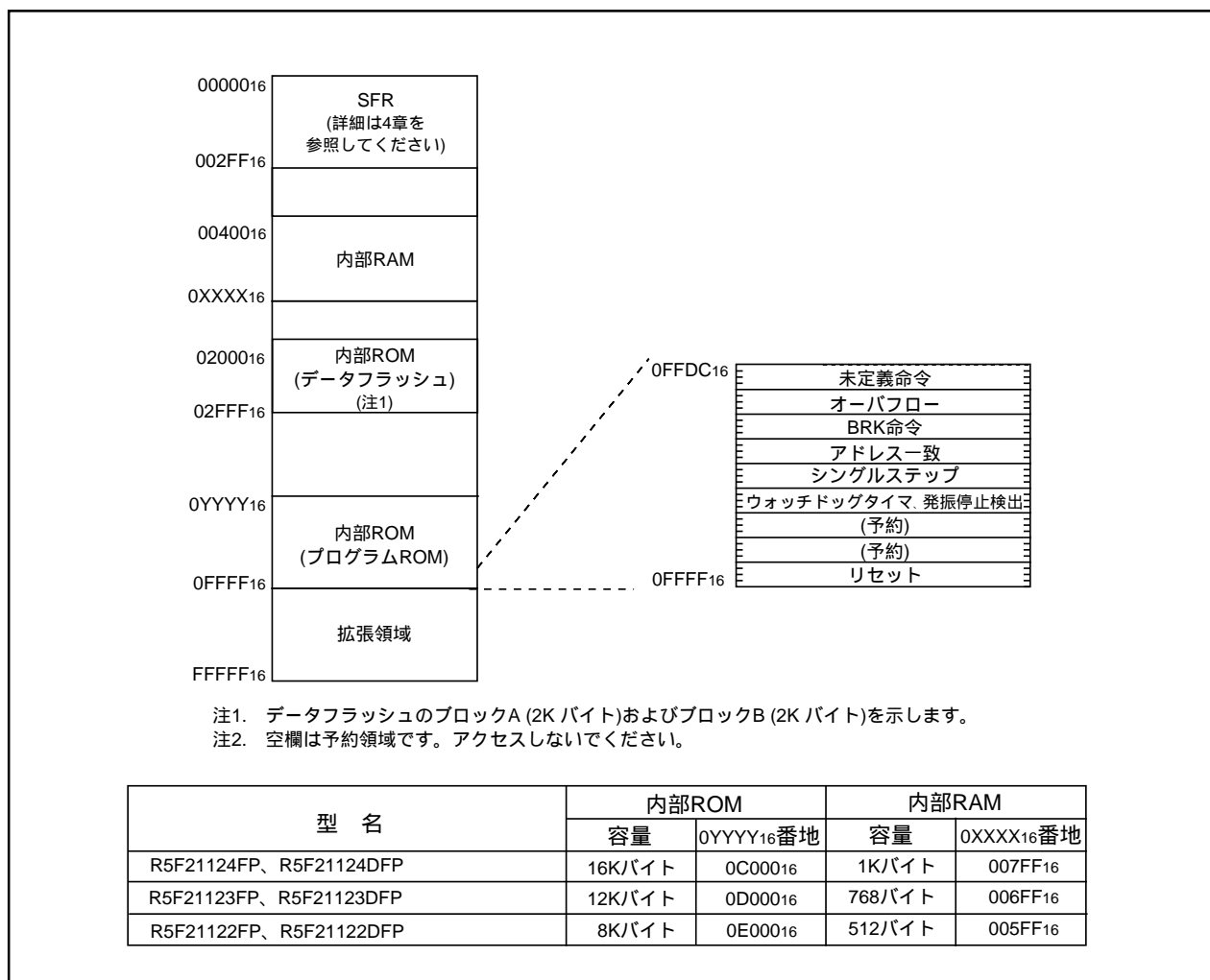


図3.1 メモリ配置図

## 4. SFR

SFR(Special Function Register)は、周辺機能の制御レジスタです。表4.1～表4.4にSFR一覧を示します。

表4.1 SFR一覧(1)(注1)

番地	レジスタ	シンボル	リセット後の値
0000 <sub>16</sub>			
0001 <sub>16</sub>			
0002 <sub>16</sub>			
0003 <sub>16</sub>			
0004 <sub>16</sub>	プロセッサモードレジスタ0	PM0	XXXX0X002
0005 <sub>16</sub>	プロセッサモードレジスタ1	PM1	00XXX0X02
0006 <sub>16</sub>	システムクロック制御レジスタ0	CM0	011010002
0007 <sub>16</sub>	システムクロック制御レジスタ1	CM1	001000002
0008 <sub>16</sub>			
0009 <sub>16</sub>	アドレス一致割り込み許可レジスタ	AIER	XXXXXX002
000A <sub>16</sub>	プロテクトレジスタ	PRCR	00XXX0002
000B <sub>16</sub>			
000C <sub>16</sub>	発振停止検出レジスタ	OCD	000001002
000D <sub>16</sub>	ウォッチドッグタイマリセットレジスタ	WDTR	XX16
000E <sub>16</sub>	ウォッチドッグタイマスタートレジスタ	WDTS	XX16
000F <sub>16</sub>	ウォッチドッグタイマ制御レジスタ	WDC	000111112
0010 <sub>16</sub>	アドレス一致割り込みレジスタ0	RMAD0	0016
0011 <sub>16</sub>			0016
0012 <sub>16</sub>			X016
0013 <sub>16</sub>			
0014 <sub>16</sub>	アドレス一致割り込みレジスタ1	RMAD1	0016
0015 <sub>16</sub>			0016
0016 <sub>16</sub>			X016
0017 <sub>16</sub>			
0018 <sub>16</sub>			
0019 <sub>16</sub>			
001A <sub>16</sub>			
001B <sub>16</sub>			
001C <sub>16</sub>			
001D <sub>16</sub>			
001E <sub>16</sub>	INT0入力フィルタ選択レジスタ	INT0F	XXXXX0002
001F <sub>16</sub>			
0020 <sub>16</sub>			
0021 <sub>16</sub>			
0022 <sub>16</sub>			
0023 <sub>16</sub>			
0024 <sub>16</sub>			
0025 <sub>16</sub>			
0026 <sub>16</sub>			
0027 <sub>16</sub>			
0028 <sub>16</sub>			
0029 <sub>16</sub>			
002A <sub>16</sub>			
002B <sub>16</sub>			
002C <sub>16</sub>			
002D <sub>16</sub>			
002E <sub>16</sub>			
002F <sub>16</sub>			
0030 <sub>16</sub>			
0031 <sub>16</sub>			
0032 <sub>16</sub>			
0033 <sub>16</sub>			
0034 <sub>16</sub>			
0035 <sub>16</sub>			
0036 <sub>16</sub>			
0037 <sub>16</sub>			
0038 <sub>16</sub>			
0039 <sub>16</sub>			
003A <sub>16</sub>			
003B <sub>16</sub>			
003C <sub>16</sub>			
003D <sub>16</sub>			
003E <sub>16</sub>			
003F <sub>16</sub>			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.2 SFR一覧(2)(注1)

番地	レジスタ	シンボル	リセット後の値
0040 <sub>16</sub>			
0041 <sub>16</sub>			
0042 <sub>16</sub>			
0043 <sub>16</sub>			
0044 <sub>16</sub>			
0045 <sub>16</sub>			
0046 <sub>16</sub>			
0047 <sub>16</sub>			
0048 <sub>16</sub>			
0049 <sub>16</sub>			
004A <sub>16</sub>			
004B <sub>16</sub>			
004C <sub>16</sub>			
004D <sub>16</sub>	キ - 入力割り込み制御レジスタ	KUPIC	XXXXX0002
004E <sub>16</sub>	AD変換割り込み制御レジスタ	ADIC	XXXXX0002
004F <sub>16</sub>			
0050 <sub>16</sub>			
0051 <sub>16</sub>	UART0送信割り込み制御レジスタ	S0TIC	XXXXX0002
0052 <sub>16</sub>	UART0受信割り込み制御レジスタ	S0RIC	XXXXX0002
0053 <sub>16</sub>	UART1送信割り込み制御レジスタ	S1TIC	XXXXX0002
0054 <sub>16</sub>	UART1受信割り込み制御レジスタ	S1RIC	XXXXX0002
0055 <sub>16</sub>	INT2割り込み制御レジスタ	INT2IC	XXXXX0002
0056 <sub>16</sub>	タイマX割り込み制御レジスタ	TXIC	XXXXX0002
0057 <sub>16</sub>	タイマY割り込み制御レジスタ	TYIC	XXXXX0002
0058 <sub>16</sub>	タイマZ割り込み制御レジスタ	TZIC	XXXXX0002
0059 <sub>16</sub>	INT1割り込み制御レジスタ	INT1IC	XXXXX0002
005A <sub>16</sub>	INT3割り込み制御レジスタ	INT3IC	XXXXX0002
005B <sub>16</sub>	タイマC割り込み制御レジスタ	TCIC	XXXXX0002
005C <sub>16</sub>			
005D <sub>16</sub>	INT0割り込み制御レジスタ	INT0IC	XX00X0002
005E <sub>16</sub>			
005F <sub>16</sub>			
0060 <sub>16</sub>			
0061 <sub>16</sub>			
0062 <sub>16</sub>			
0063 <sub>16</sub>			
0064 <sub>16</sub>			
0065 <sub>16</sub>			
0066 <sub>16</sub>			
0067 <sub>16</sub>			
0068 <sub>16</sub>			
0069 <sub>16</sub>			
006A <sub>16</sub>			
006B <sub>16</sub>			
006C <sub>16</sub>			
006D <sub>16</sub>			
006E <sub>16</sub>			
006F <sub>16</sub>			
0070 <sub>16</sub>			
0071 <sub>16</sub>			
0072 <sub>16</sub>			
0073 <sub>16</sub>			
0074 <sub>16</sub>			
0075 <sub>16</sub>			
0076 <sub>16</sub>			
0077 <sub>16</sub>			
0078 <sub>16</sub>			
0079 <sub>16</sub>			
007A <sub>16</sub>			
007B <sub>16</sub>			
007C <sub>16</sub>			
007D <sub>16</sub>			
007E <sub>16</sub>			
007F <sub>16</sub>			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.3 SFR一覧(3)(注1)

番地	レジスタ	シンボル	リセット後の値
0080 <sub>16</sub>	タイマY、Zモードレジスタ	TYZMR	00 <sub>16</sub>
0081 <sub>16</sub>	プリスケアラYレジスタ	PREY	FF <sub>16</sub>
0082 <sub>16</sub>	タイマYセカンダリレジスタ	TYSC	FF <sub>16</sub>
0083 <sub>16</sub>	タイマYプライマリレジスタ	TYPR	FF <sub>16</sub>
0084 <sub>16</sub>	タイマY、Z波形出力制御レジスタ	PUM	00 <sub>16</sub>
0085 <sub>16</sub>	プリスケアラZレジスタ	PREZ	FF <sub>16</sub>
0086 <sub>16</sub>	タイマZセカンダリレジスタ	TZSC	FF <sub>16</sub>
0087 <sub>16</sub>	タイマZプライマリレジスタ	TZPR	FF <sub>16</sub>
0088 <sub>16</sub>			
0089 <sub>16</sub>			
008A <sub>16</sub>	タイマY、Z出力制御レジスタ	TYZOC	00 <sub>16</sub>
008B <sub>16</sub>	タイマXモードレジスタ	TXMR	00 <sub>16</sub>
008C <sub>16</sub>	プリスケアラXレジスタ	PREX	FF <sub>16</sub>
008D <sub>16</sub>	タイマXレジスタ	TX	FF <sub>16</sub>
008E <sub>16</sub>	タイマカウントソース設定レジスタ	TCSS	00 <sub>16</sub>
008F <sub>16</sub>			
0090 <sub>16</sub>	タイマCレジスタ	TC	00 <sub>16</sub>
0091 <sub>16</sub>			00 <sub>16</sub>
0092 <sub>16</sub>			
0093 <sub>16</sub>			
0094 <sub>16</sub>			
0095 <sub>16</sub>			
0096 <sub>16</sub>	外部入力許可レジスタ	INTEN	00 <sub>16</sub>
0097 <sub>16</sub>			
0098 <sub>16</sub>	キー入力許可レジスタ	KIEN	00 <sub>16</sub>
0099 <sub>16</sub>			
009A <sub>16</sub>	タイマC制御レジスタ0	TCC0	00 <sub>16</sub>
009B <sub>16</sub>	タイマC制御レジスタ1	TCC1	00 <sub>16</sub>
009C <sub>16</sub>	キャプチャレジスタ	TM0	00 <sub>16</sub>
009D <sub>16</sub>			00 <sub>16</sub>
009E <sub>16</sub>			
009F <sub>16</sub>			
00A0 <sub>16</sub>	UART0送受信モ - ドレジスタ	U0MR	00 <sub>16</sub>
00A1 <sub>16</sub>	UART0転送速度レジスタ	U0BRG	XX <sub>16</sub>
00A2 <sub>16</sub>	UART0送信バッファレジスタ	U0TB	XX <sub>16</sub>
00A3 <sub>16</sub>			XX <sub>16</sub>
00A4 <sub>16</sub>	UART0送受信制御レジスタ0	U0C0	00001000 <sub>2</sub>
00A5 <sub>16</sub>	UART0送受信制御レジスタ1	U0C1	00000010 <sub>2</sub>
00A6 <sub>16</sub>	UART0受信バッファレジスタ	U0RB	XX <sub>16</sub>
00A7 <sub>16</sub>			XX <sub>16</sub>
00A8 <sub>16</sub>	UART1送受信モ - ドレジスタ	U1MR	00 <sub>16</sub>
00A9 <sub>16</sub>	UART1転送速度レジスタ	U1BRG	XX <sub>16</sub>
00AA <sub>16</sub>	UART1送信バッファレジスタ	U1TB	XX <sub>16</sub>
00AB <sub>16</sub>			XX <sub>16</sub>
00AC <sub>16</sub>	UART1送受信制御レジスタ0	U1C0	00001000 <sub>2</sub>
00AD <sub>16</sub>	UART1送受信制御レジスタ1	U1C1	00000010 <sub>2</sub>
00AE <sub>16</sub>	UART1受信バッファレジスタ	U1RB	XX <sub>16</sub>
00AF <sub>16</sub>			XX <sub>16</sub>
00B0 <sub>16</sub>	UART送受信制御レジスタ2	UCON	00 <sub>16</sub>
00B1 <sub>16</sub>			
00B2 <sub>16</sub>			
00B3 <sub>16</sub>			
00B4 <sub>16</sub>			
00B5 <sub>16</sub>			
00B6 <sub>16</sub>			
00B7 <sub>16</sub>			
00B8 <sub>16</sub>			
00B9 <sub>16</sub>			
00BA <sub>16</sub>			
00BB <sub>16</sub>			
00BC <sub>16</sub>			
00BD <sub>16</sub>			
00BE <sub>16</sub>			
00BF <sub>16</sub>			

注1. 空欄は予約領域です。アクセスしないでください。

X: 不定です。

表4.4 SFR一覧(4)(注1)

番地	レジスタ	シンボル	リセット後の値
00C0 <sub>16</sub>	ADレジスタ	AD	XX16
00C1 <sub>16</sub>			XX16
00C2 <sub>16</sub>			
00C3 <sub>16</sub>			
00C4 <sub>16</sub>			
00C5 <sub>16</sub>			
00C6 <sub>16</sub>			
00C7 <sub>16</sub>			
00C8 <sub>16</sub>			
00C9 <sub>16</sub>			
00CA <sub>16</sub>			
00CB <sub>16</sub>			
00CC <sub>16</sub>			
00CD <sub>16</sub>			
00CE <sub>16</sub>			
00CF <sub>16</sub>			
00D0 <sub>16</sub>			
00D1 <sub>16</sub>			
00D2 <sub>16</sub>			
00D3 <sub>16</sub>			
00D4 <sub>16</sub>	AD制御レジスタ2	ADCON2	0016
00D5 <sub>16</sub>			
00D6 <sub>16</sub>	AD制御レジスタ0	ADCON0	00000XXX2
00D7 <sub>16</sub>	AD制御レジスタ1	ADCON1	0016
00D8 <sub>16</sub>			
00D9 <sub>16</sub>			
00DA <sub>16</sub>			
00DB <sub>16</sub>			
00DC <sub>16</sub>			
00DD <sub>16</sub>			
00DE <sub>16</sub>			
00DF <sub>16</sub>			
00E0 <sub>16</sub>	ポートP0レジスタ	P0	XX16
00E1 <sub>16</sub>	ポートP1レジスタ	P1	XX16
00E2 <sub>16</sub>	ポートP0方向レジスタ	PD0	0016
00E3 <sub>16</sub>	ポートP1方向レジスタ	PD1	0016
00E4 <sub>16</sub>			
00E5 <sub>16</sub>	ポートP3レジスタ	P3	XX16
00E6 <sub>16</sub>			
00E7 <sub>16</sub>	ポートP3方向レジスタ	PD3	0016
00E8 <sub>16</sub>	ポートP4レジスタ	P4	XX16
00E9 <sub>16</sub>			
00EA <sub>16</sub>	ポートP4方向レジスタ	PD4	0016
00EB <sub>16</sub>			
00EC <sub>16</sub>			
00ED <sub>16</sub>			
00EE <sub>16</sub>			
00EF <sub>16</sub>			
00F0 <sub>16</sub>			
00F1 <sub>16</sub>			
00F2 <sub>16</sub>			
00F3 <sub>16</sub>			
00F4 <sub>16</sub>			
00F5 <sub>16</sub>			
00F6 <sub>16</sub>			
00F7 <sub>16</sub>			
00F8 <sub>16</sub>			
00F9 <sub>16</sub>			
00FA <sub>16</sub>			
00FB <sub>16</sub>			
00FC <sub>16</sub>	ブルアップ制御レジスタ0	PUR0	00XX00002
00FD <sub>16</sub>	ブルアップ制御レジスタ1	PUR1	XXXXXXXX0X2
00FE <sub>16</sub>	ポートP1駆動能力制御レジスタ	DRR	0016
00FF <sub>16</sub>			
01B3 <sub>16</sub>	フラッシュメモリ制御レジスタ4	FMR4	010000002
01B4 <sub>16</sub>			
01B5 <sub>16</sub>	フラッシュメモリ制御レジスタ1	FMR1	1000000X2
01B6 <sub>16</sub>			
01B7 <sub>16</sub>	フラッシュメモリ制御レジスタ0	FMR0	000000012
0FFF <sub>16</sub>	オプション機能選択レジスタ(注2)	OFS	(注2)

注1. 空欄および0100<sub>16</sub>～01B2<sub>16</sub>番地、01B8<sub>16</sub>～02FF<sub>16</sub>番地は予約領域です。アクセスしないでください。

注2. ウォッチドッグタイマの制御ビットが配置されています。OFSレジスタの詳細は「図11.2 OFS、WDC、WDTR、WDTSレジスタ」を参照してください。

X: 不定です。

## 5. 電気的特性

表5.1 絶対最大定格

記号	項目	測定条件	定格値	単位
Vcc	電源電圧	Vcc = AVcc	- 0.3 ~ 6.5	V
AVcc	アナログ電源電圧	Vcc = AVcc	- 0.3 ~ 6.5	V
Vi	入力電圧		- 0.3 ~ Vcc + 0.3	V
Vo	出力電圧		- 0.3 ~ Vcc + 0.3	V
Pd	消費電力	Topr = 25	300	mW
Topr	動作周囲温度		- 20 ~ 85 / - 40 ~ 85 (Dバージョン)	
Tstg	保存温度		- 65 ~ 150	

表5.2 推奨動作条件

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
Vcc	電源電圧		2.7		5.5	V
AVcc	アナログ電源電圧			Vcc (注3)		V
Vss	電源電圧			0		V
AVss	アナログ電源電圧			0		V
VIH	“ H ” 入力電圧		0.8Vcc		Vcc	V
VIL	“ L ” 入力電圧		0		0.2Vcc	V
IOH(sum)	“ H ” 尖頭総出力電流	全端子のIOH(peak)の総和			- 60	mA
IOH(peak)	“ H ” 尖頭出力電流				- 10	mA
IOH(avg)	“ H ” 平均出力電流				- 5	mA
IOL(sum)	“ L ” 尖頭総出力電流	全端子のIOL(peak)の総和			60	mA
IOL(peak)	“ L ” 尖頭出力電流	P10 ~ P17以外			10	mA
		P10 ~ P17	駆動能力HIGH		30	mA
			駆動能力LOW		10	mA
IOL(avg)	“ L ” 平均出力電流	P10 ~ P17以外			5	mA
		P10 ~ P17	駆動能力HIGH		15	mA
			駆動能力LOW		5	mA
f(XIN)	メインクロック入力発振周波数	3.0 V Vcc 5.5 V	0		16	MHz
		2.7 V Vcc < 3.0 V	0		10	MHz

注1. 指定のない場合は、Vcc = AVcc = 2.7 V ~ 5.5 V、Topr = - 20 ~ 85 / - 40 ~ 85 です。

注2. 平均出力電流は100 msの期間内での平均値です。

注3. Vcc=AVccにしてください。



表5.3 A/Dコンバータ特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	分解能	Vref = Vcc			10	Bit
-	絶対精度	10ビットモード	AD = 10 MHz, Vref = Vcc = 5.0 V		±3	LSB
		8ビットモード	AD = 10 MHz, Vref = Vcc = 5.0 V		±2	LSB
		10ビットモード	AD = 10 MHz, Vref = Vcc = 3.3 V (注3)		±5	LSB
		8ビットモード	AD = 10 MHz, Vref = Vcc = 3.3 V (注3)		±2	LSB
Rladder	ラダ - 抵抗	Vref = Vcc	10		40	k
tconv	変換時間	10ビットモード	AD = 10 MHz, Vref = Vcc = 5.0 V	3.3		μs
		8ビットモード	AD = 10 MHz, Vref = Vcc = 5.0 V	2.8		μs
Vref	基準電圧			Vcc (注4)		V
VI/A	アナログ入力電圧		0		Vref	V
-	A/D動作クロック	サンプル&ホールドなし	0.25		10	MHz
	周波数 (注2)	サンプル&ホールドあり	1		10	MHz

注1. 指定のない場合は、Vcc = AVcc = 2.7 V ~ 5.5 V、Topr = -20 ~ 85 / -40 ~ 85 です。

注2. fADが10 MHzを超える場合は分周し、A/D動作クロック周波数(AD)が10 MHz以下になるようにしてください。

注3. AVccが4.2 V未満の場合はfADを分周し、A/D動作クロック周波数(AD)がfAD/2以下になるように調整してください。

注4. Vcc=Vrefにしてください。

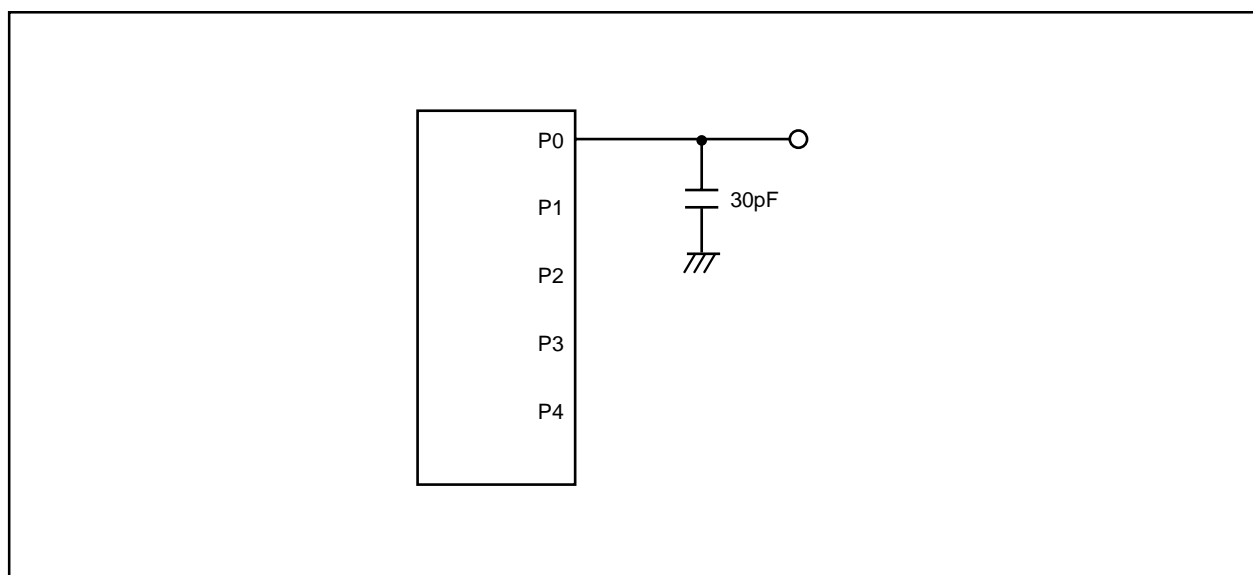


図5.1 ポートP0～P4の測定回路

表5.4 フラッシュメモリ(プログラムROM)の電気的特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	プログラム、イレーズ回数(注2)		1000 (注3)			回
-	バイトプログラム時間			50	400	$\mu$ s
-	ブロックイレーズ時間			0.4	9	s
td(SR-ES)	消去動作からイレーズサスペンドへの遷移時間				8	ms
-	イレーズサスペンドリクエスト間隔		10			ms
-	書き込み、消去電圧		2.7		5.5	V
-	読み出し電圧		2.7		5.5	V
-	書き込み、消去時の温度		0		60	
-	データ保持時間(注7)	周囲温度 = 55	20			年

注1. 指定のない場合は、 $V_{cc} = AV_{cc} = 2.7\text{ V} \sim 5.5\text{ V}$ 、 $T_{opr} = 0 \sim 60$  です。

注2. プログラム、イレーズ回数の定義

プログラム、イレーズ回数はブロックごとのイレーズ回数です。

プログラム、イレーズ回数がn回( $n = 1000, 10000$ )の場合、ブロックごとにそれぞれn回ずつイレーズすることができます。

例えば、2KバイトブロックのブロックAについて、それぞれ異なる番地に1バイト書き込みを2048回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。ただし、イレーズ1回に対して、同一番地に複数回の書き込みをしないでください(上書き禁止)。

注3. プログラム/イレーズ後のすべての電気的特性を保証する最小回数です。(保証は1~“最小”値の範囲です。)

注4. 多数回の書き換えを実施するシステムの場合は、実効的な書き換え回数を減少させる工夫として、書き込む番地を順にずらしていくなどして、ブランク領域ができるだけ残らないようにプログラム(書き込み)を実施した上で1回のイレーズを行ってください。例えば、一組16バイトをプログラムする場合、最大128組の書き込みを実施した上で1回のイレーズをすることで、実効的な書き換え回数を少なくすることができます。加えてブロックA、ブロックBのイレーズ回数が均等になるようにすると、さらに実効的な書き換え回数を少なくすることができます。また、ブロックごとに何回イレーズを実施したかを情報として残り、制限回数を設けていただくことをお勧めします。

注5. ブロックイレーズでイレーズエラーが発生した場合は、イレーズエラーが発生しなくなるまでクリアステータスレジスタコマンド ブロックイレーズコマンドを少なくとも3回実行してください。

注6. 不良率につきましては、ルネサステクノロジ、ルネサス販売または特約店へお問い合わせください。

注7. 電源電圧またはクロックが印加されていない時間を含みます。

表5.5 フラッシュメモリ(データフラッシュ ブロックA、ブロックB)の電気的特性(注4)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
-	プログラム、イレーズ回数(注2)		10000 (注3)			回
-	バイトプログラム時間 (プログラム/イレーズ回数 1000回)			50	400	$\mu$ s
-	バイトプログラム時間 (プログラム/イレーズ回数 > 1000回)			65		$\mu$ s
-	ブロックイレーズ時間 (プログラム/イレーズ回数 1000回)			0.2	9	s
-	ブロックイレーズ時間 (プログラム/イレーズ回数 > 1000回)			0.3		s
$t_d(SR-ES)$	消去動作からイレーズサスペンドへの遷移時間				8	ms
-	イレーズサスペンドリクエスト間隔		10			ms
-	書き込み、消去電圧		2.7		5.5	V
-	読み出し電圧		2.7		5.5	V
-	書き込み、消去時の温度		- 20 (注8)		85	
-	データ保持時間(注9)	周囲温度 = 55	20			年

注1. 指定のない場合は、 $V_{CC} = AV_{CC} = 2.7V \sim 5.5V$ 、 $T_{opr} = -20 \sim 85 / -40 \sim 85$  です。

注2. プログラム、イレーズ回数の定義

プログラム、イレーズ回数はブロックごとのイレーズ回数です。

プログラム、イレーズ回数がn回( $n = 1000, 10000$ )の場合、ブロックごとにそれぞれn回ずつイレーズすることができます。

例えば、2KバイトブロックのブロックAについて、それぞれ異なる番地に1バイト書き込みを2048回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。ただし、イレーズ1回に対して、同一番地に複数回の書き込みをしないでください(上書き禁止)。

注3. プログラム/イレーズのすべての電気的特性を保証する最小回数です。(保証は1~“最小”値の範囲です。)

注4. プログラム、イレーズ回数が1000回を超えたときのブロックA、ブロックBの規格です。1000回までのバイトプログラム時間はプログラム領域と同じです。

注5. 多数回の書き換えを実施するシステムの場合は、実効的な書き換え回数を減少させる工夫として、書き込む番地を順にずらしていくなどして、ブランク領域ができるだけ残らないようにプログラム(書き込み)を実施した上で1回のイレーズを行ってください。例えば、一組16バイトをプログラムする場合、最大128組の書き込みを実施した上で1回のイレーズをすることで、実効的な書き換え回数を少なくすることができます。加えてブロックA、ブロックBのイレーズ回数が均等になるようにすると、さらに実効的な書き換え回数を少なくすることができます。また、ブロックごとに何回イレーズを実施したかを情報として残し、制限回数を設けていただくことをお勧めします。

注6. ブロックイレーズでイレーズエラーが発生した場合は、イレーズエラーが発生しなくなるまでクリアステータスレジスタコマンド ブロックイレーズコマンドを少なくとも3回実行してください。

注7. 不良率につきましては、ルネサステクノロジ、ルネサス販売または特約店へお問い合わせください。

注8. Dバージョンは - 40 。

注9. 電源電圧またはクロックが印加されていない時間を含みます。

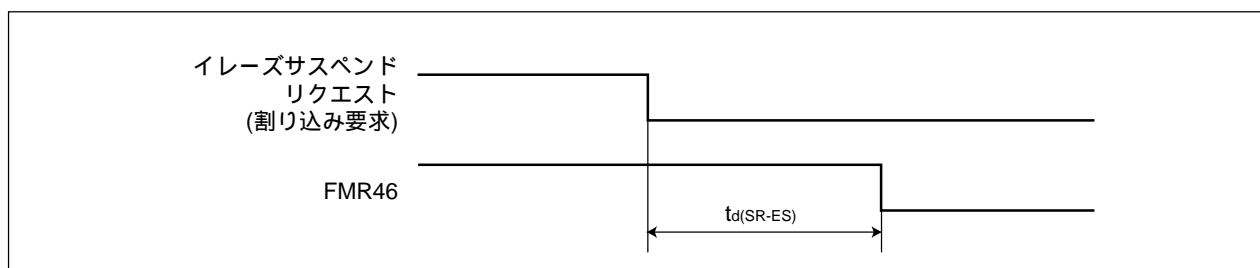


図5.2 消去動作からイレーズサスペンドへの遷移時間

表5.6 電源回路のタイミング特性

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
td(P-R)	電源投入時の内部電源安定時間 (注2)		1		2000	μs
td(R-S)	STOP解除時間 (注3)				150	μs

注1. 測定条件はVcc = AVcc = 2.7 V ~ 5.5 V、T<sub>opr</sub> = 25 です。

注2. 電源投入時に、内部電源発生回路が安定するまでの待ち時間です。

注3. ストップモードを解除するための割り込みが受け付けられてから、CPUクロックの供給が開始するまでの時間です。

表5.7 電気的特性(1) [ Vcc = 5 V ]

記号	項目		測定条件	規格値			単位
				最小	標準	最大	
VOH	“H”出力電圧	XOUT以外	IOH = - 5 mA	Vcc - 2.0		Vcc	V
			IOH = - 200 μA	Vcc - 0.3		Vcc	V
		XOUT	駆動能力HIGH IOH = - 1 mA	Vcc - 2.0		Vcc	V
			駆動能力LOW IOH = - 500 μA	Vcc - 2.0		Vcc	V
VOL	“L”出力電圧	P10 ~ P17、 XOUT以外	IOL = 5 mA			2.0	V
			IOL = 200 μA			0.45	V
		P10 ~ P17	駆動能力HIGH IOL = 15 mA			2.0	V
			駆動能力LOW IOL = 5 mA			2.0	V
				IOL = 200 μA			0.45
		XOUT	駆動能力HIGH IOL = 1 mA			2.0	V
			駆動能力LOW IOL = 500 μA			2.0	V
		VT+、VT-	ヒステリシス	INT0、INT1、INT2、INT3、 KI0、KI1、KI2、KI3、 CNTR0、CNTR1、TCIN、 RxD0、RxD1、P45		0.2	
RESET				0.2		2.2	V
IiH	“H”入力電流		Vi = 5 V			5.0	μA
IiL	“L”入力電流		Vi = 0 V			- 5.0	μA
RPULLUP	プルアップ抵抗		Vi = 0 V	30	50	167	k
RfXIN	帰還抵抗	XIN			1.0		M
fRING	オンチップオシレータ発振周波数			40	125	250	kHz
VRAM	RAM保持電圧		ストップモード時	2.0			V

注1. 指定のない場合は、Vcc = AVcc = 4.2 V ~ 5.5 V、T<sub>opr</sub> = - 20 ~ 85 / - 40 ~ 85 、f(XIN) = 20 MHzです。

表5.8 電気的特性(2) [ Vcc = 5 V ] (指定のない場合は、Topr = - 40 ~ 85 )

記号	項目	測定条件		規格値			単位
				最小	標準	最大	
Icc	電源電流 (Vcc = 3.3 V ~ 5.5 V) シングルチップモード で、出力端子は開放、 その他の端子はVss	高速モード	XIN = 16 MHz (方形波) オンチップオシレータ発振 = 125 kHz 分周なし		8	14	mA
			XIN = 10 MHz (方形波) オンチップオシレータ発振 = 125 kHz 分周なし		5		mA
		中速モード	XIN = 16 MHz (方形波) オンチップオシレータ発振 = 125 kHz 8分周		3		mA
			XIN = 10 MHz (方形波) オンチップオシレータ発振 = 125 kHz 8分周		2		mA
		オンチップ オシレータ モード	メインクロック停止 オンチップオシレータ発振 = 125 kHz 8分周		470	900	μA
		ウェイトモード	メインクロック停止 オンチップオシレータ発振 = 125 kHz WAIT命令実行中 周辺クロック動作		40	80	μA
		ウェイトモード	メインクロック停止 オンチップオシレータ発振 = 125 kHz WAIT命令実行中 周辺クロック停止		38	76	μA
		ストップモード	メインクロック停止、Topr = 25 オンチップオシレータ発振停止 CM10 = " 1 " 周辺クロック停止		0.8	3.0	μA

注1. タイマYをタイマモードで動作させています。

## タイミング必要条件 (指定のない場合は、 $V_{CC}=5V$ 、 $V_{SS}=0V$ 、 $T_{opr}=25$ ) [ $V_{CC}=5V$ ]

表5.9 XIN入力

記号	項目	規格値		単位
		最小	最大	
$t_c(XIN)$	XIN入力サイクル時間	62.5	-	ns
$t_{WH}(XIN)$	XIN入力“H”パルス幅	30	-	ns
$t_{WL}(XIN)$	XIN入力“L”パルス幅	30	-	ns

表5.10 CNTR0入力、CNTR1入力、 $\overline{INT2}$ 入力

記号	項目	規格値		単位
		最小	最大	
$t_c(CNTR0)$	CNTR0入力サイクル時間	100	-	ns
$t_{WH}(CNTR0)$	CNTR0入力“H”パルス幅	40	-	ns
$t_{WL}(CNTR0)$	CNTR0入力“L”パルス幅	40	-	ns

表5.11 TCIN入力、 $\overline{INT3}$ 入力

記号	項目	規格値		単位
		最小	最大	
$t_c(TCIN)$	TCIN入力サイクル時間	400 (注1)	-	ns
$t_{WH}(TCIN)$	TCIN入力“H”パルス幅	200 (注2)	-	ns
$t_{WL}(TCIN)$	TCIN入力“L”パルス幅	200 (注2)	-	ns

注1. タイマCのキャプチャ機能を使用するときは、サイクル時間が(1/タイマCのカウントソース周波数×3)以上になるように調整してください。

注2. タイマCのキャプチャ機能を使用するときは、パルス幅が(1/タイマCのカウントソース周波数×1.5)以上になるように調整してください。

表5.12 シリアルI/O

記号	項目	規格値		単位
		最小	最大	
$t_c(CK)$	CLKi入力サイクル時間	200	-	ns
$t_w(CKH)$	CLKi入力“H”パルス幅	100	-	ns
$t_w(CKL)$	CLKi入力“L”パルス幅	100	-	ns
$t_d(C-Q)$	TxDi出力遅延時間	-	80	ns
$t_h(C-Q)$	TxDiホールド時間	0	-	ns
$t_{su}(D-C)$	RxDi入力セットアップ時間	35	-	ns
$t_h(C-D)$	RxDi入力ホールド時間	90	-	ns

表5.13 外部割り込み $\overline{INT0}$ 入力

記号	項目	規格値		単位
		最小	最大	
$t_w(INH)$	$\overline{INT0}$ 入力“H”パルス幅	250 (注1)	-	ns
$t_w(INL)$	$\overline{INT0}$ 入力“L”パルス幅	250 (注2)	-	ns

注1.  $\overline{INT0}$ 入力フィルタ選択ビットでフィルタありを選択した場合、 $\overline{INT0}$ 入力“H”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。

注2.  $\overline{INT0}$ 入力フィルタ選択ビットでフィルタありを選択した場合、 $\overline{INT0}$ 入力“L”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。

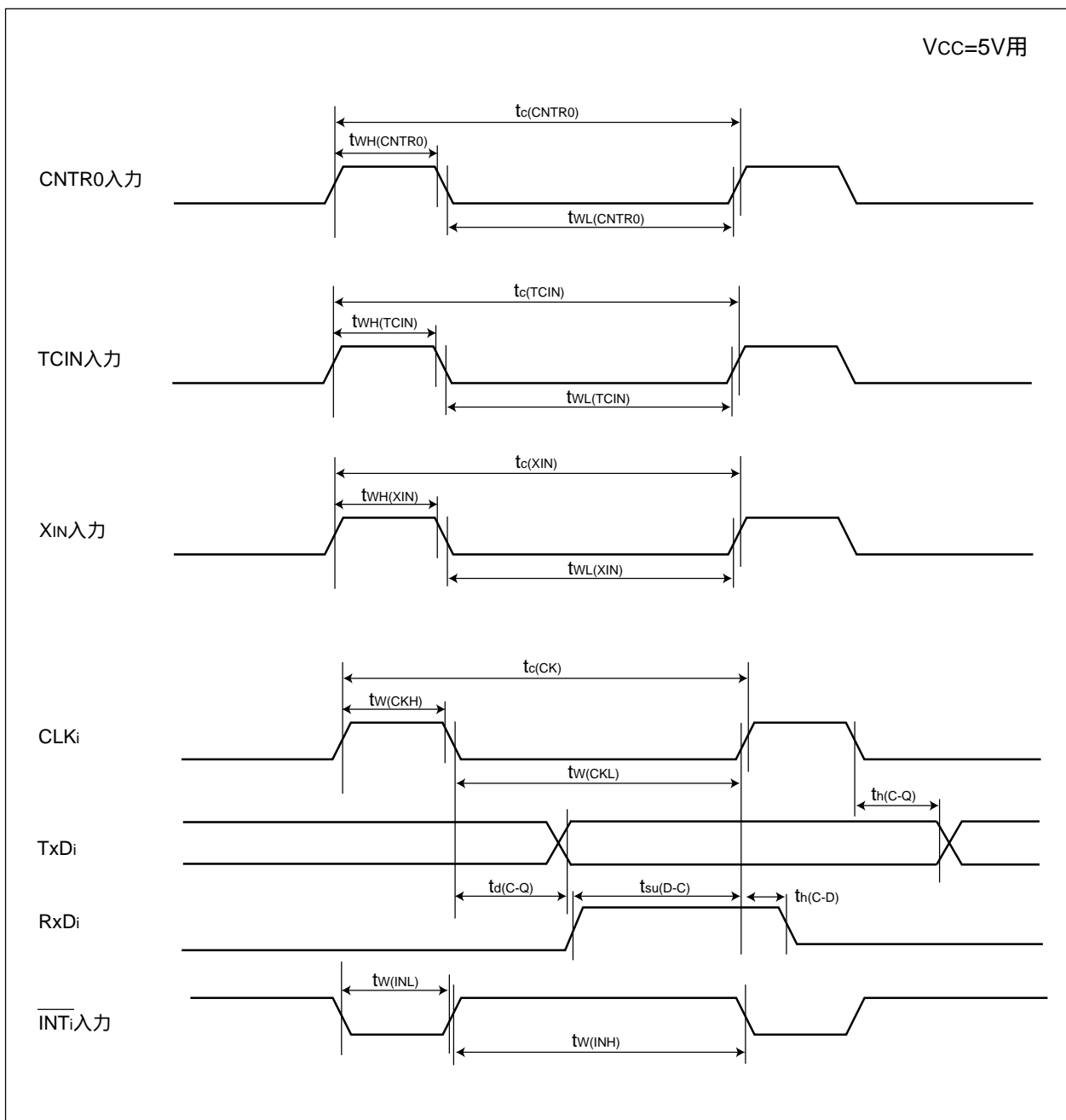
図5.3 V<sub>CC</sub>=5V時のタイミング

表5.14 電気的特性(3) [ Vcc = 3 V ]

記号	項目		測定条件		規格値			単位
					最小	標準	最大	
VOH	“H”出力電圧	XOUT以外	IOH = - 1 mA		Vcc - 0.5		Vcc	V
		XOUT	駆動能力HIGH	IOH = - 0.1 mA	Vcc - 0.5		Vcc	V
			駆動能力LOW	IOH = - 50 $\mu$ A	Vcc - 0.5		Vcc	V
VOL	“L”出力電圧	P10 ~ P17、 XOUT以外	IOL = 1 mA				0.5	V
		P10 ~ P17	駆動能力HIGH	IOL = 2 mA			0.5	V
			駆動能力LOW	IOL = 1 mA			0.5	V
		XOUT	駆動能力HIGH	IOL = 0.1 mA			0.5	V
			駆動能力LOW	IOL = 50 $\mu$ A			0.5	V
VT+、VT-	ヒステリシス	INT0、INT1、INT2、INT3、 KI0、KI1、KI2、KI3、 CNTR0、CNTR1、TCIN、 RxD0、RxD1、P45			0.2		0.8	V
		RESET			0.2		1.8	V
IiH	“H”入力電流		Vi = 3 V				4.0	$\mu$ A
IiL	“L”入力電流		Vi = 0 V				- 4.0	$\mu$ A
RPULLUP	プルアップ抵抗		Vi = 0 V		66	160	500	k
RiXIN	帰還抵抗	XIN				3.0		M
fRING	オンチップオシレータ発振周波数				40	125	250	kHz
VRAM	RAM保持電圧		ストップモード時		2.0			V

注1. 指定のない場合は、Vcc = AVcc = 2.7 V ~ 3.3 V、Topr = - 20 ~ 85 / - 40 ~ 85、f(XIN) = 10 MHzです。



表5.15 電気的特性(4) [ Vcc = 3 V ] (指定のない場合は、Topr = - 40 ~ 85 )

記号	項目	測定条件		規格値			単位
				最小	標準	最大	
ICC	電源電流 (Vcc = 2.7 V ~ 3.3 V) シングルチップモード で、出力端子は開放、 その他の端子はVss	高速モード	XIN = 16 MHz (方形波) オンチップオシレータ発振 = 125 kHz 分周なし		7	12	mA
			XIN = 10 MHz (方形波) オンチップオシレータ発振 = 125 kHz 分周なし		5		mA
		中速モード	XIN = 16 MHz (方形波) オンチップオシレータ発振 = 125 kHz 8分周		2.5		mA
			XIN = 10 MHz (方形波) オンチップオシレータ発振 = 125 kHz 8分周		1.6		mA
		オンチップ オシレータ モード	メインクロック停止 オンチップオシレータ発振 = 125 kHz 8分周		420	800	μA
		ウェイトモード	メインクロック停止 オンチップオシレータ発振 = 125 kHz WAIT命令実行中 周辺クロック動作		37	74	μA
		ウェイトモード	メインクロック停止 オンチップオシレータ発振 = 125 kHz WAIT命令実行中 周辺クロック停止		35	70	μA
		ストップモード	メインクロック停止、Topr = 25 オンチップオシレータ発振停止 CM10 = " 1 " 周辺クロック停止		0.7	3.0	μA

注1. タイマYをタイマモードで動作させています。

## タイミング必要条件 (指定のない場合は、VCC=3V、VSS=0V、Topr= 25 ) [ VCC=3V ]

表5.16 XIN入力

記号	項目	規格値		単位
		最小	最大	
tc(XIN)	XIN入力サイクル時間	100	-	ns
tWH(XIN)	XIN入力“H”パルス幅	40	-	ns
tWL(XIN)	XIN入力“L”パルス幅	40	-	ns

表5.17 CNTR0入力、CNTR1入力、INT2入力

記号	項目	規格値		単位
		最小	最大	
tc(CNTR0)	CNTR0入力サイクル時間	300	-	ns
tWH(CNTR0)	CNTR0入力“H”パルス幅	120	-	ns
tWL(CNTR0)	CNTR0入力“L”パルス幅	120	-	ns

表5.18 TCIN入力、INT3入力

記号	項目	規格値		単位
		最小	最大	
tc(TCIN)	TCIN入力サイクル時間	1200 (注1)	-	ns
tWH(TCIN)	TCIN入力“H”パルス幅	600 (注2)	-	ns
tWL(TCIN)	TCIN入力“L”パルス幅	600 (注2)	-	ns

注1. タイマCのキャプチャ機能を使用するときは、サイクル時間が(1/タイマCのカウントソース周波数×3)以上になるように調整してください。

注2. タイマCのキャプチャ機能を使用するときは、パルス幅が(1/タイマCのカウントソース周波数×1.5)以上になるように調整してください。

表5.19 シリアルI/O

記号	項目	規格値		単位
		最小	最大	
tc(CK)	CLKi入力サイクル時間	300	-	ns
tw(CKH)	CLKi入力“H”パルス幅	150	-	ns
tw(CKL)	CLKi入力“L”パルス幅	150	-	ns
td(C-Q)	TxDi出力遅延時間	-	160	ns
th(C-Q)	TxDiホールド時間	0	-	ns
tsu(D-C)	RxDi入力セットアップ時間	55	-	ns
th(C-D)	RxDi入力ホールド時間	90	-	ns

表5.20 外部割り込みINT0入力

記号	項目	規格値		単位
		最小	最大	
tw(INH)	INT0入力“H”パルス幅	380 (注1)	-	ns
tw(INL)	INT0入力“L”パルス幅	380 (注2)	-	ns

注1. INT0入力フィルタ選択ビットでフィルタありを選択した場合、INT0入力“H”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。

注2. INT0入力フィルタ選択ビットでフィルタありを選択した場合、INT0入力“L”パルス幅の最小値は(1/デジタルフィルタサンプリング周波数×3)と最小値のいずれか値の大きい方となります。

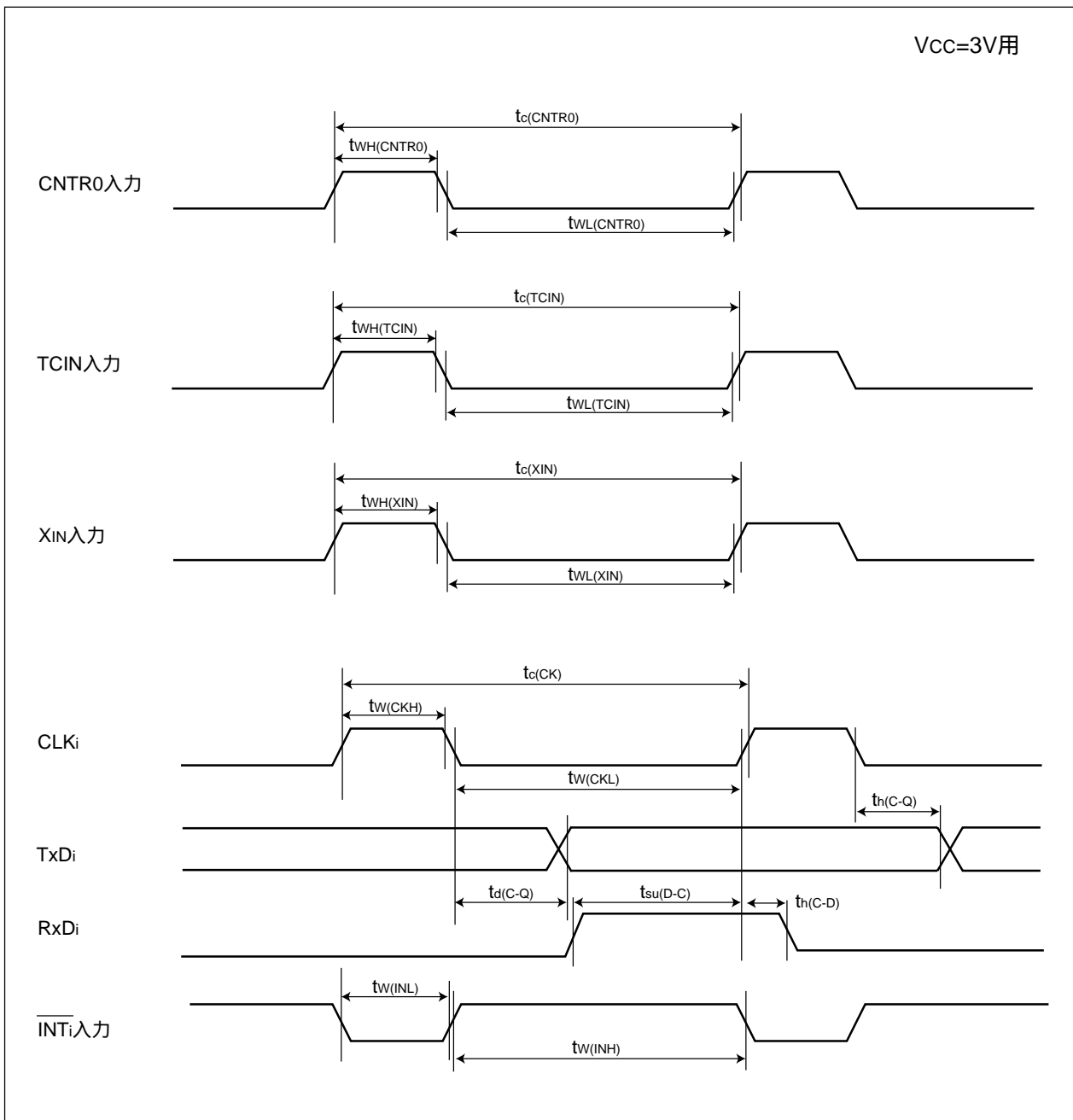
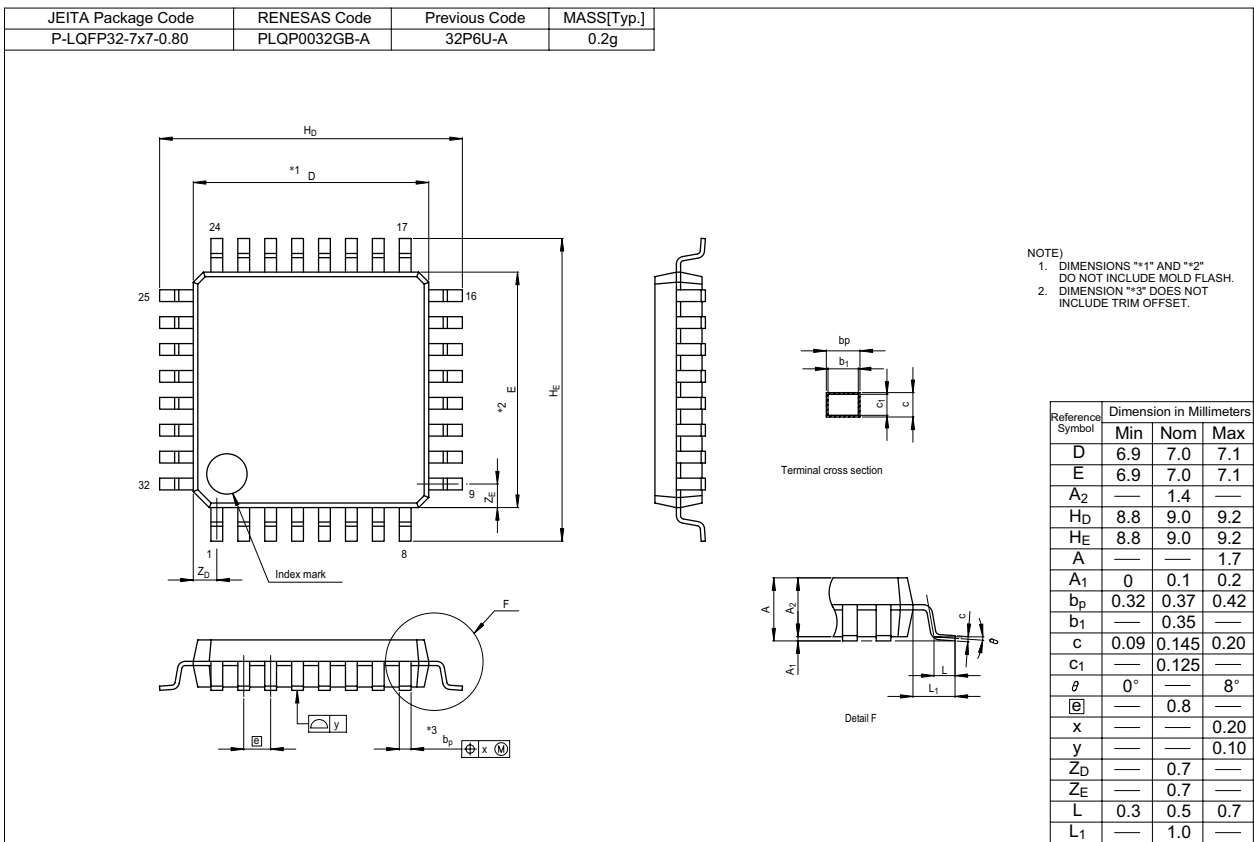


図5.4 VCC=3V時のタイミング

外形寸法図



## 改訂記録

## R8C/12 グループデータシート

Rev.	発行日	改訂内容	
		ページ	ポイント
0.10	2003.10.28	-	初版発行
0.20	2003.11.14	2 6 13 19 23	表 1.1 : 割り込み要因数を修正 表 1.3 : IVcc、アナログ電源入力、CNVss、基準電圧入力の機能説明に追記 0FFFF <sub>16</sub> 番地を追記 表 5.11 : 注 1、注 2 を変更 表 5.18 : 注 1、注 2 を変更
0.30	2003.12.29	16 17 21	表 5.4、表 5.5 TBD に値記載、規格値変更、項目追加 表 5.7 駆動能力 LOW IOH IOL 表 5.14 駆動能力 LOW IOH IOL
1.00	2004.6.11	全ページ  9 12 13  14 15 16  17  18  21  22  23	用語統一 (統一用語: オンチップオシレータ、ウォッチドッグタイマ、A/D コンバータ) 図 3.1 注 2 を追記 表 4.3 009C <sub>16</sub> 、009D <sub>16</sub> 番地 XX <sub>16</sub> FF <sub>16</sub> に修正 表 4.4 01B3 <sub>16</sub> 番地 0100000X <sub>2</sub> 01000000 <sub>2</sub> に変更 01B7 <sub>16</sub> 番地 XX000001 <sub>2</sub> 00000001 <sub>2</sub> に変更 注 1 に追記 表 5.2 Vcc の規格値 標準を削除 注 3 追記 表 5.3 Vref の規格値を修正 注 4 追記 表 5.4 データ保持時間の規格値を修正 表 5.5 データ保持時間の規格値を修正 表 5.6 注 3 BCLK がスタートを CPU クロックの供給がに修正 表 5.7 VOH 駆動能力 LOW IOL IOH に修正 VOL 測定条件 IOH IOL に修正 駆動能力 HIGH IOH IOL に修正 表 5.8 オンチップオシレータモードの規格値、単位を修正 ウェイトモードの規格値 標準、最大を明示 表 5.14 VOH 駆動能力 LOW IOL IOH に修正 VOL 測定条件 IOH IOL に修正 駆動能力 HIGH IOH IOL に修正 表 5.15 オンチップオシレータモードの規格値、単位を修正 ウェイトモードの規格値 標準、最大を明示 表 5.16 規格値 最小を修正 表 5.20 注 1、注 2 に追記 (最小値の)
1.10	2004.8.27	2	表 1.1 消費電流 TBD (Vcc=3V、ウェイトモード) 標準 35 μA (Vcc=3V、ウェイトモード、周辺クロック停止) に修正 プログラム領域のプログラム、イレーズ回数 100 回 1000 回に変更 動作周囲温度 (オプション) (Dバージョン) に修正 オプションの注釈削除

## 改訂記録

## R8C/12 グループデータシート

Rev.	発行日	改訂内容	
		ページ	ポイント
1.10	2004.8.27	5 6 16	図1.3 IV <sub>cc</sub> に注3を追加 表1.3 IV <sub>cc</sub> に「内部電源を安定化させるための端子です。」、「V <sub>cc</sub> に接続しないでください。」を追記 表5.4 プログラム、イレーズ回数 最小値 100 1000に変更 表5.5 注2の3行目 (n = 100、10000) (n = 1000、10000)に変更、 注4 「バイトプログラム時間、ブロックイレーズ時間」 「バイトプログラム時間」に修正
1.20	2005.4.27	4 5 10 12 15 16 17 19 21 27	表1.2、図1.2 パッケージ型名を変更 開発中表記をを削除 図1.3 パッケージ型名を変更 表 4.1 000F <sub>16</sub> 番地 000XXXXX <sub>2</sub> 00011111 <sub>2</sub> に修正 表 4.3 009C <sub>16</sub> 番地、009D <sub>16</sub> 番地 00 <sub>16</sub> 、00 <sub>16</sub> に修正 表 5.3 f(XIN)を削除 注3を一部修正 V <sub>cc</sub> AV <sub>cc</sub> 表 5.4、5.5 イレーズサスペンドリクエスト間隔を追記 表 5.6 td(P-R) 規格値、単位を追記/変更 表 5.7 P <sub>10</sub> ~ P <sub>17</sub> 測定条件、規格値、単位を追記/変更 ヒステリシスに P <sub>45</sub> を追加 表 5.13 注1、注2に一部追記 表 5.14 ヒステリシスに P <sub>45</sub> を追加 外形寸法図を変更
1.30	2006.2.13	16 17 19 23	表5.4 フラッシュメモリ(プログラムROM)の電気的特性 注7追記 「Topr」 「周囲温度」 バイトプログラム時間、ブロックイレーズ時間の測定条件 削除 表5.5 フラッシュメモリ(データフラッシュ ブロックA、ブロックB)の電気的 特性 注9追記 「Topr」 「周囲温度」 バイトプログラム時間、ブロックイレーズ時間の測定条件 削除 表5.8 電気的特性(2) [V <sub>cc</sub> = 5 V] 測定条件、ストップモード「Topr = 25」を追記 表5.15 電気的特性(4) [V <sub>cc</sub> = 3 V] 測定条件、ストップモード「Topr = 25」を追記

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。



営業お問合せ窓口  
株式会社ルネサス販売

<http://www.renesas.com>

本		社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
京	支	社	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西	支	社	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
東	支	社	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	支	店	〒970-8026	いわき市平小太郎町4-9 (平小太郎ビル)	(0246) 22-3222
茨	支	店	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	支	店	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	支	社	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	支	社	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路ブレイス)	(052) 249-3330
関	支	社	〒541-0044	大阪府中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	支	社	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	支	店	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
鳥	支	店	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九	支	社	〒812-0011	福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F)	(092) 481-7695

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：コンタクトセンタ E-Mail: [csc@renesas.com](mailto:csc@renesas.com)