

# RAA23021x

R18DS0012JJ0102

Rev.1.02

2014.07.23

## 5.5V Input, 3A, Step-Down DC/DC Converter + LDO

### 概要

RAA23021x は、高効率の同期整流型降圧 DC/DC コンバータです。超低消費モードを備えた LDO(Low Drop-Out)レギュレータを内蔵しています。

### 特長

- **DC/DC コンバータ (ch1)**
  - 同期整流型降圧回路
  - Power MOSFET 内蔵
  - 出力電圧固定 (外部抵抗設定品もあり)
  - 位相補償回路内蔵
  - 動作周波数: 1MHz (固定)
  - タイマ・ラッチ式短絡保護回路内蔵 (ディレイ時間固定)
  - 100%デューティ動作可能
- **LDO (ch2)**
  - 500mA 出力
  - 過電流保護回路内蔵 (フの字型)
  - 超低消費モード内蔵 (Typ. 25uA)
- **全体**
  - 起動シーケンス内蔵
  - デジタルソフトスタート内蔵 (2ms 固定)
  - 放電回路内蔵
  - パワーグッド機能内蔵
  - タイマ・ラッチ式過熱保護回路内蔵 (シャットダウン温度: 150°C 以上)
  - 復帰式低電圧誤動作防止回路内蔵

### アプリケーション

- 通信機器
- 産業・ビル機器
- 民生機器
- スマートメーター
  - その他、MCU, ASIC, FPGA 周辺等

### オーダー情報

型名	パッケージ	梱包形態
RAA230214GSB#HA0	20-pin HTSSOP	エンボステーピング
RAA230215GSB#HA0		2,500 個 / リール

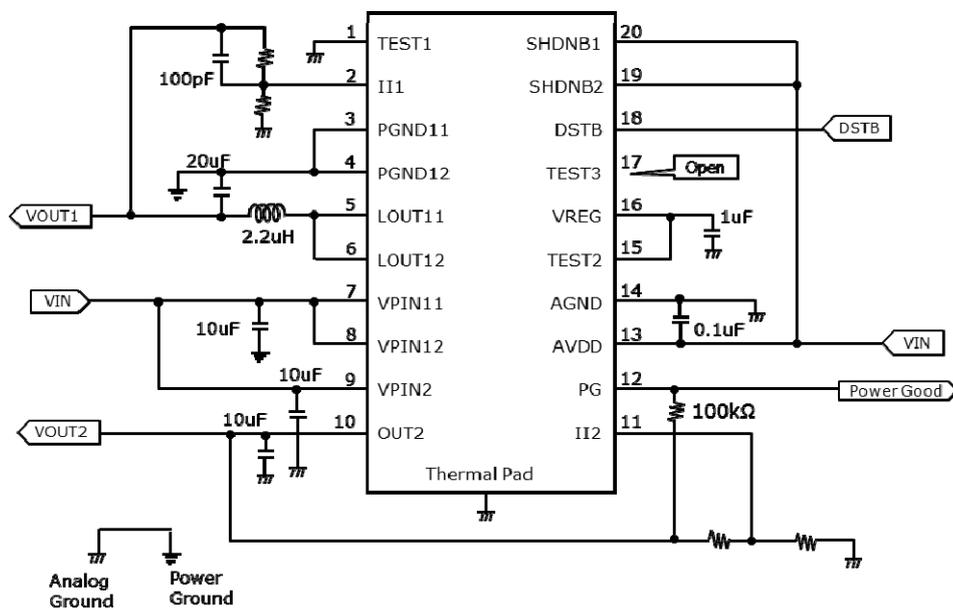
【注】本製品の品質水準は「標準水準」であり、以下に示す用途に製品が使用されることを意図しております。

コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、  
産業用ロボット等

### 製品構成

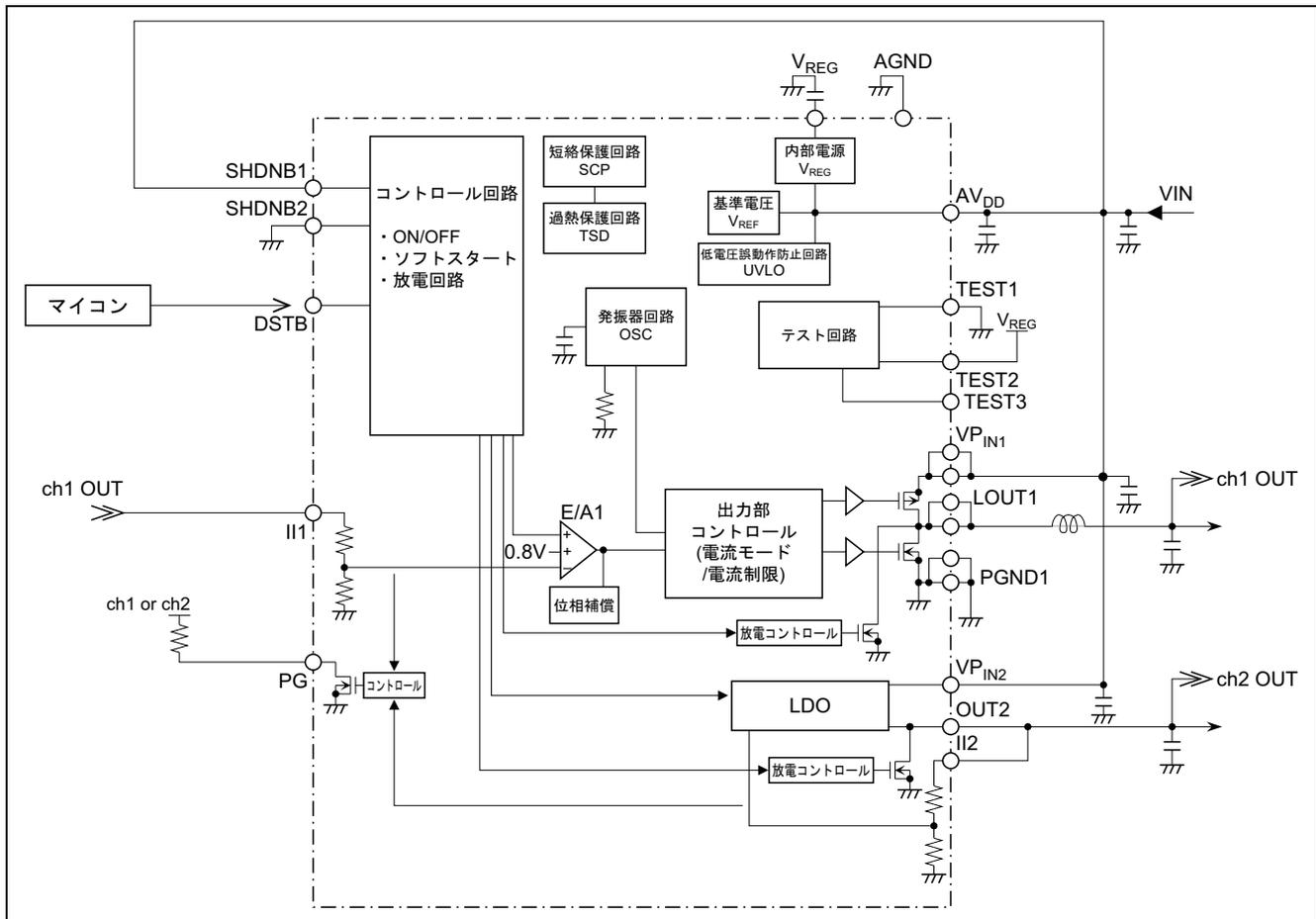
品名	出力	入力電圧	出力電圧		最大出力電流	スイッチング 周波数	パッケージ
			ch1	ch2			
RAA230214GSB	ch1:DC/DC (降圧 電流モード制御) ch2:LDO	3.0 V to 5.5 V	3.3	3.3	ch1:3 A ch2:0.5 A	1 MHz (fixed)	20-pin HTSSOP
RAA230215GSB			0.9 V to VIN×0.8 (各 ch 独立に 外部抵抗で設定)				

### 回路例 (RAA230215GSB)

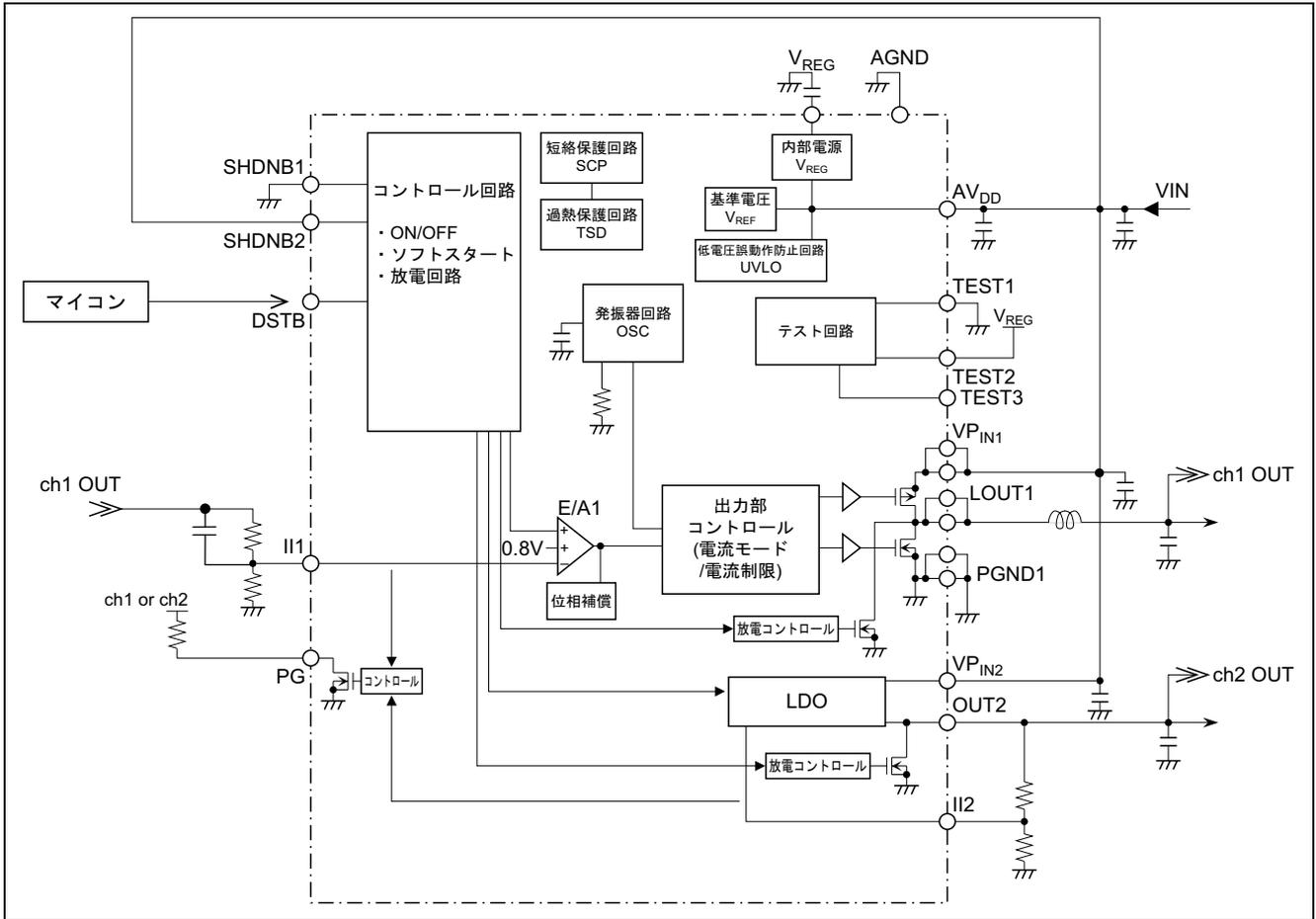


## ブロック図

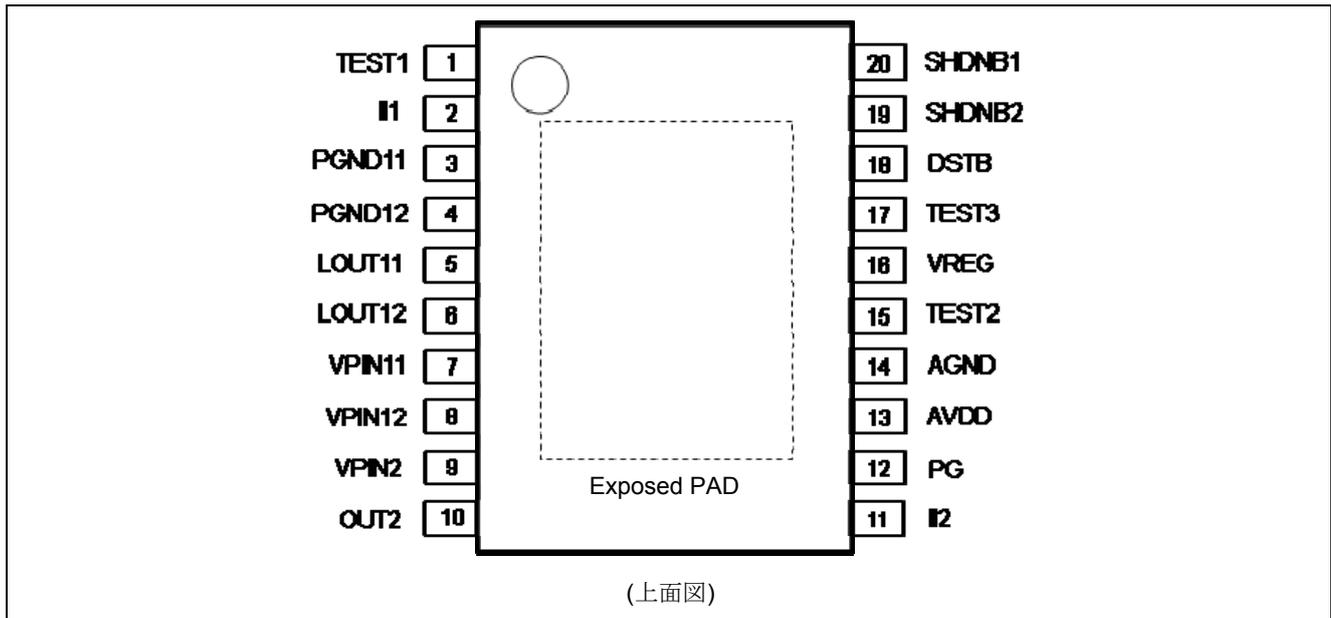
ch1/ch2 出力電圧設定抵抗内蔵、シーケンスパターン 1 (ch1→ch2 の順に起動)



ch1/ch2 出力電圧外部抵抗設定、シーケンスパターン 2 (ch2→ch1 の順に起動)



## 端子接続図



## 端子機能一覧

端子番号	端子名	入出力	機能
1	TEST1	—	テスト端子 1 (AGND 接続)
2	II1	入力	ch1 のフィードバック入力
3	PGND11	グラウンド	パワー・グラウンド
4	PGND12	グラウンド	パワー・グラウンド
5	LOUT11	出力	ch1 のインダクタ接続 1
6	LOUT12	出力	ch1 のインダクタ接続 2
7	VPIN11	電源	ch1 の出力段用電源入力 1
8	VPIN12	電源	ch1 の出力段用電源入力 2
9	VPIN2	電源	ch2 の電源入力
10	OUT2	出力	ch2 の出力
11	II2	入力	ch2 のフィードバック入力
12	PG	出力	パワー・グッド信号出力端子 (オープン・ドレイン)
13	AVDD	電源	アナログ部電源
14	AGND	グラウンド	アナログ・グラウンド
15	TEST2	—	テスト端子 2 (VREG 接続)
16	VREG	出力	内部電源出力 (1uF の容量を接続)
17	TEST3	—	テスト端子 3 (オープン)
18	DSTB	入力	IC 軽負荷モード動作設定
19	SHDNB2	入力	ON/OFF 制御端子 2
20	SHDNB1	入力	ON/OFF 制御端子 1

## 絶対最大定格

(特記なき場合、 $T_A = 25^\circ\text{C}$ )

項目	記号	定格値	単位	条件
アナログ電源電圧( $AV_{DD}$ 端子)	$AV_{DD}$	-0.5~+6.5	V	$AV_{DD}$
$VP_{IN}$ 端子印加電圧	$VP_{IN}$	-0.5~+6.5	V	$VP_{IN11}$ , $VP_{IN12}$ , $VP_{IN2}$
SHDNB 端子印加電圧	$V_{SHDNB}$	-0.5~+6.5	V	SHDNB1, SHDNB2
DSTB 端子印加電圧	$V_{DSTB}$	-0.5~+6.5	V	DSTB
PG 端子印加電圧	$V_{PG}$	-0.5~+6.5	V	PG
II 端子印加電圧	$V_{II}$	-0.5~+6.5	V	II1, II2
$VP_{IN11}+VP_{IN12}$ 端子シンク電流(ピーク)	$IP_{IN1(peak)-}$	3500	mA	$VP_{IN11}+VP_{IN12}$
LOUT11+LOUT12 端子出力ソース電流(ピーク)	$I_{LO1(peak)+}$	3500	mA	LOUT11, LOUT12
$VP_{IN2}$ 端子シンク電流(DC)	$IP_{IN2(DC)-}$	500	mA	$VP_{IN2}$
OUT2 端子出力ソース電流(DC)	$I_{O2(DC)+}$	500	mA	OUT2
LOUT11+LOUT12, OUT2 端子出力シンク電流(DC)	$I_{LO1,O2(DC)-}$	100	mA	放電回路動作時
全損失	$P_T$	3400 <sup>*1</sup>	mW	$T_A \leq +25^\circ\text{C}$
動作周囲温度	$T_A$	-40~+85	$^\circ\text{C}$	
接合温度	$T_J$	-40~+150	$^\circ\text{C}$	
保存温度	$T_{stg}$	-55~+150	$^\circ\text{C}$	

【注】 \*1  $T_A \leq +25^\circ\text{C}$  の値です。 $T_A > +25^\circ\text{C}$  では $-34\text{mW}/^\circ\text{C}$  でディレーティングしてください。

基板仕様：ガラスエポキシ 4 層基板、76.2mm x 114.3mm x 1.664mm

1 層,4 層：0.070mm 厚・銅箔 50% 2 層,3 層：0.035mm 厚・銅箔 95%

Exposed PAD 接続あり

注意 各項目のうち 1 項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で製品をご使用ください。

## 推奨動作条件

(特記なき場合、 $T_A = 25^\circ\text{C}$ )

項目	記号	Min	Typ	Max	単位	条件
アナログ電源電圧 ( $AV_{DD}$ 端子)	$AV_{DD}$	3.0	5.0	5.5	V	$AV_{DD}$
$VP_{IN}$ 端子印加電圧	$VP_{IN}$	—	$AV_{DD}$	—	V	$VP_{IN11}$ , $VP_{IN12}$ , $VP_{IN2}$
SHDNB 端子印加電圧	$V_{SHDNB}$	0	—	$AV_{DD}$	V	SHDNB1, SHDNB2
DSTB 端子印加電圧	$V_{DSTB}$	0	—	$AV_{DD}$	V	DSTB
PG 端子印加電圧	$V_{PG}$	0	—	$AV_{DD}$	V	PG
II 端子印加電圧	$V_{II}$	0	—	$AV_{DD}$	V	II1, II2
$V_{REG}$ 端子コンデンサ容量	$C_{REG}$	—	1.0	—	$\mu\text{F}$	$V_{REG}$
動作接合温度	$T_{JO}$	-40	—	+125	$^\circ\text{C}$	

## 電気的特性

(特記なき場合、 $T_A = 25^\circ\text{C}$ 、 $AV_{DD} = VP_{IN1} = VP_{IN2} = 5.0\text{V}$ 、 $V_{OUT2} = 3.3\text{V}$ 、 $f_{OSC} = 1\text{MHz}$ 、 $DSTB = L$ )

項目	記号	Min	Typ	Max	単位	測定条件	
全体	スタンバイ電流	$I_{DD(STNBY)}$	—	1	2	$\mu\text{A}$	$AI_{DD} + IP_{IN1} + IP_{IN2}$ SHDNB1 = SHDNB2 = AGND
	回路動作電流 1	$I_{DD1}$	—	1.2	2	$\text{mA}$	$AI_{DD}$ , SHDNB1 = SHDNB2 = $AV_{DD}$ DSTB = GND (通常モード)
	回路動作電流 2	$I_{DD2}$	—	25	45	$\mu\text{A}$	$AI_{DD}$ , SHDNB1 = SHDNB2 = $AV_{DD}$ DSTB = $AV_{DD}$ (超低消費モード)
内部電源部 ( $V_{REG}$ )	内部電源電圧	$V_{REG}$	2.25	2.4	2.55	V	$I_{REG} = 0\text{mA}$
低電圧誤動作防止回路 (UVLO)	立ち上がり時動作開始電圧	$AV_{DD(L-H)}$	2.7	2.9	3.0	V	$AV_{DD}$ 端子電圧を検知
	動作停止電圧	$AV_{DD(H-L)}$	2.6	2.8	3.0	V	$AV_{DD}$ 端子電圧を検知
短絡保護回路 (SCP)	II1 入力検知電圧 (ch1)	$V_{TH(II)1}$	65	75	85	%	II1 端子、出力電圧 or E/A しきい値電圧に対する割合
	遅延時間	$t_{DLY}$	—	10	20	ms	
発振器部	発振周波数	$f_{OSC}$	—	1000	—	$\text{kHz}$	
ソフトスタート部	ソフトスタート時間	$t_{SS}$	0.9	2.0	4.0	ms	ch1, ch2
PWM 部	最大デューティ	$D_{MAX(PWM)}$	—	100	—	%	ch1
出力電圧精度 (抵抗内部時)	ch1 出力電圧精度	$V_{OUT1}$	-2.5	—	+2.5	%	$I_{O1} = 200\text{mA}$ 、抵抗内部時
	ch2 出力電圧精度	$V_{OUT2}$	-1	—	+1	%	$I_{O2} = 10\text{mA}$ 、抵抗内部時
E/A 部 (抵抗外部時)	E/A 1 入力しきい値電圧	$V_{ITH1}$	0.780	0.800	0.820	V	入力オフセット含む、抵抗外部時
	E/A 2 入力しきい値電圧	$V_{ITH2}$	0.792	0.800	0.808	V	入力オフセット含む、抵抗外部時
出力部	P-ch ON 抵抗	$R_{on-p1}$	—	0.15	0.3	$\Omega$	$I_O = 100\text{mA}$
	N-ch ON 抵抗	$R_{on-n1}$	—	0.15	0.3	$\Omega$	$I_O = -100\text{mA}$
放電回路部	ch1 ON 抵抗	$R_{ondc1}$	—	100	200	$\Omega$	ch1, $I_{DC} = 20\text{mA}$
	ch2 ON 抵抗	$R_{ondc2}$	—	200	400	$\Omega$	ch2, $I_{DC} = 20\text{mA}$
シリーズ・レギュレータ部 (ch2・SAVE = AGND: 通常モード時)	入出力間電圧	$V_{DIF2}$	0.5	—	—	V	$I_{O2} = 20\text{mA}$
	入力安定度	$REG_{IN2}$	—	—	50	mV	$I_{O2} = 20\text{mA}$ , $VP_{IN} = 3.0\text{V} \sim 5.5\text{V}$
	負荷安定度	$REG_{L2}$	—	—	50	mV	$I_{O2} = 1\text{mA} \sim 500\text{mA}$
	出力短絡電流	$I_{O2short}$	—	100	—	$\text{mA}$	OUT2=AGND
	ピーク出力電流	$I_{O2peak}$	550	—	—	$\text{mA}$	
シリーズ・レギュレータ部 (ch2・DSTB = $AV_{DD}$ : 超低消費モード時)	入出力間電圧	$V_{DIF2}$	0.5	—	—	V	$I_{O2} = 10\mu\text{A}$
	入力安定度	$REG_{IN2}$	—	—	100	mV	$I_{O2} = 10\mu\text{A}$ , $VP_{IN} = 3.0\text{V} \sim 5.5\text{V}$
	負荷安定度	$REG_{L2}$	—	—	100	mV	$I_{O2} = 10\mu\text{A} \sim 50\text{mA}$

(次頁へ続く)

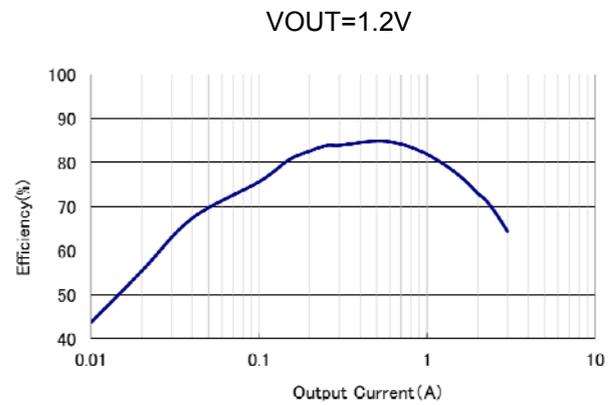
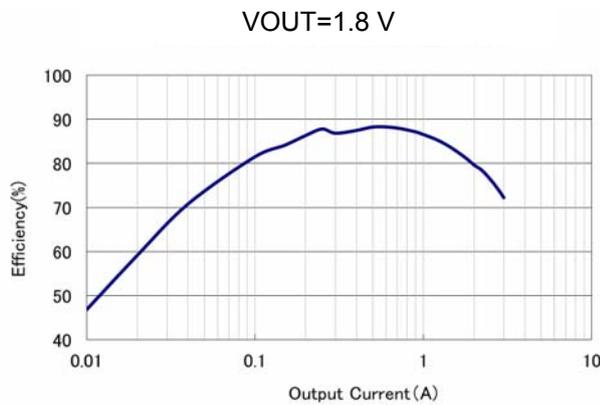
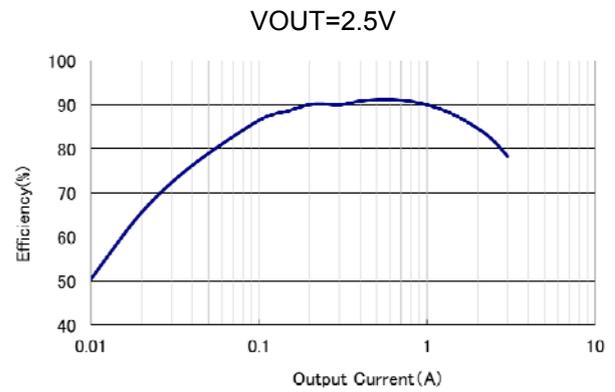
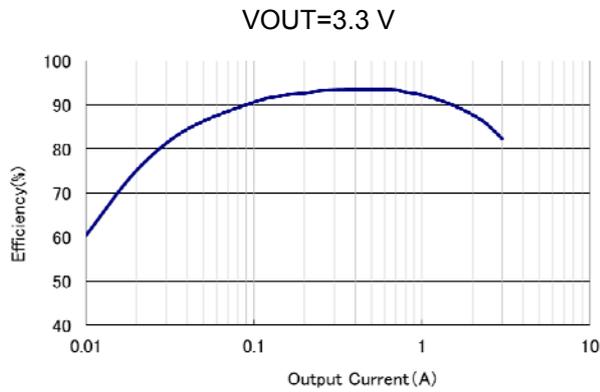
(特記なき場合、 $T_A = 25^\circ\text{C}$ 、 $AV_{DD} = VP_{IN1} = VP_{IN2} = 5.0\text{V}$ 、 $V_{OUT2} = 3.3\text{V}$ 、 $f_{OSC} = 1\text{MHz}$ 、 $DSTB = L$ )

項目	記号	Min	Typ	Max	単位	測定条件	
パワーグッド回路部	スレッシュホールド電圧	$V_{TH(PG)}$	86	90	94	%	PG = "HiZ" → "L"・"L" → "HiZ" 出力電圧に対する割合
	PG 端子出力電圧	$V_{PG}$	—	—	0.1	V	$I_{PG-} = 0.1\text{mA}$
	PG 端子リーク電流	$I_{LEAK-PG}$	—	—	1	$\mu\text{A}$	SHDNB0, SHDNB2 = AGND
	遅延時間	$t_{DLY-PG}$	—	—	2	ms	出力起動を検知してから PG 端子が L → HiZ になるまでの時間
ON/OFF コントロール回路部	スレッシュホールド電圧	$V_{TH}$	0.6	—	1.4	V	SHDNB1, SHDNB2, DSTB

## 標準動作特性

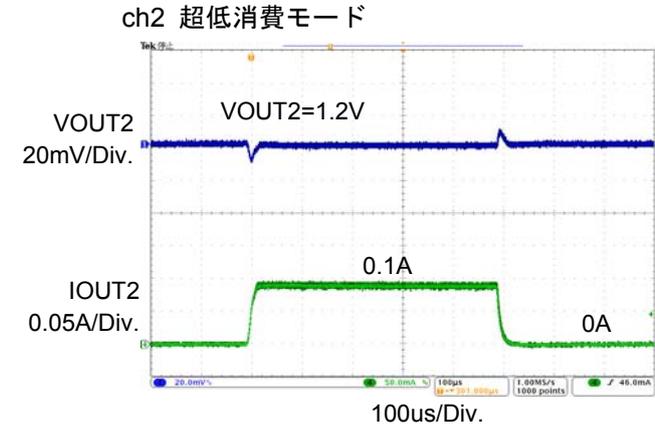
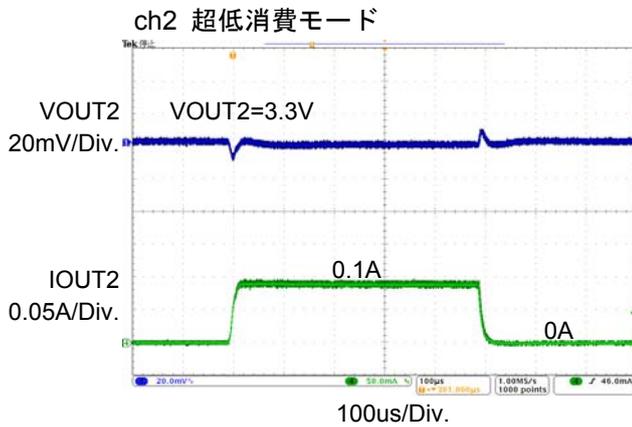
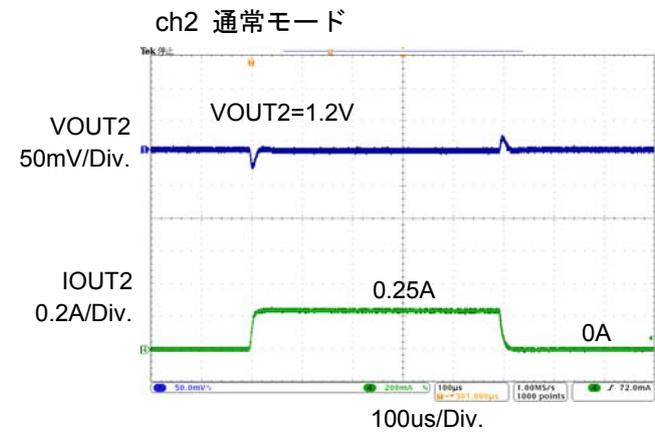
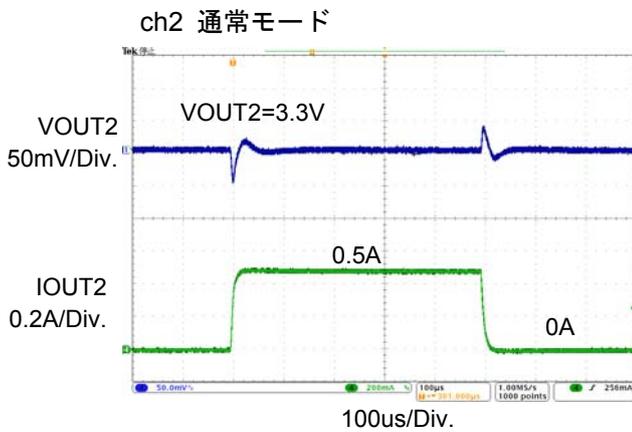
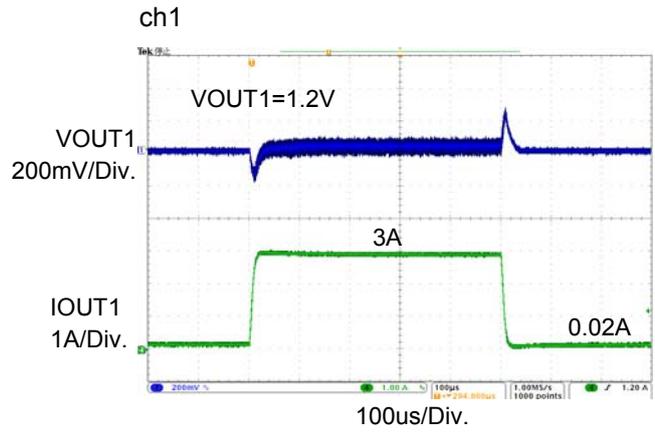
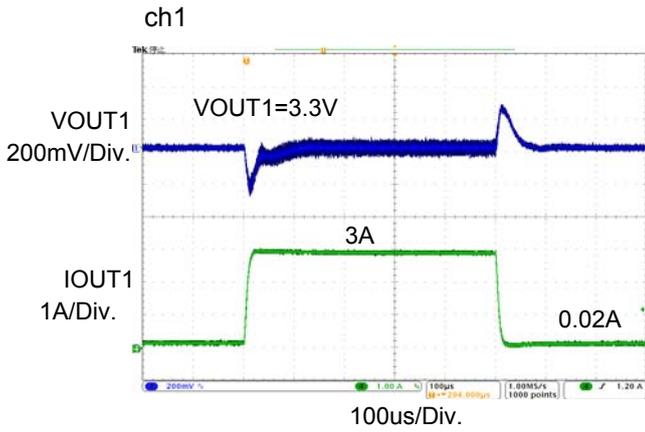
(特記なき場合、 $T_A = 25^\circ\text{C}$ 、 $AV_{DD} = VP_{IN1} = VP_{IN2} = 5.0\text{V}$ )

### ch1 効率 - 出力電流特性

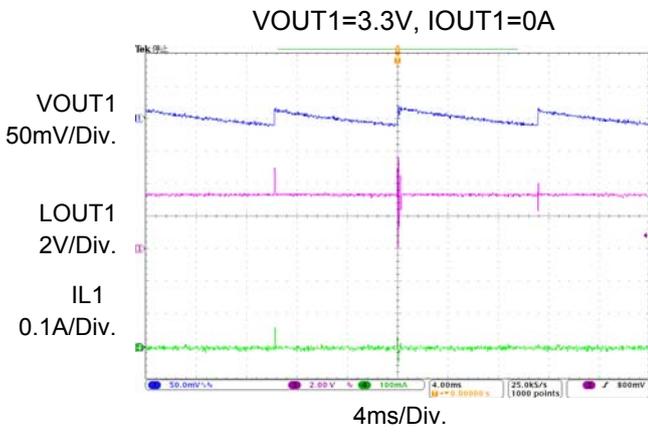
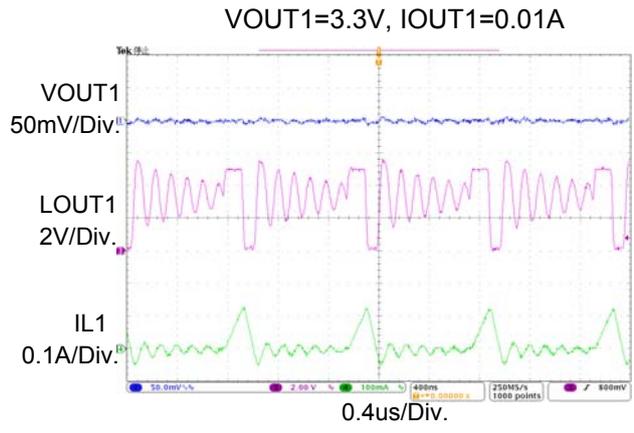
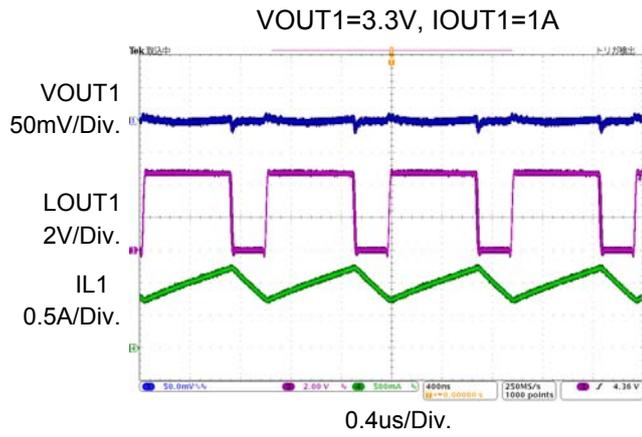


負荷応答特性

TA = 25°C, VIN = 5V, L1 = 2.2uH, CIN1 = CIN2 = 10uF, COUT1 = 20uF, COUT2 = 10uF

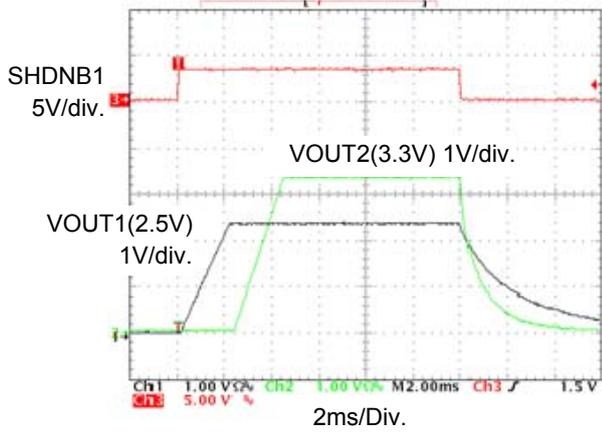


ch1 動作波形

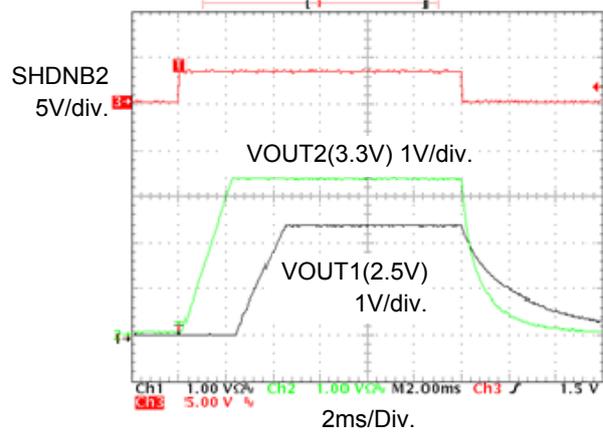


起動波形・終了波形

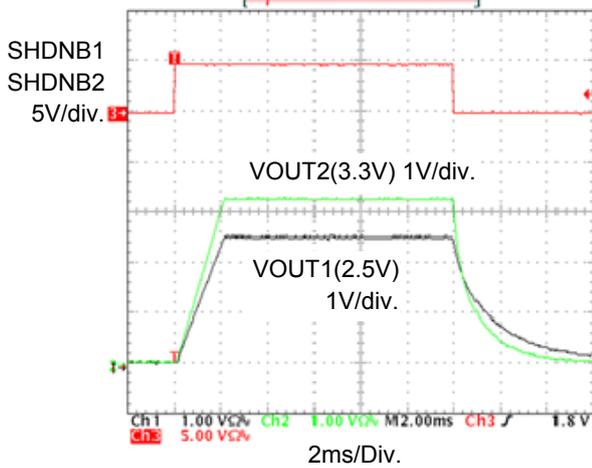
SHDNB1 のみオン



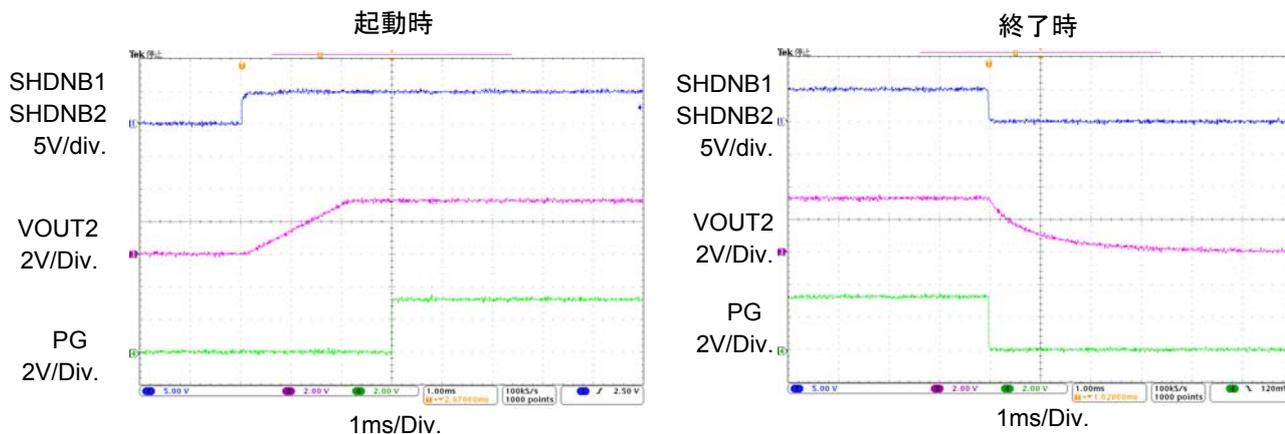
SHDNB2 のみオン



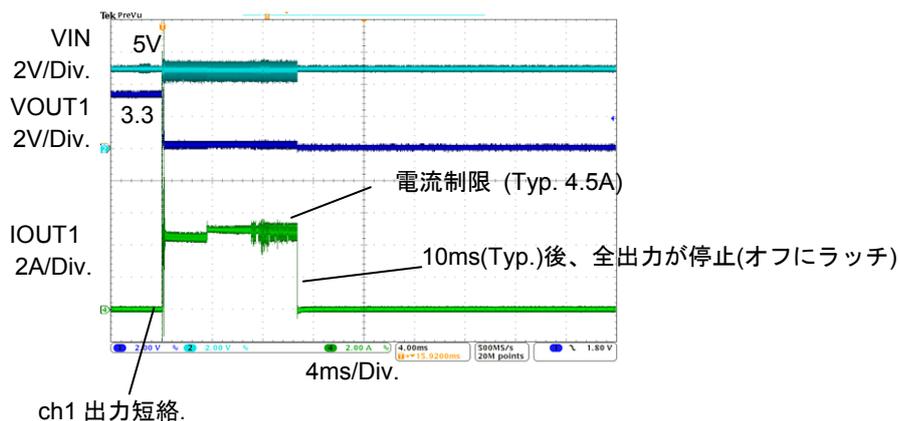
SHDNB1, SHDNB2 同時オン



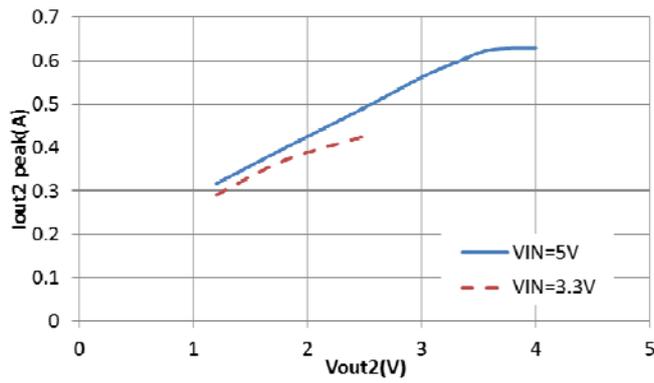
パワーグッド波形 (PG 端子を ch2 出力=3.3V にプルアップ)



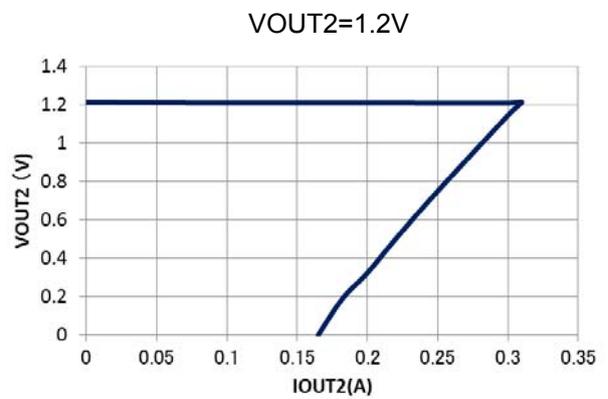
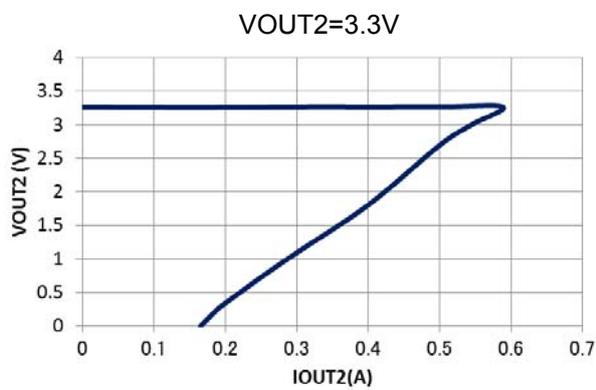
短絡保護波形



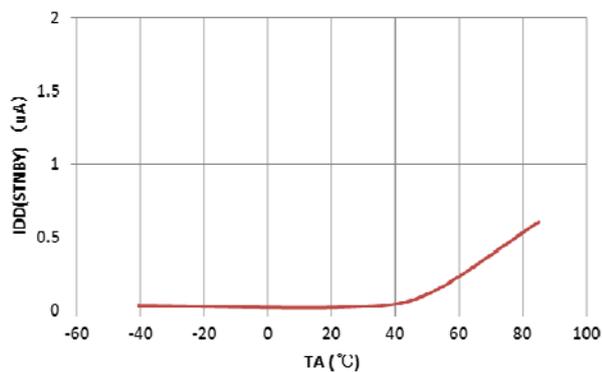
ch2 ピーク出力電流 - 出力電圧特性 (VIN=5.0V)



ch2 出力電圧 - 出力電流特性 (VIN=5.0V)



スタンバイ電流 vs. 動作周囲温度



**放熱特性**

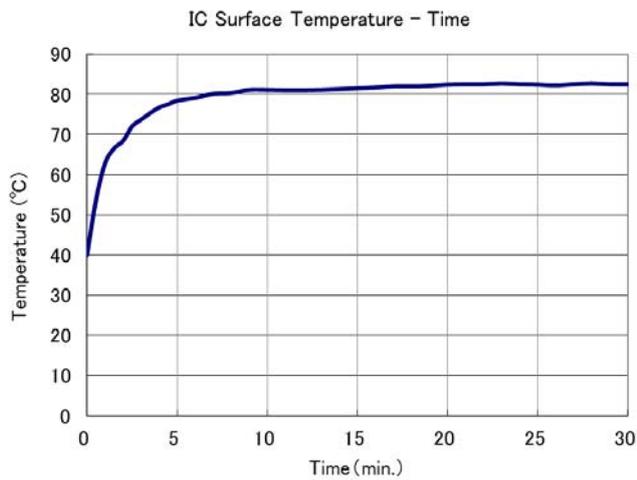
ch 1、ch2 同時動作

VIN=5V

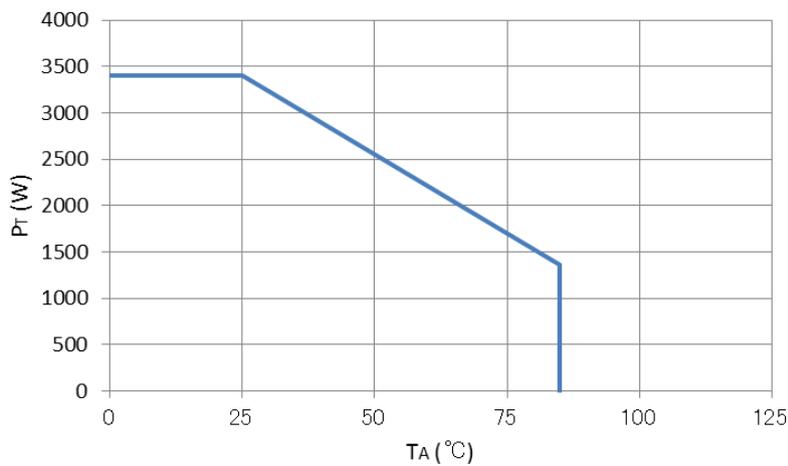
ch1:3.3V, 2A ch2 : 1.8V, 0.3A

T<sub>A</sub> = 25°C

ルネサス評価ボード上で測定

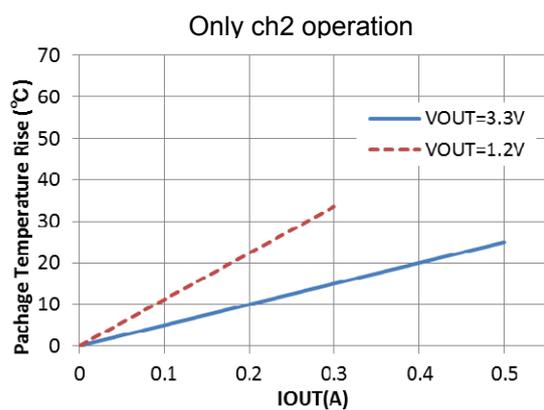
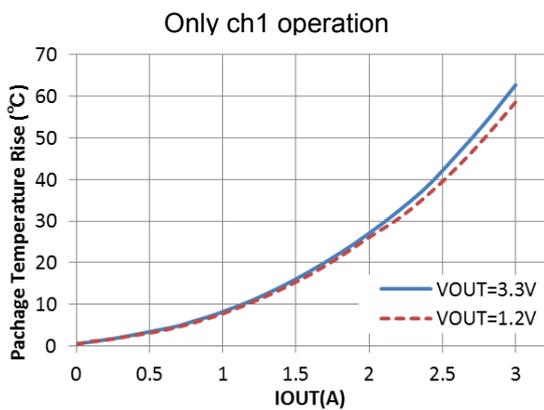


**熱低減曲線**



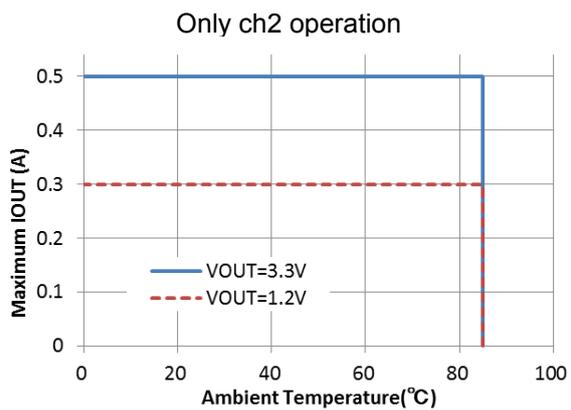
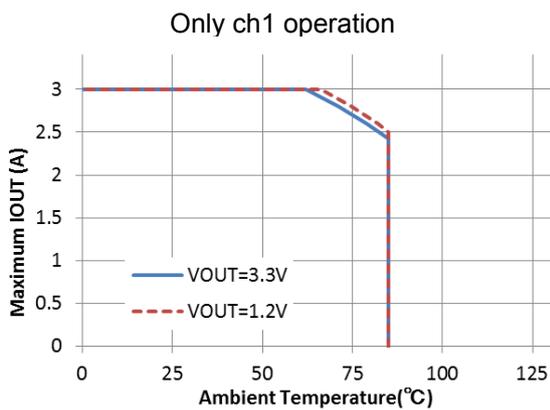
パッケージ温度上昇 vs. 出力電流

VIN=5.0V



最大出力電流 vs. 動作周囲温度

VIN=5.0V



【注】 ch1、ch2 同時動作時のパッケージ温度を見積もる際には、これらのデータを参考にしてください。

## コントロール部

### SHDNB1, SHDNB2: ON/OFF 設定モード

SHDNB1	SHDNB2	ch1	ch2
L	L	OFF	OFF
H	L	起動時: ch1→ch2 の順で ON 終了時: ch1・ch2 同時 OFF	
L	H	起動時: ch2→ch1 の順で ON 終了時: ch1・ch2 同時 OFF	
H	H	起動時: ch1・ch2 同時 ON 終了時: ch1・ch2 同時 OFF	

【注】 L: ロウ・レベル、H: ハイ・レベル

OFF: 回路スタンバイ状態、ON: 回路動作状態

SHDNB1、SHDNB2 両方 H の場合、どちらか一方を L にしても IC は動作を継続します。両方 L にすると停止します。

### DSTB: IC 超低消費モード動作設定

DSTB	IC 動作
L	通常モード
H	超低消費モード (ch1・停止、ch2・動作)

【注】 L: ロウ・レベル、H: ハイ・レベル

## 出力状態

V<sub>REG</sub> 端子状態

SHDNB1	SHDNB2	DSTB	V <sub>REG</sub>
L	L	L or H	AGND
H	L	L	2.4V
L	H		
H	H		
H	L	H	AGND
L	H		
H	H		

【注】 L: ロウ・レベル、H: ハイ・レベル

## ch1, ch2 出力端子状態

ch1・ch2 状態	ch1	ch2
		LOUT1
停止時	PGND (放電回路・オン) <sup>*1</sup>	AGND (放電回路・オン)
動作時	パルス (V <sub>PIN1</sub> or PGND)	設定電圧

【注】 \*1 超低消費モード時、ch1は停止するため、ch1放電回路はオンします。

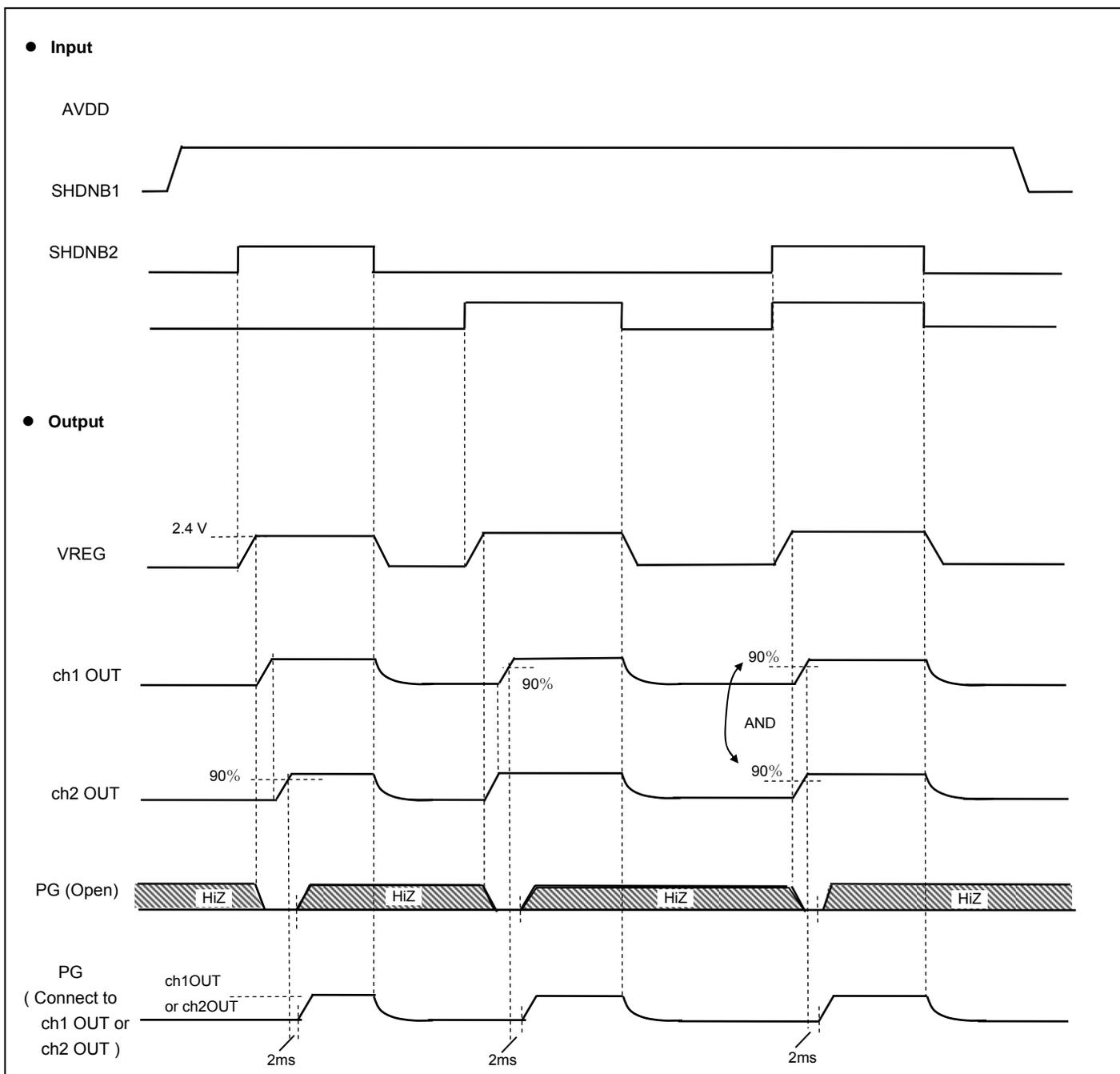
## PG 端子状態 (ch1・ch2 出力を検知)

IC 動作状態			PG 出力状態
SHDNB 端子	DSTB 端子	ch1・ch2 出力状態	
SHDNB1 = L SHDNB2 = L	L or H	停止	HiZ
SHDNB1 = H or SHDNB2 = H	L	ch1・ch2 いずれかの出力電圧が設定電圧の 90%未満	L
		ch1・ch2 両方の出力電圧が設定電圧の 90%以上	HiZ
	H	ch1: 停止 ch2: 動作 (出力電圧が設定電圧の 90%以上・90%未満、いずれの場合も)	HiZ

【注】 L: ロウ・レベル、H: ハイ・レベル、HiZ: ハイ・インピーダンス

注意 起動時、ch1・ch2 両方の 90%以上を検知してから HiZになるまで、2ms 以下の遅延時間があります。  
 パワーグッド機能を使用する場合は、PG 端子を ch1 または ch2 出力電圧にプルアップしてください。  
 プルアップ抵抗の推奨値は 100kΩ です。

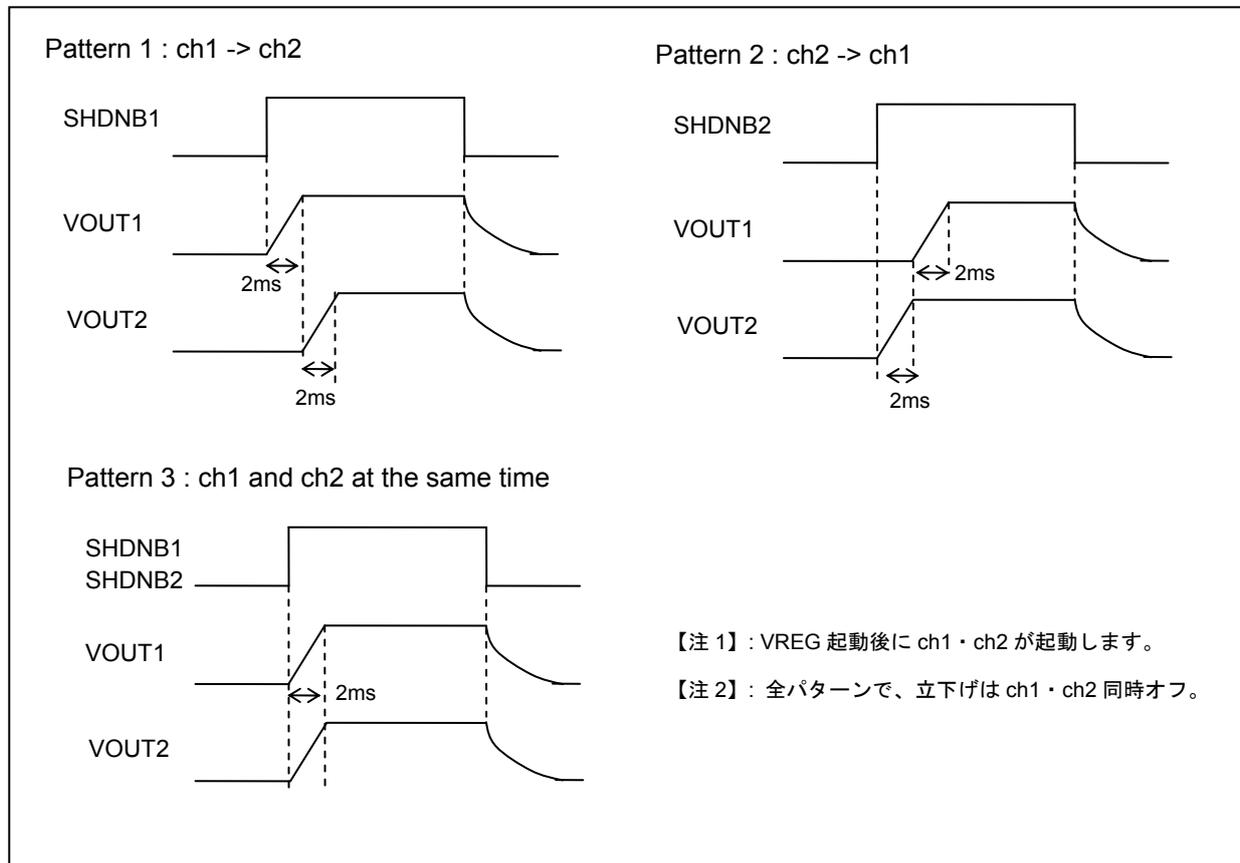
タイミング・チャート



## 動作説明 (概要)

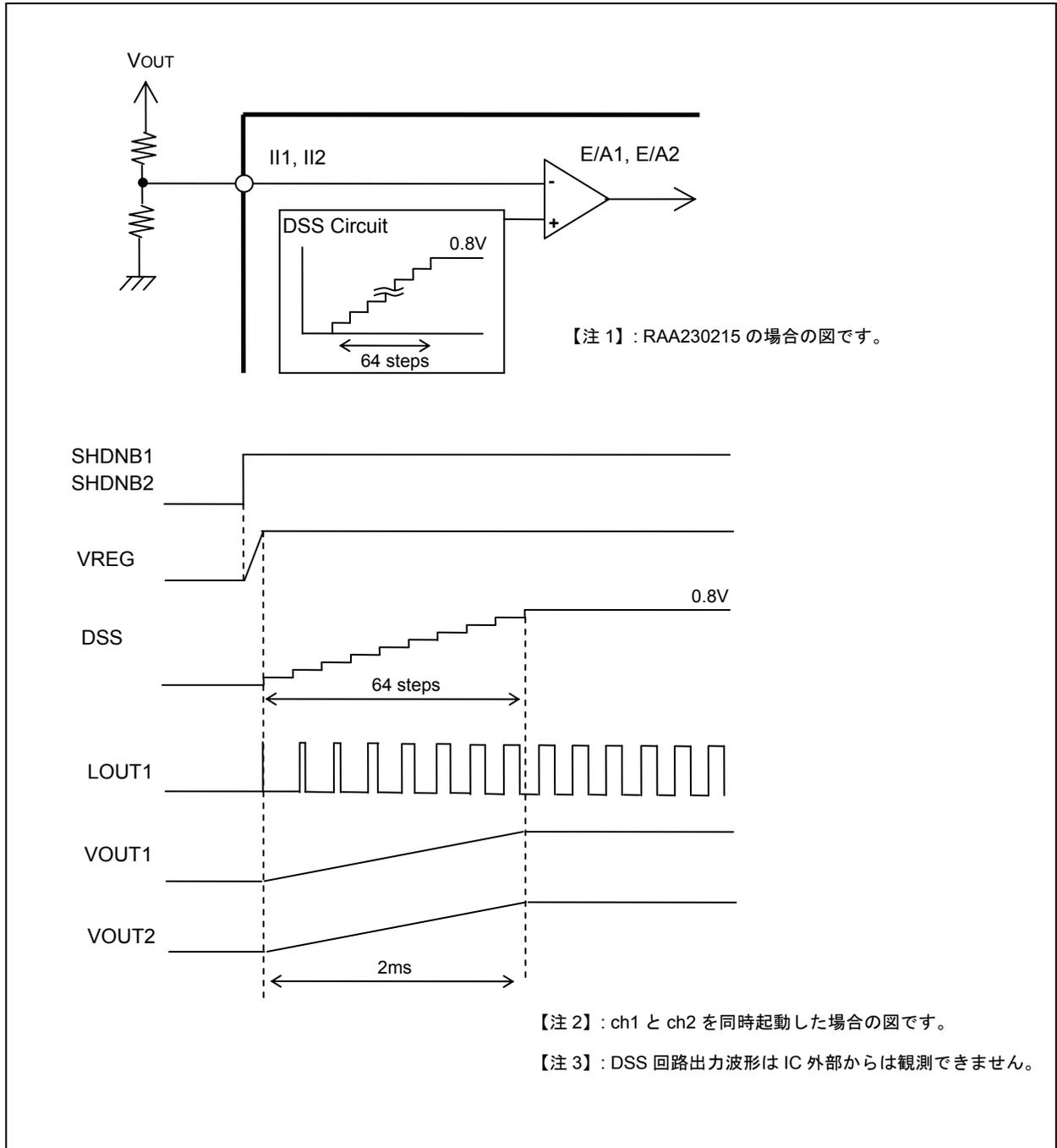
### 起動シーケンス

RAA23021x は 3 パターンの起動シーケンスを内蔵しています。これにより、外付け部品や回路を追加することなく起動シーケンスを実現できます。



ソフトスタート

起動時のラッシュ電流と出力電圧のオーバーシュートを防ぐため、RAA23021xにはソフトスタート回路が内蔵されており、傾斜を持たせて出力電圧を起動させています。ソフトスタート時間はch1、ch2、両方とも2ms(Typ.)に固定されており、外付け部品は不要です。ソフトスタートは、デジタルソフトスタート(DSS)回路で発生する64段階で上昇する電圧でエラーアンプの入力しきい値電圧を徐々に上げていくことで実現しています。

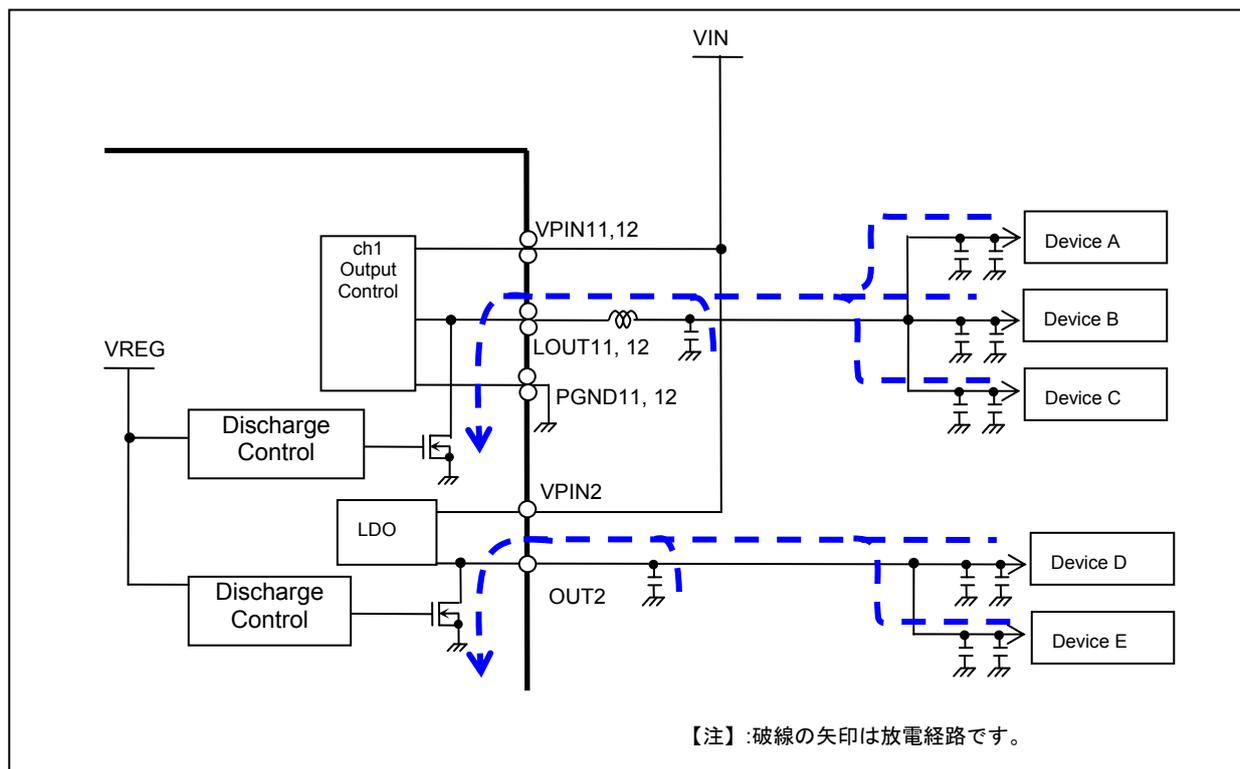


## 放電回路

RAA23021x の ch1、ch2 両方に放電回路が内蔵されており、外付け MOSFET を追加することなく急速放電が可能です。両方の SHDNB 端子をロウ・レベルにすると、ch1 と ch2 の放電回路が同時にオンし、それぞれ LOUT1 端子、OUT2 端子を通して、各出力に接続される全ての容量を放電します。

放電回路は VREG によってコントロールされており、VREG 電圧が低下すると、放電回路をオンし続けるための電圧がなくなるため、放電回路オフします。VREG は AVDD から生成されますが、AVDD 端子電圧が低下しても VREG 端子に接続された容量が放電されるまでには 100ms 以上かかります。従い、SHDNB 端子を AVDD 端子に接続し、AVDD 端子電圧が低下した場合でも、VREG は放電回路をオンさせるのに十分な電圧をしばらく維持するため、ch1、ch2 出力電圧は急速放電されます。

放電時間の計算方法は、30 ページをご覧ください。



## パワーグッド

パワーグッド端子はオープンドレイン出力であり、抵抗を通してプルアップが必要です。(推奨プルアップ抵抗：100k $\Omega$ )。ch1、ch2 両方のフィードバック電圧、つまり出力電圧が 90%を超えると、PG 端子はハイ・インピーダンス(HiZ)になるため、プルアップしているとハイ・レベルになります。ch1、ch2 いずれかの出力電圧が 90%を下回ると、PG 端子はロウ・レベルになります。PG 回路は VREG により制御されており、両方の SHDNB 端子をロウ・レベルにすると VREG も停止するため、PG 端子は HiZ になります。したがって、PG 端子を AVDD にプルアップすると、RAA23021x 停止時にもハイ・レベルが維持されてしまうため、PG 端子は ch1 または ch2 の出力にプルアップされる必要があります。

パワーグッド機能は、他デバイスへのシーケンス信号として使用できます。

## 保護回路一覧

保護回路	機能	動作状態		解除方法
		共通回路 (V <sub>REG</sub> , OSC 等)	出力	
短絡保護回路 (SCP) ch1 のみ	短絡状態などによる各電源回路の出力電圧低下を検知 (タイマ・ラッチ方式)	動作	全 ch 停止 (オフにラッチ)	SHDNB1・SHDNB2 を L に する or AV <sub>DD</sub> を動作停止電圧 (2.8V) 以下にする
過熱保護回路 (TSD)	IC 内部の温度上昇を検知 (150°C 以上) (タイマ・ラッチ方式)	動作	全 ch 停止 (オフにラッチ)	AV <sub>DD</sub> を動作停止電圧 (2.8V) 以下にする
過電流保護 (OCP) ch2 のみ	過電流状態を検知	動作	ch2 出力低下 (ch1 は動作)	過電流状態を解除する
低電圧誤動作防止保護回路 (UVLO)	電源電圧 AV <sub>DD</sub> の出力電圧 低下を検知	動作 <sup>*1</sup>	全 ch 停止	AV <sub>DD</sub> を動作開始電圧 (2.9V) 以上にする

【注】 L: ロウ・レベル

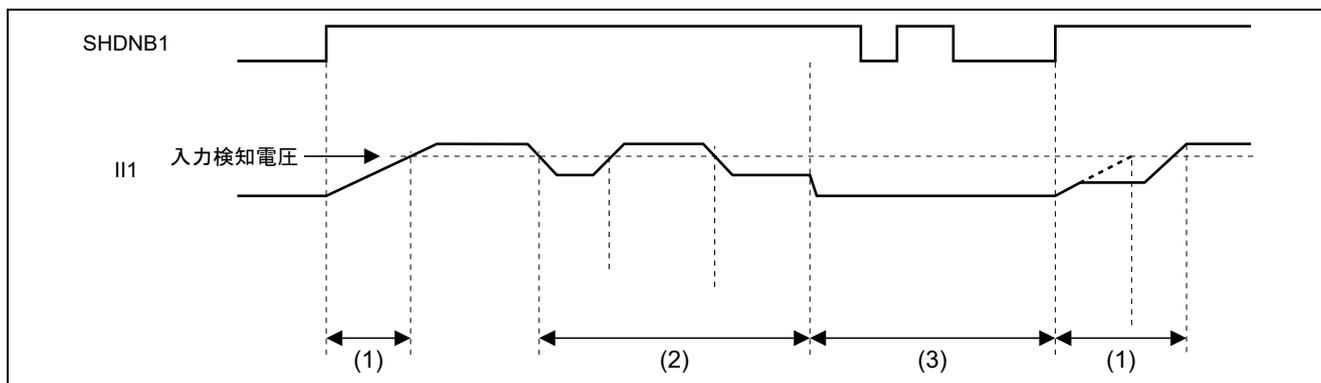
\*1 AV<sub>DD</sub> が V<sub>REG</sub> 以下になると共通部が停止します。  
超低消費モード時は、上記の保護回路は動作しません。

## 短絡保護回路 (ch1)

ch1 の出力電圧が低下すると、出力をフィードバックしている E/A の反転入力端子電圧(II1 端子電圧)も低下します。II1 端子電圧が短絡保護回路部の入力検知電圧 (出力電圧の 75%以下) 以下になると、タイマ回路が動作し、10ms(Typ.)後に全 ch の出力を停止 (オフにラッチ) します。このとき、共通回路 (内部電源部、発振器部など) は動作を継続します。

短絡保護回路が働いた場合、SHDNB1 端子・SHDNB2 端子をハイからロウにするか、電源電圧 ( $AV_{DD}$ ) を低電圧誤動作防止回路の動作停止電圧 (2.8V) 以下にすることで、リセットされます。

- タイミング・チャート (ch1 が短絡した場合)



### (1) 起動時

ソフトスタート動作中のチャンネルは、短絡状態を検知しない (短絡保護動作を開始しない)。起動開始からソフトスタート時間が経過すると、短絡状態を検知。

ソフトスタート動作中に短絡した場合、起動開始からソフトスタート時間が経過した後で短絡保護動作を開始。

### (2) 短絡保護動作

短絡状態を検知 (II 端子電圧が入力検知電圧以下・ソフトスタート動作中のチャンネルは除く) すると、タイマ回路が動作し、10ms 後にすべてのチャンネルの出力を停止 (オフにラッチ)。

共通回路 (内部電源部、発振器部など) は動作を継続。

### (3) 短絡保護解除

SHDNB1 端子・SHDNB2 端子両方をハイからロウにするか、電源電圧 ( $AV_{DD}$ ) を低電圧誤動作防止回路の動作停止電圧 (2.8V) 以下にすることで、ラッチ状態をリセット。

### 過熱保護回路 (タイマ・ラッチ式)

本 IC は温度検知回路を内蔵しており、IC 内部の温度が 150°C を越えると短絡保護回路のタイマ回路を動作させ、10ms 後にすべてのチャンネルの出力を停止 (オフにラッチ) します。このとき、共通回路 (内部電源部、発振器部など) は動作を継続します。

過熱保護回路が動作した場合、ラッチ回路をリセットするには、SHDNB1 端子・SHDNB2 端子両方をハイからロウにするか、電源電圧 ( $AV_{DD}$ ) を低電圧誤動作防止回路の動作停止電圧 (2.8V) 以下にすることで、リセットされます。

なお、超低消費モード時は過熱保護回路は動作しません。

### 低電圧誤動作防止回路 (自動復帰式)

#### (1) 低電圧誤動作防止動作

電源電圧 ( $AV_{DD}$ ) が動作停止電圧 (2.8V) 以下になると、すべてのチャンネルの出力を停止します。共通回路は動作を継続します。

#### (2) 出力復帰

$AV_{DD}$  の電圧が立ち上がり時動作開始電圧 (2.9V) 以上に復帰すると、低電圧誤動作防止機能が解除され、出力は自動で再起動します。

低電圧誤動作防止動作中は、SHDNB 端子を操作しても出力電圧は復帰しません。

なお、超低消費モード時は低電圧誤動作防止回路は動作しません。

### 電流制限

ch1 は電流制御方式で動作しており、過電流時、パルスごとに電流を制限します (パルス・バイ・パルス電流制限)。電流センス部で過電流を検知すると電流を制限し、次のサイクルまで Power MOSFET のスイッチング動作を停止します。

電流制限時に過電流状態のチャンネルの出力電圧が低下し、II 端子電圧が II 入力検知電圧を下回った場合、短絡保護回路が保護動作を開始します。

参考値 (特記なき場合、 $T_A = 25^\circ\text{C}$ 、 $AV_{DD} = VP_{IN1} = 5.0\text{V}$ )

項目		記号	Min	Typ	Max	単位	測定条件
電流制限	ch1 電流制限 1	$I_{LIM1\_1}$	—	4.5	—	A	ch1OUT = 3.3V
	ch1 電流制限 2	$I_{LIM1\_2}$	—	4.5	—	A	ch1OUT = 1.2V

【注】 参考値あり、特性規格を保証するものではありません。

### 逆電流防止機能 (ch1)

ch1 には逆電流防止機能が内蔵されており、インダクタ電流の下限が GND 以下になると、出力段のロウサイド Nch-MOSFET をオフさせ、これの寄生ダイオードによって整流します。これにより、軽負荷時の消費電力を低減させることができます。

### 過電流保護回路 (ch2)

ch2 にはフの字型の過電流保護回路が内蔵されており、過電流を検知すると保護動作を開始し、負荷電流を制限します。

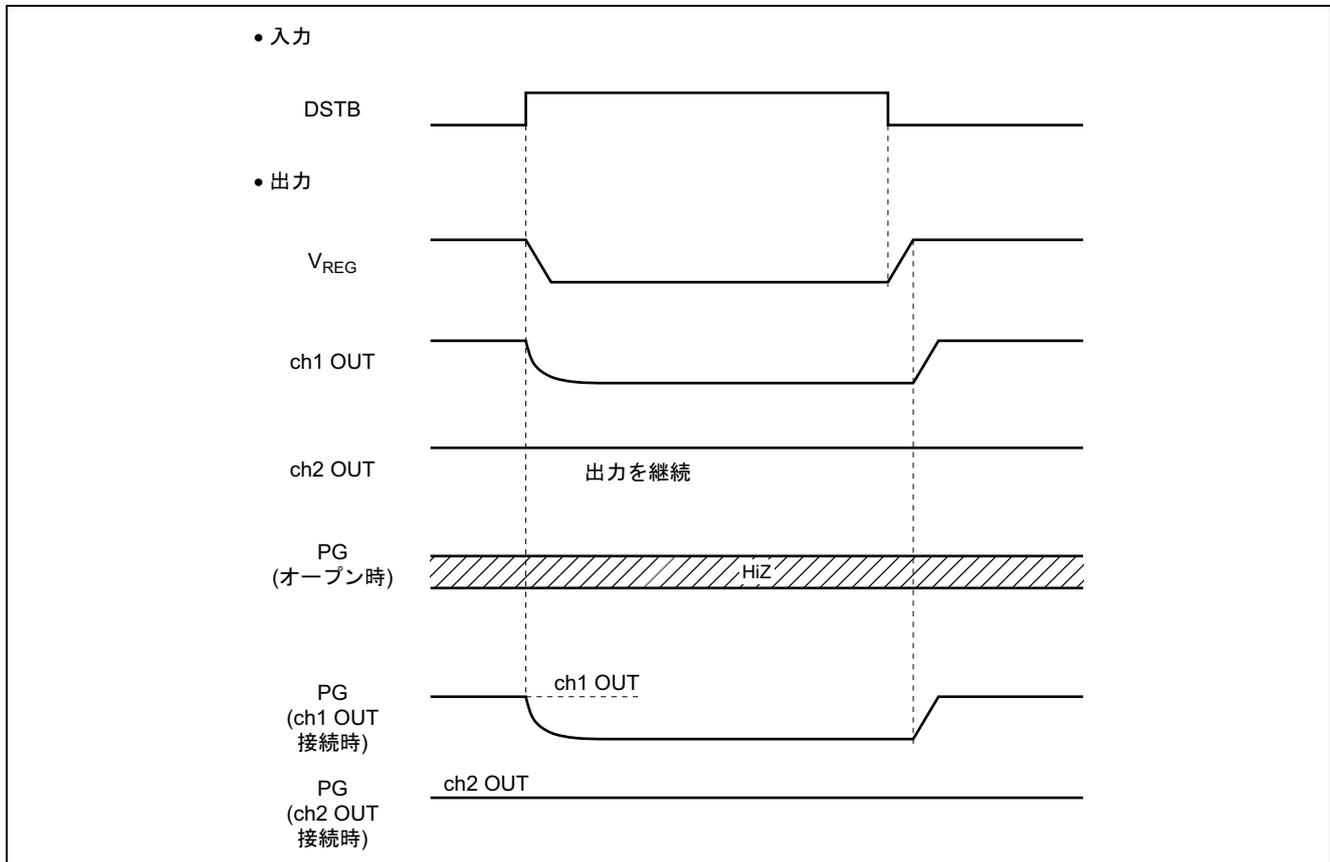
なお、ピーク検知電流は出力電圧により変化し、 $VP_{IN2} = 5\text{V}$ 、 $VO_{UT2} = 3.3\text{V}$  のとき、550mA 以上となります。また、超低消費モード時は過電流保護回路は動作しません。

## 超低消費モード

本ICには超低消費モードが内蔵されています。DSTB端子をハイ・レベルにすると超低消費モードとなり、 $25\mu\text{A}$  (TYP.) の消費電流でch2・LDOを動作させます。このとき、ch1は動作を停止します。DSTB端子をロウ・レベルにすると、通常モードに切り替わり、ch1はソフトスタートがかかりながら起動します。

なお、消費電流を抑えるため、超低消費モード時は各種保護回路は動作しません。

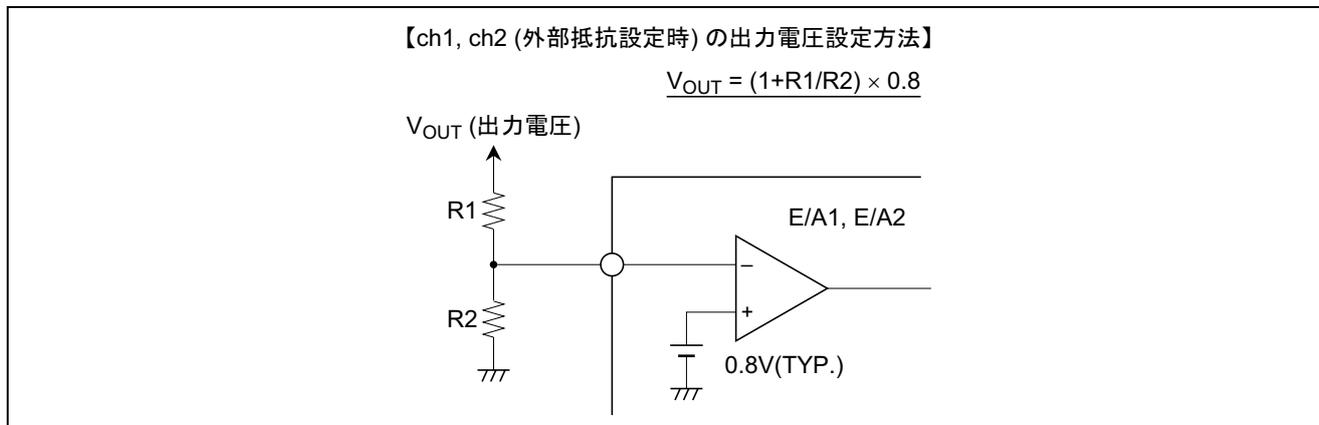
### ● タイミング・チャート



## 設計上のアドバイス

### 出力電圧設定方法 (出力電圧外部抵抗設定の場合)

下図に出力電圧設定方法を示します。出力電圧は図中の式で求められます。



#### 参考値

Vout	0.9V	1.0V	1.05V	1.1V	1.18V	1.2V	1.5V	1.8V	2.5V	3.3V
R1	12k	16k	16k	15k	39k	15k	24k	30k	100k	75k
R2	91k	62k	51k	39k	82k	30k	27k	24k	47k	24k

### 出力電圧の精度 (出力電圧外部抵抗設定の場合)

出力電圧精度は、以下の式で計算できます。

$$V_{OUTACC} = V_{ITHACC} + \frac{(V_{out} - V_{ITH})}{V_{out}} \times 2 \times R_{ACC}$$

$V_{OUTACC}$  : 出力電圧精度 (%)

$V_{ITHACC}$  : E/A 入力しきい値電圧精度 (%)

$V_{OUT}$  : 出力電圧 (V)

$R_{ACC}$  : 外付け出力電圧設定抵抗精度 (%)

なお、ch1、ch2 の出力電圧精度は、それぞれ以下ようになります。

$$V_{OUT1ACC} = 2.5 + \frac{(V_{out} - 0.8)}{V_{out}} \times 2 \times R_{ACC}$$

$$V_{OUT2ACC} = 1 + \frac{(V_{out} - 0.8)}{V_{out}} \times 2 \times R_{ACC}$$

【注】：これらの式には、負荷変動による出力電圧変動は含みません。

**未使用端子処理について**

未使用時の各端子は、以下のように接続してください。

電源・GND 端子は必ず接続してください。

**DSTB 端子未使用時**

端子番号	端子名	接続先
18	DSTB	AGND

**SHDNB1 端子未使用時**

端子番号	端子名	接続先
20	SHDNB1	AGND

**SHDNB2 端子未使用時**

端子番号	端子名	接続先
19	SHDNB2	AGND

**PG 端子未使用時**

端子番号	端子名	接続先
12	PG	AGND

## インダクタの選定

インダクタのリップル電流が  $I_{out(max)}$  の 20~40% に収まる範囲を推奨しています。

リップル電流が大きいとピーク電流も大きくなり、出力リップル電圧の増加・損失の増加を招きます。ただし、リップル電流を小さくしようとするほどインダクタのサイズが大きくなります。

インダクタのリップル電流  $\Delta I_L$  は以下の式で計算できます。

$$\Delta I_L = \frac{(V_{in} - V_{out})}{L} \times \frac{V_{out}}{V_{in}} \times \frac{1}{f_{sw}}$$

ここで、 $f_{sw} = 1\text{MHz}$  です。

また、リップル電流を考慮したピーク電流は、以下の式で表せます。

$$I_{L_{peak}} = I_{OUT(MAX)} + \frac{\Delta I_L}{2}$$

上記で求めたピーク電流よりも大きい飽和電流定格のインダクタを選択してください。

### インダクタ例

ch	Output Current	Inductor	Manufacturer	Inductance (uH)	$I_{TEMP}$ (A)	$I_{SAT}$ (A)	Size (LxWxT, mm)
ch1	less than 1.5A	VLF504012MT-3R3M	TDK	3.3	2.4	2.1	5x4x1.2
		NRS4018T3R3MDGJ	TAIYO YUDEN	3.3	2	2.3	4x4x1.8
		744042003	WURTH	3.3	1.9	1.8	4.8x4.8x1.8
	1.5A to 3A	LTF5022T-2R2N3R2-LC	TDK	2.2	3.4	3.2	5.2x5x2.2
		NR5024T2R2NMGJ	TAIYO YUDEN	2.2	3.1	4.1	4.9x4.9x2.4
		744062002	WURTH	2.2	3.4	2.7	6.8x6.8x2.3
		LTF5022T-1R5N3R6-LC	TDK	1.5	3.4	3.2	5.2x5x2.2
		NR6020T1R5N	TAIYO YUDEN	1.5	3.2	4	6x6x2
		7440620015	WURTH	1.5	4.3	4	6.8x6.8x2.3

【注】  $I_{TEMP}$ ：自己温度上昇に基づく定格電流  $I_{SAT}$ ：インダクタンス値の変化率に基づく定格電流

上記は一例です。使用条件に合わせてご検討下さい。

各インダクタの詳細は、インダクタメーカーにお問い合わせ下さい。

## 出力容量の選択

RAA23021x の各チャンネルには、各動作に最適化された位相補償回路が内蔵されています。この位相補償を効かせ安定動作させるために、出力容量を以下のようにしてください。

DC/DC コンバータ(ch1) : 20uF 以上

LDO (ch2) : 10uF 以上

出力容量 Cout には、セラミックコンデンサが使用可能です。

DC/DC コンバータ出力のリプル電圧を小さくするには、低 ESR のコンデンサを推奨します。

DC/DC コンバータ出力のリプル電圧 $\Delta V_{rpl}$  は以下の式になります。

$$\Delta V_{rpl} = \Delta I_L \times \left( ESR + \frac{1}{(8 \times C_{OUT} \times f_{SW})} \right)$$

## 入力容量の選択

DC/DC コンバータの入力コンデンサの推奨値は次式によって計算できます。この値以上のコンデンサを接続してください。

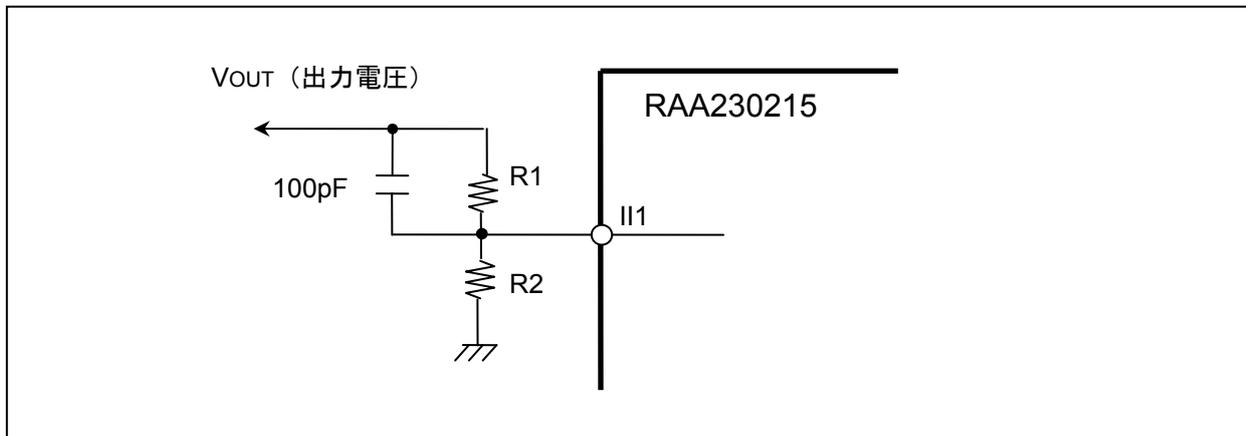
$$C_{IN} \geq \frac{I_{OUT}(MAX) \times \frac{V_{OUT}}{V_{IN}}}{\Delta V_{IN} \times f_{SW}}$$

LDO の入力コンデンサには、10uF 以上を接続してください。

## フィードバック容量

出力電圧外部抵抗設定品(RAA230215)を使用する場合、位相特性改善のため、ch1 の電圧設定抵抗・上側と並列に 100pF の容量を接続してください。

なお、ch2 には接続しないでください。



## 放電時間

RAA23021x には放電回路が内蔵されています。放電時間を  $t_{dc}$ (s)、出力に接続される全容量を  $C_{ALL}$ (F)、RAA23021x 内部の放電回路の抵抗値を  $R_{ondc}$ ( $\Omega$ )とすると、 $t_{dc}$  後の出力電圧  $V_{dc}$ (V)は以下のように計算されます。

$$V_{dc} = V_{OUT} \times e^{-\frac{t_{dc}}{C_{ALL} \times R_{ondc}}}$$

なお、 $R_{ondc}$  は電気的特性・放電回路部に記載されている放電回路 ON 抵抗になります。また、 $C_{ALL}$  は出力容量だけでなく、出力先デバイス付近に接続されるバイパスコンデンサなど、RAA23021x の出力先に接続される全ての容量の合計値となります。

## 使用上の注意事項

### 電源端子の接続について

電源の  $AV_{DD}$  端子と  $VP_{IN1}$  端子は必ず同電位を印加してください。また、 $VP_{IN2}$  端子印加電圧は、必ず  $AV_{DD}$  端子以下にしてください。

### PG 端子の接続について

パワーグッド機能を使用する場合は、PG 端子を ch1 または ch2 出力電圧にプルアップしてください。SHDNB1, 2 がロウの時 (IC 停止時)、PG 端子はハイ・インピーダンスになるため、PG 端子を  $AV_{DD}$  にプルアップすると、SHDNB1, 2 がロウの時に PG 端子はハイ・レベル ( $AV_{DD}$ ) になります。

### 実際のパターン配線について

実際にパターン配線を行う場合には制御系のグラウンド (AGND) とパワー系のグラウンド (PGND) を分離し、共通インピーダンスをできるだけ持たないようにする必要があります。また、 $V_{REG}$  端子にノイズが侵入しないようコンデンサなどで高周波のインピーダンスを下げてください。

### Exposed PAD について

パッケージ裏面には、放熱性向上のため Exposed PAD がついています。実装の際は、AGND に接続してください。

### 周辺部品の GND の接続先

周辺部品をグラウンドに接続する際、接続先のグラウンドは以下のようにしてください。

接続元	接続先グラウンド
ch1 入力容量、ch1 出力容量	PGND
ch2 入力容量、ch2 出力容量 ch1 電圧設定抵抗、ch2 電圧設定抵抗 VREG 容量、	AGND

### コントロール入力端子の固定使用について

SHDNB1、SHDNB2、DSTB 端子を固定して使用する場合は、各入力を以下の端子に接続してください。

入力端子	接続端子	
	ロウ・レベル固定	ハイ・レベル固定
SHDNB1	AGND	$AV_{DD}$
SHDNB2	AGND	$AV_{DD}$
DSTB	AGND	$AV_{DD}$

### TEST 端子の端子処理について

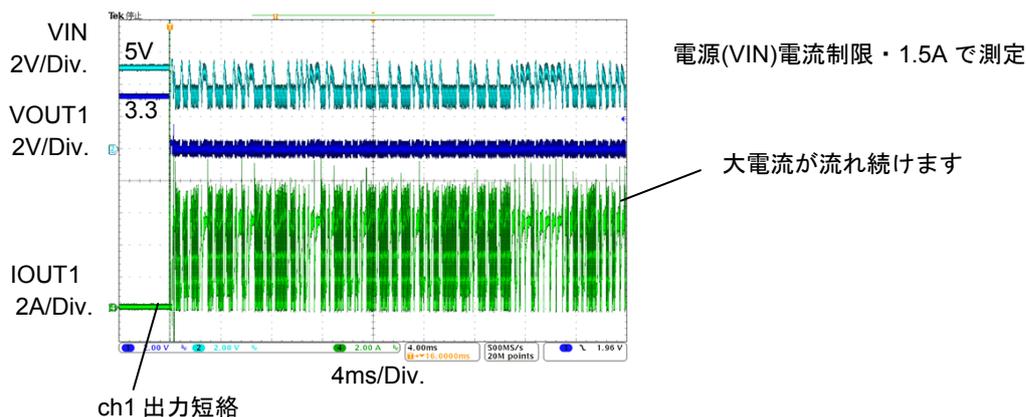
各 TEST 端子は、以下のように処理してください。

TEST 端子	端子処理
TEST1	AGND
TEST2	$V_{REG}$
TEST3	OPEN

**ch1 短絡状態が保護されないケース**

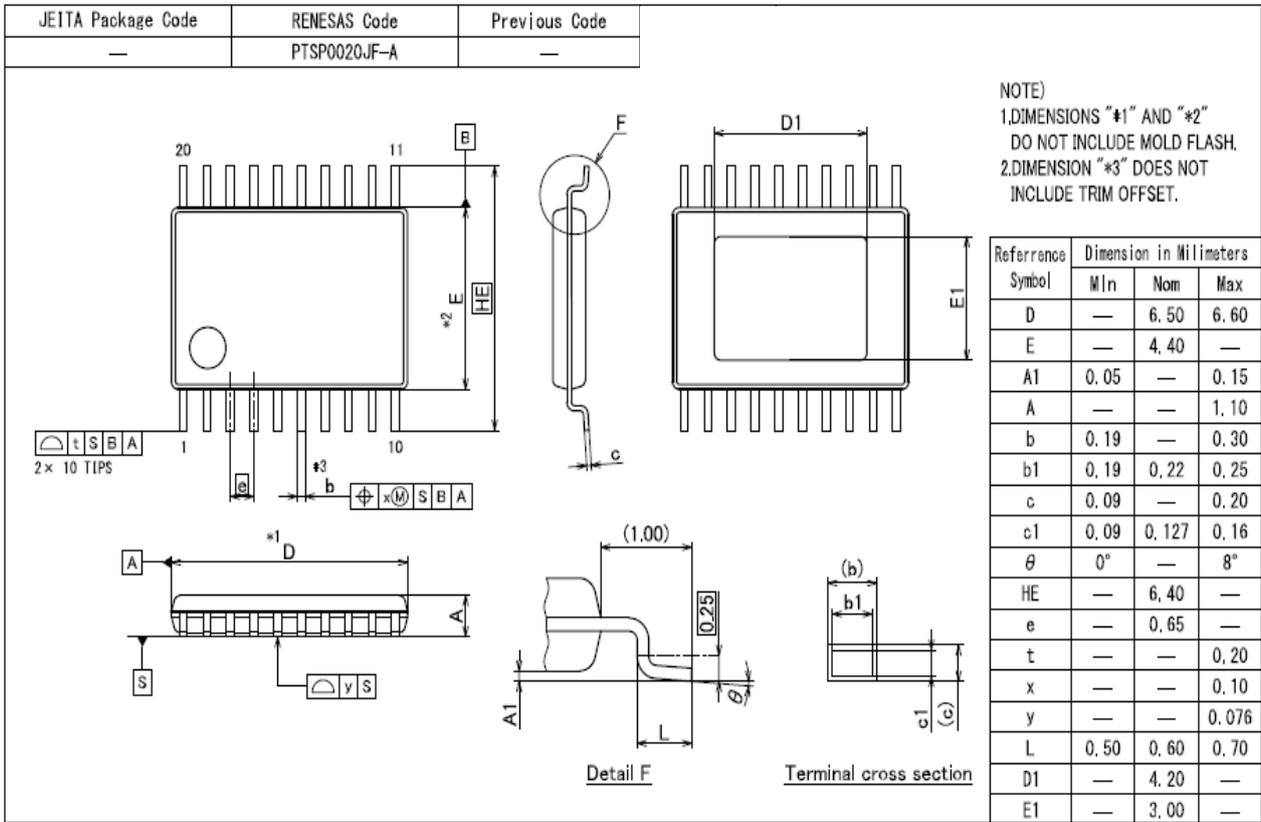
RAA23021x に電圧を供給している大元の電源に電流制限(ch1 電流制限の4.5A(Typ.)以下)をかけている場合、ch1 出力が短絡すると大元の電源の電圧(=RAA23021x の AVDD)が低下します。低電圧誤動作防止回路(UVLO)の動作停止電圧(Typ. 2.8V)まで低下すると、UVLO によりすべての出力が停止し、ch1 の短絡状態は解除されます。この時、大元の電源の電流制限も解除され電源電圧が復帰します。これにより電源電圧が復帰し、UVLO の動作電圧(Typ. 2.9V)まで上昇すると ch1 が動作を再開し、再度短絡状態となります。この動作を繰り返すことで、大電流が流れ続ける可能性があります。

これを回避するためには、大元の電源の電流制限値を上げる、電源ラインにヒューズを入れる、等の対策をして下さい。



外形寸法图

20-pin HTSSOP



改訂記録	RAA23021x データシート
------	------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.01	2014.01.17	-	データシート・初版発行
1.02	2014.07.23	2	回路例を追加
		7	回路動作電流 2、内部電源電圧の範囲を変更

すべての商標および登録商標は、それぞれの所有者に帰属します。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続きを行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/contact/>