

RAJ306000GFT

General purpose Motor control IC

R18DS0028JJ0101

Rev.01.01

2017.10.10

1 概要

RAJ306000GFTは、3相DCブラシレスモータの制御に適した汎用モータコントローラです。このICは、MCU(RL78/G1F)、ブリドライバ及び、5V出力レギュレータを内蔵しています。Highサイド/LowサイドともNch MOSFETを制御駆動することが可能です。モータ制御としては、ホールICからの信号によりロータ位置を検出し、三相の通電のタイミングを最適に切り替える他、センサレス制御も可能であり、効率的なモータ駆動制御を可能にします。また、過熱、過電圧、過電流及び、ロック検出に対応した安全機能を搭載しております。内蔵MCUは、IEC60730の安全規格のH/Wに対応しております。内蔵MCU搭載によるモータ出力用パラメータの設定によって、アプリケーションに応じたモータ性能を実現可能です。

動作電圧範囲は、6Vから30Vに対応し、ゲートドライブ電流は500mAを許容しています。5Vレギュレータを内蔵し、本IC用の外部電源回路は不要です。

本ICに内蔵されているMCUは、RL78ファミリの開発環境に対応しております。

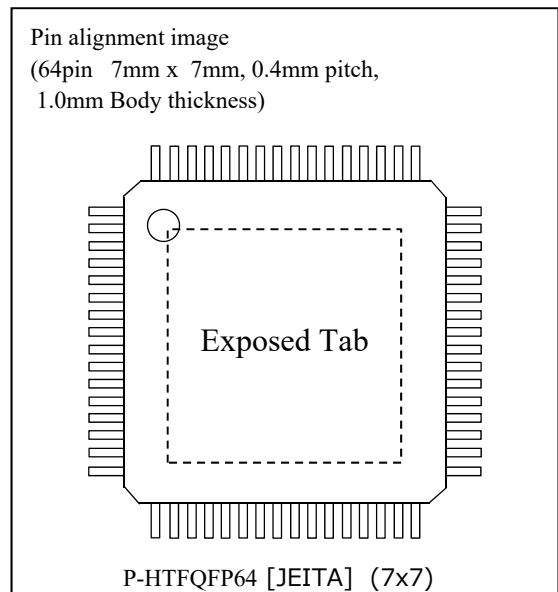
2 特徴

◆ アプリケーション :

パワーツール、芝刈り機、プリンター
ファン、バルブ制御、白物家電、産業用ポンプ

◆ 主な機能

- (1) 動作電圧 : 6V to 30V
- (2) 動作周囲温度 : TA = -40~+85°C
- (3) モータ回転速度制御,
モータ回転スタート/ストップ信号入力機能対応
- (4) 5V出力レギュレータ
- (5) 消費電流
VM電流(5V,7Vレギュレータ, チャージポンプ除く) :
[MCU部] 5.2mA(HSモード:fIH=32MHz, VDD=5V)
[ブリドライバ部] 13.5mA (VM=22.5V)
VMスタンバイ電流 : 64uA(Typ.)
- (6) 汎用ポート : I/O:28本, 入力ポート:2本



◆ コントロール機能

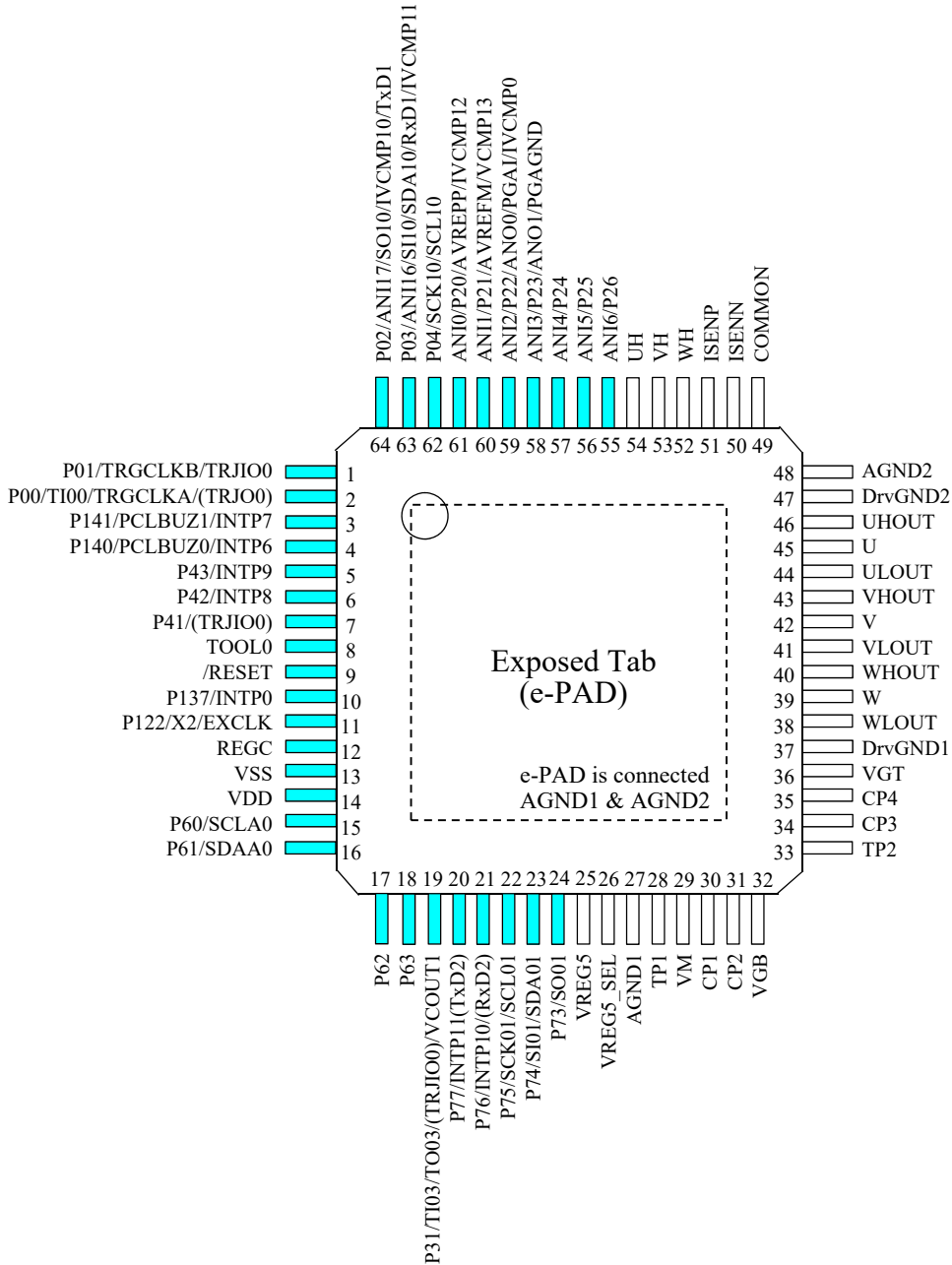
- (1) CPU : 16bit CISC CPU (RL78/G1F)
- (2) Flash ROM : 64KB
- (3) Data Flash : 4KB
- (4) RAM : 5.5KB
- (5) 通信インターフェイス : 3ユニット
SPI:2ch, IIC:2ch, UART:1ch
- (6) タイマー
・ 16ビット・タイマ: 8チャンネル
タイマ・アレイ・ユニット(TAU): 4チャンネル
タイマRD: 2チャンネル
タイマRG: 1チャンネル
タイマRX: 1チャンネル
- (7) 10-bit resolution A/D Converter: 9ch
内部基準, 外部基準設定可能
- (8) Event Link Controller (ELC): 6ch(外部接続端子)

◆ モータ制御機能

- (1) 3相DCブラシレスモータ用モータコントローラ
・ ホールIC, センサレスに対応
・ ゲインアンブレブルの設定
・ デッドオフタイム調整
・ ゲート電流調整
- (2) Nch MOS FETの駆動
- (3) ゲートドライブ電流 : 500mA(Max)
チャージポンプ機能対応
- (4) 安全機能
過熱保護, 過電圧検出/保護,
出力相過電流検出/保護, UVLO検出機能
- (5) ホールIC入力閾値レベル設定 : 0.4~2.5V
- (6) モータ制御波形モード :
PWM出力 : 2モード
(コミュニケーションモード対応)
- (7) サーマルシャットダウン機能 & 温度モニタ

3 端子機能

PIN ASSIGNMENT [P-HTFQFP64 [JEITA] (7x7)]



Note : RL78/G1F Pins

Pin Functions-1 [P-HTFQFP64 [JEITA] (7x7)]

Number	PIN		I/O level	IN/OUT or Power/GND	Initial Condition	Function	Note
	Name	Sub Function					
1	P01	TO00/ TRGCLKB/ TRJIO0/ (INTP10)	VDD	I/O	INPUT	汎用ポート/TAU出力/TRGクロック入力/TRJ入出力 / (INTP10)	1
2	P00	TIO0/ TRGCLKA/ (TRJIO0)/ (INTP8)	VDD	I/O	INPUT	汎用ポート/TAU入力/TRGクロック入力/(TRJ出力) / (INTP8)	1
3	P141	PCLBUZ1/ INTP7	VDD	I/O	INPUT	汎用ポート/クロック出力/INTP7	1
4	P140	PCLBUZ0/ INTP6	VDD	I/O	INPUT	汎用ポート/クロック出力/INTP6	1
5	P43	INTP9	VDD	I/O	INPUT	汎用ポート/INTP9	1
6	P42	INTP8	VDD	I/O	INPUT	汎用ポート/INTP8	1
7	P41	(TRJIO0)	VDD	I/O	INPUT	汎用ポート/(TRJ出力)	1
8	P40	TOO0	VDD	I/O	INPUT	汎用ポート/オンチップデバッグ用	1
9	/RESET	-	VDD	-	INPUT	リセット端子	1
10	P137	INTP0	VDD	INPUT	INPUT	汎用入力ポート/INTP0	1
11	P122	X2/EXCLK	VDD	INPUT	INPUT	汎用入力ポート/メインクロック外部入力端子	1
12	REGC	-	VDD	-	-	マイコン内部定電圧回路用容量接続	1
13	VSS	-	VDD	GND	GND	マイコン用GND	1
14	VDD	-	VDD	POWER	POWER	マイコン用電源	1
15	P60	SCLA0	VDD	I/O	INPUT	汎用ポート/IIC A0クロック入出力	1
16	P61	SDAA0	VDD	I/O	INPUT	汎用ポート/IIC A0データ入出力	1
17	P62	/SSI00	VDD	I/O	INPUT	汎用ポート/CSI00チップセレクト入力(要無効化)	1
18	P63	-	VDD	I/O	INPUT	汎用ポート	1
19	P31	TIO3/TO03/ (TRJIO0)/ (PCLBUZ0)/ VCOU1	VDD	I/O	INPUT	汎用ポート/TAU入力/TAU出力/(TRJ出力)/ (クロック出力・フザー出力)/コンパレータ1 出力	1
20	P77	KR7 / INTP11	VDD	I/O	INPUT	汎用ポート/KR7/INTP11	1
21	P76	KR6 / INTP10	VDD	I/O	INPUT	汎用ポート/KR6/INTP10	1
22	P75	KR5/SCK01/ SCL01	VDD	I/O	INPUT	汎用ポート/KR5/SPIクロック入出力/IICクロック出力	1
23	P74	KR4/SIO1/ SDA01	VDD	I/O	INPUT	汎用ポート/KR4/SPIデータ入力/IICデータ入出力	1
24	P73	KR3/SO01	VDD	I/O	INPUT	汎用ポート/KR3/SPIデータ出力	1
25	VREG5	-	VREG5(5V)	I/O	I/O	VREG5はVREG5_SELで機能を設定可能 VREG5_SEL=GND: 内蔵5Vレギュレータ選択 (5V出力) VREG5_SEL=5V: 外付け5Vレギュレータ選択 (5V入力)	
26	VREG5_SEL	-	VREG5	INPUT	INPUT		
27	AGND1	-	GND	GND	GND	ブリッドライバ用アナログGND1	
28	TP1	-	VREG5	INPUT	INPUT	Test1用端子 (通常使用時:GND接続)	
29	VM	-	VM	POWER	POWER	Power Supply	
30	CP1	-	VGB	-	-	Charge pump Pin 1	
31	CP2	-	VGB	-	-	Charge pump Pin 2	
32	VGB	-	VGB	OUT	OUT	Lowサイドゲート駆動電圧	
33	TP2	-	VREG5	INPUT	INPUT	Test2用端子 (通常使用時:GND接続)	
34	CP3	-	VM	-	-	Charge pump Pin 3	
35	CP4	-	VGT	-	-	Charge pump Pin 4	
36	VGT	-	VGT	OUT	OUT	Highサイドゲート駆動電圧	
37	DrvGND1	-	GND	GND	GND	ブリッドライバ用出力回路GND1	
38	WLOUT	-	VGB	OUT	OUT	W相Lowサイドドライバ(Nch)駆動用出力	
39	W	-	VM	INPUT	INPUT	W相BEMF検出用	
40	WHOUT	-	VGT	OUT	OUT	W相Highサイドドライバ(Nch)駆動用出力	
41	VLOUT	-	VGB	OUT	OUT	V相Lowサイドドライバ(Nch)駆動用出力	
42	V	-	VM	INPUT	INPUT	V相BEMF検出用	
43	VHOUT	-	VGT	OUT	OUT	V相Highサイドドライバ(Nch)駆動用出力	
44	ULOUT	-	VGB	OUT	OUT	U相Lowサイドドライバ(Nch)駆動用出力	
45	U	-	VM	INPUT	INPUT	U相BEMF検出用	
46	UHOUT	-	VGT	OUT	OUT	U相Highサイドドライバ(Nch)駆動用出力	
47	DrvGND2	-	GND	GND	GND	ブリッドライバ用出力回路GND2	
48	AGND2	-	GND	GND	GND	ブリッドライバ用アナログGND2	
49	COMMON	-	VM	INPUT	INPUT	モータCommon信号入力端子	
50	ISENN	-	VREG5	INPUT	INPUT	シャント抵抗マイナス側接続	
51	ISENP	-	VREG5	INPUT	INPUT	シャント抵抗プラス側接続	
52	WH	-	VREG5	INPUT	INPUT	W相ホールIC信号入力端子	
53	VH	-	VREG5	INPUT	INPUT	V相ホールIC信号入力端子	
54	UH	-	VREG5	INPUT	INPUT	U相ホールIC信号入力端子	

Note1 RL78/G1F端子。なおこの端子機能については、「RL78/G1Fユーザーズマニュアル ハードウェア編」(R01UH0516JJ0110)を参照ください。

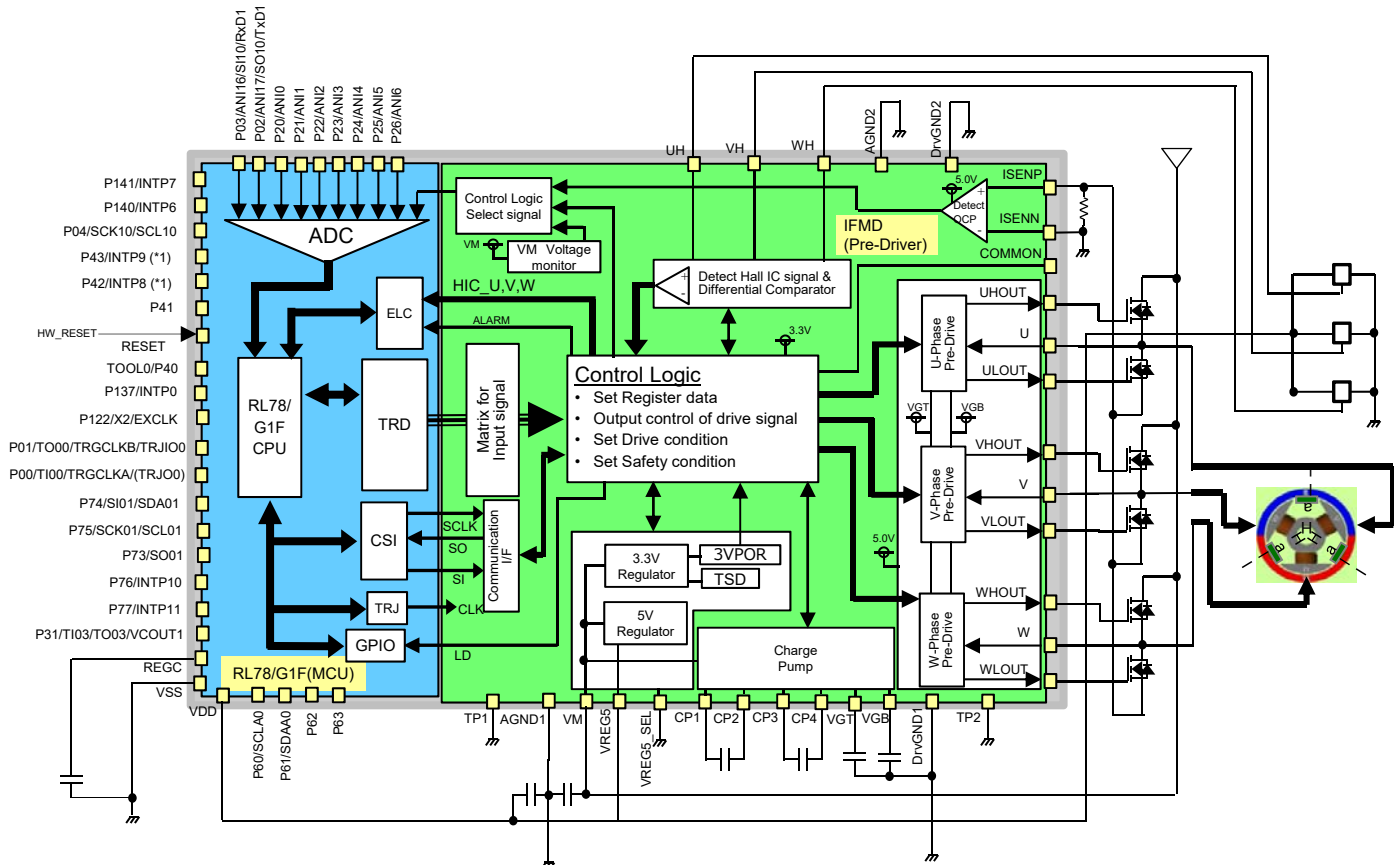
Pin Functions-2 [P-HTFQFP64 [JEITA] (7x7)]

PIN		Sub	I/O level	IN/OUT or Power/GND	Initial Condition	Function	Note
Number	Name	Function					
55	P26	ANI6	VDD	I/O	ANALOG	汎用ポート/AD入力	1
56	P25	ANI5	VDD	I/O	ANALOG	汎用ポート/AD入力	1
57	P24	ANI4	VDD	I/O	ANALOG	汎用ポート/AD入力	1
58	P23	ANI3/ ANO1/ PGAGND	VDD	I/O	ANALOG	汎用ポート/AD入力/DAC出力/ PGAリファレンス電圧入力	1
59	P22	ANI2/ANO0/ PGA/IVCMP0	VDD	I/O	ANALOG	汎用ポート/AD入力/DAC出力/ PGA電圧入力/CMP0のアナログ電圧入力	1
60	P21	ANI1/AVREFM/ IVCMP13	VDD	I/O	ANALOG	汎用ポート/AD入力/ADCの-側基準電圧入力/ CMP1のアナログ電圧入力	1
61	P20	ANI0/AVREFP/ IVCMP12	VDD	I/O	ANALOG	汎用ポート/AD入力/ADCの+側基準電圧入力/ CMP1のアナログ電圧入力	1
62	P04	SCK10/SCL10	VDD	I/O	INPUT	汎用ポート/CSI通信クロック	1
63	P03	SI10/ANI16/ RxD1/SI10/ SDA10/ IVCMP11	VDD	I/O	ANALOG	汎用ポート/AD入力/CSIデータ入力/IICデータ入出力/ UARTデータ入力/CMP1のアナログ電圧入力	1
64	P02	SO10/ANI17/ TxD1/IVCMP10	VDD	I/O	ANALOG	汎用ポート/AD ch17 入力/CSIデータ出力/UART データ出力/CMP1のアナログ電圧入力	1

Note1 RL78/G1F端子。なおこの端子機能については、「RL78/G1Fユーザーズマニュアル ハードウェア編」(R01UH0516JJ0110)を参照ください。

4 ブロック図

(ホールICの場合)



IFMD : Intelligent Front-end Motor Driver

汎用ポートI/O:28本(AD:9ch含む, 外部割込み端子:6ch)
入力ポート : 2本

*1) PIOR00=01要設定

*2) SSI00無効とするため、SSIE00=0要設定

5 電気的特性

ABSOLUTE MAXIMUM RATING (TA=25 degrees C) [P-HTFQFP64 [JEITA]] 1)

ITEM	SYMBOL	RATING	UNIT	NOTES
消費電力	Pd	5180	mW	
熱低減率	Kθ	- 41.5	mW/degrees C	評価条件: P.8参照
モータ電源電圧	VM	- 0.3 ~ + 60	V	注4
電源電圧	VDD	- 0.3 ~ + 6.5	V	対象端子: VDD (MCU)
REGC端子入力電圧	VIREGC	- 0.3 ~ + 2.8 ^{注1}	V	対象端子: REGC
VREG5端子入力電圧	VIVREG5	- 0.3 ~ + 6.5	V	対象端子: VREG5
VGT出力電圧	VVGT	- 0.3 ~ + 48.0	V	対象端子: VGT
CP4端子電圧	VCP4	- 0.3 ~ + 48.0	V	対象端子: CP4
CP3端子電圧	VCP3	- 0.3 ~ + 48.0	V	対象端子: CP3
VGB出力電圧	VVGB	- 0.3 ~ + 18.0	V	対象端子: VGB
CP2端子電圧	VCP2	- 0.3 ~ + 18.0	V	対象端子: CP2
CP1端子電圧	VCP1	- 0.3 ~ + 18.0	V	対象端子: CP1
UHOUT, VHOUT, WHOUT 出力電圧	VH_OUT	- 0.5 ~ + 48.0	V	対象端子: UHOUT, VHOUT, WHOUT
U, V, W, COMMON端子電圧	Vphase	- 0.5 ~ + 48.0	V	対象端子: U, V, W, COMMON
ULOUT, VLOUT, WLOUT 出力電圧	VL_OUT	- 0.5 ~ + 18.0	V	対象端子: ULOUT, VLOUT, WLOUT
電流検出抵抗接続端子	ISEN	- 0.3 ~ VREG5 + 0.3	V	対象端子: ISENP, ISENN
入力電圧	DVIN1	- 0.3 ~ VDD + 0.3 ^{注2}	V	対象端子: P00~P04, P20~P26, P31, P40~P43, P73~P77, P122, P137, P140, P141, EXCLK, /RESET
	DVIN2	- 0.3 ~ + 6.5 ^{注2}	V	P60~P63 (Nchオープン・ドレイン)
出力電圧	DVOUT	- 0.3 ~ VDD + 0.3 ^{注2}	V	対象端子: P00~P04, P20~P26, P31, P40~P43, P73~P77, P140, P141
アナログ入力電圧	AVIN1	- 0.3 ~ VDD + 0.3 かつ ^{注2, 3} - 0.3 ~ AVREF(+) + 0.3	V	対象端子: ANI0~ANI6, ANI16, ANI17
	AVIN2	- 0.3 ~ VREG5 + 0.3	V	対象端子: VREG5_SEL, TP1, TP2
ホール信号接続端子入力電圧	HVIN	- 0.3 ~ VREG5 + 0.3	V	対象端子: UH, VH, WH

1) 絶対最大定格値は、製品の設計規格であり、製品検査時の対象値ではありません。

注1. REGC端子にはコンデンサ(0.47~1 μF)を介してVSSに接続してください。この値は、REGC端子の絶対最大定格を規定するものです。
電圧印加して使用しないでください。

注2. 6.5 Vを超えないようにしてください。

注3. A/D変換対象の端子は、AVREF(+) + 0.3を超えないでください。

注4. VMに1usを超えて48V以上の電圧を印加しないでください。

また、VM電圧がDC的に48V以上になると、サージ保護回路により電圧がクランプされます。

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

備考1. 特に指定がないかぎり、兼用端子の特性はポート端子の特性と同じです。

備考2. AVREF (+): A/Dコンバータの+側基準電圧

備考3. VSS, GNDを基準電圧とする。

GND対象端子: DrvGND1, DrvGND2 (ドライブ部), AGND1, AGND2 (アナログ部)

VSS対象端子: VSS (MCU)

ITEM	SYMBOL	RATING	UNIT	NOTES
ハイレベル出力電流1	DIOH1	-40	mA/Terminal	対象端子: P00~P04, P31, P40~P43, P73~P77, P140, P141
		-70	mA/Total	対象端子: P00~P04, P40~P43, P140, P141
		-100	mA/Total	対象端子: P31, P73~P77
ハイレベル出力電流2	DIOH2	-0.5	mA/Terminal	対象端子: P20~P26 (端子合計: 1.7mA)
ローレベル出力電流1	DIOL1	+40	mA/Terminal	対象端子: P00~P04, P31, P40~P43, P60~P63, P73~P77, P140, P141
		+70	mA/Total	対象端子: P00~P04, P40~P43, P140, P141
		+100	mA/Total	対象端子: P31, P73~P77
ローレベル出力電流2	DIOL2	+1	mA/Terminal	対象端子: P20~P26 (端子合計: 4.3mA)
ジャンクション最大温度	Tj	+150	degrees C	IFMDチップ
動作周囲温度	通常動作時	-40 to +85	degrees C	
	フラッシュ・メモリ・プログラミング時	-40 to +85	degrees C	
保存温度	Tstg	-65 to +150	degrees C	

注1. REGC端子にはコンデンサ(0.47~1 μ F)を介してVSSに接続してください。この値は、REGC端子の絶対最大定格を規定するものです。
電圧印加して使用しないでください。

注2. 6.5 Vを超えないようにしてください。

注3. A/D変換対象の端子は、AVREF(+) + 0.3を越えないでください。

注4. VMに1usを超えて48V以上の電圧を印加しないでください。

また、VM電圧がDC的に48V以上になると、サージ保護回路により電圧がクランプされます。

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

備考1. 特に指定がないかぎり、兼用端子の特性はポート端子の特性と同じです。

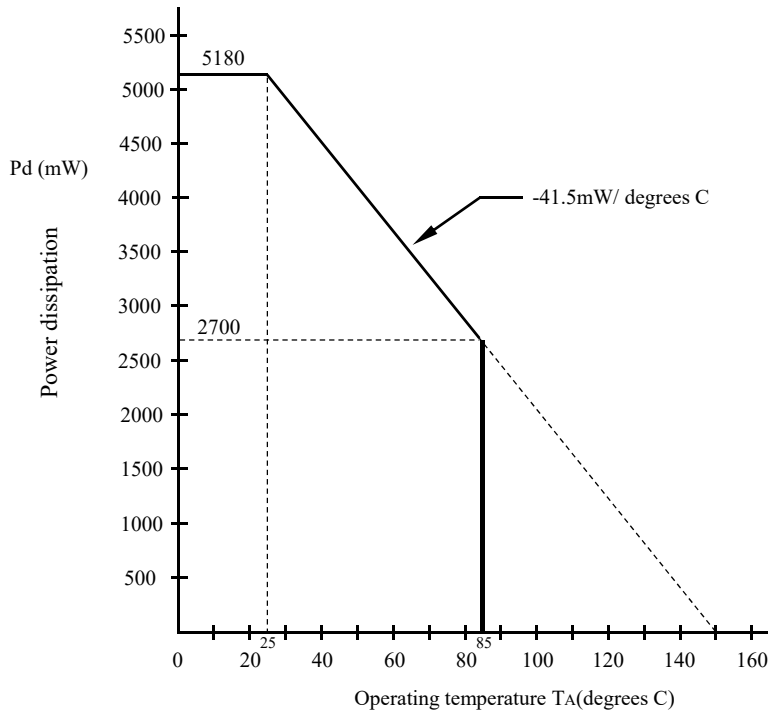
備考2. AVREF (+): A/Dコンバータの+側基準電圧

備考3. VSS, GNDを基準電圧とする。

GND対象端子: DrvGND1, DrvGND2 (ドライブ部), AGND1, AGND2 (アナログ部)

VSS対象端子: VSS (MCU)

ABSOLUTE MAXIMUM RATING (TA=25 degrees C)



Notes) Glass epoxy board: 76.2mm x 114.5mm x 1.6mm, copper-occupancy ratio in a 4-layer board: 50% in layers 1 and 4, 95% in layers 2 and 3. [Note that the allowable power consumption changes according to the conditions imposed on the board.]

Thermal Information

ITEM	SYMBOL RATING UNIT	NOTES
ψ_{jt}	1.99 °C/W	junction-to-case (package top surface) thermal resistance
θ_{ja}	24.1 °C/W	junction-to-ambient thermal resistance
Exposed power pad / heat slug area	28.1 mm ²	---

Note1: Glass epoxy board: 76.2mm x 114.5mm x 1.6mm, copper-occupancy ratio in a 4-layer board: 50% in layers 1 and 4, 95% in layers 2 and 3. [Note that the allowable power consumption changes according to the conditions imposed on the board.]

RECOMMENDED OPERATING CONDITIONS (TA=25 degrees C)

ITEM	SYMBOL	RATING	UNIT	NOTES
モータ電源電圧範囲	VM	+6 ~ +30	V	
5Vレギュレータ出力電流	IvREG5	30 [Max]	mA	Total: 60mA(Max) 注1

注1: 60mA(Max)の内訳---RAJ306000GFT用 : 30mA+外部用: 30mA(Max)

電気的特性 (TA = 25°C, VM = 22.5V, VSS = GND = 0V)

項目	記号	条件	定格			単位	備考
			MIN	TYP	MAX		
電源ブロック							
VM 動作電流	I _{VM}	Excepted 5V/7V Regulator & Charge-pump	-	13.5	19	mA	ブリドライバ部 [ホールIC使用時]
VMスリープ電流	ISLEEP	Motor: OFF, PSレジスタ(04h): 00h, システムクロック停止	-	64	96	uA	
VREG5出力電圧	VREG5	I _{OUT} = 1~30mA	4.75	5	5.25	V	
VREG5出力電流	I _{VREG5}		-	-	30	mA	
ドライバブロック							
ゲートドライブ部							
ハイサイド駆動用 チャージポンプ電圧	V _{vgt}	I _O =100uA	VM+10	-	VM+15	V	VM=22.5V
ローサイド駆動用 チャージポンプ電圧	V _{vgb}	I _O =100uA	10	-	15	V	
ハイサイド ゲートドライブ出力電圧	V _{OUTH}	I _O =100uA	VM+10	-	VM+15	V	VM=22.5V
ローサイド ゲートドライブ出力電圧	V _{OUTL}	I _O =100uA	10	-	15	V	
過電流検出部							
シャント抵抗接続端子 入力電圧範囲	V _{ISEN}	対象端子: I _{SENP}	0.0		1.0	V	注1)

注1) シャント抵抗の電位差を検出する端子ISENPは上記に示す規格の範囲でご使用ください。
また、ISENP端子とISENN端子の電位関係はISENP > ISENNの関係で使用ください。
※本注意事項はAMP動作の入力レンジの制約に関するものです。

電気的特性 (TA = 25°C, VM = 22.5V, VSS = GND = 0V)

項目	記号	条件	定格			単位	備考
			MIN	TYP	MAX		
ホールIC							
ホールIC閾値電圧	HAIC_TH	HAIC_TH: 000	+ 0.32	+ 0.40	+ 0.48	V	
		HAIC_TH: 001	+ 0.56	+ 0.70	+ 0.84		
		HAIC_TH: 010	+ 0.80	+ 1.00	+ 1.20		
		HAIC_TH: 011	+ 1.04	+ 1.30	+ 1.56		
		HAIC_TH: 100	+ 1.28	+ 1.60	+ 1.92		
		HAIC_TH: 101	+ 1.52	+ 1.90	+ 2.28		
		HAIC_TH: 110	+ 1.76	+ 2.20	+ 2.64		
		HAIC_TH: 111	+ 2.00	+ 2.50	+ 3.00		
ヒステリシス	HAIC_HYS	HAIC_HYS: 00	—	0	—	mV	
		HAIC_HYS: 01	—	50	—		
		HAIC_HYS: 10	—	100	—		

デバイス温度特性

項目	記号	条件	定格			単位	備考
			MIN	TYP	MAX		
保護回路部							
過熱保護動作温度	TSD			150		°C	注2)

注2) 上記のTSD温度は、本デバイスの設計目標値であり、上記動作温度を保証するものではありません。
(高温テストによって、上記温度での全数動作確認を実施しているものではありません。)

デバイス特性参考データ (TA = 25°C, VM = 22.5V, VSS = GND = 0V)

項目	記号	条件	定格			単位	備考
			MIN	TYP	MAX		
ドライバブロック							
ゲートドライブ部							
ゲートドライブ出力部 インピーダンス (ハイサイド)	ROUTH	IDR_H_P: 111	Typ. - 20%	9.5	Typ. + 20%	Ω	注3)
		IDR_H_P: 100		14.0		Ω	
		IDR_H_P: 000		65.0		Ω	
		IDR_H_N: 111	Typ. - 25%	38.5	Typ. + 25%	Ω	
		IDR_H_N: 100		10.0		Ω	
		IDR_H_N: 000		5.0		Ω	
ゲートドライブ出力部 インピーダンス (ローサイド)	ROUTL	IDR_L_P: 111	Typ. - 20%	5.0	Typ. + 20%	Ω	
		IDR_L_P: 100		7.0		Ω	
		IDR_L_P: 000		27.0		Ω	
		IDR_L_N: 111	Typ. - 25%	17.5	Typ. + 25%	Ω	
		IDR_L_N: 100		5.0		Ω	
		IDR_L_N: 000		2.5		Ω	

注3) 上記のゲートドライブ出力部インピーダンスは、本デバイスの設計目標値であり、上記抵抗値を保証するものではありません。

6 ブロック概要

シリアルアレイユニット

RL78/G1F(MCU)自体は、シリアル・アレイ・ユニットは2つのユニットを持ちます。シリアル・アレイ・ユニット0は、1つのユニットに4つのシリアル・チャンネルを持ちます。シリアル・アレイ・ユニット1は、1つのユニットに2つのシリアル・チャンネルを持ちます。各チャンネルは3線シリアル(CSI), UART, 簡易I2Cの通信機能を実現できます。RAJ306000GFTでは、CSI00をPKG内部のデータ通信用に使用しており、RAJ306000GFTで外部接続用として使用できる各チャンネルの機能割り当ては、下記のようになっています。

ユニット	チャンネル	CSIとして使用	UARTとして使用	簡易I ² Cとして使用
0	0 ① [PKG内部接続]	CSI00(スレーブセレクト不可) ① [PKG内部接続]		
	1	CSI01		
	2	CSI10	UART1(TxD1)	IIC10
	3		UART1(RxD1)	
1	0			
	1			

① RL78/G1F(MCU)とブリドライバ通信用に使用

CSI00の仕様

RL78/G1F(MCU)とプリドライバ間は、CSIモードの通信が可能です。CSIモード通信を利用してプリドライバの各レジスタ書き込み設定及び、プリドライバ側のレジスタ状態を読み出すことが出来ます。

RL78/G1F(MCU)とプリドライバ間では、RL78/G1F(MCU)のユニット：0, チャネル：0のCSI00をCSIモードとして通信します。従って、RAJ306000GFTでは、周辺デバイスとの通信として、CSI00を使用することは出来ません。また、CSI00のスレープセレクト入力機能も無効となります。(SSI00無効とするため、SSIE00=0要設定)

下記にCSI00(SCK00)[RL78/G1F(MCU)とプリドライバの通信]、CSI01、CSI10の仕様について記載致します。

- 同電位通信時(CSIモード)(マスタ・モード, SCKp, 内部クロック出力)

◆ 対象製品：RAJ306000GFT (TA = -40~+85°C)

(TA = 25°C, 4.06V ≤ VDD ≤ 5.25V, Vss = 0V)

HS(高速メイン)モード

項目	略号	条件		CSI00		CSI01, CSI10		単位
				MIN	MAX	MIN	MAX	
SCKpサイクル・タイム	tkCY1	tkCY1 ≥ 4/f _{LK}	4.06V ≤ VDD ≤ 5.25V	1000	-	250	-	ns
SCKpハイ, ロウ・レベル幅	tkH1, tkL1	4.06V ≤ VDD ≤ 5.25V		tkCY1/2 - 24	-	tkCY1/2 - 24	-	ns
Slpセットアップ時間 (対SCKp ↑) * Note1	tsIK1	4.06V ≤ VDD ≤ 5.25V		66	-	66	-	ns
Slpホールド時間 (対SCKp ↑) * Note1	tkSI1			38	-	38	-	ns
SCKp ↓ → SOp出力遅延時間 * Note1	tkSO1	C = 30pF *Note2		-	50	-	50	ns

Note1: DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKpの極性”は逆になります。

Note2: Cは、SCKp, SOp出力ラインの負荷容量です。

備考1: p: CSI番号(p = 00, 01,10), m: ユニット番号 (m = 0), チャネル番号 (n = 0, 1, 2)

- 同電位通信時(CSIモード)(スレープ・モード, SCKp, 外部クロック入力)

◆ 対象製品：RAJ306000GFT (TA = -40~+85°C)

(TA = 25°C, 4.06V ≤ VDD ≤ 5.25V, Vss = 0V)

項目	略号	条件		HS(高速メイン)モード		単位
				MIN	MAX	
SCKpサイクル・タイム	tkCY2	4.06V ≤ VDD ≤ 5.25V	20MHz ≥ 4/f _{MCK}	16/f _{MCK}		ns
			f _{MCK} ≥ 20MHz	12/f _{MCK}		ns
SCKpハイ, ロウ・レベル幅	tkH2, tkL2	4.06V ≤ VDD ≤ 5.25V		tkCY2/2 - 24		ns
Slpセットアップ時間(対SCKp ↑) * Note1	tsIK1	4.06V ≤ VDD ≤ 5.25V		1/f _{MCK} + 40		ns
Slpホールド時間(対SCKp ↑) * Note1	tkSI1			1/f _{MCK} + 62		ns
SCKp ↓ → SOp出力遅延時間 * Note1	tkSO1	C = 30pF *Note2			2/f _{MCK} + 66	ns

Note1: DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKpの極性”は逆になります。

Note2: Cは、SOp出力ラインの負荷容量です。

Note3: SNOOZEモードでの転送レートは、MAX. 1 Mbpsです。

備考1: p: CSI番号(p = 01,10), m: ユニット番号 (m = 0), チャネル番号 (n = 1,2)

備考2: f_{MCK}: シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタ mn (SMRmn)のCKSmnビットで設定する動作クロック。

m: ユニット番号, n: チャネル番号 (mn = 01,10)

※ 簡易I²Cの仕様については、RL78/G1Fユーザーズマニュアル ハードウェア編 (R01UH0516JJ0110)を参照下さい。

- 同電位通信時(CSIモード)(スレーブ・モード, SCKp, 外部クロック入力)

◆ 対象製品 : RAJ306000GFT (TA = -40~+85°C)

(TA = 25°C, 4.06V ≤ VDD ≤ 5.25V, Vss = 0V)

項目	略号	条件	HS(高速メイン)モード		単位
			MIN	MAX	
SCKpサイクル・タイム	tkcy2	4.06V ≤ VDD ≤ 5.25V	20MHz ≥ 4/fmck	16/fmck	ns
			fmck ≥ 20MHz	12/fmck	ns
SCKpハイ, ロウ・レベル幅	tkH2, tkL2	4.06V ≤ VDD ≤ 5.25V	tkcy2/2 - 24		ns
Slpセットアップ時間(対SCKp ↑) * Note1	tsIK1	4.06V ≤ VDD ≤ 5.25V	1/fmck + 40		ns
Slpホールド時間(対SCKp ↑) * Note1	tkS11		1/fmck + 62		ns
SCKp ↓ → SOp出力遅延時間 * Note1	tkSO1	C = 30pF *Note2		2/fmck + 66	ns

Note1: DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKpの極性”は逆になります。

Note2: Cは, SOp出カラインの負荷容量です。

Note3: SNOOZEモードでの転送レートは, MAX. 1 Mbpsです。

備考1: p: CSI番号(p = 01,10), m: ユニット番号 (m = 0), チャネル番号 (n = 1,2)

備考2: fmck: シリアル・アレイ・ユニットの動作クロック周波数

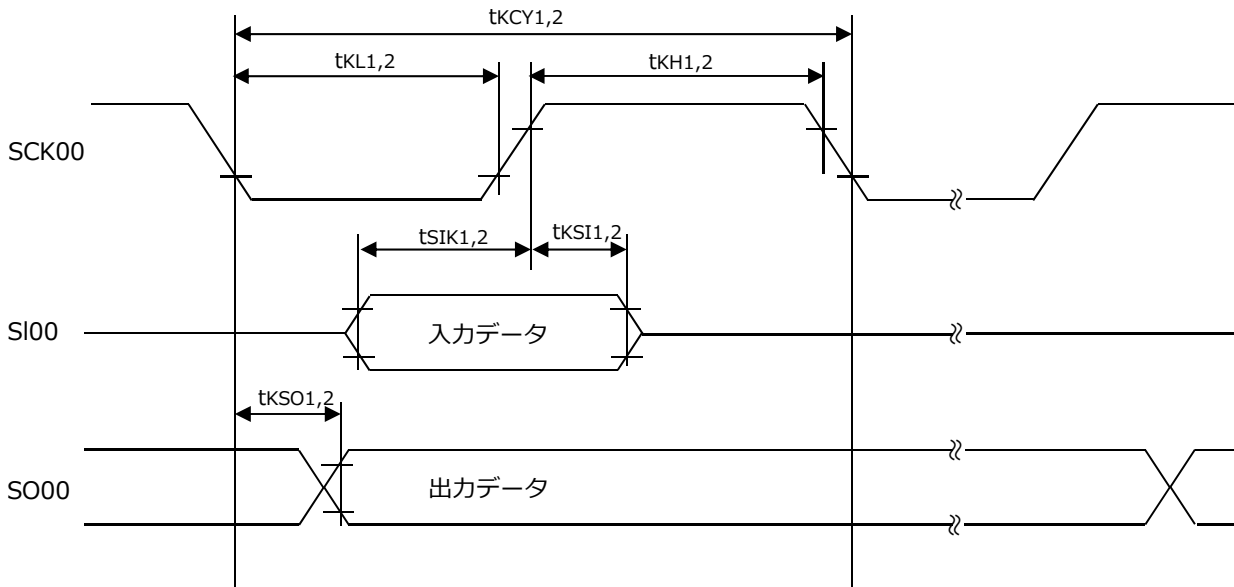
(シリアル・モード・レジスタ mn (SMRmn)のCKSmnビットで設定する動作クロック。

m: ユニット番号, n: チャネル番号 (mn = 01,10)

※ 簡易I²Cの仕様については、RL78G1Fユーザーズマニュアル ハードウェア編(R01UH0516JJ0110)を参照下さい。

CSIモード・シリアル転送タイミング

1) DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき



Note DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 0のときは、SCK00の極性が逆になります。

下記にUART1の仕様について記載致します。

- 同電位通信時(UARTモード)

◆ 対象製品 : RAJ306000GFT (TA = -40~+85°C)

(TA = 25°C、4.06V ≤ VDD ≤ 5.25V, VSS = 0V)

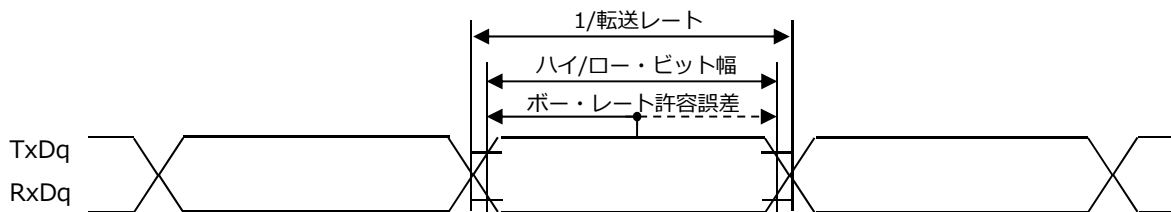
項目	略号	条件	HS(高速メイン)モード		単位
			MIN	MAX	
転送レート 注1		4.06V ≤ VDD ≤ 5.25V		fMCK/12	bps
		最大転送レート理論値 fMCK = fCLK 注2		2.6	Mbps

注1. SNOOZEモードでの転送レートは、4800 bpsのみとなります。

ただしFRQSEL4 = 1の時はSNOOZEモードは使用できません。

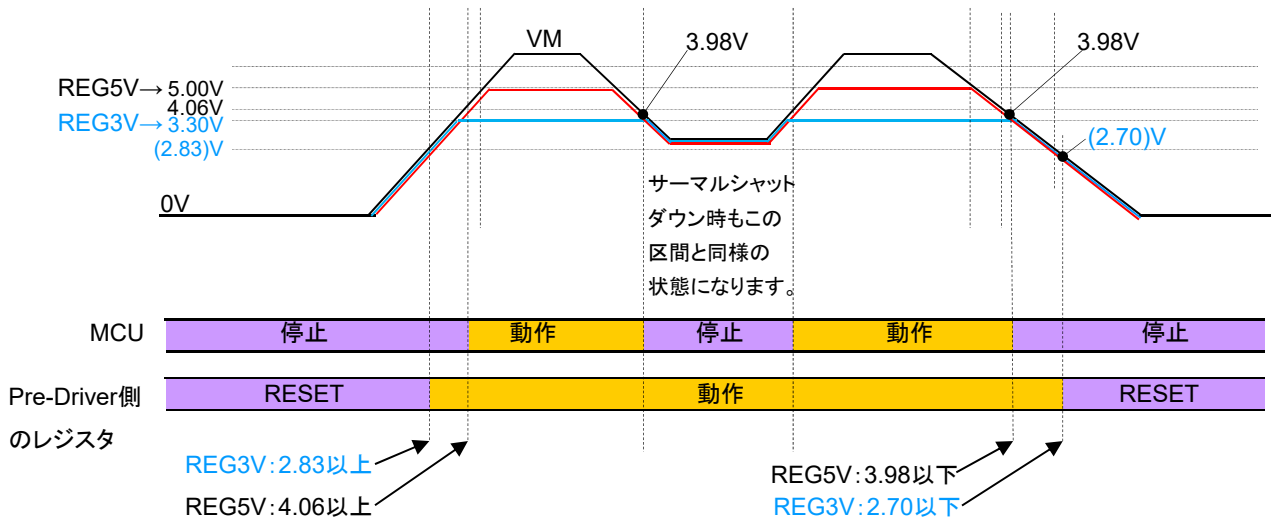
注2. CPU/周辺ハードウェア・クロック(fCLK)の最高動作周波数を次に示します。

HS (高速メイン)モード : 32 MHz (4.06 V ≤ VDD ≤ 5.25 V)



備考1. fMCK : シリアル・アレイ・ユニットの動作クロック周波数

MCUのリセット後のシステムの電源シーケンスについて



※ 1 F/W書き込み時のMCUのLVD設定はリセットモードを選択し、検出電圧は立上り4.06V、立下り3.98Vを設定して下さい。

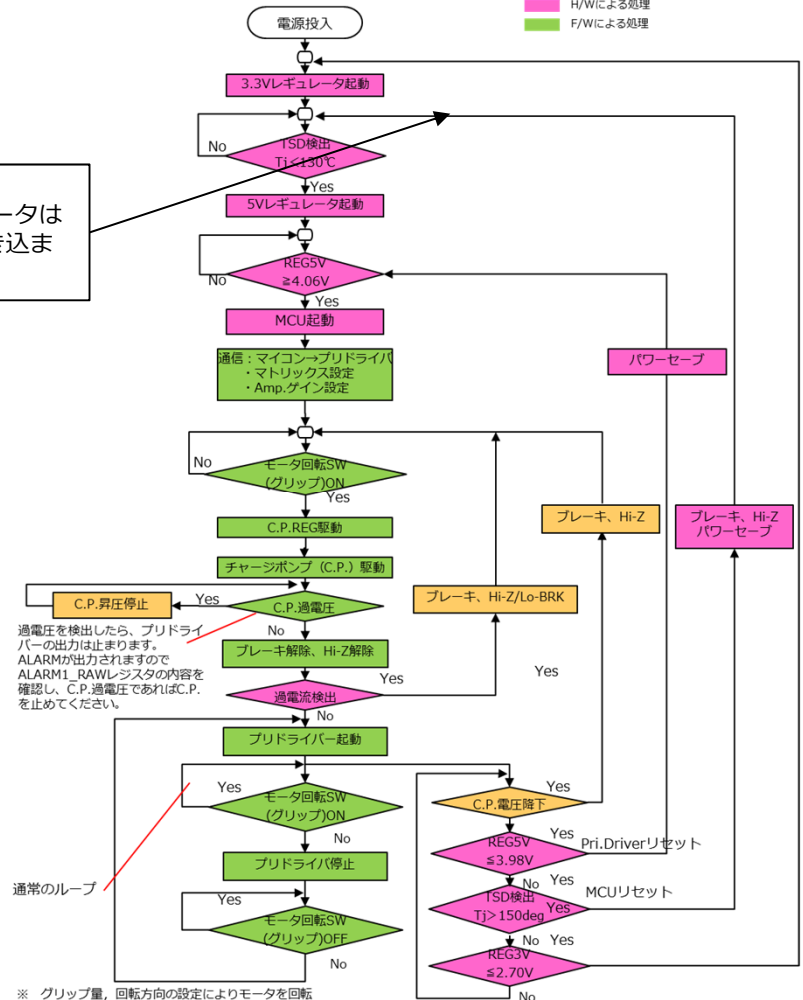
※ 2 VM=6Vを下回るとチャージポンプの昇圧が10Vを下回ります。

プリドライバのレジスタのリセット閾値とMCUリセットの閾値

●動作シーケンス

■ MCUの設定による処理(H/W or F/W)
■ H/Wによる処理
■ F/Wによる処理

サーマルシャットダウン時
5Vレギュレータは停止しますが、3Vレギュレータは動作しておりますので、プリドライバ側に書き込まれているレジスタの内容は保持されます。



Clock Generator

クロック発生回路の機能

クロック発生回路は、CPUおよび周辺ハードウェアに供給するクロックを発生する回路です。RAJ306000GFTに搭載されているRL78/G1Fでは、高速オンチップ・オシレータ(高速OCO)に対応しています。オプションバイト(000C2H)により、fHOCO = 64 MHz/48 MHz/32 MHz/24 MHz/16 MHz/12 MHz/8 MHz/6 MHz /4 MHz /3 MHz /2 MHz /1 MHz (TYP.)から周波数を選択し、発振させることができます。fHOCOに64 MHz/48 MHz を選択した場合、fIH はそれぞれ32 MHz/24 MHzになります。fHOCOに32 MHz以下を選択した場合、fIH は分周されず、fHOCO と同じ周波数になります。リセット解除後、CPU は必ずこの高速オンチップ・オシレータ・クロックで動作を開始します。STOP命令の実行またはHIOSTOPビット(CSCレジスタのビット0)の設定により、発振を停止することができます。

オプション・バイトで設定した周波数は、高速オンチップ・オシレータ周波数選択レジスタ(HOCODIV)で変更できます。周波数は、RL78/G1Fユーザーズマニュアルハードウェア編(R01UH0516JJ0110)の第5章 クロック発生回路を参照ください。

● オンチップ・オシレータ特性

(TA = -40 to +85°C, 4.06V ≤ VDD ≤ 5.25V, Vss = 0V)

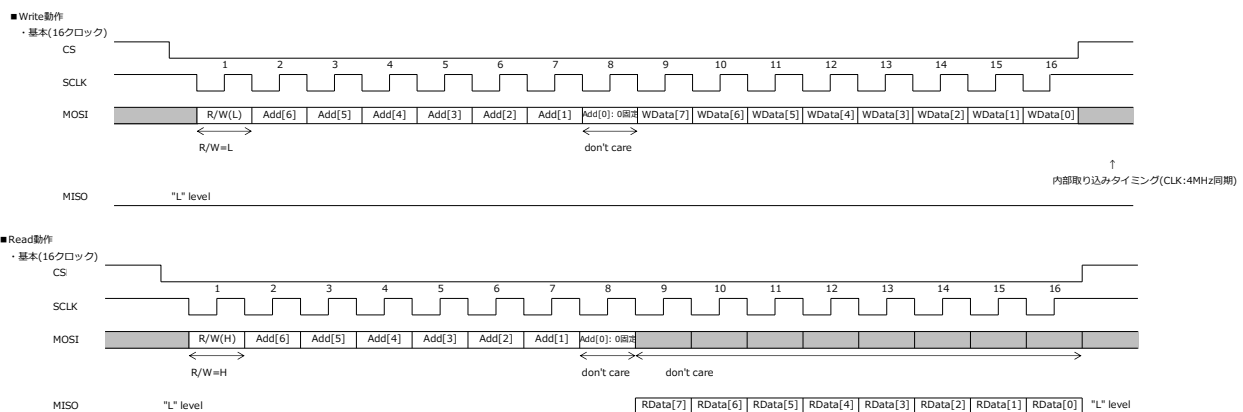
発振子	略号	条件	MIN.	TYP.	MAX.	単位
高速オンチップ・オシレータ・クロック周波数 注1, 2	fIH	4.06V ≤ VDD ≤ 5.25V	1		32	MHz
高速オンチップ・オシレータ・クロック周波数精度		TA = -20 to +85°C	-1		+1	%
		TA = -40 to -20°C	-1.5		+1.5	%
低速オンチップ・オシレータ・クロック周波数	fIL			15		kHz
低速オンチップ・オシレータ・クロック周波数精度			-15		+15	%

注1. 高速オンチップ・オシレータの周波数は、オプション・バイト(000C2H/010C2H) のビット0-4 および HOCODIV レジスタのビット0-2によって選択します。

注2. 発振回路の特性だけを示すものです。命令実行時間は、RL78/G1Fユーザーズマニュアルハードウェア編(R01UH0516JJ0110)を参照してください。

Communication Format

通信フォーマットを下記に示します。
本通信フォーマットから外れた通信は無効となります。



CONTROL REGISTERS

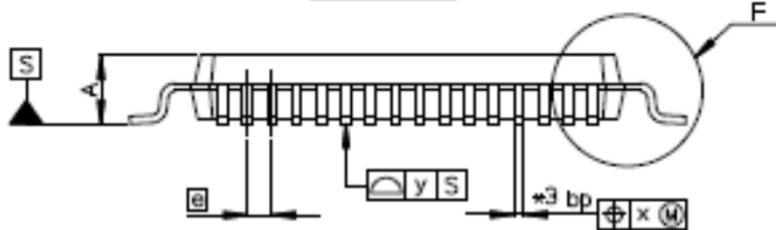
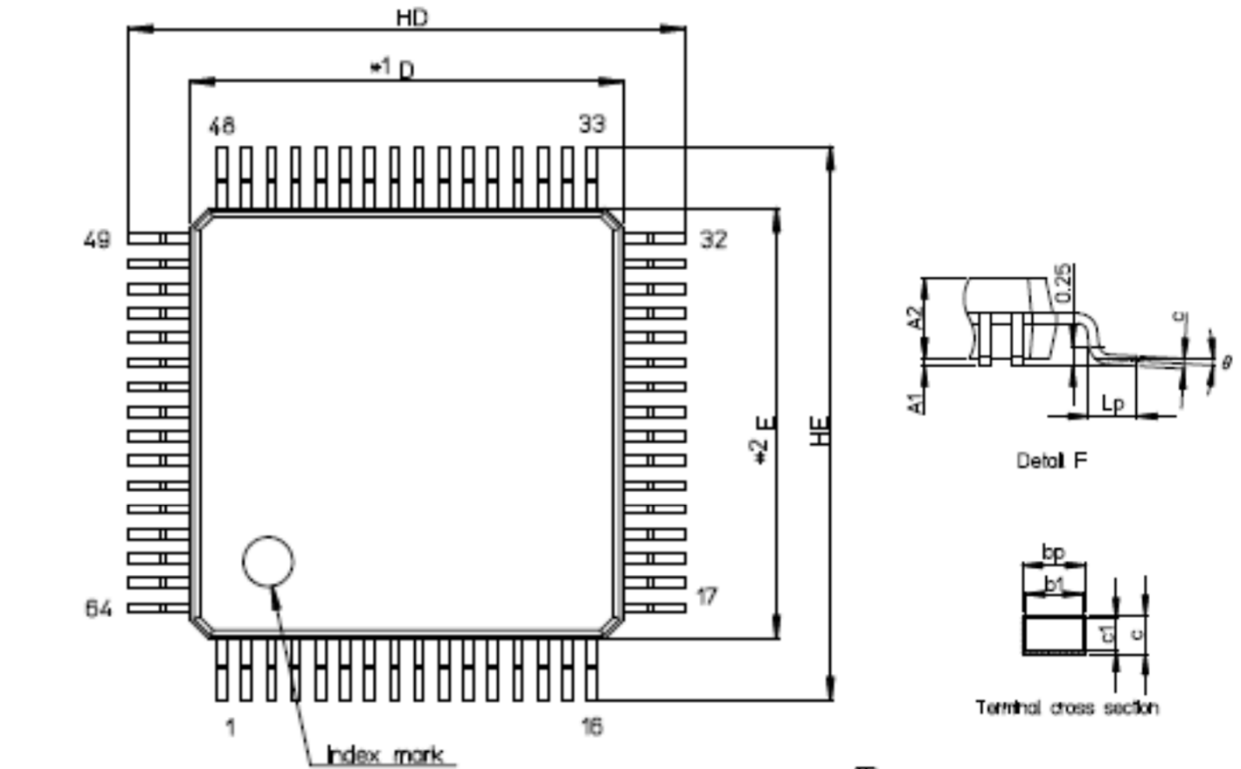
レジスタ一覧を下記に示します。

Address (b14-8)	Register name	Symbol	Initial value	7	6	5	4	3	2	1	0
02h	パワーセーブ制御設定レジスタ	PS_ALL	00h	0	0	0	0	0	0	0	PS_ALL_N
04h	機能別パワーセーブ制御設定レジスタ	PS	00h	PS_PRE_N	0	PS_BEMF_N	PS_CSAMP_N	PS_VMC_N	PS_HALL_N	PS_CRREG_N	PS_CP_N
06h	ソフトウェアリセット設定レジスタ	SW_RESET	00h	0	0	0	0	0	0	0	SW_RESET
08h	ADC選択レジスタ	ADC_SEL	00h	0	0	0	0	ADC_CH_SEL3 to 0			
0Ah	U相モータ制御信号ポート設定レジスタ	SELSIG_U	03h	0	SELSIG_U_H2 to 0			0	SELSIG_U_L2 to 0		
0Ch	V相モータ制御信号ポート設定レジスタ	SELSIG_V	14h	0	SELSIG_V_H2 to 0			0	SELSIG_V_L2 to 0		
0Eh	W相モータ制御信号ポート設定レジスタ	SELSIG_W	25h	0	SELSIG_W_H2 to 0			0	SELSIG_W_L2 to 0		
10h	Hall信号処理設定レジスタ	HALL_SIG	00h	BEMF_MODE_SEL	CENTERTAP_SEL	HALL_MODE_SEL	PWM_SEL	HALL_POLA	HALL_SEL2 to 0		
12h	ALARM状態レジスタ1	ALMSTS1	FFh	VREG5_OVP_N	VGT_OVP1_N	VGT_OVP2_N	VGT_UVP_N	VGB_OVP_N	VGB_UVP_N	OCP_N	TSD_N
14h	ALARM動作設定レジスタ1	ALMOPE1	00h	0	0	0	VGT_UVP_OPE_N	0	VGB_UVP_OPE_N	OCP_OPE_N	TSD_OPE_N
16h	ALARM端子出力設定レジスタ1	ALMOUT1	00h	REGV5_OVP_ALE_N	VGT_OVP1_ALE_N	VGT_OVP2_ALE_N	VGT_UVP_ALE_N	VGB_OVP_ALE_N	VGB_UVP_ALE_N	OCP_ALE_N	TSD_ALE_N
18h	ALARM状態レジスタ2	ALMSTS2	FFh	1	1	1	1	1	1	1	VM_UVP_N
1Ah	外付けMOSFET過電流判定遮断用閾値設定レジスタ2	CS_SET2	00h	CSAMP_REF1 to 0		CSAMP_ATT	0	0	0	0	0
1Ch	ALARM端子出力設定レジスタ2	ALMOUT2	00h	0	0	0	0	0	0	0	VM_UVP_ALE_N
1Eh	エラー検出待ち時間設定レジスタ	ERROR_WAIT	00h	0	0	0	REGV5_OVP_WAIT	UVCP_WAIT1 to 0		OCPWAIT1 to 0	
20h	外付けMOSFET過電流判定遮断用閾値設定レジスタ1	CS_SET1	00h	0	SHUNT_SEL2 to 0			OCP_SL_H3 to 0			
22h	ホールICコンパレータ閾値調整レジスタ	HAIC_TH	00h	0	0	HAIC_HYS1 to 0		0	HAIC_TH2 to 0		
24h	ブリッドドライバ駆動状態レジスタ	PDDSTS	F0h	1	1	LDS_N	FG	HALLMON_U	HALLMON_V	HALLMON_W	
26h	LD判定待ち時間設定レジスタ	LD_WAIT	00h	LD_ALE_N	0	0	0	0	LD_WAIT2 to 0		
28h	モータ駆動制御設定レジスタ	DRIVE_SET	00h	OCP_HYS_N	ALM_LATCH_CLR	0	DECAY_MODE_SEL	DT_REG_N	OCP_ERR_SEL	DIR_SEL	MOT_EN
2Ah	-	-	-	0	0	0	0	0	0	0	0
2Ch	Highサイド 出力電流能力設定レジスタ	IDRCNT_H	00h	0	IDR_H_P2 to 0		0	IDR_H_N2 to 0			
2Eh	Lowサイド 出力電流能力設定レジスタ	IDRCNT_L	00h	0	IDR_L_P2 to 0		0	IDR_L_N2 to 0			
30h	Pchスルーレート設定レジスタ	TRCNT_P	00h	0	TR_H_P2 to 0		0	TR_L_P2 to 0			
32h	チャージポンプ設定レジスタ1	CPSET1	01h	0	0	0	0	0	0	CP_CLK_DIV1 to 0	
34h	チャージポンプ設定レジスタ2	CPSET2	02h	0	0	0	0	CP_BOOST_N	VREG10_OUT	VREG6P5_OUT	0
36h	チャージポンプ用トリミングレジスタ	CP_TRIM	00h	CP_TRIM7 - CP_TRIM0							
38h to 3Eh	-	-	-	0	0	0	0	0	0	0	0
40h	SVレギュレータ電圧設定レジスタ	VREG5_TRIM	00h	VREG5_TRIM7 - VREG5_TRIM0							
42h	外付けFET電流検出AMP設定レジスタ	CSAMP_TRIM	00h	CSAMP_TRIM7 - CSAMP_TRIM0							
44h to 56h	-	-	-	0	0	0	0	0	0	0	0
58h	ALARM端子モニタレジスタ1	ALMRAW1	FFh	1	VGT_OVP1_RAW_N	VGT_OVP2_RAW_N	VGT_UVP_RAW_N	VGT_OVP_RAW_N	VGB_UVP_RAW_N	1	1
5Ah	-	-	-	0	0	0	0	0	0	0	0
5Ch	TOIN端子状態レジスタ	TOIN_MONI	-	TOINA	TOINB	TOINC	TOIND	TOINE	TOINF	TOING	TOINH
5Eh	WHO_AM_Iレジスタ	WHO_AM_I	6Ah	0	1	1	0	1	0	1	0
60h	トリミングプロテクトレジスタ	TRIM_PT	00h	TRIM_PT7 - TRIM_PT0							
62h to 72h	-	-	-	0	0	0	0	0	0	0	0
74h	トリミングデータ有効レジスタ	TRIM_EN	00h	0	0	0	0	0	0	0	TRIM_EN
76h	-	-	-	0	0	0	0	0	0	0	0
78h	高精度BGR温度補正レジスタ	BGR_TRIM	FFh	BGR_TRIM_7 - BGR_TRIM0							
7Ah	BUFFAMP絶対値補正レジスタ	BFAMP_TRIM	FFh	BFAMP_TRIM_7 - BFAMP_TRIM_0							
7Ch to 7Eh	-	-	-	0	0	0	0	0	0	0	0

詳細は、「RL78/G1Fユーザーズマニュアル ハードウェア編」(R01UH0516JJ0110)を参照ください。

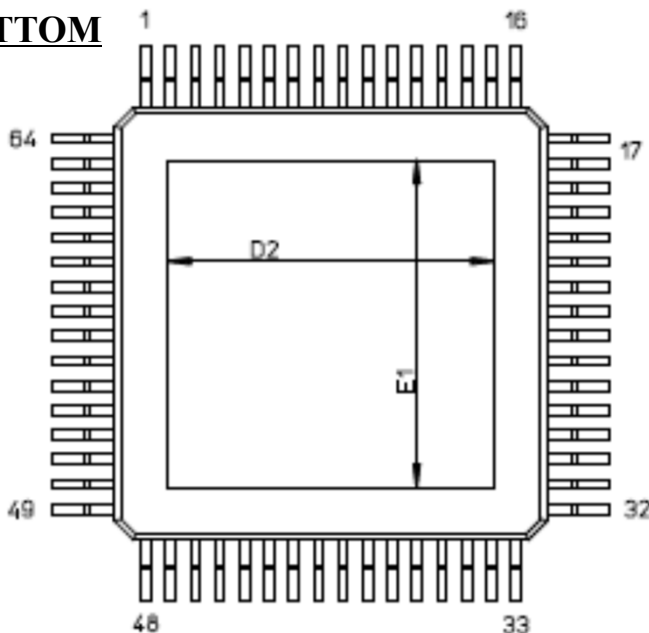
7 外形寸法图 [P-HTFQFP64 (JEITA)]

TOP



- NOTES
1. DIMENSIONS *1 AND *2 DO NOT INCLUDE MOLD FLASH.
 2. DIMENSION *3 DOES NOT INCLUDE TRIM OFFSET.

BOTTOM



Reference Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	—	7.0	—
E	—	7.0	—
A2	0.95	1.00	1.05
HD	—	9.0	—
HE	—	9.0	—
A	—	—	1.20
A1	0.05	—	0.15
bp	0.13	—	0.23
b1	0.13	0.16	0.19
c	0.09	—	0.20
c1	0.09	—	0.16
θ	0°	—	7°
e	—	0.4	—
x	—	—	0.07
y	—	—	0.08
Lp	0.45	0.6	0.75
D2	—	5.3	—
E1	—	5.3	—

8 内蔵RL78/G1Fピン仕様

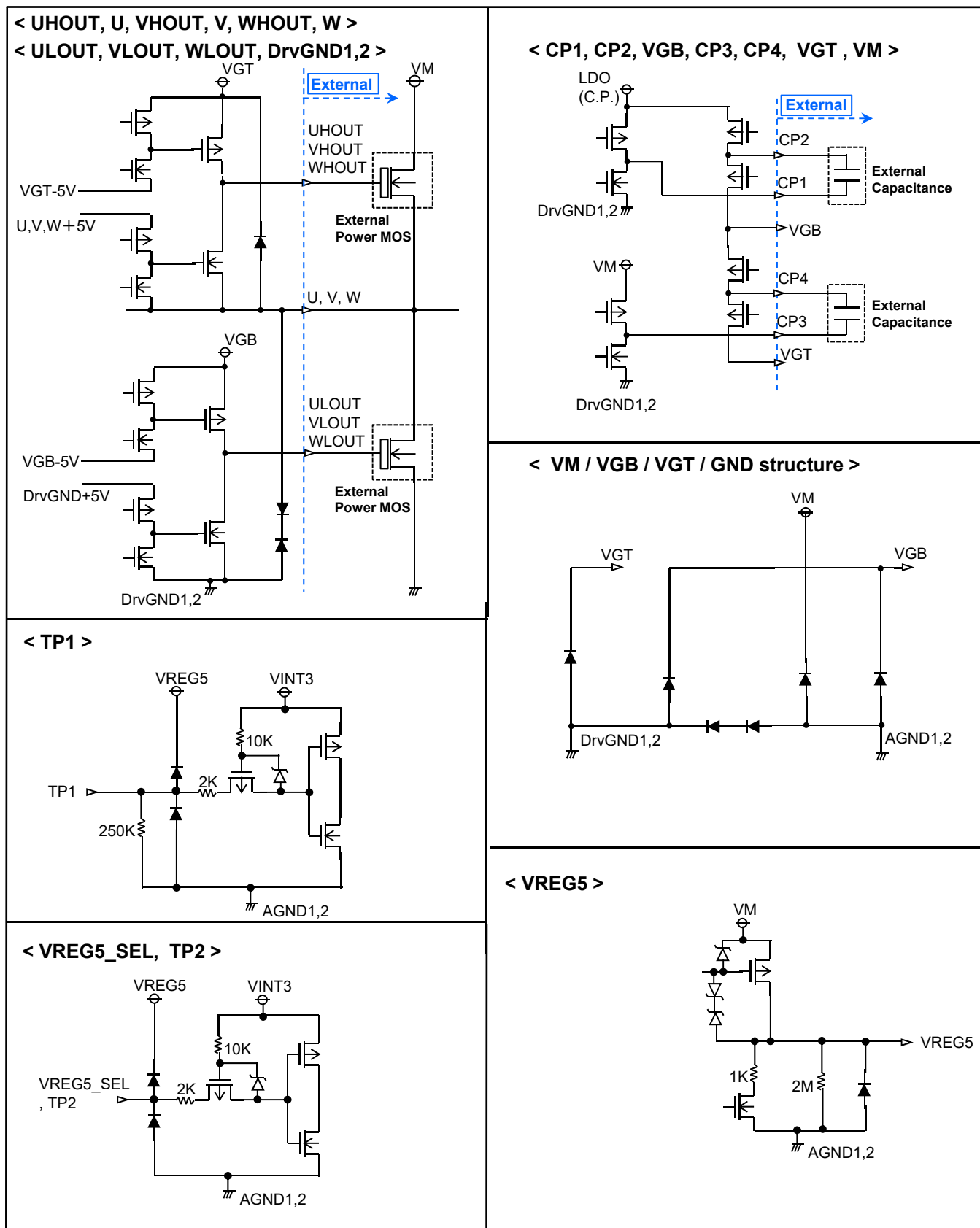
RL78/G1F 64Pin仕様				RAJ306000設定							
機能名称	端子タイプ	入出力	リセット解除時	兼用機能	機能	機能	兼用機能	端子No.			
P00	7-1-4	入出力	—	TI00/TRGCLKA/(TRJ00)/(INTP8)	ポート0。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P01, P03, P04の入力はTTL入力バッファに設定可能。 P00, P02-P04の出力はN-chオープン・ドレイン出力(EVDD耐圧)に設定可能。 P02, P03はアナログ入力に設定可能 注。	P00	TI00/TRGCLKA/(TRJ00)	2			
P01	8-1-3			入力ポート		TO00/TRGCLKB/TRJIO0/(INTP10)	P01	TO00/TRGCLKB/TRJIO0	1		
P02	7-9-2			アナログ機能		ANI17/SO10/TxD1/IVCMP10	SO10	P02/ANI17/TxD1/IVCMP10	64		
P03	8-9-2					ANI16/SI10/RxD1/SDA10/IVCMP11	SI10	P03/ANI16/RxD1/SI10/SDA10/IVCMP11	63		
P04	8-1-4			入出力		—	SCK10/SCL10	ポート1。 8ビット出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P10, P14-P17の入力はTTL入力バッファに設定可能。 P10, P11, P13-P15, P17の出力はN-chオープン・ドレイン出力(EVDD耐圧)に設定可能。 P10-P14はアナログ入力に設定可能 注。	P04	P04/SCL10	62
P05	—	入力ポート	(INTP10)		内部接続		—		—	—	
P06	7-1-3	—	—	(INTP11)/(TRJIO0)	—	内部接続	—	CLK			
P10	8-3-8	入出力	—	ANI20/SCK11/SCL11/TRDIOD1	ポート2。 8ビット出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P10, P14-P17の入力はTTL入力バッファに設定可能。 P10, P11, P13-P15, P17の出力はN-chオープン・ドレイン出力(EVDD耐圧)に設定可能。 P10-P14はアナログ入力に設定可能 注。	内部接続	—	TOINF			
P11	7-3-8			ANI21/SI11/SDA11/TRDIOC1		内部接続	—	TOINE			
P12	7-3-7			ANI22/SO11/TRDIOB1/(INTP5)		内部接続	—	TOINC			
P13	7-3-8			ANI23/TxD2/SO20/TRDIOA1/IrTxD		内部接続	—	TOINB			
P14	8-3-8			ANI24/RxD2/SI20/SDA20/TRDIOB0/(SCLA0)/IrRxD		内部接続	—	TOIND			
P15	8-1-8			SCK20/SCL20/TRDIOB0/(SDAA0)		内部接続	—	TOINA			
P16	8-1-7			TI01/TO01/INTP5/TRDIOC0/(SI00/RxD0)/(TRDIOA1)		内部接続	—	TOINH			
P17	8-1-8			TI02/TO02/TRDIOA0/TRDCLK/(SO00/TxD0)/(TRDIO0)		内部接続	—	TOING			
P20	4-9-1			入出力		—	ANI0/AVREFF/IVCMP12/(INTP11)	ポート3。 2ビット出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P30の入力はTTL入力バッファに設定可能。 P30の出力はN-chオープン・ドレイン出力(EVDD耐圧)に設定可能。	ANI0	P20/AVREFF/IVCMP12	61
P21	4-16-1						ANI1/AVREFM/IVCMP13		ANI1	AVREFM/P21/IVCMP13	60
P22	4-15-1	ANI2/AN00/PAGAI/IVCMP0	ANI2		P22/AN00/PAGAI/IVCMP0		59				
P23	4-15-1	ANI3/AN01/PAGAND	ANI3		P23/AN01/PAGAND		58				
P24	—	ANI4	ANI4		P24		57				
P25	4-3-3	ANI5	ANI5		P25		56				
P26	—	ANI6	ANI6		P26		55				
P27	—	ANI7	内部接続		—		ISENADIN				
P30	8-1-4	入出力	—	INTP3/RTC1HZ/SCK00/SCL00/TRJ00/(TRDIOB1)	ポート4。 4ビット出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P30の出力はN-chオープン・ドレイン出力(EVDD耐圧)に設定可能。	内部接続	—	SPI			
P31	7-1-3			TI03/TO03/INTP4/(TRJIO0)/(PCLBUZ0)/VCOUT1		P31	TI03/TO03/INTP4/(TRJIO0)/VCOUT1	19			
P40	—	入出力	—	TOO0	ポート5。 6ビット出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P50, P55の入力はTTL入力バッファに設定可能。 P50, P51, P55の出力はN-chオープン・ドレイン出力(EVDD耐圧)に設定可能。	TOO0	P40	8			
P41	—			(TRJIO0)		P41	(TRJIO0)	7			
P42	7-1-3			入力ポート		(INTP8)	P42	INTP8 注2	6		
P43	—			—		(INTP9)	P43	INTP9 注2	5		
P50	8-1-4	入出力	—	INTP1/SI00/RxD0/TOOLRxD/SDA00/TRGIOA/(TRJIO0)/(TRDIOC1)	ポート6。 4ビット出力ポート。 1ビット単位で入力/出力の指定可能。 P60-P63の出力はN-chオープン・ドレイン出力(6 V耐圧)。	内部接続	—	SPI			
P51	7-1-4			INTP2/SO00/TxD0/TOOLTxD/TRGIOB/(TRDIOB1)		内部接続	—	SPI			
P52	—			(INTP1)		内部接続	—	HIC_U			
P53	7-1-3			(INTP2)		内部接続	—	HIC_V			
P54	—			(INTP3)		内部接続	—	HIC_W			
P55	8-1-4	(INTP4)/(PCLBUZ1)/(SCK00)	内部接続	—	ALARM						
P60	—	入出力	—	SCLA0	ポート7。 8ビット出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P71, P74の出力はN-chオープン・ドレイン出力(EVDD耐圧)に設定可能。	P60	SCLA0	15			
P61	—			SDAA0		P61	SDAA0	16			
P62	12-1-2			入力ポート		/SSI00	P62	/SSI00 (SSIE00=0 設定が必要)	17		
P63	—			—		—	P63	—	18		
P70	7-1-3	入出力	—	KR0/SCK21/SCL21/(VCOUT1)	ポート8。 1ビット出力専用ポートと1ビット入力専用ポート。	—	—	—			
P71	7-1-4			KR1/SI21/SDA21/(VCOUT0)		—	—	—			
P72	7-1-3			KR2/SO21		—	—	—			
P73	7-1-3			KR3/SO01		—	—	—			
P74	7-1-4			KR4/INTP8/SI01/SDA01		—	—	—			
P75	7-1-3			KR5/INTP9/SCK01/SCL01		—	—	—			
P76	7-1-3			KR6/INTP10/(RxD2)		—	—	—			
P77	7-1-3			KR7/INTP11/(TxD2)		—	—	—			
P120	7-3-3	入出力	アナログ機能	ANI19/VCOUT0	—	—	—	—			
P121	—	入出力	—	X1	ポート12。 1ビット出力専用ポートと4ビット入力専用ポート。 P120のみ、入力/出力の指定が可能。 P120のみ、入力ポートではソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P120はアナログ入力に設定可能 注。	—	—	—			
P122	—			X2/EXCLK		P122	X2/EXCLK	11			
P123	2-2-1			入力		入力ポート	XT1	—	—	—	
P124	—	—	—	XT2/EXCLKS	—	—	—	—			
P130	1-1-1	出力	出力ポート	—	—	—	—	—			
P137	2-1-2	入力	入力ポート	INTP0	ポート13。 1ビット出力専用ポートと1ビット入力専用ポート。	P137	INTP0	10			
P140	—	入出力	—	PCLBUZ0/INTP6	ポート14。 4ビット出力ポート。 1ビット単位で入力/出力の指定可能。 入力ポートでは、ソフトウェアの設定により、 内蔵プルアップ抵抗を使用可能。 P147はアナログ入力に設定可能 注。	P140	PCLBUZ0/INTP6	4			
P141	7-1-3			入力ポート		PCLBUZ1/INTP7	P141	PCLBUZ1/INTP7	3		
P146	—			—		—	内部接続	—	LD		
P147	7-3-3			アナログ機能		ANI18/IVREF0	—	—	—	—	
/RESET	2-1-1	入力	—	—	外部リセット用の入力専用端子。 外部リセットを使用しない場合は、直接または抵抗を介してVDDに接続してください。	/RESET	—	9			

注 各端子をデジタル/アナログのいずれにするかは、ポート・モード・コントロール・レジスタx (PMCx)で設定します (1ビット単位で設定可能)。

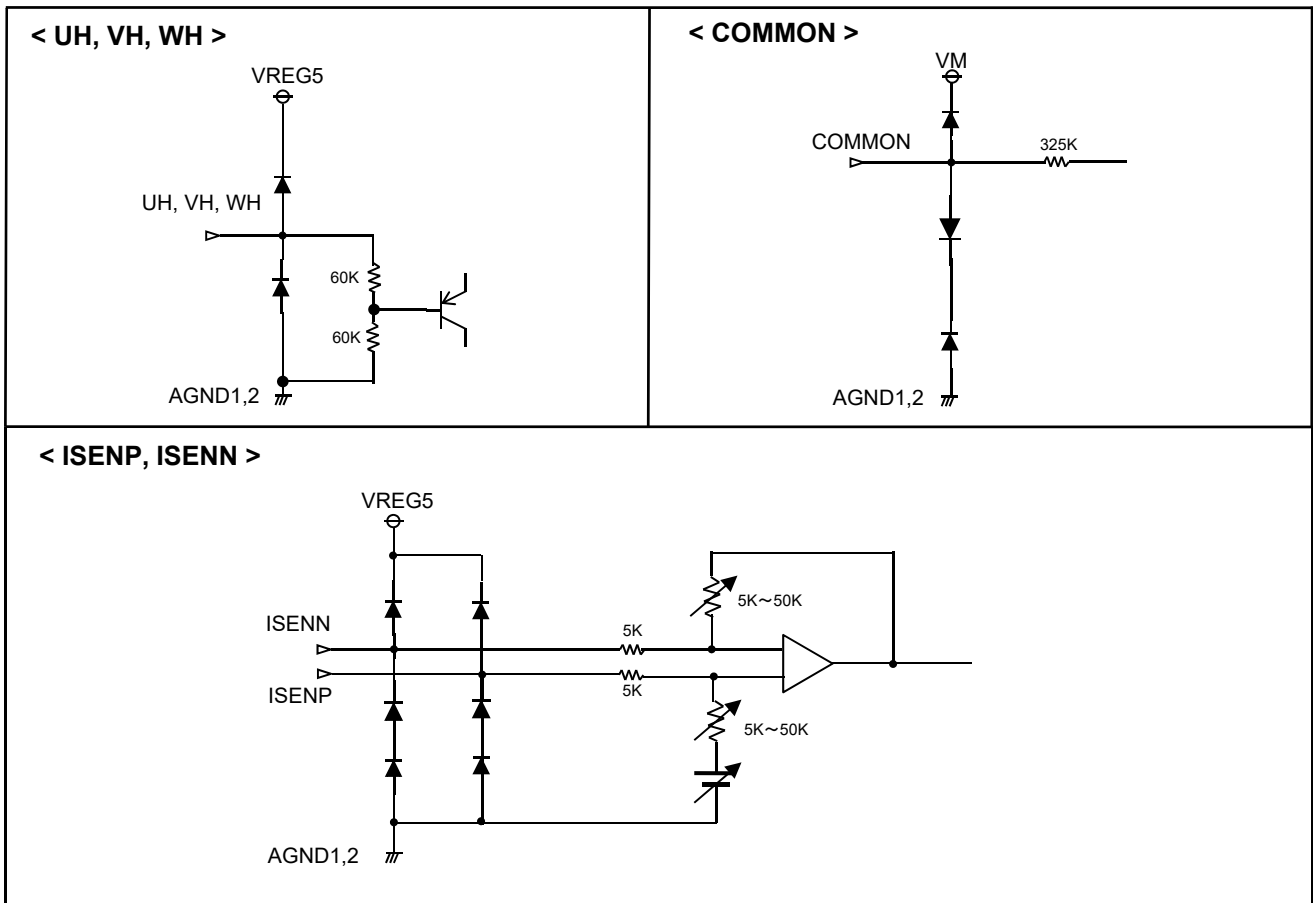
注2 PIOR00=01要設定。P06(TRJ00)をブリッドライバ用クロックとして使用。

備考 上図の()内の機能は、周辺I/Oリダイレクション・レジスタ0-2 (PIOR0-PIOR2)の設定により、割り当て可能です。

8 I/O回路 (プリドライバ部)



I/O Circuit



Note1 RL78/G1F関連の端子については、「RL78/G1Fユーザーズマニュアル ハードウェア編」(R01UH0516JJ0110)を参照ください。

改版記録	RAJ306000GFT データシート
------	---------------------

Rev	発行日	改定内容	
		ページ	ポイント
1.00	2017.09.06	-	
1.01	2017.09.26	3, 4, 13, 14, 18, 19, 23	「RL78/G1Fユーザーズマニュアル ハードウェア編」 (IMB-PB-170186 -> R01UH0516JJ0110)

全ての商標および登録商標は、それぞれの所有者に帰属します。

CMOSデバイスの一般的注意事項

① 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。
CMOSデバイスの入力がノイズなどに起因して、VIL (MAX.) からVIH (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、VIL (MAX.) からVIH (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

② 未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。
未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してVDDまたはGNDに接続することが有効です。
資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③ 静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。
MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。
また、MOSデバイスを実装したボードについても同様の扱いをしてください。

④ 初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。
電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。
リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

⑤ 電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。
資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

⑥ 電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。
資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれかに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記どうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>