

RNA52A10T

R03DS0078JJ0200

Rev.2.00

2014.12.19

Dual CMOS system—RESET IC

概要

RNA52A10T は遅延機能を持たないリセット回路と遅延機能を持つリセット回路を内蔵しており、マイクロプロセッサやシステム回路のリセット信号を生成します。各リセット回路の検出電圧はそれぞれ外付け抵抗で設定することができ、内蔵基準電圧は 1.0 V です。CMOS プロセスを採用し、低消費電流 1.1 μ A (typ)を実現しています。CD 端子に容量と抵抗を接続することにより、リセット解除遅延時間を高精度に設定することができます。遅延機能を持つリセット回路はマニュアルリセット MR 入力端子を備えており、“H”入力でもリセット信号を出力します。また MR 端子は内部抵抗 2 M Ω でプルダウンされています。 $\overline{Vo1}$ 、 $\overline{Vo2}$ 出力端子はオープンドレインタイプです。

特長

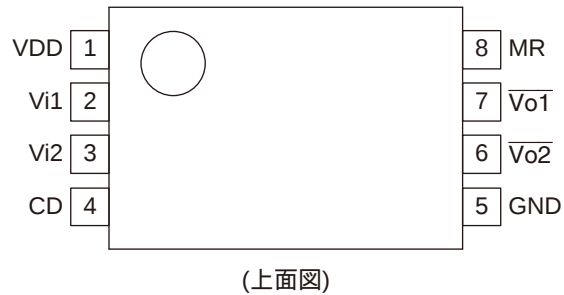
- CMOS リセット 2 回路内蔵
- 基準電圧 1.0 V
- 基準電圧精度 ± 50 mV
- ヒステリシス幅 6 % typ.
- 低消費電流 1.1 μ A typ.
- 外付け CR による遅延時間設定機能
- マニュアルリセット入力
- オープンドレイン出力
- 8 ピン TSSOP-8 パッケージ
- 動作温度範囲 $-40 \sim 85^{\circ}\text{C}$
- 発注型名

発注型名	パッケージ名称	パッケージコード	パッケージ略称	テーピング略称(数量)	端子表面処理
RNA52A10TH5	TSSOP-8 ピン	PTSP0008JC-B	T	H (3,000 個/リール)	5 (Ni/Pd/Au)

アプリケーション

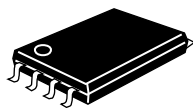
- マイクロプロセッサの電源監視およびリセット
- マイクロプロセッサの電源シーケンス制御
- PC およびノート PC
- プリンタ等、PC 周辺機器
- デジタルカメラ、デジタルビデオカメラ、PDA
- バッテリ駆動製品
- 無線通信システム

ピン配置

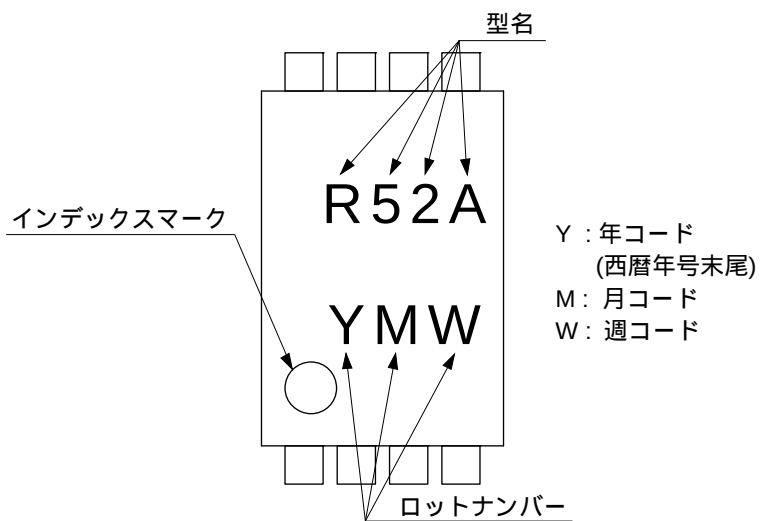


現品表示

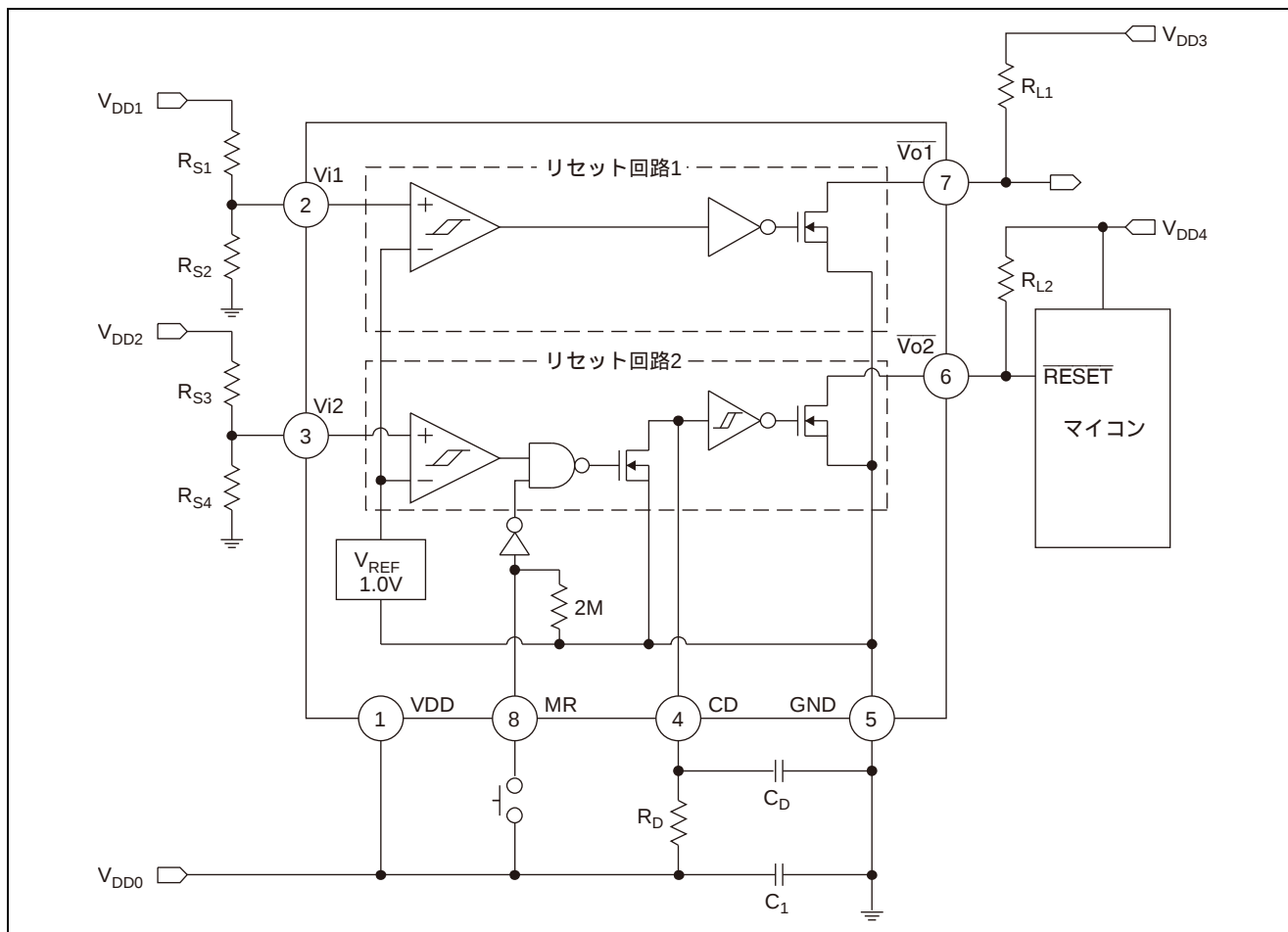
• RNA52A10T



TSSOP-8



ブロック図および周辺回路接続例



【注】 1. V_{DD1} および V_{DD2} 電源のリセット検出電圧と外付け分割抵抗 R_{S1} , R_{S2} , R_{S3} , R_{S4} については以下の関係式を参考に設定してください。

$$(1) V_{DD1} \text{ 電源リセット検出電圧} = V_{REF} \times (R_{S1} + R_{S2}) / R_{S2}$$

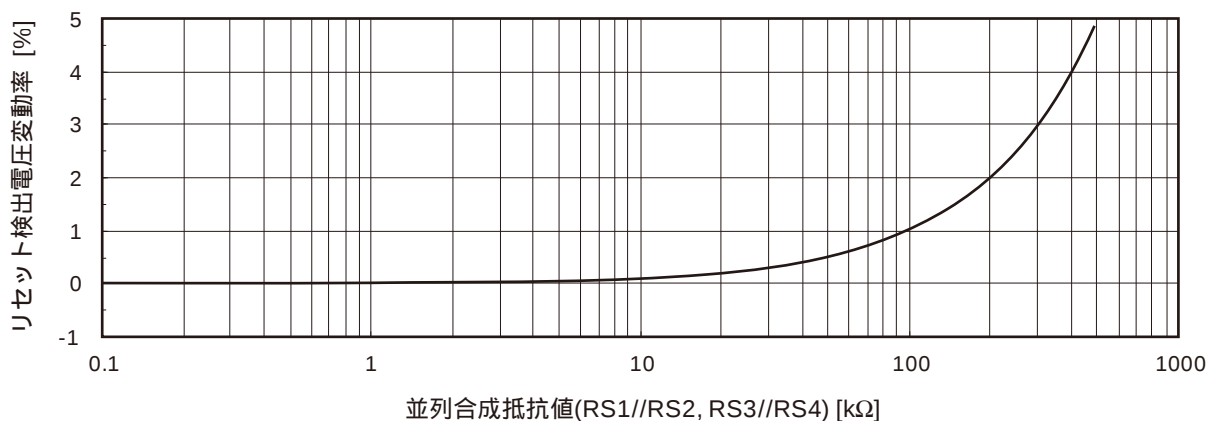
$$(2) V_{DD2} \text{ 電源リセット検出電圧} = V_{REF} \times (R_{S3} + R_{S4}) / R_{S4}$$

ただし, R_{S1} , R_{S2} , R_{S3} , $R_{S4} \leq 50 \text{ k}\Omega$ の範囲で設定してください。

リセット検出電圧変動率と R_{S1} , R_{S2} , R_{S3} , R_{S4} 設定値の関係については下のグラフを参照してください。

- 安定した動作をさせるため、周波数特性の優れたコンデンサ C_1 を V_{DD} 端子と GND 端子間にできるだけ近づけて接続してください。
- 上記コンデンサ C_1 は電源品質等のシステム環境に合わせて最適な値に設定してください。

リセット検出電圧変動率の分割抵抗 (R_{S1} , R_{S2} , R_{S3} , R_{S4}) 依存性

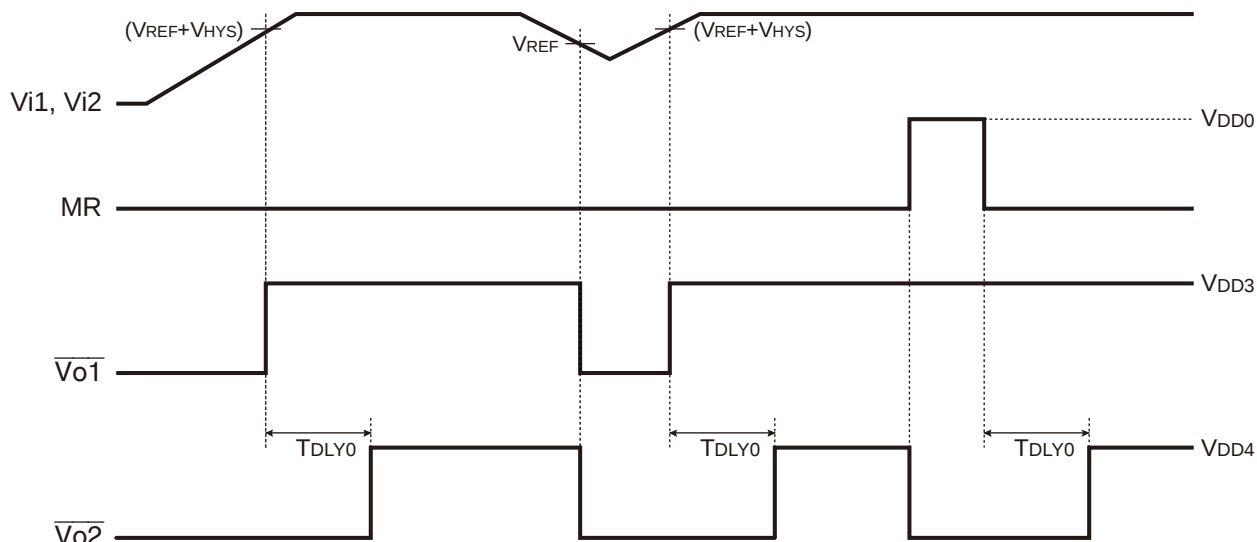


動作説明図

(1) 入出力対応表

MR	Vi1, Vi2	$\overline{Vo1}$	$\overline{Vo2}$
L	$\leq V_{REF}$	L	L
	$\geq (V_{REF} + V_{HYS})$	H	H(T _{DLY0} 後)
H	$\leq V_{REF}$	L	L
	$\geq (V_{REF} + V_{HYS})$	H	

(2) タイミングチャート



絶対最大定格

項目	記号	定格値	単位
電源電圧 (VDD)	V_{DD}	6.0	V
入力電圧 ($\overline{Vi1}$, $\overline{Vi2}$, MR, CD)	V_{IN}	-0.3 ~ V_{DD}	V
出力電圧 ($\overline{Vo1}$, $\overline{Vo2}$)	V_{OUT}	-0.3 ~ 6.0	V
出力電流 ($\overline{Vo1}$, $\overline{Vo2}$)	I_{OUT}	30	mA
許容損失	P_T	192	mW
動作温度	T_{OPR}	-40 ~ 85	°C
保存温度	T_{STG}	-55 ~ 125	°C

【注】 許容損失については、 $T_a = 25^\circ\text{C}$ までの許容値であり、それ以上は $1.92\text{mW}/^\circ\text{C}$ でディレーティングしてください。
(P.6 の特性曲線参照)

推奨動作条件

項目	記号	Min	Max	単位
電源電圧 (VDD)	V_{DD}	1.4	5.5	V
入力電圧 ($\overline{Vi1}$, $\overline{Vi2}$, MR, CD)	V_{IN}	0	V_{DD}	V
出力電圧 ($\overline{Vo1}$, $\overline{Vo2}$)	V_{OUT}	0	5.5	V
出力電流 ($\overline{Vo1}$, $\overline{Vo2}$)	I_{OUT}	0	15	mA
動作温度	T_{OPR}	-40	85	°C

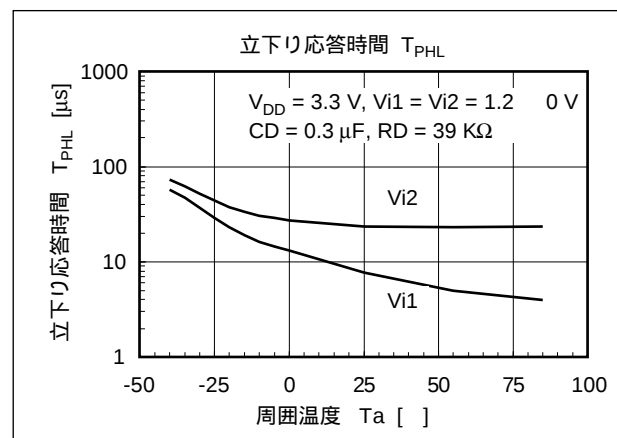
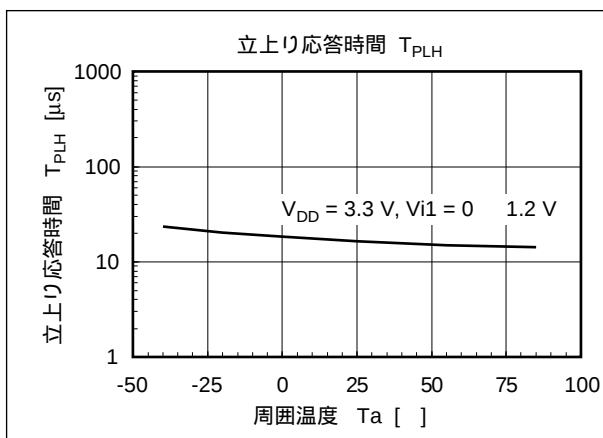
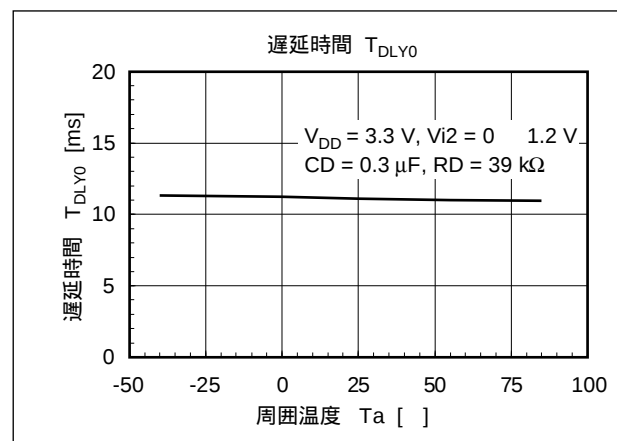
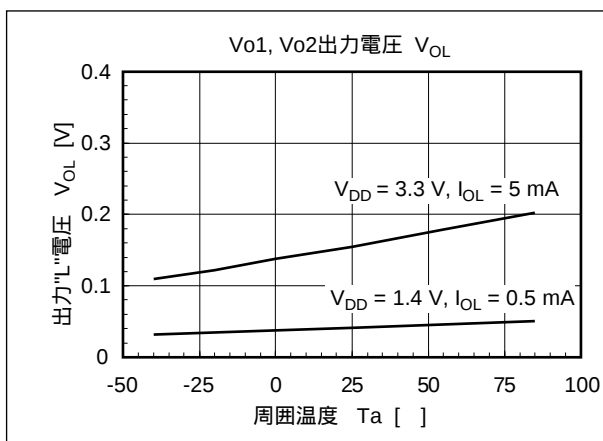
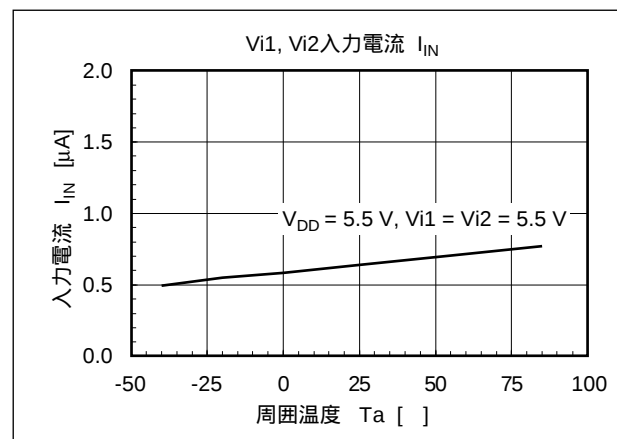
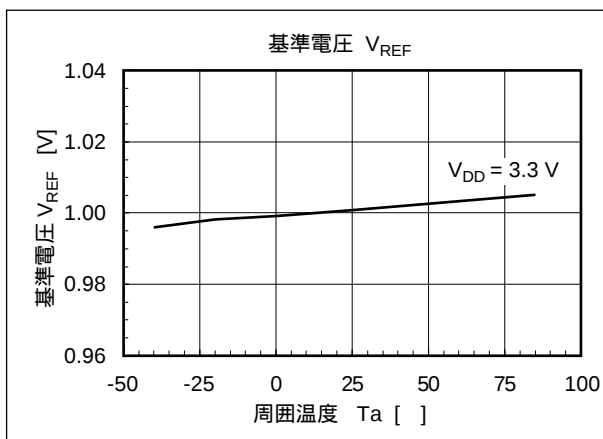
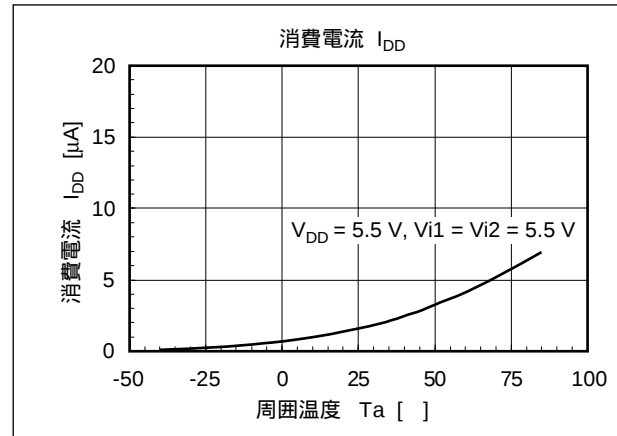
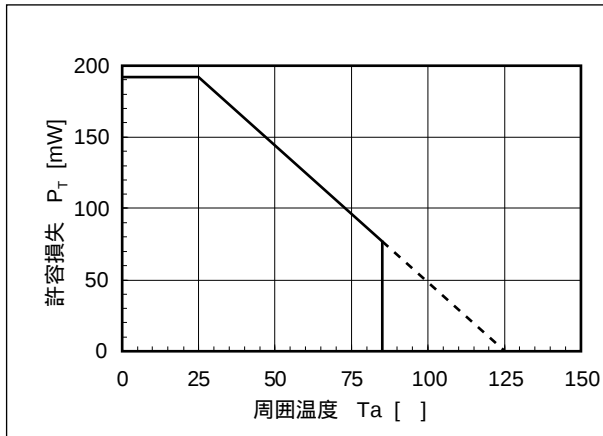
電気的特性

(特記なき場合: Ta = 25°C)

項目		記号	Min	Typ	Max	単位	測定条件	測定回路
動作電圧		V _{DD}	1.4	—	5.5	V		—
消費電流		I _{DD}	—	1.1	19	μA	V _{DD} = 5.5 V V _{i1} = V _{i2} = 5.5 V	1
基準電圧		V _{REF}	0.95	1.00	1.05	V	V _{DD} = 3.3 V	2
基準電圧温度係数 (設計参考値)		$\frac{\Delta V_{REF}}{V_{REF} \cdot \Delta T_a}$	—	±100	—	$\frac{\text{ppm}}{^\circ\text{C}}$	T _a = -40 ~ 85°C	2
Vi1, Vi2 入力 ヒステリシス電圧		V _{HYS}	28.5 (V _{REF} ×3%)	60 (V _{REF} ×6%)	94.5 (V _{REF} ×9%)	mV	V _{DD} = 3.3 V	2
Vi1, Vi2 入力電流		I _{IN}	—	0.6	2.2	μA	V _{DD} = 5.5 V V _{i1} = V _{i2} = 5.5 V	3
CD 入力閾値電圧		V _{DLY}	V _{DD} ×0.43	V _{DD} ×0.63	V _{DD} ×0.83	V	V _{DD} = 3.3 V V _{i1} = V _{i2} = 1.2 V	4
Vo1, Vo2 出力 "L" 電圧		V _{OL}	—	0.05	0.15	V	V _{DD} = 1.4V, V _{i1} = V _{i2} = 0 V I _{OL} = 0.5 mA	5
			—	0.15	0.35	V	V _{DD} = 3.3V, V _{i1} = V _{i2} = 0 V I _{OL} = 5 mA	6
Vo1, Vo2 出力リーク電流		I _{LK}	—	—	100	nA	V _{DD} = V _{O1} = V _{O2} = 5.5 V V _{i1} = V _{i2} = 1.2 V	7
Vo2 遅延時間 ^{注1}	容量 CD 不完全放電時	T _{DLY}	1.1	11	17	ms	V _{DD} = 3.3 V V _{i2} = 0 V 1.2 V C _D = 0.3 μF, R _D = 39 kΩ	8
	容量 CD 完全放電時	T _{DLY0}	7	11	17	ms		8
Vo1 立ち上がり応答時間		T _{PLH}	—	30	300	μs	V _{DD} = 3.3 V V _{i1} = 0 V 1.2 V	9
Vo1, Vo2 立ち下がり応答時間		T _{PHL}	—	30	800	μs	V _{DD} = 3.3 V V _{i1} = V _{i2} = 1.2 V 0 V C _D = 0.3 μF, R _D = 39 kΩ	10
MR 入力 "L" 電圧		V _{IL}	—	—	V _{DD} ×0.2	V	V _{DD} = 3.3 V V _{i1} = V _{i2} = 1.2 V	11
MR 入力 "H" 電圧	V _{DD} < 4.5V	V _{IH}	V _{DD} ×0.75	—	—	V	V _{DD} = 3.3 V V _{i1} = V _{i2} = 1.2 V	11
	V _{DD} = 4.5V		V _{DD} ×0.5	—	—	V	V _{DD} = 5.0 V V _{i1} = V _{i2} = 1.2 V	12
MR 入力 プルダウン抵抗		R _{MR}	0.5	2	—	MΩ	V _{DD} = 5.5 V V _{MR} = 5.5 V	13

- 【注】 1. 容量 C_D が完全に放電されて C_D 端子電圧が 0[V]の状態から充電が開始された場合の遅延時間 T_{DLY0} の最小値は 7 ms ですが放電時間が短く 0[V]まで下がりきらない状態で充電が開始された場合の遅延時間 T_{DLY} の最小値は 1.1 ms となります。このとき Vo2 の Low 時間 (リセット時間) の最小値も T_{DLY} と同じく 1.1 ms となります。詳細は P.10 の容量 C_D の放電状態と遅延時間の規定を参照してください。
2. 主な特性の温度依存性については P.6 の特性曲線を参照してください。
3. 測定回路については P.8 ~ 9 の測定回路を参照してください。

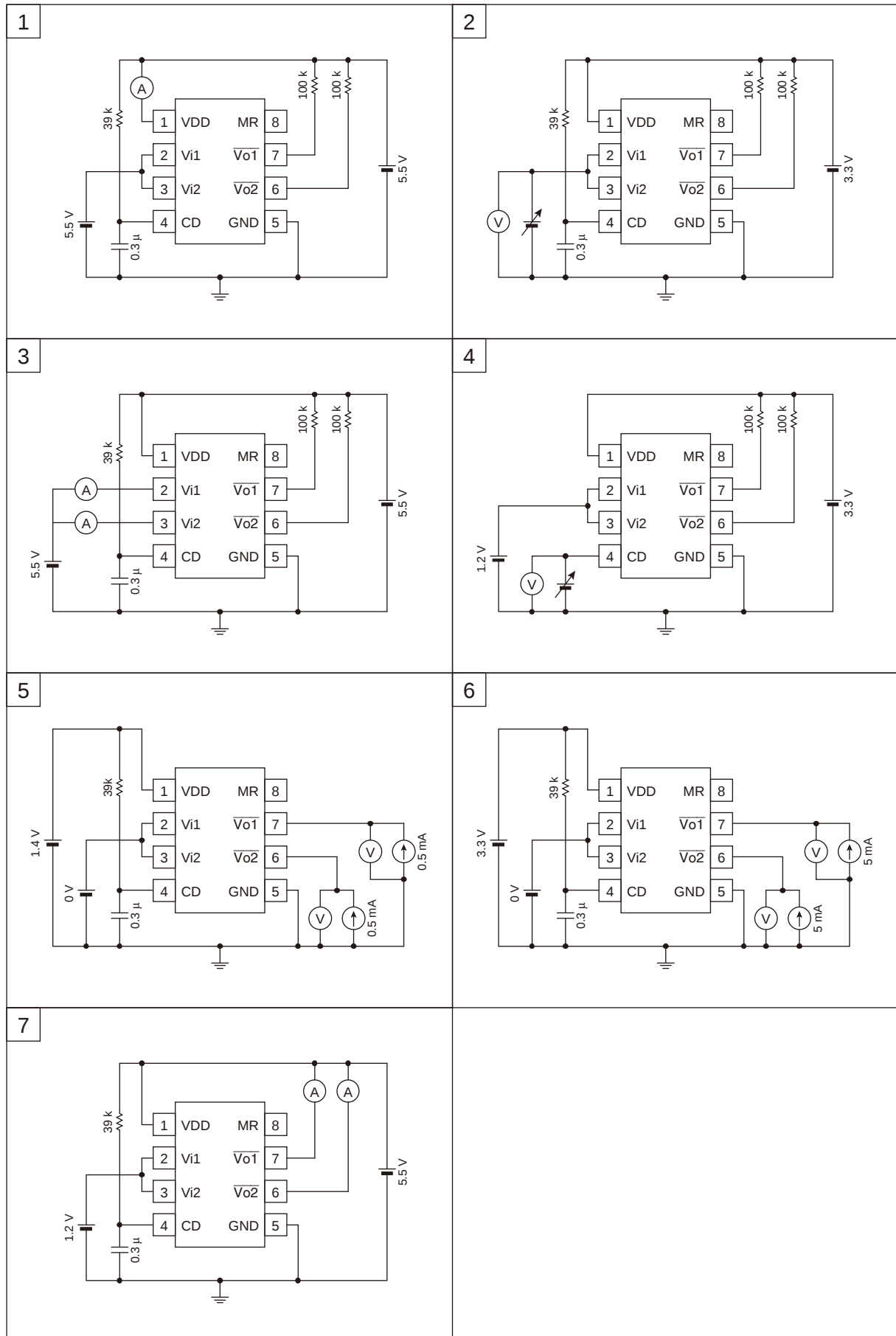
特性曲線



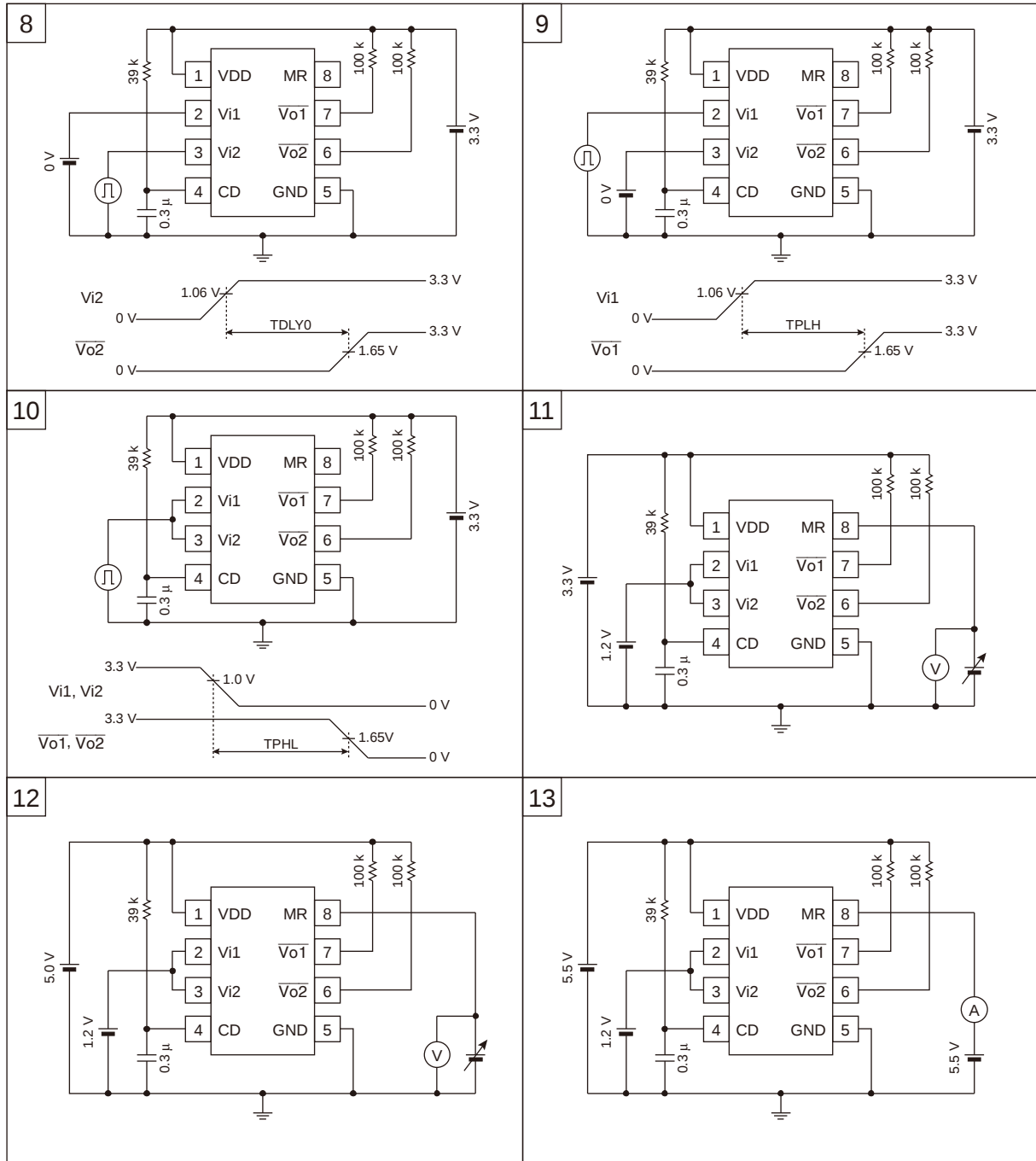
端子説明

端子	端子名	機能
1	VDD	電源供給端子です。安定した動作をさせるため周波数特性の優れたコンデンサをVDD端子とGND端子間にできるだけ近づけて接続してください。またコンデンサの値は電源品質等のシステム環境に合わせて設定してください。詳細はP.3のブロック図および周辺回路接続例を参照してください。
2	Vi1	遅延機能無しリセット回路1の電圧入力端子で、入力電圧が V_{REF} より下がると $\overline{Vo1}$ 出力は"L"になります。ヒステリシス入力となっているため入力電圧が $(V_{REF}+V_{HYS})$ より上がると $\overline{Vo1}$ 出力は"H"になります。P.2のブロック図および周辺回路接続例において R_{S1} と R_{S2} の抵抗分割比により V_{DD1} 電源のリセット検出電圧を設定します。Vi1端子の入力電流によりリセット検出電圧がシフトすることを抑えるため、 R_{S1} および R_{S2} はその並列合成抵抗値が25 k Ω 以下となるように設定してください。詳細はP.3のグラフを参照してください。またVi1端子とGND端子間に周波数特性の優れたノイズ除去用コンデンサを接続することにより、 V_{DD1} 電源ノイズによる誤動作を抑制することができます。
3	Vi2	遅延機能有りリセット回路2の電圧入力端子で、入力電圧が V_{REF} より下がると $\overline{Vo2}$ 出力は"L"になります。ヒステリシス入力となっているため入力電圧が $(V_{REF}+V_{HYS})$ より上がると遅延時間 T_{DLY0} 後に $\overline{Vo2}$ 出力は"H"になります。P.2のブロック図および周辺回路接続例において R_{S3} と R_{S4} の抵抗分割比により V_{DD2} 電源のリセット検出電圧を設定します。Vi2端子の入力電流によりリセット検出電圧がシフトすることを抑えるため、 R_{S3} および R_{S4} はその並列合成抵抗値が25 k Ω 以下となるように設定してください。詳細はP.3のグラフを参照してください。またVi2端子とGND端子間に周波数特性の優れたノイズ除去用コンデンサを接続することにより、 V_{DD2} 電源ノイズによる誤動作を抑制することができます。
4	CD	遅延時間 T_{DLY0} を設定するための抵抗 R_D と容量 C_D を接続します。接続例はP.2のブロック図および周辺回路接続例を参照してください。抵抗、容量と遅延時間の関係は $T_{DLY0} = 0.94 \times C_D \times R_D$ で表されます。この関係式を参考にして抵抗と容量の値を決めてください。抵抗 R_D は1 k $\sim$ 1 M Ω の範囲内のものを使用してください。また容量 C_D は1.3 μ F以下のものを使用してください。P.10に遅延時間 T_{DLY0} と外付容量 C_D および外付抵抗 R_D の関係を示します。CD端子から入力されるノイズによる誤動作を抑えるため、シュミット・トリガー・インバータを使用しています。
5	GND	グラウンド (接地) 端子
6	$\overline{Vo2}$	遅延機能有りリセット回路2のリセット信号出力端子で、オープンドレイン出力です。プルアップ抵抗 R_{L2} の推奨値は3 k $\sim$ 100 k Ω です。Vi2端子入力電圧が V_{REF} より下がると"H" $\rightarrow$ "L"になります。ヒステリシスがあるためVi2端子入力電圧が $(V_{REF}+V_{HYS})$ より上がると、設定された遅延時間 T_{DLY0} 後に $\overline{Vo2}$ 端子は"L" $\rightarrow$ "H"になります。詳細はP.4の動作説明図およびP.10の容量CDの放電状態と遅延時間の規定を参照してください。
7	$\overline{Vo1}$	遅延機能無しリセット回路1のリセット信号出力端子で、オープンドレイン出力です。プルアップ抵抗 R_{L1} の推奨値は3 k $\sim$ 100 k Ω です。Vi1端子入力電圧が V_{REF} より下がると"H" $\rightarrow$ "L"になります。ヒステリシスがあるためVi1端子入力電圧が $(V_{REF}+V_{HYS})$ より上がると、 $\overline{Vo1}$ 端子は"L" $\rightarrow$ "H"になります。詳細はP.4の動作説明図を参照してください。
8	MR	遅延機能有りリセット回路2のマニュアルリセット入力です。 アクティブ"H"入力で、MR端子が"H"のとき $\overline{Vo2}$ 端子は"L"になります。 Vi2 $\geq V_{REF}$ の場合、MR端子が"H" $\rightarrow$ "L"になると設定された遅延時間 T_{DLY0} 後に $\overline{Vo2}$ 端子は"L" $\rightarrow$ "H"になります。MR端子は内部抵抗2 M Ω でGND端子にプルダウンされていますが、未使用の場合はGNDに接続することを推奨いたします。

測定回路

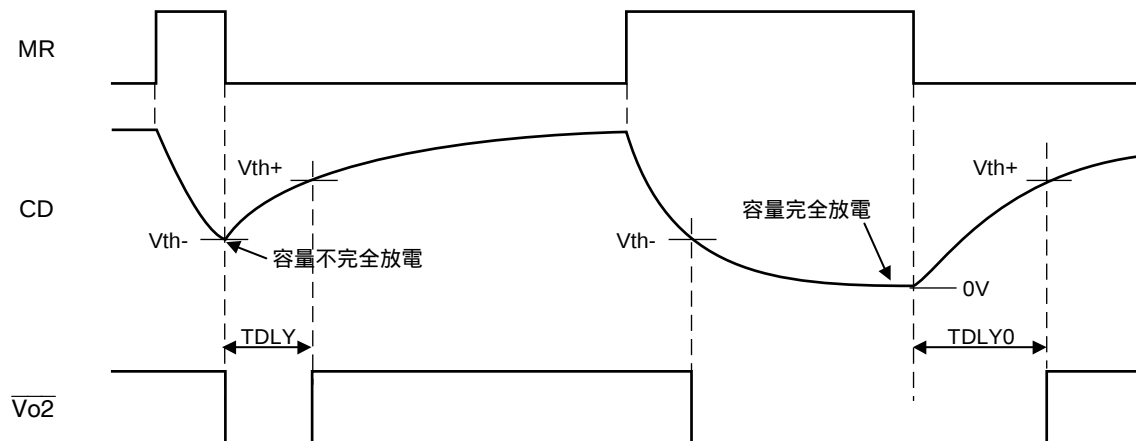


(次頁に続く)

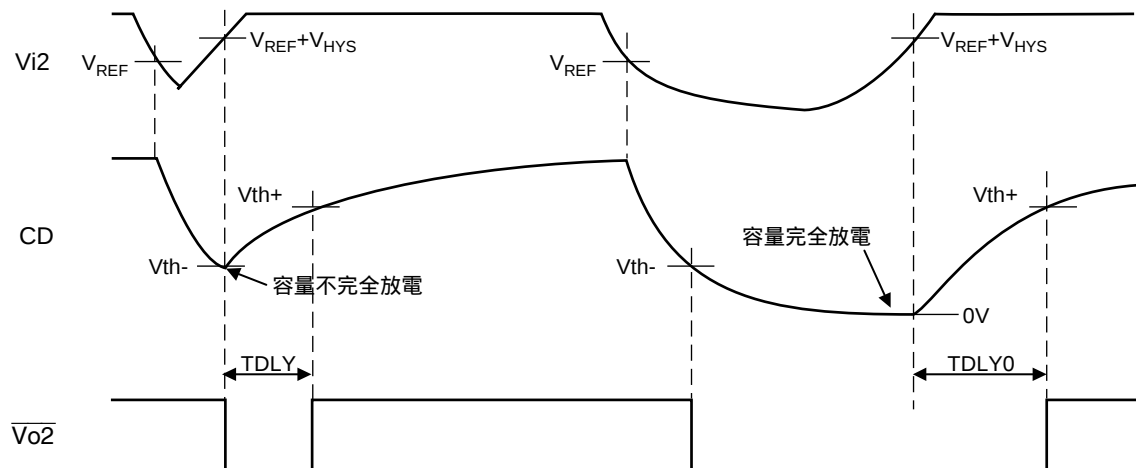


容量 C_D の放電状態と遅延時間の規定

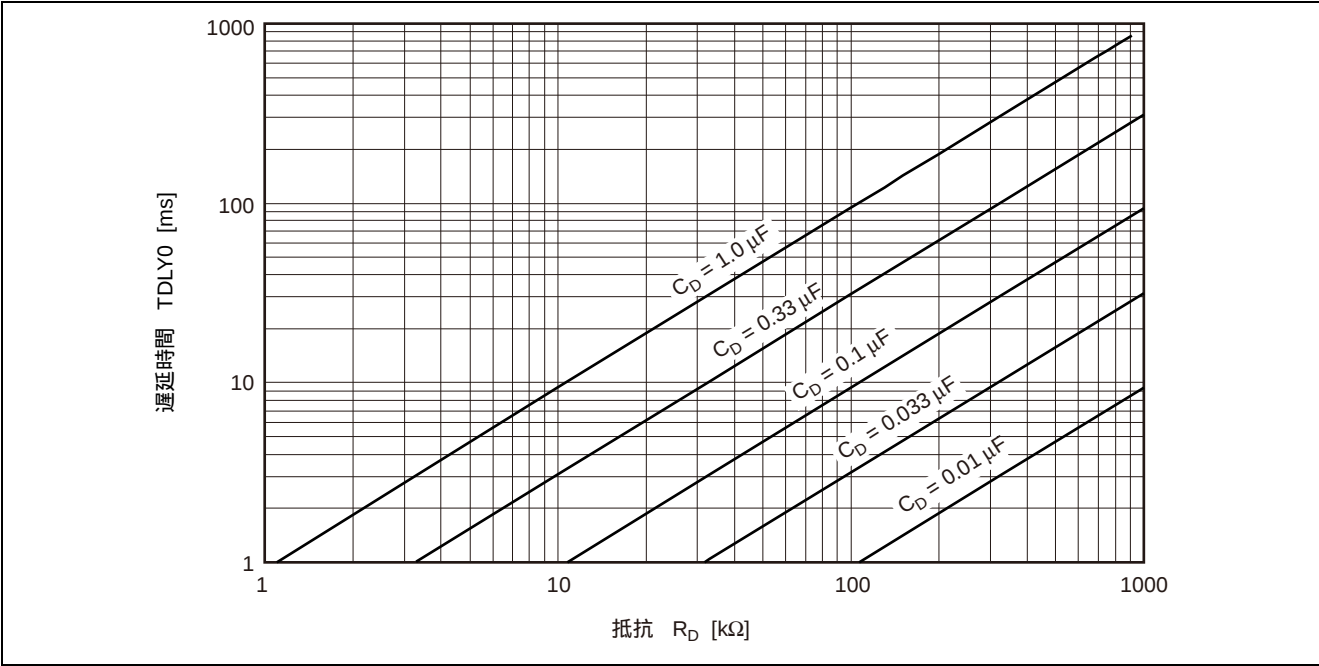
(1) MR入力信号に対する動作



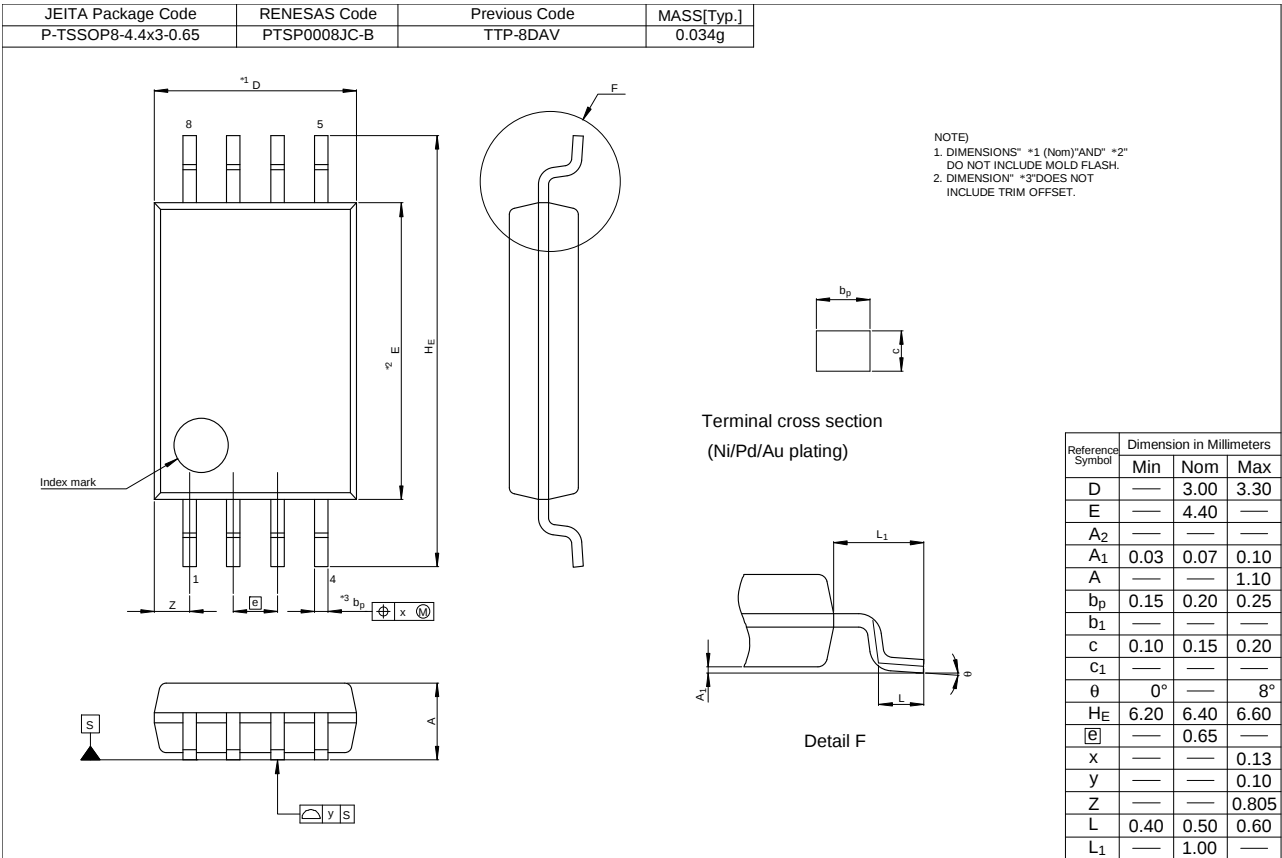
(2) Vi2入力電圧に対する動作



遅延時間 T_{DLY0} と外付容量 C_D および外付抵抗 R_D の関係



外形寸法図



ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したものです。誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、
各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>