

## RX65Nグループ、RX651グループ ルネサスマイクロコンピュータ

R01DS0276JJ0240

Rev.2.40

2023.10.31

120MHz、32ビットRX MCU、FPU内蔵、240 DMIPS、最大2Mバイトフラッシュメモリ(デュアルバンク機能対応)、640KバイトSRAM、Ether MAC、SD Host I/F、SD Slave I/F、Quad SPI、CANなど多種多様な通信機能、12ビットA/Dコンバータ、RTC、暗号機能、CMOSカメラI/F、グラフィックLCDコントローラ、2D描画エンジン

### 特長

#### ■ 32ビットRXv2 CPU コア内蔵

- 最大動作周波数 120MHz  
240DMIPS の性能 (120MHz 動作時)
- 32ビット単精度浮動小数点 (IEEE754 に準拠)
- 2種類の積和演算器 (メモリ間、レジスタ間)
- 32ビット乗算器 (最速1クロックで実行)
- 除算器 (最速2クロックで実行)
- 高速割り込み
- 5段パイプラインのCISC ハードアーキテクチャ
- 可変長命令形式: コードを大幅に短縮
- メモリプロテクションユニット (MPU) 対応
- JTAGおよびFINE (1線式)の2種類のデバッグインタフェース

#### ■消費電力低減機能

- 2.7V ~ 3.6V 動作の単一電源
- 全周辺機能サポート時、0.19mA/MHz (Typ.) の消費電力
- 専用電源で動作可能な RTC
- 4種類の低消費電力モード

#### ■内蔵コードフラッシュメモリ

- 最大2Mバイトまでをサポート
- 50MHz以下もしくはROM キャッシュヒット時はウェイトなし、100MHz以下の場合には1ウェイト、100MHzより速い場合は2ウェイト
- オンボードおよびオフボードによるユーザ書き込み
- Back Ground Operation (BGO) によるプログラム/イレーズ
- 起動バンクの入れ替えが可能なデュアルバンク機能搭載

#### ■内蔵データフラッシュメモリ

- 32Kバイト (100k回イレーズ可能)
- Back Ground Operation (BGO) によるプログラム/イレーズ

#### ■内蔵SRAM (ウェイトなし)

- 256K/640KバイトSRAM (ノーウェイト)
- 8KバイトスタンバイRAM (ディーブソフトウェアスタンバイモード時、バックアップ可能)

#### ■データ転送機能

- DMACa: 8ch内蔵
- DTCb: 1ch内蔵
- EXDMAC: 2ch内蔵
- イーサネットコントローラ専用DMAC: 1ch内蔵

#### ■リセットおよび電源電圧制御

- パワーオンリセット (POR) 内蔵
- 低電圧検出機能 (LVD) の設定可能

#### ■クロック機能

- 外部水晶発振、内部PLL対応8MHz ~ 24MHz
- 内部240kHz LOCO、16/18/20MHzから選択可能なHOCOを搭載
- IWDTa用120kHzクロック

#### ■リアルタイムクロック内蔵

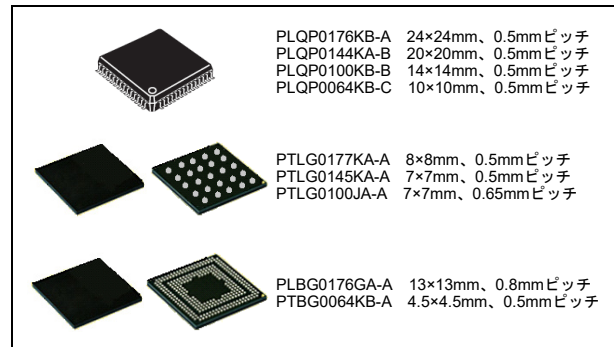
- 補正機能 (30秒、うるう年、誤差)
- 時計カウント、バイナリカウントモードを選択可能
- 時間キャプチャ機能  
(イベント端子入力力で時間をキャプチャ)

#### ■独立ウォッチドッグタイマ内蔵

- 120kHz (LOCOの1/2) クロック動作

#### ■IEC60730対応機能内蔵

- 発振停止検出、周波数測定、CRCA、IWDTa、A/D自己診断など
- 重要なレジスタの書き換え保護が可能なメモリプロテクションユニット内蔵



#### ■多種多様な通信機能を内蔵

- Ether-MACを内蔵 (1ch)
- USB2.0フルスピード ホスト/ファンクション/OTG (1ch) PHY内蔵 (1ch)
- CAN (ISO11898-1 準拠)、32メールボックス内蔵 (最大2ch)
- 多彩な機能に対応したSCIg、SCIh (最大11ch) 調歩同期式モード/クロック同期式モード/スマートカードインタフェースモード/簡易SPI/簡易I<sup>2</sup>C/拡張シリアルモードから選択
- 16バイトの送受信FIFO搭載SCIi (最大2ch)
- I<sup>2</sup>Cバスインタフェース 最大1Mbps転送 (最大3ch)
- RSP1c (3ch)に加え4線式のQSPI (1ch)を搭載
- CMOSカメラI/F用のパラレルデータキャプチャユニット (PDC)を内蔵
- グラフィックLCDコントローラ (GLCDC)を内蔵
- 2D描画エンジン (DRW2D)を内蔵
- SD Host I/F (1ch) SDメモリ /SDIO 通信用のSDバス (1 or 4ビット)をサポート
- SD Slave I/F (1ch) SDホスト通信用のSDバス (1 or 4ビット)をサポート
- MMCIF 転送バス幅 1/4/8ビットをサポート

#### ■外部アドレス空間

- 高速動作バス @60MHz (max)
- 8つのCS領域をサポート
- エリアごとに8/16/32ビットバス空間を選択可能
- 独立したSDRAM空間 (128Mバイト)

#### ■最大25本の拡張タイマ機能

- 16ビットTPUa、MTU3a
- 8ビットTMRa (4ch)、16ビットCMT (4ch)、32ビットCMTW (2ch)

#### ■12ビットA/Dコンバータ内蔵

- 12ビット×2ユニット (ユニット0: 8ch、ユニット1: 21ch)
- 自己診断機能、アナログ入力断線検出機能

#### ■12ビットD/Aコンバータ内蔵: 2ch

#### ■チップ内部の温度を計測可能な温度センサを内蔵

#### ■暗号機能

- AES (鍵長128/192/256ビット)
- Trusted Secure IP (TSIP) 内蔵

#### ■最大136本の汎用入出力ポート内蔵

- 5Vトレラント、オープンドレイン、入力プルアップ、駆動能力切り替え機能

#### ■動作周囲温度

- Dバージョン: -40°C ~ +85°C
- Gバージョン: -40°C ~ +105°C

## 1. 概要

### 1.1 仕様概要

表 1.1 に仕様概要を、表 1.2 にパッケージ別機能比較一覧を示します。

表 1.1 の仕様概要には最大仕様を掲載しており、周辺モジュールおよび周辺モジュールのチャンネル数は、パッケージのピン数およびコードフラッシュメモリ容量によって異なります。詳細は、「表 1.2 コードフラッシュメモリ容量 / パッケージ別機能比較一覧」を参照してください。

表 1.1 仕様概要 (1 / 8)

| 分類  | モジュール/機能    | 説明  |
|-----|-------------|---|
| CPU | 中央演算処理装置    | <ul style="list-style-type: none"> <li>最大動作周波数：120MHz</li> <li>32ビットRX CPU (RXv2)</li> <li>最小命令実行時間：1命令1クロック</li> <li>アドレス空間：4Gバイト・リニアアドレス</li> <li>レジスタ           <ul style="list-style-type: none"> <li>汎用レジスタ：32ビット×16本</li> <li>制御レジスタ：32ビット×10本</li> <li>アキュムレータ：72ビット×2本</li> </ul> </li> <li>基本命令：75種類</li> <li>浮動小数点演算命令：11種類</li> <li>DSP機能命令：23種類</li> <li>アドレッシングモード：11種類</li> <li>データ配置           <ul style="list-style-type: none"> <li>命令：リトルエンディアン</li> <li>データ：リトルエンディアン/ビッグエンディアンを選択可能</li> </ul> </li> <li>32ビット乗算器：32ビット×32ビット→64ビット</li> <li>除算器：32ビット÷32ビット→32ビット</li> <li>パレルシフタ：32ビット</li> </ul> |
|     | FPU         | <ul style="list-style-type: none"> <li>単精度浮動小数点数(32ビット)</li> <li>IEEE754に準拠したデータタイプ、および例外</li> </ul>  |
| メモリ | コードフラッシュメモリ | <ul style="list-style-type: none"> <li>容量：512K/768K/1M/1.5M/2Mバイト</li> <li>50MHz以下の場合にはノーウェイトアクセス</li> <li>100MHz以下の場合には1ウェイトアクセス</li> <li>100MHzより速い場合は2ウェイトアクセス</li> <li>ROMキャッシュにヒットしている命令/オペランドは120MHzノーウェイトアクセス可能</li> <li>オンボードプログラミング：4種類</li> <li>オフボードプログラミング(パラレルライターモード)</li> <li>Trusted Memory (TM)機能による、TM対象領域に格納したプログラムは命令実行のみ可能、データリード防止機能を実現</li> <li>デュアルバンク方式によるリード時プログラミングおよび起動領域の入れ替えが可能</li> </ul>  |
|     | データフラッシュメモリ | <ul style="list-style-type: none"> <li>容量：32Kバイト</li> <li>プログラム/イレーズ回数：100,000回</li> </ul>  |
|     | ユニークID      | <ul style="list-style-type: none"> <li>16バイト長のデバイス固有のID</li> </ul>  |
|     | RAM         | <ul style="list-style-type: none"> <li>容量：256Kバイト(コードフラッシュメモリ容量が1Mバイト以下の製品)</li> <li>RAM：256Kバイト</li> <li>容量：640Kバイト(コードフラッシュメモリ容量が1.5Mバイト以上の製品)</li> <li>RAM：256Kバイト</li> <li>拡張RAM：384Kバイト</li> <li>120MHz、ノーウェイトアクセス</li> </ul>  |
|     | スタンバイRAM    | <ul style="list-style-type: none"> <li>容量：8Kバイト</li> <li>PCLKB同期：60MHz max, 2サイクルアクセス</li> </ul>  |

表 1.1 仕様概要 (2 / 8)

| 分類           | モジュール/機能      | 説明   |
|--------------|---------------|--|
| 動作モード        |               | <ul style="list-style-type: none"> <li>リセット解除時のモード設定端子による動作モード<br/>シングルチップモード<br/>ブートモード(SCIインタフェース)<br/>ブートモード(USBインタフェース)<br/>ブートモード(FINEインタフェース)</li> <li>レジスタ設定による動作モードの選択<br/>シングルチップモード<br/>内蔵ROM無効拡張モード<br/>内蔵ROM有効拡張モード</li> <li>エンディアン選択可能</li> </ul>   |
| クロック         | クロック発生回路      | <ul style="list-style-type: none"> <li>メインクロック発振器、サブクロック発振器、低速および高速オンチップオシレータ、PLL周波数シンセサイザ、IWDT専用オンチップオシレータ</li> <li>周辺モジュールクロックの周波数をシステムクロックの周波数より高速に設定可能</li> <li>メインクロック発振器停止検出：あり</li> <li>システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、FlashIFクロック(FCLK)、外部バスクロック(BCLK)を個別に設定可能<br/>CPU、バスマスタなどのシステム系は、ICLK同期：120MHz max<br/>MTU3, RSPI, SCli, ETHERC, EDMAC, AES, GLCDC, DRW2Dの周辺モジュールは、PCLKA同期：120MHz max<br/>上記以外の周辺モジュールは、PCLKB同期：60MHz max<br/>S12AD (ユニット0)のADCLKはPCLKC同期：60MHz max<br/>S12AD (ユニット1)のADCLKはPCLKD同期：60MHz max<br/>Flash IFは、FCLK同期：60MHz max<br/>外部バスに接続するデバイスは、BCLK同期：60MHz max</li> <li>高速オンチップオシレータHOCOをPLL回路のリファレンスクロックとして通倍可能</li> </ul> |
| リセット         |               | <p>9種類のリセットを内蔵</p> <ul style="list-style-type: none"> <li>RES#端子リセット：RES#端子がLowで発生</li> <li>パワーオンリセット：RES#端子がHighで、VCC = AVCC0 = AVCC1の上昇時発生</li> <li>電圧監視0リセット：VCC = AVCC0 = AVCC1の下降時発生</li> <li>電圧監視1リセット：VCC = AVCC0 = AVCC1の下降時発生</li> <li>電圧監視2リセット：VCC = AVCC0 = AVCC1の下降時発生</li> <li>ディープソフトウェアスタンバイリセット：<br/>ディープソフトウェアスタンバイモード解除の割り込みで発生</li> <li>独立ウォッチドッグタイマリセット：<br/>独立ウォッチドッグタイマのアンダフローまたはリフレッシュエラーで発生</li> <li>ウォッチドッグタイマリセット：<br/>ウォッチドッグタイマのアンダフローまたはリフレッシュエラーで発生</li> <li>ソフトウェアリセット：レジスタ設定で発生</li> </ul>  |
| パワーオンリセット    |               | <ul style="list-style-type: none"> <li>RES#端子をHighにして電源投入すると、内部リセットを発生<br/>VCC = AVCC0 = AVCC1が電圧検出レベルを超えると、一定時間経過後解除</li> </ul>   |
| 電圧検出回路(LVDA) |               | <p>VCC = AVCC0 = AVCC1端子に入力する電圧を監視し、内部リセットまたは割り込みを発生</p> <ul style="list-style-type: none"> <li>電圧検出回路0<br/>内部リセット発生可能<br/>オプション設定メモリで有効/無効を選択可<br/>電圧検出レベル：3レベルから選択可(2.94V, 2.87V, 2.80V)</li> <li>電圧検出回路1, 2<br/>電圧検出レベル：3レベルから選択可(2.99V, 2.92V, 2.85V)<br/>デジタルフィルタ機能有り(LOCOの2/4/8/16分周)<br/>内部リセット発生可能</li> <li>リセット解除タイミング2種類選択可<br/>内部割り込み要求可能</li> <li>上昇検知/下降検知選択可</li> <li>マスカブル割り込みもしくはノンマスカブル割り込み選択可<br/>電圧検出モニタ機能有り<br/>イベントリンク機能有り</li> </ul>   |
| 低消費電力        | 消費電力低減機能      | <ul style="list-style-type: none"> <li>モジュールストップ機能</li> <li>4種類の低消費電力状態<br/>スリープモード、全モジュールクロックストップモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード</li> </ul>   |
|              | バッテリーバックアップ機能 | <ul style="list-style-type: none"> <li>VCC端子が低下したとき、VBATT端子からのバッテリー電源で時計動作(RTC)が可能</li> </ul>  |

表 1.1 仕様概要 (3 / 8)

| 分類     | モジュール/機能              | 説明   |
|--------|-----------------------|--|
| 割り込み   | 割り込みコントローラ (ICUB)     | <ul style="list-style-type: none"> <li>周辺機能割り込み：要因数262</li> <li>外部割り込み：要因数16 (IRQ0～IRQ15端子)</li> <li>ソフトウェア割り込み：要因数2</li> <li>ノンマスクブル割り込み：要因数7</li> <li>16レベルの割り込み優先順位を設定可能</li> <li>割り込み要因選択方式：<br/>割り込みベクタは256ベクタで構成(128要因は固定ベクタ。残り123要因から128ベクタを選択)</li> </ul>  |
| 外部バス拡張 |                       | <ul style="list-style-type: none"> <li>外部アドレス空間を8つのエリア(CS0～CS7)に分割して管理<br/>各エリアの領域：16Mバイト(CS0～CS7)<br/>エリアごとにチップセレクト(CS0#～CS7#)出力可能<br/>エリアごとに8ビットバス空間/16ビットバス空間/32ビットバス空間を選択可能<br/>エリアごとにエンディアンを設定可能(データのみ)</li> <li>SDRAMインタフェース接続可能</li> <li>バス形式：セパレートバス、マルチプレクスバス</li> <li>ウェイト制御可能</li> <li>ライトバッファ機能</li> </ul>   |
| DMA    | DMAコントローラ (DMACa)     | <ul style="list-style-type: none"> <li>8チャンネル</li> <li>転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード</li> <li>起動要因：ソフトウェアトリガ、外部割り込み、周辺機能割り込み</li> </ul>  |
|        | EXDMAコントローラ (EXDMACa) | <ul style="list-style-type: none"> <li>2チャンネル</li> <li>転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード、クラスター転送モード</li> <li>EDACKn信号によるシングルアドレス転送が可能</li> <li>起動要因：ソフトウェアトリガ、外部DMA転送要求(EDREQn)、周辺機能割り込み</li> </ul>  |
|        | データ転送コントローラ (DTCb)    | <ul style="list-style-type: none"> <li>転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード</li> <li>起動要因：外部割り込み、周辺機能割り込み</li> <li>シーケンス転送が可能</li> </ul>  |
| I/Oポート | 汎用入出力ポート              | <ul style="list-style-type: none"> <li>177ピンTFLGA、176ピンLFBGA、176ピンLFQFP<br/>入出力：136<br/>入力：1<br/>プルアップ抵抗：136<br/>オープンドレイン出力：136<br/>5Vトレラント：19</li> <li>145ピンTFLGA、144ピンLFQFP<br/>入出力：111<br/>入力：1<br/>プルアップ抵抗：111<br/>オープンドレイン出力：111<br/>5Vトレラント：18</li> <li>100ピンTFLGA、100ピンLFQFP<br/>入出力：78<br/>入力：1<br/>プルアップ抵抗：78<br/>オープンドレイン出力：78<br/>5Vトレラント：17</li> <li>64ピンTFBGA<br/>入出力：41<br/>入力：1<br/>プルアップ抵抗：41<br/>オープンドレイン出力：41<br/>5Vトレラント：8</li> <li>64ピンLFQFP<br/>入出力：42<br/>入力：1<br/>プルアップ抵抗：42<br/>オープンドレイン出力：42<br/>5Vトレラント：8</li> </ul> |
|        | イベントリンクコントローラ (ELC)   | <ul style="list-style-type: none"> <li>割り込み要求等のイベントでCPUを介さずタイマカウンタ等の機能が連動可能</li> <li>83種類の内部イベントを自由に組み合わせて接続間の機能を連動可能</li> <li>周辺機能のイベントで出力端子の状態を変更可能(ポートB、E)</li> <li>入力端子の変化で周辺機能が連動可能(ポートB、E)</li> </ul>  |

表 1.1 仕様概要 (4 / 8)

| 分類  | モジュール/機能                     | 説明   |
|-----|------------------------------|--|
| タイマ | 16ビットタイマパルスユニット(TPUa)        | <ul style="list-style-type: none"> <li>• (16ビット×6チャンネル)×1ユニット</li> <li>• 最大16本のパルス入出力が可能</li> <li>• チャンネルごとに7種類または8種類のカウントクロックを選択可能</li> <li>• インพุットキャプチャ/アウトプットコンペア機能をサポート</li> <li>• 最大15相のPWM波形を出力するPWMモード</li> <li>• チャンネルによりバッファ動作、位相計数モード(2相エンコーダ入力)、カスケード接続動作(32ビット×2チャンネル)をサポート</li> <li>• PPGの出力トリガを生成可能</li> <li>• A/Dコンバータの変換開始トリガを生成可能</li> <li>• インพุットキャプチャ端子におけるデジタルフィルタ機能</li> <li>• ELCによるイベントリンク機能をサポート</li> </ul>  |
|     | マルチファンクションタイマパルスユニット3(MTU3a) | <ul style="list-style-type: none"> <li>• 9チャンネル(16ビット×8チャンネル、32ビット×1チャンネル)</li> <li>• 最大28本のパルス入出力、および3本のパルス入力が可能</li> <li>• 14種類のカウントクロック(PCLKA/1, PCLKA/2, PCLKA/4, PCLKA/8, PCLKA/16, PCLKA/32, PCLKA/64, PCLKA/256, PCLKA/1024, MTCLKA, MTCLKB, MTCLKC, MTCLKD, MTIOC1A)を選択可能<br/>(チャンネル0は14種類、チャンネル1, 3, 4, 6, 7, 8は11種類、チャンネル2は12種類、チャンネル5は10種類)</li> <li>• インพุットキャプチャ機能</li> <li>• 39本のアウトプットコンペアレジスタ兼インพุットキャプチャレジスタ</li> <li>• カウンタクリア動作(コンペアマッチ/インพุットキャプチャによる同時クリア可能)</li> <li>• 複数のタイマカウンタ(TCNT)への同時書き込み</li> <li>• カウンタの同期動作による各レジスタの同期入出力</li> <li>• バッファ動作</li> <li>• カスケード接続動作</li> <li>• 43種類の割り込み要因</li> <li>• レジスタデータの自動転送</li> <li>• パルス出力モード<br/>トグル/PWM/相補PWM/リセット同期PWM</li> <li>• 相補PWM出力モード<br/>3相のインバータ制御用ノンオーバーラップ波形を出力<br/>デッドタイム自動設定<br/>PWMのデューティ比を0~100%任意に設定可能<br/>A/D変換要求ディレイド機能<br/>山/谷割り込み間引き機能<br/>ダブルバッファ機能</li> <li>• リセット同期PWMモード<br/>任意のデューティ比の正相/逆相PWM波形を3相出力</li> <li>• 位相計数モード: 16ビットモード(チャンネル1, 2)/32ビットモード(チャンネル1, 2)</li> <li>• デッドタイム補償用カウンタ機能</li> <li>• A/Dコンバータの変換開始トリガを生成可能</li> <li>• A/Dコンバータ開始間引き機能</li> <li>• インพุットキャプチャ、外部カウントクロック端子におけるデジタルフィルタ機能</li> <li>• PPGの出力トリガを生成可能</li> <li>• ELCによるイベントリンク機能をサポート</li> </ul> |
|     | ポートアウトプットイネーブル3(POE3a)       | <ul style="list-style-type: none"> <li>• MTU3波形出力端子のハイインピーダンス制御</li> <li>• POE0#, POE4#, POE8#, POE10#, POE11#の5つの入力端子による起動</li> <li>• 出力短絡検出(PWM出力が同時にアクティブレベルになったことを検出)による起動</li> <li>• 発振停止検出/ソフトウェアによる起動</li> <li>• 出力制御対象端子をプログラマブルに追加制御可能</li> </ul>   |
|     | プログラマブルパルスジェネレータ(PPG)        | <ul style="list-style-type: none"> <li>• (4ビット×4グループ)×2ユニット</li> <li>• MTU3、またはTPUからの出力をトリガとしてパルスを出力</li> <li>• 最大32本のパルス出力</li> </ul>   |
|     | 8ビットタイマ(TMRb)                | <ul style="list-style-type: none"> <li>• (8ビット×2チャンネル)×2ユニット</li> <li>• 7種類の内部クロック(PCLKB/1, PCLKB/2, PCLKB/8, PCLKB/32, PCLKB/64, PCLKB/1024, PCLKB/8192)と外部クロックを選択可能</li> <li>• 任意のデューティ比のパルス出力やPWM出力が可能</li> <li>• 2チャンネルをカスケード接続し16ビットタイマとして使用可能</li> <li>• A/Dコンバータの変換開始トリガを生成可能</li> <li>• SCI5, SCI6, SCI12のボーレートクロック生成可能</li> <li>• ELCによるイベントリンク機能をサポート</li> </ul>   |
|     | コンペアマッチタイマ(CMT)              | <ul style="list-style-type: none"> <li>• (16ビット×2チャンネル)×2ユニット</li> <li>• 4種類のクロック(PCLKB/8, PCLKB/32, PCLKB/128, PCLKB/512)を選択可能</li> <li>• ELCによるイベントリンク機能をサポート</li> </ul>   |

表 1.1 仕様概要 (5 / 8)

| 分類   | モジュール/機能                                | 説明   |
|------|---|--|
| タイマ  | コンペアマッチタイマW (CMTW)                      | <ul style="list-style-type: none"> <li>• (32ビット×1チャンネル)×2ユニット</li> <li>• コンペアマッチ、インプットキャプチャ入力およびアウトプットコンペア出力が可能</li> <li>• 4種類のクロック (PCLKB/8, PCLKB/32, PCLKB/128, PCLKB/512) を選択可能</li> <li>• コンペアマッチ、インプットキャプチャ、およびアウトプットコンペア発生時、割り込み要求の発生を選択可能</li> <li>• ELCによるイベントリンク機能をサポート</li> </ul>   |
|      | リアルタイムクロック (RTCd) (注4)                  | <ul style="list-style-type: none"> <li>• クロックソース：メインクロック、サブクロック</li> <li>• 時計カウント/秒単位の32ビットバイナリカウントを選択可能</li> <li>• 時計/カレンダー機能</li> <li>• 割り込み要因：アラーム割り込み、周期割り込み、桁上げ割り込み</li> <li>• バッテリバックアップ動作</li> <li>• 3値タイムキャプチャ機能</li> <li>• ELCによるイベントリンク機能をサポート</li> </ul>  |
|      | ウォッチドッグタイマ (WDTA)                       | <ul style="list-style-type: none"> <li>• 14ビット×1チャンネル</li> <li>• 6種類のカウンタクロック (PCLKB/4, PCLKB/64, PCLKB/128, PCLKB/512, PCLKB/2048, PCLKB/8192) を選択可能</li> </ul>   |
|      | 独立ウォッチドッグタイマ (IWDTa)                    | <ul style="list-style-type: none"> <li>• 14ビット×1チャンネル</li> <li>• カウンタクロック：IWDT専用オンチップオシレータ</li> <li>• IWDT専用クロック/1、IWDT専用クロック/16、IWDT専用クロック/32、IWDT専用クロック/64、IWDT専用クロック/128、IWDT専用クロック/256</li> <li>• ウィンドウ機能：ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)</li> <li>• ELCによるイベントリンク機能をサポート</li> </ul>   |
| 通信機能 | イーサネットコントローラ (ETHERC)                   | <ul style="list-style-type: none"> <li>• イーサネット/IEEE802.3フレームの送受信</li> <li>• 10Mbpsおよび100Mbps転送への対応</li> <li>• 全二重モードおよび半二重モード対応</li> <li>• IEEE802.3u規格のMII (Media Independent Interface) および RMII (Reduced MediaIndependent Interface) に対応</li> <li>• Magic Packet™ (注1)の検出およびWake-On-LAN (WOL)信号の出力</li> <li>• IEEE802.3x規格のフロー制御準拠</li> </ul>  |
|      | イーサネットコントローラ用DMAコントローラ (EDMACa)         | <ul style="list-style-type: none"> <li>• ディスクリプタ管理方式によるCPU負荷の軽減</li> <li>• 送信FIFO：2Kバイト、受信FIFO：2Kバイト</li> </ul>  |
|      | USB2.0 FS ホスト/ファンクションモジュール (USBb)       | <ul style="list-style-type: none"> <li>• USB2.0 FSに対応したUDC (USB Device Controller) およびトランシーバを内蔵</li> <li>• 1ポート</li> <li>• USBバージョン2.0準拠</li> <li>• 転送スピード：フルスピード (12Mbps)、ロースピード (1.5Mbps) (ホストのみ)</li> <li>• セルフパワーモードおよびバスパワードの両方に対応</li> <li>• OTG (On-The-Go)に対応 (ロースピードは未対応)</li> <li>• 通信バッファとして2KバイトのRAMを内蔵</li> <li>• 外付けPull-Up抵抗、Pull-Down抵抗が不要</li> </ul>  |
|      | シリアルコミュニケーションインタフェース (SClg, SClh, SCli) | <ul style="list-style-type: none"> <li>• 13チャンネル：(SClg：10チャンネル + SClh：1チャンネル + SCli：2チャンネル)</li> <li>• SClg, SClh, SCli</li> <li>シリアル通信方式：調歩同期式/クロック同期式/スマートカードインタフェース</li> <li>マルチプロセッサ機能</li> <li>内蔵ポーレートジェネレータで任意のビットレートを選択可能</li> <li>LSBファースト/MSBファーストを選択可能</li> <li>スタートビット検出：レベルおよびエッジを選択可能</li> <li>簡易I<sup>2</sup>Cサポート</li> <li>簡易SPIサポート</li> <li>9ビット転送モードをサポート</li> <li>ビットレートモジュレーション機能をサポート</li> <li>倍速モードをサポート</li> <li>• SClg, SClh</li> <li>TMRからの平均転送レートクロック入力が可能 (SCI5, SCI6, SCI12)</li> <li>ELCによるイベントリンク機能をサポート (チャンネル5のみ)</li> <li>• SCli</li> <li>スタートフレーム、インフォメーションフレームから構成されるシリアル通信プロトコルをサポート</li> <li>LINフォーマットをサポート</li> <li>• SCli</li> <li>送信部、受信部ともに16バイトのFIFOバッファ構造による連続送信、受信が可能</li> </ul> |

表 1.1 仕様概要 (6 / 8)

| 分類                        | モジュール/機能   | 説明  |
|---------------------------|--|---|
| 通信機能                      | I <sup>2</sup> Cバス<br>インタフェース(RIICa)   | <ul style="list-style-type: none"> <li>3チャンネル(チャンネル0のみFM+に対応可能)</li> <li>通信フォーマット<br/>I<sup>2</sup>Cバスフォーマット/SMBusフォーマット</li> <li>マルチマスタ対応</li> <li>最大転送レート: 1Mbps (チャンネル0)</li> <li>ELCによるイベントリンク機能をサポート</li> </ul>  |
|                           | CANモジュール(CAN)  | <ul style="list-style-type: none"> <li>2チャンネル</li> <li>ISO11898-1仕様に準拠(標準フレーム/拡張フレーム)</li> <li>32メールボックス/チャンネル</li> </ul>   |
|                           | シリアルペリフェラル<br>インタフェース<br>(RSPIC)   | <ul style="list-style-type: none"> <li>3チャンネル</li> <li>RSPIC転送機能<br/>MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIC Clock)信号を使用して、SPI動作(4線式)/クロック同期式動作(3線式)でシリアル通信が可能</li> <li>マスタ/スレーブモードでのシリアル通信が可能</li> <li>データフォーマット<br/>MSBファースト/LSBファーストの切り替え可能</li> <li>転送ビット長を8~16, 20, 24, 32ビットに変更可能</li> <li>送信/受信バッファは128ビット</li> <li>一度の送受信で最大4フレームを転送(1フレームは最大32ビット)</li> <li>送信/受信データをバイト単位でスワップ可能</li> <li>バッファ構成<br/>送信/受信バッファ構成はダブルバッファ</li> <li>マスタ受信時、RSPCKは受信バッファフルで自動停止可能</li> <li>ELCによるイベントリンク機能をサポート</li> </ul> |
|                           | クワッドシリアルペリ<br>フェラルインタフェース<br>(QSPI)  | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>マルチI/O (Single/Dual/Quad)対応のシリアルフラッシュメモリと接続可能</li> <li>プログラマブルなビット長、クロック極性、クロック位相を選択可能</li> <li>転送をシーケンシャルに実行可能</li> <li>MSBファースト/LSBファーストの選択可能</li> </ul>   |
| SDホストインタフェース(SDHI)(注3)    | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>転送スピード: ハイスピードモード(25MB/s)、<br/>デフォルトスピードモード(12.5MB/s)</li> <li>SDメモリ/SDIOカードインタフェース(1ビット/4ビットSDバス)</li> <li>SD Specifications<br/>Part 1: Physical Layer Specification Ver.3.01 準拠(DDR未対応)<br/>Part E1: SDIO Specification Ver. 3.00</li> <li>エラーチェック機能: CRC7 (コマンド)、CRC16 (データ)</li> <li>割り込み要因: カードアクセス割り込み、SDIOアクセス割り込み、カード検出割り込み、SDバッファアクセス割り込み</li> <li>DMA転送要因: SD_BUFライト、SD_BUFリード</li> <li>カード検出機能、ライトプロテクトをサポート</li> </ul> |   |
| SDスレーブインタフェース(SDSI)(注3)   | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>SDIO Card Spec Ver.2.00に準拠(CSAは未サポート)</li> <li>1bit SD/4bit SD/SPIモード対応</li> <li>SDIO Proprietaryコマンドをサポート</li> <li>SD/SPI Mandatoryコマンドをサポート</li> <li>割り込み要因: 6種類</li> </ul>   |   |
| MMCホストインタフェース(MMCIF)      | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>転送スピード: データトランスファモード(30MB/s)、<br/>バックワードコンパチブルモード(25MB/s)</li> <li>JEDEC STANDARD JESD84-A441 準拠(DDR未対応)</li> <li>Multi Media Card (MMC)とのインタフェース</li> <li>データバス: 1ビット/4ビット/8ビットMMCモードに対応</li> <li>割り込み要因: カード検出割り込み、エラー/タイムアウト割り込み、通常動作割り込み、MMCIFバッファアクセス割り込み</li> <li>DMA転送要求: CE_DATAライト、CE_DATAリード</li> <li>カード検出機能、ブートオペレーション、High Priority Interrupt (HPI)をサポート</li> </ul>  |   |
| パラレルデータキャプチャユニット<br>(PDC) | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>外部8ビットデータを水平同期信号、垂直同期信号に同期して取り込み</li> <li>1フレーム画像から切り出したい画像サイズを設定可能</li> </ul>  |   |

表 1.1 仕様概要 (7 / 8)

| 分類                      | モジュール/機能 | 説明  |
|-------------------------|----------|---|
| グラフィックLCDコントローラ (GLCDC) |          | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>さまざまなデータフォーマットおよび液晶パネルに対応</li> <li>3面(単一色のバックグラウンド、グラフィック1、グラフィック2)の重ね合わせ機能</li> <li>32bpp、16bppのグラフィックデータ、および8ビット、4ビット、1ビットのCLUTデータフォーマットをサポート</li> </ul>   |
| 2D描画エンジン(DRW2D)         |          | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>ベクタ描画機能(直線、三角形、円等の図形)</li> <li>BitBLT機能(塗りつぶし、コピー、ストレッチ、回転等に対応)</li> <li>フレームバッファデータ入出力用のバスマスタ機能<br/>各種の32bit、16bit、8bit/pixグラフィックデータに対応</li> <li>テクスチャデータ入力用のバスマスタ機能<br/>各種の32/24/16/8/4/2/1 bitテクスチャデータ入力に対応</li> <li>ランレングス符号化機能に対応</li> <li>CLUTを搭載し、インデックスデータをカラーデータに変換対応</li> <li>2つのレンダリングモードに対応(レジスタモード、ディスプレイリストモード)</li> <li>パフォーマンスカウント機能</li> <li>レンダリング処理終了およびディスプレイリスト処理完了による割り込みサポート</li> </ul>   |
| 12ビットA/Dコンバータ(S12ADFa)  |          | <ul style="list-style-type: none"> <li>12ビット×2ユニット(ユニット0: 8チャンネル、ユニット1: 21チャンネル)</li> <li>分解能: 12ビット(12ビット/10ビット/8ビットの分解能切り替え可能)</li> <li>変換時間<br/>1チャンネル当たり(0.48 μs)(12ビット変換モード)<br/>1チャンネル当たり(0.45 μs)(10ビット変換モード)<br/>1チャンネル当たり(0.42 μs)(8ビット変換モード)</li> <li>動作モード<br/>スキャンモード<br/>(シングルスキャンモード/連続スキャンモード/3グループスキャンモード)<br/>グループ優先制御動作(3グループスキャンモードのみ)</li> <li>サンプル&amp;ホールド機能<br/>ユニット共通のサンプル&amp;ホールド回路を搭載<br/>上記に加え、チャンネル専用サンプル&amp;ホールド回路を3チャンネル搭載(ユニット0のみ)</li> <li>サンプリング可変機能<br/>チャンネルごとにサンプリング時間が設定可能</li> <li>デジタルコンペア機能<br/>方式: 大小比較、またはウィンドウ比較<br/>手段: 2つの変換結果を比較、または比較レジスタと変換結果を比較</li> <li>自己診断機能<br/>自己診断機能用に内部で3種類のアナログ入力電圧を生成可能<br/>(ユニット0: VREFL0, VREFH0 × 1/2, VREFH0, ユニット1: AVSS1, AVCC1 × 1/2, AVCC1)</li> <li>ダブルトリガモード(A/D変換データ二重化機能)</li> <li>アナログ入力断線検出機能</li> <li>3種類のA/D変換開始方法<br/>ソフトウェアトリガ、タイマ(MTU3, TMR, TPU)のトリガ、外部トリガ</li> <li>ELCによるイベントリンク機能をサポート</li> </ul> |
| 12ビットD/Aコンバータ(R12DA)    |          | <ul style="list-style-type: none"> <li>2チャンネル</li> <li>分解能: 12ビット</li> <li>出力電圧: 0.2V~AVCC1-0.2V(バッファ出力)/0V~AVCC1(バッファなし出力)</li> <li>バッファ出力/バッファなし出力を切り替え可能</li> <li>ELCによるイベントリンク機能をサポート</li> </ul>  |
| 温度センサ                   |          | <ul style="list-style-type: none"> <li>1チャンネル</li> <li>相対精度: ±1°C</li> <li>温度を電圧に変換し12ビットA/Dコンバータ(ユニット1)でデジタル化</li> </ul>   |



表 1.1 仕様概要 (8 / 8)

| 分類          | モジュール/機能  | 説明   |
|-------------|---|--|
| セーフティ       | メモリプロテクションユニット (MPU)  | <ul style="list-style-type: none"> <li>プロテクションエリア：0000 0000h～FFFF FFFFh範囲内で最大8エリアを設定可能</li> <li>最小保護単位：16バイト</li> <li>各エリアごとに読み出し/書き込み/実行のアクセス許可を設定可能</li> <li>設定エリア外へのアクセス検出時、アクセス例外が発生</li> </ul>  |
|             | Trusted Memory (TM) 機能  | <ul style="list-style-type: none"> <li>コードフラッシュメモリのTM対象領域に対するプログラムのリード防止機能</li> <li>TM機能有効時はCPUによる命令フェッチのみ実行可能、データリード防止</li> </ul>   |
|             | レジスタライトプロテクション  | <ul style="list-style-type: none"> <li>プログラムが暴走したときに備え、重要なレジスタの書き換えを防止</li> </ul>  |
|             | CRC演算 (CRCA)  | <ul style="list-style-type: none"> <li>8ビット/32ビット単位の任意のデータ長に対してCRCコードを生成</li> <li>8ビットデータ <ul style="list-style-type: none"> <li>3つの多項式から選択可能</li> <li><math>X^8 + X^2 + X + 1</math>, <math>X^{16} + X^{15} + X^2 + 1</math>, <math>X^{16} + X^{12} + X^5 + 1</math></li> </ul> </li> <li>32ビットデータ <ul style="list-style-type: none"> <li>2つの多項式から選択可能</li> <li><math>X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1</math>,<br/><math>X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1</math></li> </ul> </li> <li>LSBファースト/MSBファースト通信用CRCコード生成の選択が可能</li> </ul> |
|             | メインクロック発振停止検出機能   | <ul style="list-style-type: none"> <li>メインクロック発振停止検出：あり</li> </ul>   |
|             | クロック周波数精度測定回路 (CAC)   | <ul style="list-style-type: none"> <li>メインクロック発振器、サブクロック発振器、低速および高速オンチップオシレータ、IWDТ専用オンチップオシレータ、およびPCLKBにおける出カクロック周波数の異常を監視可能</li> </ul>  |
|             | データ演算回路 (DOC)   | <ul style="list-style-type: none"> <li>16ビットのデータを比較/加算/減算する機能</li> </ul>   |
| 暗号機能        | AESa (注2)   | <ul style="list-style-type: none"> <li>鍵長：128/192/256ビット</li> <li>CFB/OFB/CMACの動作モードをサポート</li> <li>演算処理速度：22サイクル@128ビット鍵長<br/>26サイクル@192ビット鍵長<br/>30サイクル@256ビット鍵長</li> <li>FIPS PUB 197準拠</li> </ul>   |
|             | 真正乱数発生器 (RNG) (注2)  | <ul style="list-style-type: none"> <li>乱数ビット長：16ビット</li> <li>乱数生成後、乱数生成割り込みが発生</li> <li>乱数生成時間：1.9ms (typ)</li> </ul>  |
|             | Trusted Secure IP (TSIP) (注2)   | <ul style="list-style-type: none"> <li>セキュリティアルゴリズム</li> <li>共通鍵暗号：AES (NIST FIPS PUB 197準拠), 3DES, ARC4</li> <li>非共通鍵暗号：RSA</li> <li>その他の特長</li> <li>TRNG (真正乱数生成回路)</li> <li>Hash値生成：SHA1, SHA224, SHA256, GHASH</li> <li>鍵の不正コピー防止</li> </ul>   |
| 動作周波数       | 120MHz max  |  |
| 電源電圧        | VCC = AVCC0 = AVCC1 = VCC_USB = 2.7～3.6V, 2.7 ≤ VREFH0 ≤ AVCC0, V <sub>BATT</sub> = 1.62～3.6V (注6)  |  |
| 動作周囲温度      | Dバージョン：-40～+85°C<br>Gバージョン：-40～+105°C (注5)  |  |
| パッケージ       | 177ピンTFLGA (PTLG0177KA-A)<br>176ピンLFBGA (PLBG0176GA-A)<br>176ピンLFQFP (PLQP0176KB-A)<br>145ピンTFLGA (PTLG0145KA-A)<br>144ピンLFQFP (PLQP0144KA-B)<br>100ピンTFLGA (PTLG0100JA-A)<br>100ピンLFQFP (PLQP0100KB-B)<br>64ピンTFBGA (PTBG0064KB-A)<br>64ピンLFQFP (PLQP0064KB-C) |  |
| デバッグインタフェース | JTAGおよびFINEインタフェース  |  |

注1. Magic Packet™は、Advanced Micro Devices, Inc.の登録商標です。

注2. 暗号機能の有無で型名が異なります。

注3. SDHI/SDSIの有無で型名が異なります。(コードフラッシュメモリ容量が1Mバイト以下の製品)

- 注4. リアルタイムクロックを使用しない場合、「ユーザーズマニュアルハードウェア編」の「31.6.7 リアルタイムクロックを使用しない場合の初期化手順」に従ってリアルタイムクロック内のレジスタを初期化してください。
- 注5. Gバージョン製品をご使用になる場合は、弊社までお問い合わせください。
- 注6.  $V_{BATT} < 2.0V$ の場合、低CL水晶振動子は使用できません。

表 1.2 コードフラッシュメモリ容量/パッケージ別機能比較一覧 (1 / 2)

| 機能           | 製品                        | コードフラッシュメモリ容量が<br>1Mバイト以下の製品 |       |      | コードフラッシュメモリ容量が<br>1.5Mバイト以上の製品           |                |       |      |
|--------------|---------------------------|------------------------------|-------|------|--|----------------|-------|------|
|              | パッケージ                     | 145ピン<br>144ピン               | 100ピン | 64ピン | 177ピン<br>176ピン                           | 145ピン<br>144ピン | 100ピン | 64ピン |
| コードフラッシュメモリ  | コードフラッシュメモリ容量             | 512K/768K/1M バイト             |       |      | 1.5M/2M バイト                              |                |       |      |
|              | デュアルバンク機能                 | なし                           |       |      | あり                                       |                |       |      |
|              | BGO機能                     | なし                           |       |      | あり                                       |                |       |      |
| データフラッシュメモリ  |                           | なし                           |       |      | 32K バイト                                  |                |       |      |
| RAM          |                           | 256K バイト                     |       |      | 640K バイト<br>(256K バイト + 拡張 RAM 384K バイト) |                |       |      |
| 外部バス         | 外部バス幅                     | 16/8 ビット                     |       | なし   | 32/16/8<br>ビット                           | 16/8 ビット       |       | なし   |
|              | SDRAM領域コントローラ             | あり                           | なし    |      | あり                                       |                | なし    |      |
| DMA          | DMAコントローラ                 | ch0 ~ 7                      |       |      |  |                |       |      |
|              | データトランスファ<br>コントローラ       | あり                           |       |      |  |                |       |      |
|              | EXDMAコントローラ               | ch0, 1                       |       | なし   | ch0, 1                                   |                | なし    |      |
| タイマ          | 16ビットタイマパルス<br>ユニット       | ch0 ~ 5                      |       |      |  |                |       |      |
|              | マルチファンクションタイマ<br>パルスユニット3 | ch0 ~ 8                      |       |      |  |                |       |      |
|              | ポートアウトブット<br>イネーブル3       | あり                           |       |      |  |                |       |      |
|              | プログラマブルパルス<br>ジェネレータ      | ch0, 1                       |       | なし   | ch0, 1                                   |                | なし    |      |
|              | 8ビットタイマ                   | ch0 ~ 3                      |       |      |  |                |       |      |
|              | コンペアマッチタイマ                | ch0 ~ 3                      |       |      |  |                |       |      |
|              | コンペアマッチタイマW               | ch0, 1                       |       |      |  |                |       |      |
|              | リアルタイムクロック                | あり                           |       |      |  |                |       |      |
|              | ウォッチドッグタイマ                | あり                           |       |      |  |                |       |      |
| 独立ウォッチドッグタイマ | あり                        |                              |       |      |  |                |       |      |

表 1.2 コードフラッシュメモリ容量/パッケージ別機能比較一覧 (2 / 2)

| 機能                            | 製品<br>パッケージ   | コードフラッシュメモリ容量が<br>1Mバイト以下の製品  |   |   | コードフラッシュメモリ容量が<br>1.5Mバイト以上の製品 |   |   |                     |
|-------------------------------|---|---|---|---|--------------------------------|---|---|---------------------|
|                               |   | 145ピン<br>144ピン  | 100ピン   | 64ピン  | 177ピン<br>176ピン                 | 145ピン<br>144ピン  | 100ピン   | 64ピン                |
| 通信                            | イーサネットコントローラ  | ch0 (RX65N グループのみ)  |   | なし  | ch0 (RX65N グループのみ)             |   |   | なし                  |
|                               | イーサネットコントローラ用<br>DMAコントローラ  | ch0 (RX65N グループのみ)  |   | なし  | ch0 (RX65N グループのみ)             |   |   | なし                  |
|                               | USB2.0 FS ホスト/ファンク<br>ションモジュール  | ch0   |   | ch0 (注1)  | ch0                            |   |   | ch0 (注1)            |
|                               | シリアルコミュニケーション<br>インタフェース (SClg)   | ch0 ~ 9   | ch0 ~ 3,<br>5, 6, 8, 9  | ch1 ~ 3,<br>5, 8, 9                                       | ch0 ~ 9                        |   | ch0 ~ 3,<br>5, 6, 8, 9  | ch1 ~ 3,<br>5, 8, 9 |
|                               | シリアルコミュニケーション<br>インタフェース (SClh)   | ch12  |   |   |                                |   |   |                     |
|                               | シリアルコミュニケーション<br>インタフェース (SCli)   | ch10, 11  |   |   |                                |   |   |                     |
|                               | I <sup>2</sup> Cバスインタフェース   | ch0, 2  |   |   | ch0 ~ 2                        |   | ch0, 2  |                     |
|                               | シリアルペリフェラルインタ<br>フェース   | ch0 ~ 2   |   | ch0, 1  | ch0 ~ 2                        |   |   | ch0, 1              |
|                               | CANモジュール  | ch0, 1  |   | なし  | ch0, 1                         |   |   | なし                  |
|                               | クワッドシリアルペリフェラ<br>ルインタフェース   | ch0   |   |   |                                |   |   |                     |
|                               | SDホストインタフェース  | あり  |   |   |                                |   |   |                     |
|                               | SDスレーブインタフェース   | あり  |   | なし  | あり                             |   |   | なし                  |
|                               | MMCホストインタフェース   | あり  |   | なし  | あり                             |   |   | なし                  |
|                               | パラレルデータキャプチャ<br>ユニット  | あり  | なし  |   | あり                             |   | なし  |                     |
| グラフィック                        | グラフィックLCDコントローラ   | なし  |   |   | あり                             |   |   | なし                  |
|                               | 2D描画エンジン  | なし  |   |   | あり                             |   |   | なし                  |
| 12ビットA/Dコンバータ                 | AN000<br>~ 007<br>(ユニット0: 8<br>本)<br>AN100<br>~ 120<br>(ユニット1: 21<br>本) | AN000<br>~ 007<br>(ユニット0: 8<br>本)<br>AN100<br>~ 113<br>(ユニット1: 14<br>本) | AN000<br>~ 003<br>(ユニット0: 4<br>本)<br>AN106,<br>107, 110<br>~ 113<br>(ユニット1: 6<br>本) | AN000 ~ 007<br>(ユニット0: 8本)<br>AN100 ~ 120<br>(ユニット1: 21本) |                                | AN000<br>~ 007<br>(ユニット0: 8<br>本)<br>AN100<br>~ 113<br>(ユニット1: 14<br>本) | AN000<br>~ 003<br>(ユニット0: 4<br>本)<br>AN106,<br>107, 110<br>~ 113<br>(ユニット1: 6<br>本) |                     |
| 12ビットD/Aコンバータ                 | ch0,1   | ch1 (注2)  |   | ch0,1   |                                | ch1 (注2)  |   |                     |
| 温度センサ                         | あり  |   |   |   |                                |   |   |                     |
| CRC演算器                        | あり  |   |   |   |                                |   |   |                     |
| データ演算回路                       | あり  |   |   |   |                                |   |   |                     |
| クロック周波数精度測定回路                 | あり  |   |   |   |                                |   |   |                     |
| 暗号                            | AES   | あり (注3)   |   |   | Trusted Secure IP に内蔵          |   |   |                     |
|                               | RNG   | あり (注3)   |   |   | Trusted Secure IP に内蔵          |   |   |                     |
|                               | Trusted Secure IP   | なし  |   |   | あり                             |   |   |                     |
| イベントリンクコントローラ                 | あり  |   |   |   |                                |   |   |                     |
| オフボードプログラミング<br>(パラレルライターモード) | あり  |   | なし  | あり  |                                |   | なし  |                     |

注1. ファンクションコントローラ機能のみサポートしています。

注2. 64ピンTFBGAにはありません。

注3. 本モジュールは、守秘契約を結んでいただいたうえで公開致します。詳細は、弊社営業担当にご確認ください。

1.2 製品一覧

表 1.3 に製品一覧表を、図 1.1 に型名とメモリサイズ・パッケージを示します。

表 1.3 製品一覧表 (1 / 10)

| グループ                 | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|----------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX65N<br>(Dバ<br>ジョン) | R5F565NEDDFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40~+85        |
|                      | R5F565NEHDFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40~+85        |
|                      | R5F565NCDDFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40~+85        |
|                      | R5F565NCHDFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40~+85        |
|                      | R5F565NEDDFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40~+85        |
|                      | R5F565NEHDFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40~+85        |
|                      | R5F565NCDDFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40~+85        |
|                      | R5F565NCHDFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40~+85        |
|                      | R5F565N9ADFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40~+85        |
|                      | R5F565N9BDFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40~+85        |
|                      | R5F565N9EDFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40~+85        |
|                      | R5F565N9FDFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40~+85        |
|                      | R5F565N7ADFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40~+85        |
|                      | R5F565N7BDFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40~+85        |
|                      | R5F565N7EDFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40~+85        |
|                      | R5F565N7FDFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40~+85        |
|                      | R5F565N4ADFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40~+85        |
|                      | R5F565N4BDFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40~+85        |
|                      | R5F565N4EDFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40~+85        |
|                      | R5F565N4FDFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40~+85        |
|                      | R5F565NEDDFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40~+85        |
|                      | R5F565NEHDFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40~+85        |
|                      | R5F565NCDDFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40~+85        |
|                      | R5F565NCHDFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40~+85        |
|                      | R5F565N9ADFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40~+85        |
|                      | R5F565N9BDFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40~+85        |
|                      | R5F565N9EDFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40~+85        |
|                      | R5F565N9FDFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40~+85        |
|                      | R5F565N7ADFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40~+85        |
|                      | R5F565N7BDFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40~+85        |
|                      | R5F565N7EDFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40~+85        |
|                      | R5F565N7FDFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40~+85        |
| R5F565N4ADFP         | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | なし | なし            | -40~+85       |                |
| R5F565N4BDFP         | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | あり | なし            | -40~+85       |                |
| R5F565N4EDFP         | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | なし | なし            | -40~+85       |                |
| R5F565N4FDFP         | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | あり | なし            | -40~+85       |                |
| R5F565NEDDBG         | PLBG0176GA-A | 2Mバイト        | 640Kバイト               | 32Kバイト  | 120MHz                | なし             | あり | あり            | -40~+85       |                |
| R5F565NEHDBG         | PLBG0176GA-A | 2Mバイト        | 640Kバイト               | 32Kバイト  | 120MHz                | あり             | あり | あり            | -40~+85       |                |
| R5F565NCDDBG         | PLBG0176GA-A | 1.5Mバイト      | 640Kバイト               | 32Kバイト  | 120MHz                | なし             | あり | あり            | -40~+85       |                |
| R5F565NCHDBG         | PLBG0176GA-A | 1.5Mバイト      | 640Kバイト               | 32Kバイト  | 120MHz                | あり             | あり | あり            | -40~+85       |                |

表 1.3 製品一覧表 (2 / 10)

| グループ                 | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|----------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX65N<br>(Dバ<br>ジョン) | R5F565NEDDLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F565NEHDLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F565NCDDLJ | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F565NCHDLC | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F565NEDDLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F565NEHDLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F565NCDDLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F565NCHDLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F565N9ADLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F565N9BDLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F565N9EDLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F565N9FDLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F565N7ADLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F565N7BDLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F565N7EDLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F565N7FDLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F565N4ADLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F565N4BDLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F565N4EDLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F565N4FDLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F565NEDDLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F565NEHDLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F565NCDDLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F565NCHDLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F565N9ADLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F565N9BDLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F565N9EDLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F565N9FDLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F565N7ADLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F565N7BDLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F565N7EDLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F565N7FDLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
| R5F565N4ADLJ         | PTLG0100JA-A | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | なし | なし            | -40～+85       |                |
| R5F565N4BDLJ         | PTLG0100JA-A | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | あり | なし            | -40～+85       |                |
| R5F565N4EDLJ         | PTLG0100JA-A | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | なし | なし            | -40～+85       |                |
| R5F565N4FDLJ         | PTLG0100JA-A | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | あり | なし            | -40～+85       |                |

表 1.3 製品一覧表 (3 / 10)

| グループ                  | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|-----------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX65N<br>(Gバー<br>ジョン) | R5F565NEDGFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NEHGFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NCDGFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NCHGFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NEDGFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NEHGFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NCDGFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NCHGFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565N9AGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N9BGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N9EGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N9FGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565N7AGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N7BGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N7EGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N7FGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565N4AGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N4BGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N4EGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N4FGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565NEDGFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NEHGFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NCDGFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NCHGFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565N9AGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N9BGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N9EGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N9FGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565N7AGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N7BGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N7EGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N7FGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
| R5F565N4AGFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | なし | なし            | -40～+105      |                |
| R5F565N4BGFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | あり | なし            | -40～+105      |                |
| R5F565N4EGFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | なし | なし            | -40～+105      |                |
| R5F565N4FGFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | あり | なし            | -40～+105      |                |

表 1.3 製品一覧表 (4 / 10)

| グループ                  | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|-----------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX65N<br>(Gバー<br>ジョン) | R5F565NEDGBG | PLBG0176GA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NEHGBG | PLBG0176GA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NCDGBG | PLBG0176GA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NCHGBG | PLBG0176GA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NEDGLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NEHGLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NCDGLC | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NCHGLC | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NEDGLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NEHGLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NCDGLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NCHGLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565N9AGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N9BGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N9EGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N9FGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565N7AGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N7BGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N7EGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N7FGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565N4AGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N4BGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N4EGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N4FGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565NEDGLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NEHGLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565NCDGLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F565NCHGLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F565N9AGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N9BGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N9EGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N9FGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565N7AGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N7BGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N7EGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N7FGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                       | R5F565N4AGLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                       | R5F565N4BGLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                       | R5F565N4EGLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                       | R5F565N4FGLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |

表 1.3 製品一覧表 (5 / 10)

| グループ                  | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|-----------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX651<br>(Dバー<br>ジョン) | R5F5651EDDFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                       | R5F5651EHDFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                       | R5F5651CDDFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                       | R5F5651CHDFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                       | R5F5651EDDFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                       | R5F5651EHDFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                       | R5F5651CDDFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                       | R5F5651CHDFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                       | R5F56519ADFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                       | R5F56519BDFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                       | R5F56519EDFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                       | R5F56519FDFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                       | R5F56517ADFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                       | R5F56517BDFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                       | R5F56517EDFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                       | R5F56517FDFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                       | R5F56514ADFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                       | R5F56514BDFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                       | R5F56514EDFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                       | R5F56514FDFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                       | R5F5651EDDFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                       | R5F5651EHDFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                       | R5F5651CDDFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                       | R5F5651CHDFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                       | R5F56519ADFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                       | R5F56519BDFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                       | R5F56519EDFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                       | R5F56519FDFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                       | R5F56517ADFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                       | R5F56517BDFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                       | R5F56517EDFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                       | R5F56517FDFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
| R5F56514ADFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | なし | なし            | -40～+85       |                |
| R5F56514BDFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | あり | なし            | -40～+85       |                |
| R5F56514EDFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | なし | なし            | -40～+85       |                |
| R5F56514FDFP          | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | あり | なし            | -40～+85       |                |



表 1.3 製品一覧表 (6 / 10)

| グループ                      | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|---------------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX651<br>(Dバ<br>ージ<br>ョン) | R5F5651EDDFM | PLQP0064KB-C | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F5651EHDFM | PLQP0064KB-C | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F5651CDDFM | PLQP0064KB-C | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F5651CHDFM | PLQP0064KB-C | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F56519BDFM | PLQP0064KB-C | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56519FDFM | PLQP0064KB-C | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56517BDFM | PLQP0064KB-C | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56517FDFM | PLQP0064KB-C | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56514BDFM | PLQP0064KB-C | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56514FDFM | PLQP0064KB-C | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F5651EDDBG | PLBG0176GA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                           | R5F5651EHDBG | PLBG0176GA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                           | R5F5651CDDBG | PLBG0176GA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                           | R5F5651CHDBG | PLBG0176GA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                           | R5F5651EDDBP | PTBG0064KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F5651EHDBP | PTBG0064KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F5651CDDBP | PTBG0064KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F5651CHDBP | PTBG0064KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+85        |
|                           | R5F56519BDBP | PTBG0064KB-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56519FDBP | PTBG0064KB-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56517BDBP | PTBG0064KB-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56517FDBP | PTBG0064KB-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56514BDBP | PTBG0064KB-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F56514FDBP | PTBG0064KB-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+85        |
|                           | R5F5651EDDLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                           | R5F5651EHDLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                           | R5F5651CDDLK | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                           | R5F5651CHDLK | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                           | R5F5651EDDLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                           | R5F5651EHDLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                           | R5F5651CDDLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                           | R5F5651CHDLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |

表 1.3 製品一覧表 (7 / 10)

| グループ                 | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|----------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX651<br>(Dバ<br>ジョン) | R5F56519ADLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F56519BDLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F56519EDLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F56519FDLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F56517ADLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F56517BDLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F56517EDLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F56517FDLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F56514ADLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F56514BDLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F56514EDLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F56514FDLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F5651EDDLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F5651EHDLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F5651CDDLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+85        |
|                      | R5F5651CHDLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+85        |
|                      | R5F56519ADLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F56519BDLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F56519EDLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F56519FDLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F56517ADLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F56517BDLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F56517EDLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F56517FDLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |
|                      | R5F56514ADLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+85        |
|                      | R5F56514BDLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+85        |
|                      | R5F56514EDLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+85        |
|                      | R5F56514FDLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+85        |

表 1.3 製品一覧表 (8 / 10)

| グループ                              | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|-----------------------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX651<br>(Gパ<br>ー<br>ジ<br>ョ<br>ン) | R5F5651EDGFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                                   | R5F5651EHGFC | PLQP0176KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                                   | R5F5651CDGFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                                   | R5F5651CHGFC | PLQP0176KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                                   | R5F5651EDGFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                                   | R5F5651EHGFB | PLQP0144KA-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                                   | R5F5651CDGFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                                   | R5F5651CHGFB | PLQP0144KA-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                                   | R5F56519AGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                                   | R5F56519BGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                                   | R5F56519EGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                                   | R5F56519FGFB | PLQP0144KA-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                                   | R5F56517AGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                                   | R5F56517BGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                                   | R5F56517EGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                                   | R5F56517FGFB | PLQP0144KA-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                                   | R5F56514AGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                                   | R5F56514BGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                                   | R5F56514EGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                                   | R5F56514FGFB | PLQP0144KA-B | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                                   | R5F5651EDGFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                                   | R5F5651EHGFP | PLQP0100KB-B | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                                   | R5F5651CDGFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                                   | R5F5651CHGFP | PLQP0100KB-B | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                                   | R5F56519AGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                                   | R5F56519BGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                                   | R5F56519EGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                                   | R5F56519FGFP | PLQP0100KB-B | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                                   | R5F56517AGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                                   | R5F56517BGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                                   | R5F56517EGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                                   | R5F56517FGFP | PLQP0100KB-B | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
| R5F56514AGFP                      | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | なし | なし            | -40～+105      |                |
| R5F56514BGFP                      | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | なし             | あり | なし            | -40～+105      |                |
| R5F56514EGFP                      | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | なし | なし            | -40～+105      |                |
| R5F56514FGFP                      | PLQP0100KB-B | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | あり | なし            | -40～+105      |                |

表 1.3 製品一覧表 (9 / 10)

| グループ                  | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|-----------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX651<br>(Gバー<br>ジョン) | R5F5651EDGFM | PLQP0064KB-C | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F5651EHGFM | PLQP0064KB-C | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F5651CDGFM | PLQP0064KB-C | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F5651CHGFM | PLQP0064KB-C | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F56519BGM  | PLQP0064KB-C | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56519FGM  | PLQP0064KB-C | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56517BGM  | PLQP0064KB-C | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56517FGM  | PLQP0064KB-C | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56514BGM  | PLQP0064KB-C | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56514FGM  | PLQP0064KB-C | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F5651EDGBG | PLBG0176GA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F5651EHGBG | PLBG0176GA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F5651CDGBG | PLBG0176GA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F5651CHGBG | PLBG0176GA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F5651EDGBP | PTBG0064KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F5651EHGBP | PTBG0064KB-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F5651CDGBP | PTBG0064KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F5651CHGBP | PTBG0064KB-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり<br>(注1)    | あり            | -40～+105       |
|                       | R5F56519BGBP | PTBG0064KB-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56519FGBP | PTBG0064KB-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56517BGBP | PTBG0064KB-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56517FGBP | PTBG0064KB-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56514BGBP | PTBG0064KB-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F56514FGBP | PTBG0064KB-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり<br>(注1)    | なし            | -40～+105       |
|                       | R5F5651EDGLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F5651EHGLC | PTLG0177KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F5651CDGLC | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                       | R5F5651CHGLC | PTLG0177KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                       | R5F5651EDGLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |

表 1.3 製品一覧表 (10 / 10)

| グループ              | 型名           | パッケージ        | コード<br>フラッシュ<br>メモリ容量 | RAM容量   | データ<br>フラッシュ<br>メモリ容量 | 動作周波<br>数(max) | 暗号 | SDHI/<br>SDSI | デュアル<br>バンク対応 | 動作周囲<br>温度(°C) |
|-------------------|--------------|--------------|-----------------------|---------|-----------------------|----------------|----|---------------|---------------|----------------|
| RX651<br>(Gバージョン) | R5F5651EHGLK | PTLG0145KA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                   | R5F5651CDGLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                   | R5F5651CHGLK | PTLG0145KA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                   | R5F56519AGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                   | R5F56519BGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                   | R5F56519EGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                   | R5F56519FGLK | PTLG0145KA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                   | R5F56517AGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                   | R5F56517BGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                   | R5F56517EGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                   | R5F56517FGLK | PTLG0145KA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                   | R5F56514AGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                   | R5F56514BGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                   | R5F56514EGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                   | R5F56514FGLK | PTLG0145KA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                   | R5F5651EDGLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                   | R5F5651EHGLJ | PTLG0100JA-A | 2Mバイト                 | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                   | R5F5651CDGLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | なし | あり            | あり            | -40～+105       |
|                   | R5F5651CHGLJ | PTLG0100JA-A | 1.5Mバイト               | 640Kバイト | 32Kバイト                | 120MHz         | あり | あり            | あり            | -40～+105       |
|                   | R5F56519AGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                   | R5F56519BGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                   | R5F56519EGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                   | R5F56519FGLJ | PTLG0100JA-A | 1Mバイト                 | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                   | R5F56517AGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                   | R5F56517BGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                   | R5F56517EGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
|                   | R5F56517FGLJ | PTLG0100JA-A | 768Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | あり            | なし            | -40～+105       |
|                   | R5F56514AGLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | なし            | なし            | -40～+105       |
|                   | R5F56514BGLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | なし | あり            | なし            | -40～+105       |
|                   | R5F56514EGLJ | PTLG0100JA-A | 512Kバイト               | 256Kバイト | 非搭載                   | 120MHz         | あり | なし            | なし            | -40～+105       |
| R5F56514FGLJ      | PTLG0100JA-A | 512Kバイト      | 256Kバイト               | 非搭載     | 120MHz                | あり             | あり | なし            | -40～+105      |                |

注1. SDHIのみ対応

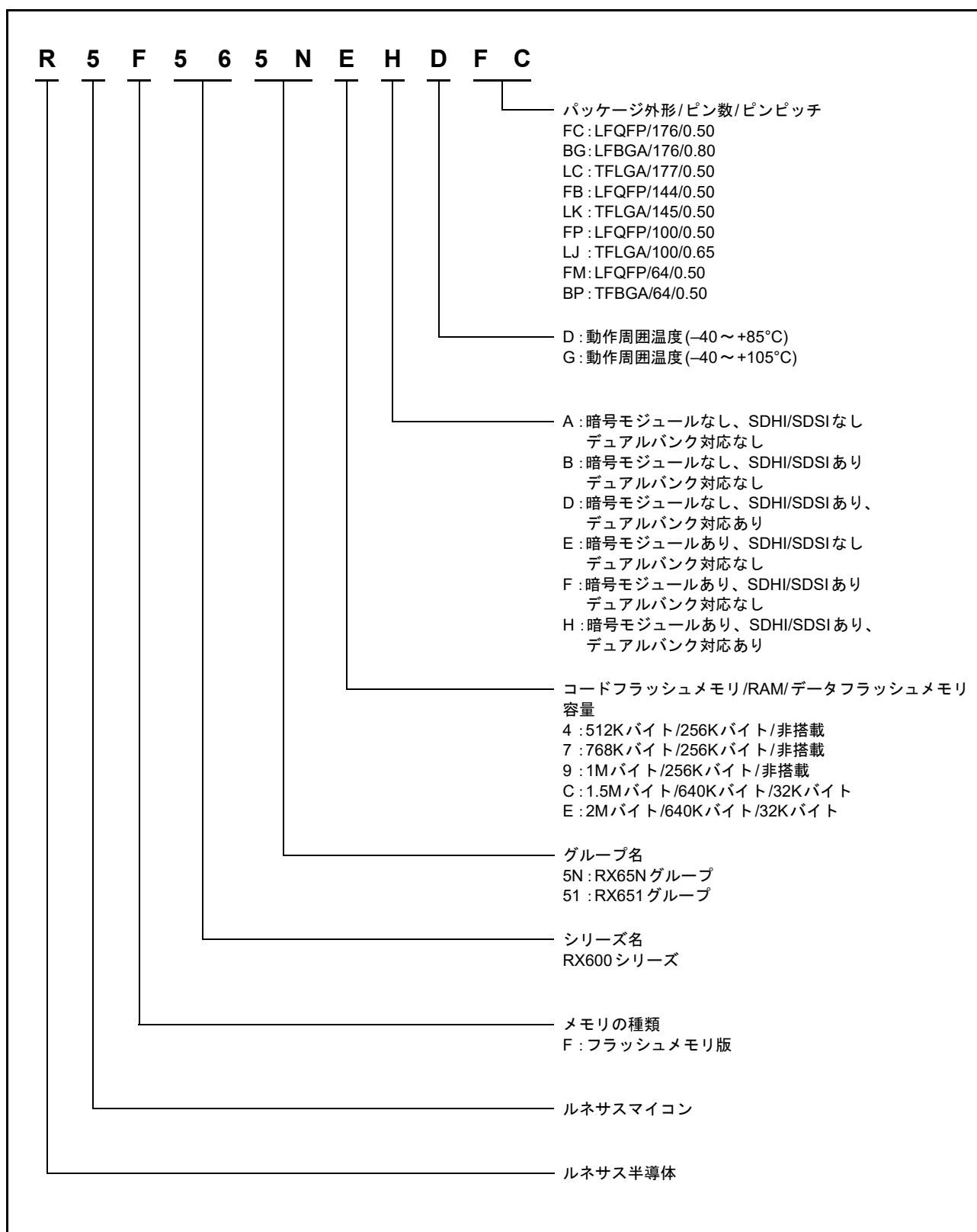


図 1.1 型名とメモリサイズ・パッケージ

1.3 ブロック図

図 1.2 にブロック図を示します。

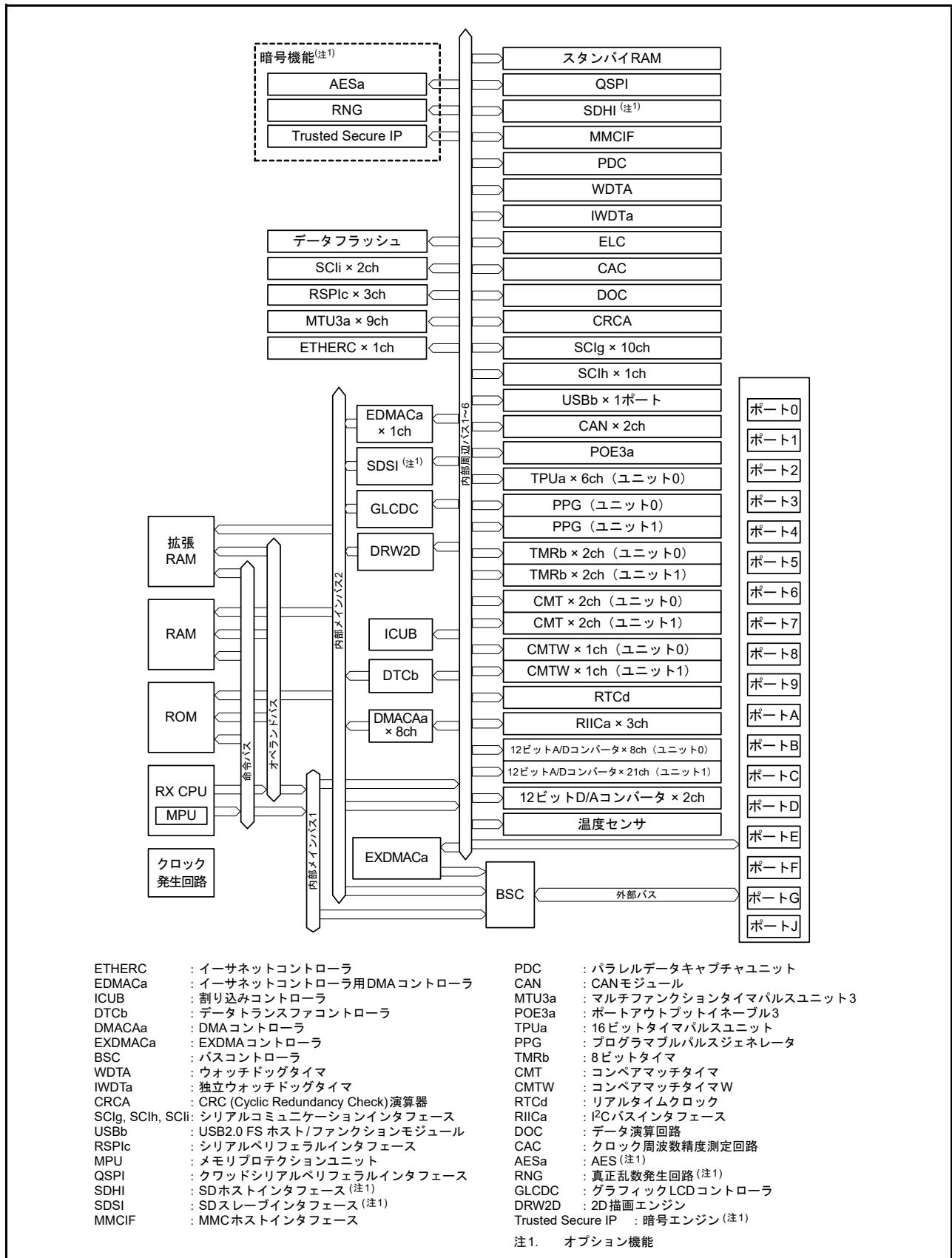


図 1.2 ブロック図

## 1.4 端子機能

表 1.4 に端子機能一覧を示します。

表 1.4 端子機能一覧 (1 / 8)

| 分類          | 端子名  | 入出力    | 機能   |
|-------------|--|--------|--|
| デジタル電源      | VCC  | 入力     | 電源端子。システムの電源に接続してください。0.1 $\mu$ Fの積層セラミックコンデンサを介してVSSに接続してください。コンデンサは端子近くに配置してください |
|             | VCL  | 入力     | 0.22 $\mu$ Fの積層セラミックコンデンサを介してVSSに接続してください。コンデンサは端子近くに配置してください                      |
|             | VSS  | 入力     | グラウンド端子。システムの電源(0V)に接続してください   |
|             | VBATT  | 入力     | バックアップ電源端子   |
| クロック        | XTAL   | 出力     | 水晶振動子接続端子。EXTAL端子は外部クロックを入力することもできます   |
|             | EXTAL  | 入力     |  |
|             | BCLK   | 出力     | 外部デバイス用の外部バスクロック出力端子   |
|             | SDCLK  | 出力     | SDRAM専用のクロック出力端子   |
|             | XCOUT  | 出力     | サブクロック発振器の入出力端子。XCOUTとXCINの間には、水晶振動子を接続してください                                      |
|             | XCIN   | 入力     |  |
| クロック周波数精度測定 | CACREF   | 入力     | クロック周波数精度測定回路のリファレンスクロック入力端子   |
| 動作モードコントロール | MD   | 入力     | 動作モードを設定。この端子は、動作中に変化させないでください   |
|             | UB   | 入力     | USBブートモードイネーブル端子   |
|             | UPSEL  | 入力     | USBブートモード時の電源供給方式を選択<br>Lowでセルフパワー、Highでバスパワーを選択                                   |
| システム制御      | RES#   | 入力     | リセット端子。この端子がLowになると、リセット状態となります  |
|             | EMLE   | 入力     | オンチップエミュレータイネーブル端子。オンチップエミュレータを使用する場合は、Highにしてください。オンチップエミュレータを使用しない場合は、Lowにしてください |
|             | BSCANP   | 入力     | バウンダリスキャン許可端子です。この端子がHighになると、バウンダリスキャンが有効となります。バウンダリスキャンを使用しない場合は、Lowにしてください      |
| オンチップエミュレータ | FINED  | 入出力    | FINEインタフェース端子  |
|             | TRST#  | 入力     | オンチップエミュレータ用またはバウンダリスキャン用端子。EMLE端子をHighにするとオンチップエミュレータ専用端子になります                    |
|             | TMS  | 入力     |  |
|             | TDI  | 入力     |  |
|             | TCK  | 入力     |  |
|             | TDO  | 出力     |  |
|             | TRCLK  | 出力     | トレースデータと同期をとるためのクロックを出力します   |
|             | TRSYNC<br>TRSYNC1  | 出力     | TRDATA0～TRDATA7端子からの出力が有効データであることを示します   |
|             | TRDATA0<br>TRDATA1<br>TRDATA2<br>TRDATA3<br>TRDATA4<br>TRDATA5<br>TRDATA6<br>TRDATA7 | 出力     | トレース情報を出力します   |
|             | アドレスバス   | A0～A23 | 出力   |
| データバス       | D0～D31   | 入出力    | 双方向データバス   |
| マルチプレクスバス   | A0/D0～A15/D15  | 入出力    | アドレス/データマルチプレクスバス  |



表 1.4 端子機能一覧 (2 / 8)

| 分類                    | 端子名                                 | 入出力                   | 機能   |
|-----------------------|-------------------------------------|-----------------------|--|
| バス制御                  | RD#                                 | 出力                    | 外部バスインタフェース空間をリード中であることを示すストロープ信号  |
|                       | WR#                                 | 出力                    | 1ライトストロープモード時、外部バスインタフェース空間をライト中であることを示すストロープ信号  |
|                       | WR0#～WR3#                           | 出力                    | バイトストロープモード時、外部バスインタフェース空間をライト中で、データバス(D7～D0, D15～D8, D23～D16, D31～D24)のいずれかが有効であることを示すストロープ信号   |
|                       | BC0#～BC3#                           | 出力                    | 1ライトストロープモード時、外部バスインタフェース空間をアクセス中で、データバス(D7～D0, D15～D8, D23～D16, D31～D24)のいずれかが有効であることを示すストロープ信号 |
|                       | ALE                                 | 出力                    | アドレスデータマルチプレクスバス選択時のアドレスラッチ信号  |
|                       | WAIT#                               | 入力                    | 外部空間をアクセスするときのウェイト要求信号   |
|                       | CS0#～CS7#                           | 出力                    | CS領域選択信号   |
|                       | CKE                                 | 出力                    | SDRAMクロックイネーブル信号   |
|                       | SDCS#                               | 出力                    | SDRAMチップセレクト信号   |
|                       | RAS#                                | 出力                    | SDRAMロウアドレスストロープ信号   |
|                       | CAS#                                | 出力                    | SDRAMカラムアドレスストロープ信号  |
|                       | WE#                                 | 出力                    | SDRAMライトイネーブル端子  |
| DQM0～DQM3             | 出力                                  | SDRAM入出力データマスクイネーブル信号 |  |
| EXDMAコントローラ           | EDREQ0, EDREQ1                      | 入力                    | 外部DMA転送要求端子  |
|                       | EDACK0, EDACK1                      | 出力                    | シングルアドレス転送アクリッジ信号  |
| 割り込み                  | NMI                                 | 入力                    | ノンマスカブル割り込み要求端子  |
|                       | IRQ0～IRQ15, IRQ0-DS～IRQ15-DS        | 入力                    | 割り込み要求端子   |
| マルチファンクションタイマパルスユニット3 | MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D  | 入出力                   | TGRA0～TGRD0のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子   |
|                       | MTIOC1A, MTIOC1B                    | 入出力                   | TGRA1, TGRB1のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子  |
|                       | MTIOC2A, MTIOC2B                    | 入出力                   | TGRA2, TGRB2のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子  |
|                       | MTIOC3A, MTIOC3B, MTIOC3C, MTIOC3D  | 入出力                   | TGRA3～TGRD3のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子   |
|                       | MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D  | 入出力                   | TGRA4～TGRD4のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子   |
|                       | MTIC5U, MTIC5V, MTIC5W              | 入力                    | TGRU5, TGRV5, TGRW5のインพุットキャプチャ入力/デッドタイム補償機能の入力端子  |
|                       | MTIOC6A, MTIOC6B, MTIOC6C, MTIOC6D  | 入出力                   | TGRA6～TGRD6のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子   |
|                       | MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D  | 入出力                   | TGRA7～TGRD7のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子   |
|                       | MTIOC8A, MTIOC8B, MTIOC8C, MTIOC8D  | 入出力                   | TGRA8～TGRD8のインพุットキャプチャ入力/アウトプットコンペア出力/PWM出力端子   |
|                       | MTCLKA, MTCLKB, MTCLKC, MTCLKD      | 入力                    | 外部クロックを入力、または位相計数モードクロック入力端子   |
| ポートアウトプットイネーブル3       | POE0#, POE4#, POE8#, POE10#, POE11# | 入力                    | MTUをハイインピーダンス状態にする要求信号を入力  |

表 1.4 端子機能一覧 (3 / 8)

| 分類                                     | 端子名                               | 入出力 | 機能   |
|--|-----------------------------------|-----|--|
| 16ビットタイマ<br>パルスユニット                    | TIOCA0, TIOCB0,<br>TIOCC0, TIOCD0 | 入出力 | TGRA0～TGRD0のインプットキャプチャ入力/アウトプットコン<br>ペア出力/PWM出力端子  |
|  | TIOCA1, TIOCB1                    | 入出力 | TGRA1, TGRB1のインプットキャプチャ入力/アウトプットコン<br>ペア出力/PWM出力端子 |
|  | TIOCA2, TIOCB2                    | 入出力 | TGRA2, TGRB2のインプットキャプチャ入力/アウトプットコン<br>ペア出力/PWM出力端子 |
|  | TIOCA3, TIOCB3,<br>TIOCC3, TIOCD3 | 入出力 | TGRA3～TGRD3のインプットキャプチャ入力/アウトプットコン<br>ペア出力/PWM出力端子  |
|  | TIOCA4, TIOCB4                    | 入出力 | TGRA4, TGRB4のインプットキャプチャ入力/アウトプットコン<br>ペア出力/PWM出力端子 |
|  | TIOCA5, TIOCB5                    | 入出力 | TGRA5, TGRB5のインプットキャプチャ入力/アウトプットコン<br>ペア出力/PWM出力端子 |
|  | TCLKA, TCLKB,<br>TCLKC, TCLKD     | 入力  | 外部クロックを入力、または位相計数モードクロック入力端子                       |
| プログラマブルパルス<br>ジェネレータ                   | PO0～PO31                          | 出力  | パルス出力端子  |
| 8ビットタイマ                                | TMO0～TMO3                         | 出力  | コンペアマッチ出力端子  |
|  | TMCI0～TMCI3                       | 入力  | カウンタに入力する外部クロックの入力端子                               |
|  | TMRI0～TMRI3                       | 入力  | カウンタリセット入力端子                                       |
| コンペアマッチタイマW                            | TIC0～TIC3                         | 入力  | CMTWの入力端子  |
|  | TOC0～TOC3                         | 出力  | CMTWの出力端子  |
| シリアル<br>コミュニケーション<br>インタフェース<br>(SCIg) | • 調歩同期モード/クロック同期モード               |     |  |
|  | SCK0～SCK9                         | 入出力 | クロック入出力端子  |
|  | RXD0～RXD9                         | 入力  | 受信データ入力端子  |
|  | TXD0～TXD9                         | 出力  | 送信データ出力端子  |
|  | CTS0#～CTS9#                       | 入力  | 送受信開始制御用入力端子                                       |
|  | RTS0#～RTS9#                       | 出力  | 送受信開始制御用出力端子                                       |
|  | • 簡易I <sup>2</sup> Cモード           |     |  |
|  | SSCL0～SSCL9                       | 入出力 | I <sup>2</sup> Cクロック入出力端子                          |
|  | SSDA0～SSDA9                       | 入出力 | I <sup>2</sup> Cデータ入出力端子                           |
|  | • 簡易SPIモード                        |     |  |
|  | SCK0～SCK9                         | 入出力 | クロック入出力端子  |
|  | SMISO0～SMISO9                     | 入出力 | スレーブ送出データ入出力端子                                     |
|  | SMOSI0～SMOSI9                     | 入出力 | マスタ送出データ入出力端子                                      |
|  | SS0#～SS9#                         | 入力  | チップセレクト入力端子  |

表 1.4 端子機能一覧 (4 / 8)

| 分類                                     | 端子名                                    | 入出力                   | 機能                                   |
|--|--|-----------------------|--------------------------------------|
| シリアル<br>コミュニケーション<br>インタフェース<br>(SCIh) | • 調歩同期式モード/クロック同期式モード                  |                       |                                      |
|  | SCK12                                  | 入出力                   | クロック入出力端子                            |
|  | RXD12                                  | 入力                    | 受信データ入力端子                            |
|  | TXD12                                  | 出力                    | 送信データ出力端子                            |
|  | CTS12#                                 | 入力                    | 送受信開始制御用入力端子                         |
|  | RTS12#                                 | 出力                    | 送受信開始制御用出力端子                         |
|  | • 簡易I <sup>2</sup> Cモード                |                       |                                      |
|  | SSCL12                                 | 入出力                   | I <sup>2</sup> Cクロック入出力端子            |
|  | SSDA12                                 | 入出力                   | I <sup>2</sup> Cデータ入出力端子             |
|  | • 簡易SPIモード                             |                       |                                      |
|  | SCK12                                  | 入出力                   | クロック入出力端子                            |
|  | SMISO12                                | 入出力                   | スレーブ送出データ入出力端子                       |
|  | SMOSI12                                | 入出力                   | マスタ送出データ入出力端子                        |
|  | SS12#                                  | 入力                    | チップセレクト入力端子                          |
|  | • 拡張シリアルモード                            |                       |                                      |
|  | RDX12                                  | 入力                    | 受信データ入力端子                            |
|  | TXDX12                                 | 出力                    | 送信データ出力端子                            |
|  | SIOX12                                 | 入出力                   | 送受信データ入出力端子                          |
|  | シリアル<br>コミュニケーション<br>インタフェース<br>(SCIi) | • 調歩同期式モード/クロック同期式モード |                                      |
| SCK10~SCK11                            |  | 入出力                   | クロック入出力端子                            |
| RXD10~RXD11                            |  | 入力                    | 受信データ入力端子                            |
| TXD10~TXD11                            |  | 出力                    | 送信データ出力端子                            |
| CTS10#~CTS11#                          |  | 入力                    | 送受信開始制御用入力端子                         |
| RTS10#~RTS11#                          |  | 出力                    | 送受信開始制御用出力端子                         |
| • 簡易I <sup>2</sup> Cモード                |  |                       |                                      |
| SSCL10~SSCL11                          |  | 入出力                   | I <sup>2</sup> Cクロック入出力端子            |
| SSDA10~SSDA11                          |  | 入出力                   | I <sup>2</sup> Cデータ入出力端子             |
| • 簡易SPIモード                             |  |                       |                                      |
| SCK10~SCK11                            |  | 入出力                   | クロック入出力端子                            |
| SMISO10~SMISO11                        |  | 入出力                   | スレーブ送出データ入出力端子                       |
| SMOSI10~SMOSI11                        |  | 入出力                   | マスタ送出データ入出力端子                        |
| SS10#~SS11#                            |  | 入力                    | チップセレクト入力端子                          |
| I <sup>2</sup> Cバスインタフェース              | SCL0[FM+], SCL1, SCL2,<br>SCL2-DS      | 入出力                   | クロック入出力端子。Nチャンネルオープンドレインでバスを直接駆動できます |
|  | SDA0[FM+], SDA1, SDA2,<br>SDA2-DS      | 入出力                   | データ入出力端子。Nチャンネルオープンドレインでバスを直接駆動できます  |

表 1.4 端子機能一覧 (5 / 8)

| 分類                      | 端子名                           | 入出力                               | 機能   |
|-------------------------|-------------------------------|-----------------------------------|--|
| イーサネットコントローラ            | REF50CK0                      | 入力                                | 50MHz基準クロック。RMIIモード時の送受信信号タイミング参照信号                  |
|                         | RMII0_CRS_DV                  | 入力                                | RMIIモード時、キャリア検出信号。有効な受信データがRMII0_RXD1～0上にあることを示す信号   |
|                         | RMII0_TXD0, RMII0_TXD1        | 出力                                | RMIIモード時、2ビットの送信データ                                  |
|                         | RMII0_RXD0, RMII0_RXD1        | 入力                                | RMIIモード時、2ビットの受信データ                                  |
|                         | RMII0_TXD_EN                  | 出力                                | RMIIモード時、データ送信イネーブル信号                                |
|                         | RMII0_RX_ER                   | 入力                                | RMIIモード時、データ受信中にエラーが発生したことを示す信号                      |
|                         | ET0_CRS                       | 入力                                | キャリア検出/受信データ有効端子                                     |
|                         | ET0_RX_DV                     | 入力                                | 有効な受信データがET0_ERXD3～0上にあることを示す信号                      |
|                         | ET0_EXOUT                     | 出力                                | 汎用外部出力端子   |
|                         | ET0_LINKSTA                   | 入力                                | PHY-LSIからのリンク状態を入力                                   |
|                         | ET0_ETXD0～ET0_ETXD3           | 出力                                | MIIの4ビット送信データ  |
|                         | ET0_ERXD0～ET0_ERXD3           | 入力                                | MIIの4ビット受信データ  |
|                         | ET0_TX_EN                     | 出力                                | 送信許可端子。ET0_ETXD3～0上に送信データが準備できたことを示す信号               |
|                         | ET0_TX_ER                     | 出力                                | 送信エラー端子。送信中のエラーをPHY-LSIに通知する信号                       |
|                         | ET0_RX_ER                     | 入力                                | 受信エラー端子。データ受信中に発生したエラー状態を認識する信号                      |
|                         | ET0_TX_CLK                    | 入力                                | 送信クロック端子。ET0_TX_EN, ET0_ETXD3～0, ET0_TX_ERのタイミング参照信号 |
|                         | ET0_RX_CLK                    | 入力                                | 受信クロック端子。ET0_RX_DV, ET0_ERXD3～0, ET0_RX_ERのタイミング参照信号 |
|                         | ET0_COL                       | 入力                                | 衝突検出信号   |
|                         | ET0_WOL                       | 出力                                | Magic Packet受信を示す信号                                  |
|                         | ET0_MDC                       | 出力                                | ET0_MDIOによる情報転送用の参照クロック信号                            |
| ET0_MDIO                | 入出力                           | 本MCUとPHY-LSIとの間で管理情報を交換するための双方向信号 |  |
| USB2.0 ホスト/ファンクションモジュール | VCC_USB                       | 入力                                | 電源端子   |
|                         | VSS_USB                       | 入力                                | グラウンド端子  |
|                         | USB0_DP                       | 入出力                               | USBバスのD+データ  |
|                         | USB0_DM                       | 入出力                               | USBバスのD-データ  |
|                         | USB0_EXICEN                   | 出力                                | OTG電源ICに接続   |
|                         | USB0_ID                       | 入力                                | OTG電源ICに接続   |
|                         | USB0_VBUSEN                   | 出力                                | USB用VBUSパワーイネーブル端子                                   |
|                         | USB0_OVRCURA/<br>USB0_OVRCURB | 入力                                | USB用オーバカレント端子  |
|                         | USB0_VBUS                     | 入力                                | USBケーブルの接続/切断検出入力端子                                  |
| CANモジュール                | CRX0, CRX1, CRX1-DS           | 入力                                | 入力端子   |
|                         | CTX0, CTX1                    | 出力                                | 出力端子   |

表 1.4 端子機能一覧 (6 / 8)

| 分類                        | 端子名   | 入出力 | 機能                   |
|---------------------------|---|-----|----------------------|
| シリアルペリフェラル<br>インタフェース     | RSPCKA-A/RSPCKA-B/<br>RSPCKB-A/RSPCKB-B/<br>RSPCKC-A/RSPCKC-B   | 入出力 | クロック入出力端子            |
|                           | MOSIA-A/MOSIA-B/<br>MOSIB-A/MOSIB-B/<br>MOSIC-A/MOSIC-B   | 入出力 | マスタ送出データ入出力端子        |
|                           | MISOA-A/MISOA-B/<br>MISOB-A/MISOB-B/<br>MISOC-A/MISOC-B   | 入出力 | スレーブ送出データ入出力端子       |
|                           | SSLA0-A/SSLA0-B/<br>SSLB0-A/SSLB0-B/<br>SSLC0-A/SSLC0-B   | 入出力 | スレーブセレクト入出力端子        |
|                           | SSLA1-A/SSLA1-B/<br>SSLB1-A/SSLB1-B/<br>SSLC1-A/SSLC1-B,<br>SSLA2-A/SSLA2-B/<br>SSLB2-A/SSLB2-B/<br>SSLC2-A/SSLC2-B,<br>SSLA3-A/SSLA3-B/<br>SSLB3-A/SSLB3-B/<br>SSLC3-A/SSLC3-B | 出力  | スレーブセレクト出力端子         |
| クワッドシリアルペリ<br>フェラルインタフェース | QSPCLK-A/QSPCLK-B   | 出力  | QSPIのクロック出力端子        |
|                           | QSSL-A/QSSL-B   | 出力  | QSPIのスレーブ出力端子        |
|                           | QMO-A/QMO-B,<br>QIO0-A/QIO0-B   | 入出力 | マスタ送出データ/データ0        |
|                           | QMI-A/QMI-B,<br>QIO1-A/QIO1-B   | 入出力 | マスタ入力データ/データ1        |
|                           | QIO2-A/QIO2-B,<br>QIO3-A/QIO3-B   | 入出力 | データ2、データ3            |
| MMCホストインタ<br>フェース         | MMC_CLK-A/MMC_CLK-B   | 出力  | MMCクロック端子            |
|                           | MMC_CMD-A/MMC_CMD-B   | 入出力 | コマンド/レスポンス端子         |
|                           | MMC_D7-A/MMC_D7-B~<br>MMC_D0-A/MMC_D0-B   | 入出力 | 送信データ/受信データ信号        |
|                           | MMC_CD-A/MMC_CD-B   | 入力  | カード検出端子              |
|                           | MMC_RES#-A/<br>MMC_RES#-B   | 出力  | MMCリセット出力端子          |
| SDホストインタフェース              | SDHI_CLK-A/SDHI_CLK-B/<br>SDHI_CLK-C  | 出力  | SDクロック出力端子           |
|                           | SDHI_CMD-A/SDHI_CMD-<br>B/SDHI_CMD-C  | 入出力 | SDコマンド出力、レスポンス入力信号端子 |
|                           | SDHI_D3-A/SDHI_D3-B/<br>SDHI_D3-C~SDHI_D0-A/<br>SDHI_D0-B/SDHI_D0-C   | 入出力 | SDデータバス端子            |
|                           | SDHI_CD   | 入力  | SDカード検出端子            |
|                           | SDHI_WP   | 入力  | SDライトプロテクト信号         |
| SDスレーブインタフェ<br>ース         | SDSI_CLK-A/SDSI_CLK-B   | 入力  | SDクロック入力端子           |
|                           | SDSI_CMD-A/SDSI_CMD-B   | 入出力 | SDコマンド入力、レスポンス出力信号端子 |
|                           | SDSI_D3-A/SDSI_D3-B,<br>SDSI_D2-A/SDSI_D2-B,<br>SDSI_D1-A/SDSI_D1-B,<br>SDSI_D0-A/SDSI_D0-B   | 入出力 | SDデータバス端子            |

表 1.4 端子機能一覧 (7 / 8)

| 分類               | 端子名   | 入出力 | 機能  |
|------------------|---|-----|---|
| パラレルデータキャプチャユニット | PIXCLK  | 入力  | 画像転送用クロック端子   |
|                  | VSYNC   | 入力  | 垂直同期信号端子  |
|                  | HSYNC   | 入力  | 水平同期信号端子  |
|                  | PIXD0～PIXD7   | 入力  | 8ビット画像データ端子   |
|                  | PCKO  | 出力  | ドットクロック用出力端子  |
| グラフィックLCDコントローラ  | LCD_CLK-A, LCD_CLK-B  | 出力  | パネルクロック出力端子   |
|                  | LCD_TCON3-A/<br>LCD_TCON3-B～<br>LCD_TCON0-A/<br>LCD_TCON0-B   | 出力  | 制御信号出力端子  |
|                  | LCD_DATA23-A/<br>LCD_DATA23-B～<br>LCD_DATA0-A/<br>LCD_DATA0-B | 出力  | LCD信号出力端子   |
|                  | LCD_EXTCLK-A,<br>LCD_EXTCLK-B                                 | 入力  | パネルクロック源入力端子  |
| リアルタイムクロック       | RTCOUT  | 出力  | 1Hz/64Hzのクロック出力端子   |
|                  | RTCIC0～RTCIC2   | 入力  | 時間キャプチャイベント入力端子   |
| 12ビットA/Dコンバータ    | AN000～AN007,<br>AN100～AN120                                   | 入力  | A/Dコンバータのアナログ入力端子   |
|                  | ADTRG0#, ADTRG1#  | 入力  | A/D変換開始のための外部トリガ入力端子  |
|                  | ANEX0   | 出力  | 拡張アナログ出力端子  |
|                  | ANEX1   | 入力  | 拡張アナログ入力端子  |
| 12ビットD/Aコンバータ    | DA0, DA1  | 出力  | D/Aコンバータのアナログ出力端子   |
| アナログ電源           | AVCC0   | 入力  | 12ビットA/Dコンバータ(ユニット0)のアナログ電源端子。電源供給元から分岐させて、VCCと接続してください。0.1μFの積層セラミックコンデンサを介してAVSS0に接続してください。コンデンサは端子近くに配置してください  |
|                  | AVSS0   | 入力  | 12ビットA/Dコンバータ(ユニット0)のアナロググランド端子。グランド供給元から分岐させて、VSSと接続してください。0.1μFの積層セラミックコンデンサを介してAVCC0に接続してください。コンデンサは端子近くに配置してください  |
|                  | VREFH0  | 入力  | 12ビットA/Dコンバータ(ユニット0)の基準電源端子。12ビットA/Dコンバータを使用しない場合は、VCCに接続してください   |
|                  | VREFL0  | 入力  | 12ビットA/Dコンバータ(ユニット0)の基準グランド端子。12ビットA/Dコンバータを使用しない場合は、VSSに接続してください   |
|                  | AVCC1   | 入力  | 12ビットA/Dコンバータ(ユニット1)とD/Aコンバータのアナログ電源と基準電源の端子です。また、温度センサのアナログ電源端子にもなっています。電源供給元から分岐させて、VCCと接続してください。0.1μFの積層セラミックコンデンサを介してAVSS1に接続してください。コンデンサは端子近くに配置してください         |
|                  | AVSS1   | 入力  | 12ビットA/Dコンバータ(ユニット1)とD/Aコンバータのアナロググランドと基準グランドの端子です。また、温度センサのアナロググランド端子にもなっています。グランド供給元から分岐させて、VSSと接続してください。0.1μFの積層セラミックコンデンサを介してAVCC1に接続してください。コンデンサは端子近くに配置してください |

表 1.4 端子機能一覧 (8 / 8)

| 分類     | 端子名               | 入出力 | 機能                    |
|--------|-------------------|-----|-----------------------|
| I/Oポート | P00～P03, P05, P07 | 入出力 | 6ビットの入出力端子            |
|        | P10～P17           | 入出力 | 8ビットの入出力端子            |
|        | P20～P27           | 入出力 | 8ビットの入出力端子            |
|        | P30～P37           | 入出力 | 8ビットの入出力端子 (P35は入力端子) |
|        | P40～P47           | 入出力 | 8ビットの入出力端子            |
|        | P50～P57           | 入出力 | 8ビットの入出力端子            |
|        | P60～P67           | 入出力 | 8ビットの入出力端子            |
|        | P70～P77           | 入出力 | 8ビットの入出力端子            |
|        | P80～P87           | 入出力 | 8ビットの入出力端子            |
|        | P90～P97           | 入出力 | 8ビットの入出力端子            |
|        | PA0～PA7           | 入出力 | 8ビットの入出力端子            |
|        | PB0～PB7           | 入出力 | 8ビットの入出力端子            |
|        | PC0～PC7           | 入出力 | 8ビットの入出力端子            |
|        | PD0～PD7           | 入出力 | 8ビットの入出力端子            |
|        | PE0～PE7           | 入出力 | 8ビットの入出力端子            |
|        | PF0～PF5           | 入出力 | 6ビットの入出力端子            |
|        | PG0～PG7           | 入出力 | 8ビットの入出力端子            |
|        | PJ0～PJ3, PJ5      | 入出力 | 5ビットの入出力端子            |

注. 端子名については、以下の注意事項があります。詳細は、「1.5 ピン配置図」を参照してください。

- 端子名に-A、-Bなどのグループ名を表す記号が付加されている場合、同一グループ内の端子を組み合わせることを推奨します。RSPI、QSPI、SDHI、SDSI、MMC、GLCDCのAC特性は、各グループ内の端子間で測定しています。
- 端子名に-DSが付加されている端子は、ディープソフトウェアスタンバイモードの解除端子としても使用できます。
- RIICの端子名に[FM+]が付加されている端子は、ファストモードプラスに対応しています。

1.5 ピン配置図

1.5.1 177ピン TFLGA

|    | A      | B   | C      | D   | E   | F     | G            | H    | J     | K   | L   | M   | N   | P      | R    |      |      |     |     |
|----|--------|-----|--------|-----|---|-------|--------------|------|-------|-----|-----|-----|-----|--------|------|------|------|-----|-----|
| 15 | PE2    | PE3 | P70    | P65 | P67   | VSS   | VCC          | PG7  | PA6   | PB0 | P72 | PB4 | VSS | VCC    | PC1  | 15   |      |     |     |
| 14 | PE1    | PE0 | VSS    | PE7 | PG3   | PA0   | PA1          | PA2  | PA7   | VCC | PB1 | PB5 | P73 | P75    | P74  | 14   |      |     |     |
| 13 | P63    | P64 | PE4    | VCC | PG2   | PG4   | PG6          | PA3  | VSS   | P71 | PB3 | PB7 | PC0 | PC2    | P76  | 13   |      |     |     |
| 12 | P60    | VSS | P62    | PE5 | PE6   | P66   | PG5          | PA4  | PA5   | PB2 | PB6 | P77 | PC3 | PC4    | P80  | 12   |      |     |     |
| 11 | PD6    | PG1 | VCC    | P61 | RX65Nグループ、RX651グループ<br>PTLG0177KA-A<br>(177ピン TFLGA)<br>(上面透視図) |       |              |      |       |     |     |     | P81 | P82    | PC6  | VCC  | 11   |     |     |
| 10 | P97    | PD4 | PG0    | PD7 |   |       |              |      |       |     |     |     | PC5 | PC7    | P83  | VSS  | 10   |     |     |
| 9  | VCC    | P96 | PD3    | PD5 |   |       |              |      |       |     |     |     | P50 | P51    | P52  | P53  | 9    |     |     |
| 8  | P94    | PD1 | PD2    | VSS |   |       |              |      |       |     |     |     | P55 | P54    | P10  | P11  | 8    |     |     |
| 7  | VSS    | P92 | PD0    | P95 |   |       |              |      |       |     |     |     | P85 | P84    | P57  | P56  | 7    |     |     |
| 6  | VCC    | P91 | P90    | P93 |   |       |              |      |       |     |     |     | PJ1 | PJ0    | VSS_ | USB_ | DP   | 6   |     |
| 5  | P46    | P47 | P45    | P44 |   |       |              |      |       |     |     |     | NC  | PJ2    | P12  | VCC_ | USB_ | DM  | 5   |
| 4  | P42    | P41 | P43    | P00 |   |       |              |      |       |     |     |     | VSS | BSCANP | PF4  | P35  | PF3  | PF1 | P25 |
| 3  | VREFL0 | P40 | VREFH0 | P03 | PF5   | PJ3   | MD/<br>FINED | RES# | P34   | PF2 | PF0 | P24 | P22 | P87    | P16  | 3    |      |     |     |
| 2  | AVCC0  | P07 | AVCC1  | P02 | EMLE  | VCL   | XCOUT        | VSS  | VCC   | P32 | P30 | P26 | P23 | P17    | P20  | 2    |      |     |     |
| 1  | AVSS0  | P05 | AVSS1  | P01 | PJ5   | VBATT | XCIN         | XTAL | EXTAL | P33 | P31 | P27 | VCC | VSS    | P21  | 1    |      |     |     |
|    | A      | B   | C      | D   | E   | F     | G            | H    | J     | K   | L   | M   | N   | P      | R    |      |      |     |     |

注. ピン配置図には、電源端子、I/Oポートを記載しています。  
 端子構成は、「表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA)」をご確認ください。

図 1.3 ピン配置図 (177ピン TFLGA)



1.5.2 176ピンLFBGA

|    | A      | B   | C      | D   | E  | F      | G            | H    | J     | K   | L   | M   | N   | P   | R    |      |       |
|----|--------|-----|--------|-----|--|--------|--------------|------|-------|-----|-----|-----|-----|-----|------|------|-------|
| 15 | PE2    | PE3 | P70    | P65 | P67  | VSS    | VCC          | PG7  | PA6   | PB0 | P72 | PB4 | VSS | VCC | PC1  | 15   |       |
| 14 | PE1    | PE0 | VSS    | PE7 | PG3  | PA0    | PA1          | PA2  | PA7   | VCC | PB1 | PB5 | P73 | P75 | P74  | 14   |       |
| 13 | P63    | P64 | PE4    | VCC | PG2  | PG4    | PG6          | PA3  | VSS   | P71 | PB3 | PB7 | PC0 | PC2 | P76  | 13   |       |
| 12 | P60    | VSS | P62    | PE5 | PE6  | P66    | PG5          | PA4  | PA5   | PB2 | PB6 | P77 | PC3 | PC4 | P80  | 12   |       |
| 11 | PD6    | PG1 | VCC    | P61 | RX65Nグループ、RX651グループ<br>PLBG0176GA-A<br>(176ピンLFBGA)<br>(上面透視図) |        |              |      |       |     |     |     | P81 | P82 | PC6  | VCC  | 11    |
| 10 | P97    | PD4 | PG0    | PD7 |  |        |              |      |       |     |     |     | PC5 | PC7 | P83  | VSS  | 10    |
| 9  | VCC    | P96 | PD3    | PD5 |  |        |              |      |       |     |     |     | P50 | P51 | P52  | P53  | 9     |
| 8  | P94    | PD1 | PD2    | VSS |  |        |              |      |       |     |     |     | P55 | P54 | P10  | P11  | 8     |
| 7  | VSS    | P92 | PD0    | P95 |  |        |              |      |       |     |     |     | P85 | P84 | P57  | P56  | 7     |
| 6  | VCC    | P91 | P90    | P93 |  |        |              |      |       |     |     |     | PJ1 | PJ0 | VSS_ | USB_ | USB0_ |
| 5  | P46    | P47 | P45    | P44 | PJ2  | P12    | VCC_         | USB_ | USB0_ | DM  | 5   |     |     |     |      |      |       |
| 4  | P42    | P41 | P43    | P00 | VSS  | BSCANP | PF4          | P35  | PF3   | PF1 | P25 | P86 | P15 | P14 | P13  | 4    |       |
| 3  | VREFL0 | P40 | VREFH0 | P03 | PF5  | PJ3    | MD/<br>FINED | RES# | P34   | PF2 | PF0 | P24 | P22 | P87 | P16  | 3    |       |
| 2  | AVCC0  | P07 | AVCC1  | P02 | EMLE   | VCL    | XCOUT        | VSS  | VCC   | P32 | P30 | P26 | P23 | P17 | P20  | 2    |       |
| 1  | AVSS0  | P05 | AVSS1  | P01 | PJ5  | VBATT  | XCIN         | XTAL | EXTAL | P33 | P31 | P27 | VCC | VSS | P21  | 1    |       |
|    | A      | B   | C      | D   | E  | F      | G            | H    | J     | K   | L   | M   | N   | P   | R    |      |       |

注. ピン配置図には、電源端子、I/Oポートを記載しています。  
 端子構成は、「表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA)」をご確認ください。

図 1.4 ピン配置図 (176ピンLFBGA)

1.5.3 176ピン LQFP

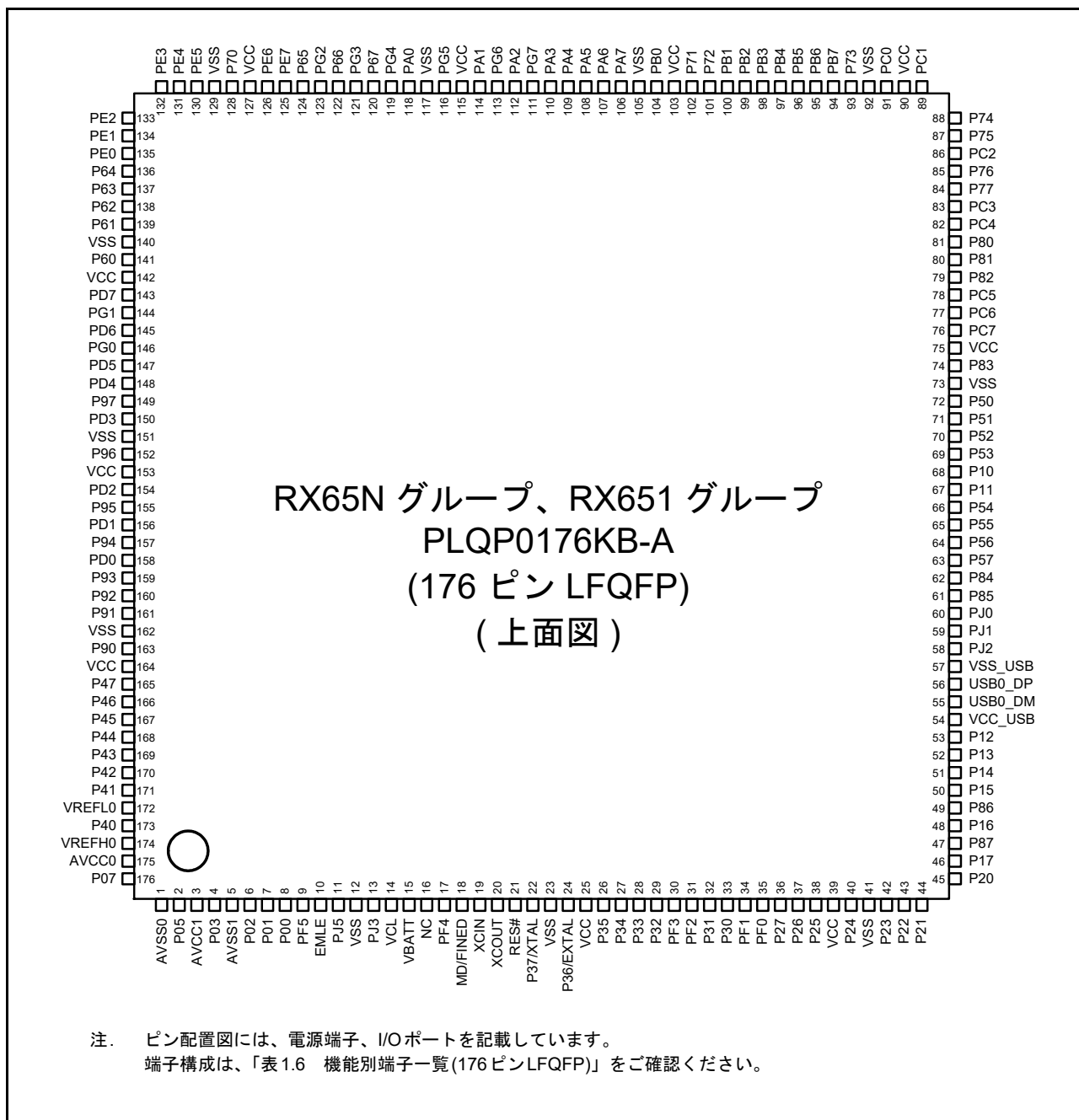


図 1.5 ピン配置図 (176ピン LQFP)

1.5.4 145ピン TFLGA

|    | A     | B      | C      | D   | E   | F     | G        | H     | J   | K   | L   | M       | N       |         |
|----|-------|--------|--------|-----|---|-------|----------|-------|-----|-----|-----|---------|---------|---------|
| 13 | PE3   | PE4    | VSS    | PE6 | P67   | PA2   | PA4      | PA7   | PB1 | PB5 | VSS | VCC     | P74     | 13      |
| 12 | PE1   | PE2    | P70    | PE5 | P65   | PA1   | VCC      | PB0   | PB2 | PB6 | P73 | PC1     | P75     | 12      |
| 11 | P62   | P61    | PE0    | VCC | P66   | VSS   | PA6      | P71   | PB4 | PB7 | PC2 | PC0     | PC3     | 11      |
| 10 | VSS   | VCC    | P63    | PE7 | PA0   | PA3   | PA5      | P72   | PB3 | P76 | PC4 | P77     | P82     | 10      |
| 9  | PD6   | PD4    | PD7    | P64 | RX65Nグループ、RX651<br>グループ<br>PTLG0145KA-A<br>(145ピン TFLGA)<br>(上面透視図) |       |          |       |     | P80 | PC5 | P81     | PC7     | 9       |
| 8  | PD2   | PD0    | PD3    | P60 |   |       |          |       |     | VCC | P83 | PC6     | VSS     | 8       |
| 7  | P92   | P91    | PD1    | PD5 |   |       |          |       |     | P51 | P52 | P50     | P55     | 7       |
| 6  | P90   | P47    | VSS    | P93 |   |       |          |       |     | P53 | P56 | VSS_USB | USB0_DP | 6       |
| 5  | P45   | P43    | P46    | VCC |   |       |          |       |     | P44 | P54 | P13     | VCC_USB | USB0_DM |
| 4  | P42   | VREFL0 | P41    | P01 | EMLE  | VBATT | BSCANP   | P35   | P30 | P15 | P24 | P12     | P14     | 4       |
| 3  | P40   | P05    | VREFH0 | P03 | PJ5   | PJ3   | MD/FINED | VSS   | P32 | P31 | P16 | P86     | P87     | 3       |
| 2  | P07   | AVCC0  | P02    | PF5 | VCL   | XCOUT | RES#     | VCC   | P33 | P26 | P23 | P17     | P20     | 2       |
| 1  | AVSS0 | AVCC1  | AVSS1  | P00 | VSS   | XCIN  | XTAL     | EXTAL | P34 | P27 | P25 | P22     | P21     | 1       |
|    | A     | B      | C      | D   | E   | F     | G        | H     | J   | K   | L   | M       | N       |         |

注. ピン配置図には、電源端子、I/Oポートを記載しています。  
 端子構成は、「表 1.7 機能別端子一覧(145ピンTFLGA)」をご確認ください。

図 1.6 ピン配置図 (145ピン TFLGA)

1.5.5 144ピン LQFP

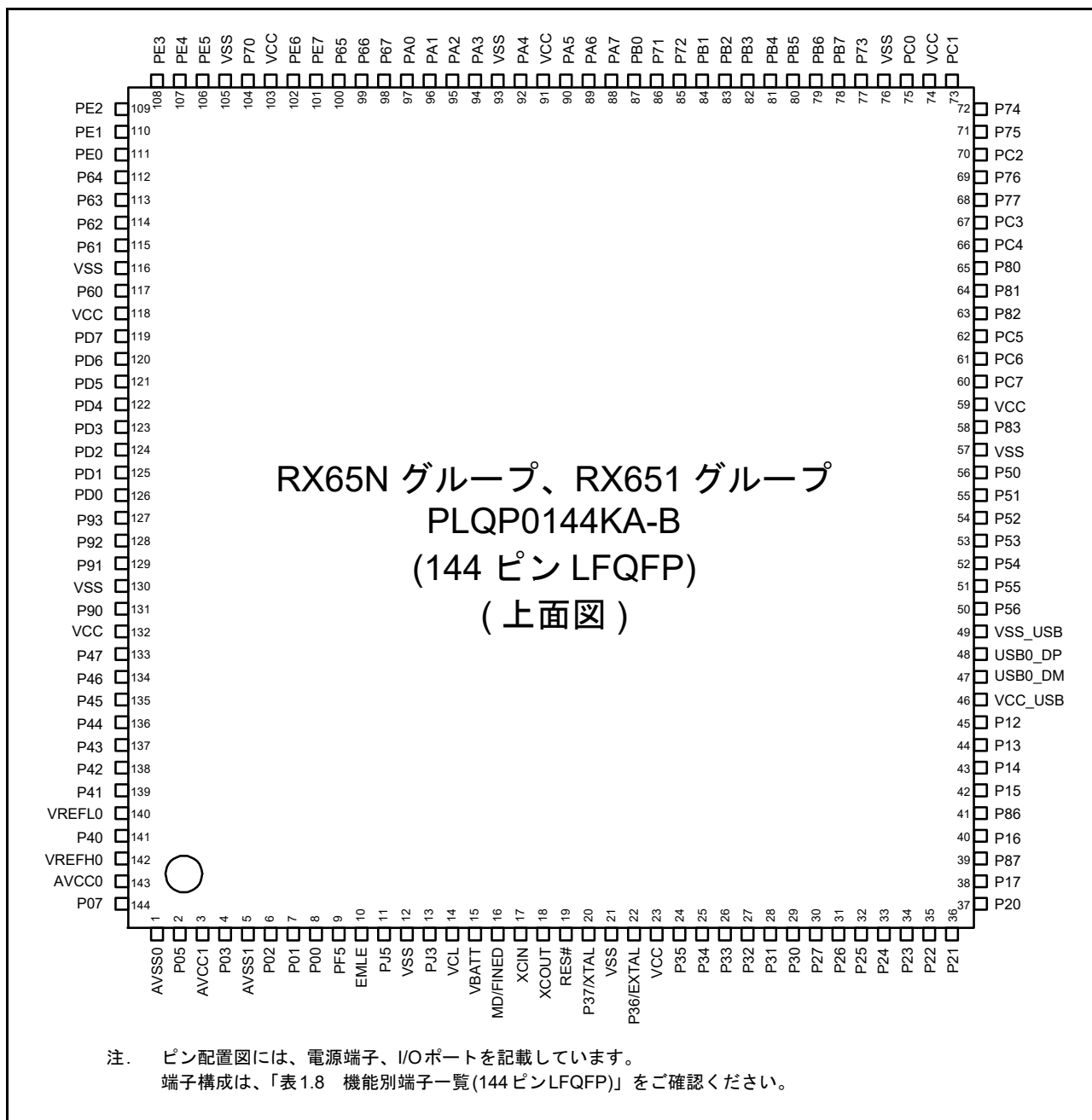


図 1.7 ピン配置図(144ピン LQFP)

1.5.6 100ピン TFLGA

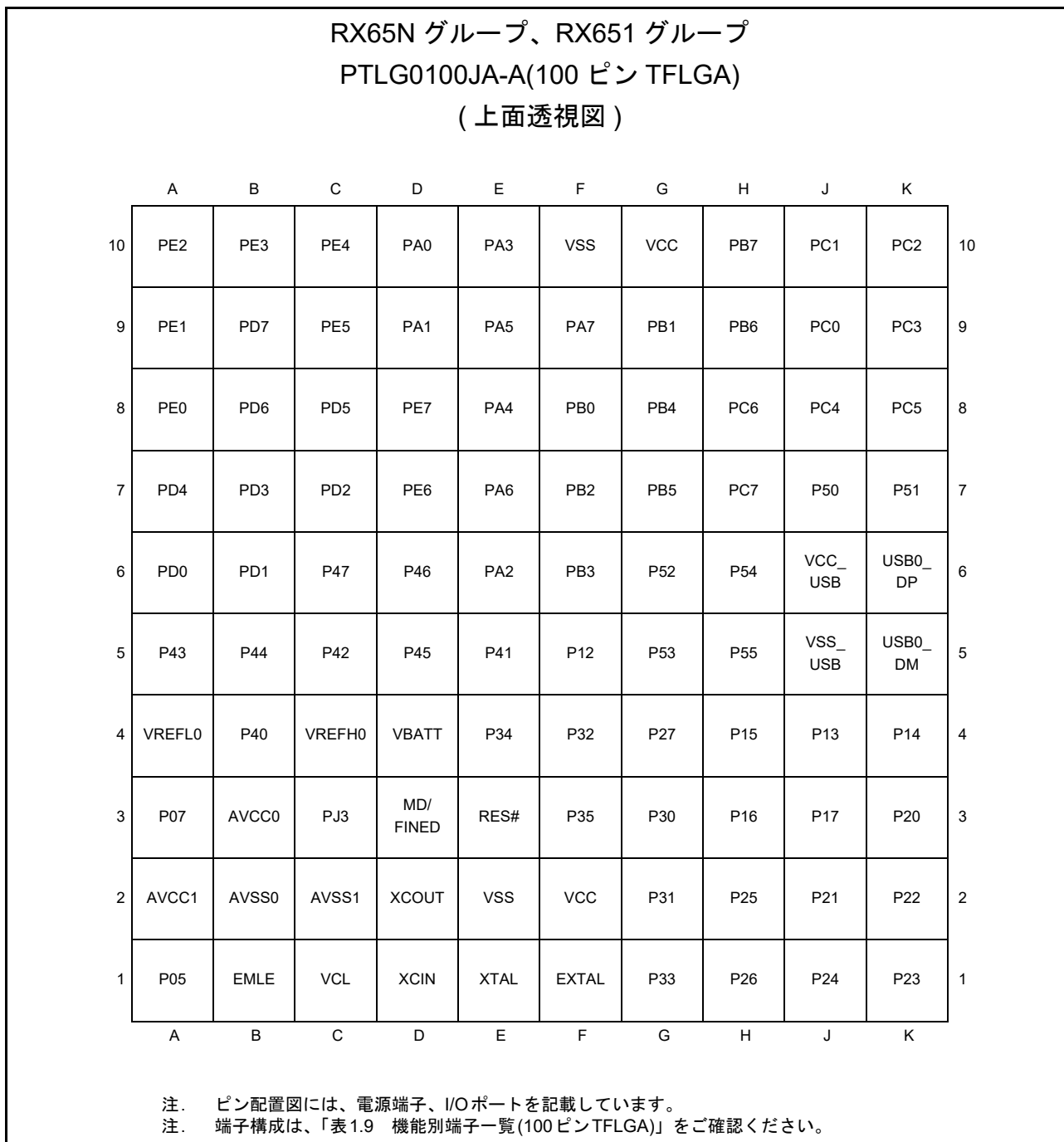


図 1.8 ピン配置図 (100ピン TFLGA)

1.5.7 100ピン LQFP

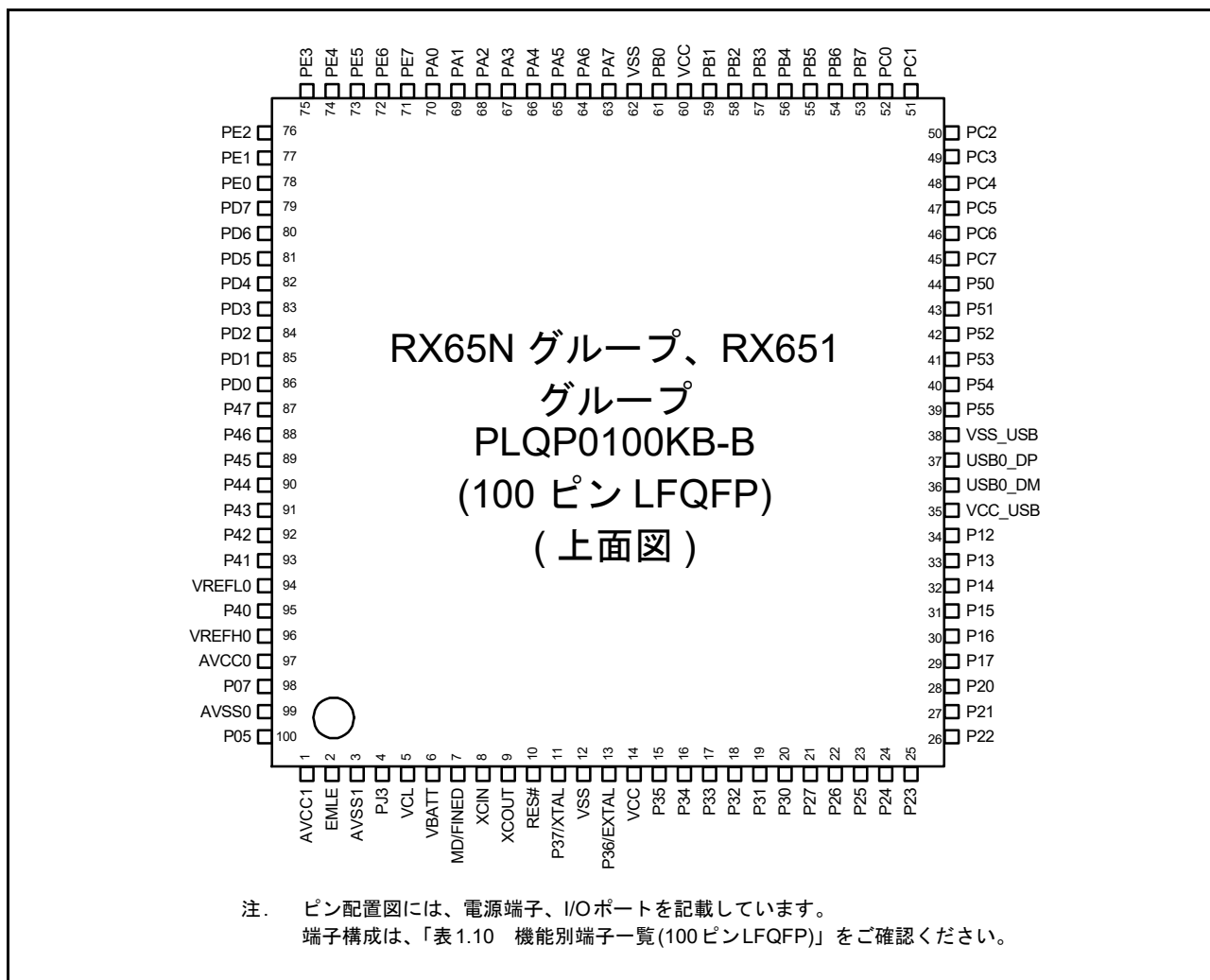


図 1.9 ピン配置図 (100ピン LQFP)

## 1.5.8 64ピン TFBGA

RX651 グループ  
PTBG0064KB-A(64ピン TFBGA)  
(上面透視図)

|   | A      | B     | C        | D     | E      | F     | G       | H       |   |
|---|--------|-------|----------|-------|--------|-------|---------|---------|---|
| 8 | PE2    | PE6   | PE7      | PA4   | VSS    | PB5   | PC0     | PC1     | 8 |
| 7 | PE0    | PE1   | PA1      | PA2   | VCC    | PB6   | PC5     | PC4     | 7 |
| 6 | PD7    | PD6   | PD5      | PA6   | PA7    | PB7   | PC7     | PC6     | 6 |
| 5 | PD2    | PD3   | PD4      | P43   | BSCANP | P53   | VSS_USB | USB0_DP | 5 |
| 4 | VREFL0 | P42   | P41      | P40   | P13    | P12   | VCC_USB | USB0_DM | 4 |
| 3 | VREFH0 | AVCC0 | MD/FINED | RES#  | P34    | P35   | P30     | P16     | 3 |
| 2 | AVSS0  | AVSS1 | VBATT    | XCOUT | VSS    | VCC   | P31     | P17     | 2 |
| 1 | AVCC1  | EMLE  | VCL      | XCIN  | XTAL   | EXTAL | P27     | P26     | 1 |
|   | A      | B     | C        | D     | E      | F     | G       | H       |   |

注. ピン配置図には、電源端子、I/Oポートを記載しています。  
注. 端子構成は、「表 1.11 機能別端子一覧(64ピン TFBGA)」をご確認ください。

図 1.10 ピン配置図 (64ピン TFBGA)

1.5.9 64ピンLFQFP

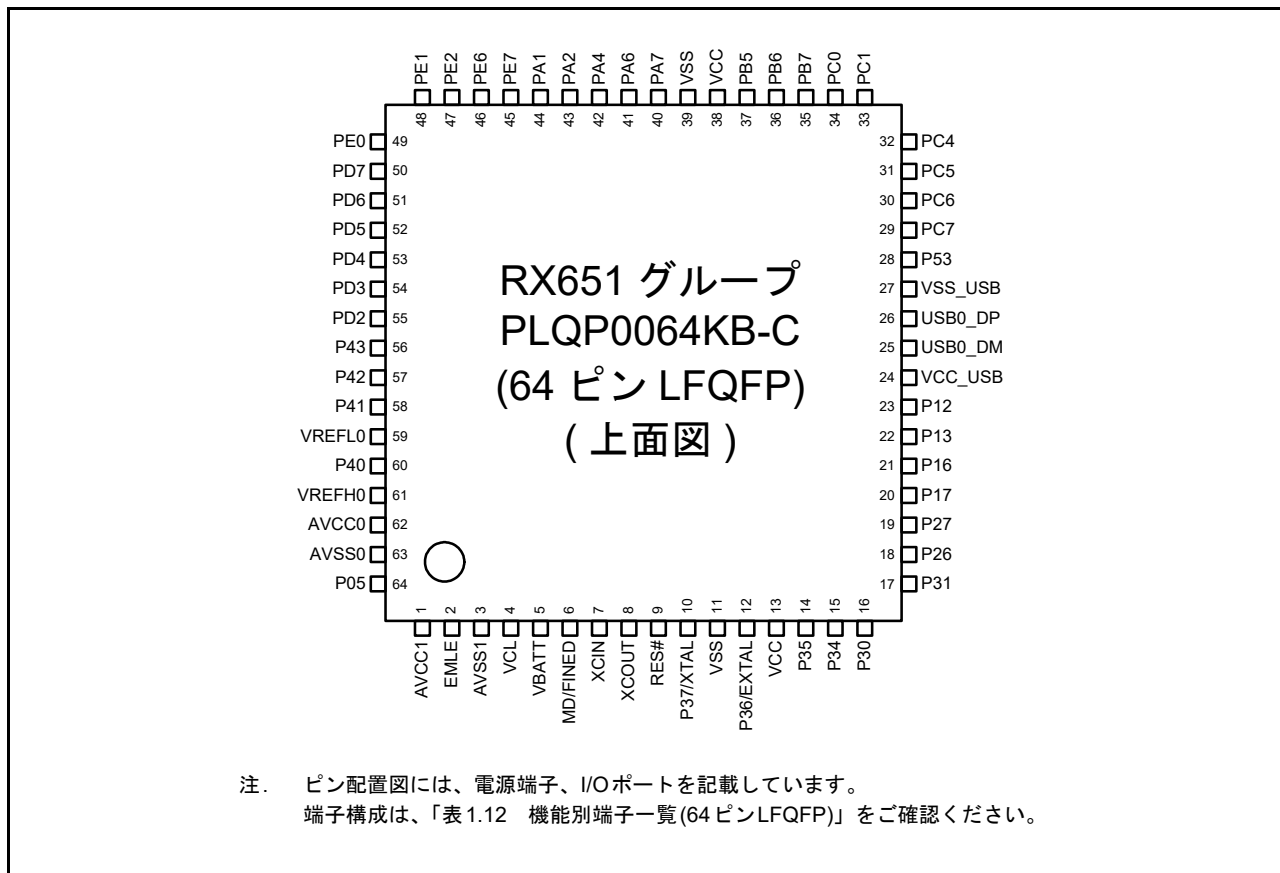


図 1.11 ピン配置図 (64ピンLFQFP)



## 1.6 機能別端子一覧

## 1.6.1 177ピンTFLGA、176ピンLFBGA

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA)(1 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC         | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)             | メモリ I/F<br>カメラ I/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み     | A/D<br>D/A |
|--|--------------------------|--------|--------------------------------|--|--|--|------------------|----------|------------|
| A1                                       | AVSS0                    |        |                                |  |  |  |                  |          |            |
| A2                                       | AVCC0                    |        |                                |  |  |  |                  |          |            |
| A3                                       | VREFL0                   |        |                                |  |  |  |                  |          |            |
| A4                                       |                          | P42    |                                |  |  |  |                  | IRQ10-DS | AN002      |
| A5                                       |                          | P46    |                                |  |  |  |                  | IRQ14-DS | AN006      |
| A6                                       | VCC                      |        |                                |  |  |  |                  |          |            |
| A7                                       | VSS                      |        |                                |  |  |  |                  |          |            |
| A8                                       |                          | P94    | D20/A20                        |  |  |  |                  |          |            |
| A9                                       | VCC                      |        |                                |  |  |  |                  |          |            |
| A10                                      | TRSYNC1                  | P97    | D23/A23                        |  |  |  |                  |          |            |
| A11                                      |                          | PD6    | D6[A6/D6]                      | MTIC5V/<br>MTIOC8A/<br>POE4#                                 | SSLC2-A  | QMO-B/<br>QIO0-B/<br>SDHI_D0-B/<br>MMC_D0-B                      | LCD_DATA<br>18-B | IRQ6     | AN106      |
| A12                                      |                          | P60    | CS0#                           |  |  |  |                  |          |            |
| A13                                      |                          | P63    | CAS#/<br>D2[A2/D2]/<br>CS3#    |  |  |  |                  |          |            |
| A14                                      |                          | PE1    | D9[A9/D9]/<br>D1[A1/D1]        | MTIOC4C/<br>MTIOC3B/<br>PO18                                 | TXD12/<br>SMOS112/<br>SSDA12/<br>TXDX12/<br>SIOX12/<br>SSLB2-B | MMC_D5-B   | LCD_DATA<br>15-B |          | ANEX1      |
| A15                                      |                          | PE2    | D10[A10/<br>D10]/D2[A2/<br>D2] | MTIOC4A/<br>PO23/TIC3  | RXD12/<br>SMISO12/<br>SSCL12/<br>RXDX12/<br>SSLB3-B            | MMC_D6-B   | LCD_DATA<br>14-B | IRQ7-DS  | AN100      |
| B1                                       |                          | P05    |                                |  |  |  |                  | IRQ13    | DA1        |
| B2                                       |                          | P07    |                                |  |  |  |                  | IRQ15    | ADTRG0#    |
| B3                                       |                          | P40    |                                |  |  |  |                  | IRQ8-DS  | AN000      |
| B4                                       |                          | P41    |                                |  |  |  |                  | IRQ9-DS  | AN001      |
| B5                                       |                          | P47    |                                |  |  |  |                  | IRQ15-DS | AN007      |
| B6                                       |                          | P91    | D17/A17                        |  | SCK7   |  |                  |          | AN115      |
| B7                                       |                          | P92    | D18/A18                        | POE4#  | RXD7/<br>SMISO7/<br>SSCL7                                      |  |                  |          | AN116      |
| B8                                       |                          | PD1    | D1[A1/D1]                      | MTIOC4B/<br>POE0#  | MOSIC-A/<br>CTX0   |  | LCD_DATA<br>23-B | IRQ1     | AN109      |
| B9                                       | TRDATA5                  | P96    | D22/A22                        |  |  |  |                  |          |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (2 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC         | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み     | A/D<br>D/A |
|--|--------------------------|--------|--------------------------------|--|--|--|------------------|----------|------------|
| B10                                      |                          | PD4    | D4[A4/D4]                      | MTIOC8B/<br>POE11#   | SSLC0-A  | QSSL-B/<br>SDHI_CMD<br>-B/<br>MMC_CMD<br>-B                      | LCD_DATA<br>20-B | IRQ4     | AN112      |
| B11                                      | TRDATA7                  | PG1    | D25                            |  |  |  |                  |          |            |
| B12                                      | VSS                      |        |                                |  |  |  |                  |          |            |
| B13                                      |                          | P64    | WE#/D3[A3/<br>D3]/CS4#         |  |  |  |                  |          |            |
| B14                                      |                          | PE0    | D8[A8/D8]/<br>D0[A0/D0]        | MTIOC3D  | SCK12/<br>SSLB1-B                                  | MMC_D4-B   | LCD_DATA<br>16-B |          | ANEX0      |
| B15                                      |                          | PE3    | D11[A11/<br>D11]/D3[A3/<br>D3] | MTIOC4B/<br>PO26/<br>TOC3/<br>POE8#                          | ET0_ERXD<br>3/CTS12#/<br>RTS12#/<br>SS12#          | MMC_D7-B   | LCD_DATA<br>13-B |          | AN101      |
| C1                                       | AVSS1                    |        |                                |  |  |  |                  |          |            |
| C2                                       | AVCC1                    |        |                                |  |  |  |                  |          |            |
| C3                                       | VREFH0                   |        |                                |  |  |  |                  |          |            |
| C4                                       |                          | P43    |                                |  |  |  |                  | IRQ11-DS | AN003      |
| C5                                       |                          | P45    |                                |  |  |  |                  | IRQ13-DS | AN005      |
| C6                                       |                          | P90    | D16/A16                        |  | TXD7/<br>SMOSI7/<br>SSDA7                          |  |                  |          | AN114      |
| C7                                       |                          | PD0    | D0[A0/D0]                      | POE4#  |  |  | LCD_EXTC<br>LK-B | IRQ0     | AN108      |
| C8                                       |                          | PD2    | D2[A2/D2]                      | MTIOC4D/<br>TIC2   | MISOC-A/<br>CRX0                                   | QIO2-B/<br>SDHI_D2-B/<br>MMC_D2-B                                | LCD_DATA<br>22-B | IRQ2     | AN110      |
| C9                                       |                          | PD3    | D3[A3/D3]                      | MTIOC8D/<br>TOC2/<br>POE8#                                   | RSPCKC-A   | QIO3-B/<br>SDHI_D3-B/<br>MMC_D3-B                                | LCD_DATA<br>21-B | IRQ3     | AN111      |
| C10                                      | TRDATA6                  | PG0    | D24                            |  |  |  |                  |          |            |
| C11                                      | VCC                      |        |                                |  |  |  |                  |          |            |
| C12                                      |                          | P62    | RAS#/<br>D1[A1/D1]/<br>CS2#    |  |  |  |                  |          |            |
| C13                                      |                          | PE4    | D12[A12/<br>D12]/D4[A4/<br>D4] | MTIOC4D/<br>MTIOC1A/<br>PO28                                 | ET0_ERXD<br>2/SSLB0-B                              |  | LCD_DATA<br>12-B |          | AN102      |
| C14                                      | VSS                      |        |                                |  |  |  |                  |          |            |
| C15                                      |                          | P70    | SDCLK                          |  |  |  |                  |          |            |
| D1                                       |                          | P01    |                                | TMC10  | RXD6/<br>SMISO6/<br>SSCL6                          |  |                  | IRQ9     | AN119      |
| D2                                       |                          | P02    |                                | TMC11  | SCK6   |  |                  | IRQ10    | AN120      |
| D3                                       |                          | P03    |                                |  |  |  |                  | IRQ11    | DA0        |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (3 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC         | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み     | A/D<br>D/A |
|--|--------------------------|--------|--------------------------------|--|--|--|------------------|----------|------------|
| D4                                       |                          | P00    |                                | TMR10  | TXD6/<br>SMOSI6/<br>SSDA6                          |  |                  | IRQ8     | AN118      |
| D5                                       |                          | P44    |                                |  |  |  |                  | IRQ12-DS | AN004      |
| D6                                       |                          | P93    | D19/A19                        | POE0#  | CTS7#/<br>RTS7#/<br>SS7#                           |  |                  |          | AN117      |
| D7                                       | TRDATA4                  | P95    | D21/A21                        |  |  |  |                  |          |            |
| D8                                       | VSS                      |        |                                |  |  |  |                  |          |            |
| D9                                       |                          | PD5    | D5[A5/D5]                      | MTIC5W/<br>MTIOC8C/<br>POE10#                                | SSLC1-A  | QSPCLK-B/<br>SDHI_CLK-<br>B/<br>MMC_CLK-<br>B                    | LCD_DATA<br>19-B | IRQ5     | AN113      |
| D10                                      |                          | PD7    | D7[A7/D7]                      | MTIC5U/<br>POE0#   | SSLC3-A  | QMI-B/<br>QIO1-B/<br>SDHI_D1-B/<br>MMC_D1-B                      | LCD_DATA<br>17-B | IRQ7     | AN107      |
| D11                                      |                          | P61    | SDCS#/<br>D0[A0/D0]/<br>CS1#   |  |  |  |                  |          |            |
| D12                                      |                          | PE5    | D13[A13/<br>D13]/D5[A5/<br>D5] | MTIOC4C/<br>MTIOC2B  | ET0_RX_C<br>LK/<br>REF50CK0/<br>RSPCKB-B           |  | LCD_DATA<br>11-B | IRQ5     | AN103      |
| D13                                      | VCC                      |        |                                |  |  |  |                  |          |            |
| D14                                      |                          | PE7    | D15[A15/<br>D15]/D7[A7/<br>D7] | MTIOC6A/<br>TOC1   | MISOB-B  | SDHI_WP/<br>MMC_RES<br>#-B                                       | LCD_DATA<br>9-B  | IRQ7     | AN105      |
| D15                                      |                          | P65    | CKE/CS5#                       |  |  |  |                  |          |            |
| E1                                       |                          | PJ5    |                                | POE8#  | CTS2#/<br>RTS2#/<br>SS2#                           |  |                  |          |            |
| E2                                       | EMLE                     |        |                                |  |  |  |                  |          |            |
| E3                                       |                          | PF5    |                                |  |  |  |                  | IRQ4     |            |
| E4                                       | VSS                      |        |                                |  |  |  |                  |          |            |
| E5 (注1)                                  | NC                       |        |                                |  |  |  |                  |          |            |
| E12                                      |                          | PE6    | D14[A14/<br>D14]/D6[A6/<br>D6] | MTIOC6C/<br>TIC1   | MOSIB-B  | SDHI_CD/<br>MMC_CD-B   | LCD_DATA<br>10-B | IRQ6     | AN104      |
| E13                                      | TRDATA0                  | PG2    | D26                            |  |  |  |                  |          |            |
| E14                                      | TRDATA1                  | PG3    | D27                            |  |  |  |                  |          |            |
| E15                                      |                          | P67    | DQM1/<br>CS7#                  | MTIOC7C  |  |  |                  | IRQ15    |            |
| F1                                       | VBATT                    |        |                                |  |  |  |                  |          |            |
| F2                                       | VCL                      |        |                                |  |  |  |                  |          |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (4 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                  | メモリ I/F<br>カメラ I/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC           | 割り込み    | A/D<br>D/A |
|--|--------------------------|--------|------------------------|--|---|--|-----------------|---------|------------|
| F3                                       |                          | PJ3    | EDACK1                 | MTIOC3C  | ET0_EXOU<br>T/CTS6#/<br>RTS6#/<br>SS6#/<br>CTS0#/<br>RTS0#/<br>SS0# |  |                 |         |            |
| F4                                       | BSCANP                   |        |                        |  |   |  |                 |         |            |
| F12                                      |                          | P66    | DQM0/<br>CS6#          | MTIOC7D  |   |  |                 |         |            |
| F13                                      | TRSYNC                   | PG4    | D28                    |  |   |  |                 |         |            |
| F14                                      |                          | PA0    | DQM2/<br>BC0#/A0       | MTIOC4A/<br>MTIOC6D/<br>TIOCA0/<br>PO16/<br>CACREF           | ET0_TX_E<br>N/<br>RMII0_TXD<br>_EN/<br>SSLA1-B                      |  | LCD_DATA<br>8-B |         |            |
| F15                                      | VSS                      |        |                        |  |   |  |                 |         |            |
| G1                                       | XCIN                     |        |                        |  |   |  |                 |         |            |
| G2                                       | XCOU                     |        |                        |  |   |  |                 |         |            |
| G3                                       | MD/FINED                 |        |                        |  |   |  |                 |         |            |
| G4                                       | TRST#                    | PF4    |                        |  |   |  |                 |         |            |
| G12                                      | TRCLK                    | PG5    | D29                    |  |   |  |                 |         |            |
| G13                                      | TRDATA2                  | PG6    | D30                    |  |   |  |                 |         |            |
| G14                                      |                          | PA1    | DQM3/A1                | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOCB0/<br>PO17           | ET0_WOL/<br>SCK5/<br>SSLA2-B  |  | LCD_DATA<br>7-B | IRQ11   |            |
| G15                                      | VCC                      |        |                        |  |   |  |                 |         |            |
| H1                                       | XTAL                     | P37    |                        |  |   |  |                 |         |            |
| H2                                       | VSS                      |        |                        |  |   |  |                 |         |            |
| H3                                       | RES#                     |        |                        |  |   |  |                 |         |            |
| H4                                       | UPSEL                    | P35    |                        |  |   |  |                 |         | NMI        |
| H12                                      |                          | PA4    | A4                     | MTIC5U/<br>MTCLKA/<br>TIOCA1/<br>TMR10/<br>PO20              | ET0_MDC/<br>TXD5/<br>SMOSI5/<br>SSDA5/<br>SSLA0-B                   |  | LCD_DATA<br>4-B | IRQ5-DS |            |
| H13                                      |                          | PA3    | A3                     | MTIOC0D/<br>MTCLKD/<br>TIOCD0/<br>TCLKB/<br>PO19             | ET0_MDIO/<br>RXD5/<br>SMISO5/<br>SSCL5                              |  | LCD_DATA<br>5-B | IRQ6-DS |            |
| H14                                      |                          | PA2    | A2                     | MTIOC7A/<br>PO18   | RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-B                               |  | LCD_DATA<br>6-B |         |            |
| H15                                      | TRDATA3                  | PG7    | D31                    |  |   |  |                 |         |            |
| J1                                       | EXTAL                    | P36    |                        |  |   |  |                 |         |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (5 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC)                    | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                    | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC           | 割り込み    | A/D<br>D/A |
|--|--------------------------|--------|------------------------|---|---|--|-----------------|---------|------------|
| J2                                       | VCC                      |        |                        |   |   |  |                 |         |            |
| J3                                       |                          | P34    |                        | MTIOC0A/<br>TMCI3/<br>PO12/<br>POE10#   | ET0_LINKS<br>TA/SCK6/<br>SCK0   |  |                 | IRQ4    |            |
| J4                                       | TMS                      | PF3    |                        |   |   |  |                 |         |            |
| J12                                      |                          | PA5    | A5                     | MTIOC6B/<br>TIOCB1/<br>PO21   | ET0_LINKS<br>TA/<br>RSPCKA-B  |  | LCD_DATA<br>3-B |         |            |
| J13                                      | VSS                      |        |                        |   |   |  |                 |         |            |
| J14                                      |                          | PA7    | A7                     | TIOCB2/<br>PO23   | ET0_WOL/<br>MISOA-B   |  | LCD_DATA<br>1-B |         |            |
| J15                                      |                          | PA6    | A6                     | MTIC5V/<br>MTCLKB/<br>TIOCA2/<br>TMCI3/<br>PO22/<br>POE10#                      | ET0_EXOU<br>T/CTS5#/<br>RTS5#/<br>SS5#/<br>MOSIA-B                                    |  | LCD_DATA<br>2-B |         |            |
| K1                                       |                          | P33    | EDREQ1                 | MTIOC0D/<br>TIOCD0/<br>TMRI3/<br>PO11/<br>POE4#/<br>POE11#                      | RXD6/<br>SMISO6/<br>SSCL6/<br>RXD0/<br>SMISO0/<br>SSCL0/<br>CRX0                      | PCKO   |                 | IRQ3-DS |            |
| K2                                       |                          | P32    |                        | MTIOC0C/<br>TIOCC0/<br>TMO3/<br>PO10/<br>RTCIC2/<br>RTCOUT/<br>POE0#/<br>POE10# | TXD6/<br>SMOSI6/<br>SSDA6/<br>TXD0/<br>SMOSI0/<br>SSDA0/<br>CTX0/<br>USB0_VBU<br>SEN  | VSYNC  |                 | IRQ2-DS |            |
| K3                                       | TDI                      | PF2    |                        |   | RXD1/<br>SMISO1/<br>SSCL1   |  |                 |         |            |
| K4                                       | TCK                      | PF1    |                        |   | SCK1  |  |                 |         |            |
| K12                                      |                          | PB2    | A10                    | TIOCC3/<br>TCLKC/<br>PO26   | ET0_RX_C<br>LK/<br>REF50CK0/<br>CTS4#/<br>RTS4#/<br>SS4#/<br>CTS6#/<br>RTS6#/<br>SS6# | SDSI_D2-B  | LCD_TCON<br>2-B |         |            |
| K13                                      |                          | P71    | A18/CS1#               |   | ET0_MDIO  |  |                 |         |            |
| K14                                      | VCC                      |        |                        |   |   |  |                 |         |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (6 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC)          | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)  | メモリI/F<br>カメラI/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み    | A/D<br>D/A |
|--|--------------------------|--------|------------------------|---|---|--|------------------|---------|------------|
| K15                                      |                          | PB0    | A8                     | MTIC5W/<br>TIOCA3/<br>PO24  | ET0_ERXD<br>1/<br>RMII0_RXD<br>1/RXD4/<br>SMISO4/<br>SSCL4/<br>RXD6/<br>SMISO6/<br>SSCL6    |  | LCD_DATA<br>0-B  | IRQ12   |            |
| L1                                       |                          | P31    |                        | MTIOC4D/<br>TMC12/<br>PO9/<br>RTCIC1                                  | CTS1#/<br>RTS1#/<br>SS1#/<br>SSLB0-A  |  |                  | IRQ1-DS |            |
| L2                                       |                          | P30    |                        | MTIOC4B/<br>TMRI3/<br>PO8/<br>RTCIC0/<br>POE8#                        | RXD1/<br>SMISO1/<br>SSCL1/<br>MISOB-A   |  |                  | IRQ0-DS |            |
| L3                                       | TDO                      | PF0    |                        |   | TXD1/<br>SMOS11/<br>SSDA1   |  |                  |         |            |
| L4                                       |                          | P25    | CS5#/<br>EDACK1        | MTIOC4C/<br>MTCLKB/<br>TIOCA4/<br>PO5                                 | RXD3/<br>SMISO3/<br>SSCL3   | SDHI_CD/<br>HSYNC  |                  |         | ADTRG0#    |
| L12                                      |                          | PB6    | A14                    | MTIOC3D/<br>TIOCA5/<br>PO30   | ET0_ETXD<br>1/<br>RMII0_TXD<br>1/RXD9/<br>SMISO9/<br>SSCL9/<br>SMISO11/<br>SSCL11/<br>RXD11 | SDSI_D0-B  |                  |         |            |
| L13                                      |                          | PB3    | A11                    | MTIOC0A/<br>MTIOC4A/<br>TIOCD3/<br>TCLKD/<br>TMO0/<br>PO27/<br>POE11# | ET0_RX_E<br>R/<br>RMII0_RX_<br>ER/SCK4/<br>SCK6   | SDSI_D3-B  | LCD_TCON<br>1-B  |         |            |
| L14                                      |                          | PB1    | A9                     | MTIOC0C/<br>MTIOC4C/<br>TIOCB3/<br>TMC10/<br>PO25                     | ET0_ERXD<br>0/<br>RMII0_RXD<br>0/TXD4/<br>SMOS14/<br>SSDA4/<br>TXD6/<br>SMOS16/<br>SSDA6    |  | LCD_TCON<br>3-B  | IRQ4-DS |            |
| L15                                      |                          | P72    | A19/CS2#               |   | ET0_MDC   |  | LCD_DATA<br>23-A |         |            |
| M1                                       |                          | P27    | CS7#                   | MTIOC2B/<br>TMC13/PO7   | SCK1/<br>RSPCKB-A   |  |                  |         |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA)(7 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC           | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                 | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|--|--------------------------|--------|----------------------------------|--|--|--|------------------|-------|------------|
| M2                                       |                          | P26    | CS6#                             | MTIOC2A/<br>TMO1/PO6   | TXD1/<br>SMOS11/<br>SSDA1/<br>CTS3#/<br>RTS3#/<br>SS3#/<br>MOSIB-A |  |                  |       |            |
| M3                                       |                          | P24    | CS4#/<br>EDREQ1                  | MTIOC4A/<br>MTCLKA/<br>TIOCB4/<br>TMRI1/PO4                  | SCK3/<br>USB0_VBU<br>SEN   | SDHI_WP/<br>PIXCLK   |                  |       |            |
| M4                                       |                          | P86    |                                  | MTIOC4D/<br>TIOCA0   | SMISO10/<br>SSCL10/<br>RXD10                                       | PIXD1  |                  |       |            |
| M5                                       |                          | PJ2    |                                  |  | TXD8/<br>SMOS8/<br>SSDA8/<br>SSLC3-B                               |  | LCD_TCON<br>2-A  |       |            |
| M6                                       |                          | PJ1    |                                  | MTIOC6A  | RXD8/<br>SMISO8/<br>SSCL8/<br>SSLC2-B                              |  | LCD_TCON<br>3-A  |       |            |
| M7                                       |                          | P85    |                                  | MTIOC6C/<br>TIOCC0   |  |  | LCD_DATA<br>1-A  |       |            |
| M8                                       |                          | P55    | D0[A0/D0]/<br>EDREQ0/<br>WAIT#   | MTIOC4D/<br>TMO3   | ET0_EXOU<br>T/TXD7/<br>SMOS17/<br>SSDA7/<br>MISOC-B/<br>CRX1       |  | LCD_DATA<br>5-A  | IRQ10 |            |
| M9                                       |                          | P50    | WR0#/WR#                         |  | TXD2/<br>SMOS12/<br>SSDA2/<br>SSLB1-A                              |  |                  |       |            |
| M10                                      |                          | PC5    | D3[A3/D3]/<br>A21/CS2#/<br>WAIT# | MTIOC3B/<br>MTCLKD/<br>TMRI2/<br>PO29                        | ET0_ETXD<br>2/SCK8/<br>SCK10/<br>RSPCKA-A                          | MMC_D5-A   | LCD_DATA<br>11-A |       |            |
| M11                                      |                          | P81    | EDACK0                           | MTIOC3D/<br>PO27   | ET0_ETXD<br>0/<br>RMII0_TXD<br>0/SMISO10/<br>SSCL10/<br>RXD10      | QIO3-A/<br>SDHI_CD/<br>MMC_D3-A                                      | LCD_DATA<br>13-A |       |            |
| M12                                      |                          | P77    | CS7#                             | PO23   | ET0_RX_E<br>R/<br>RMII0_RX_<br>ER/<br>SMOS111/<br>SSDA11/<br>TXD11 | QSPCLK-A/<br>SDHI_CLK-<br>A/<br>SDSI_CLK-<br>A/<br>MMC_CLK-<br>A     | LCD_DATA<br>17-A |       |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (8 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC       | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)  | メモリ/F<br>カメラ/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC           | 割り込み | A/D<br>D/A |
|--|--------------------------|--------|------------------------------|--|---|--|-----------------|------|------------|
| M13                                      |                          | PB7    | A15                          | MTIOC3B/<br>TIOC5/<br>PO31                                   | ET0_CRS/<br>RMII0_CRS<br>_DV/TXD9/<br>SMOSI9/<br>SSDA9/<br>SMOSI11/<br>SSDA11/<br>TXD11         | SDSI_D1-B  |                 |      |            |
| M14                                      |                          | PB5    | A13                          | MTIOC2A/<br>MTIOC1B/<br>TIOC4/<br>TMRI1/<br>PO29/<br>POE4#   | ET0_ETXD<br>0/<br>RMII0_TXD<br>0/SCK9/<br>SCK11   | SDSI_CLK-<br>B   | LCD_CLK-B       |      |            |
| M15                                      |                          | PB4    | A12                          | TIOCA4/<br>PO28  | ET0_TX_E<br>N/<br>RMII0_TXD<br>_EN/<br>CTS9#/<br>RTS9#/<br>SS9#/<br>SS11#/<br>CTS11#/<br>RTS11# | SDSI_CMD-<br>B   | LCD_TCON<br>0-B |      |            |
| N1                                       | VCC                      |        |                              |  |   |  |                 |      |            |
| N2                                       |                          | P23    | EDACK0                       | MTIOC3D/<br>MTCLKD/<br>TIOCD3/<br>PO3                        | TXD3/<br>SMOSI3/<br>SSDA3/<br>CTS0#/<br>RTS0#/<br>SS0#  | SDHI_D1-<br>C/PIXD7  |                 |      |            |
| N3                                       |                          | P22    | EDREQ0                       | MTIOC3B/<br>MTCLKC/<br>TIOCC3/<br>TMO0/PO2                   | SCK0/<br>USB0_OVR<br>CURB   | SDHI_D0-<br>C/PIXD6  |                 |      |            |
| N4                                       |                          | P15    |                              | MTIOC0B/<br>MTCLKB/<br>TIOC2/<br>TCLKB/<br>TMC12/<br>PO13    | RXD1/<br>SMISO1/<br>SSCL1/<br>SCK3/<br>CRX1-DS  | PIXD0  |                 | IRQ5 |            |
| N5                                       |                          | P12    | WR3#/<br>BC3#                | MTIC5U/<br>TMC1  | RXD2/<br>SMISO2/<br>SSCL2/<br>SCL0[FM+]   |  | LCD_TCON<br>1-A | IRQ2 |            |
| N6                                       |                          | PJ0    |                              | MTIOC6B  | SCK8/<br>SSLC1-B  |  | LCD_DATA<br>0-A |      |            |
| N7                                       |                          | P84    |                              | MTIOC6D  |   |  | LCD_DATA<br>2-A |      |            |
| N8                                       |                          | P54    | D1[A1/D1]/<br>EDACK0/<br>ALE | MTIOC4B/<br>TMC1   | ET0_LINKS<br>TA/CTS2#/<br>RTS2#/<br>SS2#/<br>MOSIC-B/<br>CTX1                                   |  | LCD_DATA<br>6-A |      |            |



表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (9 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC  | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC)                     | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                 | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|--|--------------------------|--------|-------------------------|--|--|--|------------------|-------|------------|
| N9                                       |                          | P51    | WR1#/<br>BC1#/<br>WAIT# |  | SCK2/<br>SSLB2-A   |  |                  |       |            |
| N10                                      | UB                       | PC7    | A23/CS0#                | MTIOC3A/<br>MTCLKB/<br>TMO2/<br>PO31/<br>TOC0/<br>CACREF                         | ET0_COL/<br>TXD8/<br>SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/<br>TXD10/<br>MISOA-A | MMC_D7-A   | LCD_DATA<br>9-A  | IRQ14 |            |
| N11                                      |                          | P82    | EDREQ1                  | MTIOC4A/<br>PO28   | ET0_ETXD<br>1/<br>RMII0_TXD<br>1/SMOSI10/<br>SSDA10/<br>TXD10                      | MMC_D4-A   | LCD_DATA<br>12-A |       |            |
| N12                                      |                          | PC3    | A19                     | MTIOC4D/<br>TCLKB/<br>PO24   | ET0_TX_E<br>R/TXD5/<br>SMOSI5/<br>SSDA5  | QMO-A/<br>QIO0-A/<br>SDHI_D0-A/<br>SDSI_D0-A/<br>MMC_D0-A            | LCD_DATA<br>16-A |       |            |
| N13                                      |                          | PC0    | A16                     | MTIOC3C/<br>TCLKC/<br>PO17   | ET0_ERXD<br>3/CTS5#/<br>RTS5#/<br>SS5#/<br>SSLA1-A                                 |  |                  | IRQ14 |            |
| N14                                      |                          | P73    | CS3#                    | PO16   | ET0_WOL  |  | LCD_EXTC<br>LK-A |       |            |
| N15                                      | VSS                      |        |                         |  |  |  |                  |       |            |
| P1                                       | VSS                      |        |                         |  |  |  |                  |       |            |
| P2                                       |                          | P17    |                         | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/<br>TCLKD/<br>TMO1/<br>PO15/<br>POE8# | SCK1/<br>TXD3/<br>SMOSI3/<br>SSDA3/<br>SDA2-DS                                     | SDHI_D3-<br>C/PIXD3  |                  | IRQ7  | ADTRG1#    |
| P3                                       |                          | P87    |                         | MTIOC4C/<br>TIOCA2   | SMOSI10/<br>SSDA10/<br>TXD10   | SDHI_D2-<br>C/PIXD2  |                  |       |            |
| P4                                       |                          | P14    |                         | MTIOC3A/<br>MTCLKA/<br>TIOCB5/<br>TCLKA/<br>TMRI2/<br>PO15                       | CTS1#/<br>RTS1#/<br>SS1#/<br>CTX1/<br>USB0_OVR<br>CURA                             |  | LCD_CLK-A        | IRQ4  |            |
| P5                                       | VCC_USB                  |        |                         |  |  |  |                  |       |            |
| P6                                       | VSS_USB                  |        |                         |  |  |  |                  |       |            |
| P7                                       |                          | P57    |                         |  | RXD7/<br>SMISO7/<br>SSCL7/<br>SSLC0-B  |  | LCD_DATA<br>3-A  |       |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (10 / 11)

| ピン<br>番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリI/F<br>カメラI/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|----------|--------------------------|--------|------------------------|--|--|--|------------------|-------|------------|
| P8       |                          | P10    | ALE                    | MTIC5W/<br>TMRI3   |  |  |                  | IRQ0  |            |
| P9       |                          | P52    | RD#                    |  | RXD2/<br>SMISO2/<br>SSCL2/<br>SSLB3-A  |  |                  |       |            |
| P10      |                          | P83    | EDACK1                 | MTIOC4C  | ET0_CRS/<br>RMII0_CRS<br>_DV/<br>SCK10/<br>SS10#/<br>CTS10#                                  |  | LCD_DATA<br>8-A  |       |            |
| P11      |                          | PC6    | D2[A2/D2]/<br>A22/CS1# | MTIOC3C/<br>MTCLKA/<br>TMC12/<br>PO30/TIC0                   | ET0_ETXD<br>3/RXD8/<br>SMISO8/<br>SSCL8/<br>SMISO10/<br>SSCL10/<br>RXD10/<br>MOSIA-A         | MMC_D6-A   | LCD_DATA<br>10-A | IRQ13 |            |
| P12      |                          | PC4    | A20/CS3#               | MTIOC3D/<br>MTCLKC/<br>TMC11/<br>PO25/<br>POE0#              | ET0_TX_CL<br>K/SCK5/<br>CTS8#/<br>RTS8#/<br>SS8#/<br>SS10#/<br>CTS10#/<br>RTS10#/<br>SSLA0-A | QMI-A/<br>QIO1-A/<br>SDHI_D1-A/<br>SDSI_D1-A/<br>MMC_D1-A      | LCD_DATA<br>15-A |       |            |
| P13      |                          | PC2    | A18                    | MTIOC4B/<br>TCLKA/<br>PO21                                   | ET0_RX_D<br>V/RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-A  | SDHI_D3-A/<br>SDSI_D3-A/<br>MMC_CD-A                           | LCD_DATA<br>19-A |       |            |
| P14      |                          | P75    | CS5#                   | PO20   | ET0_ERXD<br>0/<br>RMII0_RXD<br>0/SCK11/<br>RTS11#  | SDHI_D2-A/<br>SDSI_D2-A/<br>MMC_RES<br>#-A                     | LCD_DATA<br>20-A |       |            |
| P15      | VCC                      |        |                        |  |  |  |                  |       |            |
| R1       |                          | P21    |                        | MTIOC1B/<br>MTIOC4A/<br>TIOCA3/<br>TMC10/PO1                 | RXD0/<br>SMISO0/<br>SSCL0/<br>SCL1/<br>USB0_EXIC<br>EN                                       | SDHI_CLK-<br>C/PIXD5   |                  | IRQ9  |            |
| R2       |                          | P20    |                        | MTIOC1A/<br>TIOCB3/<br>TMRI0/PO0                             | TXD0/<br>SMOSI0/<br>SSDA0/<br>SDA1/<br>USB0_ID   | SDHI_CMD<br>-C/PIXD4   |                  | IRQ8  |            |

表 1.5 機能別端子一覧(177ピンTFLGA、176ピンLFBGA) (11 / 11)

| ピン番号<br>177ピン<br>TFLGA<br>176ピン<br>LFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート   | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU,<br>TPU, TMR,<br>PPG, RTC,<br>CMTW,<br>POE, CAC)          | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリ I/F<br>カメラ I/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|--|--------------------------|----------|------------------------|---|--|--|------------------|-------|------------|
| R3                                       |                          | P16      |                        | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/<br>TCLKC/<br>TMO2/<br>PO14/<br>RTCOUT | TXD1/<br>SMOSI1/<br>SSDA1/<br>RXD3/<br>SMISO3/<br>SSCL3/<br>SCL2-DS/<br>USB0_VBU<br>SEN/<br>USB0_VBU<br>S/<br>USB0_OVR<br>CURB |  |                  | IRQ6  | ADTRG0#    |
| R4                                       |                          | P13      | WR2#/<br>BC2#          | MTIOC0B/<br>TIOCA5/<br>TMO3/<br>PO13                                  | TXD2/<br>SMOSI2/<br>SSDA2/<br>SDA0[FM+]  |  | LCD_TCON<br>0-A  | IRQ3  | ADTRG1#    |
| R5                                       |                          |          |                        |   | USB0_DM  |  |                  |       |            |
| R6                                       |                          |          |                        |   | USB0_DP  |  |                  |       |            |
| R7                                       |                          | P56      | EDACK1                 | MTIOC3C/<br>TIOCA1  | SCK7/<br>RSPCKC-B  |  | LCD_DATA<br>4-A  |       |            |
| R8                                       |                          | P11      |                        | MTIC5V/<br>TMC13  | SCK2   |  | LCD_DATA<br>7-A  | IRQ1  |            |
| R9                                       |                          | P53 (注2) | BCLK                   |   |  |  |                  |       |            |
| R10                                      | VSS                      |          |                        |   |  |  |                  |       |            |
| R11                                      | VCC                      |          |                        |   |  |  |                  |       |            |
| R12                                      |                          | P80      | EDREQ0                 | MTIOC3B/<br>PO26  | ET0_TX_E<br>N/<br>RMII0_TXD<br>_EN/<br>SCK10/<br>RTS10#  | QIO2-A/<br>SDHI_WP/<br>MMC_D2-A                                  | LCD_DATA<br>14-A |       |            |
| R13                                      |                          | P76      | CS6#                   | PO22  | ET0_RX_C<br>LK/<br>REF50CK0/<br>SMISO11/<br>SSCL11/<br>RXD11   | QSSL-A/<br>SDHI_CMD<br>-A/<br>SDSI_CMD-<br>A/<br>MMC_CMD<br>-A   | LCD_DATA<br>18-A |       |            |
| R14                                      |                          | P74      | A20/CS4#               | PO19  | ET0_ERXD<br>1/<br>RMII0_RXD<br>1/SS11#/<br>CTS11#  |  | LCD_DATA<br>21-A |       |            |
| R15                                      |                          | PC1      | A17                    | MTIOC3A/<br>TCLKD/<br>PO18  | ET0_ERXD<br>2/SCK5/<br>SSLA2-A   |  | LCD_DATA<br>22-A | IRQ12 |            |

注1. 176ピンLFBGAには、E5ピンはありません。

注2. 外部バス有効時、BCLK端子と兼用しているP53は、I/Oポートとして使用できません。

## 1.6.2 176ピンLFQFP

表 1.6 機能別端子一覧(176ピンLFQFP) (1 / 11)

| ピン番号<br>176ピンLFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                  | メモリ I/F<br>カメラ I/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み  | A/D<br>D/A |
|--------------------|--------------------------|--------|------------------------|--|---|--|-------|-------|------------|
| 1                  | AVSS0                    |        |                        |  |   |  |       |       |            |
| 2                  |                          | P05    |                        |  |   |  |       | IRQ13 | DA1        |
| 3                  | AVCC1                    |        |                        |  |   |  |       |       |            |
| 4                  |                          | P03    |                        |  |   |  |       | IRQ11 | DA0        |
| 5                  | AVSS1                    |        |                        |  |   |  |       |       |            |
| 6                  |                          | P02    |                        | TMC11  | SCK6  |  |       | IRQ10 | AN120      |
| 7                  |                          | P01    |                        | TMC10  | RXD6/<br>SMISO6/<br>SSCL6   |  |       | IRQ9  | AN119      |
| 8                  |                          | P00    |                        | TMR10  | TXD6/<br>SMOSI6/<br>SSDA6   |  |       | IRQ8  | AN118      |
| 9                  |                          | PF5    |                        |  |   |  |       | IRQ4  |            |
| 10                 | EMLE                     |        |                        |  |   |  |       |       |            |
| 11                 |                          | PJ5    |                        | POE8#  | CTS2#/<br>RTS2#/<br>SS2#  |  |       |       |            |
| 12                 | VSS                      |        |                        |  |   |  |       |       |            |
| 13                 |                          | PJ3    | EDACK1                 | MTIOC3C  | ET0_EXOU<br>T/CTS6#/<br>RTS6#/<br>SS6#/<br>CTS0#/<br>RTS0#/<br>SS0# |  |       |       |            |
| 14                 | VCL                      |        |                        |  |   |  |       |       |            |
| 15                 | VBATT                    |        |                        |  |   |  |       |       |            |
| 16                 | NC                       |        |                        |  |   |  |       |       |            |
| 17                 | TRST#                    | PF4    |                        |  |   |  |       |       |            |
| 18                 | MD/FINED                 |        |                        |  |   |  |       |       |            |
| 19                 | XCIN                     |        |                        |  |   |  |       |       |            |
| 20                 | XCOUT                    |        |                        |  |   |  |       |       |            |
| 21                 | RES#                     |        |                        |  |   |  |       |       |            |
| 22                 | XTAL                     | P37    |                        |  |   |  |       |       |            |
| 23                 | VSS                      |        |                        |  |   |  |       |       |            |
| 24                 | EXTAL                    | P36    |                        |  |   |  |       |       |            |
| 25                 | VCC                      |        |                        |  |   |  |       |       |            |
| 26                 | UPSEL                    | P35    |                        |  |   |  |       | NMI   |            |
| 27                 |                          | P34    |                        | MTIOC0A/<br>TMC13/<br>PO12/<br>POE10#                        | ET0_LINKS<br>TA/SCK6/<br>SCK0                                       |  |       | IRQ4  |            |

表 1.6 機能別端子一覧(176ピンLFQFP) (2 / 11)

| ピン番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC)                    | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み    | A/D<br>D/A |
|------|--------------------------|--------|------------------------|---|--|--|-------|---------|------------|
| 28   |                          | P33    | EDREQ1                 | MTIOC0D/<br>TIOCD0/<br>TMRI3/<br>PO11/<br>POE4#/<br>POE11#                      | RXD6/<br>SMISO6/<br>SSCL6/<br>RXD0/<br>SMISO0/<br>SSCL0/<br>CRX0                     | PCKO   |       | IRQ3-DS |            |
| 29   |                          | P32    |                        | MTIOC0C/<br>TIOCC0/<br>TMO3/<br>PO10/<br>RTCIC2/<br>RTCOUT/<br>POE0#/<br>POE10# | TXD6/<br>SMOSI6/<br>SSDA6/<br>TXD0/<br>SMOSI0/<br>SSDA0/<br>CTX0/<br>USB0_VBU<br>SEN | VSYNC  |       | IRQ2-DS |            |
| 30   | TMS                      | PF3    |                        |   |  |  |       |         |            |
| 31   | TDI                      | PF2    |                        |   | RXD1/<br>SMISO1/<br>SSCL1  |  |       |         |            |
| 32   |                          | P31    |                        | MTIOC4D/<br>TMC12/<br>PO9/<br>RTCIC1  | CTS1#/<br>RTS1#/<br>SS1#/<br>SSLB0-A   |  |       | IRQ1-DS |            |
| 33   |                          | P30    |                        | MTIOC4B/<br>TMRI3/<br>PO8/<br>RTCIC0/<br>POE8#                                  | RXD1/<br>SMISO1/<br>SSCL1/<br>MISOB-A  |  |       | IRQ0-DS |            |
| 34   | TCK                      | PF1    |                        |   | SCK1   |  |       |         |            |
| 35   | TDO                      | PF0    |                        |   | TXD1/<br>SMOSI1/<br>SSDA1  |  |       |         |            |
| 36   |                          | P27    | CS7#                   | MTIOC2B/<br>TMC13/PO7   | SCK1/<br>RSPCKB-A  |  |       |         |            |
| 37   |                          | P26    | CS6#                   | MTIOC2A/<br>TMO1/PO6  | TXD1/<br>SMOSI1/<br>SSDA1/<br>CTS3#/<br>RTS3#/<br>SS3#/<br>MOSIB-A                   |  |       |         |            |
| 38   |                          | P25    | CS5#/<br>EDACK1        | MTIOC4C/<br>MTCLKB/<br>TIOCA4/<br>PO5   | RXD3/<br>SMISO3/<br>SSCL3  | SDHI_CD/<br>HSYNC  |       |         | ADTRG0#    |
| 39   | VCC                      |        |                        |   |  |  |       |         |            |
| 40   |                          | P24    | CS4#/<br>EDREQ1        | MTIOC4A/<br>MTCLKA/<br>TIOCB4/<br>TMRI1/PO4                                     | SCK3/<br>USB0_VBU<br>SEN   | SDHI_WP/<br>PIXCLK   |       |         |            |
| 41   | VSS                      |        |                        |   |  |  |       |         |            |

表 1.6 機能別端子一覧(176ピンLFQFP) (3 / 11)

| ピン番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC)                     | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み    | A/D<br>D/A |
|------|--------------------------|--------|------------------------|--|--|--|-------|---------|------------|
| 42   |                          | P23    | EDACK0                 | MTIOC3D/<br>MTCLKD/<br>TIOCD3/<br>PO3  | TXD3/<br>SMOSI3/<br>SSDA3/<br>CTS0#/<br>RTS0#/<br>SS0#   | SDHI_D1-<br>C/PIXD7  |       |         |            |
| 43   |                          | P22    | EDREQ0                 | MTIOC3B/<br>MTCLKC/<br>TIOCC3/<br>TMO0/PO2                                       | SCK0/<br>USB_OVR<br>CURB   | SDHI_D0-<br>C/PIXD6  |       |         |            |
| 44   |                          | P21    |                        | MTIOC1B/<br>MTIOC4A/<br>TIOCA3/<br>TMCIO/PO1                                     | RXD0/<br>SMISO0/<br>SSCL0/<br>SCL1/<br>USB0_EXIC<br>EN   | SDHI_CLK-<br>C/PIXD5   |       | IRQ9    |            |
| 45   |                          | P20    |                        | MTIOC1A/<br>TIOCB3/<br>TMRI0/PO0   | TXD0/<br>SMOSI0/<br>SSDA0/<br>SDA1/<br>USB0_ID   | SDHI_CMD<br>-C/PIXD4   |       | IRQ8    |            |
| 46   |                          | P17    |                        | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/<br>TCLKD/<br>TMO1/<br>PO15/<br>POE8# | SCK1/<br>TXD3/<br>SMOSI3/<br>SSDA3/<br>SDA2-DS   | SDHI_D3-<br>C/PIXD3  |       | IRQ7    | ADTRG1#    |
| 47   |                          | P87    |                        | MTIOC4C/<br>TIOCA2   | SMOSI10/<br>SSDA10/<br>TXD10   | SDHI_D2-<br>C/PIXD2  |       |         |            |
| 48   |                          | P16    |                        | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/<br>TCLKC/<br>TMO2/<br>PO14/<br>RTCOUT            | TXD1/<br>SMOSI1/<br>SSDA1/<br>RXD3/<br>SMISO3/<br>SSCL3/<br>SCL2-DS/<br>USB0_VBU<br>SEN/<br>USB0_VBU<br>S/<br>USB0_OVR<br>CURB |  | IRQ6  | ADTRG0# |            |
| 49   |                          | P86    |                        | MTIOC4D/<br>TIOCA0   | SMISO10/<br>SSCL10/<br>RXD10   | PIXD1  |       |         |            |
| 50   |                          | P15    |                        | MTIOC0B/<br>MTCLKB/<br>TIOCB2/<br>TCLKB/<br>TMC12/<br>PO13                       | RXD1/<br>SMISO1/<br>SSCL1/<br>SCK3/<br>CRX1-DS   | PIXD0  |       | IRQ5    |            |

表 1.6 機能別端子一覧(176ピンLFQFP) (4 / 11)

| ピン番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC         | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)            | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC           | 割り込み  | A/D<br>D/A |
|------|--------------------------|--------|--------------------------------|--|---|--|-----------------|-------|------------|
| 51   |                          | P14    |                                | MTIOC3A/<br>MTCLKA/<br>TIOCB5/<br>TCLKA/<br>TMRI2/<br>PO15   | CTS1#/<br>RTS1#/<br>SS1#/<br>CTX1/<br>USB0_OVR<br>CURA        |  | LCD_CLK-A       | IRQ4  |            |
| 52   |                          | P13    | WR2#/<br>BC2#                  | MTIOC0B/<br>TIOCA5/<br>TMO3/<br>PO13                         | TXD2/<br>SMOSI2/<br>SSDA2/<br>SDA0[FM+]                       |  | LCD_TCON<br>0-A | IRQ3  | ADTRG1#    |
| 53   |                          | P12    | WR3#/<br>BC3#                  | MTIC5U/<br>TMCI1   | RXD2/<br>SMISO2/<br>SSCL2/<br>SCL0[FM+]                       |  | LCD_TCON<br>1-A | IRQ2  |            |
| 54   | VCC_USB                  |        |                                |  |   |  |                 |       |            |
| 55   |                          |        |                                |  | USB_DM  |  |                 |       |            |
| 56   |                          |        |                                |  | USB_DP  |  |                 |       |            |
| 57   | VSS_USB                  |        |                                |  |   |  |                 |       |            |
| 58   |                          | PJ2    |                                |  | TXD8/<br>SMOSI8/<br>SSDA8/<br>SSLC3-B                         |  | LCD_TCON<br>2-A |       |            |
| 59   |                          | PJ1    |                                | MTIOC6A  | RXD8/<br>SMISO8/<br>SSCL8/<br>SSLC2-B                         |  | LCD_TCON<br>3-A |       |            |
| 60   |                          | PJ0    |                                | MTIOC6B  | SCK8/<br>SSLC1-B  |  | LCD_DATA<br>0-A |       |            |
| 61   |                          | P85    |                                | MTIOC6C/<br>TIOCC0   |   |  | LCD_DATA<br>1-A |       |            |
| 62   |                          | P84    |                                | MTIOC6D  |   |  | LCD_DATA<br>2-A |       |            |
| 63   |                          | P57    |                                |  | RXD7/<br>SMISO7/<br>SSCL7/<br>SSLC0-B                         |  | LCD_DATA<br>3-A |       |            |
| 64   |                          | P56    | EDACK1                         | MTIOC3C/<br>TIOCA1   | SCK7/<br>RSPCKC-B   |  | LCD_DATA<br>4-A |       |            |
| 65   |                          | P55    | D0[A0/D0]/<br>EDREQ0/<br>WAIT# | MTIOC4D/<br>TMO3   | ET0_EXOU<br>T/TXD7/<br>SMOSI7/<br>SSDA7/<br>MISOC-B/<br>CRX1  |  | LCD_DATA<br>5-A | IRQ10 |            |
| 66   |                          | P54    | D1[A1/D1]/<br>EDACK0/<br>ALE   | MTIOC4B/<br>TMCI1  | ET0_LINKS<br>TA/CTS2#/<br>RTS2#/<br>SS2#/<br>MOSIC-B/<br>CTX1 |  | LCD_DATA<br>6-A |       |            |
| 67   |                          | P11    |                                | MTIC5V/<br>TMCI3   | SCK2  |  | LCD_DATA<br>7-A | IRQ1  |            |

表 1.6 機能別端子一覧(176ピンLFQFP) (5 / 11)

| ピン番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート   | バス<br>EXDMAC<br>SDRAMC           | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|------|--------------------------|----------|----------------------------------|--|--|--|------------------|-------|------------|
| 68   |                          | P10      | ALE                              | MTIC5W/<br>TMRI3   |  |  |                  | IRQ0  |            |
| 69   |                          | P53 (注1) | BCLK                             |  |  |  |                  |       |            |
| 70   |                          | P52      | RD#                              |  | RXD2/<br>SMISO2/<br>SSCL2/<br>SSLB3-A  |  |                  |       |            |
| 71   |                          | P51      | WR1#/<br>BC1#/<br>WAIT#          |  | SCK2/<br>SSLB2-A   |  |                  |       |            |
| 72   |                          | P50      | WR0#/WR#                         |  | TXD2/<br>SMOSI2/<br>SSDA2/<br>SSLB1-A  |  |                  |       |            |
| 73   | VSS                      |          |                                  |  |  |  |                  |       |            |
| 74   |                          | P83      | EDACK1                           | MTIOC4C  | ET0_CRS/<br>RMII0_CRS<br>_DV/<br>SCK10/<br>SS10#/<br>CTS10#                          |  | LCD_DATA<br>8-A  |       |            |
| 75   | VCC                      |          |                                  |  |  |  |                  |       |            |
| 76   | UB                       | PC7      | A23/CS0#                         | MTIOC3A/<br>MTCLKB/<br>TMO2/<br>PO31/<br>TOC0/<br>CACREF     | ET0_COL/<br>TXD8/<br>SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/<br>TXD10/<br>MISOA-A   | MMC_D7-A   | LCD_DATA<br>9-A  | IRQ14 |            |
| 77   |                          | PC6      | D2[A2/D2]/<br>A22/CS1#           | MTIOC3C/<br>MTCLKA/<br>TMC12/<br>PO30/TIC0                   | ET0_ETXD<br>3/RXD8/<br>SMISO8/<br>SSCL8/<br>SMISO10/<br>SSCL10/<br>RXD10/<br>MOSIA-A | MMC_D6-A   | LCD_DATA<br>10-A | IRQ13 |            |
| 78   |                          | PC5      | D3[A3/D3]/<br>A21/CS2#/<br>WAIT# | MTIOC3B/<br>MTCLKD/<br>TMRI2/<br>PO29                        | ET0_ETXD<br>2/SCK8/<br>SCK10/<br>RSPCKA-A  | MMC_D5-A   | LCD_DATA<br>11-A |       |            |
| 79   |                          | P82      | EDREQ1                           | MTIOC4A/<br>PO28   | ET0_ETXD<br>1/<br>RMII0_TXD<br>1/SMOSI10/<br>SSDA10/<br>TXD10                        | MMC_D4-A   | LCD_DATA<br>12-A |       |            |
| 80   |                          | P81      | EDACK0                           | MTIOC3D/<br>PO27   | ET0_ETXD<br>0/<br>RMII0_TXD<br>0/SMISO10/<br>SSCL10/<br>RXD10                        | QIO3-A/<br>SDHI_CD/<br>MMC_D3-A                                      | LCD_DATA<br>13-A |       |            |



表 1.6 機能別端子一覧(176ピンLFQFP) (6 / 11)

| ピン<br>番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|----------|--------------------------|--------|------------------------|--|--|--|------------------|-------|------------|
| 81       |                          | P80    | EDREQ0                 | MTIOC3B/<br>PO26   | ET0_TX_E<br>N/<br>RMII0_TXD<br>_EN/<br>SCK10/<br>RTS10#                                      | QIO2-A/<br>SDHI_WP/<br>MMC_D2-A                                      | LCD_DATA<br>14-A |       |            |
| 82       |                          | PC4    | A20/CS3#               | MTIOC3D/<br>MTCLKC/<br>TMC1/<br>PO25/<br>POE0#               | ET0_TX_CL<br>K/SCK5/<br>CTS8#/<br>RTS8#/<br>SS8#/<br>SS10#/<br>CTS10#/<br>RTS10#/<br>SSLA0-A | QMI-A/<br>QIO1-A/<br>SDHI_D1-A/<br>SDSI_D1-A/<br>MMC_D1-A            | LCD_DATA<br>15-A |       |            |
| 83       |                          | PC3    | A19                    | MTIOC4D/<br>TCLKB/<br>PO24                                   | ET0_TX_E<br>R/TXD5/<br>SMOSI5/<br>SSDA5  | QMO-A/<br>QIO0-A/<br>SDHI_D0-A/<br>SDSI_D0-A/<br>MMC_D0-A            | LCD_DATA<br>16-A |       |            |
| 84       |                          | P77    | CS7#                   | PO23   | ET0_RX_E<br>R/<br>RMII0_RX_<br>ER/<br>SMOSI11/<br>SSDA11/<br>TXD11                           | QSPCLK-A/<br>SDHI_CLK-<br>A/<br>SDSI_CLK-<br>A/<br>MMC_CLK-<br>A     | LCD_DATA<br>17-A |       |            |
| 85       |                          | P76    | CS6#                   | PO22   | ET0_RX_C<br>LK/<br>REF50CK0/<br>SMISO11/<br>SSCL11/<br>RXD11                                 | QSSL-A/<br>SDHI_CMD<br>-A/<br>SDSI_CMD-<br>A/<br>MMC_CMD<br>-A       | LCD_DATA<br>18-A |       |            |
| 86       |                          | PC2    | A18                    | MTIOC4B/<br>TCLKA/<br>PO21                                   | ET0_RX_D<br>V/RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-A  | SDHI_D3-A/<br>SDSI_D3-A/<br>MMC_CD-A                                 | LCD_DATA<br>19-A |       |            |
| 87       |                          | P75    | CS5#                   | PO20   | ET0_ERXD<br>0/<br>RMII0_RXD<br>0/SCK11/<br>RTS11#  | SDHI_D2-A/<br>SDSI_D2-A/<br>MMC_RES<br>#-A                           | LCD_DATA<br>20-A |       |            |
| 88       |                          | P74    | A20/CS4#               | PO19   | ET0_ERXD<br>1/<br>RMII0_RXD<br>1/SS11#/<br>CTS11#  |  | LCD_DATA<br>21-A |       |            |
| 89       |                          | PC1    | A17                    | MTIOC3A/<br>TCLKD/<br>PO18                                   | ET0_ERXD<br>2/SCK5/<br>SSLA2-A   |  | LCD_DATA<br>22-A | IRQ12 |            |
| 90       | VCC                      |        |                        |  |  |  |                  |       |            |

表 1.6 機能別端子一覧(176ピンLFQFP) (7 / 11)

| ピン<br>番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC)          | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)  | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|----------|--------------------------|--------|------------------------|---|---|--|------------------|-------|------------|
| 91       |                          | PC0    | A16                    | MTIOC3C/<br>TCLKC/<br>PO17  | ET0_ERXD<br>3/CTS5#/<br>RTS5#/<br>SS5#/<br>SSLA1-A  |  |                  | IRQ14 |            |
| 92       | VSS                      |        |                        |   |   |  |                  |       |            |
| 93       |                          | P73    | CS3#                   | PO16  | ET0_WOL   |  | LCD_EXTC<br>LK-A |       |            |
| 94       |                          | PB7    | A15                    | MTIOC3B/<br>TIOCB5/<br>PO31   | ET0_CRS/<br>RMII0_CRS<br>_DV/TXD9/<br>SMOSI9/<br>SSDA9/<br>SMOSI11/<br>SSDA11/<br>TXD11         | SDSI_D1-B  |                  |       |            |
| 95       |                          | PB6    | A14                    | MTIOC3D/<br>TIOCA5/<br>PO30   | ET0_ETXD<br>1/<br>RMII0_TXD<br>1/RXD9/<br>SMISO9/<br>SSCL9/<br>SMISO11/<br>SSCL11/<br>RXD11     | SDSI_D0-B  |                  |       |            |
| 96       |                          | PB5    | A13                    | MTIOC2A/<br>MTIOC1B/<br>TIOCB4/<br>TMRI1/<br>PO29/<br>POE4#           | ET0_ETXD<br>0/<br>RMII0_TXD<br>0/SCK9/<br>SCK11   | SDSI_CLK-<br>B   | LCD_CLK-B        |       |            |
| 97       |                          | PB4    | A12                    | TIOCA4/<br>PO28   | ET0_TX_E<br>N/<br>RMII0_TXD<br>_EN/<br>CTS9#/<br>RTS9#/<br>SS9#/<br>SS11#/<br>CTS11#/<br>RTS11# | SDSI_CMD-<br>B   | LCD_TCON<br>0-B  |       |            |
| 98       |                          | PB3    | A11                    | MTIOC0A/<br>MTIOC4A/<br>TIOCD3/<br>TCLKD/<br>TMO0/<br>PO27/<br>POE11# | ET0_RX_E<br>R/<br>RMII0_RX_<br>ER/SCK4/<br>SCK6   | SDSI_D3-B  | LCD_TCON<br>1-B  |       |            |

表 1.6 機能別端子一覧(176ピンLFQFP) (8 / 11)

| ピン番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                       | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み    | A/D<br>D/A |
|------|--------------------------|--------|------------------------|--|--|--|------------------|---------|------------|
| 99   |                          | PB2    | A10                    | TIOCC3/<br>TCLKC/<br>PO26                                    | ET0_RX_C<br>LK/<br>REF50CK0/<br>CTS4#/<br>RTS4#/<br>SS4#/<br>CTS6#/<br>RTS6#/<br>SS6#    | SDSI_D2-B  | LCD_TCON<br>2-B  |         |            |
| 100  |                          | PB1    | A9                     | MTIOC0C/<br>MTIOC4C/<br>TIOCB3/<br>TMCI0/<br>PO25            | ET0_ERXD<br>0/<br>RMII0_RXD<br>0/TXD4/<br>SMOSI4/<br>SSDA4/<br>TXD6/<br>SMOSI6/<br>SSDA6 |  | LCD_TCON<br>3-B  | IRQ4-DS |            |
| 101  |                          | P72    | A19/CS2#               |  | ET0_MDC  |  | LCD_DATA<br>23-A |         |            |
| 102  |                          | P71    | A18/CS1#               |  | ET0_MDIO   |  |                  |         |            |
| 103  | VCC                      |        |                        |  |  |  |                  |         |            |
| 104  |                          | PB0    | A8                     | MTIC5W/<br>TIOCA3/<br>PO24                                   | ET0_ERXD<br>1/<br>RMII0_RXD<br>1/RXD4/<br>SMISO4/<br>SSCL4/<br>RXD6/<br>SMISO6/<br>SSCL6 |  | LCD_DATA<br>0-B  | IRQ12   |            |
| 105  | VSS                      |        |                        |  |  |  |                  |         |            |
| 106  |                          | PA7    | A7                     | TIOCB2/<br>PO23  | ET0_WOL/<br>MISOA-B  |  | LCD_DATA<br>1-B  |         |            |
| 107  |                          | PA6    | A6                     | MTIC5V/<br>MTCLKB/<br>TIOCA2/<br>TMCI3/<br>PO22/<br>POE10#   | ET0_EXOU<br>T/CTS5#/<br>RTS5#/<br>SS5#/<br>MOSIA-B                                       |  | LCD_DATA<br>2-B  |         |            |
| 108  |                          | PA5    | A5                     | MTIOC6B/<br>TIOCB1/<br>PO21                                  | ET0_LINKS<br>TA/<br>RSPCKA-B   |  | LCD_DATA<br>3-B  |         |            |
| 109  |                          | PA4    | A4                     | MTIC5U/<br>MTCLKA/<br>TIOCA1/<br>TMRI0/<br>PO20              | ET0_MDC/<br>TXD5/<br>SMOSI5/<br>SSDA5/<br>SSLA0-B  |  | LCD_DATA<br>4-B  | IRQ5-DS |            |
| 110  |                          | PA3    | A3                     | MTIOC0D/<br>MTCLKD/<br>TIOC0D/<br>TCLKB/<br>PO19             | ET0_MDIO/<br>RXD5/<br>SMISO5/<br>SSCL5   |  | LCD_DATA<br>5-B  | IRQ6-DS |            |
| 111  | TRDATA3                  | PG7    | D31                    |  |  |  |                  |         |            |

表 1.6 機能別端子一覧(176ピンLFQFP) (9 / 11)

| ピン番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC         | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み  | A/D<br>D/A |
|------|--------------------------|--------|--------------------------------|--|--|--|------------------|-------|------------|
| 112  |                          | PA2    | A2                             | MTIOC7A/<br>PO18   | RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-B              |  | LCD_DATA<br>6-B  |       |            |
| 113  | TRDATA2                  | PG6    | D30                            |  |  |  |                  |       |            |
| 114  |                          | PA1    | DQM3/A1                        | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOC0B/<br>PO17           | ET0_WOL/<br>SCK5/<br>SSLA2-B                       |  | LCD_DATA<br>7-B  | IRQ11 |            |
| 115  | VCC                      |        |                                |  |  |  |                  |       |            |
| 116  | TRCLK                    | PG5    | D29                            |  |  |  |                  |       |            |
| 117  | VSS                      |        |                                |  |  |  |                  |       |            |
| 118  |                          | PA0    | DQM2/<br>BC0#/A0               | MTIOC4A/<br>MTIOC6D/<br>TIOCA0/<br>PO16/<br>CACREF           | ET0_TX_E<br>N/<br>RMII0_TXD<br>_EN/<br>SSLA1-B     |  | LCD_DATA<br>8-B  |       |            |
| 119  | TRSYNC                   | PG4    | D28                            |  |  |  |                  |       |            |
| 120  |                          | P67    | DQM1/<br>CS7#                  | MTIOC7C  |  |  |                  | IRQ15 |            |
| 121  | TRDATA1                  | PG3    | D27                            |  |  |  |                  |       |            |
| 122  |                          | P66    | DQM0/<br>CS6#                  | MTIOC7D  |  |  |                  |       |            |
| 123  | TRDATA0                  | PG2    | D26                            |  |  |  |                  |       |            |
| 124  |                          | P65    | CKE/CS5#                       |  |  |  |                  |       |            |
| 125  |                          | PE7    | D15[A15/<br>D15]/D7[A7/<br>D7] | MTIOC6A/<br>TOC1   | MISOB-B  | SDHI_WP/<br>MMC_RES<br>#-B   | LCD_DATA<br>9-B  | IRQ7  | AN105      |
| 126  |                          | PE6    | D14[A14/<br>D14]/D6[A6/<br>D6] | MTIOC6C/<br>TIC1   | MOSIB-B  | SDHI_CD/<br>MMC_CD-B   | LCD_DATA<br>10-B | IRQ6  | AN104      |
| 127  | VCC                      |        |                                |  |  |  |                  |       |            |
| 128  |                          | P70    | SDCLK                          |  |  |  |                  |       |            |
| 129  | VSS                      |        |                                |  |  |  |                  |       |            |
| 130  |                          | PE5    | D13[A13/<br>D13]/D5[A5/<br>D5] | MTIOC4C/<br>MTIOC2B  | ET0_RX_C<br>LK/<br>REF50CK0/<br>RSPCKB-B           |  | LCD_DATA<br>11-B | IRQ5  | AN103      |
| 131  |                          | PE4    | D12[A12/<br>D12]/D4[A4/<br>D4] | MTIOC4D/<br>MTIOC1A/<br>PO28                                 | ET0_ERXD<br>2/SSLB0-B                              |  | LCD_DATA<br>12-B |       | AN102      |
| 132  |                          | PE3    | D11[A11/<br>D11]/D3[A3/<br>D3] | MTIOC4B/<br>PO26/<br>TOC3/<br>POE8#                          | ET0_ERXD<br>3/CTS12#/<br>RTS12#/<br>SS12#          | MMC_D7-B   | LCD_DATA<br>13-B |       | AN101      |

表 1.6 機能別端子一覧(176ピンLFQFP)(10 / 11)

| ピン番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC         | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)             | メモリ I/F<br>カメラ I/F<br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み    | A/D<br>D/A |
|------|--------------------------|--------|--------------------------------|--|--|--|------------------|---------|------------|
| 133  |                          | PE2    | D10[A10/<br>D10]/D2[A2/<br>D2] | MTIOC4A/<br>PO23/TIC3  | RXD12/<br>SMISO12/<br>SSCL12/<br>RXDX12/<br>SSLB3-B            | MMC_D6-B   | LCD_DATA<br>14-B | IRQ7-DS | AN100      |
| 134  |                          | PE1    | D9[A9/D9]/<br>D1[A1/D1]        | MTIOC4C/<br>MTIOC3B/<br>PO18                                 | TXD12/<br>SMOSI12/<br>SSDA12/<br>TXDX12/<br>SIOX12/<br>SSLB2-B | MMC_D5-B   | LCD_DATA<br>15-B |         | ANEX1      |
| 135  |                          | PE0    | D8[A8/D8]/<br>D0[A0/D0]        | MTIOC3D  | SCK12/<br>SSLB1-B  | MMC_D4-B   | LCD_DATA<br>16-B |         | ANEX0      |
| 136  |                          | P64    | WE#/D3[A3/<br>D3]/CS4#         |  |  |  |                  |         |            |
| 137  |                          | P63    | CAS#/<br>D2[A2/D2]/<br>CS3#    |  |  |  |                  |         |            |
| 138  |                          | P62    | RAS#/<br>D1[A1/D1]/<br>CS2#    |  |  |  |                  |         |            |
| 139  |                          | P61    | SDCS#/<br>D0[A0/D0]/<br>CS1#   |  |  |  |                  |         |            |
| 140  | VSS                      |        |                                |  |  |  |                  |         |            |
| 141  |                          | P60    | CS0#                           |  |  |  |                  |         |            |
| 142  | VCC                      |        |                                |  |  |  |                  |         |            |
| 143  |                          | PD7    | D7[A7/D7]                      | MTIC5U/<br>POE0#   | SSLC3-A  | QMI-B/<br>QIO1-B/<br>SDHI_D1-B/<br>MMC_D1-B                      | LCD_DATA<br>17-B | IRQ7    | AN107      |
| 144  | TRDATA7                  | PG1    | D25                            |  |  |  |                  |         |            |
| 145  |                          | PD6    | D6[A6/D6]                      | MTIC5V/<br>MTIOC8A/<br>POE4#                                 | SSLC2-A  | QMO-B/<br>QIO0-B/<br>SDHI_D0-B/<br>MMC_D0-B                      | LCD_DATA<br>18-B | IRQ6    | AN106      |
| 146  | TRDATA6                  | PG0    | D24                            |  |  |  |                  |         |            |
| 147  |                          | PD5    | D5[A5/D5]                      | MTIC5W/<br>MTIOC8C/<br>POE10#                                | SSLC1-A  | QSPCLK-B/<br>SDHI_CLK-<br>B/<br>MMC_CLK-<br>B                    | LCD_DATA<br>19-B | IRQ5    | AN113      |
| 148  |                          | PD4    | D4[A4/D4]                      | MTIOC8B/<br>POE11#   | SSLC0-A  | QSSL-B/<br>SDHI_CMD<br>-B/<br>MMC_CMD<br>-B                      | LCD_DATA<br>20-B | IRQ4    | AN112      |
| 149  | TRSYNC1                  | P97    | D23/A23                        |  |  |  |                  |         |            |
| 150  |                          | PD3    | D3[A3/D3]                      | MTIOC8D/<br>TOC2/<br>POE8#                                   | RSPCKC-A   | QIO3-B/<br>SDHI_D3-B/<br>MMC_D3-B                                | LCD_DATA<br>21-B | IRQ3    | AN111      |

表 1.6 機能別端子一覧(176ピンLFQFP) (11 / 11)

| ピン番号<br>176ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br><br>(QSPI,<br>SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC            | 割り込み     | A/D<br>D/A |
|------------------------|--------------------------|--------|------------------------|--|--|--|------------------|----------|------------|
| 151                    | VSS                      |        |                        |  |  |  |                  |          |            |
| 152                    | TRDATA5                  | P96    | D22/A22                |  |  |  |                  |          |            |
| 153                    | VCC                      |        |                        |  |  |  |                  |          |            |
| 154                    |                          | PD2    | D2[A2/D2]              | MTIOC4D/<br>TIC2   | MISOC-A/<br>CRX0                                   | QIO2-B/<br>SDHI_D2-B/<br>MMC_D2-B                                    | LCD_DATA<br>22-B | IRQ2     | AN110      |
| 155                    | TRDATA4                  | P95    | D21/A21                |  |  |  |                  |          |            |
| 156                    |                          | PD1    | D1[A1/D1]              | MTIOC4B/<br>POE0#  | MOSIC-A/<br>CTX0                                   |  | LCD_DATA<br>23-B | IRQ1     | AN109      |
| 157                    |                          | P94    | D20/A20                |  |  |  |                  |          |            |
| 158                    |                          | PD0    | D0[A0/D0]              | POE4#  |  |  | LCD_EXTC<br>LK-B | IRQ0     | AN108      |
| 159                    |                          | P93    | D19/A19                | POE0#  | CTS7#/<br>RTS7#/<br>SS7#                           |  |                  |          | AN117      |
| 160                    |                          | P92    | D18/A18                | POE4#  | RXD7/<br>SMISO7/<br>SSCL7                          |  |                  |          | AN116      |
| 161                    |                          | P91    | D17/A17                |  | SCK7   |  |                  |          | AN115      |
| 162                    | VSS                      |        |                        |  |  |  |                  |          |            |
| 163                    |                          | P90    | D16/A16                |  | TXD7/<br>SMOSI7/<br>SSDA7                          |  |                  |          | AN114      |
| 164                    | VCC                      |        |                        |  |  |  |                  |          |            |
| 165                    |                          | P47    |                        |  |  |  |                  | IRQ15-DS | AN007      |
| 166                    |                          | P46    |                        |  |  |  |                  | IRQ14-DS | AN006      |
| 167                    |                          | P45    |                        |  |  |  |                  | IRQ13-DS | AN005      |
| 168                    |                          | P44    |                        |  |  |  |                  | IRQ12-DS | AN004      |
| 169                    |                          | P43    |                        |  |  |  |                  | IRQ11-DS | AN003      |
| 170                    |                          | P42    |                        |  |  |  |                  | IRQ10-DS | AN002      |
| 171                    |                          | P41    |                        |  |  |  |                  | IRQ9-DS  | AN001      |
| 172                    | VREFLO                   |        |                        |  |  |  |                  |          |            |
| 173                    |                          | P40    |                        |  |  |  |                  | IRQ8-DS  | AN000      |
| 174                    | VREFH0                   |        |                        |  |  |  |                  |          |            |
| 175                    | AVCC0                    |        |                        |  |  |  |                  |          |            |
| 176                    |                          | P07    |                        |  |  |  |                  | IRQ15    | ADTRG0#    |

注1. 外部バス有効時、BCLK端子と兼用しているP53は、I/Oポートとして使用できません。

## 1.6.3 145ピン TFLGA

表 1.7 機能別端子一覧(145ピン TFLGA) (1 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC           | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)             | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                 | 割り込み     | A/D<br>D/A |
|------------------------|--------------------------|--------|----------------------------------|--|--|---|-----------------------|----------|------------|
| A1                     | AVSS0                    |        |                                  |  |  |   |                       |          |            |
| A2                     |                          | P07    |                                  |  |  |   |                       | IRQ15    | ADTRG0#    |
| A3                     |                          | P40    |                                  |  |  |   |                       | IRQ8-DS  | AN000      |
| A4                     |                          | P42    |                                  |  |  |   |                       | IRQ10-DS | AN002      |
| A5                     |                          | P45    |                                  |  |  |   |                       | IRQ13-DS | AN005      |
| A6                     |                          | P90    | A16                              |  | TXD7/<br>SMOSI7/<br>SSDA7                                      |   |                       |          | AN114      |
| A7                     |                          | P92    | A18                              | POE4#  | RXD7/<br>SMISO7/<br>SSCL7                                      |   |                       |          | AN116      |
| A8                     |                          | PD2    | D2[A2/D2]                        | MTIOC4D/<br>TIC2   | MISOC-A/<br>CRX0   | QIO2-B/<br>SDHI_D2-B/<br>MMC_D2-B                             | LCD_DATA<br>22-B (注1) | IRQ2     | AN110      |
| A9                     |                          | PD6    | D6[A6/D6]                        | MTIC5V/<br>MTIOC8A/<br>POE4#                                 | SSLC2-A  | QMO-B/<br>QIO0-B/<br>SDHI_D0-B/<br>MMC_D0-B                   | LCD_DATA<br>18-B (注1) | IRQ6     | AN106      |
| A10                    | VSS                      |        |                                  |  |  |   |                       |          |            |
| A11                    |                          | P62    | RAS#/<br>D1[A1/D1] (注1)/<br>CS2# |  |  |   |                       |          |            |
| A12                    |                          | PE1    | D9[A9/D9]/<br>D1[A1/D1] (注1)     | MTIOC4C/<br>MTIOC3B/<br>PO18                                 | TXD12/<br>SMOSI12/<br>SSDA12/<br>TXDX12/<br>SIOX12/<br>SSLB2-B | MMC_D5-B  | LCD_DATA<br>15-B (注1) |          | ANEX1      |
| A13                    |                          | PE3    | D11[A11/D11]/<br>D3[A3/D3] (注1)  | MTIOC4B/<br>PO26/<br>TOC3/<br>POE8#                          | ET0_ERXD3/<br>CTS12#/<br>RTS12#/<br>SS12#                      | MMC_D7-B  | LCD_DATA<br>13-B (注1) |          | AN101      |
| B1                     | AVCC1                    |        |                                  |  |  |   |                       |          |            |
| B2                     | AVCC0                    |        |                                  |  |  |   |                       |          |            |
| B3                     |                          | P05    |                                  |  |  |   |                       | IRQ13    | DA1        |
| B4                     | VREFL0                   |        |                                  |  |  |   |                       |          |            |
| B5                     |                          | P43    |                                  |  |  |   |                       | IRQ11-DS | AN003      |
| B6                     |                          | P47    |                                  |  |  |   |                       | IRQ15-DS | AN007      |
| B7                     |                          | P91    | A17                              |  | SCK7   |   |                       |          | AN115      |
| B8                     |                          | PD0    | D0[A0/D0]                        | POE4#  |  |   | LCD_EXT<br>CLK-B (注1) | IRQ0     | AN108      |
| B9                     |                          | PD4    | D4[A4/D4]                        | MTIOC8B/<br>POE11#   | SSLC0-A  | QSSL-B/<br>SDHI_CMD-<br>B/<br>MMC_CMD-<br>B                   | LCD_DATA<br>20-B (注1) | IRQ4     | AN112      |

表 1.7 機能別端子一覧(145ピンTFLGA) (2 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC            | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)  | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                 | 割り込み     | A/D<br>D/A |
|------------------------|--------------------------|--------|-----------------------------------|--|---|---|-----------------------|----------|------------|
| B10                    | VCC                      |        |                                   |  |   |   |                       |          |            |
| B11                    |                          | P61    | SDCS#/<br>D0[A0/D0] (注1)/<br>CS1# |  |   |   |                       |          |            |
| B12                    |                          | PE2    | D10[A10/D10]/<br>D2[A2/D2] (注1)   | MTIOC4A/<br>PO23/TIC3  | RXD12/<br>SMISO12/<br>SSCL12/<br>RXDX12/<br>SSLB3-B | MMC_D6-B  | LCD_DATA<br>14-B (注1) | IRQ7-DS  | AN100      |
| B13                    |                          | PE4    | D12[A12/D12]/<br>D4[A4/D4] (注1)   | MTIOC4D/<br>MTIOC1A/<br>PO28                                 | ETO_ERXD2/<br>SSLB0-B                               |   | LCD_DATA<br>12-B (注1) |          | AN102      |
| C1                     | AVSS1                    |        |                                   |  |   |   |                       |          |            |
| C2                     |                          | P02    |                                   | TMC11  | SCK6  |   |                       | IRQ10    | AN120      |
| C3                     | VREFH0                   |        |                                   |  |   |   |                       |          |            |
| C4                     |                          | P41    |                                   |  |   |   |                       | IRQ9-DS  | AN001      |
| C5                     |                          | P46    |                                   |  |   |   |                       | IRQ14-DS | AN006      |
| C6                     | VSS                      |        |                                   |  |   |   |                       |          |            |
| C7                     |                          | PD1    | D1[A1/D1]                         | MTIOC4B/<br>POE0#  | MOSIC-A/<br>CTX0                                    |   | LCD_DATA<br>23-B (注1) | IRQ1     | AN109      |
| C8                     |                          | PD3    | D3[A3/D3]                         | MTIOC8D/<br>TOC2/<br>POE8#                                   | RSPCKC-A  | QIO3-B/<br>SDHI_D3-B/<br>MMC_D3-B                             | LCD_DATA<br>21-B (注1) | IRQ3     | AN111      |
| C9                     |                          | PD7    | D7[A7/D7]                         | MTIC5U/<br>POE0#   | SSLC3-A   | QMI-B/QIO1-<br>B/SDHI_D1-<br>B/MMC_D1-<br>B                   | LCD_DATA<br>17-B (注1) | IRQ7     | AN107      |
| C10                    |                          | P63    | CAS#/<br>D2[A2/D2] (注1)/<br>CS3#  |  |   |   |                       |          |            |
| C11                    |                          | PE0    | D8[A8/D8]/<br>D0[A0/D0] (注1)      | MTIOC3D  | SCK12/<br>SSLB1-B                                   | MMC_D4-B  | LCD_DATA<br>16-B (注1) |          | ANEX0      |
| C12                    |                          | P70    | SDCLK                             |  |   |   |                       |          |            |
| C13                    | VSS                      |        |                                   |  |   |   |                       |          |            |
| D1                     |                          | P00    |                                   | TMR10  | TXD6/<br>SMOSI6/<br>SSDA6                           |   |                       | IRQ8     | AN118      |
| D2                     |                          | PF5    |                                   |  |   |   |                       | IRQ4     |            |
| D3                     |                          | P03    |                                   |  |   |   |                       | IRQ11    | DA0        |
| D4                     |                          | P01    |                                   | TMC10  | RXD6/<br>SMISO6/<br>SSCL6                           |   |                       | IRQ9     | AN119      |
| D5                     | VCC                      |        |                                   |  |   |   |                       |          |            |
| D6                     |                          | P93    | A19                               | POE0#  | CTS7#/<br>RTS7#/SS7#                                |   |                       |          | AN117      |
| D7                     |                          | PD5    | D5[A5/D5]                         | MTIC5W/<br>MTIOC8C/<br>POE10#                                | SSLC1-A   | QSPCLK-B/<br>SDHI_CLK-<br>B/<br>MMC_CLK-B                     | LCD_DATA<br>19-B (注1) | IRQ5     | AN113      |



表 1.7 機能別端子一覧(145ピンTFLGA) (3 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC          | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)              | メモリI/F<br>カメラI/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                 | 割り込み     | A/D<br>D/A |
|------------------------|--------------------------|--------|---------------------------------|--|---|---|-----------------------|----------|------------|
| D8                     |                          | P60    | CS0#                            |  |   |   |                       |          |            |
| D9                     |                          | P64    | WE#/<br>D3[A3/D3] (注1)/<br>CS4# |  |   |   |                       |          |            |
| D10                    |                          | PE7    | D15[A15/D15]/<br>D7[A7/D7] (注1) | MTIOC6A/<br>TOC1   | MISOB-B   | SDHI_WP/<br>MMC_RES#-<br>B                                  | LCD_DATA<br>9-B (注1)  | IRQ7     | AN105      |
| D11                    | VCC                      |        |                                 |  |   |   |                       |          |            |
| D12                    |                          | PE5    | D13[A13/D13]/<br>D5[A5/D5] (注1) | MTIOC4C/<br>MTIOC2B  | ET0_RX_CL<br>K/<br>REF50CK0/<br>RSPCKB-B                        |   | LCD_DATA<br>11-B (注1) | IRQ5     | AN103      |
| D13                    |                          | PE6    | D14[A14/D14]/<br>D6[A6/D6] (注1) | MTIOC6C/<br>TIC1   | MOSIB-B   | SDHI_CD/<br>MMC_CD-B  | LCD_DATA<br>10-B (注1) | IRQ6     | AN104      |
| E1                     | VSS                      |        |                                 |  |   |   |                       |          |            |
| E2                     | VCL                      |        |                                 |  |   |   |                       |          |            |
| E3                     |                          | PJ5    |                                 | POE8#  | CTS2#/<br>RTS2#/SS2#  |   |                       |          |            |
| E4                     | EMLE                     |        |                                 |  |   |   |                       |          |            |
| E5                     |                          | P44    |                                 |  |   |   |                       | IRQ12-DS | AN004      |
| E10                    |                          | PA0    | BC0#/A0                         | MTIOC4A/<br>MTIOC6D/<br>TIOCA0/<br>PO16/<br>CACREF           | ET0_TX_EN/<br>RMII0_TXD_<br>EN/SSLA1-B                          |   | LCD_DATA<br>8-B (注1)  |          |            |
| E11                    |                          | P66    | DQM0/CS6#                       | MTIOC7D  |   |   |                       |          |            |
| E12                    |                          | P65    | CKE/CS5#                        |  |   |   |                       |          |            |
| E13                    |                          | P67    | DQM1/CS7#                       | MTIOC7C  |   |   |                       | IRQ15    |            |
| F1                     | XCIN                     |        |                                 |  |   |   |                       |          |            |
| F2                     | XCOU                     |        |                                 |  |   |   |                       |          |            |
| F3                     |                          | PJ3    | EDACK1                          | MTIOC3C  | ET0_EXOUT<br>/CTS6#/<br>RTS6#/<br>SS6#/<br>CTS0#/<br>RTS0#/SS0# |   |                       |          |            |
| F4                     | VBATT                    |        |                                 |  |   |   |                       |          |            |
| F10                    |                          | PA3    | A3                              | MTIOC0D/<br>MTCLKD/<br>TIOCD0/<br>TCLKB/<br>PO19             | ET0_MDIO/<br>RXD5/<br>SMISO5/<br>SSCL5                          |   | LCD_DATA<br>5-B (注1)  | IRQ6-DS  |            |
| F11                    | VSS                      |        |                                 |  |   |   |                       |          |            |
| F12                    |                          | PA1    | A1                              | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOCB0/<br>PO17           | ET0_WOL/<br>SCK5/<br>SSLA2-B                                    |   | LCD_DATA<br>7-B (注1)  | IRQ11    |            |

表 1.7 機能別端子一覧(145ピンTFLGA) (4 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリI/F<br>カメラI/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|------------------------|--|--|---|----------------------|---------|------------|
| F13                    |                          | PA2    | A2                     | MTIOC7A/<br>PO18   | RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-B  |   | LCD_DATA<br>6-B (注1) |         |            |
| G1                     | XTAL                     | P37    |                        |  |  |   |                      |         |            |
| G2                     | RES#                     |        |                        |  |  |   |                      |         |            |
| G3                     | MD/FINED                 |        |                        |  |  |   |                      |         |            |
| G4                     | BSCANP                   |        |                        |  |  |   |                      |         |            |
| G10                    |                          | PA5    | A5                     | MTIOC6B/<br>TIOCB1/<br>PO21                                  | ET0_LINKST<br>A/RSPCKA-B   |   | LCD_DATA<br>3-B (注1) |         |            |
| G11                    |                          | PA6    | A6                     | MTIC5V/<br>MTCLKB/<br>TIOCA2/<br>TMCI3/<br>PO22/<br>POE10#   | ET0_EXOUT<br>/CTS5#/<br>RTS5#/<br>SS5#/<br>MOSIA-B                                   |   | LCD_DATA<br>2-B (注1) |         |            |
| G12                    | VCC                      |        |                        |  |  |   |                      |         |            |
| G13                    |                          | PA4    | A4                     | MTIC5U/<br>MTCLKA/<br>TIOCA1/<br>TMRI0/<br>PO20              | ET0_MDC/<br>TXD5/<br>SMOSI5/<br>SSDA5/<br>SSLA0-B                                    |   | LCD_DATA<br>4-B (注1) | IRQ5-DS |            |
| H1                     | EXTAL                    | P36    |                        |  |  |   |                      |         |            |
| H2                     | VCC                      |        |                        |  |  |   |                      |         |            |
| H3                     | VSS                      |        |                        |  |  |   |                      |         |            |
| H4                     | UPSEL                    | P35    |                        |  |  |   |                      | NMI     |            |
| H10                    |                          | P72    | A19/CS2#               |  | ET0_MDC  |   |                      |         |            |
| H11                    |                          | P71    | A18/CS1#               |  | ET0_MDIO   |   |                      |         |            |
| H12                    |                          | PB0    | A8                     | MTIC5W/<br>TIOCA3/<br>PO24                                   | ET0_ERXD1/<br>RMII0_RXD1<br>/RXD4/<br>SMISO4/<br>SSCL4/<br>RXD6/<br>SMISO6/<br>SSCL6 |   | LCD_DATA<br>0-B (注1) | IRQ12   |            |
| H13                    |                          | PA7    | A7                     | TIOCB2/<br>PO23  | ET0_WOL/<br>MISOA-B  |   | LCD_DATA<br>1-B (注1) |         |            |
| J1                     | TRST#                    | P34    |                        | MTIOC0A/<br>TMCI3/<br>PO12/<br>POE10#                        | ET0_LINKST<br>A/SCK6/<br>SCK0  |   |                      | IRQ4    |            |
| J2                     |                          | P33    | EDREQ1                 | MTIOC0D/<br>TIOC0D/<br>TMRI3/<br>PO11/<br>POE4#/<br>POE11#   | RXD6/<br>SMISO6/<br>SSCL6/<br>RXD0/<br>SMISO0/<br>SSCL0/<br>CRX0                     | PCKO  |                      | IRQ3-DS |            |

表 1.7 機能別端子一覧(145ピンTFLGA) (5 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC)                    | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリI/F<br>カメラI/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|------------------------|---|--|---|----------------------|---------|------------|
| J3                     |                          | P32    |                        | MTIOC0C/<br>TIOCC0/<br>TMO3/<br>PO10/<br>RTCIC2/<br>RTCOUT/<br>POE0#/<br>POE10# | TXD6/<br>SMOSI6/<br>SSDA6/<br>TXD0/<br>SMOSI0/<br>SSDA0/<br>CTX0/<br>USB0_VBUS<br>EN | VSYNC   |                      | IRQ2-DS |            |
| J4                     | TDI                      | P30    |                        | MTIOC4B/<br>TMRI3/<br>PO8/<br>RTCIC0/<br>POE8#                                  | RXD1/<br>SMISO1/<br>SSCL1/<br>MISOB-A  |   |                      | IRQ0-DS |            |
| J10                    |                          | PB3    | A11                    | MTIOC0A/<br>MTIOC4A/<br>TIOCD3/<br>TCLKD/<br>TMO0/<br>PO27/<br>POE11#           | ET0_RX_ER/<br>RMII0_RX_E<br>R/SCK4/<br>SCK6  | SDSI_D3-B   | LCD_TCO<br>N1-B (注1) |         |            |
| J11                    |                          | PB4    | A12                    | TIOCA4/<br>PO28   | ET0_TX_EN/<br>RMII0_TXD_<br>EN/CTS9#/<br>RTS9#/<br>SS9#/SS11#/<br>CTS11#/<br>RTS11#  | SDSI_CMD-<br>B  | LCD_TCO<br>N0-B (注1) |         |            |
| J12                    |                          | PB2    | A10                    | TIOCC3/<br>TCLKC/<br>PO26   | ET0_RX_CL<br>K/<br>REF50CK0/<br>CTS4#/<br>RTS4#/<br>SS4#/<br>CTS6#/<br>RTS6#/SS6#    | SDSI_D2-B   | LCD_TCO<br>N2-B (注1) |         |            |
| J13                    |                          | PB1    | A9                     | MTIOC0C/<br>MTIOC4C/<br>TIOCB3/<br>TMC10/<br>PO25                               | ET0_ERXD0/<br>RMII0_RXD0<br>/TXD4/<br>SMOSI4/<br>SSDA4/<br>TXD6/<br>SMOSI6/<br>SSDA6 |   | LCD_TCO<br>N3-B (注1) | IRQ4-DS |            |
| K1                     | TCK                      | P27    | CS7#                   | MTIOC2B/<br>TMC13/PO7   | SCK1/<br>RSPCKB-A  |   |                      |         |            |
| K2                     | TDO                      | P26    | CS6#                   | MTIOC2A/<br>TMO1/PO6  | TXD1/<br>SMOSI1/<br>SSDA1/<br>CTS3#/<br>RTS3#/<br>SS3#/<br>MOSIB-A                   |   |                      |         |            |

表 1.7 機能別端子一覧(145ピンTFLGA) (6 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート              | バス<br>EXDMAC<br>SDRAMC                        | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                      | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC)  | GLCDC | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|---------------------|---|--|---|--|-------|---------|------------|
| K3                     | TMS                      | P31                 |   | MTIOC4D/<br>TMC12/<br>PO9/<br>RTCIC1                         | CTS1#/<br>RTS1#/<br>SS1#/<br>SSLB0-A  |  |       | IRQ1-DS |            |
| K4                     |                          | P15                 |   | MTIOC0B/<br>MTCLKB/<br>TIOCB2/<br>TCLKB/<br>TMC12/<br>PO13   | RXD1/<br>SMISO1/<br>SSCL1/<br>SCK3/CRX1-<br>DS  | PIXD0  |       | IRQ5    |            |
| K5                     | TRDATA2                  | P54                 | ALE/<br>D1[A1/D1] <sup>(注1)</sup> /<br>EDACK0 | MTIOC4B/<br>TMC11  | ET0_LINKST<br>A/CTS2#/<br>RTS2#/<br>SS2#/CTX1   |  |       |         |            |
| K6                     |                          | P53 <sup>(注2)</sup> | BCLK  |  |   |  |       |         |            |
| K7                     |                          | P51                 | WR1#/BC1#/<br>WAIT#                           |  | SCK2/<br>SSLB2-A  |  |       |         |            |
| K8                     | VCC                      |                     |   |  |   |  |       |         |            |
| K9                     | TRDATA0                  | P80                 | EDREQ0  | MTIOC3B/<br>PO26   | ET0_TX_EN/<br>RMII0_TXD_<br>EN/SCK10/<br>RTS10#   | QIO2-A/<br>SDHI_WP/<br>MMC_D2-A                                |       |         |            |
| K10                    | TRDATA6                  | P76                 | CS6#  | PO22   | ET0_RX_CL<br>K/<br>REF50CK0/<br>SMISO11/<br>SSCL11/<br>RXD11                            | QSSL-A/<br>SDHI_CMD-<br>A/<br>SDSI_CMD-<br>A/<br>MMC_CMD-<br>A |       |         |            |
| K11                    |                          | PB7                 | A15   | MTIOC3B/<br>TIOCB5/<br>PO31                                  | ET0_CRS/<br>RMII0_CRS_<br>DV/TXD9/<br>SMOSI9/<br>SSDA9/<br>SMOSI11/<br>SSDA11/<br>TXD11 | SDSI_D1-B  |       |         |            |
| K12                    |                          | PB6                 | A14   | MTIOC3D/<br>TIOCA5/<br>PO30                                  | ET0_ETXD1/<br>RMII0_TXD1/<br>RXD9/<br>SMISO9/<br>SSCL9/<br>SMISO11/<br>SSCL11/<br>RXD11 | SDSI_D0-B  |       |         |            |
| K13                    |                          | PB5                 | A13   | MTIOC2A/<br>MTIOC1B/<br>TIOCB4/<br>TMRI1/<br>PO29/<br>POE4#  | ET0_ETXD0/<br>RMII0_TXD0/<br>SCK9/SCK11   | SDSI_CLK-B<br>LCD_CLK-<br>B <sup>(注1)</sup>                    |       |         |            |
| L1                     |                          | P25                 | CS5#/EDACK1                                   | MTIOC4C/<br>MTCLKB/<br>TIOCA4/<br>PO5                        | RXD3/<br>SMISO3/<br>SSCL3   | SDHI_CD<br>(注1)/HSYNC  |       |         | ADTRG0#    |

表 1.7 機能別端子一覧(145ピンTFLGA) (7 / 10)

| ピン<br>番号 | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC                | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC)          | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み    | A/D<br>D/A |
|----------|--------------------------|--------|---------------------------------------|---|--|---|-------|---------|------------|
| L2       |                          | P23    | EDACK0                                | MTIOC3D/<br>MTCLKD/<br>TIOC3D/<br>PO3                                 | TXD3/<br>SMOSI3/<br>SSDA3/<br>CTS0#/<br>RTS0#/SS0#   | SDHI_D1-C<br>(注1)/PIXD7                                       |       |         |            |
| L3       |                          | P16    |                                       | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/<br>TCLKC/<br>TMO2/<br>PO14/<br>RTCOUT | TXD1/<br>SMOSI1/<br>SSDA1/<br>RXD3/<br>SMISO3/<br>SSCL3/<br>SCL2-DS/<br>USB0_VBUS<br>EN/<br>USB0_VBUS/<br>USB0_OVRC<br>URB |   | IRQ6  | ADTRG0# |            |
| L4       |                          | P24    | CS4#/EDREQ1                           | MTIOC4A/<br>MTCLKA/<br>TIOCB4/<br>TMRI1/PO4                           | SCK3/<br>USB0_VBUS<br>EN   | SDHI_WP<br>(注1)/PIXCLK  |       |         |            |
| L5       |                          | P13    |                                       | MTIOC0B/<br>TIOCA5/<br>TMO3/<br>PO13                                  | TXD2/<br>SMOSI2/<br>SSDA2/<br>SDA0[FM+]  |   |       | IRQ3    | ADTRG1#    |
| L6       |                          | P56    | EDACK1                                | MTIOC3C/<br>TIOCA1  | SCK7 (注1)  |   |       |         |            |
| L7       |                          | P52    | RD#                                   |   | RXD2/<br>SMISO2/<br>SSCL2/<br>SSLB3-A  |   |       |         |            |
| L8       | TRCLK                    | P83    | EDACK1                                | MTIOC4C   | ET0_CRS/<br>RMII0_CRS_<br>DV/SCK10/<br>SS10#/<br>CTS10#  |   |       |         |            |
| L9       |                          | PC5    | D3[A3/D3] (注1)/<br>A21/CS2#/<br>WAIT# | MTIOC3B/<br>MTCLKD/<br>TMRI2/<br>PO29                                 | ET0_ETXD2/<br>SCK8/<br>SCK10/<br>RSPCKA-A  | MMC_D5-A  |       |         |            |
| L10      |                          | PC4    | A20/CS3#                              | MTIOC3D/<br>MTCLKC/<br>TMCI1/<br>PO25/<br>POE0#                       | ET0_TX_CL<br>K/SCK5/<br>CTS8#/<br>RTS8#/<br>SS8#/SS10#/<br>CTS10#/<br>RTS10#/<br>SSLA0-A                                   | QMI-A/<br>QIO1-A/<br>SDHI_D1-A/<br>SDSI_D1-A/<br>MMC_D1-A     |       |         |            |
| L11      |                          | PC2    | A18                                   | MTIOC4B/<br>TCLKA/<br>PO21  | ET0_RX_DV/<br>RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-A  | SDHI_D3-A/<br>SDSI_D3-A/<br>MMC_CD-A                          |       |         |            |
| L12      | TRDATA4                  | P73    | CS3#                                  | PO16  | ET0_WOL  |   |       |         |            |
| L13      | VSS                      |        |                                       |   |  |   |       |         |            |

表 1.7 機能別端子一覧(145ピンTFLGA) (8 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC      | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC)                     | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ/F<br>カメラ/F   | GLCDC | 割り込み  | A/D<br>D/A |
|------------------------|--------------------------|--------|-----------------------------|--|--|--|-------|-------|------------|
| M1                     |                          | P22    | EDREQ0                      | MTIOC3B/<br>MTCLKC/<br>TIOCC3/<br>TMO0/PO2                                       | SCK0/<br>USB0_OVRC<br>URB  | SDHI_D0-C<br>(注1)/<br>PIXD6                                  |       |       |            |
| M2                     |                          | P17    |                             | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/<br>TCLKD/<br>TMO1/<br>PO15/<br>POE8# | SCK1/TXD3/<br>SMOSI3/<br>SSDA3/<br>SDA2-DS   | SDHI_D3-C<br>(注1)/<br>PIXD3                                  |       | IRQ7  | ADTRG1#    |
| M3                     |                          | P86    |                             | MTIOC4D/<br>TIOCA0   | SMISO10/<br>SSCL10/<br>RXD10   | PIXD1  |       |       |            |
| M4                     |                          | P12    |                             | TMC11  | RXD2/<br>SMISO2/<br>SSCL2/<br>SCL0[FM+]  |  |       | IRQ2  |            |
| M5                     | VCC_USB                  |        |                             |  |  |  |       |       |            |
| M6                     | VSS_USB                  |        |                             |  |  |  |       |       |            |
| M7                     |                          | P50    | WR0#/WR#                    |  | TXD2/<br>SMOSI2/<br>SSDA2/<br>SSLB1-A  |  |       |       |            |
| M8                     |                          | PC6    | D2[A2/D2] (注1)/<br>A22/CS1# | MTIOC3C/<br>MTCLKA/<br>TMC12/<br>PO30/TIC0                                       | ET0_ETXD3/<br>RXD8/<br>SMISO8/<br>SSCL8/<br>SMISO10/<br>SSCL10/<br>RXD10/<br>MOSIA-A | MMC_D6-A   |       | IRQ13 |            |
| M9                     | TRDATA1                  | P81    | EDACK0                      | MTIOC3D/<br>PO27   | ET0_ETXD0/<br>RMII0_TXD0/<br>SMISO10/<br>SSCL10/<br>RXD10                            | QIO3-A/<br>SDHI_CD/<br>MMC_D3-A                              |       |       |            |
| M10                    | TRDATA7                  | P77    | CS7#                        | PO23   | ET0_RX_ER/<br>RMII0_RX_E<br>R/SMOSI11/<br>SSDA11/<br>TXD11                           | QSPCLK-A/<br>SDHI_CLK-<br>A/<br>SDSI_CLK-<br>A/<br>MMC_CLK-A |       |       |            |
| M11                    |                          | PC0    | A16                         | MTIOC3C/<br>TCLKC/<br>PO17   | ET0_ERXD3/<br>CTS5#/<br>RTS5#/<br>SS5#/<br>SSLA1-A                                   |  |       | IRQ14 |            |
| M12                    |                          | PC1    | A17                         | MTIOC3A/<br>TCLKD/<br>PO18   | ET0_ERXD2/<br>SCK5/<br>SSLA2-A   |  |       | IRQ12 |            |
| M13                    | VCC                      |        |                             |  |  |  |       |       |            |

表 1.7 機能別端子一覧(145ピンTFLGA) (9 / 10)

| ピン番号<br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC              | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                 | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み  | A/D<br>D/A |
|------------------------|--------------------------|--------|-------------------------------------|--|--|---|-------|-------|------------|
| N1                     |                          | P21    |                                     | MTIOC1B/<br>MTIOC4A/<br>TIOCA3/<br>TMCI0/PO1                 | RXD0/<br>SMISO0/<br>SSCL0/SCL1<br>(注1)/<br>USB0_EXIC<br>EN                         | SDHI_CLK-C<br>(注1)/<br>PIXD5                                  |       | IRQ9  |            |
| N2                     |                          | P20    |                                     | MTIOC1A/<br>TIOCB3/<br>TMRI0/PO0                             | TXD0/<br>SMOSI0/<br>SSDA0/<br>SDA1 (注1)/<br>USB0_ID                                | SDHI_CMD-<br>C (注1)/<br>PIXD4                                 |       | IRQ8  |            |
| N3                     |                          | P87    |                                     | MTIOC4C/<br>TIOCA2   | SMOSI10/<br>SSDA10/<br>TXD10   | SDHI_D2-C<br>(注1)/<br>PIXD2                                   |       |       |            |
| N4                     |                          | P14    |                                     | MTIOC3A/<br>MTCLKA/<br>TIOCB5/<br>TCLKA/<br>TMRI2/<br>PO15   | CTS1#/<br>RTS1#/<br>SS1#/CTX1/<br>USB0_OVRC<br>URA                                 |   |       | IRQ4  |            |
| N5                     |                          |        |                                     |  | USB0_DM  |   |       |       |            |
| N6                     |                          |        |                                     |  | USB0_DP  |   |       |       |            |
| N7                     | TRDATA3                  | P55    | D0[A0/D0] (注1)/<br>WAIT#/<br>EDREQ0 | MTIOC4D/<br>TMO3   | ET0_EXOUT<br>/TXD7 (注1)/<br>SMOSI7<br>(注1)/<br>SSDA7 (注1)/<br>CRX1                 |   |       | IRQ10 |            |
| N8                     | VSS                      |        |                                     |  |  |   |       |       |            |
| N9                     | UB                       | PC7    | A23/CS0#                            | MTIOC3A/<br>MTCLKB/<br>TMO2/<br>PO31/<br>TOC0/<br>CACREF     | ET0_COL/<br>TXD8/<br>SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/<br>TXD10/<br>MISOA-A | MMC_D7-A  |       | IRQ14 |            |
| N10                    | TRSYNC                   | P82    | EDREQ1                              | MTIOC4A/<br>PO28   | ET0_ETXD1/<br>RMII0_TXD1/<br>SMOSI10/<br>SSDA10/<br>TXD10                          | MMC_D4-A  |       |       |            |
| N11                    |                          | PC3    | A19                                 | MTIOC4D/<br>TCLKB/<br>PO24                                   | ET0_TX_ER/<br>TXD5/<br>SMOSI5/<br>SSDA5  | QMO-A/<br>QIO0-A/<br>SDHI_D0-A/<br>SDSI_D0-A/<br>MMC_D0-A     |       |       |            |
| N12                    | TRSYNC1                  | P75    | CS5#                                | PO20   | ET0_ERXD0/<br>RMII0_RXD0<br>/SCK11/<br>RTS11#                                      | SDHI_D2-A/<br>SDSI_D2-A/<br>MMC_RES#-<br>A                    |       |       |            |

表 1.7 機能別端子一覧(145ピンTFLGA) (10 / 10)

| ピン<br>番号<br><br>145ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br><br>(MTU, TPU,<br>TMR, PPG,<br>RTC,<br>CMTW,<br>POE, CAC) | 通信<br><br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br><br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み | A/D<br>D/A |
|--------------------------------|--------------------------|--------|------------------------|--|--|---|-------|------|------------|
| N13                            | TRDATA5                  | P74    | A20/CS4#               | PO19   | ET0_ERXD1/<br>RMII0_RXD1<br>/SS11#/<br>CTS11#          |   |       |      |            |

注1. コードフラッシュメモリ容量が2Mバイト/1.5Mバイトの製品のみ有効。

注2. 外部バス有効時、BCLK端子と兼用しているP53は、I/Oポートとして使用できません。



## 1.6.4 144ピン LQFP

表 1.8 機能別端子一覧(144ピンLQFP) (1 / 9)

| ピン<br>番号<br><br>144ピン<br>LQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)           | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み    | A/D<br>D/A |
|-------------------------------|--------------------------|--------|------------------------|---|--|---|-------|---------|------------|
| 1                             | AVSS0                    |        |                        |   |  |   |       |         |            |
| 2                             |                          | P05    |                        |   |  |   |       | IRQ13   | DA1        |
| 3                             | AVCC1                    |        |                        |   |  |   |       |         |            |
| 4                             |                          | P03    |                        |   |  |   |       | IRQ11   | DA0        |
| 5                             | AVSS1                    |        |                        |   |  |   |       |         |            |
| 6                             |                          | P02    |                        | TMC11   | SCK6   |   |       | IRQ10   | AN120      |
| 7                             |                          | P01    |                        | TMC10   | RXD6/<br>SMISO6/<br>SSCL6                                    |   |       | IRQ9    | AN119      |
| 8                             |                          | P00    |                        | TMRI0   | TXD6/<br>SMOSI6/<br>SSDA6                                    |   |       | IRQ8    | AN118      |
| 9                             |                          | PF5    |                        |   |  |   |       | IRQ4    |            |
| 10                            | EMLE                     |        |                        |   |  |   |       |         |            |
| 11                            |                          | PJ5    |                        | POE8#   | CTS2#/<br>RTS2#/SS2#   |   |       |         |            |
| 12                            | VSS                      |        |                        |   |  |   |       |         |            |
| 13                            |                          | PJ3    | EDACK1                 | MTIOC3C   | ET0_EXOUT/<br>CTS6#/<br>RTS6#/SS6#/<br>CTS0#/<br>RTS0#/SS0#  |   |       |         |            |
| 14                            | VCL                      |        |                        |   |  |   |       |         |            |
| 15                            | VBATT                    |        |                        |   |  |   |       |         |            |
| 16                            | MD/FINED                 |        |                        |   |  |   |       |         |            |
| 17                            | XCIN                     |        |                        |   |  |   |       |         |            |
| 18                            | XCOUT                    |        |                        |   |  |   |       |         |            |
| 19                            | RES#                     |        |                        |   |  |   |       |         |            |
| 20                            | XTAL                     | P37    |                        |   |  |   |       |         |            |
| 21                            | VSS                      |        |                        |   |  |   |       |         |            |
| 22                            | EXTAL                    | P36    |                        |   |  |   |       |         |            |
| 23                            | VCC                      |        |                        |   |  |   |       |         |            |
| 24                            | UPSEL                    | P35    |                        |   |  |   |       | NMI     |            |
| 25                            | TRST#                    | P34    |                        | MTIOC0A/<br>TMC13/PO12/<br>POE10#                         | ET0_LINKST<br>A/SCK6/<br>SCK0                                |   |       | IRQ4    |            |
| 26                            |                          | P33    | EDREQ1                 | MTIOC0D/<br>TI0CD0/<br>TMRI3/PO11/<br>POE4#/<br>POE11#    | RXD6/<br>SMISO6/<br>SSCL6/<br>RXD0/<br>SMISO0/<br>SSCL0/CRX0 | PCKO  |       | IRQ3-DS |            |

表 1.8 機能別端子一覧(144ピンLFQFP) (2 / 9)

| ピン番号<br>144ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)                   | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|------------------------|---|--|---|-------|---------|------------|
| 27                     |                          | P32    |                        | MTIOC0C/<br>TIOCC0/<br>TMO3/PO10/<br>RTCIC2/<br>RTCOU0/<br>POE0#/<br>POE10# | TXD6/<br>SMOSI6/<br>SSDA6/<br>TXD0/<br>SMOSI0/<br>SSDA0/<br>CTX0/<br>USB0_VBUS<br>EN | VSYNC   |       | IRQ2-DS |            |
| 28                     | TMS                      | P31    |                        | MTIOC4D/<br>TMCI2/PO9/<br>RTCIC1  | CTS1#/<br>RTS1#/SS1#/<br>SSLB0-A   |   |       | IRQ1-DS |            |
| 29                     | TDI                      | P30    |                        | MTIOC4B/<br>TMRI3/PO8/<br>RTCIC0/<br>POE8#                                  | RXD1/<br>SMISO1/<br>SSCL1/<br>MISOB-A  |   |       | IRQ0-DS |            |
| 30                     | TCK                      | P27    | CS7#                   | MTIOC2B/<br>TMCI3/PO7   | SCK1/<br>RSPCKB-A  |   |       |         |            |
| 31                     | TDO                      | P26    | CS6#                   | MTIOC2A/<br>TMO1/PO6  | TXD1/<br>SMOSI1/<br>SSDA1/<br>CTS3#/<br>RTS3#/SS3#/<br>MOSIB-A                       |   |       |         |            |
| 32                     |                          | P25    | CS5#/<br>EDACK1        | MTIOC4C/<br>MTCLKB/<br>TIOCA4/PO5   | RXD3/<br>SMISO3/<br>SSCL3  | SDHI_CD<br>(注1)/<br>HSYNC                                     |       |         | ADTRG0#    |
| 33                     |                          | P24    | CS4#/<br>EDREQ1        | MTIOC4A/<br>MTCLKA/<br>TIOCB4/<br>TMRI1/PO4                                 | SCK3/<br>USB0_VBUS<br>EN   | SDHI_WP<br>(注1)/<br>PIXCLK                                    |       |         |            |
| 34                     |                          | P23    | EDACK0                 | MTIOC3D/<br>MTCLKD/<br>TIOCD3/PO3   | TXD3/<br>SMOSI3/<br>SSDA3/<br>CTS0#/<br>RTS0#/SS0#                                   | SDHI_D1-C<br>(注1)/<br>PIXD7                                   |       |         |            |
| 35                     |                          | P22    | EDREQ0                 | MTIOC3B/<br>MTCLKC/<br>TIOCC3/<br>TMO0/PO2                                  | SCK0/<br>USB0_OVRC<br>URB  | SDHI_D0-C<br>(注1)/<br>PIXD6                                   |       |         |            |
| 36                     |                          | P21    |                        | MTIOC1B/<br>MTIOC4A/<br>TIOCA3/<br>TMCI0/PO1                                | RXD0/<br>SMISO0/<br>SSCL0/<br>SCL1 (注1)/<br>USB0_EXICE<br>N                          | SDHI_CLK-C<br>(注1)/<br>PIXD5                                  |       | IRQ9    |            |
| 37                     |                          | P20    |                        | MTIOC1A/<br>TIOCB3/<br>TMRI0/PO0  | TXD0/<br>SMOSI0/<br>SSDA0/<br>SDA1 (注1)/<br>USB0_ID                                  | SDHI_CMD-<br>C (注1)/<br>PIXD4                                 |       | IRQ8    |            |

表 1.8 機能別端子一覧(144ピンLFQFP) (3 / 9)

| ピン番号<br>144ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC                 | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)                    | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|--|--|--|---|-------|---------|------------|
| 38                     |                          | P17    |  | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/<br>TCLKD/<br>TMO1/PO15/<br>POE8# | SCK1/TXD3/<br>SMOSI3/<br>SSDA3/<br>SDA2-DS   | SDHI_D3-C<br>(注1)/<br>PIXD3                                   |       | IRQ7    | ADTRG1#    |
| 39                     |                          | P87    |  | MTIOC4C/<br>TIOCA2   | SMOSI10/<br>SSDA10/<br>TXD10   | SDHI_D2-C<br>(注1)/<br>PIXD2                                   |       |         |            |
| 40                     |                          | P16    |  | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/<br>TCLKC/<br>TMO2/PO14/<br>RTCOUT            | TXD1/<br>SMOSI1/<br>SSDA1/<br>RXD3/<br>SMISO3/<br>SSCL3/<br>SCL2-DS/<br>USB0_VBUS<br>EN/<br>USB0_VBUS/<br>USB0_OVRC<br>URB |   | IRQ6  | ADTRG0# |            |
| 41                     |                          | P86    |  | MTIOC4D/<br>TIOCA0   | SMISO10/<br>SSCL10/<br>RXD10   | PIXD1   |       |         |            |
| 42                     |                          | P15    |  | MTIOC0B/<br>MTCLKB/<br>TIOCB2/<br>TCLKB/<br>TMCI2/PO13                       | RXD1/<br>SMISO1/<br>SSCL1/<br>SCK3/CRX1-<br>DS   | PIXD0   |       | IRQ5    |            |
| 43                     |                          | P14    |  | MTIOC3A/<br>MTCLKA/<br>TIOCB5/<br>TCLKA/<br>TMRI2/PO15                       | CTS1#/<br>RTS1#/SS1#/<br>CTX1/<br>USB0_OVRC<br>URA   |   |       | IRQ4    |            |
| 44                     |                          | P13    |  | MTIOC0B/<br>TIOCA5/<br>TMO3/PO13   | TXD2/<br>SMOSI2/<br>SSDA2/<br>SDA0[FM+]  |   |       | IRQ3    | ADTRG1#    |
| 45                     |                          | P12    |  | TMCI1  | RXD2/<br>SMISO2/<br>SSCL2/<br>SCL0[FM+]  |   |       | IRQ2    |            |
| 46                     | VCC_USB                  |        |  |  |  |   |       |         |            |
| 47                     |                          |        |  |  | USB0_DM  |   |       |         |            |
| 48                     |                          |        |  |  | USB0_DP  |   |       |         |            |
| 49                     | VSS_USB                  |        |  |  |  |   |       |         |            |
| 50                     |                          | P56    | EDACK1                                 | MTIOC3C/<br>TIOCA1   | SCK7 (注1)  |   |       |         |            |
| 51                     | TRDATA3                  | P55    | D0[A0/D0]<br>(注1)/<br>WAIT#/<br>EDREQ0 | MTIOC4D/<br>TMO3   | ET0_EXOUT/<br>TXD7 (注1)/<br>SMOSI7 (注1)/<br>SSDA7 (注1)/<br>CRX1  |   |       | IRQ10   |            |

表 1.8 機能別端子一覧(144ピンLFQFP) (4 / 9)

| ピン番号<br>144ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート  | バス<br>EXDMAC<br>SDRAMC                   | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み  | A/D<br>D/A |
|------------------------|--------------------------|---------|--|---|--|---|-------|-------|------------|
| 52                     | TRDATA2                  | P54     | ALE/D1[A1/<br>D1](注1)/<br>EDACK0         | MTIOC4B/<br>TMC11   | ET0_LINKST<br>A/CTS2#/<br>RTS2#/SS2#/<br>CTX1  |   |       |       |            |
| 53                     |                          | P53(注2) | BCLK                                     |   |  |   |       |       |            |
| 54                     |                          | P52     | RD#                                      |   | RXD2/<br>SMISO2/<br>SSCL2/<br>SSLB3-A  |   |       |       |            |
| 55                     |                          | P51     | WR1#/BC1#/<br>WAIT#                      |   | SCK2/<br>SSLB2-A   |   |       |       |            |
| 56                     |                          | P50     | WR0#/WR#                                 |   | TXD2/<br>SMOSI2/<br>SSDA2/<br>SSLB1-A  |   |       |       |            |
| 57                     | VSS                      |         |  |   |  |   |       |       |            |
| 58                     | TRCLK                    | P83     | EDACK1                                   | MTIOC4C   | ET0_CRS/<br>RMII0_CRS_<br>DV/SCK10/<br>SS10#/<br>CTS10#                              |   |       |       |            |
| 59                     | VCC                      |         |  |   |  |   |       |       |            |
| 60                     | UB                       | PC7     | A23/CS0#                                 | MTIOC3A/<br>MTCLKB/<br>TMO2/PO31/<br>TOC0/<br>CACREF      | ET0_COL/<br>TXD8/<br>SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/<br>TXD10/<br>MISOA-A   | MMC_D7-A  |       | IRQ14 |            |
| 61                     |                          | PC6     | D2[A2/D2]<br>(注1)/<br>A22/CS1#           | MTIOC3C/<br>MTCLKA/<br>TMC12/PO30/<br>TIC0                | ET0_ETXD3/<br>RXD8/<br>SMISO8/<br>SSCL8/<br>SMISO10/<br>SSCL10/<br>RXD10/<br>MOSIA-A | MMC_D6-A  |       | IRQ13 |            |
| 62                     |                          | PC5     | D3[A3/D3]<br>(注1)/<br>A21/CS2#/<br>WAIT# | MTIOC3B/<br>MTCLKD/<br>TMRI2/PO29                         | ET0_ETXD2/<br>SCK8/<br>SCK10/<br>RSPCKA-A  | MMC_D5-A  |       |       |            |
| 63                     | TRSYNC                   | P82     | EDREQ1                                   | MTIOC4A/<br>PO28  | ET0_ETXD1/<br>RMII0_TXD1/<br>SMOSI10/<br>SSDA10/<br>TXD10                            | MMC_D4-A  |       |       |            |
| 64                     | TRDATA1                  | P81     | EDACK0                                   | MTIOC3D/<br>PO27  | ET0_ETXD0/<br>RMII0_TXD0/<br>SMISO10/<br>SSCL10/<br>RXD10                            | QIO3-A/<br>SDHI_CD/<br>MMC_D3-A                               |       |       |            |

表 1.8 機能別端子一覧(144ピンLQFP) (5 / 9)

| ピン番号<br>144ピン<br>LQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                       | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC | 割り込み  | A/D<br>D/A |
|-----------------------|--------------------------|--------|------------------------|---|--|---|-------|-------|------------|
| 65                    | TRDATA0                  | P80    | EDREQ0                 | MTIOC3B/<br>PO26  | ET0_TX_EN/<br>RMII0_TXD_<br>EN/SCK10/<br>RTS10#  | QIO2-A/<br>SDHI_WP/<br>MMC_D2-A                               |       |       |            |
| 66                    |                          | PC4    | A20/CS3#               | MTIOC3D/<br>MTCLKC/<br>TMC11/PO25/<br>POE0#               | ET0_TX_CLK<br>/SCK5/<br>CTS8#/<br>RTS8#/SS8#/<br>SS10#/<br>CTS10#/<br>RTS10#/<br>SSLA0-A | QMI-A/<br>QIO1-A/<br>SDHI_D1-A/<br>SDSI_D1-A/<br>MMC_D1-A     |       |       |            |
| 67                    |                          | PC3    | A19                    | MTIOC4D/<br>TCLKB/PO24                                    | ET0_TX_ER/<br>TXD5/<br>SMOSI5/<br>SSDA5  | QMO-A/<br>QIO0-A/<br>SDHI_D0-A/<br>SDSI_D0-A/<br>MMC_D0-A     |       |       |            |
| 68                    | TRDATA7                  | P77    | CS7#                   | PO23  | ET0_RX_ER/<br>RMII0_RX_E<br>R/SMOSI11/<br>SSDA11/<br>TXD11                               | QSPCLK-A/<br>SDHI_CLK-A/<br>SDSI_CLK-A/<br>MMC_CLK-A          |       |       |            |
| 69                    | TRDATA6                  | P76    | CS6#                   | PO22  | ET0_RX_CL<br>K/<br>REF50CK0/<br>SMISO11/<br>SSCL11/<br>RXD11                             | QSSL-A/<br>SDHI_CMD-<br>A/<br>SDSI_CMD-<br>A/<br>MMC_CMD-A    |       |       |            |
| 70                    |                          | PC2    | A18                    | MTIOC4B/<br>TCLKA/PO21                                    | ET0_RX_DV/<br>RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-A                                      | SDHI_D3-A/<br>SDSI_D3-A/<br>MMC_CD-A                          |       |       |            |
| 71                    | TRSYNC1                  | P75    | CS5#                   | PO20  | ET0_ERXD0/<br>RMII0_RXD0/<br>SCK11/<br>RTS11#  | SDHI_D2-A/<br>SDSI_D2-A/<br>MMC_RES#-<br>A                    |       |       |            |
| 72                    | TRDATA5                  | P74    | A20/CS4#               | PO19  | ET0_ERXD1/<br>RMII0_RXD1/<br>SS11#/<br>CTS11#  |   |       |       |            |
| 73                    |                          | PC1    | A17                    | MTIOC3A/<br>TCLKD/PO18                                    | ET0_ERXD2/<br>SCK5/<br>SSLA2-A   |   |       | IRQ12 |            |
| 74                    | VCC                      |        |                        |   |  |   |       |       |            |
| 75                    |                          | PC0    | A16                    | MTIOC3C/<br>TCLKC/PO17                                    | ET0_ERXD3/<br>CTS5#/<br>RTS5#/SS5#/<br>SSLA1-A   |   |       | IRQ14 |            |
| 76                    | VSS                      |        |                        |   |  |   |       |       |            |
| 77                    | TRDATA4                  | P73    | CS3#                   | PO16  | ET0_WOL  |   |       |       |            |

表 1.8 機能別端子一覧(144ピンLQFP) (6 / 9)

| ピン<br>番号<br>144ピン<br>LQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)        | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                      | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                | 割り込み    | A/D<br>D/A |
|---------------------------|--------------------------|--------|------------------------|--|---|---|----------------------|---------|------------|
| 78                        |                          | PB7    | A15                    | MTIOC3B/<br>TIOCB5/<br>PO31                                      | ET0_CRS/<br>RMII0_CRS_<br>DV/TXD9/<br>SMOSI9/<br>SSDA9/<br>SMOSI11/<br>SSDA11/<br>TXD11 | SDSI_D1-B   |                      |         |            |
| 79                        |                          | PB6    | A14                    | MTIOC3D/<br>TIOCA5/<br>PO30                                      | ET0_ETXD1/<br>RMII0_TXD1/<br>RXD9/<br>SMISO9/<br>SSCL9/<br>SMISO11/<br>SSCL11/<br>RXD11 | SDSI_D0-B   |                      |         |            |
| 80                        |                          | PB5    | A13                    | MTIOC2A/<br>MTIOC1B/<br>TIOCB4/<br>TMRI1/PO29/<br>POE4#          | ET0_ETXD0/<br>RMII0_TXD0/<br>SCK9/SCK11   | SDSI_CLK-B  | LCD_CLK-<br>B (注1)   |         |            |
| 81                        |                          | PB4    | A12                    | TIOCA4/<br>PO28  | ET0_TX_EN/<br>RMII0_TXD_<br>EN/CTS9#/<br>RTS9#/SS9#/<br>SS11#/<br>CTS11#/<br>RTS11#     | SDSI_CMD-B  | LCD_TCO<br>N0-B (注1) |         |            |
| 82                        |                          | PB3    | A11                    | MTIOC0A/<br>MTIOC4A/<br>TIOC3/<br>TCLKD/<br>TMO0/PO27/<br>POE11# | ET0_RX_ER/<br>RMII0_RX_E<br>R/SCK4/<br>SCK6   | SDSI_D3-B   | LCD_TCO<br>N1-B (注1) |         |            |
| 83                        |                          | PB2    | A10                    | TIOCC3/<br>TCLKC/PO26  | ET0_RX_CL<br>K/<br>REF50CK0/<br>CTS4#/<br>RTS4#/SS4#/<br>CTS6#/<br>RTS6#/SS6#           | SDSI_D2-B   | LCD_TCO<br>N2-B (注1) |         |            |
| 84                        |                          | PB1    | A9                     | MTIOC0C/<br>MTIOC4C/<br>TIOCB3/<br>TMCIO/PO25                    | ET0_ERXD0/<br>RMII0_RXD0/<br>TXD4/<br>SMOSI4/<br>SSDA4/<br>TXD6/<br>SMOSI6/<br>SSDA6    |   | LCD_TCO<br>N3-B (注1) | IRQ4-DS |            |
| 85                        |                          | P72    | A19/CS2#               |  | ET0_MDC   |   |                      |         |            |
| 86                        |                          | P71    | A18/CS1#               |  | ET0_MDIO  |   |                      |         |            |

表 1.8 機能別端子一覧(144ピンLFQFP) (7 / 9)

| ピン番号<br>144ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC              | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                 | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|-------------------------------------|---|--|---|-----------------------|---------|------------|
| 87                     |                          | PB0    | A8                                  | MTIC5W/<br>TIOCA3/<br>PO24                                | ET0_ERXD1/<br>RMII0_RXD1/<br>RXD4/<br>SMISO4/<br>SSCL4/<br>RXD6/<br>SMISO6/<br>SSCL6 |   | LCD_DATA<br>0-B (注1)  | IRQ12   |            |
| 88                     |                          | PA7    | A7                                  | TIOCB2/<br>PO23   | ET0_WOL/<br>MISOA-B  |   | LCD_DATA<br>1-B (注1)  |         |            |
| 89                     |                          | PA6    | A6                                  | MTIC5V/<br>MTCLKB/<br>TIOCA2/<br>TMC13/PO22/<br>POE10#    | ET0_EXOUT/<br>CTS5#/<br>RTS5#/SS5#/<br>MOSIA-B                                       |   | LCD_DATA<br>2-B (注1)  |         |            |
| 90                     |                          | PA5    | A5                                  | MTIOC6B/<br>TIOCB1/<br>PO21                               | ET0_LINKST<br>A/RSPCKA-B   |   | LCD_DATA<br>3-B (注1)  |         |            |
| 91                     | VCC                      |        |                                     |   |  |   |                       |         |            |
| 92                     |                          | PA4    | A4                                  | MTIC5U/<br>MTCLKA/<br>TIOCA1/<br>TMRI0/PO20               | ET0_MDC/<br>TXD5/<br>SMOSI5/<br>SSDA5/<br>SSLA0-B                                    |   | LCD_DATA<br>4-B (注1)  | IRQ5-DS |            |
| 93                     | VSS                      |        |                                     |   |  |   |                       |         |            |
| 94                     |                          | PA3    | A3                                  | MTIOC0D/<br>MTCLKD/<br>TIOC0D/<br>TCLKB/PO19              | ET0_MDIO/<br>RXD5/<br>SMISO5/<br>SSCL5   |   | LCD_DATA<br>5-B (注1)  | IRQ6-DS |            |
| 95                     |                          | PA2    | A2                                  | MTIOC7A/<br>PO18  | RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-B  |   | LCD_DATA<br>6-B (注1)  |         |            |
| 96                     |                          | PA1    | A1                                  | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOCB0/<br>PO17        | ET0_WOL/<br>SCK5/<br>SSLA2-B   |   | LCD_DATA<br>7-B (注1)  | IRQ11   |            |
| 97                     |                          | PA0    | BC0#/A0                             | MTIOC4A/<br>MTIOC6D/<br>TIOCA0/<br>PO16/<br>CACREF        | ET0_TX_EN/<br>RMII0_TXD_<br>EN/SSLA1-B   |   | LCD_DATA<br>8-B (注1)  |         |            |
| 98                     |                          | P67    | DQM1/CS7#                           | MTIOC7C   |  |   |                       | IRQ15   |            |
| 99                     |                          | P66    | DQM0/CS6#                           | MTIOC7D   |  |   |                       |         |            |
| 100                    |                          | P65    | CKE/CS5#                            |   |  |   |                       |         |            |
| 101                    |                          | PE7    | D15[A15/<br>D15]/D7[A7/<br>D7] (注1) | MTIOC6A/<br>TOC1  | MISOB-B  | SDHI_WP/<br>MMC_RES#-<br>B                                    | LCD_DATA<br>9-B (注1)  | IRQ7    | AN105      |
| 102                    |                          | PE6    | D14[A14/<br>D14]/D6[A6/<br>D6] (注1) | MTIOC6C/<br>TIC1  | MOSIB-B  | SDHI_CD/<br>MMC_CD-B  | LCD_DATA<br>10-B (注1) | IRQ6    | AN104      |
| 103                    | VCC                      |        |                                     |   |  |   |                       |         |            |

表 1.8 機能別端子一覧(144ピンLFQFP) (8 / 9)

| ピン番号<br>144ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC               | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)             | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                 | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|--------------------------------------|---|--|---|-----------------------|---------|------------|
| 104                    |                          | P70    | SDCLK                                |   |  |   |                       |         |            |
| 105                    | VSS                      |        |                                      |   |  |   |                       |         |            |
| 106                    |                          | PE5    | D13[A13/<br>D13]/D5[A5/<br>D5] (注1)  | MTIOC4C/<br>MTIOC2B                                       | ET0_RX_CL<br>K/<br>REF50CK0/<br>RSPCKB-B                       |   | LCD_DATA<br>11-B (注1) | IRQ5    | AN103      |
| 107                    |                          | PE4    | D12[A12/<br>D12]/D4[A4/<br>D4] (注1)  | MTIOC4D/<br>MTIOC1A/<br>PO28                              | ET0_ERXD2/<br>SSLB0-B  |   | LCD_DATA<br>12-B (注1) |         | AN102      |
| 108                    |                          | PE3    | D11[A11/<br>D11]/D3[A3/<br>D3] (注1)  | MTIOC4B/<br>PO26/TOC3/<br>POE8#                           | ET0_ERXD3/<br>CTS12#/<br>RTS12#/<br>SS12#                      | MMC_D7-B  | LCD_DATA<br>13-B (注1) |         | AN101      |
| 109                    |                          | PE2    | D10[A10/<br>D10]/D2[A2/<br>D2] (注1)  | MTIOC4A/<br>PO23/TIC3                                     | RXD12/<br>SMISO12/<br>SSCL12/<br>RXDX12/<br>SSLB3-B            | MMC_D6-B  | LCD_DATA<br>14-B (注1) | IRQ7-DS | AN100      |
| 110                    |                          | PE1    | D9[A9/D9]/<br>D1[A1/D1]<br>(注1)      | MTIOC4C/<br>MTIOC3B/<br>PO18                              | TXD12/<br>SMOSI12/<br>SSDA12/<br>TXDX12/<br>SIOX12/<br>SSLB2-B | MMC_D5-B  | LCD_DATA<br>15-B (注1) |         | ANEX1      |
| 111                    |                          | PE0    | D8[A8/D8]/<br>D0[A0/D0]<br>(注1)      | MTIOC3D   | SCK12/<br>SSLB1-B  | MMC_D4-B  | LCD_DATA<br>16-B (注1) |         | ANEX0      |
| 112                    |                          | P64    | WE#/D3[A3/<br>D3] (注1)/<br>CS4#      |   |  |   |                       |         |            |
| 113                    |                          | P63    | CAS#/<br>D2[A2/D2]<br>(注1)/<br>CS3#  |   |  |   |                       |         |            |
| 114                    |                          | P62    | RAS#/<br>D1[A1/D1]<br>(注1)/<br>CS2#  |   |  |   |                       |         |            |
| 115                    |                          | P61    | SDCS#/<br>D0[A0/D0]<br>(注1)/<br>CS1# |   |  |   |                       |         |            |
| 116                    | VSS                      |        |                                      |   |  |   |                       |         |            |
| 117                    |                          | P60    | CS0#                                 |   |  |   |                       |         |            |
| 118                    | VCC                      |        |                                      |   |  |   |                       |         |            |
| 119                    |                          | PD7    | D7[A7/D7]                            | MTIC5U/<br>POE0#  | SSLC3-A  | QMI-B/<br>QIO1-B/<br>SDHI_D1-B/<br>MMC_D1-B                   | LCD_DATA<br>17-B (注1) | IRQ7    | AN107      |
| 120                    |                          | PD6    | D6[A6/D6]                            | MTIC5V/<br>MTIOC8A/<br>POE4#                              | SSLC2-A  | QMO-B/<br>QIO0-B/<br>SDHI_D0-B/<br>MMC_D0-B                   | LCD_DATA<br>18-B (注1) | IRQ6    | AN106      |



表 1.8 機能別端子一覧(144ピンLFQFP) (9 / 9)

| ピン番号<br>144ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC<br>SDRAMC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF,<br>PDC) | GLCDC                 | 割り込み     | A/D<br>D/A |
|------------------------|--------------------------|--------|------------------------|---|--|---|-----------------------|----------|------------|
| 121                    |                          | PD5    | D5[A5/D5]              | MTIC5W/<br>MTIOC8C/<br>POE10#                             | SSLC1-A  | QSPCLK-B/<br>SDHI_CLK-B/<br>MMC_CLK-B                         | LCD_DATA<br>19-B (注1) | IRQ5     | AN113      |
| 122                    |                          | PD4    | D4[A4/D4]              | MTIOC8B/<br>POE11#  | SSLC0-A  | QSSL-B/<br>SDHI_CMD-<br>B/<br>MMC_CMD-B                       | LCD_DATA<br>20-B (注1) | IRQ4     | AN112      |
| 123                    |                          | PD3    | D3[A3/D3]              | MTIOC8D/<br>TOC2/POE8#                                    | RSPCKC-A   | QIO3-B/<br>SDHI_D3-B/<br>MMC_D3-B                             | LCD_DATA<br>21-B (注1) | IRQ3     | AN111      |
| 124                    |                          | PD2    | D2[A2/D2]              | MTIOC4D/<br>TIC2  | MISOC-A/<br>CRX0                                   | QIO2-B/<br>SDHI_D2-B/<br>MMC_D2-B                             | LCD_DATA<br>22-B (注1) | IRQ2     | AN110      |
| 125                    |                          | PD1    | D1[A1/D1]              | MTIOC4B/<br>POE0#   | MOSIC-A/<br>CTX0                                   |   | LCD_DATA<br>23-B (注1) | IRQ1     | AN109      |
| 126                    |                          | PD0    | D0[A0/D0]              | POE4#   |  |   | LCD_EXT<br>CLK-B (注1) | IRQ0     | AN108      |
| 127                    |                          | P93    | A19                    | POE0#   | CTS7#/<br>RTS7#/SS7#                               |   |                       |          | AN117      |
| 128                    |                          | P92    | A18                    | POE4#   | RXD7/<br>SMISO7/<br>SSCL7                          |   |                       |          | AN116      |
| 129                    |                          | P91    | A17                    |   | SCK7   |   |                       |          | AN115      |
| 130                    | VSS                      |        |                        |   |  |   |                       |          |            |
| 131                    |                          | P90    | A16                    |   | TXD7/<br>SMOSI7/<br>SSDA7                          |   |                       |          | AN114      |
| 132                    | VCC                      |        |                        |   |  |   |                       |          |            |
| 133                    |                          | P47    |                        |   |  |   |                       | IRQ15-DS | AN007      |
| 134                    |                          | P46    |                        |   |  |   |                       | IRQ14-DS | AN006      |
| 135                    |                          | P45    |                        |   |  |   |                       | IRQ13-DS | AN005      |
| 136                    |                          | P44    |                        |   |  |   |                       | IRQ12-DS | AN004      |
| 137                    |                          | P43    |                        |   |  |   |                       | IRQ11-DS | AN003      |
| 138                    |                          | P42    |                        |   |  |   |                       | IRQ10-DS | AN002      |
| 139                    |                          | P41    |                        |   |  |   |                       | IRQ9-DS  | AN001      |
| 140                    | VREFL0                   |        |                        |   |  |   |                       |          |            |
| 141                    |                          | P40    |                        |   |  |   |                       | IRQ8-DS  | AN000      |
| 142                    | VREFH0                   |        |                        |   |  |   |                       |          |            |
| 143                    | AVCC0                    |        |                        |   |  |   |                       |          |            |
| 144                    |                          | P07    |                        |   |  |   |                       | IRQ15    | ADTRG0#    |

注1. コードフラッシュメモリ容量が2Mバイト/1.5Mバイトの製品のみに有効。

注2. 外部バス有効時、BCLK端子と兼用しているP53は、I/Oポートとして使用できません。

## 1.6.5 100ピン TFLGA

表 1.9 機能別端子一覧(100ピンTFLGA) (1 / 7)

| ピン番号<br>100ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC                        | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)             | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                 | 割り込み     | A/D<br>D/A |
|------------------------|--------------------------|--------|-------------------------------------|---|--|---|-----------------------|----------|------------|
| A1                     |                          | P05    |                                     |   |  |   |                       | IRQ13    | DA1        |
| A2                     | AVCC1                    |        |                                     |   |  |   |                       |          |            |
| A3                     |                          | P07    |                                     |   |  |   |                       | IRQ15    | ADTRG0#    |
| A4                     | VREFL0                   |        |                                     |   |  |   |                       |          |            |
| A5                     |                          | P43    |                                     |   |  |   |                       | IRQ11-DS | AN003      |
| A6                     |                          | PD0    | D0[A0/D0]                           | POE4#   |  |   | LCD_EXT<br>CLK-B (注1) | IRQ0     | AN108      |
| A7                     |                          | PD4    | D4[A4/D4]                           | MTIOC8B/<br>POE11#  | SSLC0-A  | QSSL-B/<br>SDHI_CMD-<br>B/<br>MMC_CMD-B               | LCD_DATA<br>20-B (注1) | IRQ4     | AN112      |
| A8                     |                          | PE0    | D8[A8/D8]/<br>D0[A0/D0]<br>(注1)     | MTIOC3D   | SCK12/<br>SSLB1-B  | MMC_D4-B  | LCD_DATA<br>16-B (注1) |          | ANEX0      |
| A9                     |                          | PE1    | D9[A9/D9]/<br>D1[A1/D1]<br>(注1)     | MTIOC4C/<br>MTIOC3B/<br>PO18                              | TXD12/<br>SMOSI12/<br>SSDA12/<br>TXDX12/<br>SIOX12/<br>SSLB2-B | MMC_D5-B  | LCD_DATA<br>15-B (注1) |          | ANEX1      |
| A10                    |                          | PE2    | D10[A10/<br>D10]/D2[A2/<br>D2] (注1) | MTIOC4A/<br>PO23/TIC3                                     | RXD12/<br>SMISO12/<br>SSCL12/<br>RXDX12/<br>SSLB3-B            | MMC_D6-B  | LCD_DATA<br>14-B (注1) | IRQ7-DS  | AN100      |
| B1                     | EMLE                     |        |                                     |   |  |   |                       |          |            |
| B2                     | AVSS0                    |        |                                     |   |  |   |                       |          |            |
| B3                     | AVCC0                    |        |                                     |   |  |   |                       |          |            |
| B4                     |                          | P40    |                                     |   |  |   |                       | IRQ8-DS  | AN000      |
| B5                     |                          | P44    |                                     |   |  |   |                       | IRQ12-DS | AN004      |
| B6                     |                          | PD1    | D1[A1/D1]                           | MTIOC4B/<br>POE0#   | MOSIC-A/<br>CTX0   |   | LCD_DATA<br>23-B (注1) | IRQ1     | AN109      |
| B7                     |                          | PD3    | D3[A3/D3]                           | MTIOC8D/<br>TOC2/POE8#                                    | RSPCKC-A   | QIO3-B/<br>SDHI_D3-B/<br>MMC_D3-B                     | LCD_DATA<br>21-B (注1) | IRQ3     | AN111      |
| B8                     |                          | PD6    | D6[A6/D6]                           | MTIC5V/<br>MTIOC8A/<br>POE4#                              | SSLC2-A  | QMO-B/<br>QIO0-B/<br>SDHI_D0-B/<br>MMC_D0-B           | LCD_DATA<br>18-B (注1) | IRQ6     | AN106      |
| B9                     |                          | PD7    | D7[A7/D7]                           | MTIC5U/<br>POE0#  | SSLC3-A  | QMI-B/QIO1-<br>B/SDHI_D1-<br>B/MMC_D1-B               | LCD_DATA<br>17-B (注1) | IRQ7     | AN107      |
| B10                    |                          | PE3    | D11[A11/<br>D11]/D3[A3/<br>D3] (注1) | MTIOC4B/<br>PO26/TOC3/<br>POE8#                           | ET0_ERXD3/<br>CTS12#/<br>RTS12#/<br>SS12#                      | MMC_D7-B  | LCD_DATA<br>13-B (注1) |          | AN101      |
| C1                     | VCL                      |        |                                     |   |  |   |                       |          |            |

表 1.9 機能別端子一覧(100ピンTFLGA) (2 / 7)

| ピン番号<br>100ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC                        | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)          | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                 | 割り込み     | A/D<br>D/A |
|------------------------|--------------------------|--------|-------------------------------------|---|---|---|-----------------------|----------|------------|
| C2                     | AVSS1                    |        |                                     |   |   |   |                       |          |            |
| C3                     |                          | PJ3    | EDACK1                              | MTIOC3C   | ET0_EXOUT/<br>CTS6#/<br>RTS6#/SS6#/<br>CTS0#/<br>RTS0#/SS0# |   |                       |          |            |
| C4                     | VREFH0                   |        |                                     |   |   |   |                       |          |            |
| C5                     |                          | P42    |                                     |   |   |   |                       | IRQ10-DS | AN002      |
| C6                     |                          | P47    |                                     |   |   |   |                       | IRQ15-DS | AN007      |
| C7                     |                          | PD2    | D2[A2/D2]                           | MTIOC4D/<br>TIC2  | MISOC-A/<br>CRX0  | QIO2-B/<br>SDHI_D2-B/<br>MMC_D2-B                     | LCD_DATA<br>22-B (注1) | IRQ2     | AN110      |
| C8                     |                          | PD5    | D5[A5/D5]                           | MTIC5W/<br>MTIOC8C/<br>POE10#                             | SSL1-A  | QSPCLK-B/<br>SDHI_CLK-B/<br>MMC_CLK-B                 | LCD_DATA<br>19-B (注1) | IRQ5     | AN113      |
| C9                     |                          | PE5    | D13[A13/<br>D13]/D5[A5/<br>D5] (注1) | MTIOC4C/<br>MTIOC2B                                       | ET0_RX_CL<br>K/<br>REF50CK0/<br>RSPCKB-B                    |   | LCD_DATA<br>11-B (注1) | IRQ5     | AN103      |
| C10                    |                          | PE4    | D12[A12/<br>D12]/D4[A4/<br>D4] (注1) | MTIOC4D/<br>MTIOC1A/<br>PO28                              | ET0_ERXD2/<br>SSLB0-B                                       |   | LCD_DATA<br>12-B (注1) |          | AN102      |
| D1                     | XCIN                     |        |                                     |   |   |   |                       |          |            |
| D2                     | XCOUT                    |        |                                     |   |   |   |                       |          |            |
| D3                     | MD/FINED                 |        |                                     |   |   |   |                       |          |            |
| D4                     | VBATT                    |        |                                     |   |   |   |                       |          |            |
| D5                     |                          | P45    |                                     |   |   |   |                       | IRQ13-DS | AN005      |
| D6                     |                          | P46    |                                     |   |   |   |                       | IRQ14-DS | AN006      |
| D7                     |                          | PE6    | D14[A14/<br>D14]/D6[A6/<br>D6] (注1) | MTIOC6C/<br>TIC1  | MOSIB-B   | SDHI_CD/<br>MMC_CD-B                                  | LCD_DATA<br>10-B (注1) | IRQ6     | AN104      |
| D8                     |                          | PE7    | D15[A15/<br>D15]/D7[A7/<br>D7] (注1) | MTIOC6A/<br>TOC1  | MISOB-B   | SDHI_WP/<br>MMC_RES#-<br>B                            | LCD_DATA<br>9-B (注1)  | IRQ7     | AN105      |
| D9                     |                          | PA1    | A1                                  | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOCB0/<br>PO17        | ET0_WOL/<br>SCK5/<br>SSLA2-B                                |   | LCD_DATA<br>7-B (注1)  | IRQ11    |            |
| D10                    |                          | PA0    | BC0#/A0                             | MTIOC4A/<br>MTIOC6D/<br>TIOCA0/<br>PO16/<br>CACREF        | ET0_TX_EN/<br>RMII0_TXD_<br>EN/SSLA1-B                      |   | LCD_DATA<br>8-B (注1)  |          |            |
| E1                     | XTAL                     | P37    |                                     |   |   |   |                       |          |            |
| E2                     | VSS                      |        |                                     |   |   |   |                       |          |            |
| E3                     | RES#                     |        |                                     |   |   |   |                       |          |            |
| E4                     | TRST#                    | P34    |                                     | MTIOC0A/<br>TMCI3/PO12/<br>POE10#                         | ET0_LINKST<br>A/SCK6/<br>SCK0                               |   |                       | IRQ4     |            |

表 1.9 機能別端子一覧(100ピンTFLGA) (3 / 7)

| ピン番号<br>100ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)                    | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|--------------|--|--|---|----------------------|---------|------------|
| E5                     |                          | PA1    |              |  |  |   |                      | IRQ9-DS | AN001      |
| E6                     |                          | PA2    | A2           | MTIOC7A/<br>PO18   | RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-B  |   | LCD_DATA<br>6-B (注1) |         |            |
| E7                     |                          | PA6    | A6           | MTIC5V/<br>MTCLKB/<br>TIOCA2/<br>TMCI3/PO22/<br>POE10#                       | ET0_EXOUT/<br>CTS5#/<br>RTS5#/SS5#/<br>MOSIA-B                                       |   | LCD_DATA<br>2-B (注1) |         |            |
| E8                     |                          | PA4    | A4           | MTIC5U/<br>MTCLKA/<br>TIOCA1/<br>TMRI0/PO20                                  | ET0_MDC/<br>TXD5/<br>SMOSI5/<br>SSDA5/<br>SSLA0-B                                    |   | LCD_DATA<br>4-B (注1) | IRQ5-DS |            |
| E9                     |                          | PA5    | A5           | MTIOC6B/<br>TIOCB1/<br>PO21  | ET0_LINKST<br>A/RSPCKA-B   |   | LCD_DATA<br>3-B (注1) |         |            |
| E10                    |                          | PA3    | A3           | MTIOC0D/<br>MTCLKD/<br>TIOC0D/<br>TCLKB/PO19                                 | ET0_MDIO/<br>RXD5/<br>SMISO5/<br>SSCL5   |   | LCD_DATA<br>5-B (注1) | IRQ6-DS |            |
| F1                     | EXTAL                    | P36    |              |  |  |   |                      |         |            |
| F2                     | VCC                      |        |              |  |  |   |                      |         |            |
| F3                     | UPSEL                    | P35    |              |  |  |   |                      | NMI     |            |
| F4                     |                          | P32    |              | MTIOC0C/<br>TIOCC0/<br>TMO3/PO10/<br>RTCIC2/<br>RTCCOUT/<br>POE0#/<br>POE10# | TXD6/<br>SMOSI6/<br>SSDA6/<br>TXD0/<br>SMOSI0/<br>SSDA0/<br>CTX0/<br>USB0_VBUS<br>EN |   |                      | IRQ2-DS |            |
| F5                     |                          | P12    |              | TMCI1  | RXD2/<br>SMISO2/<br>SSCL2/<br>SCL0[FM+]  |   |                      | IRQ2    |            |
| F6                     |                          | PB3    | A11          | MTIOC0A/<br>MTIOC4A/<br>TIOC03/<br>TCLKD/<br>TMO0/PO27/<br>POE11#            | ET0_RX_ER/<br>RMII0_RX_E<br>R/SCK6   | SDSI_D3-B   | LCD_TCO<br>N1-B (注1) |         |            |
| F7                     |                          | PB2    | A10          | TIOCC3/<br>TCLKC/PO26  | ET0_RX_CL<br>K/<br>REF50CK0/<br>CTS6#/<br>RTS6#/SS6#                                 | SDSI_D2-B   | LCD_TCO<br>N2-B (注1) |         |            |
| F8                     |                          | PB0    | A8           | MTIC5W/<br>TIOCA3/<br>PO24   | ET0_ERXD1/<br>RMII0_RXD1/<br>RXD6/<br>SMISO6/<br>SSCL6                               |   | LCD_DATA<br>0-B (注1) | IRQ12   |            |

表 1.9 機能別端子一覧(100ピンTFLGA) (4 / 7)

| ピン番号<br>100ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート   | バス<br>EXDMAC    | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                  | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|----------|-----------------|---|---|---|----------------------|---------|------------|
| F9                     |                          | PA7      | A7              | TIOCB2/<br>PO23   | ET0_WOL/<br>MISOA-B   |   | LCD_DATA<br>1-B (注1) |         |            |
| F10                    | VSS                      |          |                 |   |   |   |                      |         |            |
| G1                     |                          | P33      | EDREQ1          | MTIOC0D/<br>TIOC0D/<br>TMRI3/PO11/<br>POE4#/<br>POE11#    | RXD6/<br>SMISO6/<br>SSCL6/<br>RXD0/<br>SMISO0/<br>SSCL0/CRX0                        |   |                      | IRQ3-DS |            |
| G2                     | TMS                      | P31      |                 | MTIOC4D/<br>TMC12/PO9/<br>RTCIC1                          | CTS1#/<br>RTS1#/SS1#/<br>SSLB0-A  |   |                      | IRQ1-DS |            |
| G3                     | TDI                      | P30      |                 | MTIOC4B/<br>TMRI3/PO8/<br>RTCIC0/<br>POE8#                | RXD1/<br>SMISO1/<br>SSCL1/<br>MISOB-A   |   |                      | IRQ0-DS |            |
| G4                     | TCK                      | P27      | CS7#            | MTIOC2B/<br>TMC13/PO7                                     | SCK1/<br>RSPCKB-A   |   |                      |         |            |
| G5                     |                          | P53 (注2) | BCLK            |   |   |   |                      |         |            |
| G6                     |                          | P52      | RD#             |   | RXD2/<br>SMISO2/<br>SSCL2/<br>SSLB3-A   |   |                      |         |            |
| G7                     |                          | PB5      | A13             | MTIOC2A/<br>MTIOC1B/<br>TIOCB4/<br>TMRI1/PO29/<br>POE4#   | ET0_ETXD0/<br>RMII0_TXD0/<br>SCK9/SCK11   | SDSI_CLK-B  | LCD_CLK-<br>B (注1)   |         |            |
| G8                     |                          | PB4      | A12             | TIOCA4/<br>PO28   | ET0_TX_EN/<br>RMII0_TXD_<br>EN/CTS9#/<br>RTS9#/SS9#/<br>SS11#/<br>CTS11#/<br>RTS11# | SDSI_CMD-B  | LCD_TCO<br>N0-B (注1) |         |            |
| G9                     |                          | PB1      | A9              | MTIOC0C/<br>MTIOC4C/<br>TIOCB3/<br>TMC10/PO25             | ET0_ERXD0/<br>RMII0_RXD0/<br>TXD6/<br>SMOSI6/<br>SSDA6                              |   | LCD_TCO<br>N3-B (注1) | IRQ4-DS |            |
| G10                    | VCC                      |          |                 |   |   |   |                      |         |            |
| H1                     | TDO                      | P26      | CS6#            | MTIOC2A/<br>TMO1/PO6                                      | TXD1/<br>SMOSI1/<br>SSDA1/<br>CTS3#/<br>RTS3#/SS3#/<br>MOSIB-A                      |   |                      |         |            |
| H2                     |                          | P25      | CS5#/<br>EDACK1 | MTIOC4C/<br>MTCLKB/<br>TIOCA4/PO5                         | RXD3/<br>SMISO3/<br>SSCL3   |   |                      |         | ADTRG0#    |

表 1.9 機能別端子一覧(100ピンTFLGA) (5 / 7)

| ピン番号<br>100ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC                           | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)         | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC | 割り込み  | A/D<br>D/A |
|------------------------|--------------------------|--------|--|---|--|---|-------|-------|------------|
| H3                     |                          | P16    |  | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/<br>TCLKC/<br>TMO2/PO14/<br>RTCOUT | TXD1/<br>SMOSI1/<br>SSDA1/<br>RXD3/<br>SMISO3/<br>SSCL3/<br>SCL2-DS/<br>USB0_VBUS<br>EN/<br>USB0_VBUS/<br>USB0_OVRC<br>URB |   |       | IRQ6  | ADTRG0#    |
| H4                     |                          | P15    |  | MTIOC0B/<br>MTCLKB/<br>TIOCB2/<br>TCLKB/<br>TMC12/PO13            | RXD1/<br>SMISO1/<br>SSCL1/<br>SCK3/CRX1-<br>DS   |   |       | IRQ5  |            |
| H5                     |                          | P55    | D0[A0/D0]<br>(注1)/<br>WAIT#/<br>EDREQ0 | MTIOC4D/<br>TMO3  | ET0_EXOUT/<br>CRX1   |   |       | IRQ10 |            |
| H6                     |                          | P54    | ALE/D1[A1/<br>D1](注1)/<br>EDACK0       | MTIOC4B/<br>TMC11   | ET0_LINKST<br>A/CTS2#/<br>RTS2#/SS2#/<br>CTX1  |   |       |       |            |
| H7                     | UB                       | PC7    | A23/CS0#                               | MTIOC3A/<br>MTCLKB/<br>TMO2/PO31/<br>TOC0/<br>CACREF              | ET0_COL/<br>TXD8/<br>SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/<br>TXD10/<br>MISOA-A   |   |       | IRQ14 |            |
| H8                     |                          | PC6    | D2[A2/D2]<br>(注1)/<br>A22/CS1#         | MTIOC3C/<br>MTCLKA/<br>TMC12/PO30/<br>TIC0                        | ET0_ETXD3/<br>RXD8/<br>SMISO8/<br>SSCL8/<br>SMISO10/<br>SSCL10/<br>RXD10/<br>MOSIA-A                                       |   |       | IRQ13 |            |
| H9                     |                          | PB6    | A14                                    | MTIOC3D/<br>TIOCA5/<br>PO30                                       | ET0_ETXD1/<br>RMII0_TXD1/<br>RXD9/<br>SMISO9/<br>SSCL9/<br>SMISO11/<br>SSCL11/<br>RXD11                                    | SDSI_D0-B   |       |       |            |
| H10                    |                          | PB7    | A15                                    | MTIOC3B/<br>TIOCB5/<br>PO31                                       | ET0_CRS/<br>RMII0_CRS_<br>DV/TXD9/<br>SMOSI9/<br>SSDA9/<br>SMOSI11/<br>SSDA11/<br>TXD11                                    | SDSI_D1-B   |       |       |            |

表 1.9 機能別端子一覧(100ピンTFLGA) (6 / 7)

| ピン番号<br>100ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC    | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)                    | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC | 割り込み  | A/D<br>D/A |
|------------------------|--------------------------|--------|-----------------|--|--|---|-------|-------|------------|
| J1                     |                          | P24    | CS4#/<br>EDREQ1 | MTIOC4A/<br>MTCLKA/<br>TIOCB4/<br>TMRI1/PO4                                  | SCK3/<br>USB0_VBUS<br>EN   |   |       |       |            |
| J2                     |                          | P21    |                 | MTIOC1B/<br>MTIOC4A/<br>TIOCA3/<br>TMCIO/PO1                                 | RXD0/<br>SMISO0/<br>SSCL0/<br>SCL1(注1)/<br>USB0_EXICE<br>N                           |   |       | IRQ9  |            |
| J3                     |                          | P17    |                 | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/<br>TCLKD/<br>TMO1/PO15/<br>POE8# | SCK1/TXD3/<br>SMOSI3/<br>SSDA3/<br>SDA2-DS   |   |       | IRQ7  | ADTRG1#    |
| J4                     |                          | P13    |                 | MTIOC0B/<br>TIOCA5/<br>TMO3/PO13   | TXD2/<br>SMOSI2/<br>SSDA2/<br>SDA0[FM+]  |   |       | IRQ3  | ADTRG1#    |
| J5                     | VSS_USB                  |        |                 |  |  |   |       |       |            |
| J6                     | VCC_USB                  |        |                 |  |  |   |       |       |            |
| J7                     |                          | P50    | WR0#/WR#        |  | TXD2/<br>SMOSI2/<br>SSDA2/<br>SSLB1-A  |   |       |       |            |
| J8                     |                          | PC4    | A20/CS3#        | MTIOC3D/<br>MTCLKC/<br>TMC11/PO25/<br>POE0#                                  | ET0_TX_CLK/<br>SCK5/CTS8#/<br>RTS8#/SS8#/<br>SS10#/<br>CTS10#/<br>RTS10#/<br>SSLA0-A |   |       |       |            |
| J9                     |                          | PC0    | A16             | MTIOC3C/<br>TCLKC/PO17   | ET0_ERXD3/<br>CTS5#/<br>RTS5#/SS5#/<br>SSLA1-A                                       |   |       | IRQ14 |            |
| J10                    |                          | PC1    | A17             | MTIOC3A/<br>TCLKD/PO18   | ET0_ERXD2/<br>SCK5/<br>SSLA2-A   |   |       | IRQ12 |            |
| K1                     |                          | P23    | EDACK0          | MTIOC3D/<br>MTCLKD/<br>TIOCD3/PO3  | TXD3/<br>SMOSI3/<br>SSDA3/<br>CTS0#/<br>RTS0#/SS0#                                   |   |       |       |            |
| K2                     |                          | P22    | EDREQ0          | MTIOC3B/<br>MTCLKC/<br>TIOCC3/<br>TMO0/PO2                                   | SCK0/<br>USB0_OVRC<br>URB  |   |       |       |            |
| K3                     |                          | P20    |                 | MTIOC1A/<br>TIOCB3/<br>TMRI0/PO0   | TXD0/<br>SMOSI0/<br>SSDA0/<br>SDA1(注1)/<br>USB0_ID                                   |   |       | IRQ8  |            |

表 1.9 機能別端子一覧(100ピンTFLGA) (7 / 7)

| ピン<br>番号<br><br>100ピン<br>TFLGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC                             | タイマ<br><br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br><br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br><br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC | 割り込み | A/D<br>D/A |
|--------------------------------|--------------------------|--------|--|---|--|---|-------|------|------------|
| K4                             |                          | P14    |  | MTIOC3A/<br>MTCLKA/<br>TIOCB5/<br>TCLKA/<br>TMRI2/PO15        | CTS1#/<br>RTS1#/SS1#/<br>CTX1/<br>USB0_OVRC<br>URA     |   |       | IRQ4 |            |
| K5                             |                          |        |  |   | USB0_DM  |   |       |      |            |
| K6                             |                          |        |  |   | USB0_DP  |   |       |      |            |
| K7                             |                          | P51    | WR1#/BC1#/<br>WAIT#                      |   | SCK2/<br>SSLB2-A                                       |   |       |      |            |
| K8                             |                          | PC5    | D3[A3/D3]<br>(注1)/<br>A21/CS2#/<br>WAIT# | MTIOC3B/<br>MTCLKD/<br>TMRI2/PO29                             | ET0_ETXD2/<br>SCK8/<br>SCK10/<br>RSPCKA-A              |   |       |      |            |
| K9                             |                          | PC3    | A19                                      | MTIOC4D/<br>TCLKB/PO24  | ET0_TX_ER/<br>TXD5/<br>SMOSI5/<br>SSDA5                |   |       |      |            |
| K10                            |                          | PC2    | A18                                      | MTIOC4B/<br>TCLKA/PO21  | ET0_RX_DV/<br>RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-A    |   |       |      |            |

注1. コードフラッシュメモリ容量が2Mバイト/1.5Mバイトの製品のみ有効。

注2. 外部バス有効時、BCLK端子と兼用しているP53は、I/Oポートとして使用できません。



## 1.6.6 100ピン LQFP

表 1.10 機能別端子一覧(100ピンLQFP)(1/7)

| ピン<br>番号<br><br>100ピン<br>LQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)                   | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC | 割り込み    | A/D<br>D/A |
|-------------------------------|--------------------------|--------|--------------|---|--|---|-------|---------|------------|
| 1                             | AVCC1                    |        |              |   |  |   |       |         |            |
| 2                             | EMLE                     |        |              |   |  |   |       |         |            |
| 3                             | AVSS1                    |        |              |   |  |   |       |         |            |
| 4                             |                          | PJ3    | EDACK1       | MTIOC3C   | ET0_EXOUT/<br>CTS6#/<br>RTS6#/SS6#/<br>CTS0#/<br>RTS0#/SS0#                          |   |       |         |            |
| 5                             | VCL                      |        |              |   |  |   |       |         |            |
| 6                             | VBATT                    |        |              |   |  |   |       |         |            |
| 7                             | MD/FINED                 |        |              |   |  |   |       |         |            |
| 8                             | XCIN                     |        |              |   |  |   |       |         |            |
| 9                             | XCOU                     |        |              |   |  |   |       |         |            |
| 10                            | RES#                     |        |              |   |  |   |       |         |            |
| 11                            | XTAL                     | P37    |              |   |  |   |       |         |            |
| 12                            | VSS                      |        |              |   |  |   |       |         |            |
| 13                            | EXTAL                    | P36    |              |   |  |   |       |         |            |
| 14                            | VCC                      |        |              |   |  |   |       |         |            |
| 15                            | UPSEL                    | P35    |              |   |  |   |       | NMI     |            |
| 16                            | TRST#                    | P34    |              | MTIOC0A/<br>TMC13/PO12/<br>POE10#   | ET0_LINKST<br>A/SCK6/<br>SCK0  |   |       | IRQ4    |            |
| 17                            |                          | P33    | EDREQ1       | MTIOC0D/<br>TIOC0D/<br>TMRI3/PO11/<br>POE4#/<br>POE11#                      | RXD6/<br>SMISO6/<br>SSCL6/<br>RXD0/<br>SMISO0/<br>SSCL0/CRX0                         |   |       | IRQ3-DS |            |
| 18                            |                          | P32    |              | MTIOC0C/<br>TIOCC0/<br>TMO3/PO10/<br>RTCIC2/<br>RTCOUT/<br>POE0#/<br>POE10# | TXD6/<br>SMOSI6/<br>SSDA6/<br>TXD0/<br>SMOSI0/<br>SSDA0/<br>CTX0/<br>USB0_VBUS<br>EN |   |       | IRQ2-DS |            |
| 19                            | TMS                      | P31    |              | MTIOC4D/<br>TMC12/PO9/<br>RTCIC1  | CTS1#/<br>RTS1#/SS1#/<br>SSLB0-A   |   |       | IRQ1-DS |            |
| 20                            | TDI                      | P30    |              | MTIOC4B/<br>TMRI3/PO8/<br>RTCIC0/<br>POE8#                                  | RXD1/<br>SMISO1/<br>SSCL1/<br>MISOB-A  |   |       | IRQ0-DS |            |
| 21                            | TCK                      | P27    | CS7#         | MTIOC2B/<br>TMC13/PO7   | SCK1/<br>RSPCKB-A  |   |       |         |            |

表 1.10 機能別端子一覧(100ピンLFQFP) (2 / 7)

| ピン番号<br>100ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC    | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)                    | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC | 割り込み | A/D<br>D/A |
|------------------------|--------------------------|--------|-----------------|--|--|---|-------|------|------------|
| 22                     | TDO                      | P26    | CS6#            | MTIOC2A/<br>TMO1/PO6   | TXD1/<br>SMOSI1/<br>SSDA1/<br>CTS3#/<br>RTS3#/SS3#/<br>MOSIB-A   |   |       |      |            |
| 23                     |                          | P25    | CS5#/<br>EDACK1 | MTIOC4C/<br>MTCLKB/<br>TIOCA4/PO5  | RXD3/<br>SMISO3/<br>SSCL3  |   |       |      | ADTRG0#    |
| 24                     |                          | P24    | CS4#/<br>EDREQ1 | MTIOC4A/<br>MTCLKA/<br>TIOCB4/<br>TMRI1/PO4                                  | SCK3/<br>USB0_VBUS<br>EN   |   |       |      |            |
| 25                     |                          | P23    | EDACK0          | MTIOC3D/<br>MTCLKD/<br>TIOCD3/PO3  | TXD3/<br>SMOSI3/<br>SSDA3/<br>CTS0#/<br>RTS0#/SS0#   |   |       |      |            |
| 26                     |                          | P22    | EDREQ0          | MTIOC3B/<br>MTCLKC/<br>TIOCC3/<br>TMO0/PO2                                   | SCK0/<br>USB0_OVRC<br>URB  |   |       |      |            |
| 27                     |                          | P21    |                 | MTIOC1B/<br>MTIOC4A/<br>TIOCA3/<br>TMCIO/PO1                                 | RXD0/<br>SMISO0/<br>SSCL0/<br>SCL1(注1)/<br>USB0_EXICE<br>N   |   |       | IRQ9 |            |
| 28                     |                          | P20    |                 | MTIOC1A/<br>TIOCB3/<br>TMRI0/PO0   | TXD0/<br>SMOSI0/<br>SSDA0/<br>SDA1(注1)/<br>USB0_ID   |   |       | IRQ8 |            |
| 29                     |                          | P17    |                 | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/<br>TCLKD/<br>TMO1/PO15/<br>POE8# | SCK1/TXD3/<br>SMOSI3/<br>SSDA3/<br>SDA2-DS   |   |       | IRQ7 | ADTRG1#    |
| 30                     |                          | P16    |                 | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/<br>TCLKC/<br>TMO2/PO14/<br>RTCOUT            | TXD1/<br>SMOSI1/<br>SSDA1/<br>RXD3/<br>SMISO3/<br>SSCL3/<br>SCL2-DS/<br>USB0_VBUS<br>EN/<br>USB0_VBUS/<br>USB0_OVRC<br>URB |   |       | IRQ6 | ADTRG0#    |
| 31                     |                          | P15    |                 | MTIOC0B/<br>MTCLKB/<br>TIOCB2/<br>TCLKB/<br>TMCIO/PO13                       | RXD1/<br>SMISO1/<br>SSCL1/<br>SCK3/<br>CRX1-DS   |   |       | IRQ5 |            |

表 1.10 機能別端子一覧(100ピンLFQFP) (3 / 7)

| ピン番号<br>100ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート   | バス<br>EXDMAC                           | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                   | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC | 割り込み  | A/D<br>D/A |
|------------------------|--------------------------|----------|--|---|--|---|-------|-------|------------|
| 32                     |                          | P14      |  | MTIOC3A/<br>MTCLKA/<br>TIOCB5/<br>TCLKA/<br>TMRI2/PO15    | CTS1#/<br>RTS1#/SS1#/<br>CTX1/<br>USB0_OVRC<br>URA                                   |   |       | IRQ4  |            |
| 33                     |                          | P13      |  | MTIOC0B/<br>TIOCA5/<br>TMO3/PO13                          | TXD2/<br>SMOSI2/<br>SSDA2/<br>SDA0[FM+]  |   |       | IRQ3  | ADTRG1#    |
| 34                     |                          | P12      |  | TMCI1   | RXD2/<br>SMISO2/<br>SSCL2/<br>SCL0[FM+]  |   |       | IRQ2  |            |
| 35                     | VCC_USB                  |          |  |   |  |   |       |       |            |
| 36                     |                          |          |  |   | USB0_DM  |   |       |       |            |
| 37                     |                          |          |  |   | USB0_DP  |   |       |       |            |
| 38                     | VSS_USB                  |          |  |   |  |   |       |       |            |
| 39                     |                          | P55      | D0[A0/D0]<br>(注1)/<br>WAIT#/<br>EDREQ0 | MTIOC4D/<br>TMO3  | ET0_EXOUT/<br>CRX1   |   |       | IRQ10 |            |
| 40                     |                          | P54      | ALE/<br>D1[A1/D1]<br>(注1)/<br>EDACK0   | MTIOC4B/<br>TMCI1   | ET0_LINKST<br>A/CTS2#/<br>RTS2#/<br>SS2#/CTX1  |   |       |       |            |
| 41                     |                          | P53 (注2) | BCLK                                   |   |  |   |       |       |            |
| 42                     |                          | P52      | RD#                                    |   | RXD2/<br>SMISO2/<br>SSCL2/<br>SSLB3-A  |   |       |       |            |
| 43                     |                          | P51      | WR1#/BC1#/<br>WAIT#                    |   | SCK2/<br>SSLB2-A   |   |       |       |            |
| 44                     |                          | P50      | WR0#/WR#                               |   | TXD2/<br>SMOSI2/<br>SSDA2/<br>SSLB1-A  |   |       |       |            |
| 45                     | UB                       | PC7      | A23/CS0#                               | MTIOC3A/<br>MTCLKB/<br>TMO2/PO31/<br>TOC0/<br>CACREF      | ET0_COL/<br>TXD8/<br>SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/<br>TXD10/<br>MISOA-A   |   |       | IRQ14 |            |
| 46                     |                          | PC6      | D2[A2/D2]<br>(注1)/<br>A22/CS1#         | MTIOC3C/<br>MTCLKA/<br>TMCI2/PO30/<br>TIC0                | ET0_ETXD3/<br>RXD8/<br>SMOSI8/<br>SSCL8/<br>SMISO10/<br>SSCL10/<br>RXD10/<br>MOSIA-A |   |       | IRQ13 |            |

表 1.10 機能別端子一覧(100ピンLFQFP) (4 / 7)

| ピン番号<br>100ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC                             | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)                                       | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                | 割り込み  | A/D<br>D/A |
|------------------------|--------------------------|--------|--|---|--|---|----------------------|-------|------------|
| 47                     |                          | PC5    | D3[A3/D3]<br>(注1)/<br>A21/CS2#/<br>WAIT# | MTIOC3B/<br>MTCLKD/<br>TMRI2/PO29                         | ET0_ETXD2/<br>SCK8/<br>SCK10/<br>RSPCKA-A  |   |                      |       |            |
| 48                     |                          | PC4    | A20/CS3#                                 | MTIOC3D/<br>MTCLKC/<br>TMC11/PO25/<br>POE0#               | ET0_TX_CLK<br>/SCK5/<br>CTS8#/<br>RTS8#/SS8#/<br>SS10#/<br>CTS10#/<br>RTS10#/<br>SSLA0-A |   |                      |       |            |
| 49                     |                          | PC3    | A19                                      | MTIOC4D/<br>TCLKB/PO24                                    | ET0_TX_ER/<br>TXD5/<br>SMOSI5/<br>SSDA5  |   |                      |       |            |
| 50                     |                          | PC2    | A18                                      | MTIOC4B/<br>TCLKA/PO21                                    | ET0_RX_DV/<br>RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-A                                      |   |                      |       |            |
| 51                     |                          | PC1    | A17                                      | MTIOC3A/<br>TCLKD/PO18                                    | ET0_ERXD2/<br>SCK5/<br>SSLA2-A   |   |                      | IRQ12 |            |
| 52                     |                          | PC0    | A16                                      | MTIOC3C/<br>TCLKC/PO17                                    | ET0_ERXD3/<br>CTS5#/<br>RTS5#/SS5#/<br>SSLA1-A   |   |                      | IRQ14 |            |
| 53                     |                          | PB7    | A15                                      | MTIOC3B/<br>TIOCB5/<br>PO31                               | ET0_CRS/<br>RMII0_CRS_<br>DV/TXD9/<br>SMOSI9/<br>SSDA9/<br>SMOSI11/<br>SSDA11/<br>TXD11  | SDSI_D1-B   |                      |       |            |
| 54                     |                          | PB6    | A14                                      | MTIOC3D/<br>TIOCA5/<br>PO30                               | ET0_ETXD1/<br>RMII0_TXD1/<br>RXD9/<br>SMISO9/<br>SSCL9/<br>SMISO11/<br>SSCL11/<br>RXD11  | SDSI_D0-B   |                      |       |            |
| 55                     |                          | PB5    | A13                                      | MTIOC2A/<br>MTIOC1B/<br>TIOCB4/<br>TMRI1/PO29/<br>POE4#   | ET0_ETXD0/<br>RMII0_TXD0/<br>SCK9/SCK11  | SDSI_CLK-B  | LCD_CLK-<br>B (注1)   |       |            |
| 56                     |                          | PB4    | A12                                      | TIOCA4/<br>PO28   | ET0_TX_EN/<br>RMII0_TXD_<br>EN/CTS9#/<br>RTS9#/SS9#/<br>SS11#/<br>CTS11#/<br>RTS11#      | SDSI_CMD-B  | LCD_TCO<br>N0-B (注1) |       |            |

表 1.10 機能別端子一覧(100ピンLFQFP) (5 / 7)

| ピン番号<br>100ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC)         | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)     | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|--------------|---|--|---|----------------------|---------|------------|
| 57                     |                          | PB3    | A11          | MTIOC0A/<br>MTIOC4A/<br>TIOCD3/<br>TCLKD/<br>TMO0/PO27/<br>POE11# | ET0_RX_ER/<br>RMII0_RX_E<br>R/SCK6                     | SDSI_D3-B   | LCD_TCO<br>N1-B (注1) |         |            |
| 58                     |                          | PB2    | A10          | TIOCC3/<br>TCLKC/PO26   | ET0_RX_CL<br>K/<br>REF50CK0/<br>CTS6#/<br>RTS6#/SS6#   | SDSI_D2-B   | LCD_TCO<br>N2-B (注1) |         |            |
| 59                     |                          | PB1    | A9           | MTIOC0C/<br>MTIOC4C/<br>TIOCB3/<br>TMCIO/PO25                     | ET0_ERXD0/<br>RMII0_RXD0/<br>TXD6/<br>SMOSI6/<br>SSDA6 |   | LCD_TCO<br>N3-B (注1) | IRQ4-DS |            |
| 60                     | VCC                      |        |              |   |  |   |                      |         |            |
| 61                     |                          | PB0    | A8           | MTIC5W/<br>TIOCA3/<br>PO24  | ET0_ERXD1/<br>RMII0_RXD1/<br>RXD6/<br>SMISO6/<br>SSCL6 |   | LCD_DATA<br>0-B (注1) | IRQ12   |            |
| 62                     | VSS                      |        |              |   |  |   |                      |         |            |
| 63                     |                          | PA7    | A7           | TIOCB2/<br>PO23   | ET0_WOL/<br>MISOA-B                                    |   | LCD_DATA<br>1-B (注1) |         |            |
| 64                     |                          | PA6    | A6           | MTIC5V/<br>MTCLKB/<br>TIOCA2/<br>TMC13/PO22/<br>POE10#            | ET0_EXOUT/<br>CTS5#/<br>RTS5#/SS5#/<br>MOSIA-B         |   | LCD_DATA<br>2-B (注1) |         |            |
| 65                     |                          | PA5    | A5           | MTIOC6B/<br>TIOCB1/<br>PO21                                       | ET0_LINKST<br>A/RSPCKA-B                               |   | LCD_DATA<br>3-B (注1) |         |            |
| 66                     |                          | PA4    | A4           | MTIC5U/<br>MTCLKA/<br>TIOCA1/<br>TMRI0/PO20                       | ET0_MDC/<br>TXD5/<br>SMOSI5/<br>SSDA5/<br>SSLA0-B      |   | LCD_DATA<br>4-B (注1) | IRQ5-DS |            |
| 67                     |                          | PA3    | A3           | MTIOC0D/<br>MTCLKD/<br>TIOCD0/<br>TCLKB/PO19                      | ET0_MDIO/<br>RXD5/<br>SMISO5/<br>SSCL5                 |   | LCD_DATA<br>5-B (注1) | IRQ6-DS |            |
| 68                     |                          | PA2    | A2           | MTIOC7A/<br>PO18  | RXD5/<br>SMISO5/<br>SSCL5/<br>SSLA3-B                  |   | LCD_DATA<br>6-B (注1) |         |            |
| 69                     |                          | PA1    | A1           | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOCB0/<br>PO17                | ET0_WOL/<br>SCK5/<br>SSLA2-B                           |   | LCD_DATA<br>7-B (注1) | IRQ11   |            |

表 1.10 機能別端子一覧(100ピンLFQFP) (6 / 7)

| ピン番号<br>100ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC                        | タイマ<br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB)             | メモリ I/F<br>カメラ I/F<br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                 | 割り込み    | A/D<br>D/A |
|------------------------|--------------------------|--------|-------------------------------------|---|--|---|-----------------------|---------|------------|
| 70                     |                          | PA0    | BC0#/A0                             | MTIOC4A/<br>MTIOC6D/<br>TIOCA0/<br>PO16/<br>CACREF        | ET0_TX_EN/<br>RMII0_TXD_<br>EN/SSLA1-B                         |   | LCD_DATA<br>8-B (注1)  |         |            |
| 71                     |                          | PE7    | D15[A15/<br>D15]/D7[A7/<br>D7] (注1) | MTIOC6A/<br>TOC1  | MISOB-B  | SDHI_WP/<br>MMC_RES#-<br>B                            | LCD_DATA<br>9-B (注1)  | IRQ7    | AN105      |
| 72                     |                          | PE6    | D14[A14/<br>D14]/D6[A6/<br>D6] (注1) | MTIOC6C/<br>TIC1  | MOSIB-B  | SDHI_CD/<br>MMC_CD-B                                  | LCD_DATA<br>10-B (注1) | IRQ6    | AN104      |
| 73                     |                          | PE5    | D13[A13/<br>D13]/D5[A5/<br>D5] (注1) | MTIOC4C/<br>MTIOC2B                                       | ET0_RX_CL<br>K/<br>REF50CK0/<br>RSPCKB-B                       |   | LCD_DATA<br>11-B (注1) | IRQ5    | AN103      |
| 74                     |                          | PE4    | D12[A12/<br>D12]/D4[A4/<br>D4] (注1) | MTIOC4D/<br>MTIOC1A/<br>PO28                              | ET0_ERXD2/<br>SSLB0-B  |   | LCD_DATA<br>12-B (注1) |         | AN102      |
| 75                     |                          | PE3    | D11[A11/<br>D11]/D3[A3/<br>D3] (注1) | MTIOC4B/<br>PO26/TOC3/<br>POE8#                           | ET0_ERXD3/<br>CTS12#/<br>RTS12#/<br>SS12#                      | MMC_D7-B  | LCD_DATA<br>13-B (注1) |         | AN101      |
| 76                     |                          | PE2    | D10[A10/<br>D10]/D2[A2/<br>D2] (注1) | MTIOC4A/<br>PO23/TIC3                                     | RXD12/<br>SMISO12/<br>SSCL12/<br>RXDX12/<br>SSLB3-B            | MMC_D6-B  | LCD_DATA<br>14-B (注1) | IRQ7-DS | AN100      |
| 77                     |                          | PE1    | D9[A9/D9]/<br>D1[A1/D1]<br>(注1)     | MTIOC4C/<br>MTIOC3B/<br>PO18                              | TXD12/<br>SMOSI12/<br>SSDA12/<br>TXDX12/<br>SIOX12/<br>SSLB2-B | MMC_D5-B  | LCD_DATA<br>15-B (注1) |         | ANEX1      |
| 78                     |                          | PE0    | D8[A8/D8]/<br>D0[A0/D0]<br>(注1)     | MTIOC3D   | SCK12/<br>SSLB1-B  | MMC_D4-B  | LCD_DATA<br>16-B (注1) |         | ANEX0      |
| 79                     |                          | PD7    | D7[A7/D7]                           | MTIC5U/<br>POE0#  | SSLC3-A  | QMI-B/QIO1-<br>B/SDHI_D1-<br>B/MMC_D1-B               | LCD_DATA<br>17-B (注1) | IRQ7    | AN107      |
| 80                     |                          | PD6    | D6[A6/D6]                           | MTIC5V/<br>MTIOC8A/<br>POE4#                              | SSLC2-A  | QMO-B/<br>QIO0-B/<br>SDHI_D0-B/<br>MMC_D0-B           | LCD_DATA<br>18-B (注1) | IRQ6    | AN106      |
| 81                     |                          | PD5    | D5[A5/D5]                           | MTIC5W/<br>MTIOC8C/<br>POE10#                             | SSLC1-A  | QSPCLK-B/<br>SDHI_CLK-B/<br>MMC_CLK-B                 | LCD_DATA<br>19-B (注1) | IRQ5    | AN113      |
| 82                     |                          | PD4    | D4[A4/D4]                           | MTIOC8B/<br>POE11#  | SSLC0-A  | QSSL-B/<br>SDHI_CMD-<br>B/<br>MMC_CMD-B               | LCD_DATA<br>20-B (注1) | IRQ4    | AN112      |
| 83                     |                          | PD3    | D3[A3/D3]                           | MTIOC8D/<br>TOC2/POE8#                                    | RSPCKC-A   | QIO3-B/<br>SDHI_D3-B/<br>MMC_D3-B                     | LCD_DATA<br>21-B (注1) | IRQ3    | AN111      |

表 1.10 機能別端子一覧(100ピンLFQFP) (7 / 7)

| ピン<br>番号<br><br>100ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | バス<br>EXDMAC | タイマ<br><br>(MTU, TPU,<br>TMR, PPG,<br>RTC, CMTW,<br>POE, CAC) | 通信<br><br>(ETHERC,<br>SCI, RSPI,<br>RIIC, CAN,<br>USB) | メモリ I/F<br>カメラ I/F<br><br>(QSPI, SDHI,<br>SDSI,<br>MMCIF) | GLCDC                 | 割り込み     | A/D<br>D/A |
|--------------------------------|--------------------------|--------|--------------|---|--|---|-----------------------|----------|------------|
| 84                             |                          | PD2    | D2[A2/D2]    | MTIOC4D/<br>TIC2  | MISOC-A/<br>CRX0                                       | QIO2-B/<br>SDHI_D2-B/<br>MMC_D2-B                         | LCD_DATA<br>22-B (注1) | IRQ2     | AN110      |
| 85                             |                          | PD1    | D1[A1/D1]    | MTIOC4B/<br>POE0#   | MOSIC-A/<br>CTX0                                       |   | LCD_DATA<br>23-B (注1) | IRQ1     | AN109      |
| 86                             |                          | PD0    | D0[A0/D0]    | POE4#   |  |   | LCD_EXT<br>CLK-B (注1) | IRQ0     | AN108      |
| 87                             |                          | P47    |              |   |  |   |                       | IRQ15-DS | AN007      |
| 88                             |                          | P46    |              |   |  |   |                       | IRQ14-DS | AN006      |
| 89                             |                          | P45    |              |   |  |   |                       | IRQ13-DS | AN005      |
| 90                             |                          | P44    |              |   |  |   |                       | IRQ12-DS | AN004      |
| 91                             |                          | P43    |              |   |  |   |                       | IRQ11-DS | AN003      |
| 92                             |                          | P42    |              |   |  |   |                       | IRQ10-DS | AN002      |
| 93                             |                          | P41    |              |   |  |   |                       | IRQ9-DS  | AN001      |
| 94                             | VREFL0                   |        |              |   |  |   |                       |          |            |
| 95                             |                          | P40    |              |   |  |   |                       | IRQ8-DS  | AN000      |
| 96                             | VREFH0                   |        |              |   |  |   |                       |          |            |
| 97                             | AVCC0                    |        |              |   |  |   |                       |          |            |
| 98                             |                          | P07    |              |   |  |   |                       | IRQ15    | ADTRG0#    |
| 99                             | AVSS0                    |        |              |   |  |   |                       |          |            |
| 100                            |                          | P05    |              |   |  |   |                       | IRQ13    | DA1        |

注1. コードフラッシュメモリ容量が2Mバイト/1.5Mバイトの製品のみ有効。

注2. 外部バス有効時、BCLK端子と兼用しているP53は、I/Oポートとして使用できません。

## 1.6.7 64ピンTFBGA

表 1.11 機能別端子一覧(64ピンTFBGA) (1 / 3)

| ピン番号<br>64ピンTFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | タイマ<br>(MTU, TPU, TMR,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(SCI, RSPI, RIIC,<br>USB) | メモリ I/F<br>(QSPI, SDHI)    | 割り込み     | A/D<br>D/A |
|-------------------|--------------------------|--------|---|---------------------------------|----------------------------|----------|------------|
| A1                | AVCC1                    |        |   |                                 |                            |          |            |
| A2                | AVSS0                    |        |   |                                 |                            |          |            |
| A3                | VREFH0                   |        |   |                                 |                            |          |            |
| A4                | VREFL0                   |        |   |                                 |                            |          |            |
| A5                |                          | PD2    | MTIOC4D/TIC2                                      |                                 | QIO2-B/<br>SDHI_D2-B       | IRQ2     | AN110      |
| A6                |                          | PD7    | MTIC5U/POE0#                                      |                                 | QMI-B/QIO1-B/<br>SDHI_D1-B | IRQ7     | AN107      |
| A7                |                          | PE0    | MTIOC3D   | SCK12                           |                            |          | ANEX0      |
| A8                |                          | PE2    | MTIOC4A/TIC3                                      | RXD12/SSCL12/<br>RXDX12         |                            | IRQ7-DS  |            |
| B1                | EMLE                     |        |   |                                 |                            |          |            |
| B2                | AVSS1                    |        |   |                                 |                            |          |            |
| B3                | AVCC0                    |        |   |                                 |                            |          |            |
| B4                |                          | P42    |   |                                 |                            | IRQ10-DS | AN002      |
| B5                |                          | PD3    | MTIOC8D/TOC2/<br>POE8#                            |                                 | QIO3-B/<br>SDHI_D3-B       | IRQ3     | AN111      |
| B6                |                          | PD6    | MTIC5V/<br>MTIOC8A/POE4#                          |                                 | QMO-B/QIO0-B/<br>SDHI_D0-B | IRQ6     | AN106      |
| B7                |                          | PE1    | MTIOC4C/<br>MTIOC3B                               | TXD12/SSDA12/<br>TXDX12/SIOX12  |                            |          | ANEX1      |
| B8                |                          | PE6    | MTIOC6C/TIC1                                      |                                 | SDHI_CD                    | IRQ6     |            |
| C1                | VCL                      |        |   |                                 |                            |          |            |
| C2                | VBATT                    |        |   |                                 |                            |          |            |
| C3                | MD/FINED                 |        |   |                                 |                            |          |            |
| C4                |                          | P41    |   |                                 |                            | IRQ9-DS  | AN001      |
| C5                |                          | PD4    | MTIOC8B/<br>POE11#                                |                                 | QSSL-B/<br>SDHI_CMD-B      | IRQ4     | AN112      |
| C6                |                          | PD5    | MTIC5W/<br>MTIOC8C/<br>POE10#                     |                                 | QSPCLK-B/<br>SDHI_CLK-B    | IRQ5     | AN113      |
| C7                |                          | PA1    | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOCB0         | SCK5                            |                            | IRQ11    |            |
| C8                |                          | PE7    | MTIOC6A/TOC1                                      |                                 | SDHI_WP                    | IRQ7     |            |
| D1                | XCIN                     |        |   |                                 |                            |          |            |
| D2                | XCOUT                    |        |   |                                 |                            |          |            |
| D3                | RES#                     |        |   |                                 |                            |          |            |
| D4                |                          | P40    |   |                                 |                            | IRQ8-DS  | AN000      |
| D5                |                          | P43    |   |                                 |                            | IRQ11-DS | AN003      |
| D6                |                          | PA6    | MTIC5V/<br>MTCLKB/<br>TIOCA2/TMC13/<br>POE10#     | CTS5#/RTS5#/<br>SS5#            |                            |          |            |



表 1.11 機能別端子一覧(64ピンTFBGA) (2 / 3)

| ピン番号<br>64ピンTFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | タイマ<br>(MTU, TPU, TMR,<br>RTC, CMTW,<br>POE, CAC) | 通信<br>(SCI, RSPI, RIIC,<br>USB)                                | メモリI/F<br>(QSPI, SDHI) | 割り込み    | A/D<br>D/A |
|-------------------|--------------------------|--------|---|--|------------------------|---------|------------|
| D7                |                          | PA2    | MTIOC7A   | RXD5/SMISO5/<br>SSCL5  |                        |         |            |
| D8                |                          | PA4    | MTIC5U/<br>MTCLKA/<br>TIOCA1/TMRI0                | TXD5/SMOSI5/<br>SSDA5  |                        | IRQ5-DS |            |
| E1                | XTAL                     | P37    |   |  |                        |         |            |
| E2                | VSS                      |        |   |  |                        |         |            |
| E3                | TRST#                    | P34    | MTIOC0A/TMCI3/<br>POE10#                          |  |                        | IRQ4    |            |
| E4                |                          | P13    | MTIOC0B/<br>TIOCA5/TMO3                           | TXD2/SSDA2/<br>SDA0[FM+]                                       |                        | IRQ3    | ADTRG1#    |
| E5                | BSCANP                   |        |   |  |                        |         |            |
| E6                |                          | PA7    | TIOCB2  |  |                        |         |            |
| E7                | VCC                      |        |   |  |                        |         |            |
| E8                | VSS                      |        |   |  |                        |         |            |
| F1                | EXTAL                    | P36    |   |  |                        |         |            |
| F2                | VCC                      |        |   |  |                        |         |            |
| F3                | UPSEL                    | P35    |   |  |                        | NMI     |            |
| F4                |                          | P12    | TMCI1   | RXD2/SSCL2/<br>SCL0[FM+]                                       |                        | IRQ2    |            |
| F5                |                          | P53    |   |  |                        |         |            |
| F6                |                          | PB7    | MTIOC3B/<br>TIOCB5                                | TXD9/SSDA9/<br>SSDA11/TXD11                                    |                        |         |            |
| F7                |                          | PB6    | MTIOC3D/<br>TIOCA5                                | RXD9/SSCL9/<br>SSCL11/RXD11                                    |                        |         |            |
| F8                |                          | PB5    | MTIOC2A/<br>MTIOC1B/<br>TIOCB4/TMRI1/<br>POE4#    | SCK9/SCK11   |                        |         |            |
| G1                | TCK                      | P27    | MTIOC2B/TMCI3                                     | SCK1/RSPCKB-A  |                        |         |            |
| G2                | TMS                      | P31    | MTIOC4D/<br>TMCI2/RTCIC1                          | CTS1#/RTS1#/<br>SS1#/SSLB0-A                                   |                        | IRQ1-DS |            |
| G3                | TDI                      | P30    | MTIOC4B/TMRI3/<br>RTCIC0/POE8#                    | RXD1/SMISO1/<br>SSCL1/MISOB-A                                  |                        | IRQ0-DS |            |
| G4                | VCC_USB                  |        |   |  |                        |         |            |
| G5                | VSS_USB                  |        |   |  |                        |         |            |
| G6                | UB                       | PC7    | MTIOC3A/<br>MTCLKB/TMO2/<br>TOC0/CACREF           | TXD8/SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/TXD10/<br>MISOA-A |                        | IRQ14   |            |
| G7                |                          | PC5    | MTIOC3B/<br>MTCLKD/TMRI2                          | SCK8/SCK10/<br>RSPCKA-A  |                        |         |            |
| G8                |                          | PC0    | MTIOC3C/<br>TCLKC                                 | SSLA1-A  |                        | IRQ14   |            |
| H1                | TDO                      | P26    | MTIOC2A/TMO1                                      | TXD1/SMOSI1/<br>SSDA1/CTS3#/<br>RTS3#/MOSIB-A                  |                        |         |            |

表 1.11 機能別端子一覧(64ピンTFBGA) (3 / 3)

| ピン<br>番号<br>64ピン<br>TFBGA | 電源<br>クロック<br>システム<br>制御 | I/Oポート | タイマ<br>(MTU, TPU, TMR,<br>RTC, CMTW,<br>POE, CAC)               | 通信<br>(SCI, RSPI, RIIC,<br>USB)                                | メモリI/F<br>(QSPI, SDHI) | 割り込み  | A/D<br>D/A |
|---------------------------|--------------------------|--------|---|--|------------------------|-------|------------|
| H2                        |                          | P17    | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/TCLKD/<br>TMO1/POE8# | SCK1/TXD3/<br>SSDA3/SDA2-DS                                    |                        | IRQ7  | ADTRG1#    |
| H3                        |                          | P16    | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/TCLKC/<br>TMO2/RTCOUT            | TXD1/SMOSI1/<br>SSDA1/RXD3/<br>SSCL3/SCL2-DS/<br>USB0_VBUS     |                        | IRQ6  | ADTRG0#    |
| H4                        |                          |        |   | USB0_DM  |                        |       |            |
| H5                        |                          |        |   | USB0_DP  |                        |       |            |
| H6                        |                          | PC6    | MTIOC3C/<br>MTCLKA/TMC12/<br>TIC0                               | RXD8/SMISO8/<br>SSCL8/<br>SMISO10/<br>SSCL10/RXD10/<br>MOSIA-A |                        | IRQ13 |            |
| H7                        |                          | PC4    | MTIOC3D/<br>MTCLKC/TMC11/<br>POE0#                              | CTS8#/RTS8#/<br>SS8#/SS10#/<br>CTS10#/RTS10#/<br>SSLA0-A       |                        |       |            |
| H8                        |                          | PC1    | MTIOC3A/TCLKD   | SSLA2-A  |                        | IRQ12 |            |

## 1.6.8 64ピンLFQFP

表 1.12 機能別端子一覧(64ピンLFQFP) (1 / 3)

| ピン番号<br>64ピンLFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | タイマ<br>(MTU, TPU,<br>TMR, RTC,<br>CMTW, POE,<br>CAC)            | 通信<br>(SCI, RSPI, RIIC,<br>USB)                            | メモリI/F<br>(QSPI, SDHI) | 割り込み    | A/D<br>D/A |
|-------------------|--------------------------|--------|---|--|------------------------|---------|------------|
| 1                 | AVCC1                    |        |   |  |                        |         |            |
| 2                 | EMLE                     |        |   |  |                        |         |            |
| 3                 | AVSS1                    |        |   |  |                        |         |            |
| 4                 | VCL                      |        |   |  |                        |         |            |
| 5                 | VBATT                    |        |   |  |                        |         |            |
| 6                 | MD/FINED                 |        |   |  |                        |         |            |
| 7                 | XCIN                     |        |   |  |                        |         |            |
| 8                 | XCOUT                    |        |   |  |                        |         |            |
| 9                 | RES#                     |        |   |  |                        |         |            |
| 10                | XTAL                     | P37    |   |  |                        |         |            |
| 11                | VSS                      |        |   |  |                        |         |            |
| 12                | EXTAL                    | P36    |   |  |                        |         |            |
| 13                | VCC                      |        |   |  |                        |         |            |
| 14                | UPSEL                    | P35    |   |  |                        | NMI     |            |
| 15                | TRST#                    | P34    | MTIOC0A/TMC13/<br>POE10#  |  |                        | IRQ4    |            |
| 16                | TDI                      | P30    | MTIOC4B/TMRI3/<br>RTCIC0/POE8#                                  | RXD1/SMISO1/<br>SSCL1/MISOB-A                              |                        | IRQ0-DS |            |
| 17                | TMS                      | P31    | MTIOC4D/<br>TMC12/RTCIC1  | CTS1#/RTS1#/<br>SS1#/SSLB0-A                               |                        | IRQ1-DS |            |
| 18                | TDO                      | P26    | MTIOC2A/TMO1  | TXD1/SMOSI1/<br>SSDA1/CTS3#/<br>RTS3#/MOSIB-A              |                        |         |            |
| 19                | TCK                      | P27    | MTIOC2B/TMC13   | SCK1/RSPCKB-A  |                        |         |            |
| 20                |                          | P17    | MTIOC3A/<br>MTIOC3B/<br>MTIOC4B/<br>TIOCB0/TCLKD/<br>TMO1/POE8# | SCK1/TXD3/<br>SSDA3/SDA2-DS                                |                        | IRQ7    | ADTRG1#    |
| 21                |                          | P16    | MTIOC3C/<br>MTIOC3D/<br>TIOCB1/TCLKC/<br>TMO2/RTCOUT            | TXD1/SMOSI1/<br>SSDA1/RXD3/<br>SSCL3/SCL2-DS/<br>USB0_VBUS |                        | IRQ6    | ADTRG0#    |
| 22                |                          | P13    | MTIOC0B/<br>TIOCA5/TMO3   | TXD2/SSDA2/<br>SDA0[FM+]                                   |                        | IRQ3    | ADTRG1#    |
| 23                |                          | P12    | TMC11   | RXD2/SSCL2/<br>SCL0[FM+]                                   |                        | IRQ2    |            |
| 24                | VCC_USB                  |        |   |  |                        |         |            |
| 25                |                          |        |   | USB0_DM  |                        |         |            |
| 26                |                          |        |   | USB0_DP  |                        |         |            |
| 27                | VSS_USB                  |        |   |  |                        |         |            |
| 28                |                          | P53    |   |  |                        |         |            |

表 1.12 機能別端子一覧(64ピンLFQFP) (2 / 3)

| ピン番号<br>64ピンLFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | タイマ<br>(MTU, TPU,<br>TMR, RTC,<br>CMTW, POE,<br>CAC) | 通信<br>(SCI, RSPI, RIIC,<br>USB)                                | メモリI/F<br>(QSPI, SDHI) | 割り込み    | A/D<br>D/A |
|-------------------|--------------------------|--------|--|--|------------------------|---------|------------|
| 29                | UB                       | PC7    | MTIOC3A/<br>MTCLKB/TMO2/<br>TOC0/CACREF              | TXD8/SMOSI8/<br>SSDA8/<br>SMOSI10/<br>SSDA10/TXD10/<br>MISOA-A |                        | IRQ14   |            |
| 30                |                          | PC6    | MTIOC3C/<br>MTCLKA/TMC12/<br>TIC0                    | RXD8/SMISO8/<br>SSCL8/<br>SMISO10/<br>SSCL10/RXD10/<br>MOSIA-A |                        | IRQ13   |            |
| 31                |                          | PC5    | MTIOC3B/<br>MTCLKD/TMRI2                             | SCK8/SCK10/<br>RSPCKA-A  |                        |         |            |
| 32                |                          | PC4    | MTIOC3D/<br>MTCLKC/TMC11/<br>POE0#                   | CTS8#/RTS8#/<br>SS8#/SS10#/<br>CTS10#/RTS10#/<br>SSLA0-A       |                        |         |            |
| 33                |                          | PC1    | MTIOC3A/TCLKD  | SSLA2-A  |                        | IRQ12   |            |
| 34                |                          | PC0    | MTIOC3C/<br>TCLKC                                    | SSLA1-A  |                        | IRQ14   |            |
| 35                |                          | PB7    | MTIOC3B/<br>TIOCB5                                   | TXD9/SSDA9/<br>SSDA11/TXD11                                    |                        |         |            |
| 36                |                          | PB6    | MTIOC3D/<br>TIOCA5                                   | RXD9/SSCL9/<br>SSCL11/RXD11                                    |                        |         |            |
| 37                |                          | PB5    | MTIOC2A/<br>MTIOC1B/<br>TIOCB4/TMRI1/<br>POE4#       | SCK9/SCK11   |                        |         |            |
| 38                | VCC                      |        |  |  |                        |         |            |
| 39                | VSS                      |        |  |  |                        |         |            |
| 40                |                          | PA7    | TIOCB2   |  |                        |         |            |
| 41                |                          | PA6    | MTIC5V/<br>MTCLKB/<br>TIOCA2/TMC13/<br>POE10#        | CTS5#/RTS5#/<br>SS5#   |                        |         |            |
| 42                |                          | PA4    | MTIC5U/<br>MTCLKA/<br>TIOCA1/TMRI0                   | TXD5/SMOSI5/<br>SSDA5  |                        | IRQ5-DS |            |
| 43                |                          | PA2    | MTIOC7A  | RXD5/SMISO5/<br>SSCL5  |                        |         |            |
| 44                |                          | PA1    | MTIOC0B/<br>MTCLKC/<br>MTIOC7B/<br>TIOCB0            | SCK5   |                        | IRQ11   |            |
| 45                |                          | PE7    | MTIOC6A/TOC1   |  | SDHI_WP                | IRQ7    |            |
| 46                |                          | PE6    | MTIOC6C/TIC1   |  | SDHI_CD                | IRQ6    |            |
| 47                |                          | PE2    | MTIOC4A/TIC3   | RXD12/SSCL12/<br>RXDX12  |                        | IRQ7-DS |            |
| 48                |                          | PE1    | MTIOC4C/<br>MTIOC3B                                  | TXD12/SSDA12/<br>TXDX12/SIOX12                                 |                        |         | ANEX1      |
| 49                |                          | PE0    | MTIOC3D  | SCK12  |                        |         | ANEX0      |

表 1.12 機能別端子一覧(64ピンLFQFP) (3 / 3)

| ピン<br>番号<br>64ピン<br>LFQFP | 電源<br>クロック<br>システム<br>制御 | I/Oポート | タイマ<br>(MTU, TPU,<br>TMR, RTC,<br>CMTW, POE,<br>CAC) | 通信<br>(SCI, RSPI, RIIC,<br>USB) | メモリI/F<br>(QSPI, SDHI)     | 割り込み     | A/D<br>D/A |
|---------------------------|--------------------------|--------|--|---------------------------------|----------------------------|----------|------------|
| 50                        |                          | PD7    | MTIC5U/POE0#   |                                 | QMI-B/QIO1-B/<br>SDHI_D1-B | IRQ7     | AN107      |
| 51                        |                          | PD6    | MTIC5V/<br>MTIOC8A/POE4#                             |                                 | QMO-B/QIO0-B/<br>SDHI_D0-B | IRQ6     | AN106      |
| 52                        |                          | PD5    | MTIC5W/<br>MTIOC8C/<br>POE10#                        |                                 | QSPCLK-B/<br>SDHI_CLK-B    | IRQ5     | AN113      |
| 53                        |                          | PD4    | MTIOC8B/<br>POE11#                                   |                                 | QSSL-B/<br>SDHI_CMD-B      | IRQ4     | AN112      |
| 54                        |                          | PD3    | MTIOC8D/TOC2/<br>POE8#                               |                                 | QIO3-B/<br>SDHI_D3-B       | IRQ3     | AN111      |
| 55                        |                          | PD2    | MTIOC4D/TIC2   |                                 | QIO2-B/<br>SDHI_D2-B       | IRQ2     | AN110      |
| 56                        |                          | P43    |  |                                 |                            | IRQ11-DS | AN003      |
| 57                        |                          | P42    |  |                                 |                            | IRQ10-DS | AN002      |
| 58                        |                          | P41    |  |                                 |                            | IRQ9-DS  | AN001      |
| 59                        | VREFL0                   |        |  |                                 |                            |          |            |
| 60                        |                          | P40    |  |                                 |                            | IRQ8-DS  | AN000      |
| 61                        | VREFH0                   |        |  |                                 |                            |          |            |
| 62                        | AVCC0                    |        |  |                                 |                            |          |            |
| 63                        | AVSS0                    |        |  |                                 |                            |          |            |
| 64                        |                          | P05    |  |                                 |                            | IRQ13    | DA1        |

## 2. 電気的特性

### 2.1 絶対最大定格

表 2.1 絶対最大定格

条件：VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V

| 項目                                    | 記号                            | 定格値                         | 単位         |
|---------------------------------------|-------------------------------|-----------------------------|------------|
| 電源電圧                                  | VCC, VCC_USB                  | -0.3 ~ +4.0                 | V          |
| V <sub>BATT</sub> 電源電圧                | V <sub>BATT</sub>             | -0.3 ~ +4.0                 | V          |
| 入力電圧(5Vトレラント対応ポート(注 <sup>1</sup> )以外) | V <sub>in</sub>               | -0.3 ~ VCC + 0.3 (最大 4.0)   | V          |
| 入力電圧(5Vトレラント対応ポート(注 <sup>1</sup> ))   | V <sub>in</sub>               | -0.3 ~ VCC + 4.0 (最大 5.8)   | V          |
| リファレンス電源電圧                            | VREFH0                        | -0.3 ~ AVCC0 + 0.3 (最大 4.0) | V          |
| アナログ電源電圧                              | AVCC0, AVCC1(注 <sup>2</sup> ) | -0.3 ~ +4.0                 | V          |
| アナログ入力電圧                              | V <sub>AN</sub>               | -0.3 ~ AVCC + 0.3 (最大 4.0)  | V          |
| ジャンクション温度                             | Dバージョン                        | T <sub>j</sub>              | -40 ~ +105 |
|                                       | Gバージョン                        | T <sub>j</sub>              | -40 ~ +125 |
| 保存温度                                  | T <sub>stg</sub>              | -55 ~ +125                  | °C         |

【使用上の注意】絶対最大定格を超えてLSIを使用した場合、LSIの永久破壊となることがあります。

注1. P07、P11~P17、P20、P21、P30~P33、P67、PC0~PC3は、5Vトレラント対応です。

注2. AVCC0、AVCC1、VCC\_USBはVCCに、AVSS0、AVSS1、VSS\_USBはVSSに接続してください。

A/Dコンバータのユニット0を使用しない場合、VREFH0端子はVCCに、VREFL0端子はVSSにそれぞれ接続し開放しないでください。AVCC0とAVSS0間、AVCC1とAVSS1間には周波数特性の良いコンデンサを挿入してください。コンデンサは0.1μF程度の容量のものを、できる限り電源端子の近くに配置し、最短距離かつできる限り太いパターンを使用して接続してください。

## 2.2 推奨動作条件

表 2.2 推奨動作条件(1)

| 項目   | 記号                | min      | typ | max                  | 単位 |
|--|-------------------|----------|-----|----------------------|----|
| 電源電圧(注1)   | VCC               | 2.7      | —   | 3.6                  | V  |
|  | VSS               | —        | 0   | —                    |    |
| V <sub>BATT</sub> 電源電圧                                     | V <sub>BATT</sub> | 1.62(注2) | —   | 3.6                  | V  |
| USB電源電圧  | VCC_USB           | —        | VCC | —                    | V  |
|  | VSS_USB           | —        | 0   | —                    |    |
| アナログ電源電圧(注1、注3)  | AVCC0             | —        | VCC | —                    | V  |
|  | AVSS0             | —        | 0   | —                    |    |
|  | AVCC1             | —        | VCC | —                    |    |
|  | AVSS1             | —        | 0   | —                    |    |
|  | VREFH0            | 2.7      | —   | AVCC0                |    |
|  | VREFL0            | —        | 0   | —                    |    |
| 入力電圧(5Vトレラント対応ポート以外かつP03、P05、P40～P47以外)(注4)                | V <sub>in</sub>   | -0.3     | —   | VCC + 0.3            | V  |
| 入力電圧(P03、P05、P40～P47)                                      | V <sub>in</sub>   | -0.3     | —   | AVCC0 + 0.3          | V  |
| 入力電圧(5Vトレラント対応ポート：P11～P17、P20、P21、P30～P33、P67、PC0～PC3)(注5) | V <sub>in</sub>   | -0.3     | —   | VCC + 3.6 (最大 5.5)   | V  |
| 入力電圧(5Vトレラント対応ポート：P07)                                     | V <sub>in</sub>   | -0.3     | —   | AVCC0 + 3.6 (最大 5.5) | V  |
| 動作温度(Dバージョン)   | T <sub>opr</sub>  | -40      | —   | 85                   | °C |
| 動作温度(Gバージョン)   | T <sub>opr</sub>  | -40      | —   | 105                  | °C |

注1. 電位関係は以下を守ってください。

VCC = AVCC0 = AVCC1 = VCC\_USB

注2. V<sub>BATT</sub> < 2.0Vの場合、低CL水晶振動子は使用できません。

注3. 詳細は「ユーザーズマニュアルハードウェア編」の「53.6.11 アナログ電源端子他の設定範囲」を参照してください。

注4. P07、P11～P17、P20、P21、P30～P33、P67、PC0～PC3は、5Vトレラント対応です。

注5. P30、P31、P32に関してV<sub>BATT</sub>電源選択時は下記範囲で入力してください。

V<sub>in</sub> min = -0.3, max = V<sub>BATT</sub> + 0.3 (V<sub>BATT</sub> = 1.62～3.6V)

表 2.3 推奨動作条件(2)

| 項目               | 記号               | 規格値               |
|------------------|------------------|-------------------|
| 内部電源安定用平滑コンデンサ容量 | C <sub>VCL</sub> | 0.22μF ± 30% (注1) |

注1. 静電容量の公称値が0.22μF、静電容量許容差とコンデンサの使用条件下における静電容量変化率の合計が±30%以内の積層セラミックコンデンサを使用してください。

## 2.3 DC 特性

表 2.4 DC 特性(1)

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目                                       | 記号  | min               | typ               | max              | 単位               | 測定条件 |
|--|---|-------------------|-------------------|------------------|------------------|------|
| シュミットトリガ<br>入力電圧                         | IRQ入力端子(注1)   | $V_{IH}$          | $0.8 \times VCC$  | —                | —                | V    |
|  | MTU入力端子(注1)   | $V_{IL}$          | —                 | —                | $0.2 \times VCC$ |      |
|  | POE3入力端子(注1)  | $\Delta V_T$      | $0.06 \times VCC$ | —                | —                |      |
|  | TPU入力端子(注1)   |                   |                   |                  |                  |      |
|  | TMR入力端子(注1)   |                   |                   |                  |                  |      |
|  | CMTW入力端子(注1)  |                   |                   |                  |                  |      |
|  | SCI入力端子(注1)   |                   |                   |                  |                  |      |
|  | CAN入力端子(注1)   |                   |                   |                  |                  |      |
|  | CAC入力端子(注1)   |                   |                   |                  |                  |      |
|  | ADTRG#入力端子(注1)  |                   |                   |                  |                  |      |
|  | QSPI入力端子(注1)  |                   |                   |                  |                  |      |
|  | RES#, NMI, TCK  |                   |                   |                  |                  |      |
|  | RIIC入力端子<br>(SMBusを除く)  | $V_{IH}$          | $0.7 \times VCC$  | —                | —                |      |
|  |   | $V_{IL}$          | —                 | —                | $0.3 \times VCC$ |      |
| $\Delta V_T$                             |   | $0.05 \times VCC$ | —                 | —                |                  |      |
| 5Vトレラント対応ポート(注2)                         | $V_{IH}$  | $0.8 \times VCC$  | —                 | —                |                  |      |
|  | $V_{IL}$  | —                 | —                 | $0.2 \times VCC$ |                  |      |
| 5Vトレラント対応ポート以外<br>その他の入力端子(注3)           | $V_{IH}$  | $0.8 \times VCC$  | —                 | —                |                  |      |
|  | $V_{IL}$  | —                 | —                 | $0.2 \times VCC$ |                  |      |
| Highレベル入力<br>電圧(シュミット<br>トリガ入力端子を<br>除く) | MD端子、EMLE   | $V_{IH}$          | $0.9 \times VCC$  | —                | —                |      |
|  |   |                   | $0.8 \times VCC$  | —                | —                |      |
|  | EXTAL, RSPI入力端子、<br>EXDMAC入力端子、WAIT#、<br>SDHI入力端子、MMC入力端子、<br>PDC入力端子、SDSI入力端子                | 2.3               | —                 | —                |                  |      |
|  | D0~D31  | $0.7 \times VCC$  | —                 | —                |                  |      |
|  | RIIC (SMBus)  | 2.1               | —                 | —                |                  |      |
| Lowレベル入力<br>電圧(シュミット<br>トリガ入力端子を<br>除く)  | MD端子、EMLE   | $V_{IL}$          | —                 | —                | $0.1 \times VCC$ |      |
|  |   |                   | —                 | —                | $0.2 \times VCC$ |      |
|  | EXTAL, RSPI入力端子、<br>ETHERC入力端子、<br>EXDMAC入力端子、WAIT#、<br>SDHI入力端子、MMC入力端子、<br>PDC入力端子、SDSI入力端子 | —                 | —                 | $0.3 \times VCC$ |                  |      |
|  | D0~D31  | —                 | —                 | 0.8              |                  |      |
|  | RIIC (SMBus)  | —                 | —                 | 0.8              |                  |      |

注1. 5Vトレラント対応のポートで兼用している端子は該当しません。

注2. P07、P11~P17、P20、P21、P30~P33、P67、PC0~PC3は、5Vトレラント対応です。

注3. P30、P31、P32に関して $V_{BATT}$ 電源選択時は下記範囲で入力してください。

$$V_{IH \min} = 0.8 \times V_{BATT}, V_{IL \max} = 0.2 \times V_{BATT} (V_{BATT} = 1.62 \sim 3.6V)$$



表2.5 DC特性(2)

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
T<sub>a</sub> = T<sub>opr</sub>

| 項目                     | 記号  | min              | typ       | max  | 単位  | 測定条件   |
|------------------------|---|------------------|-----------|------|---|--|
| Highレベル出力電圧            | 全出力端子   | V <sub>OH</sub>  | VCC - 0.5 | —    | —   | V<br>I <sub>OH</sub> = -1mA  |
| Lowレベル出力電圧             | 全出力端子<br>(RIIC端子、ETHERC出力端子<br>を除く)   | V <sub>OL</sub>  | —         | —    | 0.5   | V<br>I <sub>OL</sub> = 1.0mA   |
|                        | RIIC出力端子  |                  | —         | —    | 0.4   |  |
|                        | RIIC出力端子<br>(P12, P13のチャンネル0のみ)   | V <sub>OL</sub>  | —         | —    | 0.4   | V<br>I <sub>OL</sub> = 6.0mA   |
|                        |   |                  | —         | 0.4  | —   |  |
| ETHERC出力端子             | V <sub>OL</sub>   | —                | —         | 0.4  | V<br>I <sub>OL</sub> = 20.0mA<br>(ICFER.FMPE = 1) |  |
| 入力リーク電流                | RES#, MD端子、EMLE(注1)、<br>BSCANP(注1)、NMI  | I <sub>in</sub>  | —         | —    | 1.0   | μA<br>V <sub>in</sub> = 0V<br>V <sub>in</sub> = VCC  |
| スリーステートリーク<br>電流(オフ状態) | 5Vトレラント対応ポート以外  | I <sub>TSI</sub> | —         | —    | 1.0   | μA<br>V <sub>in</sub> = 0V<br>V <sub>in</sub> = VCC  |
|                        | 5Vトレラント対応ポート  |                  | —         | —    | 5.0   |  |
| 入力プルアップ抵抗<br>電流        | P35以外の端子  | I <sub>p</sub>   | -300      | —    | -10   | μA<br>VCC = 2.7 ~ 3.6V<br>V <sub>in</sub> = 0V   |
| 入力プルダウン抵抗<br>電流        | EMLE, BSCANP  | I <sub>p</sub>   | 10        | —    | 300   | μA<br>V <sub>in</sub> = VCC  |
| 入力容量                   | 全入力端子<br>(P03, P05, P12, P13, P16, P17,<br>P20, P21, EMLE, BSCANP,<br>USB0_DP, USB0_DM以外) | C <sub>in</sub>  | —         | —    | 8   | pF<br>V <sub>bias</sub> = 0V<br>V <sub>amp</sub> = 20mV<br>f = 1MHz<br>T <sub>a</sub> = 25°C |
|                        | P03, P05, P12, P13, P16, P17,<br>P20, P21, EMLE, BSCANP,<br>USB0_DP, USB0_DM              |                  | —         | —    | 16  |  |
| VCL端子出力電圧              |   | V <sub>CL</sub>  | —         | 1.18 | —   | V  |

注1. EMLE端子、BSCANP端子の入力リーク電流はV<sub>in</sub> = 0V時のみの値です。

表2.6 DC特性(3)(コードフラッシュメモリ容量が1Mバイト以下の製品)  
 条件: VCC = AVCC0 = AVCC1 = VCC\_USB = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 Ta = Topr

| 項目   | 記号                         | Dバージョン                             |                           | Gバージョン |     | 単位   | 測定条件                                   |    |  |   |
|--|----------------------------|------------------------------------|---------------------------|--------|-----|------|--|----|--|---|
|  |                            | typ                                | max                       | typ    | max |      |  |    |  |   |
| 消費電流<br>(注1)                                     | 高速動作モード                    | 最大動作(注2)                           |                           | —      | 40  | —    | 45                                     | mA | ICLK = 120MHz,<br>PCLKA = 120MHz,<br>PCLKB = 60MHz,<br>PCLKC = 60MHz,<br>PCLKD = 60MHz,<br>FCLK = 60MHz,<br>BCLK = 120MHz,<br>BCLK端子 = 60MHz |   |
|  |                            | 通常動作                               | 周辺機能クロック供給状態(注4)          |        | 22  | —    | 22                                     |    |  | — |
|  |                            |                                    | 周辺機能クロック停止状態(注4、注5)       |        | 12  | —    | 12                                     |    |  | — |
|  |                            | Core Mark動作                        | 周辺機能クロック停止状態(注4、注5)       |        | 15  | —    | 15                                     |    |  | — |
|  |                            | スリープモード時: 周辺機能クロック供給状態(注4)         |                           | 16     | 24  | 16   | 28                                     |    |  |   |
|  |                            | 全モジュールクロックストップモード時(参考値)            |                           | 8      | 15  | 8    | 19                                     |    |  |   |
|  |                            | 低速動作モード1: 周辺機能クロック停止状態(注4)         |                           | 1.1    | —   | 1.1  | —                                      |    |  |   |
|  | 低速動作モード2: 周辺機能クロック停止状態(注4) |                                    | 1.1                       | —      | 1.1 | —    | 全クロック<br>32.768kHz                     |    |  |   |
|  | ソフトウェアスタンバイモード             |                                    | 1.6                       | 6.4    | 1.6 | 9.8  |  |    |  |   |
|  | ディープソフトウェアスタンバイモード         | スタンバイRAM、USBレジェーム検出部(USB0のみ)電源供給あり |                           | 15.5   | 61  | 15.5 | 85                                     | μA |  |   |
|  |                            | スタンバイRAM、USBレジェーム検出部(USB0のみ)電源供給なし | パワーオンリセット回路の低消費電力機能無効(注6) | 11.5   | 38  | 11.5 | 48                                     |    |  |   |
|  |                            |                                    | パワーオンリセット回路の低消費電力機能有効(注7) | 4.9    | 29  | 4.9  | 39                                     |    |  |   |
|  |                            | RTC動作時の増分                          | 低CL水晶振動子使用時               | 1      | —   | 1    | —                                      |    |  |   |
|  |                            |                                    | 標準CL水晶振動子使用時              | 2      | —   | 2    | —                                      |    |  |   |
| VCCオフ時のRTC動作(バッテリーバックアップ機能により、RTC、サブクロック発振器のみ動作) |                            | 低CL水晶振動子使用時                        |                           | 0.9    | —   | 0.9  | —                                      |    | V <sub>BATT</sub> = 2.0V,<br>VCC = 0V  |   |
|  | 標準CL水晶振動子使用時               |                                    | 1.6                       | —      | 1.6 | —    | V <sub>BATT</sub> = 3.3V,<br>VCC = 0V  |    |  |   |
|  | 標準CL水晶振動子使用時               |                                    | 1.6                       | —      | 1.6 | —    | V <sub>BATT</sub> = 1.62V,<br>VCC = 0V |    |  |   |
|  | 標準CL水晶振動子使用時               |                                    | 1.7                       | —      | 1.7 | —    | V <sub>BATT</sub> = 2.0V,<br>VCC = 0V  |    |  |   |
| ディープソフトウェアスタンバイ復帰時のラッシュ電流                        | ラッシュ電流(注8)                 |                                    | I <sub>RUSH</sub>         | —      | 70  | —    | 70                                     | mA |  |   |
|  | ラッシュ電流の総量(注8)              |                                    | E <sub>RUSH</sub>         | —      | 1.0 | —    | 1.0                                    |    | μC   |   |

注1. 消費電流値は、すべての出力端子を無負荷状態にして、さらに内蔵プルアップ抵抗を無効にした場合の値です。

注2. 周辺機能はクロック供給状態。

注3. I<sub>CC</sub>は、以下の式のとおりICLK周波数f(MHz)に依存します  
 (ICLK/PCLKA : PCLKB/PCLKC/PCLKD : BCLK : BCLK端子 = 2 : 1 : 2 : 1 @EXTAL = 12 MHz)。

- Dバージョン製品  
 I<sub>CC</sub> max = 0.28 × f + 6.5 (高速動作モード、最大動作時)  
 I<sub>CC</sub> typ = 0.16 × f + 2.8 (高速動作モード、通常動作時)  
 I<sub>CC</sub> typ = 0.1 × f + 1.0 (ICLK 1 MHz max) (低速動作モード1時)  
 I<sub>CC</sub> max = 0.15 × f + 6.5 (スリープモード時)
- Gバージョン製品  
 I<sub>CC</sub> max = 0.30 × f + 9.0 (高速動作モード、最大動作時)  
 I<sub>CC</sub> typ = 0.16 × f + 2.8 (高速動作モード、通常動作時)  
 I<sub>CC</sub> typ = 0.1 × f + 1.0 (ICLK 1 MHz max) (低速動作モード1時)  
 I<sub>CC</sub> max = 0.16 × f + 9.0 (スリープモード時)

- 注4. 周辺機能クロックの供給/停止は、モジュールストップコントロールレジスタA~Dのビット設定でのみ制御しています。
- 注5. 周辺機能クロック停止時の各クロック周波数は、ICLK = 120 MHz、PCLKA = PCLKB = PCLKC = PCLKD = FCLK = BCLK = BCLK端子 = 3.75 MHz (64分周)に設定しています。
- 注6. 低消費電力機能無効時は、DEEPCUT[1:0]ビット=01b。
- 注7. 低消費電力機能有効時は、DEEPCUT[1:0]ビット=11b。
- 注8. 参考値。

表2.7 DC特性(3)(コードフラッシュメモリ容量が1.5Mバイト以上の製品)  
 条件: VCC = AVCC0 = AVCC1 = VCC\_USB = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 T<sub>a</sub> = T<sub>opr</sub>

| 項目   | 記号                      | Dバージョン                     |                                    | Gバージョン                    |      | 単位                                    | 測定条件                                   |    |  |                |    |
|--|-------------------------|----------------------------|------------------------------------|---------------------------|------|---------------------------------------|--|----|--|----------------|----|
|  |                         | typ                        | max                                | typ                       | max  |                                       |  |    |  |                |    |
| 消費電流<br>(注1)                                     | I <sub>CC</sub><br>(注3) | 最大動作(注2)                   |                                    | —                         | 60   | —                                     | 73                                     | mA | ICLK = 120MHz、<br>PCLKA = 120MHz、<br>PCLKB = 60MHz、<br>PCLKC = 60MHz、<br>PCLKD = 60MHz、<br>FCLK = 60MHz、<br>BCLK = 120MHz、<br>BCLK端子 = 60MHz |                |    |
|  |                         | 通常動作                       | 周辺機能クロック供給状態(注4)                   |                           | 26   | —                                     | 26                                     |    |  | —              |    |
|  |                         |                            | 周辺機能クロック停止状態(注4、注5)                |                           | 13   | —                                     | 13                                     |    |  | —              |    |
|  |                         | Core Mark動作                | 周辺機能クロック停止状態(注4、注5)                |                           | 17   | —                                     | 17                                     |    |  | —              |    |
|  |                         | スリープモード時: 周辺機能クロック供給状態(注4) |                                    | 20                        | 38   | 20                                    | 52                                     |    |  |                |    |
|  |                         | 全モジュールクロックストップモード時(参考値)    |                                    | 9                         | 26   | 9                                     | 39                                     |    |  |                |    |
|  |                         | BGO動作時の増加分(注8)             | データフラッシュメモリ書き換え中のコードフラッシュメモリ読み出し   |                           | 6    | —                                     | 6                                      |    |  | —              |    |
|  |                         |                            | コードフラッシュメモリ書き換え中のコードフラッシュメモリ読み出し   |                           | 7    | —                                     | 7                                      |    |  | —              |    |
|  |                         | Trusted Secure IP動作時の増加分   |                                    | —                         | 12   | —                                     | 12                                     |    |  |                |    |
|  |                         | 低速動作モード1: 周辺機能クロック停止状態(注4) |                                    | 1.6                       | —    | 1.6                                   | —                                      |    |  | 全クロック1MHz      |    |
|  |                         | 低速動作モード2: 周辺機能クロック停止状態(注4) |                                    | 1.6                       | —    | 1.6                                   | —                                      |    |  | 全クロック32.768kHz |    |
|  |                         | ソフトウェアスタンバイモード             |                                    | 1.6                       | 13   | 1.6                                   | 22.4                                   |    |  |                |    |
|  |                         | ディープソフトウェアスタンバイモード         | スタンバイRAM、USBレジューム検出部(USB0のみ)電源供給あり |                           | 15.5 | 70                                    | 15.5                                   |    |  | 98             | μA |
|  |                         |                            | スタンバイRAM、USBレジューム検出部(USB0のみ)電源供給なし | パワーオンリセット回路の低消費電力機能無効(注6) |      | 11.5                                  | 42                                     |    |  | 11.5           |    |
| パワーオンリセット回路の低消費電力機能有効(注7)                        |                         |                            |                                    | 4.9                       | 32   | 4.9                                   | 47                                     |    |  |                |    |
| RTC動作時の増分  | 低CL水晶振動子使用時             |                            | 1                                  | —                         | 1    | —                                     |  |    |  |                |    |
|  | 標準CL水晶振動子使用時            |                            | 2                                  | —                         | 2    | —                                     |  |    |  |                |    |
| VCCオフ時のRTC動作(バッテリーバックアップ機能により、RTC、サブクロック発振器のみ動作) | 低CL水晶振動子使用時             |                            | 0.9                                | —                         | 0.9  | —                                     | V <sub>BATT</sub> = 2.0V,<br>VCC = 0V  |    |  |                |    |
|  |                         |                            | 1.6                                | —                         | 1.6  | —                                     | V <sub>BATT</sub> = 3.3V,<br>VCC = 0V  |    |  |                |    |
|  | 標準CL水晶振動子使用時            |                            | 1.6                                | —                         | 1.6  | —                                     | V <sub>BATT</sub> = 1.62V,<br>VCC = 0V |    |  |                |    |
|  |                         |                            | 1.7                                | —                         | 1.7  | —                                     | V <sub>BATT</sub> = 2.0V,<br>VCC = 0V  |    |  |                |    |
|  |                         | 3.3                        | —                                  | 3.3                       | —    | V <sub>BATT</sub> = 3.3V,<br>VCC = 0V |  |    |  |                |    |
| ディープソフトウェアスタンバイ復帰時のラッシュ電流                        | ラッシュ電流(注9)              |                            | I <sub>RUSH</sub>                  | —                         | 130  | —                                     | 130                                    | mA |  |                |    |
|  | ラッシュ電流の総量(注9)           |                            | E <sub>RUSH</sub>                  | —                         | 1.0  | —                                     | 1.0                                    | μC |  |                |    |

- 注1. 消費電流値は、すべての出力端子を無負荷状態にして、さらに内蔵ブルアップ抵抗を無効にした場合の値です。  
 注2. 周辺機能はクロック供給状態。  
 注3.  $I_{CC}$ は、以下の式のとおりICLK周波数f (MHz)に依存します  
 (ICLK/PCLKA : PCLKB/PCLKC/PCLKD : BCLK : BCLK端子 = 2 : 1 : 2 : 1 @EXTAL = 12 MHz)。  
 • Dバージョン  
 $I_{CC\ max} = 0.38 \times f + 14$  (高速動作モード、最大動作時)  
 $I_{CC\ typ} = 0.18 \times f + 4$  (高速動作モード、通常動作時)  
 $I_{CC\ typ} = 0.1 \times f + 1.5$  (ICLK 1MHz max) (低速動作モード1時)  
 $I_{CC\ max} = 0.2 \times f + 14$  (スリープモード時)  
 • Gバージョン  
 $I_{CC\ max} = 0.44 \times f + 20$  (高速動作モード、最大動作時)  
 $I_{CC\ typ} = 0.18 \times f + 4$  (高速動作モード、通常動作時)  
 $I_{CC\ typ} = 0.1 \times f + 1.5$  (ICLK 1MHz max) (低速動作モード1時)  
 $I_{CC\ max} = 0.27 \times f + 20$  (スリープモード時)  
 注4. 周辺機能クロックの供給/停止は、モジュールストップコントロールレジスタA~Dのビット設定でのみ制御しています。  
 注5. 周辺機能クロック停止時の各クロック周波数は、ICLK = 120 MHz、PCLKA = PCLKB = PCLKC = PCLKD = FCLK = BCLK = BCLK端子 = 3.75 MHz (64分周)に設定しています。  
 注6. 低消費電力機能無効時は、DEEPCUT[1:0]ビット=01b。  
 注7. 低消費電力機能有効時は、DEEPCUT[1:0]ビット=11b。  
 注8. コードフラッシュメモリでのプログラム実行中に、コードフラッシュメモリ(プログラム領域とリード領域のアドレス範囲の組み合わせに制限あり)、またはデータフラッシュメモリをプログラム/イレーズ実行した場合の増加分です。  
 注9. 参考値。

表2.8 DC特性(4)

条件 :  $V_{CC} = AV_{CC0} = AV_{CC1} = V_{CC\_USB} = 2.7 \sim 3.6V$ ,  $2.7V \leq V_{REFH0} \leq AV_{CC0}$ ,  
 $V_{SS} = AV_{SS0} = AV_{SS1} = V_{REFL0} = V_{SS\_USB} = 0V$ ,  
 $T_a = T_{opr}$

| 項目                         | 記号          | Dバージョン  |               |       | Gバージョン |     |         | 単位              | 測定条件            |                  |           |
|----------------------------|-------------|---|---------------|-------|--------|-----|---------|-----------------|-----------------|------------------|-----------|
|                            |             | min   | typ           | max   | min    | typ | max     |                 |                 |                  |           |
| アナログ電源電流<br>(注1)           | $AI_{CC}$   | 12ビットA/D変換中(ユニット0)                                | —             | 0.8   | 1      | —   | 0.8     | 1               | mA              | IAVCC0_AD        |           |
|                            |             | 12ビットA/D変換中(ユニット0)<br>+チャンネル専用サンプル&<br>ホールド(3ch分) | —             | 1.7   | 2.5    | —   | 1.7     | 2.5             |                 | IAVCC0_AD + SH   |           |
|                            |             | 12ビットA/D変換中(ユニット1)                                | —             | 0.6   | 1      | —   | 0.6     | 1               |                 | IAVCC1_AD        |           |
|                            |             | 12ビットA/D変換中(ユニット1)<br>+温度センサ                      | —             | 0.7   | 1.1    | —   | 0.7     | 1.1             |                 | IAVCC1_AD + TEMP |           |
|                            |             | D/A変換中<br>(1ユニット<br>当り)                           | バッファなし<br>出力  | —     | 0.25   | 0.4 | —       | 0.25            |                 | 0.4              | IAVCC1_DA |
|                            |             |   | バッファ出力        | —     | 0.75   | 1.1 | —       | 0.75            |                 | 1.1              | IAVCC1_DA |
|                            |             | A/D、D/A、温度センサ変換待機時(全ユニット)                         | —             | 0.9   | 1.4    | —   | 0.9     | 1.4             | IAVCC0 + IAVCC1 |                  |           |
| A/D、D/A、温度センサスタンバイ時(全ユニット) | —           | 1.4   | 6.7           | —     | 1.4    | 9.0 | $\mu A$ | IAVCC0 + IAVCC1 |                 |                  |           |
| リファレンス電源電流                 | $AI_{REFH}$ | 12ビットA/D変換中(ユニット0)                                | —             | 38    | 60     | —   | 38      | 60              | $\mu A$         | IVREFH0          |           |
|                            |             | 12ビットA/D変換待機時<br>(ユニット0)                          | —             | 0.07  | 0.5    | —   | 0.07    | 0.6             |                 | IVREFH0          |           |
|                            |             | 12ビットA/Dモジュールストップ時(ユニット0)                         | —             | 0.07  | 0.4    | —   | 0.07    | 0.5             |                 | IVREFH0          |           |
| USB動作電流                    | ロースピード      | USB0  | $I_{CCUSBLS}$ | —     | 3.7    | 6.5 | —       | 3.7             | 6.5             | mA               | VCC_USB   |
|                            | フルスピード      | USB0  | $I_{CCUSBFS}$ | —     | 4.2    | 10  | —       | 4.2             | 10              | mA               | VCC_USB   |
| RAM保持電圧                    | $V_{RAM}$   | 2.7   | —             | —     | 2.7    | —   | —       | —               | V               |                  |           |
| VCC立ち上がり勾配                 | $SrVCC$     | 8.4   | —             | 20000 | 8.4    | —   | 20000   | —               | $\mu s/V$       |                  |           |
| VCC立ち下がり勾配(注2)             | $SfVCC$     | 8.4   | —             | —     | 8.4    | —   | —       | —               | $\mu s/V$       |                  |           |

- 注1. 12ビットA/Dコンバータ(ユニット1)、D/Aコンバータの測定値には、リファレンス電流の値も含んでいます。  
 注2.  $V_{BATT}$ を使用する場合に適用される規格です。

表2.9 出力許容電流

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
T<sub>a</sub> = T<sub>opr</sub>

| 項目                            |           | 記号                | min              | typ | max | 単位   |    |
|-------------------------------|-----------|-------------------|------------------|-----|-----|------|----|
| Lowレベル出力許容電流<br>(1端子あたりの平均値)  | 全出力端子(注1) | 通常駆動              | I <sub>OL</sub>  | —   | —   | 2.0  | mA |
|                               | 全出力端子(注2) | 高駆動               |                  | —   | —   | 3.8  |    |
|                               | 全出力端子(注3) | 高速インタフェース<br>用高駆動 |                  | —   | —   | 7.5  |    |
| Lowレベル出力許容電流<br>(1端子あたりの最大値)  | 全出力端子(注1) | 通常駆動              | I <sub>OL</sub>  | —   | —   | 4.0  | mA |
|                               | 全出力端子(注2) | 高駆動               |                  | —   | —   | 7.6  |    |
|                               | 全出力端子(注3) | 高速インタフェース<br>用高駆動 |                  | —   | —   | 15   |    |
| Lowレベル出力許容電流(総和)              | 全出力端子の総和  |                   | ΣI <sub>OL</sub> | —   | —   | 80   | mA |
| Highレベル出力許容電流<br>(1端子あたりの平均値) | 全出力端子(注1) | 通常駆動              | I <sub>OH</sub>  | —   | —   | -2.0 | mA |
|                               | 全出力端子(注2) | 高駆動               |                  | —   | —   | -3.8 |    |
|                               | 全出力端子(注3) | 高速インタフェース<br>用高駆動 |                  | —   | —   | -7.5 |    |
| Highレベル出力許容電流<br>(1端子あたりの最大値) | 全出力端子(注1) | 通常駆動              | I <sub>OH</sub>  | —   | —   | -4.0 | mA |
|                               | 全出力端子(注2) | 高駆動               |                  | —   | —   | -7.6 |    |
|                               | 全出力端子(注3) | 高速インタフェース<br>用高駆動 |                  | —   | —   | -15  |    |
| Highレベル出力許容電流(総和)             | 全出力端子の総和  |                   | ΣI <sub>OH</sub> | —   | —   | -80  | mA |

【使用上の注意】LSIの信頼性を確保するため、出力電流値は表2.9の値を超えないようにしてください。

注1. 通常駆動が選択できる端子で通常駆動を設定した場合の値

注2. 通常駆動が選択できる端子で高駆動を設定した場合、あるいは高駆動固定の端子の値

注3. 高速インタフェース用高駆動設定ができる端子で、高速インタフェース用高駆動設定をした場合の値

表2.10 熱抵抗値(参考値)

| 項目  | パッケージ                    | 記号              | max  | 単位   | 測定条件                      |
|-----|--------------------------|-----------------|------|------|---------------------------|
| 熱抵抗 | 176ピンLFQFP(PLQP0176KB-A) | θ <sub>ja</sub> | 48.0 | °C/W | JESD51-2および<br>JESD51-7準拠 |
|     | 144ピンLFQFP(PLQP0144KA-B) |                 | 50.9 |      |                           |
|     | 100ピンLFQFP(PLQP0100KB-B) |                 | 52.5 |      |                           |
|     | 64ピンLFQFP(PLQP0064KB-C)  |                 | 53.7 |      |                           |
|     | 177ピンTFLGA(PTLG0177KA-A) |                 | 36.3 |      |                           |
|     | 176ピンLFBGA(PLBG0176GA-A) |                 | 35.4 |      |                           |
|     | 145ピンTFLGA(PTLG0145KA-A) |                 | 34.6 |      |                           |
|     | 100ピンTFLGA(PTLG0100JA-A) |                 | 34.1 |      |                           |
|     | 64ピンTFBGA(PTBG0064KB-A)  |                 | 35.3 |      |                           |
|     | 176ピンLFQFP(PLQP0176KB-A) | ψ <sub>jt</sub> | 1.0  | °C/W | JESD51-2および<br>JESD51-7準拠 |
|     | 144ピンLFQFP(PLQP0144KA-B) |                 | 1.5  |      |                           |
|     | 100ピンLFQFP(PLQP0100KB-B) |                 | 1.5  |      |                           |
|     | 64ピンLFQFP(PLQP0064KB-C)  |                 | 1.5  |      |                           |
|     | 177ピンTFLGA(PTLG0177KA-A) |                 | 0.3  |      |                           |
|     | 176ピンLFBGA(PLBG0176GA-A) |                 | 0.3  |      |                           |
|     | 145ピンTFLGA(PTLG0145KA-A) |                 | 0.4  |      |                           |
|     | 100ピンTFLGA(PTLG0100JA-A) |                 | 0.4  |      |                           |
|     | 64ピンTFBGA(PTBG0064KB-A)  |                 | 0.5  |      |                           |
|     |                          |                 |      |      | JESD51-2および<br>JESD51-9準拠 |

注. 数値は4層の実装ボードを想定した参考値です。熱抵抗は実装ボードの層数やサイズなどの環境に依存しますので、環境の詳細については、JEDEC規格を参照してください。

## 2.4 AC 特性

表 2.11 動作周波数(高速動作モード)

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V, 2.7V \leq VREFH0 \leq AVCC0,$   
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,$   
 $T_a = T_{opr}$

| 項目    |                     | 記号 | min     | typ | max | 単位  |     |
|-------|---------------------|----|---------|-----|-----|-----|-----|
| 動作周波数 | システムクロック (ICLK)     | f  | —       | —   | 120 | MHz |     |
|       | 周辺モジュールクロック (PCLKA) |    | —       | —   | 120 |     |     |
|       | 周辺モジュールクロック (PCLKB) |    | —       | —   | 60  |     |     |
|       | 周辺モジュールクロック (PCLKC) |    | —       | —   | 60  |     |     |
|       | 周辺モジュールクロック (PCLKD) |    | —       | —   | 60  |     |     |
|       | FlashIFクロック (FCLK)  |    | — (注1)  | —   | 60  |     |     |
|       | 外部バスクロック (BCLK)     |    | 144ピン以上 | —   | —   |     | 120 |
|       |                     |    | 100ピンのみ | —   | —   |     | 60  |
|       | BCLK端子出力            |    | 144ピン以上 | —   | —   |     | 60  |
|       |                     |    | 100ピンのみ | —   | —   |     | 30  |
|       | SDRAMクロック (SDCLK)   |    | 144ピン以上 | —   | —   |     | 60  |
|       | SDCLK端子出力           |    | 144ピン以上 | —   | —   |     | 60  |

注1. フラッシュメモリの書き換えを行う場合は、FCLKを4MHz以上としてください。

表 2.12 動作周波数(低速動作モード1)

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V, 2.7V \leq VREFH0 \leq AVCC0,$   
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,$   
 $T_a = T_{opr}$

| 項目    |                          | 記号 | min     | typ | max | 単位  |   |
|-------|--------------------------|----|---------|-----|-----|-----|---|
| 動作周波数 | システムクロック (ICLK)          | f  | —       | —   | 1   | MHz |   |
|       | 周辺モジュールクロック (PCLKA)      |    | —       | —   | 1   |     |   |
|       | 周辺モジュールクロック (PCLKB)      |    | —       | —   | 1   |     |   |
|       | 周辺モジュールクロック (PCLKC) (注1) |    | —       | —   | 1   |     |   |
|       | 周辺モジュールクロック (PCLKD) (注1) |    | —       | —   | 1   |     |   |
|       | FlashIFクロック (FCLK)       |    | —       | —   | 1   |     |   |
|       | 外部バスクロック (BCLK)          |    | 144ピン以上 | —   | —   |     | 1 |
|       |                          |    | 100ピンのみ | —   | —   |     | 1 |
|       | BCLK端子出力                 |    | 144ピン以上 | —   | —   |     | 1 |
|       |                          |    | 100ピンのみ | —   | —   |     | 1 |
|       | SDRAMクロック (SDCLK)        |    | 144ピン以上 | —   | —   |     | 1 |
|       | SDCLK端子出力                |    | 144ピン以上 | —   | —   |     | 1 |

注1. 12ビットA/Dコンバータを使用する場合、1MHz以上の設定が必要です。

表 2.13 動作周波数(低速動作モード2)

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ , $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ , $T_a = T_{opr}$ 

| 項目    |                          | 記号 | min     | typ | max | 単位  |     |
|-------|--------------------------|----|---------|-----|-----|-----|-----|
| 動作周波数 | システムクロック (ICLK)          | f  | 32      | —   | 264 | kHz |     |
|       | 周辺モジュールクロック (PCLKA)      |    | —       | —   | 264 |     |     |
|       | 周辺モジュールクロック (PCLKB)      |    | —       | —   | 264 |     |     |
|       | 周辺モジュールクロック (PCLKC) (注1) |    | —       | —   | 264 |     |     |
|       | 周辺モジュールクロック (PCLKD) (注1) |    | —       | —   | 264 |     |     |
|       | FlashIFクロック (FCLK)       |    | 32      | —   | 264 |     |     |
|       | 外部バスクロック (BCLK)          |    | 144ピン以上 | —   | —   |     | 264 |
|       |                          |    | 100ピンのみ | —   | —   |     | 264 |
|       | BCLK端子出力                 |    | 144ピン以上 | —   | —   |     | 264 |
|       |                          |    | 100ピンのみ | —   | —   |     | 264 |
|       | SDRAMクロック (SDCLK)        |    | 144ピン以上 | —   | —   |     | 264 |
|       | SDCLK端子出力                |    | 144ピン以上 | —   | —   |     | 264 |

注1. 12ビットA/Dコンバータは使用できません。

### 2.4.1 リセットタイミング

表2.14 リセットタイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 T<sub>a</sub> = T<sub>opr</sub>

| 項目   |  | 記号                 | min | typ | max | 単位                | 測定条件 |
|--|--|--------------------|-----|-----|-----|-------------------|------|
| RES#パルス幅   | 電源投入時  | t <sub>RESWP</sub> | 1   | —   | —   | ms                | 図2.1 |
|  | ディープソフトウェアスタンバイモード   | t <sub>RESWD</sub> | 0.6 | —   | —   | ms                | 図2.2 |
|  | ソフトウェアスタンバイモード、<br>低速動作モード2                                      | t <sub>RESWS</sub> | 0.3 | —   | —   | ms                |      |
|  | コードフラッシュメモリのプログラム/イレーズ中、<br>データフラッシュメモリのプログラム/イレーズ/<br>ブランクチェック中 | t <sub>RESWF</sub> | 200 | —   | —   | μs                |      |
|  | 上記以外   | t <sub>RESW</sub>  | 200 | —   | —   | μs                |      |
| RES#解除後待機時間  |  | t <sub>RESWT</sub> | 54  | —   | 55  | t <sub>Lcyc</sub> | 図2.1 |
| 内部リセット時間<br>(独立ウォッチドッグタイマリセット、ウォッチドッグタイマリセット、ソフトウェアリセット) |  | t <sub>RESW2</sub> | 100 | —   | 108 | t <sub>Lcyc</sub> |      |

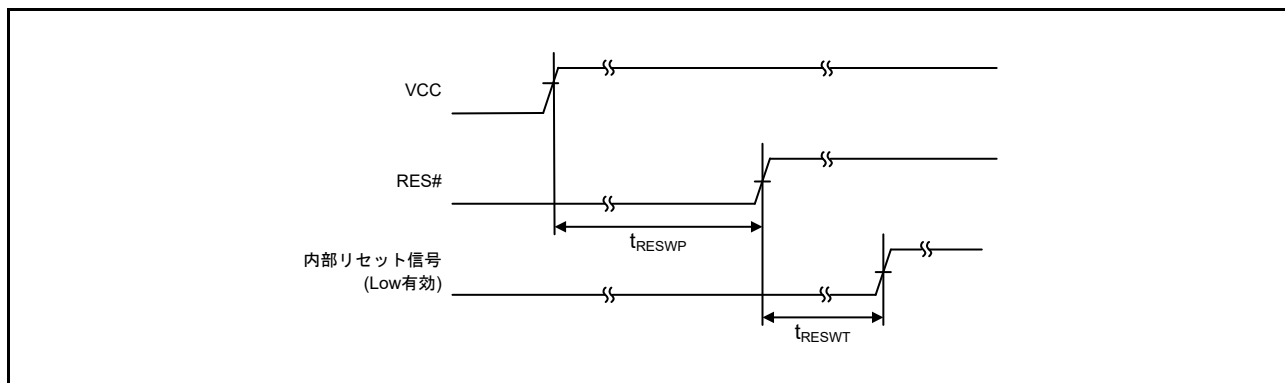


図 2.1 電源投入時リセット入力タイミング

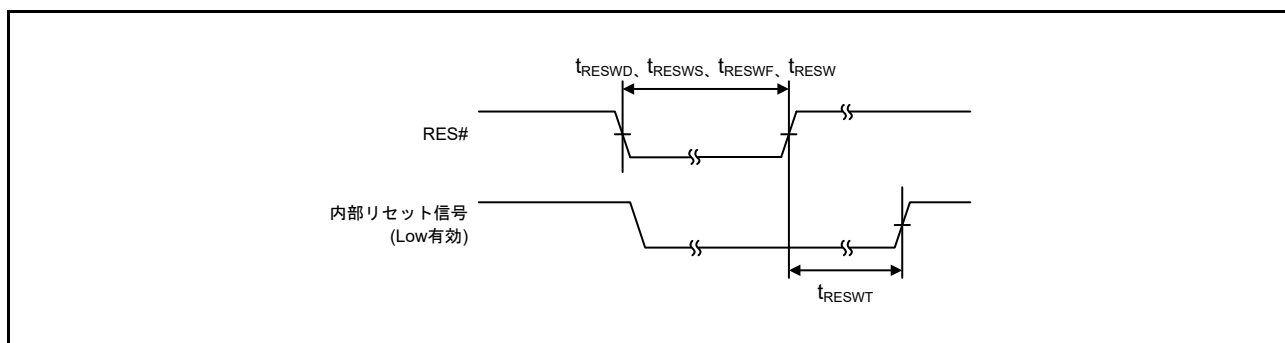


図 2.2 リセット入力タイミング



### 2.4.2 クロックタイミング

表2.15 BCLK端子出力、SDCLK端子出カクロックタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V, 2.7V \leq VREFH0 \leq AVCC0,$   
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,$   
 $T_a = T_{opr}$

| 項目                | 記号         | min     | typ      | max | 単位 | 測定条件 |      |    |
|-------------------|------------|---------|----------|-----|----|------|------|----|
| BCLK端子出力サイクル時間    | $t_{Bcyc}$ | 144ピン以上 | 16.6     | —   | —  | ns   | 図2.3 |    |
|                   |            | 100ピン   | 33.2     | —   | —  |      |      |    |
| BCLK端子出力Highパルス幅  | $t_{CH}$   | 3.3     | —        | —   | ns |      |      |    |
| BCLK端子出力Lowパルス幅   | $t_{CL}$   | 3.3     | —        | —   | ns |      |      |    |
| BCLK端子出力立ち上がり時間   | $t_{Cr}$   | —       | —        | 5   | ns |      |      |    |
| BCLK端子出力立ち下がり時間   | $t_{Cf}$   | —       | —        | 5   | ns |      |      |    |
| SDCLK端子出力サイクル時間   | $t_{Bcyc}$ | 144ピン以上 | 16.6     | —   | —  | ns   |      |    |
| SDCLK端子出力Highパルス幅 |            |         | $t_{CH}$ | 3.3 | —  | —    |      | ns |
| SDCLK端子出力Lowパルス幅  |            |         | $t_{CL}$ | 3.3 | —  | —    |      | ns |
| SDCLK端子出力立ち上がり時間  |            |         | $t_{Cr}$ | —   | —  | 5    |      | ns |
| SDCLK端子出力立ち下がり時間  |            |         | $t_{Cf}$ | —   | —  | 5    | ns   |    |

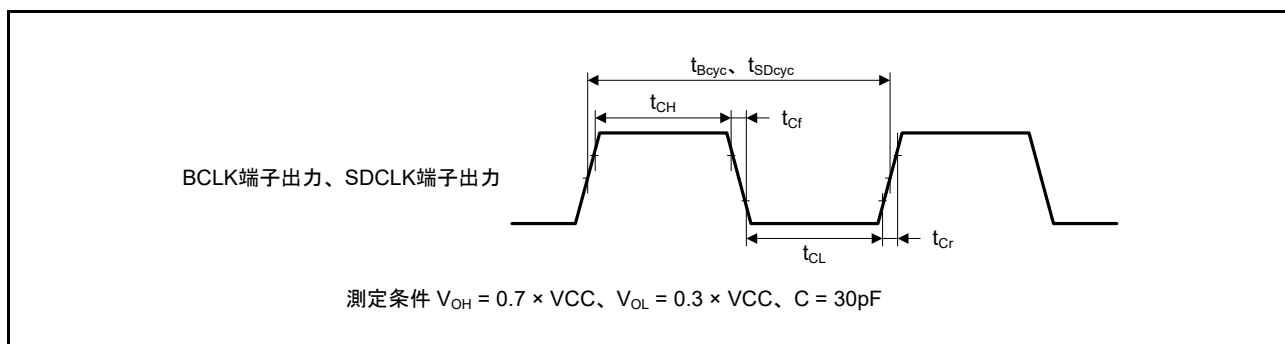


図 2.3 BCLK 端子出力、SDCLK 端子出力タイミング

表2.16 EXTALクロックタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目                    | 記号           | min   | typ | max | 単位  | 測定条件 |
|-----------------------|--------------|-------|-----|-----|-----|------|
| EXTAL外部クロック入力サイクル時間   | $t_{EXcyc}$  | 41.66 | —   | —   | ns  | 図2.4 |
| EXTAL外部クロック入力周波数      | $f_{EXMAIN}$ | —     | —   | 24  | MHz |      |
| EXTAL外部クロック入力Highパルス幅 | $t_{EXH}$    | 15.83 | —   | —   | ns  |      |
| EXTAL外部クロック入力Lowパルス幅  | $t_{EXL}$    | 15.83 | —   | —   | ns  |      |
| EXTAL外部クロック立ち上がり時間    | $t_{EXr}$    | —     | —   | 5   | ns  |      |
| EXTAL外部クロック立ち下がり時間    | $t_{EXf}$    | —     | —   | 5   | ns  |      |

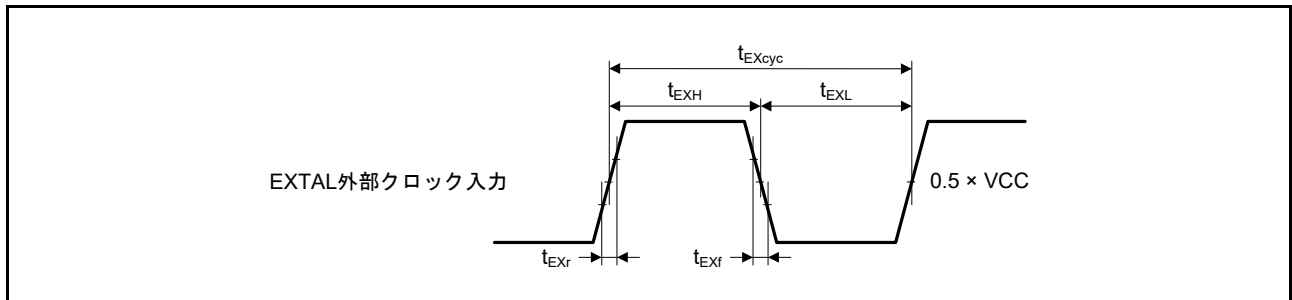


図 2.4 EXTAL 外部クロック入力タイミング

表2.17 メインクロックタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目                  | 記号              | min | typ | max       | 単位  | 測定条件 |
|---------------------|-----------------|-----|-----|-----------|-----|------|
| メインクロック発振器発振周波数     | $f_{MAIN}$      | 8   | —   | 24        | MHz | 図2.5 |
| メインクロック発振安定時間(水晶)   | $t_{MAINOSC}$   | —   | —   | —<br>(注1) | ms  |      |
| メインクロック発振安定待機時間(水晶) | $t_{MAINOSCWT}$ | —   | —   | —<br>(注2) | ms  |      |

注1. メインクロックを使用する場合は、発振子メーカーに発振評価を依頼してください。発振安定時間については、発振子メーカーの評価結果を参照してください。

注2. メインクロック発振安定待機時間は、MOSCWTCR.MSTS[7:0]ビットで選択したサイクル数に応じて、次式で算出されます。

$$t_{MAINOSCWT} = [(MSTS[7:0] \text{ビット} \times 32) + 10] / f_{Loco}$$

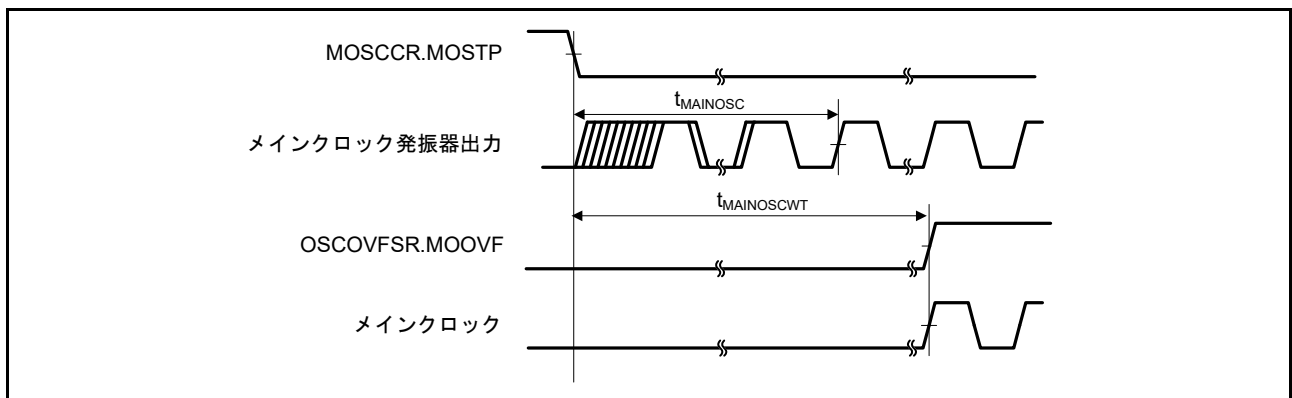


図 2.5 メインクロック発振開始タイミング

表2.18 LOCO, IWDT専用低速クロックタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目                   | 記号            | min  | typ  | max  | 単位      | 測定条件 |
|----------------------|---------------|------|------|------|---------|------|
| LOCOクロックサイクル時間       | $t_{Lcyc}$    | 3.78 | 4.16 | 4.63 | $\mu s$ |      |
| LOCOクロック発振周波数        | $f_{LOCO}$    | 216  | 240  | 264  | kHz     |      |
| LOCOクロック発振安定待機時間     | $t_{LOCOWT}$  | —    | —    | 44   | $\mu s$ | 図2.6 |
| IWDT専用低速クロックサイクル時間   | $t_{lLcyc}$   | 7.57 | 8.33 | 9.26 | $\mu s$ |      |
| IWDT専用低速クロック発振周波数    | $f_{lLOCO}$   | 108  | 120  | 132  | kHz     |      |
| IWDT専用低速クロック発振安定待機時間 | $t_{lLOCOWT}$ | —    | 142  | 190  | $\mu s$ | 図2.7 |

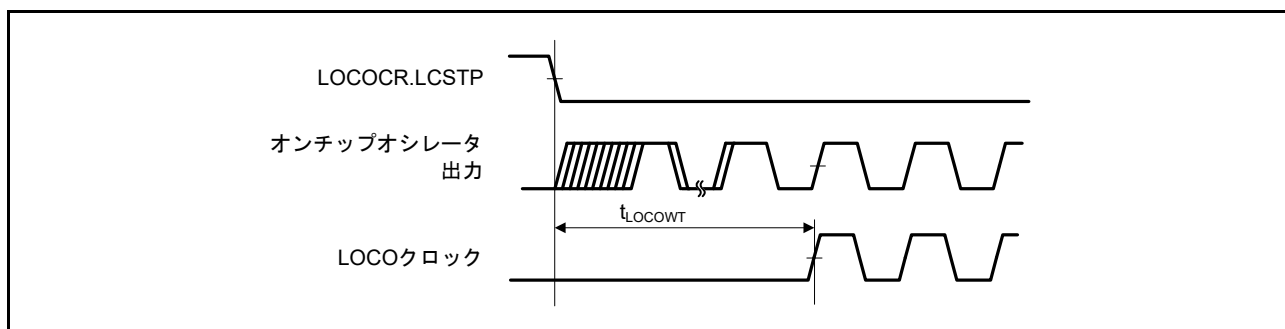


図 2.6 LOCO クロック発振開始タイミング

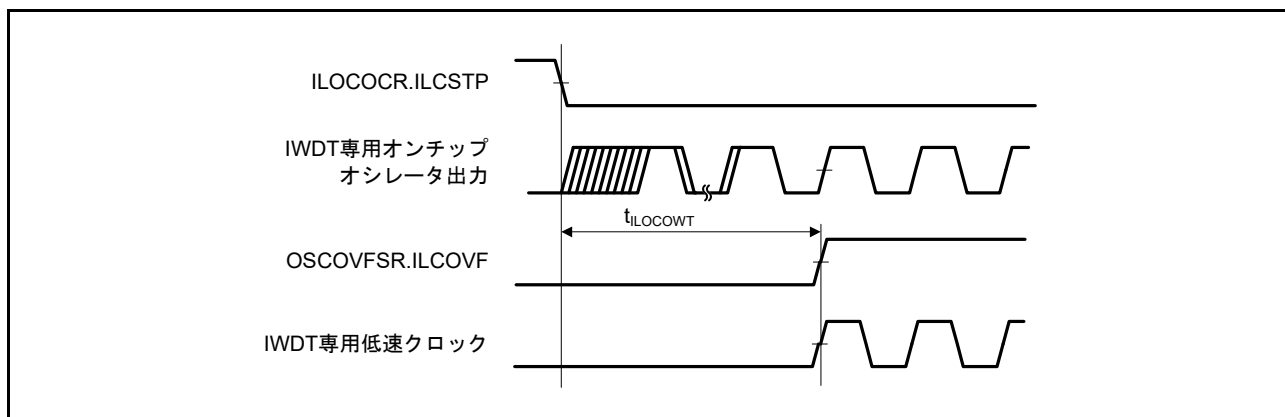


図 2.7 IWDT 専用低速クロック発振開始タイミング

表2.19 HOCOクロックタイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 T<sub>a</sub> = T<sub>opr</sub>

| 項目               | 記号                  | min   | typ | max   | 単位  | 測定条件                           |
|------------------|---------------------|-------|-----|-------|-----|--------------------------------|
| HOCOクロック発振周波数    | f <sub>HOCO</sub>   | 15.61 | 16  | 16.39 | MHz | -20°C ≤ T <sub>a</sub>         |
|                  |                     | 17.56 | 18  | 18.44 |     |                                |
|                  |                     | 19.52 | 20  | 20.48 |     |                                |
|                  |                     | 15.52 | 16  | 16.48 |     | -40°C ≤ T <sub>a</sub> < -20°C |
|                  |                     | 17.46 | 18  | 18.54 |     |                                |
|                  |                     | 19.4  | 20  | 20.6  |     |                                |
| HOCOクロック発振安定待機時間 | t <sub>HOCOWT</sub> | —     | 105 | 149   | μs  | 図2.8                           |
| HOCOクロック電源安定時間   | t <sub>HOCOP</sub>  | —     | —   | 150   | μs  | 図2.9                           |

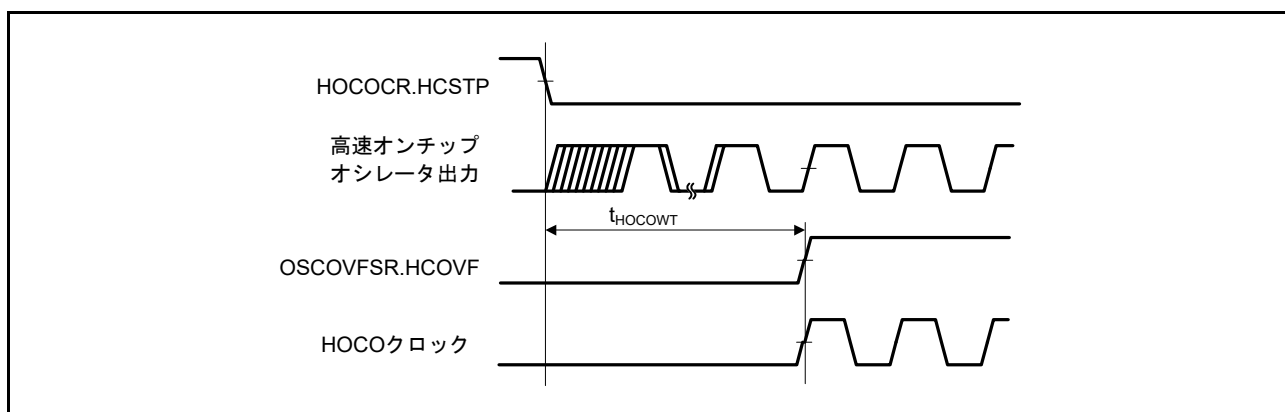


図 2.8 HOCO クロック発振開始タイミング (HOCOCR.HCSTP 設定による発振開始)

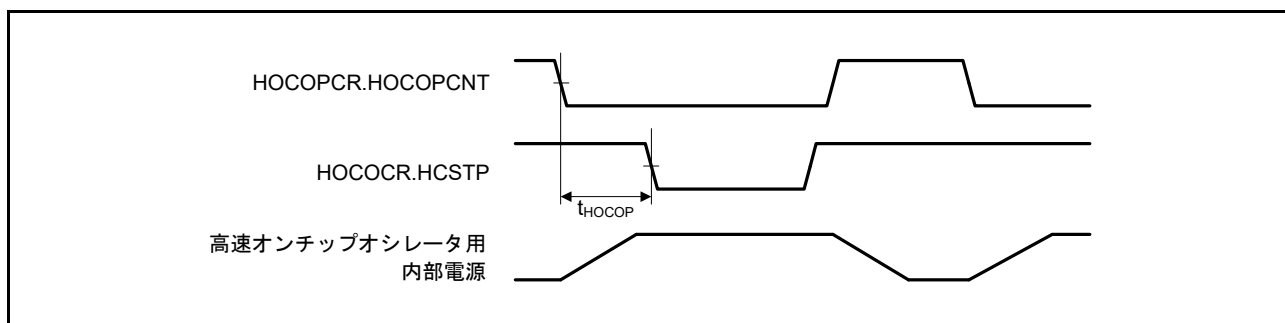


図 2.9 高速オンチップオシレータ電源制御タイミング

表2.20 PLLクロックタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目              | 記号          | min | typ | max | 単位      | 測定条件  |
|-----------------|-------------|-----|-----|-----|---------|-------|
| PLLクロック発振周波数    | $f_{PLL}$   | 120 | —   | 240 | MHz     |       |
| PLLクロック発振安定待機時間 | $t_{PLLWT}$ | —   | 259 | 320 | $\mu s$ | 図2.10 |

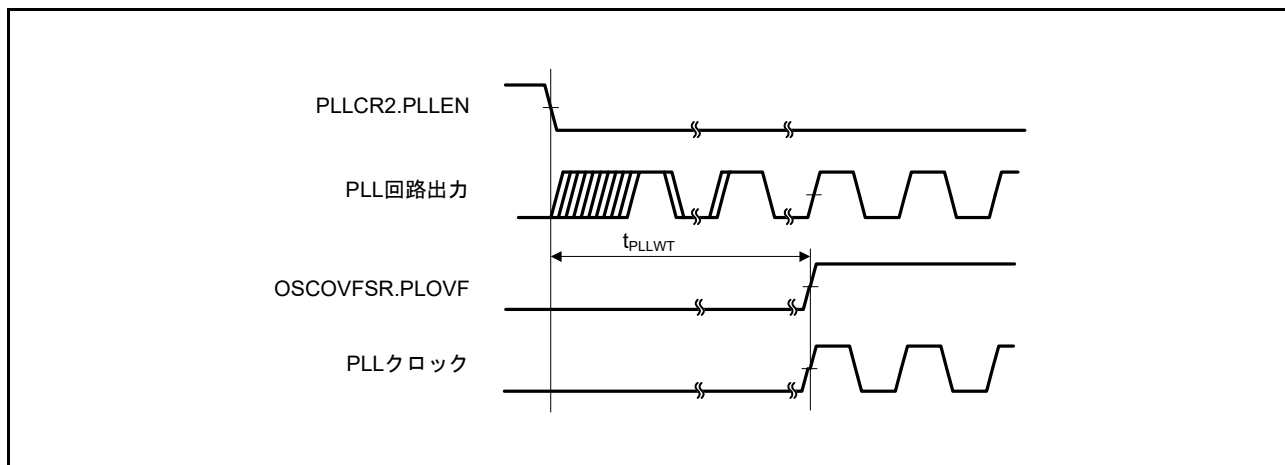


図 2.10 PLL クロック発振開始タイミング

表2.21 サブクロックタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $V_{BATT} = 1.62 \sim 3.6V$ 、 $T_a = T_{opr}$

| 項目             | 記号             | min | typ    | max  | 単位  | 測定条件  |
|----------------|----------------|-----|--------|------|-----|-------|
| サブクロック発振器発振周波数 | $f_{SUB}$      | —   | 32.768 | —    | kHz |       |
| サブクロック発振安定時間   | $t_{SUBOSC}$   | —   | —      | (注1) | s   | 図2.11 |
| サブクロック発振安定待機時間 | $t_{SUBOSCWT}$ | —   | —      | (注2) | s   |       |

注1. サブクロックを使用する場合は、発振子メーカーに発振評価を依頼してください。発振安定時間については、発振子メーカーの評価結果を参照してください。

注2. サブクロック発振安定待機時間は、SOSWTCR.SSTS[7:0]ビットで選択したサイクル数に応じて、次式で算出されます。  
 $t_{SUBOSCWT} = [(SSTS[7:0] \text{ビット} \times 16384) + 10] / f_{Loco}$

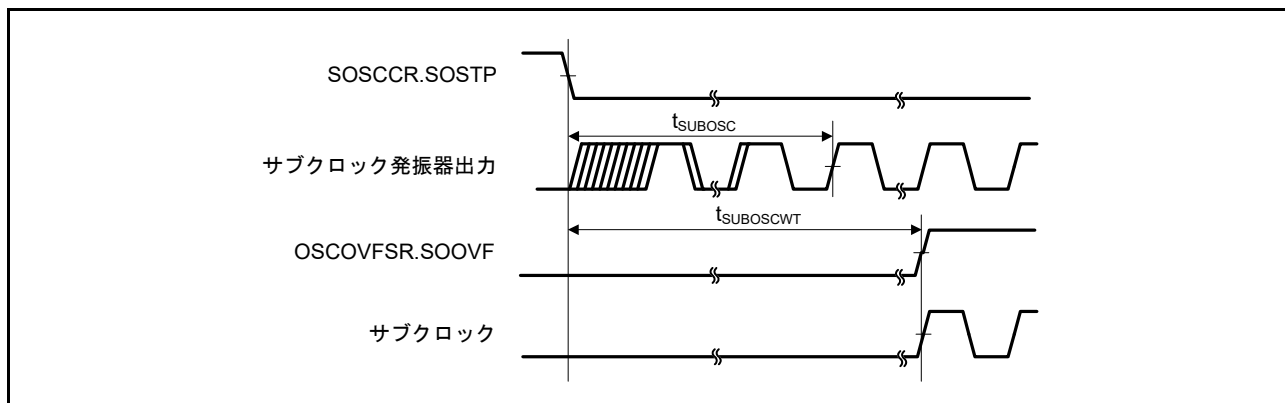


図 2.11 サブクロック発振開始タイミング

2.4.3 低消費電力状態からの復帰タイミング

表 2.22 低消費電力状態からの復帰タイミング(1)

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 T<sub>a</sub> = T<sub>opr</sub>

| 項目                        |                      |                        | 記号                 | min | typ | max  |  | 単位 | 測定条件   |
|---------------------------|----------------------|------------------------|--------------------|-----|-----|--|--|----|--------|
|                           |                      |                        |                    |     |     | t <sub>SBYOSCWT</sub> (注2)                                   | t <sub>SBYSEQ</sub> (注3)                               |    |        |
| ソフトウェアスタンバイモード解除後復帰時間(注1) | メインクロック発振器に水晶振動子を接続  | メインクロック発振器動作           | t <sub>SBYMC</sub> | —   | —   | {(MSTS[7:0]ビット×32) + 76} / 0.216                             | 100 + 7 / f <sub>ICLK</sub> + 2n / f <sub>MAIN</sub>   | μs | 図 2.12 |
|                           |                      | メインクロック発振器、PLL回路動作     | t <sub>SBYPC</sub> |     |     | {(MSTS[7:0]ビット×32) + 138} / 0.216                            | 100 + 7 / f <sub>ICLK</sub> + 2n / f <sub>PLL</sub>    |    |        |
|                           | メインクロック発振器に外部クロックを入力 | メインクロック発振器動作           | t <sub>SBYEX</sub> |     |     | 352  | 100 + 7 / f <sub>ICLK</sub> + 2n / f <sub>EXMAIN</sub> |    |        |
|                           |                      | メインクロック発振器、PLL回路動作     | t <sub>SBYPE</sub> |     |     | 639  | 100 + 7 / f <sub>ICLK</sub> + 2n / f <sub>PLL</sub>    |    |        |
|                           | サブクロック発振器動作          |                        | t <sub>SBYSC</sub> |     |     | {(SSTS[7:0]ビット×16384) + 13} / 0.216 + 10 / f <sub>FCLK</sub> | 100 + 4 / f <sub>ICLK</sub> + 2n / f <sub>SUE</sub>    |    |        |
|                           | 高速オンチップオシレータ動作       | 高速オンチップオシレータ動作         | t <sub>SBYHO</sub> |     |     | 454  | 100 + 7 / f <sub>ICLK</sub> + 2n / f <sub>HOCO</sub>   |    |        |
|                           |                      | 高速オンチップオシレータ動作、PLL回路動作 | t <sub>SBYPH</sub> |     |     | 741  | 100 + 7 / f <sub>ICLK</sub> + 2n / f <sub>PLL</sub>    |    |        |
|                           | 低速オンチップオシレータ動作(注4)   |                        | t <sub>SBYLO</sub> |     |     | 338  | 100 + 7 / f <sub>ICLK</sub> + 2n / f <sub>LOCO</sub>   |    |        |

- 注1. ソフトウェアスタンバイモード解除後復帰時間は、発振安定待機時間(t<sub>SBYOSCWT</sub>)とソフトウェアスタンバイモード解除シーケンサ動作時間(t<sub>SBYSEQ</sub>)の加算値で決まります。
- 注2. ソフトウェアスタンバイモード移行前に複数の発振器が動作している場合、発振安定待機時間はt<sub>SBYOSCWT</sub>の内、最も大きな値が選択されます。
- 注3. nは内部クロックの分周設定の内、最も大きな値が選択されます。
- 注4. 本条件は、f<sub>ICLK</sub>:f<sub>FCLK</sub> = 1:1、2:1、4:1の場合に適用されます。

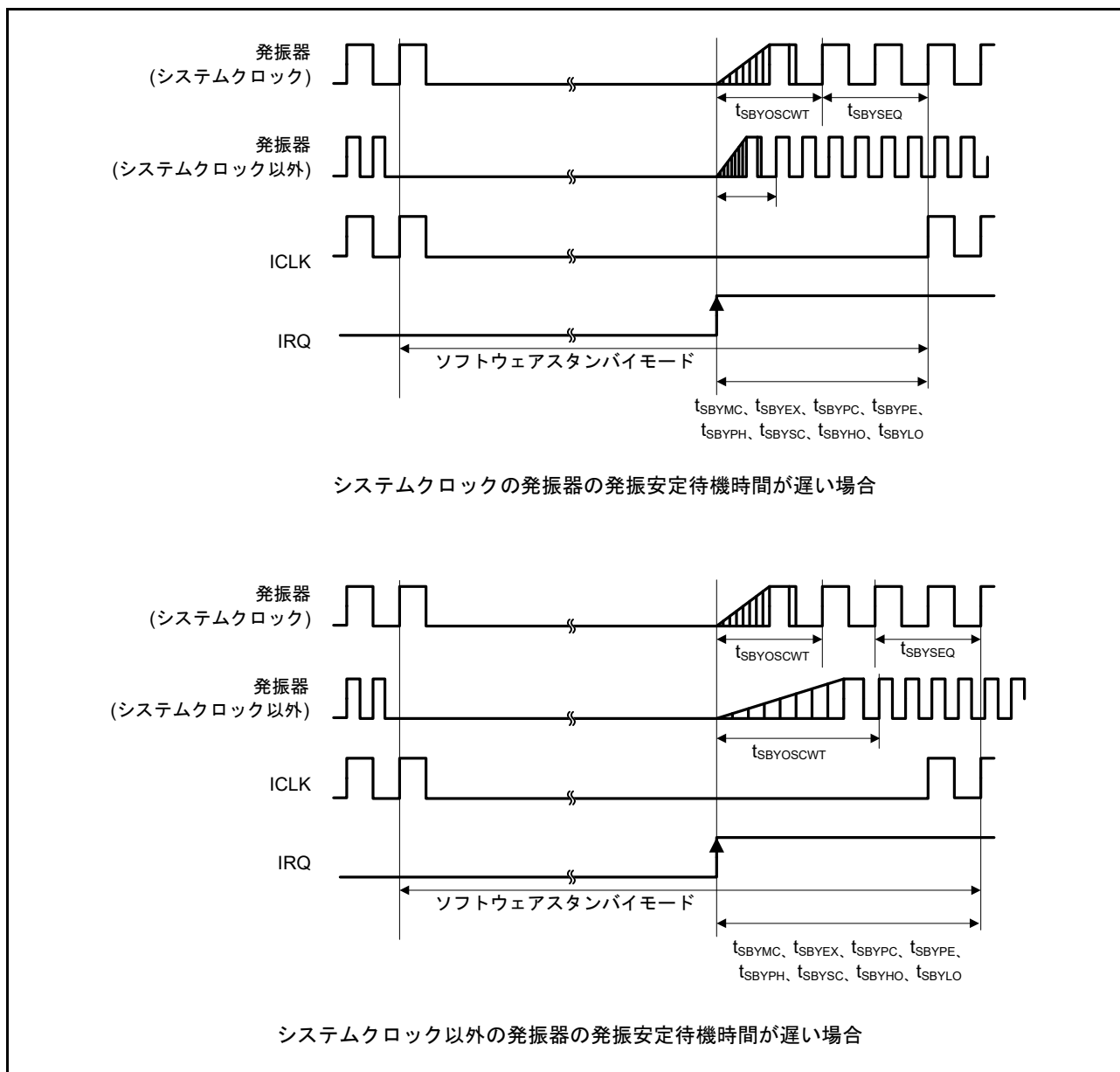


図 2.12 ソフトウェアスタンバイモード解除タイミング

表2.23 低消費電力状態からの復帰タイミング(2)

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目                        | 記号           | min | typ | max | 単位         | 測定条件  |
|---------------------------|--------------|-----|-----|-----|------------|-------|
| ディープソフトウェアスタンバイモード解除後復帰時間 | $t_{DSBY}$   | —   | —   | 0.9 | ms         | 図2.13 |
| ディープソフトウェアスタンバイモード解除後待機時間 | $t_{DSBYWT}$ | 23  | —   | 24  | $t_{Lcyc}$ |       |

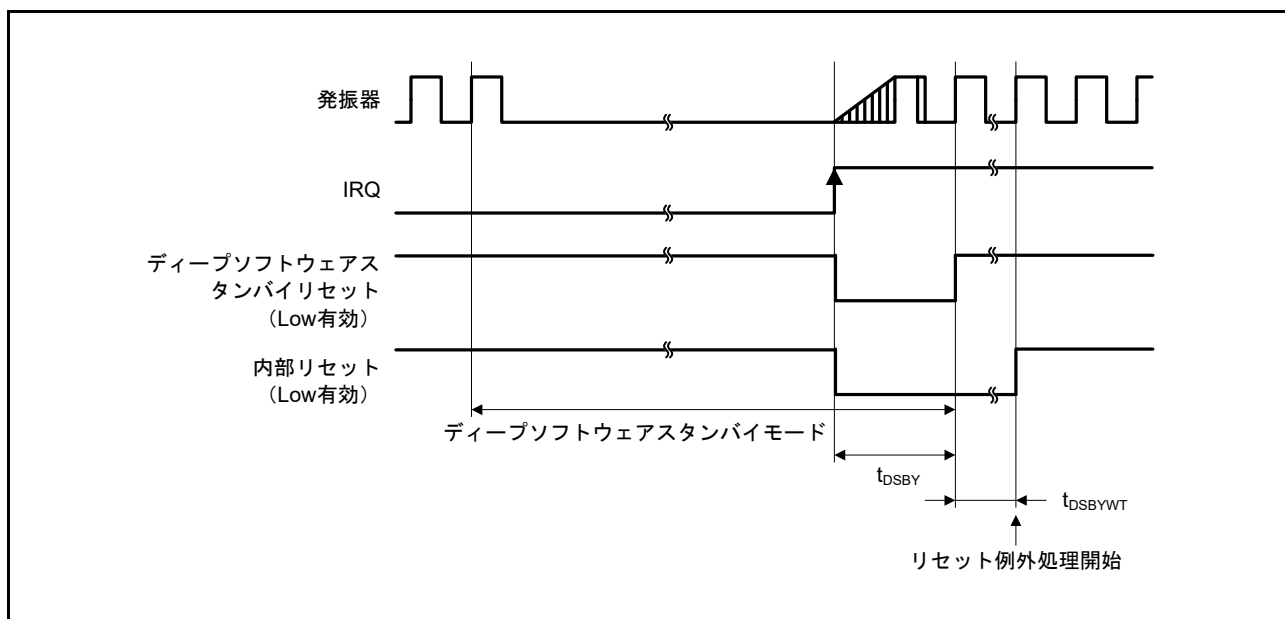


図 2.13 ディープソフトウェアスタンバイモード解除タイミング



## 2.4.4 制御信号タイミング

表2.24 制御信号タイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $PCLKB = 8 \sim 60MHz$ ,  $T_a = T_{opr}$

| 項目      | 記号         | min (注1)             | typ | max | 単位 | 測定条件 (注1)                              |
|---------|------------|----------------------|-----|-----|----|--|
| NMIパルス幅 | $t_{NMIW}$ | 200                  | —   | —   | ns | $2 \times t_{PBcyc} \leq 200ns$ 、図2.14 |
|         |            | $2 \times t_{PBcyc}$ | —   | —   |    | $2 \times t_{PBcyc} > 200ns$ 、図2.14    |
| IRQパルス幅 | $t_{IRQW}$ | 200                  | —   | —   | ns | $2 \times t_{PBcyc} \leq 200ns$ 、図2.15 |
|         |            | $2 \times t_{PBcyc}$ | —   | —   |    | $2 \times t_{PBcyc} > 200ns$ 、図2.15    |

注1.  $t_{PBcyc}$  : PCLKBの周期

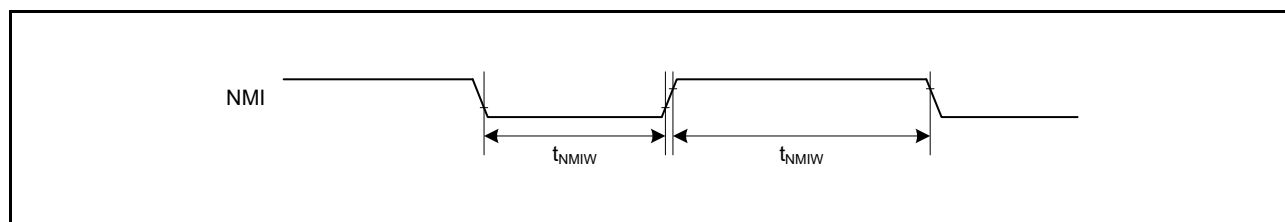


図2.14 NMI 割り込み入力タイミング

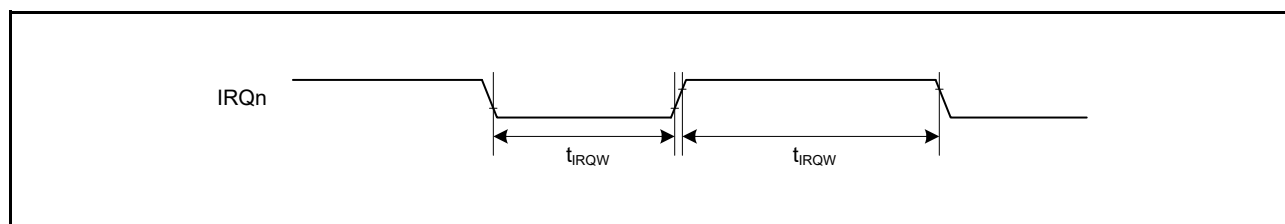


図2.15 IRQ 割り込み入力タイミング

## 2.4.5 バスタイミング

表2.25 バスタイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
ICLK = PCLKA = 8 ~ 120MHz, PCLKB = BCLK = SDCLK = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
駆動能力制御レジスタは高駆動出力を選択時

| 項目                      | 記号                | min  | max  | 単位 | 測定条件        |
|-------------------------|-------------------|------|------|----|-------------|
| アドレス遅延時間                | t <sub>AD</sub>   | —    | 12.5 | ns | 図2.16～図2.21 |
| バイトコントロール遅延時間           | t <sub>BCD</sub>  | —    | 12.5 | ns |             |
| CS#遅延時間                 | t <sub>CSD</sub>  | —    | 12.5 | ns |             |
| ALE遅延時間                 | t <sub>ALED</sub> | —    | 12.5 | ns |             |
| RD#遅延時間                 | t <sub>RSD</sub>  | —    | 12.5 | ns |             |
| リードデータセットアップ時間          | t <sub>RDS</sub>  | 12.5 | —    | ns |             |
| リードデータホールド時間            | t <sub>RDH</sub>  | 0    | —    | ns |             |
| WR#遅延時間                 | t <sub>WRD</sub>  | —    | 12.5 | ns |             |
| ライトデータ遅延時間              | t <sub>WDD</sub>  | —    | 12.5 | ns |             |
| ライトデータホールド時間            | t <sub>WDH</sub>  | 0    | —    | ns |             |
| WAIT#セットアップ時間           | t <sub>WTS</sub>  | 12.5 | —    | ns |             |
| WAIT#ホールド時間             | t <sub>WTH</sub>  | 0    | —    | ns |             |
| アドレス遅延時間2 (SDRAM)       | t <sub>AD2</sub>  | 1    | 12.5 | ns | 図2.23～図2.29 |
| CS#遅延時間2 (SDRAM)        | t <sub>CSD2</sub> | 1    | 12.5 | ns |             |
| DQM遅延時間 (SDRAM)         | t <sub>DQMD</sub> | 1    | 12.5 | ns |             |
| CKE遅延時間 (SDRAM)         | t <sub>CKED</sub> | 1    | 12.5 | ns |             |
| リードデータセットアップ時間2 (SDRAM) | t <sub>RDS2</sub> | 10   | —    | ns |             |
| リードデータホールド時間2 (SDRAM)   | t <sub>RDH2</sub> | 0    | —    | ns |             |
| ライトデータ遅延時間2 (SDRAM)     | t <sub>WDD2</sub> | —    | 12.5 | ns |             |
| ライトデータホールド時間2 (SDRAM)   | t <sub>WDH2</sub> | 1    | —    | ns |             |
| WE#遅延時間 (SDRAM)         | t <sub>WED</sub>  | 1    | 12.5 | ns |             |
| RAS#遅延時間 (SDRAM)        | t <sub>RASD</sub> | 1    | 12.5 | ns |             |
| CAS#遅延時間 (SDRAM)        | t <sub>CASD</sub> | 1    | 12.5 | ns |             |

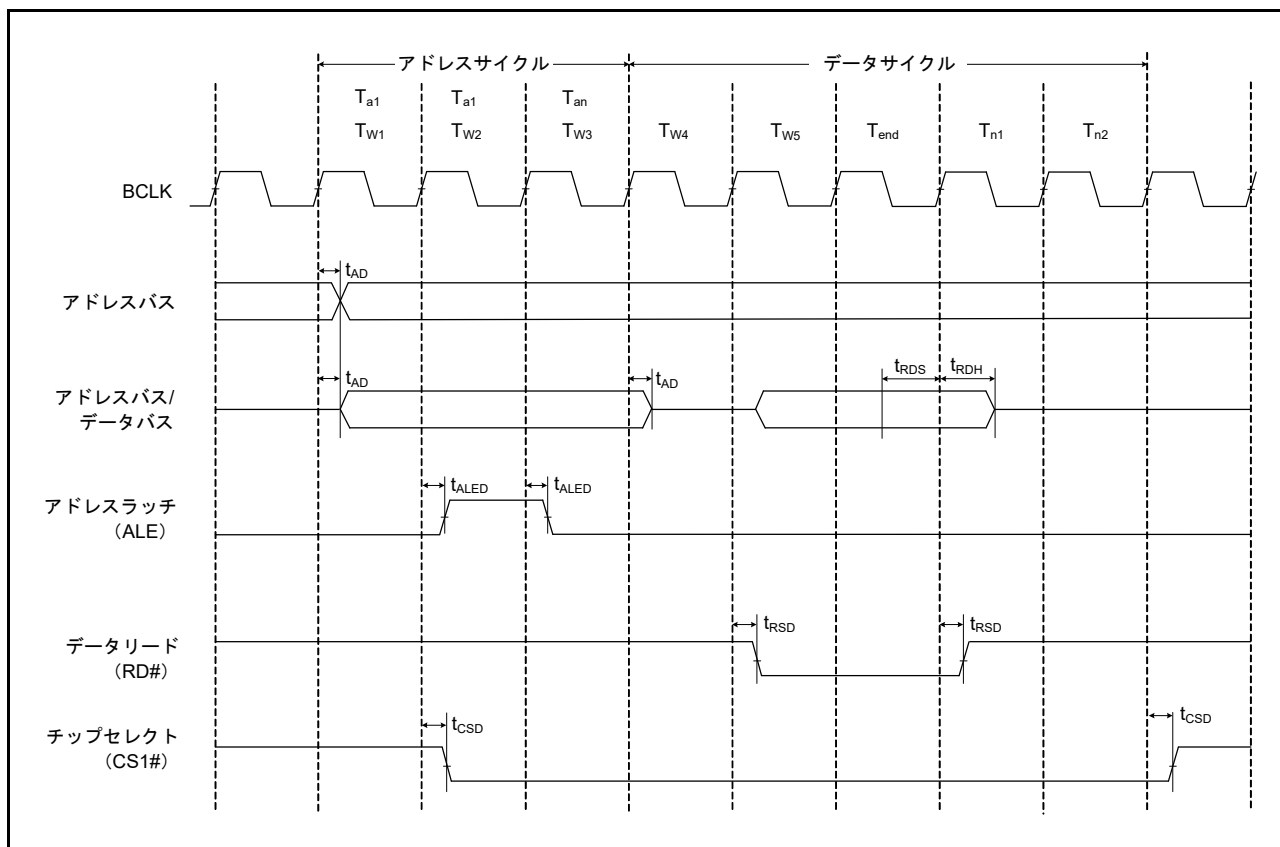


図 2.16 アドレス/データマルチプレクスバスのリードアクセスタイミング

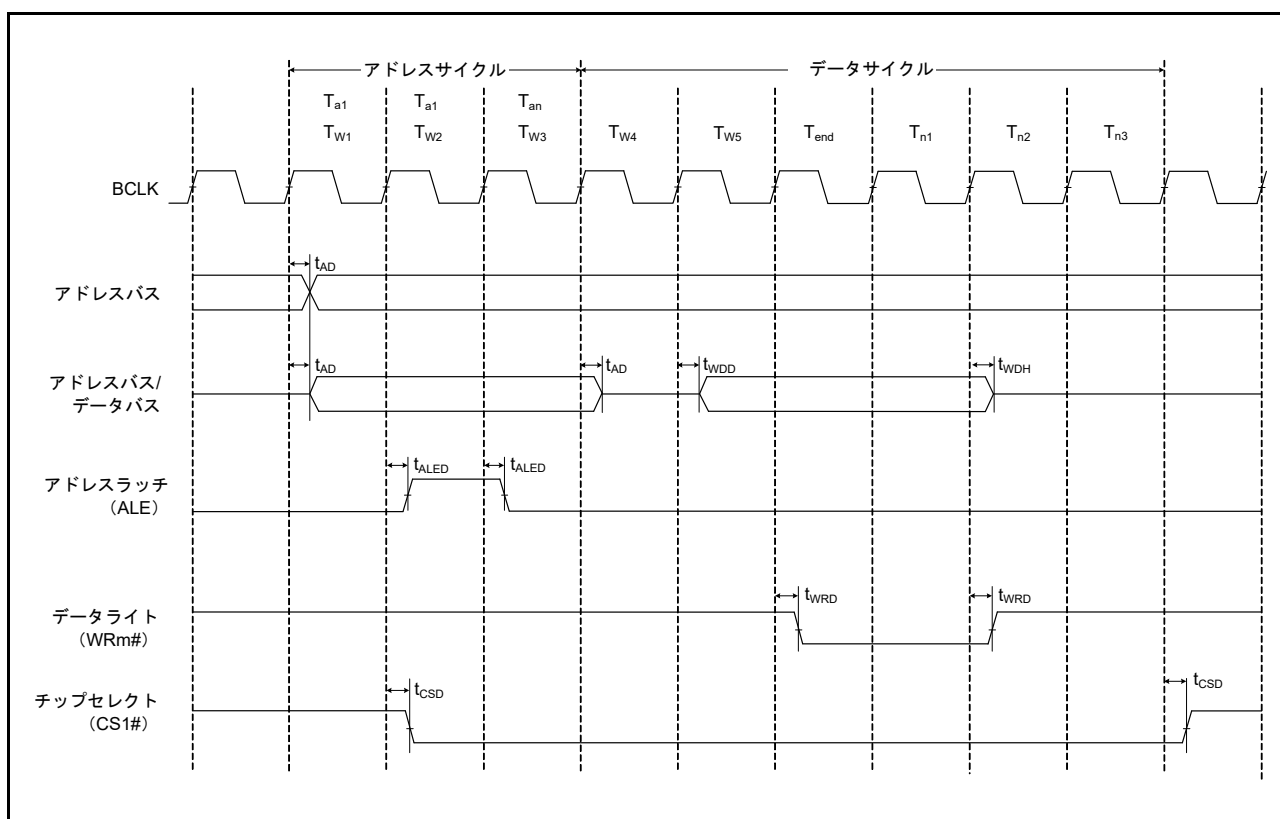


図 2.17 アドレス/データマルチプレクスバスのライトアクセスタイミング

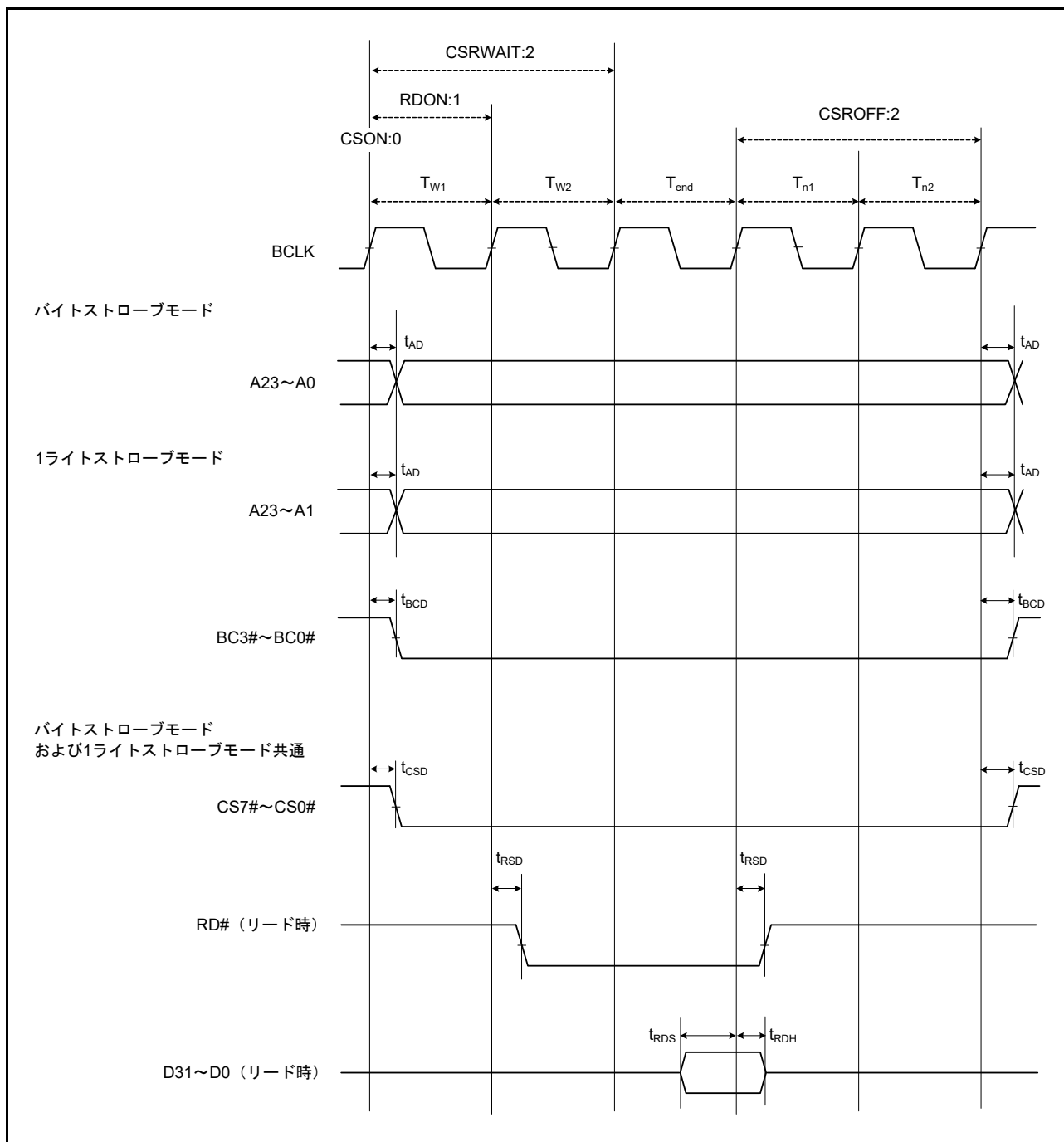


図 2.18 外部バスタイミング / ノーマルリードサイクル (バスクロック同期)

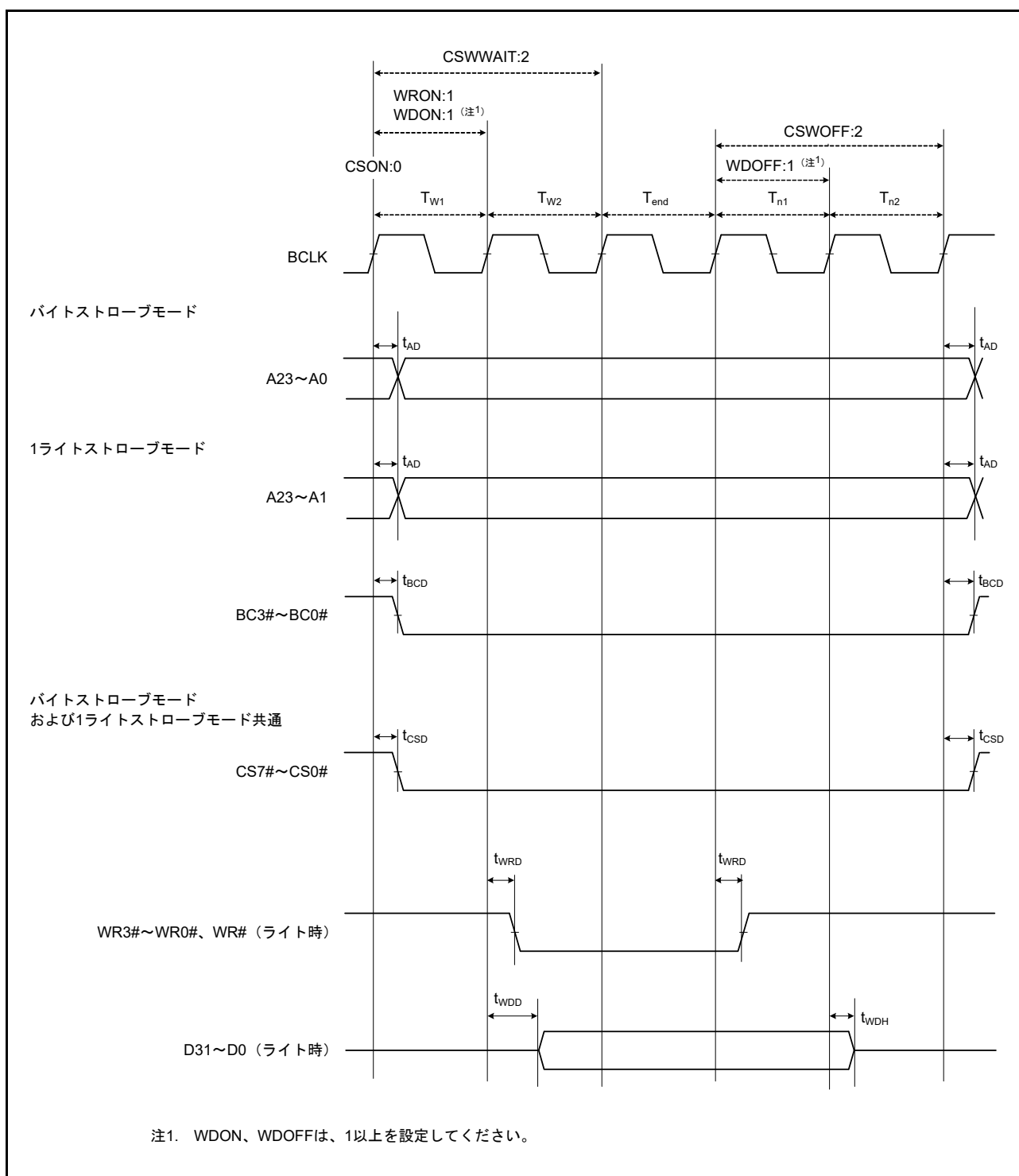


図 2.19 外部バスタイミング / ノーマルライトサイクル (バスクロック同期)

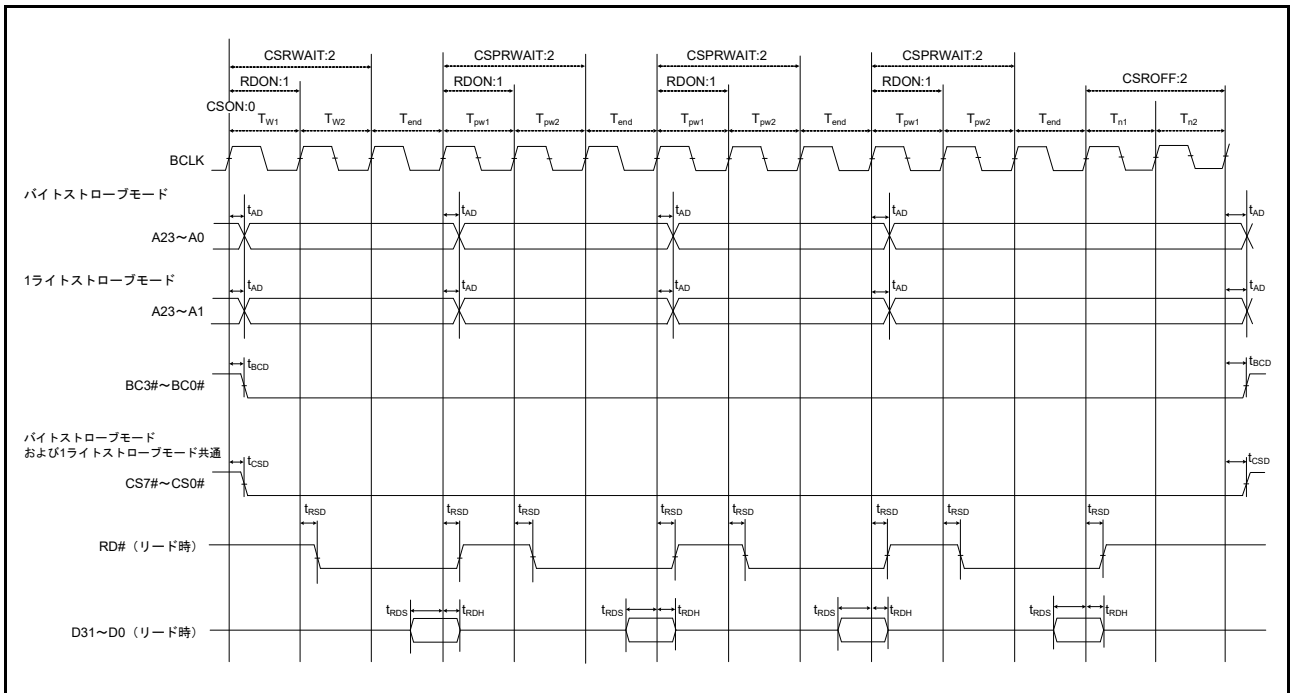


図 2.20 外部バスタイミング / ページリードサイクル (バスクロック同期)

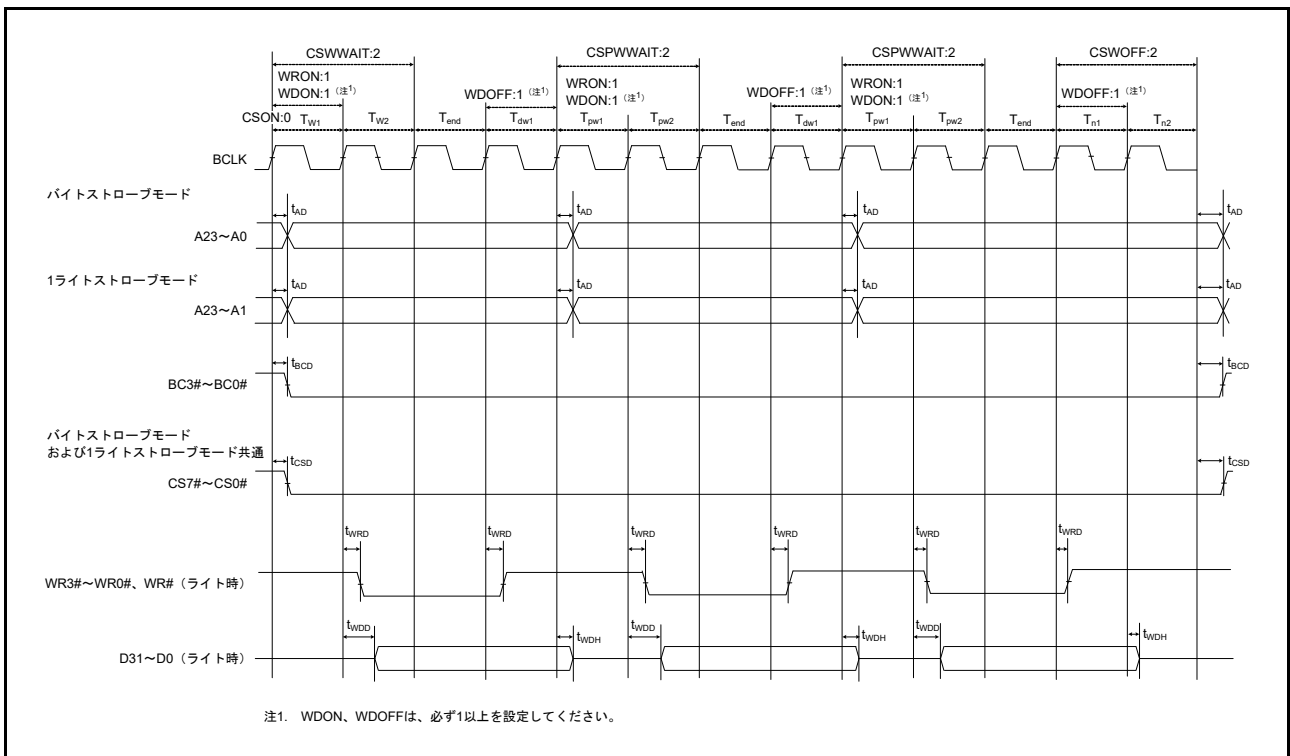


図 2.21 外部バスタイミング / ページライトサイクル (バスクロック同期)

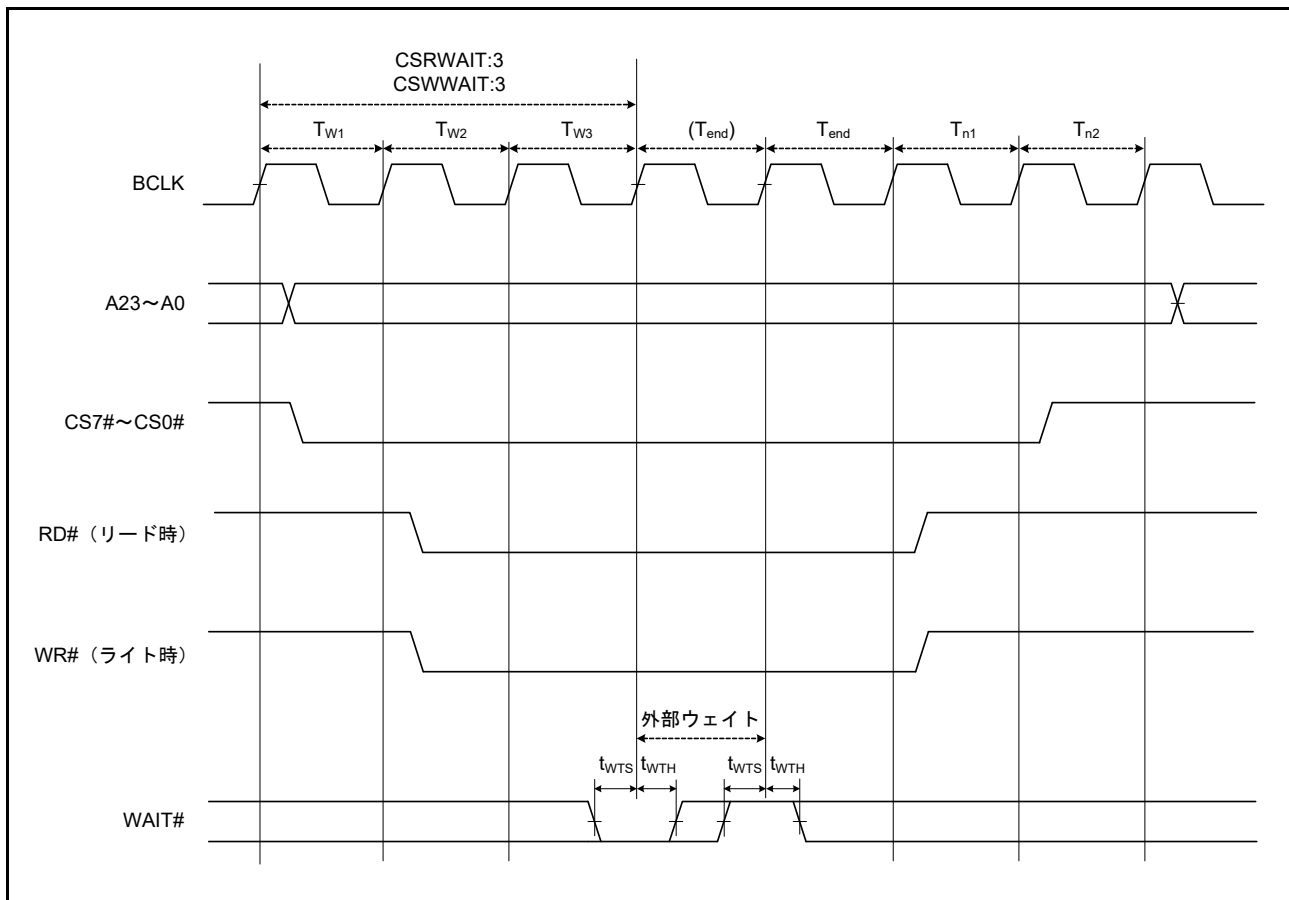


図 2.22 外部バスタイミング / 外部ウェイト制御

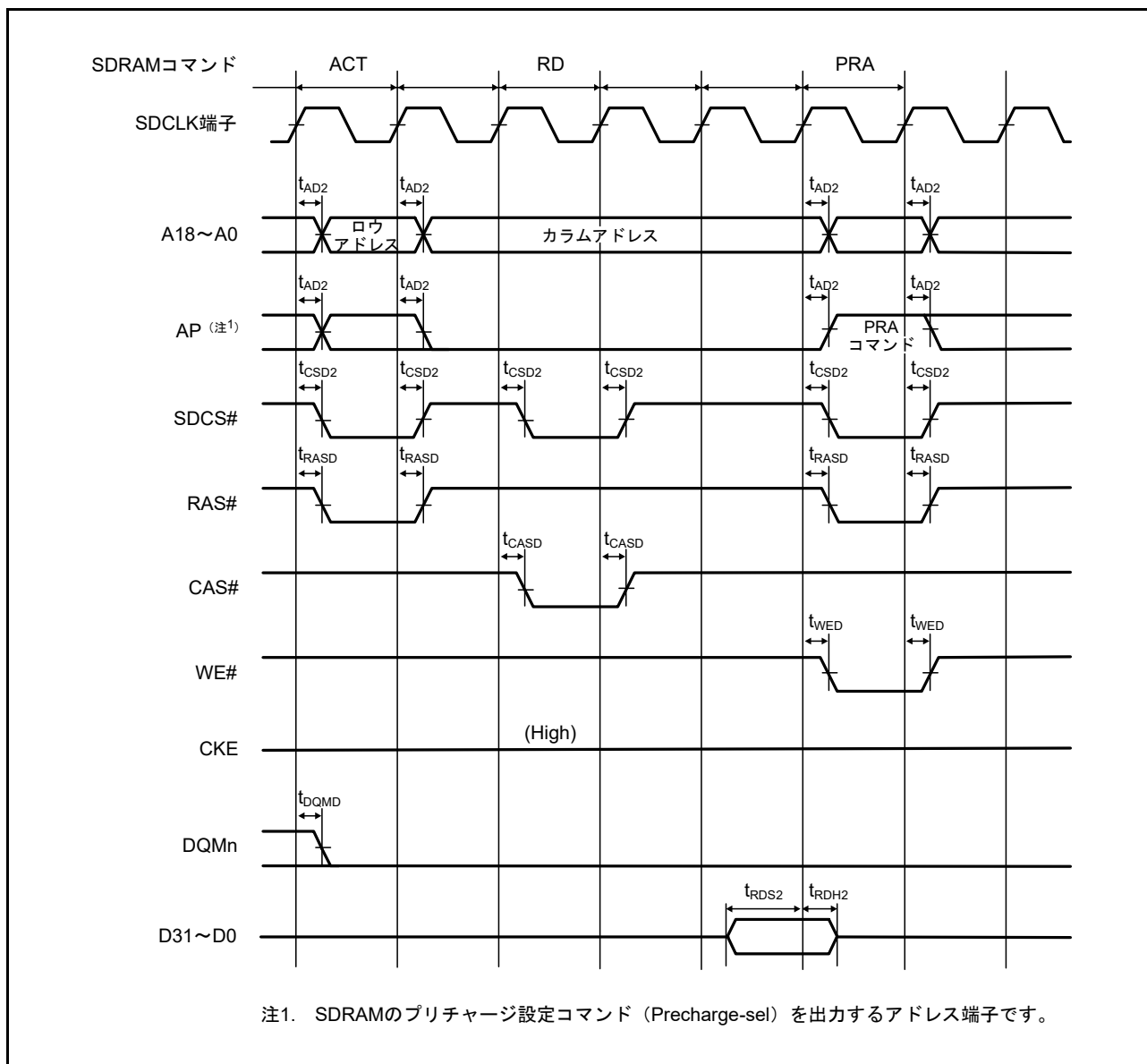


図 2.23 SDRAM 空間シングルリードバスタイミング



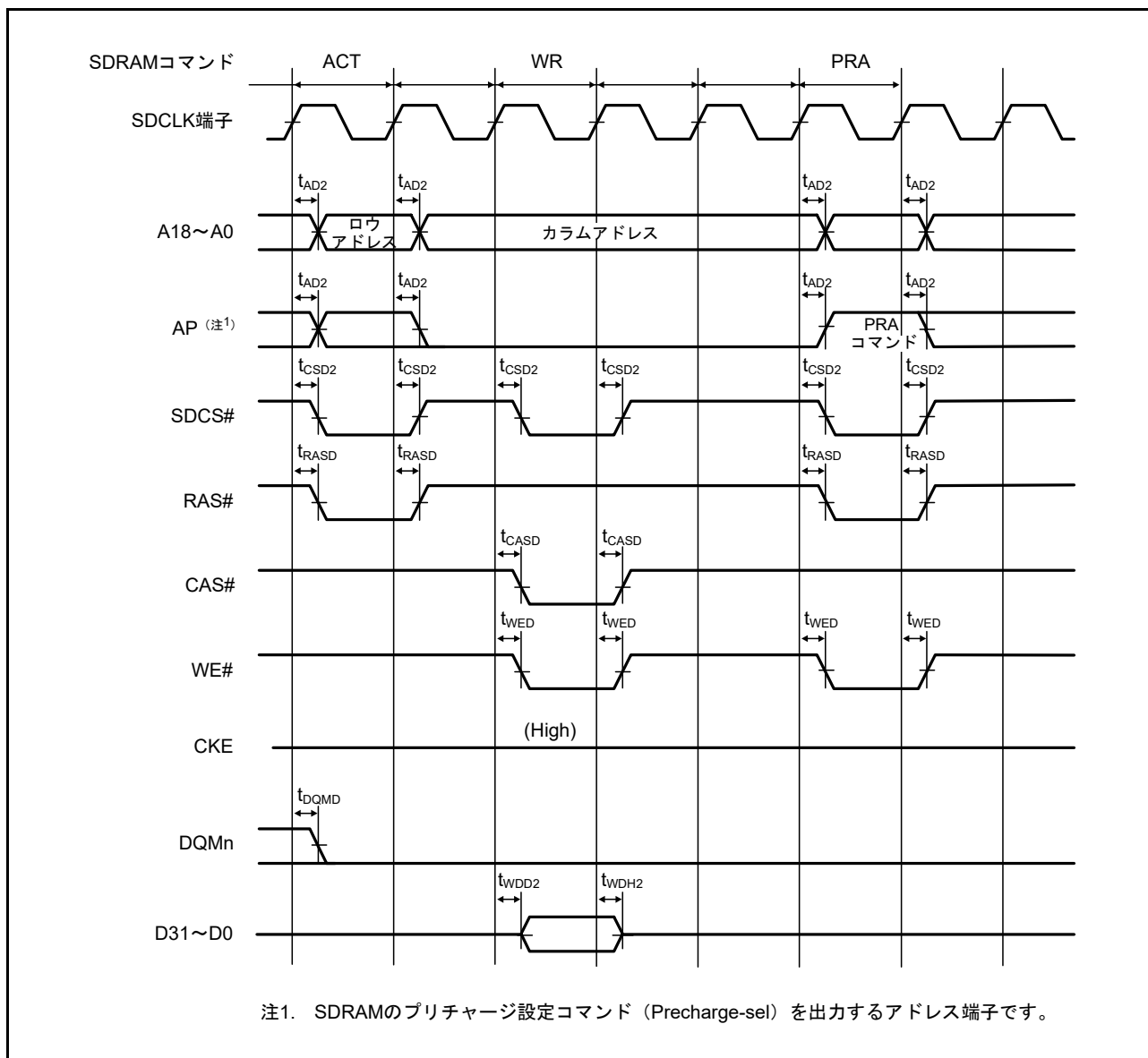


図 2.24 SDRAM 空間シングルライトバスタイミング

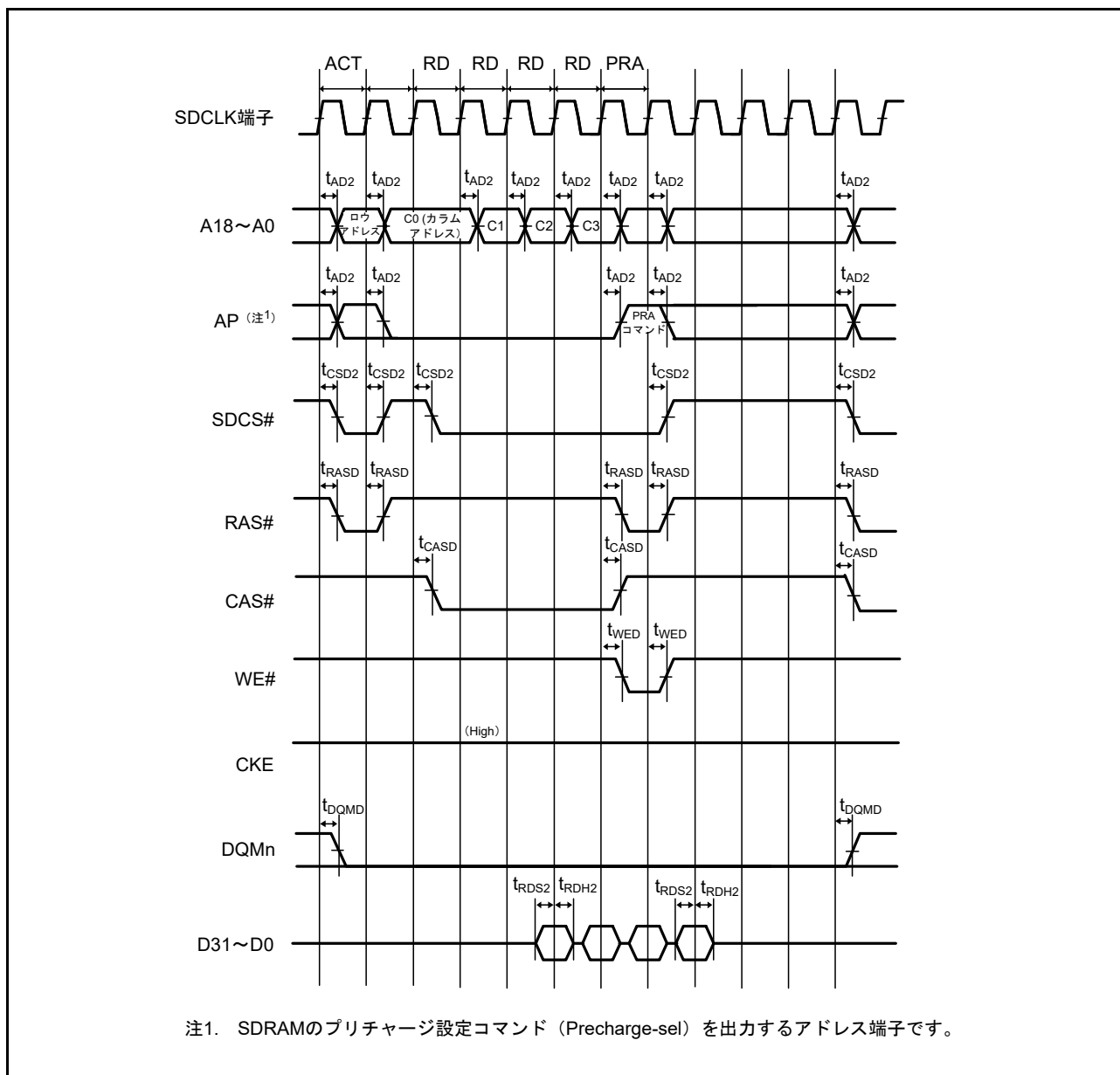


図 2.25 SDRAM 空間複数リードバスタイミング

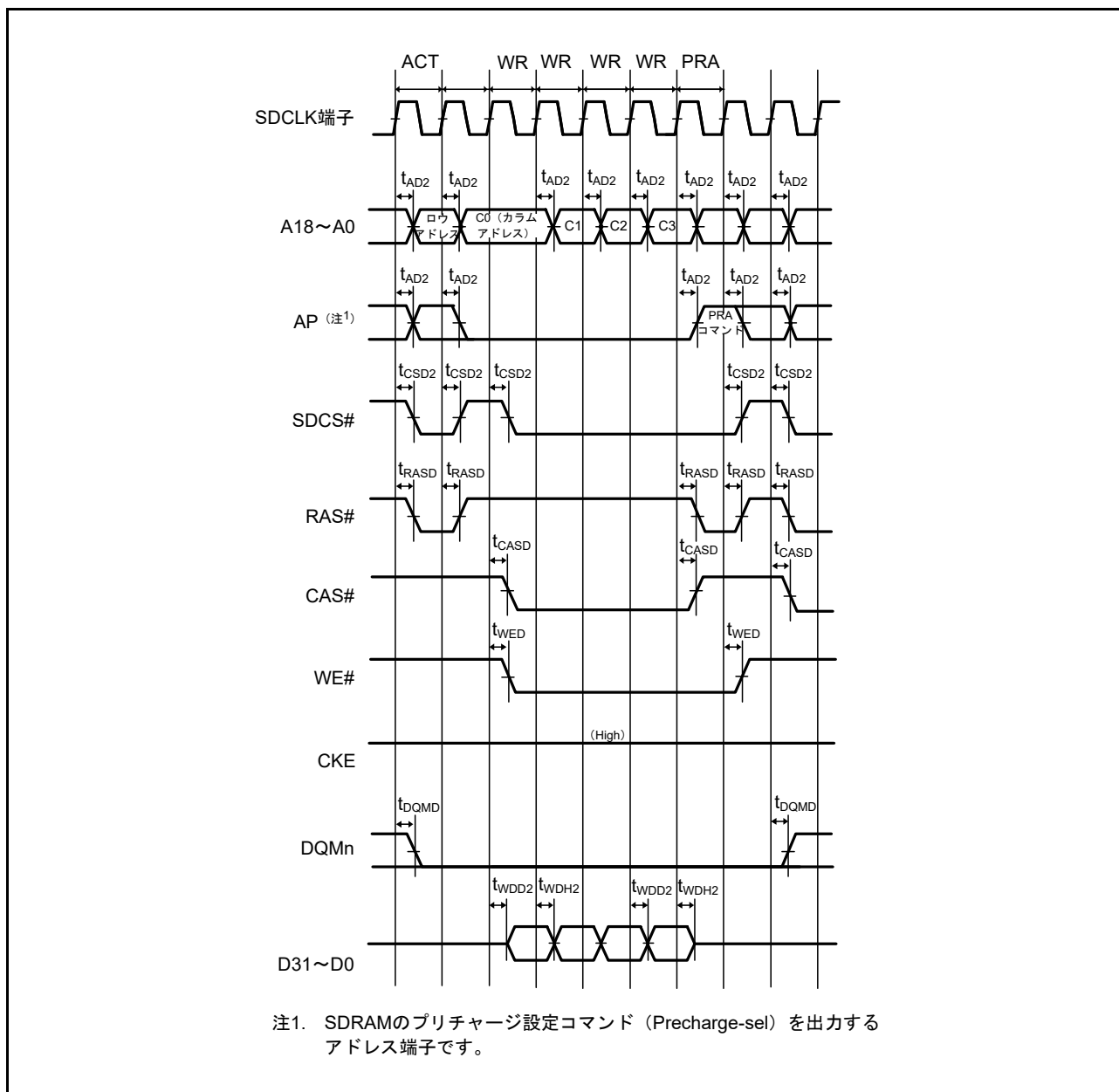


図 2.26 SDRAM 空間複数ライトバスタイミング

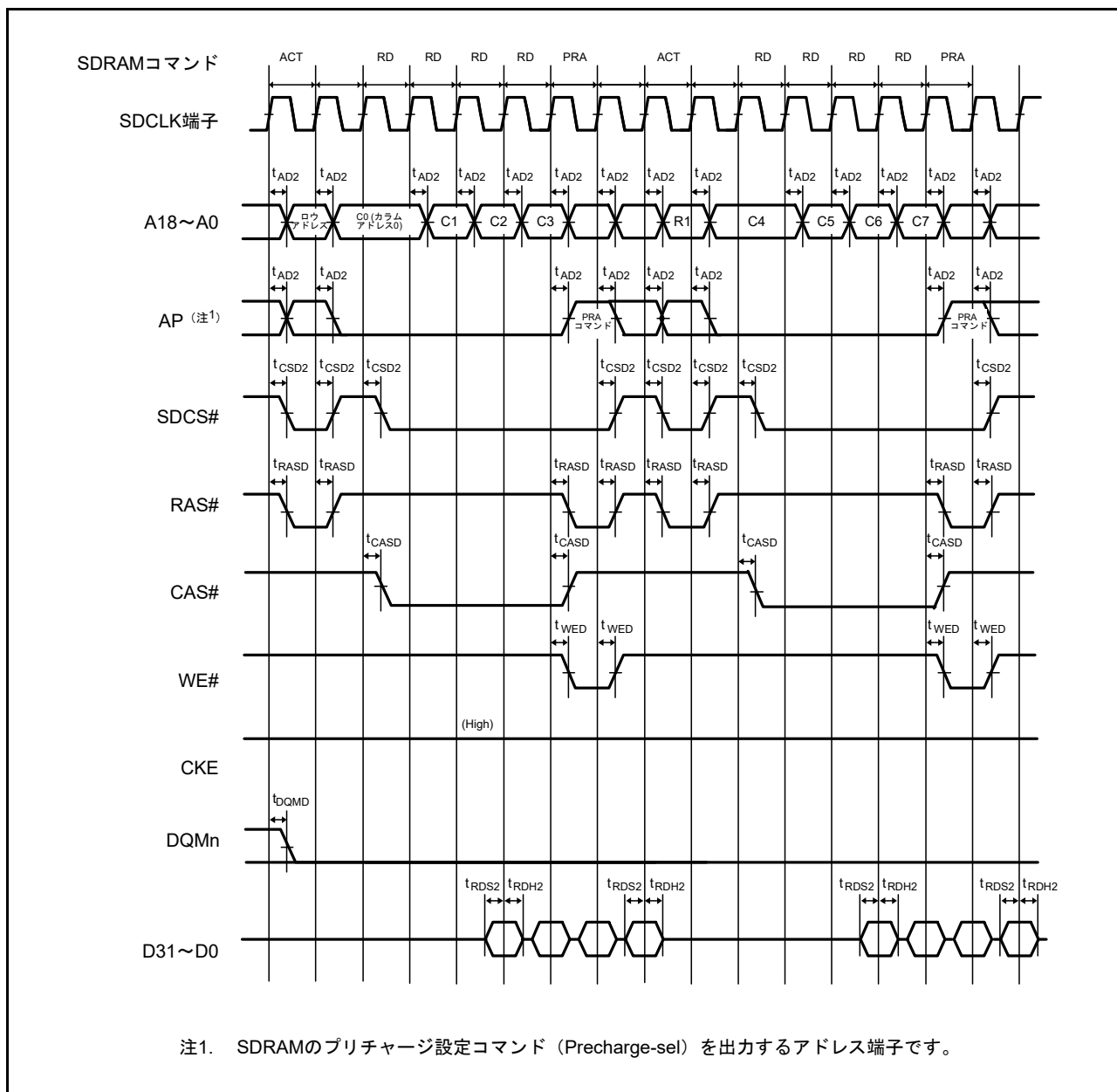


図 2.27 SDRAM 空間複数リード行またぎバスタイミング

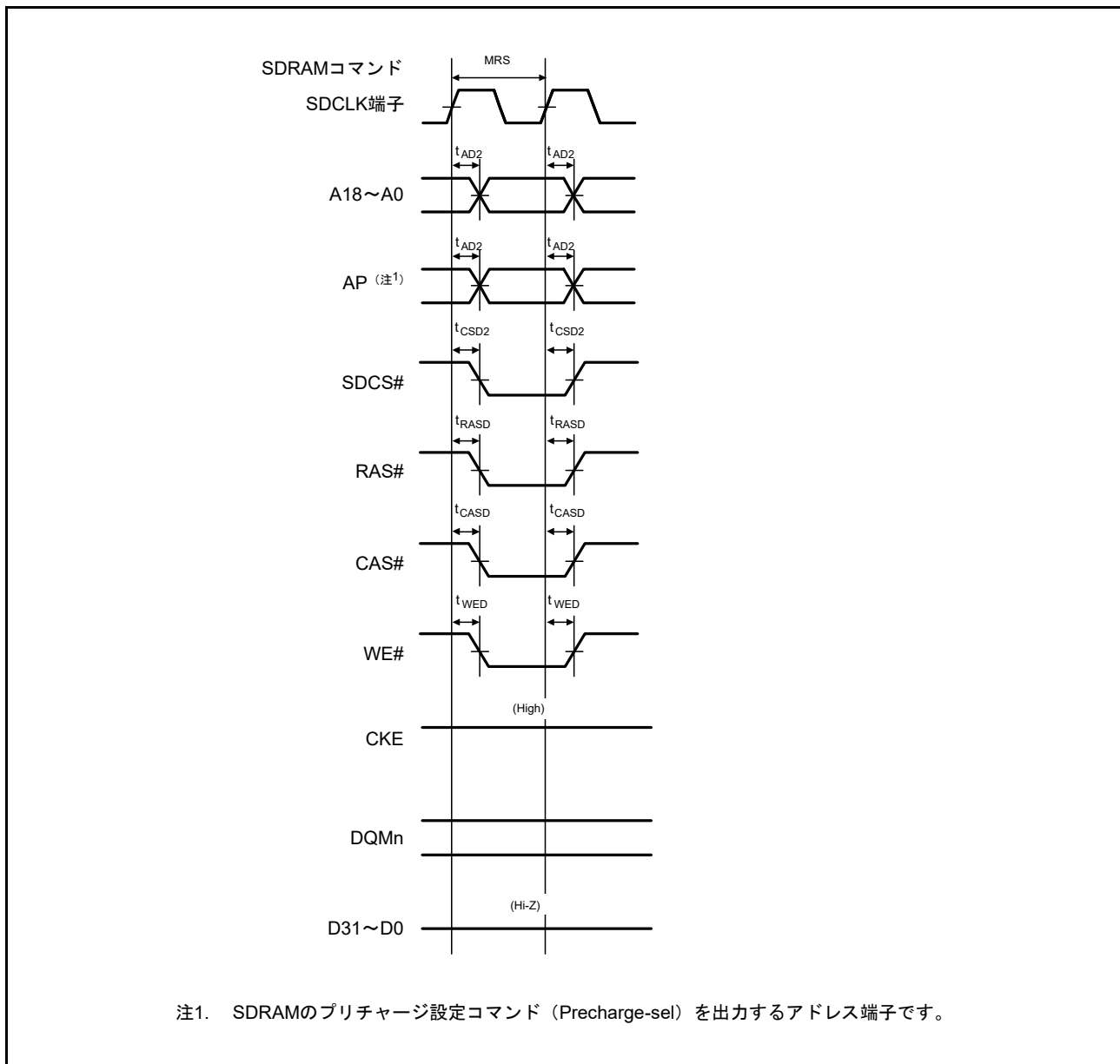


図 2.28 SDRAM 空間モードレジスタセットバスタイミング

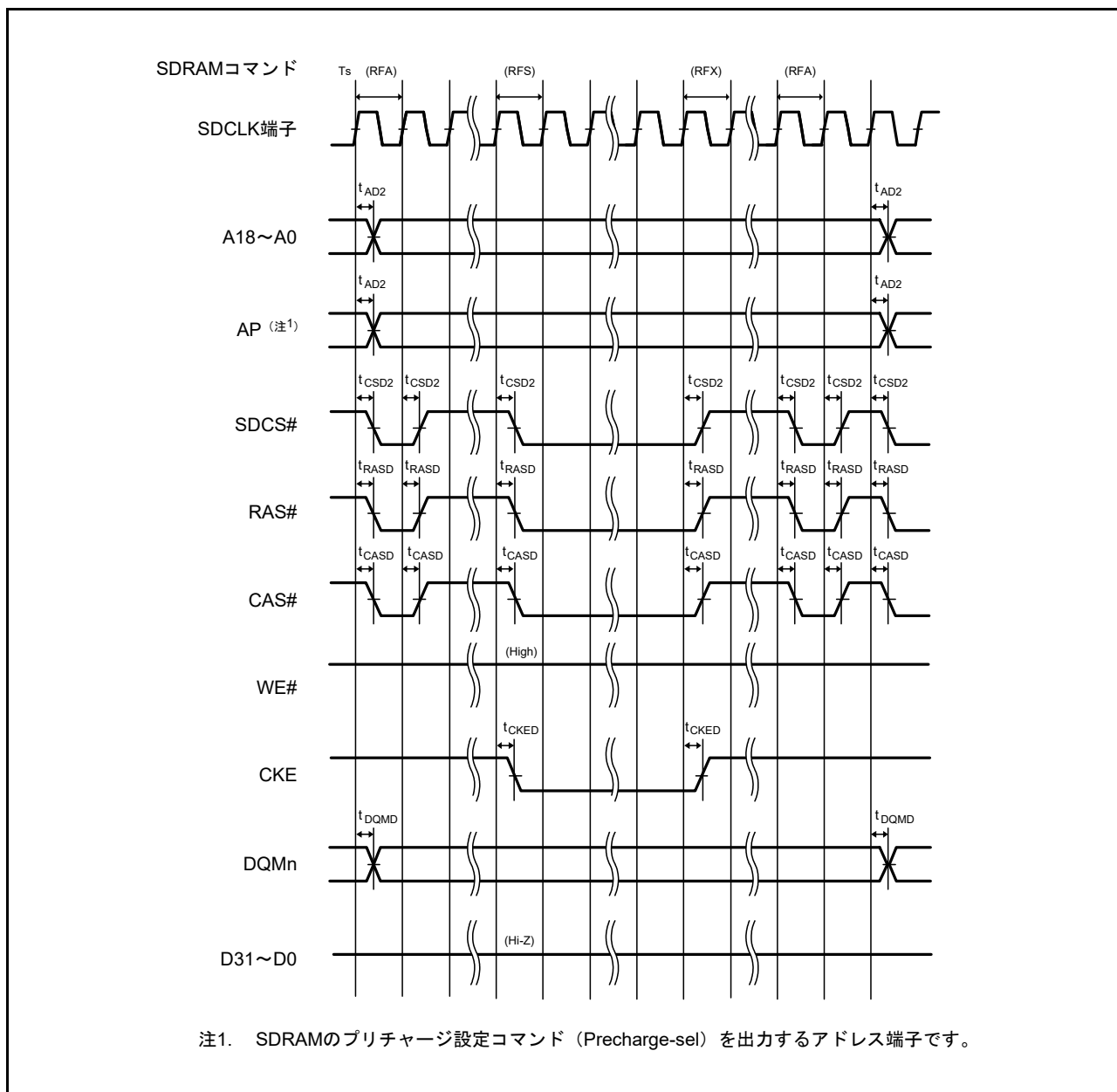


図 2.29 SDRAM 空間セルフリフレッシュバスタイミング

### 2.4.6 EXDMAC タイミング

表 2.26 EXDMAC タイミング

条件 :  $V_{CC} = AVCC0 = AVCC1 = V_{CC\_USB} = V_{BATT} = 2.7 \sim 3.6V, 2.7V \leq V_{REFH0} \leq AVCC0,$   
 $V_{SS} = AVSS0 = AVSS1 = V_{REFL0} = V_{SS\_USB} = 0V,$   
 $ICLK = PCLKA = 8 \sim 120MHz, PCLKB = BCLK = SDCLK = 8 \sim 60MHz, T_a = T_{opr},$   
 出力負荷条件 :  $V_{OH} = 0.5 \times V_{CC}, V_{OL} = 0.5 \times V_{CC}, C = 30pF,$   
 駆動能力制御レジスタは高駆動出力を選択時

| 項目     |                | 記号          | min | max | 単位 | 測定条件              |
|--------|----------------|-------------|-----|-----|----|-------------------|
| EXDMAC | EDREQ セットアップ時間 | $t_{EDRQS}$ | 13  | —   | ns | 図 2.30            |
|        | EDREQ ホールド時間   | $t_{EDRQH}$ | 2   | —   | ns |                   |
|        | EDACK 遅延時間     | $t_{EDACD}$ | —   | 13  | ns | 図 2.31、<br>図 2.32 |

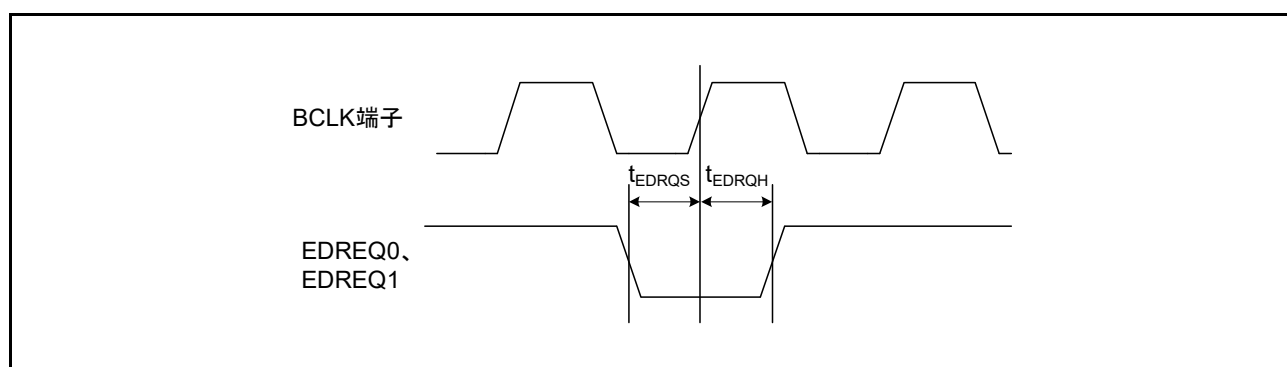


図 2.30 EDREQ0, EDREQ1 入カタイミング

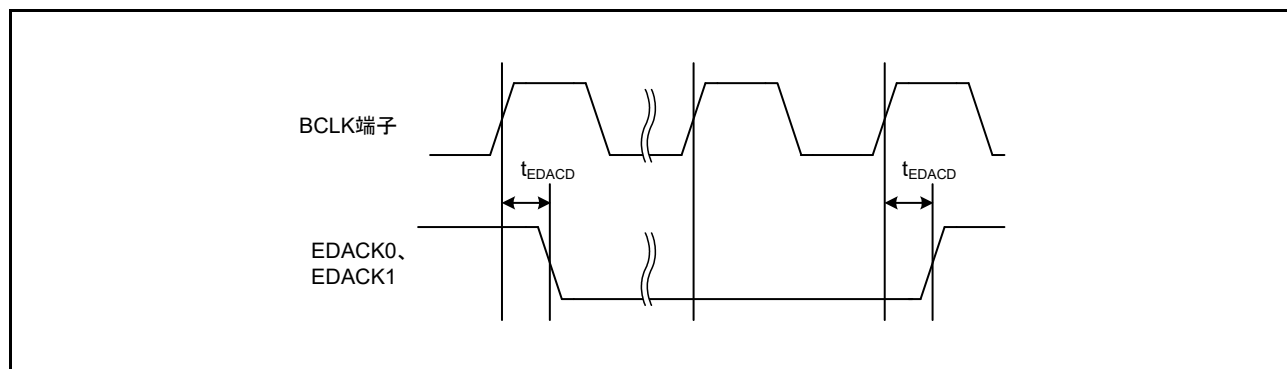


図 2.31 EDACK0, EDACK1 シングルアドレス転送タイミング (CS 領域)

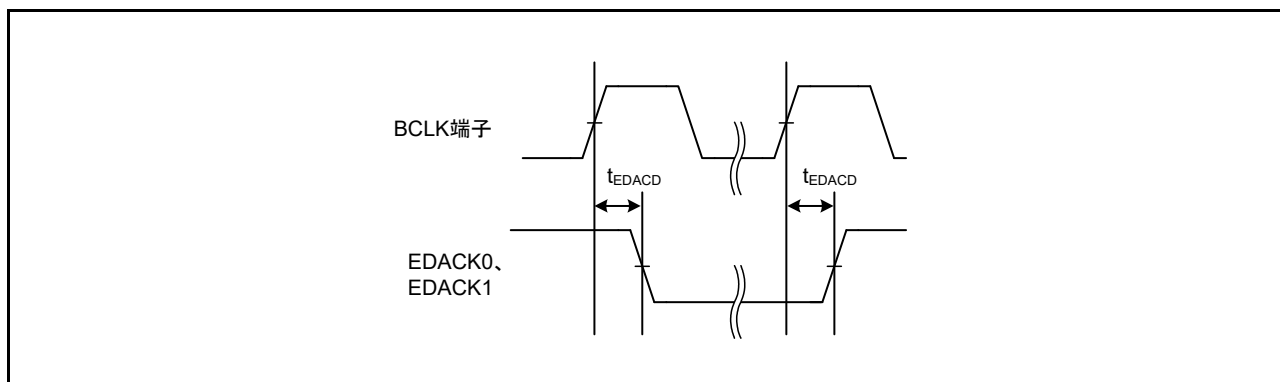


図 2.32 EDACK0, EDACK1 シングルアドレス転送タイミング (SDRAM 領域)



## 2.4.7 内蔵周辺モジュールタイミング

## 2.4.7.1 I/Oポート

表2.27 I/Oポートタイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
駆動能力制御レジスタは高駆動出力を選択時

| 項目               | 記号               | min | max | 単位<br>(注1)         | 測定条件  |
|------------------|------------------|-----|-----|--------------------|-------|
| I/Oポート 入力データパルス幅 | t <sub>PRW</sub> | 1.5 | —   | t <sub>PBcyc</sub> | 図2.33 |

注1. t<sub>PBcyc</sub> : PCLKBの周期

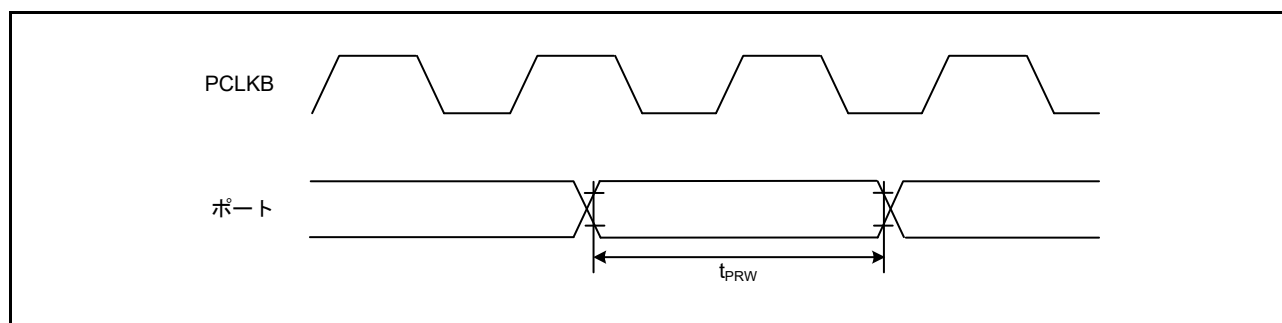


図 2.33 I/Oポート入力タイミング

2.4.7.2 TPU

表2.28 TPU タイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件 : V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目  |                      | 記号      | min | max | 単位<br>(注1)         | 測定条件  |
|-----|----------------------|---------|-----|-----|--------------------|-------|
| TPU | インプットキャプチャ入力<br>パルス幅 | 単エッジ指定  | 1.5 | —   | t <sub>PBcyc</sub> | 図2.34 |
|     |                      | 両エッジ指定  | 2.5 | —   |                    |       |
|     | タイマクロックパルス幅          | 単エッジ指定  | 1.5 | —   | t <sub>PBcyc</sub> | 図2.35 |
|     |                      | 両エッジ指定  | 2.5 | —   |                    |       |
|     |                      | 位相計数モード | 2.5 | —   |                    |       |

注1. t<sub>PBcyc</sub> : PCLKBの周期

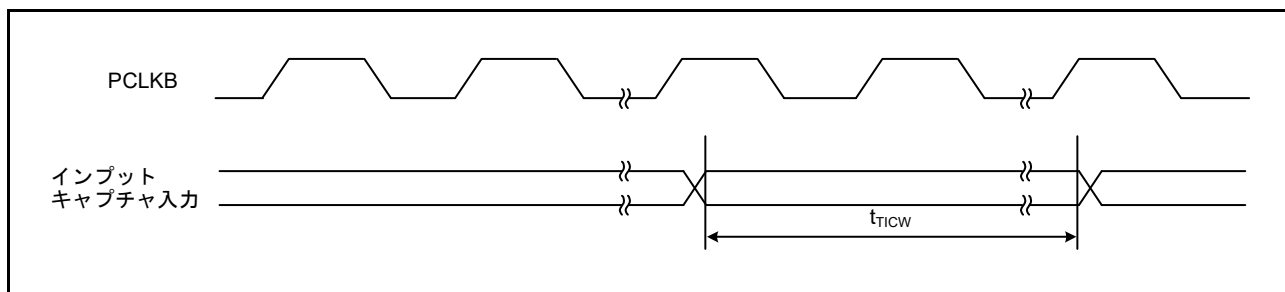


図 2.34 TPU インプットキャプチャ入力タイミング

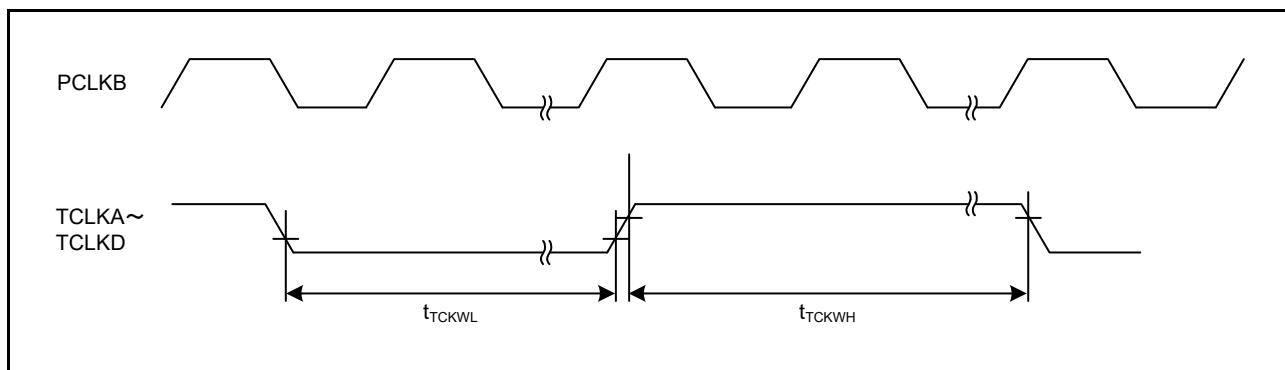


図 2.35 TPU クロック入力タイミング

### 2.4.7.3 TMR

表2.29 TMRタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V, 2.7V \leq VREFH0 \leq AVCC0,$   
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,$   
 $PCLKA = 8 \sim 120MHz, PCLKB = 8 \sim 60MHz, T_a = T_{opr},$   
 出力負荷条件 :  $V_{OH} = 0.5 \times VCC, V_{OL} = 0.5 \times VCC, C = 30pF,$   
 駆動能力制御レジスタは高駆動出力を選択時

| 項目  |             | 記号     | min | max | 単位<br>(注1)  | 測定条件  |
|-----|-------------|--------|-----|-----|-------------|-------|
| TMR | タイマクロックパルス幅 | 単エッジ指定 | 1.5 | —   | $t_{PBcyc}$ | 図2.36 |
|     |             | 両エッジ指定 | 2.5 | —   |             |       |

注1.  $t_{PBcyc}$  : PCLKBの周期

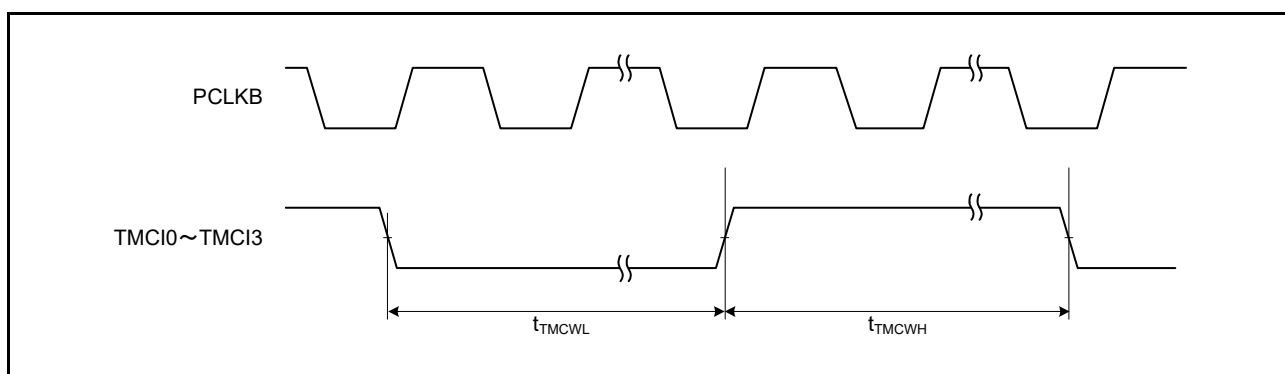


図 2.36 TMR クロック入カタイミング

## 2.4.7.4 CMTW

表2.30 CMTWタイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目   |                      | 記号     | min | max | 単位<br>(注1)         | 測定条件  |
|------|----------------------|--------|-----|-----|--------------------|-------|
| CMTW | インプットキャプチャ入力<br>パルス幅 | 単エッジ指定 | 1.5 | —   | t <sub>PBcyc</sub> | 図2.37 |
|      |                      | 両エッジ指定 | 2.5 | —   |                    |       |

注1. t<sub>PBcyc</sub> : PCLKBの周期

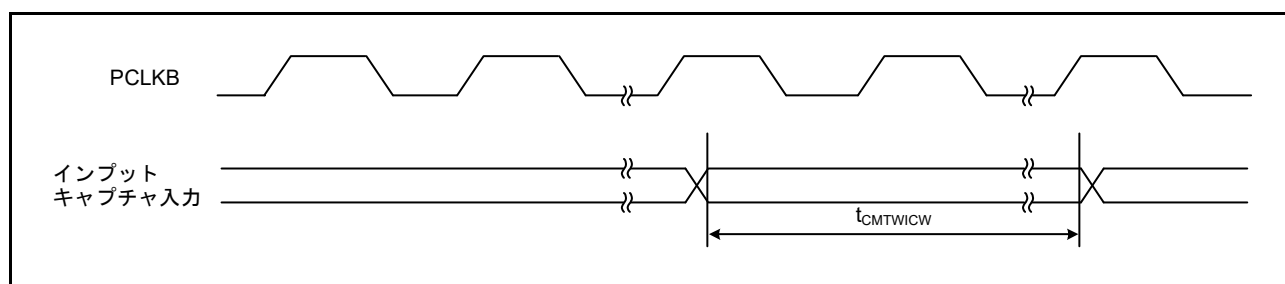


図2.37 CMTW インプットキャプチャ入力タイミング

2.4.7.5 MTU3

表2.31 MTU3 タイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目   |                      | 記号      | min  | max | 単位<br>(注1) | 測定条件               |       |
|------|----------------------|---------|--|-----|------------|--------------------|-------|
| MTU3 | インプットキャプチャ入力<br>パルス幅 | 単エッジ指定  | t <sub>MTICW</sub>                           | 1.5 | —          | t <sub>PAcyc</sub> | 図2.38 |
|      |                      | 両エッジ指定  |  | 2.5 | —          |                    |       |
|      | タイマクロックパルス幅          | 単エッジ指定  | t <sub>MTCKWH</sub> ,<br>t <sub>MTCKWL</sub> | 1.5 | —          | t <sub>PAcyc</sub> | 図2.39 |
|      |                      | 両エッジ指定  |  | 2.5 | —          |                    |       |
|      |                      | 位相計数モード |  | 2.5 | —          |                    |       |

注1. t<sub>PAcyc</sub> : PCLKAの周期

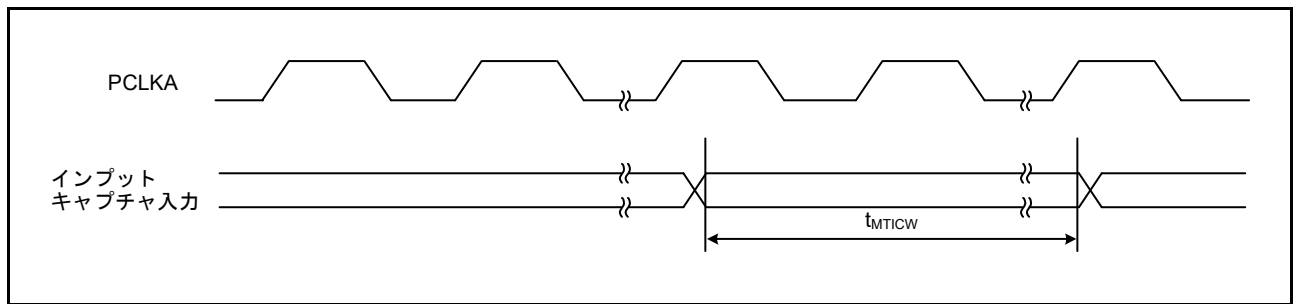


図 2.38 MTU3 インプットキャプチャ入力タイミング

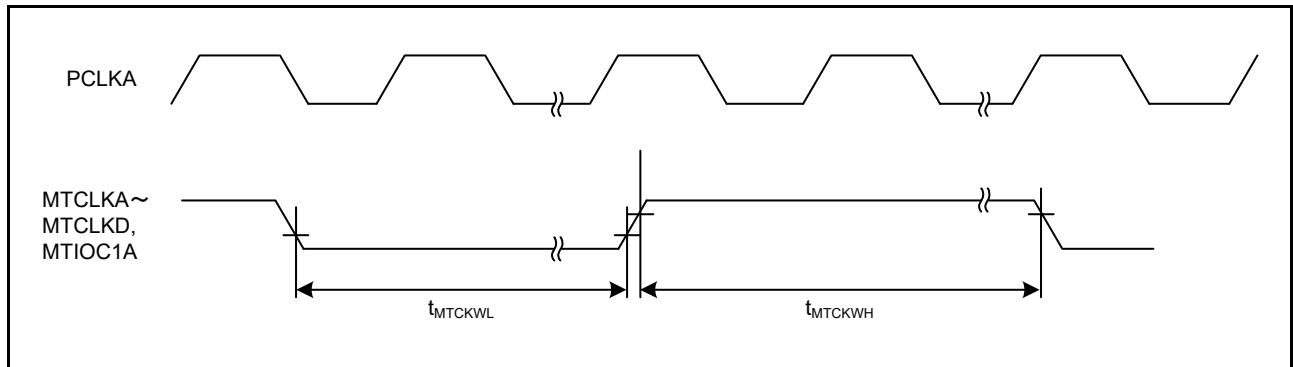


図 2.39 MTU3 クロック入力タイミング

2.4.7.6 POE3

表 2.32 POE3 タイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件 : V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目  |                                   | 記号                  | min                | typ | max           | 単位<br>(注1)         | 測定条件                    |  |
|-----|-----------------------------------|---------------------|--------------------|-----|---------------|--------------------|-------------------------|--|
| POE | POEn#入力パルス幅 (n = 0, 4, 8, 10, 11) | t <sub>POEW</sub>   | 1.5                | —   | —             | t <sub>PBcyc</sub> | 図 2.40                  |  |
|     | 出力ディセーブル時間                        | POEn#端子の変化          | t <sub>POEDI</sub> | —   | —             | 5 PCLKB + 0.24     | μs                      | 図 2.41<br>立ち下がりがエッジ検出時<br>(ICSRm.POEnM[3:0] = 0000b<br>(m = 1 ~ 5, n = 0, 4, 8, 10, 11)) |
|     |                                   | 出力端子の短絡             | t <sub>POEDO</sub> | —   | —             | 3 PCLKB + 0.2      | μs                      | 図 2.42   |
|     | レジスタ設定                            | t <sub>POEDS</sub>  | —                  | —   | 1 PCLKB + 0.2 | μs                 | 図 2.43<br>レジスタアクセス時間は除く |  |
|     | 発振停止検出                            | t <sub>POEDOS</sub> | —                  | —   | 21            | μs                 | 図 2.44                  |  |

注 1. t<sub>PBcyc</sub> : PCLKBの周期

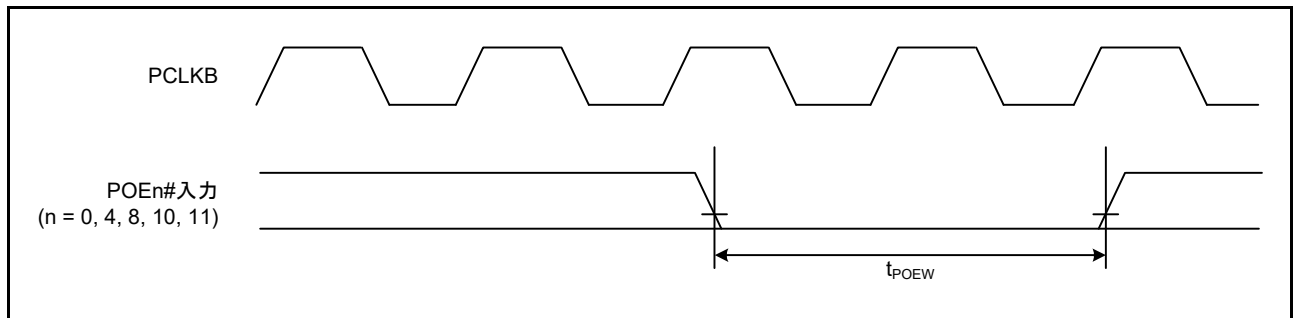


図 2.40 POE# 端子入力タイミング

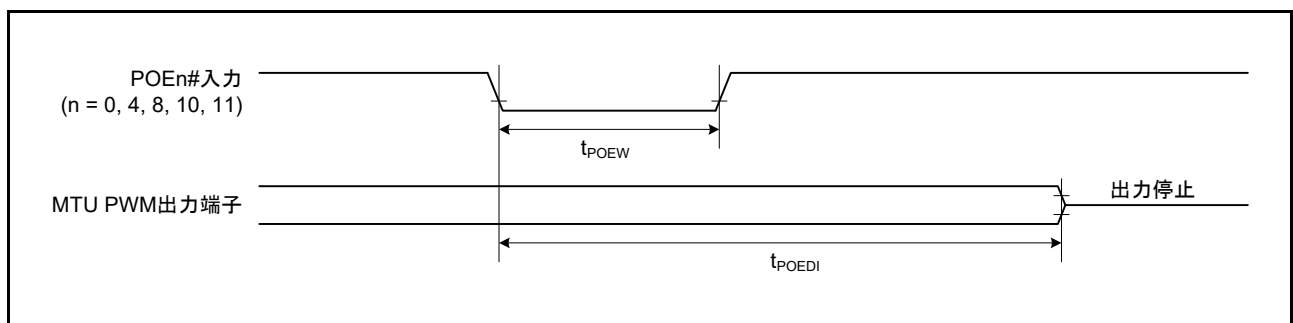


図 2.41 POE 出力ディセーブル時間 (POEn# 端子の変化)

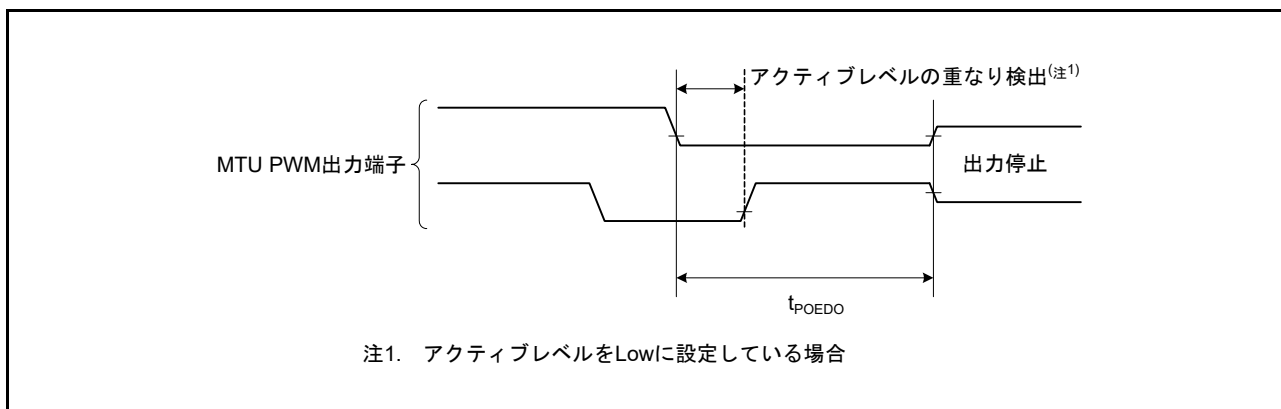


図 2.42 POE 出力ディセーブル時間 (出力端子の短絡)

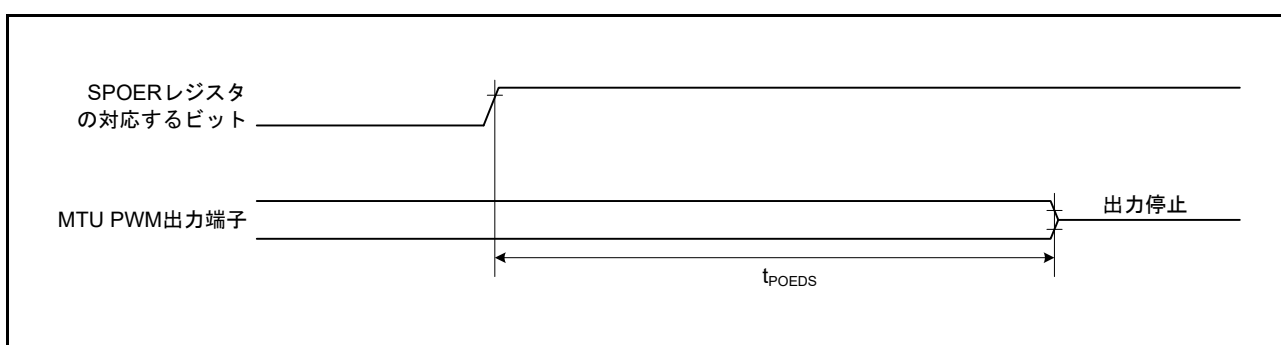


図 2.43 POE 出力ディセーブル時間 (レジスタ設定)

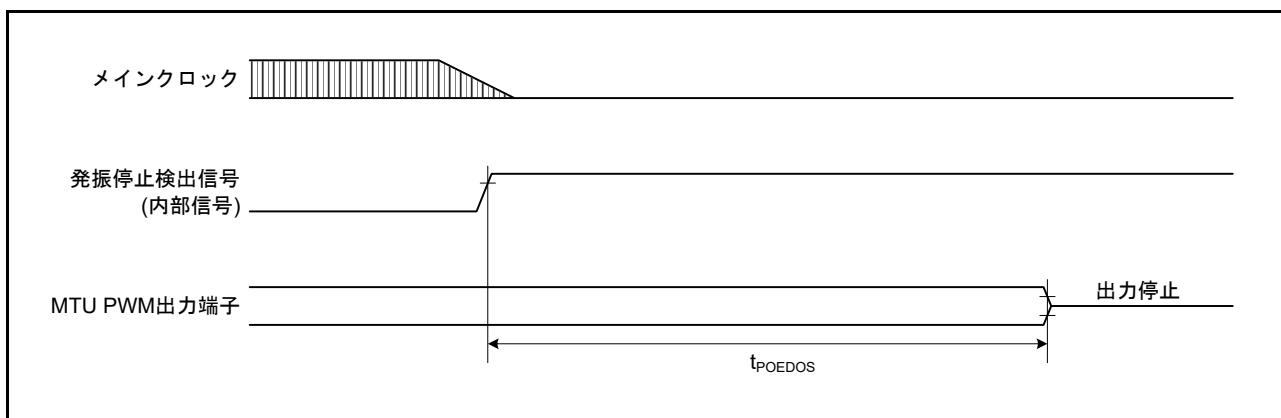


図 2.44 POE 出力ディセーブル時間 (発振停止検出)

## 2.4.7.7 A/Dコンバータトリガ

表2.33 A/Dコンバータトリガタイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
駆動能力制御レジスタは高駆動出力を選択時

| 項目           |                   | 記号                | min | max | 単位<br>(注1)         | 測定条件  |
|--------------|-------------------|-------------------|-----|-----|--------------------|-------|
| A/D<br>コンバータ | A/Dコンバータトリガ入力パルス幅 | t <sub>TRGW</sub> | 1.5 | —   | t <sub>PBcyc</sub> | 図2.45 |

注1. t<sub>PBcyc</sub> : PCLKBの周期

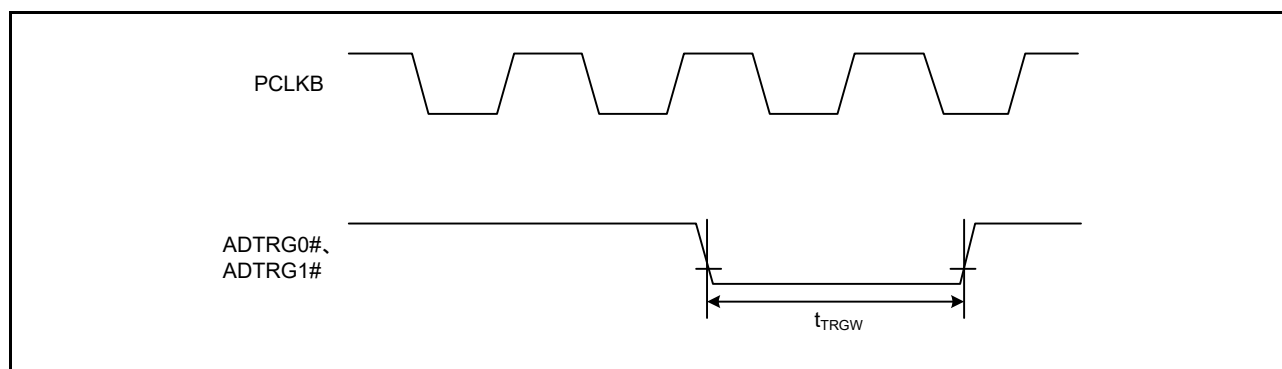


図 2.45 A/Dコンバータトリガ入力タイミング

## 2.4.7.8 CAC

表2.34 CACタイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
駆動能力制御レジスタは高駆動出力を選択時

| 項目 (注1、注2) |              | 記号                  | min (注1、注2)                           | max                                       | 単位 | 測定条件 |
|------------|--------------|---------------------|---------------------------------------|---|----|------|
| CAC        | CACREF入力パルス幅 | t <sub>CACREF</sub> | t <sub>PBcyc</sub> ≤ t <sub>cac</sub> | 4.5t <sub>cac</sub> + 3t <sub>PBcyc</sub> | —  | ns   |
|            |              |                     | t <sub>PBcyc</sub> > t <sub>cac</sub> | 5t <sub>cac</sub> + 6.5t <sub>PBcyc</sub> | —  |      |

注1. t<sub>PBcyc</sub> : PCLKBの周期

注2. t<sub>CAC</sub> : CACカウントクロックソースの周期



## 2.4.7.9 SCI

表2.35 SCi<sub>g</sub>, SCi<sub>h</sub>, SCi<sub>i</sub> タイミング条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,

VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,

PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,出力負荷条件 : V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,

駆動能力制御レジスタは高駆動出力を選択時

| 項目                                  |               | 記号               | min               | max | 単位<br>(注1) | 測定条件               |       |
|-------------------------------------|---------------|------------------|-------------------|-----|------------|--------------------|-------|
| SCi <sub>g</sub> , SCi <sub>h</sub> | 入カクロックサイクル    | 調歩同期             | t <sub>Scyc</sub> | 4   | —          | t <sub>PBcyc</sub> | 図2.46 |
|                                     |               | クロック同期           |                   | 6   | —          |                    |       |
|                                     | 入カクロックパルス幅    |                  | t <sub>SCKW</sub> | 0.4 | 0.6        | t <sub>Scyc</sub>  |       |
|                                     | 入カクロック立ち上がり時間 |                  | t <sub>SCKr</sub> | —   | 5          | ns                 |       |
|                                     | 入カクロック立ち下がり時間 |                  | t <sub>SCKf</sub> | —   | 5          | ns                 |       |
|                                     | 出カクロックサイクル    | 調歩同期(注2)         | t <sub>Scyc</sub> | 8   | —          | t <sub>PBcyc</sub> |       |
|                                     |               | クロック同期           |                   | 4   | —          |                    |       |
|                                     | 出カクロックパルス幅    |                  | t <sub>SCKW</sub> | 0.4 | 0.6        | t <sub>Scyc</sub>  |       |
|                                     | 出カクロック立ち上がり時間 |                  | t <sub>SCKr</sub> | —   | 5          | ns                 |       |
|                                     | 出カクロック立ち下がり時間 |                  | t <sub>SCKf</sub> | —   | 5          | ns                 |       |
|                                     | 送信データ遅延時間     | クロック同期           | t <sub>TXD</sub>  | —   | 28         | ns                 |       |
| 受信データセットアップ時間                       | クロック同期        | t <sub>RXS</sub> | 15                | —   | ns         |                    |       |
| 受信データホールド時間                         | クロック同期        | t <sub>RXH</sub> | 5                 | —   | ns         |                    |       |
| SCi <sub>i</sub>                    | 入カクロックサイクル    | 調歩同期             | t <sub>Scyc</sub> | 4   | —          | t <sub>PAcyc</sub> | 図2.46 |
|                                     |               | クロック同期           |                   | 12  | —          |                    |       |
|                                     | 入カクロックパルス幅    |                  | t <sub>SCKW</sub> | 0.4 | 0.6        | t <sub>Scyc</sub>  |       |
|                                     | 入カクロック立ち上がり時間 |                  | t <sub>SCKr</sub> | —   | 5          | ns                 |       |
|                                     | 入カクロック立ち下がり時間 |                  | t <sub>SCKf</sub> | —   | 5          | ns                 |       |
|                                     | 出カクロックサイクル    | 調歩同期(注2)         | t <sub>Scyc</sub> | 8   | —          | t <sub>PAcyc</sub> |       |
|                                     |               | クロック同期           |                   | 8   | —          |                    |       |
|                                     | 出カクロックパルス幅    |                  | t <sub>SCKW</sub> | 0.4 | 0.6        | t <sub>Scyc</sub>  |       |
|                                     | 出カクロック立ち上がり時間 |                  | t <sub>SCKr</sub> | —   | 5          | ns                 |       |
|                                     | 出カクロック立ち下がり時間 |                  | t <sub>SCKf</sub> | —   | 5          | ns                 |       |
|                                     | 送信データ遅延時間     | マスタ              | t <sub>TXD</sub>  | —   | 15         | ns                 |       |
| スレーブ                                |               | —                |                   | 28  |            |                    |       |
| 受信データセットアップ時間                       | クロック同期        | t <sub>RXS</sub> | 20                | —   | ns         |                    |       |
| 受信データホールド時間                         | クロック同期        | t <sub>RXH</sub> | 5                 | —   | ns         |                    |       |

注1. t<sub>PBcyc</sub> : PCLKBの周期、t<sub>PAcyc</sub> : PCLKAの周期

注2. SEMR.ABCSビット = 1かつSEMR.BGDMビット = 1のとき

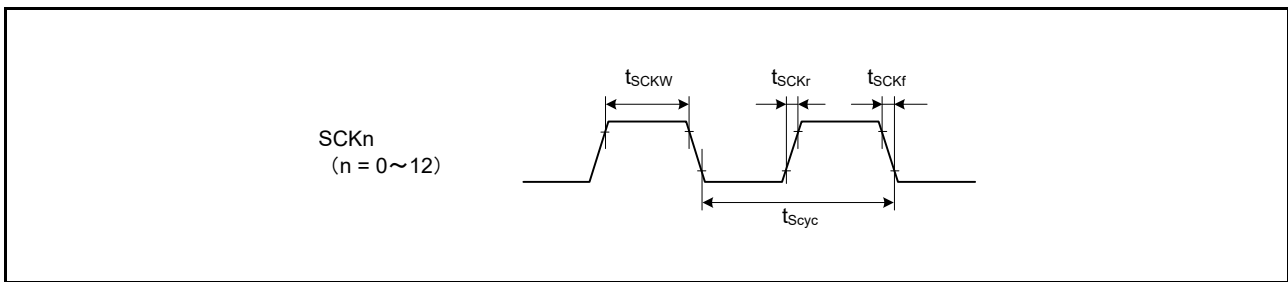


図 2.46 SCK クロック入力タイミング

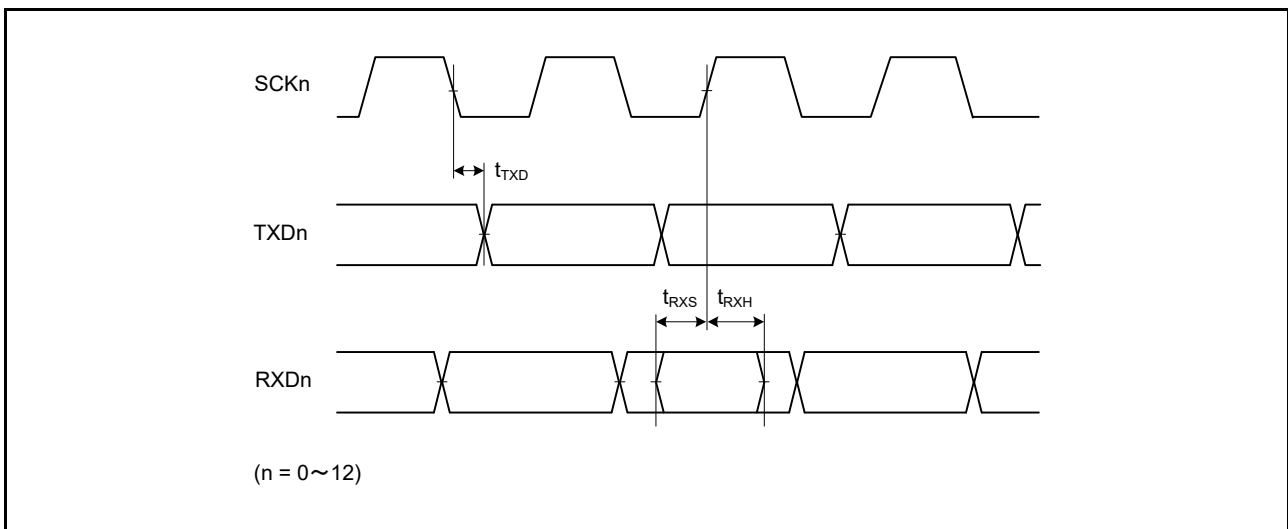


図 2.47 SCI 入出力タイミング / クロック同期式モード

表2.36 簡易IICタイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目                       | 記号                     | min                    | max | 単位                    | 測定条件 |       |
|--------------------------|------------------------|------------------------|-----|-----------------------|------|-------|
| 簡易IIC<br>(Standard-mode) | SSCL、SSDA入力立ち上がり時間     | t <sub>Sr</sub>        | —   | 1000                  | ns   | 図2.48 |
|                          | SSCL、SSDA入力立ち下がり時間     | t <sub>Sf</sub>        | —   | 300                   | ns   |       |
|                          | SSCL、SSDA入カスパイクパルス除去時間 | t <sub>SP</sub>        | 0   | 4 × t <sub>Pcyc</sub> | ns   |       |
|                          | データ入力セットアップ時間          | t <sub>SDAS</sub>      | 250 | —                     | ns   |       |
|                          | データ入力ホールド時間            | t <sub>SDAH</sub>      | 0   | —                     | ns   |       |
|                          | SSCL、SSDAの容量性負荷        | C <sub>b</sub><br>(注1) | —   | 400                   | pF   |       |
| 簡易IIC<br>(Fast-mode)     | SSCL、SSDA入力立ち上がり時間     | t <sub>Sr</sub>        | —   | 300                   | ns   |       |
|                          | SSCL、SSDA入力立ち下がり時間     | t <sub>Sf</sub>        | —   | 300                   | ns   |       |
|                          | SSCL、SSDA入カスパイクパルス除去時間 | t <sub>SP</sub>        | 0   | 4 × t <sub>Pcyc</sub> | ns   |       |
|                          | データ入力セットアップ時間          | t <sub>SDAS</sub>      | 100 | —                     | ns   |       |
|                          | データ入力ホールド時間            | t <sub>SDAH</sub>      | 0   | —                     | ns   |       |
|                          | SSCL、SSDAの容量性負荷        | C <sub>b</sub><br>(注1) | —   | 400                   | pF   |       |

注. t<sub>Pcyc</sub> : SCI10、SCI11ではPCLKAの周期を示します。SCI0 ~ SCI9、SCI12ではPCLKBの周期を示します。  
 注1. C<sub>b</sub>はバスラインの容量総計です。

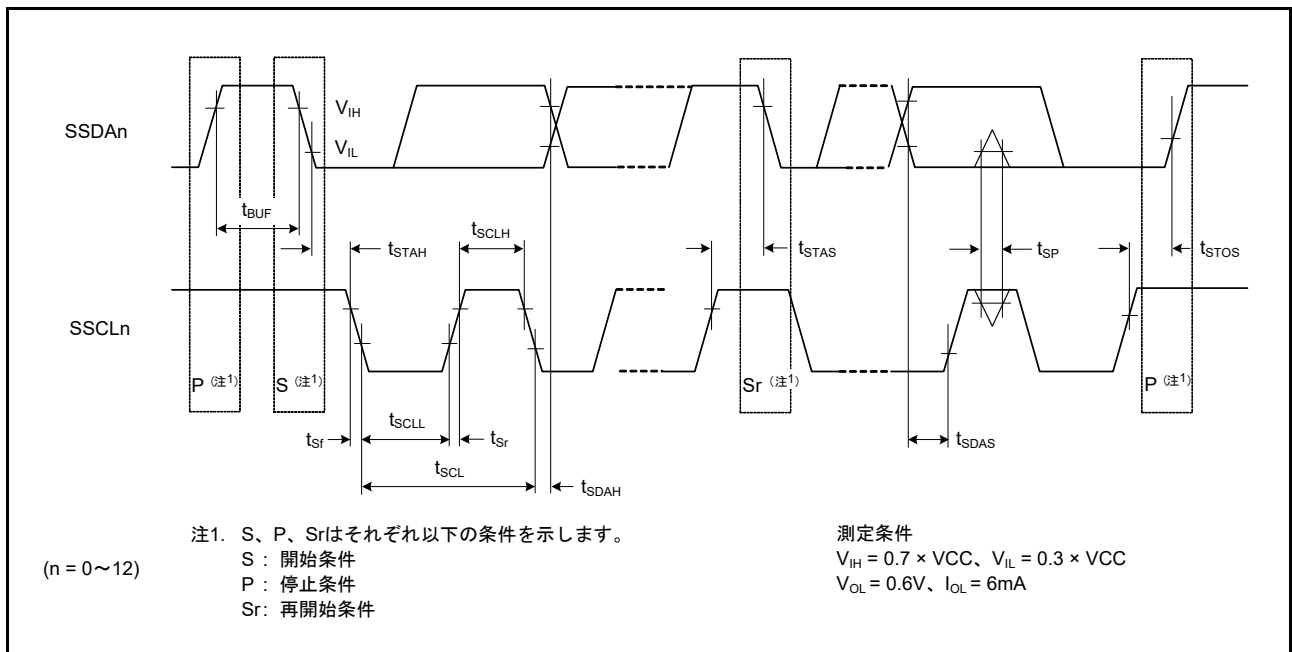


図2.48 簡易IICバスインタフェース入出力タイミング

表2.37 簡易SPIタイミング

条件 :  $V_{CC} = AVCC0 = AVCC1 = V_{CC\_USB} = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq V_{REFH0} \leq AVCC0$ ,  
 $V_{SS} = AVSS0 = AVSS1 = V_{REFL0} = V_{SS\_USB} = 0V$ ,  
 $PCLKA = 8 \sim 120MHz$ ,  $PCLKB = 8 \sim 60MHz$ ,  $T_a = T_{opr}$ ,  
 出力負荷条件 :  $V_{OH} = 0.5 \times V_{CC}$ ,  $V_{OL} = 0.5 \times V_{CC}$ ,  $C = 30pF$ ,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目         |                      | 記号                        | min  | max        | 単位<br>(注1)  | 測定条件   |
|------------|----------------------|---------------------------|------|------------|-------------|--|
| 簡易<br>SPI  | SCKクロックサイクル出力(マスタ)   | $t_{SPCyc}$               | 4    | 65536      | $t_{PCyc}$  | 図2.49<br><br><br><br><br><br><br><br><br><br><br><br><br><br><br><br>図2.50～<br>図2.53 |
|            | SCKクロックサイクル入力(スレーブ)  |                           | 6    | 65536      |             |  |
|            | SCKクロックHighパルス幅      | $t_{SPCKWH}$              | 0.4  | 0.6        | $t_{SPCyc}$ |  |
|            | SCKクロックLowパルス幅       | $t_{SPCKWL}$              | 0.4  | 0.6        | $t_{SPCyc}$ |  |
|            | SCKクロック立ち上がり/立ち下がり時間 | $t_{SPCKr}$ , $t_{SPCKf}$ | —    | 20         | ns          |  |
|            | データ入力セットアップ時間        | $t_{SU}$                  | 33.3 | —          | ns          |  |
|            | データ入力ホールド時間          | $t_H$                     | 33.3 | —          | ns          |  |
|            | SS入力セットアップ時間         | $t_{LEAD}$                | 1    | —          | $t_{SPCyc}$ |  |
|            | SS入力ホールド時間           | $t_{LAG}$                 | 1    | —          | $t_{SPCyc}$ |  |
|            | データ出力遅延時間            | $t_{OD}$                  | —    | 33.3       | ns          |  |
|            | データ出力ホールド時間          | $t_{OH}$                  | -10  | —          | ns          |  |
|            | データ立ち上がり/立ち下がり時間     | $t_{Dr}$ , $t_{Df}$       | —    | 16.6       | ns          |  |
|            | SS入力立ち上がり/立ち下がり時間    | $t_{SSLr}$ , $t_{SSLf}$   | —    | 16.6       | ns          |  |
|            | スレーブアクセス時間           | $t_{SA}$                  | —    | 5          | $t_{PCyc}$  |  |
| スレーブ出力開放時間 | $t_{REL}$            | —                         | 5    | $t_{PCyc}$ |             |  |

注1.  $t_{PCyc}$  : SCI10、SCI11ではPCLKAの周期を示します。SCI0～SCI9、SCI12ではPCLKBの周期を示します。

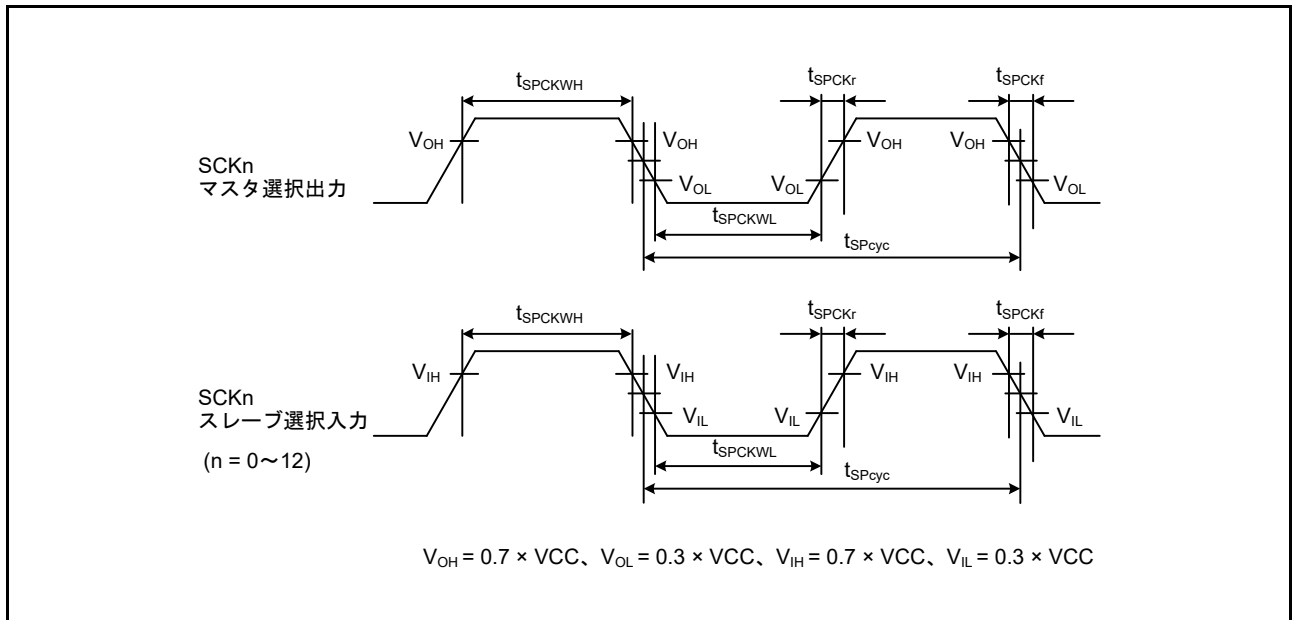


図2.49 簡易SPIクロックタイミング

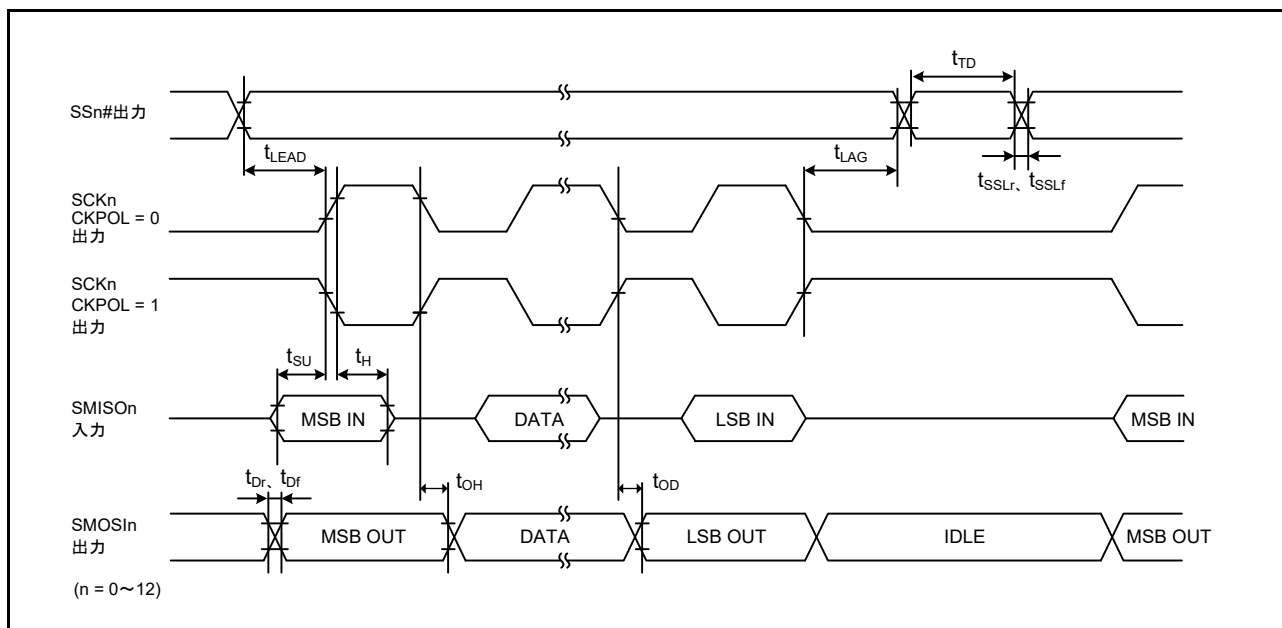


図 2.50 簡易 SPI タイミング (マスタ、CKPH = 1)

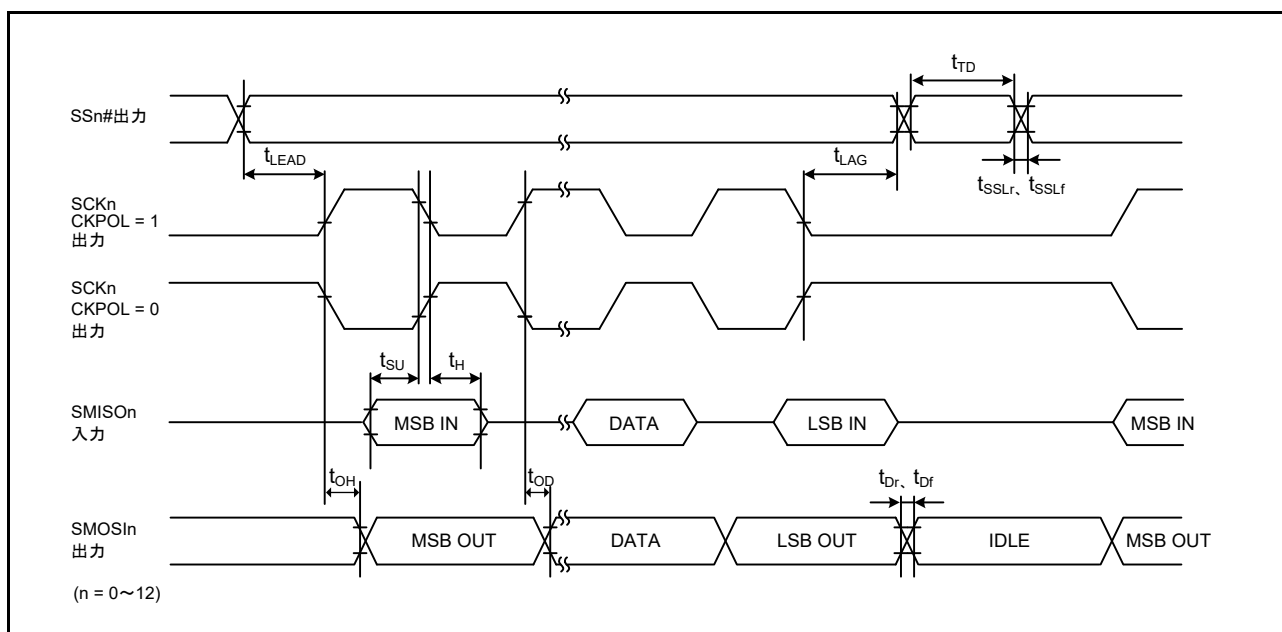


図 2.51 簡易 SPI タイミング (マスタ、CKPH = 0)

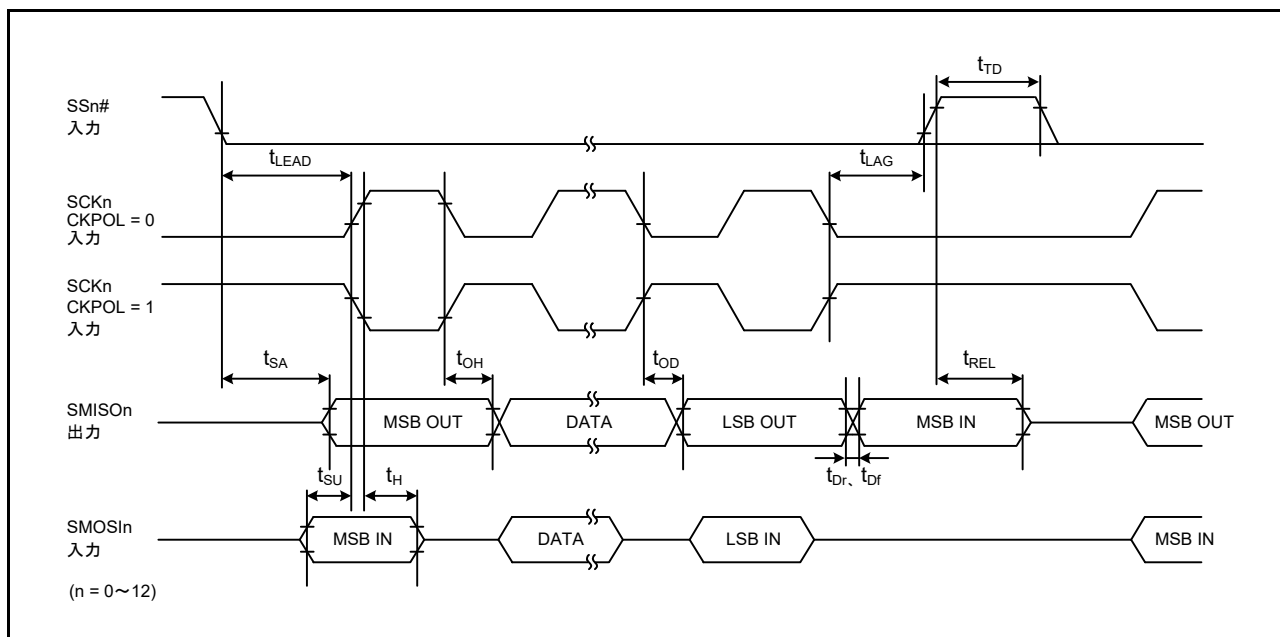


図 2.52 簡易 SPI タイミング (スレーブ、CKPH = 1)

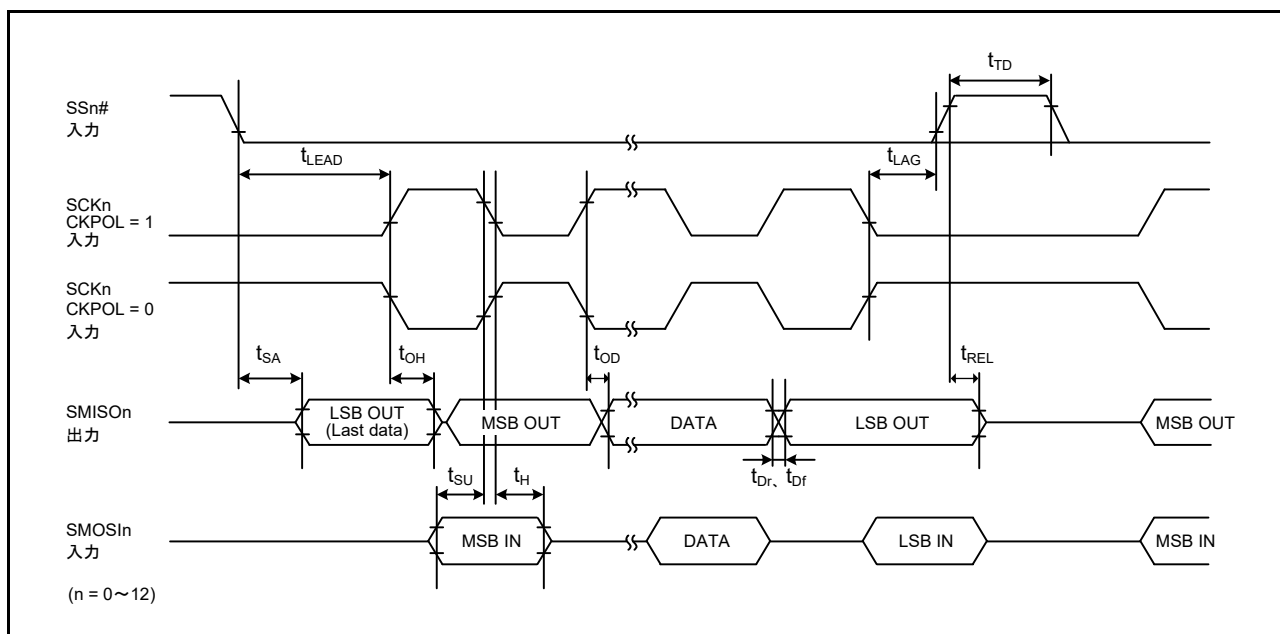


図 2.53 簡易 SPI タイミング (スレーブ、CKPH = 0)

## 2.4.7.10 RSPI

表 2.38 RSPI タイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
駆動能力制御レジスタは高駆動出力を選択時

| 項目                          |                             | 記号                                       | min<br>(注1)                                 | max<br>(注1)   | 単位<br>(注1)         | 測定条件<br>(注2)       |       |                  |    |
|-----------------------------|-----------------------------|--|---|---|--------------------|--------------------|-------|------------------|----|
| RSPI                        | RSPCK クロックサイクル              | マスタ                                      | t <sub>SPcyc</sub>                          | 2   | 4096               | t <sub>PAcyc</sub> | 図2.54 |                  |    |
|                             |                             | スレーブ                                     |   | 4   | —                  |                    |       |                  |    |
|                             | RSPCK クロック<br>Highパルス幅      | マスタ                                      | t <sub>SPCKWH</sub>                         | (t <sub>SPcyc</sub> - t <sub>SPCKr</sub> - t <sub>SPCKf</sub> ) / 2 - 3 | —                  | ns                 |       |                  |    |
|                             |                             | スレーブ                                     |   | (t <sub>SPcyc</sub> - t <sub>SPCKr</sub> - t <sub>SPCKf</sub> ) / 2     | —                  |                    |       |                  |    |
|                             | RSPCK クロック<br>Lowパルス幅       | マスタ                                      | t <sub>SPCKWL</sub>                         | (t <sub>SPcyc</sub> - t <sub>SPCKr</sub> - t <sub>SPCKf</sub> ) / 2 - 3 | —                  | ns                 |       |                  |    |
|                             |                             | スレーブ                                     |   | (t <sub>SPcyc</sub> - t <sub>SPCKr</sub> - t <sub>SPCKf</sub> ) / 2     | —                  |                    |       |                  |    |
|                             | RSPCK クロック<br>立ち上がり/立ち下がり時間 | 出力                                       | t <sub>SPCKr</sub>                          | —   | 5                  | ns                 |       |                  |    |
|                             |                             | 入力                                       | t <sub>SPCKf</sub>                          | —   | 1                  | μs                 |       |                  |    |
|                             | データ入力セットアップ時間               | マスタ                                      | t <sub>SU</sub>                             | 6   | —                  | ns                 |       | 図2.55 ~<br>図2.60 |    |
|                             |                             | スレーブ                                     |   | 8.3   | —                  |                    |       |                  |    |
|                             | データ入力ホールド時間                 | マスタ                                      | PCLKAを2分周に設定                                | t <sub>HF</sub>   | 0                  | —                  |       |                  | ns |
|                             |                             |  | PCLKAを2分周以外に設定                              | t <sub>H</sub>  | t <sub>PAcyc</sub> | —                  |       |                  |    |
|                             |                             | スレーブ                                     |   |   | 8.3                | —                  |       |                  |    |
|                             | SSL セットアップ時間                | マスタ                                      | t <sub>LEAD</sub>                           | 1   | 8                  | t <sub>SPcyc</sub> |       |                  |    |
| スレーブ                        |                             | 6  |   | —   | t <sub>PAcyc</sub> |                    |       |                  |    |
| SSL ホールド時間                  | マスタ                         | t <sub>LAG</sub>                         | 1   | 8   | t <sub>SPcyc</sub> |                    |       |                  |    |
|                             | スレーブ                        |  | 6   | —   | t <sub>PAcyc</sub> |                    |       |                  |    |
| データ出力遅延時間                   | マスタ                         | t <sub>OD</sub>                          | —   | 6.3   | ns                 |                    |       |                  |    |
|                             | スレーブ                        |  | —   | 28  |                    |                    |       |                  |    |
| データ出力ホールド時間                 | マスタ                         | t <sub>OH</sub>                          | 0   | —   | ns                 |                    |       |                  |    |
|                             | スレーブ                        |  | 0   | —   |                    |                    |       |                  |    |
| 連続送信遅延時間                    | マスタ                         | t <sub>TD</sub>                          | t <sub>SPcyc</sub> + 2 × t <sub>PAcyc</sub> | 8 × t <sub>SPcyc</sub> + 2 × t <sub>PAcyc</sub>                         | ns                 |                    |       |                  |    |
|                             | スレーブ                        |  | 6 × t <sub>PAcyc</sub>                      | —   |                    |                    |       |                  |    |
| MOSI, MISO<br>立ち上がり/立ち下がり時間 | 出力                          | t <sub>Dr</sub> , t <sub>Df</sub>        | —   | 5   | ns                 |                    |       |                  |    |
|                             | 入力                          |  | —   | 1   | μs                 |                    |       |                  |    |
| SSL<br>立ち上がり/立ち下がり時間        | 出力                          | t <sub>SSLr</sub> ,<br>t <sub>SSLf</sub> | —   | 5   | ns                 |                    |       |                  |    |
|                             | 入力                          |  | —   | 1   | μs                 |                    |       |                  |    |
| スレーブアクセス時間                  |                             | t <sub>SA</sub>                          | —   | 2 × t <sub>PAcyc</sub> + 28   | ns                 | 図2.59、<br>図2.60    |       |                  |    |
| スレーブ出力開放時間                  |                             | t <sub>REL</sub>                         | —   | 2 × t <sub>PAcyc</sub> + 28   | ns                 |                    |       |                  |    |

注1. t<sub>PAcyc</sub> : PCLKAの周期

注2. 端子名に-A、-Bなどのグループ名を表す記号が付加されている場合、同一グループ内の端子を組み合わせで使用することを推奨します。RSPIのAC特性は、各グループ内の端子間で測定しています。

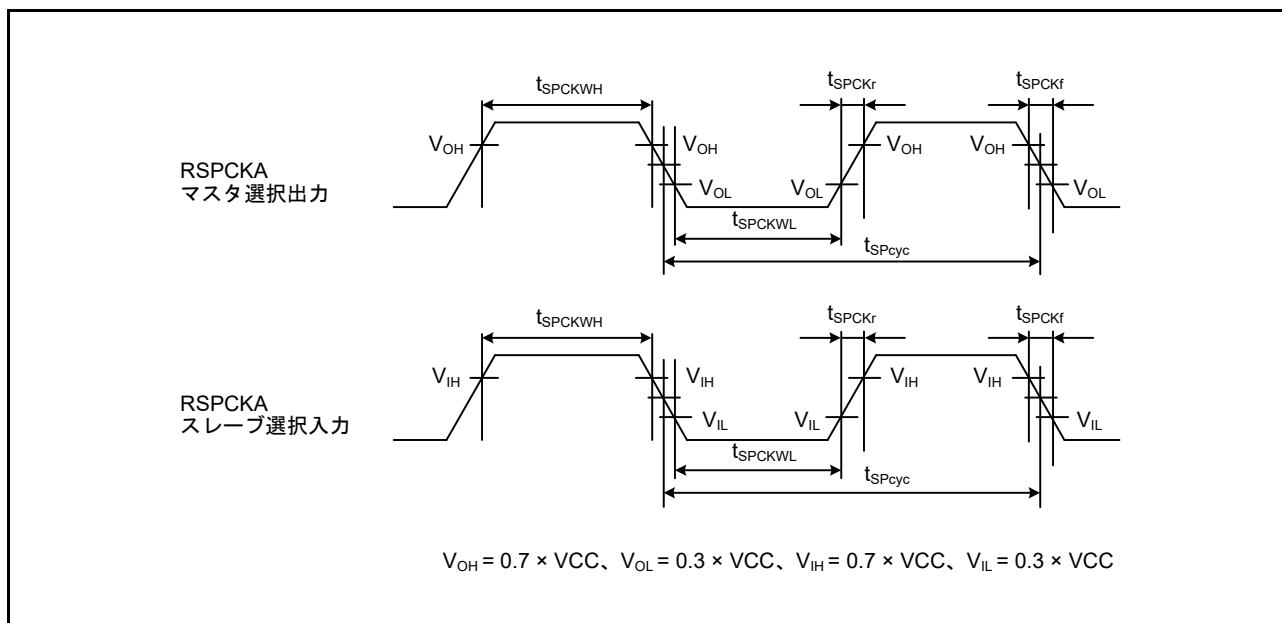


図 2.54 RSPCKA クロックタイミング

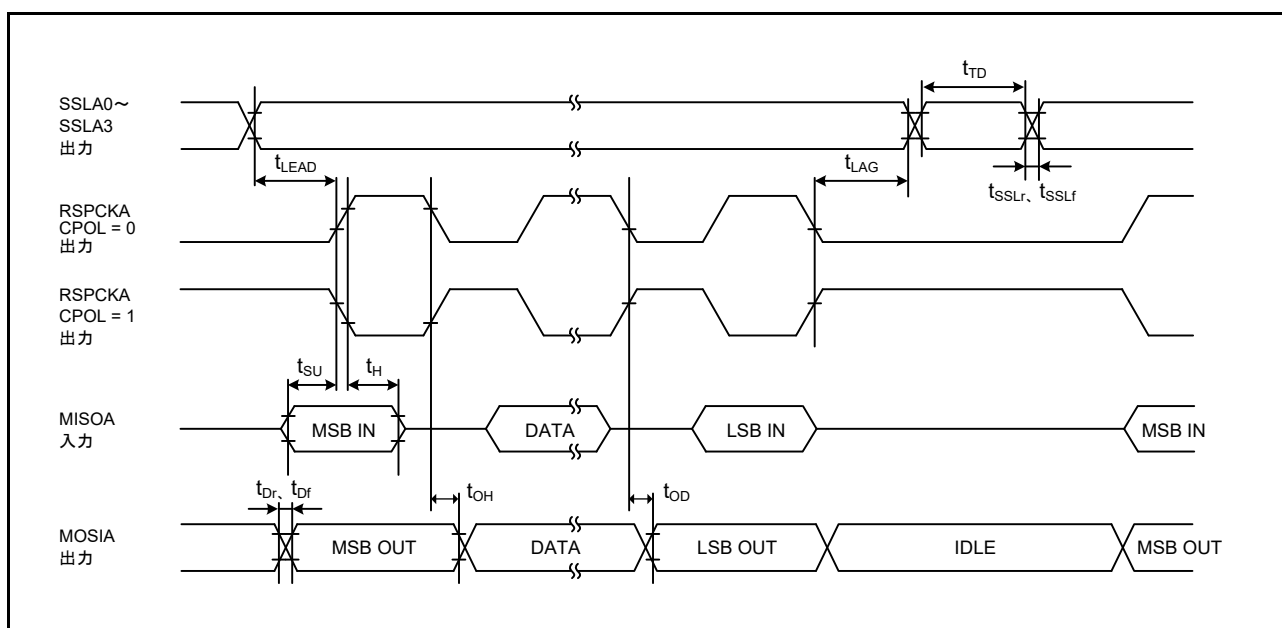


図 2.55 RSPCKA タイミング (マスタ、CPHA = 0) (ビットレート : PCLKA を 2 分周以外に設定)



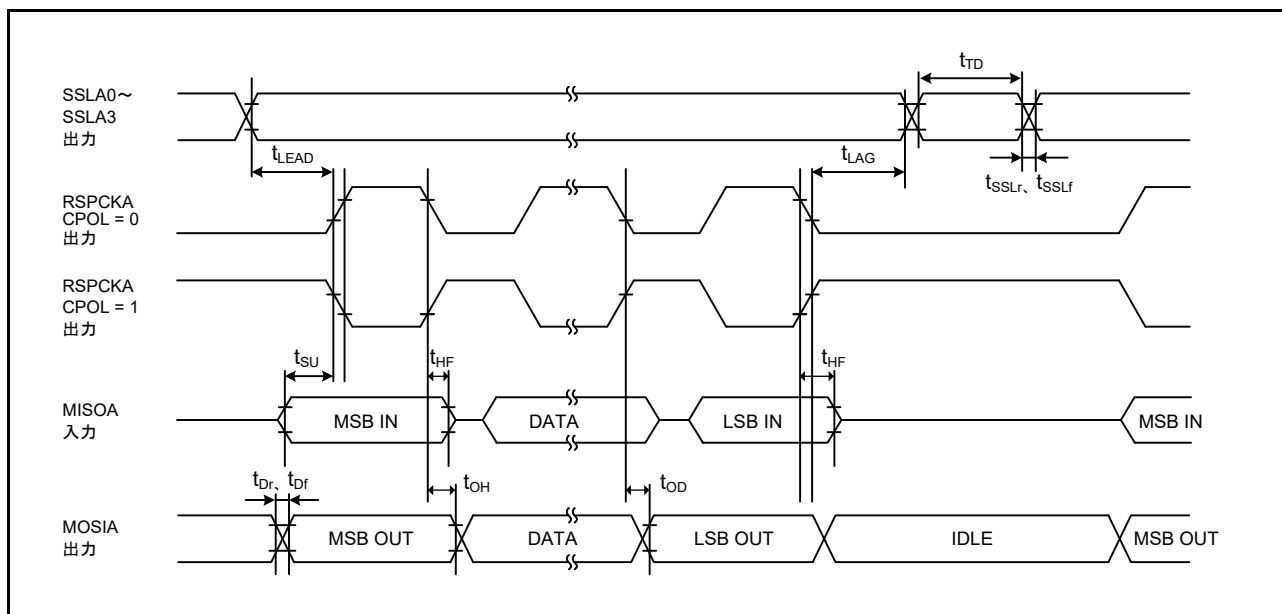


図 2.56 RSPI タイミング (マスタ、CPHA = 0) (ビットレート : PCLKA を 2 分周に設定)

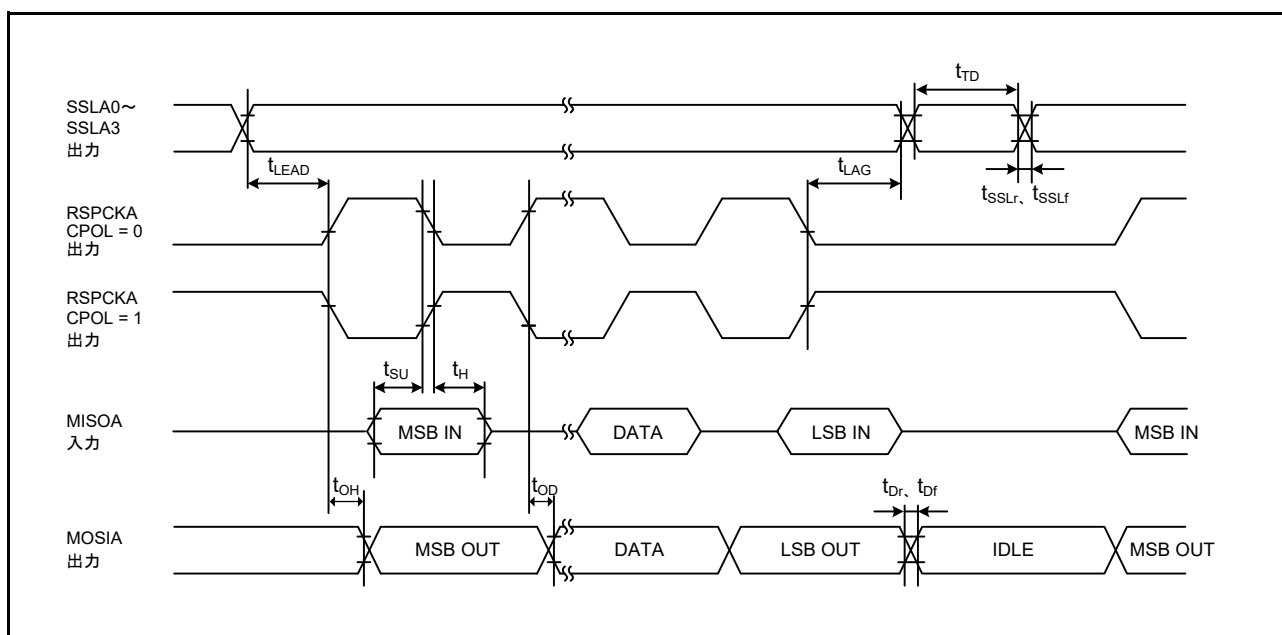


図 2.57 RSPI タイミング (マスタ、CPHA = 1) (ビットレート : PCLKA を 2 分周以外に設定)

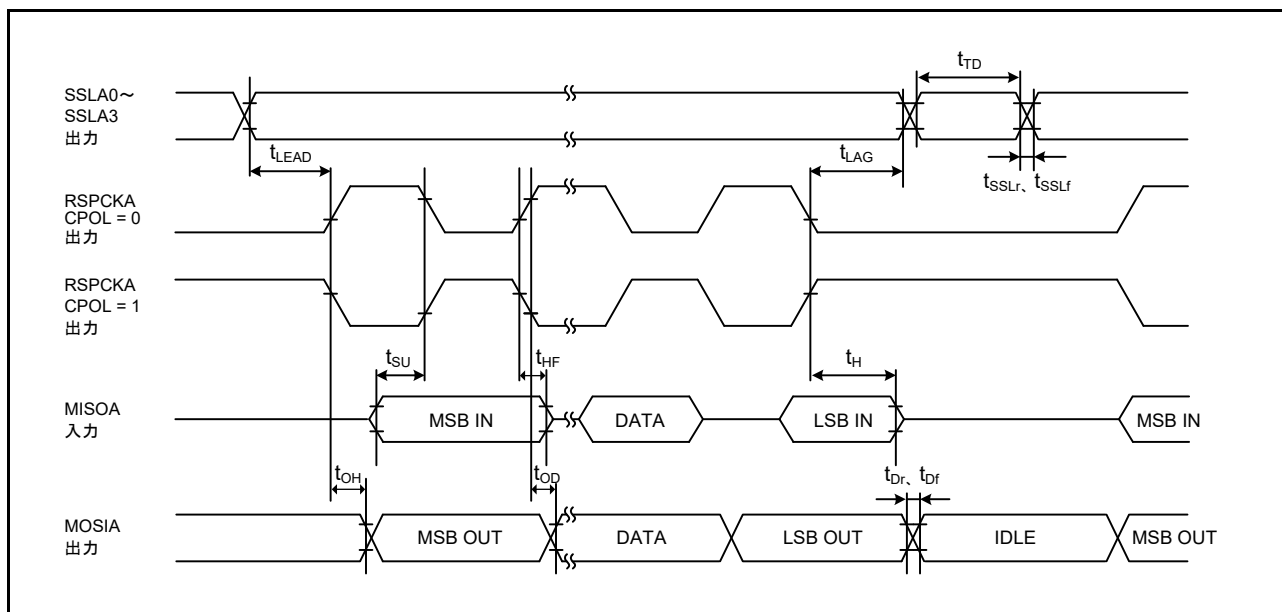


図 2.58 RSPI タイミング (マスタ、CPHA = 1) (ビットレート : PCLKA を 2 分周に設定)

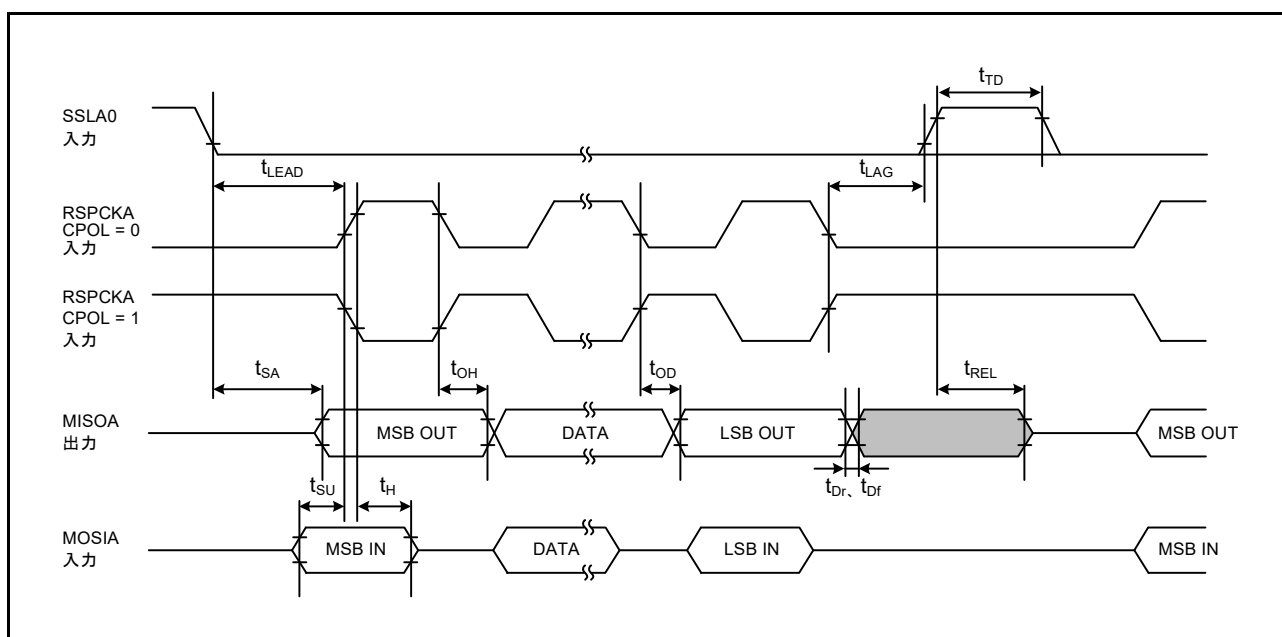


図 2.59 RSPI タイミング (スレーブ、CPHA = 0)

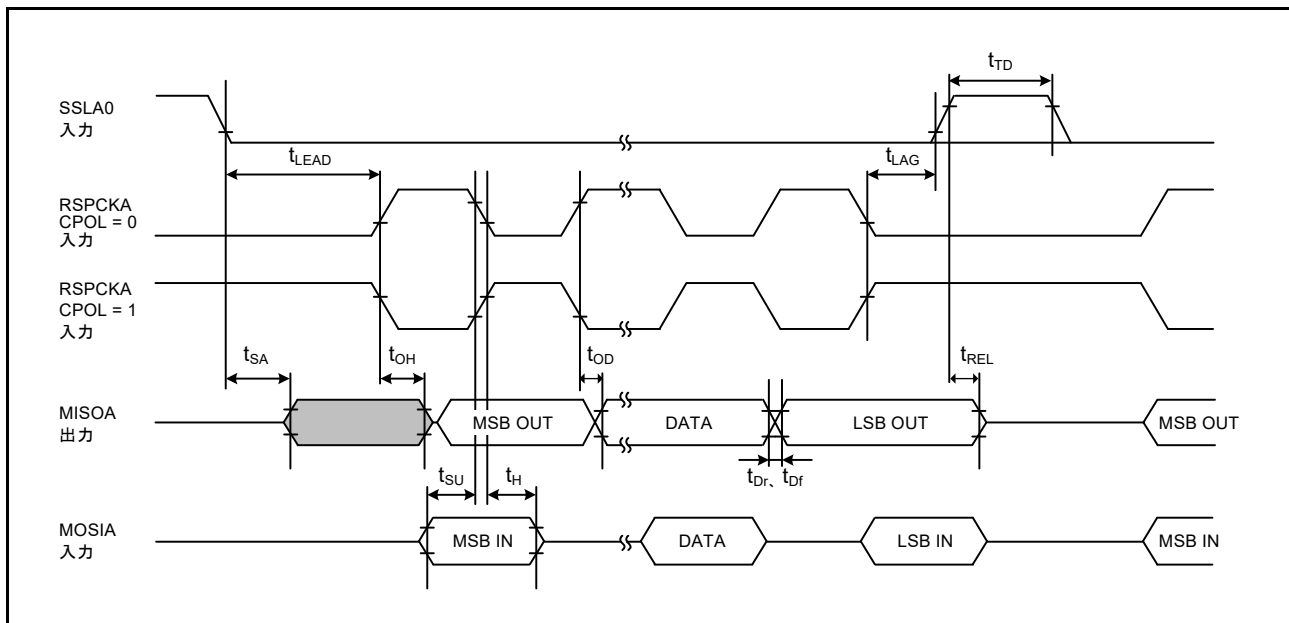


図 2.60 RSPI タイミング (スレープ、CPHA = 1)

2.4.7.11 QSPI

表 2.39 QSPI タイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件 : V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
 駆動能力制御レジスタは高駆動出力を選択時 (注3)

| 項目   |                | 記号                 | min | max  | 単位<br>(注1)         | 測定条件<br>(注2)      |
|------|----------------|--------------------|-----|------|--------------------|-------------------|
| QSPI | QSPCLKクロックサイクル | t <sub>QScyc</sub> | 2   | 4080 | t <sub>PBcyc</sub> | 図 2.61            |
|      | データ入力セットアップ時間  | t <sub>Su</sub>    | 6.5 | —    | ns                 | 図 2.62、<br>図 2.63 |
|      | データ入力ホールド時間    | t <sub>tH</sub>    | 5   | —    | ns                 |                   |
|      | SSセットアップ時間     | t <sub>LEAD</sub>  | 1.5 | 8.5  | t <sub>QScyc</sub> |                   |
|      | SSホールド時間       | t <sub>LAG</sub>   | 1   | 8    | t <sub>QScyc</sub> |                   |
|      | データ出力遅延時間      | t <sub>OD</sub>    | —   | 10.0 | ns                 |                   |
|      | データ出力ホールド時間    | t <sub>OH</sub>    | -5  | —    | ns                 |                   |
|      | 連続転送遅延時間       | t <sub>TD</sub>    | 1   | 8    | t <sub>QScyc</sub> |                   |

- 注1. t<sub>PBcyc</sub> : PCLKBの周期
- 注2. 端子名に-A、-Bなどのグループ名を表す記号が付加されている場合、同一グループ内の端子を組み合わせることを推奨します。QSPIのAC特性は、各グループ内の端子間で測定しています。
- 注3. Gバージョン製品では、QSPCLK端子に対応する駆動能力制御レジスタ2を、高速インターフェース用高駆動出力に設定して、AC特性を測定しています。

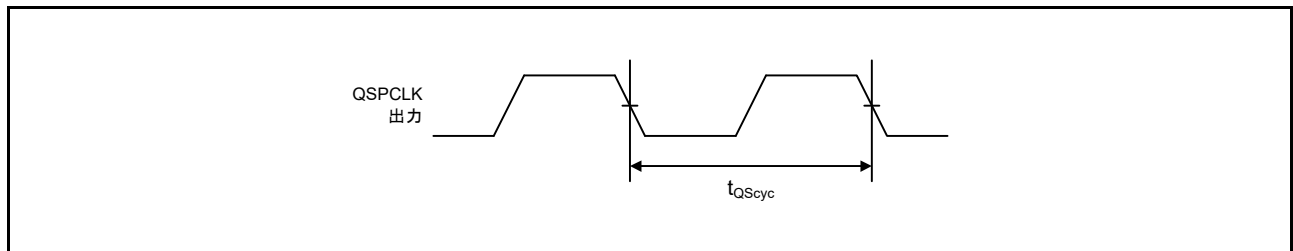


図 2.61 QSPI クロックタイミング

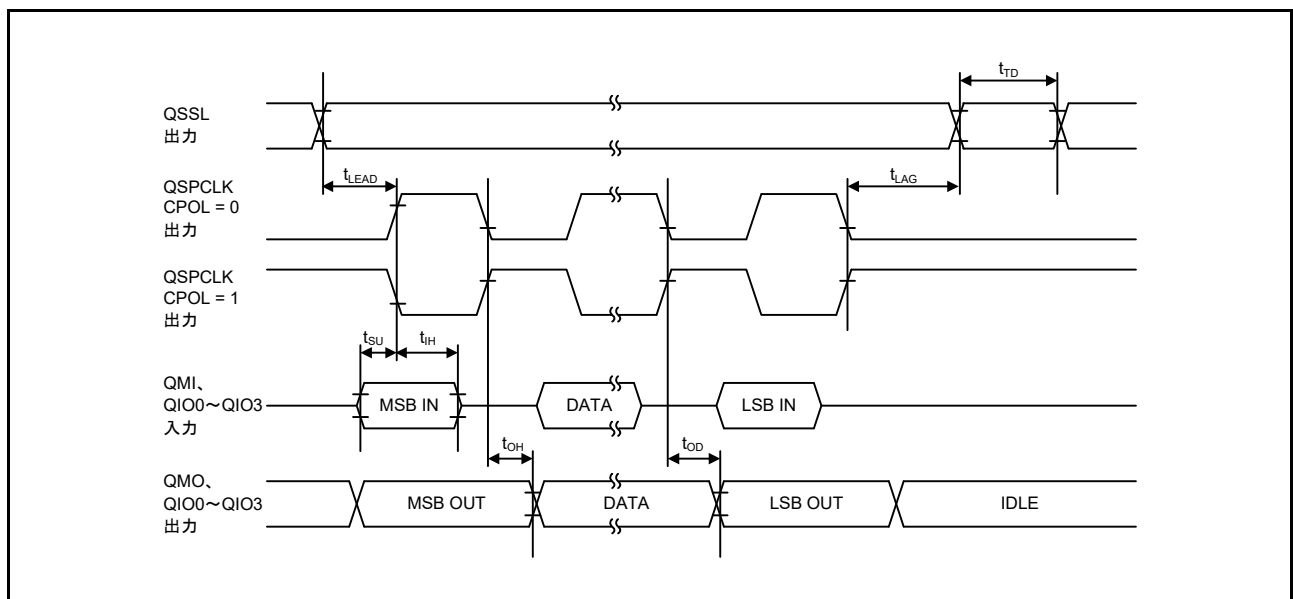


図 2.62 送受信タイミング (CPHA = 0)

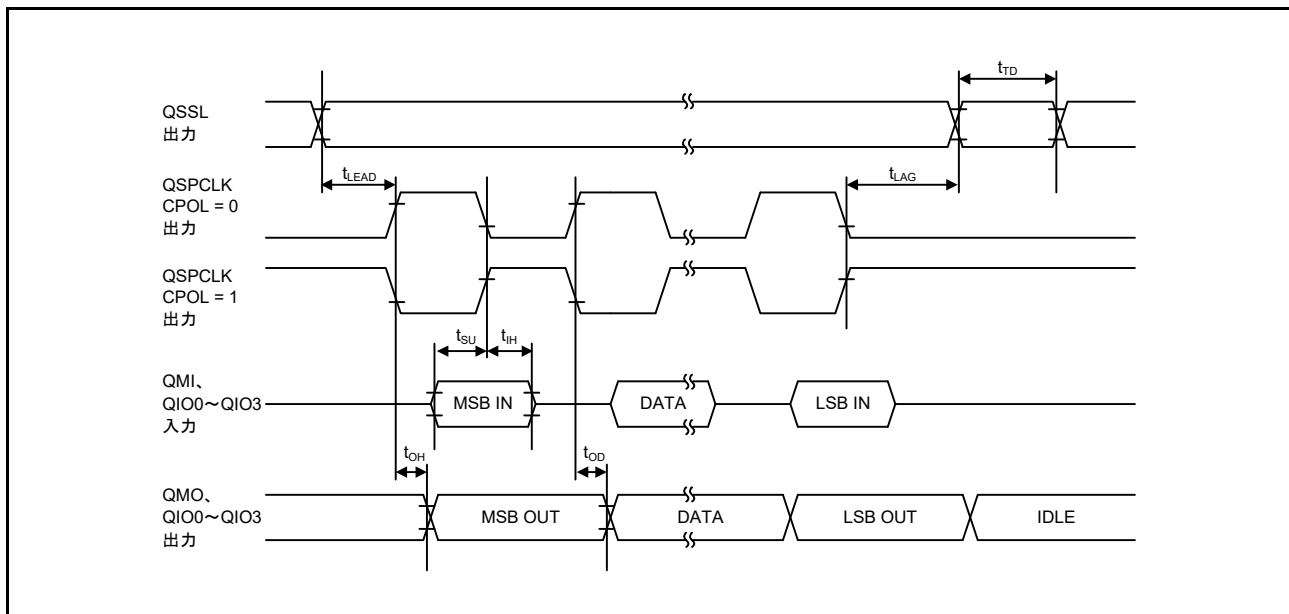


図 2.63 送受信タイミング (CPHA = 1)

## 2.4.7.12 RIIC

表2.40 RIICタイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目   |                       | 記号                  | min (注1)                            | max                         | 単位 | 測定条件  |
|--|-----------------------|---------------------|-------------------------------------|-----------------------------|----|-------|
| RIIC<br>(Standard-mode,<br>SMBus)<br>ICFER.FMPE =<br>0 | SCL入力サイクル時間           | t <sub>SCL</sub>    | 6(12) × t <sub>II</sub> Ccyc + 1300 | —                           | ns | 図2.64 |
|  | SCL入力Highパルス幅         | t <sub>SCLH</sub>   | 3(6) × t <sub>II</sub> Ccyc + 300   | —                           | ns |       |
|  | SCL入力Lowパルス幅          | t <sub>SCLL</sub>   | 3(6) × t <sub>II</sub> Ccyc + 300   | —                           | ns |       |
|  | SCL, SDA入力立ち上がり時間     | t <sub>Sr</sub>     | —                                   | 1000                        | ns |       |
|  | SCL, SDA入力立ち下がり時間     | t <sub>Sf</sub>     | —                                   | 300                         | ns |       |
|  | SCL, SDA入カスパイクパルス除去時間 | t <sub>SP</sub>     | 0                                   | 1(4) × t <sub>II</sub> Ccyc | ns |       |
|  | SDA入カバスフリー時間          | t <sub>BUF</sub>    | 3(6) × t <sub>II</sub> Ccyc + 300   | —                           | ns |       |
|  | 開始条件入力ホールド時間          | t <sub>STAH</sub>   | t <sub>II</sub> Ccyc + 300          | —                           | ns |       |
|  | 再送開始条件入力セットアップ時間      | t <sub>STAS</sub>   | 1000                                | —                           | ns |       |
|  | 停止条件入力セットアップ時間        | t <sub>STOS</sub>   | 1000                                | —                           | ns |       |
|  | データ入力セットアップ時間         | t <sub>SDAS</sub>   | t <sub>II</sub> Ccyc + 50           | —                           | ns |       |
|  | データ入力ホールド時間           | t <sub>SDAH</sub>   | 0                                   | —                           | ns |       |
|  | SCL, SDAの容量性負荷        | C <sub>b</sub> (注2) | —                                   | 400                         | pF |       |
| RIIC<br>(Fast-mode)<br>ICFER.FMPE =<br>0               | SCL入力サイクル時間           | t <sub>SCL</sub>    | 6(12) × t <sub>II</sub> Ccyc + 600  | —                           | ns |       |
|  | SCL入力Highパルス幅         | t <sub>SCLH</sub>   | 3(6) × t <sub>II</sub> Ccyc + 300   | —                           | ns |       |
|  | SCL入力Lowパルス幅          | t <sub>SCLL</sub>   | 3(6) × t <sub>II</sub> Ccyc + 300   | —                           | ns |       |
|  | SCL, SDA入力立ち上がり時間     | t <sub>Sr</sub>     | 20 × (外付け<br>プルアップ電圧 / 5.5V)        | 300                         | ns |       |
|  | SCL, SDA入力立ち下がり時間     | t <sub>Sf</sub>     | 20 × (外付け<br>プルアップ電圧 / 5.5V)        | 300                         | ns |       |
|  | SCL, SDA入カスパイクパルス除去時間 | t <sub>SP</sub>     | 0                                   | 1(4) × t <sub>II</sub> Ccyc | ns |       |
|  | SDA入カバスフリー時間          | t <sub>BUF</sub>    | 3(6) × t <sub>II</sub> Ccyc + 300   | —                           | ns |       |
|  | 開始条件入力ホールド時間          | t <sub>STAH</sub>   | t <sub>II</sub> Ccyc + 300          | —                           | ns |       |
|  | 再送開始条件入力セットアップ時間      | t <sub>STAS</sub>   | 300                                 | —                           | ns |       |
|  | 停止条件入力セットアップ時間        | t <sub>STOS</sub>   | 300                                 | —                           | ns |       |
|  | データ入力セットアップ時間         | t <sub>SDAS</sub>   | t <sub>II</sub> Ccyc + 50           | —                           | ns |       |
|  | データ入力ホールド時間           | t <sub>SDAH</sub>   | 0                                   | —                           | ns |       |
|  | SCL, SDAの容量性負荷        | C <sub>b</sub> (注2) | —                                   | 400                         | pF |       |
| RIIC<br>(Fast-mode+)<br>ICFER.FMPE =<br>1              | SCL入力サイクル時間           | t <sub>SCL</sub>    | 6(12) × t <sub>II</sub> Ccyc + 240  | —                           | ns |       |
|  | SCL入力Highパルス幅         | t <sub>SCLH</sub>   | 3(6) × t <sub>II</sub> Ccyc + 120   | —                           | ns |       |
|  | SCL入力Lowパルス幅          | t <sub>SCLL</sub>   | 3(6) × t <sub>II</sub> Ccyc + 120   | —                           | ns |       |
|  | SCL, SDA入力立ち上がり時間     | t <sub>Sr</sub>     | —                                   | 120                         | ns |       |
|  | SCL, SDA入力立ち下がり時間     | t <sub>Sf</sub>     | —                                   | 120                         | ns |       |
|  | SCL, SDA入カスパイクパルス除去時間 | t <sub>SP</sub>     | 0                                   | 1(4) × t <sub>II</sub> Ccyc | ns |       |
|  | SDA入カバスフリー時間          | t <sub>BUF</sub>    | 3(6) × t <sub>II</sub> Ccyc + 120   | —                           | ns |       |
|  | 開始条件入力ホールド時間          | t <sub>STAH</sub>   | t <sub>II</sub> Ccyc + 120          | —                           | ns |       |
|  | 再送開始条件入力セットアップ時間      | t <sub>STAS</sub>   | 120                                 | —                           | ns |       |
|  | 停止条件入力セットアップ時間        | t <sub>STOS</sub>   | 120                                 | —                           | ns |       |
|  | データ入力セットアップ時間         | t <sub>SDAS</sub>   | t <sub>II</sub> Ccyc + 20           | —                           | ns |       |
|  | データ入力ホールド時間           | t <sub>SDAH</sub>   | 0                                   | —                           | ns |       |
|  | SCL, SDAの容量性負荷        | C <sub>b</sub> (注2) | —                                   | 550                         | pF |       |

- 注.  $t_{IICcyc}$  : RIICの内部基準クロック(IICφ)の周期  
 注1. ( )内の数値は、ICFER.NFE = 1でデジタルフィルタを有効にした状態でICMR3.NF[1:0] = 11bの場合を示します。  
 注2.  $C_b$ はバスラインの容量総計です。

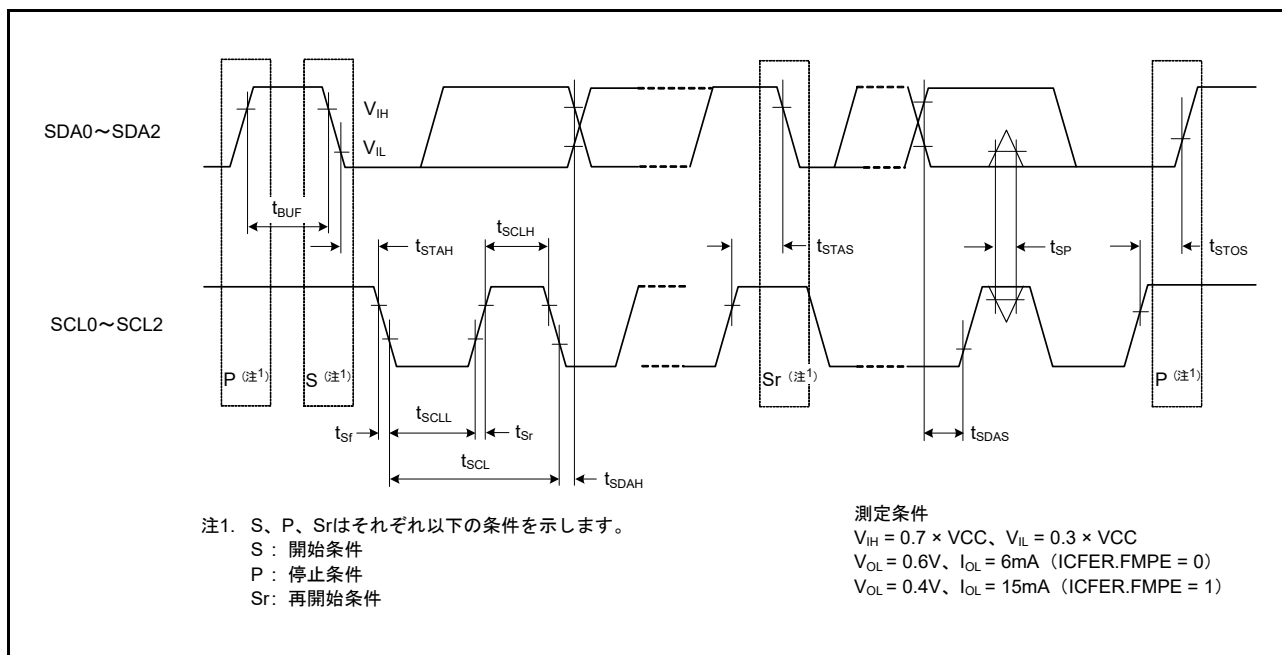


図 2.64 RIIC バスインタフェース入出力タイミング

## 2.4.7.13 MMC

表2.41 MMCホストインタフェースタイミング

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $PCLKA = 8 \sim 120MHz$ ,  $PCLKB = 8 \sim 60MHz$ ,  $T_a = T_{opr}$ ,  
 出力負荷条件 :  $V_{OH} = 0.5 \times VCC$ ,  $V_{OL} = 0.5 \times VCC$ ,  $C = 30pF$ ,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目    | 記号                                       | min (注1)     | max                  | 単位  | 測定条件 (注2) |    |
|-------|--|--------------|----------------------|-----|-----------|----|
| MMCIF | MMC_CLKクロックサイクル                          | $t_{MMCPP}$  | $2 \times t_{PBcyc}$ | ns  | 図2.65     |    |
|       | MMC_CLKクロックHighレベル幅                      | $t_{MMCWH}$  | 6.5                  | ns  |           |    |
|       | MMC_CLKクロックLowレベル幅                       | $t_{MMCWL}$  | 6.5                  | ns  |           |    |
|       | MMC_CLKクロック立ち上がり時間                       | $t_{MMCLH}$  | —                    | 3   |           | ns |
|       | MMC_CLKクロック立ち下がり時間                       | $t_{MMCHL}$  | —                    | 3   |           | ns |
|       | MMC_CMD, MMC_D7~MMC_D0出力データ遅延 (データ転送モード) | $t_{MMCODY}$ | -6.6                 | 6.6 |           | ns |
|       | MMC_CMD, MMC_D7~MMC_D0入力データセットアップ        | $t_{MMCISU}$ | 8                    | —   |           | ns |
|       | MMC_CMD, MMC_D7~MMC_D0入力データホールド          | $t_{MMCIH}$  | 2.5                  | —   |           | ns |

注1.  $t_{PBcyc}$  : PCLKBの周期

注2. 端子名に-A、-Bなどのグループ名を表す記号が付加されている場合、同一グループ内の端子を組み合わせることを推奨します。MMCのAC特性は、各グループ内の端子間で測定しています。

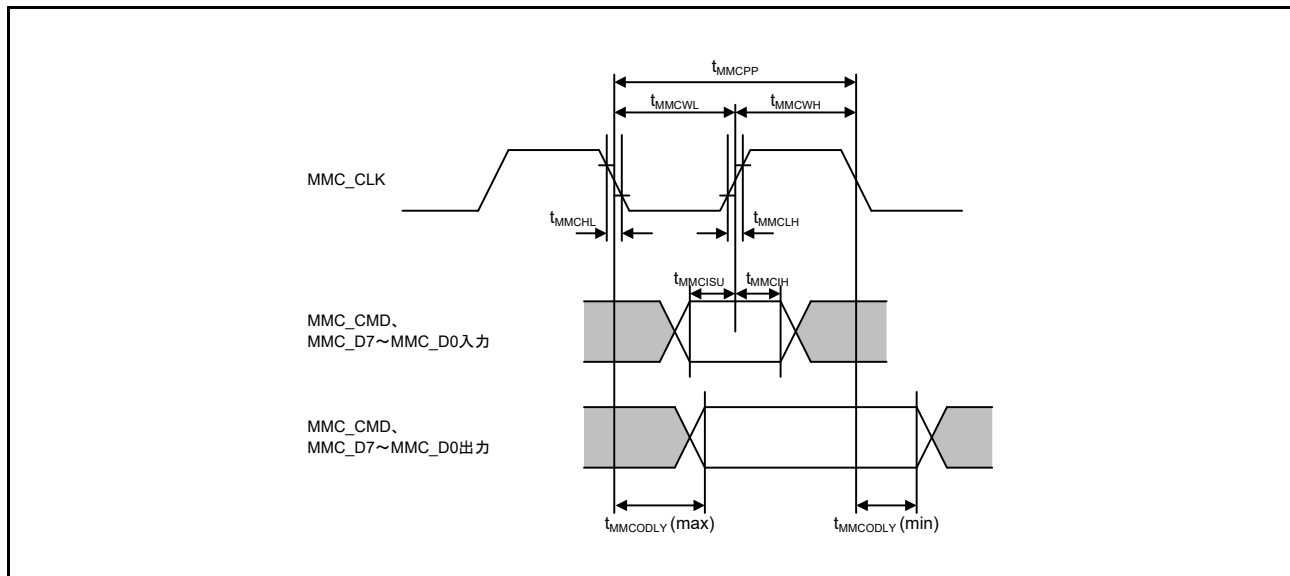


図 2.65 MMC インタフェース



## 2.4.7.14 ETHERC

表2.42 ETHERC タイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
出力負荷条件 : V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
駆動能力制御レジスタは高駆動出力を選択時

| 項目               |                                  | 記号                             | min | max         | 単位  | 測定条件          |       |
|------------------|----------------------------------|--------------------------------|-----|-------------|-----|---------------|-------|
| ETHERC<br>(RMII) | REF50CK サイクル時間                   | T <sub>ck</sub>                | 20  | —           | ns  | 図2.66 ~ 図2.69 |       |
|                  | REF50CK 周波数 Typ. 50MHz           | —                              | —   | 50 + 100ppm | MHz |               |       |
|                  | REF50CK デューティ                    | —                              | 35  | 65          | %   |               |       |
|                  | REF50CK 立ち上がり/立ち下がり時間            | T <sub>ckr/ckf</sub>           | 0.5 | 3.5         | ns  |               |       |
|                  | RMII0_xxxx (注1) 出力遅延時間           | T <sub>co</sub>                | 2.5 | 15.0        | ns  |               |       |
|                  | RMII0_xxxx (注2) セットアップ時間         | T <sub>su</sub>                | 3   | —           | ns  |               |       |
|                  | RMII0_xxxx (注2) ホールド時間           | T <sub>hd</sub>                | 1   | —           | ns  |               |       |
|                  | RMII0_xxxx (注1、注2) 立ち上がり/立ち下がり時間 | T <sub>r</sub> /T <sub>f</sub> | 0.5 | 5           | ns  |               |       |
|                  | ET0_WOL 出力遅延時間                   | t <sub>WOLd</sub>              | 1   | 23.5        | ns  | 図2.70         |       |
| ETHERC<br>(MII)  | ET0_TX_CLK サイクル時間                | t <sub>Tcyc</sub>              | 40  | —           | ns  | —             |       |
|                  | ET0_TX_EN 出力遅延時間                 | t <sub>TENd</sub>              | 1   | 20          | ns  |               | 図2.71 |
|                  | ET0_ETXD0 ~ ET0_ETXD3 出力遅延時間     | t <sub>MTDd</sub>              | 1   | 20          | ns  |               |       |
|                  | ET0_CRS セットアップ時間                 | t <sub>CRSs</sub>              | 10  | —           | ns  |               |       |
|                  | ET0_CRS ホールド時間                   | t <sub>CRSh</sub>              | 10  | —           | ns  | 図2.72         |       |
|                  | ET0_COL セットアップ時間                 | t <sub>COLs</sub>              | 10  | —           | ns  |               |       |
|                  | ET0_COL ホールド時間                   | t <sub>COLh</sub>              | 10  | —           | ns  | —             |       |
|                  | ET0_RX_CLK サイクル時間                | t <sub>TRcyc</sub>             | 40  | —           | ns  |               |       |
|                  | ET0_RX_DV セットアップ時間               | t <sub>RDVs</sub>              | 10  | —           | ns  |               | 図2.73 |
|                  | ET0_RX_DV ホールド時間                 | t <sub>RDVh</sub>              | 10  | —           | ns  |               |       |
|                  | ET0_ERXD0 ~ ET0_ERXD3 セットアップ時間   | t <sub>MRDs</sub>              | 10  | —           | ns  |               |       |
|                  | ET0_ERXD0 ~ ET0_ERXD3 ホールド時間     | t <sub>MRDh</sub>              | 10  | —           | ns  |               |       |
|                  | ET0_RX_ER セットアップ時間               | t <sub>RERs</sub>              | 10  | —           | ns  |               | 図2.74 |
|                  | ET0_RX_ER ホールド時間                 | t <sub>RERh</sub>              | 10  | —           | ns  |               |       |
|                  | ET0_WOL 出力遅延時間                   | t <sub>WOLd</sub>              | 1   | 23.5        | ns  | 図2.75         |       |

注1. RMII0\_TXD\_EN, RMII0\_TXD1, RMII0\_TXD0

注2. RMII0\_CRS\_DV, RMII0\_RXD1, RMII0\_RXD0, RMII0\_RX\_ER

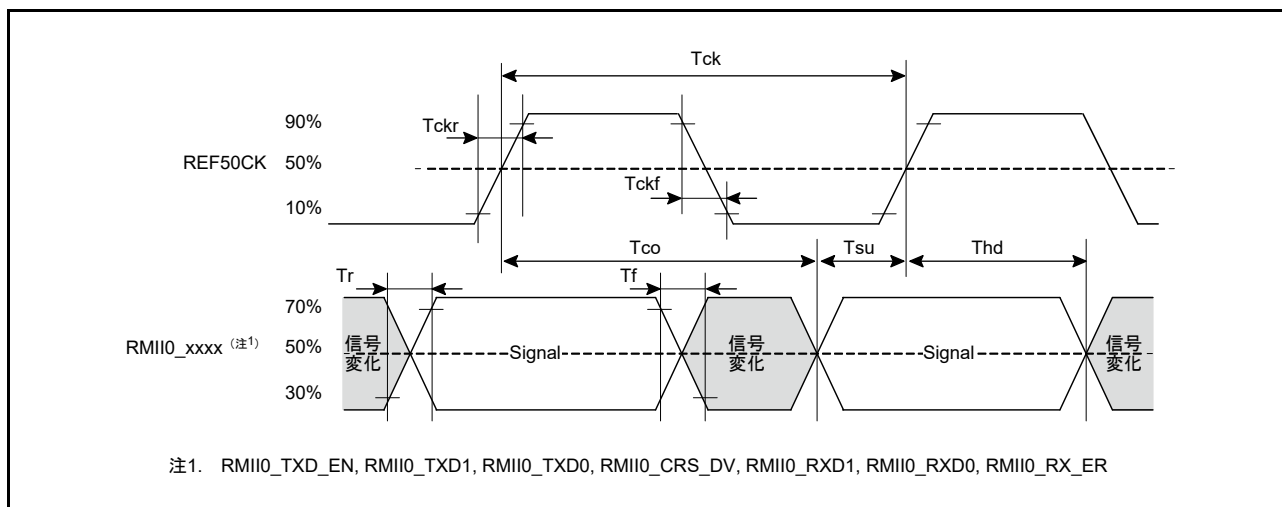


図 2.66 REF50CK と RMII 信号とのタイミング

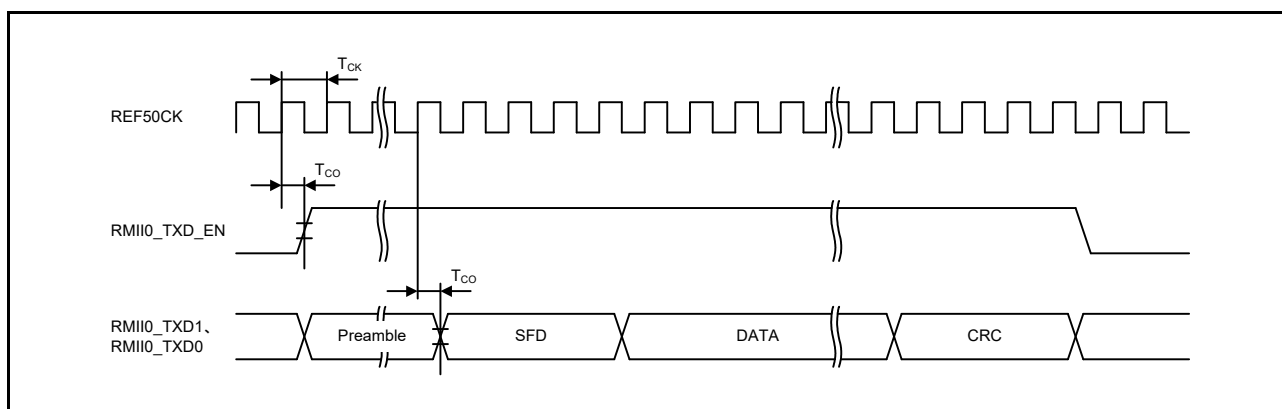


図 2.67 RMII 送信タイミング

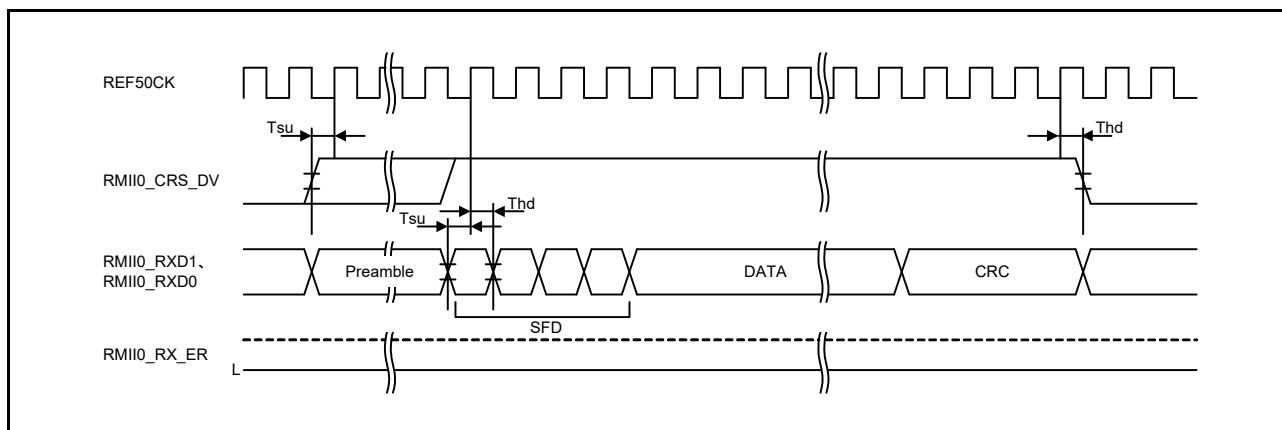


図 2.68 RMII 受信タイミング (正常動作時)

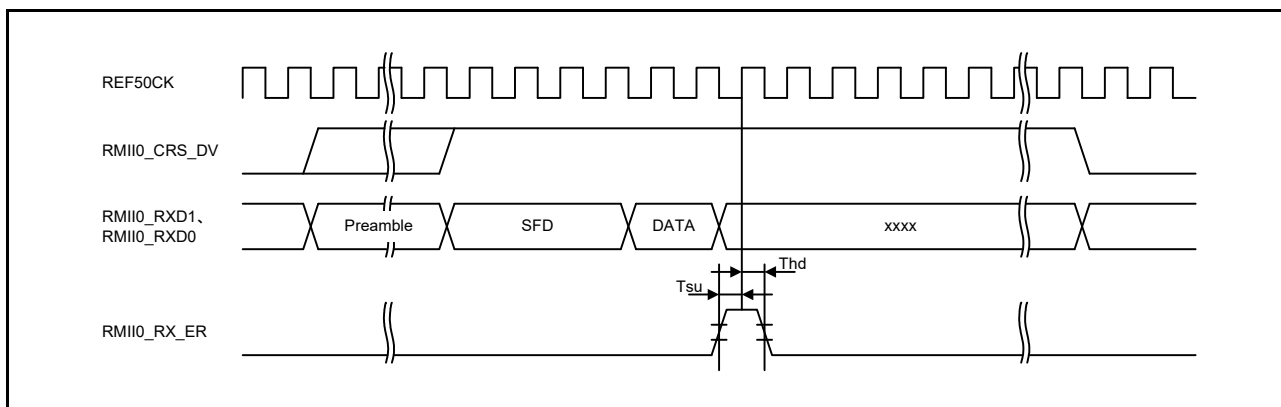


図 2.69 RMI0 受信タイミング (エラー発生ケース)

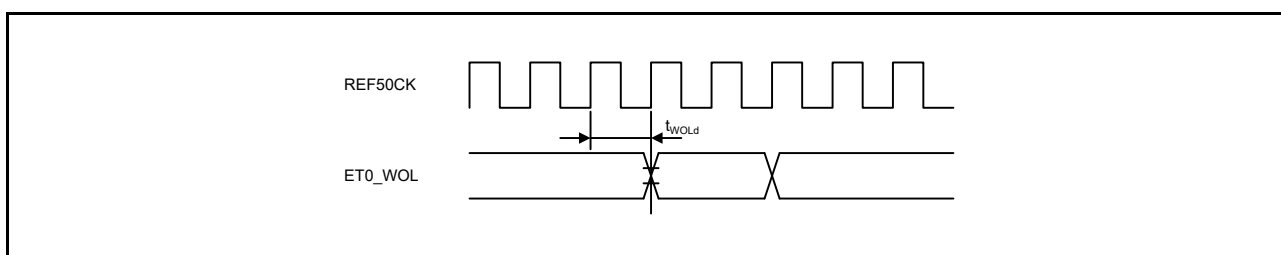


図 2.70 WOL 出力タイミング (RMI0)

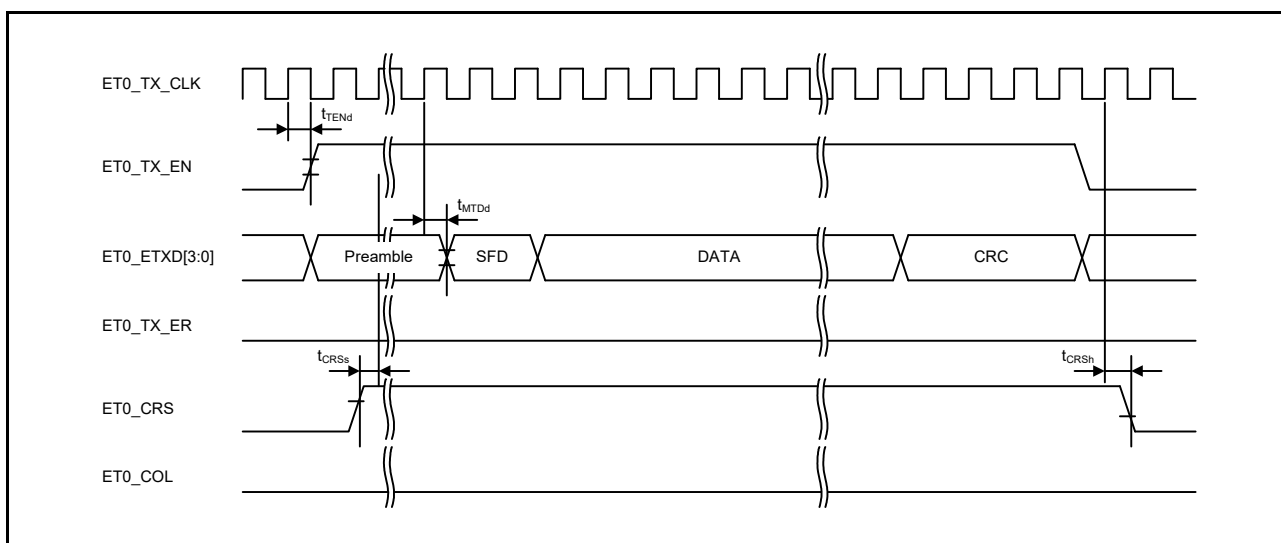


図 2.71 MII 送信タイミング (正常動作時)

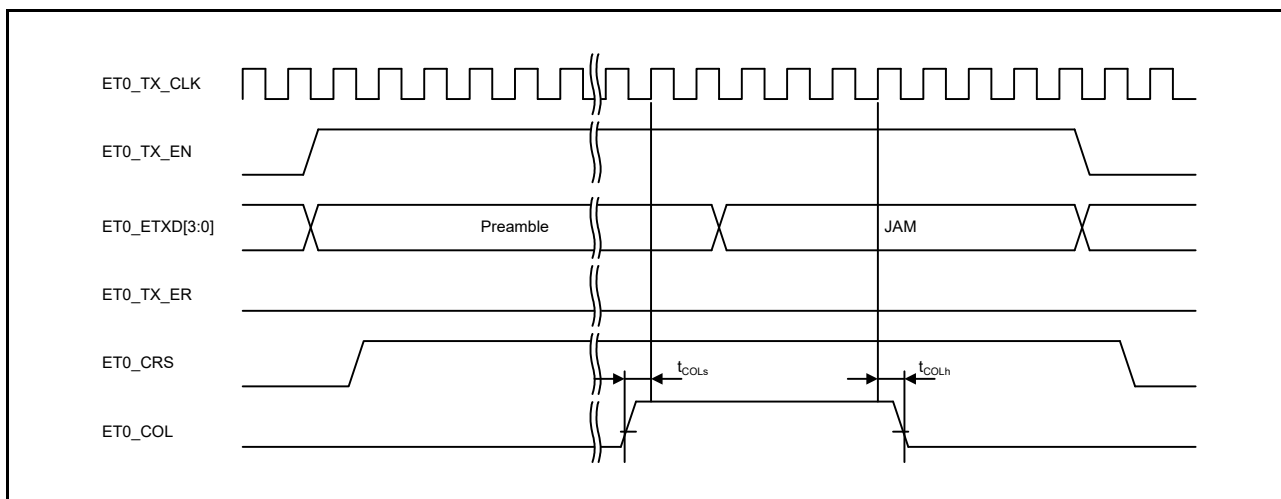


図 2.72 MII 送信タイミング (衝突発生ケース)

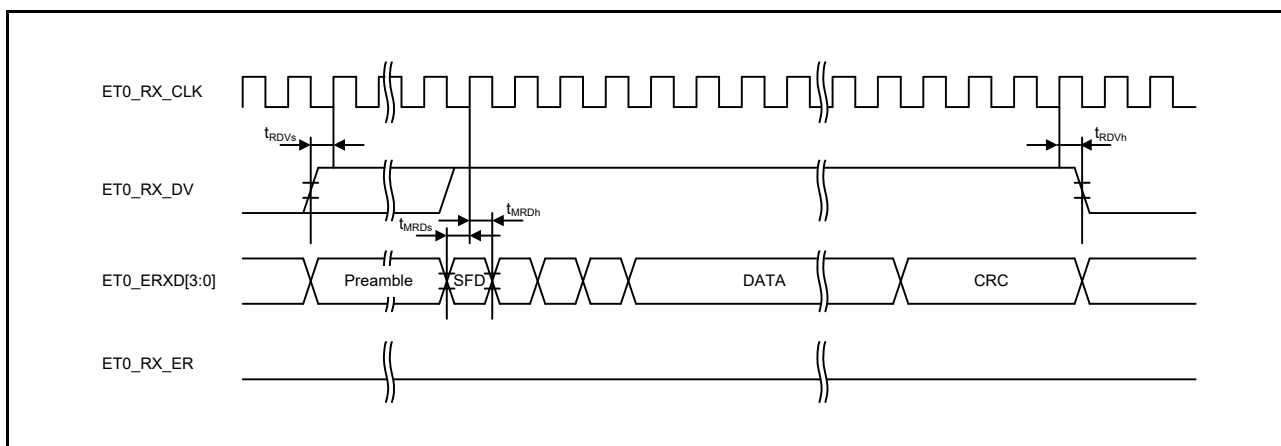


図 2.73 MII 受信タイミング (正常動作時)

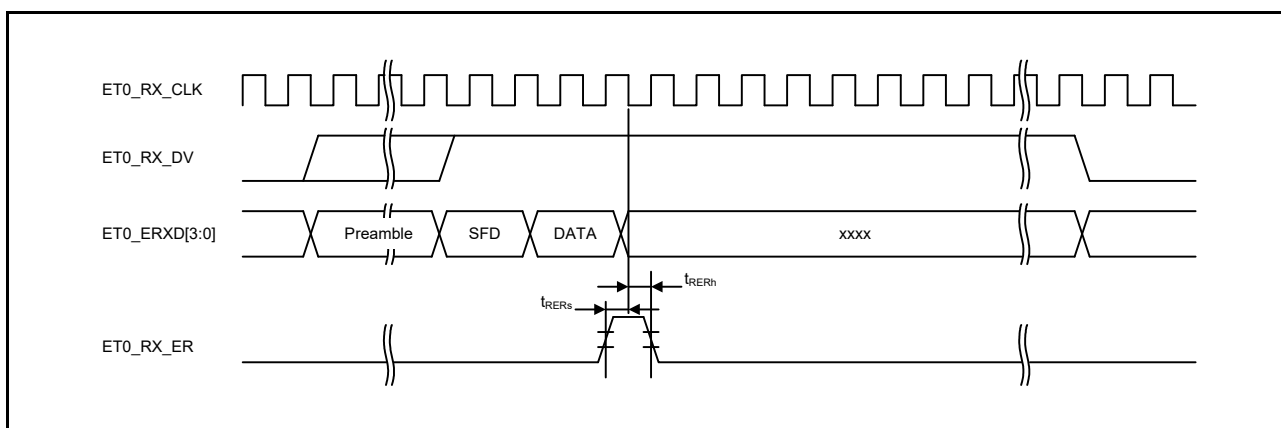


図 2.74 MII 受信タイミング (エラー発生ケース)

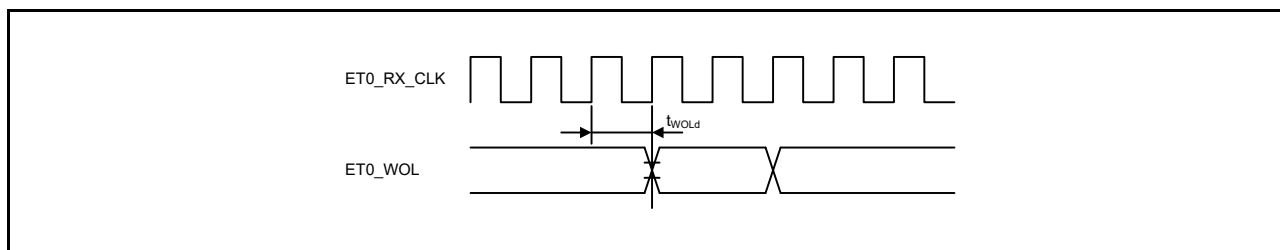


図 2.75 WOL 出力タイミング (MII)

### 2.4.7.15 PDC

表 2.43 PDC タイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件 : V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目  |                       | 記号                  | min (注1)   | max | 単位 | 備考     |
|-----|-----------------------|---------------------|--|-----|----|--------|
| PDC | PIXCLK入力サイクル時間        | t <sub>PIXcyc</sub> | 37   | —   | ns | 図 2.76 |
|     | PIXCLK入力Highパルス幅      | t <sub>PIXH</sub>   | 10   | —   | ns |        |
|     | PIXCLK入力Lowパルス幅       | t <sub>PIXL</sub>   | 10   | —   | ns |        |
|     | PIXCLK立ち上がり時間         | t <sub>PIXr</sub>   | —  | 5   | ns |        |
|     | PIXCLK立ち下がり時間         | t <sub>PIXf</sub>   | —  | 5   | ns |        |
| PDC | PCKO出力サイクル時間          | t <sub>PCKcyc</sub> | 2 × t <sub>PBcyc</sub>   | —   | ns | 図 2.77 |
|     | PCKO出力Highパルス幅        | t <sub>PCKH</sub>   | (t <sub>PCKcyc</sub> - t <sub>PCKr</sub> - t <sub>PCKf</sub> )/2 - 3 | —   | ns |        |
|     | PCKO出力Lowパルス幅         | t <sub>PCKL</sub>   | (t <sub>PCKcyc</sub> - t <sub>PCKr</sub> - t <sub>PCKf</sub> )/2 - 3 | —   | ns |        |
|     | PCKO立ち上がり時間           | t <sub>PCKr</sub>   | —  | 5   | ns |        |
|     | PCKO立ち下がり時間           | t <sub>PCKf</sub>   | —  | 5   | ns |        |
| PDC | VSYNC/HSYNC入力セットアップ時間 | t <sub>SYNCS</sub>  | 10   | —   | ns | 図 2.78 |
|     | VSYNC/HSYNC入力ホールド時間   | t <sub>SYNCH</sub>  | 5  | —   | ns |        |
|     | PIXD入力セットアップ時間        | t <sub>PIXDS</sub>  | 10   | —   | ns |        |
|     | PIXD入力ホールド時間          | t <sub>PIXDH</sub>  | 5  | —   | ns |        |

注1. t<sub>PBcyc</sub> : PCLKBの周期

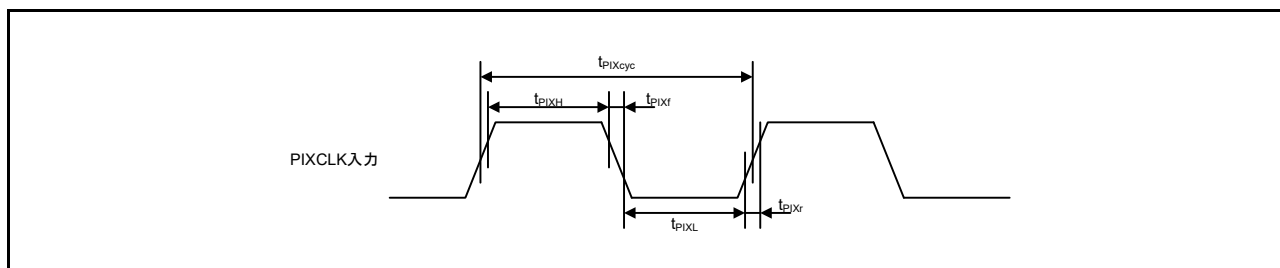


図 2.76 PDC 入力クロックタイミング

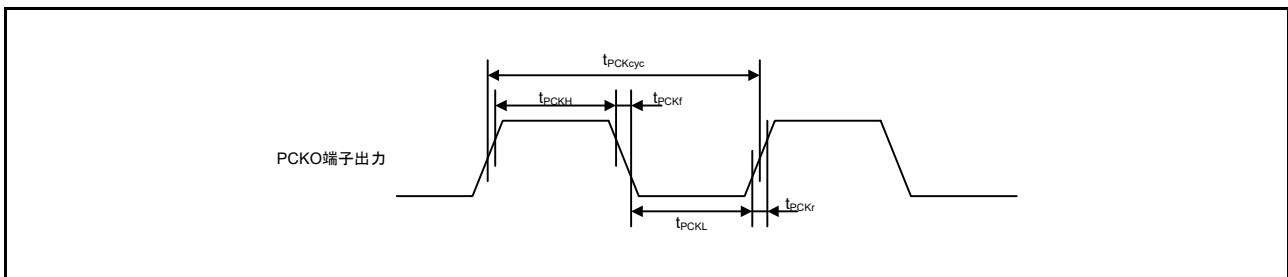


図 2.77 PDC 出力クロックタイミング

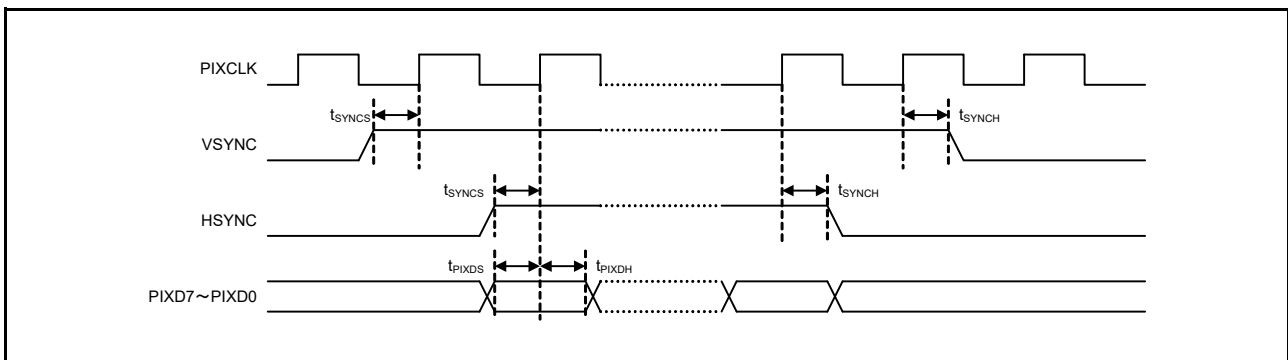


図 2.78 PDC AC タイミング

## 2.4.7.16 GLCDC

表2.44 GLCDC タイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF

| 項目                      | 記号                           | min       | typ | max     | 単位                           | 測定条件  |
|-------------------------|------------------------------|-----------|-----|---------|------------------------------|-------|
| LCD_EXTCLK入カロック周波数      | t <sub>E<sub>cy</sub>c</sub> | —         | —   | 30 (注1) | MHz                          | 図2.79 |
| LCD_EXTCLK入カロックLowパルス幅  | t <sub>WL</sub>              | 0.45      | —   | 0.55    | t <sub>E<sub>cy</sub>c</sub> |       |
| LCD_EXTCLK入カロックHighパルス幅 | t <sub>WH</sub>              | 0.45      | —   | 0.55    | t <sub>E<sub>cy</sub>c</sub> |       |
| LCD_CLK出カロック周波数         | t <sub>L<sub>cy</sub>c</sub> | —         | —   | 30 (注1) | MHz                          | 図2.80 |
| LCD_CLK出カロックLowパルス幅     | t <sub>LOL</sub>             | 0.4       | —   | 0.6     | t <sub>L<sub>cy</sub>c</sub> |       |
| LCD_CLK出カロックHighパルス幅    | t <sub>LOH</sub>             | 0.4       | —   | 0.6     | t <sub>L<sub>cy</sub>c</sub> |       |
| LCD_CLK出カロック立ち上がり時間     | t <sub>LOR</sub>             | —         | —   | 5       | ns                           |       |
| LCD_CLK出カロック立ち下がり時間     | t <sub>LOF</sub>             | —         | —   | 5       | ns                           |       |
| LCD 出力データ遅延時間           | t <sub>DD</sub>              | -3.5 (注2) | —   | 4 (注2)  | ns                           | 図2.81 |

注1. パラレル RGB888,666,565 : Max. 27 MHz

シリアル RGB888 : Max. 30MHz (4x speed)

注2. 端子名に-A、-Bなどのグループ名を表す記号が付加されている場合、同一グループ内の端子を組み合わせることを推奨します。GLCDCのAC特性は、各グループ内の端子間で測定しています。

グループ-Aと-Bを組み合わせる使った場合、LCD 出力データ遅延時間(t<sub>DD</sub>)はmin = -5.0ns、max = 5.5nsになります。

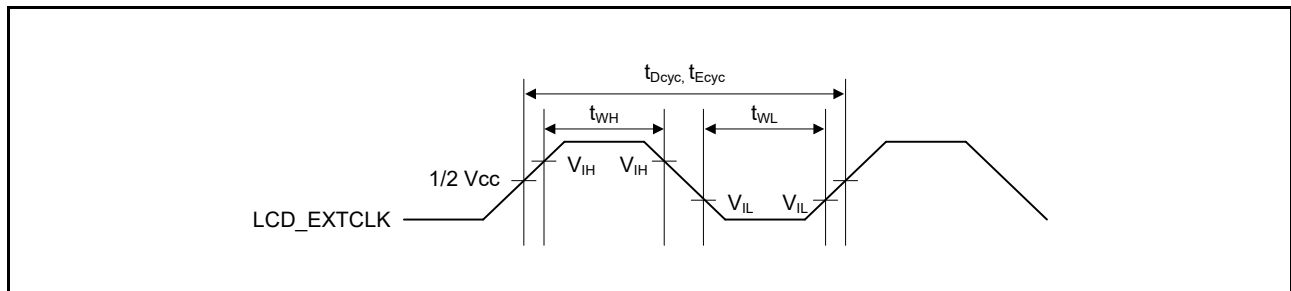


図 2.79 LCD\_EXTCLK クロック入力タイミング

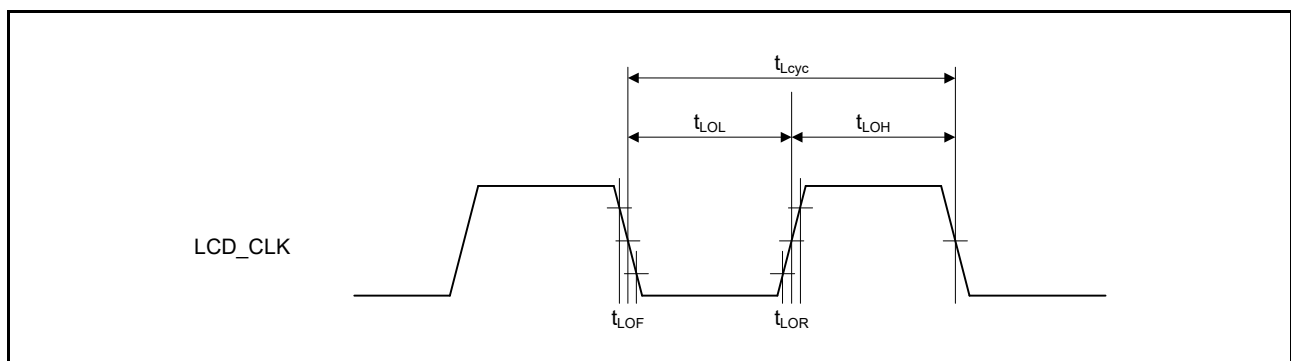


図 2.80 LCD\_CLK クロック出力タイミング

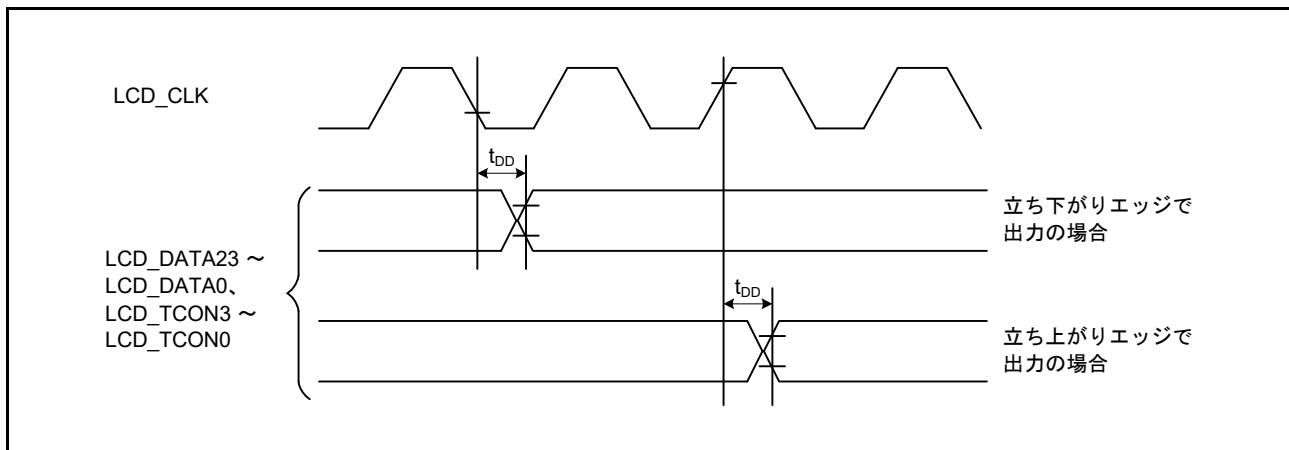


図 2.81 LCD 出力データタイミング



## 2.4.7.17 SDHI

表2.45 SDHI タイミング

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
出力負荷条件：V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
駆動能力制御レジスタは高駆動出力を選択時(注1)

| 項目   | 記号  | min                   | max                       | 単位 | 測定条件<br>(注2) |
|------|---|-----------------------|---------------------------|----|--------------|
| SDHI | SDHI_CLK端子出力サイクル時間                                | t <sub>PP(SD)</sub>   | —                         | ns | 図2.82        |
|      | SDHI_CLK端子出力Highパルス幅                              | t <sub>WH(SD)</sub>   | 0.4 × t <sub>PP(SD)</sub> | ns |              |
|      | SDHI_CLK端子出力Lowパルス幅                               | t <sub>WL(SD)</sub>   | 0.4 × t <sub>PP(SD)</sub> | ns |              |
|      | SDHI_CLK端子出力立ち上がり時間                               | t <sub>TLH(SD)</sub>  | —                         | 3  |              |
|      | SDHI_CLK端子出力立ち下がり時間                               | t <sub>THL(SD)</sub>  | —                         | 3  |              |
|      | SDHI_CMD、SDHI_D3～SDHI_D0端子<br>出力データ遅延時間(データ転送モード) | t <sub>ODLY(SD)</sub> | -6.5                      | 4  |              |
|      | SDHI_CMD、SDHI_D3～SDHI_D0端子<br>入力データセットアップ時間       | t <sub>SU(SD)</sub>   | 6                         | —  |              |
|      | SDHI_CMD、SDHI_D3～SDHI_D0端子<br>入力データホールド時間         | t <sub>IH(SD)</sub>   | 2                         | —  |              |

注1. Gバージョン製品では、SDHI\_CLK-C端子に対応する駆動能力制御レジスタ2を、高速インタフェース用高駆動出力に設定して、AC特性を測定しています。

注2. 端子名に-A、-Bなどのグループ名を表す記号が付加されている場合、同一グループ内の端子を組み合わせることを推奨します。SDHIのAC特性は、各グループ内の端子間で測定しています。

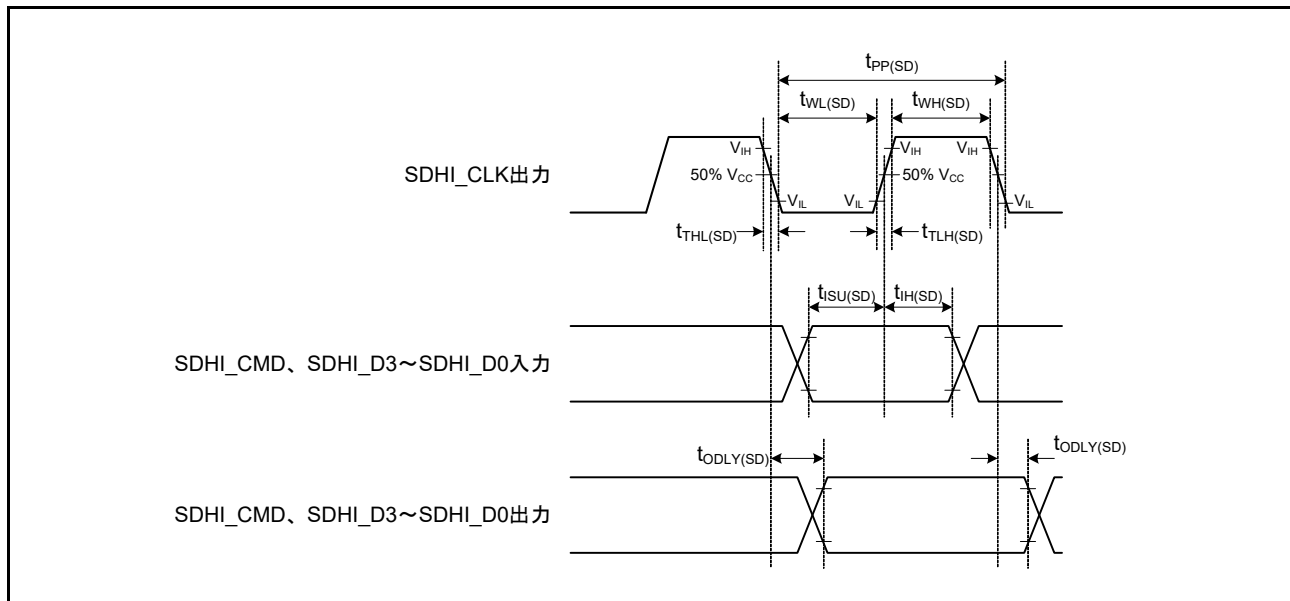


図 2.82 SD ホストインタフェース入出力信号タイミング

2.4.7.18 SDSI

表2.46 SDSI タイミング

条件 : VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
 PCLKA = 8 ~ 120MHz, PCLKB = 8 ~ 60MHz, T<sub>a</sub> = T<sub>opr</sub>,  
 出力負荷条件 : V<sub>OH</sub> = 0.5 × VCC, V<sub>OL</sub> = 0.5 × VCC, C = 30pF,  
 駆動能力制御レジスタは高駆動出力を選択時

| 項目   |   | 記号                      | min                         | max | 単位    | 測定条件<br>(注1) |
|--|---|-------------------------|-----------------------------|-----|-------|--------------|
| SDSI   | SDSI_CLK端子入力サイクル時間  | t <sub>PP(SDSI)</sub>   | 20                          | —   | ns    | 図2.83        |
|  | SDSI_CLK端子入力Highパルス幅  | t <sub>WH(SDSI)</sub>   | 0.4 × t <sub>PP(SDSI)</sub> | —   | ns    |              |
|  | SDSI_CLK端子入力Lowパルス幅   | t <sub>WL(SDSI)</sub>   | 0.4 × t <sub>PP(SDSI)</sub> | —   | ns    |              |
|  | SDSI_CLK端子入力立ち上がり時間   | t <sub>TLH(SDSI)</sub>  | —                           | 3   | ns    |              |
|  | SDSI_CLK端子入力立ち下がり時間   | t <sub>THL(SDSI)</sub>  | —                           | 3   | ns    |              |
|  | SDSI_CMD、SDSI_D3~SDSI_D0端子<br>入力データセットアップ時間                 | t <sub>SU(SDSI)</sub>   | 5                           | —   | ns    |              |
|  | SDSI_CMD、SDSI_D3~SDSI_D0端子<br>入力データホールド時間                   | t <sub>H(SDSI)</sub>    | 2                           | —   | ns    |              |
|  | SDSI_CMD、SDSI_D3~SDSI_D0端子<br>出力データ遅延時間(Default Speed Mode) | t <sub>ODLY(SDSI)</sub> | 0                           | 14  | ns    | 図2.84        |
| SDSI_CMD、SDSI_D3~SDSI_D0端子<br>出力データ遅延時間(High Speed Mode) | 2.5   |                         | 14                          | ns  | 図2.85 |              |

注1. 端子名に-A、-Bなどのグループ名を表す記号が付加されている場合、同一グループ内の端子を組み合わせで使用することを推奨します。SDSIのAC特性は、各グループ内の端子間で測定しています。

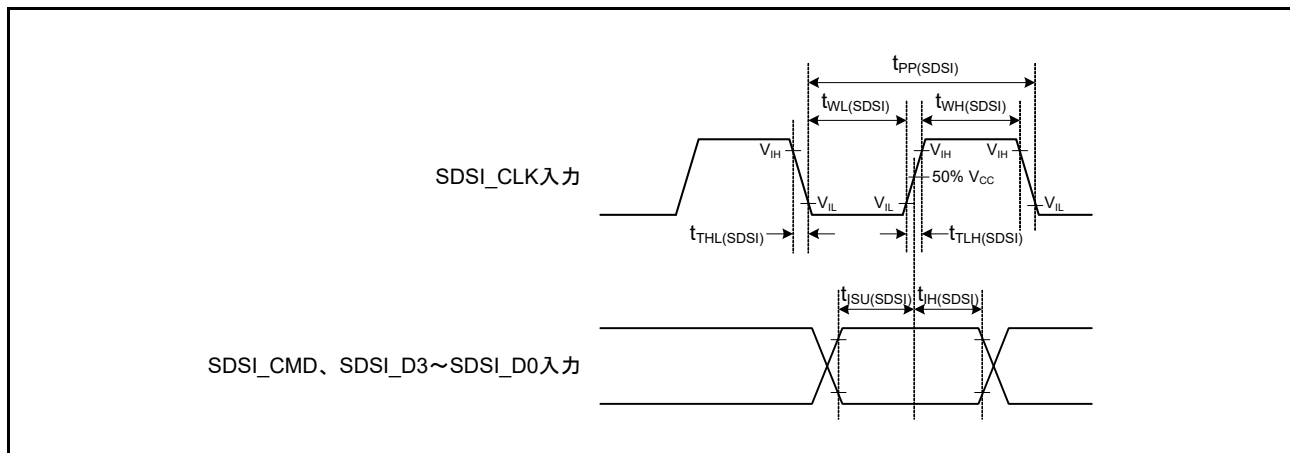


図 2.83 SD スレーブインタフェース入力信号タイミング

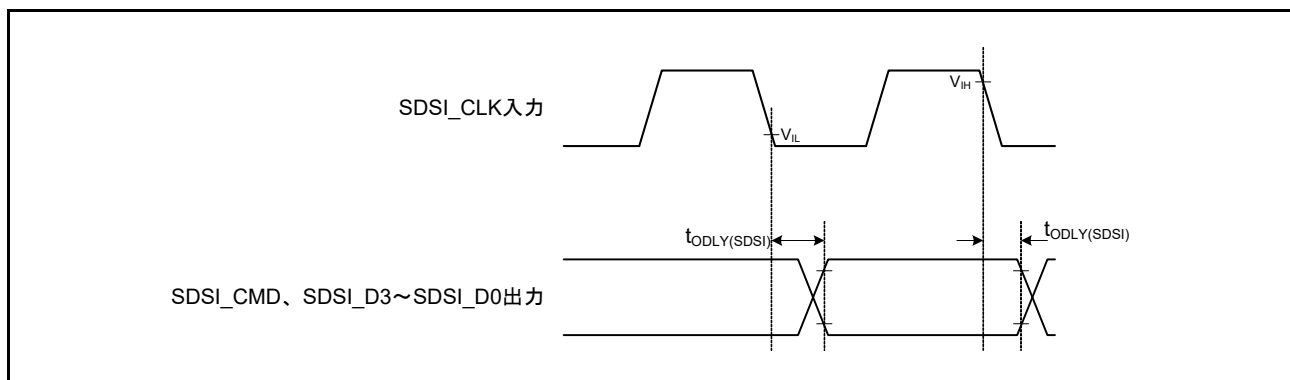


図 2.84 SD スレーブインタフェース出力信号タイミング (デフォルトスピードモード)

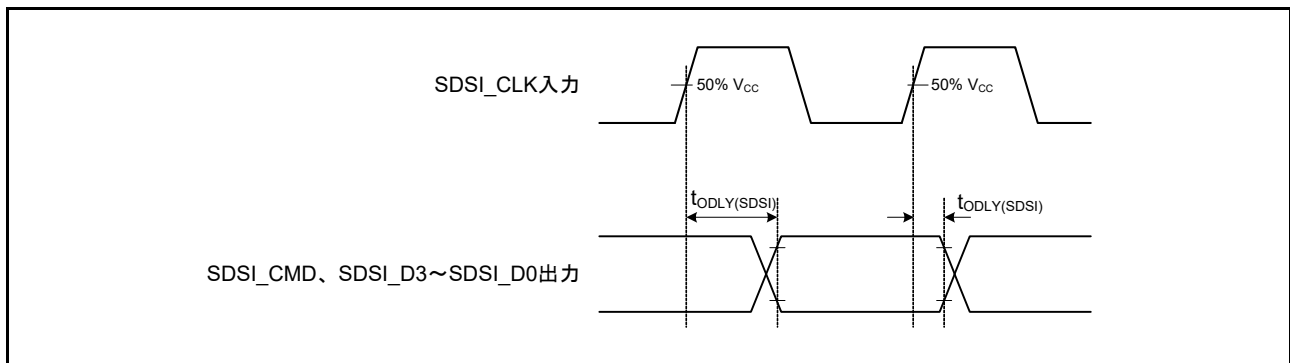


図 2.85 SD スレーブインタフェース出力信号タイミング (ハイスピードモード)

### 2.5 USB 特性

表2.47 内蔵USB ロースピード (Hostのみ) 特性 (DP, DM端子特性)

条件 :  $V_{CC} = AV_{CC0} = AV_{CC1} = V_{CC\_USB} = V_{BATT} = 3.0 \sim 3.6V, 3.0V \leq V_{REFH0} \leq AV_{CC0},$   
 $V_{SS} = AV_{SS0} = AV_{SS1} = V_{REFL0} = V_{SS\_USB} = 0V,$   
 $UCLK = 48MHz, PCLKA = 8 \sim 120MHz, PCLKB = 8 \sim 60MHz, T_a = T_{opr}$

| 項目      | 記号                    | min             | typ   | max | 単位    | 測定条件       |                      |
|---------|-----------------------|-----------------|-------|-----|-------|------------|----------------------|
| 入力特性    | Highレベル入力電圧           | $V_{IH}$        | 2.0   | —   | —     | V          |                      |
|         | Lowレベル入力電圧            | $V_{IL}$        | —     | —   | 0.8   | V          |                      |
|         | 差動入力感度                | $V_{DI}$        | 0.2   | —   | —     | V          | DP - DM              |
|         | 差動コモンモードレンジ           | $V_{CM}$        | 0.8   | —   | 2.5   | V          |                      |
| 出力特性    | Highレベル出力電圧           | $V_{OH}$        | 2.8   | —   | 3.6   | V          | $I_{OH} = -200\mu A$ |
|         | Lowレベル出力電圧            | $V_{OL}$        | 0.0   | —   | 0.3   | V          | $I_{OL} = 2mA$       |
|         | クロスオーバー電圧             | $V_{CRS}$       | 1.3   | —   | 2.0   | V          | 図 2.86               |
|         | 立ち上がり時間               | $t_{LR}$        | 75    | —   | 300   | ns         |                      |
|         | 立ち下がり時間               | $t_{LF}$        | 75    | —   | 300   | ns         |                      |
|         | 立ち上がり/立ち下がり時間比        | $t_{LR}/t_{LF}$ | 80    | —   | 125   | %          | $t_{LR}/t_{LF}$      |
| ブルダウン特性 | DP/DMブルダウン抵抗 (ホスト選択時) | $R_{pd}$        | 14.25 | —   | 24.80 | k $\Omega$ |                      |

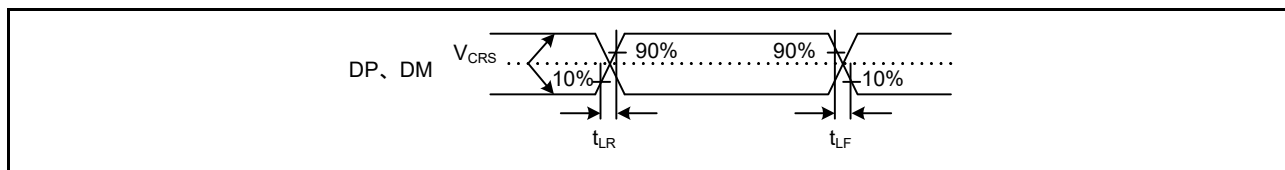


図 2.86 DP, DM 出カタイミング (ロースピード時)

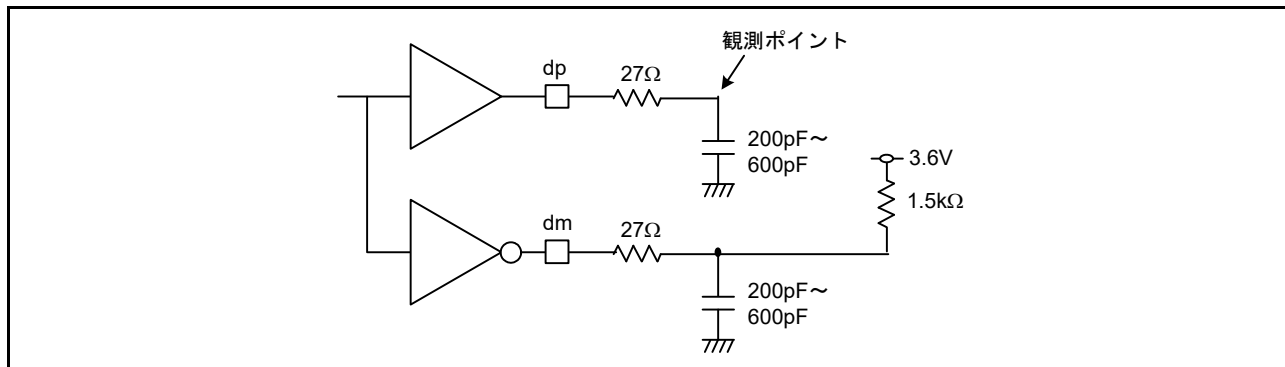


図 2.87 測定回路 (ロースピード時)

表2.48 内蔵USBフルスピード特性(DP, DM端子特性)

条件 :  $V_{CC} = AV_{CC0} = AV_{CC1} = V_{CC\_USB} = V_{BATT} = 3.0 \sim 3.6V$ ,  $3.0V \leq V_{REFH0} \leq AV_{CC0}$ ,

$V_{SS} = AV_{SS0} = AV_{SS1} = V_{REFL0} = V_{SS\_USB} = 0V$ ,

$U_{CLK} = 48MHz$ ,  $P_{CLKA} = 8 \sim 120MHz$ ,  $P_{CLKB} = 8 \sim 60MHz$ ,  $T_a = T_{opr}$

| 項目            | 記号                        | min             | typ   | max | 単位     | 測定条件       |                      |
|---------------|---------------------------|-----------------|-------|-----|--------|------------|----------------------|
| 入力特性          | Highレベル入力電圧               | $V_{IH}$        | 2.0   | —   | —      | V          |                      |
|               | Lowレベル入力電圧                | $V_{IL}$        | —     | —   | 0.8    | V          |                      |
|               | 差動入力感度                    | $V_{DI}$        | 0.2   | —   | —      | V          | DP – DM              |
|               | 差動共通モードレンジ                | $V_{CM}$        | 0.8   | —   | 2.5    | V          |                      |
| 出力特性          | Highレベル出力電圧               | $V_{OH}$        | 2.8   | —   | 3.6    | V          | $I_{OH} = -200\mu A$ |
|               | Lowレベル出力電圧                | $V_{OL}$        | 0.0   | —   | 0.3    | V          | $I_{OL} = 2mA$       |
|               | クロスオーバー電圧                 | $V_{CRS}$       | 1.3   | —   | 2.0    | V          | 図 2.88               |
|               | 立ち上がり時間                   | $t_{FR}$        | 4     | —   | 20     | ns         |                      |
|               | 立ち下がり時間                   | $t_{FF}$        | 4     | —   | 20     | ns         |                      |
|               | 立ち上がり/立ち下がり時間比            | $t_{FR}/t_{FF}$ | 90    | —   | 111.11 | %          | $t_{FR}/t_{FF}$      |
|               | 出力抵抗                      | $Z_{DRV}$       | 28    | —   | 44     | $\Omega$   | $R_s = 27\Omega$ 含む  |
| プルアップ、プルダウン特性 | DPプルアップ抵抗<br>(ファンクション選択時) | $R_{pu}$        | 0.900 | —   | 1.575  | K $\Omega$ | アイドル時                |
|               |                           |                 | 1.425 | —   | 3.090  | K $\Omega$ | 送受信時                 |
|               | DP/DMプルダウン抵抗<br>(ホスト選択時)  | $R_{pd}$        | 14.25 | —   | 24.80  | K $\Omega$ |                      |

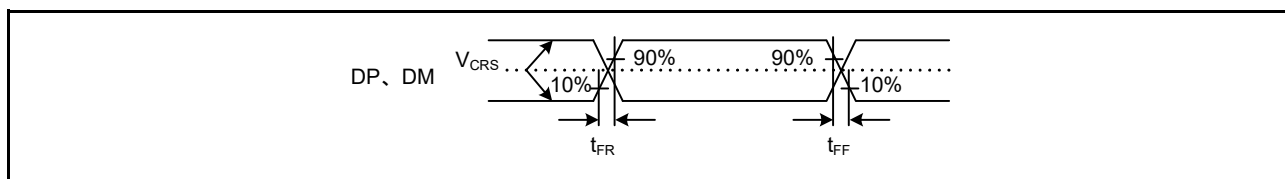


図 2.88 DP, DM 出カタイミング (フルスピード時)

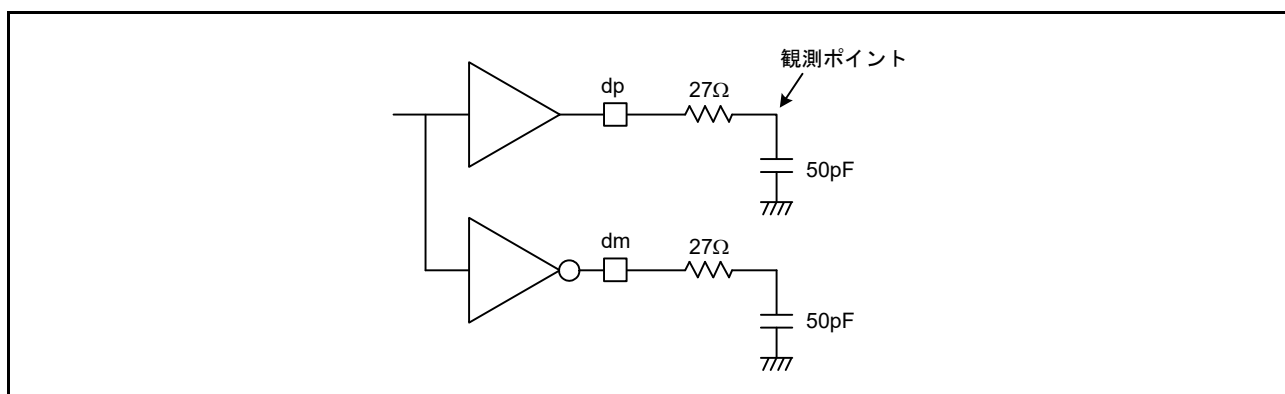


図 2.89 測定回路 (フルスピード時)

## 2.6 A/D 変換特性

表 2.49 12ビットA/D (ユニット0) 変換特性

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $PCLKB = PCLKC = 1MHz \sim 60MHz$ ,  $T_a = T_{opr}$ ,  
 信号源インピーダンス = 1.0k $\Omega$

| 項目   | min                           | typ                          | max           | 単位        | 測定条件    |  |
|--|-------------------------------|------------------------------|---------------|-----------|---------|--|
| 分解能  | 8                             | —                            | 12            | ビット       |         |  |
| アナログ入力容量                                     | —                             | —                            | 30            | pF        |         |  |
| チャンネル専用サンプル<br>ホールド回路使用時<br>(AN000 ~ AN002)  | 変換時間 (注1)<br>(PCLKC = 60MHz時) | 1.06<br>(0.4 + 0.25)<br>(注2) | —             | —         | $\mu s$ | <ul style="list-style-type: none"> <li>チャンネル専用サンプルホールド回路のサンプリング24ステート</li> <li>サンプリング15ステート</li> </ul> |
|  | オフセット誤差                       | —                            | $\pm 1.5$     | $\pm 3.5$ | LSB     | AN000 ~ AN002 = 0.25V  |
|  | フルスケール誤差                      | —                            | $\pm 1.5$     | $\pm 3.5$ | LSB     | AN000 ~ AN002 = VREFH0 - 0.25V   |
|  | 量子化誤差                         | —                            | $\pm 0.5$     | —         | LSB     |  |
|  | 絶対精度                          | —                            | $\pm 3.0$     | $\pm 5.5$ | LSB     |  |
|  | DNL 微分非直線性誤差                  | —                            | $\pm 1.0$     | $\pm 2.0$ | LSB     |  |
|  | INL 積分非直線性誤差                  | —                            | $\pm 1.5$     | $\pm 3.0$ | LSB     |  |
|  | サンプルホールド回路のホールド特性             | —                            | —             | 20        | $\mu s$ |  |
| ダイナミックレンジ                                    | 0.25                          | —                            | VREFH0 - 0.25 | V         |         |  |
| チャンネル専用サンプル<br>ホールド回路未使用時<br>(AN000 ~ AN007) | 変換時間 (注1)<br>(PCLKC = 60MHz時) | 0.48<br>(0.267) (注2)         | —             | —         | $\mu s$ | サンプリング16ステート   |
|  | オフセット誤差                       | —                            | $\pm 1.0$     | $\pm 2.5$ | LSB     |  |
|  | フルスケール誤差                      | —                            | $\pm 1.0$     | $\pm 2.5$ | LSB     |  |
|  | 量子化誤差                         | —                            | $\pm 0.5$     | —         | LSB     |  |
|  | 絶対精度                          | —                            | $\pm 2.5$     | $\pm 4.5$ | LSB     |  |
|  | DNL 微分非直線性誤差                  | —                            | $\pm 0.5$     | $\pm 1.5$ | LSB     |  |
| INL 積分非直線性誤差                                 | —                             | $\pm 1.0$                    | $\pm 2.5$     | LSB       |         |  |

注. 上記規格値は、A/D変換中に外部バスアクセスを行わなかった場合の数値です。A/D変換中に外部バスアクセスを行った場合は、上記規格値に収まらない可能性があります。

注1. 変換時間はサンプリング時間と比較時間の合計です。各項目には、測定条件にサンプリングステート数を示します。

注2. ( )はサンプリング時間を示します。

表2.50 12ビットA/D (ユニット1)変換特性

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $PCLKB = PCLKD = 1MHz \sim 60MHz$ ,  $T_a = T_{opr}$ ,  
 信号源インピーダンス = 1.0k $\Omega$

| 項目                            | min                     | typ       | max       | 単位      | 測定条件                            |
|-------------------------------|-------------------------|-----------|-----------|---------|---------------------------------|
| 分解能                           | 8                       | —         | 12        | ビット     |                                 |
| 変換時間(注1)<br>(PCLKD = 60MHz時)  | 0.88<br>(0.633)<br>(注2) | —         | —         | $\mu s$ | サンプリング38ステート<br>(ADSAM.SAM = 1) |
| 変換時間(注1)<br>(PCLKD = 30MHz時)  | 1<br>(0.500)<br>(注2)    | —         | —         | $\mu s$ | サンプリング15ステート<br>(ADSAM.SAM = 1) |
| アナログ入力容量                      | —                       | —         | 30        | pF      |                                 |
| オフセット誤差                       | —                       | $\pm 2.0$ | $\pm 3.5$ | LSB     |                                 |
| フルスケール誤差                      | —                       | $\pm 2.0$ | $\pm 3.5$ | LSB     |                                 |
| 量子化誤差                         | —                       | $\pm 0.5$ | —         | LSB     |                                 |
| 絶対精度                          | —                       | $\pm 4.0$ | $\pm 6.0$ | LSB     |                                 |
| DNL 微分非直線性誤差 (PCLKD = 60MHz時) | —                       | $\pm 1.5$ | $\pm 4.0$ | LSB     |                                 |
| DNL 微分非直線性誤差 (PCLKD = 30MHz時) | —                       | $\pm 1.5$ | $\pm 2.5$ | LSB     |                                 |
| INL 積分非直線性誤差 (PCLKD = 60MHz時) | —                       | $\pm 2.0$ | $\pm 4.0$ | LSB     |                                 |
| INL 積分非直線性誤差 (PCLKD = 30MHz時) | —                       | $\pm 2.0$ | $\pm 3.5$ | LSB     |                                 |

注. 上記規格値は、A/D変換中に外部バスアクセスを行わなかった場合の数値です。A/D変換中に外部バスアクセスを行った場合は、上記規格値に収まらない可能性があります。

注1. 変換時間はサンプリング時間と比較時間の合計です。各項目には、測定条件にサンプリングステート数を示します。

注2. ( )はサンプリング時間を示します。

表2.51 A/D内部基準電圧特性

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $PCLKB = PCLKD = 60MHz$ ,  $T_a = T_{opr}$

| 項目        | min  | typ  | max  | 単位 | 測定条件 |
|-----------|------|------|------|----|------|
| A/D内部基準電圧 | 1.13 | 1.18 | 1.23 | V  |      |

## 2.7 D/A 変換特性

表 2.52 D/A変換特性

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目       |          | 記号    | min | typ  | max           | 単位  | 測定条件               |
|----------|----------|-------|-----|------|---------------|-----|--------------------|
| 分解能      |          | —     | 12  | 12   | 12            | ビット |                    |
| バッファなし出力 | 絶対精度     | —     | —   | —    | ±6.0          | LSB | 負荷抵抗2MΩ<br>10ビット換算 |
|          | 微分非直線性誤差 | DNL   | —   | ±1.0 | ±2.0          | LSB | 負荷抵抗2MΩ            |
|          | 出力抵抗     | $R_O$ | —   | 8.6  | —             | kΩ  |                    |
|          | 変換時間     | $t_s$ | —   | —    | 3             | μs  | 負荷容量20pF           |
| バッファ出力   | 負荷抵抗     | $R_L$ | 5   | —    | —             | kΩ  |                    |
|          | 負荷容量     | $C_L$ | —   | —    | 50            | pF  |                    |
|          | 出力電圧     | $V_O$ | 0.2 | —    | $AVCC1 - 0.2$ | V   |                    |
|          | 微分非直線性誤差 | DNL   | —   | ±1.0 | ±2.0          | LSB |                    |
|          | 積分非直線性誤差 | INL   | —   | ±2.0 | ±4.0          | LSB |                    |
|          | 変換時間     | $t_s$ | —   | —    | 4             | μs  |                    |

## 2.8 温度センサ特性

表 2.53 温度センサ特性

条件 :  $VCC = AVCC0 = AVCC1 = VCC\_USB = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq VREFH0 \leq AVCC0$ ,  
 $VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V$ ,  
 $T_a = T_{opr}$

| 項目           | min  | typ  | max | 単位    | 測定条件               |
|--------------|------|------|-----|-------|--------------------|
| 相対精度         | —    | ±1   | —   | °C    |                    |
| 温度傾斜         | —    | 4    | —   | mV/°C |                    |
| 出力電位         | —    | 1.21 | —   | V     | $T_a = 25^\circ C$ |
| 温度センサ起動時間    | —    | —    | 30  | μs    |                    |
| サンプリング時間(注1) | 4.15 | —    | —   | μs    |                    |

注1. 12ビットA/Dコンバータのサンプリング時間が本規格を満たすようにS12AD1.ADSSTRTレジスタを設定してください。



## 2.9 パワーオンリセット回路、電圧検出回路特性

表2.54 パワーオンリセット回路、電圧検出回路特性

条件 :  $V_{CC} = AV_{CC0} = AV_{CC1} = V_{CC\_USB} = V_{BATT} = 2.7 \sim 3.6V$ ,  $2.7V \leq V_{REFH0} \leq AV_{CC0}$ ,  
 $V_{SS} = AV_{SS0} = AV_{SS1} = V_{REFL0} = V_{SS\_USB} = 0V$ ,  
 $T_a = T_{opr}$

| 項目                    |                | 記号            | min           | typ  | max  | 単位      | 測定条件            |       |
|-----------------------|----------------|---------------|---------------|------|------|---------|-----------------|-------|
| 電圧検出レベル               | パワーオンリセット(POR) | 低消費電力機能無効(注1) | $V_{POR}$     | 2.5  | 2.6  | 2.7     | V               | 図2.90 |
|                       |                | 低消費電力機能有効(注2) |               | 1.8  | 2.25 | 2.7     |                 |       |
|                       | 電圧検出回路(LVD0)   |               | $V_{det0\_1}$ | 2.84 | 2.94 | 3.04    |                 | 図2.91 |
|                       |                |               | $V_{det0\_2}$ | 2.77 | 2.87 | 2.97    |                 |       |
|                       |                |               | $V_{det0\_3}$ | 2.70 | 2.80 | 2.90    |                 |       |
|                       | 電圧検出回路(LVD1)   |               | $V_{det1\_1}$ | 2.89 | 2.99 | 3.09    |                 | 図2.92 |
|                       |                |               | $V_{det1\_2}$ | 2.82 | 2.92 | 3.02    |                 |       |
|                       |                |               | $V_{det1\_3}$ | 2.75 | 2.85 | 2.95    |                 |       |
|                       | 電圧検出回路(LVD2)   |               | $V_{det2\_1}$ | 2.89 | 2.99 | 3.09    |                 | 図2.93 |
|                       |                |               | $V_{det2\_2}$ | 2.82 | 2.92 | 3.02    |                 |       |
|                       |                |               | $V_{det2\_3}$ | 2.75 | 2.85 | 2.95    |                 |       |
|                       | 内部リセット時間       | パワーオンリセット時間   | $t_{POR}$     | —    | 4.6  | —       |                 | ms    |
| LVD0リセット時間            |                | $t_{LVD0}$    | —             | 0.70 | —    | 図2.91   |                 |       |
| LVD1リセット時間            |                | $t_{LVD1}$    | —             | 0.57 | —    | 図2.92   |                 |       |
| LVD2リセット時間            |                | $t_{LVD2}$    | —             | 0.57 | —    | 図2.93   |                 |       |
| 最小VCC低下時間             |                | $t_{VOFF}$    | 200           | —    | —    | $\mu s$ | 図2.90、<br>図2.91 |       |
| 応答遅延時間                |                | $t_{det}$     | —             | —    | 200  | $\mu s$ | 図2.90～図<br>2.93 |       |
| LVD動作安定時間(LVD有効切り替え時) |                | $t_{d(E-A)}$  | —             | —    | 10   | $\mu s$ | 図2.92、<br>図2.93 |       |
| ヒステリシス幅(LVD1, LVD2)   |                | $V_{LVH}$     | —             | 70   | —    | mV      |                 |       |

注. 最小VCC低下時間は、VCCがPOR/LVDの電圧検出レベル $V_{POR}$ 、 $V_{det1}$ 、 $V_{det2}$ のmin値を下回っている時間です。

注1. 低消費電力機能無効 DEEPCUT[1:0] = 00b、または01b

注2. 低消費電力機能有効 DEEPCUT[1:0] = 11b

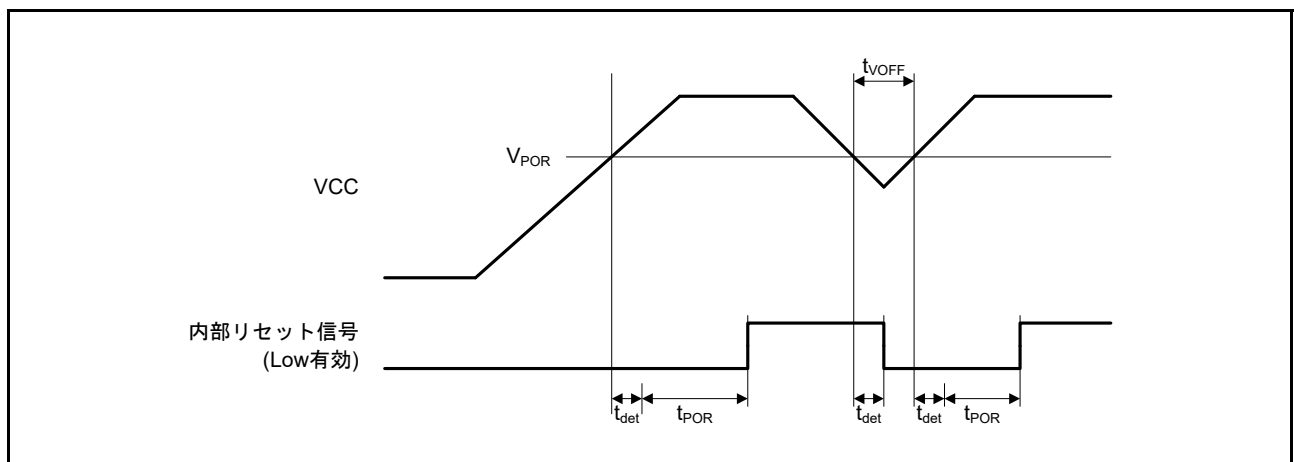


図2.90 パワーオンリセットタイミング

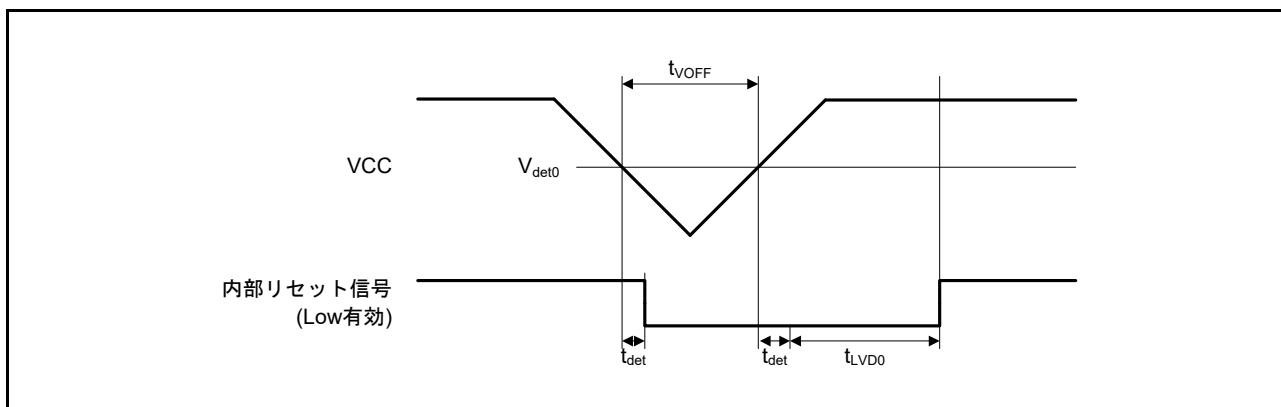


図 2.91 電圧検出回路タイミング ( $V_{det0}$ )

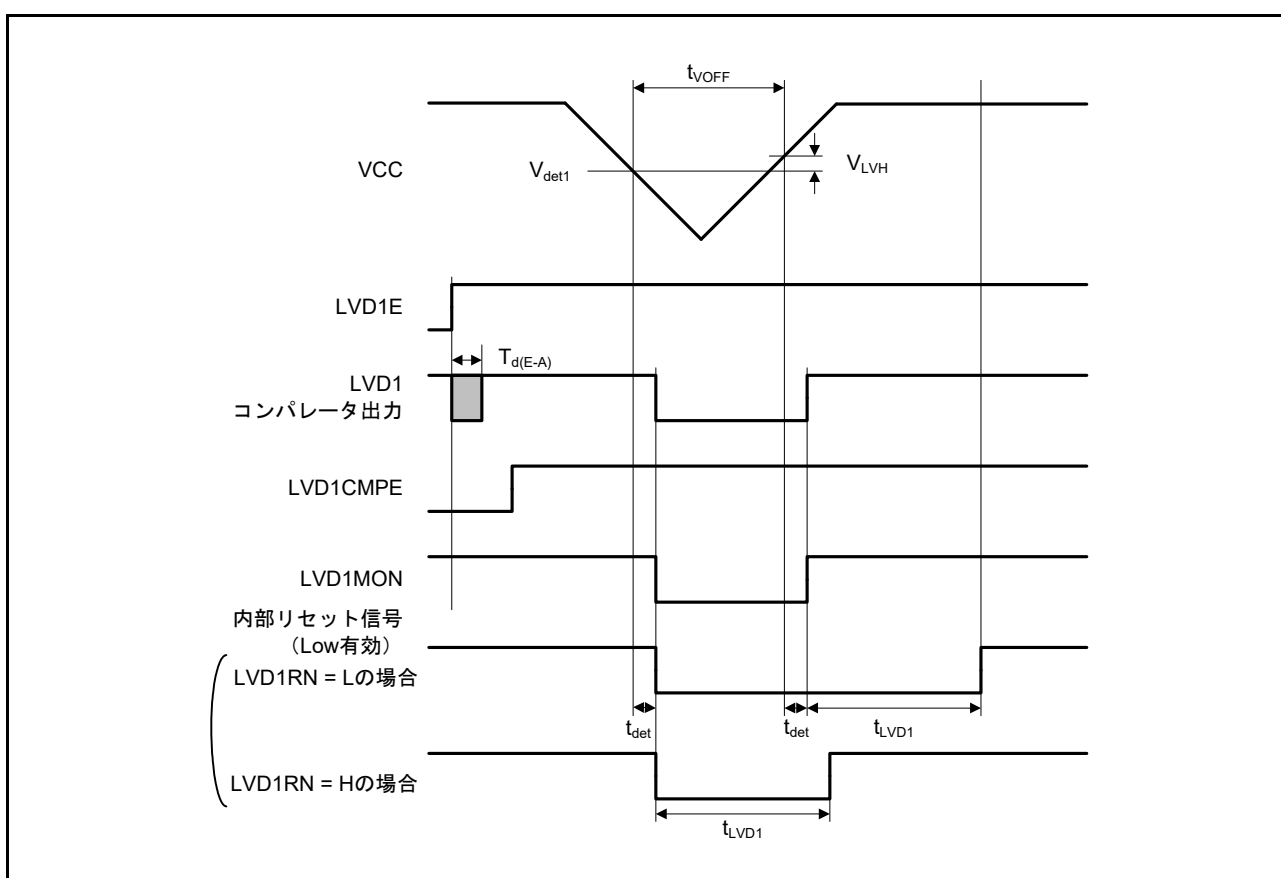


図 2.92 電圧検出回路タイミング ( $V_{det1}$ )

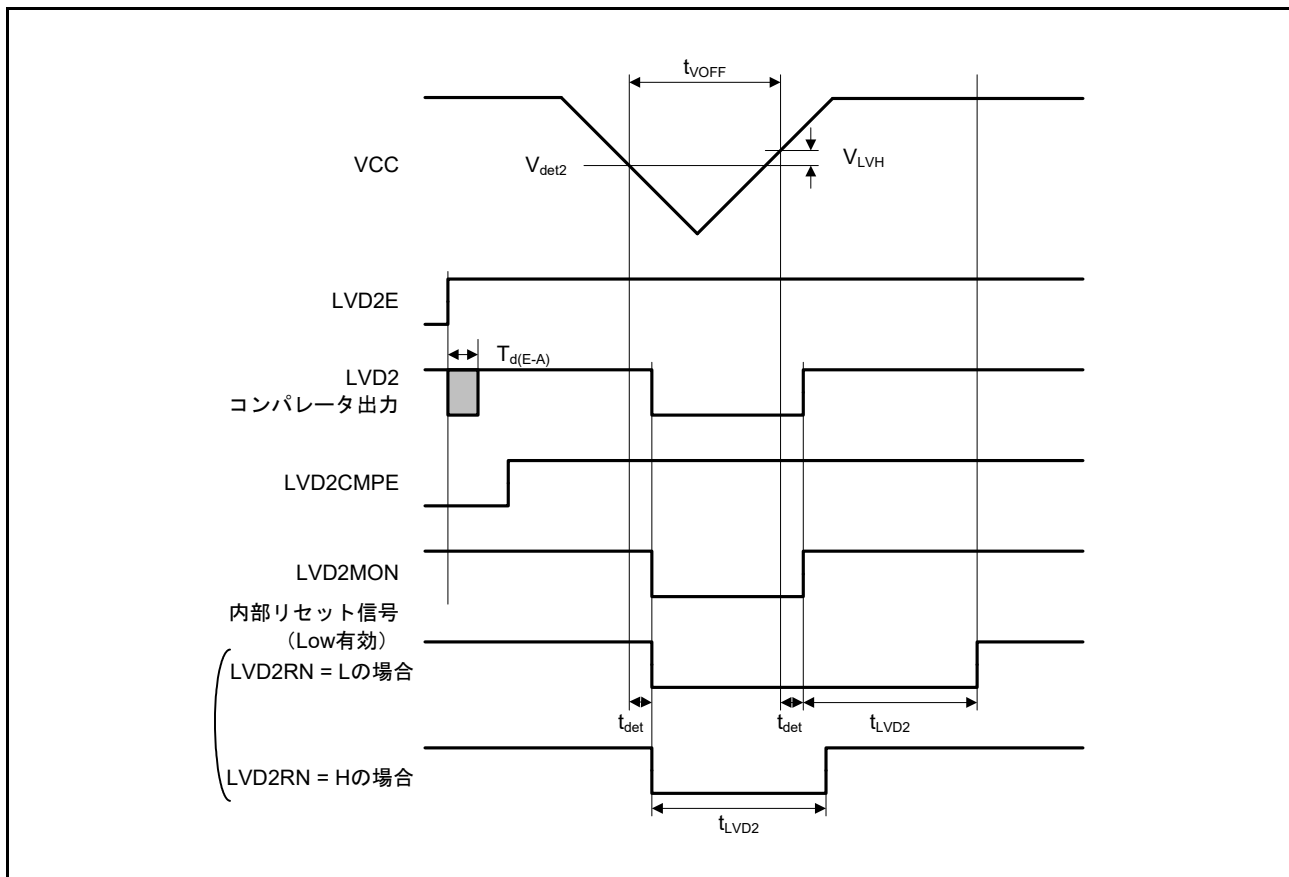


図 2.93 電圧検出回路タイミング ( $V_{det2}$ )

### 2.10 発振停止検出タイミング

表 2.55 発振停止検出回路特性

条件 :  $V_{CC} = AVCC0 = AVCC1 = V_{CC\_USB} = V_{BATT} = 2.7 \sim 3.6V, 2.7V \leq V_{REFH0} \leq AVCC0,$   
 $V_{SS} = AVSS0 = AVSS1 = V_{REFL0} = V_{SS\_USB} = 0V,$   
 $T_a = T_{opr}$

| 項目   | 記号       | min | typ | max | 単位 | 測定条件   |
|------|----------|-----|-----|-----|----|--------|
| 検出時間 | $t_{dr}$ | —   | —   | 1   | ms | 図 2.94 |

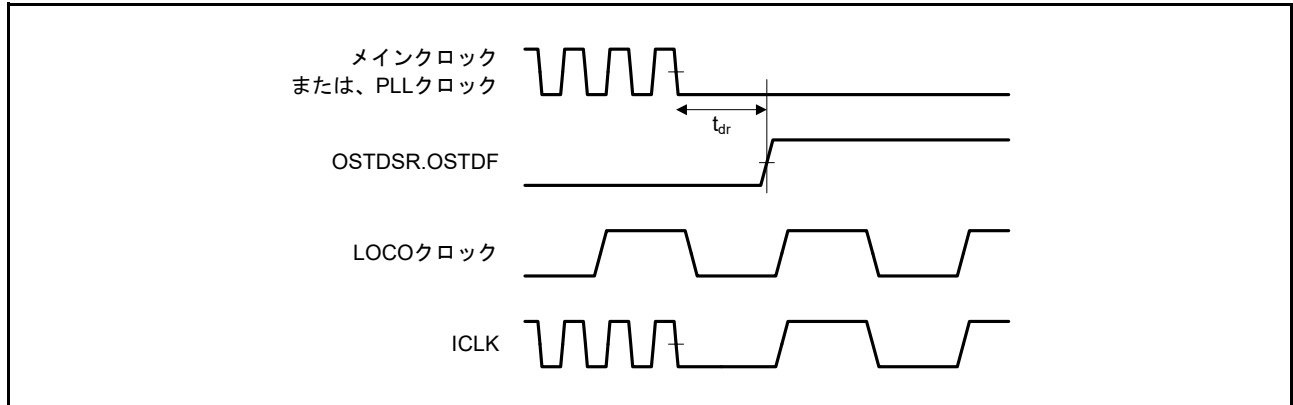


図 2.94 発振停止検出タイミング

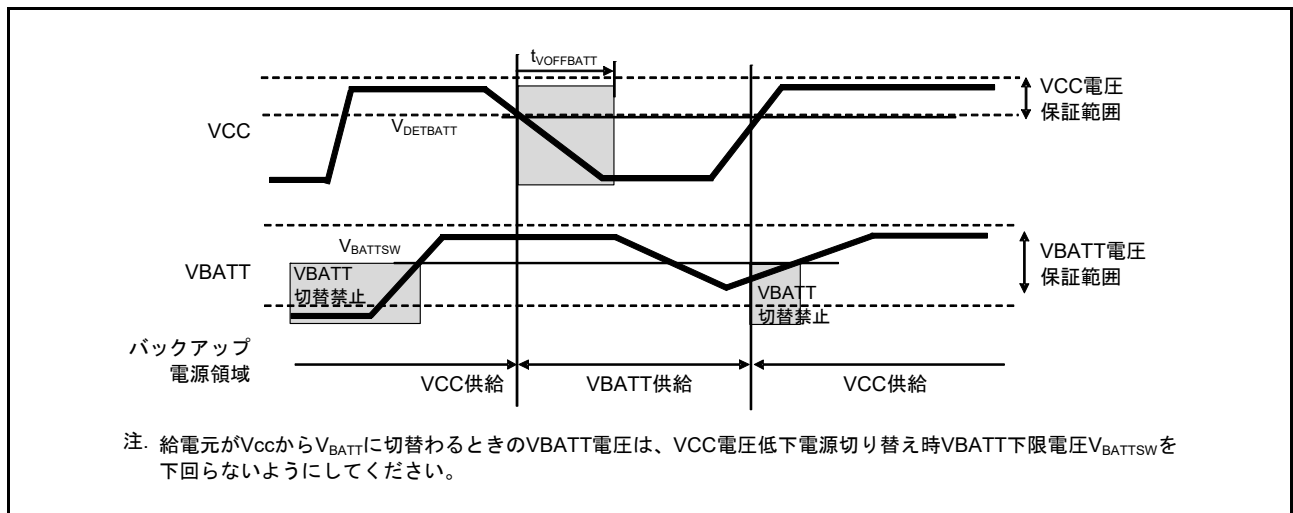
### 2.11 バッテリバックアップ機能特性

表 2.56 バッテリバックアップ機能特性

条件 :  $V_{CC} = AVCC0 = AVCC1 = V_{CC\_USB} = 2.7 \sim 3.6V, 2.7V \leq V_{REFH0} \leq AVCC0,$   
 $V_{SS} = AVSS0 = AVSS1 = V_{REFL0} = V_{SS\_USB} = 0V,$   
 $V_{BATT} = 1.62 \sim 3.6V, T_a = T_{opr}$

| 項目                             | 記号                | min  | typ  | max  | 単位      | 測定条件   |
|--------------------------------|-------------------|------|------|------|---------|--------|
| バッテリバックアップ切り替え電圧レベル            | $V_{DET\_BATT}$   | 2.50 | 2.60 | 2.70 | V       | 図 2.95 |
| VCC電圧低下電源切り替え時 $V_{BATT}$ 下限電圧 | $V_{BATT\_SW}$    | 2.70 | —    | —    |         |        |
| 切り替え可能VCCオフ期間                  | $t_{V_{OFF}BATT}$ | 200  | —    | —    | $\mu s$ |        |

注. 切り替え可能VCCオフ期間は、VCCがバッテリバックアップ切り替え電圧レベル $V_{DET\_BATT}$ のmin値を下回っている時間です。



注. 給電元がVccから $V_{BATT}$ に切替わるときの $V_{BATT}$ 電圧は、VCC電圧低下電源切り替え時 $V_{BATT}$ 下限電圧 $V_{BATT\_SW}$ を下回らないようにしてください。

図 2.95 バッテリバックアップ機能特性

## 2.12 フラッシュメモリ特性

表2.57 コードフラッシュメモリ特性

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,  
VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,  
プログラム/イレーズ時の動作温度範囲：T<sub>a</sub> = T<sub>opr</sub>

| 項目  | 記号                 | FCLK = 4MHz       |     |      | FCLK = 15MHz  |     |      | 20MHz ≤ FCLK ≤ 60MHz |     |      | 単位  | 測定条件 |                        |
|---|--------------------|-------------------|-----|------|---------------|-----|------|----------------------|-----|------|-----|------|------------------------|
|   |                    | min               | typ | max  | min           | typ | max  | min                  | typ | max  |     |      |                        |
| プログラム時間<br>N <sub>PEC</sub> ≤ 100回<br>のとき | 128バイト             | t <sub>P128</sub> | —   | 0.75 | 13.2          | —   | 0.38 | 6.6                  | —   | 0.34 | 6   | ms   |                        |
|   | 8Kバイト              | t <sub>P8K</sub>  | —   | 49   | 176           | —   | 25   | 88                   | —   | 22   | 80  | ms   |                        |
|   | 32Kバイト             | t <sub>P32K</sub> | —   | 194  | 704           | —   | 97   | 352                  | —   | 88   | 320 | ms   |                        |
| プログラム時間<br>N <sub>PEC</sub> > 100回<br>のとき | 128バイト             | t <sub>P128</sub> | —   | 0.91 | 15.8          | —   | 0.46 | 8                    | —   | 0.41 | 7.2 | ms   |                        |
|   | 8Kバイト              | t <sub>P8K</sub>  | —   | 60   | 212           | —   | 30   | 106                  | —   | 27   | 96  | ms   |                        |
|   | 32Kバイト             | t <sub>P32K</sub> | —   | 234  | 848           | —   | 117  | 424                  | —   | 106  | 384 | ms   |                        |
| イレーズ時間<br>N <sub>PEC</sub> ≤ 100回<br>のとき  | 8Kバイト              | t <sub>E8K</sub>  | —   | 78   | 216           | —   | 48   | 132                  | —   | 43   | 120 | ms   |                        |
|   | 32Kバイト             | t <sub>E32K</sub> | —   | 283  | 864           | —   | 173  | 528                  | —   | 157  | 480 | ms   |                        |
| イレーズ時間<br>N <sub>PEC</sub> > 100回<br>のとき  | 8Kバイト              | t <sub>E8K</sub>  | —   | 94   | 260           | —   | 58   | 158                  | —   | 52   | 144 | ms   |                        |
|   | 32Kバイト             | t <sub>E32K</sub> | —   | 341  | 1040          | —   | 208  | 632                  | —   | 189  | 576 | ms   |                        |
| プログラム/イレーズ回数<br>(注1)                      | N <sub>PEC</sub>   | 10000<br>(注2)     | —   | —    | 10000<br>(注2) | —   | —    | 10000<br>(注2)        | —   | —    | —   | 回    |                        |
| プログラム中のサスペンド<br>遅延時間                      | t <sub>SPD</sub>   | —                 | —   | 264  | —             | —   | 132  | —                    | —   | 120  | —   | μs   |                        |
| イレーズ中の1回目の<br>サスペンド遅延時間<br>(サスペンド優先モード時)  | t <sub>SESD1</sub> | —                 | —   | 216  | —             | —   | 132  | —                    | —   | 120  | —   | μs   |                        |
| イレーズ中の2回目の<br>サスペンド遅延時間<br>(サスペンド優先モード時)  | t <sub>SESD2</sub> | —                 | —   | 1.7  | —             | —   | 1.7  | —                    | —   | 1.7  | —   | ms   |                        |
| イレーズ中のサスペンド<br>遅延時間<br>(イレーズ優先モード時)       | t <sub>SEED</sub>  | —                 | —   | 1.7  | —             | —   | 1.7  | —                    | —   | 1.7  | —   | ms   |                        |
| 強制終了コマンド                                  | t <sub>FD</sub>    | —                 | —   | 32   | —             | —   | 22   | —                    | —   | 20   | —   | μs   |                        |
| データ保持時間(注3、注4)                            | t <sub>DRP</sub>   | 20                | —   | —    | 20            | —   | —    | 20                   | —   | —    | —   | 年    | T <sub>a</sub> ≤ 85°C  |
|   |                    | 10                | —   | —    | 10            | —   | —    | 10                   | —   | —    | —   |      | T <sub>a</sub> ≤ 105°C |

注1. プログラム/イレーズ回数の定義：プログラム/イレーズ回数は、ブロックごとのイレーズ回数です。プログラム/イレーズ回数がn回の場合、ブロックごとにそれぞれn回ずつイレーズすることができます。たとえば、8Kバイトのブロックについて、それぞれ異なる番地に128バイトプログラムを64回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。ただし、イレーズ1回に対して、同一アドレスに複数回のプログラムを行うことはできません(上書き禁止)。

注2. プログラム/イレーズ回数が増えるに従い、特性は悪化します。この数値は、この表に記載された特性を保証できるプログラム/イレーズ回数の最低値です。

注3. フラッシュメモリライタまたは弊社提供のセルフプログラミングライブラリを使用し、かつプログラム/イレーズ回数が規定の回数を超えていない場合の特性です。

注4. 信頼性試験から得られた結果です。

表2.58 データフラッシュメモリ特性

条件：VCC = AVCC0 = AVCC1 = VCC\_USB = V<sub>BATT</sub> = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,

VSS = AVSS0 = AVSS1 = VREFL0 = VSS\_USB = 0V,

プログラム/イレーズ時の動作温度範囲：T<sub>a</sub> = T<sub>opr</sub>

| 項目   | 記号                | FCLK = 4MHz        |     |      | FCLK = 15MHz |                |      | 20MHz ≤ FCLK ≤ 60MHz |     |                | 単位   | 測定条件 |    |                        |
|--|-------------------|--------------------|-----|------|--------------|----------------|------|----------------------|-----|----------------|------|------|----|------------------------|
|  |                   | min                | typ | max  | min          | typ            | max  | min                  | typ | max            |      |      |    |                        |
| プログラム時間  | 4バイト              | t <sub>DP4</sub>   | —   | 0.36 | 3.8          | —              | 0.18 | 1.9                  | —   | 0.16           | 1.7  | ms   |    |                        |
| イレーズ時間   | 64バイト             | t <sub>DP64</sub>  | —   | 3.1  | 18           | —              | 1.9  | 11                   | —   | 1.7            | 10   | ms   |    |                        |
|  | 128バイト            | t <sub>DP128</sub> | —   | 4.7  | 27           | —              | 2.9  | 16                   | —   | 2.6            | 15   | ms   |    |                        |
|  | 256バイト            | t <sub>DP256</sub> | —   | 8.9  | 50           | —              | 5.4  | 31                   | —   | 4.9            | 28   | ms   |    |                        |
| ブランク<br>チェック時間                                   | 4バイト              | t <sub>DBC4</sub>  | —   | —    | 84           | —              | —    | 33                   | —   | —              | 30   | μs   |    |                        |
|  | 64バイト             | t <sub>DBC64</sub> | —   | —    | 280          | —              | —    | 110                  | —   | —              | 100  | μs   |    |                        |
|  | 2Kバイト             | t <sub>DBC2K</sub> | —   | —    | 6160         | —              | —    | 2420                 | —   | —              | 2200 | μs   |    |                        |
| プログラム/イレーズ回数<br>(注1)                             | N <sub>DPEC</sub> | 100000<br>(注2)     | —   | —    | —            | 100000<br>(注2) | —    | —                    | —   | 100000<br>(注2) | —    | —    | 回  |                        |
| プログラム中のサスペンド<br>遅延時間                             | t <sub>DSPD</sub> | —                  | —   | 264  | —            | —              | 132  | —                    | —   | 120            | —    | —    | μs |                        |
| イレーズ中の<br>1回目のサスペンド<br>遅延時間<br>(サスペンド<br>優先モード時) | 64バイト             | —                  | —   | —    | 216          | —              | —    | 132                  | —   | —              | 120  | —    | μs |                        |
|  | 128バイト            | —                  | —   | —    | 216          | —              | —    | 132                  | —   | —              | 120  | —    | μs |                        |
|  | 256バイト            | —                  | —   | —    | 216          | —              | —    | 132                  | —   | —              | 120  | —    | μs |                        |
| イレーズ中の<br>2回目のサスペンド<br>遅延時間<br>(サスペンド<br>優先モード時) | 64バイト             | —                  | —   | —    | 300          | —              | —    | 300                  | —   | —              | 300  | —    | μs |                        |
|  | 128バイト            | —                  | —   | —    | 390          | —              | —    | 390                  | —   | —              | 390  | —    | μs |                        |
|  | 256バイト            | —                  | —   | —    | 570          | —              | —    | 570                  | —   | —              | 570  | —    | μs |                        |
| イレーズ中の<br>サスペンド遅延<br>時間<br>(イレーズ優先<br>モード時)      | 64バイト             | —                  | —   | —    | 300          | —              | —    | 300                  | —   | —              | 300  | —    | μs |                        |
|  | 128バイト            | —                  | —   | —    | 390          | —              | —    | 390                  | —   | —              | 390  | —    | μs |                        |
|  | 256バイト            | —                  | —   | —    | 570          | —              | —    | 570                  | —   | —              | 570  | —    | μs |                        |
| 強制終了コマンド   | t <sub>FD</sub>   | —                  | —   | 32   | —            | —              | 22   | —                    | —   | 20             | —    | —    | μs |                        |
| データ保持時間 (注3、注4)                                  | t <sub>DDRP</sub> | 20                 | —   | —    | —            | 20             | —    | —                    | —   | 20             | —    | —    | 年  | T <sub>a</sub> ≤ 85°C  |
|  |                   | 10                 | —   | —    | —            | 10             | —    | —                    | —   | 10             | —    | —    | 年  | T <sub>a</sub> ≤ 105°C |

注1. プログラム/イレーズ回数の定義：プログラム/イレーズ回数は、ブロックごとのイレーズ回数です。プログラム/イレーズ回数がn回の場合、ブロックごとにそれぞれn回ずつイレーズすることができます。たとえば、2Kバイトのブロックについて、それぞれ異なる番地に4バイトプログラムを512回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。ただし、イレーズ1回に対して、同一アドレスに複数回のプログラムを行うことはできません(上書き禁止)。

注2. プログラム/イレーズ回数が増えるに従い、特性は悪化します。この数値は、この表に記載された特性を保証できるプログラム/イレーズ回数の最低値です。

注3. フラッシュメモリライタまたは弊社提供のセルフプログラミングライブラリを使用し、かつプログラム/イレーズ回数が規定の回数を超えていない場合の特性です。

注4. 信頼性試験から得られた結果です。

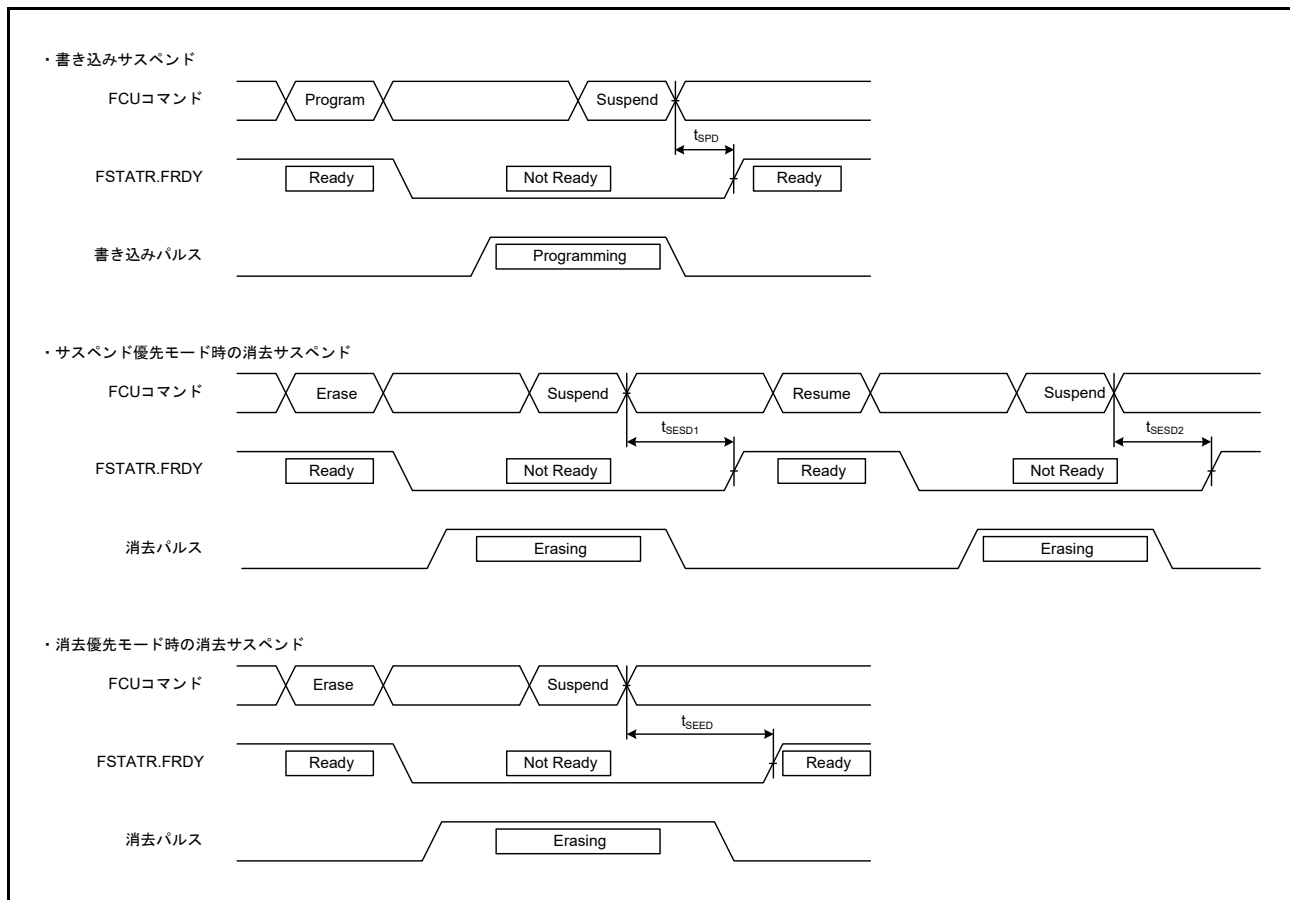


図 2.96 フラッシュメモリプログラム/イレーズサスペンドタイミング

### 2.13 バウンダリスキャン

表 2.59 バウンダリスキャン特性

条件 :  $V_{CC} = AVCC0 = AVCC1 = V_{CC\_USB} = V_{BATT} = 2.7 \sim 3.6V, 2.7V \leq V_{REFH0} \leq AVCC0,$   
 $V_{SS} = AVSS0 = AVSS1 = V_{REFL0} = V_{SS\_USB} = 0V,$   
 $T_a = T_{opr},$   
 出力負荷条件 :  $V_{OH} = 0.5 \times V_{CC}, V_{OL} = 0.5 \times V_{CC}, C = 30pF,$   
 駆動能力制御レジスタは高駆動出力を選択時

| 項目              | 記号           | min | typ | max | 単位           | 測定条件   |
|-----------------|--------------|-----|-----|-----|--------------|--------|
| TCKクロックサイクル時間   | $t_{TCKcyc}$ | 100 | —   | —   | ns           | 図 2.97 |
| TCKクロックHighパルス幅 | $t_{TCKH}$   | 45  | —   | —   | ns           |        |
| TCKクロックLowパルス幅  | $t_{TCKL}$   | 45  | —   | —   | ns           |        |
| TCKクロック立ち上がり時間  | $t_{TCKr}$   | —   | —   | 5   | ns           |        |
| TCKクロック立ち下がり時間  | $t_{TCKf}$   | —   | —   | 5   | ns           |        |
| TRST#パルス幅       | $t_{TRSTW}$  | 20  | —   | —   | $t_{TCKcyc}$ | 図 2.98 |
| TMSセットアップ時間     | $t_{TMSS}$   | 20  | —   | —   | ns           | 図 2.99 |
| TMSホールド時間       | $t_{TMSH}$   | 20  | —   | —   | ns           |        |
| TDIセットアップ時間     | $t_{TDIS}$   | 20  | —   | —   | ns           |        |
| TDIホールド時間       | $t_{TDIH}$   | 20  | —   | —   | ns           |        |
| TDOデータ遅延時間      | $t_{TDOD}$   | —   | —   | 40  | ns           |        |

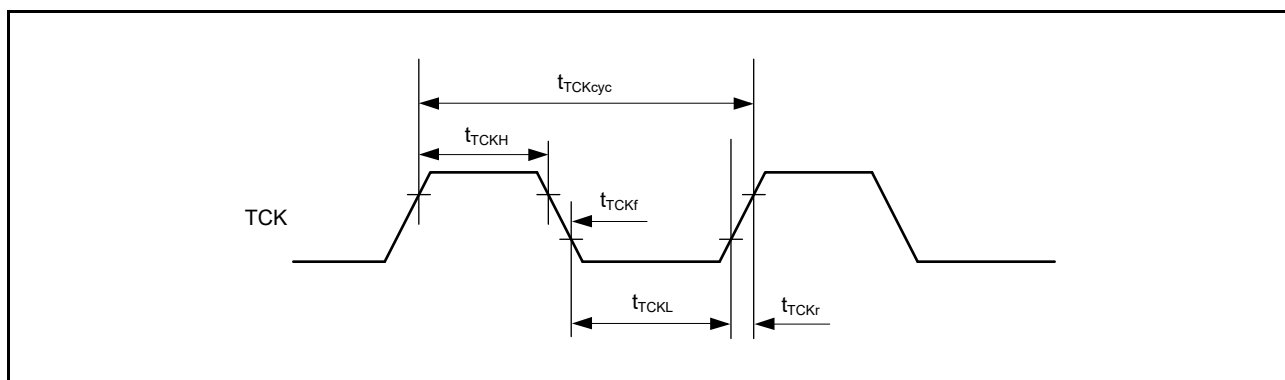


図 2.97 バウンダリスキャン TCK タイミング

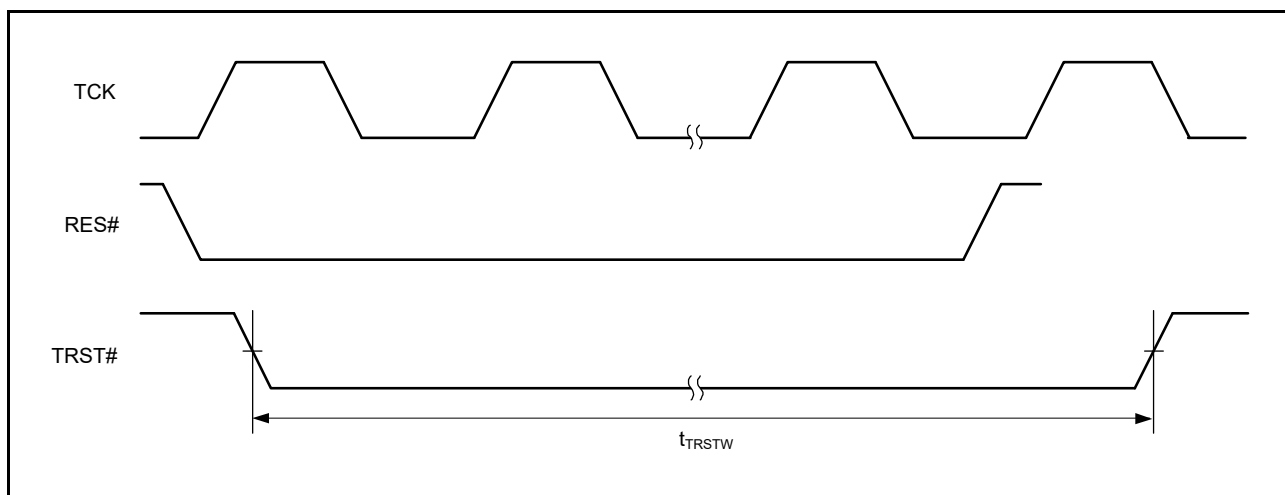


図 2.98 バウンダリスキャン TRST# タイミング



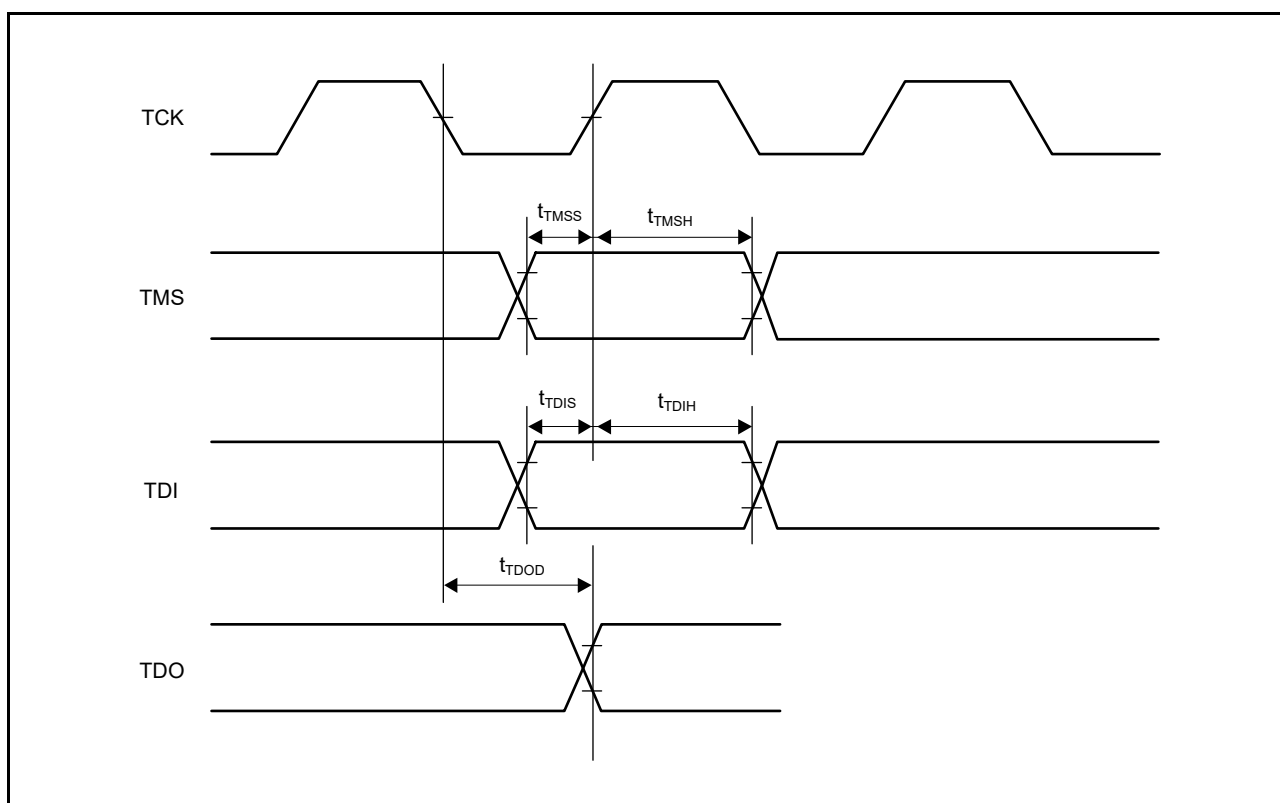


図 2.99 バウンダリスキャン入出力タイミング

### 付録 1. 外形寸法図

外形寸法図の最新版や実装に関する情報は、ルネサス エレクトロニクスホームページの「パッケージ」に掲載されています。

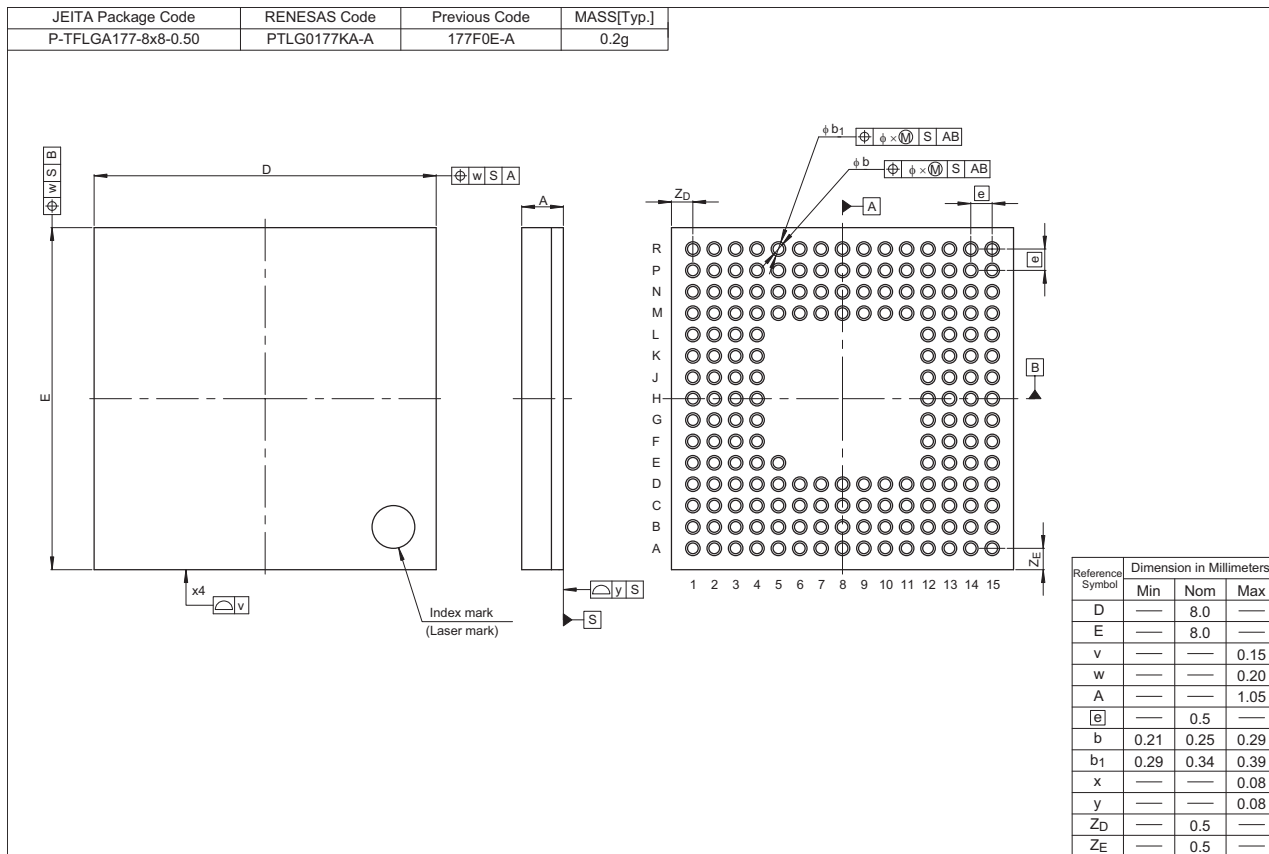


図 A. 177 ピン TFLGA (PTLG0177KA-A)

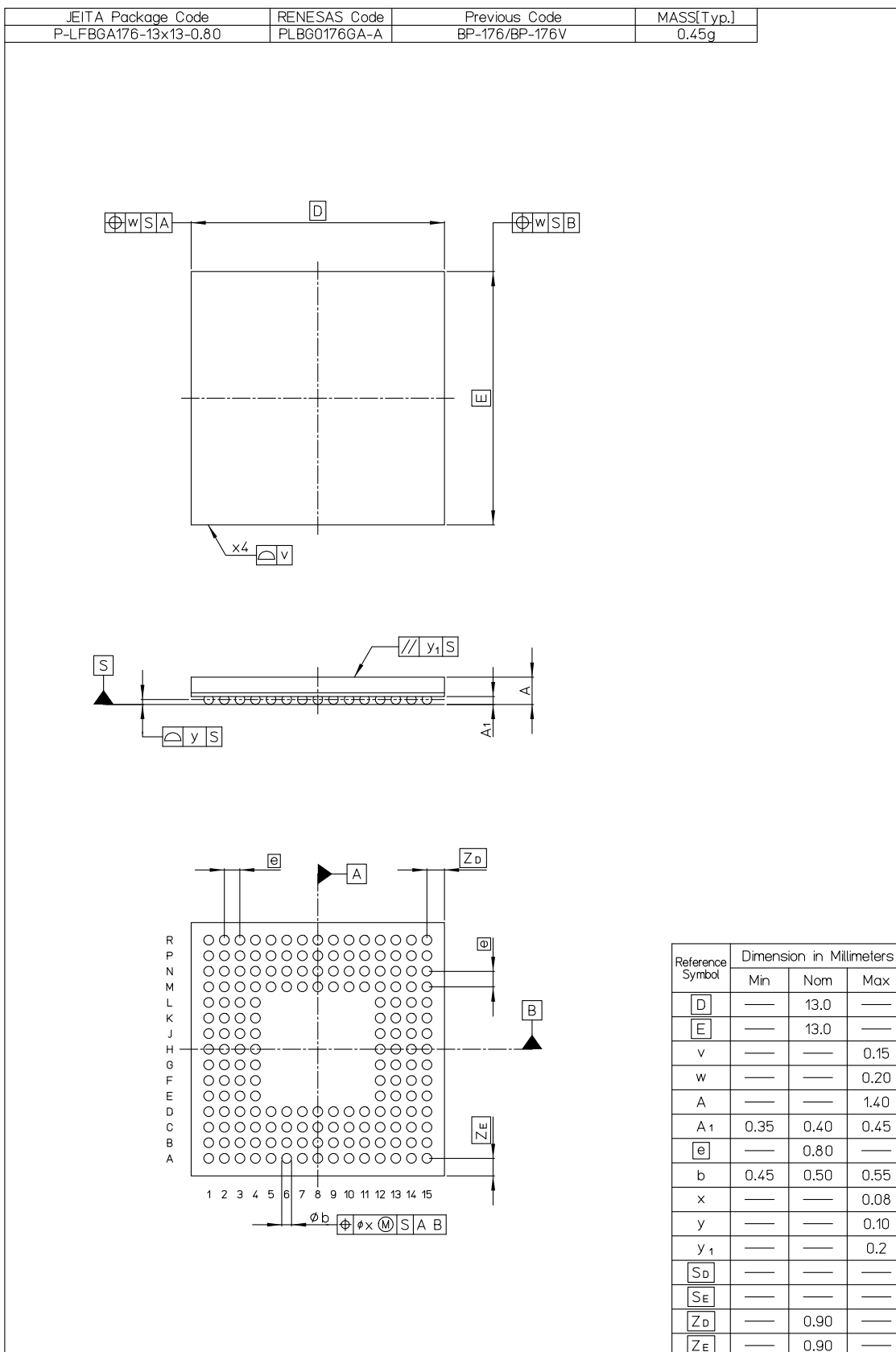


図 B. 176 ピン LFBGA (PLBG0176GA-A)

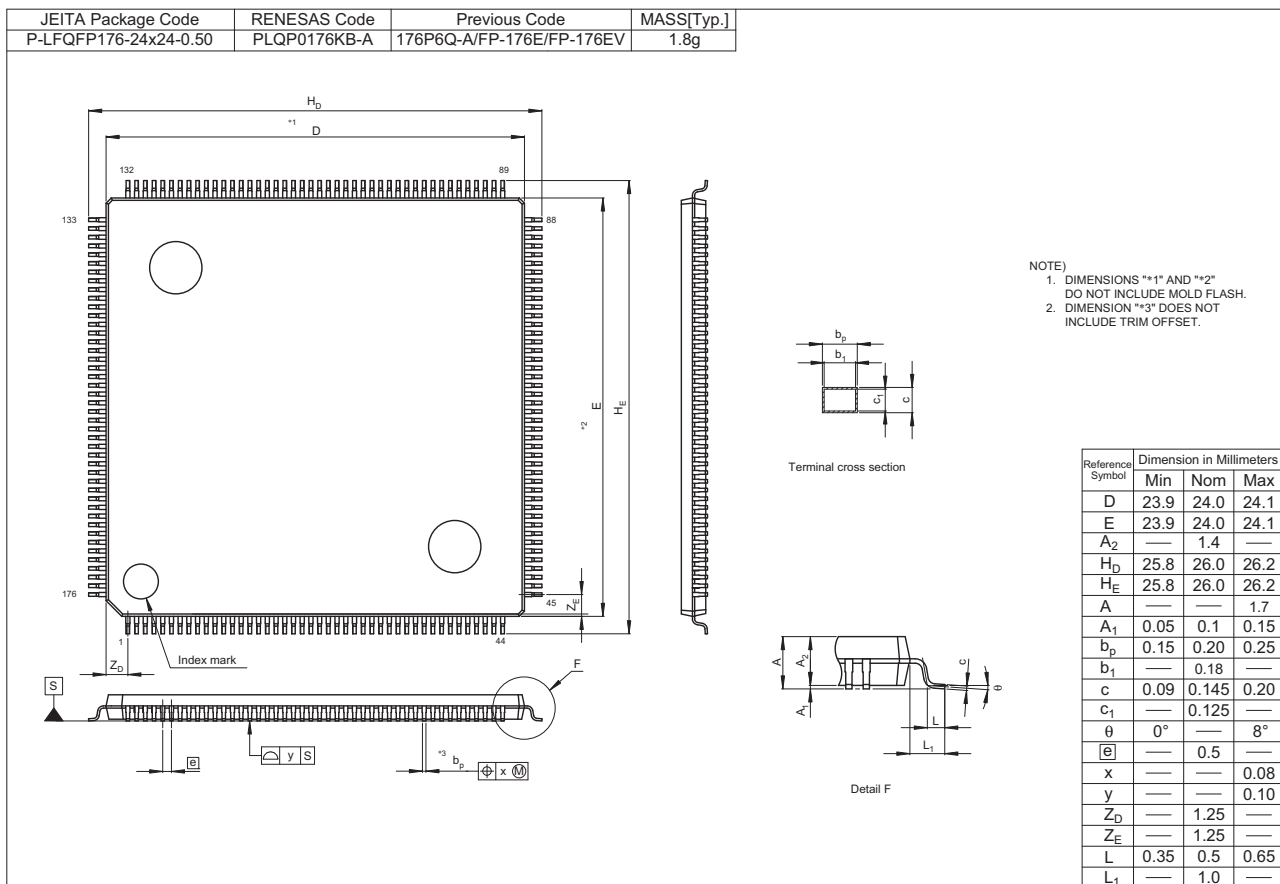


図 C. 176ピン LFQFP (PLQP0176KB-A)

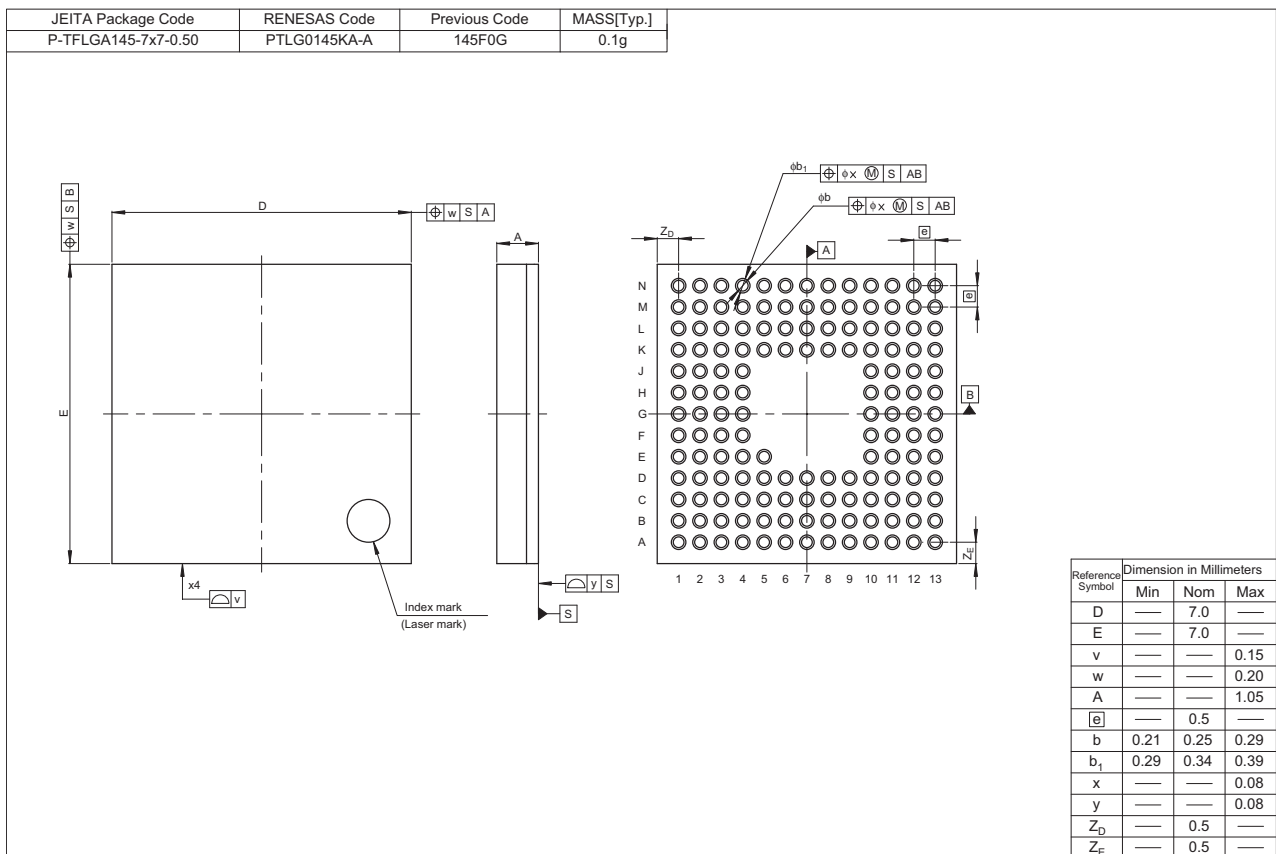
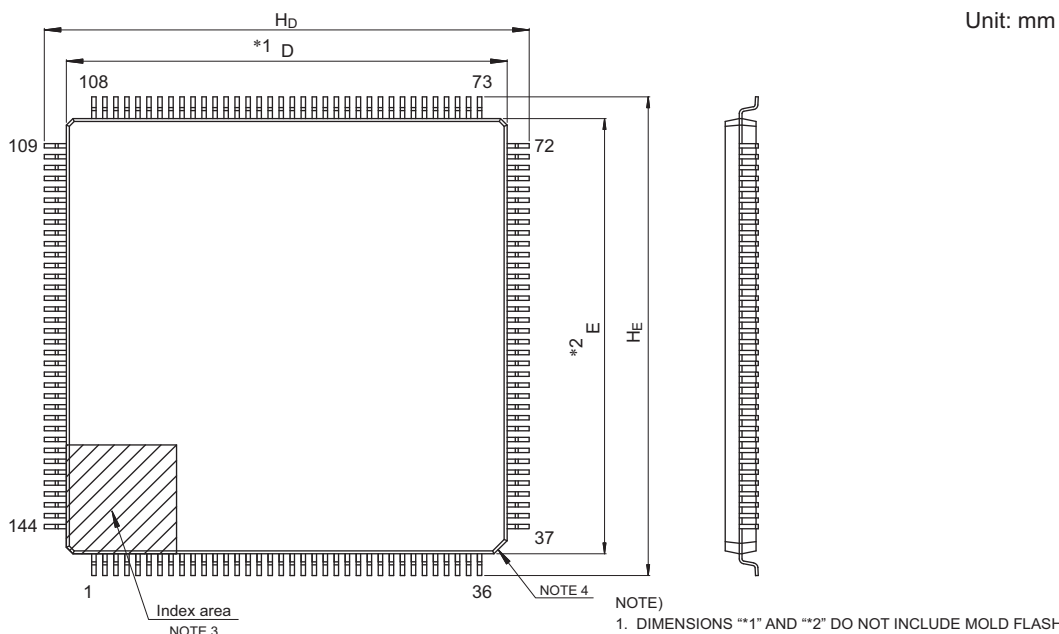
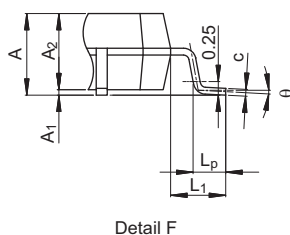
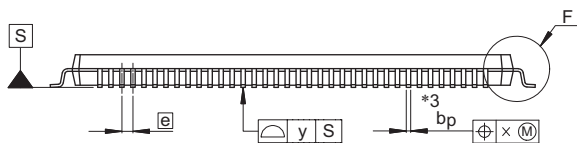


図 D. 145ピン TFLGA (PTLG0145KA-A)

| JEITA Package Code    | RENESAS Code | Previous Code | MASS (Typ) [g] |
|-----------------------|--------------|---------------|----------------|
| P-LFQFP144-20x20-0.50 | PLQP0144KA-B | —             | 1.2            |



- NOTE)
1. DIMENSIONS “\*1” AND “\*2” DO NOT INCLUDE MOLD FLASH.
  2. DIMENSION “\*3” DOES NOT INCLUDE TRIM OFFSET.
  3. PIN 1 VISUAL INDEX FEATURE MAY VARY, BUT MUST BE LOCATED WITHIN THE HATCHED AREA.
  4. CHAMFERS AT CORNERS ARE OPTIONAL, SIZE MAY VARY.



| Reference Symbol | Dimensions in millimeters |      |      |
|------------------|---------------------------|------|------|
|                  | Min                       | Nom  | Max  |
| D                | 19.9                      | 20.0 | 20.1 |
| E                | 19.9                      | 20.0 | 20.1 |
| A <sub>2</sub>   | —                         | 1.4  | —    |
| H <sub>D</sub>   | 21.8                      | 22.0 | 22.2 |
| H <sub>E</sub>   | 21.8                      | 22.0 | 22.2 |
| A                | —                         | —    | 1.7  |
| A <sub>1</sub>   | 0.05                      | —    | 0.15 |
| b <sub>p</sub>   | 0.17                      | 0.20 | 0.27 |
| c                | 0.09                      | —    | 0.20 |
| θ                | 0°                        | 3.5° | 8°   |
| e                | —                         | 0.5  | —    |
| x                | —                         | —    | 0.08 |
| y                | —                         | —    | 0.10 |
| L <sub>p</sub>   | 0.45                      | 0.6  | 0.75 |
| L <sub>1</sub>   | —                         | 1.0  | —    |

図 E. 144ピン LFQFP (PLQP0144KA-B)

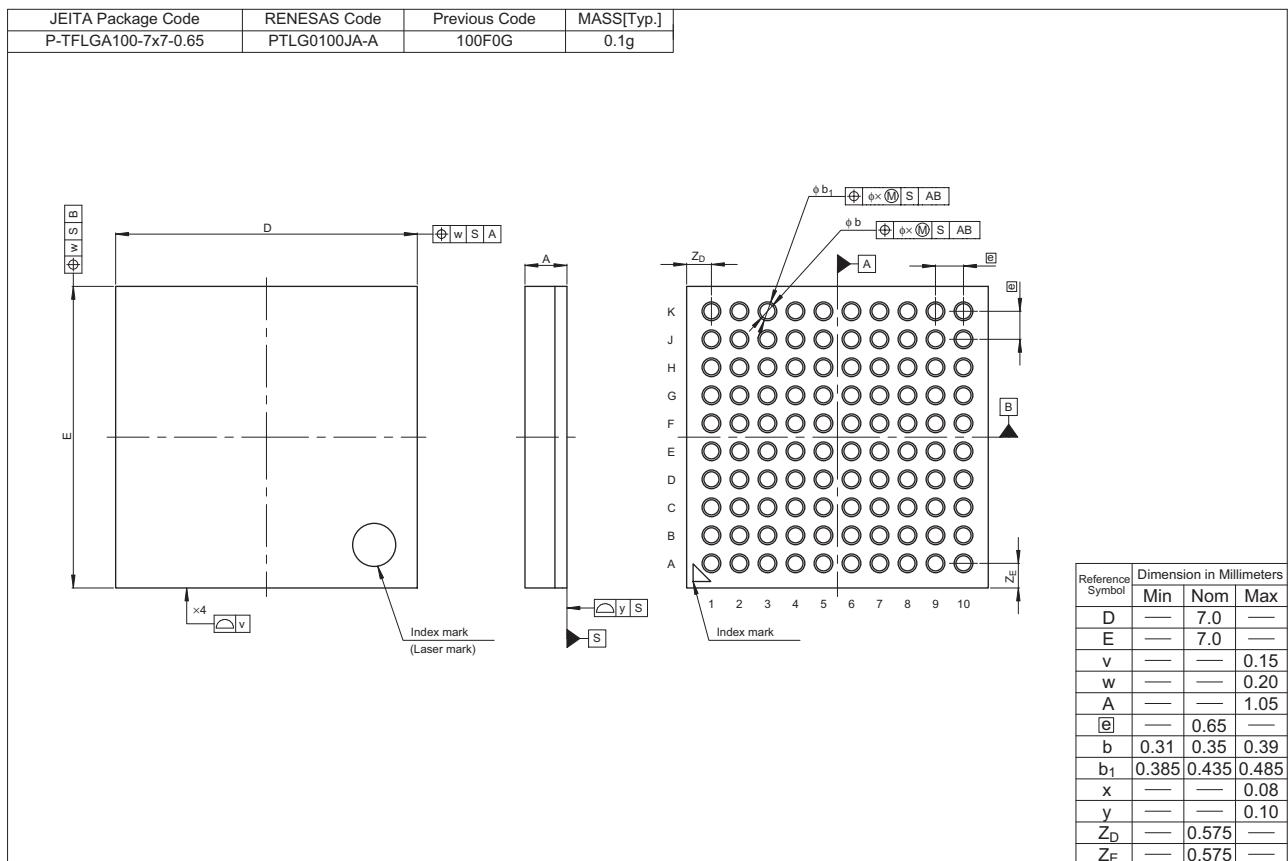
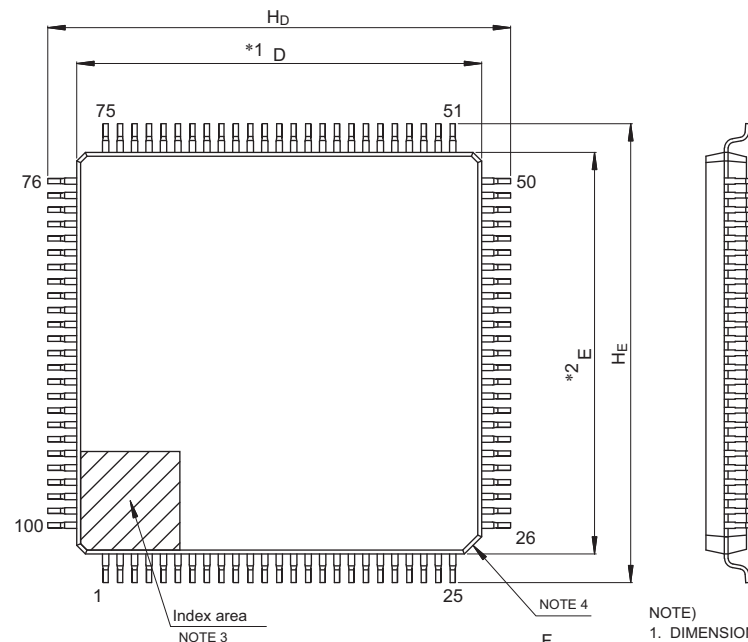


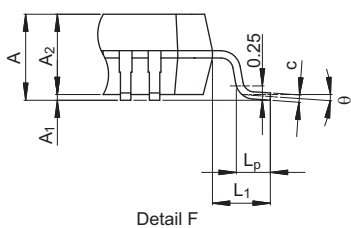
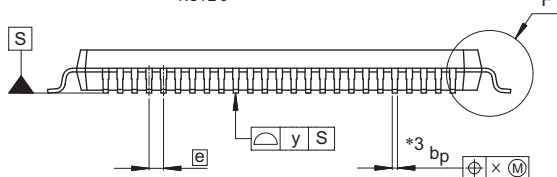
図 F. 100ピン TFLGA (PTLG0100JA-A)

| JEITA Package Code    | RENESAS Code | Previous Code | MASS (Typ) [g] |
|-----------------------|--------------|---------------|----------------|
| P-LFQFP100-14x14-0.50 | PLQP0100KB-B | —             | 0.6            |

Unit: mm



- NOTE)
- DIMENSIONS “\*1” AND “\*2” DO NOT INCLUDE MOLD FLASH.
  - DIMENSION “\*3” DOES NOT INCLUDE TRIM OFFSET.
  - PIN 1 VISUAL INDEX FEATURE MAY VARY, BUT MUST BE LOCATED WITHIN THE HATCHED AREA.
  - CHAMFERS AT CORNERS ARE OPTIONAL, SIZE MAY VARY.

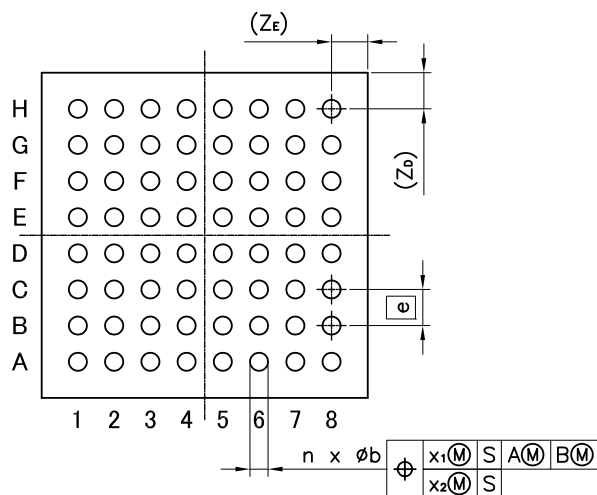
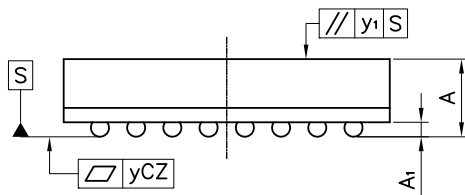
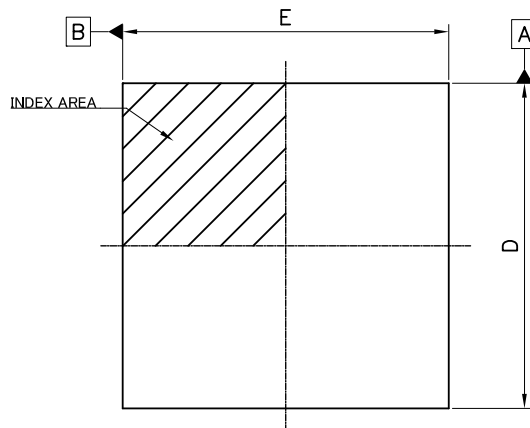


| Reference Symbol | Dimensions in millimeters |      |      |
|------------------|---------------------------|------|------|
|                  | Min                       | Nom  | Max  |
| D                | 13.9                      | 14.0 | 14.1 |
| E                | 13.9                      | 14.0 | 14.1 |
| A <sub>2</sub>   | —                         | 1.4  | —    |
| H <sub>D</sub>   | 15.8                      | 16.0 | 16.2 |
| H <sub>E</sub>   | 15.8                      | 16.0 | 16.2 |
| A                | —                         | —    | 1.7  |
| A <sub>1</sub>   | 0.05                      | —    | 0.15 |
| b <sub>p</sub>   | 0.15                      | 0.20 | 0.27 |
| c                | 0.09                      | —    | 0.20 |
| θ                | 0°                        | 3.5° | 8°   |
| e                | —                         | 0.5  | —    |
| x                | —                         | —    | 0.08 |
| y                | —                         | —    | 0.08 |
| L <sub>p</sub>   | 0.45                      | 0.6  | 0.75 |
| L <sub>1</sub>   | —                         | 1.0  | —    |

図 G. 100ピン LFQFP (PLQP0100KB-B)



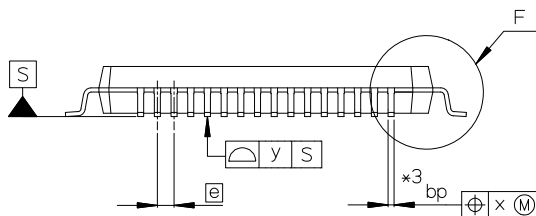
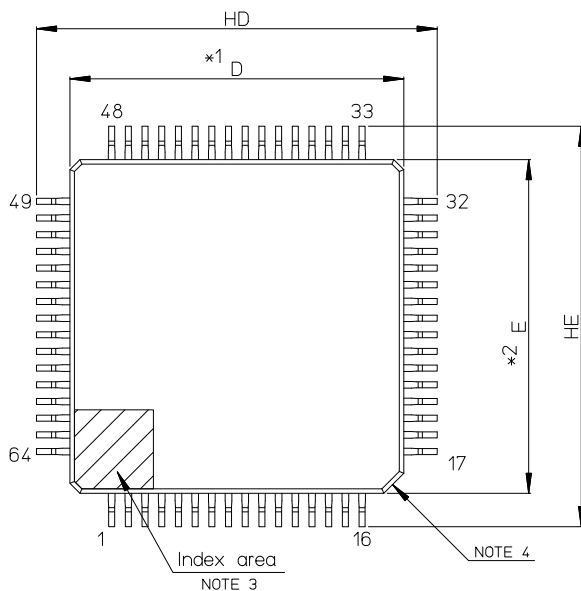
|                          |              |                 |
|--------------------------|--------------|-----------------|
| JEITA Package Code       | RENESAS Code | MASS (Typ.) [g] |
| P-TFBGA64-4.5 × 4.5-0.50 | PTBG0064KB-A | 0.04            |



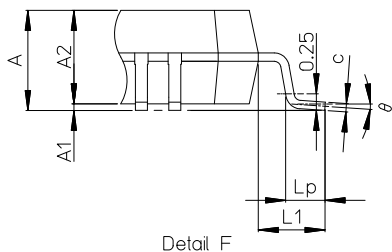
| Reference Symbol | Dimension in Millimeters |      |      |
|------------------|--------------------------|------|------|
|                  | Min.                     | Nom. | Max. |
| D                | 4.42                     | 4.50 | 4.58 |
| E                | 4.42                     | 4.50 | 4.58 |
| A                | —                        | —    | 1.20 |
| A <sub>1</sub>   | 0.15                     | 0.20 | 0.25 |
| e                | —                        | 0.50 | —    |
| b                | 0.20                     | 0.25 | 0.30 |
| x <sub>1</sub>   | —                        | —    | 0.15 |
| x <sub>2</sub>   | —                        | —    | 0.05 |
| y                | —                        | —    | 0.08 |
| y <sub>1</sub>   | —                        | —    | 0.20 |
| n                | —                        | 64   | —    |
| Z <sub>D</sub>   | —                        | 0.50 | —    |
| Z <sub>E</sub>   | —                        | 0.50 | —    |

図 H. 64ピン TFBGA (PTBG0064KB-A)

|                      |              |               |            |
|----------------------|--------------|---------------|------------|
| JEITA Package Code   | RENESAS Code | Previous Code | MASS[Typ.] |
| P-LFQFP64-10x10-0.50 | PLQP0064KB-C | —             | 0.3g       |



- NOTE)
1. DIMENSIONS \*1\* AND \*2\* DO NOT INCLUDE MOLD FLASH.
  2. DIMENSION \*3\* DOES NOT INCLUDE TRIM OFFSET.
  3. PIN 1 VISUAL INDEX FEATURE MAY VARY, BUT MUST BE LOCATED WITHIN THE HATCHED AREA.
  4. CHAMFERS AT CORNERS ARE OPTIONAL; SIZE MAY VARY.



| Reference Symbol | Dimension in Millimeters |      |      |
|------------------|--------------------------|------|------|
|                  | Min                      | Nom  | Max  |
| D                | 9.9                      | 10.0 | 10.1 |
| E                | 9.9                      | 10.0 | 10.1 |
| A2               | —                        | 1.4  | —    |
| HD               | 11.8                     | 12.0 | 12.2 |
| HE               | 11.8                     | 12.0 | 12.2 |
| A                | —                        | —    | 1.7  |
| A1               | 0.05                     | —    | 0.15 |
| bp               | 0.15                     | 0.20 | 0.27 |
| c                | 0.09                     | —    | 0.20 |
| $\theta$         | 0°                       | 3.5° | 8°   |
| e                | —                        | 0.5  | —    |
| x                | —                        | —    | 0.08 |
| y                | —                        | —    | 0.08 |
| Lp               | 0.45                     | 0.6  | 0.75 |
| L1               | —                        | 1.0  | —    |

図 I. 64 ピン LQFP (PLQP0064KB-C)

|      |                            |
|------|----------------------------|
| 改訂記録 | RX65Nグループ、RX651グループ データシート |
|------|----------------------------|

## 改訂区分の説明

- テクニカルアップデート発行番号のある項目：発行済みの該当テクニカルアップデートを反映した変更
- テクニカルアップデート発行番号のない項目：テクニカルアップデートを発行しない軽微な変更

| Rev.     | 発行日                    | 改訂内容            |  | 改訂区分                             |
|----------|------------------------|-----------------|--|----------------------------------|
|          |                        | ページ             | ポイント   |                                  |
| 1.00     | 2016.08.08             | —               | 初版発行   |                                  |
| 2.10     | 2017.10.02             | 全体              | コードフラッシュメモリ容量が1.5Mバイト以上の製品を追加<br>従来製品はコードフラッシュメモリ容量が1Mバイト以下の製品と表記                                      |                                  |
|          |                        | 1. 概要           |  |                                  |
|          |                        | 6、9             | 表1.1 仕様概要 (5 / 8) 注記を追加  | TN-RX*-A164B/J                   |
|          |                        | 8               | 表1.1 仕様概要 (7 / 8)<br>12ビットD/Aコンバータ (R12DA) の説明変更   | TN-RX*-A165A/J                   |
|          |                        | 4. I/O レジスタ     |  |                                  |
|          |                        | 132             | 表4.1 I/Oレジスタアドレス一覧 (35 / 49) 変更  | TN-RX*-A176A/J                   |
|          |                        | 5. 電気的特性        |  |                                  |
|          |                        | 147             | 表5.1 絶対最大定格 変更   |                                  |
|          |                        | 150             | 表5.5 DC特性(3) 変更  | TN-RX*-A164B/J                   |
|          |                        | 152             | 表5.7 DC特性(4) 変更  | TN-RX*-A164B/J<br>TN-RX*-A176A/J |
|          |                        | 153             | 表5.9 熱抵抗値(参考値) 追加  |                                  |
|          |                        | 162             | 表5.21 低消費電力状態からの復帰タイミング(1) 変更  | TN-RX*-A176A/J                   |
|          |                        | 189             | 表5.35 RSPI タイミング 変更  |                                  |
|          |                        | 211             | 表5.49 D/A変換特性 変更   | TN-RX*-A165A/J                   |
|          |                        | 216             | 表5.54 コードフラッシュメモリ特性 変更   |                                  |
| 217      | 表5.55 データフラッシュメモリ特性 変更 |                 |  |                                  |
| 2.30     | 2019.06.20             | 全体              | 64ピンの製品を追加<br>【用語統一】<br>「ブルアップMOS」→「ブルアップ抵抗」<br>「ブルダウンMOS」→「ブルダウン抵抗」                                   |                                  |
|          |                        | 1. 概要           |  |                                  |
|          |                        | 12～19           | 表1.3 製品一覧表 変更  | TN-RX*-A204A/J                   |
|          |                        | 45～47           | 表1.5 機能別端子一覧(177ピンTFLGA, 176ピンLFBGA) 変更  | TN-RX*-A182A/J                   |
|          |                        | 53              | 表1.6 機能別端子一覧(176ピンLFQFP) 変更  |                                  |
|          |                        | 5. 電気的特性        |  |                                  |
|          |                        | 161             | 表5.5 DC特性(3)(コードフラッシュメモリ容量が1Mバイト以下の製品)<br>注記変更   | TN-RX*-A0211A/J                  |
|          |                        | 163             | 表5.6 DC特性(3)(コードフラッシュメモリ容量が1.5Mバイト以上の製品)<br>注記変更<br>表5.7 DC特性(4) 変更                                    |                                  |
|          |                        | 167             | 表5.13 リセットタイミング 単位 変更  | TN-RX*-A202A/J                   |
|          |                        | 209             | 図5.54 RIIC バスインタフェース入出力タイミング/簡易IIC バスインタ<br>フェース入出力タイミング 変更  |                                  |
|          |                        | 218             | 表5.44 SDHI タイミング 追加<br>図5.72 SDホストインタフェース入出力信号タイミング 追加   | TN-RX*-A196A/J                   |
|          |                        | 219、220         | 表5.45 SDSI タイミング 追加<br>図5.73 SDスレーブインタフェース入力信号タイミング～<br>図5.75 SDスレーブインタフェース出力信号タイミング(ハイスピード<br>モード) 追加 |                                  |
|          |                        | 223             | 表5.48 12ビットA/D(ユニット0)変換特性 変更   | TN-RX*-A182A/J                   |
|          |                        | 231             | 表5.57 データフラッシュメモリ特性 変更(64バイトと2Kバイトのブラン<br>クチェック時間を追加)  |                                  |
|          |                        | 2.40            | 2023.10.31   | 1. 概要                            |
| 9        | 表1.1 仕様概要 (8 / 8) 変更   |                 |  | TN-RX*-A0250A/J                  |
| 12～21    | 表1.3 製品一覧表 変更          |                 |  | TN-RX*-A0233A/J                  |
| 2. 電気的特性 |                        |                 |  |                                  |
| 103      | 表2.2 推奨動作条件(1) 変更      |                 |  | TN-RX*-A0250A/J                  |
| 103      | 表2.3 推奨動作条件(2) 追加      | TN-RX*-A0272A/J |  |                                  |

| Rev. | 発行日        | 改訂内容    |   | 改訂区分            |
|------|------------|---------|---|-----------------|
|      |            | ページ     | ポイント  |                 |
| 2.40 | 2023.10.31 | 104     | 表2.4 DC特性(1) 注3 変更                                | TN-RX*-A0250A/J |
|      |            | 105     | 表2.5 DC特性(2) 変更                                   |                 |
|      |            | 106、107 | 表2.6 DC特性(3)(コードフラッシュメモリ容量が1Mバイト以下の製品)<br>変更      | TN-RX*-A0250A/J |
|      |            | 107、108 | 表2.7 DC特性(3)(コードフラッシュメモリ容量が1.5Mバイト以上の製品)<br>注3 変更 | TN-RX*-A0250A/J |
|      |            | 117     | 表2.21 サブクロックタイミング 変更                              | TN-RX*-A0250A/J |
|      |            | 180     | 表2.56 バッテリバックアップ機能特性 条件 変更                        | TN-RX*-A0250A/J |
|      |            | 181     | 表2.57 コードフラッシュメモリ特性 変更                            | TN-RX*-A0248A/J |
|      |            | 182     | 表2.58 データフラッシュメモリ特性 変更                            | TN-RX*-A0248A/J |

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ放射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
  2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
  5. 当社製品を、全部または一部を問わず、改造、改変、複製、リパースエンジニアリング等、その他、不適切に使用しないでください。かかる改造、改変、複製、リパースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
  6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等  
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
  7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
  8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
  11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
  13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレスト）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。

すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)