

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

16ビット・シングルチップ・マイクロコントローラ

μ PD78F8056, 78F8057, 78F8058は, 78K0Rコアを搭載した16ビット・シングルチップ・マイクロコントローラです。本製品は, 2.4 GHz RF トランシーバ機能, その他多彩な機能を持ったマイコンです。

1. 特徴

- 78K0R 16 ビット CPU コア
- 2.4 GHz RF トランシーバ搭載
- ROM, RAM 容量

品名	項目	プログラムメモリ (ROM)	データメモリ (RAM)
μ PD78F8056 ^{注1}		64 K バイト	8 K バイト ^{注2}
μ PD78F8057 ^{注1}		96 K バイト	8 K バイト ^{注2}
μ PD78F8058 ^{注1}		128 K バイト	8 K バイト ^{注2}

注1: 開発中

注2: セルフ・プログラミング機能使用時は, 7 Kバイト

最小命令実行時間

0.05 μ s (f_{MX} = 20 MHz), 61 μ s (f_{SUB} = 32.768 KHz)

クロック

- 高速クロック
 - 高速内蔵発振クロック
1 MHz (TYP.), 8 MHz (TYP.), 20 MHz (TYP.)
 - X1 (水晶 / セラミック) 発振, 外部メイン・システム・クロック入力 (EXCLK)
2 MHz to 20 MHz (V_{DD} = 2.7 ~ 3.6V)
2 MHz to 5 MHz (V_{DD} = 1.8 ~ 3.6V)
- 低速クロック
 - 低速内蔵発振クロック (WDT 専用)
内蔵発振 : 30 KHz (TYP.)
- サブシステム・クロック
 - XT1 (水晶) 発振, サブシステム・クロック
32.768 KHz (TYP.)

機能

- 2.4 GHz RF トランシーバ
 - IEEE 802.15.4-2006 仕様準拠
(変調方式: O-QPSK, 拡散方式: DSSS, 通信速度: 250 kbps)
- セルフ・プログラミング機能対応
- オンチップ・デバック機能内蔵
- パワーオン・クリア (POC) 回路
- 低電圧検出 (LVI) 回路内蔵
- 乗算器 (16 ビット × 16 ビット) 内蔵
- 除算器 (32 ビット ÷ 32 ビット) 内蔵
- 10 進補正 (BCD) 回路内蔵

- DMA 2 チャンネル
- タイマ
 - 16 ビット・タイマ : 12 チャンネル
(ユニット 0 : 8 チャンネル, ユニット 1 : 4 チャンネル)
 - ウォッチドッグ・タイマ
 - リアルタイム・カウンタ
- シリアル・インタフェース
 - CSI : 1 チャンネル (RF トランシーバとの内部通信専用)
 - CSI / UART / 簡易 I²C : 1 チャンネル
 - UART (Tx Only) : 1 チャンネル
 - UART (LIN-bus 対応) : 1 チャンネル
- I/O ポート
 - CMOS 入出力 I/O : 12^注
 - CMOS 入力 : 4^注
 - CMOS 出力 : 1^注
 - N-ch オープンドレイン入出力 : 1^注

動作電圧

1.8 V to 3.6 V

動作周囲温度

TA = - 40 to + 85°C

パッケージ

56ピン QFN (8 × 8) (0.5mm ピッチ)

注 MCUとRFトランシーバ間のユーザにて基板上で外部接続する端子を含みます。

本資料は, この製品の企画段階で作成していますので, 予告なしに内容を変更することがあります。
また本資料で扱う製品の製品化を中止することがあります。

2. 機能概要

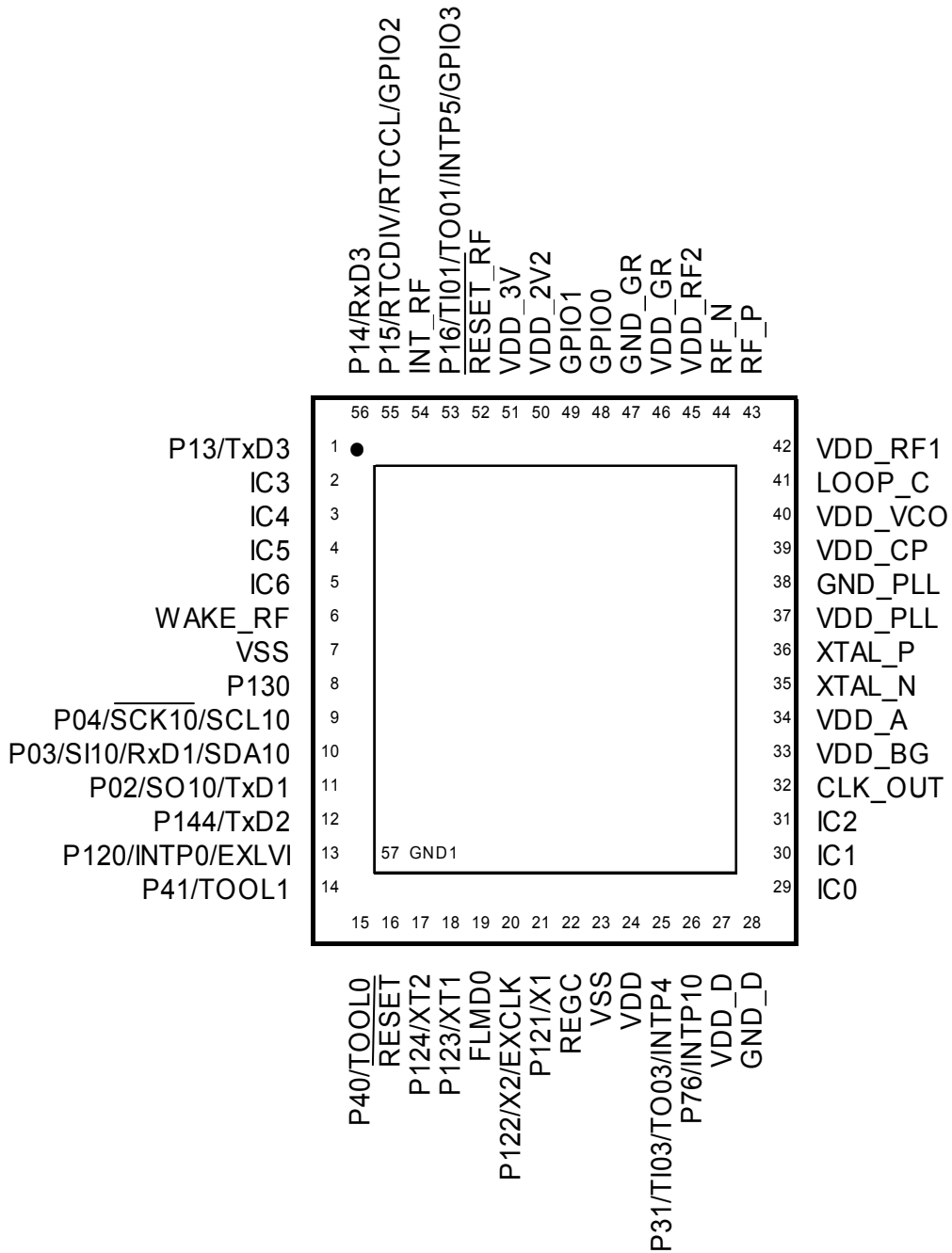
項目		μ PD78F8056 注1	μ PD78F8057 注1	PD78F8058 注1
内部メモリ	フラッシュ・メモリ	64 KB	96 KB	128 KB
	RAM	8 KB	8 KB	8 KB
システムクロック	セラミック/水晶/外部	2 ~ 20 MHz (V _{DD} = 2.7 ~ 3.6 V), 2 ~ 5 MHz (V _{DD} = 1.8 ~ 3.6 V)		
	内蔵発振ブロック	1 MHz (TYP.) or 8 MHz (TYP.) or 20 MHz (TYP.)		
サブシステム・クロック (発振周波数)		XT1 (水晶) 発振 32.768 KHz (TYP.)		
低速内蔵発振クロック (WDT専用)		内蔵発振 : 30 KHz (TYP.)		
最小命令実行時間		0.05 μs (高速システム・クロック : f _{MX} = 20 MHz動作時)		
		61 μs (サブシステム・クロック : f _{SUB} = 32.768 KHz動作時)		
I/O	合計	18注2		
	CMOS 入出力	12注2		
	CMOS 入力	4注2		
	CMOS 出力	1注2		
	N-chオープンドレイン入出力	1注2		
割り込み要因	外部	4 (INTP0, INTP4注2, INTP5, INTP10)		
	内部	27		
タイマ	<ul style="list-style-type: none"> ・ 16ビット・タイマ : 12チャンネル (ユニット0 : 8チャンネル, ユニット1 : 4チャンネル) ・ ウォッチドッグ・タイマ : 1チャンネル ・ リアルタイム・カウンタ : 1チャンネル 			
	タイマ出力	2 (PWM 出力:タイマ・アレイ・ユニット0は2本注3, ユニット1は0本)		
	RTC出力	1本 ・ 512 Hzまたは16.384 KHzまたは32.768 KHz (サブシステム・クロック : f _{SUB} = 32.768 KHz)		
シリアル・インタフェース		<ul style="list-style-type: none"> ・ CSI : 1チャンネル (RFトランシーバとの内部通信専用) ・ CSI / UART / 簡易I²C : 1チャンネル ・ UART (Tx Only) : 1チャンネル ・ UART (LIN-bus対応) : 1チャンネル 		
2.4 GHz RFトランシーバ		IEEE 802.15.4-2006仕様準拠 (変調方式:O-QPSK, 拡散方式:DSSS, 通信速度:250 kbps)		
乗除算器		<ul style="list-style-type: none"> ・ 16ビット×16ビット = 32 bits (乗算) ・ 32ビット÷32ビット = 32 bits (除算) 		
DMAコントローラ		2 チャンネル		
パワーオン・クリア回路		<ul style="list-style-type: none"> ・ パワーオン・リセット : 1.61±0.09 V ・ パワーダウン・リセット : 1.59±0.09 V 		
低電圧検出回路		1.91 V ~ 3.45 V (11段階)		
オンチップ・デバッグ機能		あり		
電源電圧		V _{DD} = 1.8 ~ 3.6 V		
動作周囲温度		Ta = -40°C ~ +85°C		
パッケージ		56ピン QFN (8×8) (0.5mm ピッチ)		

注 1. 開発中

2. MCU と RF トランシーバ間のユーザにて基板上で外部接続する端子を含みます。
「6. MCU と RF トランシーバの接続」の章を参照してください。
3. 設定によって出力数は変わります。

3. 端子接続図 (Top View)

・56ピン・プラスチックQFN (8×8) 注



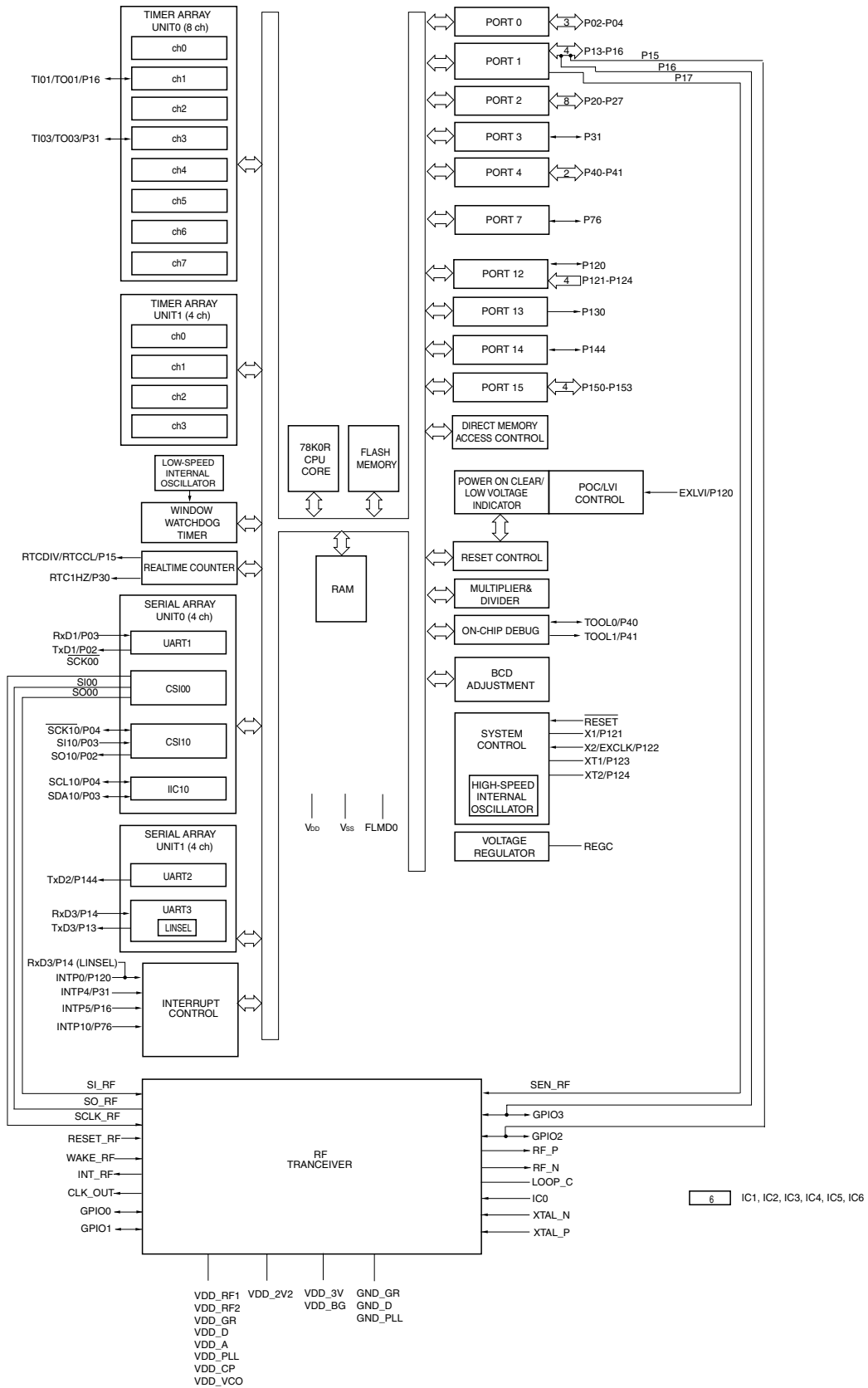
注 開発中

- 注意1. REGCはコンデンサ (0.47 ~ 1 μF : ターゲット) を介し, Vssに接続してください。
2. LOOP_Cはコンデンサ (39 pF : ターゲット) を介し, GND_GRに接続してください。
3. IC0-IC2は, 抵抗を介してVssに接続してください。
4. IC3-IC6は, オープンにしてください。

4. 端子名称

EXCLK	: External Clock Input (Main System Clock)	RTCCL	: Real-time Counter Clock (32 KHz Original Oscillation) Output
EXLVI	: External Potential Input for Low-voltage Detector	RTCDIV	: Real-time Counter Clock (32 KHz Divided Frequency) Output
FLMD0	: Flash Programming Mode	RXD1,RxD3	: Receive Data
INTP0,INT4,INTP5	: External Interrupt Input	$\overline{\text{SCK10}}$,	: Serial Clock Input/Output
INT10		SCL10	: Serial Clock Input/Output
P02-P04	: Port 0	SDA10	: Serial Data Input/Output
P13-P16	: Port 1	SI10,	: Serial Data Input
P31	: Port 3	SO10,	: Serial Data Output
P40,P41	: Port 4	TI01, TI03	: Timer Input
P76	: Port 7	TO01, TO03	: Timer Output
P120-P124	: Port 12	TOOL0	: Data Input/Output for Tool
P130	: Port 13	TOOL1	: Clock Output for Tool
P144	: Port 14	TxD1-TxD3	: Transmit Data
CLK_OUT	: Clock Output	VDD	: Power Supply
INT_RF	: Interrupt from RF	VSS	: Ground
WAKE_RF	: Wakeup for RF	X1, X2	: Crystal Oscillator (Main System Clock)
GPIO0,GPIO1	: Port for RF	XT1, XT2	: Crystal Oscillator (Subsystem Clock)
GPIO2,GPIO3			
$\overline{\text{RESET_RF}}$: Reset for RF	VDD_RF1	: Power Supply for RF
LOOP_C	: Loop Capacitor for RF	VDD_RF2	
RF_P	: RF Output(+)	VDD_GR	: Power Supply for RF Guard Ring
RF_N	: RF Output(-)	VDD_3V	: Power Supply for RF Regulator
XTAL_N,XTAL_P	: Crystal Oscillator(RF Clock)	VDD_D	: Power Supply for RF Digital
IC0-IC6	: Internal Circuit	VDD_BG	: Power Supply for RF Band Gap
GND1	: Package exposed die pad	VDD_A	: Power Supply for RF Analog
REGC	: Regulator Capacitance	VDD_PLL	: Power Supply for RF PLL
$\overline{\text{RESET}}$: Reset	VDD_CP	: Power Supply for RF Charge pump
		VDD_VCO	: Power Supply for RF VCO
		GND_GR	: Ground for RF Guard Ring
		GND_D	: Ground for RF digital
		GND_PLL	: Ground for RF PLL
		VDD_2V2	: DC/DC Output

5. ブロック図



6. MCUとRFトランシーバの接続

(1) 内部接続端子

端子名称		機能 (RFトランシーバ)	方向
RFトランシーバ	MCU		
SCLK_RF	P10/SCK00	SPIインタフェースの動作クロックです。動作クロックは6 MHz未満になるように設定してください。	MCU→ RFトランシーバ
SO_RF	P11/SI00	SPIインタフェースの出力データです。	RFトランシーバ→ MCU
SI_RF	P12/SO00	SPIインタフェースの入力データです。	MCU→ RFトランシーバ
SEN_RF	P17	SPIインタフェースのイネーブル信号です。 ハイレベル：ディセーブル ロウレベル：イネーブル	MCU→ RFトランシーバ
GPIO2	P15/RTCDIV/ RTCCL	P15/RTCDIV/RTCCLとして使用する場合、GPIO2は、入力モードに設定してください。GPIO2として使用する場合、P15/RTCDIV/RTCCLは、入力モードに設定してください。	-
GPIO3	P16/TI01/ TO01/INTP5	P16/TI01/TO01/INTP5として使用する時は、GPIO3は、入力モードに設定してください。GPIO3として使用する場合、P16/TI01/TO01/INTP5は、入力モードに設定してください。	-

(2) ユーザにて基板上で外部接続する端子

端子名称		機能 (RFトランシーバ)	方向
RFトランシーバ	MCU		
RESET_RF	P130	トランシーバのリセット入力です。 ハイレベル：ディセーブル ロウレベル：イネーブル	MCU→ RFトランシーバ
WAKE_RF	P144	トランシーバのウェークアップ要求です。WAKE信号の極性は、RFトランシーバで設定ができます。	MCU→ RFトランシーバ
INT_RF	P31/TI03/ TO03/INTP4	割り込み出力です。INT信号の極性は、RFトランシーバで設定ができます。	RFトランシーバ→ MCU
CLK_OUT	P122/X2/ EXCLK	32/16/8/4/2/1 MHzのクロック出力です。MCUのシステム・クロックに使用します。RFトランシーバのXTAL_P/XTAL_Nには、メイン・クロックの32 MHz発振子を接続してください。	RFトランシーバ→ MCU

注 この接続は、当社の推奨ライブラリを使用する場合は必須です。

初期化時に、RESET_RF端子に不定の信号が入らないように10 kΩ程度の抵抗でプルアップをしてください。

7. ポート機能

(1) ポート機能

機能名称	入出力	機 能	リセット時	兼用機能
P02	入出力	ポート0。 P02-P04の出力はN-chオープン・ドレイン出力 (V _{DD} 耐圧) に設定可能。 1ビット単位で入力 / 出力の指定可能。 ソフトウェアの設定により, 内蔵プルアップ抵抗を使用可能。	入力ポート	SO10/TxD1
P03				SI10/RxD1/SDA10
P04				SCK10/SCL10
P13	入出力	ポート1。 4ビット入出力ポート。 1ビット単位で入力 / 出力の指定可能。 ソフトウェアの設定により, 内蔵プルアップ抵抗を使用可能。	入力ポート	TxD3
P14				RxD3
P15				RTCDIV/RTCCL/ GPIO2
P16				TI01/TO01/INTP5/ GPIO3
P31	入出力	ポート3。 1ビット単位で入力 / 出力の指定可能。 ソフトウェアの設定により, 内蔵プルアップ抵抗を使用可能。	入力ポート	TI03/TO03/INTP4
P40 ^註	入出力	ポート4。 1ビット単位で入力 / 出力の指定可能。 ソフトウェアの設定により, 内蔵プルアップ抵抗を使用可能。	入力ポート	TOOL0
P41				TOOL1
P76	入出力	ポート7。 1ビット入出力ポート。 1ビット単位で入力 / 出力の指定可能。 ソフトウェアの設定により, 内蔵プルアップ抵抗を使用可能。	入力ポート	INTP10
P120	入出力	ポート12。 1ビット入出力ポートと4ビット入力ポート。 P120のみ, ソフトウェアの設定により, 内蔵プルアップ抵抗を使用可能。	入力ポート	INTP0/EXLVI
P121	入力			X1
P122				X2/EXCLK
P123				XT1
P124				XT2
P130	出力	ポート13。 1ビット出力専用ポート。	出力ポート	-
P144	入出力	ポート14。 1ビット入出力ポート。 P144の出力はN-chオープン・ドレイン出力 (V _{DD} 耐圧) に設定可能。 1ビット単位で入力 / 出力の指定可能。 ソフトウェアの設定により, 内蔵プルアップ抵抗を使用可能。	入力ポート	TxD2
GPIO0	入出力	RFトランシーバの入出力ポート	入力	-
GPIO1	入出力	RFトランシーバの入出力ポート	入力	-
GPIO2	入出力	RFトランシーバの入出力ポート	入力	P15/RTCDIV/ RTCCL
GPIO3	入出力	RFトランシーバの入出力ポート	入力	P16/TI01/TO01/ INTP5

注 オプション・バイトで「オンチップ・デバッグ許可」に設定した場合は, 必ず外部でP40/TOOL0端子をプルアップしてください。

(2) ポート以外の機能 (1/2)

機能名称	入出力	機 能	リセット時	兼用機能
EXLVI	入力	外部低電圧検出用電位入力	入力ポート	P120/INTP0
INTP0	入力	有効エッジ (立ち上がり, 立ち下がり, 立ち上がりおよび立ち下がりの両エッジ) 指定可能な外部割り込み要求入力	入力ポート	P120/EXLVI
INTP4				P31/TI03/TO03
INTP5				P16/TI01/TO01/ GPIO3
INTP10				
REGC	-	内部動作用レギュレータ出力 (2.4 V) 安定容量接続。 コンデンサ (0.47 ~ 1 μF : ターゲット) を介し, V _{SS} に接続してください。	-	-
RTCDIV	出力	リアルタイム・カウンタ・クロック (32 KHz分周) 出力	入力ポート	P15/RTCCL/ GPIO2
RTCCL	出力	リアルタイム・カウンタ・クロック (32 KHz原発) 出力	入力ポート	P15/RTCDIV/ GPIO2
RESET	入力	システム・リセット入力	-	-
RxD1	入力	UART1のシリアル・データ入力	入力ポート	P03/SI10/SDA10
RxD3	入力	UART3のシリアル・データ入力	入力ポート	P14
SCK10	入出力	CSI10のクロック入力 / 出力	入力ポート	P04/SCL10
SCL10	入出力	簡易I ² Cのクロック入力 / 出力	入力ポート	P04/SCK10
SDA10	入出力	簡易I ² Cのシリアル・データ入出力	入力ポート	P03/SI10/RxD1
SI10	入力	CSI10のシリアル・データ入力	入力ポート	P03/RxD1/SDA10
SO10	出力	CSI10のシリアル・データ出力	入力ポート	P02/TxD1
TI01	入力	16ビット・タイマ01への外部カウント・クロック入力	入力ポート	P16/TO01/INTP5/ GPIO3
TI03		16ビット・タイマ03への外部カウント・クロック入力		P31/TO03/INTP4
TO01	出力	16ビット・タイマ01出力	入力ポート	P16/TI01/INTP5/ GPIO3
TO03		16ビット・タイマ03出力		P31/TI03/INTP4
TxD1	出力	UART1のシリアル・データ出力	入力ポート	P02/SO10
TxD2		UART2のシリアル・データ出力		P144
TxD3		UART3のシリアル・データ出力		P13
X1	-	メイン・システム・クロック用発振子接続	入力ポート	P121
X2	-		入力ポート	P122/EXCLK
EXCLK	入力	メイン・システム・クロック用外部クロック入力	入力ポート	P122/X2
XT1	-	サブシステム・クロック用発振子接続	入力ポート	P123
XT2	-		入力ポート	P124
V _{DD}	-	マイクロコンピュータの正電源	-	-
V _{DD_3V}	-	RFトランシーバのDC/DCレギュレータとポートの正電源。	-	-
V _{SS}	-	グランド電位	-	-
FLMD0	-	フラッシュ・メモリ・プログラミング・モード引き込み。	-	-
TOOL0	入出力	フラッシュ・メモリ・プログラマ / デバッガ用データ入出力	入力ポート	P40
TOOL1	出力	デバッガ用クロック出力	入力ポート	P41

(2) ポート以外の機能 (2/2)

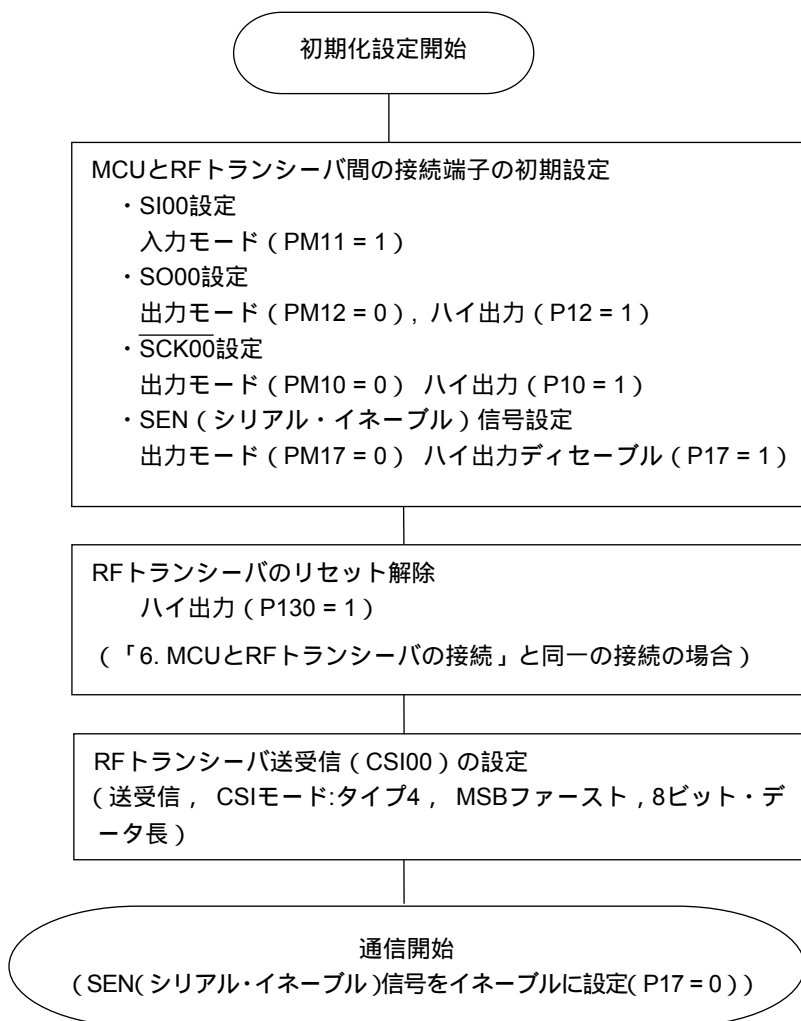
機能名称	入出力	機 能	リセット時	兼用機能
V _{DD_RF1}	-	RF電源 (ピンの近くでコンデンサでバイパス)	-	-
V _{DD_RF2}	-	RF電源 (ピンの近くでコンデンサでバイパス)	-	-
V _{DD_GR}	-	RFガードリング電源 (ピンの近くでコンデンサでバイパス)	-	-
V _{DD_D}	-	RFデジタル回路電源	-	-
V _{DD_BG}	-	バンドギャップ回路の基準電源 (ピンの近くでコンデンサでバイパス)	-	-
V _{DD_A}	-	アナログ回路の基準電圧 (ピンの近くでコンデンサでバイパス)	-	-
V _{DD_PLL}	-	PLL電源 (ピンの近くでコンデンサでバイパス)	-	-
V _{DD_CP}	-	チャージポンプ電源 (ピンの近くでコンデンサでバイパス)	-	-
V _{DD_VCO}	-	VCO電源 (ピンの近くでコンデンサでバイパス)	-	-
GND_GR	-	ガードリング・グランド電位	-	-
GND_D	-	RFデジタル回路・グランド電位	-	-
GND_PLL	-	PLL・グランド電位	-	-
V _{DD_2V2}	-	DC-DC電圧出力	-	-
XTAL_N	-	RF・クロック用発振子接続 (32 MHz (+))	-	-
XTAL_P	-	RF・クロック用発振子接続 (32 MHz (+))	-	-
RF_P	出力	RF出力 (+)	出力	-
RF_N	出力	RF出力 (-)	出力	-
CLK_OUT	出力	32/16/8/4/2/1 MHzクロック出力	入力	-
INT_RF	出力	RFトランシーバの割り込み信号	出力	-
WAKE_RF	入力	RFトランシーバのウェイクアップトリガ信号	入力	-
RESET_RF	入力	RFトランシーバのリセット信号	入力	-
LOOP_C	-	PLLフィルタ用外部コンデンサ (39 pF:ターゲット)	-	-
IC0-2	入力	内部で接続されています。	入力	-
IC3-6	-	内部で接続されています。オープンにしてください。	-	-
GND1	-	パッケージ裏の金属パッド。	-	-

(3) 未使用端子の接続

端子名称	入出力	未使用時の推奨接続方法
P02/SO10/TxD1	入出力	入力時：個別に抵抗を介して、V _{DD} またはV _{SS} のいずれかに接続してください。 出力時：オープンにしてください。
P03/SI10/RxD1/SDA10		
P04/SCK10/SCL10		
P13/TxD3		
P14/RxD3		
P15/RTCDIV/RTCCL/ GPIO2		
P16/TI01/TO01/INTP5/ GPIO3		
P31/TI03/TO03/INTP4	入出力	入力時：個別に抵抗を介して、V _{DD} またはV _{SS} のいずれかに接続してください。 出力時：オープンにしてください。 「6. MCUとRFトランシーバの接続」の章を参照してください。
P40/TOOL0		
P41/TOOL1		
P76/KR6/INTP10		
P120/INTP0/EXLVI	入力	個別に抵抗を介して、V _{DD} またはV _{SS} のいずれかに接続してください。 P122端子は、「6. MCUとRFトランシーバの接続」の章を参照してください。
P121/X1		
P122/X2/EXCLK		
P123/XT1		
P124/XT2		
P130		
P144/TxD2	出力	オープンにしてください。 「6. MCUとRFトランシーバの接続」の章を参照してください。
FLMD0		
RESET	入力	V _{DD} に直接接続または抵抗を介して接続してください。
REGC	-	コンデンサ (0.47 ~ 1 μF : ターゲット) を介し、V _{SS} に接続してください。
LOOP_C	-	コンデンサ (39 pF : ターゲット) を介し、GND_GRに接続してください。
IC0	入力	抵抗を介して、V _{SS} に接続してください。
IC1	入力	抵抗を介して、V _{SS} に接続してください。
IC2	入力	抵抗を介して、V _{SS} に接続してください。
IC3	-	オープンにしてください。
IC4	-	オープンにしてください。
IC5	-	オープンにしてください。
IC6	-	オープンにしてください。
GND1	-	V _{SS} に接続してください。

8. プログラム開発の注意

RFトランシーバとの通信の設定手順



MCU の次の内部端子は，リセット解除後に実行してください。

MCUの内部端子	推奨設定
P05, P06, P30, P42-P44, P46, P47, P50, P51, P53-P55, P60, P61, P64-P67, P70-P75, P77, P110, P140	リセット解除後にソフトウェアで出力モード (ポート・レジスタとポート・モード・レジスタに0を設定) 設定

9. クロック発生回路

クロック発生回路は、CPUおよび周辺ハードウェアに供給するクロックを発生する回路です。
システム・クロックおよびクロック発振回路には、次の種類があります。

(1) X1発振回路

X1, X2に発振子を接続することにより、 $f_x = 2 \sim 20$ MHzのクロックを発振させることができます。

(2) 高速内蔵発振回路

$f_{IH} = 1, 8$ MHz (TYP.) のクロックを発振させることができます。リセット解除後、CPUは必ずこの高速内蔵発振クロックで動作を開始します。

(3) 20 MHz高速内蔵発振クロック発振回路

$f_{IH20} = 20$ MHz (TYP.) のクロックを発振させることができます。

(4) EXCLK端子から供給

EXCLK/X2/P122端子から外部メイン・システム・クロック ($f_{EX} = 2 \sim 20$ MHz) を供給することができます。

「6. MCUとRFトランシーバの接続」と同一に接続する場合には、(4) EXCLK端子から供給を選択することになります。

クロック発生回路は、基本的には78K0R/KF3-Lと同じです。

詳細は、78K0R/KF3-L ユーザーズ・マニュアル (U19459J) を参照してください。

10. 周辺機能

以下の周辺は、78K0R/KF3-Lと同様です。

詳細は、78K0R/KF3-L ユーザーズ・マニュアル (U19459J) を参照してください。

- ・ ウォッチドッグ・タイマ
- ・ 乗除算器
- ・ リセット機能
- ・ スタンバイ機能
- ・ パワーオン・クリア回路
- ・ レギュレータ
- ・ オプション・バイト
- ・ フラッシュ・メモリ
- ・ オンチップ・デバッグ機能
- ・ 10進補正 (BCD) 回路

78K0R/KF3-Lにある以下の周辺はありません。

- ・ クロック出力 / プザー出力制御回路
- ・ A/Dコンバータ
- ・ シリアル・インタフェースIIICA
- ・ キー割り込み機能

以下の周辺は78K0R/KF3-Lと差分があります。

- ・ タイマ・アレイ・ユニット
- ・ シリアル・アレイ・ユニット
- ・ DMAコントローラ
- ・ 割り込み機能
- ・ 低電圧検出回路

差分事項に関しては、次頁以降に示します。

(1) タイマ・アレイ・ユニット

タイマ・アレイ・ユニットには2つのユニットがあります。タイマ・アレイ・ユニット0は8つの16ビット・タイマを、タイマ・アレイ・ユニット1は4つの16ビット・タイマを搭載しています。各16ビット・タイマは「チャンネル」と呼び、それぞれを単独のタイマとして使用することはもちろん、複数のチャンネルを組み合わせることで高度なタイマ機能として使用することもできます。

単体動作機能	連動動作機能
<ul style="list-style-type: none"> ・ インターバル・タイマ ・ 方形波出力 ・ 外部イベント・カウンタ ・ 入力パルス間隔測定 ・ 入力信号のハイ/ロウ・レベル幅測定 	<ul style="list-style-type: none"> ・ PWM出力 ・ ワンショット・パルス出力 ・ 多重PWM出力

タイマ・アレイ・ユニットは、基本的には78K0R/KF3-Lと同じですが、タイマ入力端子/タイマ出力端子は、ユニット0のチャンネル1, 3のみです。

詳細は、78K0R/KF3-L ユーザーズ・マニュアル (U19459J) を参照してください。

(2) シリアル・アレイ・ユニット

シリアル・アレイ・ユニットは1つのユニットに4つのシリアル・チャンネルを持ち、各種シリアル・インタフェース（3線シリアル（CSI）, UART, 簡易I²C）をいくつか組み合わせて使用できます。

シリアル・アレイ・ユニットは、基本的には78K0R/KF3-Lと同じです。

シリアル・インタフェース（3線シリアル（CSI）, UART, 簡易I²C）については、78K0R/KF3-L ユーザーズ・マニュアル（U19459J）を参照してください。

各機能の割り当ては次のようになっています。

ユニット	チャンネル	CSIとして使用	UARTとして使用	簡易I ² Cとして使用
0	0	CSI00 (RF トランシーバとの通信専用)	-	-
	1	-	UART1	-
	2	CSI10		IIC10
	3	-	-	
1	0	-	UART2 (Tx Only)	-
	1	-	-	-
	2	-	UART3	-
	3	-	(supporting LIN-bus)	-

ユニット1のチャンネル2, 3はUART3（LIN-bus対応）専用です。

(3) DMAコントローラ

DMAに対応している周辺ハードウェアのSFRと内蔵RAMの間は、CPUを介さずに自動でデータのやり取りをすることができます。

DMAの起動は、DMAモード・コントロール・レジスタn (DMCn) のビット3~0のIFCn3 ~ IFCn0の設定で選択できます。以下のDMA起動要因が選択できます。

IFCn3	IFCn2	IFCn1	IFCn0	DMA起動要因の選択	
				トリガ信号	トリガ内容
0	0	0	0	-	割り込みによるDMA転送禁止 (ソフトウェア・トリガのみ可)
0	0	1	0	INTTM00	タイマ・チャンネル0割り込み
0	0	1	1	INTTM01	タイマ・チャンネル1割り込み
0	1	0	0	INTTM04	タイマ・チャンネル4割り込み
0	1	0	1	INTTM05	タイマ・チャンネル5割り込み
0	1	1	0	INTCSI00	CSI00転送完了割り込み
1	0	0	0	INTST1/INTCSI10/INTIIC10	UART1送信完了割り込み / CSI10転送完了割り込み / IIC10転送完了割り込み
1	0	0	1	INTSR1	UART1受信完了割り込み
1	0	1	0	INTST3	UART3送信完了割り込み
1	0	1	1	INTSR3	UART3受信完了割り込み
上記以外				設定禁止	

備考 n : DMAチャンネル番号 (n = 0, 1)

詳細は、78K0R/KF3-L ユーザーズ・マニュアル (U19459J) を参照してください。

(4) 割り込み機能

割り込み機能には、次の2種類があります。

(1) マスカブル割り込み

マスク制御を受ける割り込みです。

(2) ソフトウェア割り込み

BRK命令の実行によって発生するベクタ割り込みです。

以下のマスカブル割り込みが利用できます。

デフォルト・ プライオリティ ^{注1}	割り込み要因		内部/ 外部	ベクタ・テーブル・ アドレス
	名称	トリガ		
0	INTWDTI	ウォッチドッグ・タイマのインターバル ^{注2} (オーバーフロー時間の75%)	内部	0004H
1	INTLVI	低電圧検出 ^{注3}		0006H
2	INTP0	端子入力エッジ検出	外部	0008H
3	INTP4			0010H
4	INTP5			0012H
5	INTST3	UART3送信の転送完了,バッファ空き割り込み	内部	0014H
6	INTSR3	UART3受信の転送完了		0016H
7	INTSRE3	UART3受信の通信エラー発生		0018H
8	INTDMA0	DMA0の転送完了		001AH
9	INTDMA1	DMA1の転送完了		001CH
10	INTCSI00	CSI00の転送完了,バッファ空き割り込み		001EH
11	INTST1 /INTCSI10 /INTIIC10	UART1送信の転送完了,バッファ空き割り込み /CSI10の転送完了,バッファ空き割り込み /IIC10の転送完了		0024H
12	INTSR1	UART1受信の転送完了		0026H
13	INTSRE1	UART1受信の通信エラー発生		0028H
14	INTTM00	タイマ・チャンネル0のカウント完了		002CH
15	INTTM01	タイマ・チャンネル1のカウント完了またはキ ャプチャ完了	002EH	

注 1. デフォルト・プライオリティは、複数のマスカブル割り込みが発生している場合に、優先する順位です。

0が最高順位です。

2. オプション・バイト(000C0H)のビット7(WDTINT) = 1選択時。

3. 低電圧検出レジスタ(LVIM)のビット1(LVIMD) = 0選択時。

デフォルト・ プライオリティ ^注	割り込み要因		内部/ 外部	ベクタ・テーブル・ アドレス	
	名称	トリガ			
16	INTTM02	ユニット0用タイマ・チャンネル2のカウン ト完了	内部	0030H	
17	INTTM03	ユニット0用タイマ・チャンネル3のカウン ト完了またはキャプチャ完了		0032H	
18	INTRTC	リアルタイム・カウンタの定周期信号 /アラーム一致検出		0036H	
19	INTRTCI	リアルタイム・カウンタのインターバル 信号検出		0038H	
20	INTST2	UART2送信の転送完了,パッファ空き割 り込み		003CH	
21	INTTM13	ユニット1用タイマ・チャンネル3のカウン ト完了		0040H	
22	INTTM04	ユニット0用タイマ・チャンネル4のカウン ト完了		0042H	
23	INTTM05	ユニット0用タイマ・チャンネル5のカウン ト完了		0044H	
24	INTTM06	ユニット0用タイマ・チャンネル6のカウン ト完了		0046H	
25	INTTM07	ユニット0用タイマ・チャンネル7のカウン ト完了またはキャプチャ完了		0048H	
26	INTP10	端子入力エッジ検出		外部	0052H
27	INTTM10	ユニット1用タイマ・チャンネル0のカウン ト完了		内部	0056H
28	INTTM11	ユニット1用タイマ・チャンネル1のカウン ト完了			0058H
29	INTTM12	ユニット1用タイマ・チャンネル2のカウン ト完了			005AH
30	INTMD	除算演算完了	005EH		

注 デフォルト・プライオリティは、複数のマスクブル割り込みが発生している場合に、優先する順位です。
0が最高順位です。

詳細は、78K0R/KF3-L ユーザーズ・マニュアル (U19459J) を参照してください。

(5) 低電圧検出回路

低電圧検出 (LVI) 回路は、基本的には78K0R/KF3-Lと同じです。しかし、低電圧検出レベルは異なります。

低電圧検出レベルは、低電圧検出レベル選択レジスタ (LVIS) のビット3-0 (LVIS3-LVIS0) で検出電圧を設定します。

低電圧検出レベルは、以下に示します。

LVIS3	LVIS2	LVIS1	LVIS0	検出レベル
0	1	0	1	V_{LV15} (3.45 ± 0.1 V) 注
0	1	1	0	V_{LV16} (3.30 ± 0.1 V) 注
0	1	1	1	V_{LV17} (3.15 ± 0.1 V) 注
1	0	0	0	V_{LV18} (2.99 ± 0.1 V) 注
1	0	0	1	V_{LV19} (2.84 ± 0.1 V) 注
1	0	1	0	V_{LV110} (2.68 ± 0.1 V) 注
1	0	1	1	V_{LV111} (2.53 ± 0.1 V) 注
1	1	0	0	V_{LV112} (2.38 ± 0.1 V) 注
1	1	0	1	V_{LV113} (2.22 ± 0.1 V) 注
1	1	1	0	V_{LV114} (2.07 ± 0.1 V) 注
1	1	1	1	V_{LV115} (1.91 ± 0.1 V) 注
上記以外				設定禁止

注 暫定値のため、変更の可能性があります。

詳細は、78K0R/KF3-L ユーザーズ・マニュアル (U19459J) を参照してください。

11. RFトランシーバ機能

RFトランシーバ機能は、2.4 GHz RFトランシーバです。

IEEE802.15.4仕様のベースバンドとMACレイヤに準拠する2.4 GHz RFトランシーバとして動作します。

RFトランシーバのRFブロックは、受信、送信、VCO (voltage-controlled oscillator)、PLL (phase-locked loop) を有し、外部の部品を少なく電力消費を小さくする回路構成になっています。

また、MAC/ベースバンドは、IEEE802.15.4仕様のMACレイヤとPHYレイヤのためのハードウェアです。主にTX/RX FIFO、CSMA-CA制御、“スーパフレーム”の構成、受信フレーム・フィルタ、セキュリティ・エンジン、デジタル信号処理モジュールから構成されます。

RFトランシーバご使用上の注意事項

国際規格及び国内法規の規定により、無線レシーバ及びトランスミッタの使用に規制があります。使用する国の規格、法規を順守のうえご使用ください。

2.4 GHz帯の規格の代表的な規格を下記に示します。

日本：ARIB STD-T66

米国：FCC CFR47 part15.247及びpart15.249

欧州：EN300 440及びEN 300 328

CMOSデバイスの一般的注意事項

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

SuperFlashは、米国Silicon Storage Technology, Inc.の米国、日本などの国における登録商標です。

注意：本製品はSilicon Storage Technology, Inc.からライセンスを受けたSuperFlash®を使用しています。

- 本資料は、この製品の企画段階で作成していますので、予告なしに内容を変更することがあります。また本資料で扱う製品の製品化を中止することがあります。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に掲載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M5 02.11

[メ モ]

【発 行】**NECエレクトロニクス株式会社**

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

—— お問い合わせ先 ——

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL（アドレス） <http://www.necel.co.jp/>

【技術関係お問い合わせ先】マイクロコンピュータ事業本部 汎用マイコンシステム事業部
システムソリューショングループ電 話 : 044-435-9450
