

RX FAMILY ハードウェアマニユアルガイド (周辺機能編)

2025/01 REV.1.00
ルネサスエレクトロニクス株式会社

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因してまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev. 5.0-1 2020.10)

本資料の目的

- 本資料はハードウェアマニュアルに記載の機能の使い方を簡潔にわかりやすくまとめたものです。
- ハードウェアマニュアルと合わせてご使用になることで、機能に対する理解をより一層深めていただくことを目的に作成しています。
- アプリケーションノートに記載している章もございますので、より詳細な使用方法はページに記載のアプリケーションノートをご参照ください。
- 本資料はマニュアルに記載のすべての情報を網羅しているわけではございません。各機能の注意事項など詳細な情報は必ず該当製品のハードウェアマニュアルをご参照ください。

ハードウェアマニュアルガイド 周辺機能編一覧

本資料に掲載した機能情報を示します。カッコ内は参考にした機能名称です。機能は随時追加予定です。

- I/Oポート ページ 05
- イベントリンクコントローラ(ELC) ページ 16
- マルチファンクションタイマパルスユニット(MTU3) ページ 36
- ポートアウトプットイネーブル(POE3) ページ 57
- ウォッチドッグタイマ/独立ウォッチドックタイマ(WDT/IWDT) ページ 68

ハードウェアマニュアルガイド 電気的特性編に関しては[こちら](#)

I/Oポート

本章はRX66Tを参考に作成しておりますが、全製品の参考資料としてお使いいただけます。

ポート機能一覧

| ポート シンボル | ポート | 入力プルアップ機能 | オープンドレイン 出力機能 | 駆動能力切り替え機能 | 5Vトレラント |
|-------------|-------------------------|-----------|------------------|------------------|---------|
| PORT0 | P00, P01 | ○ | ○ | 通常 / 高駆動 | — |
| PORT1 | P10, P11 | ○ | ○ | 通常 / 高駆動 | — |
| PORT2 | P20 ~ P24, P27 | ○ | ○ | 通常 / 高駆動 | — |
| PORT3 | P30 ~ P33 | ○ | ○ | 通常 / 高駆動 | — |
| | P36, P37 | ○ | ○ | 通常出力固定 | — |
| PORT4 | P40 ~ P47 | ○ | ○ | 通常出力固定 | — |
| PORT5 | P50 ~ P55 | ○ | ○ | 通常出力固定 | — |
| PORT6 | P60 ~ P65 | ○ | ○ | 通常出力固定 | — |
| PORT7 | P70 | ○ | ○ | 通常 / 高駆動 | — |
| | P71 ~ P76 | ○ | ○ | 通常 / 高駆動 / 大電流出力 | — |
| PORT8 | P80, P82 | ○ | ○ | 通常 / 高駆動 | — |
| | P81 | ○ | ○ | 通常 / 高駆動 / 大電流出力 | — |
| PORT9 | P90 ~ P95 | ○ | ○ | 通常 / 高駆動 / 大電流出力 | — |
| | P96 | ○ | ○ | 通常 / 高駆動 | — |
| PORTA | PA0 ~ PA5 | ○ | ○ | 通常 / 高駆動 | — |
| PORTB | PB0, PB3, PB4, PB6, PB7 | ○ | ○ | 通常 / 高駆動 | — |
| | PB1, PB2 | ○ | ○ | 通常出力固定 | ○ |
| | PB5 | ○ | ○ | 通常 / 高駆動 / 大電流出力 | — |
| PORTD | PD0 ~ PD2, PD4 ~ PD7 | ○ | ○ | 通常 / 高駆動 | — |
| | PD3 | ○ | ○ | 通常 / 高駆動 / 大電流出力 | — |
| PORTE | PE0, PE1, PE3 ~ PE5 | ○ | ○ | 通常 / 高駆動 | — |
| | PE2 | — | — | — | — |
| PORTN | PN6 (注1) | ○ | ○ | 通常 / 高駆動 | — |
| | PN7 (注2) | ○ | ○ | 通常 / 高駆動 | — |

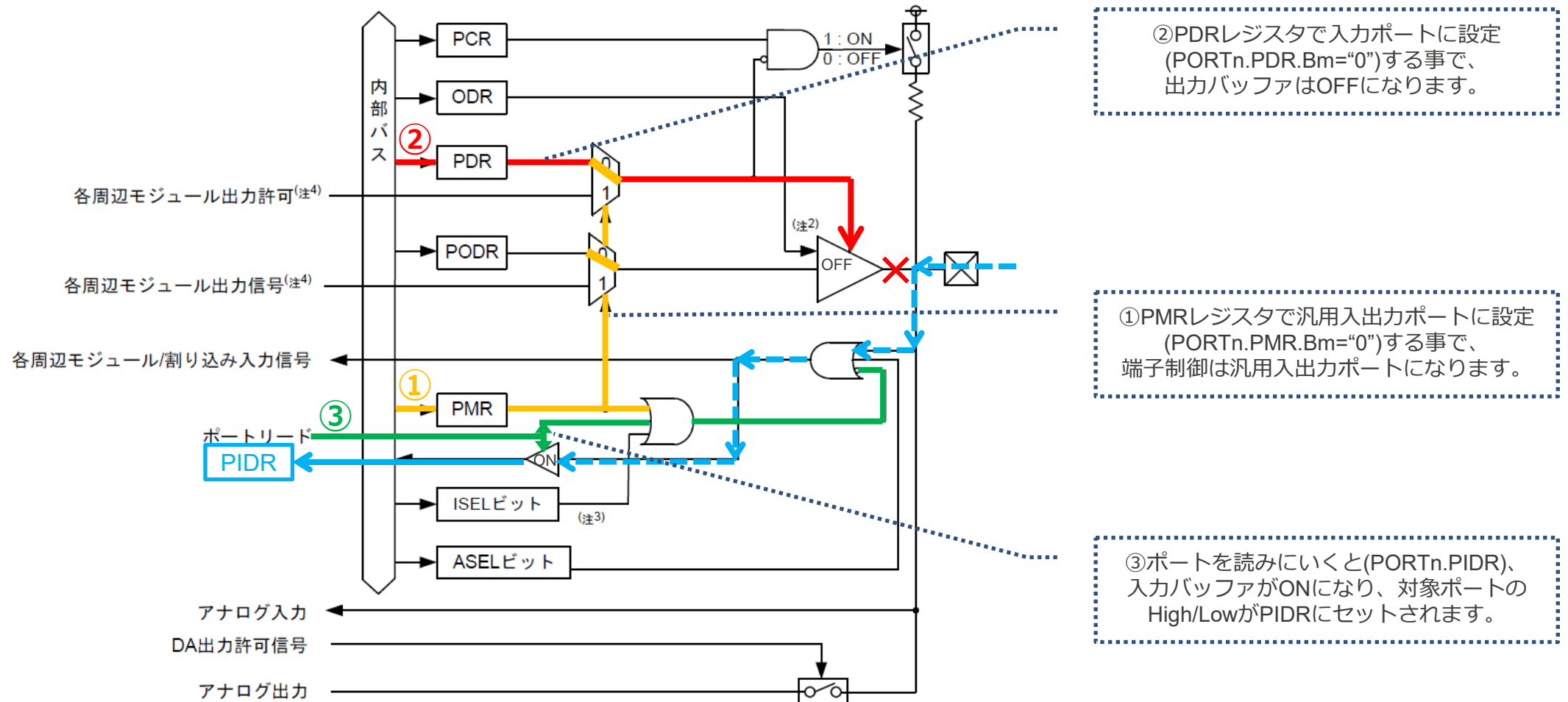
注1. 初期状態は入力プルアップです。
注2. 初期状態は入力プルダウンです。

以下ポート機能は、汎用入出力ポートと端子を共有している他の信号(シリアル等の周辺機能など)に対しても有効です。

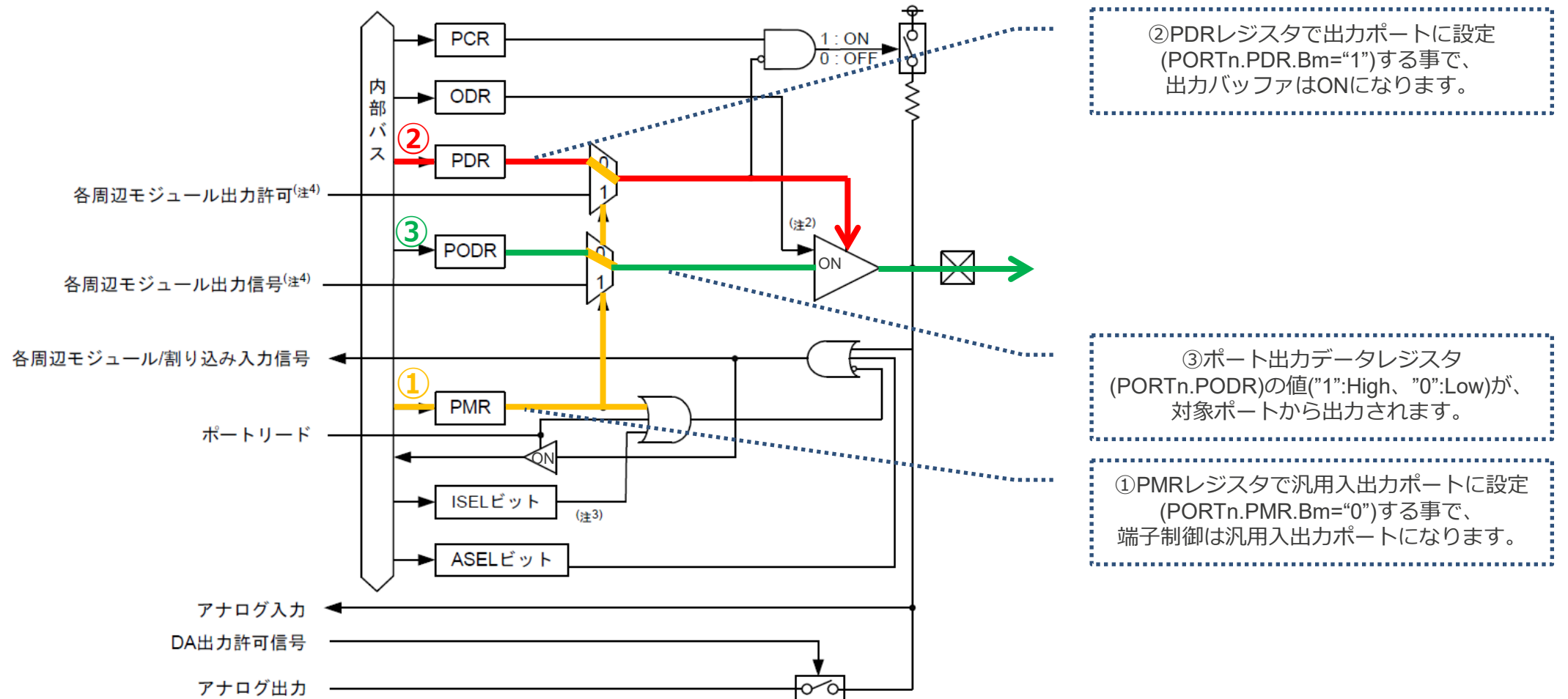
- ・ 入力プルアップ機能
- ・ オープンドレイン出力機能
- ・ 駆動能力切り替え機能
- ・ 5Vトレラントの設定

*本機能はRX66Tを例として記載しています。

入出力ポートの動作 - 汎用入力ポート -

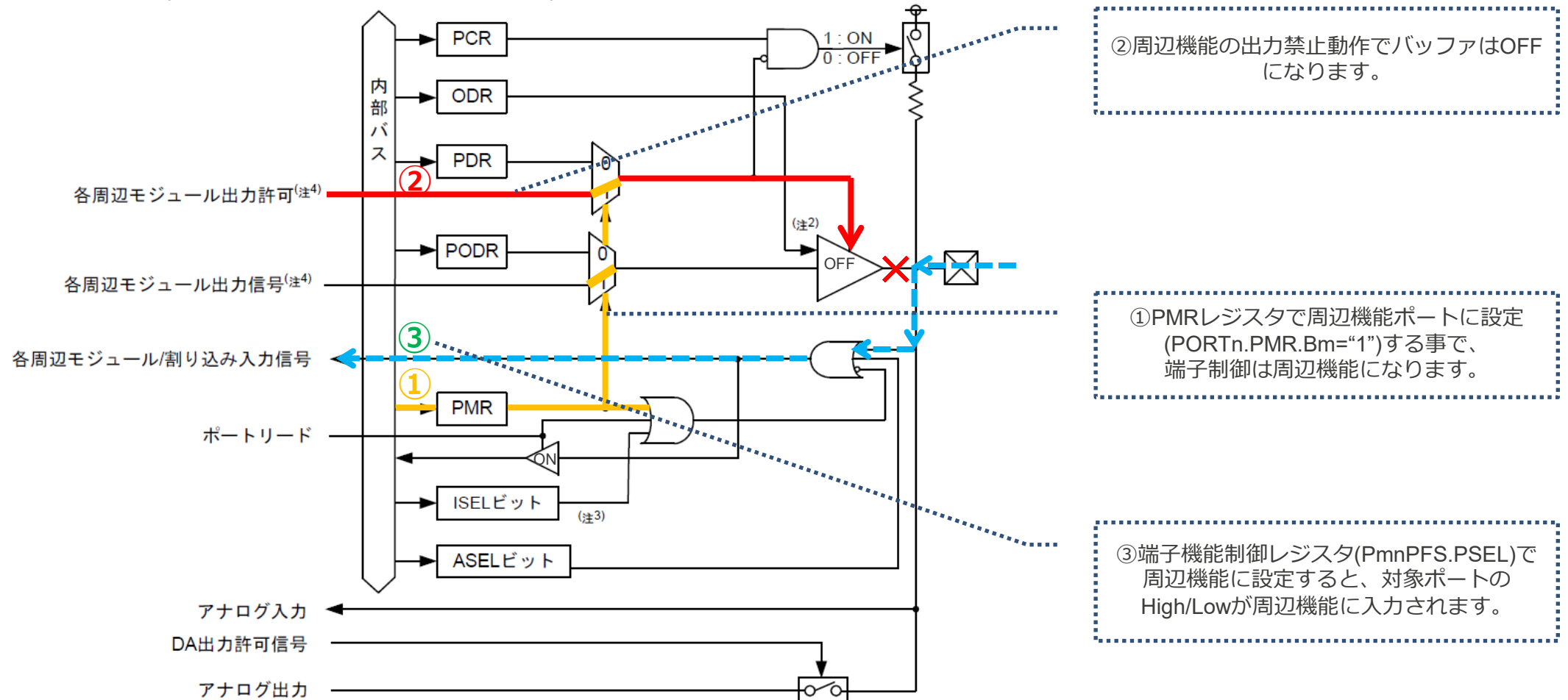


入出力ポートの動作 - 汎用出力ポート -



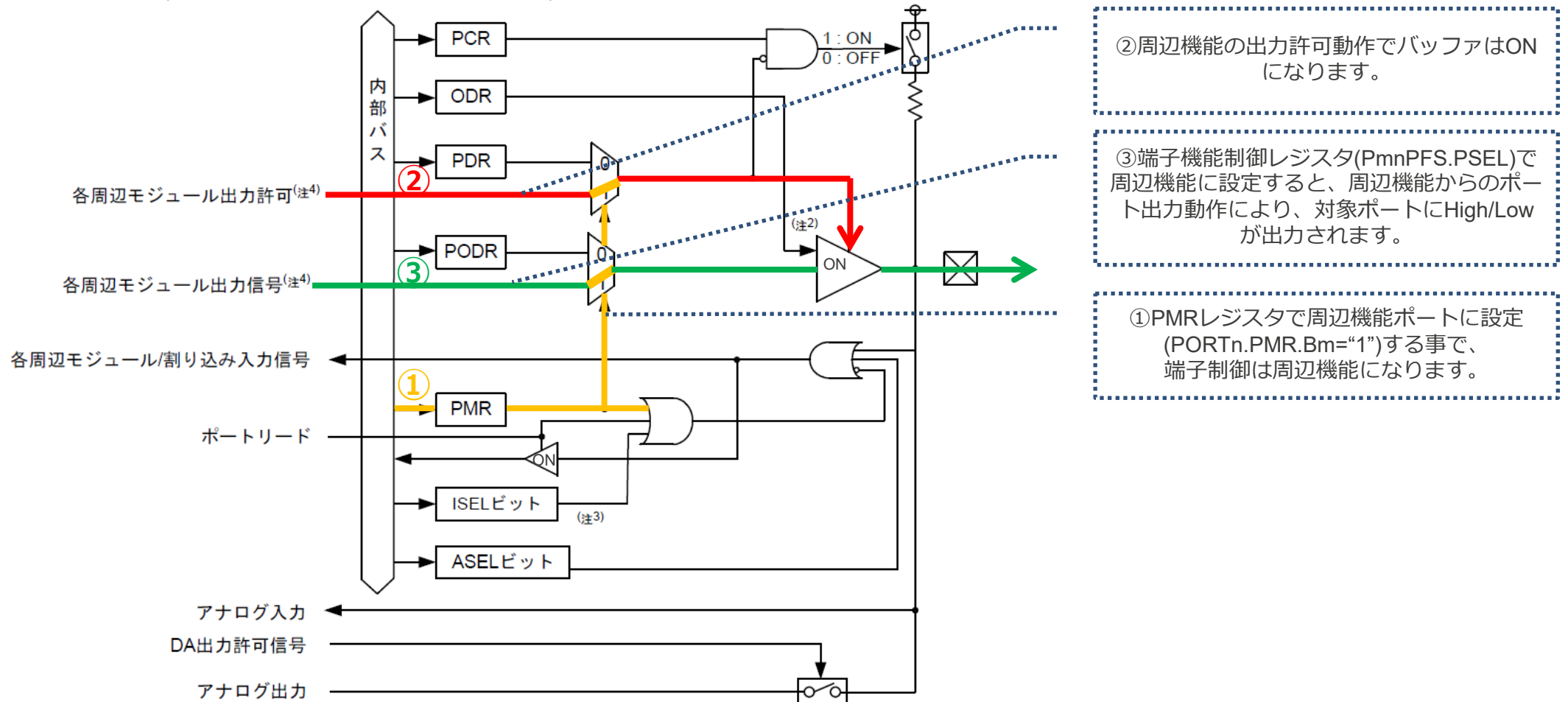
入出力ポートの動作 - 周辺機能入力 -

- 周辺機能の入出力機能(タイマ等のデジタルポート)に設定し、かつ周辺機能が入力動作の場合

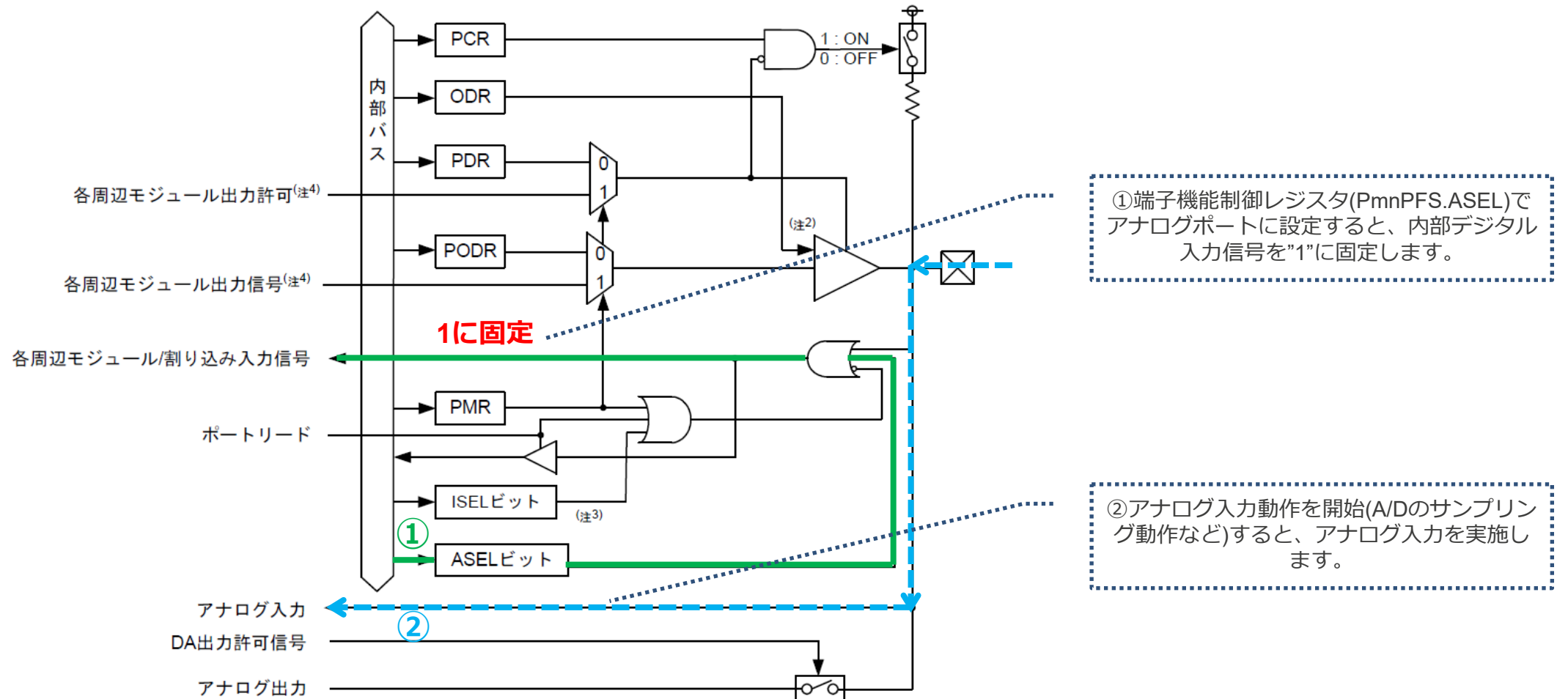


入出力ポートの動作 - 周辺機能出力 -

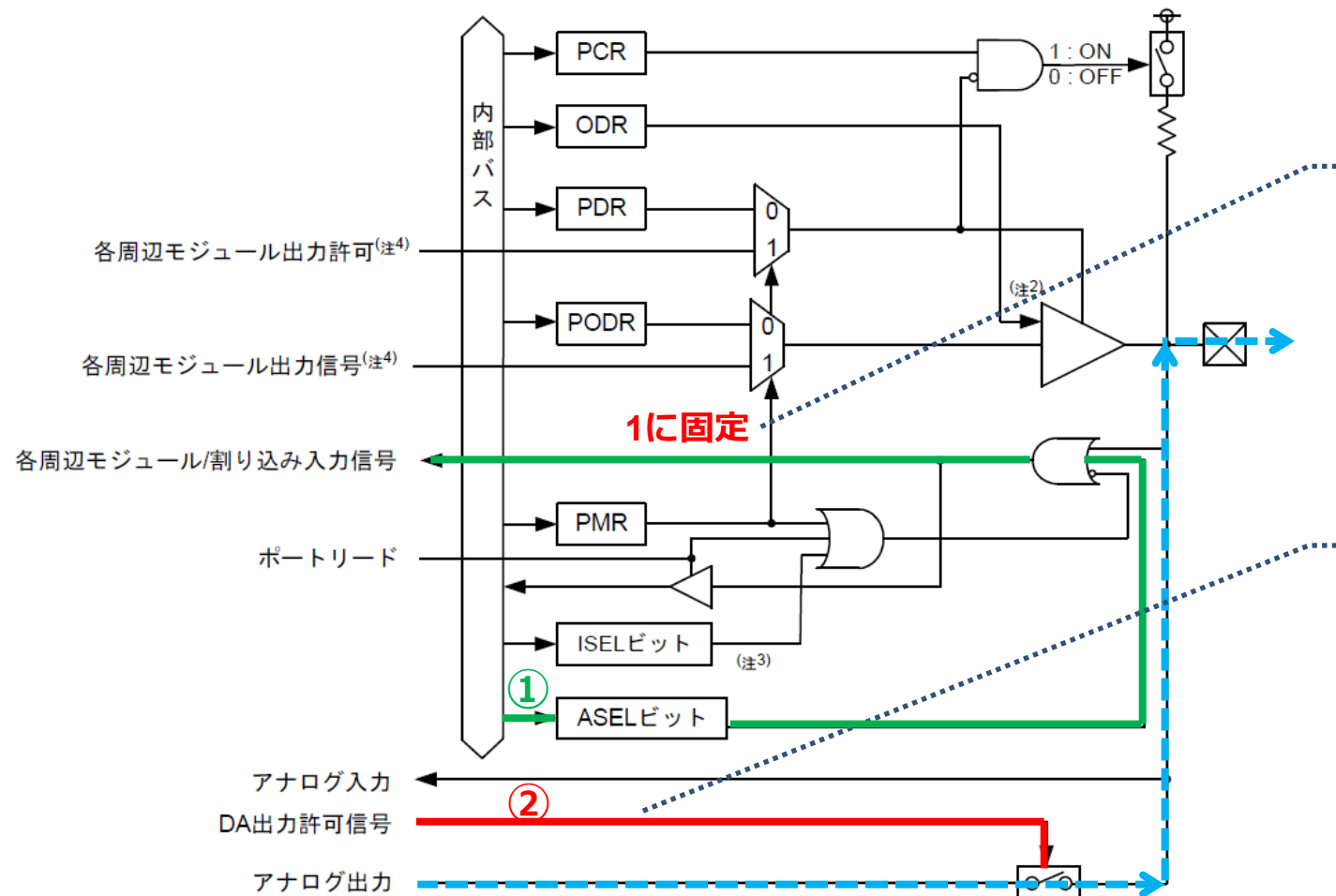
- 周辺機能の入出力機能(タイマ等のデジタルポート)に設定し、かつ周辺機能が出力動作の場合



入出力ポートの動作 - アナログ機能 入力 -



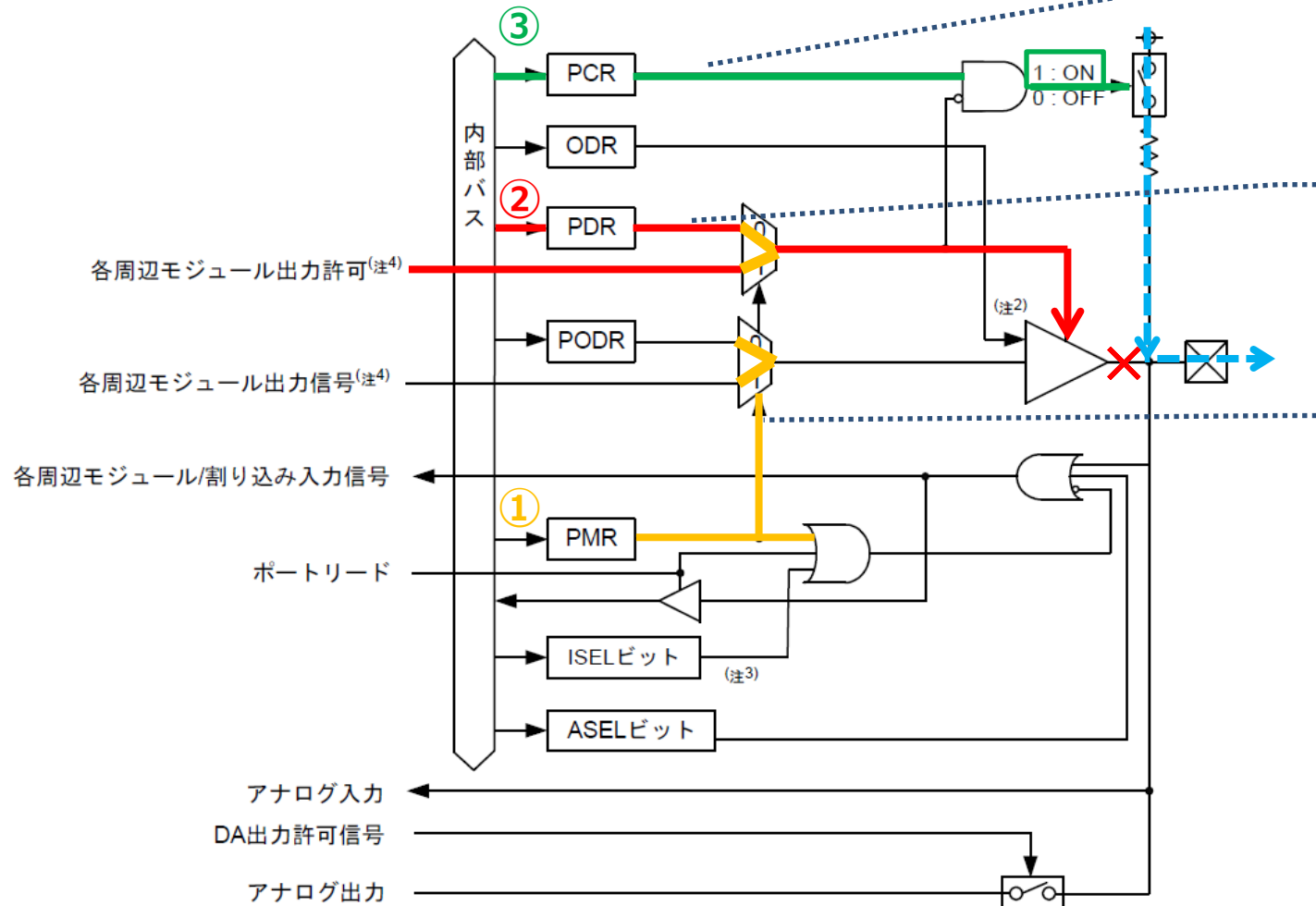
入出力ポートの動作 - アナログ機能 出力 -



①端子機能制御レジスタ(PmnPFS.ASEL)でアナログポートに設定すると、内部デジタル入力信号を"1"に固定します。

②D/A 出力先選択レジスタ(DADSELR.OUTDAn)を"1"にセットすると、対象ポートからD/A信号が出力されます。

入出力ポートの動作 - プルアップ -

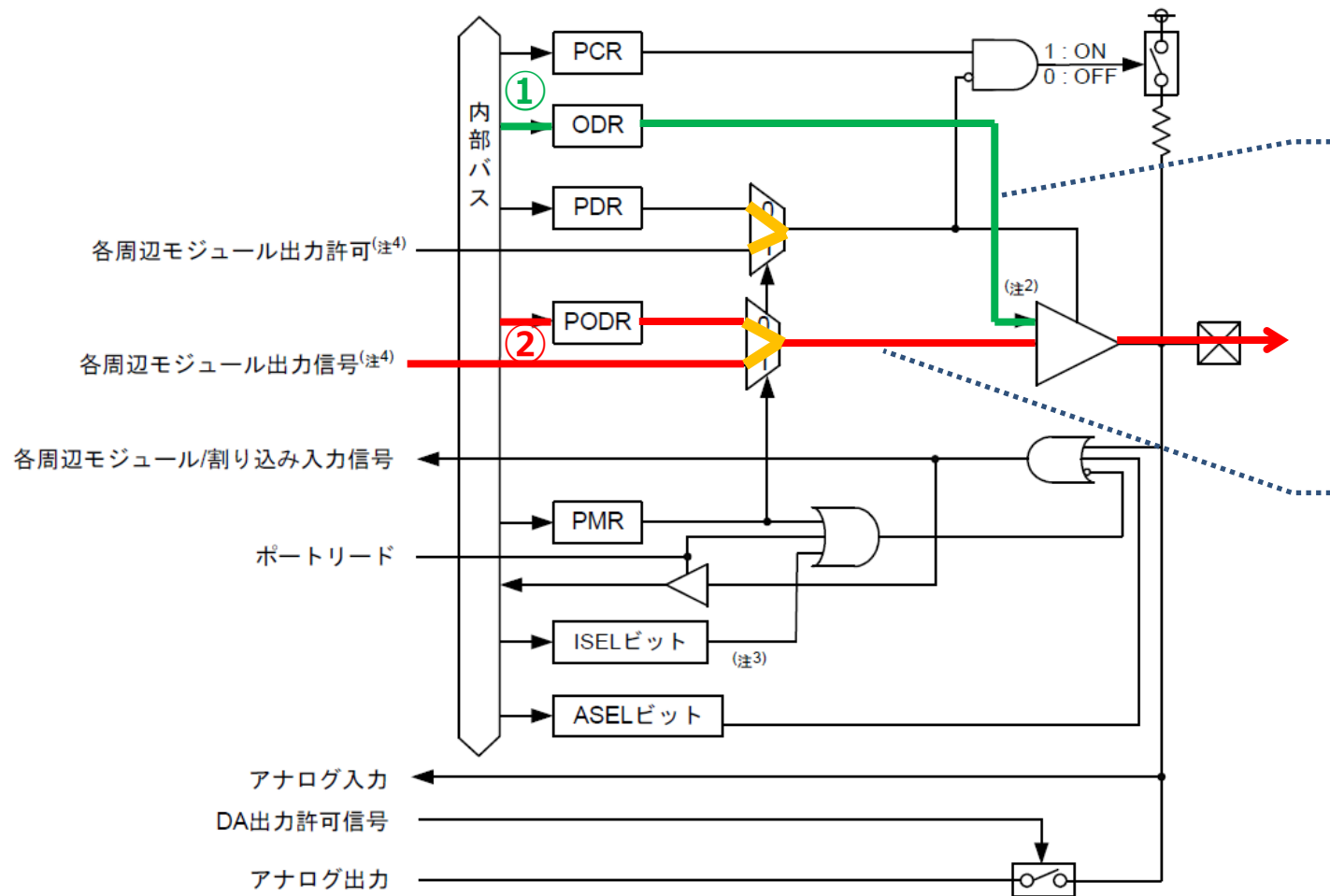


③ ①と②を設定後、プルアップ制御レジスタ(PCR)を"1"にする事でプルアップONになります(プルアップコントロールは入力ポート時にONとしてください)

②PDRレジスタで入力ポートに設定(PORTn.PDR.Bm="0"),もしくは周辺機能の入力動作では出力バッファがOFFになります。

①PMRレジスタで汎用入出力ポート、もしくは周辺機能に設定します(PORTn.PMR.Bm="0" or "1")

入出力ポートの動作 - Nチャネルオープンドレイン -



①オープンドレイン制御レジスタ (PORTn.ODRm)を設定する事で、端子機能をNチャネルオープンドレイン端子に設定します。

②Nチャネルオープンドレイン端子に設定した端子は、“High”出力すると、N-MOSがOFFし、端子レベルはHi-Z、“Low”出力するとN-MOSがONし、端子レベルはLowとなるNチャネルオープンドレイン動作を行います。汎用出力、及び周辺機能動作の両方でご使用頂けます。

入出力ポートの設定 注意事項

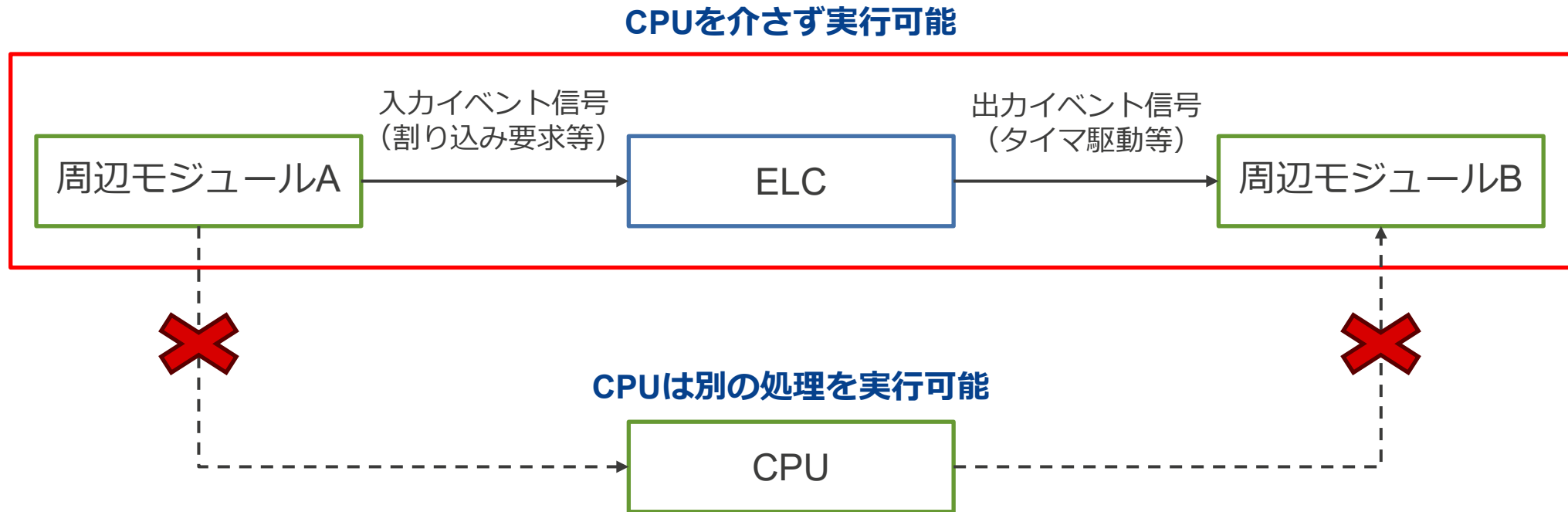
- 共通
 - PORTm.PIDRレジスタを読むと、PORTm.PDRレジスタ、PORTm.PMRレジスタの値に関係なく端子の状態が読めます。
 - プルアップは、端子が入力状態のときにPORTm.PCRレジスタが“1”のビットに対応する端子の入力プルアップ抵抗が有効になります。リセット中はプルアップ抵抗が無効になります。
 - 入力プルアップ機能、オープンドレイン出力機能、駆動能力切り替え機能、5Vトレラントの設定は、汎用入出力ポートと端子を共有している他の信号に対しても有効です。
- 割り込み端子
 - ISELビットは、IRQ入力端子(外部端子割り込み)として使用する場合に設定します。周辺機能と組み合わせて使用することも可能です。ただし、同じ番号のIRQnを2つ以上の端子で許可することは禁止です。
- アナログポート
 - ASEL ビットでアナログ端子として設定する場合、ポートモードレジスタ(PORTm.PMR) の当該ビットおよびポート方向レジスタ(PORTm.PDR)の当該ビットを“0” にして当該端子を汎用入力にし、PmnPFS.ASEL ビットを“1” にしてください。このとき、端子状態を読むことはできません。
- 周辺機能ポート
 - PmnPFS.PSEL[5:0]ビットの変更は、PMR.Bnビットが“0”の状態で行ってください。
- その他
 - RIIC、RI3Cをアサインしたポートは、PCR.Bnビットを“0”にしてください (RIIC、RI3C以外の周辺機能出力では自動的にプルアップがOFFになります)。

イベントリンクコントローラ(ELC)

本章はRX66Tを参考に作成しておりますが、全製品の参考資料としてお使いいただけます。

ELC概要

イベントリンクコントローラ(ELC)とは、周辺モジュールからのイベント信号をトリガとし、CPUを介さずに別の周辺モジュールを起動させる機能です。あるモジュールのイベントを起因に他の様々な機能を連動的に動作させることが可能です。



ELCとCPU割り込みの比較

イベントリンクコントローラを使用するケースとCPU割り込みを使用するケースの比較を以下に示します。

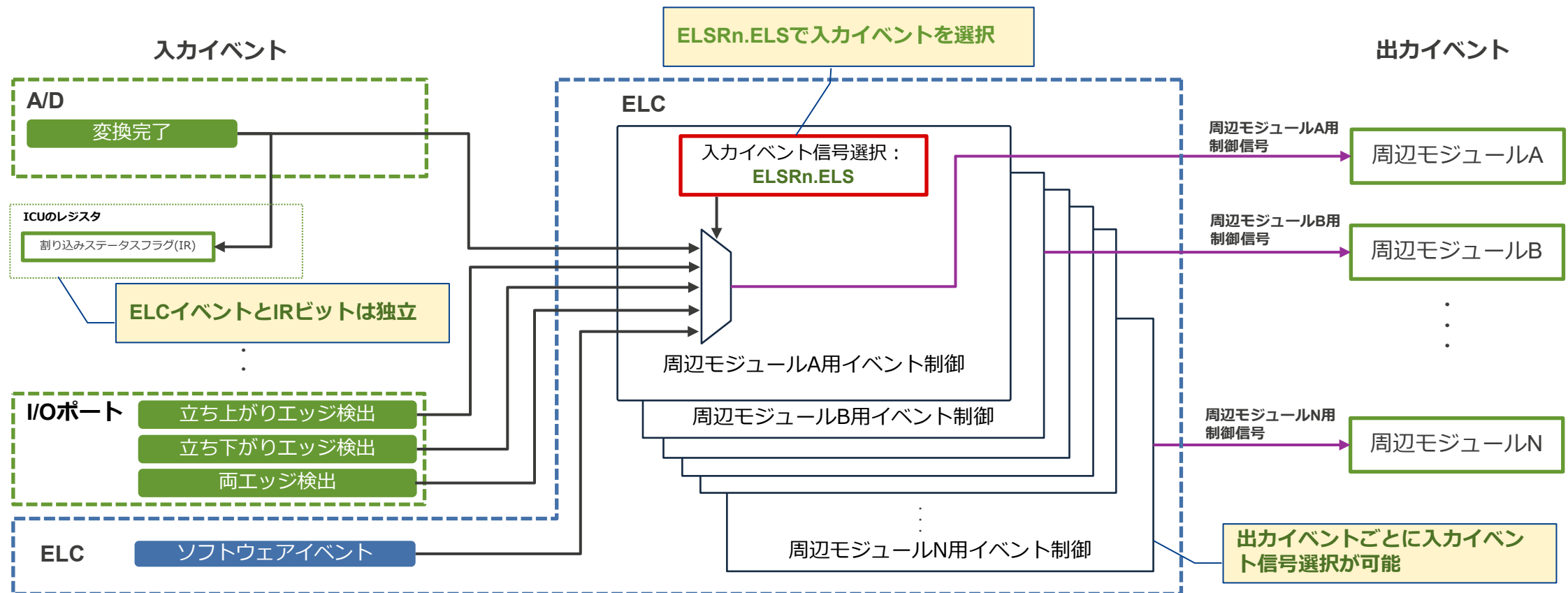
青字：メリット

| 項目 | ELC | CPU割り込み |
|---------------------------|-----------------------|----------------------------|
| CPU占有 | なし | あり |
| 1 入力イベントに対する 同時出力イベント数 | 複数可能 | 複数可能 (ただし、命令によりひとつずつ実行) |
| 複数入力イベント発生時の 出力イベント対応数 | 複数の出力イベントを 並列に対応可能 | 優先度の高い順にひとつずつ 順番に対応可能 |

ELCの入カイベントと出カイベントの接続方法

イベントリンクコントローラの構造について下記に示します。

ELCは各出カイベントで一つの制御レジスタ(ELSRn)を保有しており、1つの入カイベントで複数の出カイベントを起動できます。入カイベントと割り込みステータスフラグ(IRビット)は独立しており、CPU割り込みへの影響は与えません。



ELCの入カイベントと出カイベントまとめ

入カイベントと出カイベントを下記にまとめます。(下記は一例になります。詳細は各RX製品の「ELC」章をご確認ください。)

入カイベント：ELCを起動させるイベントとなる機能



出カイベント：入カイベントを受けてELCが実行できる機能



ELC使用時の関連レジスタ

ELCはELCRレジスタとELSRnレジスタで制御できます。青枠のイベント使用時はその他のELCレジスタ設定が追加が必要です。赤枠の機能はELCの設定以外に各機能内のレジスタ設定が必要です。(次ページ参照)

入カイベント

| | | | | | | | | | | | | | | | | | | | |
|---|--|--|--|--|--|--|--|---|--|--|--|--------------------------------|--|--|--|----------------------|--|--|--|
| タイマ ■ GPTW ・コンペアマッチ ・オーバフロー ・アンダフロー ■ AD変換開始要求 ・UVW相入力エッジ検出 | | | | ■ MTU, TPU ・コンペアマッチ ・オーバフロー ・アンダフロー | | | | ■ TMR ・コンペアマッチ ・オーバフロー | | | | ■ CMT1, CMTW0, LPT ・コンペアマッチ | | | | | | | |
| 通信 ■ SCI5, RSCI11, RSCI10 ・受信エラー/エラーシグナル検出 ・受信データフル ・送信データエンプティ ・送信完了 ・受信データ一致/不一致(RSCI10のみ) ・有効エッジ検出(RSCI10のみ) | | | | ■ RIIC0, RIICHS0, RI3C0 ・受信エラー/イベント発生 ・受信データフル ・送信データエンプティ ・送信終了(RI3C0を除く) | | | | ■ RSPI0, RSPiA0 ・エラー ・アイドル ・受信バッファフル ・送信バッファエンプティ ・通信/送信完了 | | | | ■ EPTPC ・STCAタイマエッジ検出 | | | | ■ ESC ・SYNC割り込み検出 | | | |
| システム ■ クロック発生回路 ・発振停止検出 | | | | ■ LVD1/2 ・電圧検出 | | | | ■ IWDT ・アンダフロー ・リフレッシュエラー | | | | ■ RTC ・周期イベント | | | | | | | |
| データ転送、演算 ■ DAMC, DTC ・転送終了 | | | | | | | | | | | | ■ DOC ・演算条件成立 | | | | ■ コンパレータ ・比較結果変化 | | | |
| アナログ ■ 12bit A/D ・変換終了 ・比較条件成立/不成立 | | | | I/Oポート ■ PortB, PortE ・入力エッジ検出 | | | | その他 ■ ELC ・ソフトウェアトリガ(ソフトウェアイベント) | | | | | | | | | | | |

ELCレジスタ

- ELCR: ELC有効無効設定
- ELSRn: 入カイベント設定
- ELOPn: タイマ系の出カイベント設定
- PGR, PDFBn, PGCn, PELm: I/Oポート関連の入出カイベント設定
- ELSEGR: ソフトウェアイベント設定

出カイベント

| | | | | | | | | | | | |
|--|--|--|--|--|--|--|--|--|--|--|--|
| タイマ ■ GPTW ・カウントスタート ・カウントストップ ・カウンタクリア ・カウンタアップ ・カウンタダウン ・キャプチャ動作 | | | ■ MTU, TPU ・カウントスタート ・カウントリスタート ・インプットキャプチャ | | | ■ CMT1, CMTW0, TMR ・カウントスタート ・カウントリスタート ・イベントカウンタ | | | | | |
| システム ■ クロック ・LOC0(低速オンチップオシレータ)へ切り替え | | | | | | ■ IRQ ・CPU割り込み要求 ※ ※: CPU割り込み要求で利用できる入カイベント信号はI/Oポート、ELC、DOCのみです。(一部製品はLPTも含まれます。) | | | | | |
| アナログ ■ 12bit A/D ・AD変換開始 | | | ■ 12bit D/A ・DA変換開始 | | | ■ DSMIF ・DSMIFトリガ (測定データをレジスタに転送) | | | | | |
| ■ 24bit Δ-Σ A/D ・AD変換開始 | | | | | | | | | | | |
| I/Oポート ■ PortB, PortE ・ポート出力(Low/High/トグル/バッファ値/ローテート) ・ポート読み出し | | | | | | | | | | | |
| タッチセンサ ■ CTSU ・外部トリガで計測開始 | | | ポートアウトプットイネーブル ■ POE ・出力端子をハイインピーダンスに設定 | | | | | | | | |

ELC使用時の関連レジスタ

ELC関連以外の各機能側で設定が必要なレジスタを下記に示します。

入カイベント

タイマ

■GPTW

- ・A/D変換開始要求

GTINTAD.ADTRnUEN : イベント発生条件設定 (アップカウントのコンペアマッチ)

GTINTAD.ADTRnDEN : イベント発生条件設定 (ダウンカウントのコンペアマッチ)

通信

■ESC

- ・SYNCn信号

ESCICR.SYNCnC : エッジ条件設定 (立ち上がり/立下り)

出カイベント

タイマ

■GPTW

- ・カウントスタート

GTSSR : カウントスタート要因設定

- ・カウントストップ

GTPSR : カウントストップ要因設定

- ・カウントクリア

GTCSR : カウントクリア要因設定

- ・カウントアップ

GTUPSR : カウントアップ要因設定

- ・カウントダウン

GTDNSR : カウントダウン要因設定

- ・キャプチャ動作

GTICnSR : インพุットキャプチャn要因設定

システム

■クロック

- ・LOCO(低速オンチップオシレータ)へ切り替え

RSTCKCR.RSTCKEN : 本イベント使用時、ビットを0に設定

アナログ

■12bit A/D

- ・A/D変換開始

ADSTRGR.TRSA_n : A/D変換開始トリガ選択

ADGCTRGR.TRSC : A/D変換開始トリガ選択
(グループC専用)

■24bit Δ - Σ A/D

- ・A/D変換開始

MR.TRGMD : A/D変換開始トリガ選択

タッチセンサ

■CTSU

- ・外部トリガで計測開始

CTSUCR0.CTSUCAP : 計測開始トリガ選択

ELCの設定方法

I/Oポート：シングルポートとポートグループ

I/Oポートによる入力/出力イベントでは「シングルポート」と「ポートグループ」の2種類あります。

- ・シングルポート：I/Oポートの端子とイベントを1対1で接続する機能です。
- ・ポートグループ：I/Oポートの複数端子を1グループとしてイベントと接続する機能です。

以下のように、「ポートグループ」と「シングルポート」で設定するレジスタが異なりますのでご注意ください。

シングルポート

シングルポート設定：PELm

ポートグループ

グループ端子選択：PGRn

ポートグループ設定：PGCn

ポートグループ用バッファ：PDBFn

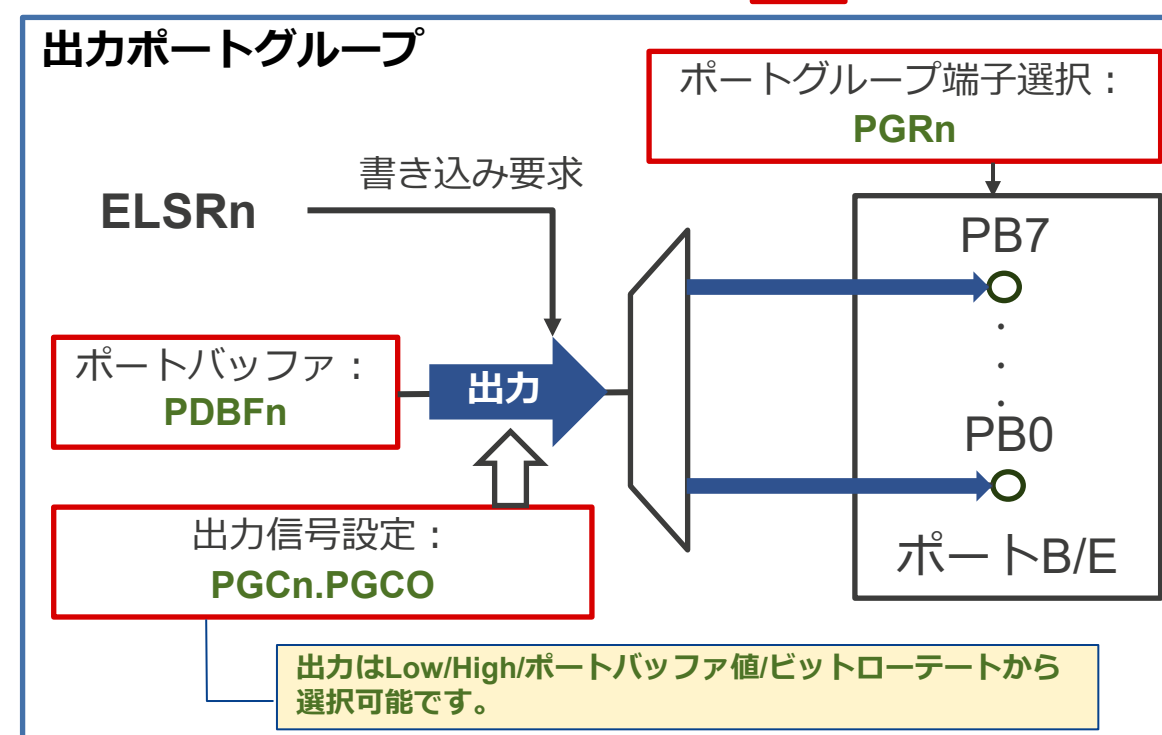
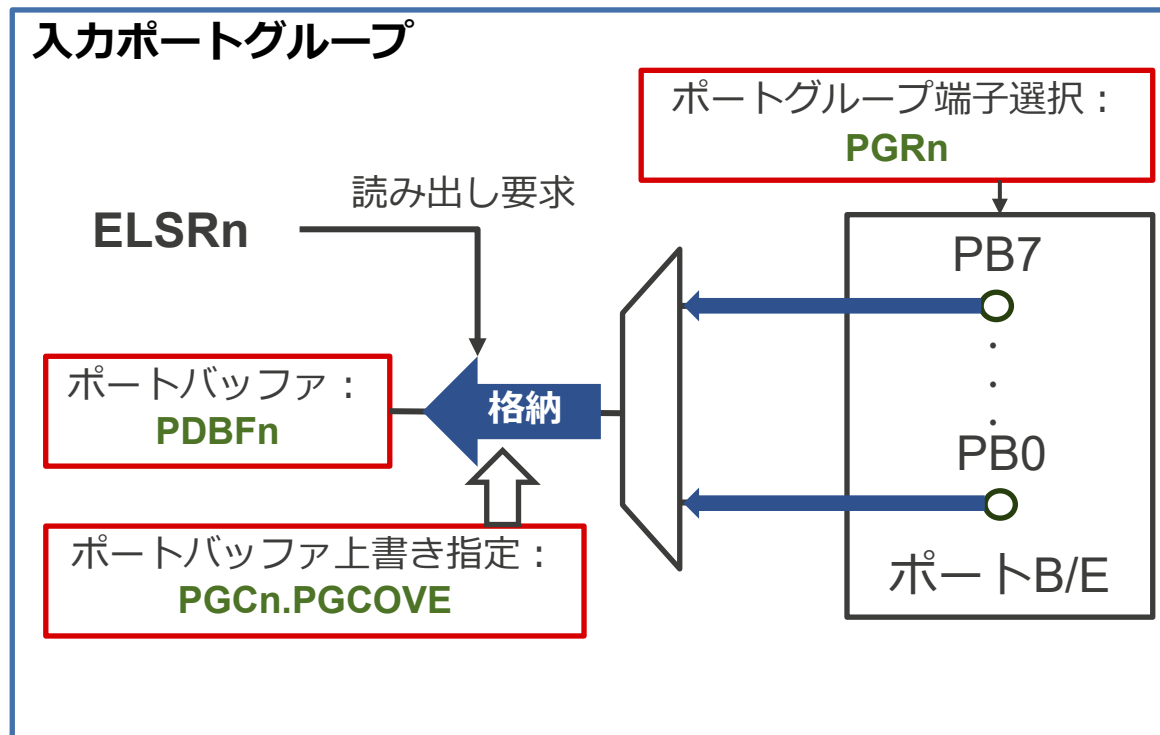
ELCの設定方法

I/Oポート：ポートグループの出カイベント

ポートグループの出カイベントは以下の2種類があります。

- ・入力ポートグループ：イベントが入力されると**PGRn**で選択した端子のレベルをポートバッファ(**PDBFn**)に転送する。
(**PGCn.PGCOVE**で一度だけ格納するか、上書きして何度も格納するかを選択する)
- ・出力ポートグループ：イベントが入力されると**PGCn.PGCO**で設定した条件で**PGRn**で選択した端子から出力する
(**PGCn.PGCO**で出力方法を選択する)

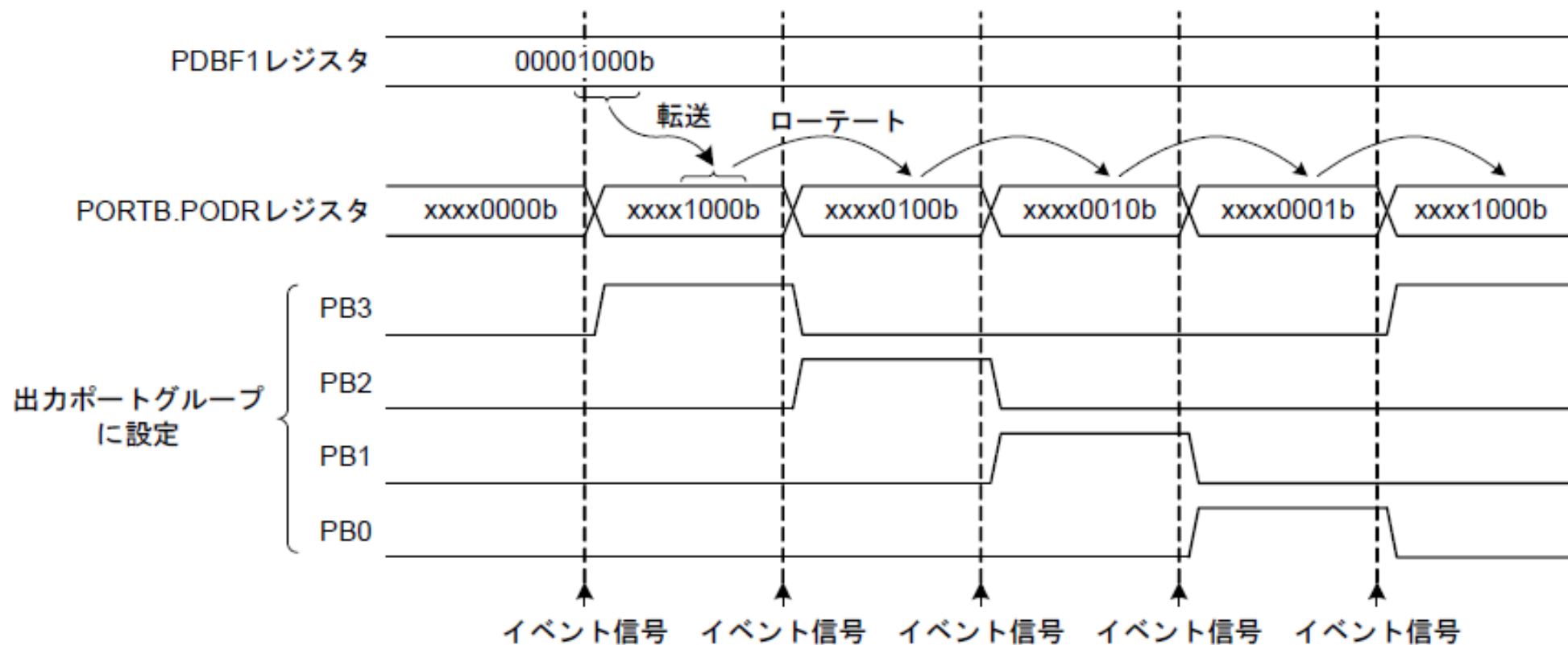
 : 設定が必要なレジスタ



ELCの設定方法

補足)ビットローテート出力とは

出カイベントをポートグループで使用する際、PDBFnレジスタに設定したデータ値を入カイベント発生ごとにMSB→LSBにローテートしながら各ポートから値を出力します。例えば、下記のようにPDBFnレジスタを00001000bと設定すると、イベント入カごとにHighを出力するポートを切り替えさせることが可能です。



ELC設定の補足及び注意事項

■補足事項

- ELCはスリープモードなどのCPU停止状態でも動作可能です。
ただし、ELC章の「使用上の注意事項」にありますようにELCと対象の周辺モジュールへのクロック供給が停止するモードでは動作しませんのでご注意ください。
- ELCに使用する入カイベントはDMACやDTCの転送要因としても同時に使用可能です。

■注意事項

- ELC使用時の注意点がELC章の「使用上の注意事項」にありますので、必ずご一読ください。
- 使用する周辺モジュール側の「使用上の注意事項」も必ずご一読ください。
- ICU割り込みを出カイベントとする場合、使用できる入カイベントに制限があります。
詳細はハードウェアマニュアルをご確認ください。

活用例

ELCは様々な用途に応用可能で、以下のような活用法がございます。

- ① : CPUを介さずに周辺モジュールを実行する

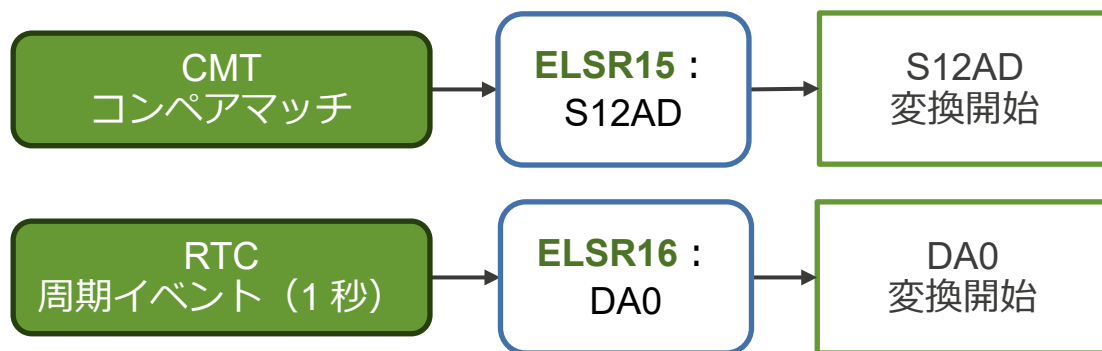
- ② : 1つのイベント信号で異なる複数の周辺モジュールを実行する

- ③ : 周辺モジュールを数珠つなぎしてシーケンスで実行する

活用例はRX72Mを参考に作成しておりますが、全製品の参考資料としてお使いいただけます。

活用例①： CPUを介さずに周辺モジュールを実行する

ELCの特性を活かし、CPUを介在させず一定周期で周辺モジュールを実施する例を示します。



例1：コンペアマッチタイマやRTCの周期イベントで12ビットA/DやD/Aの変換開始

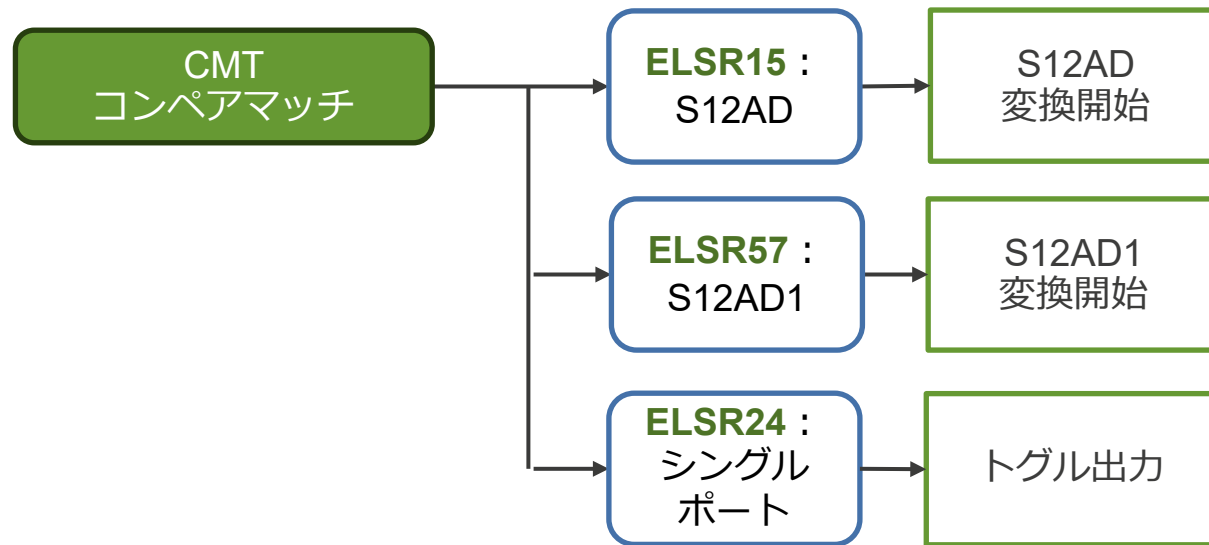


例2：一定周期でのビットローテート出力
(PDBFレジスタに設定した値をMSBからLSBへローテート出力)

活用例②：

1つのイベント信号で異なる複数の周辺モジュールを実行する

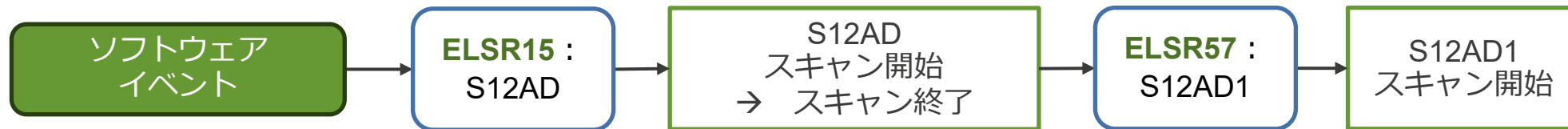
ELCの特性を活かし、1つの入力イベント信号で複数の周辺モジュールを起動させる例を示します。



例：CMTのコンペアマッチでS12AD、S12AD1、I/O出力(トグル)を同時駆動

活用例③： 周辺モジュールを数珠つなぎしてシーケンスで実行する

ELCの特性を活かし、1つの入カイベント信号で複数の周辺モジュールを連続して起動させる例を示します。



例：ソフトウェアイベントでS12ADを変換開始、S12AD変換終了を入カイベントとしてS12AD1の変換開始

応用例

具体的な応用例を以降のページで紹介します。

応用例① : CPUを介さずにSCI受信時データ転送とタイムアウト再設定を行う

応用例② : CPUを介さずにキー・スキャンを行う

応用例③ : CPUを介さずに周期的にAD変換を行い、変換結果をRAMに保存する

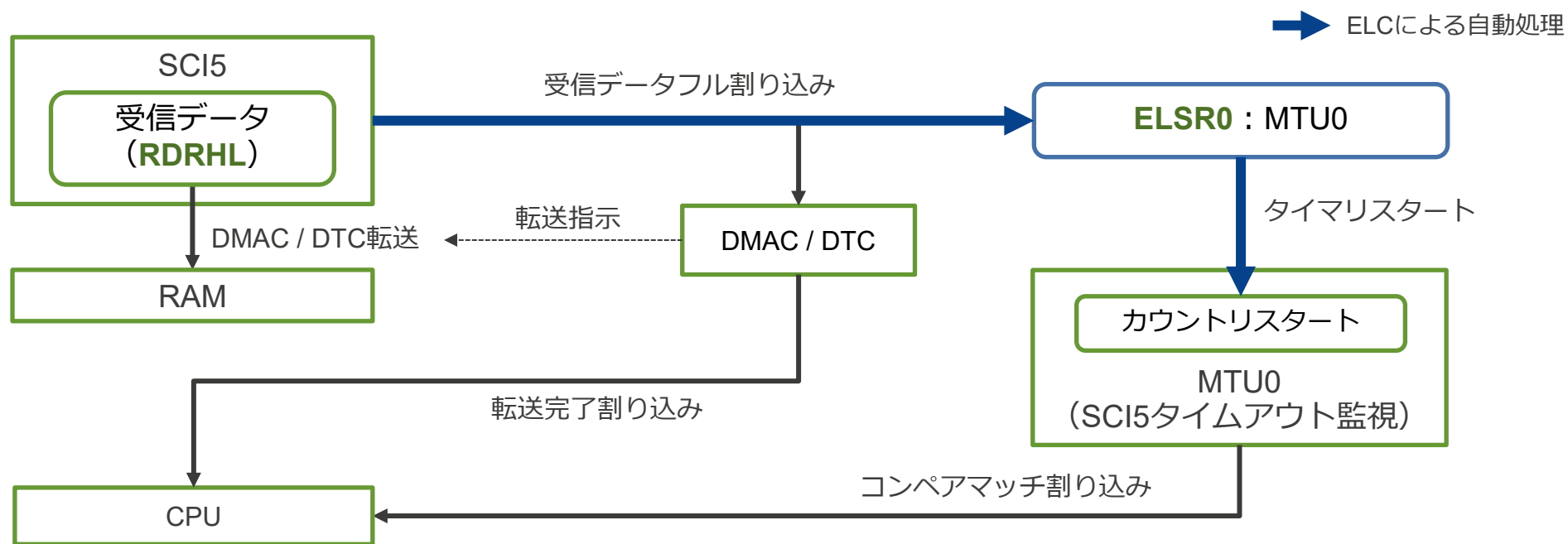
応用例はRX72Mを参考に作成しておりますが、全製品の参考資料としてお使いいただけます。

応用例①：

CPUを介さずにSCI受信時データ転送とタイムアウト再設定を行う

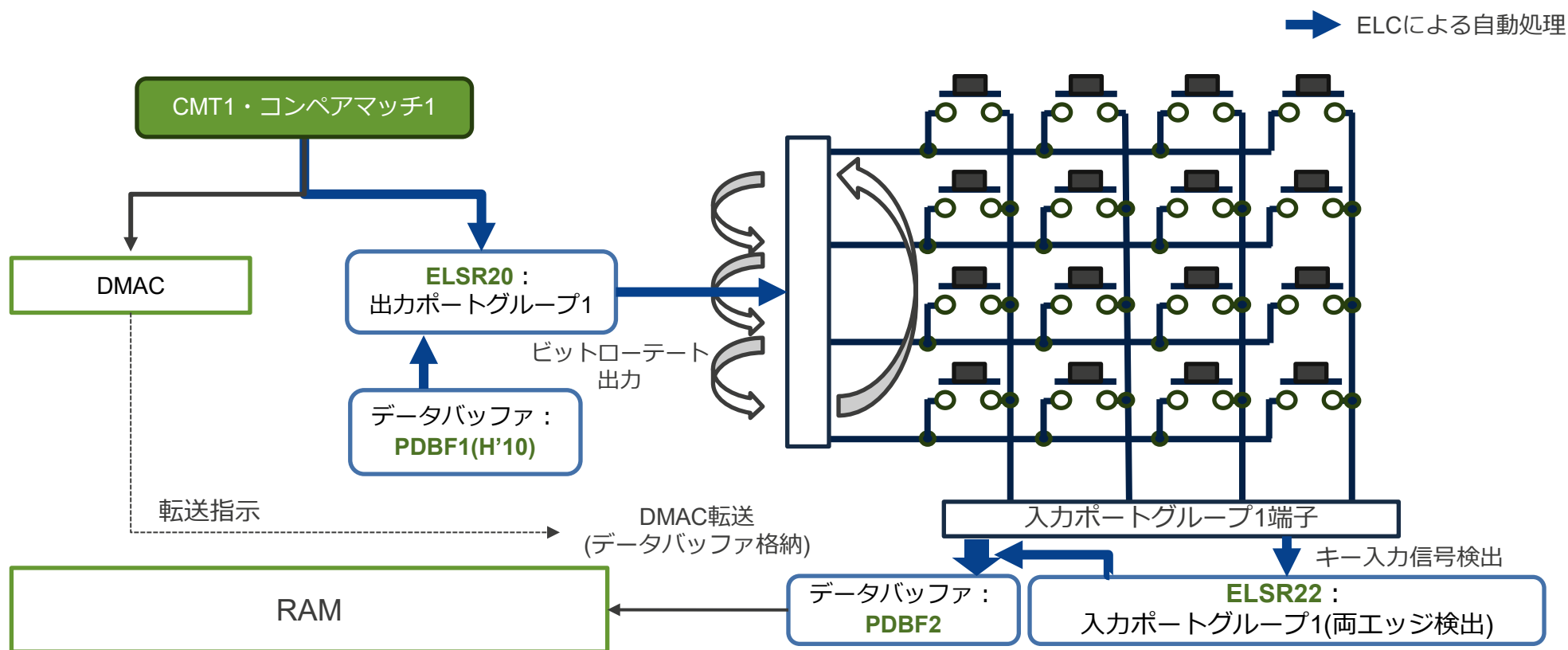
一定間隔でSCI受信が必要なシステムにおいて、SCI受信後次の受信終了までのタイムアウト検知をMTUを使用して自動的に行う例になります。CPUは一切介在しません。

SCIの受信データフル割り込みをELCの入カイベントとし、ELCがMTUのタイマカウントをリスタートさせます。タイマは受信間隔に合わせてコンペアマッチするように設定しています。リスタートが間に合わない場合はコンペアマッチ割り込みが発生しタイムアウトしたことをCPUに知らせます。なお、受信データフル割り込みを転送要因としてDMAC / DTCによるRAMへの受信データ転送を同時に行います。



応用例②： CPUを介さずにキー・スキャンを行う

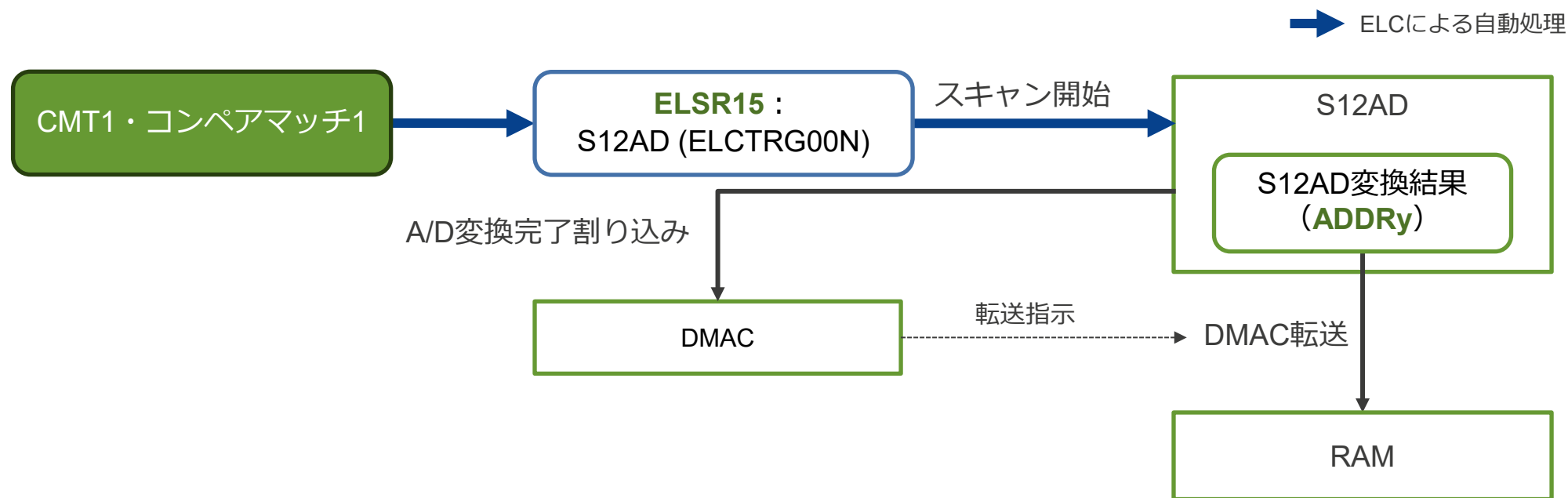
キースキャン機能を実現する例になります。入力イベントのCMTコンペアマッチが発生するとELCが起動し、出力ポートグループをローテート出力させ、行を順番に有効にしていきます。さらにこの入力イベントを転送要因としてDMACがデータバッファ(PDBF2)からRAMにデータ転送を行います。列側の操作では、ボタンの押下により入力ポートグループ端子が変化し入力イベントが発生します。これによりELCが起動し、入力ポートグループ端子の値をデータバッファ(PDBF1)に格納します。



応用例③ :

CPUを介さずに周期的にA/D変換を行い、変換結果をRAMに保存する

ELCとDMACを組み合わせることで、周期的にA/D変換処理から変化データ格納までCPUを介さず行うことができます。入カイベントであるCMTのコンペアマッチによりELCはA/D変換を開始させます。また、A/D変換終了割り込みを転送要因としてDMACによりA/D変換結果をRAMに保存します。DMACはフリーランモードにすることで、転送回数の再設定をする必要がなくなります。



ELCを使用したアプリケーションノート一覧

ELCを使用したアプリケーションノートを準備しています。より詳細な使用方法は下記をご参照ください。

- RX200シリーズ ELCによるLVDとLOCOのリンク動作 [R01AN1099](#)
- RXファミリ 既存の周辺機能を応用したタンパ検知方法 [R01AN7654](#)

MTU

タイマ比較

RXが搭載する各タイマの比較を以下に示します。

*製品により異なります

| 動作モード | GPT/GPTW | MTU3 | TPU | TMR | CMT | CMTW |
|---------------|----------|---------|------|------|------|------|
| ビット幅 | 16/32 | 16 | 16 | 8 | 16 | 32 |
| 最大チャンネル数* | 10 | 9 | 6 | 4 | 4 | 2 |
| 最大PWM出力本数* | 20 | 14 | 15 | 4 | - | 2 |
| 最大動作クロック | ICLKと同等 | ICLKと同等 | PCLK | PCLK | PCLK | PCLK |
| PWM出力 | ○ | ○ | ○ | ○ | - | ○ |
| 相補PWM出力 | ○ | ○ | - | - | - | - |
| 正相/逆相独立コンペア動作 | ○ | - | - | - | - | - |
| 入力キャプチャ | ○ | ○ | ○ | - | - | ○ |
| 位相計数モード | ○ | ○ | ○ | - | - | - |
| アウトプットコンペア | ○ | ○ | ○ | ○ | - | ○ |
| 外部クロックカウント | ○ | ○ | ○ | ○ | - | - |
| フリーラン動作 | ○ | ○ | ○ | ○ | ○ | ○ |
| コンペアマッチ動作 | ○ | ○ | ○ | ○ | ○ | ○ |
| 高分解能出力制御 | ○ | - | - | - | - | - |

MTU機能一覧

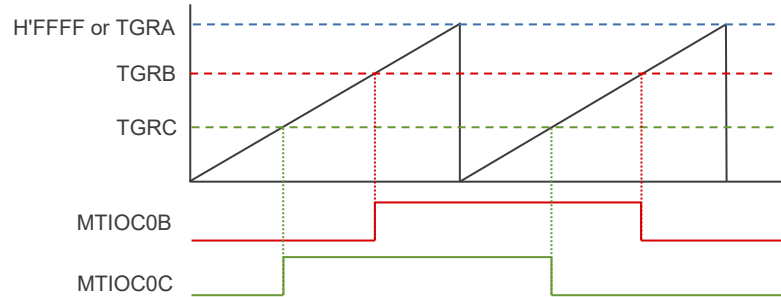
MTUが保有する動作モードと、バッファ動作をサポートするレジスタ、オプション動作の一覧を下記に示します

| 動作モード一覧 | バッファ動作対象レジスタ (MTU0,3,4,6,7,9) | オプション動作 | 該当チャネル |
|---------------------------------------|--|---|--|
| ノーマルモード アウトプットコンペア インプットキャプチャ | TGR(アウトプットコンペア/ インプットキャプチャ) | 同期動作 ノイズフィルタ A/D変換開始要求/A/D変換ディレイド | MTU0,1,2,3,4,6,7,9 *A/D変換開始要求はMTU4,7のみ |
| PWM1/2モード アウトプットコンペア インプットキャプチャ | TGR(アウトプットコンペア/ インプットキャプチャ) | 同期動作 ノイズフィルタ A/D変換開始要求/A/D変換ディレイド | MTU0,1,2,3,4,6,7,9 *A/D変換開始要求はMTU4,7のみ |
| リセット同期PWMモード | TGR(アウトプットコンペア) TOCR2(出力制御) | 同期動作 ノイズフィルタ A/D変換開始要求/A/D変換ディレイド AC同期モータ駆動 | MTU3,4,6,7 *A/D変換開始要求はMTU4,7のみ *AC同期モータ駆動はMTU3,4のみ |
| 相補PWMモード | TGR*(アウトプットコンペア/ インプットキャプチャ) *ダブルバッファ対応 TOCR2(出力制御) TCDR(周期レジスタ) | 同期動作 ノイズフィルタ A/D変換開始要求/A/D変換ディレイド AC同期モータ駆動 割り込み間引き | MTU3,4,6,7 *A/D変換開始要求はMTU4,7のみ *AC同期モータ駆動はMTU3,4のみ |
| 位相計数モード | TGR(アウトプットコンペア/ インプットキャプチャ) | ノイズフィルタ | MTU1,2 |
| 位相計数モード (カスケード動作) | TGR(アウトプットコンペア/ インプットキャプチャ) | ノイズフィルタ | MTU1,2 |

ノーマルモード、PWMモード1、PWMモード2の出力波形

ノーマルモード

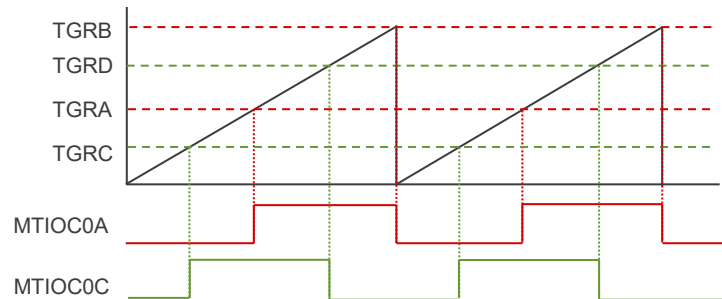
- TCNTクリア条件：H'FFFFまたはTGRレジスタ
- PWM出力波形：TGRに対応した波形を出力
- Duty：50% duty波形のみ



例：MTU0 ノーマルモード動作例(TGRB, TBRCはトグル動作)

PWMモード1

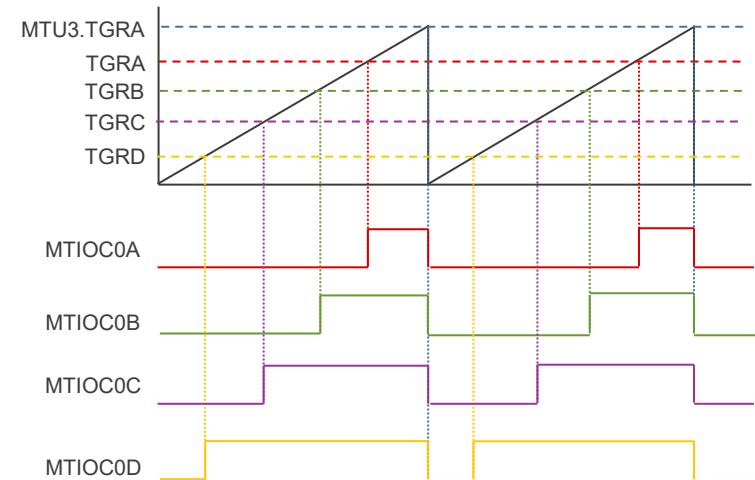
- TCNTクリア条件：いずれかのTGRレジスタ
- PWM出力波形：TGRAとTGRB、TGRCとTGRDの組み合わせで波形出力
- Duty：0%~100%までのPWM波形出力可能



例：MTU0 PWMモード1動作例(TGRBでカウンタクリア)

PWMモード2

- TCNTクリア条件：いずれかのTGRレジスタまたは他モードのTGRレジスタ
- PWM出力波形：クリア条件はTCNTカウンタクリア固定、周期は各TGRレジスタ
- Duty：0%~100%までのPWM波形出力可能

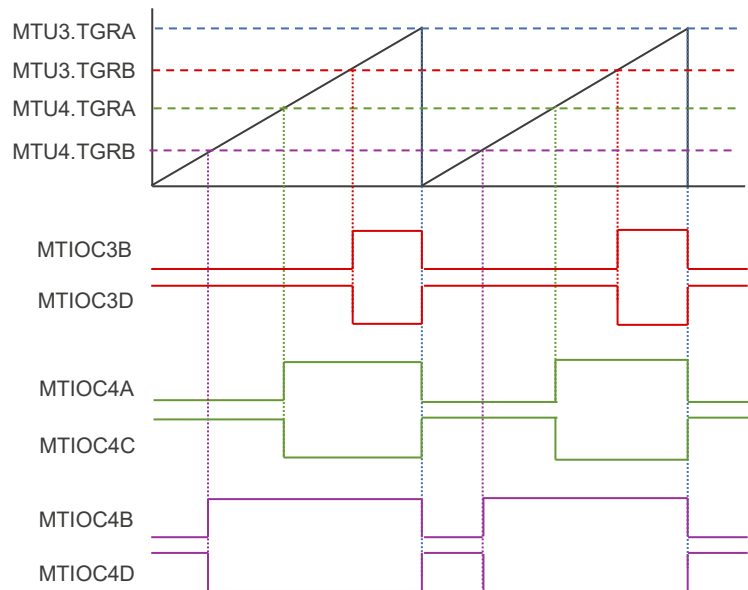


例：MTU0 PWMモード2動作例(TCNTカウンタクリアはモード1で動作のMTU3.TGRA)

リセット同期PWMモード、相補PWMモードの出力波形

リセット同期PWMモード

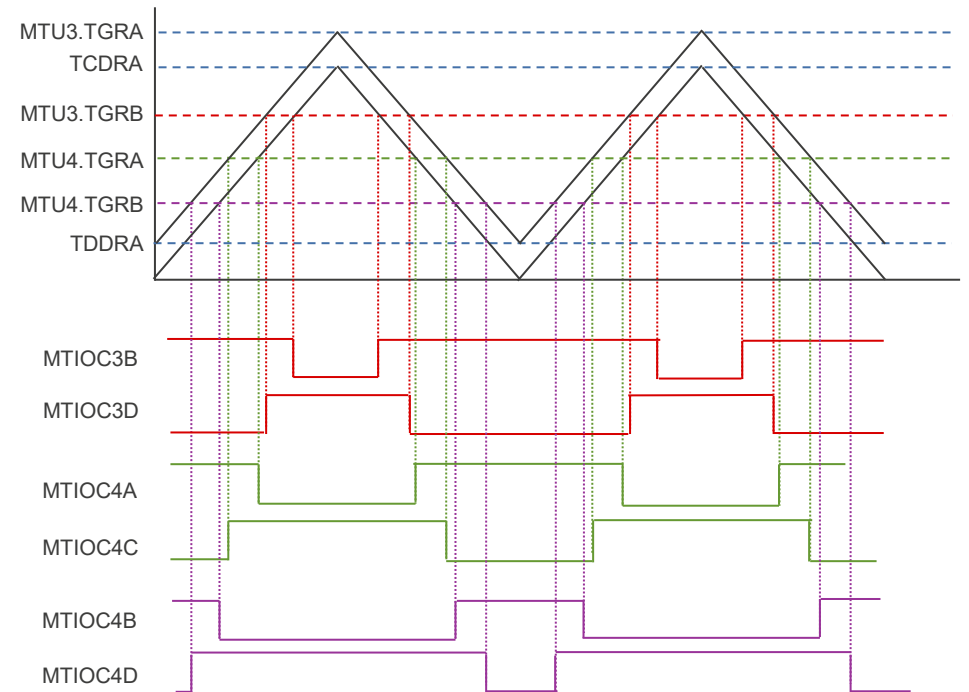
- TCNTクリア条件 : MTU3(6).TGRAレジスタ
- PWM出力波形 : MTU3(6).TGRB、MTU4(7).TGRA、MTU4(7).TGRBのコンペアマッチとカウンタクリアでトグル出力(正相、逆相の二相出力)
- Duty : 0%~100%までのPWM波形出力可能
- デッドタイム : なし



例 : MTU3/4 リセット同期PWMモード動作例

相補PWMモード

- TCNTクリア条件 : MTU3(6).TGRAレジスタ
- PWM出力波形 : MTU3(6).TGRB、MTU4(7).TGRA、MTU4(7).TGRBのコンペアマッチでトグル出力(正相、逆相の二相出力)
- Duty : 0%~100%までのPWM波形出力可能
- デッドタイム : TDDRAに設定した値分のデッドタイムを保持

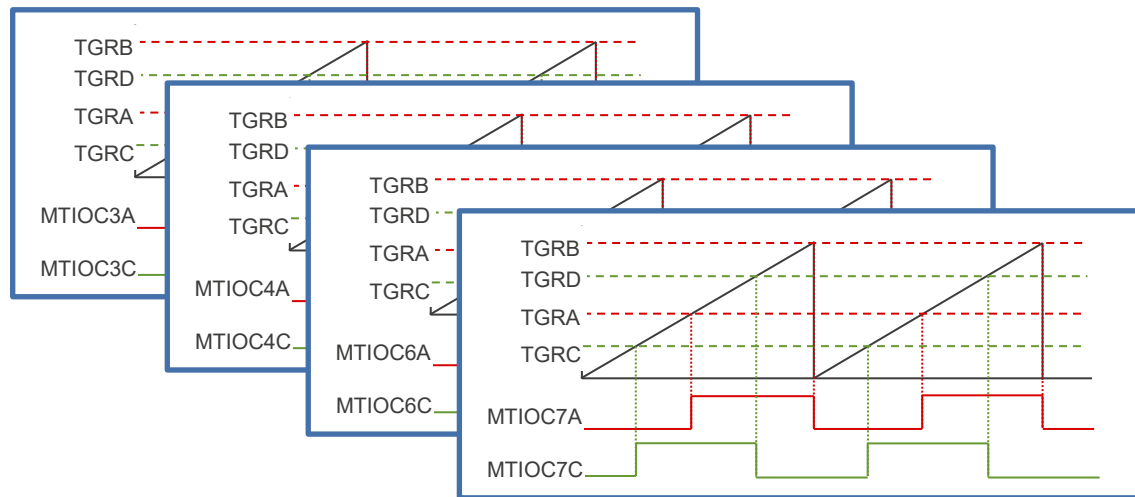


例 : MTU3/4 相補PWMモード動作例

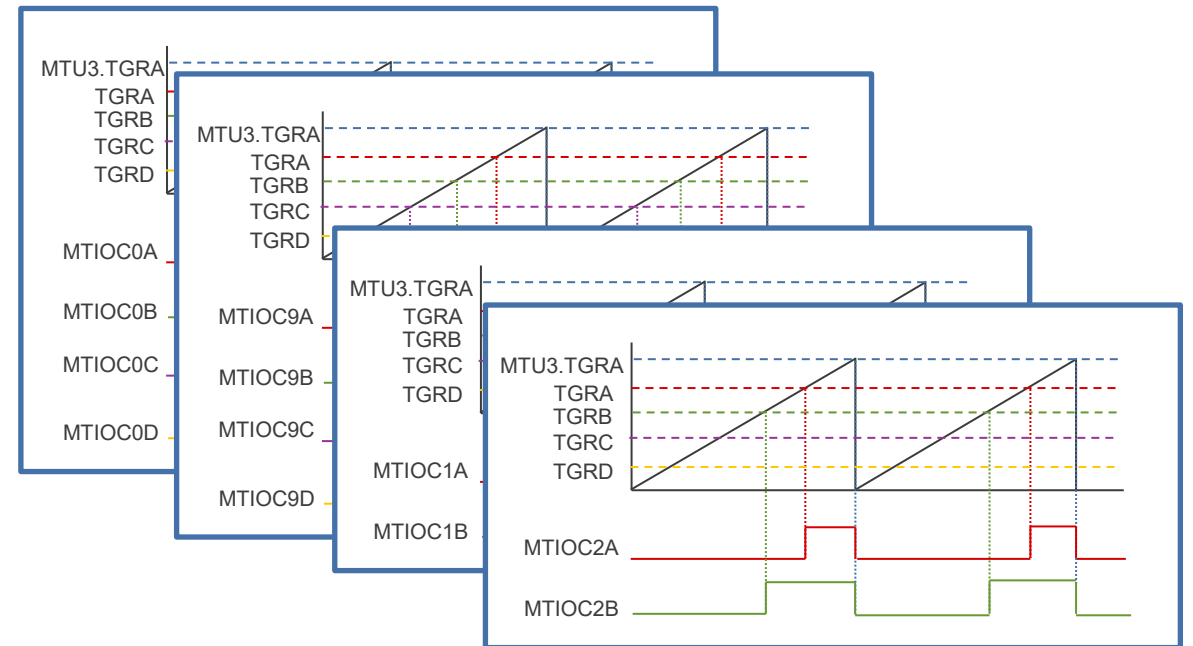
最大PWM波形出力本数

最大PWM波形出力本数はPWMモード1で14本*、PWMモード2で最大12本*となります。
PWMモード1とPWMモード2を混在させると、最大20本*の出力が可能となります。

*製品により変わります



PWMモード1(MTU3、MTU4、MTU6、MTU7) 計8本



PWMモード2 (MTU0~MTU2、MTU9) 計12本

*TCNTカウンタクリアはモード1で動作のMTUn.TGRA)

n = 3,4,6,7

ノーマルモード、PWMモード1/2 関連レジスタ

 : 設定が必要なレジスタ

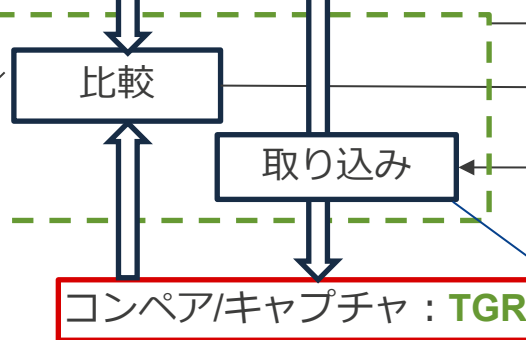
クロックソース

- PCLK MTCLKA
- PCLK/2 MTCLKB
- PCLK/4 MTCLKC
- PCLK/8 MTCLKD
- PCLK/16
- PCLK/32
- PCLK/64
- PCLK/256
- PCLK/1024

タイマコントロール
 動作モード設定 : **TMDR1**
 レジスタアクセス設定 : **TRWERx**
 カウントスタート : **TSTR**

周期設定 : **TCR, TCR2**
 カウント方向設定 : **TSR**

カウンタ : **TCNT**



動作モードやTCNTカウンタを制御します

割り込み設定 : **TIER**

- 割り込み TGix
- ・コンペアマッチ割り込み
 - ・入力キャプチャ割り込み
 - ・オーバフロー割り込み
 - ・アンダフロー割り込み

端子設定 : **TIOR**
 出力 : **TOER**
 入力 : **TICCR**

TGRの設定値とTCNTカウンタが一致したタイミングで、出力処理します。

入力キャプチャ要因を検出したタイミングでTCNTの値がキャプチャされ、TGRに格納されます

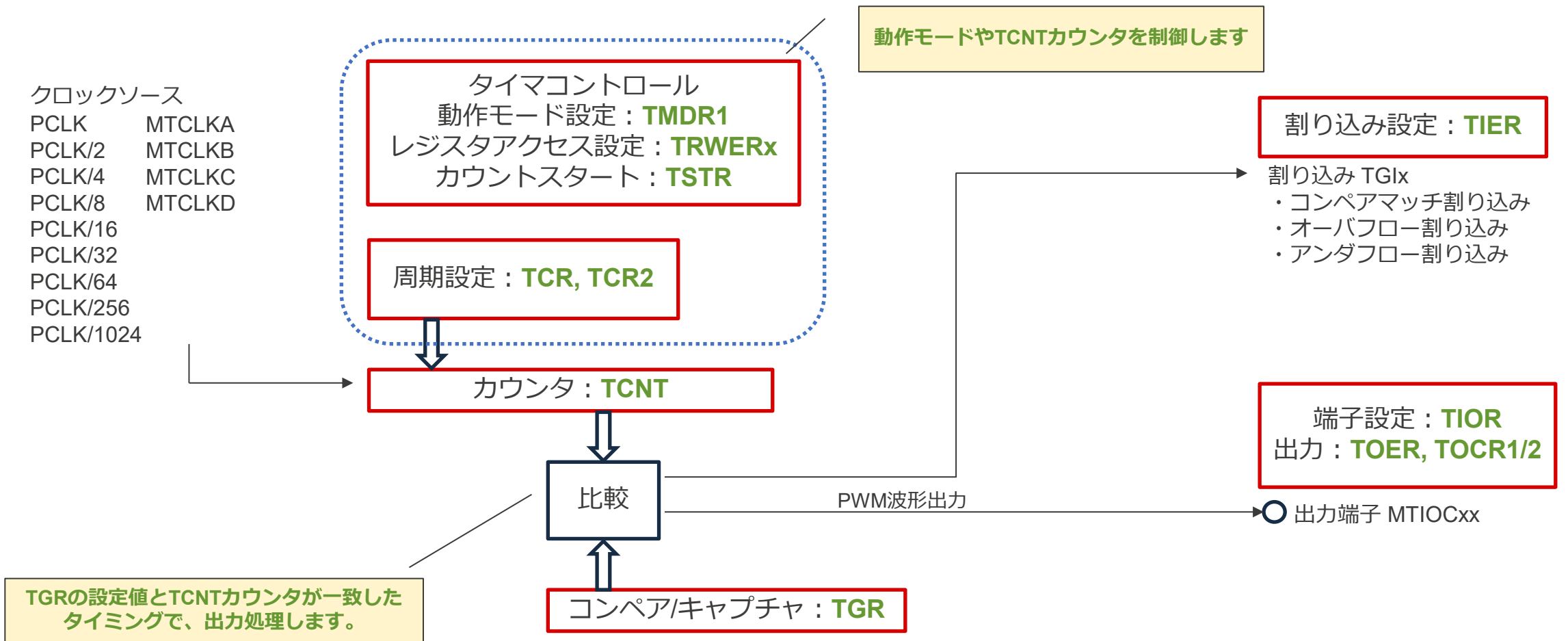
PWM波形出力

入力キャプチャ信号

入出力端子 MTIOCxx

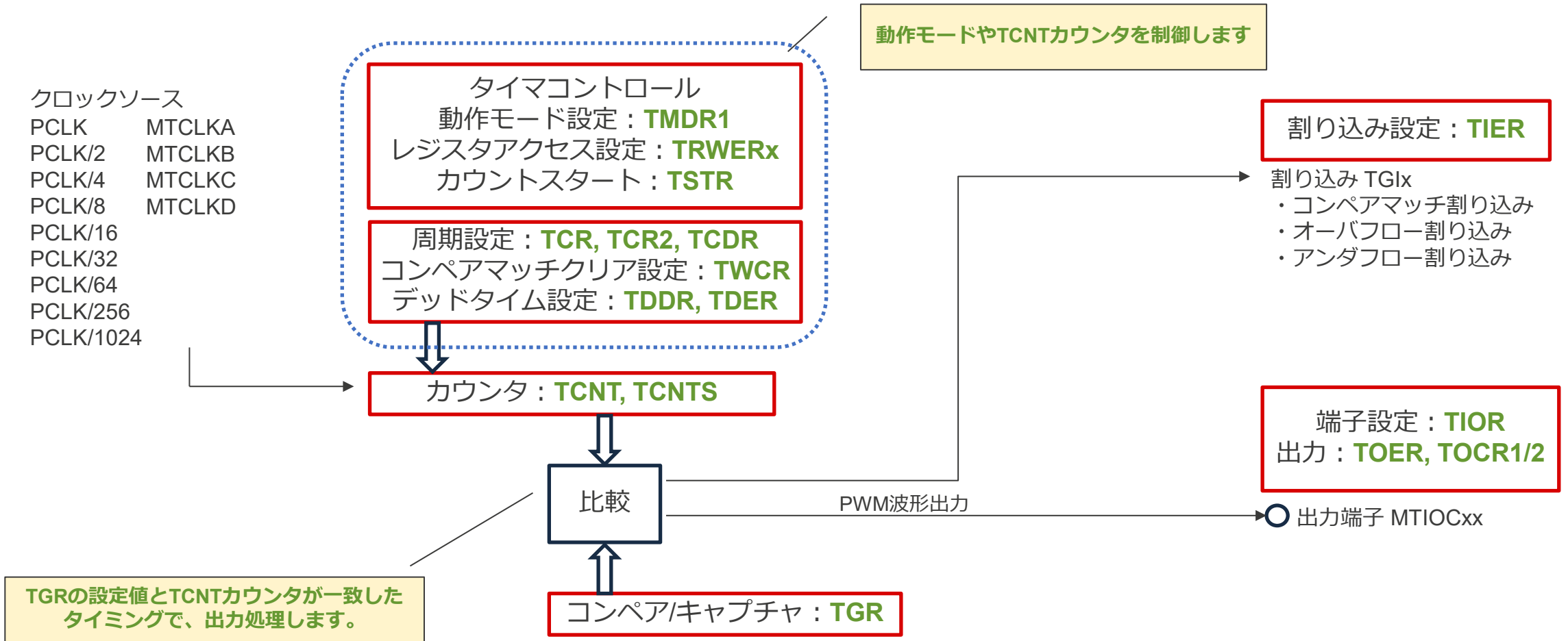
リセット同期PWMモード 関連レジスタ

 : 設定が必要なレジスタ



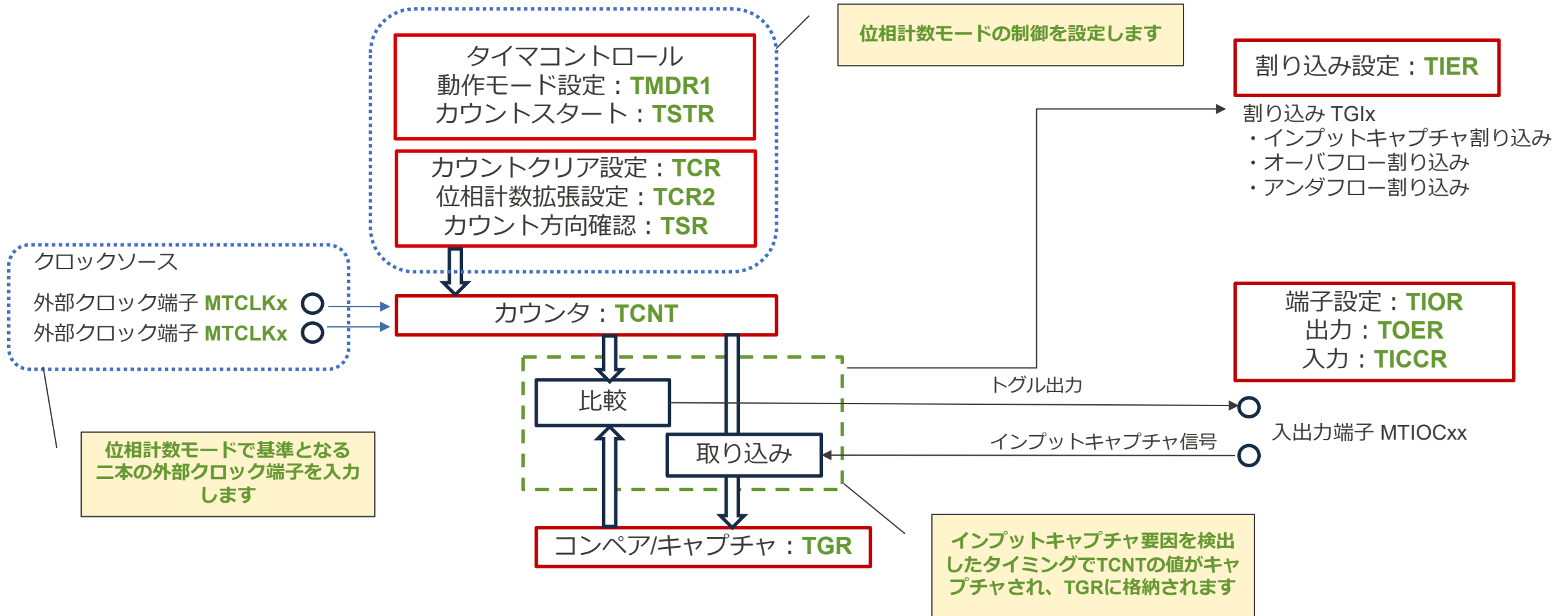
相補PWMモード 関連レジスタ

 : 設定が必要なレジスタ



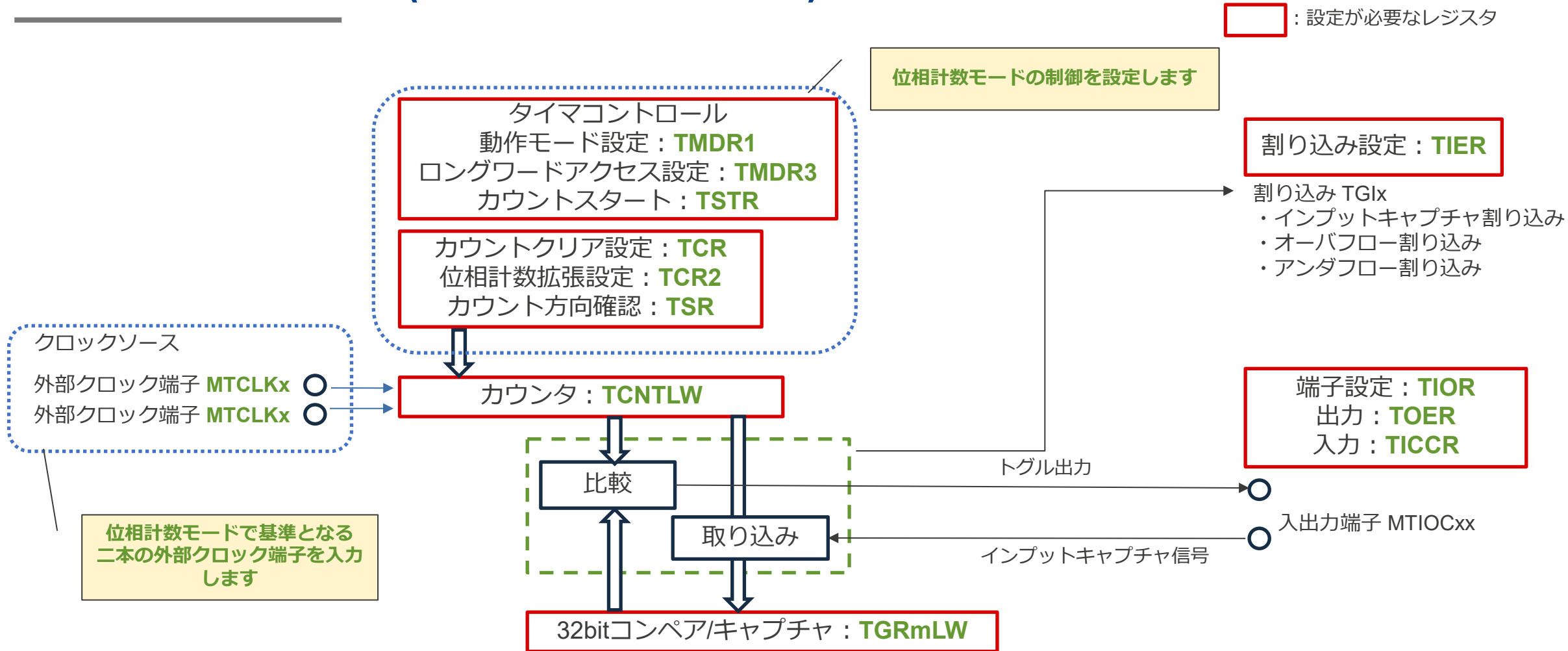
位相計数モード 関連レジスタ

 : 設定が必要なレジスタ



位相計数モード(カスケード動作) 関連レジスタ

: 設定が必要なレジスタ



*TCR, TCR2, TMDR, TIORレジスタはMTU1のみ有効

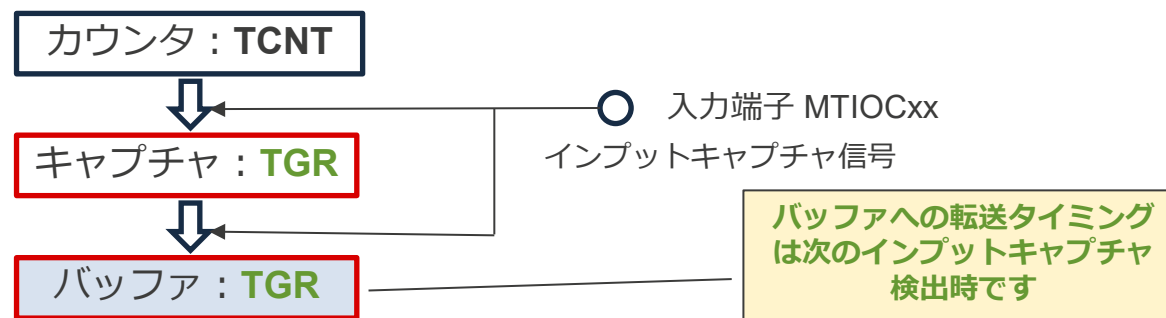
バッファ動作 関連レジスタ (1/2)

: 追加で設定が必要なレジスタ
 : バッファレジスタ

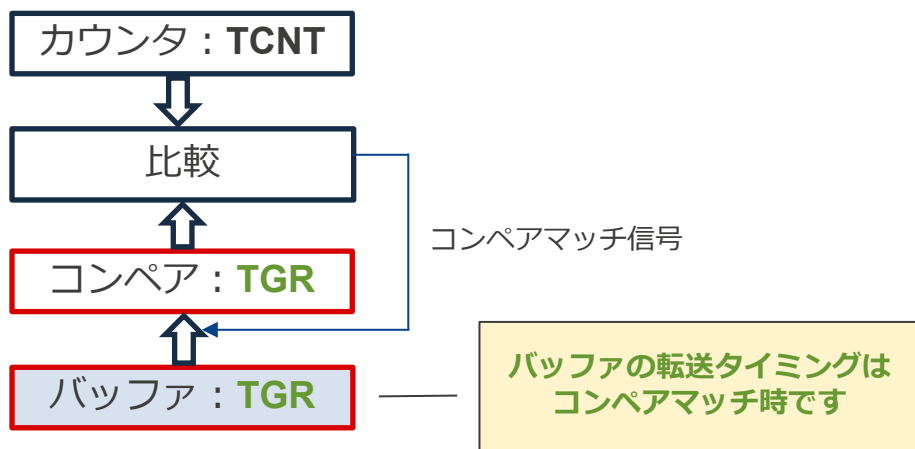
■ ノーマルモード、PWMモード 1/2、位相計数モード共通設定

タイマコントロール
バッファ設定 : **TMDR1**

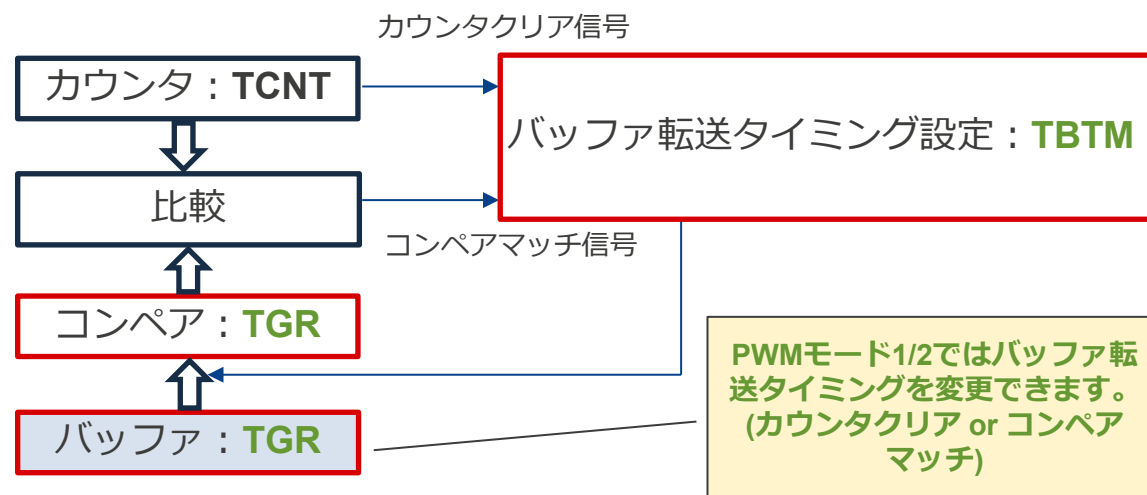
■ インพุットキャプチャのバッファ動作 (ノーマルモード、PWMモード1/2、位相計数モード)



■ アウトプットコンペアのバッファ動作 (ノーマルモード、位相計数モード)



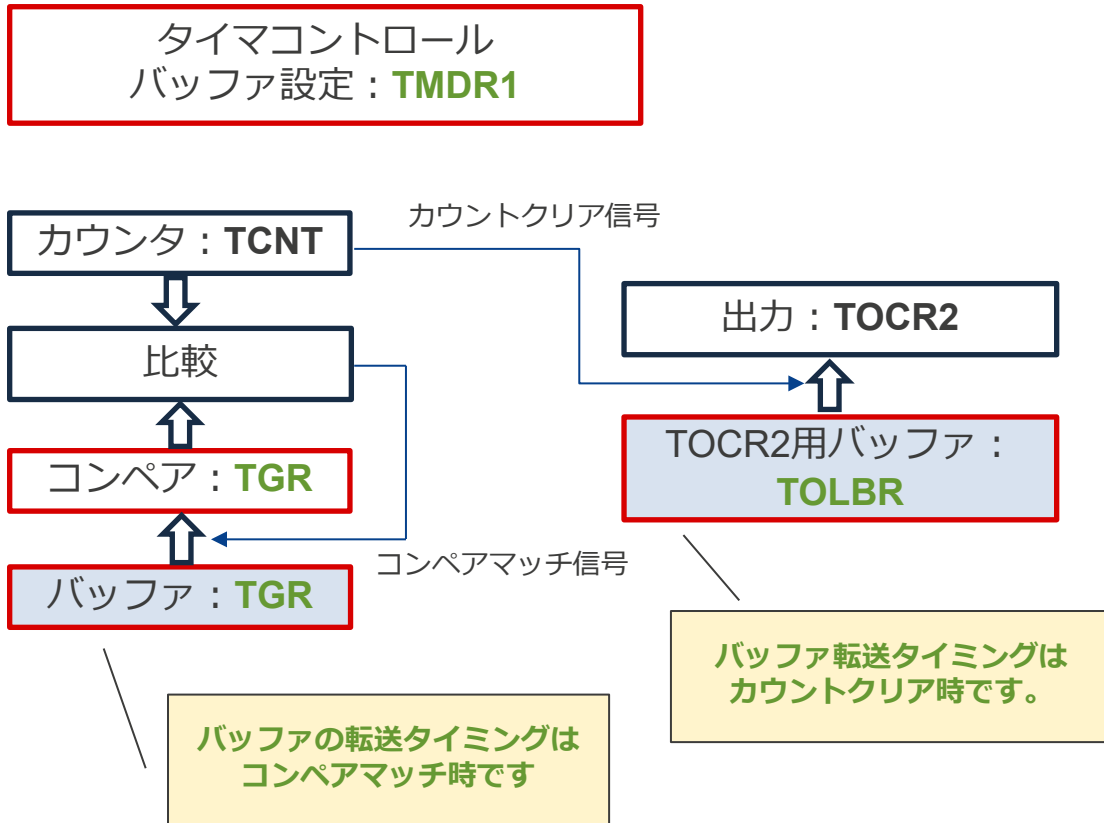
■ アウトプットコンペアのバッファ動作(PWMモード1/2)



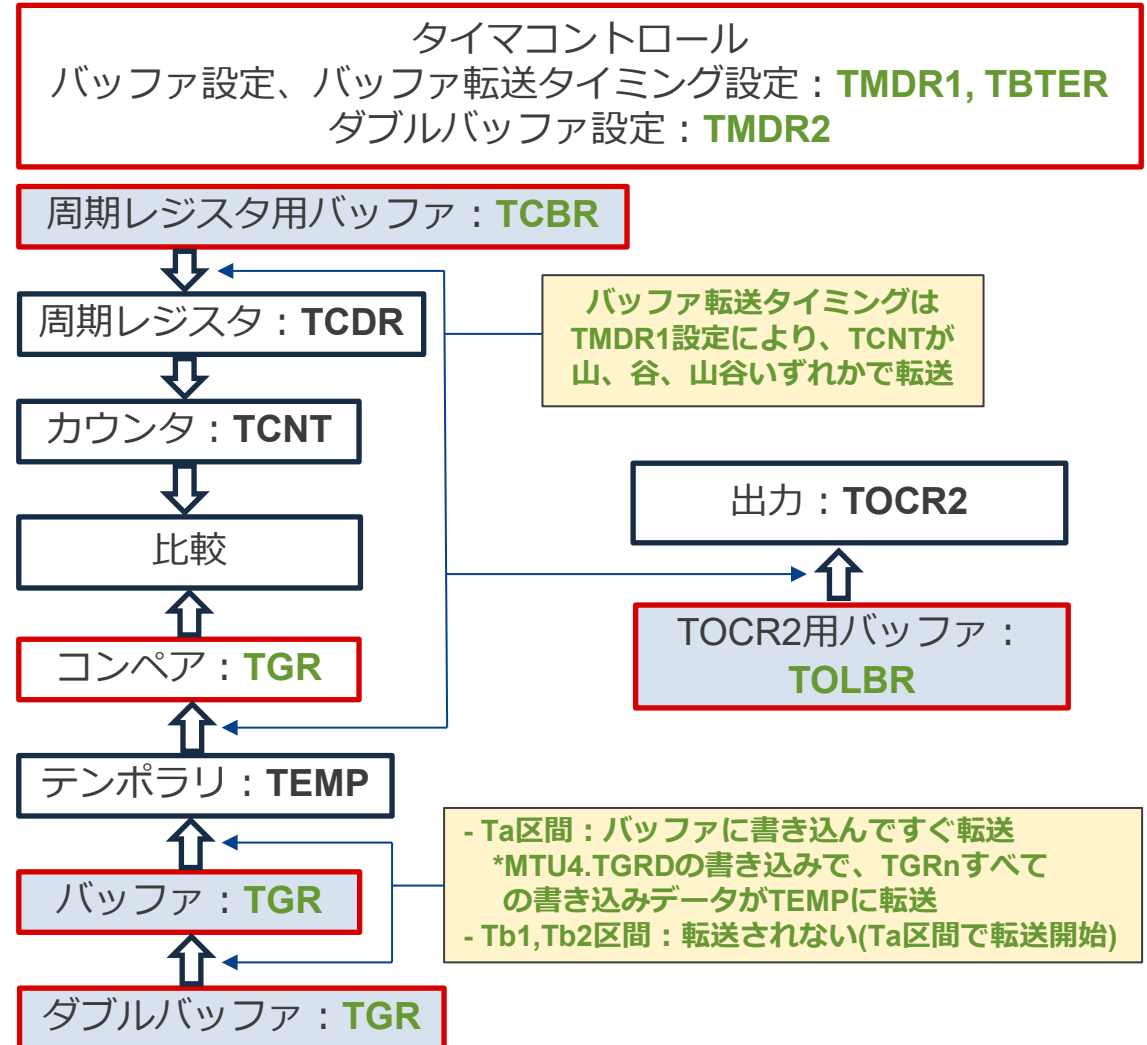
バッファ動作 関連レジスタ (2/2)

□ : 追加で設定が必要なレジスタ
 ■ : バッファレジスタ

■リセット同期PWMモードのバッファ動作

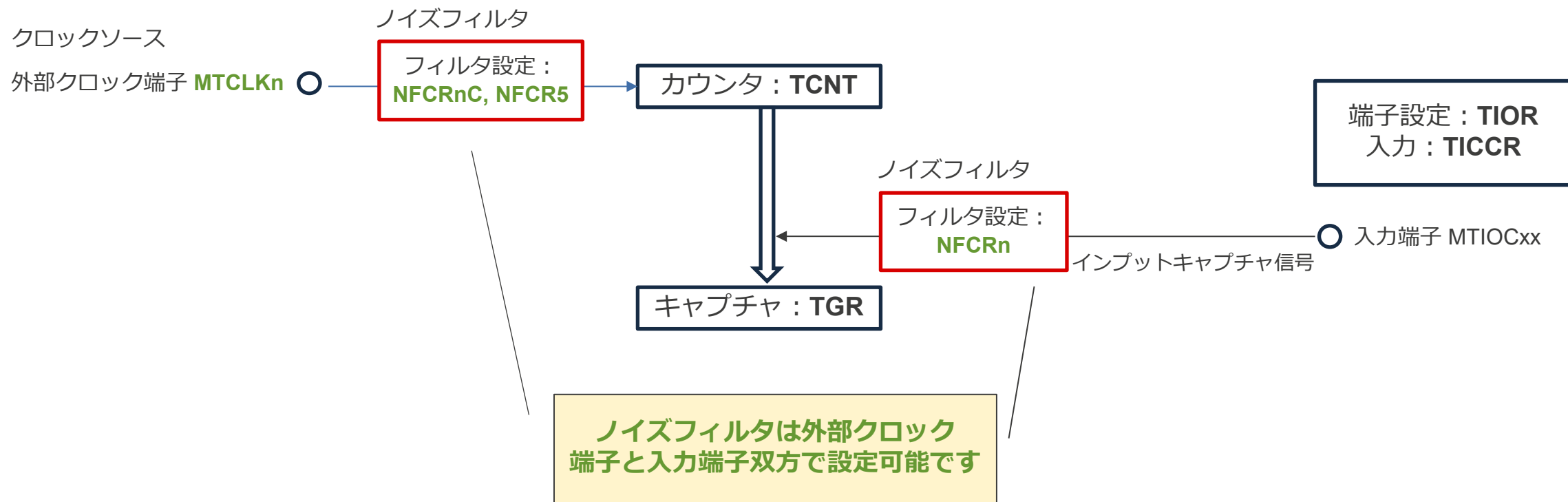


■相補PWMモードのバッファ動作



ノイズフィルタ 関連レジスタ(全モード共通)

: 設定が必要なレジスタ



同期動作 関連レジスタ

(ノーマルモード、PWMモード1/2、リセット同期PWMモード)

 : 設定が必要なレジスタ

同期スタート

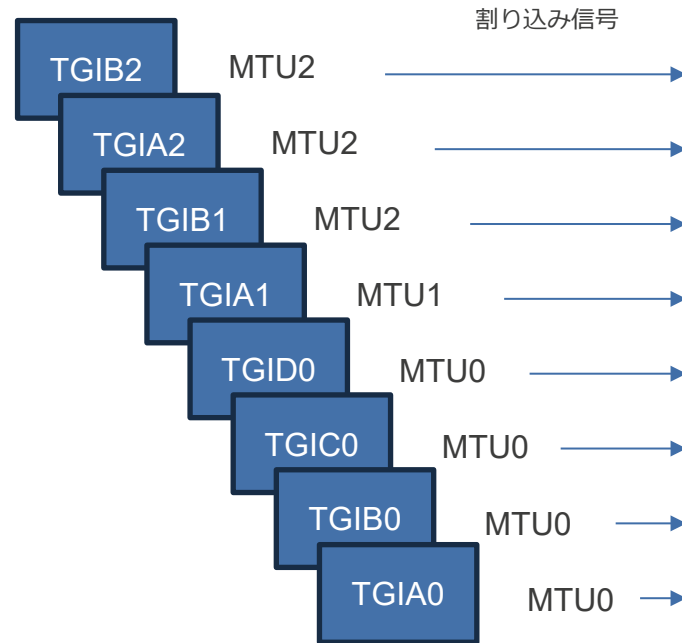
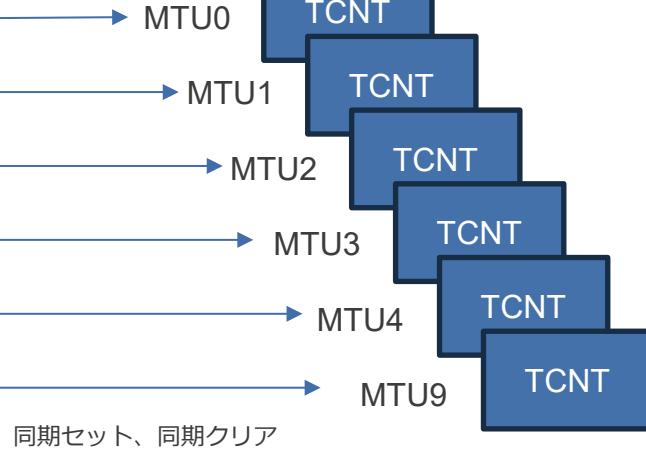
タイマコントロール
シンクロスタート設定 : **TCSYSTR**

同期するチャンネルを選択します。選択された
TCNTカウントを同期セット/クリアできます。

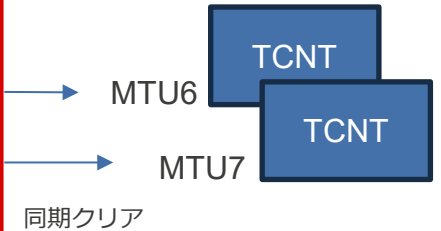
MTU6,MTU7は同期クリアのみ設定可能です。
同期起因のMTU0~2の割り込みを選択します

同期セット/クリア

TCNT
同期設定
(セット/
クリア) :
TSYR



TCNT
同期
クリア
設定 :
TSYCR



同期動作 関連レジスタ

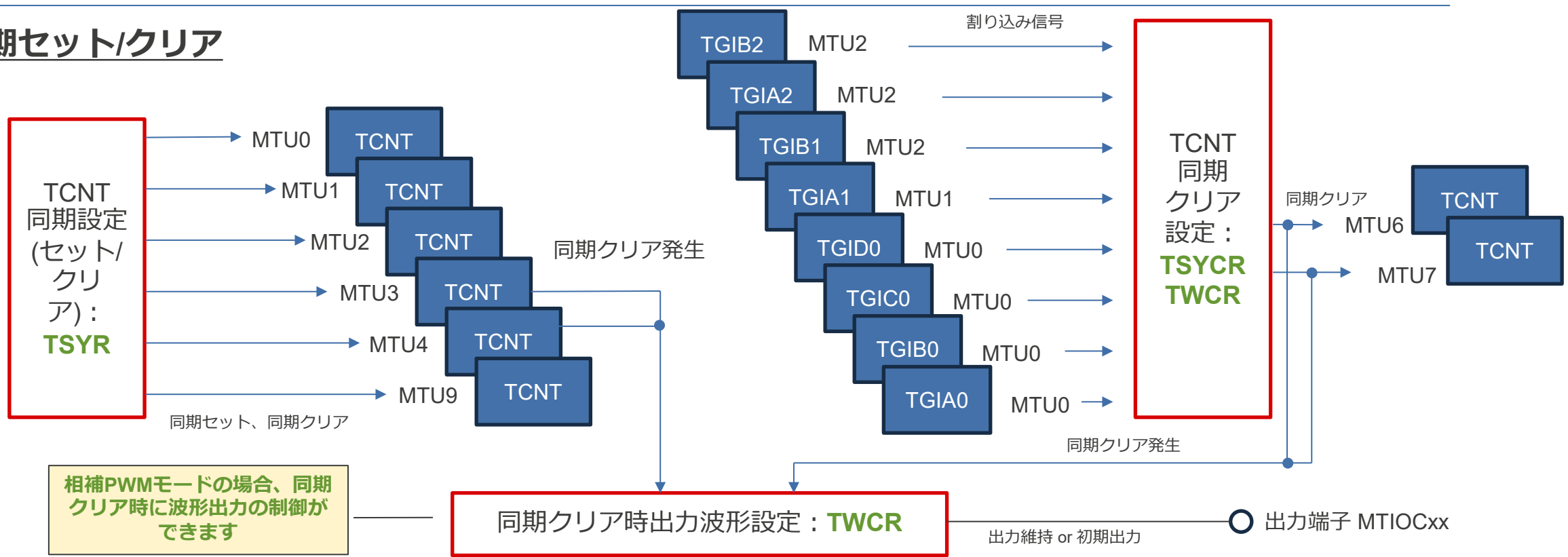
(相補PWMモード)

 : 設定が必要なレジスタ

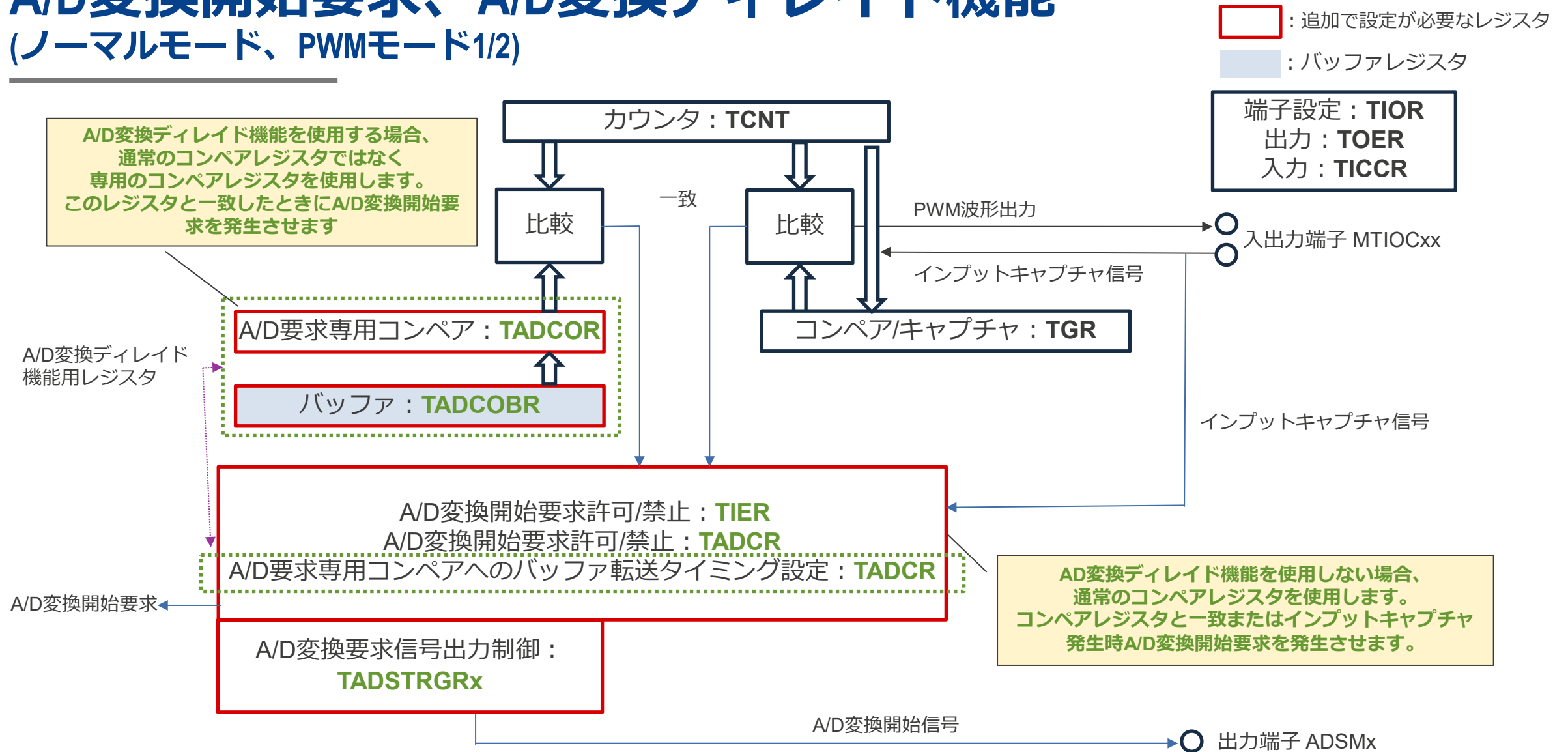
同期スタート

タイマコントロール
 シンクロスタート設定 : **TCSYSTR**

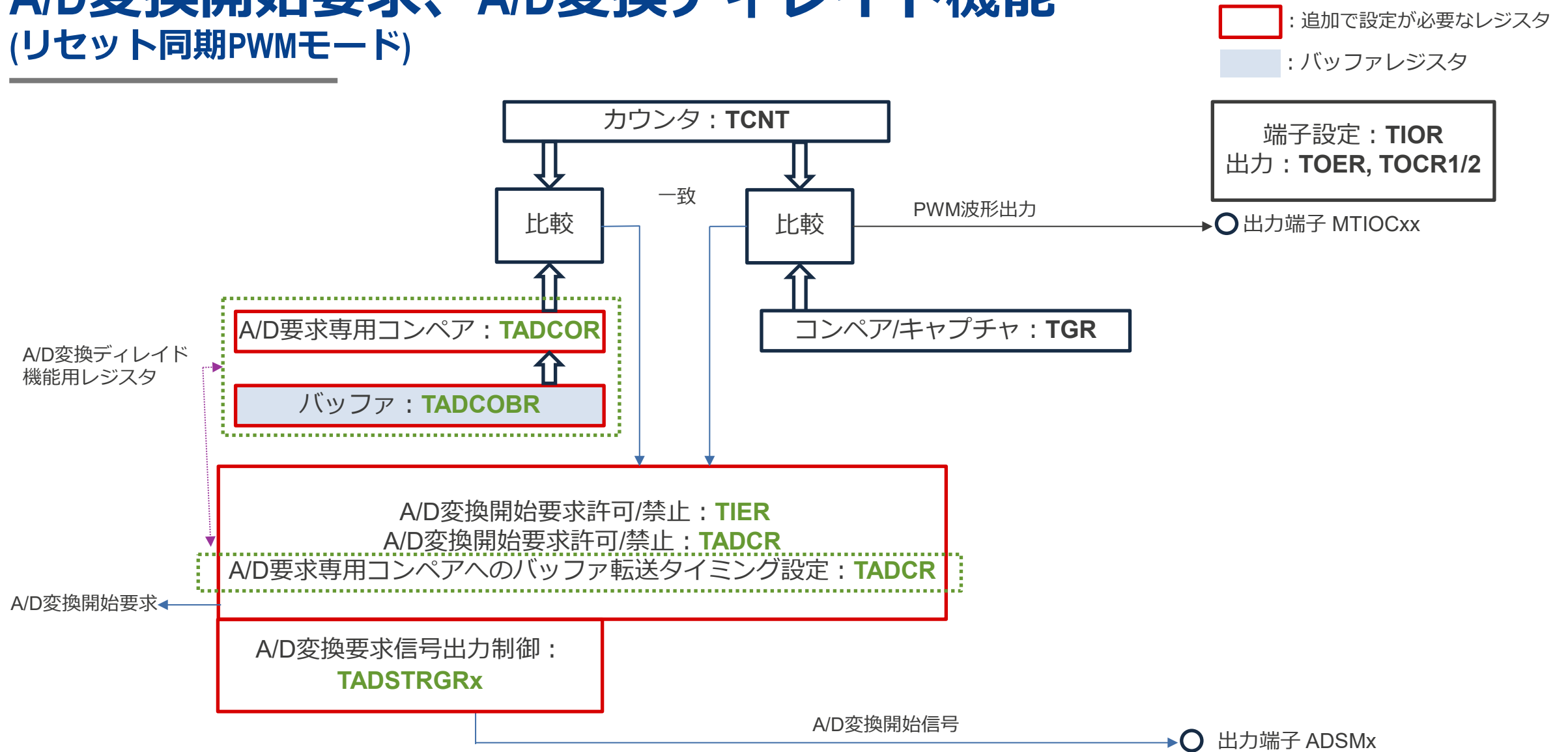
同期セット/クリア



A/D変換開始要求、A/D変換ディレイド機能 (ノーマルモード、PWMモード1/2)

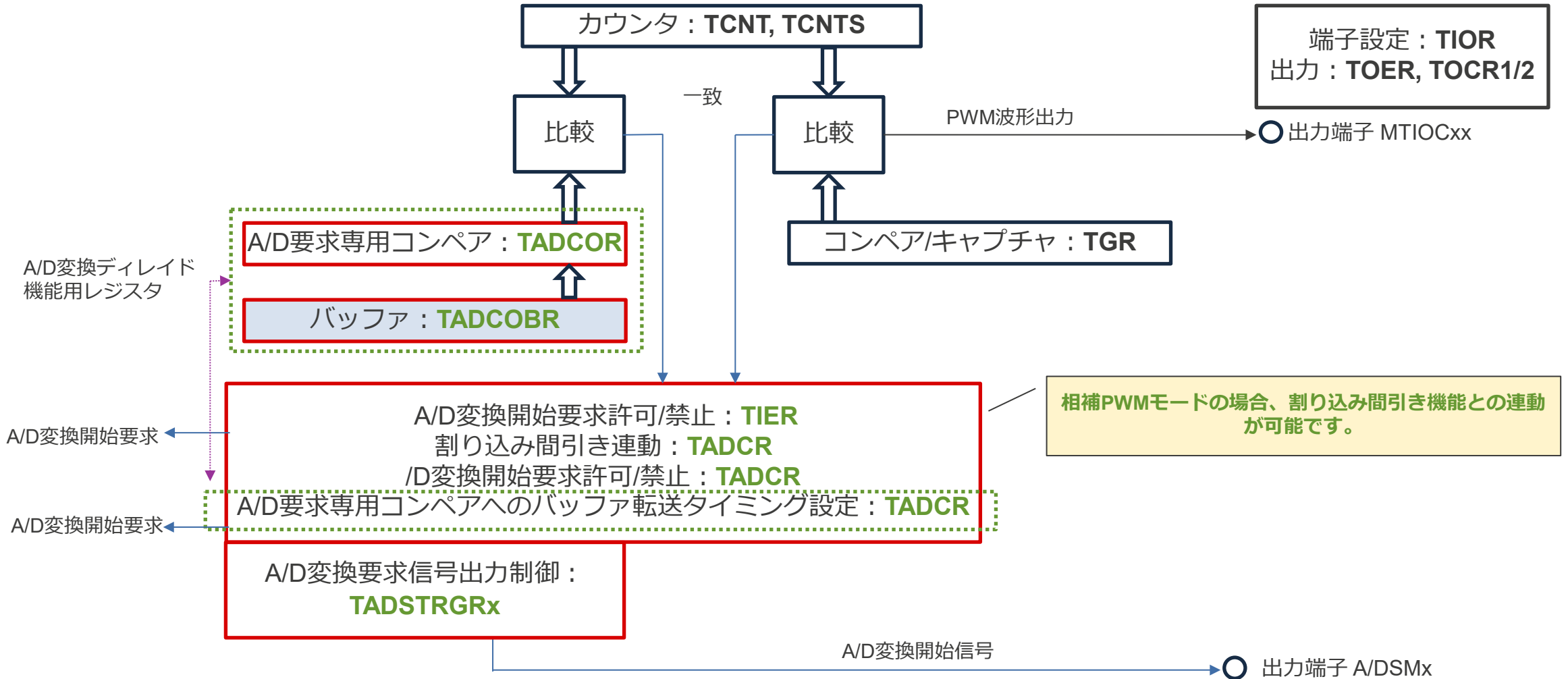


A/D変換開始要求、A/D変換ディレイド機能 (リセット同期PWMモード)



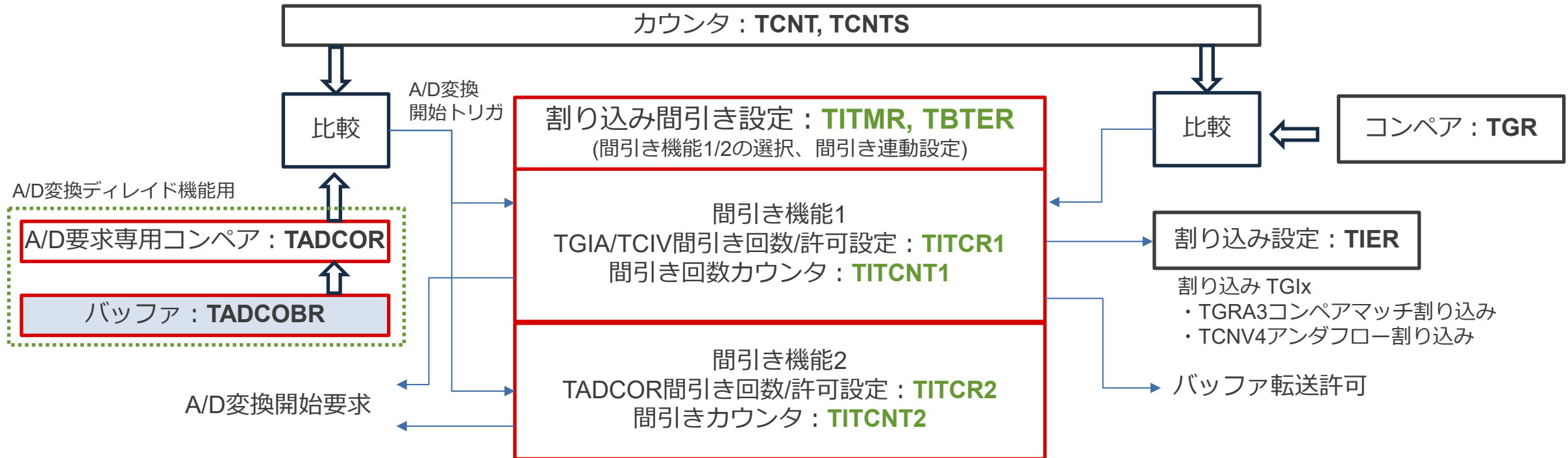
A/D変換開始要求、A/D変換ディレイド (相補PWMモード)

□ : 追加で設定が必要なレジスタ
 ■ : バッファレジスタ



割り込み間引き (相補PWMモードのみ)

: 追加で設定が必要なレジスタ
 : バッファレジスタ



割り込み間引き1 : TGI(カウンタの山)、TCIV(カウンタの谷)の割り込みを間引くことが可能。
 また、バッファ動作や、AD変換ディレイド機能と連動し、バッファ転送期間やAD変換開始要求タイミングを限定することが可能。
 (TGI、TCIVの割り込み可能期間のみバッファ転送やAD変換開始要求可能)

割り込み間引き2 : ADディレイド機能によるAD変換トリガを間引きカウンタでカウントし、カウントが0になったらA/Dモジュールに開始要求発行

MTUを使用したアプリケーションノート一覧

MTUを使用したアプリケーションノートを多数準備しています。より詳細な使用方法は下記をご参照ください

- RXファミリ MTU3/GPTWを用いたPWM出力方法 [R01AN5995](#)
- RXファミリ MTU3/GPTWを用いた相補PWMの0%、100%近傍出力動作例 [R01AN6539](#)
- RXファミリ MTU3/GPTWを用いたA/D変換開始要求ディレイド機能使用例 [R01AN6643](#)
- RXファミリ MTU2/MTU3を用いたパルス周期測定機能使用例 [R01AN6644](#)
- RXファミリ MTU2/MTU3を用いたパルス幅測定機能使用例 [R01AN6748](#)
- RXファミリ MTU3/GPTWを用いた位相計数モード使用例 [R01AN6387](#)
- RXファミリ MTU3/GPTWを用いた同期動作 [R01AN6282](#)

POE3

ポートアウトプットイネーブル(POE)機能仕様一覧

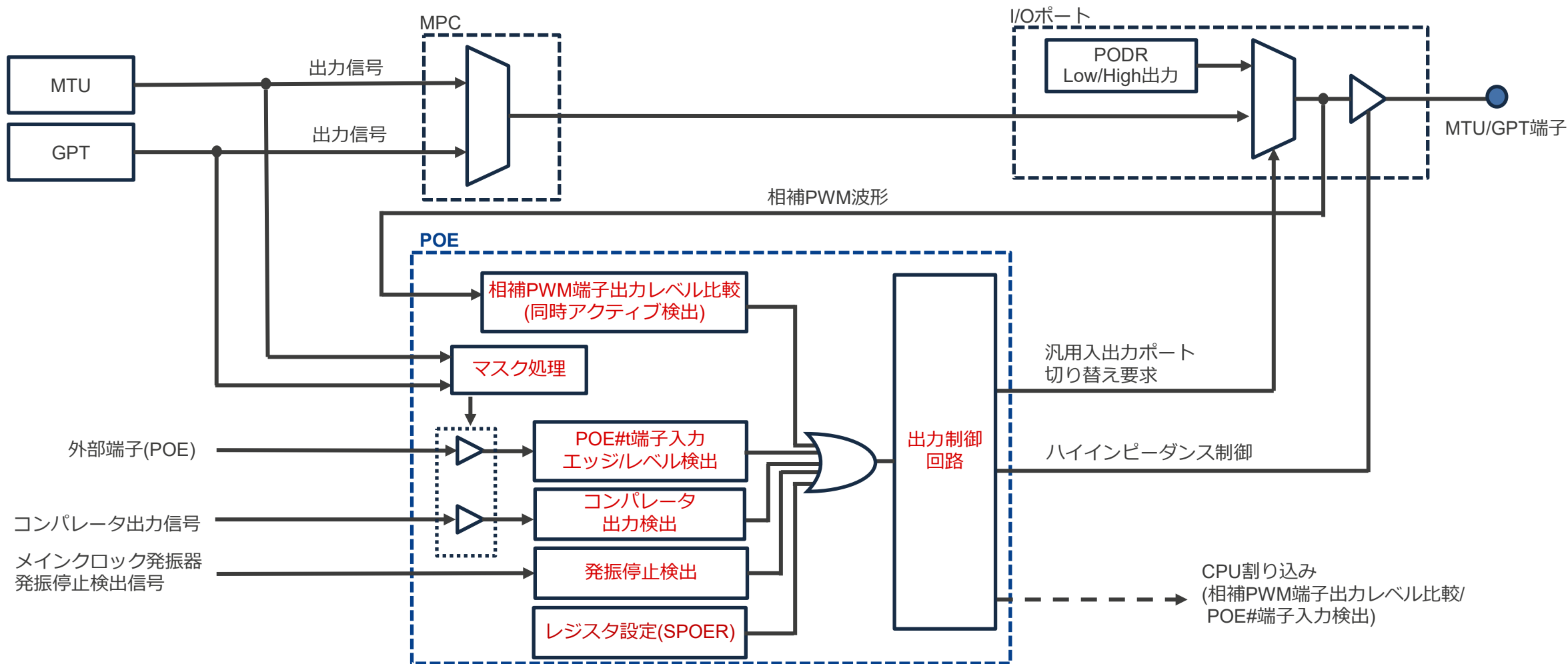
POE機能は、出力停止条件を検知すると、対象端子をハイインピーダンスまたは汎用入出力ポートに自動で切り替え、PWM出力を停止する機能です。POE機能の仕様一覧を以下に示します。(製品によって異なる場合があります。詳細はハードウェアマニュアルをご参照ください)

POEの仕様

| | | |
|-----------------------------------|---|--|
| 出力停止時条件を検知時の出力停止対象端子の状態 | ハイインピーダンスまたは汎用入出力ポートに切り替え | |
| 出力停止条件 | 条件1：相補PWM出力端子の出力レベル比較 | 正相および逆相の出力レベルを監視し、短絡を停止条件に設定可能(対象端子はP.60参照) |
| | 条件2：POE#端子入力の変化 | POE0,4,8~12#端子のトリガ入力(立ち下がりエッジまたはLow検出)を停止条件として設定可能 * 入力信号の論理反転機能により立ち上がりエッジまたはHigh検出も可能 |
| | 条件3：コンパレータ出力検出 | コンパレータ機能からの出力信号を停止条件として設定可能 |
| | 条件4：発振停止検出(メインクロック) | メインクロックの発振停止検出を停止条件として設定可能 |
| | 条件5：レジスタ設定(SPOER) | ソフトウェアによる停止条件を発行可能 |
| 出力停止対象端子 | P.60参照 | |
| 出力停止条件ごとの出力停止対象端子 | 相補PWM出力端子の出力レベル比較(出力端子の短絡)時 | 出力レベル比較結果がMTU端子の場合：MTUの対象端子すべて 出力レベル比較結果がGPT端子の場合：GPTの対象端子すべて |
| | POE#端子入力の変化時 | 全てのMTUおよびGPT対象端子から選択 |
| | コンパレータ出力検出時 | 全てのMTUおよびGPT対象端子から選択 |
| | 発振停止検出時(メインクロック) | 全てのMTUおよびGPT対象端子から選択 |
| | レジスタ設定(SPOER)時 | 全てのMTUおよびGPT対象端子から選択 |
| 出力条件(POE#端子入力変化、コンパレータ出力検出)のマスク処理 | MTU/GPT出力端子状態により、POE#入力端子変化、コンパレータ出力検出の条件をマスク可能 対象端子はP.60を参照 | |
| 割り込み発生要因 | POE#端子入力時 相補端子の出力レベル比較時 | |

POE端子検出機能システムブロック図

POE端子検出機能全体のシステムブロック図を下記に示します。

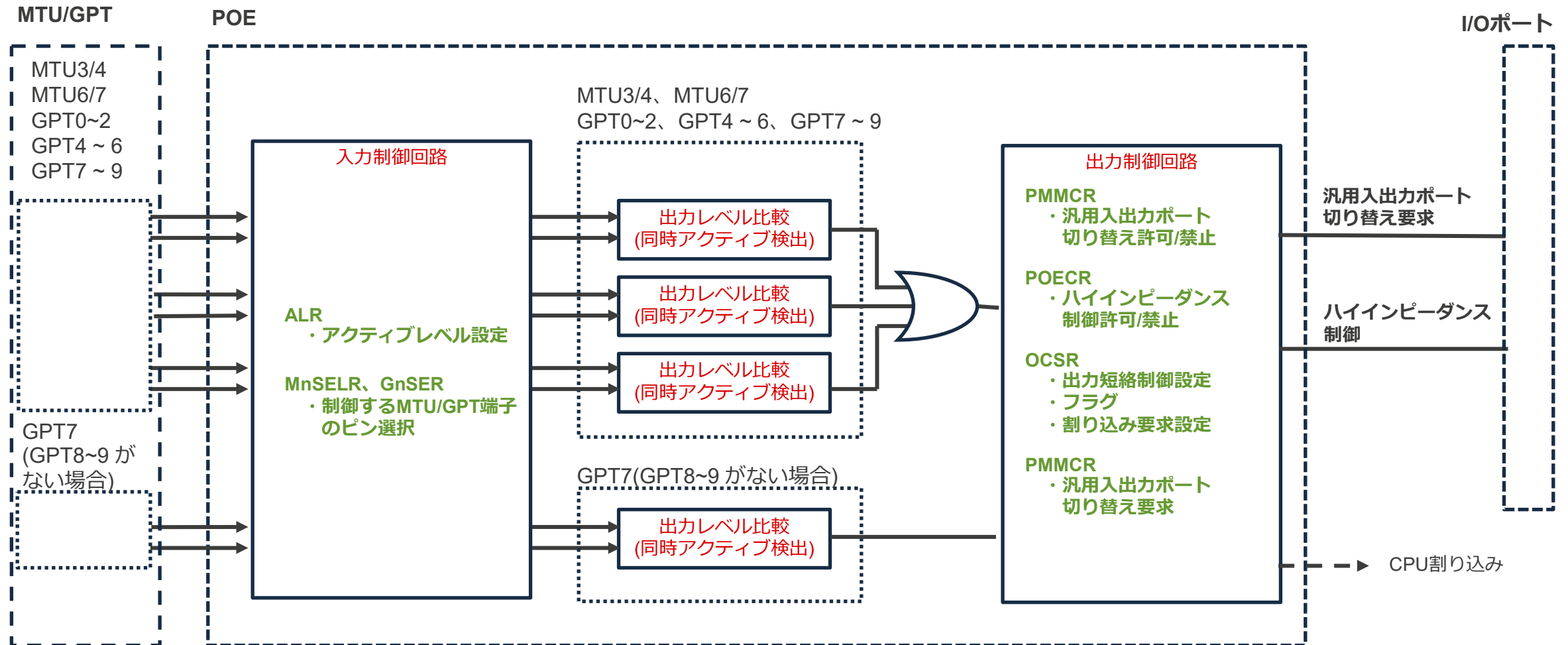


マスク処理、出力レベル比較、停止制御対象端子まとめ

| MTU機能端子 | | マスク処理端子 | 出力レベル比較端子 | 停止制御対象端子 | MTU機能端子 | | マスク処理端子 | 出力レベル比較端子 | 停止制御対象端子 |
|---------|---------|---------|-----------|----------|-----------------|---------|---------|-----------|----------|
| MTU0 | MTIOC0A | ○ | | ○ | MTU9 | MTIOC9A | ○ | | ○ |
| | MTIOC0B | ○ | | ○ | | MTIOC9B | ○ | | ○ |
| | MTIOC0C | ○ | | ○ | | MTIOC9C | ○ | | ○ |
| | MTIOC0D | ○ | | ○ | | MTIOC9D | ○ | | ○ |
| MTU1 | MTIOC1A | ○ | | | | | | | |
| | MTIOC1B | ○ | | | | | | | |
| MTU2 | MTIOC2A | ○ | | | GPTW機能端子 | | | | |
| | MTIOC2B | ○ | | | GPTW0 | GTIOC0A | ○ | ○ | ○ |
| MTU3 | MTIOC3A | ○ | | | GPTW1 | GTIOC0B | ○ | ○ | ○ |
| | MTIOC3B | ○ | ○ | ○ | | GTIOC1A | ○ | ○ | ○ |
| | MTIOC3C | ○ | | | GPTW2 | GTIOC1B | ○ | ○ | ○ |
| | MTIOC3D | ○ | ○ | ○ | | GTIOC2A | ○ | ○ | ○ |
| MTU4 | MTIOC4A | ○ | ○ | ○ | GPTW3 | GTIOC2B | ○ | ○ | ○ |
| | MTIOC4B | ○ | ○ | ○ | | GTIOC3A | ○ | | ○ |
| | MTIOC4C | ○ | ○ | ○ | GPTW4 | GTIOC3B | ○ | | ○ |
| | MTIOC4D | ○ | ○ | ○ | | GTIOC4A | ○ | ○ | ○ |
| MTU6 | MTIOC6A | ○ | | | GPTW5 | GTIOC4B | ○ | ○ | ○ |
| | MTIOC6B | ○ | ○ | ○ | | GTIOC5A | ○ | ○ | ○ |
| | MTIOC6C | ○ | | | GPTW6 | GTIOC5B | ○ | ○ | ○ |
| | MTIOC6D | ○ | ○ | ○ | | GTIOC6A | ○ | ○ | ○ |
| MTU7 | MTIOC7A | ○ | ○ | ○ | GPTW7 | GTIOC6B | ○ | ○ | ○ |
| | MTIOC7B | ○ | ○ | ○ | | GTIOC7A | ○ | ○ | ○ |
| | MTIOC7C | ○ | ○ | ○ | GPTW8 | GTIOC7B | ○ | ○ | ○ |
| | MTIOC7D | ○ | ○ | ○ | | GTIOC8A | ○ | ○ | ○ |
| | | | | | GPTW9 | GTIOC8B | ○ | ○ | ○ |
| | | | | | | GTIOC9A | ○ | ○ | ○ |
| | | | | | | GTIOC9B | ○ | ○ | ○ |

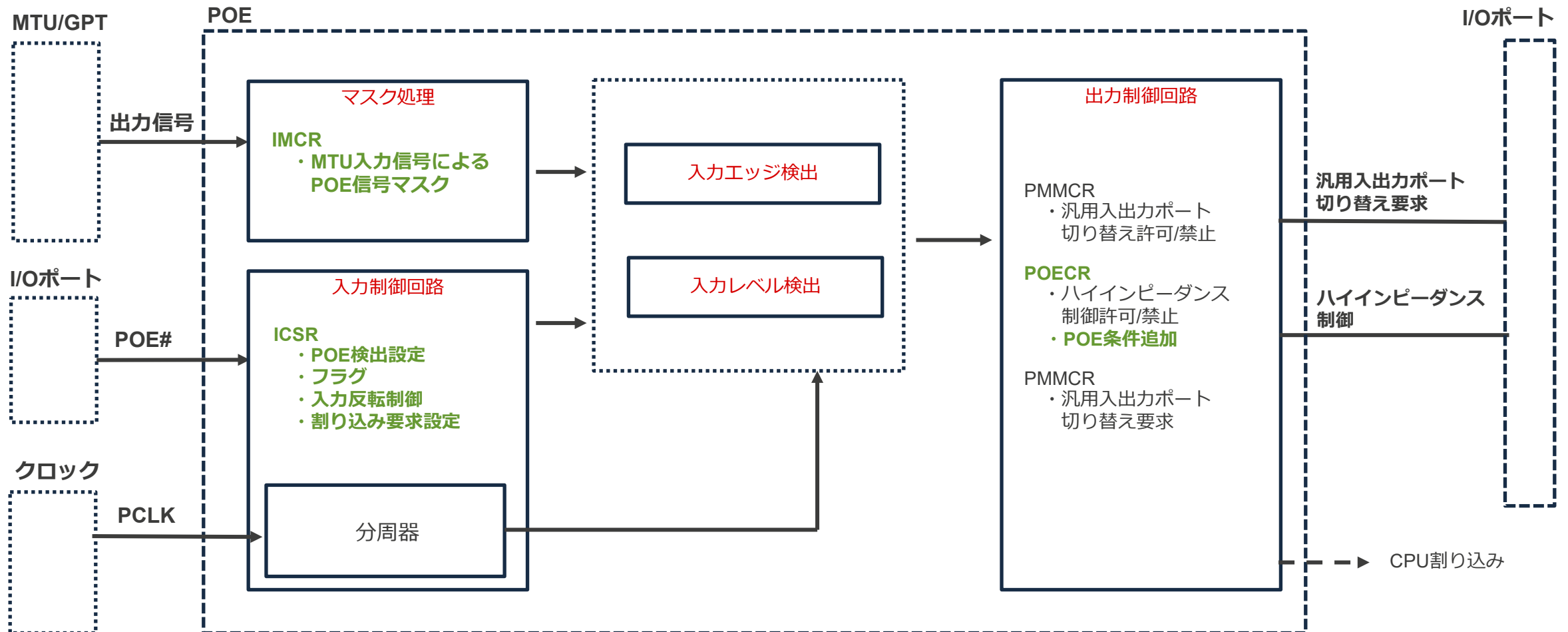
相補PWM出力端子の出力レベル比較を停止条件とする場合

相補PWM出力端子の出力レベル比較を停止条件とする場合の制御ブロックと設定が必要なレジスタを下記に示します。



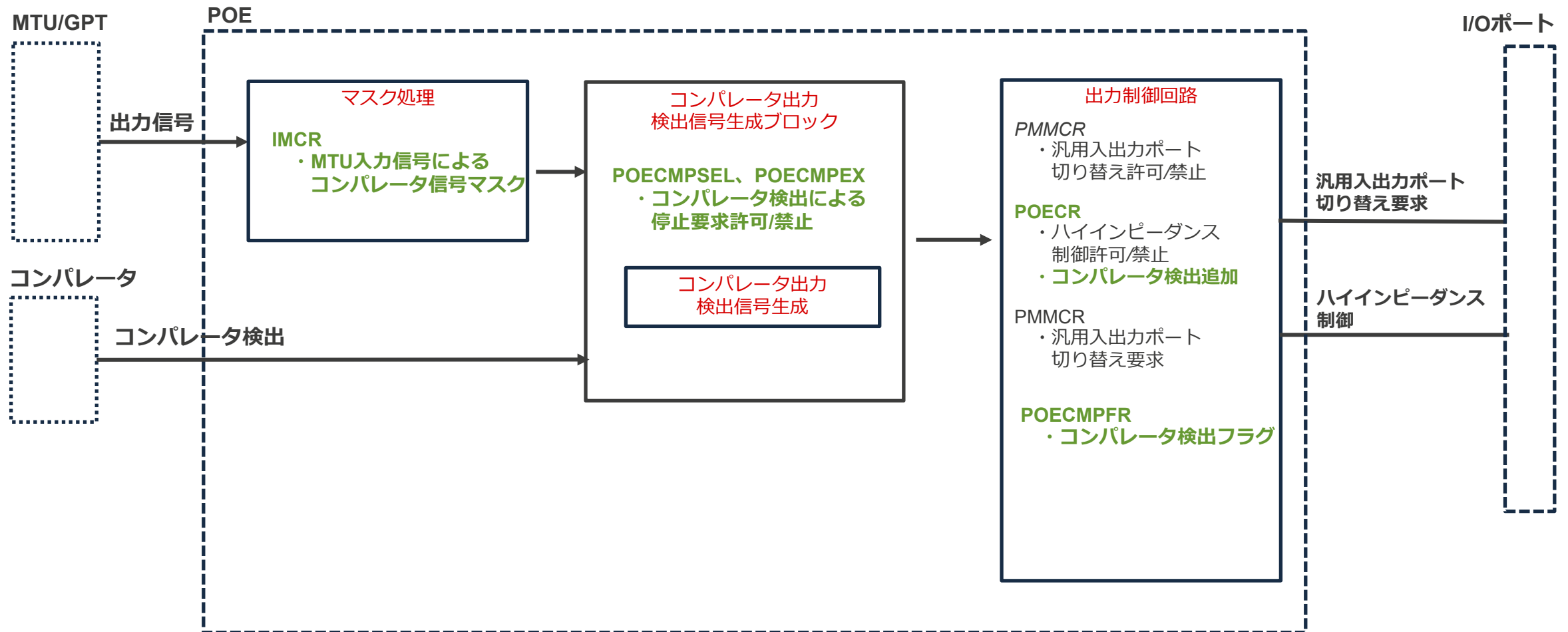
POE#端子入力を停止条件とする場合

POE#端子入力を停止条件とする場合の制御ブロックと設定が必要なレジスタを下記に示します。



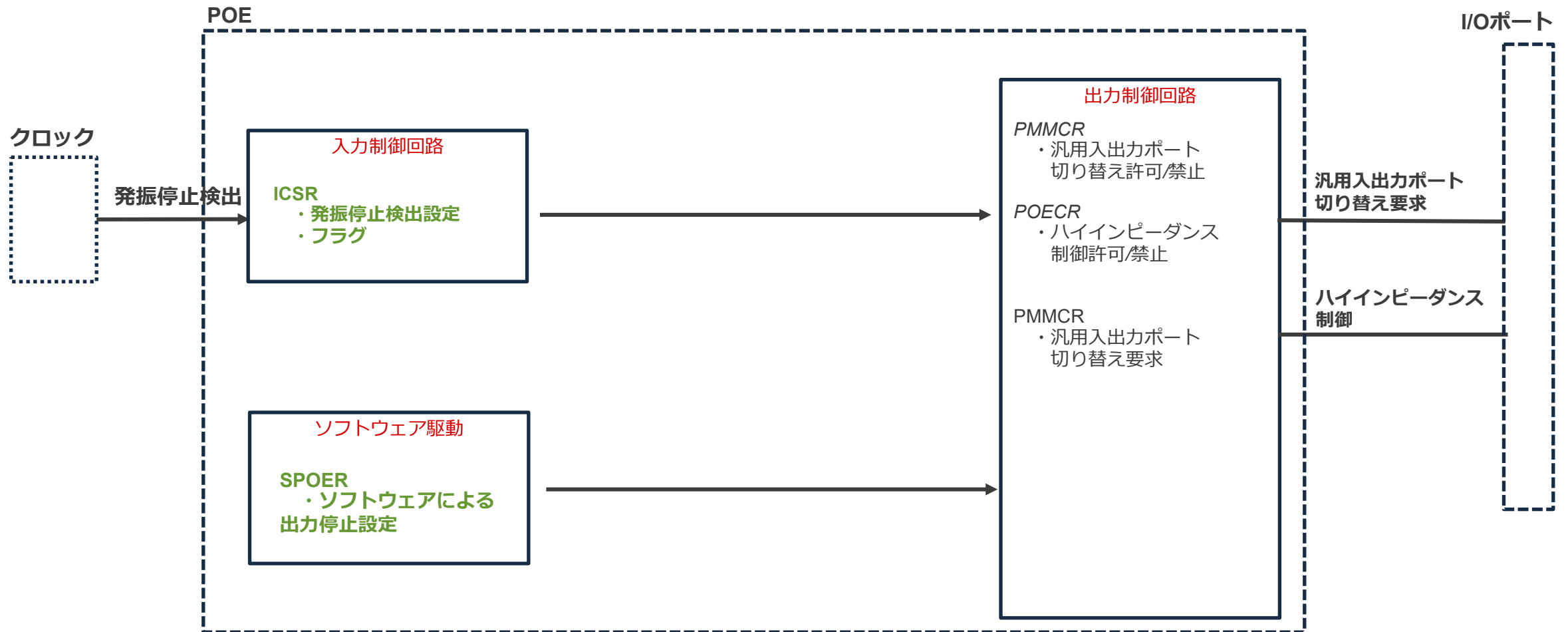
コンパレータ出力信号を停止条件とする場合

コンパレータ出力信号を停止条件とする場合の制御ブロックと設定が必要なレジスタを下記に示します。



発振停止検出信号、ソフトウェアによる制御の場合

発振停止検出信号またはソフトウェアによる停止条件とする場合の制御ブロックと設定が必要なレジスタを下記に示します。



POE出力の解除条件

■ 入力レベル検出で出力が停止した端子は以下のいずれかで解除されます

- ・リセットで初期状態に戻す
- ・ICSRn.POExF フラグをクリアする

*ICSRn.POExM[3:0] ビットでLow サンプリングに設定している場合は、POEn# 端子からHigh を入力してHigh を検出した後でないと、フラグに対して“0” を書いても無効となりフラグは“0” になりません。

■ 出力短絡検出で出力が停止した端子は以下のいずれかで解除されます

- ・リセットで初期状態に戻す
- ・OCSRn.OSFn フラグを“0” にする

* 端子から非アクティブレベルを出力するようにした後でないと、フラグに対して“0” を書いても無効となりフラグは“0” になりません。非アクティブレベル出力は、MTU の場合はカウント動作停止後に初期出力状態にすることで、GPTW の場合は「動作中の異常などによる端子の初期化」の手順で行うことができます。

■ コンパレータ出力検出で出力が停止した端子は以下のいずれかで解除されます

- ・リセットで初期状態に戻す
- ・POECMPFR.CjFLAG フラグ(j = 0 ~ 5) を“0” にする

* POECMPFR.CjFLAG フラグを“0” にする場合は、コンパレータ出力検出を行ったアナログ入力信号が適正値に戻ったことをA/D 変換実施等で確認した後に実施してください。アナログ入力信号が適正値に戻ったことを確認しないで当該フラグをクリアしたときで、かつコンパレータが正転出力の場合にアナログ入力信号が基準電圧よりも高い、または、コンパレータが反転出力の場合にアナログ入力信号が基準電圧よりも低いままだった場合、前述のPOECMPFR.CjFLAG フラグは再び“1” にはなりませんのでご注意ください。

■ 発振停止検出で出力が停止した端子は以下のいずれかで解除されます

- ・リセットで初期状態に戻す
- ・SYSTEM.OSTDSR.OSTDF フラグを“0” にしてICSR6.OSTSTF フラグを“0” にする

注意事項

- 製品によっては、リセット後からMTU3,4,6,7端子のハイインピーダンス化や一部POE端子による出力条件が有効になっているものがあります。また、MTU3,4,6,7端子を使用しない場合(該当端子を他モジュールとして使用する場合)も、ハイインピーダンス化が有効になる製品もあります。これを問題とする場合、リセット後に該当のPOE_CR2レジスタやMnSERレジスタをクリアする必要があります。詳細はハードウェアマニュアルをご参照ください。

POEを使用したアプリケーションノート一覧

POEを使用したアプリケーションノートを準備しています。より詳細な使用方法は下記をご参照ください

- RX24Uグループ POE3AとMTU3dによるPWM出力停止と復帰方法 [R01AN4140](#)
- RX63Tグループ コンパレータ検出によるPOEのPWM出力遮断方法について [R01AN1404](#)

ウォッチドッグタイマ/ 独立ウォッチドッグタイマ (WDT/IWDT)

WDTとIWDTの機能比較

WDT

IWDT

WDTとIWDTの機能差分を以下に示します。

青文字箇所：機能差分









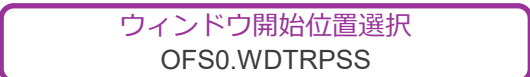




| 項目 | WDT | IWDT |
|------------------------|--|--|
| カウントソース | 周辺モジュールクロック | IWDT専用クロック |
| クロック分周比 | 4/64/128/512/2048/8192 | 1/16/32/64/128/256 |
| カウント開始条件 | <ul style="list-style-type: none">・オートスタートモード：リセット解除後、自動的にカウント開始・レジスタスタートモード：リフレッシュ動作により、カウント開始 | <ul style="list-style-type: none">・オートスタートモード：リセット解除後、自動的にカウント開始・レジスタスタートモード：リフレッシュ動作により、カウント開始 |
| カウント停止条件 | <ul style="list-style-type: none">・リセット・低消費電力状態・アンダフロー、リフレッシュエラー発生時 (レジスタスタートモード時のみ) | <ul style="list-style-type: none">・リセット・低消費電力状態(レジスタ設定による)・アンダフロー、リフレッシュエラー発生時 (レジスタスタートモード時のみ) |
| ウィンドウ機能 | あり | あり |
| リセット出力要因 | <ul style="list-style-type: none">・ダウンカウンタがアンダフローしたとき・リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー) | <ul style="list-style-type: none">・ダウンカウンタがアンダフローしたとき・リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー) |
| ノンマスカブル割り込み/ 割り込み要因 | <ul style="list-style-type: none">・ダウンカウンタがアンダフローしたとき・リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー) | <ul style="list-style-type: none">・ダウンカウンタがアンダフローしたとき・リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー) |
| カウンタ値の読み出し | 可能 | 可能 |
| イベントリンク機能 | なし | あり |
| 出力信号(内部信号) | <ul style="list-style-type: none">・リセット出力・割り込み要求出力 | <ul style="list-style-type: none">・リセット出力・割り込み要求出力・スリープモードカウント停止制御出力 |
| 低消費電力モード時 | 停止 | 動作/停止 (選択可能) |

WDT設定一覧

WDT

ウォッチドッグタイマの動作モードはオートスタートモードとレジスタスタートモードがあります。
各モードを動作させるためにはオプション設定メモリ(OFS)またはWDTのレジスタを設定する必要があります。
各動作モードで設定が必要なレジスタを以下に示します。

 : OFSの設定
 : WDTの設定


| | オートスタートモード | レジスタスタートモード |
|--------------------|---|---|
| 開始モード設定 |  オートスタートモード有効 OFS0.WDTSTRT |  レジスタスタートモード有効 OFS0.WDTSTRT |
| タイマ設定 |  タイムアウト期間選択 OFS0.WDTPRS |  タイムアウト期間選択 WDTCR.TOPS |
| |  クロック分周比選択 OFS0.WDTCKS |  クロック分周比選択 WDTCR.CKS |
| ウィンドウモード設定 |  ウィンドウ終了位置選択 OFS0.WDTRPES |  ウィンドウ終了位置選択 WDTCR.RPES |
| |  ウィンドウ開始位置選択 OFS0.WDTRPSS |  ウィンドウ開始位置選択 WDTCR.RPSS |
| 暴走検知時の 割り込み出力設定 |  リセット割り込み要求選択 OFS0.WDTRSTIRQS |  リセット割り込み要求選択 WDTCCR.RSTIRQS |
| カウントスタート | リセット解除後に自動スタート |  リフレッシュ動作 WDT.WDTRR "00h"を書き込み、"FFh"を書き込む |

IWDT設定一覧

IWDT

ウォッチドッグタイマの動作モードはオートスタートモードとレジスタスタートモードがあります。
各モードを動作させるためにはオプション設定メモリ(OFS)またはWDTのレジスタを設定する必要があります。
各動作モードで設定が必要なレジスタを以下に示します。

 : OFSの設定

 : IWDTの設定

オートスタートモード

レジスタスタートモード

開始モード設定

オートスタートモード有効
OFS0.IWDTSTRT

レジスタスタートモード有効
OFS0.IWDTSTRT

タイマ設定

タイムアウト期間選択
OFS0.IWDTTOPS[1:0]

タイムアウト期間選択
IWDTCR.TOPS[1:0]

クロック分周比選択
OFS0.IWDTCKS[3:0]

クロック分周比選択
IWDTCR.CKS[3:0]

ウィンドウモード設定

ウィンドウ終了位置選択
OFS0.IWDRPES[1:0]

ウィンドウ終了位置選択
IWDTCR.RPES[1:0]

ウィンドウ開始位置選択
OFS0.IWDRPSS[1:0]

ウィンドウ開始位置選択
IWDTCR.RPSS[1:0]

暴走検知時の
割り込み出力設定

リセット割り込み要求選択
OFS0.IWDRSTIRQS

リセット割り込み要求選択
IWDRCCR.RSTIRQS

スリープモード時の
カウント停止設定

スリープモードカウント停止制御選択
OFS0.IWDTSLCSTP

スリープモードカウント停止制御選択
IWDTCSSTPR.SLCSTP

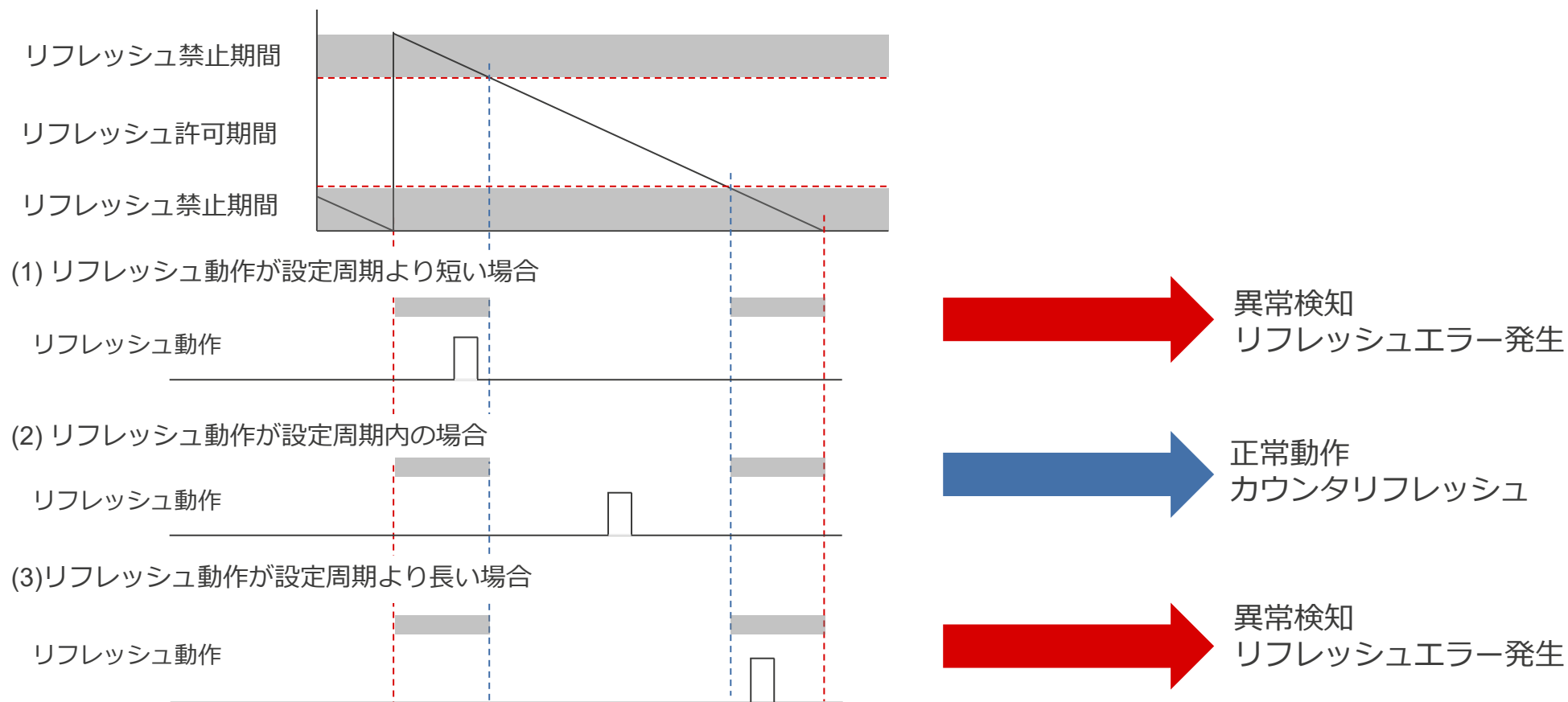
カウントスタート

リセット解除後に自動スタート

リフレッシュ動作
IWDT.IWDTRR
"00h"を書き込み、"FFh"を書き込む

機能説明：ウィンドウモード

ウィンドウモードは、リフレッシュ動作の許可期間と禁止期間を設定します。
禁止期間中にリフレッシュ動作が行われると、リフレッシュエラーが発生し、システムが暴走していると判断します。
CPUの暴走に加え、処理周期のズレも検知できるため、周期性や信頼性の要求が高い用途に適した機能です。



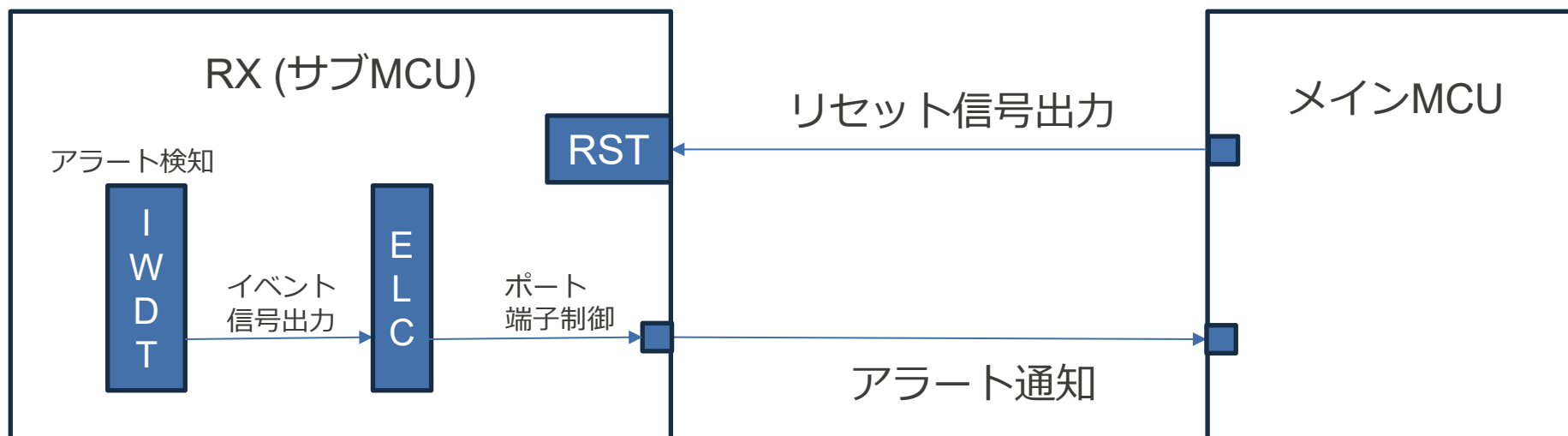
応用例：

イベントリンクコントローラ(ELC)を使用して外部のメインMCUへエラー通知を出力

IWDT

IWDTでは、リフレッシュエラーやアンダーフローが発生した際にELCへの信号出力が可能で、CPUを介さずにELCを使用してI/Oポートから外部信号を出力できます。

下図はIWDTでアラート検知をし、外部のメインMCUにアラート通知を送り、メインMCUからハードウェアリセットをかける方法です。メインMCUは、サブMCUの状態の確認やアラート発生回数の把握が可能となります。



※ELCを使用する場合、ノンマスクブル割り込み要求または割り込み要求出力を許可（IWDTRCR.RSTIRQS = 0）する必要があります。

注意事項

WDT

IWDT

- WDT, IWDTを動作させるとカウント停止条件以外での停止はできません。停止条件は以下の通りです。
 - リセット
 - 低消費電力状態
 - アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ)
- エミュレータでデバッグする場合、ブレーク中はWDT、IWDTのカウントが停止します。停止したカウントはプログラム実行時に再開します。

改訂履歴

| Revision | Date | Page | Contents |
|----------|---------|------|----------|
| 1.00 | 2024/12 | - | 初版発行 |

