

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

R0P7780TH001TRK

概説書

SH7780 T-Engine ボード

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりますは、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気づきの点等がございましたら弊社営業窓口までご照会ください。

安全事項

本取扱説明書および製品への表示では、製品を正しくお使いいただき、あなたや他の人々への危害や財産への損害を未然に防止するために、いろいろな絵表示をしています。

安全事項では、その絵表示と意味を示し、本製品を安全に正しくご使用されるための注意事項を説明します。ここに記載している内容をよく理解してからお使いください。



これは、安全警告記号です。潜在的に、人に危害を与える危険に対し注意を喚起するために用います。起こり得る危害又は死を回避するためにこの記号の後に続くすべての安全メッセージに従ってください。



危険は、回避しないと、死亡または重傷を招く差し迫った危険な状況を示します。ただし、本製品では該当するものではありません。



警告は、回避しないと、死亡または重傷を招く可能性がある潜在的に危険な状況を示します。



注意は、回避しないと、軽傷または中程度の傷害を招く可能性がある潜在的に危険な状況を示します。



安全警告記号の付かない注意は、回避しないと財物傷害を引き起こすことがある潜在的に危険な状況を示します。



例外的な条件や注意を操作手順や説明記述の中で、ユーザに伝達する場合に使用しています。

上の5表示に加えて、適宜以下の表示を同時に示します。

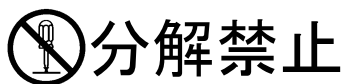
△表示は、警告・注意を示します。

例：



⊘表示は、禁止を示します。

例：



●表示は、強制・指示する内容を示します。

例：



警告

電源に関して：



AC電源ケーブルがコンセントの形状に合わない場合、AC電源ケーブルを改造したり、無理に入れるなどの行為は絶対に行なわないでください。感電事故または火災の原因となります。

濡れた手でAC電源ケーブルのプラグに触れないでください。感電の原因となります。

本製品と同じコンセントに他の装置を接続する場合は、電源電圧および電源電流が過負荷にならないようにしてください。



AC電源ケーブルの接地端子は、必ずしっかりした接地接続を行なってください。



使用中に異臭・異音がしたり、煙が出る場合は、直ちに電源を切りAC電源ケーブルをコンセントから抜いてください。

また、感電事故、または火災の原因になりますので、そのまま使用しないで、株式会社ルネサステクノロジ、株式会社ルネサスソリューションズまたは特約店までご連絡ください。

本製品の設置や他の装置との接続時には、AC電源ケーブルを抜いて怪我や故障を防いでください。

本製品の取り扱いに関して：



本製品を分解または改造しないでください。分解または改造された場合、感電などにより傷害を負う可能性があります。また分解または改造による故障については、修理を受け付けることができません。

通風口から水・金属片・可燃物などの異物を入れないでください。

設置に関して：



湿度が高いところおよび水などで濡れるところには設置しないでください。水などが内部にこぼれた場合、修理不能な故障の原因となります。

使用環境に関して：



本製品の使用における周辺温度の上限(最高定格周辺温度)は35℃です。この最高定格周囲温度を越えないように注意してください。

⚠ 注意

電源の接続に関して：



製品付属の電源ケーブル以外は使用しないでください。

電源の極性に注意してください。極性を間違えて接続した場合、内部回路を破壊する恐れがあります。

本製品の電源仕様を超える電圧を印可しないでください。異常発熱によるやけどや、内部回路破損の原因となります。

本製品の取り扱いに関して：



本製品は慎重に扱い、落下・倒れなどによる強い衝撃を与えないでください。

製品本体部コネクタの端子およびユーザシステム接続部コネクタの端子は、直接手で触らないでください。静電気により内部回路を破壊する恐れがあります。

ユーザシステム接続用ケーブルで本製品を引っ張らないでください。また過度な曲げ方をしないでください。ケーブルが断線する恐れがあります。

異常動作に関して：



外来ノイズなどの妨害が原因で本製品の動作が異常になった場合、次の手順で処置してください。

- ①本製品本体にあるシステムリセットスイッチを押してください。
- ②上記①の処置を実施しても正常に復帰しない場合は、本製品の電源を切り、再度電源を投入してください。

【MEMO】

はじめに

株式会社ルネサス テクノロジ製 T-Engine 開発キット（以下、T-Engine ボードと略します）は、プログラムの開発、評価段階に使用する開発支援装置です。本概説書は、ハードウェアの仕様とセットアップ方法を中心に説明するものです。

本製品の梱包内容は、本資料の「1.1 梱包内容(13 ページ)」に記載していますので確認してください。なお、本製品について、製品の内容および本書についてのお問い合わせ先は、技術サポート窓口へどうぞ。

株式会社ルネサステクノロジ

技術サポート窓口 E-Mail : csc@renesas.com

【MEMO】

- 目次 -

第1章 製品概要	13
1.1 梱包内容	13
1.2 システム構成	14
1.2.1 システム構成	14
1.2.2 T-Engineボード各部の名称と機能	15
1.3 仕様一覧	19
1.4 使用環境条件	20
第2章 セットアップ	21
2.1 ホストシステムとの接続	21
2.2 ACアダプタの接続	23
2.3 T-Engineボードの電源オン/オフ	24
2.4 デバッグボードの使用方法	24
2.4.1 デバッグボードの機能	24
2.4.2 デバッグボードの接続	24
2.4.3 デバッグボードのジャンパスイッチ	26
2.4.4 デバッグボードの8bit LED	27
2.4.5 H-UDIデバッグの接続	27
第3章 スイッチの説明	29
3.1 CPUボードのスイッチ	29
3.2 LCDボードのスイッチ	32
3.2.1 アプリケーションスイッチ	32
3.2.2 LCD設定用スイッチ	32
3.3 デバッグボードのスイッチ	33
3.3.1 LAN_ROM設定スイッチ(SW1)	33
第4章 メモリマップ	34
4.1 T-Engineボード単体時のメモリマップ	34
4.2 デバッグボード接続時のメモリマップ	35
第5章 機能ブロック	36
5.1 PCMCIA	36
5.1.1 ブロック説明	36
5.1.2 コネクタピン配置	37
5.1.3 レジスタマップ	39
5.2 USBホスト	41
5.2.1 ブロック説明	41
5.2.2 コネクタピン配置	41
5.2.3 レジスタマップ	42
5.3 USBファンクション	43
5.3.1 ブロック説明	43
5.3.2 コネクタピン配置	44
5.3.3 レジスタマップ	44
5.4 UART	45
5.4.1 ブロック説明	45
5.4.2 コネクタピン配置	46
5.4.3 レジスタマップ	46
5.5 LCD	48
5.5.1 ブロック説明	48
5.5.2 コネクタピン配置	50
5.6 音源	51
5.6.1 ブロック説明	51
5.6.2 コネクタピン配置	52
5.6.3 レジスタマップ	53
5.7 eTRONインタフェース	54
5.7.1 ブロック説明	54
5.7.2 コネクタピン配置	55
5.7.3 レジスタマップ	56

5.8 Ethernetコントローラ	63
5.8.1 ブロック説明	63
5.8.2 コネクタピン配置	64
5.8.3 コネクタピン配置	64
5.9 IrDA	65
5.9.1 ブロック説明	65
第6章 電源コントローラ	66
6.1 電源コントローラの機能	66
6.2 SH7780と電源コントローラのシリアル通信	67
6.2.1 シリアルフォーマット	67
6.2.2 電源コントローラのレジスタリード手順	67
6.2.3 リードコマンド	68
6.2.4 リード時の正常時レスポンス	68
6.2.5 リード時の異常時レスポンス	69
6.2.6 電源コントローラのレジスタライト手順	69
6.2.7 ライトコマンド	70
6.2.8 ライト時の正常時レスポンス	70
6.2.9 ライト時の異常時レスポンス	71
6.3 RTC (リアルタイムクロック) 機能	72
6.3.1 RTCコントロールレジスタ (RTCCR)	73
6.3.2 RTCステータスレジスタ (RTCSR)	74
6.3.3 秒カウンタ (SECCNT)	75
6.3.4 分カウンタ (MINCNT)	75
6.3.5 時カウンタ (HRCNT)	75
6.3.6 曜日カウンタ (WKCNT)	75
6.3.7 日カウンタ (DAYCNT)	76
6.3.8 月カウンタ (MONCNT)	76
6.3.9 年カウンタ (YRCNT)	76
6.3.10 アラームレジスタについて	76
6.3.11 秒アラームレジスタ (SECAR)	77
6.3.12 分アラームレジスタ (MINAR)	77
6.3.13 時アラームレジスタ (HRAR)	77
6.3.14 曜日アラームレジスタ (WKAR)	77
6.3.15 日アラームレジスタ (DAYAR)	78
6.3.16 月アラームレジスタ (MONAR)	78
6.3.17 RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)	78
6.4 タッチパネル機能	79
6.4.1 タッチパネルコントロールレジスタ (TPLCR)	80
6.4.2 タッチパネルステータスレジスタ (TPLSR)	81
6.4.3 タッチパネルサンプリングコントロールレジスタ (TPLSCR)	81
6.4.4 X位置A/Dレジスタ (XPAR)	82
6.4.5 Y位置A/Dレジスタ (YPAR)	82
6.4.6 X位置ドットレジスタ (XPDR)	82
6.4.7 Y位置ドットレジスタ (YPDR)	83
6.4.8 XA位置ドットレジスタ (XAPDR)	83
6.4.9 YA位置ドットレジスタ (YAPDR)	83
6.4.10 XB位置ドットレジスタ (XBPDR)	84
6.4.11 YB位置ドットレジスタ (YBPDR)	84
6.4.12 XC位置ドットレジスタ (XCPDR)	84
6.4.13 YC位置ドットレジスタ (YCPDR)	85
6.4.14 XA位置A/Dレジスタ (XAPAR)	85
6.4.15 YA位置A/Dレジスタ (YAPAR)	85
6.4.16 XB位置A/Dレジスタ (XBPAR)	86
6.4.17 YB位置A/Dレジスタ (YBPAR)	86
6.4.18 XC位置A/Dレジスタ (XCPAR)	86
6.4.19 YC位置A/Dレジスタ (YCPAR)	87

6.4.20	DXドットレジスタ (DXDR)	87
6.4.21	DYドットレジスタ (DYDR)	87
6.4.22	X位置 ドット算出A/D値 (XPARDOT)	88
6.4.23	X位置 ドット算出A/D値1 (XPARDOT1)	88
6.4.24	X位置 ドット算出A/D値2 (XPARDOT2)	88
6.4.25	X位置 ドット算出A/D値3 (XPARDOT3)	88
6.4.26	X位置 ドット算出A/D値4 (XPARDOT4)	89
6.4.27	Y位置 ドット算出A/D値 (YPARDOT)	89
6.4.28	Y位置 ドット算出A/D値1 (YPARDOT1)	89
6.4.29	Y位置 ドット算出A/D値2 (YPARDOT2)	89
6.4.30	Y位置 ドット算出A/D値3 (YPARDOT3)	90
6.4.31	Y位置 ドット算出A/D値4 (YPARDOT4)	90
6.4.32	RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)	90
6.4.33	タッチパネルキャリブレーション方法 (2点式)	91
6.5	キースイッチ制御	93
6.5.1	CPUボードのスイッチ制御	94
6.5.2	LCDボードのスイッチ制御 (アプリケーションスイッチ)	94
6.5.3	キースイッチレジスタ一覧	94
6.5.4	キーコントロールレジスタ (KEYCR)	95
6.5.5	キーオートリピートタイムレジスタ (KATIMER)	96
6.5.6	キービットパターンレジスタ (KBITPR)	96
6.5.7	キー入カステータスレジスタ (KEYSR)	97
6.5.8	RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)	98
6.6	電源制御	99
6.6.1	システムパワーコントロールレジスタ 1 (SPOWCR1)	99
6.6.2	システムパワーコントロールレジスタ2 (SPOWCR2)	99
6.6.3	RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)	100
6.7	LCDフロントライト制御	100
6.7.1	LCDフロントライトレジスタ (LCDR)	100
6.8	リセット制御	101
6.8.1	リセットコントロールレジスタ (RETCR)	101
6.9	赤外線リモコン制御	102
6.9.1	赤外線リモコンコントロールレジスタ (IRRCR)	103
6.9.2	赤外線リモコンステータスレジスタ (IRRSR)	104
6.9.3	赤外線リモコン信号の受信データ数レジスタ (IRRRDNR)	104
6.9.4	赤外線リモコン信号の送信データ数レジスタ (IRRSRDN)	104
6.9.5	赤外線リモコン信号の受信FIFOデータレジスタ (IRRRFDR)	105
6.9.6	赤外線リモコン信号の送信FIFOデータレジスタ (IRRSFDR)	105
6.9.7	RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)	105
6.9.8	赤外線リモコンデータ構造	106
6.10	シリアルEEPROM制御	107
6.10.1	EEPROMコントロールレジスタ (EEPCR)	107
6.10.2	EEPROMデータレジスタ (EEPDR)	107
6.10.3	シリアルEEPROM操作手順	108
6.11	電子ボリューム制御	109
6.11.1	右スピーカ用の電子ボリュームデータレジスタ (EVRDR)	109
6.11.2	左スピーカ用の電子ボリュームデータレジスタ (EVLDR)	109
6.12	LED制御	110
6.12.1	LEDレジスタ (LEDR)	110
6.13	電源コントローラのレジスタ初期値	111
第7章	外部割り込み	115
7.1	SH7780外部割り込み	115

第8章	T-Engineボード拡張スロット.....	121
8.1	拡張スロット仕様.....	121
8.2	拡張スロット信号配置.....	122
8.3	拡張スロットのACタイミング.....	123
第9章	フラッシュメモリ書き換え.....	126
9.1	書き込み準備.....	126
9.2	T-Engineボード上のフラッシュメモリ.....	127
9.2.1	書き換え方法.....	127
9.3	電源コントローラ内蔵フラッシュメモリ.....	129
9.3.1	書き換え方法.....	129

第1章 製品概要

1.1 梱包内容

本製品は、以下の基板および部品によって構成されます。

表 1.1 梱包内容一覧

型名	説明	数量
T-Engine ボード	CPU ボード、LCD ボード、デバッグボード	各1
AC アダプタ	電源	1
シリアルケーブル	専用シリアルケーブル	1
CD-ROM	・ SH7780 T-Engineボード ユーザーズマニュアル(和文) ・ ソフトウェアおよび関連ドキュメント	2
ユーザ登録のご案内	和文・英文	1
T-Engine/SH7780 開発キット ソフトウェア使用条件	和文・英文	1

1.2 システム構成

1.2.1 システム構成

図 1.1 に、本製品をご使用になる場合のシステム構成図を示します。T-Engine ボードおよび付属品以外はご用意ください。

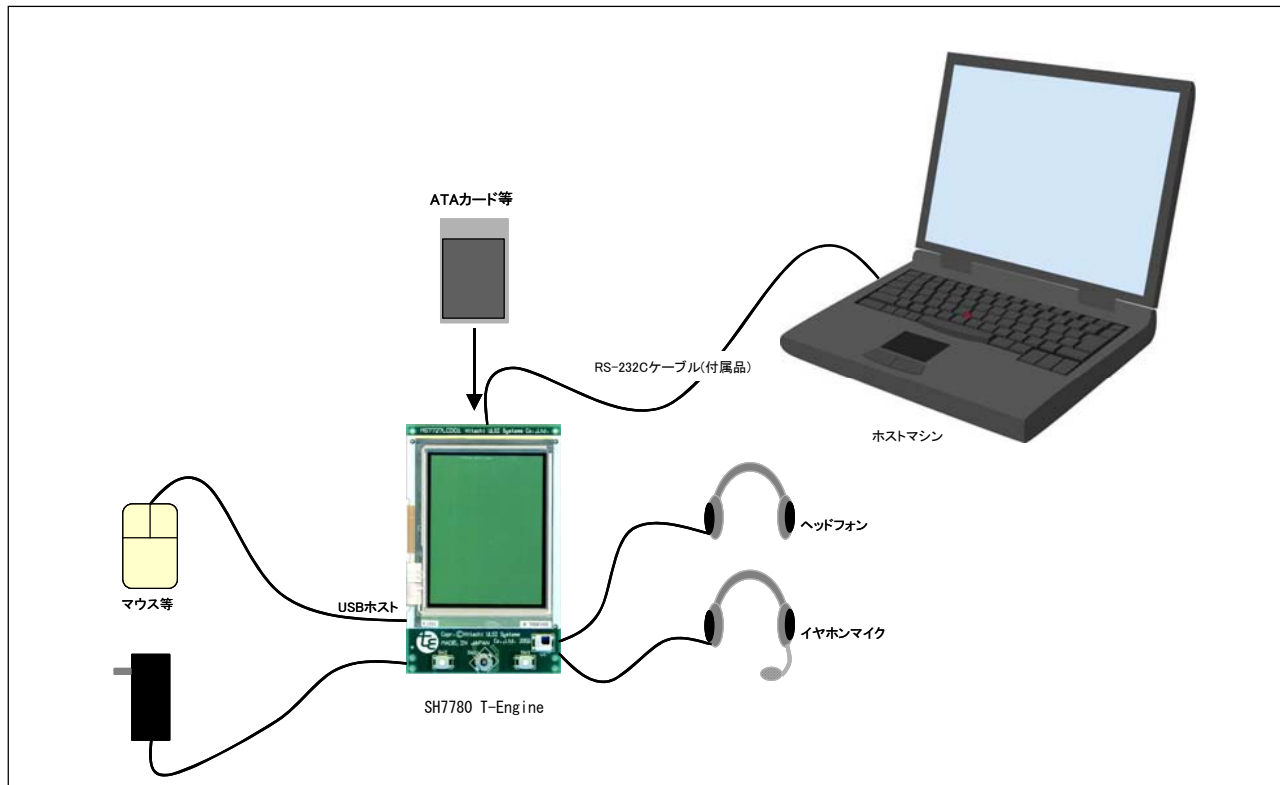


図 1.1 システム構成図

1.2.2 T-Engineボード各部の名称と機能

図 1.2 に、T-Engine ボードの外観を示します。また図 1.3-(A)～(C)にボード各部の名称を示します。

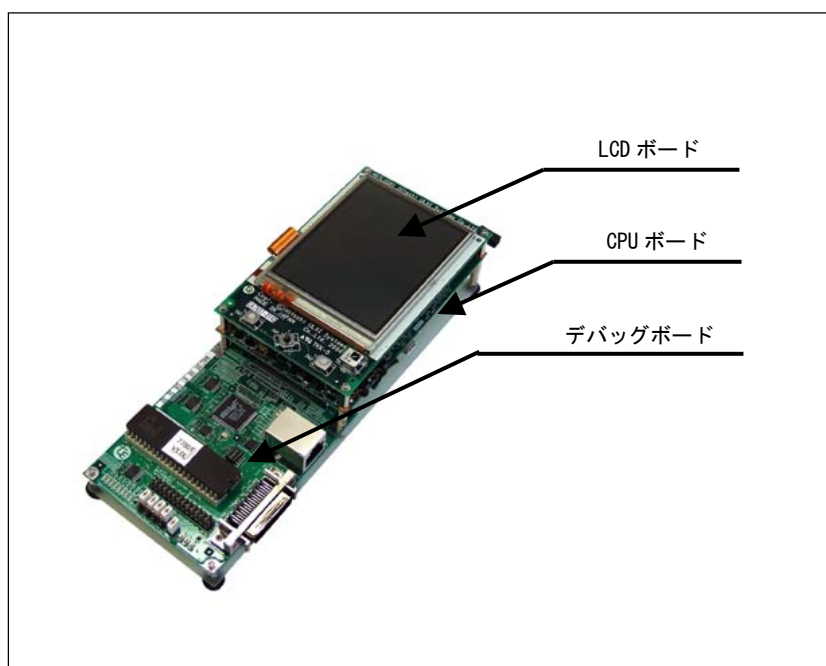


図 1.2 T-Engine ボードの外観

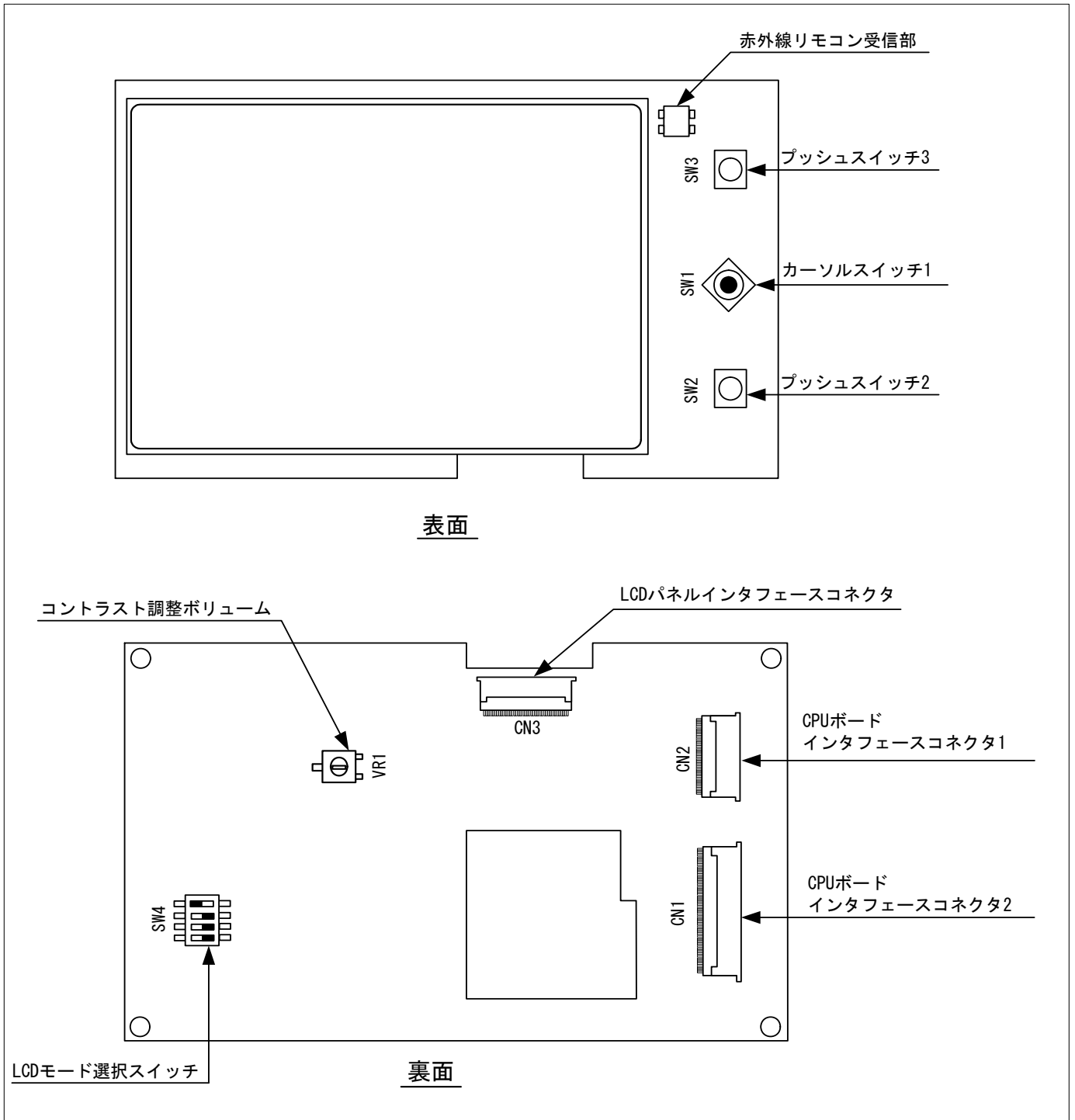


図 1. 3-(A) LCD ボード

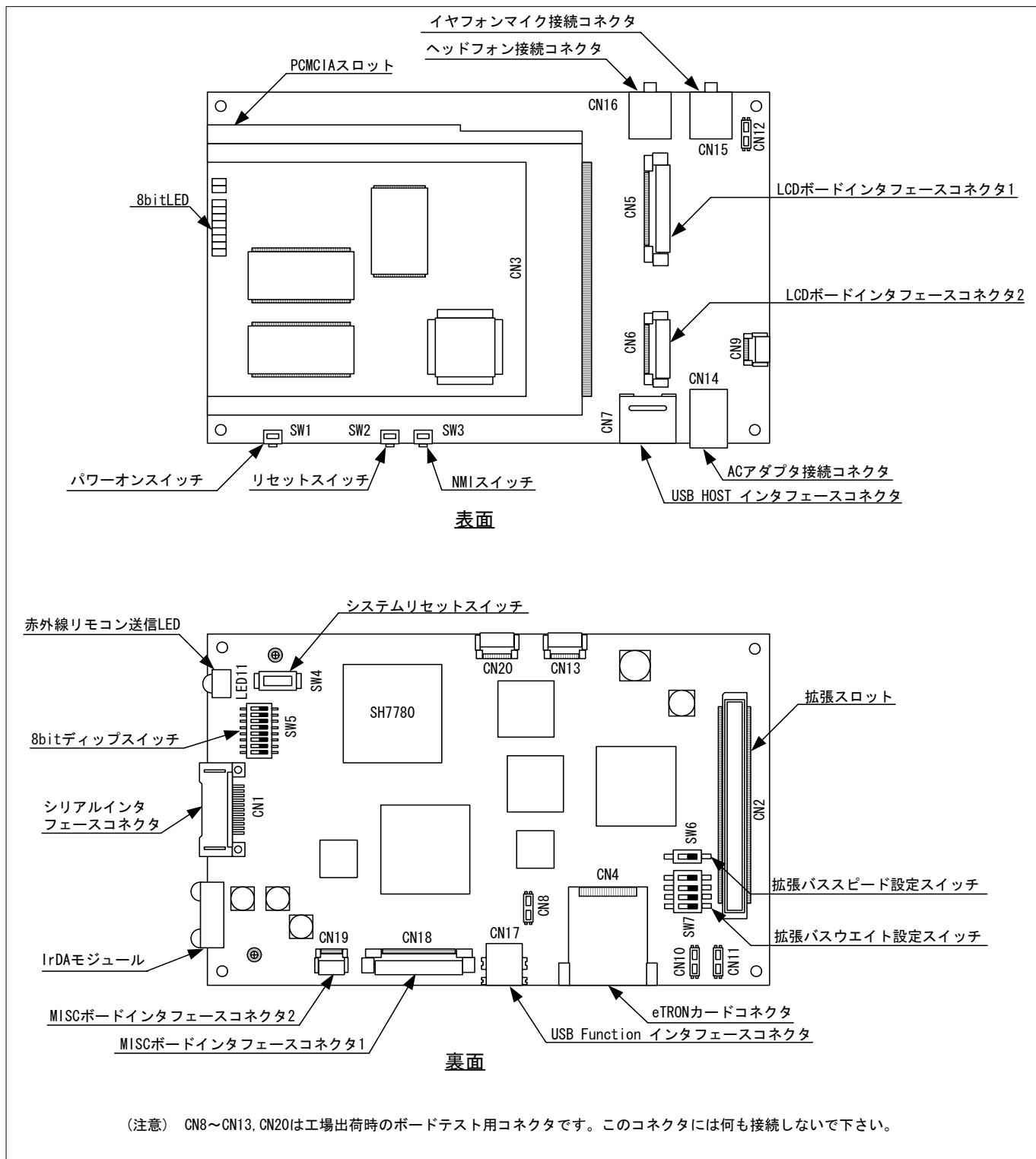


図 1.3-(B) CPU ボード

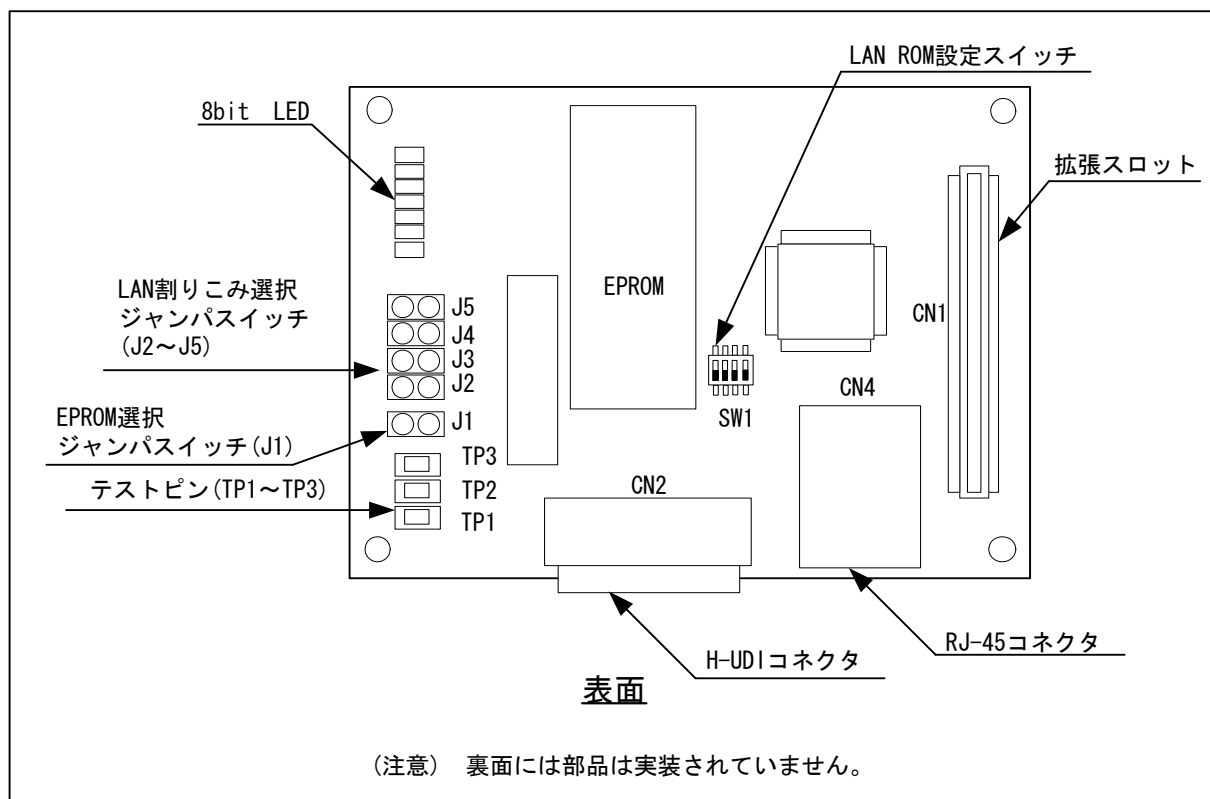


図 1. 3-(C) デバッグボード

1.3 仕様一覧

表 1.1 に、T-Engine ボードの機能仕様を示します。

表 1.2 T-Engine ボードの機能仕様

項目	仕様	備考
CPU	SH7780 (SH-4A) 型名 : R8A77800ANBGV (RENESAS) 入力クロック : 33MHz CPUクロック (lck) : 400MHz (×12) SHwyクロック (Sck) : 133MHz (×4) 周辺クロック (Pck) : 33MHz (×1) DDRクロック (DDRck) : 133MHz (×4) バスクロック (Bck) : 66MHz (×2) PCIクロック : 33MHz	クロックモード=12 MODE[7, 2, 1, 0]=1100
NOR-FLASH	容量 : 16MB 型名 : S29GL128N10TFI010 (SPANSION) ×1	LBSCに接続 ビット幅 : 16bit
DDR-SDRAM	容量 : 128MB 型名 : MT46V32M16P-6T (MICRON) ×2	DDR1Fに接続 ビット幅 : 32bit
PCMCIA I/F	1スロット コントローラ : PCI1510ZGU (TI)	PCICに接続 (以下、SHPCとする)
シリアル I/F	2ch コントローラ : XR16L25501M-F (EXAR)	chA : H8/3048F-ONE I/F chB : ホストPC通信用
モバイルマルチメディア コンパニオンチップ	型名 : SM501GX08LF01-AB (SiliconMotion) RAM : 8MB内蔵	PCICに接続 (以下、MMCCとする)
TFTカラー LCDモジュール	型名 : LS037V7DW01 (SHARP) 表示色 : 262, 144色 表示領域 : 240 (H) × 320 (V) pixels / 480 (H) × 640 (V) pixels コントローラ : MMCC内蔵ディスプレイコントローラ タッチパネルコントローラ : ADS7843E (TI)	タッチパネルつき
USB Host I/F	1ch コントローラ : uPD720101F1-EA8-A (NEC) USB Specification Rev2.0準拠	PCICに接続 コネクタ : TypeA
USB Function I/F	1ch コントローラ : MMCC内蔵USBコントローラ USB Specification Rev1.1準拠	コネクタ : Type miniB
音声 I/F	ステレオヘッドフォン出力 : 2ch (Lch/Rch) イヤホンマイク入出力 : 出力1ch (Rch) 入力1ch コントローラ : STAC9751T (SIGMATEL)	SH7780内蔵HACに接続 電源コントローラの制御により、 ボリューム調整可能
eTRON Card I/F	SIM電源コントローラ型名 : LTC1555LEGN-1.8#PBF (LTC)	LBSCに接続
LAN I/F	1ch コントローラ : LAN91C111-NU (SMSC)	LBSCに接続
IrDA I/F	1ch コントローラ : MMCC内蔵IrDAコントローラ IrDA Specification Rev1.1準拠 (SIR mode only)	
電源コントローラ	H8/3048F-ONE 型名 : HD64F3048BVTE25V (RENESAS) 動作周波数 : 7.3728MHz	SH7780とのI/FはシリアルI/Fの chAを使用。
RTC	1ch 型名 : RV5C348B-F (RICOH)	
シリアルEEPROM	容量 : 128B 型名 : BR93L46FJ-W (ROHM)	
赤外線リモコン I/F	送信 型名 : GL390 (SHARP) 受信 型名 : GP1US301XP (SHARP) 送受信キャリア38kHz	H8/3048経由

1.4 使用環境条件

表 1.3 に T-Engine ボードの使用環境条件を示します。また、表 1.4 にボードの各電源が外部に供給できる許容電流量を示します。

表 1.3 使用環境条件

項目	仕様
環境	動作条件 ・温度 10～35℃ ・湿度 30～85%RH(結露のなきこと) ・周囲ガス 腐食性ガスなきこと
動作電圧	DC 5.6V
消費電流	800mA
寸法	CPUボード : 120mm×75mm LCDボード : 120mm×75mm デバッグボード : 101mm×75mm

表 1.4 ボードの各電源が外部に供給できる許容電流量

供給できる電源	許容電流量	供給可能箇所
5V	250mA	・ PCMCIAカード電源 ・ USBバスパワー ・ 拡張スロット
3.3V	250mA	・ PCMCIAカード電源 ・ 拡張スロット

⚠注意

使用環境条件に関して：



- 表1.3の消費電流は、T-Engineボード（CPUボード、LCDボード、デバッグボード）単体動作時の最大消費電流です。
- 表1.4の各電源の許容電流量は、供給可能箇所の総和の電流量です。従って、5VをPCMCIAカードの電源として100mA使用する場合は、USBバスパワーおよび拡張スロットで使用できる電流量は150mA(250mA-100mA)となります。これは、3.3Vも同様です。
- PCMCIA カード等に T-Engine ボード内部の電源を供給する場合は、表 1.4 の各電源の許容電流量を越えないようにして下さい。最大電流量を超えて使用した場合、感電、発熱、火災の原因になります。

第2章 セットアップ

2.1 ホストシステムとの接続

ホストシステムとの通信を行うには、T-Engineボード上のシリアルインタフェースコネクタ (CN1) を付属品のRS-232Cインタフェースクロスケーブルで接続します。図2.1にホストシステムの接続方法を示します。

また、図2.2にシリアルインタフェースコネクタのピン配置を、表2.1にシリアルインタフェースコネクタの信号配置を示します。

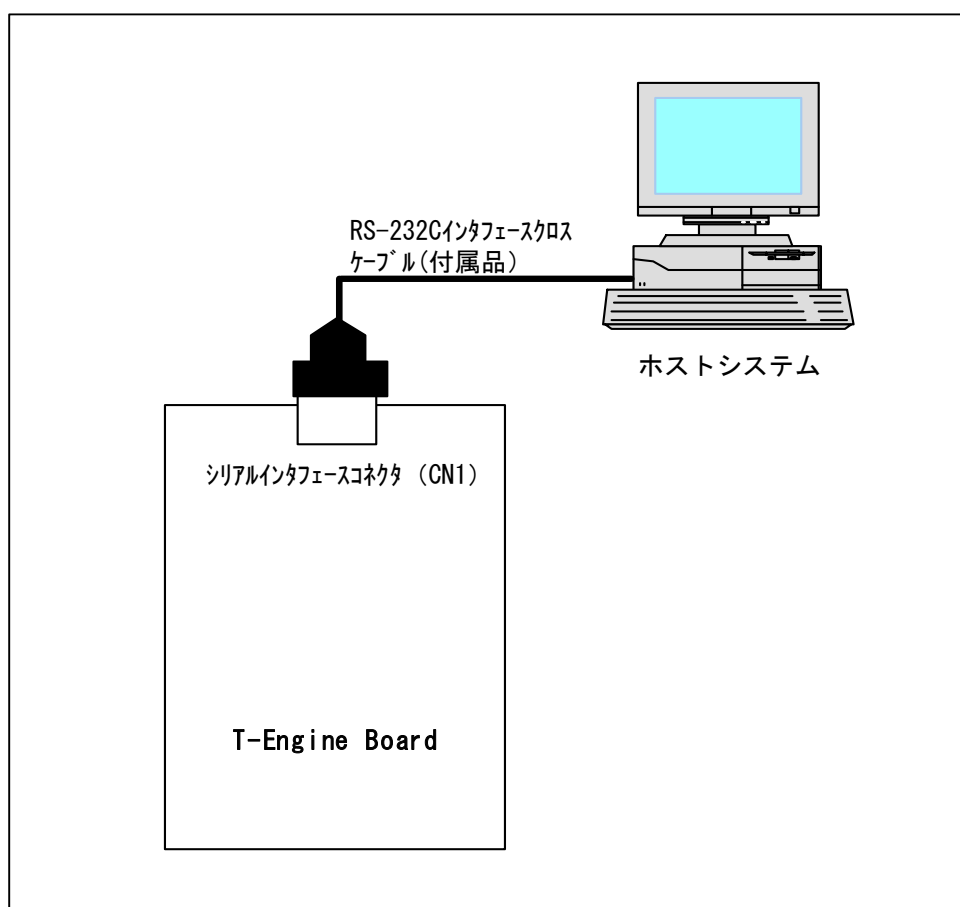


図 2.1 ホストシステムの接続方法

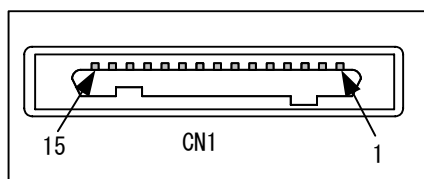


図 2.2 シリアルインタフェースコネクタピン配置

表 2.1 シリアルインタフェースコネクタ信号配置

ピンNo.	信号名	入出力	備考
1	GND	—	
2	TxD	0	TXB (UART)
3	RxD	1	RXB (UART)
4	GND	—	
5	RTS	0	RTSB (UART)
6	CTS	1	CTSB (UART)
7	GND	—	
8	Reserved	—	ISP TCK (*)
9	Reserved	—	GND (*)
10	Reserved	—	ISP TMS (*)
11	Reserved	—	ISP Plug (*)
12	Reserved	—	ISP BScan (*)
13	Reserved	—	ISP TDI (*)
14	Reserved	—	ISP TDO (*)
15	Reserved	—	Vcc(3.3V) (*)

* : この信号は、工場出荷時にボードのテストを行う信号です。何も接続しないで下さい。

⚠ 注意

RS-232Cインタフェースクロスケーブル取り外し時の注意事項



T-EngineボードからRS-232Cインタフェースクロスケーブルを取り外す場合は、図2.3に示すように、ロック解除箇所を左右より押して、ロックを完全に解除してから取り外してください。ロックが解除されていない状態で取り外しを行った場合、RS-232Cインタフェースクロスケーブルの故障またはT-Engineボードのシリアルインタフェースコネクタが破壊する場合があります。RS-232Cインタフェースクロスケーブルの取り外せない場合は、無理に取り外さずに弊社までご連絡ください。

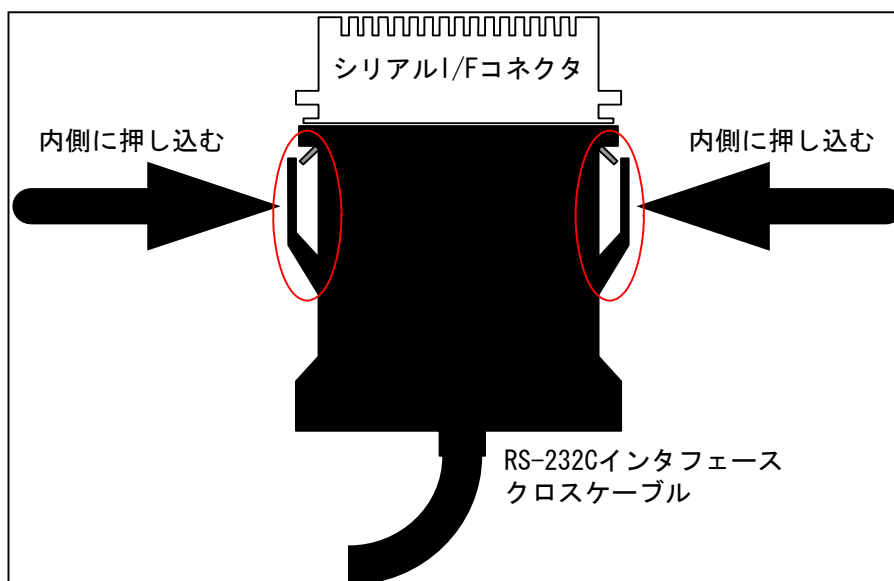


図 2.3 RS-232C インタフェースクロスケーブル ロック解除箇所

2.2 ACアダプタの接続

図 2.4 に AC アダプタの接続方法を示します。AC アダプタは、図 2.4 に示すようにプラグを T-Engine ボードの AC アダプタ接続コネクタに接続した後 (①)、コンセントに接続 (②) して下さい。

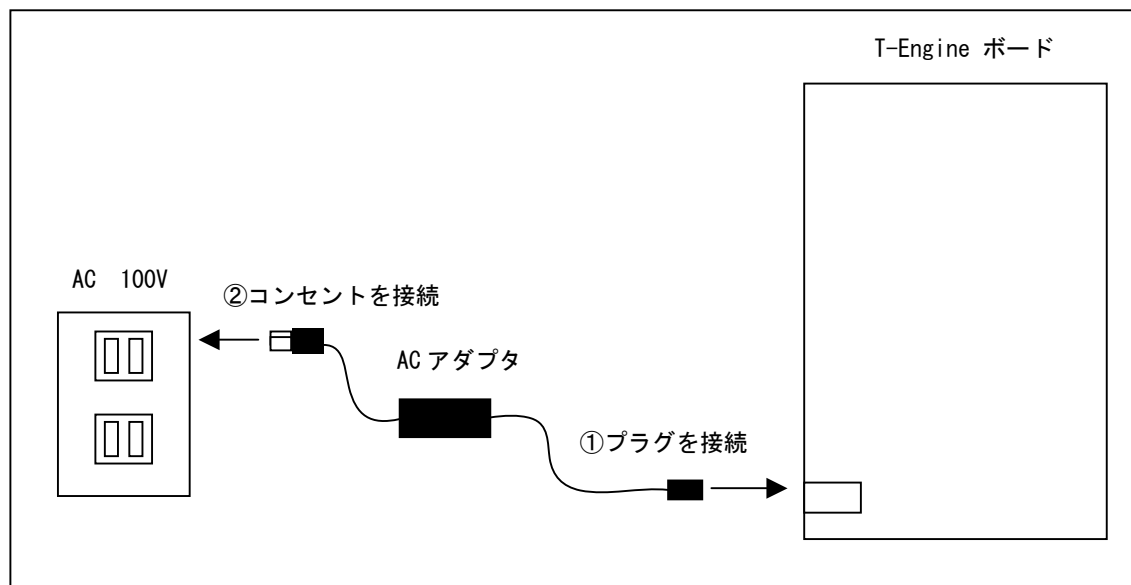


図 2.4 AC アダプタの接続方法

⚠ 注意

電源の接続に関して：



●ACアダプタのコードに重いものを載せたり、傷つけたり、破損したり、加工しないで下さい。漏電して、火災、感電の原因となります。

●濡れた手でACアダプタのプラグを抜き差ししないで下さい。感電の原因になります。また、プラグを抜くときは、必ずプラグを持って抜いて下さい。ACアダプタのコードを引っ張るとコードが傷つき、感電、火災の原因になります。

●ACアダプタをコンセントに接続する前にケーブル等を接続、極性、接続位置に間違いがないか再度確認して下さい。極性、接続位置が間違っていると、感電、火災、故障の原因になります。

2.3 T-Engineボードの電源オン/オフ

T-Engineボードの電源をオン/オフするには、CPUボード上のパワーオンスイッチ（SW1）を押して下さい。

このスイッチを0.5sec以上押すと電源オンになります。T-Engineボードの電源がオン状態で本スイッチを2sec以上押すと、電源をオフします。

2.4 デバッグボードの使用方法

2.4.1 デバッグボードの機能

デバッグボードをT-Engineボードに接続することにより下記の機能が実現できます。

- (1) デバッグボード上のEPROMに書き込んであるプログラムを実行することにより、T-Engineボード上のフラッシュメモリの書き換え、H8/3048F-ONEのファームウェアの書き換えが可能です。なお、書き換え方法については、「10. フラッシュメモリの書き換え」を参照して下さい。
- (2) SH7780からデバッグボード上の8bit LEDの消灯／点灯の制御が可能です。LEDの消灯/点灯を制御することによりソフトウェアの実行状態をモニタできます。
- (3) SH7780のH-UDI端子とAUD端子を使用するH-UDIインタフェース専用のオンチップデバッグングエミュレータの接続が可能です。

2.4.2 デバッグボードの接続

図2.5にデバッグボードの接続方法を示します。デバッグボードは、T-Engineボード上の拡張スロット（CN2）に接続して下さい。

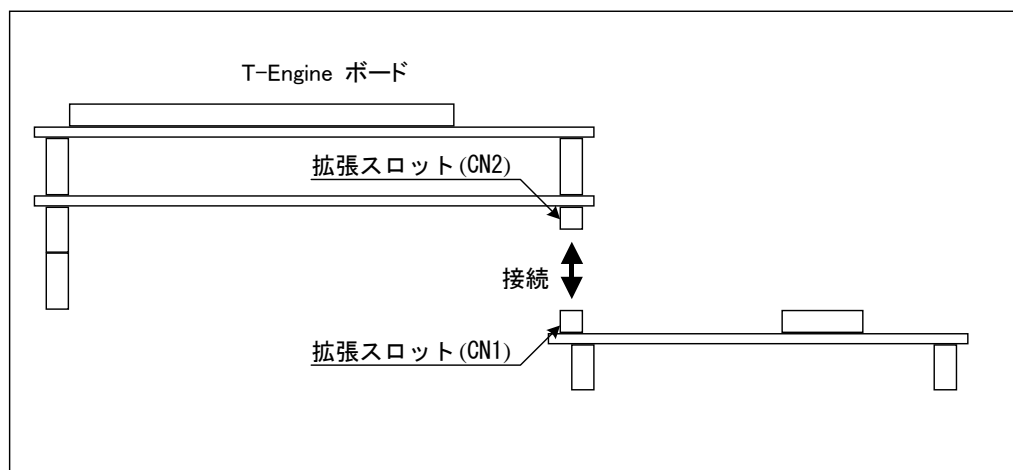


図 2.5 デバッグボードの接続方法

⚠ 注意

デバッグボード、EPROMの接続に関して：



T-Engineボードの電源をオフ状態にして行って下さい。EPROMを再度接続する場合は、図2.6のように接続する方向が正しいか確認して下さい。

EPROMを再度接続する場合は図2.6のように、接続する方向が正しいか確認して下さい。

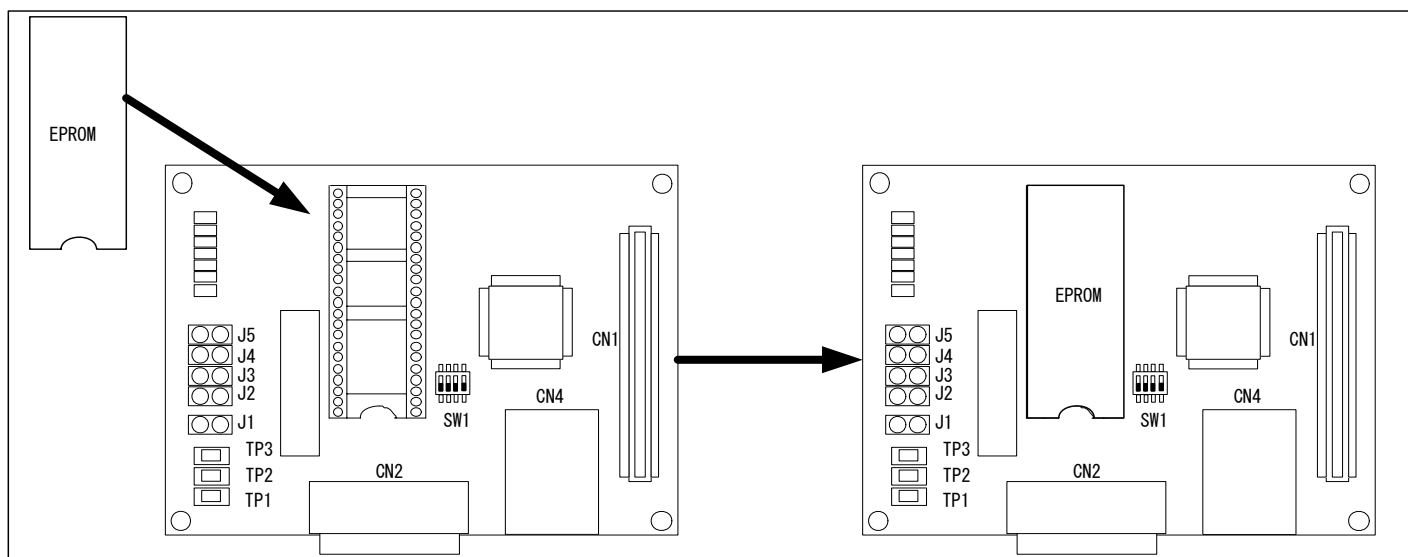


図 2.6 EPROM の接続方法

2.4.3 デバッグボードのジャンプスイッチ

表2.2にデバッグボード上のEPROM選択ジャンプスイッチ（J1）の設定方法を示します。表2.3にLAN割りこみ設定ジャンプスイッチ（J2～J5）の設定方法を示します。なお、デバッグボード接続時のメモリマップ詳細については、「4. メモリマップ」を参照して下さい。

表 2.2 EPROM 選択ジャンプスイッチの設定方法

ジャンプスイッチ	設定	説明
J1	 1 2 1-2 オープン	SH7780のエリア0にデバッグボード上の資源を以下のとおりに配置します。（出荷時） <ul style="list-style-type: none"> ・T-Engineボード上のフラッシュメモリをh' 00000000～h' 00FFFFFF番地に配置。 ・デバッグボード上のLANコントローラをh' 01400000～h' 017FFFFFF番地に配置。 ・デバッグボード上の8bit LEDをh' 01800000～h' 01BFFFFFF番地に配置。 ・デバッグボード上のEPROMをh' 01000000～h' 013FFFFFF番地に配置。
	 1 2 1-2 ショート	SH7780のエリア0にデバッグボード上の資源を以下のとおりに配置します。 <ul style="list-style-type: none"> ・デバッグボード上のEPROMをh' 00000000～h' 003FFFFFF番地に配置。 ・デバッグボード上のLANコントローラをh' 00400000～h' 007FFFFFF番地に配置。 ・デバッグボード上の8bit LEDをh' 00800000～h' 00BFFFFFF番地に配置。 ・T-Engine ボード上のフラッシュメモリをh' 01000000～h' 01FFFFFF番地に配置。

表 2.3 LAN 割りこみ選択ジャンプスイッチの設定方法

ジャンプスイッチ	設定	説明
J2	 1 2 1-2 オープン	LANコントローラの割りこみを外部割りこみ0に接続しません。
	 1 2 1-2 ショート	LANコントローラの割りこみを外部割りこみ0に接続します。（出荷時）
J3	 1 2 1-2 オープン	LANコントローラの割りこみを外部割りこみ1に接続しません。（出荷時）
	 1 2 1-2 ショート	LANコントローラの割りこみを外部割りこみ1に接続します。
J4	 1 2 1-2 オープン	LANコントローラの割りこみを外部割りこみ2に接続しません。（出荷時）
	 1 2 1-2 ショート	LANコントローラの割りこみを外部割りこみ2に接続します。
J5	 1 2 1-2 オープン	LANコントローラの割りこみを外部割りこみ3に接続しません。（出荷時）
	 1 2 1-2 ショート	LANコントローラの割りこみを外部割りこみ3に接続します。

⚠ 注意

ジャンパの設定に関して：



ジャンパ設定の変更やケーブルの接続等は、必ず電源を切った状態で実施してください。内部回路を破壊する恐れがあります。

2.4.4 デバッグボードの8bit LED

デバッグボード上の8bit LEDには、SH7780のデータバス 下位D7～D0の8bitを接続しています。8bit LEDを配置したエリアにデータバス D7～D0を使用してデータをライトすることによりLEDの消灯/点灯を制御できます。”1”をライトしたビットは、LEDが消灯し、”0”をライトしたビットは、LEDが点灯します。なお、8bit LEDエリアはライト専用エリアです。リードすると不定値が読みこまれます。LEDは、ワードサイズでアクセスしてください。ワードサイズでアクセスすると下位8ビット (D7～D0) が有効となります。

2.4.5 H-UDIデバッグの接続

デバッグボードは、H-UDIコネクタ 36ピン (CN2) にH-UDIデバッグを接続することができます。H-UDIコネクタには、SH7780のH-UDI端子およびAUD端子を接続しています。図2.7にH-UDIデバッグの接続方法を示します。H-UDIデバッグから出ているケーブルをデバッグボードのH-UDIコネクタ (CN2) に接続します。

なお、T-Engineボードに接続できるH-UDIデバッグは下記の通りです。H-UDIデバッグの接続方法やセットアップの詳細については下記製品の説明書を参照して下さい。

- ・株式会社 ルネサス テクノロジ
- E10A-USBエミュレータ 型名：HS0005KCU02H

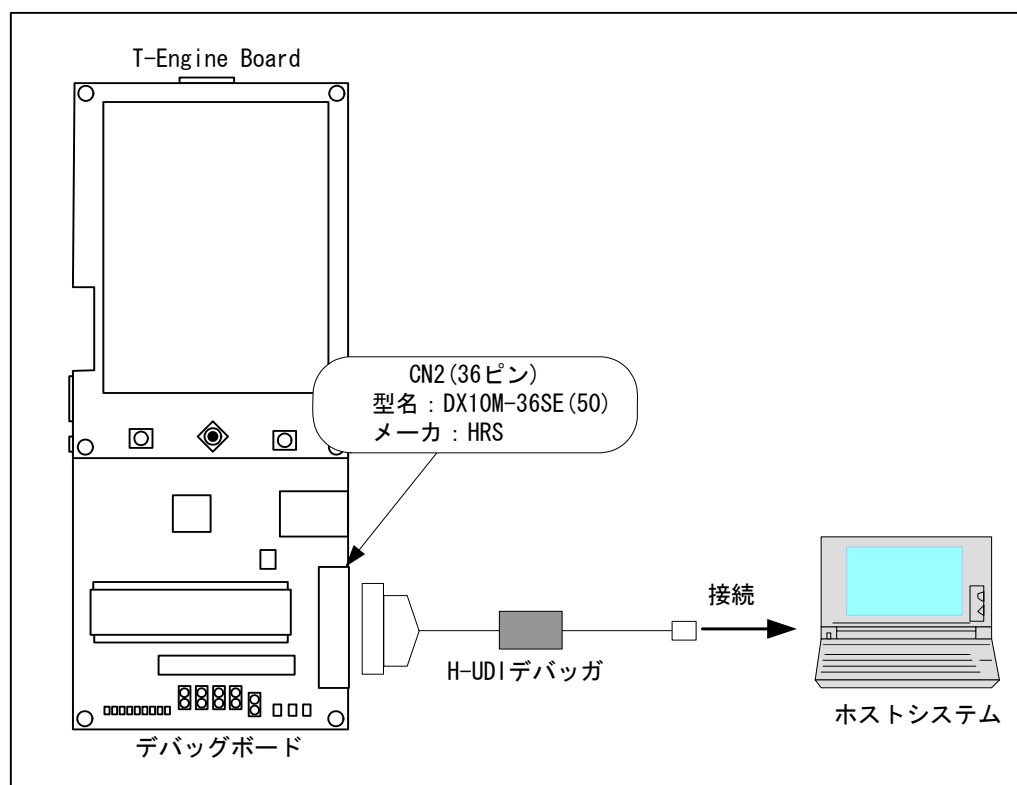


図 2.7 H-UDI デバッガ接続方法

【MEMO】

第3章 スイッチの説明

3.1 CPUボードのスイッチ

図3.1にCPUボードのSW1～SW7を示します。また、SW1～SW7の説明を(1)～(7)に示します。

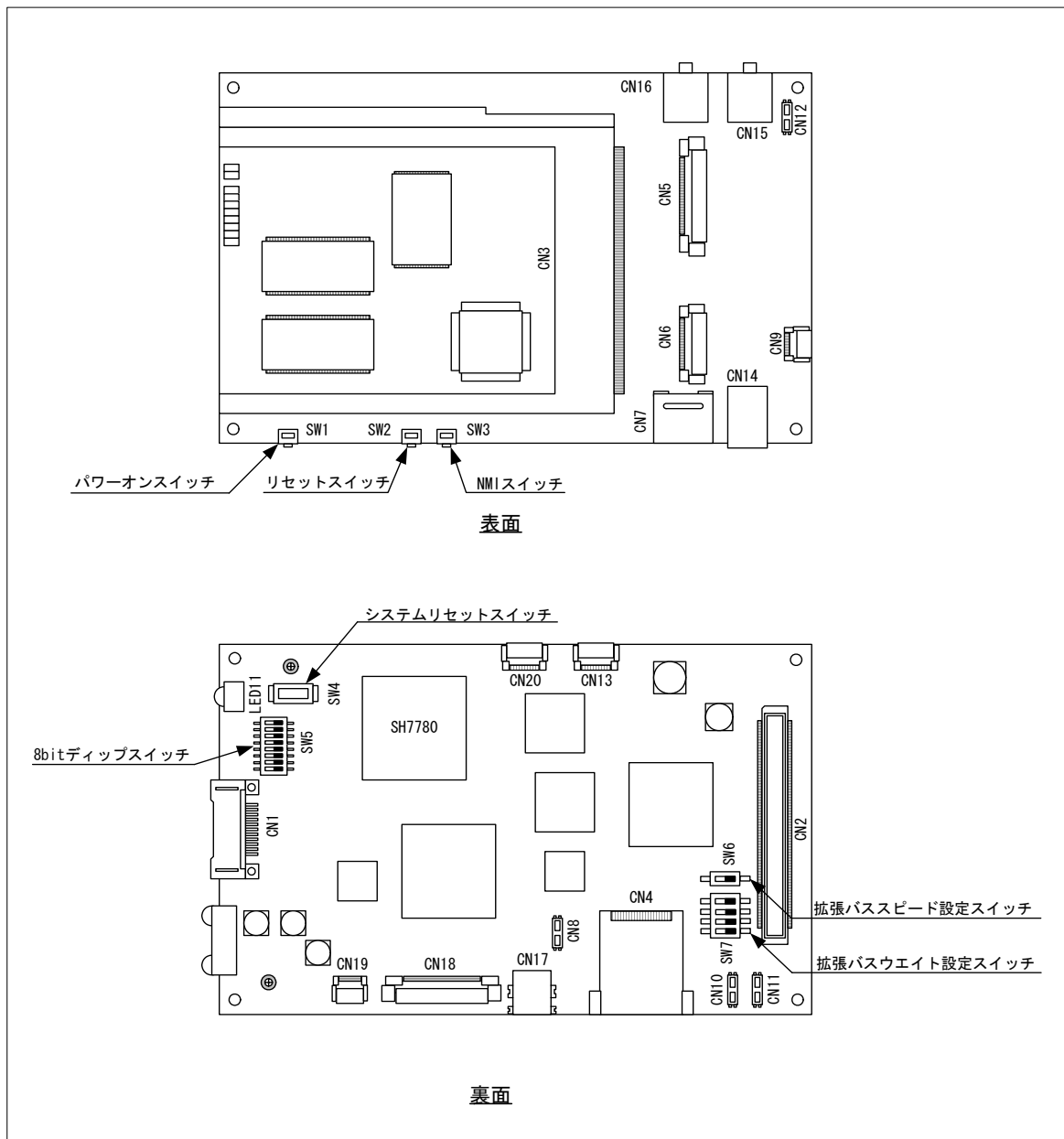


図 3.1 CPU ボードスイッチ配置

- (1) パワーオンスイッチ (SW1)
T-Engineボードの電源のオン/オフを制御するスイッチです。
このスイッチを0.5sec以上押すとT-Engineボードの電源がオンになります。
T-Engineボードの電源がオン状態でこのスイッチを2sec以上押すと、T-Engineボードの電源がオフになります。
- (2) リセットスイッチ (SW2)
T-Engineボードのリセットを制御するスイッチです。
このスイッチを押すとH8/3048F-ONE以外のデバイスがリセット状態になります。スイッチを離すとT-Engineボードはリセットスタートします。なお、H8/3048F-ONEの内部レジスタの値は初期化されず、SH7780がアクセスする制御レジスタは、値が初期化されるものと保持されるものがあります。詳細は、「6.13 電源コントローラのレジスタ初期値」を参照して下さい。
- (3) NMIスイッチ (SW3)
SH7780のNMIを制御するスイッチです。
このスイッチを押すとSH7780のNMI端子がLOWレベルになります。スイッチを離すとNMI端子は、Highレベルになります。
- (4) システムリセットスイッチ (SW4)
T-Engineボードのハードリセットを制御するスイッチです。
このスイッチが押されている間、T-Engineボード上の全てのデバイスがリセット状態になります。離すとT-Engineボードは、電源オフ状態となります。パワーオンスイッチを押すと電源がオンしT-Engineボードが起動します。但し、SW5-7をONに設定している場合は、このスイッチを離すと電源がオンになり、T-Engineボードが起動します。
- (5) 8bitディップスイッチ (SW5)

図3. 2に8bitディップスイッチの設定を示します。

このスイッチはSH7780のポート端子とMD5端子、および電源コントローラのポート端子に接続しています。スイッチ設定は必ず電源オフの状態で行って下さい。

① : SW5-1~6はそれぞれ下記のように接続されています。

SW No.	接続先	SW No.	接続先
SW5-1	SH7780のPTK6端子	SW5-4	SH7780のPTK3
SW5-2	SH7760のPTE3端子	SW5-5	SH7780のPTH5
SW5-3	SH7780のPTK2端子	SW5-6	SH7780のPTH7

対応する端子を入力ポートに設定し、リードすることでスイッチのONおよびOFFの状態を検出することができます。

ON設定 : 対応する入力端子はLowレベルになります。

OFF設定 (出荷時) : 対応する入力端子はHighレベルになります。

② : SW5-7は、電源コントローラのP66端子に接続されており、T-Engine Boardの電源オン条件を設定します。

ON設定 : ACアダプタから電源を供給するとT-Engineボードの電源がオンになります。

OFF設定 (出荷時) : パワーオンスイッチを押すことによりT-Engineボードの電源がオンになります。

- ③ : SW5-8はSH7780のMD5端子に接続しています。このスイッチを設定することによりSH7780を動作させるエンディアンが設定できます。

ON設定 : MD5端子はLowレベルになります。ビッグエンディアンで動作します。

OFF設定 (出荷時) : MD5端子はHighレベルになります。リトルエンディアンで動作します。

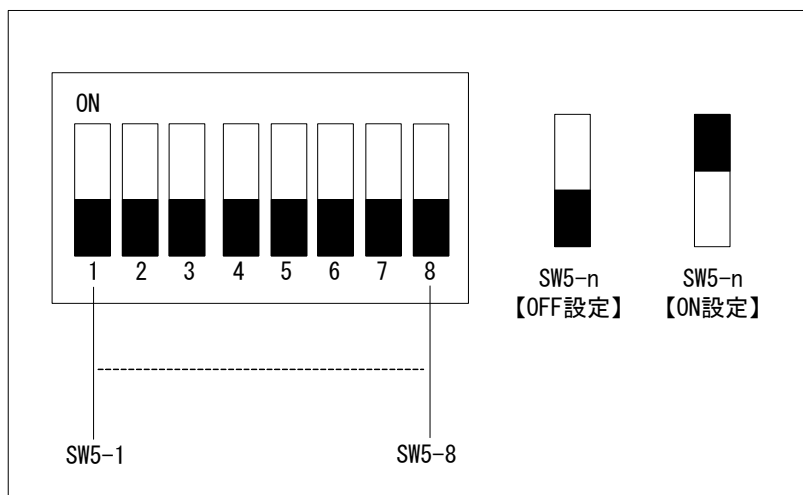


図 3.2 8bit ディップスイッチ (SW5) の設定

- (6) 拡張バススピード設定スイッチ (SW6)

図3. 3に拡張バススピード設定スイッチの設定を示します。

このスイッチの設定により拡張バスの動作周波数が変化します。

ON設定 : 拡張バス低速モード。拡張バスの動作周波数はCK10の1/2になります。

OFF設定 : 拡張バス通常モード。拡張バスの動作周波数はCK10と同じになります。(出荷時)

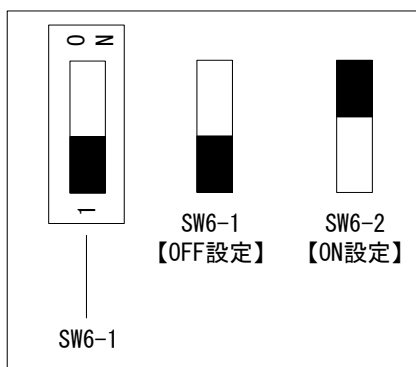


図 3.3 拡張バススピード設定スイッチ (SW6) の設定

(7) 拡張バスウェイト設定スイッチ (SW7)

図3. 4に拡張バスウェイト設定スイッチの設定を示します。

拡張バスのアクセスにおいて、サイクルに自動で挿入されるウェイト数を設定します。ON設定を1として、設定された値だけウェイトを挿入します。ただし、拡張バススピード設定スイッチにより、拡張バス低速モードに設定された場合のみ本スイッチによる設定が有効となります。

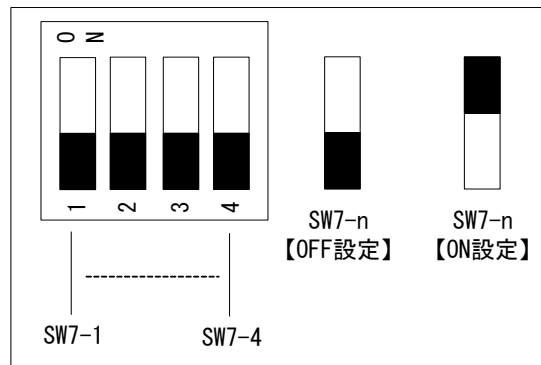


図 3. 4 拡張バスウェイト設定スイッチ (SW7) の設定

3.2 LCDボードのスイッチ

3.2.1 アプリケーションスイッチ

LCDボード上のカーソルスイッチ (SW1) とプッシュスイッチ (SW2~3) の状態は、電源コントローラを介してSH7780に情報が伝わります。詳細は、「6. 電源コントローラ」を参照してください。

3.2.2 LCD設定用スイッチ

図3. 5に4ビットディップスイッチ (SW4) の設定を示します。

- ①SW4-1 : LCD表示モードを設定します。
SW4-1 : ON 表示モードはVGA (480 × 640)
SW4-1 : OFF 表示モードはQVGA (240 × 320) (初期値)
- ②SW4-2 : LCD表示の垂直スキャン方向を設定します。
SW4-2 : ON (X, Y) から (X, 1) の方向にスキャン
SW4-2 : OFF (X, 1) から (X, Y) の方向にスキャン (初期値)
- ③SW4-3 : LCD表示の水平スキャン方向を設定します。
SW4-3 : ON (X, Y) から (1, Y) の方向にスキャン
SW4-3 : OFF (1, Y) から (X, Y) の方向にスキャン (初期値)
- ④SW4-4 : 未使用

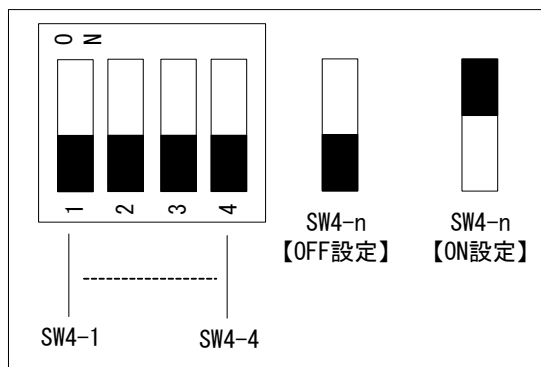


図 3. 5 4 ビットディップスイッチの設定 (SW4)

3.3 デバッグボードのスイッチ

3.3.1 LAN_ROM設定スイッチ(SW1)

図3.6にLAN_ROM設定スイッチの設定を示します。

本スイッチの設定により、LANコントローラに接続されるEEPROMの設定を行います。LANコントローラとは下記のように接続されています。

SW No.	接続先	機能
SW1-1	LANコントローラのENECP端子	LANコントローラのEEPROMアクセスを制御します。 ON設定：EEPROMへのアクセス不可能 OFF設定：EEPROMへのアクセス可能(出荷時)
SW1-2	LANコントローラのIOS2端子	LANコントローラがEEPROMからセットアップ情報を読み出すときのオフセットを指定します。 出荷時：すべてOFF
SW1-3	LANコントローラのIOS1端子	
SW1-4	LANコントローラのIOS0端子	

詳細はLANコントローラのデータシートを参照してください。

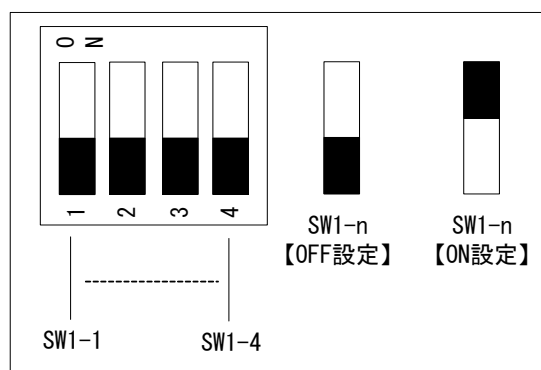


図 3.6 LAN_ROM 設定スイッチ(SW1)の設定

第4章 メモリマップ

4.1 T-Engineボード単体時のメモリマップ

表4.1にT-Engineボード単体時のSH7780のメモリマップを示します。

表 4.1 T-Engine ボード単体時の SH7780 のメモリマップ

エリアNo.	バス幅	空間	空間名	デバイス	備考
エリア0	16bit	h' 00000000 ～ h' 00FFFFFF	フラッシュメモリエリア	実容量 : 16MB S29GL128N10TF1010 (SPANSION) × 1	—
		h' 01000000 ～ h' 03FFFFFF	未使用エリア	—	—
エリア1	8/16/32bit	h' 04000000 ～ h' 07FFFFFF	拡張エリア	ユーザ用拡張領域	拡張バス I/F の ~CS2アサート
エリア2/ エリア3	32bit	h' 08000000 ～ h' 0FFFFFFF	DDR-SDRAMエリア	実容量 : 128MB MT46V32M16P-6T (MICRON) × 2	
エリア4	8/16/32bit	h' 10000000 ～ h' 13FFFFFF	拡張エリア	ユーザ用拡張領域	拡張バス I/F の ~CS4アサート
エリア5	8/16/32bit	h' 14000000 ～ h' 17FFFFFF	拡張エリア	ユーザ用拡張領域	拡張バス I/F の ~CS5アサート
エリア6	16bit	h' 18000000 ～ h' 18FFFFFF	SIMエリア	SmartCard I/Fエリア	eTRON制御
		h' 19000000 ～ h' 19FFFFFF	PLDレジスタエリア	PLD内蔵レジスタ	USB制御 割り込み制御等
		h' 1A000000 ～ h' 1AFFFFFF	UART-Ch Aエリア	UART XR16L25501M-F (EXAR) × 1	H8/3048F-ONE とのI/Fに使用
		h' 1B000000 ～ h' 1BFFFFFF	UART-Ch Bエリア		ホストシステム 通信用シリアル コネクタに出力
エリア7	—	h' 1C000000 ～ h' 1FFFFFFF	リザーブ領域	—	—

4.2 デバッグボード接続時のメモリマップ

表4.2にT-Engineボードにデバッグボードを接続し、デバッグボード上のJ1をオープンに設定したときのSH7780のメモリマップを示します。また、表4.3にT-Engineボードにデバッグボードを接続し、デバッグボード上のJ1をショートに設定したときのSH7780のメモリマップを示します。なお、エリア0以外のエリアは表4.1と同様です。

表 4.2 デバッグボード接続時のメモリマップ(J1 : オープン)

エリアNo.	バス幅	空間	空間名	デバイス	備考
エリア0	16bit	h' 00000000 ~ h' 00FFFFFF	フラッシュメモリエリア	実容量 : 16MB S29GL128N10TF1010 (SPANSION) × 1	—
		h' 01000000 ~ h' 013FFFFFFF	EPROMエリア	実容量 : 2MB M27C160-100F1 (STマイクロ) × 1	デバッグボード上の資源 拡張バスI/Fの ~EPROMCE アサート
		h' 01400000 ~ h' 017FFFFFFF	LANエリア	LAN91C111-NU (SMSC)	
		h' 01800000 ~ h' 01BFFFFFFF	LEDエリア	8bit LED	
		h' 01C00000 ~ h' 03FFFFFFF	未使用エリア	—	—

表 4.3 デバッグボード接続時のメモリマップ(J1 : ショート)

エリアNo.	バス幅	空間	空間名	デバイス	備考
エリア0	16bit	h' 00000000 ~ h' 00FFFFFF	EPROMエリア	実容量 : 2MB M27C160-100F1 (STマイクロ) × 1	デバッグボード上の資源 拡張バスI/Fの ~EPROMCE アサート
		h' 00400000 ~ h' 007FFFFFFF	LANエリア	LAN91C111-NU (SMSC)	
		h' 00800000 ~ h' 00BFFFFFFF	LEDエリア	8bit LED	
		h' 00C00000 ~ h' 00FFFFFFF	未使用エリア	—	—
		h' 01000000 ~ h' 01FFFFFFF	フラッシュメモリエリア	実容量 : 16MB S29GL128N10TF1010 (SPANSION) × 1	—
		h' 02000000 ~ h' 03FFFFFFF	未使用エリア	—	—

第5章 機能ブロック

5.1 PCMCIA

5.1.1 ブロック説明

図5.1にPCMCIA制御ブロックを示します。図5.1に示すように、PCMCIA制御ブロックには、PCMCIAコントローラ(TI製PCI1510ZGU)、68ピンPCカードインタフェースコネクタ(CN3)及び電源制御IC(TI製TPS22111DB)を搭載しています。コントローラは、PC Card Standartd97標準規格に準拠した16ビットPCカードを制御することが可能です。

コントローラの割り込みはPLDを介して、SH7780のPCI割り込み(INTA/INTB/INTC)およびIRL割り込みに接続しています。

その他詳細は、TI製PCI1510ZGUのマニュアルを参照してください。

TIホームページ：<http://focus.ti.com/docs/prod/folders/print/pci1510.html>

注意



T-Engineボードでは、すべてのメーカーのPCカードを動作保証するものではありません。

【動作確認済みPCカード】

製品：コンパクトフラッシュメモリ(RCF-X64MY)+コンパクトフラッシュメモリ用アダプタ(RCF-A2)

メーカー：BUFFALO

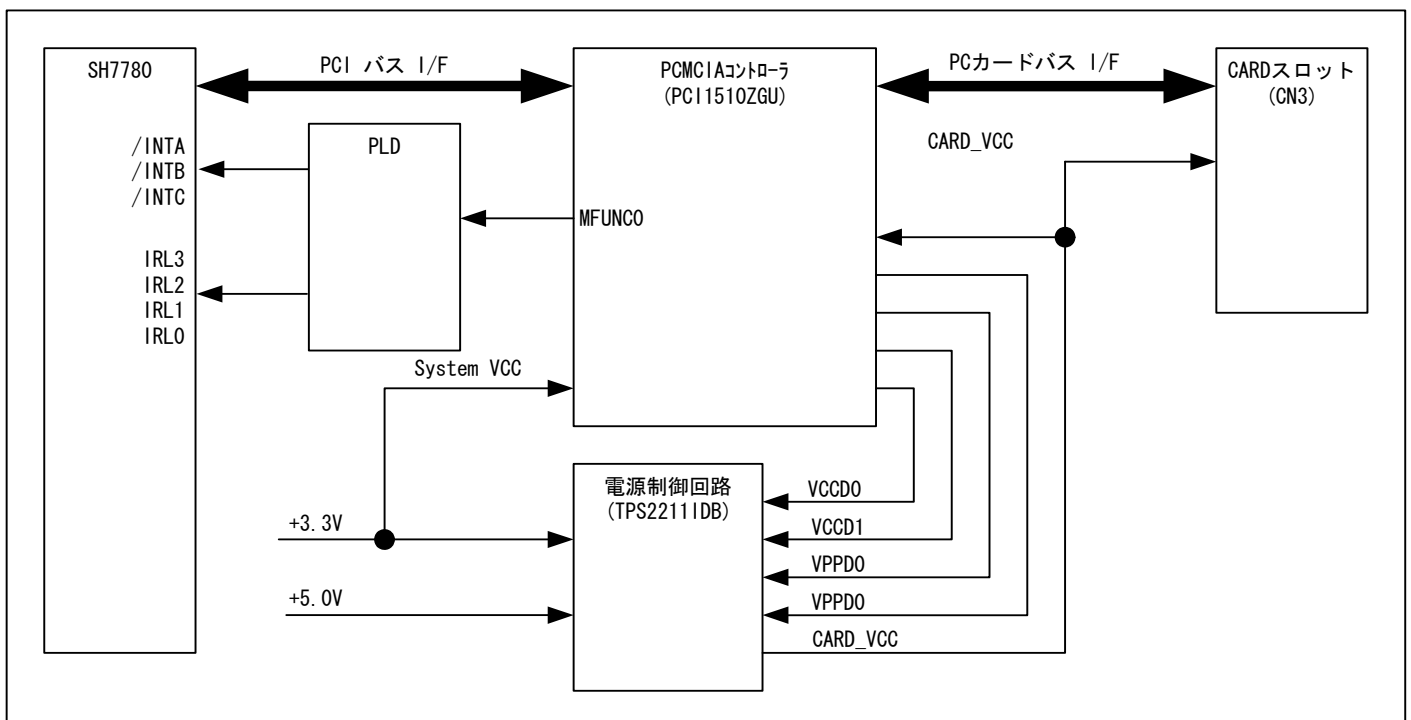


図 5.1 PCMCIA 制御ブロック

5.1.2 コネクタピン配置

表5.1(1)および表5.1(2)に68ピンPCカードインタフェースコネクタ(CN3)のピン配置を示します。

表 5.1(1) PC カードインタフェースコネクタ 信号配置

ピン	メモ리카ード			I/Oカード		
	信号名	I/O	機能	信号名	I/O	機能
1	GND	—	グラウンド	GND	—	グラウンド
2	D3	I/O	データビット3	D3	I/O	データビット3
3	D4	I/O	データビット4	D4	I/O	データビット4
4	D5	I/O	データビット5	D5	I/O	データビット5
5	D6	I/O	データビット6	D6	I/O	データビット6
6	D7	I/O	データビット7	D7	I/O	データビット7
7	CE1#	I	カードイネーブル	CE1#	I	カードイネーブル
8	A10	I	アドレスビット10	A10	I	アドレスビット10
9	OE#	I	出カイネーブル	OE#	I	出カイネーブル
10	A11	I	アドレスビット11	A11	I	アドレスビット11
11	A9	I	アドレスビット9	A9	I	アドレスビット9
12	A8	I	アドレスビット8	A8	I	アドレスビット8
13	A13	I	アドレスビット13	A13	I	アドレスビット13
14	A14	I	アドレスビット14	A14	I	アドレスビット14
15	WE#	I	ライトイネーブル	WE#	I	ライトイネーブル
16	READY	O	レディ	IREQ#	O	インタラプトリクエスト
17	Vcc	—	供給電源	Vcc	—	供給電源
18	VPP1	—	プログラミング供給電源	VPP1	—	プログラミング供給電源
19	A16	I	アドレスビット16	A16	I	アドレスビット16
20	A15	I	アドレスビット15	A15	I	アドレスビット15
21	A12	I	アドレスビット12	A12	I	アドレスビット12
22	A7	I	アドレスビット7	A7	I	アドレスビット7
23	A6	I	アドレスビット6	A6	I	アドレスビット6
24	A5	I	アドレスビット5	A5	I	アドレスビット5
25	A4	I	アドレスビット4	A4	I	アドレスビット4
26	A3	I	アドレスビット3	A3	I	アドレスビット3
27	A2	I	アドレスビット2	A2	I	アドレスビット2
28	A1	I	アドレスビット1	A1	I	アドレスビット1
29	A0	I	アドレスビット0	A0	I	アドレスビット0
30	D0	I/O	データビット0	D0	I/O	データビット0
31	D1	I/O	データビット1	D1	I/O	データビット1
32	D2	I/O	データビット2	D2	I/O	データビット2
33	WP	O	ライトプロテクト	I/OIS16#	O	16bit I/Oポート
34	GND	—	グラウンド	GND	—	グラウンド

表 5.1(2) PC カードインタフェースコネクタ 信号配置

ピン	メモ리카ード			I/Oカード		
	信号名	I/O	機能	信号名	I/O	機能
35	GND	—	グラウンド	GND	—	グラウンド
36	CD1#	0	カード検出	CD1#	0	カード検出
37	D11	I/O	データビット11	D11	I/O	データビット11
38	D12	I/O	データビット12	D12	I/O	データビット12
39	D13	I/O	データビット13	D13	I/O	データビット13
40	D14	I/O	データビット14	D14	I/O	データビット14
41	D15	I/O	データビット15	D15	I/O	データビット15
42	CE2#	I	カードイネーブル	CE2#	I	カードイネーブル
43	VS1#	0	電圧感知	VS1#	0	電圧感知
44	RFU	—	予約	IORD#	I	I/Oリード
45	RFU	—	予約	IOWR#	I	I/Oライト
46	A17	I	アドレスビット17	A17	I	アドレスビット17
47	A18	I	アドレスビット18	A18	I	アドレスビット18
48	A19	I	アドレスビット19	A19	I	アドレスビット19
49	A20	I	アドレスビット20	A20	I	アドレスビット20
50	A21	I	アドレスビット21	A21	I	アドレスビット21
51	Vcc	—	供給電源	Vcc	—	供給電源
52	VPP2	—	プログラミング供給電源	VPP2	—	プログラミング供給電源
53	A22	I	アドレスビット22	A22	I	アドレスビット22
54	A23	I	アドレスビット23	A23	I	アドレスビット23
55	A24	I	アドレスビット24	A24	I	アドレスビット24
56	A25	I	アドレスビット25	A25	I	アドレスビット25
57	VS2#	0	電圧感知	VS2#	0	電圧感知
58	RESET	I	カードリセット	RESET	I	カードリセット
59	WAIT#	0	バスサイクル延長	WAIT#	0	バスサイクル延長
60	RFU	—	予約	INPACK#	0	入力ポート応答
61	REG#	I	レジスタ選択	REG#	I	レジスタ選択
62	BVD2	0	バッテリー電圧検出	SPKR#	0	オーディオデジタル波形
63	BVD1	0	バッテリー電圧検出	STSCHG#	0	カードステータス変更
64	D8	I/O	データビット8	D8	I/O	データビット8
65	D9	I/O	データビット9	D9	I/O	データビット9
66	D10	I/O	データビット10	D10	I/O	データビット10
67	CD2#	0	カード検出	CD2#	0	カード検出
68	GND	—	グラウンド	GND	—	グラウンド

5.1.3 レジスタマップ

表5.2にPCMCIAコントローラのレジスタマップを示します。

表 5.2(1) PCMCIA コントローラレジスタマップ ExCA レジスタマップ

PCI Memory Address Offset	ExCA Register Name
h'800	Identification and revision
h'801	Interface status
h'802	Power control
h'803	Interrupt and general control
h'804	Card status change
h'805	Card status-change interrupt configuration
h'806	Address window enable
h'807	I/O window control
h'808	I/O window 0 start-address low byte
h'809	I/O window 0 start-address high byte
h'80A	I/O window 0 end-address low byte
h'80B	I/O window 0 end-address high byte
h'80C	I/O window 1 start-address low byte
h'80D	I/O window 1 start-address high byte
h'80E	I/O window 1 end-address low byte
h'80F	I/O window 1 end-address high byte
h'810	Memory window 0 start-address low byte
h'811	Memory window 0 start-address high byte
h'812	Memory window 0 end-address low byte
h'813	Memory window 0 end-address high byte
h'814	Memory window 0 offset-address low byte
h'815	Memory window 0 offset-address high byte
h'816	Card detect and general control
h'817	Reserved
h'818	Memory window 1 start-address low byte
h'819	Memory window 1 start-address high byte
h'81A	Memory window 1 end-address low byte
h'81B	Memory window 1 end-address high byte
h'81C	Memory window 1 offset-address low byte
h'81D	Memory window 1 offset-address high byte
h'81E	Global control
h'81F	Reserved
h'820	Memory window 2 start-address low byte
h'821	Memory window 2 start-address high byte
h'822	Memory window 2 end-address low byte
h'823	Memory window 2 end-address high byte
h'824	Memory window 2 offset-address low byte
h'825	Memory window 2 offset-address high byte
h'826	Reserved
h'827	Reserved
h'828	Memory window 3 start-address low byte
h'829	Memory window 3 start-address high byte
h'82A	Memory window 3 end-address low byte
h'82B	Memory window 3 end-address high byte
h'82C	Memory window 3 offset-address low byte
h'82D	Memory window 3 offset-address high byte
h'82E	Reserved
h'82F	Reserved

表 5.2(2) PCMCIA コントローラ ExCA レジスタマップ

PCI Memory Address Offset	ExCA Register Name
h' 830	Memory window 4 start-address low byte
h' 831	Memory window 4 start-address high byte
h' 832	Memory window 4 end-address low byte
h' 833	Memory window 4 end-address high byte
h' 834	Memory window 4 offset-address low byte
h' 835	Memory window 4 offset-address high byte
h' 836	I/O window 0 offset-address low byte
h' 837	I/O window 0 offset-address high byte
h' 838	I/O window 1 offset-address low byte
h' 839	I/O window 1 offset-address high byte
h' 83A	Reserved
h' 83B	Reserved
h' 83C	Reserved
h' 83D	Reserved
h' 83E	Reserved
h' 83F	Reserved
h' 840	Memory window page 0
h' 841	Memory window page 1
h' 842	Memory window page 2
h' 843	Memory window page 3
h' 844	Memory window page 4

5.2 USBホスト

5.2.1 ブロック説明

図5.2にUSBホスト制御ブロックを示します。図5.2に示すように、USBホストコントローラ(NECエレクトロニクス製uPD720101F1-EA8-A)、USB電源制御IC(National Semiconductor製LM3526M-H)およびTypeAのコネクタ(CN7)を搭載しています。USBホストコントローラは、USBバージョン2.0と1.1をサポートしています。なお、SH7780との接続はPCIバス(32bit 33MHz)で接続しています。

USBコントローラの割り込みはPLDを介して、SH7780のPCI割り込み(INTA/INTB/INTC)およびIRLおよびIRL割り込みに接続しています。

その他の詳細仕様は、NECエレクトロニクス製uPD720101F1-EA8-Aのマニュアルを参照してください。

NECエレクトロニクスホームページ：<http://www.necel.com/usb/ja/product/upd720101.html>

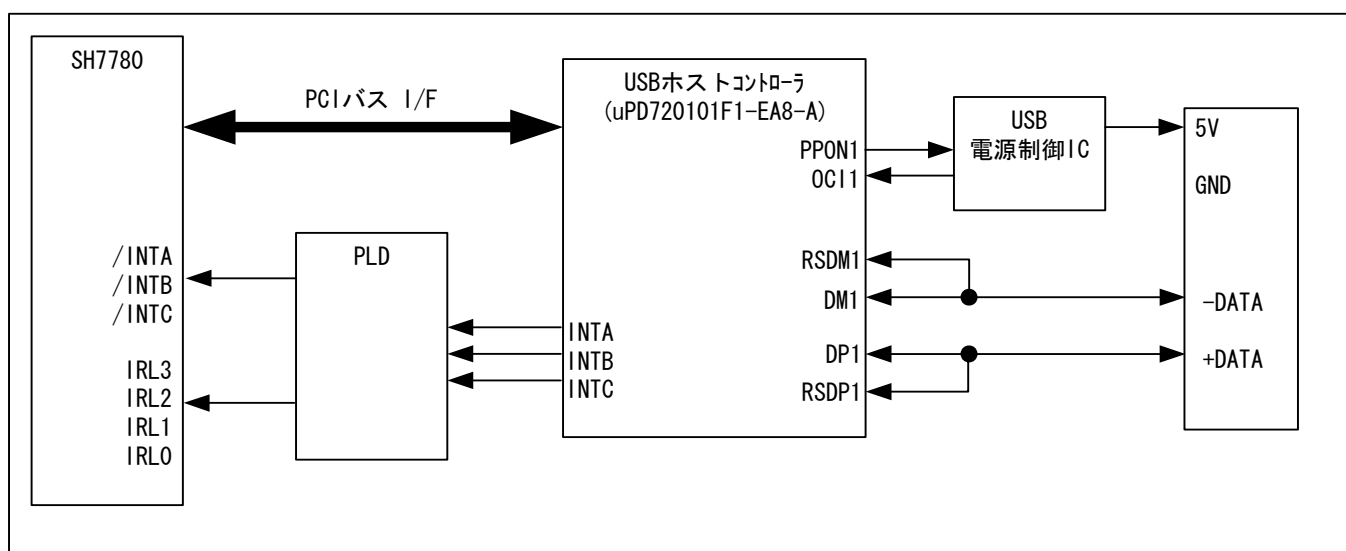


図 5.2 USB ホスト制御ブロック

5.2.2 コネクタピン配置

図5.3にUSBホストコネクタ(CN7)のピン配置を示します。

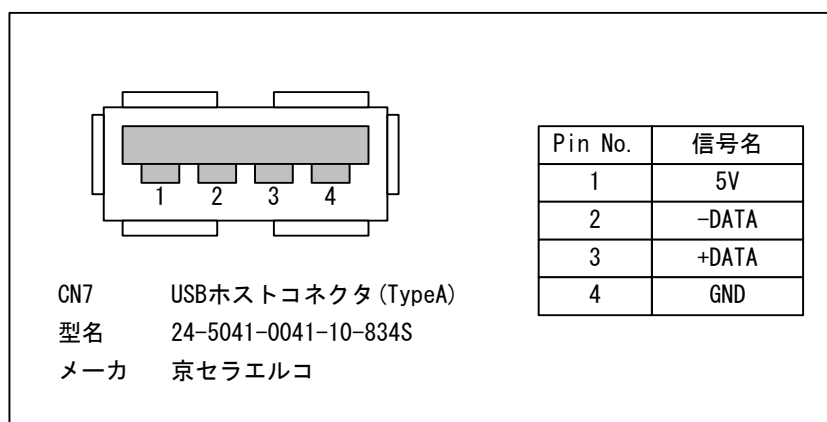


図 5.3 USB ホストコネクタ (CN7) のピン配置

5.2.3 レジスタマップ

表5.3にUSBホストコントローラのレジスタマップを示します。

なお、OHCI ホストコントローラ#2およびEHCIホストコントローラのレジスタマップについては、uPD720101F1-EA8-Aのマニュアルを参照してください。

表 5.3 USB ホストコンローラレジスタ

オフセットアドレス	初期値	レジスタ名
H' 00	H' 00000010	HcRevisionレジスタ
H' 04	H' 00000000	HcControlレジスタ
H' 08	H' 00000000	HcCommandStatusレジスタ
H' 0C	H' 00000000	HcInterruptStatusレジスタ
H' 10	H' 00000000	HcInterruptEnableレジスタ
H' 14	H' 00000000	HcInterruptDisableレジスタ
H' 18	H' 00000000	HcHCCAレジスタ
H' 1C	H' 00000000	HcPeriodCurrentEDレジスタ
H' 20	H' 00000000	HcControlHeadEDレジスタ
H' 24	H' 00000000	HcControlCurrentEDレジスタ
H' 28	H' 00000000	HcBulkHeadEDレジスタ
H' 2C	H' 00000000	HcBulkCurrentEDレジスタ
H' 30	H' 00000000	HcDonrHeadEDレジスタ
H' 34	H' 00002EDF	HcFmIntervalレジスタ
H' 38	H' 00002EDF	HcFrameRemainingレジスタ
H' 3C	H' 00000000	HcFmNumberレジスタ
H' 40	H' 00000000	HcPeriodicStartレジスタ
H' 44	H' 00000628	HcLSThresholdレジスタ
H' 48	H' 0F000901	HcRhDescriptorAレジスタ
H' 4C	H' 00020000	HcRhDescriptorBレジスタ
H' 50	H' 00000000	HcRhStatusレジスタ
H' 54	H' 00000000	HcRhPortStatus1レジスタ
H' 58	H' FFFFFFFF	HcRhPortStatus2レジスタ
H' 5C	H' FFFFFFFF	HcRhPortStatus3レジスタ

5.3 USBファンクション

5.3.1 ブロック説明

図5.4に、USBファンクション制御ブロックを示します。モバイルマルチメディアコントローラ (SiliconMotion製SM501GX08LF01-AB)内蔵のUSBファンクションコントローラ、Type miniBコネクタ (CN17) を搭載しています。USBファンクションコントローラは、USBバージョン1.1をサポートしています。なお、SH7780との接続はPCIバス (32bit 33MHz)で接続しています。

VBUS (ケーブルコネクタ) 検出用の信号はPLDを介して、IRL割り込みに接続しています。

その他詳細に関しては、SiliconMotion製SM501GX08LF01-ABのマニュアルを参照してください。

SiliconMotionホームページ : <http://www.siliconmotion.com.tw/en/en2/products4.htm>

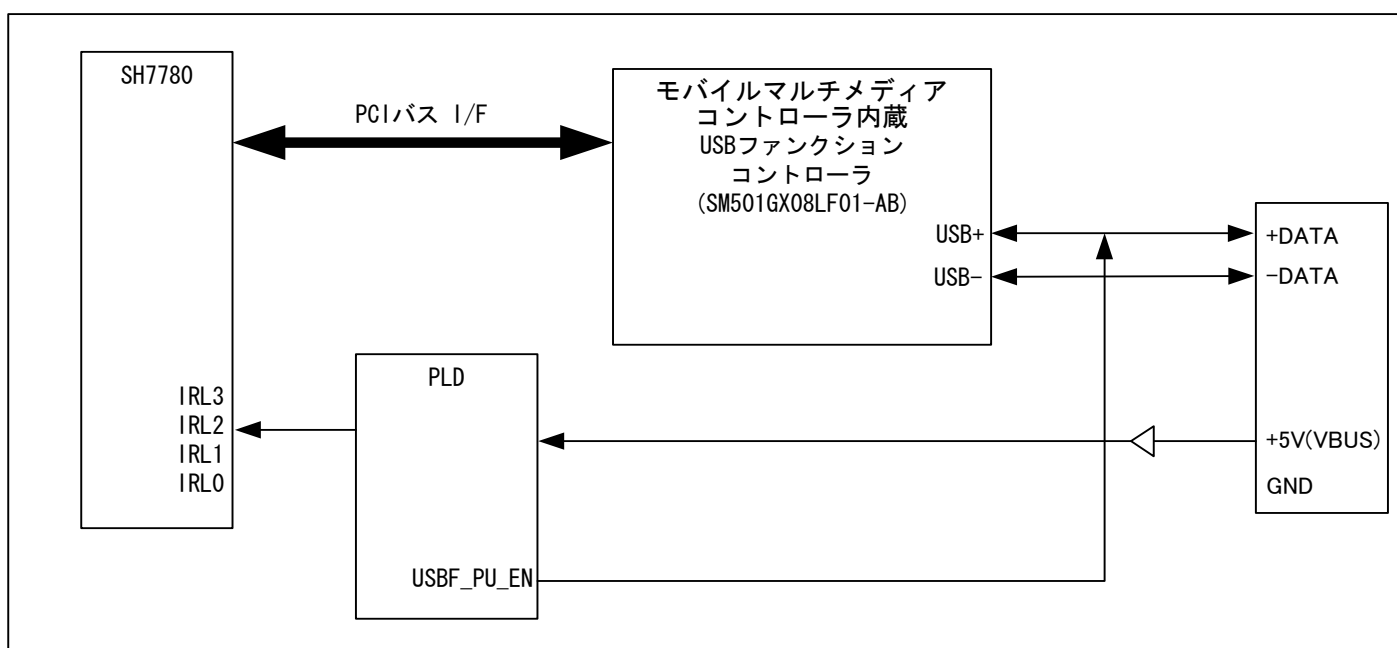


図 5.4 USB ファンクション制御ブロック

5.3.2 コネクタピン配置

図 5.5 に、USB ファンクションコネクタ (CN17) のピン配置を示します。

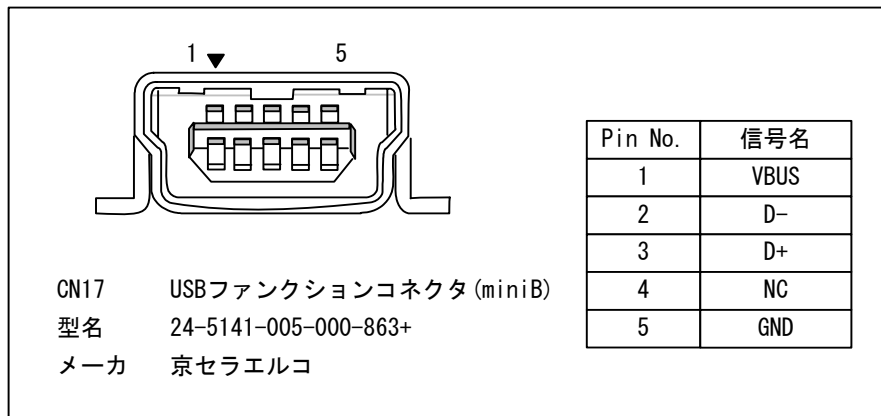


図 5.5 USB ファンクションコネクタ (CN17) のピン配置

5.3.3 レジスタマップ

下記に PLD 内部の USB ファンクション制御レジスタを示します。なお、SM501 内蔵の USB ファンクション I/F レジスタに関しては、データシートを参照してください。

名称 : USB制御レジスタ (USBCR)

アドレス : H' 19000000

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	-	-	-	-	-	-	FUNC VBUS	DPUP EN
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R/W	R/W

bit15~2 : 予約ビット (Reserved)

リードした場合、“0”がリードされます。

ライト動作は無効です。

bit1 : USBファンクションVBUS検出フラグ (FUNCVBUS)

0 : USBファンクションのVBUSを検出していない。(初期値)

1 : USBファンクションのVBUSを検出。

“0”ライトのみ可能です。“1”ライトは無効です。

bit0 : USBファンクションD+プルアップイネーブル (DPUPEN)

0 : USBファンクションのD+プルアップディセーブル。(初期値)

1 : USB ファンクションの D+プルアップイネーブル。

5.4 UART

5.4.1 ブロック説明

図5.6にUART制御ブロックを示します。図5.6に示すように、UART制御ブロックには、コントローラ（EXAR製 XR16L2550IM-F）、RS232Cインタフェースドライバ及び15ピンコネクタ（CN1）を搭載しています。コントローラの動作クロックとして、電源コントローラ（H8/3048F - ONE）から出力される7.3728MHzを使用し、転送スピードはこのクロックを基準に生成されます。

コントローラには、2チャンネルのUARTが搭載されています。チャンネルAは、電源コントローラ（H8/3048F - ONE）との通信に使用します。チャンネルBは、RS232Cレベルで15ピンコネクタ（CN1）と接続していますので、PCと接続してデバッグインタフェースとして使用することができます。コントローラからの割り込みはPLDを介して、IRL割り込み接続しています。

その他詳細は、EXAR製 XR16L2550IM-Fのマニュアルを参照してください。

EXARホームページ：<http://www.exar.com/product.php?ProdNumber=XR16L2550>

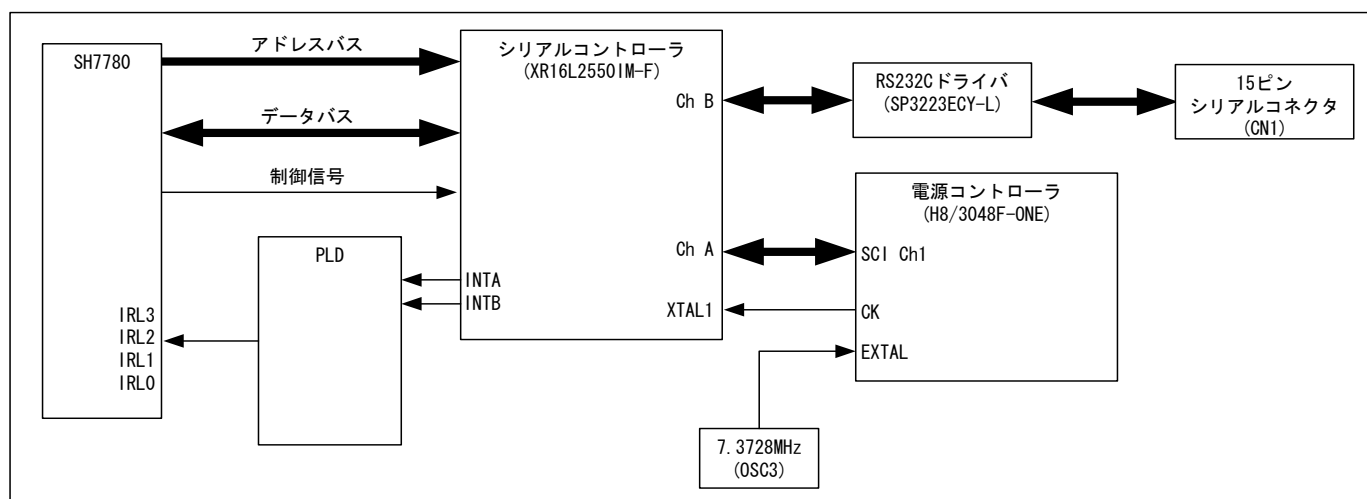


図 5.6 シリアルインタフェースブロック

5.4.2 コネクタピン配置

図5.7に15ピンシリアルコネクタ (CN1) のピン配置を示します。

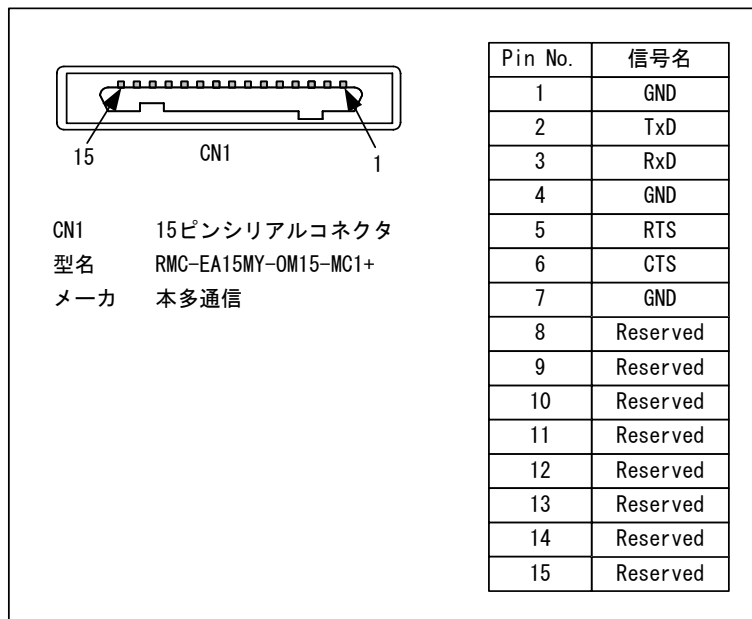


図 5.7 15 ピンシリアルコネクタ (CN1) のピン配置

5.4.3 レジスタマップ

表5.4、表5.5にシリアルコントローラのレジスタマップを示します。

すべてのレジスタは、ワードサイズでアクセスして下さい。ワードサイズでアクセスすると、下位8ビット (D7~D0) のデータが有効になります。

表 5.4 シリアルコントローラレジスタマップ (チャンネル A)

アドレス	初期値	レジスタ名(リード時)	レジスタ名(ライト時)	備考
H' BA000000	—	RHR (Receive Holding Register)	THR (Transfer Holding Register)	LCR bit7=0
H' BA000002	H' 00	IER (Interrupt Enable Register)	IER (Interrupt Enable Register)	
H' BA000004	H' 01	ISR (Interrupt Status Register)	FCR (FIFO Control Register)	LCR ≠ H' BF
H' BA000006	H' 00	LCR (Line Control Register)	LCR (Line Control Register)	
H' BA000008	H' 00	MCR (Modem Control Register)	MCR (Modem Control Register)	
H' BA00000A	H' 60	LSR (Line Status Register)	N. A	LCR ≠ H' BF
H' BA00000C	H' X0	MSR (Modem Status Register)	N. A	
H' BA00000E	H' FF	SPR (Scratchpad Register)	SPR (Scratchpad Register)	
H' BA000000	—	DLL (LSB of Divisor Latch)	DLL (LSB of Divisor Latch)	LCR bit7=1
H' BA000002	—	DLM (MSB of Divisor Latch)	DLM (MSB of Divisor Latch)	LCR ≠ H' BF
H' BA000000	H' 01	DREV (Device Revision)	—	LCR bit7=1
H' BA000002	H' 02	DVID (Device ID)	—	LCR ≠ H' BF DLL = H' 00 DLM = H' 00
H' BA000004		EFR (Enhanced Function Register)	EFR (Enhanced Function Register)	LCR = H' BF
H' BA000008		Xon-1 (Xon Character 1)	Xon-1 (Xon Character 1)	
H' BA00000A		Xon-2 (Xon Character 2)	Xon-2 (Xon Character 2)	
H' BA00000C		Xoff-1 (Xoff Character 1)	Xoff-1 (Xoff Character 1)	
H' BA00000E		Xoff-2 (Xoff Character 2)	Xoff-2 (Xoff Character 2)	

表 5.5 シリアルコントローラレジスタマップ (チャンネル B)

アドレス	初期値	レジスタ名(リード時)	レジスタ名(ライト時)	備考
H' BB000000	—	RHR(ReceiveHoldingRegister)	THR(TransferHoldingRegister)	LCR bit7=0
H' BB000002	H' 00	IER(InterruptEnableRegister)	IER(InterruptEnableRegister)	
H' BB000004	H' 01	ISR(InterruptStatusRegister)	FCR(FIFOControlRegister)	LCR ≠ H' BF
H' BB000006	H' 00	LCR(LineControlRegister)	LCR(LineControlRegister)	
H' BB000008	H' 00	MCR(ModemControlRegister)	MCR(ModemControlRegister)	
H' BB00000A	H' 60	LSR(LineStatusRegister)	N. A	LCR ≠ H' BF
H' BB00000C	H' X0	MSR(ModemStatusRegister)	N. A	
H' BB00000E	H' FF	SPR(ScratchpadRegister)	SPR(ScratchpadRegister)	
H' BB000000	—	DLL(LSB of Divisor Latch)	DLL(LSB of Divisor Latch)	LCR bit7=1
H' BB000002	—	DLM(MSB of Divisor Latch)	DLM(MSB of Divisor Latch)	LCR ≠ H' BF
H' BB000000	H' 01	DREV(Device Revision)	—	LCR bit7=1
H' BB000002	H' 02	DVID(Device ID)	—	LCR ≠ H' BF DLL = H' 00 DLM = H' 00
H' BB000004		EFR(Enhanced Function Register)	EFR(Enhanced Function Register)	LCR = H' BF
H' BB000008		Xon-1(Xon Character 1)	Xon-1(Xon Character 1)	
H' BB00000A		Xon-2(Xon Character 2)	Xon-2(Xon Character 2)	
H' BB00000C		Xoff-1(Xoff Character 1)	Xoff-1(Xoff Character 1)	
H' BB00000E		Xoff-2(Xoff Character 2)	Xoff-2(Xoff Character 2)	

5.5 LCD

5.5.1 ブロック説明

図5.8にLCD制御ブロックを示します。図5.8に示すように、モバイルマルチメディアコントローラ (SiliconMotion製SM501GX08LF01-AB) 内蔵のディスプレイコントローラを使用してLCDボード上のLCDパネル (TFT液晶) に16ビットRGBデータ、QVGAサイズ (240x320) の表示が可能です。

LCD表示用のVideoRamには、SM501GX08LF01-AB内蔵のローカルSDRAMを使用します。

表示データは、SM501GX08LF01-AB内蔵のローカルSDRAMの先頭アドレスから座標 (0, 0)、(1, 0)、(239, 319) の順で格納し、LCDパネルの表示位置は、左上が原点 (0, 0) のデータ、右下が座標 (239, 319) のデータとなります。なお、LCDボードのLCD設定用スイッチを変更することで、LCD表示を上下左右反転して表示することが可能です。

LCDパネルのフロントライトは、電源コントローラにより消灯/点灯することができます。

フロントライトの制御に関しては、「6. 電源コントローラ」を参照してください。

⚠ 注意



LCDパネル上のタッチパネルを使用する場合は、直接手で使用せず、スタイラスペンなどを使用してください。

その他レジスタマップを含む詳細に関しては、SiliconMotion製SM501GX08LF01-ABのマニュアルを参照してください。

SiliconMotionホームページ : <http://www.siliconmotion.com.tw/en/en2/products4.htm>

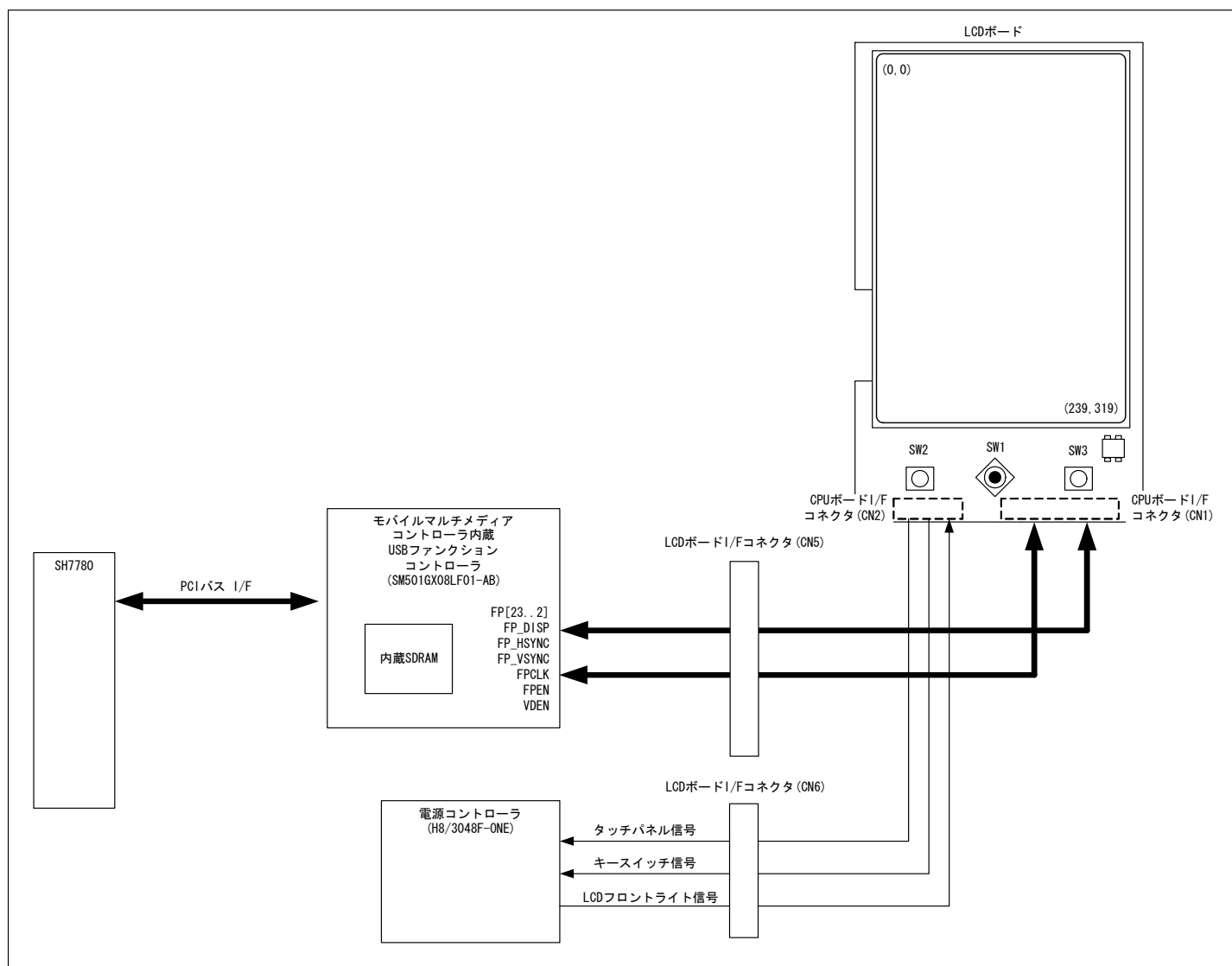


図 5.8 LCD 制御ブロック

5.5.2 コネクタピン配置

図5.9にLCDインタフェースコネクタ (CN5、CN6) のピン配置図を、表5.6、表5.7に信号配置を示します。

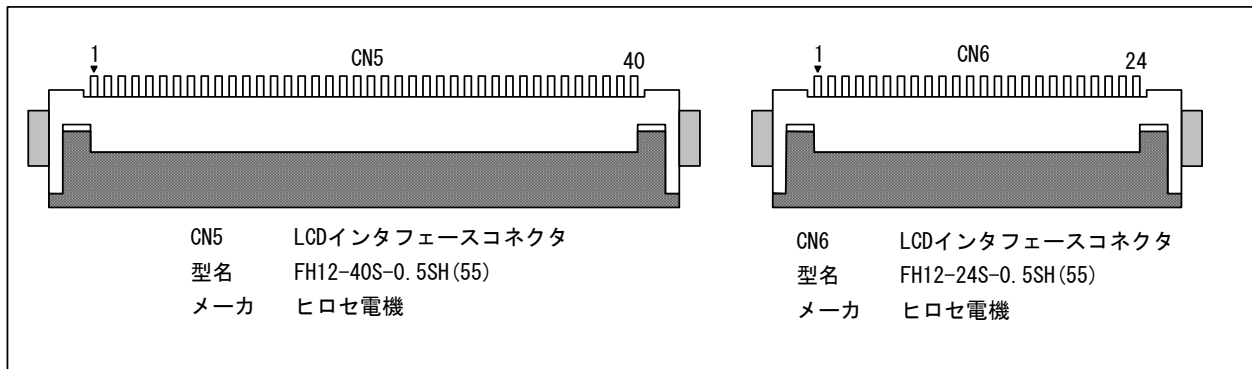


図 5.9 LCD インタフェースコネクタ (CN5、CN6) のピン配置

表 5.6 LCD インタフェースコネクタ (CN5) の信号配置

ピンNo.	信号名	I/O	備考	ピンNo.	信号名	I/O	備考
1	VBAT	-	電源	21	LCD13	0	LCDC
2	VBAT	-	電源	22	LCD14	0	LCDC
3	VBAT	-	電源	23	LCD15	0	LCDC
4	VBAT	-	電源	24	GND	-	電源
5	N. C	-	未使用	25	GND	-	電源
6	LCD0	0	LCDC	26	CL1	0	LCDC
7	LCD1	0	LCDC	27	CL2	0	LCDC
8	LCD2	0	LCDC	28	DON	0	LCDC
9	LCD3	0	LCDC	29	M_DISP	0	LCDC
10	LCD4	0	LCDC	30	FLM	0	LCDC
11	LCD5	0	LCDC	31	VEPWC	0	LCDC
12	LCD6	0	LCDC	32	VCPWC	0	LCDC
13	LCD7	0	LCDC	33	N. C	-	未使用
14	GND	-	電源	34	GND	-	電源
15	GND	-	電源	35	GND	-	電源
16	LCD8	0	LCDC	36	IR_IN	I	リモコン
17	LCD9	0	LCDC	37	3.3V	-	電源
18	LCD10	0	LCDC	38	3.3V	-	電源
19	LCD11	0	LCDC	39	3.3V	-	電源
20	LCD12	0	LCDC	40	3.3V	-	電源

表 5.7 LCD インタフェースコネクタ (CN6) の信号配置

Pin No.	信号名	I/O	備考	Pin No.	信号名	I/O	備考
1	GND	-	電源	13	/PAD_CS	0	PAD I/F
2	GND	-	電源	14	/PAD_IRQ	I	PAD I/F
3	KEY_IN0	I	KEY I/F	15	PAD_DIN	0	PAD I/F
4	KEY_IN1	I	KEY I/F	16	PAD_DOUT	I	PAD I/F
5	KEY_IN2	I	KEY I/F	17	PAD_DCLK	0	PAD I/F
6	KEY_IN3	I	KEY I/F	18	/RESET	0	リセット
7	KEY_IN4	I	KEY I/F	19	/LCD_FLON	0	LCD電源
8	KEY_OUT0	0	KEY I/F	20	/LCD_PWRDY	I	LCD電源
9	KEY_OUT1	0	KEY I/F	21	GND	-	電源
10	KEY_OUT2	0	KEY I/F	22	GND	-	電源
11	GND	-	電源	23	3.3VSB	-	電源
12	GND	-	電源	24	3.3VSB	-	電源

5.6 音源

5.6.1 ブロック説明

図5.10に、音源制御ブロックを示します。図5.10に示すように、SH7780内蔵のオーディオコーデックインタフェース (HAC) およびオーディオコーデック (SIGMATEL製STAC9751T) を搭載しており、音源の入出力が可能です。音源入出力には、出力用ミニジャック (CN16) に接続されたヘッドフォンへの音源出力、および入力用ミニジャック (CN15) に接続されたイヤホンマイクからの音源入出力があります。なお、ヘッドフォン出力はステレオ出力、イヤホンマイク入出力はRchのみを使用したモノラル入出力です。

電子ボリュームを接続しており、音源出力時にボリューム調整が可能です。電子ボリュームの制御は、電源コントローラが制御します。詳細は、「6. 電源コントローラ」を参照してください。

その他詳細はSH7780のハードウェアマニュアル、SIGMATEL製 STAC9751Tのマニュアルを参照してください。

SIGMATELホームページ : http://www.idt.com/?genID=STAC9751&source=products_genericPart_STAC9751

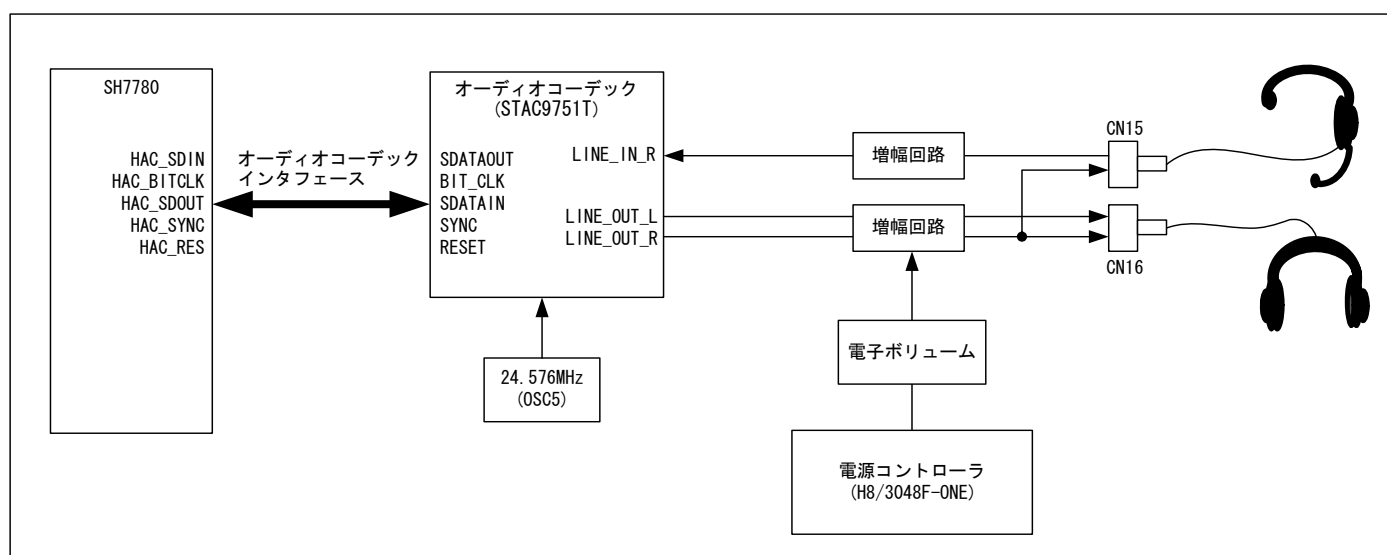


図 5.10 音源制御ブロック

5.6.2 コネクタピン配置

図5.11に音源入出力ミニジャック (CN15、CN16) のピン配置を、表5.8、表5.9に音源入出力ミニジャック (CN15、CN16) の信号配置を示します。

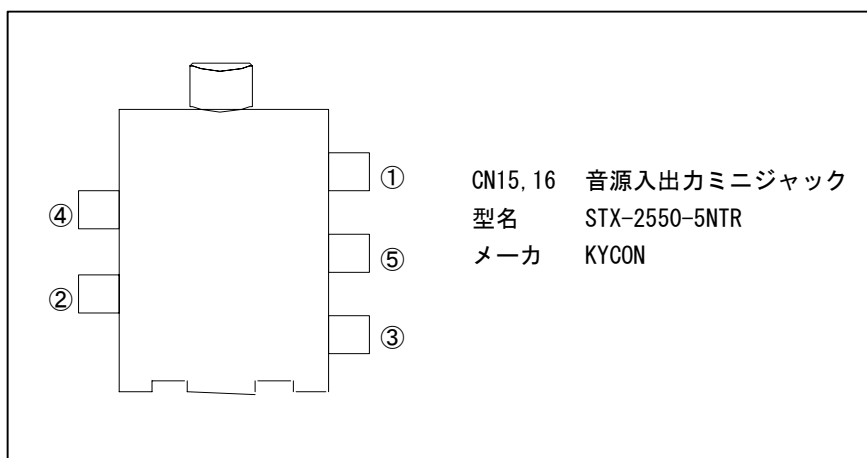


図 5.11 音源入出力ミニジャック (CN15、CN16) のピン配置

表 5.8 音源入出力ミニジャック (CN15) の信号配置

Pin No	信号名
1	GND
2	R-IN
3	R-OUT
4	MIC-IN
5	HP_SENSE

表 5.9 音源出力ミニジャック (CN16) の信号配置

Pin No	信号名
1	GND
2	L-OUT
3	R-OUT
4	HP_SENSE
5	NC

5.6.3 レジスタマップ

表5.10に、SH7780内蔵HACのレジスタマップを示します。

表 5.10 HAC コントローラレジスタ

アドレス	初期値	レジスタ名
H' FFE40008	H' 00000200	コントロールステータスレジスタ
H' FFE40020	H' 00000000	コマンド/ステータスアドレスレジスタ
H' FFE40024	H' 00000000	コマンド/ステータスデータレジスタ
H' FFE40028	H' 00000000	PCMレフトチャンネルレジスタ
H' FFE4002C	H' 00000000	PCMライトチャンネルレジスタ
H' FFE40050	H' 00000000	TX割込みイネーブルレジスタ
H' FFE40054	H' F0000000	TXステータスレジスタ
H' FFE40058	H' 00000000	RX割込みイネーブルレジスタ
H' FFE4005C	H' 00000000	RXステータスレジスタ
H' FFE40060	H' 84000000	HACコントロールレジスタ

5.7 eTRONインタフェース

5.7.1 ブロック説明

図5.12に、eTRONインタフェース制御ブロックを示します。図5.12に示すとおり、スマートカードインタフェースコントローラを搭載しており、eTRONインタフェースコネクタ (CN4) に挿されたeTRONカードとの通信が可能です。

SH7780のポート (PE6) を制御することによりeTRONカードのリセット制御が可能です。制御方法は下記のとおりです。

PE6からLow出力 : eTRONカードのリセット端子をLow (リセット状態)

PE6からHigh出力 : eTRONカードのリセット端子をHigh (通常状態)

eTRONカードへの電源は、電源コントローラ (H8/3048F-ONE) で制御しますが、T-Engineボードの電源がオン状態の時は、常に電源供給状態になっています。eTRONカードの抜き差しは、必ずT-Engineボードの電源がオフ状態の時に行ってください。

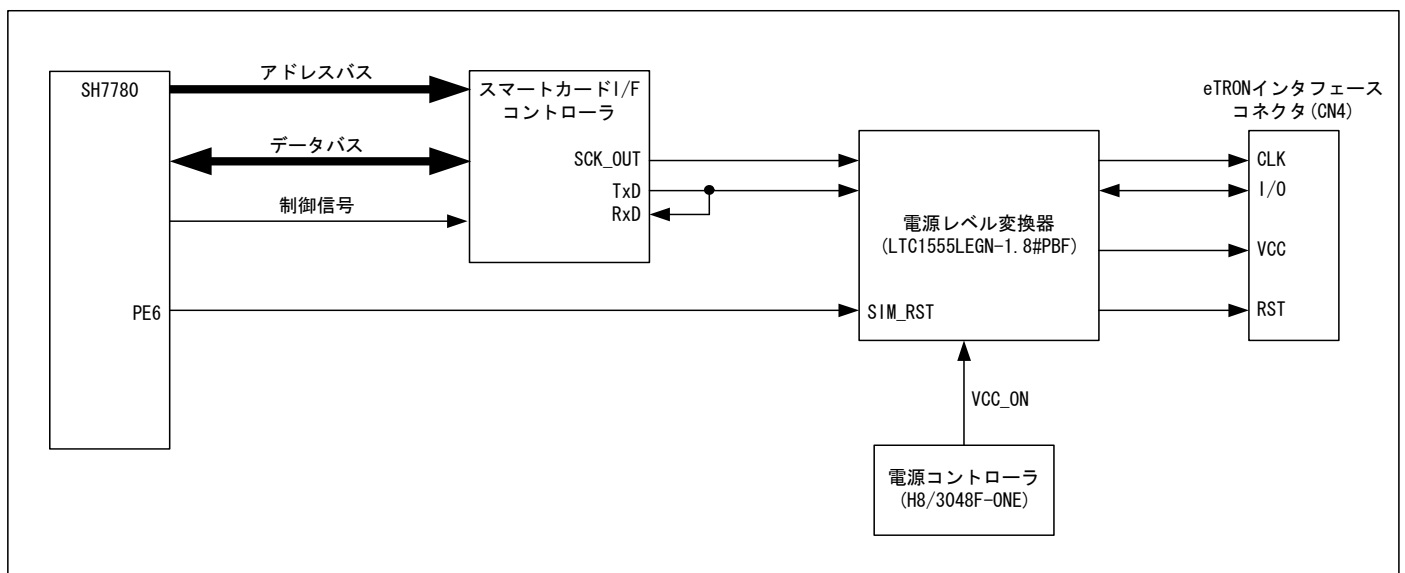


図 5.12 eTRON インタフェース制御ブロック

5.7.2 コネクタピン配置

図5.13にeTRONインタフェースコネクタ (CN4) のピン配置を、表5.11にeTRONインタフェースコネクタ (CN4) の信号配置を示します。

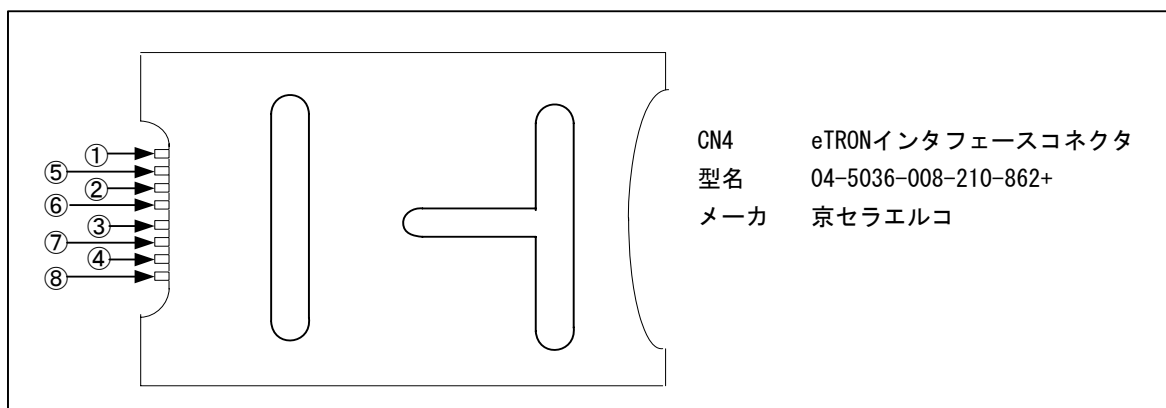


図 5.13 eTRON インタフェースコネクタ (CN4) のピン配置

表 5.11 eTRON インタフェースコネクタ (CN4) の信号配置

Pin No	信号名
1	C1:VCC
2	C2:RST
3	C3:CLK
4	C4:※1
5	C5:GND
6	C6:VPP
7	C7:I/O
8	C8:※1

※1 : PinNo4、8は、ボードテスト用のコネクタ (CN8) に接続されていますので使用しないで下さい。

5.7.3 レジスタマップ

表5.12にスマートカードインタフェースコントローラのレジスタマップ、以下にレジスタの詳細を示します。

表 5.12 スマートカードインタフェースレジスタマップ

アドレス	初期値	レジスタ名
H' B8000000	H' 0028	シリアルモードレジスタ
H' B8000002	H' 00FF	ビットレートレジスタ
H' B8000004	H' 0000	シリアルコントロールレジスタ
H' B8000006	H' 00FF	トランスミットデータレジスタ
H' B8000008	H' 0084	シリアルステータスレジスタ
H' B800000A	H' 0000	レシーブデータレジスタ
H' B800000C	H' 0000	スマートカードモードレジスタ

名称：シリアルモードレジスタ (SCSMR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	GM	-	-	O_NE	-	-	CKS1	CKS0
初期値	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0
R/W	R	R	R	R	R	R	R	R	R/W	R	R	R/W	R	R	R/W	R/W

bit15~8, 6, 5, 3, 2：予約ビット (Reserved)

リードした場合、“0” (bit5および3は“1”) がリードされます。
ライト動作は無効です。

bit7：GSMモード (GM)

スマートカードインタフェースの動作モードを設定します。

0：通常のスマートカードインタフェースの動作。(初期値)

TENDフラグが開始ビットの先頭から12.5etuのタイミングで発生。

クロック出力のON/OFF制御のみ。

1：GSMモードのスマートカードインタフェースの動作。

TENDフラグが開始ビットの先頭から11.0etuのタイミングで発生。

クロック出力はON/OFF制御の他、High/Low固定制御可能。

bit4：パリティモード (O_NE)

パリティ付加/パリティチェックの偶数パリティ/奇数パリティを設定します。

0：偶数パリティで動作。(初期値)

1：奇数パリティで動作。

bit2、1：クロックセレクト (CKS[1:0])

内蔵ボーレートジェネレータのクロックソースを選択します。

CKS[1:0]=00：システムクロック。(初期値)

CKS[1:0]=01：システムクロック/4。

CKS[1:0]=10：システムクロック/16。

CKS[1:0]=11：システムクロック/64。

名称：ビットレートレジスタ (SCBRR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	BRR7	BRR6	BRR5	BRR4	BRR3	BRR2	BRR1	BRR0
初期値	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
R/W	R	R	R	R	R	R	R	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

bit15~8：予約ビット (Reserved)

リードした場合、“0”がリードされます。
ライト動作は無効です。

bit7~0：ビットレート設定 (BRR[7:0])

シリアル送信/受信のビットレートを設定します。

名称：シリアルコントロールレジスタ (SCSCR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	TIE	RIE	TE	RE	-	-	CKE1	CKE0
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W	R	R	R	R	R	R	R	R	R/W	R/W	R/W	R/W	R	R	R/W	R/W

bit15~8, 3, 2：予約ビット (Reserved)

リードした場合、“0”がリードされます。
ライト動作は無効です。

bit7：トランスミットインタラプトイネーブル (TIE)

送信終了後のSCSSR1のTENDフラグ1セット時、送信割りこみ (TXI) 要求の発生を許可/禁止します。

0：割りこみ要求禁止。(初期値)

送信割りこみ (TXI) 要求を禁止。

TXIをクリアします。

1：割りこみ要求許可。

送信割りこみ (TXI) 要求を許可。

TXIの解除は、TDREフラグを1から0にクリアすることでも行えます。

bit6：レシーブインタラプトイネーブル (RIE)

受信終了後のSCSSR1のRDRFフラグ1セット時、受信データフル割りこみ (RXI) およびエラー割りこみ (ERI) 要求の発生を許可/禁止します。

0：割りこみ要求禁止。(初期値)

受信データフル割りこみ (RXI) およびエラー割りこみ (ERI) 要求を禁止。

RXIおよびERIをクリアします。

1：割りこみ要求許可。

受信データフル割りこみ (RXI) およびエラー割りこみ (ERI) 要求を許可。

RXIおよびERIの解除は、RDRFフラグ、またはERS、PER、ORERフラグを1から0にクリアすることでも行えます。

bit5：トランスミットイネーブル (TE)

シリアル送信動作の開始を許可/禁止します。

0：送信動作禁止。(初期値)

TDREフラグを1に固定します。

1：送信動作を許可。

TEビットを1にする前に必ずシリアルモードレジスタ (SCSMR1) の設定を行い、送信フォーマットを決定してください。

bit4：レシーブイネーブル (RE)

シリアル受信動作の開始を許可/禁止します。

0：受信動作禁止。(初期値)

REビットを0にクリアしてもRDRF、FER、PER、ORERの各フラグは影響を受けず、状態を保持します。

1：受信動作許可。

REビットを1にする前に必ずSCSMR1の設定を行い、受信フォーマットを決定してください。

bit2,1 : クロックイネーブル(CKE[1:0])

SCK端子の機能の指定を行います。

CKE0、CKE1およびSCSMR1のGMビット、SCSPTR1のSPB010ビットの設定により通常クロックの出力禁止/許可を選択するほか、クロック出力のHighレベル固定とLowレベル固定を指定することができます。

名称：トランスミットデータレジスタ (SCTDR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0
初期値	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
R/W	R	R	R	R	R	R	R	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

bit15~8 : 予約ビット(Reserved)

リードした場合、“0”がリードされます。

ライト動作は無効です。

bit7~0 : トランスミットデータ (TDR[7:0])

シリアル送信するデータを格納する8ビットのレジスタです。

CPUから書きこみ/読み出しできないトランスミットシフトレジスタ (SCTSR) が空の時にSCTDRにデータを書きこむと、そのデータをSCTSRに転送してシリアル送信を開始します。

また、SCTSRのシリアルデータを転送中にSCTDRに次の送信データを書きこむと、連続シリアル送信ができます。

名称：トランスミットシフトレジスタ (SCTSR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	TSR7	TSR7	TSR7	TSR7	TSR7	TSR7	TSR7	TSR7
初期値	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

bit7~0 : トランスミットシフトデータ (TSR[7:0])

本レジスタはCPUから直接書きこみ/読み出しすることはできません。

SCTDRから転送されたデータはLSB (ビット0) から順にTxD端子に送り出され、シリアルデータ送信を行います。1バイトのデータ送信が終了すると自動的にSCTDRから次のデータを転送し、送信を開始します。

ただし、シリアルステータスレジスタ (SCSSR) のTDREフラグが1にセットされている場合はSCTDRからのデータ転送は行われません。

名称：シリアルステータスレジスタ (SCSSR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	TDRE	RDRF	ORER	ERS	PER	TEND	-	-
初期値	0	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0
R/W	R	R	R	R	R	R	R	R	R/W	R/W	R/W	R/W	R/W	R/W	R	R

bit15~8,1,0：予約ビット (Reserved)

リードした場合、“0”がリードされます。
ライト動作は無効です。

bit7：トランスミットデータレジスタエンプティ (TDRE)

SCTDRにデータがないことを示します。

0ライトのみ可能です。ただし、TEが0の時はライトできません。

0：SCTDRに有効な送信データが書きこまれていることを表示。

【クリア条件】

(1) TDRE=1の状態を読み出したあと0を書き込んだ時

(2) SCTDRにデータを書き込んだ時

1：SCTDRに有効な送信データがないことを表示。(初期値)

【セット条件】

(1) リセット時

(2) SCSSRのTEビットが0の時

(3) SCTDRからSCTSRにデータ転送が行われSCTDRにデータ書きこみが可能になった時、TDREビットが1から0にクリアされると、送信割りこみ (TXI) がクリアされます。

bit6：レシーブデータレジスタフル (RDRF)

受信したデータがSCRDRに格納されていることを示します。

0ライトのみ可能です。

0：SCRDRに有効な受信データが格納されていないことを表示。(初期値)

【クリア条件】

(1) リセット時

(2) RDRF=1の状態を読み出したあと0を書き込んだ時

(3) SCRDRのデータを読み出した時

1：SCRDRに有効な受信データが格納されていることを表示。

【セット条件】

シリアル受信が正常終了しSCSSRからSCRDRへ受信データが転送された時

受信時にエラーを検出した時、およびSCSSRのREビットを0にクリアしたときは、SCRDRおよび

RDRFフラグは影響を受けず、以前の状態を保持します。

RDRFビットが1から0にクリアされると受信割りこみ (RXI) がクリアされます。

RDRFフラグが1にセットされたまま次のデータを受信完了すると、オーバーランエラーが発生し、受信データが失われますので注意してください。

bit5：オーバーランエラー (ORER)

受信時にオーバーランエラーが発生して異常終了したことを示します。

0ライトのみ可能です。

0：正常に受信され、エラーシグナルがないことを表示。(初期値)

【クリア条件】

(1) リセット時

(2) ORER=1の状態を読み出したあと0を書き込んだ時

1：受信時にオーバーランエラーが発生したことを表示。

【セット条件】

エラーシグナルローレベルをサンプリングした時

REビットを0にクリアした場合もORERフラグは影響を受けず、以前の状態を保持します。

SCRDRではオーバーランエラーが発生する前の受信データを保持し、後から受信したデータは失われます。

ORER=1にセットされた状態で以降のシリアル受信を続けることはできません。

ORERビットが1から0にクリアされると、エラー割り込み (ERI) がクリアされます。

bit4 : エラーシグナルステータス (ERS)

送信時に受信側からエラーシグナルが送信されたことを示します。

0ライトのみ可能です。

0 : 正常に受信され、エラーシグナルがないことを表示。(初期値)

【クリア条件】

(1) リセット時

(2) ERS=1の状態を読み出した後、0を書き込んだ時

1 : 受信側からパリティエラーの検出を示すエラーシグナルが送出されたことを表示。

【セット条件】

エラーシグナルローレベルをサンプリングした時

TEビットを0にクリアした場合も、ERSフラグは影響を受けずに以前の状態を保持します。

ERSビットが1から0にクリアされると、エラー割りこみ (ERI) がクリアされます。

ERS=1の時には新たなデータ送信を行うことはできません。

bit3 : パリティエラー (PER)

受信時にパリティエラーが発生して異常終了したことを示します。

0ライトのみ可能です。

0 : 受信中、または正常に受信を完了したことを表示。(初期値)

【クリア条件】

(1) リセット時

(2) PER=1の状態を読み出した後、0を書き込んだ時

1 : 受信時にパリティエラーが発生したことを表示。

【セット条件】

受信データにおけるパリティチェックで、SCSMRの0_NEビットで指定した偶数/奇数パリティの設定と一致しなかった時

REビットを0にクリアした場合も、PERフラグは影響を受けずに以前の状態を保持します。

パリティエラーが発生した時の受信データはSCRDRに転送されますが、RDRFフラグはセットされません。

なお、PERフラグが1にセットされた状態では、以降のシリアル受信を続けることはできません。

PERビットが1から0にクリアされると、エラー割りこみ (ERI) がクリアされます。

bit2 : トランスミットエンド (TEND)

送信状態表示。

リードオンリとし、ライト動作は無効です。

0 : 送信中であることを表示。

【クリア条件】

(1) TDRE=1の状態をリードした後、TDREフラグに0をライトした時

(2) SCTDRにデータを書き込んだ時

1 : 送信が終了したことを表示。(初期値)

【セット条件】

(1) リセット時

(2) SCSCRのTEビットが0かつERSビットが0の時

(3) SCSMRのGMビットが0で、1バイトのキャラクタ送信後、2.5etu後にTDRE=1かつERS=0 (正常送信) の時

(4) SCSMRのGMビットが1で、1バイトのキャラクタ送信後、1.0etu後にTDRE=1かつERS=0 (正常送信) の時

名称 : レシーブデータレジスタ (SCRDR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	RDR7	RDR6	RDR5	RDR4	RDR3	RDR2	RDR1	RDR0
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R

bit15~8 : 予約ビット (Reserved)

リードした場合、“0”がリードされます。

ライト動作は無効です。

bit7~0 : レシーブデータ (RDR[7:0])

受信したシリアルデータが格納されます。

1バイトのデータの受信が終了すると、SCRSRからSCRDRへ受信したデータを転送して格納し、受信動作を完了します。

受信動作完了後、SCRSRは再び受信可能となります。

SCRSRとSCRDRはダブルバッファになっているので、連続した受信動作が可能です。

SCRDRはライトオンリとし、CPUからの書きこみは無効です。

名称 : レシーブシフトレジスタ (SCRSR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
初期値	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

bit7~0 : レシーブシフトデータ (RSR[7:0])

シリアルデータを受信するためのレジスタです。

RxD端子から入力されたシリアルデータをLSB（ビット0）から受信した順にセットし、パラレルデータに変換します。

1バイトのデータ受信を終了すると、データは自動的にSCRDRに転送されます。

CPUから本レジスタへ直接アクセスすることはできません。

名称 : スマートカードモードレジスタ (SCSCMDR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	-	-	-	-	SDIR	SINV	-	SMIF
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R/W	R/W	R	R/W

bit15~4,1 : 予約ビット (Reserved)

リードした場合、“0”がリードされます。

ライト動作は無効です。

bit3 : スマートカードデータトランスファディレクション (SDIR)

シリアル/パラレル変換のデータフォーマットを設定します。

0 : SCTDRの内容をLSBファーストで送信。受信データをLSBファーストとしてSCRDRに格納。(初期値)

1 : SCTDRの内容をMSBファーストで送信。受信データをMSBファーストとしてSCRDRに格納。

bit2 : スマートカードデータインバート (SINV)

データのロジックレベルの反転を指定します。

本機能は、ビット3の機能を組み合わせ、インバースコンベンションカードとの送受信に使用します。

SINVはパリティビットのロジックレベルには影響しません。

0 : SCTDRの内容をそのまま送信。受信データをそのままSCRDRに格納。(初期値)

1 : SCTDRの内容を反転してデータを送信。受信データを反転してSCRDRに格納。

bit0 : スマートカードインタフェースモードセレクト (SMIF)

スマートカードインタフェース機能をイネーブルにするビットです。

0 : スマートカードインタフェース機能を禁止。(スタンバイモード) (初期値)

この時、SMIF以外の全てのレジスタビットはアクセス不可能になります。

また、TxDおよびSCK端子はハイインピーダンスに固定され、RxD端子からのデータ入力は受信不可能になります。

ただし、スタンバイ中も全てのレジスタ値は保持されます。

1 : スマートカードインタフェース機能を許可。(ノーマルモード)

送受信中にSMIFビットを0にクリアしないで下さい。その場合の動作は保証されません。

名称：シリアルポートレジスタ (SCSPTR)

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	-	EIO	-	-	-	SPB1I0	SPB1DT	SPB0I0	SPB0DT
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	X	0	X
R/W	R	R	R	R	R	R	R	R	R/W	R	R	R	R/W	R/W	R/W	R/W

bit15～8, 6～4：予約ビット (Reserved)

リードした場合、“0”がリードされます。
ライト動作は無効です。

bit7：エラー割りこみオンリー (EIO)

EIOビットが1の時、RIEビットが1にセットされていてもCPUへRXI割り込みを要求しません。

このビットはRXI割りこみの許可/禁止を設定します。

0：RIEビットが1の時、RXIとERI割り込みが許可されます。(初期値)

1：RIEビットが1の時、ERI割りこみのみが許可されます。

bit3：シリアルポートクロックポート入出力 (SPB1I0)

シリアルポートのSCK端子の入出力を指定します。

実際にSCK端子をポート出力端子としてSPB1DTビットで設定した値を出力する場合は、SCSMRのC/AビットとSCSCRのCKE1、CKE0ビットを0に設定してください。

0：SCK端子にSPB1DTビットの値を出力しないことを示す。(初期値)

1：SCK端子にSPB1DTビットの値を出力することを示す。

bit2：シリアルポートクロックポートデータ (SPB1DT)

シリアルポートのSCK端子の入出力データを指定します。

入力か出力かはSPB1I0ビットで指定します。

出力の場合SPB1DTビットの値がSCK端子に出力されます。

SPB1I0ビットの値に関わらず、SPB1DTビットからはSCK端子の値が読み出されます。

リセット後の初期値は不定です。

0：入出力データがローレベルであることを示す。

1：入出力データがハイレベルであることを示す。

bit1：シリアルポートブレイク入出力 (SPB0I0)

シリアルポートのTxD端子の出力条件を指定します。

実際にTxD端子をポート出力端子としてSPB0DTビットで設定した値を出力する場合は、SCSCRのTEおよびREビットを0にしてください。

0：TxD端子にSPB0DTビットの値を出力しないことを示す。(初期値)

1：TxD端子にSPB0DTビットの値を出力することを示す。

bit0：シリアルポートブレイクデータ (SPB0DT)

シリアルポートのRxD端子の入力データおよびTxD端子の出力データを指定します。

TxD端子の出力条件はSPB0I0ビットで指定します。

TxD端子を出力に設定した場合、SPB0DTビットの値がTxD端子に出力されます。

SPB0I0ビットの値に関わらず、SPB0DTビットからはRxD端子の値が読み出されます。

リセット後の初期値は不定です。

0：入出力データがローレベルであることを示す。

1：入出力データがハイレベルであることを示す。

5.8 Ethernetコントローラ

5.8.1 ブロック説明

T-Engineボードのデバッグボード上に、Ethernetコントローラ (SMSC製 LAN91C111-NU) およびRJ-45コネクタ (CN4) を搭載しており、10BASE-T/100BASE-TでのEthernet通信が行えます。

表5. 13にEthernetコントローラの使用モードを示します。

コントローラの動作クロックとして25MHzを使用し、このクロックを基準にコントローラは動作します。また、コントローラからの割り込みは、T-Engineボードの拡張スロットIRQ3～IRQ0へ接続されています。接続する拡張スロットIRQ3～IRQ0の選択は、デバッグボード上のJ2～J5から選択できます。

J2をショート：拡張スロットIRQ0を選択

J3をショート：拡張スロットIRQ1を選択

J4をショート：拡張スロットIRQ2を選択

J5をショート：拡張スロットIRQ3を選択

⚠ 注意



J2～J5は、必ずどれか1つのみショートにし、その他はオープンにしてください。
J2～J5を2つ以上ショートした場合、製品が故障する恐れがあります。

その他詳細は、LAN91C111-NUのマニュアルを参照してください。

SMSCホームページ：<http://www.smsc.com/main/catalog/lan91c111.html>

表 5. 13 Ethernet コントローラの使用モード

項目	内容
バスタイプ	16ビットバスモード
バス幅	16ビット
WAIT	ARDY信号使用 (Configuration RegisterのNO WAITビット=0設定)
割り込みピン	INTRO使用 (Configuration RegisterのINT SEL0, SEL1ビット=00設定)

5.8.2 コネクタピン配置

図5.14にEthernetインタフェースコネクタ (CN4) のピン配置を、表5.14にEthernetインタフェースコネクタ (CN4) の信号配置を示します。

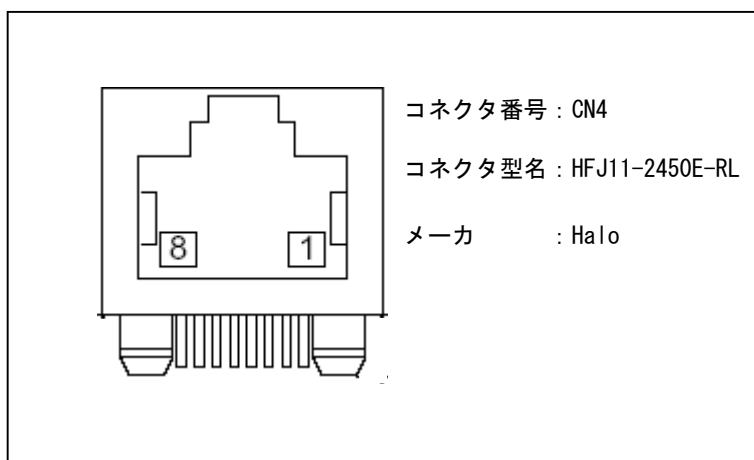


図 5.14 Ethernet インタフェースコネクタ (CN4) のピン配置

表 5.14 Ethernet インタフェースコネクタ (CN4) の信号配置

ピンNo.	信号名	I/O	備考
1	TX+	OUT	
2	TX-	OUT	
3	RX+	IN	
4	—	—	
5	—	—	
6	RX-	IN	
7	—	—	
8	—	—	
9	GND	—	
10	GND	—	

5.8.3 コネクタピン配置

表5.15にEthernetコントローラのレジスタマップを示します。

表 5.15 Ethernet コントローラレジスタマップ

レジスタアドレス	BANK0	BANK1	BANK2	BANK3
H' A0400000	TCR	CONFIG	MMU COMMAND	MT0-1
H' A0400002	EPH STATUS	BASE	PNR	MT2-3
H' A0400004	RCR	IA0-1	FIFO PORTS	MT4-5
H' A0400006	COUNTER	IA2-3	POINTER	MT6-7
H' A0400008	MIR	IA4-5	DATAMGMT	MGMT
H' A040000A	RPCR	GENERAL	DATA	REVISION
H' A040000C	RESERVED	CONTOROL	INTERRUPT	ERCV
H' A040000E	BANK SELECT			

5.9 IrDA

5.9.1 ブロック説明

図5.15に、赤外線通信モジュール制御ブロックを示します。図5.15に示すように、モバイルマルチメディアコントローラ (SiliconMotion製SM501GX08LF01-AB) 内蔵シリアル/IRDAコントローラを使用し、IrDA1.0に準拠した赤外線通信が可能です。

その他レジスタマップを含む詳細に関しては、SiliconMotion製SM501GX08LF01-ABのマニュアルを参照してください。

SiliconMotion ホームページ : <http://www.siliconmotion.com.tw/en/en2/products4.htm>

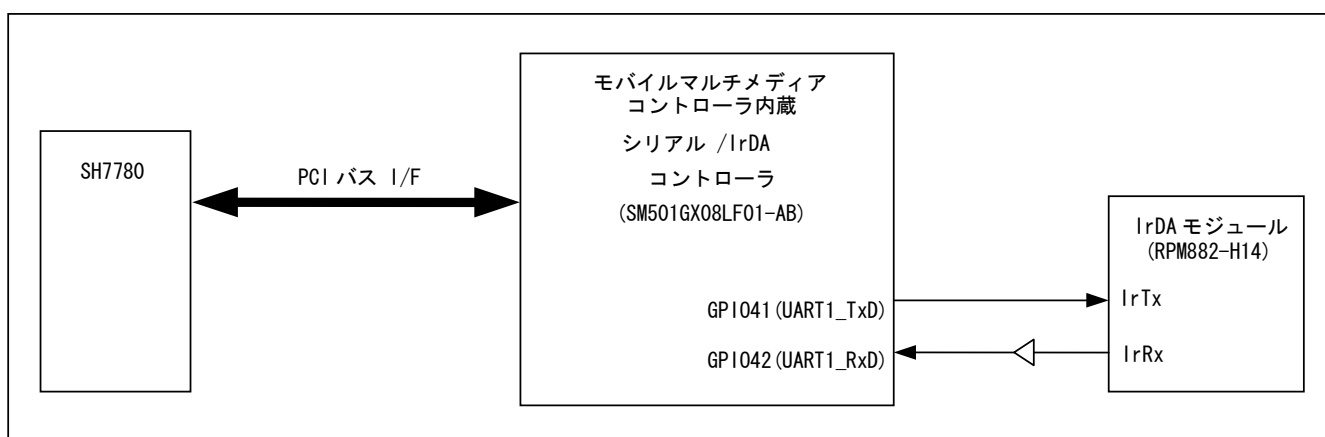


図 5.15 赤外線通信モジュール制御ブロック

第6章 電源コントローラ

6.1 電源コントローラの機能

電源コントローラH8/3048F-ONE（以下、電源コントローラと略す）は、内蔵メモリ上に書き込まれたファームウェアにより以下の制御を行います。以下の機能は、SH7780からUART chA経由で制御することが可能です。図6.1に電源コントローラブロック図を示します。

- (1) RTC（リアルタイムクロック）機能
- (2) システム電源（3.3V、5V）ON/OFF 制御機能
- (3) タッチパネル座標位置読取り機能
- (4) キースイッチ入力機能
- (5) 8bit LED 点灯/消灯機能
- (6) 赤外線リモコンの送受信機能
- (7) 電子ボリューム機能
- (8) シリアル EEPROM の書き込み／読み込み機能

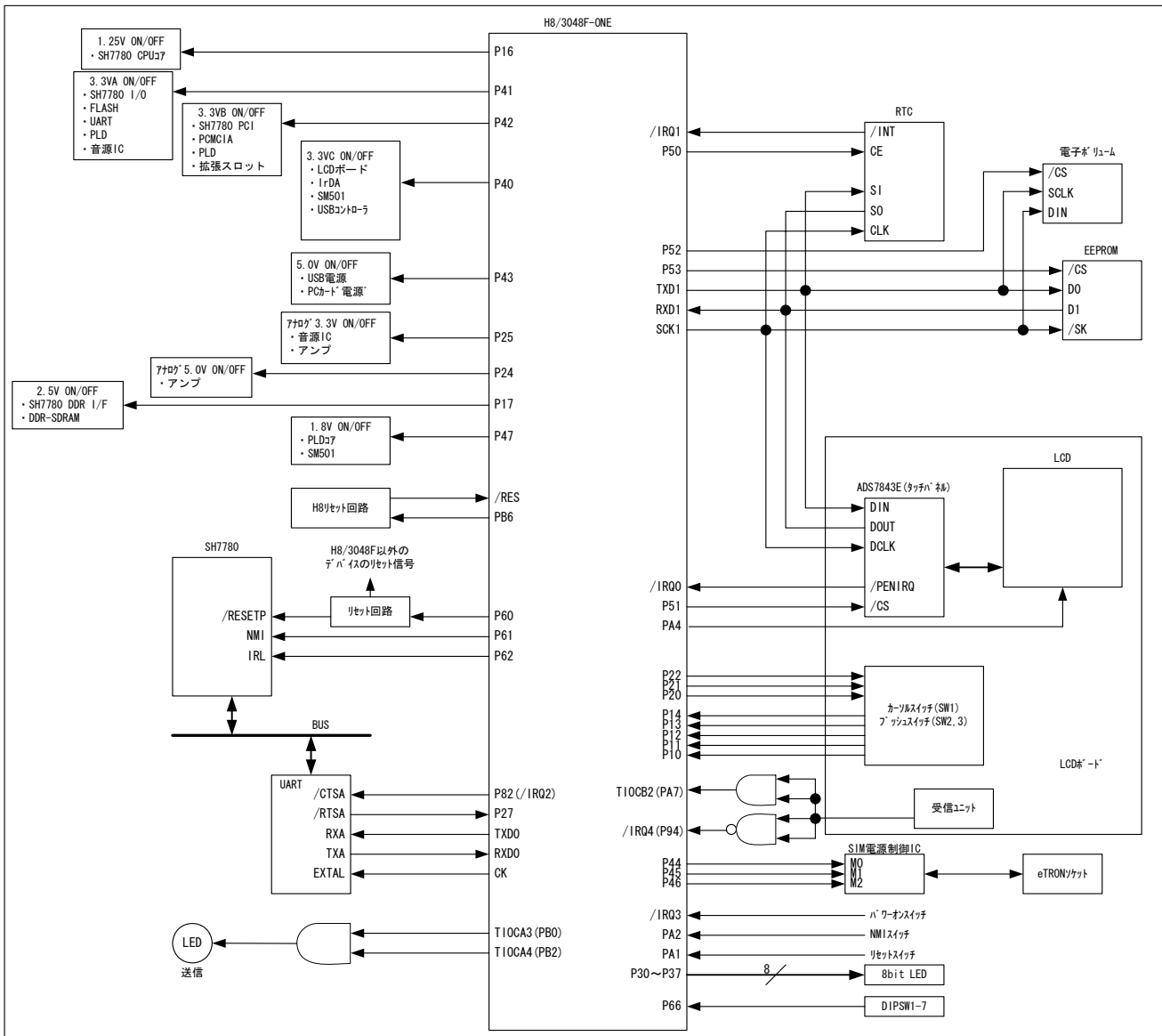


Figure 6.1 Power Supply Control Block Diagram

⚠ 注意

SH7780と電源コントローラの通信方法に関して：



電源コントローラのI/OポートとUARTコントローラ (XR16L2550IM-F) の/RTSA, /CTS端子は、回路上接続していますが、電源コントローラはSH7780との通信の際、ハード制御は行っていません。SH7780と電源コントローラの通信方法詳細については、「6.2 SH7780と電源コントローラのシリアル通信」を参照して下さい。

6.2 SH7780と電源コントローラのシリアル通信

SH7780と電源コントローラのシリアル通信について説明します。

6.2.1 シリアルフォーマット

SH7780と電源コントローラのシリアル通信のフォーマットを以下に示します。

- (1) モード：調歩同期式
- (2) 速度：38400bit/sec
- (3) ストップビット：1bit
- (4) スタートビット：1bit
- (5) パリティビット：なし
- (6) LSBファースト

6.2.2 電源コントローラのレジスタリード手順

SH7780から電源コントローラの制御レジスタをリードする手順を以下に示します。

- (1) SH7780から電源コントローラへリードコマンドを送信します。
- (2) 電源コントローラからSH7780へレスポンスが返されます。

⚠ 注意

コマンド送信に関して：



SH7780からコマンドを連続で送信しないで下さい。送信したコマンドに対するレスポンスの受信が終了した後、次のコマンドを送信して下さい。

6.2.3 リードコマンド

リードコマンドのフォーマットを図6.2に示します。

SH7780は、開始コード、機能コード、レジスタアドレスの順にリードコマンドを送信します。

(1) 開始コード (1byte)	(2) 機能コード (1byteまたは2byte)	(3) レジスタアドレス (2byte)
----------------------	------------------------------	-------------------------

図 6.2 リードコマンド

(1) 開始コード

0x02固定です。

(2) 機能コード

機能コードの上位4ビットが”1000”のときにリードするデータのサイズを下位4bitで指定します。

図6.3に上位4ビットが”1000”のときの機能コマンドを示します。

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	データ長			

図 6.3 機能コマンド 1byte

機能コードにおける上位4ビットが”1001”のときデータ長はリードするデータのサイズを下位12bitで指定します。図6.4に上位4ビットが”1001”のときの機能コマンドを示します。

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	データ長											

図 6.4 機能コマンド 2byte

(3) レジスタアドレス

リードするレジスタのアドレスを指定します。

6.2.4 リード時の正常時レスポンス

リードコマンドに対するレスポンスのフォーマットを図6.5に示します。

電源コントローラは、ACKコード、機能コード、レジスタアドレス、データの順にレスポンスを返します。

(1) ACK コード (1byte)	(2) 機能コード (1byteまたは2byte)	(3) レジスタアドレス (2byte)	(4) データ (Nbyte)
------------------------	------------------------------	-------------------------	--------------------

図 6.5 リードコマンドの正常時のレスポンス

(1) ACKコード

ACK (0x06)に固定です。

(2) 機能コード

対応するリードコマンドと同じものを返します。

(3) レジスタアドレス

リードしたレジスタのアドレスを返します。

(4) データ

リードしたデータを返します。サイズは機能コードで指定された値です。

6.2.5 リード時の異常時レスポンス

リードコマンドに対する異常時のレスポンスフォーマットを図6.6に示します。
電源コントローラは、NAKコード、エラーNo.の順で異常時レスポンスを返します。

(1) NAKコード (1byte)	(2) エラーNo. (1byte)
-----------------------	-----------------------

図 6.6 リードコマンドの異常時のレスポンス

(1) NAKコード

NAK(0x15)に固定です。

(2) エラーコード

エラーコード一覧を表 6.1 に示します。

表 6.1 エラーコード一覧

エラーNo	エラー種別
0x01	通信エラー発生
0x02	機能コードが不正
0x03	レジスタ番号が不正
0x04	レジスタのサイズが不一致
0x05	データ長エラー

6.2.6 電源コントローラのレジスタライト手順

SH7780から電源コントローラの制御レジスタをライトする手順を以下に示します。

- (1) SH7780から電源コントローラへライトコマンドを送信します。
- (2) 電源コントローラからSH7780へレスポンスが返されます。

⚠ 注意

コマンド送信に関して：



SH7780からコマンドを連続で送信しないで下さい。送信したコマンドに対するレスポンスの受信が終了した後、次のコマンドを送信して下さい。

6.2.7 ライトコマンド

ライトコマンドのフォーマットを図6.7に示します。

SH7780は、開始コード、機能コード、レジスタアドレス、データの順にライトコマンドを送信します。

(1) 開始コード (1byte)	(2) 機能コード (1byteまたは2byte)	(3) レジスタアドレス (2byte)	(4) レジスタアドレス (Nbyte)
----------------------	------------------------------	-------------------------	-------------------------

図 6.7 ライトコマンド

(1) 開始コード

0x02固定です。

(2) 機能コード

機能コードの上位4ビットが”1100”のときにライトするデータのサイズを下位4bitで指定します。

図6.8に上位4ビットが”1100”のときの機能コマンドを示します。

D7	D6	D5	D4	D3	D2	D1	D0
1	1	0	0	データ長			

図 6.8 機能コマンド 1byte

機能コードにおける上位4ビットが”1101”のときデータ長はライトするデータのサイズを下位12bitで指定します。図6.9に上位4ビットが”1101”のときの機能コマンドを示します。

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	1	0	1	データ長											

図 6.9 機能コマンド 2byte

(3) レジスタアドレス

ライトするレジスタのアドレスを指定します。

(4) データ

ライトするデータを指定します。サイズは機能コードで指定された値です。

6.2.8 ライト時の正常時レスポンス

ライトコマンドに対するレスポンスのフォーマットを図6.10に示します。

電源コントローラは、ACKコード、機能コード、レジスタアドレス、データの順にレスポンスを返します。

(1) ACK コード (1byte)	(2) 機能コード (1byteまたは2byte)	(3) レジスタアドレス (2byte)	(4) データ (Nbyte)
------------------------	------------------------------	-------------------------	--------------------

図 6.10 ライトコマンドの正常時のレスポンス

(1) ACKコード

ACK (0x06)に固定です。

(2) 機能コード

対応するライトコマンドと同じものを返します。

(3) レジスタアドレス

ライトしたレジスタのアドレスを返します。

(4) データ

ライトしたデータを返します。サイズは機能コードで指定された値です。但し赤外線リモコン制御のIRRSFDRとシリアルEEPROM制御のEEPDR に関しては、データを返しません。

6.2.9 ライト時の異常時レスポンス

ライトコマンドに対する異常時のレスポンスフォーマットを図6.11に示します。
電源コントローラは、NAKコード、エラーNo.の順で異常時レスポンスを返します。

(1) NAK コード (1byte)	(2) エラーNo. (1byte)
------------------------	-----------------------

図 6.11 ライト時の異常時のレスポンス

- (1) NAKコード
NAK (0x15)に固定です。
- (2) エラーコード
エラーコード一覧を表 6.2 に示します。

表 6.2 エラーコード一覧

エラーNo	エラー種別
0x01	通信エラー発生
0x02	機能コードが不正
0x03	レジスタ番号が不正
0x04	レジスタのサイズが不一致
0x05	データ長エラー

6.3 RTC（リアルタイムクロック）機能

RTCの機能を以下に示します。また、表 6.3 に RTC のレジスタ一覧を示します。
 なお、各レジスタの説明は、6.3.1～6.3.17 を参照して下さい。

- (1) 秒、分、時、日、曜日、月、年（BCDコード）のカウンタ。
- (2) RTCのスタート/ストップ機能
- (3) アラーム割込み機能
- (4) 1sec、0.5sec 周期割込み機能
- (5) うるう年自動補正機能
- (6) 動作範囲は、2000年1月1日～2099年12月31日

表 6.3 RTC レジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ	備考
RTCコントロールレジスタ	RTCCR	0x0000	R/W	1byte	
RTCステータスレジスタ	RTCSR	0x0001	R/W	1byte	
秒カウンタ	SECCNT	0x0002	R/W	1byte	
分カウンタ	MINCNT	0x0003	R/W	1byte	
時カウンタ	HRCNT	0x0004	R/W	1byte	
曜日カウンタ	WKCNT	0x0005	R/W	1byte	
日カウンタ	DAYCNT	0x0006	R/W	1byte	
月カウンタ	MONCNT	0x0007	R/W	1byte	
年カウンタ	YRCNT	0x0008	R/W	1byte	
秒アラームカウンタ	SECAR	0x0009	R/W	1byte	
分アラームカウンタ	MINAR	0x000A	R/W	1byte	
時アラームカウンタ	HRAR	0x000B	R/W	1byte	
曜日アラームカウンタ	WKAR	0x000C	R/W	1byte	
日アラームカウンタ	DAYAR	0x000D	R/W	1byte	
月アラームカウンタ	MONAR	0x000E	R/W	1byte	
RTC/タッチパネル/キー入力/ 電源ステータスレジスタ	RTKISR	0x0090	R/W	1byte	

6.3.1 RTCコントロールレジスタ (RTCCR)

アドレス : 0x0000, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	CNTS	SECCAF	0.5secI	1secI	ARI	START
R	R	R/W	R/W	R/W	R/W	R/W	R/W

(1) START

START ビット	設定内容
0	RTC スタート (初期値)
1	RTC ストップ

⚠ 注意



STARTビットが0の状態、各カウンタをライトしないで下さい。各カウンタの書き換えは、STARTビットを1に設定した状態で行って下さい。

(2) ARI

ARI ビット	設定内容
0	アラーム割込みを発生させない。(初期値)
1	アラーム割込みを発生させる。

(3) 1secI

1secI ビット	設定内容
0	1sec 周期で割込みを発生させない。(初期値)
1	1sec 周期で割込みを発生させる。

(4) 0.5secI

0.5secI ビット	設定内容
0	0.5sec 周期で割込みを発生させない。(初期値)
1	0.5sec 周期で割込みを発生させる。

(5) SECCAF

SECCAF ビット	設定内容
0	秒カウンタ (SECCNT) が桁上がりしていない。(初期値)
1	秒カウンタ (SECCNT) が桁上がりした。 【0クリア条件】 SECCAF ビットが1で0を書き込んだとき。

(6) CNTS

CNTS ビット	設定内容
0	各カウンタに設定された値を更新しない。(初期値)
1	各カウンタに設定された値を更新する。 【0クリア条件】 各カウンタの更新が終了したとき。(自動的に0クリアされます。)


注意


STARTビットが0の状態、各カウンタをライトしないで下さい。STARTビットを1に設定した状態で各カウンタの値を書き換えた後にCNTSビットを1にセットして下さい。

6.3.2 RTCステータスレジスタ (RTCSR)

アドレス : 0x0001, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0.5secF	1secF	ARF	0
R	R	R	R	R/W	R/W	R/W	R

(1) ARF

ARF ビット	設定内容
0	AR ビットが設定された各々のアラームレジスタの内容と各々のカウンタレジスタの内容が一致していない。(初期値)
1	AR ビットが設定された各々のアラームレジスタの内容と各々のカウンタレジスタの内容が一致した。 この時、ARI ビットが1に設定されているとアラーム割込みが発生します。 【クリア条件】 ARF ビットが1で0を書き込んだとき。

(2) 1secF

1secF ビット	設定内容
0	1sec が経過していない。(初期値)
1	1sec が経過した。 【クリア条件】 1secF ビットが1で0を書き込んだとき。

(3) 0.5secF

0.5secF ビット	設定内容
0	0.5sec が経過していない。(初期値)
1	0.5sec が経過した。 【クリア条件】 0.5secF ビットが1で0を書き込んだとき。

6.3.3 秒カウンタ (SECCNT)

アドレス : 0x0002, 初期値 : 0xXX (不定値)

D7	D6	D5	D4	D3	D2	D1	D0
0	10 秒			1 秒			
R	R/W	R/W	R/W	R/W	R/W	R/W	R/W

カウンタ値はBCDコードです。カウント範囲は00~59です。59→00の時、分カウンタを桁上げします。

6.3.4 分カウンタ (MINCNT)

アドレス : 0x0003, 初期値 : 0xXX (不定値)

D7	D6	D5	D4	D3	D2	D1	D0
0	10 分			1 分			
R	R/W	R/W	R/W	R/W	R/W	R/W	R/W

カウンタ値はBCDコードです。カウント範囲は00~59です。59→00の時、時カウンタを桁上げします。

6.3.5 時カウンタ (HRCNT)

アドレス : 0x0004, 初期値 : 0xXX (不定値)

D7	D6	D5	D4	D3	D2	D1	D0
0	0	10 時間		1 時間			
R	R	R/W	R/W	R/W	R/W	R/W	R/W

カウンタ値はBCDコードです。カウント範囲は00~23です。23→00の時、日カウンタおよび曜日カウンタを桁上げします。

6.3.6 曜日カウンタ (WKCNT)

アドレス : 0x0005, 初期値 : 0xXX (不定値)

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	7 進アップカウンタ		
R	R	R	R	R	R/W	R/W	R/W

カウント範囲は0x00~0x06です。

曜日と7進アップカウンタの対応

(D2. D1. D0) = (0. 0. 0) →日曜日

(D2. D1. D0) = (0. 0. 1) →月曜日

(D2. D1. D0) = (0. 1. 0) →火曜日

(D2. D1. D0) = (0. 1. 1) →水曜日

(D2. D1. D0) = (1. 0. 0) →木曜日

(D2. D1. D0) = (1. 0. 1) →金曜日

(D2. D1. D0) = (1. 1. 0) →土曜日

6.3.7 日カウンタ (DAYCNT)

アドレス : 0x0006, 初期値 : 0xXX (不定値)

D7	D6	D5	D4	D3	D2	D1	D0
0	0	10 日		1 日			
R	R	R/W	R/W	R/W	R/W	R/W	R/W

カウンタ値はBCDコードです。カウント範囲は1~31 (1, 3, 5, 7, 8, 10, 12月)、1~30 (4, 6, 9, 11月)、1~29 (2月うるう年)、1~28 (2月通常年) です。

6.3.8 月カウンタ (MONCNT)

アドレス : 0x0007, 初期値 : 0xXX (不定値)

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	10 月	1 月			
R	R	R	R/W	R/W	R/W	R/W	R/W

カウンタ値はBCDコードです。カウント範囲は1~12です。カウント値が1に戻る時に年カウンタを桁上げします。

6.3.9 年カウンタ (YRCNT)

アドレス : 0x0008, 初期値 : 0xXX (不定値)

D7	D6	D5	D4	D3	D2	D1	D0
10 年				1 年			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

カウンタ値はBCDコードです。カウント範囲は0~99です。00~99で00, 04, ..., 92, 96の時うるう年となります。

6.3.10 アラームレジスタについて

各アラームレジスタは、下記に示すとおり各カウンタに対応しています。

各アラームレジスタのARビット (D7) を1にセットすることにより、各アラームレジスタに対応する各カウンタの比較が行われます。比較は、ARビット (D7) を1にセットしたアラームレジスタのみ行われ、一致していたらアラーム割込みを発生します。

各アラームレジスタと各カウンタの対応

- 秒アラームレジスタ (BCDコード) : 秒カウンタ
- 分アラームレジスタ (BCDコード) : 分カウンタ
- 時アラームレジスタ (BCDコード) : 時カウンタ
- 曜日アラームレジスタ (0x00~0x07) : 曜日カウンタ
- 日アラームレジスタ (BCDコード) : 日カウンタ
- 月アラームレジスタ (BCDコード) : 月カウンタ

6.3.11 秒アラームレジスタ (SECAR)

アドレス : 0x0009, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
AR	10 秒			1 秒			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

アラーム値は BCD コードで設定して下さい。設定範囲は 00~59 です。

6.3.12 分アラームレジスタ (MINAR)

アドレス : 0x000A, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
AR	10 分			1 分			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

アラーム値は BCD コードで設定して下さい。設定範囲は 00~59 です。

6.3.13 時アラームレジスタ (HRAR)

アドレス : 0x000B, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
AR	0	10 時間		1 時間			
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W

アラーム値は BCD コードで設定して下さい。設定範囲は 00~23 です。

6.3.14 曜日アラームレジスタ (WKAR)

アドレス : 0x000C, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
AR	0	0	0	0	7 進カウンタ値		
R/W	R	R	R	R	R/W	R/W	R/W

アラーム値は 0x00~0x06 の範囲で設定して下さい。

曜日と 7 進カウンタ値の対応

(D2. D1. D0) = (0. 0. 0) → 日曜日

(D2. D1. D0) = (0. 0. 1) → 月曜日

(D2. D1. D0) = (0. 1. 0) → 火曜日

(D2. D1. D0) = (0. 1. 1) → 水曜日

(D2. D1. D0) = (1. 0. 0) → 木曜日

(D2. D1. D0) = (1. 0. 1) → 金曜日

(D2. D1. D0) = (1. 1. 0) → 土曜日

6.3.15 日アラームレジスタ (DAYAR)

アドレス : 0x000D, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
AR	0	10 日		1 日			
R/W	R	R/W		R/W	R/W	R/W	R/W

アラーム値はBCDコードで設定して下さい。設定範囲は1~31 (1, 3, 5, 7, 8, 10, 12月)、1~30 (4, 6, 9, 11月)、1~29 (2月うるう年)、1~28 (2月 通常年) です。

6.3.16 月アラームレジスタ (MONAR)

アドレス : 0x000E, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
AR	0	0	10 月	1 月			
R/W	R	R	R/W	R/W	R/W	R/W	R/W

アラーム値はBCDコードで設定して下さい。設定範囲は01~12です。

6.3.17 RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)

RTC、タッチパネル、キー入力の状態を示すステータスレジスタです。

ここでは、RTCに関係するステータスビットを説明します。

アドレス : 0x0090, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	IRRIF	POWERIF	KEYIF	TPIF	RTCIF
R	R	R	R/W	R/W	R/W	R/W	R/W

(1) RTCIF

RTCIF ビット	設定内容
0	RTC ステータスレジスタの ARF、1secF、0.5secF ビットが全て 0 (初期値)
1	RTC ステータスレジスタの ARF、1secF、0.5secF ビットの内どれかが 1 にセットされている 【クリア条件】 RTCIF ビットが 1 で 0 を書き込んだとき

6.4 タッチパネル機能

タッチパネルの機能を以下に示します。また、表 6.4 にタッチパネルレジスタ一覧を示します。
なお、各レジスタの説明は、6.4.1～6.4.32 を参照して下さい。

- (1) ペンタッチされたX位置、Y位置のA/D変換値（12ビットデジタルデータ）を出力します。
- (2) ペンタッチON/OFF割込み機能
20msec～100msec間隔でサンプリングを行い、3回連続してX位置、Y位置のA/D変換値の結果が近似値であれば、SH7780にペンタッチON割込みを発生させます。また、タッチパネルがOFFされた場合には、ペンタッチOFF割込みを発生させます。
- (3) ペンタッチがONされ続けていた場合、20msec～100msec間隔でサンプリングを行いサンプリングした結果が近似値であればペンタッチON割込みを発生させます。
- (4) キャリブレーション機能。
タッチパネルの2点をペンタッチすることにより、キャリブレーションを行います。
キャリブレーション実行後は、X位置、Y位置をLCDの描画ドット位置に変換して出力します。

表 6.4 タッチパネルレジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ	備考
タッチパネルコントロールレジスタ	TPLCR	0x0020	R/W	1byte	
タッチパネルステータスレジスタ	TPLSR	0x0021	R/W	1byte	
タッチパネルサンプリング コントロールレジスタ	TPLSCR	0x0022	R/W	1byte	
X位置A/Dレジスタ	XPAR	0x0024	R	2byte	
Y位置A/Dレジスタ	YPAR	0x0026	R	2byte	
X位置ドットレジスタ	XPDR	0x0028	R	2byte	
Y位置ドットレジスタ	YPDR	0x002A	R	2byte	
XA位置ドットレジスタ	XAPDR	0x002C	R/W	2byte	
YA位置ドットレジスタ	YAPDR	0x002E	R/W	2byte	
XB位置ドットレジスタ	XPDR	0x0030	R/W	2byte	
YB位置ドットレジスタ	YPDR	0x0032	R/W	2byte	
XC位置ドットレジスタ	XCPDR	0x0034	R/W	2byte	
YC位置ドットレジスタ	YCPDR	0x0036	R/W	2byte	
XA位置A/Dレジスタ	XAPAR	0x0038	R/W	2byte	
YA位置A/Dレジスタ	YAPAR	0x003A	R/W	2byte	
XB位置A/Dレジスタ	XPAPAR	0x003C	R/W	2byte	
YB位置A/Dレジスタ	YPAPAR	0x003E	R/W	2byte	
XC位置A/Dレジスタ	XCPAR	0x0040	R/W	2byte	
YC位置A/Dレジスタ	YCPAR	0x0042	R/W	2byte	
DXドットレジスタ	DXDR	0x0044	R/W	2byte	
DYドットレジスタ	DYDR	0x0046	R/W	2byte	
X位置ドット算出A/D値	XPARDOT	0x0048	R/W	2byte	
X位置A/D値1	XPARDOT1	0x004A	R/W	2byte	
X位置A/D値2	XPARDOT2	0x004C	R/W	2byte	
X位置A/D値3	XPARDOT3	0x004E	R/W	2byte	
X位置A/D値4	XPARDOT4	0x0050	R/W	2byte	
Y位置ドット算出A/D値	YPARDOT	0x0052	R/W	2byte	
Y位置A/D値1	YPARDOT1	0x0054	R/W	2byte	
Y位置A/D値2	YPARDOT2	0x0056	R/W	2byte	
Y位置A/D値3	YPARDOT3	0x0058	R/W	2byte	
Y位置A/D値4	YPARDOT4	0x005A	R/W	2byte	
RTC/タッチパネル/キー入力/ 電源ステータスレジスタ	RTKISR	0x0090	R/W	1byte	

6.4.1 タッチパネルコントロールレジスタ (TPLCR)

アドレス : 0x0020, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	PEN_ONRE	PEN_OFFI	PEN_ONI	TP_STR
R	R	R	R	R/W	R/W	R/W	R/W

(1) TP_STR

TP_STR ビット	設定内容
0	タッチパネルを動作させない (初期値)
1	タッチパネルを動作させる

(2) PEN_ONI

PEN_ONI ビット	設定内容
0	ペンタッチ ON 割込みを発生させない (初期値)
1	ペンタッチ ON 割込みを発生させる

(3) PEN_OFFI

PEN_OFFI ビット	設定内容
0	ペンタッチ OFF 割込みを発生させない (初期値)
1	ペンタッチ OFF 割込みを発生させる

(4) PEN_ONRE

PEN_ONRE ビット	設定内容
0	ペンタッチが押し続けられた場合、ペンタッチ ON 割込みを発生させない (初期値)
1	ペンタッチが押し続けられた場合、ペンタッチ ON 割込みを発生させる

6.4.2 タッチパネルステータスレジスタ (TPLSR)

アドレス : 0x0021, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	PEN_OFFIF	PEN_ONIF	0
R	R	R	R	R	R/W	R/W	R

(1) PEN_ONIF

PEN_ONIF ビット	設定内容
0	タッチパネルは、ペンタッチ OFF の状態 (初期値)。
1	タッチパネルは、ペンタッチ OFF の状態から ON 状態に変化した。X、Y 位置 A/D レジスタ、X、Y 位置ドットレジスタにペンタッチされた位置を出力。この時、PEN_ONI ビットが 1 に設定されているとペンタッチ ON 割込みが発生します。 【クリア条件】 PEN_ONIF ビットが 1 で 0 を書き込んだとき

(2) PEN_OFFIF

PEN_OFFIF ビット	設定内容
0	タッチパネルは、ペンタッチ OFF の状態 (初期値)。
1	タッチパネルは、ペンタッチ ON の状態から OFF 状態に変化した。この時、PEN_OFFI ビットが 1 に設定されているとペンタッチ OFF 割込みが発生します。 【クリア条件】 PEN_OFFIF ビットが 1 で 0 を書き込んだとき

6.4.3 タッチパネルサンプリングコントロールレジスタ (TPLSCR)

タッチパネルサンプリングコントロールレジスタは、タッチパネルのサンプリング間隔を設定するレジスタです。

アドレス : 0x0022, 初期値 : 0x01

D7	D6	D5	D4	D3	D2	D1	D0
160msec	140msec	120msec	100msec	80msec	60msec	40msec	20msec
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

20msec~160msec (20msec 刻み) でタッチパネルのサンプリング間隔を設定できます。

20msec~160msec のビットを 1 にセットすることによりサンプリング間隔を設定できます。

なお、下記以外の値は、設定しないで下さい。

設定値とサンプリング間隔の対応

- 0x01 : 20msec
- 0x02 : 40msec
- 0x04 : 60msec
- 0x08 : 80msec
- 0x10 : 100msec
- 0x20 : 120msec
- 0x40 : 140msec
- 0x80 : 160msec

6.4.4 X位置A/Dレジスタ (XPAR)

アドレス : 0x0024, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	XA_D11	XA_D10	XA_D9	XA_D8
R	R	R	R	R	R	R	R

D7	D6	D5	D4	D3	D2	D1	D0
XA_D7	XA_D6	XA_D5	XA_D4	XA_D3	XA_D2	XA_D1	XA_D0
R	R	R	R	R	R	R	R

X位置 A/D レジスタは、ペンタッチされたタッチパネルの X 位置の A/D 変換結果を出力します。

6.4.5 Y位置A/Dレジスタ (YPAR)

アドレス : 0x0026, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	YA_D11	YA_D10	YA_D9	YA_D8
R	R	R	R	R	R	R	R

D7	D6	D5	D4	D3	D2	D1	D0
YA_D7	YA_D6	YA_D5	YA_D4	YA_D3	YA_D2	YA_D1	YA_D0
R	R	R	R	R	R	R	R

Y位置 A/D レジスタは、ペンタッチされたタッチパネルの Y 位置の A/D 変換結果を出力します。

6.4.6 X位置ドットレジスタ (XPDR)

アドレス : 0x0028, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
XD_D15	XD_D14	XD_D13	XD_D12	XD_D11	XD_D10	XD_D9	XD_D8
R	R	R	R	R	R	R	R

D7	D6	D5	D4	D3	D2	D1	D0
XD_D7	XD_D6	XD_D5	XD_D4	XD_D3	XD_D2	XD_D1	XD_D0
R	R	R	R	R	R	R	R

X位置ドットレジスタは、タッチされたLCDのX位置のドット位置を出力します。

このレジスタの出力値は、キャリブレーション後に使用して下さい。キャリブレーションを行わないと、出力値は不定値となります。

6.4.7 Y位置ドットレジスタ (YPDR)

アドレス: 0x002A, 初期値: 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
YD_D15	YD_D14	YD_D13	YD_D12	YD_D11	YD_D10	YD_D9	YD_D8
R	R	R	R	R	R	R	R

D7	D6	D5	D4	D3	D2	D1	D0
YD_D7	YD_D6	YD_D5	YD_D4	YD_D3	YD_D2	YD_D1	YD_D0
R	R	R	R	R	R	R	R

Y位置ドットレジスタは、タッチされたLCDのY位置のドット位置を出力します。

このレジスタの出力値は、キャリブレーション後に使用して下さい。キャリブレーションを行わないと、出力値は不定値となります。

6.4.8 XA位置ドットレジスタ (XAPDR)

アドレス: 0x002C, 初期値: 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
XAD_D15	XAD_D14	XAD_D13	XAD_D12	XAD_D11	XAD_D10	XAD_D9	XAD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XAD_D7	XAD_D6	XAD_D5	XAD_D4	XAD_D3	XAD_D2	XAD_D1	XAD_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

XA位置ドットレジスタは、キャリブレーションを実行する際、A点のXのドット位置を入力します。

6.4.9 YA位置ドットレジスタ (YAPDR)

アドレス: 0x002E, 初期値: 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
YAD_D15	YAD_D14	YAD_D13	YAD_D12	YAD_D11	YAD_D10	YAD_D9	YAD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YAD_D7	YAD_D6	YAD_D5	YAD_D4	YAD_D3	YAD_D2	YAD_D1	YAD_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

YA位置ドットレジスタは、キャリブレーションを実行する際、A点のYのドット位置を入力します。

6.4.10 XB位置ドットレジスタ (XBPDR)

アドレス : 0x0030, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
XBD_D15	XBD_D14	XBD_D13	XBD_D12	XBD_D11	XBD_D10	XBD_D9	XBD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XBD_D7	XBD_D6	XBD_D5	XBD_D4	XBD_D3	XBD_D2	XBD_D1	XBD_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

XB 位置ドットレジスタは、キャリブレーションを実行する際、B 点の X のドット位置を入力します。

6.4.11 YB位置ドットレジスタ (YBPDR)

アドレス : 0x0032, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
YBD_D15	YBD_D14	YBD_D13	YBD_D12	YBD_D11	YBD_D10	YBD_D9	YBD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YBD_D7	YBD_D6	YBD_D5	YBD_D4	YBD_D3	YBD_D2	YBD_D1	YBD_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

YB 位置ドットレジスタは、キャリブレーションを実行する際、B 点の Y のドット位置を入力します。

6.4.12 XC位置ドットレジスタ (XCPDR)

アドレス : 0x0034, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
XCD_D15	XCD_D14	XCD_D13	XCD_D12	XCD_D11	XCD_D10	XCD_D9	XCD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XCD_D7	XCD_D6	XCD_D5	XCD_D4	XCD_D3	XCD_D2	XCD_D1	XCD_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

XC 位置ドットレジスタは、キャリブレーションを実行する際、C 点の X のドット位置を入力します。将来拡張用のレジスタです。アクセスしないで下さい。

6.4.13 YC位置ドットレジスタ (YCPDR)

アドレス : 0x0036, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
YCD_D15	YCD_D14	YCD_D13	YCD_D12	YCD_D11	YCD_D10	YCD_D9	YCD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YCD_D7	YCD_D6	YCD_D5	YCD_D4	YCD_D3	YCD_D2	YCD_D1	YCD_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

YC 位置ドットレジスタは、キャリブレーションを実行する際、C 点の Y のドット位置を入力します。将来拡張用のレジスタです。アクセスしないで下さい。

6.4.14 XA位置A/Dレジスタ (XAPAR)

アドレス : 0x0038, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	XAA_D11	XAA_D10	XAA_D9	XAA_D8
R	R	R	R	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XAA_D7	XAA_D6	XAA_D5	XAA_D4	XAA_D3	XAA_D2	XAA_D1	XAA_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

XA 位置 A/D レジスタは、キャリブレーションを実行した A 点の X 位置の A/D 変換結果を入力します。

6.4.15 YA位置A/Dレジスタ (YAPAR)

アドレス : 0x003A, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	YAA_D11	YAA_D10	YAA_D9	YAA_D8
R	R	R	R	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YAA_D7	YAA_D6	YAA_D5	YAA_D4	YAA_D3	YAA_D2	YAA_D1	YAA_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

YA 位置 A/D レジスタは、キャリブレーションを実行した A 点の Y 位置の A/D 変換結果を入力します。

6.4.16 XB位置A/Dレジスタ (XBPAR)

アドレス : 0x003C, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	XBA_D11	XBA_D10	XBA_D9	XBA_D8
R	R	R	R	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XBA_D7	XBA_D6	XBA_D5	XBA_D4	XBA_D3	XBA_D2	XBA_D1	XBA_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

XB 位置 A/D レジスタは、キャリブレーションを実行した B 点の X 位置の A/D 変換結果を入力します。

6.4.17 YB位置A/Dレジスタ (YBPAR)

アドレス : 0x003E, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	YBA_D11	YBA_D10	YBA_D9	YBA_D8
R	R	R	R	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YBA_D7	YBA_D6	YBA_D5	YBA_D4	YBA_D3	YBA_D2	YBA_D1	YBA_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

YB 位置 A/D レジスタは、キャリブレーションを実行した B 点の Y 位置の A/D 変換結果を入力します。

6.4.18 XC位置A/Dレジスタ (XCPAR)

アドレス : 0x0040, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	XCA_D11	XCA_D10	XCA_D9	XCA_D8
R	R	R	R	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XCA_D7	XCA_D6	XCA_D5	XCA_D4	XCA_D3	XCA_D2	XCA_D1	XCA_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

XC 位置 A/D レジスタは、キャリブレーションを実行した C 点の X 位置の A/D 変換結果を入力します。将来拡張用のレジスタです。アクセスしないで下さい。

6.4.19 YC位置A/Dレジスタ (YCPAR)

アドレス : 0x0042, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	YCA_D11	YCA_D10	YCA_D9	YCA_D8
R	R	R	R	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YCA_D7	YCA_D6	YCA_D5	YCA_D4	YCA_D3	YCA_D2	YCA_D1	YCA_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

YC 位置 A/D レジスタは、キャリブレーションを実行した C 点の Y 位置の A/D 変換結果を入力します。将来拡張用のレジスタです。アクセスしないで下さい。

6.4.20 DXドットレジスタ (DXDR)

アドレス : 0x0044, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
DX1_D15	DX1_D14	DX1_D13	DX1_D12	DX1_D11	DX1_D10	DX1_D9	DX1_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
DX1_D7	DX1_D6	DX1_D5	DX1_D4	DX1_D3	DX1_D2	DX1_D1	DX1_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

DX ドットレジスタ (DXDR) は、キャリブレーションを実行した際の X 位置 A/D 変換結果の 1 データあたりのドット数を 1000 倍 (×1000) した値を格納します。電源コントローラは、DX ドットレジスタ (DXDR)、XA 位置ドットレジスタ (XAPDR)、および XA 位置 A/D レジスタ (XAPAR) に設定された値から、X 位置ドットレジスタ (XPDR) に格納する X 位置のドット位置を出力します。なお、DX ドットレジスタ (DXDR) の値が 0 の場合は、ドット位置の計算を行いません。

6.4.21 DYドットレジスタ (DYDR)

アドレス : 0x0046, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
DY1_D15	DY1_D14	DY1_D13	DY1_D12	DY1_D11	DY1_D10	DY1_D9	DY1_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
DY1_D7	DY1_D6	DY1_D5	DY1_D4	DY1_D3	DY1_D2	DY1_D1	DY1_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

DY ドットレジスタ (DY1DR) は、キャリブレーションを実行した際の Y 位置 A/D 変換結果の 1 データあたりのドット数を 1000 倍 (×1000) した値を格納します。電源コントローラは、DY ドットレジスタ (DYDR)、YA 位置ドットレジスタ (YAPDR)、および XA 位置 A/D レジスタ (XYPAR) に設定された値から、Y 位置ドットレジスタ (YPDR) に格納する Y 位置のドット位置を出力します。なお、DY ドットレジスタ (DY1DR) の値が 0 の場合は、ドット位置の計算を行いません。

6.4.22 X位置 ドット算出A/D値 (XPARDOT)

アドレス : 0x0048, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	XD_D9	XD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XD_D7	XD_D6	XD_D5	XD_D4	XD_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

X位置ドット算出A/D値 (XPARDOT) はX位置ドットを算出したA/D値を格納します。このA/D値は過去4つのXPARDOTの平均値を取り、下記3bitを0クリアした値です。

6.4.23 X位置 ドット算出A/D値1 (XPARDOT1)

アドレス : 0x004A, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	XD1_D9	XD1_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XD1_D7	XD1_D6	XD1_D5	XD1_D4	XD1_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

X位置ドット算出A/D値1 (XPARDOT1) は1サンプリング前のXPARDOTの値です。

6.4.24 X位置 ドット算出A/D値2 (XPARDOT2)

アドレス : 0x004C, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	XD2_D9	XD2_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XD2_D7	XD2_D6	XD2_D5	XD2_D4	XD2_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

X位置ドット算出A/D値2 (XPARDOT2) は2サンプリング前のXPARDOTの値です。

6.4.25 X位置 ドット算出A/D値3 (XPARDOT3)

アドレス : 0x004E, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	XD3_D9	XD3_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XD3_D7	XD3_D6	XD3_D5	XD3_D4	XD3_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

X位置ドット算出A/D値3 (XPARDOT3) は3サンプリング前のXPARDOTの値です。

6.4.26 X位置 ドット算出A/D値4 (XPARDOT4)

アドレス : 0x0050, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	XD4_D9	XD4_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
XD4_D7	XD4_D6	XD4_D5	XD4_D4	XD4_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

X位置ドット算出A/D値4 (XPARDOT4) は4サンプリング前のXPARDOTの値です。

6.4.27 Y位置 ドット算出A/D値 (YPARDOT)

アドレス : 0x0052, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	YD_D9	YD_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YD_D7	YD_D6	YD_D5	YD_D4	YD_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Y位置ドット算出A/D値 (YPARDOT) はY位置ドットを算出したA/D値を格納します。このA/D値は過去4つのYPARDOTの平均を取り、下記3bitを0クリアした値です。

6.4.28 Y位置 ドット算出A/D値1 (YPARDOT1)

アドレス : 0x0054, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	YD1_D9	YD1_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YD1_D7	YD1_D6	YD1_D5	YD1_D4	YD1_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Y位置ドット算出A/D値1 (YPARDOT1) は1サンプリング前のYPARDOTの値です。

6.4.29 Y位置 ドット算出A/D値2 (YPARDOT2)

アドレス : 0x0056, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	YD2_D9	YD2_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YD2_D7	YD2_D6	YD2_D5	YD2_D4	YD2_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Y位置ドット算出A/D値2 (YPARDOT2) は2サンプリング前のYPARDOTの値です。

6.4.30 Y位置 ドット算出A/D値3 (YPARDOT3)

アドレス : 0x0058, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	YD3_D9	YD3_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YD3_D7	YD3_D6	YD3_D5	YD3_D4	YD3_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Y位置ドット算出A/D値3 (YPARDOT3) は3サンプリング前のYPARDOTの値です。

6.4.31 Y位置 ドット算出A/D値4 (YPARDOT4)

アドレス : 0x005A, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	0	YD4_D9	YD4_D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7	D6	D5	D4	D3	D2	D1	D0
YD4_D7	YD4_D6	YD4_D5	YD4_D4	YD4_D3	0	0	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Y位置ドット算出A/D値4 (YPARDOT4) は4サンプリング前のYPARDOTの値です。

6.4.32 RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)

RTC、タッチパネル、キー入力の状態を示すステータスレジスタです。
ここでは、タッチパネルに関するステータスビットを説明します。

アドレス : 0x0090, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	IRRIF	POWERIF	KEYIF	TPIF	RTCIF
R	R	R	R/W	R/W	R/W	R/W	R/W

(1) TPIF

TPIFビット	設定内容
0	タッチパネルステータスレジスタのPEN_ONIF、PEN_OFFIF、CAIF、CAEFビットが全て0 (初期値)
1	タッチパネルステータスレジスタのPEN_ONIF、PEN_OFFIF、CAIF、CAEFビットの内どれかが1にセットされている 【クリア条件】 TPIFビットが1で0を書き込んだとき

6.4.33 タッチパネルキャリブレーション方法（2点式）

電源コントローラは、2点式のタッチパネルキャリブレーションをサポートしています。

図6.12にキャリブレーションに必要な、描画座標位置とA/D変換座標位置を示します。

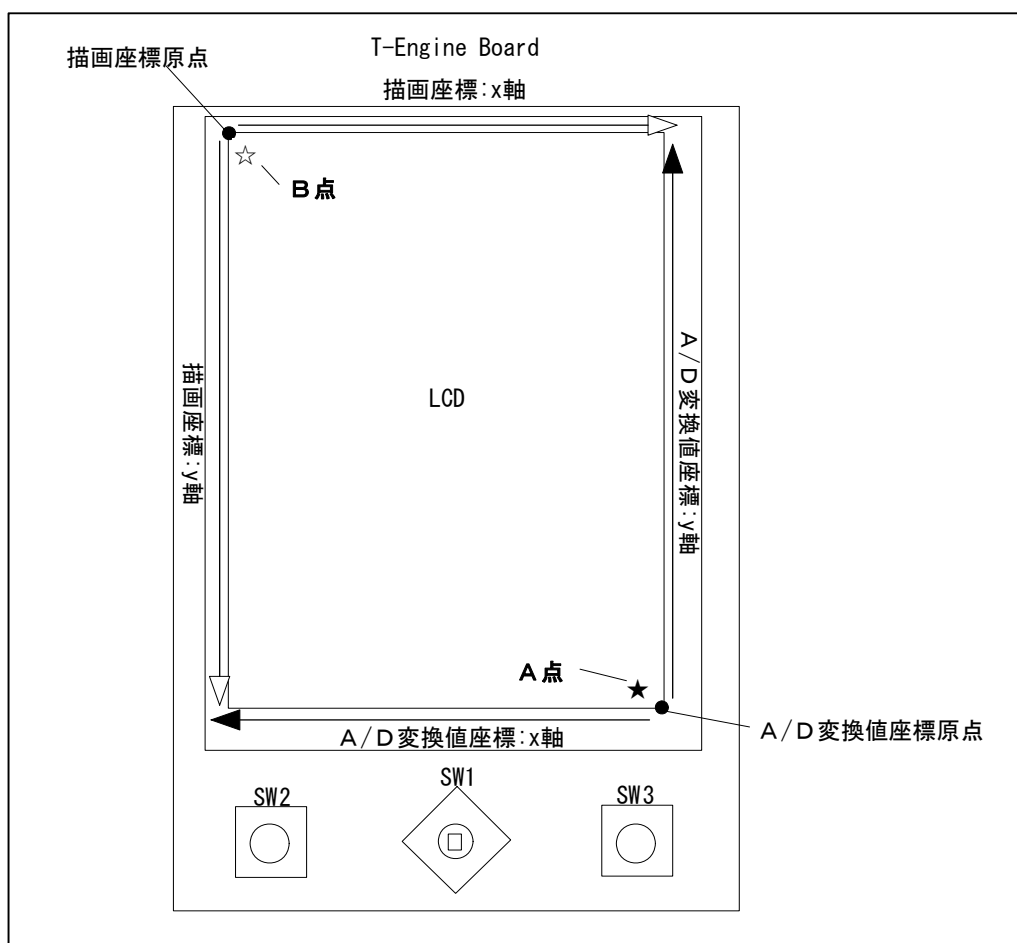


図 6.12 描画座標位置と A/D 変換座標位置

【キャリブレーション方法】

- ①SH7780はA点、B点の描画ドット位置を、XAPDR、YAPDR、XBPDR、YBPDRにそれぞれライトします。
- ②A点がタッチされたことをペンタッチ割込みで認識します。ペンタッチされたA点のA/D変換結果をXAPAR、YAPARにそれぞれライトします。
- ③同様にB点がタッチされたことをペンタッチ割込みで認識し、ペンタッチされたB点のA/D変換結果をXBPAR、YBPARにライトします。
- ④上記①～③のデータによりSH7780はキャリブレーションを行います。下式によりSH7780は、X位置A/D変換結果の1データあたりのドット数、およびY位置A/D変換結果の1データあたりのドット数を計算します。

X位置A/D変換結果の1データあたりのドット数 (DX)

$$DX = (DXA - DXB) / (TXB - TXA) \quad \text{※ただし、TXA < TXB、DXA > DXBであること。}$$

Y位置A/D変換結果の1データあたりのドット数 (DY)

$$DY = (DYA - DYB) / (TYB - TYA) \quad \text{※ただし、TYA < TYB、DYA > DYBであること。}$$

DXA : A点のX位置描画ドット位置 (XAPDR)

DYA : A点のY位置描画ドット位置 (YAPDR)

DXB : B点のX位置描画ドット位置 (XBPDR)

DYB : B点のY位置描画ドット位置 (YBPDR)

TXA : A点のX位置A/D変換結果 (XAPAR)

TYA : A点のY位置A/D変換結果 (YAPAR)

TXB : B点のX位置A/D変換結果 (XBPAR)

TYB : B点のY位置A/D変換結果 (YBPAR)

- ⑤次に計算結果を1000倍 (×1000) し、小数点以下を四捨五入した整数値をDXDR、DYDRにそれぞれライトします。

$$DX \text{ ドットレジスタ (DXDR)} = DX \times 1000 \text{ (小数点以下四捨五入)}$$

$$DY \text{ ドットレジスタ (DYDR)} = DY \times 1000 \text{ (小数点以下四捨五入)}$$

- ⑥電源コントローラは、DXDR、DYDR、XAPDR、YAPDR、XAPAR、YAPARに格納されたデータを使用して、LCDのタッチされた点のドット位置データ (XPDR、YPDR) を計算します。電源コントローラのドット位置データ計算方法を以下に示します。

X位置ドットレジスタ (XPDR)

$$XPDR = (DXA - (DX \times (TXD - TXA))) / 1000$$

Y位置ドットレジスタ (YPDR)

$$YPDR = (DYA - (DY \times (TYD - TYA))) / 1000$$

DXA : XA位置ドットレジスタ (XAPDR) のデータ

DYA : YA位置ドットレジスタ (YAPDR) のデータ

DX : DX1ドットレジスタ (DXDR) のデータ

DY : DYドットレジスタ (DYDR) のデータ

TXA : XA位置A/Dレジスタ (XAPAR) のデータ

TYA : YA位置A/Dレジスタ (YAPAR)

TXD : X位置A/Dレジスタ (XPAR) のデータ

TYD : Y位置A/Dレジスタ (YPAR) のデータ

電源コントローラは、X位置A/Dレジスタ (XPAR)、Y位置A/Dレジスタ (YPAR) のデータを出力後、DXドットレジスタ (DXDR)、DYドットレジスタ (DYDR) のデータが0でなければ、上記計算式より算出したデータをX位置、Y位置ドットレジスタ (XPDR、YPDR) に出力します。

なお、DXDR、DYDRのどちらかのデータが0であった場合は、計算を行わずにXPAR、YPARのデータだけを出力します。

6.5 キースイッチ制御

図6. 13に電源コントローラが制御するT-Engineボードのスイッチを示します。電源コントローラは、CPUボードのSW1～SW3およびLCDボード上のSW1～SW3を制御します。

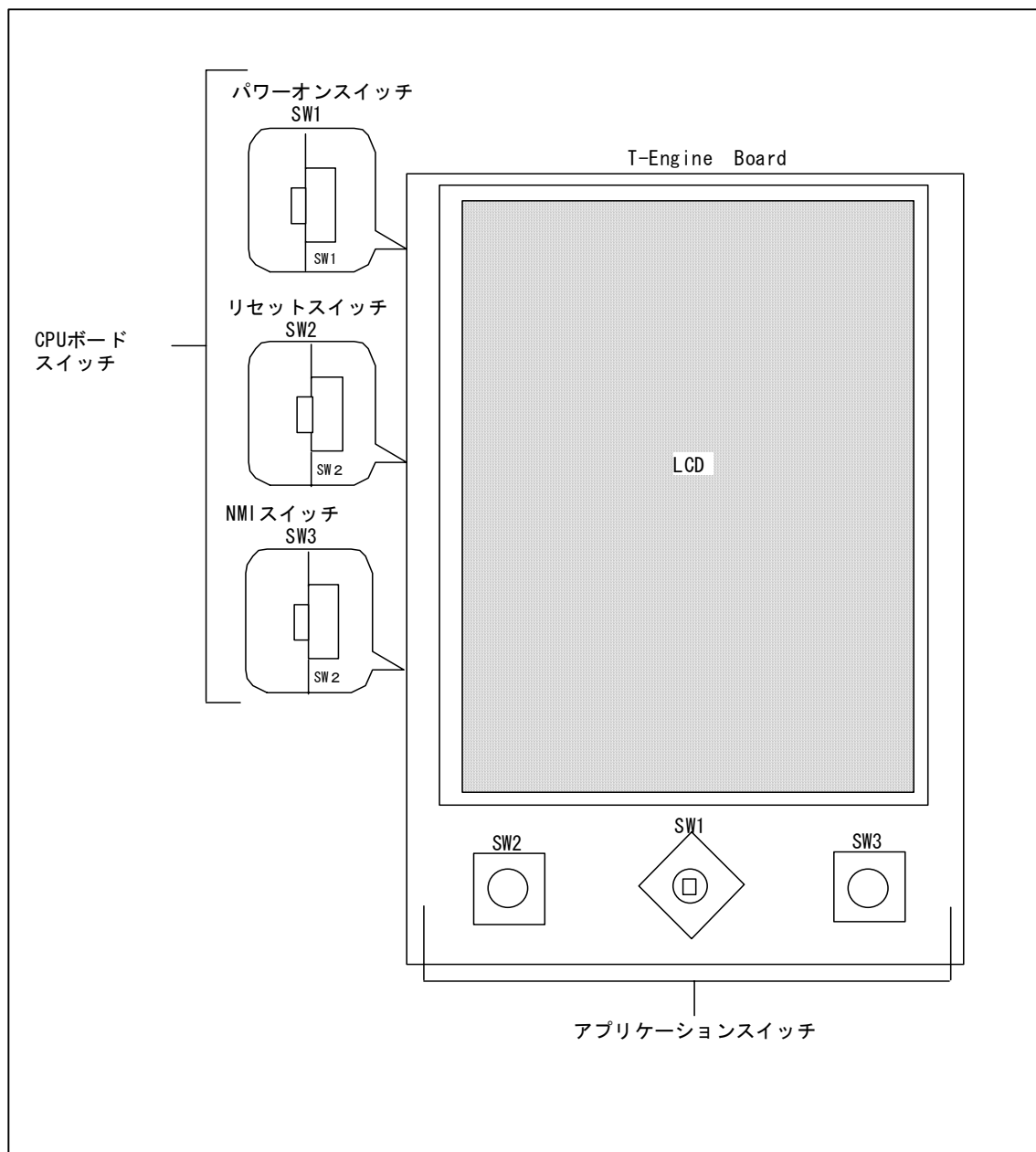


図 6. 13 T-Engine ボードのスイッチ

6.5.1 CPUボードのスイッチ制御

(1) パワーオンスイッチ (SW1)

SH7780の電源がオフしている状態でパワーオンスイッチが0.5sec以上押されると、T-Engineボードの電源がオンになります。

T-Engineボードの電源がオンしている状態でパワーオンスイッチが2sec以上押されると、T-Engineボードの電源がオフになります。

(2) リセットスイッチ (SW2)

リセットスイッチが押されるとT-Engineボードをリセットします。

(3) NMIスイッチ入力 (SW3)

NMIスイッチが押されるとSH7780にNMI割込みを発生させます。

6.5.2 LCDボードのスイッチ制御 (アプリケーションスイッチ)

(1) LCDボードのカーソルスイッチ (SW1) およびプッシュスイッチ (SW2~3)

- ・カーソルスイッチとプッシュスイッチは10msec間隔でサンプリングを行い、3回連続して、同一のキーが押されていれば、カーソルスイッチとプッシュスイッチのキービットパターンデータを出力します。
- ・スイッチがONされるとキーON割込みを発生させます。また、スイッチがOFFされるとキーOFF割込みを発生させます。
- ・同一スイッチが押し続けられたとき、100~450msec (50msec刻み) 間隔でオートリピート割込みを発生させます。

6.5.3 キースイッチレジスタ一覧

表6.5にキースイッチのレジスタ一覧を示します。各レジスタの説明は、6.5.4~6.5.8を参照して下さい。

表 6.5 キースイッチのレジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ	備考
キーコントロールレジスタ	KEYCR	0x0060	R/W	1byte	
キーオートリピートタイムレジスタ	KATIMER	0x0061	R/W	1byte	
キービットパターンレジスタ	KBITPR	0x0064	R/W	2byte	
キー入力ステータスレジスタ	KEYSR	0x0062	R/W	1byte	
RTC/タッチパネル/キー入力/電源ステータスレジスタ	RTKISR	0x0090	R/W	1byte	

6.5.4 キーコントロールレジスタ (KEYCR)

アドレス : 0x0060, 初期値 : 0x20

D7	D6	D5	D4	D3	D2	D1	D0
0	0	NMIE	PONSWI	ARKEYI	KEY_OFFI	KEY_ONI	KEY_STR
R	R	R/W	R/W	R/W	R/W	R/W	R/W

(1) KEY_STR

KEY_STR ビット	設定内容
0	アプリケーションスイッチのキー入力を動作させない (初期値)
1	アプリケーションスイッチのキー入力を動作させる

(2) KEY_ONI

KEY_ONI ビット	設定内容
0	アプリケーションスイッチのキーON 割込みを発生させない (初期値)
1	アプリケーションスイッチのキーON 割込みを発生させる

(3) KEY_OFFI

KEY_OFFI ビット	設定内容
0	アプリケーションスイッチのキーOFF 割込みを発生させない (初期値)
1	アプリケーションスイッチのキーOFF 割込みを発生させる

(4) ARKEYI

ARKEYI ビット	設定内容
0	アプリケーションスイッチのオートリピート割込みを発生させない (初期値)
1	アプリケーションスイッチのオートリピート割込みを発生させる

(5) PONSWI

PONSWI ビット	設定内容
0	パワーオンスイッチ割込みを発生させない (初期値)
1	パワーオンスイッチ割込みを発生させる

(6) NMIE

NMIE ビット	設定内容
0	NMI スイッチが押されても SH7780 に NMI 割込みを発生させない
1	NMI スイッチが押されたら SH7780 に NMI 割込みを発生させる (初期値)

6.5.5 キーオートリピートタイムレジスタ (KATIMER)

アドレス : 0x0061, 初期値 : 0x01

D7	D6	D5	D4	D3	D2	D1	D0
450msec	400msec	350msec	300msec	250msec	200msec	150msec	100msec
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

オートリピート割込みを発生させる時間を設定します。

100msec~450msec (50msec 刻み) でオートリピート割込みの発生時間を設定できます。

100msec~450msec のいずれかのビットを1にセットすることによりオートリピート割込みの発生時間を設定できます。

6.5.6 キービットパターンレジスタ (KBITPR)

アドレス : 0x0064, 初期値 : 0x0000

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	0	SW3	0	SW2
R	R	R	R	R	R	R	R

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	SW1-5 (決定)	SW1-4 (↓)	SW1-3 (↑)	SW1-2 (←)	SW1-1 (→)
R	R	R	R	R	R	R	R

アプリケーションスイッチ (SW1~SW3) のキー入力の状態をビットパターンで格納するレジスタです。

(1) SWn

SWn ビット	設定内容
0	アプリケーションスイッチのキー入力 OFF (初期値)
1	アプリケーションスイッチのキー入力 ON

6.5.7 キー入カステータスレジスタ (KEYSR)

アドレス : 0x0062, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	PONSWF	ARKEYF	KEY_OFFF	KEY_ONF	0
R	R	R	R/W	R/W	R/W	R/W	R

(1) KEY_ONF

KEY_ONF ビット	設定内容
0	アプリケーションスイッチのキーが ON されていない (初期値)
1	アプリケーションスイッチのキーが ON された この時、KEY_ONI ビットが 1 に設定されているとキー ON 割込みが発生します 【クリア条件】 KEY_ONF ビットが 1 で 0 を書き込んだとき

(2) KEY_OFFF

KEY_OFFF ビット	設定内容
0	アプリケーションスイッチのキーが ON 状態または、OFF 状態 (初期値)
1	アプリケーションスイッチのキーが ON 状態から OFF 状態になった この時、KEY_OFFI ビットが 1 に設定されているとキー OFF 割込みが発生します 【クリア条件】 KEY_OFFF ビットが 1 で 0 を書き込んだとき

(3) ARKEYF

ARKEYF ビット	設定内容
0	アプリケーションスイッチの同一キーがキーオートリPEATタイムレジスタで設定された時間 ON されていない。(初期値)
1	アプリケーションスイッチの同一キーがキーオートリPEATタイムレジスタで設定された時間 ON されている。 この時、ARKEYI ビットが 1 に設定されているとリPEAT割込みが発生します。 【クリア条件】 ARKEYF ビットが 1 で 0 を書き込んだとき。

(4) PONSWF

PONSWF ビット	設定内容
0	2sec 以上パワーオンスイッチが ON されていない (初期値)
1	2sce 以上パワーオンスイッチが ON された この時、PONSWI ビットが 1 に設定されているとパワーオンスイッチ割込みが発生します 【クリア条件】 PONSWF ビットが 1 で 0 を書き込んだとき

【アプリケーションスイッチのキー入力についての補足説明】

- (1) 同時に複数キーを押したとき、押されたスイッチに対応するビットがすべて1にセットされ、KEY_ONF 割込みを許可していると割込みを発生させます。
- (2) 同時に複数キーを押したとき、キービットパターンレジスタのデータが変化した場合、KEY_ONF 割込みを許可していると割込みを発生させます。

【例】

SW1 と SW2 を同時に押した状態から SW1 と SW3 を同時に押した状態に変化したとき KEY_ONF 割込みが発生します。

- (3) キーを押した状態から、すべてのキーを離した場合、KEY_OFFI を許可していると割込みが発生しません。
- (4) キーを離した場合、離す直前のキー状態がキービットパターンレジスタに格納されています。

【例】

SW1 を押した状態から SW1 を離すとキービットパターンレジスタは、SW1 ビットが1にセットされています。

6.5.8 RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)

RTC、タッチパネル、キー入力の状態を示すステータスレジスタです。

ここではキー入力に関するステータスビットを説明します。

アドレス：0x0090, 初期値：0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	IRRIF	POWERIF	KEYIF	TPIF	RTCIF
R	R	R	R/W	R/W	R/W	R/W	R/W

(1) KEYIF

KEYIF ビット	設定内容
0	キー入カステータスレジスタの PONSWF、ARKEYF、KEY_OFFF、KEY_ONF ビットが全て0 (初期値)
1	キー入カステータスレジスタの PONSWF、ARKEYF、KEY_OFFF、KEY_ONF ビットの内どれかが1にセットされている 【クリア条件】 KEYIF ビットが1で0を書き込んだとき

6.6 電源制御

電源制御の機能を以下に示します。また、表6.6に電源制御レジスタ一覧を示します。
なお、各レジスタの説明は、6.6.1~6.6.3を参照して下さい。

- (1) T-Engine ボードの電源の ON/OFF を制御します。
- (2) 電源 OFF の時にパワーオンスイッチが 0.5sec 以上押されると、T-Engine ボード電源が ON になります。
- (3) SH7780 により T-Engine ボードの電源の OFF が可能です。
- (4) ディップ SW5-7 を ON に設定することにより、電源コントローラパワーオンと同時に T-Engine ボードの電源が ON になります。

表 6.6 電源制御レジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ	備考
システムパワーコントロールレジスタ 1	SPOWCR1	0x0070	R/W	1byte	
システムパワーコントロールレジスタ 2	SPOWCR2	0x0071	R/W	1byte	

6.6.1 システムパワーコントロールレジスタ 1 (SPOWCR1)

アドレス：0x0070, 初期値：0x01

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	SPOWER
R	R	R	R	R	R	R	R/W

(1) SPOWER

SPOWER ビット	設定内容
0	システム電源 OFF
1	システム電源 ON (初期値)

6.6.2 システムパワーコントロールレジスタ 2 (SPOWCR2)

アドレス：0x0071, 初期値：0x01

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	SFPOWER
R	R	R	R	R	R	R	R/W

(1) SFPOWER

SFPOWER	設定内容
0	SH7780 の制御により T-Engine ボードの電源を OFF する
1	パワーオンスイッチを押すことにより T-Engine ボードの電源を OFF する (初期値)

6.6.3 RTC／タッチパネル／キー入力／電源ステータスレジスタ (RTKISR)

RTC、タッチパネル、キー入力の状態を示すステータスレジスタです。
ここでは電源制御に関するステータスビットについて説明します。

アドレス：0x0090, 初期値：0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	IRRIF	POWERIF	KEYIF	TPIF	RTCIF
R	R	R	R/W	R/W	R/W	R/W	R/W

(1) POWERIF

このビットは、将来機能拡張用のビットです。アクセスは行わないで下さい。リードすると常に0が読み込まれます。

6.7 LCDフロントライト制御

LCD フロントライト制御の機能を以下に示します。また、表 6.7 に LCD フロントライト制御レジスタ一覧を示します。

(1) LCD のフロントライトの点灯/消灯を制御します。

表 6.7 LCD フロントライトレジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ	備考
LCD フロントライトレジスタ	LCDR	0x00A1	R/W	1byte	

6.7.1 LCDフロントライトレジスタ (LCDR)

アドレス：0x00A1, 初期値：0x01

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	FRONTL
R	R	R	R	R	R	R	R/W

(1) FRONTL

FRONTL ビット	設定内容
0	LCD フロントライトは消灯
1	LCD フロントライトは点灯 (初期値)

6.8 リセット制御

リセット制御の機能を以下に示します。また、表 6.8 にリセット制御レジスタ一覧を示します。

(1) T-Engine のリセットを制御します。

表 6.8 リセットレジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ	備考
リセットコントロールレジスタ	RESTCR	0x00A2	R/W	1byte	

6.8.1 リセットコントロールレジスタ (RESTCR)

アドレス : 0x00A2, 初期値 : 0x02

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	SWRES	SORES
R	R	R	R	R	R	R/W	R/W

(1) SORES

SORES ビット	設定内容
0	T-Engine ボードをリセットスタートしない。(初期値)
1	T-Engine ボードをリセットスタートする。

このビットが 1 にセットされると T-Engine ボードが再起動します。

(2) SWRES

SWRES ビット	設定内容
0	リセットスイッチ (SW2) により電源コントローラを除くデバイスをリセットする。
1	リセットスイッチ (SW2) により電源コントローラを含むすべてのデバイスをリセットする。(初期値)

6.9 赤外線リモコン制御

赤外線リモコン制御の機能を以下に示します。また、表6.9に赤外線リモコン制御レジスタ一覧を示します。なお、各レジスタの説明は、6.9.1~6.9.8を参照して下さい。

- (1) 2種類の赤外線リモコン信号のフォーマットに対応
NECフォーマットと家製協フォーマットの2種類に対応しています。
- (2) 赤外線リモコン信号を受信する機能
最大255byteの赤外線リモコン信号を格納することができます。受信したデータは受信FIFOデータレジスタ IRRRFDRから読むことができます。
指定されたフォーマットの赤外線リモコン信号を受信することが可能です。
1フレーム信号を受信したとき、受信した割込みを発生させることができます。
- (3) 赤外線リモコン信号を送信する機能
最大255byteの赤外線リモコン信号を送信することができます。
送信するデータは送信FIFOデータレジスタ IRRSFDRに書き込むことができます。
指定されたフォーマットの赤外線リモコン信号を送信します。

表 6.9 赤外線リモコン制御レジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ
赤外線リモコンコントロールレジスタ	IRRCR	0x00B0	R/W	1byte
赤外線リモコンステータスレジスタ	IRRSR	0x00B1	R/W	1byte
赤外線リモコン信号の受信データ数レジスタ	IRRRDNR	0x00B2	R	1byte
赤外線リモコン信号の送信データ数レジスタ	IRRS DNR	0x00B3	R	1byte
赤外線リモコン信号の受信 FIFO データレジスタ	IRRRFDR	0x00B4	R	1byte
赤外線リモコン信号の送信 FIFO データレジスタ	IRRSFDR	0x00B5	W	1byte

6.9.1 赤外線リモコンコントロールレジスタ (IRRCR)

アドレス : 0x00B0, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	TDIE	RDIE	FORMAT	START
R	R	R	R	R/W	R/W	R/W	R/W

(1) START

START ビット	設定内容
0	赤外線リモコンを動作させない。(初期値)
1	赤外線リモコンを動作させて、データの送受信を開始する。

(2) FORMAT

FORMAT ビット	設定内容
0	NEC フォーマット に設定する。(初期値)
1	家製協フォーマットに設定する。

(3) RDIE

RDIE ビット	設定内容
0	1 フレームの赤外線リモコン信号の受信が完了した際の割込みを発生させない。(初期値)
1	1 フレームの赤外線リモコン信号の受信が完了した際の割込みを発生させる。

(4) TDIE

TDIE ビット	設定内容
0	1 フレームの赤外線リモコン信号の送信が完了した際の割込みを発生させない。(初期値)
1	1 フレームの赤外線リモコン信号の送信が完了した際の割込みを発生させる。

6.9.2 赤外線リモコンステータスレジスタ (IRRSR)

アドレス : 0x00B1, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	TDI	RDI	0	RDBFER
R	R	R	R	R/W	R/W	R	R/W

(1) RDBFER

RDBFER ビット	設定内容
0	受信時にバッファフルエラーが発生していない。(初期値)
1	受信時にバッファフルエラーが発生した。

(2) RDI

RDI ビット	設定内容
0	1 フレームのデータ受信が完了していない。(初期値)
1	1 フレームのデータ受信が完了した。 【クリア条件】 RDI ビットが1で0を書き込んだとき

(3) TDI

TDI ビット	設定内容
0	1 フレームのデータ送信が完了していない。(初期値)
1	1 フレームのデータ送信が完了した。 【クリア条件】 TDI ビットが1で0を書込んだとき

6.9.3 赤外線リモコン信号の受信データ数レジスタ (IRRRDNR)

アドレス : 0x00B2, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
IRRRD_D7	IRRRD_D6	IRRRD_D5	IRRRD_D4	IRRRD_D3	IRRRD_D2	IRRRD_D1	IRRRD_D0
R	R	R	R	R	R	R	R

このレジスタは、受信 FIFO レジスタに格納された赤外線リモコン信号の受信データ数を示しています。このレジスタが 0x00 のとき受信データが無いことを示し、0xFF のとき受信 FIFO レジスタがフルとなっていることを示します。

6.9.4 赤外線リモコン信号の送信データ数レジスタ (IRRSNDR)

アドレス : 0x00B3, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
IRRSNDR_D7	IRRSNDR_D6	IRRSNDR_D5	IRRSNDR_D4	IRRSNDR_D3	IRRSNDR_D2	IRRSNDR_D1	IRRSNDR_D0
R	R	R	R	R	R	R	R

このレジスタは、送信 FIFO レジスタにおける赤外線リモコン信号の未送信データ数を示します。このレジスタが 0x00 のとき送信データが無いことを示し、0xFF のとき送信 FIFO レジスタがフルとなっていることを示します。

6.9.5 赤外線リモコン信号の受信FIFOデータレジスタ (IRRRFDR)

アドレス : 0x00B4, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
IRRRDR_D7	IRRRDR_D6	IRRRDR_D5	IRRRDR_D4	IRRRDR_D3	IRRRDR_D2	IRRRDR_D1	IRRRDR_D0
R	R	R	R	R	R	R	R

このレジスタは、受信データを格納する 8bit の FIFO レジスタです。受信データがエンプティになるまでこのレジスタから受信データを取得することができます。6.9.8 赤外線リモコンデータ構造を参照して下さい。

6.9.6 赤外線リモコン信号の送信FIFOデータレジスタ (IRRSFDR)

アドレス : 0x00B5, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
IRRSR_D7	IRRSR_D6	IRRSR_D5	IRRSR_D4	IRRSR_D3	IRRSR_D2	IRRSR_D1	IRRSR_D0
W	W	W	W	W	W	W	W

このレジスタは、送信データを格納する 8bit の FIFO レジスタです。このレジスタがフルになるまで送信データを格納することができます。詳細は、6.9.8 赤外線リモコンデータ構造を参照して下さい。

6.9.7 RTC/タッチパネル/キー入力/電源ステータスレジスタ (RTKISR)

このレジスタは、RTC、タッチパネル、キー入力の状態を示すステータスレジスタです。ここでは赤外線リモコンに関するステータスビットを説明します。

アドレス : 0x0090, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	IRRIIF	POWERIF	KEYIF	TPIIF	RTCIF
R	R	R	R/W	R/W	R/W	R/W	R/W

IRRIIF

IRRIIF ビット	設定内容
0	1 フレームのデータ送受信が完了していない。(初期値)
1	1 フレームのデータ送受信が完了した。 【クリア条件】 IRRIIF ビットが 1 で 0 を書き込んだとき

6.9.8 赤外線リモコンデータ構造

赤外線リモコンデータ、リピートコードの構造を以下に示します。また、例として NEC フォーマットのリモコンデータ構造を示します。

リモコンデータ	LEN		DATA1		DATA2	DATAn
---------	-----	--	-------	--	-------	-------	-------

リピートコード	0x00						
---------	------	--	--	--	--	--	--

例) NEC フォーマットのリモコンデータ

	0x04		カスタム 1		カスタム 2		データ 1		データ 2
--	------	--	--------	--	--------	--	-------	--	-------

【赤外線リモコン操作手順】

【初期設定】

- (1) IRRCR レジスタの FORMAT ビットを選択することで 2 種類のフォーマットを設定します。
- (2) IRRCR レジスタの START ビットを 1 にして赤外線リモコンを動作させると共に、赤外線信号の受信を開始します。
- (3) 1 フレーム信号の受信が完了した際の割り込みを発生させたい時は RDIE ビットを 1 に設定します。
- (4) 1 フレーム信号の送信が完了した際の割り込みを発生させたい時は TDIE ビットを 1 に設定します。

【赤外線信号を取得する場合】

- (1) 1 フレームのデータの受信が完了 (RDI=1) すると、RTKISR レジスタの IRRIF ビットが 1 になります。
- (2) 受信完了の割り込みを許可している (RDIE=1) 場合、1 フレームの受信データが IRRRFDR に格納されると割り込みが発生します。
- (3) 受信データを取得するときは、受信 FIFO データレジスタ IRRRFDR をリードします。IRRFDR には 1 フレームの受信データ数と受信データが受信データ数分格納されており、IRRFDR をリードすると受信データ数、受信データの順でデータを出力します。
- (4) 受信したサイズは、受信データ数レジスタ IRRRDNR に示されます。2 フレームの受信を行った場合は、2 フレーム合計の受信データ数を示します。

【赤外線信号を送信する場合】

- (1) 送信データを送信するときは、送信 FIFO データレジスタ IRRSFDR にライトします。IRRSFDR には、1 フレームの送信データ数、送信データの順でライトします。
なお、送信データ数は、送信データとしては送信しません。
- (2) 未送信データ数は、送信データ数レジスタ IRRSDNR に示されます。
- (3) 送信データ IRRSFDR へのライトは、未送信データ数 IRRSDNR が 255 になるまで行うことができます。
- (4) 1 フレームのデータの送信が完了 (TDI=1) すると、RTKISR レジスタの IRRIF ビットが 1 になります。送信完了の割り込みを許可している (TDIE=1) 場合、送信完了割り込みが発生します。

⚠ 注意

赤外線リモコンの設定に関して：



- フォーマットの種類の変更は、IRRCR レジスタの START ビットを 1 にする前に同レジスタの FORMAT の値を設定して下さい。
- IRRCR レジスタの START ビットが 0 のときの受信、送信の動作は保証しません。
- リードする際のサイズ指定値が IRRRDNR よりも大きいとき、リードデータの超過分に対しては” FF”が入ります。
- 送信データは、カスタムコード、データコードのみを指定し、リーダ、ストップビット、フレームスペース、トレーラは自動で付加されます。
- ライトデータ数が、残り送信データ数 (255byte - 送信データ数レジスタ IRRSDNR) よりも大きいとき、データ長エラーが発生します。
- 受信時に IRRRFDR がフルになった場合、バッファフルエラービット RDBFER を 1 にして、その後受信したデータは破棄します。

RTKISR レジスタの IRRIF ビットがクリアされる条件は、IRRFIF ビットが 1 で 0 を書込んだときです。

6.10 シリアルEEPROM制御

シリアル EEPROM 制御機能を以下に示します。また、表 6.10 にシリアル EEPROM 制御レジスタ一覧を示します。なお、各レジスタの説明は、6.10.1~6.10.3 を参照して下さい。

(1) シリアル EEPROM (128byte) のリード/ライトが可能です。

表 6.10 シリアル EEPROM 制御レジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ
EEPROM コントロールレジスタ	EEPCR	0x00C0	R/W	1byte
EEPROM データレジスタ	EEPDR	0x0100~ 0x02FF	R/W	1byte × 128

6.10.1 EEPROMコントロールレジスタ (EEPCR)

アドレス : 0x00C0, 初期値 : 0x00

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	START
R	R	R	R	R	R	R	R/W

(1) START

START ビット	設定内容
0	シリアル EEPROM を動作させない。(初期値)
1	シリアル EEPROM を動作させる。

6.10.2 EEPROMデータレジスタ (EEPDR)

アドレス : 0x0100~0x017F, 初期値 : 不定

D7	D6	D5	D4	D3	D2	D1	D0
EEPDR_D7	EEPDR_D6	EEPDR_D5	EEPDR_D4	EEPDR_D3	EEPDR_D2	EEPDR_D1	EEPDR_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

このレジスタは、上記のような 8bit 構造が下記の様に 128byte 連続した構成になっています。

EEPDRのアドレス

0x0100	8bit
0x0101	8bit
	・
	・
	・
	8bit
0x017E	8bit
0x017F	8bit

EEPROM のアドレスは、EEPDR のアドレスと対応しています。EEPROM にリード/ライトする際は、EEPDR のアドレスを指定し、リード/ライトして下さい。

6.10.3 シリアルEEPROM操作手順

【初期設定】

EEPCR レジスタの START ビットを 1 に設定します。

【シリアル EEPROM をリード/ライトする場合】

EEPROM のアドレスと対応する EEPDR のアドレスを指定しリード/ライトして下さい。

注意

EEPCRレジスタの設定に関して：



EEPCRレジスタのSTARTビットが0のときのリード/ライトデータは保証しません。

6.11 電子ボリューム制御

電子ボリューム制御機能を以下に示します。また、表 6.11 に電子ボリューム制御レジスタ一覧を示します。

なお、各レジスタの説明は、6.11.1～6.11.2 を参照して下さい。

(1) 電子ボリューム値を設定可能

電子ボリューム値を 0x00（音量小）～0xFF（音量大）に設定可能です。

(2) 2つの電子ボリューム値を設定可能

右あるいは左スピーカの電子ボリューム値を設定できます。

表 6.11 電子ボリューム制御レジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ
右スピーカ用の電子ボリュームデータレジスタ	EVRDR	0x00D0	R/W	1byte
左スピーカ用の電子ボリュームデータレジスタ	EVLDR	0x00D1	R/W	1byte

6.11.1 右スピーカ用の電子ボリュームデータレジスタ (EVRDR)

アドレス：0x00D0, 初期値：0x00

D7	D6	D5	D4	D3	D2	D1	D0
EVRDR_D7	EVRDR_D6	EVRDR_D5	EVRDR_D4	EVRDR_D3	EVRDR_D2	EVRDR_D1	EVRDR_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

設定できる値は、0x00～0xFF です。

6.11.2 左スピーカ用の電子ボリュームデータレジスタ (EVLDR)

アドレス：0x00D1, 初期値：0x00

D7	D6	D5	D4	D3	D2	D1	D0
EVLDR_D7	EVLDR_D6	EVLDR_D5	EVLDR_D4	EVLDR_D3	EVLDR_D2	EVLDR_D1	EVLDR_D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

設定できる値は、0x00～0xFF です。

6.12 LED制御

LEDの制御機能を以下に示します。また、表 6.12 に LED 制御レジスタ一覧を示します。CPU ボードの LED1~8 の点灯/消灯を制御します。

表 6.12 LED 制御レジスタ一覧

レジスタ	略称	アドレス	R/W	サイズ
LED レジスタ	LEDR	0x00A0	R/W	1byte

6.12.1 LEDレジスタ (LEDR)

アドレス : 0x00A0, 初期値 : 0xXX

D7	D6	D5	D4	D3	D2	D1	D0
LED8	LED7	LED6	LED5	LED4	LED3	LED2	LED1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

LEDn

LEDn ビット	設定内容
0	LEDn は消灯
1	LEDn は点灯

6.13 電源コントローラのレジスタ初期値

電源コントローラのレジスタの値は、以下の条件により異なります。

A~D条件のときのレジスタ値は、表6.13~表6.22のレジスタ一覧表を参照して下さい。

特に、A条件では、電源コントローラのレジスタは、全て初期化されます。初期値は、このマニュアルの各レジスタに記載している値となります。

【条件】

A条件：電源を投入したとき。

ハードリセットスイッチ（SW4）を押したとき。

B条件：パワーオンスイッチ（SW1）により電源がONされたとき。

RESTCRのSORESビットを1にセットしたとき。

RESTCRのSWRESビットを1にセットしてリセットスイッチ（SW2）を押したとき。

C条件：RESTCRのSWRESビットを0にクリアしてリセットスイッチ（SW2）を押したとき。

D条件：SPOWCR1のSPOWERビットを0にセットしたとき。

表 6.13 RTC レジスタ各条件での値

レジスタ	略称	A条件	B条件	C条件	D条件
RTCコントロールレジスタ	RTCCR	初期値	初期値	保持	初期値
RTCステータスレジスタ	RTCSR	初期値	保持	保持	保持
秒カウンタ	SECCNT	初期値	動作	動作	動作
分カウンタ	MINCNT	初期値	動作	動作	動作
時カウンタ	HRCNT	初期値	動作	動作	動作
曜日カウンタ	WKCNT	初期値	動作	動作	動作
日カウンタ	DAYCNT	初期値	動作	動作	動作
月カウンタ	MONCNT	初期値	動作	動作	動作
年カウンタ	YRCNT	初期値	動作	動作	動作
秒アラームカウンタ	SECAR	初期値	保持	保持	保持
分アラームカウンタ	MINAR	初期値	保持	保持	保持
時アラームカウンタ	HRAR	初期値	保持	保持	保持
曜日アラームカウンタ	WKAR	初期値	保持	保持	保持
日アラームカウンタ	DAYAR	初期値	保持	保持	保持
月アラームカウンタ	MONAR	初期値	保持	保持	保持
RTC/タッチパネル/キー入力/ 電源ステータスレジスタ	RTKISR	初期値	初期値	保持	初期値

表 6.14 タッチパネルレジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
タッチパネルコントロールレジスタ	TPLCR	初期値	初期値	保持	初期値
タッチパネルステータスレジスタ	TPLSR	初期値	初期値	保持	初期値
タッチパネルサンプリングコントロールレジスタ	TPLSCR	初期値	初期値	保持	初期値
X 位置 A/D レジスタ	XPAR	初期値	初期値	保持	初期値
Y 位置 A/D レジスタ	YPAR	初期値	初期値	保持	初期値
X 位置ドットレジスタ	XPDR	初期値	初期値	保持	初期値
Y 位置ドットレジスタ	YPDR	初期値	初期値	保持	初期値
XA 位置ドッドレジスタ	XAPDR	初期値	保持	保持	保持
YA 位置ドッドレジスタ	YAPDR	初期値	保持	保持	保持
XB 位置ドットレジスタ	XPDR	初期値	保持	保持	保持
YB 位置ドッドレジスタ	YBPDR	初期値	保持	保持	保持
XC 位置ドットレジスタ	XCPDR	初期値	保持	保持	保持
YC 位置ドットレジスタ	YCPDR	初期値	保持	保持	保持
XA 位置 A/D レジスタ	XAPAR	初期値	保持	保持	保持
YA 位置 A/D レジスタ	YAPAR	初期値	保持	保持	保持
XB 位置 A/D レジスタ	XPAPAR	初期値	保持	保持	保持
YB 位置 A/D レジスタ	YBPAPAR	初期値	保持	保持	保持
XC 位置 A/D レジスタ	XCPAR	初期値	保持	保持	保持
YC 位置 A/D レジスタ	YCPAR	初期値	保持	保持	保持
DX ドットレジスタ	DXDR	初期値	保持	保持	保持
DY ドットレジスタ	DYDR	初期値	保持	保持	保持
X 位置ドット算出 A/D 値	XPARDOT	初期値	保持	保持	保持
X 位置ドット算出 A/D 値 1	XPARDOT1	初期値	保持	保持	保持
X 位置ドット算出 A/D 値 2	XPARDOT2	初期値	保持	保持	保持
X 位置ドット算出 A/D 値 3	XPARDOT3	初期値	保持	保持	保持
X 位置ドット算出 A/D 値 4	XPARDOT4	初期値	保持	保持	保持
Y 位置ドット算出 A/D 値	YPARDOT	初期値	保持	保持	保持
Y 位置ドット算出 A/D 値 1	YPARDOT1	初期値	保持	保持	保持
Y 位置ドット算出 A/D 値 2	YPARDOT2	初期値	保持	保持	保持
Y 位置ドット算出 A/D 値 3	YPARDOT3	初期値	保持	保持	保持
Y 位置ドット算出 A/D 値 4	YPARDOT4	初期値	保持	保持	保持
RTC/タッチパネル/キー入力/ 電源ステータスレジスタ	RTKISR	初期値	初期値	保持	初期値

表 6.15 スイッチ入力レジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
キーコントロールレジスタ	KEYCR	初期値	初期値	保持	初期値
キーオートリポートタイムレジスタ	KATIMER	初期値	初期値	保持	初期値
キー入力ステータスレジスタ	KEYSR	初期値	初期値	保持	初期値
キービットパターンレジスタ	KBTPR	初期値	初期値	保持	初期値
RTC/タッチパネル/キー入力/ 電源ステータスレジスタ	RTKISR	初期値	初期値	保持	初期値

表 6.16 電源制御レジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
システムパワーコントロールレジスタ 1	SPOWCR1	初期値	初期値	保持	0x00
システムパワーコントロールレジスタ 2	SPOWCR2	初期値	初期値	保持	初期値
RTC/タッチパネル/キー入力/ 電源ステータスレジスタ	RTKISR	初期値	初期値	保持	初期値

表 6.17 LED レジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
LED レジスタ	LEDR	初期値	初期値	保持	0x00

表 6.18 LCD フロントライトレジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
LCD フロントライトレジスタ	LCDR	初期値	初期値	保持	0x00

表 6.19 リセットレジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
リセットコントロールレジスタ	RESTCR	初期値	初期値	保持	初期値

表 6.20 赤外線リモコン制御レジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
赤外線リモコンコントロール レジスタ	IRRCCR	初期値	初期値	保持	初期値
赤外線リモコンステータス レジスタ	IRRSR	初期値	初期値	保持	初期値
赤外線リモコン信号の受信データ数 レジスタ	IRRRDNR	初期値	初期値	保持	初期値
赤外線リモコン信号の送信データ数 レジスタ	IRRSRDNR	初期値	初期値	保持	初期値
赤外線リモコン信号の受信 FIFO データ レジスタ	IRRRFDR	初期値	初期値	保持	初期値
赤外線リモコン信号の送信 FIFO データ レジスタ	IRRSFDR	初期値	初期値	保持	初期値

表 6.21 シリアル EEPROM 制御レジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
EEPROM コントロールレジスタ	EEPCR	初期値	初期値	保持	初期値
EEPROM データレジスタ	EEPDR	初期値	初期値	保持	初期値

表 6.22 電子ボリューム制御レジスタ各条件での値

レジスタ	略称	A 条件	B 条件	C 条件	D 条件
右スピーカ用の電子ボリュームデータ レジスタ	EVRDR	初期値	初期値	保持	初期値
左スピーカ用の電子ボリュームデータ レジスタ	EVLDR	初期値	初期値	保持	初期値

【MEMO】

第7章 外部割り込み

7.1 SH7780外部割り込み

図7.1にSH7780の割り込み信号の構成を示します。また、表7.1に各割り込み信号のレベル対応表を示します。図7.1に示すとおりT-Engineボード上の各デバイスからの割り込み信号は、PLDで変換を行い、SH7780のIRL[3..0]に出力します。なお、PCI接続されているUSB Hostコントローラ、PCMCIAコントローラ、モバイルマルチメディアコントローラに関しては、PCI_INT[A, B, C]に出力します。

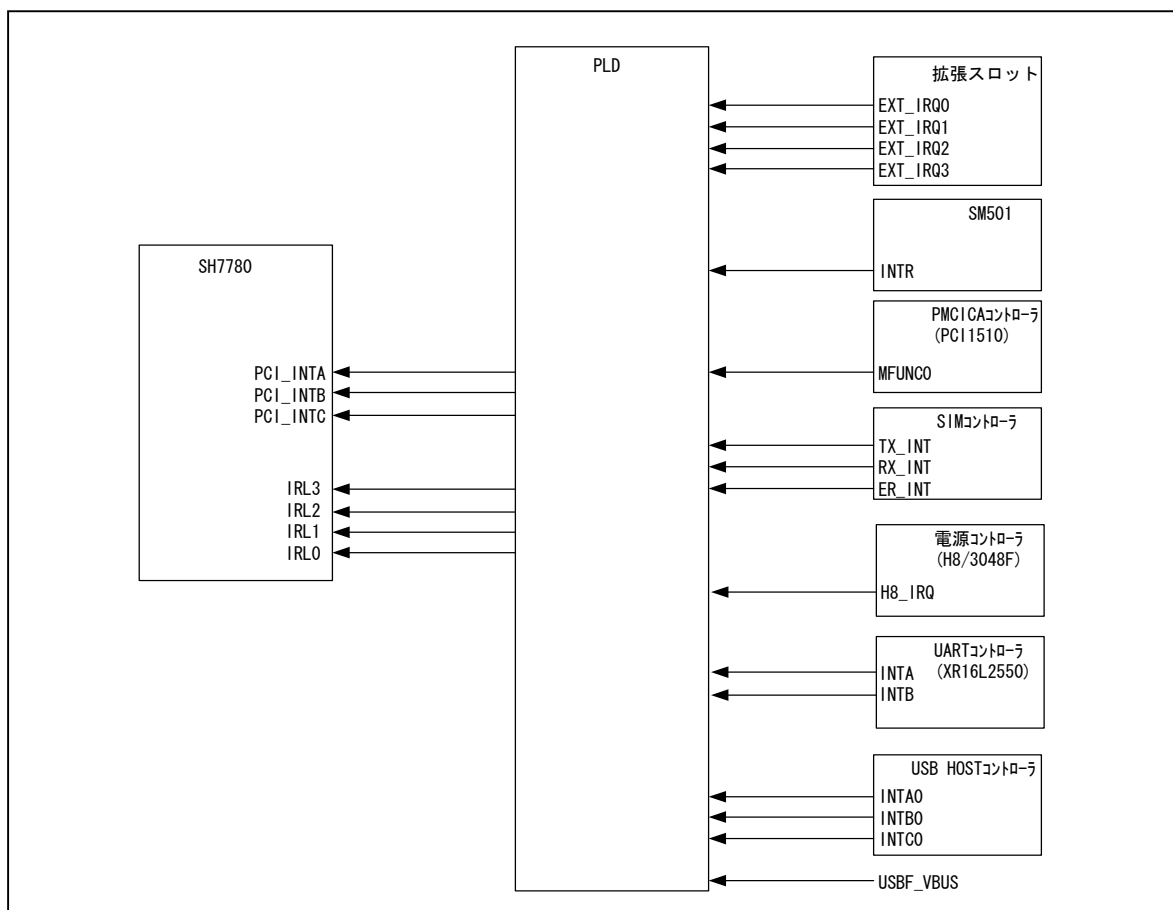


図 7.1 割り込み信号構成

表 7.1 各割り込み信号のレベル対応表

No.	割りこみ 要求元	信号名	/IRL [3:0]	割りこみ レベル	備考
1	拡張スロット/IRQ3	/EX_IRQ[3]	0001	14	アクティブLow
2	SIMエラー割り込み	/SIMER_INT	0010	13	
3	UARTコントローラchA	UART_INTA	0011	12	H8/3048との通信
4	H8/3048F-ONE	/H8_IRQ	0100	11	
5	拡張スロット/IRQ2	/EX_IRQ[2]	0101	10	アクティブLow
6	PCMCIAコントローラ	/PCM_INT	0110	9	PCI_INT (A, B, C)にも出力
7	UARTコントローラchB	UART_INTB	0111	8	T-Monitorとの通信
8	モバイルマルチメディア コントローラ	/MMCC_INT	1000	7	PCI_INT (A, B, C)にも出力
9	拡張スロット/IRQ1	/EX_IRQ[1]	1001	6	
10	SIM送信割り込み	/SIMTX_INT	1010	5	
11	SIM受信割り込み	/SIMRX_INT	1011	4	
12	USB-Function	VBUS	1100	3	
13	拡張スロット/IRQ0	/EX_IRQ[0]	1101	2	アクティブLow
14	USB-Host	/USBH_INT	1110	1	PCI_INT (A, B, C)にも出力

*1: 拡張からの割り込みは、アクティブLowとして、入力してください。

PLD 内部に、周辺デバイスからの割り込み状態を示すレジスタ、PCI および IRL の割り込みをマスクするためのレジスタを持たせています。下記に PLD 内部のレジスタを示します。

名称: 割りこみステータスレジスタ (INTSTR)

アドレス: H' B9000002

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	SIMER INTS	SIMRX INTS	SIMTX INTS	-	USBH INTS	PCIC INTS	MMCC INTS	EX3 INTS	EX2 INTS	EX1 INTS	EX0 INTS	USBF INTS	H8 INTS	URTB INTS	URTA INTS
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R

bit15、11: 予約ビット (Reserved)

リードした場合、“0”がリードされます。

ライト動作は無効です。

bit14: SIMエラー割り込みステータス (SIMERINTS)

0: SIMコントローラからのエラー割り込みを検出していない。(初期値)

1: SIMコントローラからのエラー割り込みを検出。

割りこみ要因のクリアはSIMコントローラにて行う必要があります。

bit13: SIM受信割り込みステータス (SIMRXINTS)

0: SIMコントローラからの受信割り込みを検出していない。(初期値)

1: SIMコントローラからの受信割り込みを検出。

割りこみ要因のクリアはSIMコントローラにて行う必要があります。

bit12: SIM送信割り込みステータス (SIMTXINTS)

0: SIMコントローラからの送信割り込みを検出していない。(初期値)

1: SIMコントローラからの送信割り込みを検出。

割りこみ要因のクリアはSIMコントローラにて行う必要があります。

bit10 : USBホスト割り込みステータス (USBHINTS)

0 : USBホストコントローラからの割りこみを検出していない。(初期値)

1 : USBホストコントローラからの割りこみを検出。

割りこみ要因のクリアはUSBホストコントローラにて行う必要があります。

bit9 : PCMCIA割り込みステータス (PCICINTS)

0 : PCMCIAコントローラからの割りこみを検出していない。(初期値)

1 : PCMCIAコントローラからの割りこみを検出。

割りこみ要因のクリアはPCMCIAコントローラにて行う必要があります。

bit8 : MMCC割り込みステータス (MMCCINTS)

0 : グラフィックコントローラからの割りこみを検出していない。(初期値)

1 : グラフィックコントローラからの割りこみを検出。

割りこみ要因のクリアはグラフィックコントローラにて行う必要があります。

bit7 : 拡張バス割りこみ3ステータス (EX3INTS)

0 : 拡張バスからの割りこみ3を検出していない。(初期値)

1 : 拡張バスからの割りこみ3を検出。

割りこみ要因のクリアは拡張ボードにて行う必要があります。

bit6 : 拡張バス割りこみ2ステータス (EX2INTS)

0 : 拡張バスからの割りこみ2を検出していない。(初期値)

1 : 拡張バスからの割りこみ2を検出。

割りこみ要因のクリアは拡張ボードにて行う必要があります。

bit5 : 拡張バス割りこみ1ステータス (EX1INTS)

0 : 拡張バスからの割りこみ1を検出していない。(初期値)

1 : 拡張バスからの割りこみ1を検出。

割りこみ要因のクリアは拡張ボードにて行う必要があります。

bit4 : 拡張バス割りこみ0ステータス (EX0INTS)

0 : 拡張バスからの割りこみ0を検出していない。(初期値)

1 : 拡張バスからの割りこみ0を検出。

割りこみ要因のクリアは拡張ボードにて行う必要があります。

bit3 : USBファンクション割りこみステータス (USBFINTS)

0 : USBホストOCRNT割りこみを検出していない。(初期値)

1 : USBホストOCRNT割りこみを検出。

割りこみ要因のクリアはUSB制御レジスタ (USBCR) にて行う必要があります。

bit2 : H8割りこみステータス (H8INTS)

0 : H8からの割りこみを検出していない。(初期値)

1 : H8からの割りこみを検出。

割りこみ要因のクリアはH8にて行う必要があります。

bit1 : UARTB割りこみステータス (URTBINTS)

0 : UARTチャンネルBからの割りこみを検出していない。(初期値)

1 : UARTチャンネルBからの割りこみを検出。

割りこみ要因のクリアはUARTにて行う必要があります。

bit0 : UARTA割りこみステータス (URTAINTS)

0 : UARTチャンネルAからの割りこみを検出していない。(初期値)

1 : UARTチャンネルAからの割りこみを検出。

割りこみ要因のクリアはUARTにて行う必要があります。

名称 : PCI割りこみ設定レジスタ (PINTR)

アドレス : H' B9000004

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	-	-	-	-	USBH INTM	PCIC INTM	MMCC INTM	-	-	-	-	-	PCI1 SEL2	PCI1 SEL1	PCI1 SELO
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W	R	R	R	R	R	R/W	R/W	R/W	R	R	R	R	R	R/W	R/W	R/W

bit15~bit11、bit7~bit3 : 予約ビット (Reserved)

リードした場合、“0”がリードされます。

ライト動作は無効です。

bit10 : USBホストコントローラ割りこみマスク (USBHINTM)

0 : USBホストコントローラのPCI割りこみをマスクしない。(初期値)

1 : USBホストコントローラのPCI割りこみをマスクする。

bit9 : PCMCIA割りこみマスク (PCICINTM)

0 : PCMCIAコントローラのPCI割りこみをマスクしない。(初期値)

1 : PCMCIAコントローラのPCI割りこみをマスクする。

bit8 : グラフィックコントローラ割りこみマスク (MMCCINTM)

0 : グラフィックコントローラのPCI割りこみをマスクしない。(初期値)

1 : グラフィックコントローラのPCI割りこみをマスクする。

bit2~bit0 : PCI割りこみ選択 (PCIISEL)

下記のようにINTA/B/Cに割りこみを割り振る。

3' b000 : /INTA=PCMCIA、/INTB=MMCC、/INTC=USBH (初期値)

3' b001 : /INTA=PCMCIA、/INTC=MMCC、/INTB=USBH

3' b010 : /INTB=PCMCIA、/INTA=MMCC、/INTC=USBH

3' b011 : /INTB=PCMCIA、/INTC=MMCC、/INTA=USBH

3' b100 : /INTC=PCMCIA、/INTA=MMCC、/INTB=USBH

3' b101 : /INTC=PCMCIA、/INTB=MMCC、/INTA=USBH

その他 : INTA/B/Cに割りこみを出力しない。

名称：IRLマスクレジスタ0(IRLMR)

アドレス：H' B9000006

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	-	SIMER INTM	SIMRX INTM	SIMTX INTM	-	USBH INTM	PCIC INTM	MMCC INTM	EX3 INTM	EX2 INTM	EX1 INTM	EX0 INTM	USBF INTM	H8 INTM	URTB INTM	URTA INTM
初期値	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
R/W	R	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

【注意】本レジスタの設定により割りこみをマスクすると、各デバイスからの割りこみが発生した場合、SH7780には割りこみが通知されませんが、割りこみステータスレジスタには割りこみの状態が表示されます。

bit15,bit11：予約ビット (Reserved)

リードした場合、“0”がリードされます。

ライト動作は無効です。

bit14：SIMモジュールエラー割りこみマスク設定 (SIMERINTM)

0：SIMコントローラからのエラー割りこみをマスクしていない。

1：SIMコントローラからのエラー割りこみをマスクしている。(初期値)

bit13：SIM受信割込みマスク設定 (SIMRXINTM)

0：SIMコントローラからの受信割りこみをマスクしていない。

1：SIMコントローラからの受信割りこみをマスクしている。(初期値)

bit12：SIM送信割込みマスク設定 (SIMTXINTM)

0：SIMコントローラからの送信割りこみをマスクしていない。

1：SIMコントローラからの送信割りこみをマスクしている。(初期値)

bit10：USBホスト割り込みマスク設定 (USBHINTM)

0：USBホストコントローラからの割りこみをマスクしていない。

1：USBホストコントローラからの割りこみをマスクしている。(初期値)

bit9：PCMCIA割り込みマスク設定 (PCICINTM)

0：PCMCIAコントローラからの割りこみをマスクしていない。

1：PCMCIAコントローラからの割りこみをマスクしている。(初期値)

bit8：MMCC割り込みマスク設定 (MMCCINTM)

0：グラフィックコントローラからの割りこみをマスクしていない。

1：グラフィックコントローラからの割りこみをマスクしている。(初期値)

bit7：拡張バス割りこみ3マスク設定 (EX3INTM)

0：拡張バスからの割りこみ3をマスクしていない。

1：拡張バスからの割りこみ3をマスクしている。(初期値)

bit6：拡張バス割りこみ2マスク設定 (EX2INTM)

0：拡張バスからの割りこみ2をマスクしていない。

1：拡張バスからの割りこみ2をマスクしている。(初期値)

bit5 : 拡張バス割りこみ1マスク設定 (EX1INTM)

- 0 : 拡張バスからの割りこみ1をマスクしていない。
- 1 : 拡張バスからの割りこみ1をマスクしている。(初期値)

bit4 : 拡張バス割りこみ0マスク設定 (EX0INTM)

- 0 : 拡張バスからの割りこみ0をマスクしていない。
- 1 : 拡張バスからの割りこみ0をマスクしている。(初期値)

bit3 : USBファンクション割りこみマスク設定 (USBFINTM)

- 0 : USBホストOCRNT割りこみをマスクしていない。
- 1 : USBホストOCRNT割りこみをマスクしている。(初期値)

bit2 : H8割りこみマスク設定 (H8INTM)

- 0 : H8からの割りこみをマスクしていない。
- 1 : H8からの割りこみをマスクしている。(初期値)

bit1 : UARTB割りこみマスク設定 (URTBINTM)

- 0 : UARTチャンネルBからの割りこみをマスクしていない。
- 1 : UARTチャンネルBからの割りこみをマスクしている。(初期値)

bit0 : UARTA割りこみマスク設定 (URTAINTM)

- 0 : UARTチャンネルAからの割りこみをマスクしていない。
- 1 : UARTチャンネルAからの割りこみをマスクしている。(初期値)

第8章 T-Engineボード拡張スロット

8.1 拡張スロット仕様

図8.1に拡張スロットの配置図を示します。

コネクタ番号：CN2

T-Engineボード実装コネクタ型式：24-5603-14-0101-861（京セラエルコ）

適合コネクタ型名：14-5603-14-0101-861（京セラエルコ）

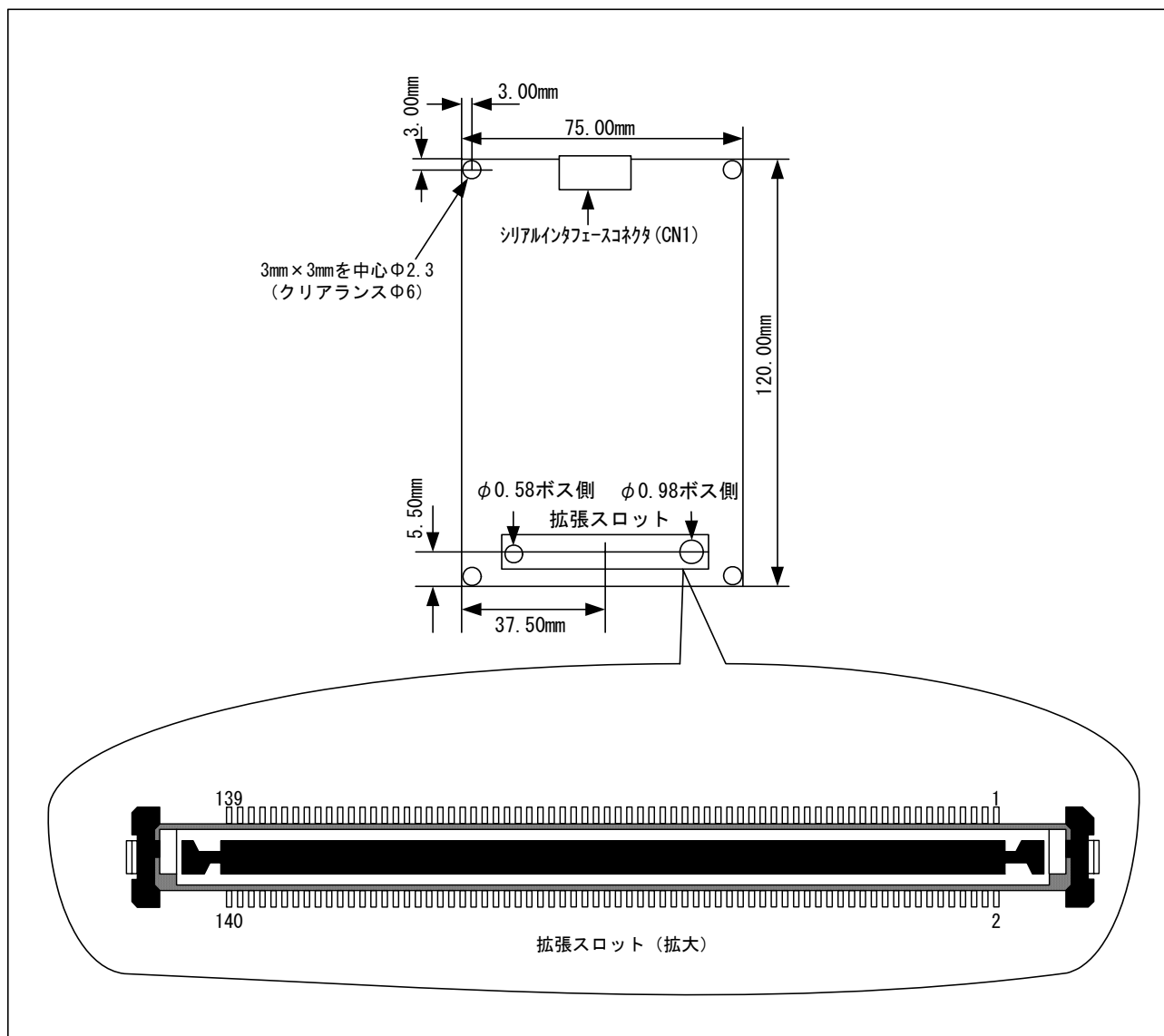


図 8.1 拡張スロットの配置図

8.2 拡張スロット信号配置

表8.1に拡張スロット信号配置を示します。

表 8.1 拡張スロット信号配置

Pin No.	信号名	I/O	Pin No.	信号名	I/O	Pin No.	信号名	I/O	Pin No.	信号名	I/O
1	5.0V	-	36	D29	I/O	71	A24	O	106	/CTS	I
2	5.0V	-	37	D30	I/O	72	A25	O	107	-	-
3	5.0V	-	38	D31	I/O	73	/EPROMCE	O	108	AEMD0	I
4	5.0V	-	39	GND	-	74	/CS2	O	109	GND	-
5	D0	I/O	40	GND	-	75	/CS4	O	110	GND	-
6	D1	I/O	41	CKIO	O	76	/CS5	O	111	TCK	I
7	D2	I/O	42	GND	-	77	RDWR	O	112	TMS	I
8	D3	I/O	43	GND	-	78	/BS	O	113	/TRST	I
9	D4	I/O	44	GND	-	79	GND	-	114	TDI	I
10	D5	I/O	45	A0	O	80	GND	-	115	TDO	O
11	D6	I/O	46	A1	O	81	/RD	O	116	/ASEBRKAK	O
12	D7	I/O	47	A2	O	82	/WAIT	I	117	3.3VSB	-
13	D8	I/O	48	A3	O	83	/WE0	O	118	3.3VSB	-
14	D9	I/O	49	A4	O	84	/WE1	O	119	3.3VSB	-
15	D10	I/O	50	A5	O	85	/WE2	O	120	3.3VSB	-
16	D11	I/O	51	A6	O	86	/WE3	O	121	AUDATA0	I/O
17	D12	I/O	52	A7	O	87	GND	-	122	AUDATA1	I/O
18	D13	I/O	53	A8	O	88	GND	-	123	AUDATA2	I/O
19	D14	I/O	54	A9	O	89	/IRQ0	I	124	AUDATA3	I/O
20	D15	I/O	55	A10	O	90	/IRQ1	I	125	/AUDSYNC	O
21	GND	-	56	A11	O	91	/IRQ2	I	126	AUDCK	I
22	GND	-	57	A12	O	92	/IRQ3	I	127	3.3V	-
23	D16	I/O	58	A13	O	93	NMI_IN	I	128	3.3V	-
24	D17	I/O	59	A14	O	94	/RST_IN	I	129	3.3V	-
25	D18	I/O	60	A15	O	95	/RST_OUT	O	130	3.3V	-
26	D19	I/O	61	GND	-	96	/DREQ	I	131	3.3V	-
27	D20	I/O	62	GND	-	97	/DRAK	O	132	3.3V	-
28	D21	I/O	63	A16	O	98	/DACK	O	133	VBAT_IN	-
29	D22	I/O	64	A17	O	99	ROMSEL	I	134	VBAT_IN	-
30	D23	I/O	65	A18	O	100	/BASE	I	135	VBAT_IN	-
31	D24	I/O	66	A19	O	101	GND	-	136	VBAT_IN	-
32	D25	I/O	67	A20	O	102	GND	-	137	GND	-
33	D26	I/O	68	A21	O	103	TxD	O	138	GND	-
34	D27	I/O	69	A22	O	104	RxD	I	139	GND	-
35	D28	I/O	70	A23	O	105	/RTS	O	140	GND	-

⚠ 注意



- VBAT端子は、拡張スロット経由でT-Engine Boardに電源を供給できます。供給する電源は、5.0V~5.6Vを入力してください。
- ~CS2端子は、SH7780の~CS1が出力されます。
- ~BASE端子を拡張ボード側でLowレベルにすることにより、SH7780拡張用のバスが拡張スロットへ出力されます。
- 3.3VSB端子は、ACアダプタ接続時に常時3.3V(Typ)の電源を供給します。

8.3 拡張スロットのACタイミング

図8. 2に示すように拡張スロットに出力しているSH7780のバス信号は、バスバッファ(PLD)を介して出力しています。

また、SW6をONに設定することで、拡張バスの動作周波数(CK10)が1/2に設定することも可能です。このとき、SW7の設定によりバスサイクルに自動でウェイトを挿入することも可能です。SWの設定に関しては、「3.1 CPUボードのスイッチ」を参照してください。

図8. 3にSW6がOFF(通常モード)時、図8. 4にSW6がON(低速モード)時のACタイミングを示します。なお、SH7780のバスタイミング詳細については、SH7780ハードウェアマニュアルを参照してください。

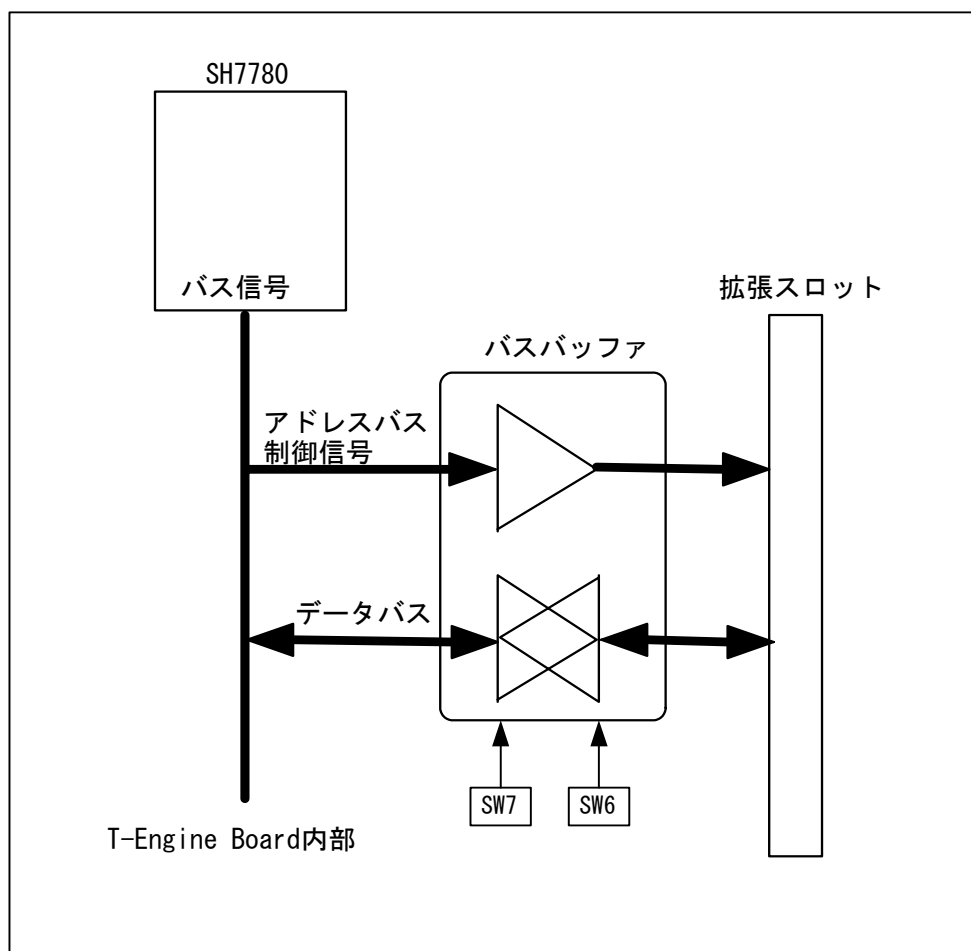


図 8. 2 拡張スロットバスのバッファ構成

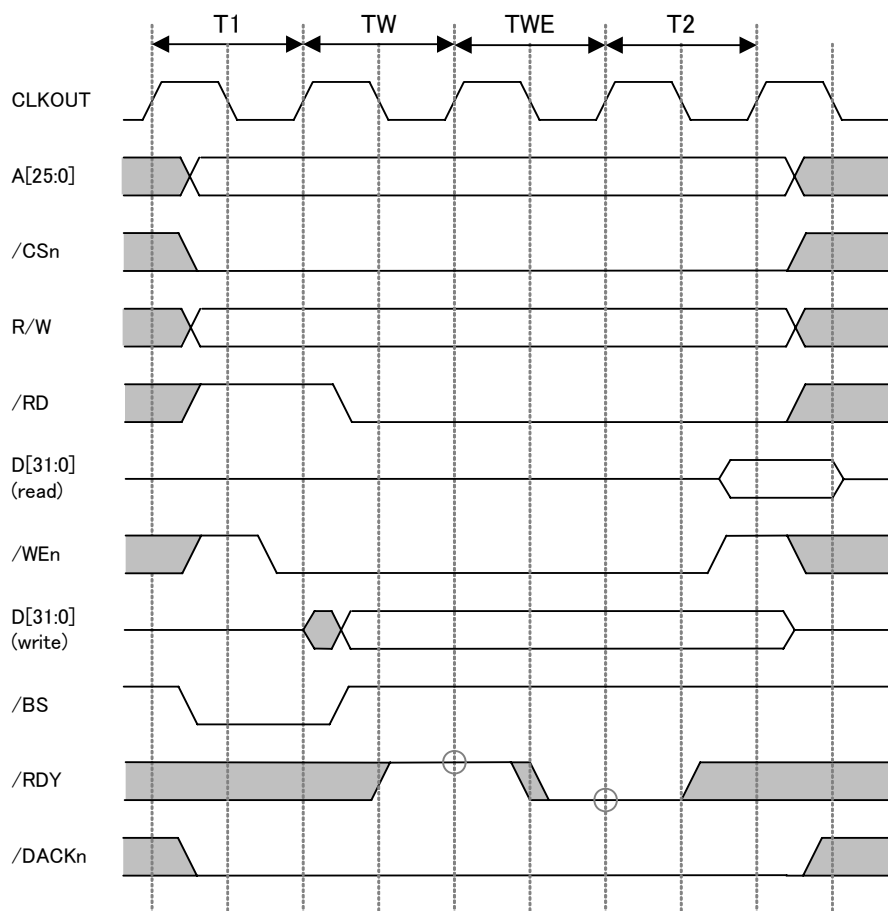


図 8.3 SH7780 基本 AC タイミング (SW6:OFF (通常モード時))

図8.4

第9章 フラッシュメモリ書き換え

T-Engineボードの拡張スロット (CN2) にデバッグボードを接続して、デバッグボード上のEPROMに書き込んだプログラムを実行することにより、T-Engineボード上のフラッシュメモリの書き換え、電源コントローラ (H8/3048F-ONE) 内蔵フラッシュメモリの書き換えが可能です。

9.1 書き込み準備

デバッグボードをT-Engineボードの拡張スロット (CN2) に接続します。また、デバッグボード上のジャンプスイッチの設定を下記のように設定します。

なお、詳細は「2.4.2 デバッグボードの接続」、「2.4.3 デバッグボードのジャンプスイッチ」を参照して下さい。

デバッグボードジャンプスイッチ 1 (J1) : ショート (EPROMをh' 00000000~h' 0001FFFF番地に配置)

T-Engineボードのシリアルインタフェースコネクタ (CN1) とホストシステムを付属のRS-232Cインタフェースケーブルで接続します。ホストシステムの通信ソフトを起動し、シリアルの設定を下記のように設定します。

ボーレート : 115200bps

データ長 : 8bit

パリティビット : なし

ストップビット : 1bit

フロー制御 : Xon/Xoff

上記設定を行った後、T-Engineボードの電源をオン状態にすると、下記表示画面に示すように、EPROMに書き込まれているプログラムの実行状態を示すタイトル画面が通信ソフト上に表示されます。表示画面上のX.Xにはバージョンを表示します。

【表示画面】

=====

T-Engine (MS7780CP01) DownLoader VerX.XL

=====

H[elp] for help messages...

Ready>

9.2 T-Engineボード上のフラッシュメモリ

9.2.1 書き換え方法

図9.1にT-Engineボード上のフラッシュメモリの書き換えイメージを示します。図9.1に示すように、T-Engineボード上のフラッシュメモリの書き換えは、いったんフラッシュメモリ上のデータをすべてDD-SDRAMにコピーします。その後、ホストシステムから転送されたデータを上書きしてフラッシュメモリに書き込みます。

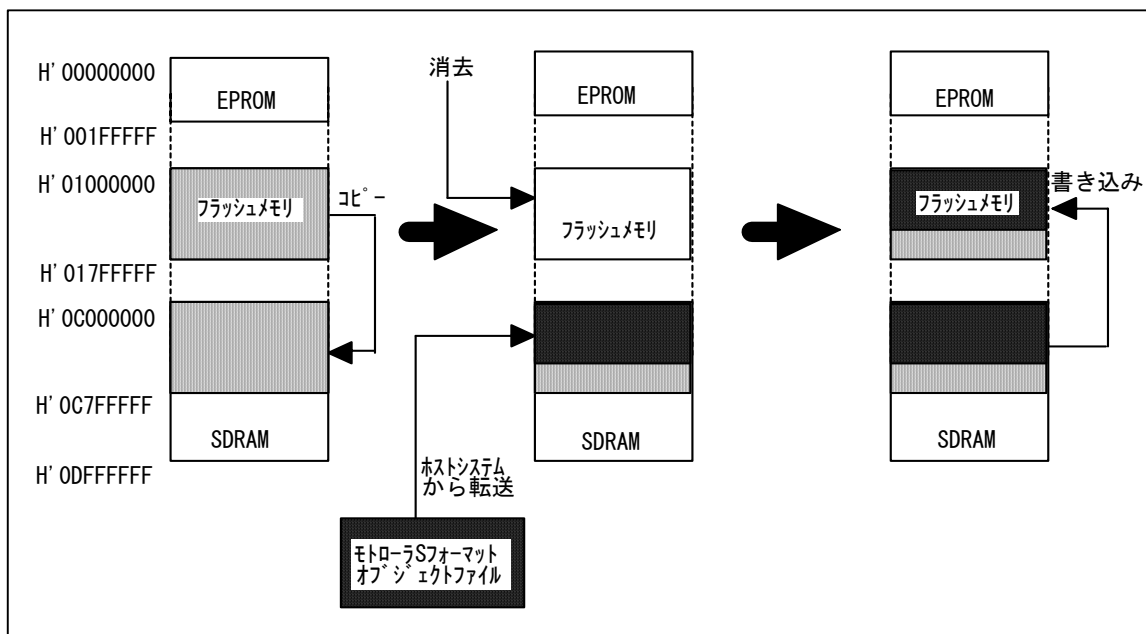


図 9.1 フラッシュメモリ書き換えイメージ

下記にT-Engineボード上のフラッシュメモリの書き換え方法を示します。

- (1) 下記表示画面のように、通信ソフト上にタイトル画面表示後、「FL 0」と入力し「Enter」を入力します。

【表示画面】

```

=====
T-Engine (MS7780CP01) DownLoader VerX. XL
=====
H[elp] for help messages...
Ready>fl 0
    
```

- (2) 下記表示画面のように、転送の要求メッセージ「Please Send A S-format Record」が表示されたら、モトローラSフォーマットのオブジェクトファイルを転送します。

【表示画面】

Ready>fl 0

SH7780 Flash Memory Change Value!

Flash Memory data copy to RAM

Please Send A S-format Record

- (3) モトローラSフォーマットのオブジェクトファイル転送終了後、下記表示画面のようにフラッシュメモリの消去、書き込み後「Flash write complete」のメッセージが表示されると転送終了です。

注意



フラッシュメモリ書き換え中は、絶対にT-Engineボードの電源をオフ状態にしないで下さい。正常に書き込めない、またはフラッシュメモリが壊れる場合があります。

【表示画面】

Ready>fl 0

SH7780 Flash Memory Change Value!

Flash Memory data copy to RAM

Please Send A S-format Record

Start Addr = 00000000

End Addr = 000104D7

Transfer complete

flash chip erase: complete

flash chip erase verified:complete

Program :complete

flash write data verified:complete

Flash write complete

Ready>

9.3 電源コントローラ内蔵フラッシュメモリ

9.3.1 書き換え方法

図9.2に電源コントローラ (H8/3048F-ONE) 内蔵フラッシュメモリの書き換えイメージを示します。図9.2に示すように、電源コントローラ内蔵フラッシュメモリの書き換えは、いったんホストシステムから転送されたデータをSDRAMに保存します。その後、保存したデータを電源コントローラへ転送し、電源コントローラのファームウェアによってフラッシュメモリに書き込みます。なお、電源コントローラ内蔵フラッシュメモリは8ブロックに分かれています、上位4ブロックにはフラッシュメモリを書き換えるためのファームウェアなどを配置しているため、書き換えるブロックは4ブロック (BLK4からBLK7) のみです。

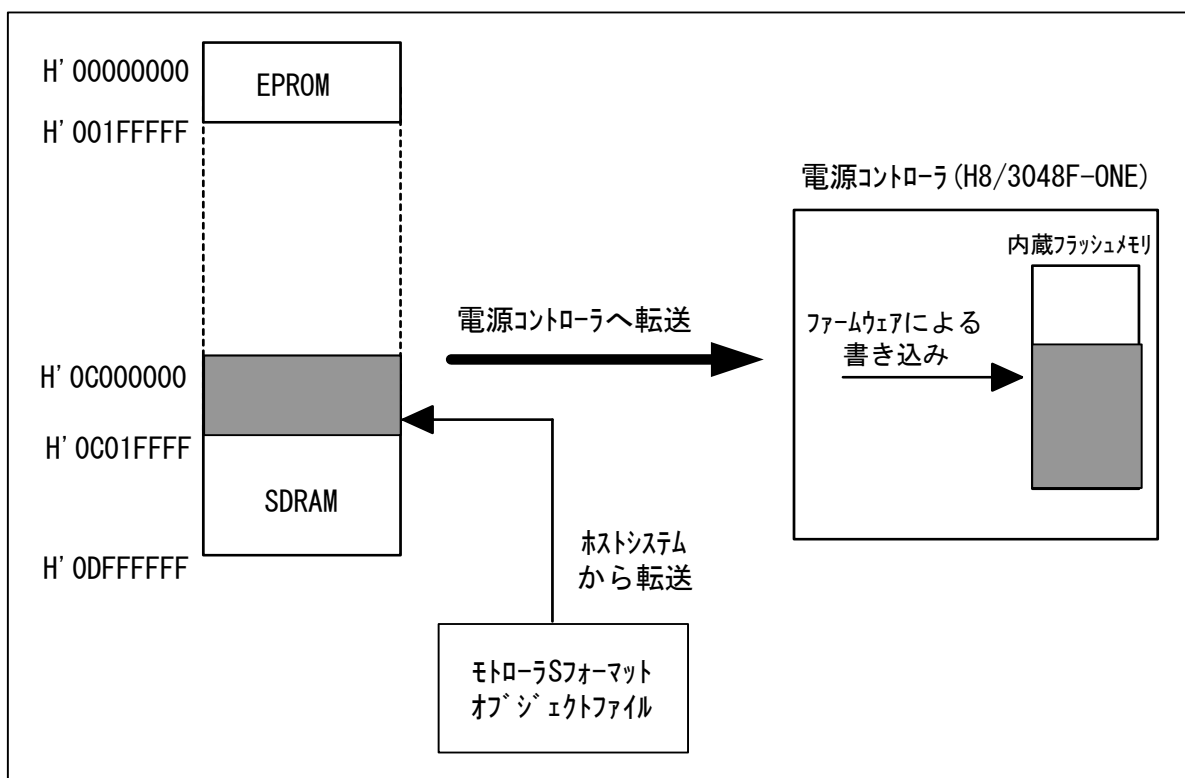


図 9.2 電源コントローラ内蔵フラッシュメモリの書き換えイメージ

下記に電源コントローラ内蔵フラッシュメモリの書き換え方法を示します。

- (1) 下記表示画面のように、通信ソフト上にタイトル画面表示後、「FL 1」と入力し「Enter」を入力します。

【表示画面】

=====

T-Engine (MS7780CP01) DownLoader VerX.XL

=====

H[elp] for help messages...

Ready>fl 1

- (2) 下記表示画面のように、転送の要求メッセージ「Please Send A S-format Record」が表示されたら、モトローラSフォーマットのオブジェクトファイルを転送します。

⚠ 注意



転送終了後、転送されたデータが正常なデータかどうか、データ内のプログラムIDチェックを行っています。

プログラムIDが違う場合は、「Wrong Data!!」と表示し書き込みを終了します。

【表示画面】

Ready>fl 1

H8/3048Fone Flash Memory Change Value!

Clear data buffer (all 0xFF)

Please Send A S-format Record

- (3) モトローラSフォーマットのオブジェクトファイル転送終了後、下記表示画面のように電源コントローラ内蔵フラッシュメモリの消去、書き込み後「Flash write complete」のメッセージが表示されると正常終了です。

注意



電源コントローラ内蔵フラッシュメモリ書き換え中は、絶対にT-Engineボードの電源をオフ状態にしないで下さい。正常に書き込めない、またはフラッシュメモリが壊れる場合があります。

【表示画面】

```
Ready>fl 1
H8/3048Fone Flash Memory Change Value!
Clear data buffer (all 0xFF)
Please Send A S-format Record
Start Addr = 00001000
End Addr = 00003D20
Transfer complete
H8 Flash erase: complete
Program :..... complete
Flash write complete
Ready>
```

R0P7780TH001TRK 概説書

Rev. 3.00
08.06.26

COPYRIGHT ©2007-2008 RENESAS TECHNOLOGY CORPORATION
AND RENESAS SOLUTIONS CORPORATION ALL RIGHTS RESERVED

R0P7780TH001TRK
概説書



ルネサスエレクトロニクス株式会社
神奈川県川崎市中原区下沼部1753 〒211-8668

RJJ10J1879-0300