

# RX72N グループ

Renesas Starter Kit+ for RX72N

ユーザーズマニュアル

ルネサス 32 ビットマイクロコンピュータ  
RX ファミリ / RX700 シリーズ

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。  
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
  2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
  5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等  
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
  6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
  9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
  11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

[www.renesas.com](http://www.renesas.com)

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

# このマニュアルの使い方

## 1. 目的と対象者

このマニュアルは、RSK+ハードウェア概要と電気的特性をユーザに理解していただくためのマニュアルです。様々な周辺装置を使用して、RSK+プラットフォーム上のサンプルコードを設計するユーザを対象としています。

このマニュアルは、RSK+製品の機能概観を含みますが、組み込みプログラミングまたはハードウェア設計ガイドのためのマニュアルではありません。

このマニュアルを使用する場合、注意事項を十分確認の上、使用してください。注意事項は、各章の本文中、各章の最後、注意事項の章に記載しています。

改訂記録は旧版の記載内容に対して訂正または追加した主な箇所をまとめたものです。改訂内容すべてを記録したものではありません。詳細は、このマニュアルの本文でご確認ください。

RSK+RX72N では次のドキュメントを用意しています。ドキュメントは最新版を使用してください。最新版はルネサスエレクトロニクスのホームページに掲載されています。

ドキュメントの種類	記載内容	資料名	資料番号
ユーザーズマニュアル	CPU ボードハードウェア仕様の説明	Renesas Starter Kit+ for RX72N ユーザーズマニュアル	R20UT4443JG (本マニュアル)
チュートリアルマニュアル	RSK+および開発環境のセットアップ方法とデバッグ方法の説明	Renesas Starter Kit+ for RX72N チュートリアルマニュアル	CS+: R20UT4437JG e <sup>2</sup> studio: R20UT4440JG
クイックスタートガイド	A4 紙一枚の簡単なセットアップガイド	Renesas Starter Kit+ for RX72N クイックスタートガイド	CS+: R20UT4438JG e <sup>2</sup> studio: R20UT4441JG
スマート・コンフィグレータチュートリアルマニュアル	スマート・コンフィグレータの使用 方法の説明	Renesas Starter Kit+ for RX72N スマート・コンフィグレータ チュートリアルマニュアル	CS+: R20UT4439JG e <sup>2</sup> studio: R20UT4442JG
回路図	CPU ボードの回路図	Renesas Starter Kit+ for RX72N CPU ボード回路図	R20UT4435EG
ユーザーズマニュアル ハードウェア編	ハードウェアの仕様（ピン配置、メモリマップ、周辺機能の仕様、電気的特性、タイミング）と動作説明	RX72N グループ ユーザーズマ ニュアルハードウェア編	R01UH0824JJ

## 2. 略語および略称の説明

略語／略称	英語名	備考
ADC	Analog-to-Digital Converter	A/D コンバータ
BC	Battery Charging	USB 給電のための規格
bps	bits per second	転送速度を表す単位、ビット/秒
CAN	Controller Area Network	コントローラエリアネットワーク
CPU	Central Processing Unit	中央処理装置
DAC	Digital-to-Analog Converter	D/A コンバータ
DIP	Dual In-line Package	電子部品パッケージの一種
DMA	Direct Memory Access	CPU の命令を介さずに直接データ転送を行う方式
DMAC	Direct Memory Access Controller	DMA を行うコントローラ
DNF	Do Not Fit	未実装
E1/E2 Lite	Renesas On-chip Debugging Emulator	ルネサスオンチップデバッグエミュレータ
EEPROM	Electrically Erasable Programmable Read Only Memory	不揮発性メモリの一種
EMC	Electromagnetic Compatibility	電磁環境適合性
ESD	Electrostatic Discharge	静電気放電
GLCDC	Graphic LCD Controller	グラフィック LCD コントローラ
I <sup>2</sup> C (IIC)	Philips™ Inter-Integrated Circuit Connection Bus	フィリップス社が提唱したシリアル通信方式
IRQ	Interrupt Request	割り込み要求
LCD	Liquid Crystal Display	液晶ディスプレイ
LED	Light Emitting Diode	発光ダイオード
LIN	Local Interconnect Network	ローカルインターコネクトネットワーク
MCU	Micro-controller Unit	マイクロコントローラユニット
MII	Media Independent Interface	論理層と物理層をつなぐインタフェース
MTU	Multi-Function Timer Pulse Unit	マルチファンクションタイマパルスユニット
n/a (NA)	Not Applicable	未対応
n/c (NC)	Not Connected	未接続
NMI	Non-maskable Interrupt	ノンマスクابل割り込み
OTG	On The Go™	USB 規格の一種
PC	Personal Computer	パーソナルコンピュータ
PDC	Parallel Data Capture Unit	パラレルデータキャプチャユニット
PLL	Phase Locked Loop	位相同期回路
Pmod™	-	Pmod™は Digilent Inc.の商標です。Pmod™インタフェース明細は Digilent Inc.の所有物です。Pmod™明細については Digilent Inc.の <a href="#">Pmod™ License Agreement</a> ページを参照してください。
POE	Port Output Enable	ポートアウトプットイネーブル
PWM	Pulse Width Modulation	パルス幅変調
RAM	Random Access Memory	ランダムアクセスメモリ
RMII	Reduced Media Independent Interface	論理層と物理層をつなぐインタフェース
ROM	Read Only Memory	リードオンリーメモリ
RSK+	Renesas Starter Kit+	ルネサススタータキットプラス
RTC	Real Time Clock	リアルタイムクロック
SCI	Serial Communications Interface	シリアルコミュニケーションインタフェース
SPI	Serial Peripheral Interface	シリアルペリフェラルインタフェース
SSI	Serial Sound Interface	シリアルサウンドインタフェース
TFT	Thin Film Transistor	薄膜トランジスタ
UART	Universal Asynchronous Receiver/Transmitter	調歩同期式シリアルインタフェース
USB	Universal Serial Bus	シリアルバス規格の一種
WDT	Watchdog Timer	ウォッチドッグタイマ

すべての商標および登録商標は、それぞれの所有者に帰属します。

# 目次

1. 概要	8
1.1 目的	8
1.2 特徴	8
1.3 ボード仕様	9
2. 電源	10
2.1 動作条件	10
2.2 初期起動動作	10
3. ボードレイアウト	11
3.1 コンポーネントレイアウト	11
3.2 ボード寸法	12
3.3 部品配置	13
4. 接続関係	15
4.1 ボード内部の接続関係	15
4.2 デバッグ環境の接続関係	16
5. ユーザ回路	17
5.1 リセット回路	17
5.2 クロック回路	17
5.3 スイッチ	17
5.4 LED	18
5.5 ポテンショメータ	18
5.6 Pmod™	19
5.7 USB シリアル変換	20
5.8 Controller Area Network (CAN)	20
5.9 Ethernet	21
5.10 Universal Serial Bus (USB)	22
5.11 外部バス	22
5.12 SDRAM	23
5.13 Renesas Serial Peripheral Interface (RSPI)	24
5.14 Quad Serial Peripheral Interface (QSPI)	24
5.15 I <sup>2</sup> C Bus (Inter-IC Bus)	24
5.16 SD Host Interface (SDHI)	25
5.17 Parallel Data Capture Unit Interface (PDC)	25
5.18 拡張シリアルサウンドインタフェース (SSIE)	26
5.19 Graphic LCD Controller (GLCDC)	26
5.20 未使用端子	27
6. コンフィグレーション	28
6.1 CPU ボードのモディファイ	28
6.2 MCU 設定	28
6.3 E1/E2 Lite デバッグ設定	29
6.4 電源設定	30
6.5 クロック設定	30
6.6 アナログ電源 & ADC & DAC 設定	31
6.7 BUS & SDRAM 設定	32
6.8 CAN 設定	34
6.9 Ethernet 設定	35
6.10 汎用 I/O & LED 設定	36
6.11 GLCDC 設定	36
6.12 I <sup>2</sup> C & EEPROM 設定	38

6.13	IRQ & スイッチ設定	38
6.14	MTU & POE 設定	39
6.15	PDC 設定	40
6.16	PMOD1 設定	42
6.17	PMOD2 設定	42
6.18	QSPI 設定	43
6.19	RSPI 設定	43
6.20	SDHI 設定	43
6.21	シリアル & USB シリアル設定	44
6.22	SSIE 設定	45
6.23	USB 設定	45
6.24	未使用端子	46
7.	ヘッダ	47
7.1	拡張基板インタフェース (アプリケーションヘッダ)	47
8.	コード開発	52
8.1	概要	52
8.2	コンパイラ制限	52
8.3	モードサポート	52
8.4	デバッグサポート	52
8.5	アドレス空間	52
8.6	フラッシュアクセスウィンドウ設定レジスタ (FAW) についてのご注意	52
9.	追加情報	53

---

# Renesas Starter Kit+ for RX72N

## ユーザズマニュアル

---

### 1. 概要

#### 1.1 目的

本 RSK+はルネサスマイクロコントローラ用の評価ツールです。本マニュアルは、RSK+ハードウェアの技術的要素を詳しく解説し、クイックスタートガイドおよびチュートリアルでは、ソフトウェアのインストール、デバッグ環境を説明しています。

#### 1.2 特徴

本 RSK+は以下の特徴を含みます：

- ルネサスマイクロコントローラのプログラミング
- ユーザコードのデバッグ
- スイッチ、LED、ポテンショメータ等のユーザ回路
- サンプルアプリケーション
- 周辺機能初期化コードのサンプル

CPU ボードはマイクروコントローラの動作に必要な回路を全て備えています。



### 1.3 ボード仕様

ボード仕様を表 1-1 に示します。

表 1-1: ボード仕様表

項目	仕様
マイコン	型番: R5F572NNDDBD または R5F572NNHDBD * <sup>3</sup>
	パッケージ: 224-pin LFBGA
	内蔵メモリ: ROM 4MB, RAM 1MB
オンボードメモリ	SDRAM: 128Mbit (データ幅: 16bit)
	I <sup>2</sup> C EEPROM: 2Kbit
	SPI シリアルフラッシュ: 32Mbit x 2
入クロック	RX72N メイン用: 24MHz
	RX72N サブ用: 32.768kHz
	RL78/G1C メイン用: 12MHz
	Ethernet 用(RMII): 50MHz
電源	電源コネクタ: 5V 入力
	電源 IC: 5V 入力, 3.3V 出力
	電源 IC: 5V 入力, 最大 38V 出力(TFT バックライト用)
	電源 IC: 3.3V 入力, 3.3V 出力(SDHI 用電源)
	電源 IC: 5V 入力, 5V 出力(USB ホスト用電源)
デバッグインタフェース	E1/E2 Lite 用 14 ピンボックスヘッダ
DIP スイッチ	モード選択用: 2 極 x 1
プッシュスイッチ	リセットスイッチ x 1
	ユーザスイッチ x 3
ポテンショメータ(AD 変換用)	単回転タイプ(10kΩ)
LED	5V 電源用: (緑) x 1
	3.3V 電源用: (緑) x 1
	ユーザ用: (緑) x 1, (橙) x 1, (赤) x 2
	Ethernet ステータス用: (緑) x 1, (黄) x 1
Ethernet	コネクタ: RJ45 x 1
	PHY: シングルチャネル PHY x 1
SDHI * <sup>1</sup>	SD カードスロット(4 ビット) x 1
CAN	コネクタ: 2.54mm ピッチ, 3 ピン x 1
	CAN ドライバ * <sup>4</sup> x 1
USB	USB0 Function: USB-MiniB
	USB0 Host: USB-TypeA
USB シリアル変換インタフェース	コネクタ: USB-MiniB
	ドライバ: RL78/G1C マイクロコントローラ(型番 R5F10JBCANA)
Pmod™	PMOD1 : アングル型、12 ピンコネクタ
	PMOD2 * <sup>2</sup> : ストレート型、12 ピンコネクタ
GLCDC インタフェース (On-board TFT パネル搭載)	FPC コネクタ: 40 ピン x 1 (ONTFT1)
	FPC コネクタ: 6 ピン x 1 (ONTFT2)
PDC インタフェース * <sup>2</sup>	2.54mm ピッチ: 20 ピン x 1 (J19)
SSI インタフェース * <sup>2</sup>	2.54mm ピッチ: 12 ピン x 1 (J18)
拡張基板インタフェース * <sup>2</sup>	2.54mm ピッチ: 26 ピン x 2 (JA1, JA2), 50 ピン x 1 (JA3), 24 ピン x 2 (JA5, JA6)

\*<sup>1</sup>: SD 規格に対応したホスト機器を開発するには、SD Host/Ancillary Product License Agreement(SD HALA) の締結が必要です。

\*<sup>2</sup>: 製品にコネクタは付属していません。

\*<sup>3</sup>: R5F572NNDDBD はセキュリティ機能を内蔵していませんが、R5F572NNHDBD はセキュリティ機能を内蔵しています。

\*<sup>4</sup>: この CAN ドライバは新規採用非推奨品です。お客様のシステムで本ドライバを採用しないでください。

## 2. 電源

### 2.1 動作条件

CPU ボードにはセンタープラスのバレル型電源ジャックが備え付けられています。必ず、安定化された(最小 10W)DC 出力でセンタープラスの電源をご使用ください。CPU ボードが他のシステムに接続される場合、そのシステムから CPU ボードに電源を供給してください。

本 CPU ボードは 5V の電圧入力をサポートしており、特定の設定を必要とします。外部電源接続の詳細を表 2-1、表 2-2 に示します。表中の**太字の青文字テキスト**は、CPU ボード出荷時の初期状態を示します。

表 2-1: PWR コネクタ電源仕様

コネクタ	供給電圧
PWR	5VDC 入力 (4.75V - 5.25V)

いくつかの Renesas Starter Kit+において 12V の電圧入力をサポートする製品がございます。本 CPU ボードは 5V の電圧入力をサポートしておりますので誤って高電圧出力の電源を接続しないようご注意ください。また、必ず安定化された(最小 10W)DC 出力でセンタープラスの電源をご使用ください。

表 2-2: 主電源仕様

J17 <sup>*1</sup> 設定	供給源	Board_5V	UC_VCC
<b>Open</b>	<b>PWR コネクタ</b> /JA1-5V/Unregulated_VCC	<b>5V</b>	<b>3.3V</b>
Shorted	VBUS0	5V	3.3V

\*1: 製品出荷時、ジャンパ J17 はボードに実装されていません。

### 2.2 初期起動動作

製品購入時、CPU ボード上のマイクロコントローラに'Release'ビルドオプションの Tutorial コードが書き込まれています。Tutorial コード詳細はスマート・コンフィグレータチュートリアルマニュアルを参照してください。

### 3. ボードレイアウト

#### 3.1 コンポーネントレイアウト

CPU ボードのコンポーネントレイアウトを図 3-1 に示します。

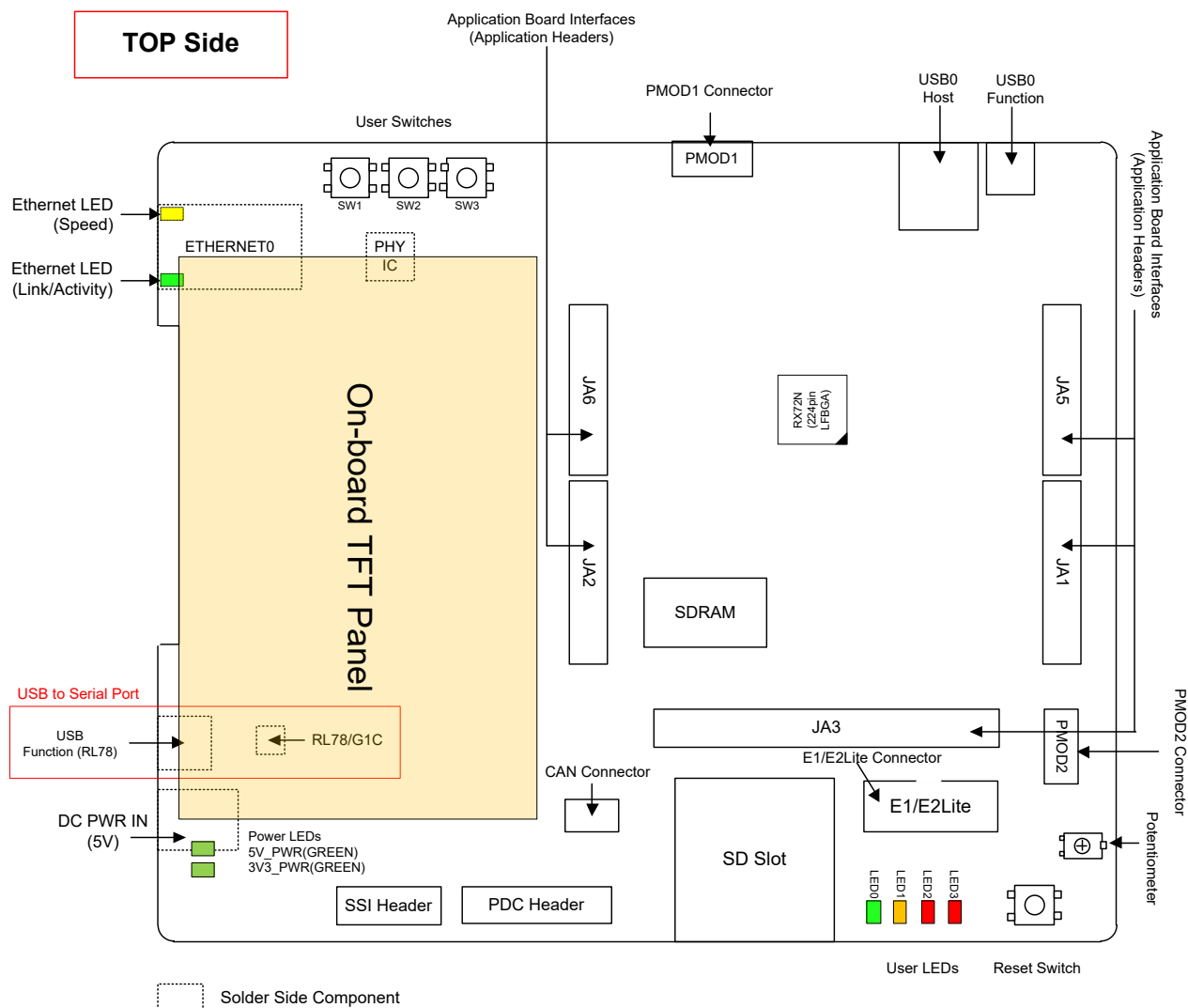


図 3-1: コンポーネントレイアウト

### 3.2 ボード寸法

ボード寸法およびコネクタ位置を図 3-2 に示します。拡張基板インターフェースのスルーホールは、2.54mm の共通ピッチになっています。

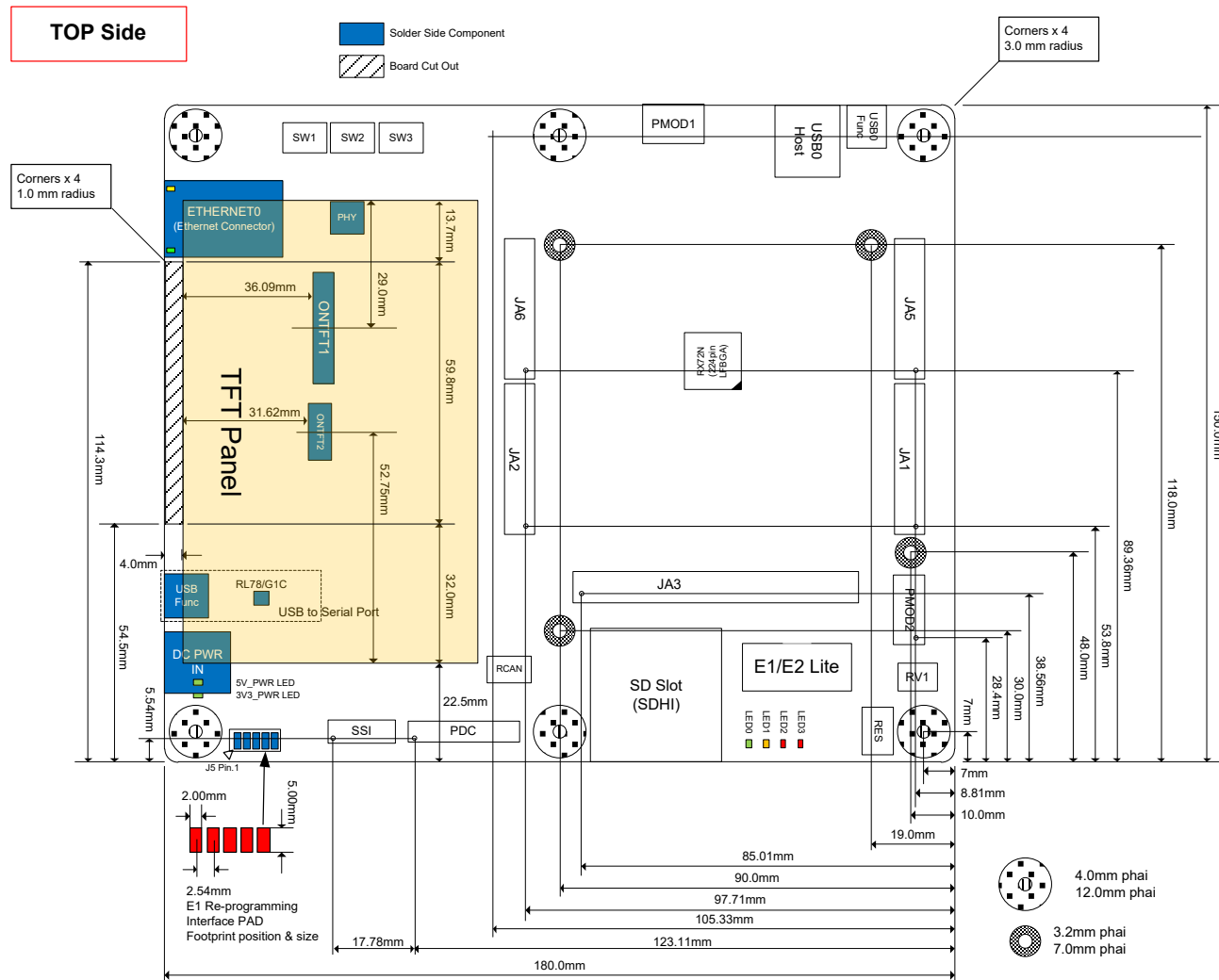


図 3-2: ボード寸法図

### 3.3 部品配置

CPUボードの部品配置図を図3-3、図3-4に示します。各部品の部品番号と値はCPUボード回路図とともに参照してください。

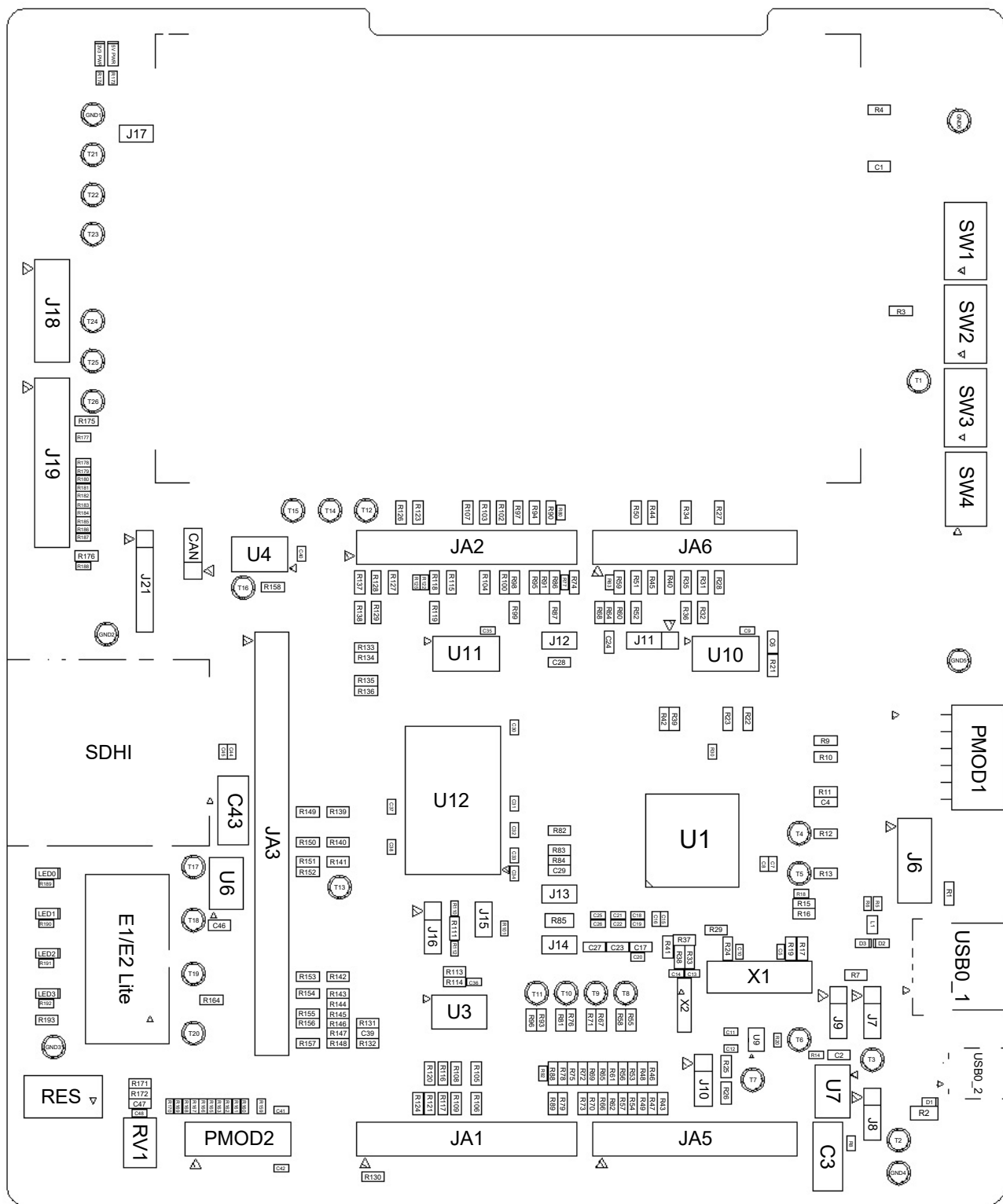


図 3-3: 部品配置図(部品面)

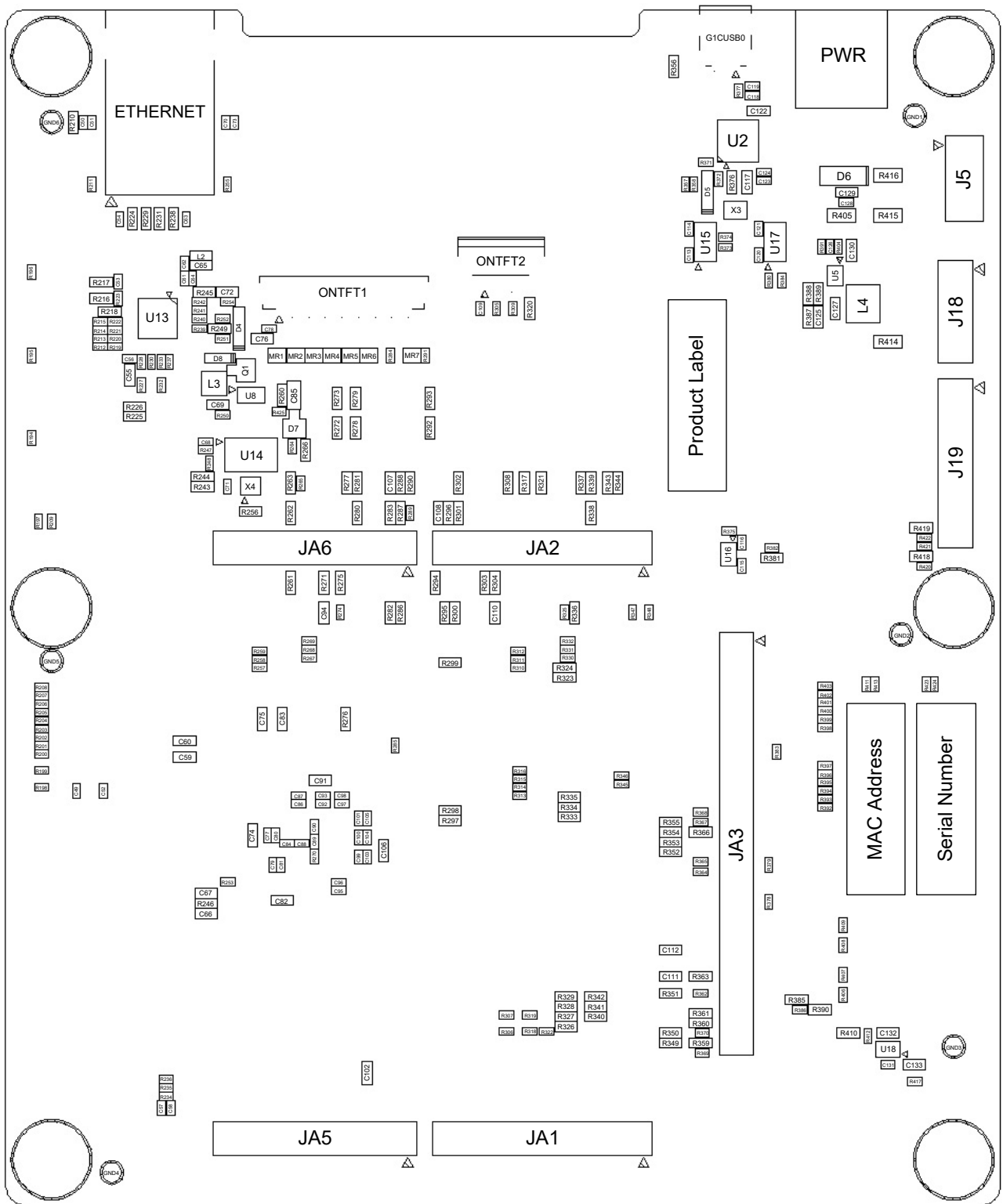


図 3-4: 部品配置図(ハンダ面)

## 4. 接続関係

### 4.1 ボード内部の接続関係

CPU ボードコンポーネントとマイクロコントローラの接続関係を図 4-1 に示します。

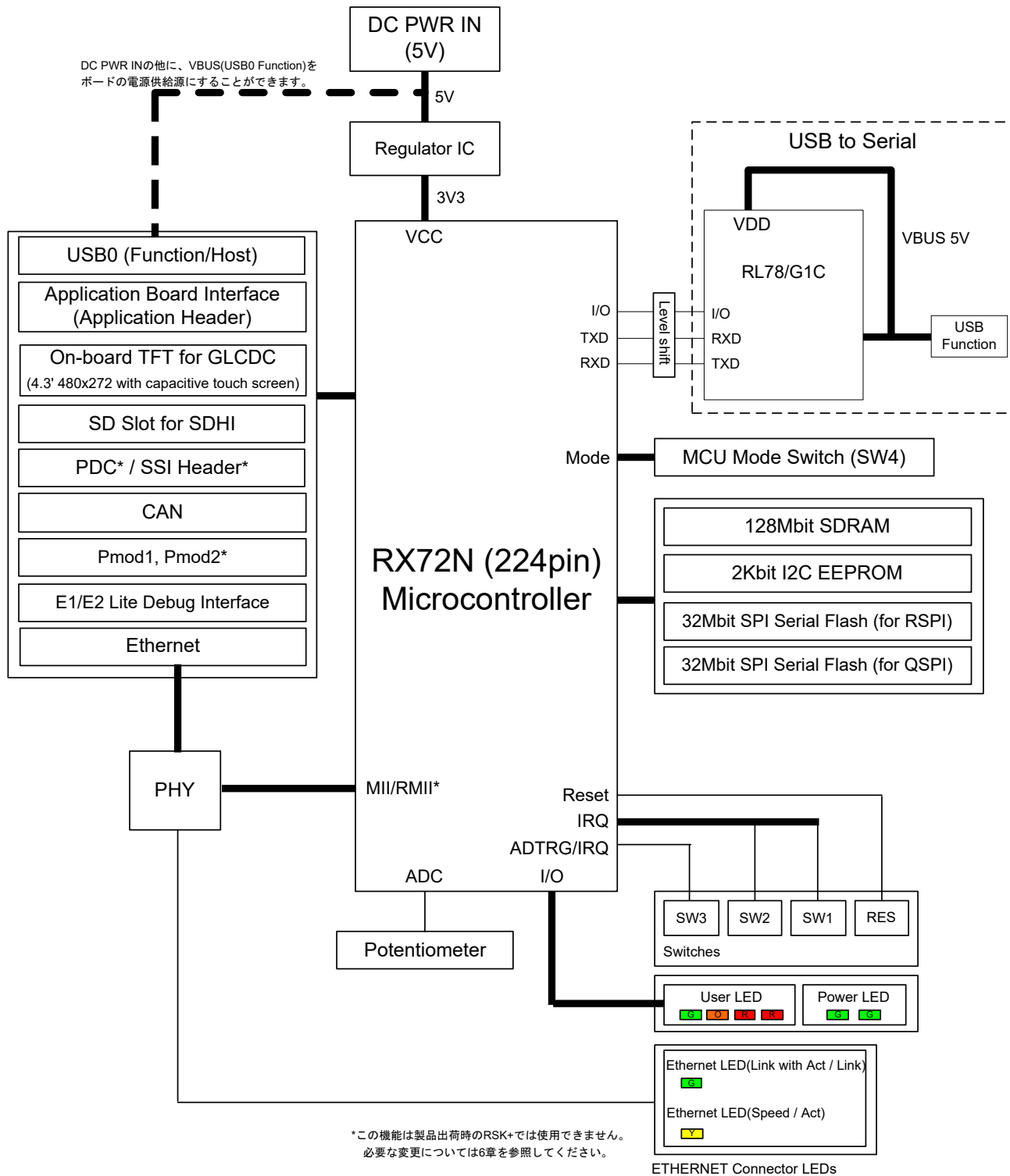


図 4-1: ボード内部の接続関係

## 4.2 デバッグ環境の接続関係

CPU ボード、E1 エミュレータまたは E2 エミュレータ Lite およびホスト PC 間の接続を図 4-2 に示します。

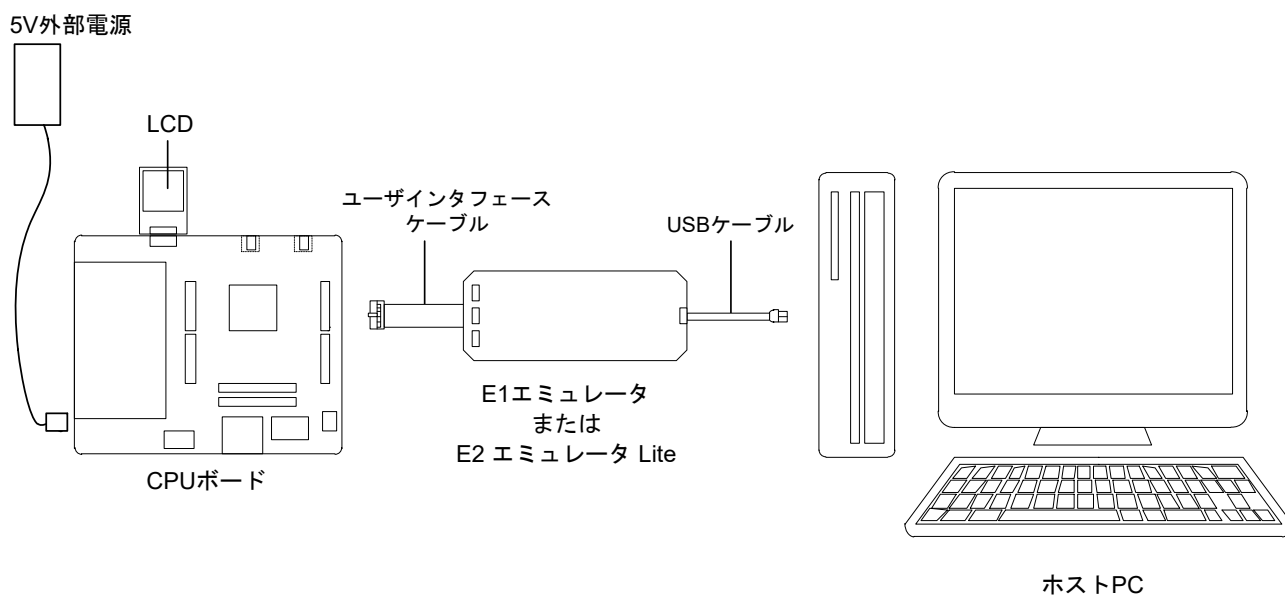


図 4-2: デバッグ環境の接続関係



## 5. ユーザ回路

### 5.1 リセット回路

本 CPU ボードはマイクロコントローラ内蔵のパワーオンリセット回路を使用します。また、ボード上の RES スイッチによってリセット信号を生成することが可能です。マイクロコントローラのリセット仕様詳細については RX72N グループ グループ ユーザーズマニュアル ハードウェア編、CPU ボードのリセット回路詳細については CPU ボード回路図を参照してください。

### 5.2 クロック回路

マイクロコントローラのカロック源用に CPU ボードにはカロック回路が備わっています。マイクロコントローラのカロック仕様詳細については、RX72N グループ グループ ユーザーズマニュアル ハードウェア編、RL78/G1C ユーザーズマニュアル ハードウェア編、CPU ボードのカロック回路詳細については CPU ボード回路図を参照してください。CPU ボード上の発振子詳細を表 5-1 に示します。

表 5-1: 発振子

発振子	機能/用途	出荷時の状態	周波数	発振子パッケージ
X1	RX72N 用メインカロック	実装済み	24MHz	表面実装パッケージ
X2	RX72N 用サブカロック	実装済み	32.768kHz	表面実装パッケージ
X3	RL78/G1C 用メインカロック	実装済み	12MHz	表面実装パッケージ
X4	Ethernet 用カロック(RMII 用)	実装済み	50MHz	表面実装パッケージ

### 5.3 スイッチ

CPU ボードには 4 個のプッシュスイッチと 1 つのディップスイッチが備わっています。各スイッチの機能および接続を表 5-2、表 5-3 に示します。

表 5-2: プッシュスイッチ

スイッチ	機能/用途	MCU	
		ポート	ピン
RES	CPU ボードをリセット	RES#	G7
SW1	ユーザコントロール用に IRQ13-DS に接続	P45	D1
SW2	ユーザコントロール用に IRQ12-DS に接続	P44	C4
SW3	ユーザコントロール用に IRQ15 および AD トリガ入力用に ADTRG0 へ接続	P07	E5

表 5-3: ディップスイッチ

スイッチ		機能/用途	MCU	
			ポート	ピン
SW4	Pin 1	設定内容は 6.2 章を参照	MD/FINED	G4
SW4	Pin 2	設定内容は 6.2 章を参照	PC7	N9

## 5.4 LED

CPU ボードには 8 個の LED が備わっています。各 LED の機能、発色および接続を表 5-4 に示します。

表 5-4: LED

LED	発色	機能/用途	MCU	
			ポート	ピン
3V3 PWR	緑(Green)	Board_3V3 電源ラインのインジケータ	NC	NC
5V PWR	緑(Green)	Board_5V 電源ラインのインジケータ	NC	NC
LED0	緑(Green)	ユーザ LED	P71	J13
LED1	橙(Orange)	ユーザ LED	PH6	K2
LED2	赤(Red)	ユーザ LED	PL7	L10
LED3	赤(Red)	ユーザ LED	PL6	M12
ETHERNET コネクタ内蔵	緑(Green)	Ethernet LED(Link with Activity <sup>*1</sup> / Link)	P93	D7
ETHERNET コネクタ内蔵	黄(Yellow)	Ethernet LED(Speed <sup>*1</sup> / Activity)	NC	NC

\*1: PHY のデフォルト設定

## 5.5 ポテンショメータ

マイクロコントローラの AN000 (Port P40, Pin D4) に単回転ポテンショメータが接続されており、当該端子へ Board\_3V3 と AVSS0 間の可変アナログ入力が可能です。

ポテンショメータの仕様はメーカサイトを参照してください。(メーカ名: VISHAY 社、型名: TS53 シリーズ)

ポテンショメータは簡易的にマイクロコントローラに可変アナログ入力供給をするために備え付けられています。A/D コンバータの精度は保証できませんので、予めご了承ください。

### 5.6 Pmod™

CPU ボードには Digilent Pmod™ インタフェース用のコネクタが備わっています。PMOD1 コネクタと互換性のある LCD モジュールを接続してください。

LCD モジュールを接続するときは、LCD モジュールの全てのピンが LCD コネクタに適切に接続されていることを確認してください。LCD モジュールは ESD に弱いので、取り扱いには十分気をつけてください。

Digilent Pmod™ は SPI インタフェースを使用します。PMOD のピン配置を図 5-1 に、PMOD1 の接続関係を表 5-5、PMOD2 の接続関係を表 5-6 に示します。

Digilent Pmod™ ピン配置は、通常のピン配置とは異なるため注意してください。詳細は Digilent Pmod™ のインタフェース仕様書を参照してください。

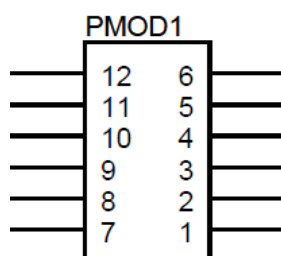


図 5-1: Digilent Pmod™ ピン配置

表 5-5: Pmod™ コネクタ PMOD1

Digilent Pmod™ コネクタ PMOD1							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	PMOD1-CS	PH3	L1	7	PMOD1-IO0	P17	P2
2	PMOD1-MOSI	PH2	J6	8	PMOD1-IO1	P02	D6
3	PMOD1-MISO	PH1	K6	9	PMOD1-IO2	PK7	P1
4	PMOD1-SCK	PH0	N2	10	PMOD1-IO3	PL0	H11
5	GROUND	-	-	11	GROUND	-	-
6	Board_3V3	-	-	12	Board_3V3	-	-

表 5-6: Pmod™ コネクタ PMOD2

Digilent Pmod™ コネクタ PMOD2							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	PMOD2-CS *1	PJ5	G5	7	PMOD2-IO0	P46	B4
2	PMOD2-MOSI *1	P50	K8	8	PMOD2-IO1 *1	P00	E3
3	PMOD2-MISO *1	P52	L8	9	PMOD2-IO2	PQ3	E9
4	PMOD2-SCK *1	P51	M8	10	PMOD2-IO3	P47	D2
5	GROUND	-	-	11	GROUND	-	-
6	Board_3V3	-	-	12	Board_3V3	-	-

\*1: 製品出荷時は接続されていませんので、接続先を変更する際は 6 章を参照してください。

### 5.7 USB シリアル変換

製品出荷時、RX72N マイクロコントローラのシリアルポート SCI9 が RL78/G1C マイクロコントローラのシリアルポートに接続されており、仮想 COM ポートとして使用できます。USB シリアルの接続関係を表 5-7 に示します。

表 5-7: USB シリアル

信号名	機能/用途	MCU	
		ポート	ピン
SERIAL-TXD	SCI1 送信データ信号 *1	PF0	K5
	SCI9 送信データ信号	PL2	P12
	外部 RS232 送信データ信号*1	-	-
SERIAL-RXD	SCI1 受信データ信号 *1	PF2	J2
	SCI9 受信データ信号	PL1	J10
	外部 RS232 受信データ信号 *1	-	-
SERIAL-CTS *2	送受信開始制御用入力信号	P03	D3
SERIAL-RTS *2	送受信開始制御用出力信号	P43	E4

\*1: 製品出荷時は接続されていませんので、シリアルポートを変更する際は 6 章を参照してください。

\*2: フロー制御については拡張用に設けられた信号で現在サポートしていません。現在のところ機能拡張の予定はございません。

初めて CPU ボードと PC の USB ポートを接続した場合、図 5-2 のように PC 画面にドライバのインストールメッセージが表示されます。その後、PC にドライバのインストール完了メッセージが表示されます。OS によって、表示内容が異なる場合があります。

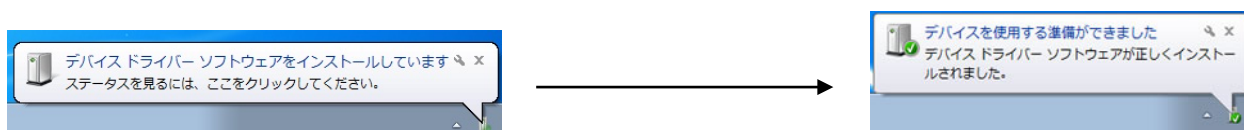


図 5-2: USB シリアルドライバインストール画面

ドライバをお持ちでない場合、以下よりドライバインストーラをダウンロードしてください。

<https://www.renesas.com/ja-jp/software/D6000699.html>

### 5.8 Controller Area Network (CAN)

CPU ボードには CAN トランシーバが備わっており、マイクロコントローラの CAN モジュール機能を評価できます。CAN プロトコルおよび動作モード詳細については、RX72N グループ ユーザーズマニュアル ハードウェア編を参照してください。CAN の接続関係を表 5-8 に示します。

表 5-8: CAN

信号名	機能/用途	MCU	
		ポート	ピン
CAN1TX	CAN データ送信	P32	H5
JA5-CAN1TX *1			
CAN1RX	CAN データ受信	P33	H4
JA5-CAN1RX *1			

\*1: 製品出荷時は接続されていませんので、接続先を変更する際は 6 章を参照してください。

### 5.9 Ethernet

Ethernet ソフトウェアを実行する場合、ユニークな MAC アドレスを使用してください。他のルネサスハードウェアとの接続の際に互換性を保証するために、ルネサスから提供されるユニークな MAC アドレスシールが CPU ボード（ハンダ面）に貼られています。

CPU ボードには Ethernet コントローラが備わっており、マイクロコントローラの Ethernet モジュール(チャンネル 1)に接続されています。RX72N マイクロコントローラは全二重および半二重モード、10Mbps および 100Mbps 転送をサポートしています。Ethernet のステータス LED はセクション 5.4 に記載されています。Ethernet の接続関係を表 5-9、表 5-10、表 5-11 に示します。

表 5-9: Ethernet

信号名	機能/用途	MCU	
		ポート	ピン
ET1-TXCLK	MII: 送信クロック	PN2	G9
ET1-TXEN_RMII1TXDEN	MII/RMII: 送信データ有効	PQ7	H8
ET1-ETXD0_RMII1TXD0	MII/RMII: 送信データ 0	PQ5	E10
ET1-ETXD1_RMII1TXD1	MII/RMII: 送信データ 1	PQ6	F9
ET1-ETXD2	MII: 送信データ 2	PN0	E6
ET1-ETXD3	MII: 送信データ 3	PN1	F8
ET1-RXCLK	MII: 受信クロック RMII: リファレンスクロック *1	PQ4	E11
ET1-RXER_RMII1RXER	MII/RMII: 受信エラー	PN3	H9
ET1-ERXD0_RMII1RXD0	MII/RMII: 受信データ 0	P94	B7
ET1-ERXD1_RMII1RXD1	MII/RMII: 受信データ 1	P95	B8
ET1-ERXD2	MII: 受信データ 2	P96	A8
ET1-ERXD3	MII: 受信データ 3	P97	C9
ET1-COL	MII: 衝突検出	P91	B5
ET1-CRS	MII: キャリア感知	PQ0	E7
ET1-LED0	MII/RMII: PHY からの LINK ステータス入力	P93	D7
ET1-RXDV_RMII1CRSDV	MII: 受信データ有効	P90	C6
	RMII: キャリア感知/受信データ有効 *1	PQ0	E7

\*1: 製品出荷時は接続されていませんので、接続先を変更する際は 6 章を参照してください。

表 5-10: Ethernet

信号名	機能/用途	MCU	
		ポート	ピン
CLKOUT25M	MII: PHY 用クロック 25MHz	PH7	K1
ET-MDIO	MII/RMII: PHY マネジメントデータ I/O	P30	J5
ET-MDC	MII/RMII: PHY マネジメントデータクロック	P31	J4
SW-PHYRESn *1	MII/RMII: ボードの RES スイッチによる PHY リセット	-	-
ET-GPIORST *1	MII/RMII: RX72N PL4 による PHY リセット	PL4	R12
ET-INTn	MII/RMII: PHY 割り込み	P15	J7

\*1: 製品出荷時、SW-PHYRESn および ET-GPIORST の両方のラインが Ethernet コントローラのリセットピンに接続されています。通常、SW-PHYRESn によってリセットが働くため、RX72N のポート PL4(ET-GPIORST)は入力方向に設定してください。ET-GPIORST をリセットとして使用する場合、6 章を参照してください。

表 5-11: PHY 初期設定

PHY 初期設定項目	PHY 初期設定内容
PHY アドレス	ETHERNET (U13)=1
MII/RMII	MII
アイソレート	Disable
スピード	100Mbps
デュプレックス	Full-Duplex
オートネゴシエーション	Enable

## 5.10 Universal Serial Bus (USB)

本 CPU ボードには USB ホストソケット (type A) および USB ファンクションソケット (Mini B) が備わっています。USB モジュール USB0 は、ホストまたはファンクションとして動作させることができます。USB0 の接続関係を、表 5-12 に示します。

表 5-12: USB0

信号名	機能/用途	MCU	
		ポート	ピン
USB0-DP	USB 内蔵トランシーバ D+ 入出力端子	USB0_DP	R6
USB0-DM	USB 内蔵トランシーバ D- 入出力端子	USB0_DM	R5
USB0-VBUS	USB ケーブル接続モニタ端子	P16	R3
USB0-VBUSEN <sup>*1</sup>	外部電源チップへの VBUS (5V) の供給許可信号		
USB0-OVRCURA <sup>*1</sup>	外部オーバカレント検出信号 A	P14	P4
USB0-OVRCURB	外部オーバカレント検出信号 B	P22	N1

<sup>\*1</sup>: 製品出荷時は接続されていませんので、接続先を変更する際は 6 章を参照してください。

## 5.11 外部バス

RX72N マイクロコントローラの外部バスは CPU ボード上の装置に接続されています。外部バスに接続された装置の詳細を表 5-13 に示します。外部バスに接続されている装置の詳細については CPU ボード回路図を参照してください。

表 5-13: 外部バスとアドレス空間

チップセレクト	装置	装置の説明	アドレス空間
CS0	-	未使用	FF000000h – FFFFFFFFh (16M バイト)
SDCS(SDRAM-SDCSn)	U12	128M ビット SDRAM	08000000h – 0FFFFFFFh (128M バイト)
SDCS(JA3-CSb) <sup>*1</sup>	JA3	アプリケーションヘッダ	08000000h – 0FFFFFFFh (128M バイト)
CS1 – CS2	-	未使用	06000000h – 07FFFFFFh (2 x 16M バイト)
CS3(JA3-CSa)	JA3	アプリケーションヘッダ	05000000h – 05FFFFFFh (16M バイト)
CS4 – CS5	-	未使用	03000000h – 04FFFFFFh (2 x 16M バイト)
CS6(JA3-CSc)	JA3	アプリケーションヘッダ	02000000h – 02FFFFFFh (16M バイト)
CS7	-	未使用	01000000h – 01FFFFFFh (16M バイト)

<sup>\*1</sup>: 製品出荷時は接続されていませんので、接続先を変更する際は 6 章を参照してください。

## 5.12 SDRAM

RX72N マイクロコントローラは SDRAM コントローラを搭載しています。CPU ボード上の SDRAM とは 16 ビット幅で接続しています。オンボード SDRAM の概要を表 5-14 に示します。

表 5-14: オンボード SDRAM 概要

仕様	内容
型名	MT48LC8M16A2P-6A
構成	2Meg x 16 x 4 bank
容量	128Mbit
ロウアドレス	12bit
カラムアドレス	9bit
バンク数	4
オートリフレッシュ間隔(tRFC)	Min. 60ns
初期化オートリフレッシュ回数	2
プリチャージコマンド期間(tRP)	Min. 18ns
オートリフレッシュ要求間隔	15.625us (64ms/4096)
CAS レイテンシ(CL)	2 @SDCLK:80MHz
ライトリカバリ期間(tWR)	Min. 12ns
アクティブコマンドからプリチャージコマンドまでの期間(tRAS)	42ns~120000ns
アクティブコマンド発行後リード/ライトコマンドまでの遅延時間(tRCD)	Min. 18ns

CPU ボード上の SDRAM にアクセスする場合、SDRAM クロックの動作周波数に関係なく以下の設定を行ってください。オンボード SDRAM の設定を表 5-15 に示します。

表 5-15: オンボード SDRAM の設定

レジスタ名	設定値	設定内容
外部バス制御レジスタ 3 (PFBCR3.SDCLKDRV)	0b0	SDCLK ≤ 60MHz 設定で使用
駆動能力制御レジスタ (PORT6.DSCR)	0b0000000x	通常駆動
駆動能力制御レジスタ 2 (PORT6.DSCR2)		
駆動能力制御レジスタ (PORT7.DSCR)	0bxxxxxxx0	
駆動能力制御レジスタ 2 (PORT7.DSCR2)		
駆動能力制御レジスタ (PORTA.DSCR)	0b0000000x	
駆動能力制御レジスタ 2 (PORTA.DSCR2)		
駆動能力制御レジスタ (PORTB.DSCR)	0bx0000000	
駆動能力制御レジスタ 2 (PORTB.DSCR2)		
駆動能力制御レジスタ (PORTD.DSCR)	0b00000000	
駆動能力制御レジスタ 2 (PORTD.DSCR2)		
駆動能力制御レジスタ (PORTE.DSCR)		
駆動能力制御レジスタ 2 (PORTE.DSCR2)		

### 5.13 Renesas Serial Peripheral Interface (RSPI)

RX72N マイクロコントローラは独立した3チャンネルのシリアルペリフェラルインタフェース(Renesas SPI / RSPI)を内蔵しており、チャンネルRSPI1がCPUボード上のフラッシュメモリに接続されています。RSPIの接続関係を表5-16に示します。

表 5-16: RSPI

信号名	機能/用途	MCU	
		ポート	ピン
RSPI-CS	チップセレクト	PK3	J9
RSPI-CLK	クロック	PK0	M10
RSPI-MOSI	マスターアウトスレーブインデータ	PK1	K9
RSPI-MISO	マスターインスレーブアウトデータ	PK2	N11

### 5.14 Quad Serial Peripheral Interface (QSPI)

RX72N マイクロコントローラは独立した1チャンネルのクワッドシリアルペリフェラルインタフェース(QSPI)を内蔵しており、CPUボード上のフラッシュメモリに接続されています。QSPIの接続関係を表5-17に示します。

表 5-17: QSPI

信号名	機能/用途	MCU	
		ポート	ピン
QSPI-CS	チップセレクト	PN5	J11
QSPI-CLK	クロック	PN4	L12
QSPI-IO0	双方向データ 0	PJ3	H7
QSPI-IO1	双方向データ 1	PJ5	G5
QSPI-IO2	双方向データ 2	P00	E3
QSPI-IO3	双方向データ 3	P01	D5

### 5.15 I<sup>2</sup>C Bus (Inter-IC Bus)

RX72N マイクロコントローラは3チャンネルのI<sup>2</sup>C (Inter-IC Bus)を内蔵しており、チャンネルRIIC1がCPUボード上の2KビットEEPROMに接続されています。EEPROMの接続関係を表5-18に示します。

表 5-18: I<sup>2</sup>C Bus

信号名	機能/用途	MCU	
		ポート	ピン
E2P-SDA	データ	P20	P3
E2P-SCL	クロック	P21	R1



## 5.16 SD Host Interface (SDHI)

RX72N マイクロコントローラは 1 チャンネルの SD ホストインタフェース(SDHI)を内蔵しており、CPU ボード上の SD カードスロットに接続されています。接続関係を表 5-19 に示します。SD カードスロットの詳細および接続については CPU ボード回路図を参照してください。

表 5-19: SDHI

SD カードスロット (SDHI1)							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	SDHI-D3	PM5	R15	2	SDHI-CMD	PM1	F11
3	GROUND	-	-	4	SDHI-PE(SDHI-VCC)	PH4	K3
5	SDHI-CLK	PM0	G11	6	GROUND	-	-
7	SDHI-D0	PM2	K11	8	SDHI-D1	PM3	P15
9	SDHI-D2	PM4	P14	10	SDHI-CD	PM6	N13
11	GROUND	-	-	12	SDHI-WP	PM7	M13

## 5.17 Parallel Data Capture Unit Interface (PDC)

RX72N マイクロコントローラは 1 チャンネルの平行データキャプチャユニット(PDC)を内蔵しており、PDC 用のスルーホールパターンに接続されています。PDC インタフェースの接続関係を表 5-20 に示します。

表 5-20: PDC

PDC ヘッダ (J19)							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	Board_5V	-	-	2	Board_3V3	-	-
3	GROUND	-	-	4	GROUND	-	-
5	PDC-PCKO *1	P33	H4	6	PDC-RESn	RESn	G7
						PL5 *1	M11
7	GROUND	-	-	8	PDC-PIXCLK	P24	L4
9	PDC-VSYNC *1	P32	H5	10	PDC-HSYNC	P25	M3
11	PDC-PIXD7	P23	M2	12	PDC-PIXD6 *1	P22	N1
13	PDC-PIXD5 *1	P21	R1	14	PDC-PIXD4 *1	P20	P3
15	PDC-PIXD3 *1	P17	P2	16	PDC-PIXD2	P87	R2
17	PDC-PIXD1	P86	N3	18	PDC-PIXD0 *1	P15	J7
19	PDC-SSDA *1	PM2	K11	20	PDC-SSCL *1	PM1	F11

\*1: 製品出荷時は接続されていないので、接続先を変更する際は 6 章を参照してください。

## 5.18 拡張シリアルサウンドインタフェース (SSIE)

RX72N マイクロコントローラは 2 チャンネルの拡張シリアルサウンドインタフェース(SSIE) を内蔵しており、チャンネル SSIE0 が SSIE 用のスルーホールパターン(J18)に接続されています。SSIE インタフェースの接続関係を表 5-21 に示します。

表 5-21: SSIE

SSIE ヘッダ (J18)							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	Board_5V	-	-	2	Board_3V3	-	-
3	GROUND	-	-	4	GROUND	-	-
5	SSI-AUDIOCLK *1	P22	N1	6	GROUND	-	-
7	GROUND	-	-	8	NC	-	-
9	SSI-SCK *1	P23	M2	10	SSI-RXD *1	PJ5	G5
11	SSI-LRCK	PF5	G6	12	SSI-TXD *1	P17	P2

\*1: 製品出荷時は接続されていませんので、接続先を変更する際は 6 章を参照してください。

## 5.19 Graphic LCD Controller (GLCDC)

RX72N マイクロコントローラは 1 チャンネルのグラフィック LCD コントローラ(GLCDC)を内蔵しており、CPU ボード上の FPC コネクタを経由して TFT パネル(Newhaven Display International, Inc. 製 NHD-4.3-480272EF-ATXL-CTP)に接続されています。GLCDC インタフェースの接続関係を表 5-22、表 5-23 に示します。

表 5-22: GLCDC(1)

GLCDC (ONTFT1) *1							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	OnTFT-LEDK	-	-	2	OnTFT-LEDA	-	-
3	GROUND	-	-	4	Board_3V3	-	-
5	OnTFT-R5(R0) *2	P81	L9	6	OnTFT-R6(R1) *2	P80	N10
7	OnTFT-R7(R2) *2	PC4	P11	8	OnTFT-R3	PC5	R10
9	OnTFT-R4	P82	P10	10	OnTFT-R5	P81	L9
11	OnTFT-R6	P80	N10	12	OnTFT-R7	PC4	P11
13	OnTFT-G6(G0) *2	PC7	N9	14	OnTFT-G7(G1) *2	PC6	R9
15	OnTFT-G2	P55	R8	16	OnTFT-G3	P54	R7
17	OnTFT-G4	P11	P8	18	OnTFT-G5	P83	M9
19	OnTFT-G6	PC7	N9	20	OnTFT-G7	PC6	R9
21	OnTFT-B5(B0) *2	P84	M6	22	OnTFT-B6(B1) *2	P57	P7
23	OnTFT-B7(B2) *2	P56	N7	24	OnTFT-B3	PJ0	M5
25	OnTFT-B4	P85	N4	26	OnTFT-B5	P84	M6
27	OnTFT-B6	P57	P7	28	OnTFT-B7	P56	N7
29	GROUND	-	-	30	OnTFT-CLK	P14	P4
31	OnTFT-DISP	PK4	F4	32	OnTFT-HSYNC	PJ2	L6
33	OnTFT-VSYNC	P13	N5	34	OnTFT-DEN	PJ1	N6
35	NC	-	-	36	GROUND	-	-
37	NC	-	-	38	NC	-	-
39	NC	-	-	40	NC	-	-

\*1: 接続ドライバ : Sitronix Technology Corp. 製 ST7282T2

\*2: RGB565 から RGB888 への正規化

表 5-23: GLCDC(2)

GLCDC (ONTFT2)							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	Board_3V3	-	-	2	GROUND	-	-
3	OnTFT-SCL *3	PQ1	E8	4	OnTFT-SDA *3	PQ2	G8
5	OnTFT-INT	P10	K7	6	OnTFT-RESn	RESn	G7
						PL3 *4	K10

\*3:簡易 I2C バスは TFT タッチインタフェースに使用  
 接続タッチコントローラ : Focal Tech, Inc.製 FT5426  
 スレーブアドレス(A6-0) : 0111000

\*4: 製品出荷時は接続されていませんので、接続先を変更する際は 6 章を参照してください。

## 5.20 未使用端子

本ボードで未使用となった RX72N マイクロコントローラの端子はヘッダ J6 に接続されています。未使用端子の接続関係を表 5-24 に示します。

表 5-24: 未使用端子

未使用端子(J6)							
ピン	信号名	MCU		ピン	信号名	MCU	
		ポート	ピン			ポート	ピン
1	P60TERM	P60	C10	2	P72TERM	P72	K15
3	P74TERM	P74	R14	4	P75TERM	P75	R13
5	P76TERPM	P76	N12	6	P77TERM	P77	L11
7	P92TERM	P92	A5	8	PH5TERM	PH5	K4
9	PK5TERM	PK5	F5	10	PK6TERM	PK6	F7

## 6. コンフィグレーション

### 6.1 CPU ボードのモディファイ

この章では CPU ボードを異なる設定に変更するための方法（オプションリンク）について説明します。設定はオプションリンク(抵抗、ジャンパ、スイッチ)によって変更できます。

次のセクション以降では、複数の機能を持つ MCU 信号がオプションリンクの設定によってどの周辺機能を有効/無効にするかを示します。また、マイクロコントローラ以外の IC およびヘッダの接続情報も含まれます。表中の**太字の青文字テキスト**は、CPU ボード出荷時の初期状態を示します。オプションリンクの位置は 3 章の部品配置図を参照してください。

ハンダ実装された部品を取外す場合、当該部品付近の部品への損傷を回避するためにハンダコテを 5 秒以上あてないようにしてください。

オプションリンクを変更する場合、信号の競合や短絡がないように関連するオプションリンクも必ず確認してください。マイクロコントローラの多くのピンは複数の機能を持っているので、周辺装置のうちいくつかは排他的に使用されます。詳細情報に関しては RX72N グループ ユーザーズマニュアル ハードウェア編および CPU ボード回路図を参照してください。

このセクションの表では、"pin"表現は省略されていますので、以下の様に読み替えてください。

例： U9.4 -> U9.4pin

J7(1-2 short) -> J7(1pin-2pin short)

### 6.2 MCU 設定

MCU 設定に関連するオプションリンクを表 6-1 に示します。

表 6-1: MCU 設定オプションリンク

SW4 Pin1	SW4 Pin2	J15 <sup>*1</sup>	説明	関連
OFF	OFF (don't care)	Open (don't care)	シングルチップモード	R274, R275, R40, J11
OFF	OFF	Open (don't care)	ブートモード(FINE インタフェース) <sup>*2</sup>	R274, R275, R40, J11
ON	OFF	don't care	SCI ブートモード	R274, R275, R40, J11
ON	ON	Open	USB ブートモード (Bus-powered)	R274, R275, R40, J11
		Shorted	USB ブートモード (Self-powered)	R274, R275, R40, J11

<sup>\*1</sup>: 製品出荷時、ジャンパ J15 はボードに実装されていません。

<sup>\*2</sup>: FINE インタフェースを利用するには E1/E2 Lite デバッガによるモード制御が必要です。

### 6.3 E1/E2 Lite デバッグ設定

E1/E2 Lite デバッグ設定に関連するオプションリンクを表 6-2 に示します。

表 6-2: E1/E2 Lite デバッグ設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース / 機能	実装	未実装
PC7	N9	PC7	OnTFT-G6	J11 (1-2pin short)	R275, R40	ONTFT1.13	-	-
			EMU-UB	J11 (2-3pin short)	R275, R40	ONTFT1.19	-	-
			DSW-UB			E1.10	-	-
			JA2-M1TRDCLK	R275	J11 (open), R40	SW4.2	-	-
			JA6-TXDc	R40	J11 (open), R275	JA2.26	-	-
EMU-TRSTn	F3	PF4	EMU-TRSTn	-	-	E1.3	-	-
EMU-TMS	J3	PF3	EMU-TMS	-	-	E1.9	-	-
PF2	J2	PF2	EMU-TDI_RXD	R338	R339, R123	E1.11	-	-
			SERIAL-RXD	R339	R338, R123	U15.3	-	R50, R337
			JA2-RXDa	R123	R338, R339	JA2.8	-	-
PF1	L3	PF1	EMU-TCK	R385, R11	R164	E1.1	-	-
			JA2-SCKa	R164, R11	R385	JA2.10	-	-
PF0	K5	PF0	EMU-TDO_TXD	R344	R343, R126	E1.5	-	-
			SERIAL-TXD	R343	R344, R126	U17.3	-	R51, R52
			JA2-TXDa	R126	R344, R343	JA2.6	-	-
RESn	G7	-	EMU-RESn	-	-	E1.13	-	-
			SW-RESn	-	-	RES1(Switch)	-	-
			JA2-RESn	-	-	JA2.1	-	-
			PDC-RESn	R137	R138	J19.6	R175	-
			OnTFT-RESn	R128	R129	ONTFT2.6	R320	-
EMLE	F6	-	EMU-EMLE	-	-	E1.4	-	-
			JP-EMLE	-	-	J16.2	R111	-
MD_FINED	G4	-	EMU-MD_FINED	-	-	E1.7	-	-
			DSW-MD_FINED	-	-	SW4.1	-	-

E1/E2 Lite デバッグ設定に関連するジャンパ設定を表 6-3 に示します。

表 6-3: E1/E2 Lite デバッグ設定 (ジャンパ)

Reference	ジャンパポジション	説明	関連
J16(DNF) *1	Shorted Pin1-2	E1/E2 Lite デバッグまたは MCU 単体動作設定	R111
	Shorted Pin2-3	E1/E2 Lite エミュレータのホットプラグイン機能を有効	
	All open	設定しないでください	-

\*1: 製品出荷時、ジャンパ J16 はボードに実装されていませんが、抵抗 R111 により “Shorted Pin1-2” 設定時と同等になっています。

## 6.4 電源設定

電源設定に関連するオプションリンクを表 6-4 に示します。

表 6-4: 電源設定オプションリンク

Reference	機能	実装	未実装	関連
VBUS0	VBUS0 を 5V 電源ラインに接続	J17.shorted, J8.Pin1-2	-	U5.1, U5.2
Unregulated_VCC	Unregulated_VCC を 5V 電源ラインに接続	R405	-	U5.1, U5.2
JA1-5V	JA1-5V を 5V 電源ラインに接続	R415	-	U5.1, U5.2
USB_5V	USB_5V を 5V 電源ラインに接続	R416	-	U7.2, U7.3, U9.6
Board_5V	Board_5V を 5V 電源ラインに接続	-	-	U5.1, U5.2, U3.8
SD_3V3	SD_3V3 を 3.3V 電源ラインに接続	R414	-	U6.2, U6.3
JA1-3V3	JA1-3V3 を 3.3V 電源ラインに接続	R130	-	JA1.3
Board_3V3	Board_3V3 を 3.3V 電源ラインに接続	-	-	U3.8 など
UC_VCC	UC_VCC を 3.3V 電源ラインに接続	J14.Short or R85	-	U1, R13, R71, R81
	MCU 消費電流測定設定	-	J14.Open and R85	U1, R13, R71, R81
VBATT	UC_VCC を MCU の VBATT に接続	R83	R84	U1
	J13 <sup>*1</sup> を MCU の VBATT に接続	R84	R83	U1

\*1: J13 は VBATT 用電源コネクタで、ジャンパではありません。J13 の Pin1 と Pin2 間を短絡すると、電源が直接グラウンドと接続されるので、絶対に短絡しないでください。

電源設定に関連するジャンパ設定を表 6-5 に示します。

表 6-5: 電源設定 (ジャンパ)

Reference	ジャンパポジション	説明	関連
J14(DNF) <sup>*1</sup>	Shorted	UC_VCC を 3.3V 電源ラインに接続	R85
	All open	MCU 消費電流測定設定	
J17(DNF) <sup>*2</sup>	Shorted	VBUS0 有効設定	J9
	All open	VBUS0 無効設定	J9

\*1: 製品出荷時、ジャンパ J14 はボードに実装されていませんが、抵抗 R85 により “Shorted” 設定時と同等になっています。

\*2: 製品出荷時、ジャンパ J17 はボードに実装されていません。

## 6.5 クロック設定

クロック設定に関連するオプションリンクを表 6-6 に示します。

表 6-6: クロック設定オプションリンク

Reference	機能	実装	未実装	関連
XTAL, EXTAL	24MHz 水晶発振子 (X1) を RX72N に接続	R19, R24	R17, R29	U1.H1, U1.J1
	JA2-EXTAL を RX72N に接続	R17	R19, R24, R29	U1.J1
XCIN, XCOUT	32.768kHz 水晶発振子 (X2) を RX72N に接続	R38, R33	R41, R37	U1.F1, U1.G1
	X2 を RX72N から接続解除	R41	R38, R33, R37	-

### 6.6 アナログ電源 & ADC & DAC 設定

アナログ電源 & ADC & DAC 設定に関連するオプションリンクを表 6-7 に示します。

表 6-7: アナログ電源 & ADC & DAC 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P07 <sup>*1</sup>	E5	P07	SW3	R88	R124, R89	SW3	-	-
			JA1-ADTRG	R124	R88, R89	JA1.8	R124	R292
			JA1-IRQd	R89	R88, R124	JA1.23	-	-
JA1-DAC1	C3	P05	JA1-DAC1	-	-	JA1.14	-	-
P03	D3	P03	SERIAL-CTS	R105	R106	U15.2	-	-
			JA1-DAC0	R106	R105	JA1.13	-	-
P13	N5	P13	OnTFT-VSYNC	R293	R292	ONTFT1.33	-	-
			JA1-ADTRG	R292	R293	JA1.8	R292	R124
P43	E4	P43	SERIAL-RTS	R108	R109	U17.2	-	-
			JA1-ADC3	R109	R108	JA1.12	-	-
JA1-ADC2	B3	P42	JA1-ADC2	-	-	JA1.11	-	-
P41	A4	P41	SDHI-POWFLT	R120	R121	U6.5	-	-
			JA1-ADC1	R121	R120	JA1.10	-	-
P40	D4	P40	RV1-ADC	R116	R117	RV1	-	-
			JA1-ADC0	R117	R116	JA1.9	-	-
PE5	C13	PE5	SDRAM-D13	R56	R57	U12.50	-	-
			JA3-D13			JA3.34	-	-
			JA5-ADC7	R57	R56	JA5.4	-	-
PE4	B14	PE4	SDRAM-D12	R53	R54	U12.48	-	-
			JA3-D12			JA3.33	-	-
			JA5-ADC6	R54	R53	JA5.3	-	-
PE3	D12	PE3	SDRAM-D11	R65	R66	U12.47	-	-
			JA3-D11			JA3.32	-	-
			JA5-ADC5	R66	R65	JA5.2	-	-
PE2	B13	PE2	SDRAM-D10	R61	R62	U12.45	-	-
			JA3-D10			JA3.31	-	-
			JA5-ADC4	R62	R61	JA5.1	-	-
VREFH0	A2	-	UC_VCC	R81	R76	-	-	-
			JA1-VREFH	R76	R81	JA1.7	-	-
VREFL0	A3	-	GROUND	R96	R93	-	-	-
			JA1-AVSS	R93	R96	JA1.6	-	-
AVCC0-1	B2, C2	-	UC_VCC	R71	R171, R67 or R172, R67	-	-	-
			JA1-AVCC	R67	R171, R71 or R172, R71	JA1.5	-	-
			Board_3V3	R171, R172	R71, R67	-	-	-
AVSS0-1	B1, C1	-	GROUND	R58	R55	-	-	-
			JA1-AVSS	R55	R58	JA1.6	-	-

\*1: P07 のオプションリンクを変更する時は、プルアップ抵抗の有無に注意してください。プルアップは SW3 のプルアップ(R194)を有効のままにするか、MCU の内部プルアップを有効にしてください。

## 6.7 BUS &amp; SDRAM 設定

BUS & SDRAM 設定に関連するオプションリンクを表 6-8、表 6-9、表 6-10 に示します。

表 6-8: BUS &amp; SDRAM 設定オプションリンク (1)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
P10	K7	P10	OnTFT-INT	R263	R262, R27	ONTFT2.5	-	-
			JA3-ALE	R262	R263, R27	JA3.46	R361	R155
			JA6-M1WIN	R27	R263, R262	JA6.16	-	-
JA3-CSc	M1	P26	JA3-CSc	-	-	JA3.45	R15	R154
JA3-BCLK	J8	P53	JA3-BCLK	R142	-	JA3.44	R153	R363
P52	L8	P52	JA3-RDn	R149	R139	JA3.25	-	-
			PMOD2-MISO	R139	R149	PMOD2.3	-	-
P51	M8	P51	JA3-WRHn	R148, R131	R132	JA3.47	R157	R359
			PMOD2-SCK	R132, R131	R148	PMOD2.4	-	-
P50	K8	P50	JA3-WRn	R140	R352, R353	JA3.26	R150	R366
			JA3-WRLn	R352	R140, R353	JA3.48	R156	R360
			PMOD2-MOSI	R353	R140, R352	PMOD2.2	-	-
P67	D15	P67	SDRAM-DQMH	R350	R349	U12.39	-	-
			JA3-DQMH	R349	R350	JA3.47	R359	R157
P66	C15	P66	SDRAM-DQML	R146	R147	U12.15	-	-
			JA3-DQML	R147	R146	JA3.48	R360	R156
P65	C14	P65	SDRAM-CKE	R144	R145	U12.37	-	-
			JA3-CKE	R145	R144	JA3.46	R155	R361
P64	C11	P64	SDRAM-WEn	R355	R354	U12.16	-	-
			JA3-WEn	R354	R355	JA3.26	R366	R150
P63	B12	P63	SDRAM-CASn	-	-	U12.17	-	-
			JA3-CAS	-	-	JA3.49	-	-
P62	A13	P62	SDRAM-RASn	-	-	U12.18	-	-
			JA3-RAS	-	-	JA3.50	-	-
P61	A12	P61	SDRAM-SDCSn	R141	R151	U12.19	-	-
			JA3-CSb	R151	R141	JA3.28	-	-
JA3-CSa	H10	P73	JA3-CSa	R152	-	JA3.27	-	-
P70	A15	P70	SDRAM-SDCLK	R335, R334	R333	U12.38	-	-
			JA3-SDCLK	R333, R334	R335	JA3.44	R363	R153
PA7	J15	PA7	SDRAM-A7	-	-	U12.31	-	-
			JA3-A7	-	-	JA3.8	-	-
PA6	H14	PA6	SDRAM-A6	-	-	U12.30	-	-
			JA3-A6	-	-	JA3.7	-	-
PA5	H15	PA5	SDRAM-A5	-	-	U12.29	-	-
			JA3-A5	-	-	JA3.6	-	-
PA4	G15	PA4	SDRAM-A4	-	-	U12.26	-	-
			JA3-A4	-	-	JA3.5	-	-
PA3	G14	PA3	SDRAM-A3	-	-	U12.25	-	-
			JA3-A3	-	-	JA3.4	-	-
PA2	G13	PA2	SDRAM-A2	-	-	U12.24	-	-
			JA3-A2	-	-	JA3.3	-	-
PA1	G12	PA1	SDRAM-A1	-	-	U12.23	-	-
			JA3-A1	-	-	JA3.2	-	-



表 6-9: BUS & SDRAM 設定オプションリンク (2)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
JA3-A0	F12	PA0	JA3-A0	-	-	JA3.1	-	-
JA3-A15	N15	PB7	JA3-A15	-	-	JA3.16	-	-
PB6	M15	PB6	SDRAM-A14	-	-	U12.21	-	-
			JA3-A14	-	-	JA3.15	-	-
PB5	K13	PB5	SDRAM-A13	-	-	U12.20	-	-
			JA3-A13	-	-	JA3.14	-	-
PB4	L15	PB4	SDRAM-A12	-	-	U12.35	-	-
			JA3-A12	-	-	JA3.13	-	-
PB3	K14	PB3	SDRAM-A11	-	-	U12.22	-	-
			JA3-A11	-	-	JA3.12	-	-
PB2	L14	PB2	SDRAM-A10	-	-	U12.34	-	-
			JA3-A10	-	-	JA3.11	-	-
PB1	J12	PB1	SDRAM-A9	-	-	U12.33	-	-
			JA3-A9	-	-	JA3.10	-	-
PB0	J14	PB0	SDRAM-A8	-	-	U12.32	-	-
			JA3-A8	-	-	JA3.9	-	-
PC6	R9	PC6	JA3-A22	R278	R279	JA3.43	-	-
			OnTFT-G7	R279	R278	ONTFT1.14 ONTFT1.20	-	-
PC5	R10	PC5	JA3-A21	R272	R273	JA3.42	-	-
			OnTFT-R3	R273	R272	ONTFT1.8	-	-
PC4	P11	PC4	OnTFT-R7	R302, R296	R301, R90	ONTFT1.7 ONTFT1.12	-	-
			JA3-A20	R301, R296	R302, R90	JA3.41	-	-
			JA2-M1POE	R90, R296	R302, R301	JA2.24	-	-
JA3-A19	R11	PC3	JA3-A19	-	-	JA3.40	-	-
JA3-A18	P13	PC2	JA3-A18	-	-	JA3.39	-	-
PC1	N14	PC1	JA3-A17	R32	R31	JA3.38	-	-
			JA6-M1TOGGLE	R31	R32	JA6.13	-	-
JA3-A16	M14	PC0	JA3-A16	-	-	JA3.37	-	-
PD7	A11	PD7	SDRAM-D7	-	-	U12.13	-	-
			JA3-D7	-	-	JA3.24	-	-
PD6	B10	PD6	SDRAM-D6	-	-	U12.11	-	-
			JA3-D6	-	-	JA3.23	-	-
PD5	D9	PD5	SDRAM-D5	-	-	U12.10	-	-
			JA3-D5	-	-	JA3.22	-	-
PD4	B9	PD4	SDRAM-D4	-	-	U12.8	-	-
			JA3-D4	-	-	JA3.21	-	-
PD3	A9	PD3	SDRAM-D3	-	-	U12.7	-	-
			JA3-D3	-	-	JA3.20	-	-
PD2	A7	PD2	SDRAM-D2	-	-	U12.5	-	-
			JA3-D2	-	-	JA3.19	-	-
PD1	C7	PD1	SDRAM-D1	-	-	U12.4	-	-
			JA3-D1	-	-	JA3.18	-	-
PD0	A6	PD0	SDRAM-D0	-	-	U12.2	-	-
			JA3-D0	-	-	JA3.17	-	-

表 6-10: BUS & SDRAM 設定オプションリンク (3)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
PE7	B15	PE7	SDRAM-D15	-	-	U12.53	-	-
			JA3-D15	-	-	JA3.36	-	-
PE6	E13	PE6	SDRAM-D14	-	-	U12.51	-	-
			JA3-D14	-	-	JA3.35	-	-
PE5	C13	PE5	SDRAM-D13	R56	R57	U12.50	-	-
			JA3-D13			JA3.34	-	-
			JA5-ADC7	R57	R56	JA5.4	-	-
PE4	B14	PE4	SDRAM-D12	R53	R54	U12.48	-	-
			JA3-D12			JA3.33	-	-
			JA5-ADC6	R54	R53	JA5.3	-	-
PE3	D12	PE3	SDRAM-D11	R65	R66	U12.47	-	-
			JA3-D11			JA3.32	-	-
			JA5-ADC5	R66	R65	JA5.2	-	-
PE2	B13	PE2	SDRAM-D10	R61	R62	U12.45	-	-
			JA3-D10			JA3.31	-	-
			JA5-ADC4	R62	R61	JA5.1	-	-
PE1	A14	PE1	SDRAM-D9	-	-	U12.44	-	-
			JA3-D9	-	-	JA3.30	-	-
PE0	D11	PE0	SDRAM-D8	-	-	U12.42	-	-
			JA3-D8	-	-	JA3.29	-	-
PF5	G6	PF5	SSI-LRCK	R351	R143	J18.11	-	-
			JA3-WAIT	R143	R351	JA3.45	R154	R15

### 6.8 CAN 設定

CAN 設定に関連するオプションリンクを表 6-11 に示します。

表 6-11: CAN 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
P33	H4	P33	CAN1RX	R46, R48	R43, R49	U4.4	-	-
			PDC-PCKO	R43, R48	R46, R49	J19.5	-	-
			JA5-CAN1RX	R49, R48	R46, R43	JA5.6	-	-
P32	H5	P32	CAN1TX	R300	R87, R47, R295	U16.3	-	-
			JA2-IRQc_M1HSIN2	R87	R300, R47, R295	JA2.23	R86	R91
			JA5-CAN1TX	R47	R300, R87, R295	JA5.5	-	-
			PDC-VSYNC	R295	R300, R87, R47	J19.9	-	-

### 6.9 Ethernet 設定

Ethernet 設定に関連するオプションリンクを表 6-12、表 6-13 に示します。

表 6-12: Ethernet 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
ET1-ERXD3	C9	P97	ET1-ERXD3	-	-	U13.13	-	-
ET1-ERXD2	A8	P96	ET1-ERXD2	-	-	U13.14	-	-
ET1-ERXD1_RMII1RXD1	B8	P95	ET1-ERXD1_RMII1RXD1	-	-	U13.15	-	-
ET1-ERXD0_RMII1RXD0	B7	P94	ET1-ERXD0_RMII1RXD0	-	-	U13.16	-	-
ET1-LED0	D7	P93	ET1-LED0	-	-	ETHERNET.11	-	-
						U13.30	-	-
ET1-COL	B5	P91	ET1-COL	-	-	U13.28	-	-
ET1-RXDV	C6	P90	ET1-RXDV	R39	R276	U13.18	-	-
ET1-RXER_RMII1RXER	H9	PN3	ET-ET1RXER_RMII1RXER	-	-	U13.20	-	-
ET1-TXCLK	G9	PN2	ET1-TXCLK	R10	-	U13.22	-	-
ET1-ETXD3	F8	PN1	ET1-ETXD3	-	-	U13.27	-	-
ET1-ETXD2	E6	PN0	ET1-ETXD2	-	-	U13.26	-	-
ET1-TXEN_RMII1TXDEN	H8	PQ7	ET1-TXEN_RMII1TXDEN	-	-	U13.23	-	-
ET1-ETXD1_RMII1TXD1	F9	PQ6	ET1-ETXD1_RMII1TXD1	-	-	U13.25	-	-
ET1-ETXD0_RMII1TXD0	E10	PQ5	ET1-ETXD0_RMII1TXD0	-	-	U13.24	-	-
ET1-RXCLK	E11	PQ4	ET1-RXCLK	R9	-	U13.19	R226	R225
						U14.2	R225	R226
PQ0	E7	PQ0	ET1-RXDV_RMII1CRSDV	R276	R39, R42	U13.18	-	-
			ET1-CRS	R42, R39	R276	U13.29	-	-

表 6-13: Ethernet 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P15	J7	P15	ET-INTn	R336	R118, R119	U13.21	-	-
			JA2-IRQb-M1HSIN1	R118	R336, R119	JA2.9	-	-
			PDC-PIXD0	R119	R336, R118	J19.18	-	-
P31	J4	P31	ET-MDC	R218	R3	U13.12	-	-
			JA2-CTSaRTSa	R3	R218	JA2.12	-	-
P30	J5	P30	ET-MDIO	R216	R100, R95	U13.11	-	-
			JA2-M1WP	R100	R216, R95	JA2.17	-	-
			JA2-TIMIN0	R95	R216, R100	JA2.21	-	-
CLKOUT25M	K1	PH7	CLKOUT25M	R16	-	U13.9	R243	R244
ET-GPIORST *1	R12	PL4	ET-GPIORST	R245, R254, C72	R410	U13.32	-	-
SW-PHYRESn *1	-	-	SW-PHYRESn	R410	-	-	-	-

\*1: 製品出荷時、ET-GPIORST および SW-PHYRESn が Ethernet コントローラ(U13)のリセットピンに接続されています。通常、SW-PHYRESn によってリセットが働くため、RX72N のポート PL4(ET-GPIORST)は入力方向に設定してください。ET-GPIORST をリセットとして使用する場合、上記設定を参照してください。

Ethernet 設定 (PHY モード)に関連するオプションリンク設定を表 6-14 に示します。

表 6-14: Ethernet 設定 (PHY モード)オプションリンク

PHY モード	実装ポジション	Reference	関連
MII Mode	Fit	R266, R243, R226, R39, R42	U13, U14
	DNF	R225, R244, R249, R276	
RMII Mode	DNF	R266, R243, R226, R39, R42	U13, U14
	Fit	R225, R244, R249, R276	

### 6.10 汎用 I/O & LED 設定

汎用 I/O & LED 設定に関連するオプションリンクを表 6-15 に示します。

表 6-15: 汎用 I/O & LED 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
LED0	J13	P71	LED0	-	-	LED0.K	R193	-
ET1-LED0	D7	P93	ET1-LED0	-	-	ETHERNET.11	-	-
						U13.30	-	-
JA1-IO7	F15	PG7	JA1-IO7	-	-	JA1.22	-	-
JA1-IO6	F14	PG6	JA1-IO6	-	-	JA1.21	-	-
JA1-IO5	E14	PG5	JA1-IO5	-	-	JA1.20	-	-
JA1-IO4	E15	PG4	JA1-IO4	-	-	JA1.19	-	-
JA1-IO3	F13	PG3	JA1-IO3	-	-	JA1.18	-	-
JA1-IO2	D14	PG2	JA1-IO2	-	-	JA1.17	-	-
JA1-IO1	D10	PG1	JA1-IO1	-	-	JA1.16	-	-
JA1-IO0	A10	PG0	JA1-IO0	-	-	JA1.15	-	-
LED1	K2	PH6	LED1	-	-	LED1.K	R193	-
LED2	L10	PL7	LED2	-	-	LED2.K	R193	-
LED3	M12	PL6	LED3	-	-	LED3.K	R193	-

### 6.11 GLCDC 設定

GLCDC 設定に関連するオプションリンクを表 6-16、表 6-17 に示します。

表 6-16: GLCDC 設定オプションリンク(1)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
P14	P4	P14	OnTFT-CLK	R294, R299	R74, J12(open)	ONTFT1.30	-	-
			JA2-M1TRCCLK	R74, R299	R294, J12(open)	JA2.25	-	-
			USB0-OVRCURA	J12(short), R299	R294, R74, R282	U9.3	J10 (2-3pin short) or R26	J10 (1-2pin open) and R25
P13	N5	P13	OnTFT-VSYNC	R293	R292	ONTFT1.33	-	-
			JA1-ADTRG	R292	R293	JA1.8	R292	R124
P11	P8	P11	OnTFT-G4	R261	R28	ONTFT1.17	-	-
			JA6-M1VIN	R28	R261	JA6.15	-	-
P10	K7	P10	OnTFT-INT	R263	R262, R27	ONTFT2.5	-	-
			JA3-ALE	R262	R263, R27	JA3.46	R361	R155
			JA6-M1WIN	R27	R263, R262	JA6.16	-	-
OnTFT-BACKLIGHT	L2	P27	OnTFT-BACKLIGHT	-	-	U8.3	-	-
OnTFT-B6	P7	P57	OnTFT-B6	-	-	ONTFT1.22	-	-
						ONTFT1.27	-	-
OnTFT-B7	N7	P56	OnTFT-B7	-	-	ONTFT1.23	-	-
						ONTFT1.28	-	-
OnTFT-G2	R8	P55	OnTFT-G2	-	-	ONTFT1.15	-	-
OnTFT-G3	R7	P54	OnTFT-G3	-	-	ONTFT1.16	-	-
OnTFT-B4	N4	P85	OnTFT-B4	-	-	ONTFT1.25	-	-
OnTFT-B5	M6	P84	OnTFT-B5	-	-	ONTFT1.21	-	-
						ONTFT1.26	-	-
P83	M9	P83	OnTFT-G5	R271, R36	R35	ONTFT1.18	-	-
			JA6-SCKc	R35, R36	R271	JA6.11	-	-
OnTFT-R4	P10	P82	OnTFT-R4	-	-	ONTFT1.9	-	-

表 6-17: GLCDC 設定オプションリンク(2)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P81	L9	P81	OnTFT-R5	R321	R107	ONTFT1.5	-	-
			JA2-M1UN	R107	R321	ONTFT1.10	-	-
OnTFT-R6	N10	P80	OnTFT-R6	-	-	JA2.14	-	-
						ONTFT1.6	-	-
PC7	N9	PC7	OnTFT-G6	J11 (1-2pin short)	R275, R40	ONTFT1.13	-	-
			EMU-UB	J11	R275, R40	ONTFT1.19	-	-
			DSW-UB	(2-3pin short)		E1.10	-	-
			JA2-M1TRDCLK	R275	J11 (open), R40	SW4.2	-	-
			JA6-TXDc	R40	J11 (open), R275	JA2.26	-	-
PC6	R9	PC6	JA3-A22	R278	R279	JA6.9	-	-
			OnTFT-G7	R279	R278	JA3.43	-	-
PC5	R10	PC5	OnTFT-R3	R273	R272	ONTFT1.14	-	-
						ONTFT1.20	-	-
PC4	P11	PC4	OnTFT-R7	R302, R296	R301, R90	JA3.42	-	-
			JA3-A20	R301, R296	R302, R90	ONTFT1.7	-	-
			JA2-M1POE	R90, R296	R302, R301	ONTFT1.12	-	-
OnTFT-HSYNC	L6	PJ2	OnTFT-HSYNC	-	-	JA3.41	-	-
OnTFT-DEN	N6	PJ1	OnTFT-DEN	-	-	JA2.24	-	-
OnTFT-B3	M5	PJ0	OnTFT-B3	-	-	ONTFT1.32	-	-
OnTFT-DISP	F4	PK4	OnTFT-DISP	-	-	ONTFT1.34	-	-
OnTFT-RESn	K10	PL3	OnTFT-RESn	R129	R128	ONTFT1.24	-	-
OnTFT-SDA	G8	PQ2	OnTFT-SDA	-	-	ONTFT1.31	-	-
OnTFT-SCL	E8	PQ1	OnTFT-SCL	-	-	ONTFT2.6	R320	-
RESn	G7	-	EMU-RESn	-	-	ONTFT2.4	-	-
			SW-RESn	-	-	RES1(Switch)	-	-
			JA2-RESn	-	-	JA2.1	-	-
			PDC-RESn	R137	R138	J19.6	R175	-
			OnTFT-RESn	R128	R129	ONTFT2.6	R320	-

### 6.12 I<sup>2</sup>C & EEPROM 設定

I<sup>2</sup>C & EEPROM 設定に関連するオプションリンクを表 6-18、表 6-19 に示します。

表 6-18: I<sup>2</sup>C & EEPROM 設定オプションリンク (1)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P21	R1	P21	E2P-SCL	R75, R79	R78	U3.6	-	-
			JA1-SCL			JA1.26	-	-
			PDC-PIXD5	R78	R75, R79	J19.13	-	-
P20	P3	P20	E2P-SDA	R72, R73	R69, R70	U3.5	-	-
			JA1-SDA			JA1.25	-	-
			PDC-PIXD4	R69	R72, R73, R70	J19.14	-	-
			JA2-M1ENC	R70	R72, R73, R69	JA2.23	R91	R86

表 6-19: I<sup>2</sup>C & EEPROM 設定オプションリンク (2)

Reference	機能	実装	未実装	関連
SDA1, SCL1	Board_3V3 でプルアップ	R113	R114	U3
	Board_5V でプルアップ	R114	R113	U3
WP	EEPROM ライトプロテクト	R326	-	U3
A0, A1, A2	デバイスアドレス(0xA6)	R329, R328, R340	R342, R341, R327	U3
	デバイスアドレス(0xA4)	R342, R328, R340	R329, R341, R327	U3

### 6.13 IRQ & スイッチ設定

IRQ & スイッチ設定に関連するオプションリンクを表 6-20、表 6-21 に示します。

表 6-20: IRQ & スイッチ設定オプションリンク (1)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P07 <sup>*1</sup>	E5	P07	SW3	R88	R124, R89	SW3	-	-
			JA1-ADTRG	R124	R88, R89	JA1.8	R124	R292
			JA1-IRQd	R89	R88, R124	JA1.23	-	-
P03	D3	P03	SERIAL-CTS	R105	R106	U15.2	-	-
			JA1-DAC0	R106	R105	JA1.13	-	-
PMOD1-IO1	D6	P02	PMOD1-IO1	-	-	PMOD1.8	-	-
P00	E3	P00	QSPI-IO2	R324	R323	U11.3	-	-
			PMOD2-IO1	R323	R324	PMOD2.8	-	-
P17	P2	P17	PMOD1-IO0	R280	R44, R281, R277	PMOD1.7	-	-
			JA6-TXDb	R44	R280, R281, R277	JA6.8	-	-
			PDC-PIXD3	R281	R280, R44, R277	J19.15	-	-
			SSI-TXD	R277	R280, R44, R281	J18.12	-	-
P15	J7	P15	ET-INTn	R336	R118, R119	U13.21	-	-
			JA2-IRQb-M1HSIN1	R118	R336, R119	JA2.9	-	-
			PDC-PIXD0	R119	R336, R118	J19.18	-	-
P10	K7	P10	OnTFT-INT	R263	R262, R27	ONTFT2.5	-	-
			JA3-ALE	R262	R263, R27	JA3.46	R361	R155
			JA6-M1WIN	R27	R263, R262	JA6.16	-	-
P35	H3	P35	JP-UPSEL	-	-	J15.2	-	-
			JA2-NMIn	R127	-	JA2.3	-	-
JA2-IRQa-M1HSIN0	H2	P34	JA2-IRQa-M1HSIN0	-	-	JA2.7	-	-
P32	H5	P32	CAN1TX	R300	R87, R47, R295	U16.3	-	-
			JA2-IRQc_M1HSIN2	R87	R300, R47, R295	JA2.23	R86	R91
			JA5-CAN1TX	R47	R300, R87, R295	JA5.5	-	-
			PDC-VSYNC	R295	R300, R87, R47	J19.9	-	-

\*1: P07 のオプションリンクを変更する時は、プルアップ抵抗の有無に注意してください。プルアップは SW3 のプルアップ(R194)を有効のままにするか、MCU の内部プルアップを有効にしてください。

表 6-21: IRQ & スイッチ設定オプションリンク(2)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P30	J5	P30	ET-MDIO	R216	R100, R95	U13.11	-	-
			JA2-M1WP	R100	R216, R95	JA2.17	-	-
			JA2-TIMIN0	R95	R216, R100	JA2.21	-	-
PMOD2-IO0	B4	P46	PMOD2-IO0	-	-	PMOD2.7	-	-
SW1	D1	P45	SW1	-	-	SW1	-	-
SW2	C4	P44	SW2	-	-	SW2	-	-
P41	A4	P41	SDHI-POWFLT	R120	R121	U6.5	-	-
			JA1-ADC1	R121	R120	JA1.10	-	-
PC7	N9	PC7	OnTFT-G6	J11 (1-2pin short)	R275, R40	ONTFT1.13	-	-
			EMU-UB	J11 (2-3pin short)	R275, R40	ONTFT1.19	-	-
			DSW-UB			E1.10	-	-
			JA2-M1TRDCLK	R275	J11 (open), R40	JA2.26	-	-
			JA6-TXDc	R40	J11 (open), R275	JA6.9	-	-
MD_FINED	G4	-	EMU-MD_FINED	-	-	E1.7	-	-
			DSW-MD_FINED	-	-	SW4.1	-	-
RESn	G7	-	EMU-RESn	-	-	E1.13	-	-
			SW-RESn	-	-	RES1(Switch)	-	-
			JA2-RESn	-	-	JA2.1	-	-
			PDC-RESn	R137	R138	J19.6	R175	-
			OnTFT-RESn	R128	R129	ONTFT2.6	R320	-

### 6.14 MTU & POE 設定

MTU & POE 設定に関連するオプションリンクを表 6-22、表 6-23 に示します。

表 6-22: MTU & POE 設定オプションリンク(1)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P16	R3	P16	USB0-VBUS	J7(1-2 short), J9(1-2 short) or R7	R115	USB0_2.1	J8(1-2 short), R2	-
			USB0-VBUSEN	J7(2-3 short)	R115	U7.4	-	-
			JA2-M1UD	R115	J7(Open)	JA2.11	-	-
P15	J7	P15	ET-INTn	R336	R118, R119	U13.21	-	-
			JA2-IRQb-M1HSIN1	R118	R336, R119	JA2.9	-	-
			PDC-PIXD0	R119	R336, R118	J19.18	-	-
P14	P4	P14	OnTFT-CLK	R294, R299	R74, J12(open)	ONTFT1.30	-	-
			JA2-M1TRCCLK	R74, R299	R294, J12(open)	JA2.25	-	-
			USB0-OVRCURA	J12(short) , R299	R294, R74, R282	U9.3	J10 (2-3pin short) or R26	J10 (1-2pin open) and R25
P11	P8	P11	OnTFT-G4	R261	R28	ONTFT1.17	-	-
			JA6-M1VIN	R28	R261	JA6.15	-	-
P10	K7	P10	OnTFT-INT	R263	R262, R27	ONTFT2.5	-	-
			JA3-ALE	R262	R263, R27	JA3.46	R361	R155
			JA6-M1WIN	R27	R263, R262	JA6.16	-	-
P25	M3	P25	PDC-HSYNC	R317	R103, R97, R45	J19.10	-	-
			JA2-M1VN	R103	R317, R97, R45	JA2.16	-	-
			JA2-TIMOUT1	R97	R317, R103, R45	JA2.20	-	-
			JA6-RXDc	R45	R317, R103, R97	JA6.7	-	-
P24	L4	P24	PDC-PIXCLK	R304, R99	R104, R303, R98	J19.8	-	-
			JA2-M1VP	R104, R99	R304, R303, R98	JA2.15	-	-
			JA6-SCKb	R303, R99	R304, R104, R98	JA6.10	-	-
			JA2-TIMOUT0	R98, R99	R304, R104, R303	JA2.19	-	-

表 6-23: MTU & POE 設定オプションリンク(2)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P22	N1	P22	USB0-OVRCURB	R282, R60	R64, R286, R68, R59	U9.3	J10 (1-2pin short) or R25	J10 (2-3pin short) and R26
			PDC-PIXD6	R64, R60	R282, R286, R68, R59	J19.12	-	-
			SSI-AUDIOCLK	R286, R60	R282, R64, R68, R59	J18.5	-	-
			JA2-M1UP	R68, R60	R282, R64, R286, R59	JA2.13	-	-
			JA6-DREQ	R59, R60	R282, R64, R286, R68	JA6.1	-	-
P20	P3	P20	E2P-SDA	R72, R73	R69, R70	U3.5	-	-
			JA1-SDA			JA1.25	-	-
			PDC-PIXD4	R69	R72, R73, R70	J19.14	-	-
			JA2-M1ENC	R70	R72, R73, R69	JA2.23	R91	R86
JA2-IRQa-M1HSIN0	H2	P34	JA2-IRQa-M1HSIN0	-	-	JA2.7	-	-
P32	H5	P32	CAN1TX	R300	R87, R47, R295	U16.3	-	-
			JA2-IRQc_M1HSIN2	R87	R300, R47, R295	JA2.23	R86	R91
			JA5-CAN1TX	R47	R300, R87, R295	JA5.5	-	-
			PDC-VSYNC	R295	R300, R87, R47	J19.9	-	-
P30	J5	P30	ET-MDIO	R216	R100, R95	U13.11	-	-
			JA2-M1WP	R100	R216, R95	JA2.17	-	-
			JA2-TIMIN0	R95	R216, R100	JA2.21	-	-
P86	N3	P86	PDC-PIXD1	R308	R34, R102, R94	J19.17	-	-
			JA6-RXDc	R34	R308, R102, R94	JA6.12	-	-
			JA2-M1WN	R102	R308, R34, R94	JA2.18	-	-
			JA2-TIMIN1	R94	R308, R34, R102	JA2.22	-	-
P81	L9	P81	OnTFT-R5	R321	R107	ONTFT1.5	-	-
						ONTFT1.10	-	-
			JA2-M1UN	R107	R321	JA2.14	-	-
PC7	N9	PC7	OnTFT-G6	J11 (1-2pin short)	R275, R40	ONTFT1.13	-	-
						ONTFT1.19	-	-
			EMU-UB	J11	R275, R40	E1.10	-	-
			DSW-UB	(2-3pin short)		SW4.2	-	-
			JA2-M1TRDCLK	R275	J11 (open), R40	JA2.26	-	-
			JA6-TXDc	R40	J11 (open), R275	JA6.9	-	-
PC4	P11	PC4	OnTFT-R7	R302, R296	R301, R90	ONTFT1.7	-	-
						ONTFT1.12	-	-
			JA3-A20	R301, R296	R302, R90	JA3.41	-	-
			JA2-M1POE	R90, R296	R302, R301	JA2.24	-	-
PC1	N14	PC1	JA3-A17	R32	R31	JA3.38	-	-
			JA6-M1TOGGLE	R31	R32	JA6.13	-	-

### 6.15 PDC 設定

PDC 設定に関連するオプションリンクを表 6-24、表 6-25 に示します。

表 6-24: PDC 設定オプションリンク(1)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P17	P2	P17	PMOD1-I00	R280	R44, R281, R277	PMOD1.7	-	-
			JA6-TXD <sub>b</sub>	R44	R280, R281, R277	JA6.8	-	-
			PDC-PIXD3	R281	R280, R44, R277	J19.15	-	-
			SSI-TXD	R277	R280, R44, R281	J18.12	-	-
P15	J7	P15	ET-INT <sub>n</sub>	R336	R118, R119	U13.21	-	-
			JA2-IRQb-M1HSIN1	R118	R336, R119	JA2.9	-	-
			PDC-PIXD0	R119	R336, R118	J19.18	-	-



表 6-25: PDC 設定オプションリンク(2)

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P25	M3	P25	PDC-HSYNC	R317	R103, R97, R45	J19.10	-	-
			JA2-M1VN	R103	R317, R97, R45	JA2.16	-	-
			JA2-TIMOUT1	R97	R317, R103, R45	JA2.20	-	-
			JA6-RXDb	R45	R317, R103, R97	JA6.7	-	-
P24	L4	P24	PDC-PIXCLK	R304, R99	R104, R303, R98	J19.8	-	-
			JA2-M1VP	R104, R99	R304, R303, R98	JA2.15	-	-
			JA6-SCKb	R303, R99	R304, R104, R98	JA6.10	-	-
			JA2-TIMOUT0	R98, R99	R304, R104, R303	JA2.19	-	-
P23	M2	P23	PDC-PIXD7	R290, R283	R288, R287	J19.11	-	-
			SSI-SCK	R288, R283	R290, R287	J18.9	-	-
			JA6-DACK	R287, R283	R290, R288	JA6.2	-	-
P22	N1	P22	USB0-OVRCURB	R282, R60	R64, R286, R68, R59	U9.3	J10 (1-2pin short) or R25	J10 (2-3pin short) and R26
			PDC-PIXD6	R64, R60	R282, R286, R68, R59	J19.12	-	-
			SSI-AUDIOCLK	R286, R60	R282, R64, R68, R59	J18.5	-	-
			JA2-M1UP	R68, R60	R282, R64, R286, R59	JA2.13	-	-
			JA6-DREQ	R59, R60	R282, R64, R286, R68	JA6.1	-	-
P21	R1	P21	E2P-SCL	R75, R79	R78	U3.6	-	-
			JA1-SCL			JA1.26	-	-
			PDC-PIXD5	R78	R75, R79	J19.13	-	-
P20	P3	P20	E2P-SDA	R72, R73	R69, R70	U3.5	-	-
			JA1-SDA			JA1.25	-	-
			PDC-PIXD4	R69	R72, R73, R70	J19.14	-	-
			JA2-M1ENC	R70	R72, R73, R69	JA2.23	R91	R86
P33	H4	P33	CAN1RX	R46, R48	R43, R49	U4.4	-	-
			PDC-PCKO	R43, R48	R46, R49	J19.5	-	-
			JA5-CAN1RX	R49, R48	R46, R43	JA5.6	-	-
P32	H5	P32	CAN1TX	R300	R87, R47, R295	U16.3	-	-
			JA2-IRQc_M1HSIN2	R87	R300, R47, R295	JA2.23	R86	R91
			JA5-CAN1TX	R47	R300, R87, R295	JA5.5	-	-
			PDC-VSYNC	R295	R300, R87, R47	J19.9	-	-
P87	R2	P87	PDC-PIXD2	-	-	J19.16 T4	R12	-
P86	N3	P86	PDC-PIXD1	R308	R34, R102, R94	J19.17	-	-
			JA6-RXDc	R34	R308, R102, R94	JA6.12	-	-
			JA2-M1WN	R102	R308, R34, R94	JA2.18	-	-
			JA2-TIMIN1	R94	R308, R34, R102	JA2.22	-	-
PDC-RESn	M11	PL5	PDC-RESn	R138	R137	J19.6	R175	-
PM2	K11	PM2	SDHI-D0	R134	R133	SDHI1.7	-	-
			PDC-SSDA	R133	R134	J19.19	R176	-
PM1	F11	PM1	SDHI-CMD	R136	R135	SDHI1.2	-	-
			PDC-SSCL	R135	R136	J19.20	R419	-
RESn	G7	-	EMU-RESn	-	-	E1.13	-	-
			SW-RESn	-	-	RES1(Switch)	-	-
			JA2-RESn	-	-	JA2.1	-	-
			PDC-RESn	R137	R138	J19.6	R175	-
			OnTFT-RESn	R128	R129	ONTFT2.6	R320	-

### 6.16 PMOD1 設定

PMOD1 設定に関連するオプションリンクを表 6-26 に示します。

表 6-26: PMOD1 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
PMOD1-IO1	D6	P02	<a href="#">PMOD1-IO1</a>	-	-	<a href="#">PMOD1.8</a>	-	-
P17	P2	P17	<a href="#">PMOD1-IO0</a>	<a href="#">R280</a>	<a href="#">R44, R281, R277</a>	<a href="#">PMOD1.7</a>	-	-
			JA6-TXD <sub>b</sub>	R44	R280, <a href="#">R281, R277</a>	JA6.8	-	-
			PDC-PIXD3	R281	R280, <a href="#">R44, R277</a>	J19.15	-	-
			SSI-TXD	R277	R280, <a href="#">R44, R281</a>	J18.12	-	-
PMOD1-CS	L1	PH3	<a href="#">PMOD1-CS</a>	-	-	<a href="#">PMOD1.1</a>	-	-
PMOD1-MOSI	J6	PH2	<a href="#">PMOD1-MOSI</a>	-	-	<a href="#">PMOD1.2</a>	-	-
PMOD1-MISO	K6	PH1	<a href="#">PMOD1-MISO</a>	-	-	<a href="#">PMOD1.3</a>	-	-
PMOD1-SCK	N2	PH0	<a href="#">PMOD1-SCK</a>	<a href="#">R246</a>	-	<a href="#">PMOD1.4</a>	-	-
PMOD1-IO2	P1	PK7	<a href="#">PMOD1-IO2</a>	-	-	<a href="#">PMOD1.9</a>	-	-
PMOD1-IO3	H11	PL0	<a href="#">PMOD1-IO3</a>	-	-	<a href="#">PMOD1.10</a>	-	-

### 6.17 PMOD2 設定

PMOD2 設定に関連するオプションリンクを表 6-27 に示します。

表 6-27: PMOD2 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
P00	E3	P00	<a href="#">QSPI-IO2</a>	<a href="#">R324</a>	<a href="#">R323</a>	<a href="#">U11.3</a>	-	-
			PMOD2-IO1	R323	R324	PMOD2.8	-	-
PMOD2-IO3	D2	P47	<a href="#">PMOD2-IO3</a>	-	-	<a href="#">PMOD2.10</a>	-	-
PMOD2-IO0	B4	P46	<a href="#">PMOD2-IO0</a>	-	-	<a href="#">PMOD2.7</a>	-	-
P52	L8	P52	<a href="#">JA3-RD<sub>n</sub></a>	<a href="#">R149</a>	<a href="#">R139</a>	<a href="#">JA3.25</a>	-	-
			PMOD2-MISO	R139	R149	PMOD2.3	-	-
P51	M8	P51	<a href="#">JA3-WR<sub>Hn</sub></a>	<a href="#">R148, R131</a>	<a href="#">R132</a>	<a href="#">JA3.47</a>	<a href="#">R157</a>	<a href="#">R359</a>
			PMOD2-SCK	R132, <a href="#">R131</a>	R148	PMOD2.4	-	-
P50	K8	P50	<a href="#">JA3-WR<sub>n</sub></a>	<a href="#">R140</a>	<a href="#">R352, R353</a>	<a href="#">JA3.26</a>	<a href="#">R150</a>	<a href="#">R366</a>
			JA3-WRL <sub>n</sub>	R352	R140, <a href="#">R353</a>	JA3.48	R156	<a href="#">R360</a>
			PMOD2-MOSI	R353	R140, <a href="#">R352</a>	PMOD2.2	-	-
PJ5	G5	PJ5	<a href="#">QSPI-IO1</a>	<a href="#">R298</a>	<a href="#">R82, R297</a>	<a href="#">U11.2</a>	-	-
			PMOD2-CS	R82	R298, <a href="#">R297</a>	PMOD2.1	-	-
			SSI-RXD	R297	R298, <a href="#">R82</a>	J18.10	-	-
PMOD2-IO2	E9	PQ3	<a href="#">PMOD2-IO2</a>	-	-	<a href="#">PMOD2.9</a>	-	-

## 6.18 QSPI 設定

QSPI 設定に関連するオプションリンクを表 6-28 に示します。

表 6-28: QSPI 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
QSPI-IO3	D5	P01	QSPI-IO3	-	-	U11.7	-	-
P00	E3	P00	QSPI-IO2	R324	R323	U11.3	-	-
			PMOD2-IO1	R323	R324	PMOD2.8	-	-
PJ5	G5	PJ5	QSPI-IO1	R298	R82, R297	U11.2	-	-
			PMOD2-CS	R82	R298, R297	PMOD2.1	-	-
			SSI-RXD	R297	R298, R82	J18.10	-	-
QSPI-IO0	H7	PJ3	QSPI-IO0	-	-	U11.5	-	-
QSPI-CS	J11	PN5	QSPI-CS	-	-	U11.1	-	-
QSPI-CLK	L12	PN4	QSPI-CLK	R22	-	U11.6	-	-

## 6.19 RSPI 設定

RSPI 設定に関連するオプションリンクを表 6-29 に示します。

表 6-29: RSPI 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
RSPI-CS	J9	PK3	RSPI-CS	-	-	U10.1	-	-
RSPI-MISO	N11	PK2	RSPI-MISO	-	-	U10.2	-	-
RSPI-MOSI	K9	PK1	RSPI-MOSI	-	-	U10.5	-	-
RSPI-CLK	M10	PK0	RSPI-CLK	R21	-	U10.6	-	-

## 6.20 SDHI 設定

SDHI 設定に関連するオプションリンクを表 6-30 に示します。

表 6-30: SDHI 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
P41	A4	P41	SDHI-POWFLT	R120	R121	U6.5	-	-
			JA1-ADC1	R121	R120	JA1.10	-	-
SDHI-PE	K3	PH4	SDHI-PE	-	-	U6.4	-	-
SDHI-WP	M13	PM7	SDHI-WP	-	-	SDHI1.12	-	-
SDHI-CD	N13	PM6	SDHI-CD	-	-	SDHI1.10	-	-
SDHI-D3	R15	PM5	SDHI-D3	-	-	SDHI1.1	-	-
SDHI-D2	P14	PM4	SDHI-D2	-	-	SDHI1.9	-	-
SDHI-D1	P15	PM3	SDHI-D1	-	-	SDHI1.8	-	-
PM2	K11	PM2	SDHI-D0	R134	R133	SDHI1.7	-	-
			PDC-SSDA	R133	R134	J19.19	R176	-
PM1	F11	PM1	SDHI-CMD	R136	R135	SDHI1.2	-	-
			PDC-SSCL	R135	R136	J19.20	R419	-
SDHI-CLK	G11	PM0	SDHI-CLK	R23	-	SDHI1.5	-	-

## 6.21 シリアル &amp; USB シリアル設定

シリアル & USB シリアル設定に関連するオプションリンクを表 6-31 に示します。

表 6-31: シリアル &amp; USB シリアル設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
P03	D3	P03	SERIAL-CTS	R105	R106	U15.2	-	-
			JA1-DAC0	R106	R105	JA1.13	-	-
P17	P2	P17	PMOD1-IO0	R280	R44, R281, R277	PMOD1.7	-	-
			JA6-TXDb	R44	R280, R281, R277	JA6.8	-	-
			PDC-PIXD3	R281	R280, R44, R277	J19.15	-	-
			SSI-TXD	R277	R280, R44, R281	J18.12	-	-
P12	R4	P12	JA6-M1UIN	-	-	JA6.14	-	-
P25	M3	P25	PDC-HSYNC	R317	R103, R97, R45	J19.10	-	-
			JA2-M1VN	R103	R317, R97, R45	JA2.16	-	-
			JA2-TIMOUT1	R97	R317, R103, R45	JA2.20	-	-
			JA6-RXDb	R45	R317, R103, R97	JA6.7	-	-
P24	L4	P24	PDC-PIXCLK	R304, R99	R104, R303, R98	J19.8	-	-
			JA2-M1VP	R104, R99	R304, R303, R98	JA2.15	-	-
			JA6-SCKb	R303, R99	R304, R104, R98	JA6.10	-	-
			JA2-TIMOUT0	R98, R99	R304, R104, R303	JA2.19	-	-
P31	J4	P31	ET-MDC	R218	R3	U13.12	-	-
			JA2-CTSaRTSa	R3	R218	JA2.12	-	-
P43	E4	P43	SERIAL-RTS	R108	R109	U17.2	-	-
			JA1-ADC3	R109	R108	JA1.12	-	-
P86	N3	P86	PDC-PIXD1	R308	R34, R102, R94	J19.17	-	-
			JA6-RXDc	R34	R308, R102, R94	JA6.12	-	-
			JA2-M1WN	R102	R308, R34, R94	JA2.18	-	-
			JA2-TIMIN1	R94	R308, R34, R102	JA2.22	-	-
P83	M9	P83	OnTFT-G5	R271, R36	R35	ONTFT1.18	-	-
			JA6-SCKc	R35, R36	R271	JA6.11	-	-
PC7	N9	PC7	OnTFT-G6	J11 (1-2pin short)	R275, R40	ONTFT1.13 ONTFT1.19	-	-
			EMU-UB	J11	R275, R40	E1.10	-	-
			DSW-UB	(2-3pin short)		SW4.2	-	-
			JA2-M1TRDCLK	R275	J11 (open), R40	JA2.26	-	-
			JA6-TXDc	R40	J11 (open), R275	JA6.9	-	-
PF2	J2	PF2	EMU-TDI_RXD	R338	R339, R123	E1.11	-	-
			SERIAL-RXD	R339	R338, R123	U15.3	-	R50, R337
			JA2-RXDa	R123	R338, R339	JA2.8	-	-
PF1	L3	PF1	EMU-TCK	R385, R11	R164	E1.1	-	-
			JA2-SCKa	R164, R11	R385	JA2.10	-	-
PF0	K5	PF0	EMU-TDO_TXD	R344	R343, R126	E1.5	-	-
			SERIAL-TXD	R343	R344, R126	U17.3	-	R51, R52
			JA2-TXDa	R126	R344, R343	JA2.6	-	-
PL2	P12	PL2	SERIAL-TXD	R52	R51, R343	U17.3	-	-
PL1	J10	PL1	SERIAL-RXD	R377	R50, R339	U15.3	-	-

### 6.22 SSIE 設定

SSIE 設定に関連するオプションリンクを表 6-32 に示します。

表 6-32: SSIE 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P17	P2	P17	PMOD1-IO0	R280	R44, R281, R277	PMOD1.7	-	-
			JA6-TXDb	R44	R280, R281, R277	JA6.8	-	-
			PDC-PIXD3	R281	R280, R44, R277	J19.15	-	-
			SSI-TXD	R277	R280, R44, R281	J18.12	-	-
P23	M2	P23	PDC-PIXD7	R290, R283	R288, R287	J19.11	-	-
			SSI-SCK	R288, R283	R290, R287	J18.9	-	-
			JA6-DACK	R287, R283	R290, R288	JA6.2	-	-
P22	N1	P22	USB0-OVRCURB	R282, R60	R64, R286, R68, R59	U9.3	J10 (1-2pin short) or R25	J10 (2-3pin short) and R26
			PDC-PIXD6	R64, R60	R282, R286, R68, R59	J19.12	-	-
			SSI-AUDIOCLK	R286, R60	R282, R64, R68, R59	J18.5	-	-
			JA2-M1UP	R68, R60	R282, R64, R286, R59	JA2.13	-	-
			JA6-DREQ	R59, R60	R282, R64, R286, R68	JA6.1	-	-
PF5	G6	PF5	SSI-LRCK	R351	R143	J18.11	-	-
			JA3-WAIT	R143	R351	JA3.45	R154	R15
PJ5	G5	PJ5	QSPI-IO1	R298	R82, R297	U11.2	-	-
			PMOD2-CS	R82	R298, R297	PMOD2.1	-	-
			SSI-RXD	R297	R298, R82	J18.10	-	-

### 6.23 USB 設定

USB 設定に関連するオプションリンクを表 6-33 に示します。

表 6-33: USB 設定オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	Pin	Port	信号	実装	未実装	インタフェース/機能	実装	未実装
P16	R3	P16	USB0-VBUS	J7(1-2 short), J9(1-2 short) or R7	R115	USB0_2.1	J8(1-2 short), R2	-
			USB0-VBUSEN	J7(2-3 short)	R115	U7.4	-	-
			JA2-M1UD	R115	J7(Open)	JA2.11	-	-
P14	P4	P14	OnTFT-CLK	R294, R299	R74, J12(open)	ONTFT1.30	-	-
			JA2-M1TRCCLK	R74, R299	R294, J12(open)	JA2.25	-	-
			USB0-OVRCURA	J12(short), R299	R294, R74, R282	U9.3	J10 (2-3pin short) or R26	J10 (1-2pin open) and R25
P22	N1	P22	USB0-OVRCURB	R282, R60	R64, R286, R68, R59	U9.3	J10 (1-2pin short) or R25	J10 (2-3pin short) and R26
			PDC-PIXD6	R64, R60	R282, R286, R68, R59	J19.12	-	-
			SSI-AUDIOCLK	R286, R60	R282, R64, R68, R59	J18.5	-	-
			JA2-M1UP	R68, R60	R282, R64, R286, R59	JA2.13	-	-
			JA6-DREQ	R59, R60	R282, R64, R286, R68	JA6.1	-	-
P35	H3	P35	JP-UPSEL	-	-	J15.2	-	-
			JA2-NMIn	R127	-	JA2.3	-	-
USB0-DP	R6	-	USB0-DP	-	-	USB0_1.3 USB0_2.3	-	-
USB0-DM	R5	-	USB0-DM	-	-	USB0_1.2	-	-
						USB0_2.2	-	-

USB 設定に関連するジャンパ設定を表 6-34 に示します。

表 6-34: USB 設定オプションリンク(ジャンパ)

Reference	ジャンパポジション	説明	関連
J9(DNF) *1	Shorted Pin1-2	Self-powered 設定	J8, R7
	Shorted Pin2-3	Bus-powered 設定	J8, J17, R7
	All open	抵抗 R7 実装のため、Self-powered 設定	J8
J8	Shorted Pin1-2	USB0 Function mode 設定	J9, R7
	Shorted Pin2-3	USB0 Host mode 設定	-
	All open	設定しないでください	-

\*1: ジャンパ J9 を実装する場合は、抵抗 R7 を取り外してください。

USB をファンクションモードで使用する場合は、必ず J8 の 1 ピン、2 ピン間をショートしてください。  
また USB0\_1、USB0\_2 両方同時にケーブルを挿さないでください。

## 6.24 未使用端子

未使用端子に関連するオプションリンクを表 6-35 に示します。

表 6-35: 未使用端子オプションリンク

信号名	MCU		MCU 周辺機能選択			接続先選択		
	pin	port	信号	実装	未実装	インタフェース/ 機能	実装	未実装
P60TERM	C10	P60	P60TERM	-	-	J6.1	-	-
P77TERM	L11	P77	P77TERM	-	-	J6.6	-	-
P76TERM	N12	P76	P76TERM	-	-	J6.5	-	-
P75TERM	R13	P75	P75TERM	-	-	J6.4	-	-
P74TERM	R14	P74	P74TERM	-	-	J6.3	-	-
P72TERM	K15	P72	P72TERM	-	-	J6.2	-	-
P92TERM	A5	P92	P92TERM	-	-	J6.7	-	-
PH5TERM	K4	PH5	PH5TERM	-	-	J6.8	-	-
PK6TERM	F7	PK6	PK6TERM	-	-	J6.10	-	-
PK5TERM	F5	PK5	PK5TERM	-	-	J6.9	-	-

## 7. ヘッド

### 7.1 拡張基板インタフェース（アプリケーションヘッド）

本 CPU ボードは他のシステムへの接続が可能な拡張基板インタフェース（アプリケーションヘッド）を備えています。

アプリケーションヘッド JA1 の接続を表 7-1 に示します。

表 7-1: アプリケーションヘッド JA1  
アプリケーションヘッド JA1

ピン	機能(ヘッド名称)	MCU ピン	ピン	機能(ヘッド名称)	MCU ピン
	回路ネット名			回路ネット名	
1	5V	-	2	0V	-
	JA1-5V			GROUND	
3	3V3	-	4	0V	-
	JA1-3V3			GROUND	
5	AVCC	B2, C2	6	AVSS	B1, C1, A3
	JA1-AVCC			JA1-AVSS	
7	AVREF	A2	8	ADTRG	E5, N5
	JA1-VREFH			JA1-ADTRG	
9	ADC0	D4	10	ADC1	A4
	JA1-ADC0			JA1-ADC1	
11	ADC2	B3	12	ADC3	E4
	JA1-ADC2			JA1-ADC3	
13	DAC0	D3	14	DAC1	C3
	JA1-DAC0			JA1-DAC1	
15	IO_0	A10	16	IO_1	D10
	JA1-IO0			JA1-IO1	
17	IO_2	D14	18	IO_3	F13
	JA1-IO2			JA1-IO3	
19	IO_4	E15	20	IO_5	E14
	JA1-IO4			JA1-IO5	
21	IO_6	F14	22	IO_7	F15
	JA1-IO6			JA1-IO7	
23	IRQd / IRQAEC / M2_H SIN0	E5 / NC / NC	24	IIC_EX	NC
	JA1-IRQd			NC	
25	IIC_SDA	P3	26	IIC_SCL	R1
	JA1-SDA			JA1-SCL	

アプリケーションヘッダ JA2 の接続を表 7-2 に示します。

表 7-2: アプリケーションヘッダ JA2  
アプリケーションヘッダ JA2

ピン	機能(ヘッダ名称)	MCU ピン	ピン	機能(ヘッダ名称)	MCU ピン
	回路ネット名			回路ネット名	
1	RESET	G7	2	EXTAL	J1
	JA2-RESn			JA2-EXTAL	
3	NMI	H3	4	Vss1	-
	JA2-NMIIn			GROUND	
5	WDT_OVF	NC	6	SClATX	K5
	NC			JA2-TXDa	
7	IRQa / WKUP / M1_HSIN0	H2	8	SClARX	J2
	JA2-IRQa_M1HSIN0			JA2-RXDa	
9	IRQb / M1_HSIN1	J7	10	SClACK	L3
	JA2-IRQb_M1HSIN1			JA2-SCKa	
11	M1_UD	R3	12	CTSaRTSa	J4
	JA2-M1UD			JA2-CTSaRTSa	
13	M1_UP	N1	14	M1_UN	L9
	JA2-M1UP			JA2-M1UN	
15	M1_VP	L4	16	M1_VN	M3
	JA2-M1VP			JA2-M1VN	
17	M1_WP	J5	18	M1_WN	N3
	JA2-M1WP			JA2-M1WN	
19	TimerOut0	L4	20	TimerOut1	M3
	JA2-TIMOUT0			JA2-TIMOUT1	
21	TimerIn0	J5	22	TimerIn1	N3
	JA2-TIMIN0			JA2-TIMIN1	
23	IRQc / M1_EncZ / M1_HSIN2	H5 / P3 / H5	24	M1_POE	P11
	JA2-23PIN			JA2-M1POE	
25	M1_TRCCLK	P4	26	M1_TRDCLK	N9
	JA2-M1TRCCLK			JA2-M1TRDCLK	



アプリケーションヘッダ JA3 (バス) の接続を表 7-3 に示します。

表 7-3: アプリケーションヘッダ JA3

アプリケーションヘッダ JA3 (Bus)					
ピン	機能(ヘッダ名称)	MCU ピン	ピン	機能(ヘッダ名称)	MCU ピン
	回路ネット名			回路ネット名	
1	A0	F12	2	A1	G12
	JA3-A0			JA3-A1	
3	A2	G13	4	A3	G14
	JA3-A2			JA3-A3	
5	A4	G15	6	A5	H15
	JA3-A4			JA3-A5	
7	A6	H14	8	A7	J15
	JA3-A6			JA3-A7	
9	A8	J14	10	A9	J12
	JA3-A8			JA3-A9	
11	A10	L14	12	A11	K14
	JA3-A10			JA3-A11	
13	A12	L15	14	A13	K13
	JA3-A12			JA3-A13	
15	A14	M15	16	A15	N15
	JA3-A14			JA3-A15	
17	D0	A6	18	D1	C7
	JA3-D0			JA3-D1	
19	D2	A7	20	D3	A9
	JA3-D2			JA3-D3	
21	D4	B9	22	D5	D9
	JA3-D4			JA3-D5	
23	D6	B10	24	D7	A11
	JA3-D6			JA3-D7	
25	RDn	L8	26	WR / SDWE	K8 / C11
	JA3-RDn			JA3-26PIN	
27	CSa	H10	28	CSb <sup>*1</sup>	A12
	JA3-CSa			JA3-CSb	
29	D8	D11	30	D9	A14
	JA3-D8			JA3-D9	
31	D10	B13	32	D11	D12
	JA3-D10			JA3-D11	
33	D12	B14	34	D13	C13
	JA3-D12			JA3-D13	
35	D14	E13	36	D15	B15
	JA3-D14			JA3-D15	
37	A16	M14	38	A17	N14
	JA3-A16			JA3-A17	
39	A18	P13	40	A19	R11
	JA3-A18			JA3-A19	
41	A20	P11	42	A21	R10
	JA3-A20			JA3-A21	
43	A22	R9	44	SDCLK <sup>*2</sup>	A15 / J8
	JA3-A22			JA3-44PIN	
45	CSc / Wait	M1 / G6	46	ALE / SDCKE	K7 / C14
	JA3-45PIN			JA3-46PIN	
47	HWRn / DQMH	M8 / D15	48	LWRn / DQML	K8 / C15
	JA3-47PIN			JA3-48PIN	
49	CAS	B12	50	RAS	A13
	JA3-CAS			JA3-RAS	

\*1: 本ボードでアサインされているチップセレクト信号は SDRAM 用チップセレクトとしても機能します。

\*2: 本ボードは JA3 ヘッダに BCLK 信号を出力することも可能です。

アプリケーションヘッダ JA5 の接続を表 7-4 に示します。

表 7-4: アプリケーションヘッダ JA5

アプリケーションヘッダ JA5					
ピン	機能(ヘッダ名称)	MCU ピン	ピン	機能(ヘッダ名称)	MCU ピン
	回路ネット名			回路ネット名	
1	ADC4	B13	2	ADC5	D12
	JA5-ADC4			JA5-ADC5	
3	ADC6	B14	4	ADC7	C13
	JA5-ADC6			JA5-ADC7	
5	CAN1TX	H5	6	CAN1RX	H4
	JA5-CAN1TX			JA5-CAN1RX	
7	CAN2TX	NC	8	CAN2RX	NC
	NC			NC	
9	IRQe / M2_EncZ / M2HSIN1	NC / NC / NC	10	IRQf / M2_H SIN2	NC / NC
	NC			NC	
11	M2_UD	NC	12	M2_Uin	NC
	NC			NC	
13	M2_Vin	NC	14	M2_Win	NC
	NC			NC	
15	M2_Toggle	NC	16	M2_POE	NC
	NC			NC	
17	M2_TRCCLK	NC	18	M2_TRDCLK	NC
	NC			NC	
19	M2_UP	NC	20	M2_Un	NC
	NC			NC	
21	M2_VP	NC	22	M2_Vn	NC
	NC			NC	
23	M2_WP	NC	24	M2_Wn	NC
	NC			NC	

アプリケーションヘッダ JA6 の接続を表 7-5 に示します。

表 7-5: アプリケーションヘッダ JA6

アプリケーションヘッダ JA6					
ピン	機能(ヘッダ名称)	MCU ピン	ピン	機能(ヘッダ名称)	MCU ピン
	回路ネット名			回路ネット名	
1	DREQ	N1	2	DACK	M2
	JA6-DREQ			JA6-DACK	
3	TEND	NC	4	STBYn	NC
	NC			NC	
5	RS232TX	NC	6	RS232RX	NC
	JA6-RS232TX			JA6-RS232RX	
7	SCIbRX	M3	8	SCIbTX	P2
	JA6-RXDb			JA6-TXDb	
9	SClckTX	N9	10	SCIbCK	L4
	JA6-TXDc			JA6-SCKb	
11	SClckCK	M9	12	SClckRX	N3
	JA6-SCKc			JA6-RXDc	
13	M1_Toggle	N14	14	M1_Uin	R4
	JA6-M1TOGGLE			JA6-M1UIN	
15	M1_Vin	P8	16	M1_Win	K7
	JA6-M1VIN			JA6-M1WIN	
17	EXT_USB_VBUS	NC	18	Reserved	NC
	NC			NC	
19	EXT_USB_BATT	NC	20	Reserved	NC
	NC			NC	
21	EXT_USB_CHG	NC	22	Reserved	NC
	NC			NC	
23	Unregulated_VCC	-	24	Vss	-
	Unregulated_VCC			GROUND	

## 8. コード開発

### 8.1 概要

コードのデバッグはルネサス開発ツール E1 エミュレータまたは E2 エミュレータ Lite を経由して PC に CPU ボードを接続して行われます。

E1 エミュレータおよび E2 エミュレータ Lite に関する詳細情報は、E1/E20 エミュレータ, E2 エミュレータ Lite ユーザーズマニュアル別冊 (RX ユーザシステム設計編) (R20UT0399JJ)を参照してください。

### 8.2 コンパイラ制限

本製品に同梱のコンパイラは、使用日数の制限があります。初回インストールした後、最初にビルドを行った日から 60 日間は全ての機能を使用できます。61 日目以降は、作成できるコードサイズが 128k バイトに制限されます。フルバージョンのライセンスが必要な方は、ルネサス特約店にご依頼ください。

PC のシステム時計を変更しても日数制限を延長できません。

### 8.3 モードサポート

本 CPU ボードは、シングルチップモードおよびブートモード(SCI と USB と FINE)をサポートします。モード設定の変更はセクション 6.2 に記載されています。マイクロコントローラの動作モードやレジスタ等の詳細情報については、RX72N グループ ユーザーズマニュアル ハードウェア編を参照してください。

マイクロコントローラの破損を避けるために、モード設定の変更は電源が投入されていない状態またはマイクロコントローラのリセット信号が L 期間の状態で行ってください。

### 8.4 デバッグサポート

E1 エミュレータまたは E2 エミュレータ Lite はソフトウェアブレイク、ハードウェアブレイクおよびトレース機能をサポートします。ソフトウェアブレイクの本数は最大 256 本、ハードウェアブレイクの本数は最大 8 本、トレース機能のトレースサイズは最大 256 分岐/サイクルに制限されます。その他の詳細情報は E1/E20 エミュレータユーザーズマニュアル(R20UT0398JJ) または E2 エミュレータ Lite ユーザーズマニュアル (R20UT3240JJ)を参照してください。

### 8.5 アドレス空間

マイクロコントローラの動作モードによるアドレス空間の詳細は RX72N グループ ユーザーズマニュアル ハードウェア編を参照してください。

### 8.6 フラッシュアクセスウィンドウ設定レジスタ (FAW) についてのご注意

FAW レジスタは、フラッシュアクセスウィンドウスタートアドレス、フラッシュアクセスウィンドウエンドアドレス、アクセスウィンドウを設定するための書き込みプロテクションフラグとスタートアップ領域選択フラグを設定するためのレジスタです。

FAW レジスタの FSPR ビットは、いったん“0”に設定すると“1”に戻すことができません。

このため、アクセスウィンドウ、BTFLG ビットの再設定、および TM 機能を有効から無効に変更することが二度とできなくなります。FSPR ビットの取り扱いには十分にご注意ください。

詳細は RX72N グループ ユーザーズマニュアル ハードウェア編 7.2.9 章を参照してください。

## 9. 追加情報

### サポート

<p>CS+の使用方法等の詳細情報は、CS+のヘルプメニューを参照してください。</p>	
--	--

RX72N マイクロコントローラに関する情報は、RX72N グループ ユーザーズマニュアル ハードウェア編を参照してください。

アセンブリ言語に関する詳細情報は、RX ファミリ ユーザーズマニュアル ソフトウェア編を参照してください。

オンラインの技術サポート、情報等は <https://www.renesas.com/rskrx72n> より入手できます。

### オンライン技術サポート

技術関連の問合せは、<https://www.renesas.com/support/contact.html> を通じてお願いいたします。

ルネサスのマイクロコントローラに関する総合情報は、<https://www.renesas.com/>より入手可能です。

### 商標

本書で使用する商標名または製品名は、各々の企業、組織の商標または登録商標です。

### 著作権

本書の内容の一部または全てを予告無しに変更することがあります。本書の著作権はルネサス エレクトロニクス株式会社にあります。ルネサス エレクトロニクス株式会社の書面での承諾無しに、本書の一部または全てを複製することを禁じます。

© 2019 Renesas Electronics Europe GmbH. All rights reserved.

© 2019 Renesas Electronics Corporation. All rights reserved.

改訂記録	RX72N グループ Renesas Starter Kit+ for RX72N ユーザーズマニュアル
------	---

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2019.11.30	－	初版発行

---

RX72N グループ

Renesas Starter Kit+ for RX72N ユーザーズマニュアル

発行年月日 2019年11月30日

Rev.1.00

発行

ルネサス エレクトロニクス株式会社

〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

---

RX72N グループ