

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



インフォメーション

288M Low Latency DRAMと他社互換製品の 互換性

資料番号 M19702JJ1V0IF00 (第1版)
発行年月 March 2009 NS

© NEC Electronics Corporation 2009

(メモ)

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力が入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご注意ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

はじめに

対象者 この資料は、Low Latency DRAMを用いたアプリケーション・システムを設計するユーザを対象とします。

目的 この資料は、Low Latency DRAMと他社互換製品の間で、置き換えを行う際に注意する点について理解していただくことを目的とします。各製品の詳細な数値等はそれぞれのデータ・シートを参照してください。

読み方 この資料の読者には、電気、論理回路とメモリ製品の一般的な知識を必要とします。各製品の機能の詳細はそれぞれのデータ・シートを参照してください。また、他社の製品については、他社Webサイト等を参照してください。なお、この資料に記載している動作例は参考例を示したもので、記載されているデータなどは保証値ではありません。参考値として使用してください。

凡例

データ表記の重み	: 左が上位桁, 右が下位桁
XXX# (端子, 信号名称のあとに#)	: アクティブ・ロウの表記
注	: 本文中につけた注の説明
注意	: 気をつけて読んでいただきたい内容
備考	: 本文中の補足説明

対象製品 この資料では、次に挙げる当社製のLow Latency DRAM製品を対象としています。

容量	I/O	構成 (word × bit)	製品名
288M	Common I/O	32M × 9	μPD48288209
		16M × 18	μPD48288218
		8M × 36	μPD48288236
	Separate I/O	16M × 18	μPD48288118

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

ドキュメント名	資料番号
μPD48288209, 48288218, 48288236 Data Sheet	M18801E
μPD48288118 Data Sheet	M18814E

構成 この資料は、次の内容で構成しています。

1. 概要
2. Low Latency DRAMと他社互換製品の対応
3. 互換性における注意点

- 本資料に記載されている内容は2009年3月現在のものです、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っていません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

目 次

1. 概 要 ...	8
1.1 Low Latency DRAMと他社互換製品の互換性について ...	8
2. Low Latency DRAMと他社互換製品の対応 ...	9
3. 互換性における注意点 ...	11
3.1 出力電源電圧 V_{DDQ} による互換製品名の違い (288M bit製品のみ) ...	11
3.2 PLL/DLLロック時間の定義の違い ...	12
3.3 V_{DDQ} の絶対最大定格の違い (288M bit製品のみ) ...	13
3.4 最大インピーダンス・モード時のZQ端子の接続先の違い (288M bit製品のみ) ...	13
3.5 複数ある電源の立ち上げ順について ...	14
3.6 その他 ...	14

図の目次

図番号	タイトル, ページ
3 - 1	PLL/DLL 初期化時間の定義の違いと, Power On 直後の初期化時間の関係 ... 12
3 - 2	最大インピーダンス・モード時の ZQ 端子の接続先の違い ... 13
3 - 3	Low Latency DRAM の理想的な電源の立ち上げ順 ... 14

表の目次

表番号	タイトル, ページ
2 - 1	Low Latency DRAM と他社互換製品の品名対応 ... 9
3 - 1	他社互換製品と Low Latency DRAM 2 製品の品名対応 ... 11
3 - 2	出力電源電圧 V_{DDQ} と絶対最大定格 ... 13

1. 概 要

Low Latency DRAMは、NECエレクトロニクスがネットワーク機器向けに開発した高速メモリ製品の一つです。

セットの設計においてメモリ製品を選定する際、設計の初期段階から「特定ベンダの特定製品を採用する」と決定して設計を行うことはあまりなく、通常は複数ベンダの製品が搭載可能なように設計を進めておき、最終的に複数ベンダの中から1社あるいは複数社を選定するのが一般的となっています。

ネットワーク機器においてメモリ製品の採用を検討する際も同様に、複数ベンダの製品が選択できることは重要な要件の一つであり、採用するメモリの種類を決定する際の重要な判断材料の一つとなっています。この資料はLow Latency DRAMと他社互換製品の互換性について説明しており、Low Latency DRAMと他社互換製品の中から複数の製品が選択可能としておくようにセット設計を行う際や、セットに採用している他社互換製品をLow Latency DRAMに切り換える際などに、注意していただきたい点について記述したものです。

1.1 Low Latency DRAMと他社互換製品の互換性について

Low Latency DRAMでは、他社互換製品との互換性を確保するように意識して設計しているため、多くの場合には、互いに置き換えが可能です。

たとえば、他社互換製品で設計したセットにおいて、他社互換製品の代わりにLow Latency DRAMを搭載する、あるいはLow Latency DRAMと他社互換製品の中から複数の製品を選択して搭載できるようセットを設計することが可能となっています。

ただし、置き換えや共用設計に際しては、いくつか注意していただく点があります。それらの点について**3. 互換性における注意点**にまとめていますので、置き換えや共用設計の際には参照してください。

2. Low Latency DRAMと他社互換製品の対応

Low Latency DRAMと他社互換製品の品名対応表を表2 - 1 , 表2 - 2に示します (2009年3月2日現在) 。

3. 互換性における注意点では具体的な品名を記載しておりませんが , Low Latency DRAMと他社互換製品の互換性に関しては , これらの表で示す対応製品名の互換性について記述しています。

なお , Low Latency DRAMの機能や特性に関しては , おのこの製品のデータ・シートをご覧ください。

また , 他社互換製品の機能や特性に関しては , 各社のWebサイト等に掲載されている製品のデータ・シートをご覧ください。

表 2 - 1 Low Latency DRAM と他社互換製品の品名対応 (1/2)

Low Latency DRAM製品名	他社互換製品名		(参考) Low Latency DRAM製品概要						
	社名	品名	容量	構成 (word × bit)	I/O	出力 電源電圧 (V)	動作 周波数 (MHz)	RoHS 対応	
μPD48288209FF-E25-DW1	Micron	MT49H32M9FM-25	288M	32M × 9	Common	1.8	400	有鉛	
μPD48288209FF-E25-DW1-A	Micron	MT49H32M9BM-25					鉛フリー		
μPD48288209FF-E33-DW1	Micron	MT49H32M9FM-33					300	有鉛	
μPD48288209FF-E33-DW1-A	Micron	MT49H32M9BM-33					鉛フリー		
μPD48288209FF-E50-DW1	Micron	MT49H32M9FM-5					200	有鉛	
μPD48288209FF-E50-DW1-A	Micron	MT49H32M9BM-5					鉛フリー		
μPD48288209FF-EF25-DW1	Micron	MT49H32M9FM-25					1.5	400	有鉛
μPD48288209FF-EF25-DW1-A	Micron	MT49H32M9BM-25						鉛フリー	
μPD48288209FF-EF33-DW1	Micron	MT49H32M9FM-33						300	有鉛
μPD48288209FF-EF33-DW1-A	Micron	MT49H32M9BM-33						鉛フリー	
μPD48288209FF-EF50-DW1	Micron	MT49H32M9FM-5		200	有鉛				
μPD48288209FF-EF50-DW1-A	Micron	MT49H32M9BM-5		鉛フリー					
μPD48288218FF-E25-DW1	Micron	MT49H16M18FM-25		16M × 18	I/O	1.8	400	有鉛	
μPD48288218FF-E25-DW1-A	Micron	MT49H16M18BM-25					鉛フリー		
μPD48288218FF-E33-DW1	Micron	MT49H16M18FM-33					300	有鉛	
μPD48288218FF-E33-DW1-A	Micron	MT49H16M18BM-33					鉛フリー		
μPD48288218FF-E50-DW1	Micron	MT49H16M18FM-5					200	有鉛	
μPD48288218FF-E50-DW1-A	Micron	MT49H16M18BM-5					鉛フリー		
μPD48288218FF-EF25-DW1	Micron	MT49H16M18FM-25					1.5	400	有鉛
μPD48288218FF-EF25-DW1-A	Micron	MT49H16M18BM-25			鉛フリー				
μPD48288218FF-EF33-DW1	Micron	MT49H16M18FM-33	300		有鉛				
μPD48288218FF-EF33-DW1-A	Micron	MT49H16M18BM-33	鉛フリー						
μPD48288218FF-EF50-DW1	Micron	MT49H16M18FM-5	200		有鉛				
μPD48288218FF-EF50-DW1-A	Micron	MT49H16M18BM-5	鉛フリー						

表 2 - 1 Low Latency DRAM と他社互換製品の品名対応 (2/2)

Low Latency DRAM製品名	他社互換製品名		(参考) Low Latency DRAM製品概要					
	社名	品名	容量	構成 (word × bit)	I/O	出力 電源電圧 (V)	動作 周波数 (MHz)	RoHS 対応
μPD48288236FF-E25-DW1	Micron	MT49H8M36FM-25	288M	8M × 36	Common I/O	1.8	400	有鉛
μPD48288236FF-E25-DW1-A	Micron	MT49H8M36BM-25						鉛フリー
μPD48288236FF-E33-DW1	Micron	MT49H8M36FM-33					300	有鉛
μPD48288236FF-E33-DW1-A	Micron	MT49H8M36BM-33						鉛フリー
μPD48288236FF-E50-DW1	Micron	MT49H8M36FM-5					200	有鉛
μPD48288236FF-E50-DW1-A	Micron	MT49H8M36BM-5						鉛フリー
μPD48288236FF-EF25-DW1	Micron	MT49H8M36FM-25				1.5	400	有鉛
μPD48288236FF-EF25-DW1-A	Micron	MT49H8M36BM-25						鉛フリー
μPD48288236FF-EF33-DW1	Micron	MT49H8M36FM-33					300	有鉛
μPD48288236FF-EF33-DW1-A	Micron	MT49H8M36BM-33						鉛フリー
μPD48288236FF-EF50-DW1	Micron	MT49H8M36FM-5					200	有鉛
μPD48288236FF-EF50-DW1-A	Micron	MT49H8M36BM-5						鉛フリー
μPD48288118FF-E25-DW1	Micron	MT49H16M18CFM-25		16M × 18	Separate I/O	1.8	400	有鉛
μPD48288118FF-E25-DW1-A	Micron	MT49H16M18CBM-25						鉛フリー
μPD48288118FF-E33-DW1	Micron	MT49H16M18CFM-33					300	有鉛
μPD48288118FF-E33-DW1-A	Micron	MT49H16M18CBM-33						鉛フリー
μPD48288118FF-E50-DW1	Micron	MT49H16M18CFM-5					200	有鉛
μPD48288118FF-E50-DW1-A	Micron	MT49H16M18CBM-5						鉛フリー
μPD48288118FF-EF25-DW1	Micron	MT49H16M18CFM-25				1.5	400	有鉛
μPD48288118FF-EF25-DW1-A	Micron	MT49H16M18CBM-25						鉛フリー
μPD48288118FF-EF33-DW1	Micron	MT49H16M18CFM-33					300	有鉛
μPD48288118FF-EF33-DW1-A	Micron	MT49H16M18CBM-33			鉛フリー			
μPD48288118FF-EF50-DW1	Micron	MT49H16M18CFM-5			200		有鉛	
μPD48288118FF-EF50-DW1-A	Micron	MT49H16M18CBM-5					鉛フリー	

この表に示していない他社互換製品については、当社にて仕様の確認ができておりませんので、お客様にて互換性の確認をしていただくか、当社への御一報をお願いいたします。

3. 互換性における注意点

3.1 出力電源電圧V_{DDQ}による互換製品名の違い (288M bit製品のみ)

288M bit Low Latency DRAM製品群には、出力電源電圧V_{DDQ}が1.5 V ± 0.1 Vで動作する製品群と、1.8 V ± 0.1 Vで動作する製品群の2つの製品群が存在します。構成 (word × bit : 32M × 9, 16M × 18, 8M × 36) , I/O (Common I/O, Separate I/O) , 動作周波数がまったく同じながら、V_{DDQ}が1.5 V ± 0.1 Vで動作する製品と、1.8 V ± 0.1 Vで動作する製品の2製品をラインナップしており、製品名の違いによって区別できるようにしています。セットで288M bit Low Latency DRAM製品を採用する際には、V_{DDQ}に供給する電圧が1.5 V ± 0.1 Vであるか1.8 V ± 0.1 Vであるかによって、その電圧で動作する製品を選択して使用することになります。

ただし、他社互換製品では1製品名で、V_{DDQ}が1.5 V ± 0.1 Vでも1.8 V ± 0.1 Vでも動作する仕様になっている場合があるため、他社互換製品と288M bit Low Latency DRAM製品の品名は1対1対応ではなく1対2対応となっていることがあります。その品名対応表を表3 - 1に示します。

この場合、他社互換製品の品名を手掛かりに、その製品と互換性のある288M bit Low Latency DRAMの製品名を特定する場合には、他社互換製品の品名と合わせて、V_{DDQ}に供給する電圧が1.5 V ± 0.1 Vであるか1.8 V ± 0.1 Vであるかを確認する必要があります。

表 3 - 1 他社互換製品と Low Latency DRAM 2 製品の品名対応

他社互換製品		Low Latency DRAM製品名		(参考) Low Latency DRAM製品概要						
社名	品名	出力電源電圧 1.8±0.1 (V)	出力電源電圧 1.5±0.1 (V)	容量	構成 (word × bit)	I/O	動作 周波数 (MHz)	RoHS 対応		
Micron	MT49H32M9BM-25	μPD48288209FF-E25-DW1-A	μPD48288209FF-EF25-DW1-A	288M	32M × 9	Common I/O	400	鉛フリー		
Micron	MT49H32M9BM-33	μPD48288209FF-E33-DW1-A	μPD48288209FF-EF33-DW1-A				300			
Micron	MT49H32M9BM-5	μPD48288209FF-E50-DW1-A	μPD48288209FF-EF50-DW1-A				200			
Micron	MT49H32M9FM-25	μPD48288209FF-E25-DW1	μPD48288209FF-EF25-DW1				400		有鉛	
Micron	MT49H32M9FM-33	μPD48288209FF-E33-DW1	μPD48288209FF-EF33-DW1				300			
Micron	MT49H32M9FM-5	μPD48288209FF-E50-DW1	μPD48288209FF-EF50-DW1				200			
Micron	MT49H16M18BM-25	μPD48288218FF-E25-DW1-A	μPD48288218FF-EF25-DW1-A		16M × 18		Common I/O	400	鉛フリー	
Micron	MT49H16M18BM-33	μPD48288218FF-E33-DW1-A	μPD48288218FF-EF33-DW1-A					300		
Micron	MT49H16M18BM-5	μPD48288218FF-E50-DW1-A	μPD48288218FF-EF50-DW1-A					200		
Micron	MT49H16M18FM-25	μPD48288218FF-E25-DW1	μPD48288218FF-EF25-DW1					400		有鉛
Micron	MT49H16M18FM-33	μPD48288218FF-E33-DW1	μPD48288218FF-EF33-DW1					300		
Micron	MT49H16M18FM-5	μPD48288218FF-E50-DW1	μPD48288218FF-EF50-DW1					200		
Micron	MT49H8M36BM-25	μPD48288236FF-E25-DW1-A	μPD48288236FF-EF25-DW1-A		8M × 36	Common I/O		400	鉛フリー	
Micron	MT49H8M36BM-33	μPD48288236FF-E33-DW1-A	μPD48288236FF-EF33-DW1-A					300		
Micron	MT49H8M36BM-5	μPD48288236FF-E50-DW1-A	μPD48288236FF-EF50-DW1-A					200		
Micron	MT49H8M36FM-25	μPD48288236FF-E25-DW1	μPD48288236FF-EF25-DW1					400		有鉛
Micron	MT49H8M36FM-33	μPD48288236FF-E33-DW1	μPD48288236FF-EF33-DW1					300		
Micron	MT49H8M36FM-5	μPD48288236FF-E50-DW1	μPD48288236FF-EF50-DW1					200		
Micron	MT49H16M18CBM-25	μPD48288118FF-E25-DW1-A	μPD48288118FF-EF25-DW1-A		16M × 18		Separate I/O	400	鉛フリー	
Micron	MT49H16M18CBM-33	μPD48288118FF-E33-DW1-A	μPD48288118FF-EF33-DW1-A					300		
Micron	MT49H16M18CBM-5	μPD48288118FF-E50-DW1-A	μPD48288118FF-EF50-DW1-A					200		
Micron	MT49H16M18CFM-25	μPD48288118FF-E25-DW1	μPD48288118FF-EF25-DW1					400		有鉛
Micron	MT49H16M18CFM-33	μPD48288118FF-E33-DW1	μPD48288118FF-EF33-DW1					300		
Micron	MT49H16M18CFM-5	μPD48288118FF-E50-DW1	μPD48288118FF-EF50-DW1					200		

3.2 PLL/DLLロック時間の定義の違い

Low Latency DRAMと他社互換製品では、PLL/DLLロック時間の定義が異なっている場合があります。

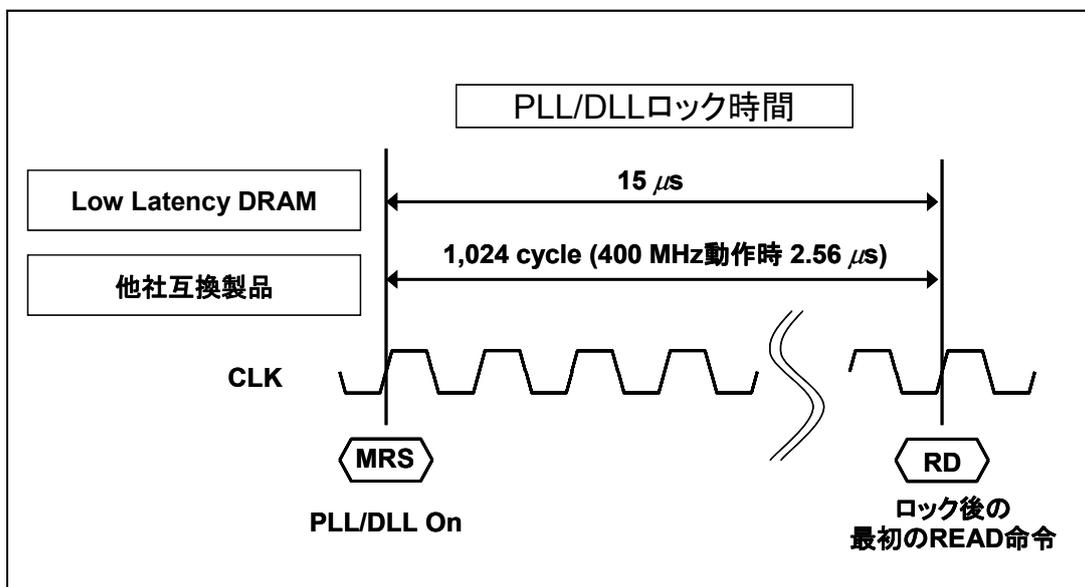
例) 288M Low Latency DRAMの場合、初期化時間として、最初のMRS命令から最初のREAD命令まで15 μ s必要。

一方、他社互換製品の場合、最初のMRS命令から最初のREAD命令まで1,024 cycle必要。

これを図示すると図3 - 1のようになります。

たとえば400 MHzで動作させたとき、他社互換製品の場合、PLL/DLL初期化時間は1,024 cycle \times 1/400 MHz = 2.56 μ sとなりますが、288M bit Low Latency DRAMでは動作周波数によらず15 μ sとなりますので、注意が必要です。

図 3 - 1 PLL/DLL 初期化時間の定義の違いと、Power On 直後の初期化時間の関係



3.3 V_{DDQ}の絶対最大定格の違い (288M bit製品のみ)

3.1でも述べたように、288M bit Low Latency DRAM製品群には、出力電源電圧V_{DDQ}が1.5 V ± 0.1 Vで動作する製品群と、1.8 V ± 0.1 Vで動作する製品群の2種類が存在します。1.8 V ± 0.1 Vで動作する製品の場合、V_{DDQ}の絶対最大定格は2.1 V (MAX.)と、他社互換製品と同等です。しかし、出力電源電圧V_{DDQ}が1.5 V ± 0.1 Vで動作する製品の場合、V_{DDQ}の絶対最大定格は1.975 V (MAX.)と、他社互換製品に比べて低い値となっており、注意が必要です。(絶対最大定格は異なりますが、V_{DDQ}の動作電圧は同一の1.5 V ± 0.1 Vです)。表3 - 2にV_{DDQ}の絶対最大定格の違いをまとめていますので、参照してください。

表 3 - 2 出力電源電圧 V_{DDQ} と絶対最大定格

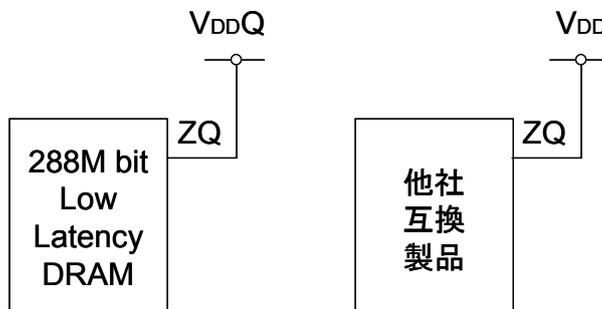
V _{DDQ}	絶対最大定格 (MAX.)	
	288M bit Low Latency DRAM	他社互換製品
1.8 V ± 0.1 V	2.1 V	2.1 V
1.5 V ± 0.1 V	1.975 V	

3.4 最大インピーダンス・モード時のZQ端子の接続先の違い (288M bit製品のみ)

ZQ端子は、接続する外部インピーダンスの値によってデータ・バスのインピーダンスを調整するための端子です。データ・バスのインピーダンスを最大に調整するモードを最大インピーダンス・モードと呼びます。288M bit Low Latency DRAM製品の場合、図3 - 2に示すように、最大インピーダンス・モードを使用する場合ZQ端子をV_{DDQ}に接続することになっていますが、他社互換製品ではV_{DD}に接続することになっており、注意が必要です。

なお、288M bit Low Latency DRAM製品の出力電源電圧V_{DDQ}が1.8 V ± 0.1 Vで動作する製品の場合も、1.5 V ± 0.1 Vで動作する製品と同じく、最大インピーダンス・モードを使用する際にはZQ端子をV_{DDQ}に接続することになっていますが、こちらはV_{DD}につないでも問題ありません(仕様が複雑になるのを避けるため、一律V_{DDQ}に接続する仕様としています)。

図 3 - 2 最大インピーダンス・モード時の ZQ 端子の接続先の違い



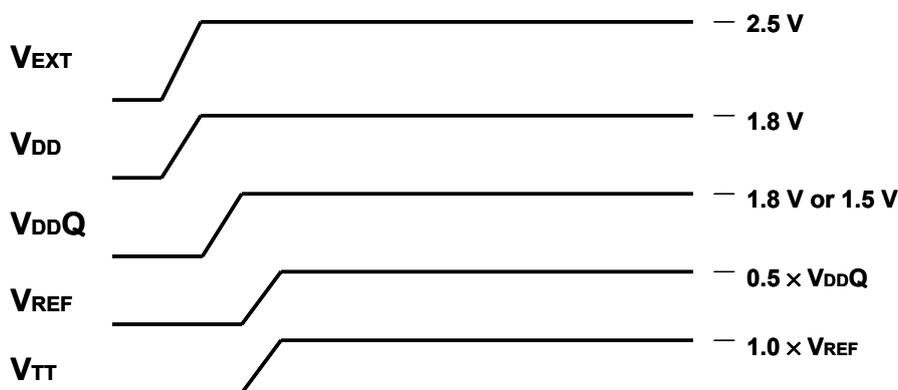
3.5 複数ある電源の立ち上げ順について

Low Latency DRAMと他社互換製品には、電源端子として V_{DD} 、 V_{DDQ} 、 V_{EXT} 、 V_{REF} 、 V_{TT} の5つがあります。電源の立ち上げ順に制限事項があると、セット設計の際にもさまざまな制限が発生し、足枷となりかねませんので、Low Latency DRAMではこれらの電源の立ち上げ手順には特に制限を設けておりません。

ただし、他社互換製品の場合、電源の立ち上げ順に制限事項が存在することがありますので、注意が必要です。他社互換製品のデータ・シートをご覧の上、制限事項を確認してお使いください。

なお、Low Latency DRAMにとって理想的な電源の立ち上げ順については図3 - 3に示します。

図 3 - 3 Low Latency DRAM の理想的な電源の立ち上げ順



- ・ V_{EXT} と V_{DD} は立ち上げ順の関連なし
- ・ V_{DDQ} は V_{EXT} または V_{DD} の立ち上げの遅い方と同時か、それ以降に立ち上げ
- ・ V_{REF} と V_{TT} は立ち上げ順の関連なし
- ・ V_{REF} と V_{TT} は V_{DDQ} の立ち上げと同時か、それ以降に立ち上げ

3.6 その他

一般的に、機能的に互換性があるIC製品同士であっても、電気的特性（スペック値）までまったく同じとは限りません。ベンダごとに若干、電気的特性（スペック値）が異なる場合があります。Low Latency DRAMと他社互換製品においても同様に、電気的特性（スペック値）が異なる場合がありますので、注意が必要です。

また、仮に電気的特性（スペック値）がまったく同じであった場合でも、実力値やセット・アップ/ホールドの特性の傾向などはベンダごとに異なります。Low Latency DRAMと他社互換製品は超高速で動作する製品ですので、あまりタイミングに余裕のないセット設計を行うと、実力値やセット・アップ/ホールドの特性の傾向などの違いにより、置き換えた場合に動かなくなるということもありえますので、セット設計や置き換えの際には注意していただく必要があります。

〔メモ〕

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00，午後 1:00～5:00)

電 話 : 044-435-9494

E-mail : info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。
