

2011年11月21日

PROFINET IO Device Chip 「TPS-1」の主な仕様

■ 概要

- PROFINET IO Device Stack, CPU, RAM, Ether PHY をシングルチップに統合
- 外部2チャンネル対応の IRT スイッチ搭載 (優先レベル 8 段階指定可能)
- パラレル、シリアル of ホスト CPU インターフェース
- PROFINET バージョン 2.3 対応 RT, IRT (コンフォーマンスクラス C)
- PBGA, 15mmx15mmSQ., 1mm pitch
- 消費電力: 800mW (平均値)

■ 特長

- 統合化された PROFINET CPU
- 10/100 Ethernet PHY x 2ch 搭載
- Host CPU インターフェース: シリアル (SPI スレーブ)、8/16bit パラレル
- SPI マスターインターフェース: 直接 SPI スレーブと接続可能
- GPIO: 48本、プロセス信号を直接接続可能 (但しホストインターフェースとは排他機能)
- IRT ブリッジ遅延: <3us
- タイムスタンプ分解能: 2.5ns
- シェアードメモリーインターフェース
- コンフィグレーション: Window ベースのコンフィグレーションツール「TPSコンフィグレータ」

以上

* Microsoft、Windows は、米国 Microsoft Corporation の米国およびその他の国における登録商標または商標です。

その他、本リリース中の製品名やサービス名は全てそれぞれの所有者に属する商標または登録商標です。