

2011年6月8日

「V850E2/SG4-H」「V850E2/SJ4-H」「V850E2/SK4-H」の主な仕様

愛称		V850E2/SG4-H		V850E2/SJ4-H		V850E2/SK4-H	
品名		μPD70F 4013	μPD70F 4014	μPD70F 4015	μPD70F 4016	μPD70F 4017	μPD70F 4018
内蔵メモリ	コード・フラッシュ	1MB	1.5MB	1MB	1.5MB	1.5MB	2MB
	データ・フラッシュ	32KB					
	CPU RAM	96KB	128KB	96KB	128KB	192KB	
	HBUS-RAM	32KB					
	バックアップ RAM	32KB					
外部メモリインタフェース		SRAM I/F		SDRAM I/F, SRAM I/F		SDRAM I/F, SRAM I/F	
CPU	CPU コア	V850E2M					
	FPU	搭載					
	CPU 周波数	160 MHz (MAX.)					
DMA		16 チャンネル					
動作クロック		メイン発振子 (PLL x 3), サブ発振子, 低速内蔵クロック, 高速内蔵クロック					
A/D converter		8 チャンネル, 10 ビット		16 チャンネル, 10 ビット		16 チャンネル, 10 ビット	
タイマ	タイマ・アレイ・ユニット A, 16 bit	1 ユニット x 16 チャンネル					
	タイマ・アレイ・ユニット B, 16 bit	-				1 ユニット x 16 チャンネル	
	タイマ・アレイ・ユニット J, 32 bit	1 ユニット x 4 チャンネル					
	リアルタイム・クロック	1 ユニット					
	ウインドウ・ウォッチドッグ	2 チャンネル					
	OS タイマ	1 チャンネル					
	エンコーダ・タイマ	-				2 チャンネル	
ネットワーク機能	CAN コントローラ	1 チャンネル (64 messages buffer)		2 チャンネル (64 messages buffer)			

愛称		V850E2/SG4-H		V850E2/SJ4-H		V850E2/SK4-H	
品名		μPD70F 4013	μPD70F 4014	μPD70F 4015	μPD70F 4016	μPD70F 4017	μPD70F 4018
	IEBus コントローラ	1 チャンネル					
	MediaLB	1 ユニット					
	イーサネット・コントローラ	-				1 ユニット	
Serial interfaces	LIN 対応 UART インタフェース	4 チャンネル		5 チャンネル			
	同期式インタフェース (CSI)	4 チャンネル		5 チャンネル			
	I2C バスインタフェース	4 チャンネル					
	I2S バスインタフェース	4 チャンネル				6 チャンネル	
	PCM インタフェース	1 チャンネル		2 チャンネル			
Other functions	パワーオン・クリア	Option					
	クロック・モニタ	3 チャンネル					
	データ CRC	1 チャンネル					
	キー割り込み	-		8 チャンネル			
	オンチップ・デバッグ	Provided					
Voltage supply	内部供給	1.2V					
	I/O 供給	3.3V					
動作温度		-40° C to +85° C or -40° C to +105° C					
パッケージ		100-pin QFP		144-pin QFP		176-pin QFP	

以上

\* MOST および MediaLB は、Standard Microsystems Corporation の登録商標です。I2C および I2S は NXP Semiconductors の登録商標です。IEBus はルネサス エレクトロニクス株式会社の登録商標です。その他、本リリース中の製品名やサービス名は全てそれぞれの所有者に属する商標または登録商標です。