

# サーマルFET

## 活用ガイド

### 要旨

本アプリケーションノートではサーマル FET の特性や基本的な使用方法について説明します。

### 目次

1. サーマルFETの概要.....	2
1.1 開発背景.....	2
1.2 特長.....	2
1.3 サーマルFETの利点.....	2
1.4 主機能.....	3
1.5 ご使用にあたっての注意事項.....	3
2. サーマルFETの構成と動作概要.....	4
2.1 内部等価回路.....	4
2.2 過熱遮断動作メカニズム.....	5
3. サーマルFETデータシート解説.....	8
3.1 代表動作特性(RJF0618JPEの場合).....	8
3.2 電気的特性(RJF0618JPEの場合).....	9
3.3 サーマルFETの安全動作領域の見方.....	10
3.4 サーマルFETでの過熱遮断動作とゲート及び、ドレイン入力電圧の関係.....	11
4. サーマルFET制御に関する注意点.....	12
4.1 ゲート駆動方法について.....	12
4.2 外付ゲート抵抗の考え方.....	13
4.3 インダクタンス負荷制御時に対する注意事項.....	14
4.4 バッテリー逆接続時及び内蔵ダイオード使用に対する注意事項.....	16
4.5 過熱遮断動作の繰り返し使用に対する注意事項.....	16
4.6 $T_{ch}=150^{\circ}\text{C}$ 以上を超える場合の注意事項.....	17
5. アプリケーション.....	18
改訂記録.....	19

## 1. サーマル FET の概要

### 1.1 開発背景

近年、車載用の大電力スイッチは、システムの高機能化・高信頼性を確保する為に機械的なメカリレーから半導体を使用したスイッチへと電子化が加速しております。それらの半導体スイッチの中で最も多く使用されているのがパワー-MOSFET になりますが、システムとしての更なる高信頼性化を実現して行く為には、パワーデバイス単独で「過熱保護」、「過電流保護」、「過電圧保護」などの保護機能を内蔵したインテリジェントパワーデバイスの必要性が強まってきております。しかしながら IC 技術を駆使したインテリジェントパワーデバイスは車載用途の場合、カスタマイズ化される場合が多く汎用性が薄れた結果、割高となる場合が多くなっています。そこで当社ではデバイス及びシステム保護を目的に、必要最低限の機能となる「過熱遮断回路」を内蔵したパワー-MOSFET “サーマル FET” を開発致しました。

本製品は、汎用性が高く、且つ低価格なインテリジェントパワーデバイスになります。以下にサーマル FET について説明します。

### 1.2 特長

1. 過熱遮断回路を内蔵しています。
2. パワー-MOSFET と基本構造を同一としており、低オン抵抗を得られます。
3. パワー-MOSFET で最も多く使用する 3 ピン構成しており、又使用しているパッケージも共通な技術を採用しています。
4. 車載用の動作環境における信頼性はパワー-MOSFET と同じレベルになります。

### 1.3 サーマル FET の利点

#### 1. 高破壊耐量を確保

自動車特有な、負荷短絡、ロードダンプ、静電サージについて、十分な実力耐量を保有しております。特に、24V 車(一部製品を除く)まで使用出来る負荷短絡耐量を保有しております。

#### 2. 低消費電流対応

システムの電子化及び高機能化に伴い、バッテリーへの負担低減は必須となっております。特に暗電流(オン/オフに関わらず流れてしまう電流)の低減は必須であり、サーマル FET は低消費電流を実現しております。特に、LED(Light Emitting Diode)用には、10uA 以下とならないと、非点灯時にうっすら点灯してしまい実使用上問題となります。サーマル FET は実力 1uA 以下と低消費電流対応であり、低電流を必要とする負荷に対してもご使用する事が出来ます。

#### 3. サーマル FET の過熱遮断動作を確認する方法

一般的にマイコンの A/D 検出機能を使用する方法があります。しかしながら A/D 検出方式には、外付シャント抵抗が必要となり、MCU 側で必要とする A/D 端子数にも限度がありました。その為、当社からの提案として同方法に対処する場合、余裕度のあるマイコンの I/O ポートを使用し、サーマル FET のゲート電圧とドレイン・ソース間電圧をモニタしその同期状態を確認する事で、過熱遮断動作有無を確認することが可能である為これを推奨致します。

## 1.4 主機能

1. チップ内のチャンネル温度の上昇を検知しパワーMOSFETを自己遮断します。この動作により、負荷短絡などの過電力による熱破壊からパワーMOSFETを保護します。
2. 過熱遮断回路の動作後、通常状態に復帰させる方式を2仕様準備しております。

### 1) ラッチ型

過熱遮断動作の状態を保持します。(ゲート電圧連続印加時)ゲート電圧を0Vにする事により過熱遮断回路の保持状態がリセット(解除)され、その後の通常バイアスの印加により動作が可能となります。

### 2) 温度ヒステリシス型

過熱遮断動作後、チップ内のチャンネル温度が一定の温度以下に低下する事により過熱遮断回路の保持状態がリセット(解除)され、通常バイアスの印加により動作が可能となります。過熱遮断動作の温度は、チップ内のチャンネル温度が175°C (typ.)に達すると、過熱遮断動作が起こりパワーMOSFETをオフさせます。

## 1.5 ご使用にあたっての注意事項

1. 過熱遮断回路は、あくまでも異常な電力状態での熱破壊に対する「保護機能」と捕らえて頂き、その機能を期待し積極的に多用するシステム設計は行わないで下さい。
2. 過熱遮断回路の動作領域は製品毎に制限があります。データシートに記載される「安全保証動作図」を必ずご確認頂きシステムでの動作条件との整合をご確認頂けます様お願い致します。特にバッテリーなどのドレイン印加電圧が16Vを超える場合は使用可能範囲を十分に確認する必要があります。
3. 通常状態での使用範囲は「最大定格」「動作電源範囲」「実装条件」及び諸条件につきましては、保証範囲内でご使用下さい。本製品は機械的なりレーからの置換えを想定した製品であり、そのスイッチング時間は低速な仕様となっています。その為、高速スイッチング動作を必要となる負荷の制御には適しませんので、ご注意願います。動作スピードの検証はお客様の責任の元、十分なご評価を頂けます様お願い致します。

2. サーマル FET の構成と動作概要

2.1 内部等価回路

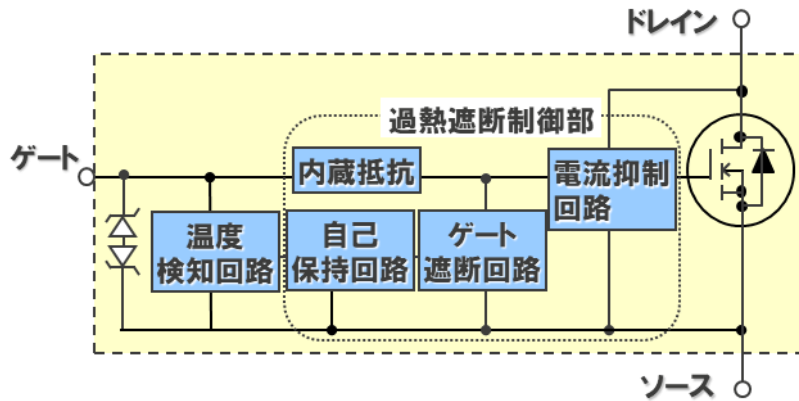


図 2-1 内部等価回路

1. 温度検知回路

チップ内のチャネル温度を検知する回路であり、ダイオード素子で構成されています。この回路を、ソース電極横で且つチップ中央部に配置しチャネル温度を正確に検知します。

2. 自己保持回路

過熱遮断状態を保持させる為の回路。

3. ゲート遮断回路

過熱時遮断用 MOSFET がオンすることにより、ゲート・ソース間インピーダンスを低下させ本体 MOSFET をオフ状態とさせ、ドレイン電流をカットします。

4. 電流制限回路

ドレイン電流が定格電流以上に流れる事により動作致します。

5. 内蔵抵抗(ゲート抵抗  $R_g$ )

過熱遮断動作状態時に、外部のゲートバイアス源から過熱時遮断用 MOSFET を通してできる閉回路に流れる電流量を規定しています。また、通常動作する場合でのパワーMOSFET のスイッチング時間が決まります。

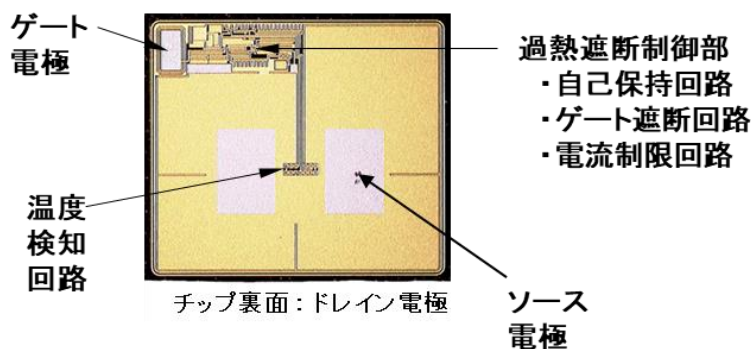


図 2-2 チップ外観写真(例)

2.2 過熱遮断動作メカニズム

この項ではサーマル FET の過熱遮断動作から解除・復帰までの動作ロジックを動作波形と等価回路を用いながら解説いたします。

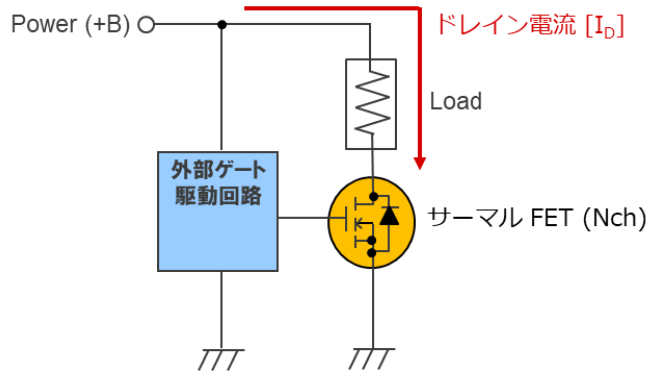


図 2-3 サーマル FET 使用回路(例)

動作モード(1)：通常動作 (動作波形領域①)

ゲート電圧が印可されドレイン電流が流れます。

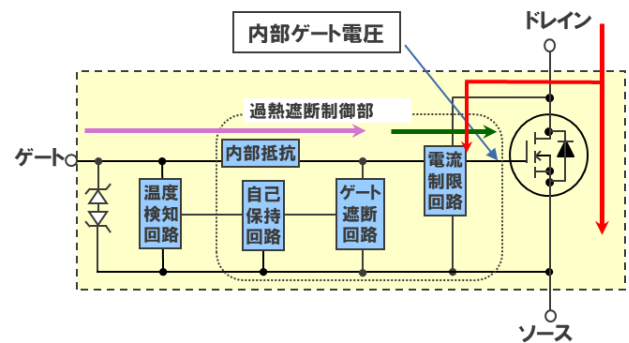
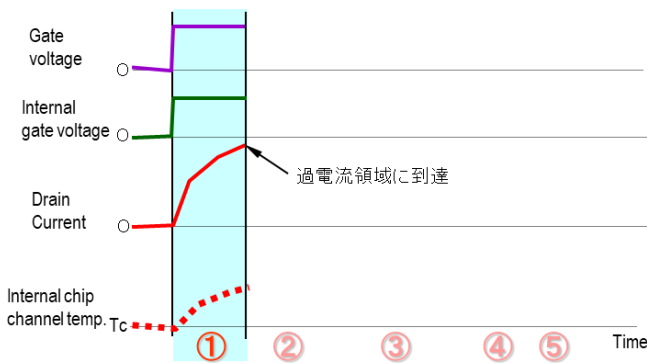


図 2-4 動作モード(1)

動作モード(2)：電流制限動作 (動作波形領域②)

過電流と電流制限回路が判断すると、内部ゲート電圧が制限されドレイン電流が低下(制限)します。

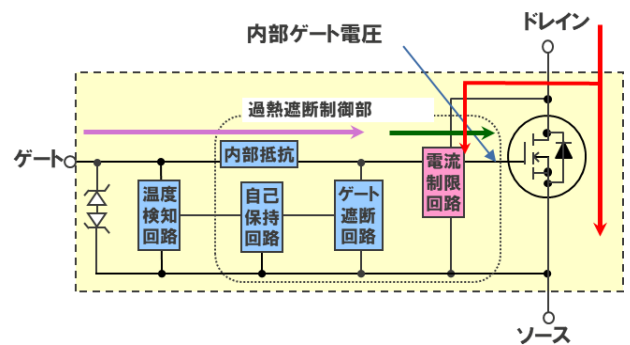
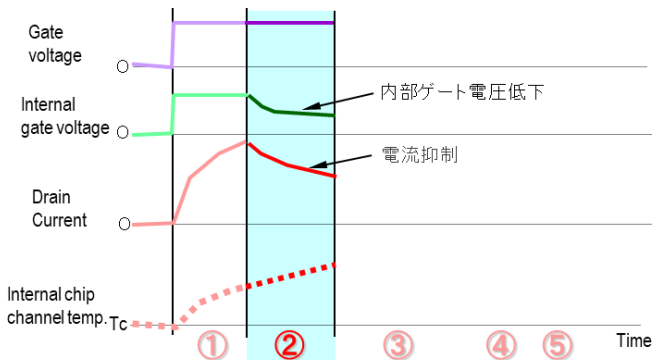


図 2-5 動作モード(2)

動作モード(3)：過熱遮断動作 (動作波形領域③)

制限した電流であってもチップ内チャネル温度は上昇し遮断温度に到達するとゲート遮断回路が動作します。

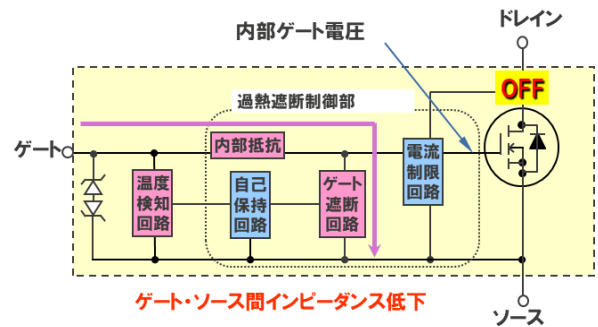
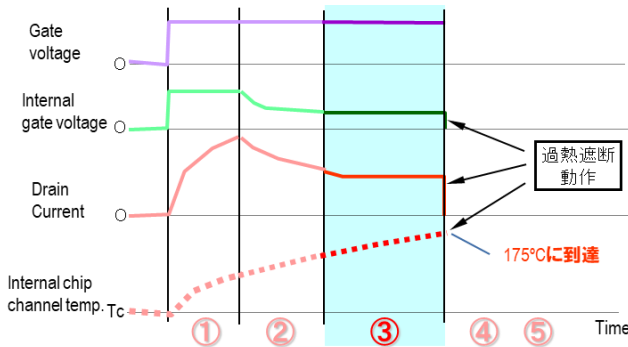


図 2-6 動作モード(3)

動作モード(4)：自己保持動作 (動作波形領域④)

過熱遮断後外部よりゲート電圧の印加が連続的に続くと、サーマル FET はオフ状態を自己保持します。

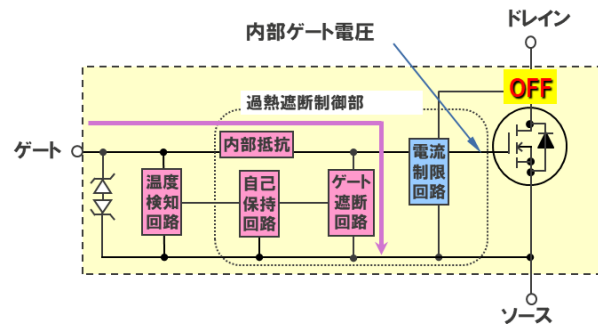
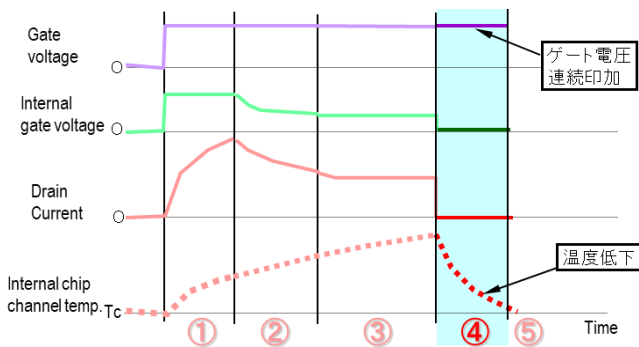


図 2-7 動作モード(4)

動作モード(5-1)：自己保持動作解除がラッチ型の場合 (動作波形領域⑤)

過熱遮断後外部よりゲート電圧をゼロバイアスにすると、自己保持が解除され、復帰可能な状態に戻ります。

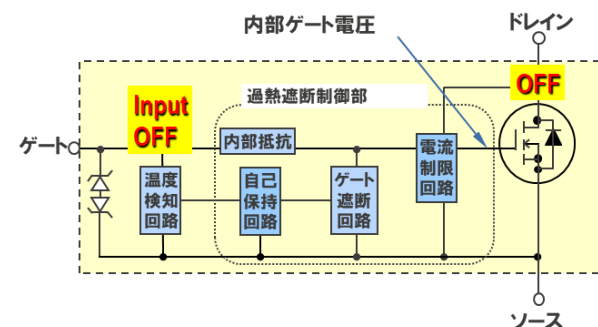
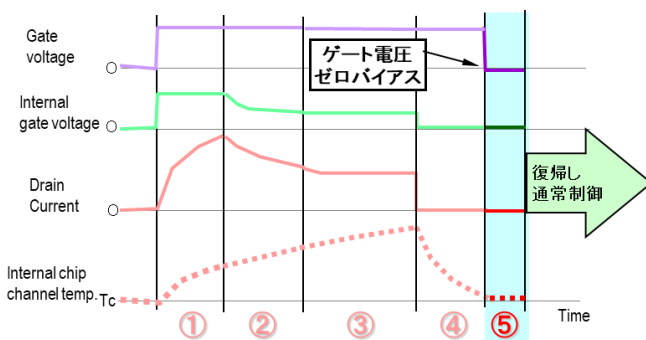


図 2-8 動作モード(5-1)

動作モード(5-2)：自己保持動作解除がヒステリシス型の場合（動作波形領域⑤）

過熱遮断後チップ内チャンネル温度がある一定の温度まで低下すると、自己保持が解除され、復帰可能な状態に戻ります。

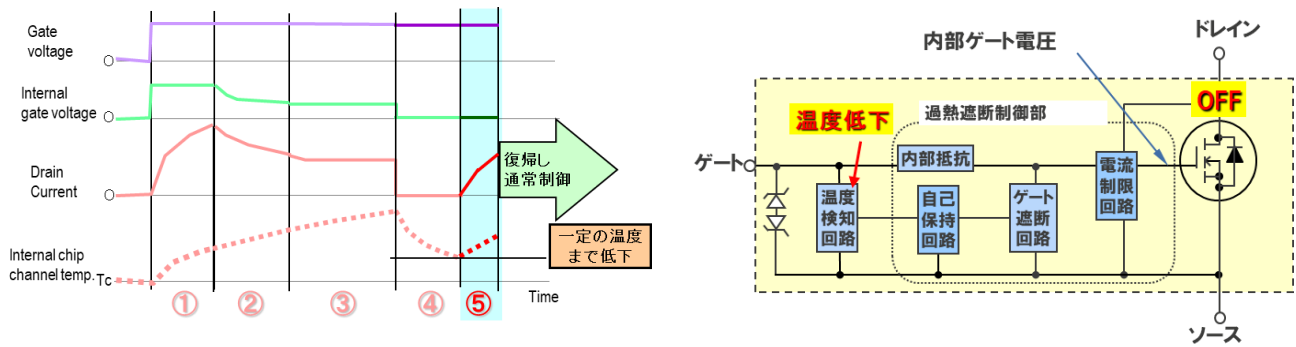


図 2-9 動作モード(5-2)

### 3. サーマル FET データシート解説

前記の通り、サーマル FET は「保護機能内蔵」のパワー-MOSFET です。その為製品毎に提供するデータシートの記載事項に「固有」な表現があります。それらについて以下に解説を致します。なお、「固有」な表現ではない定格・特性項目につきましてはパワー-MOSFET データシート内容に準じており同一の意味で表現しております。

#### 3.1 代表動作特性(RJF0618JPE の場合)

表 3-1代表動作特性(RJF0618FJPE)

(Ta = 25°C)

項目	記号	規格値			単位	測定条件	解説
		Min.	Typ..	Max.			
入力電圧	V <sub>IH</sub>	3.5	-	-	V		遮断回路を動作させるための最小電圧
入力電圧	V <sub>IL</sub>	-	-	1.2	V		遮断自己保持動作を解除するための最大電圧
入力電流 (ゲート非遮断時)	I <sub>IH1</sub>	-	-	100	μA	V <sub>i</sub> = 8V, V <sub>DS</sub> = 0	ゲートバイアス時に遮断制御回路が消費する最大電流(IGSS と同様な意味となります)
入力電流 (ゲート非遮断時)	I <sub>IH2</sub>	-	-	50	μA	V <sub>i</sub> = 8V, V <sub>DS</sub> = 0	
入力電流 (ゲート非遮断時)	I <sub>IL</sub>	-	-	1	μA	V <sub>i</sub> = 8V, V <sub>DS</sub> = 0	
入力電流(ゲート遮断時)	I <sub>IH(sd)1</sub>	-	0.8	-	mA	V <sub>i</sub> = 8V, V <sub>DS</sub> = 0	遮断回路動作中に消費するゲート電流。通常動作中のゲート電流は 100 μA Vi = 8V に対し、遮断動作には 0.8mA と電流が増加するので、駆動回路の能力確保をお願いします。
入力電流(ゲート遮断時)	I <sub>IH(sd)2</sub>	-	0.35	-	mA	V <sub>i</sub> = 8V, V <sub>DS</sub> = 0	
遮断温度	T <sub>sd</sub>	-	175	-	°C	チャネル温度	遮断動作温度
ゲート動作電圧	V <sub>op</sub>	3.5	-	12	V		遮断回路の動作電圧 <sup>注1</sup>
ドレイン電流(電流制限値)	I <sub>D limit</sub>	40	-	-	A	V <sub>GS</sub> = 5V, V <sub>DS</sub> = 10V <sup>注2</sup>	電流制限値

注 1 : 12V 以上での遮断動作は期待できません

注 2 : パルス測定



3.2 電気的特性(RJF0618JPE の場合)

表 3-2電気的特性(RJF0618FJPE)

項目	記号	規格値			単位	測定条件	解説
		Min.	Typ..	Max.			
ドレイン電流	$I_{D1}$	-	-	67	A	$V_{GS} = 3.5V,$ $V_{DS} = 10V$ 注1	遮断回路を動作させる最小ゲート電圧時での最大ドレイン電流
	$I_{D2}$	-	-	1.2	mA	$V_{GS} = 1.2V,$ $V_{DS} = 10V$	遮断回路オフ電圧時での最大ドレイン電流
	$I_{D3}$	40	-	-	A	$V_{GS} = 5V,$ $V_{DS} = 10V$ 注1	電流制限値
ゲート・ソース破壊電圧	$V_{(BR)GSS}$	16	-	-	V	$I_G = 800 \mu A,$ $V_{DS} = 0$	自動車電源の直接駆動を考慮し、正電圧側を16Vまで入力可能です。負電圧側は保護回路の制約上-25Vとなります。
		-2.5	-	-		$I_G = -100 \mu A,$ $V_{DS} = 0$	
ターン・オン遅延時間	$t_{d(on)}$	-	0.8	-	$\mu s$	$V_{GS} = 10V$ $I_D = 20A$ $R_L = 1.5 \Omega$	内蔵するゲート直列抵抗によってスイッチング速度が制限されます。
上昇時間	$t_r$	-	0.35	-			
ターン・オフ遅延時間	$t_{d(off)}$	-	175	-			
下降時間	$t_f$	-	12.5	12			
負荷短絡遮断動作時間	$t_{OS}$	-	0.48	-	ms	$V_{GS} = 5V,$ $V_{DD} = 16V$	負荷短絡発生から過熱遮断動作完了するまでの時間です。使用環境や使用条件等で負荷短絡遮断動作時間は変動します。
			0.31			$V_{GS} = 5V,$ $V_{DD} = 24V$	

注 1：パルス測定

注 2：サーマル FET の寄生容量( $C_{iss}, C_{rss}$ )はゲート・ソース間に内蔵する制御回路等により、個々に数値化することができません。

3.3 サーマル FET の安全動作領域の見方

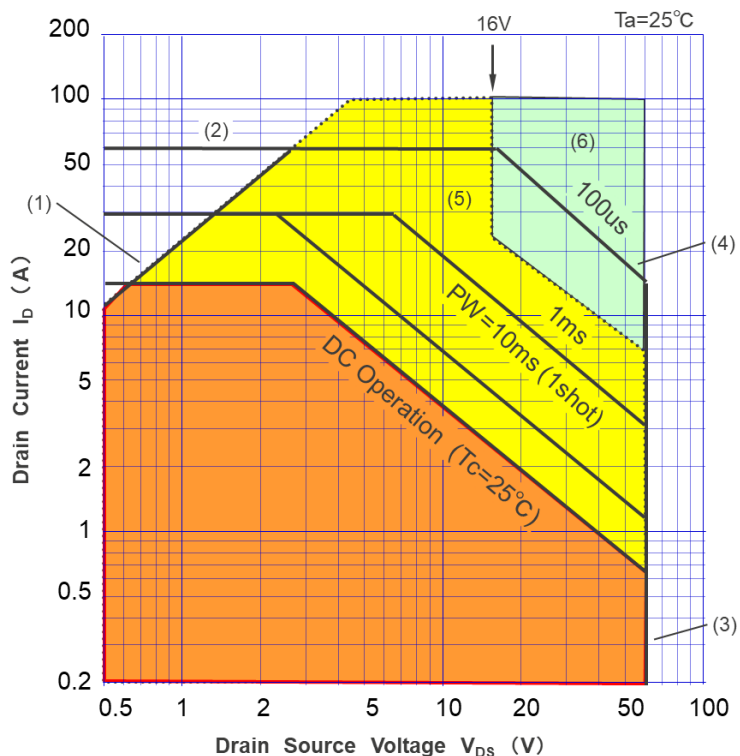


図 3-1 サーマル FET での安全動作領域(SOA 図)

- (1) 領域は、オン抵抗で制限されます。
- (2) 領域は、ドレイン電流定格「 $I_D$ 」で制限されます。
- (3) 領域は、ドレイン電圧定格「 $V_{DSS}$ 」で制限されます。
- (4) 領域は、本体 MOSFET の安全動作領域により制限される領域です。  
通常状態での製品設計は (1) ~ (4) の制限範囲以内でご使用をお願い致します。
- (5) 領域は、本範囲を超えた場合は過熱遮断動作が起こります。(対象：黄色領域) ゆえに、熱遮断領域については、黄色領域及びオレンジ色領域であれば過熱遮断保護が可能となる領域です。(なおオレンジ色領域で発生する過熱遮断となるモードは「周囲温度の上昇」や「的確な放熱が行われない」などの要因で、チップ内チャンネル温度が  $150^\circ\text{C}$  以上となった場合と考えます)
- (6) は高電圧且つ高電流な領域であり負荷短絡が起こった場合の電力が高くなる為サーマル FET の温度検出～遮断動作までの制御回路応答速度が間に合わず、内部パワー MOSFET が電力 (熱) 破壊に至ります。バッテリー電圧が  $16\text{V}$  以上のシステムで本製品をご使用される場合は、ご注意をお願い致します。

3.4 サーマル FET での過熱遮断動作とゲート及び、ドレイン入力電圧の関係

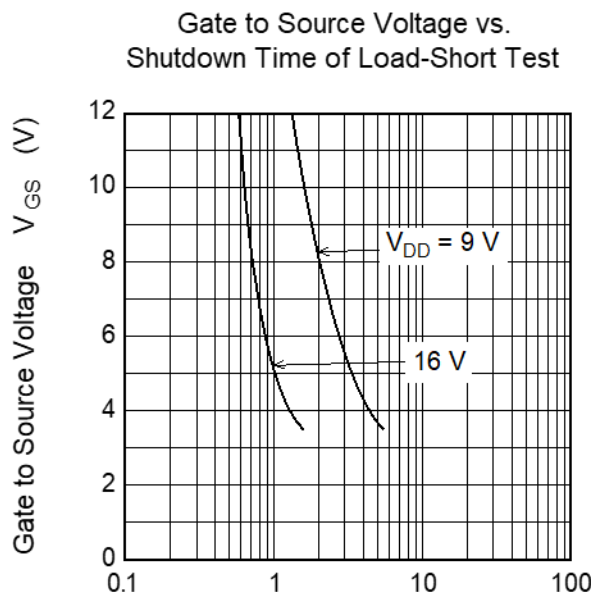


図 3-2 負荷短絡時のシャットダウン時間

1) 過熱遮断動作時間の変化

サーマル FET の過熱遮断動作は、印加されているゲート電圧やドレイン電圧によりその遮断時間が変化する特性をしております。その特性は各製品仕様により個別に決定される為、製品別に準備するデータシート内に記載する右図をご確認頂き、システム設計の際には十分なご配慮を頂けますようお願い致します。このような過熱遮断時間に変化が発生する理由と致しましては負荷短絡発生時、サーマル FET 本体の特性とゲート電圧やドレイン電圧によって決定する流入するドレイン電流量が個々に変化する為に、チップ内のチャネル温度が遮断動作となる温度に至るまでの到達時間が変化するためであります。

2) 過熱遮断温度 (typ.値) の変化

サーマルFETの過熱遮断温度 (typ.値) は、駆動されているゲート電圧に対して大きな変動は無く、ほぼ一定な特性となっております。

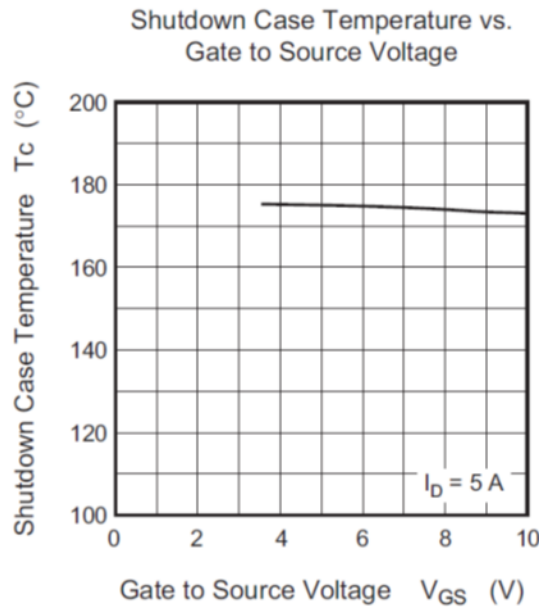


図 3-3 過熱検出温度依存性

4. サーマルFET 制御に関する注意点

4.1 ゲート駆動方法について

サーマルFETの内部消費電流の目安は下記の通りと考えております。

- ① 通常動作時に消費するゲート電流 (MOSFET へのゲートチャージ電流及びゲート漏れ電流)
  - $I_{G1} \geq 100\mu A$  ( $V_{GS}=3.5V$ において全温度範囲)
- ② 過熱遮断動作中に消費するゲート電流
  - $I_{G2} \geq 0.7mA$  ( $V_{GS}=3.5V$ において全温度範囲、内部抵抗  $R_g$ により主電流が決定)

従いまして、遮断動作中には①+② ( $I_{G1}+I_{G2} \geq 0.8mA$ ) を消費します。この消費電流を考慮して頂き、ゲート電圧が遮断回路動作電圧最小値となる  $V_{GS} \geq 3.5V$  を確保出来る駆動設計をお願いします。尚、ゲート流入電流が規定電流以下となると、内部ゲート電圧が内部抵抗の影響で分圧し低下するため、過熱遮断動作が保持出来ず、自己保持モード (ラッチ状態) がリセット (解除) されて、通常動作可能な状態に復帰してしまいますので十分にご検討をお願い致します。

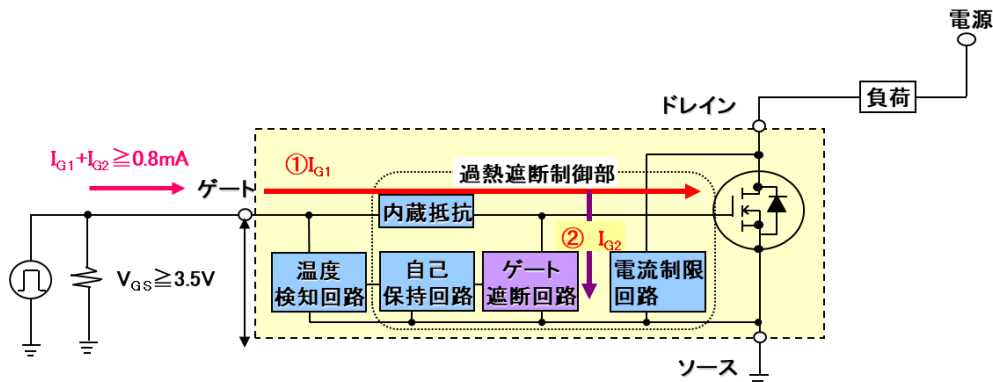


図 4-1 内部等価回路

## 4.2 外付ゲート抵抗の考え方

### 1. Nch 型の場合

4.1 項で示した通り、過熱遮断動作に必要なゲート電流 ( $I_{G1} + I_{G2} \geq 0.8\text{mA}$ ) が必要となります。外付抵抗を挿入する場合には、このゲート電流を考慮して頂き、且つ遮断動作電圧  $V_{GS} \geq 3.5\text{V}$  を確保出来る外付抵抗の設計をお願い致します。

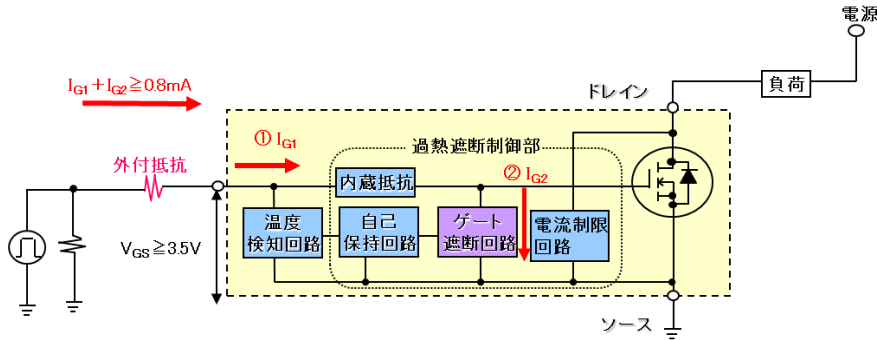


図 4-2 内部等価回路(Nch 型)

### 2. Pch 型の場合

外付抵抗を分圧挿入する場合には、

- ① 遮断動作電圧  $V_{GS} \geq 3.5\text{V}$  が必要となります。
- ② 過熱遮断動作に必要なゲート電流 ( $I_{G1} + I_{G2} \geq 0.8\text{mA}$ ) が必要となります。
- ③  $V_{DD} = V_a + V_b$  より、必要なゲート電流 ( $I_{G1} + I_{G2} \geq 0.8\text{mA}$ ) を考慮した抵抗値の設定をお願い致します。

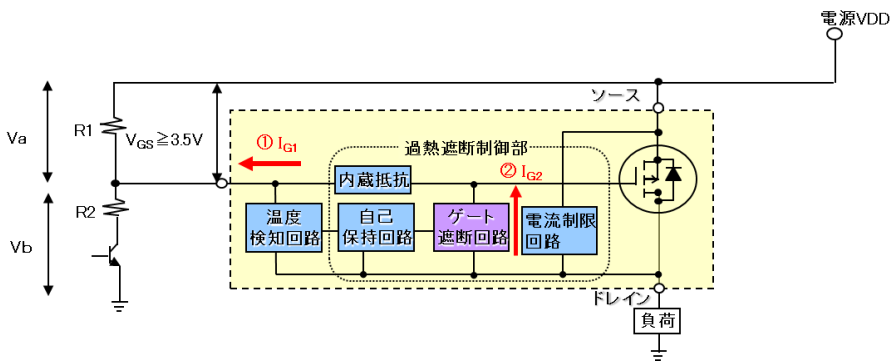


図 4-3 内部等価回路(Pch 型)

### 4.3 インダクタンス負荷制御時に対する注意事項

#### 注意事項(1)

サーマル FET はパワー-MOSFET と同様にアバランシェ動作に対しての耐性を有しております。しかしながら、アバランシェ動作は本来、ゲート電圧がオフする事により発生するインダクタンス負荷の逆起電力を製品のドレイン耐圧を使用して吸収（消弧）する動作であり、そのアバランシェエネルギーを吸収したデバイスではチップ内の温度上昇が起こりますが、この温度上昇に対しては過熱遮断動作を行なう事が出来ません。サーマル FET の過熱遮断動作はゲート電圧が規定の範囲内で供給されている事が前提になりますのでゲート電圧オフ状態に起こる事象に対しての保護は出来ません。

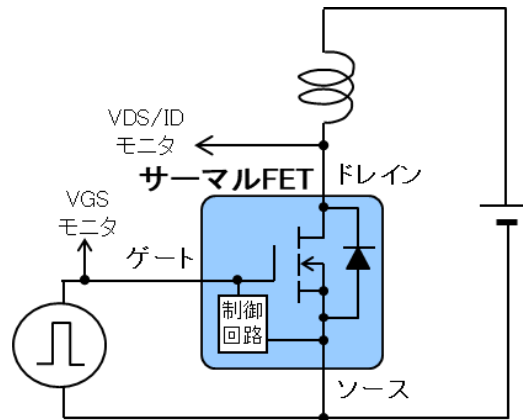


図 4-4 インダクタンス負荷制御での基本回路例

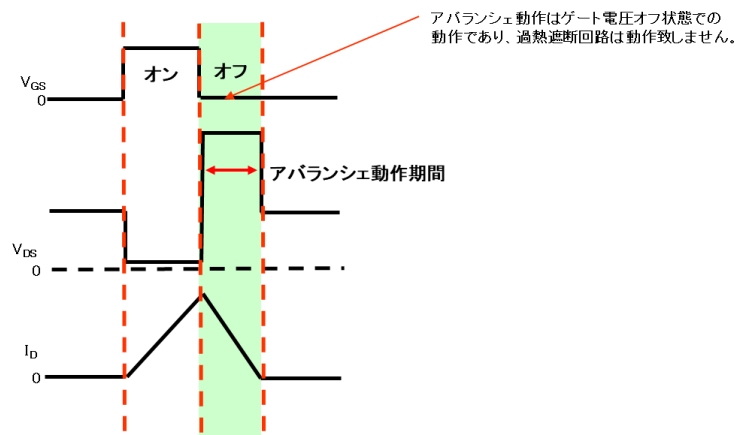


図 4-5 インダクタンス負荷時のアバランシェ波形

注意事項(2)

Nch 型のサーマルFET を左図のようにインダクタンス負荷制御のハイサイドスイッチとして使用した場合、パワーMOSFET と同様にゲートを非常に低い電圧でオン動作させ、パワーMOSFET の非飽和動作領域での動作を利用し逆起電力を吸収（消弧）致します。しかしながら、逆起電力吸収により発生するチップ内の温度上昇に対しては、ゲート電圧が規定範囲内に達していない為、過熱遮断動作を行う事が出来ません。

本動作でサーマルFET が非飽和動作領域を利用するとなる原理は Nch 型サーマルFET がオフ動作となると、ソース端子の電位が低下し、ゲート・ソース間に電圧差が生じます。その電位差は非常に低い電圧となりますが、 $V_{GS(off)}$  電圧を超えると Nch 型サーマルFET がオン動作し逆起電力の吸収を開始します。（吸収開始により低いゲート電圧のまま安定してしまいます）その為、 $V_{GS(off)}$  電圧を僅かに超える程度の低いゲート電圧しかゲートには発生しない為、過熱遮断動作可能とはなりません。このオン時のドレイン・ソース間電圧「 $V_{DS}$ 」は、ゲート・ソース間の電圧差+ $V_{DD}$  になります。

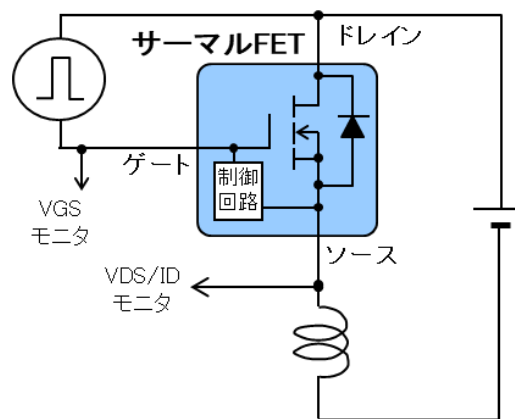


図 4-6 ハイサイド構成でのインダクタンス負荷制御回路例

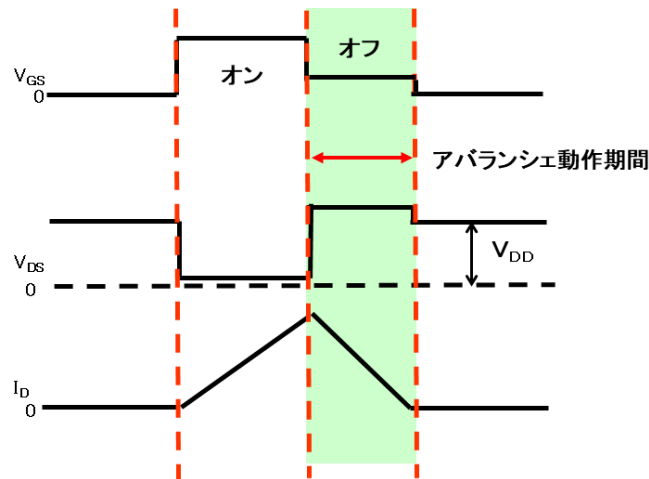


図 4-7 インダクタンス負荷時のアバランシェ波形

4.4 バッテリー逆接続時及び内蔵ダイオード使用に対する注意事項

サーマルFETは、パワーMOSFETと同様にドレイン・ソース間に寄生ダイオードを内蔵しております。その為バッテリーなど、電源を逆接続した場合には、寄生ダイオードを介してソースからドレインに電流が流れる為サーマルFETは発熱を起します。しかしながら、このダイオード電流はゲート制御方法に関わらず発生する為、チップ内チャネル温度が遮断開始温度に達し、過熱遮断動作を起したとしてもその電流を遮断する事は出来ません。また、異常モードではなくお客様のご使用方法として、寄生内蔵ダイオード特性を期待されご使用の場合でも（回生電流消弧等）、上記理由より本来のサーマルFETの遮断動作によりダイオード順方向に流れる電流は遮断する事が出来ません。

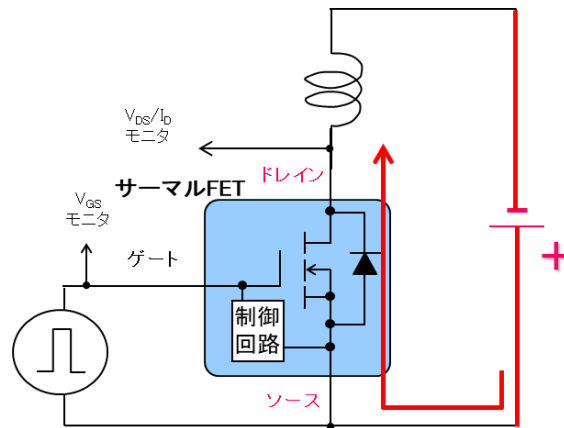


図 4-8 バッテリー逆接続時

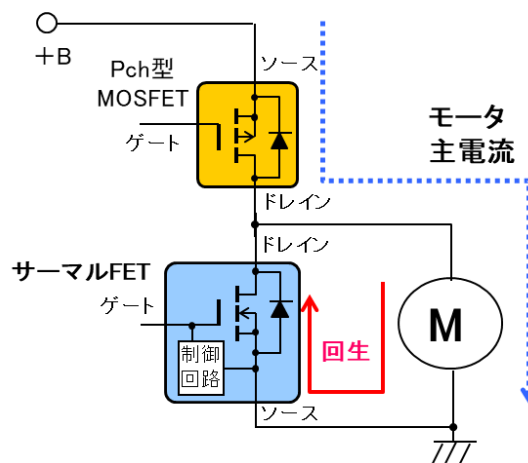


図 4-9 モータ負荷接続時

4.5 過熱遮断動作の繰り返し使用に対する注意事項

負荷短絡により起こる過熱遮断動作ではチップ内のチャネル温度が 150°C以上となる為、その状態に至る動作を万が一繰り返されると高温状態を維持し、初期構造が維持できなくなり破壊する可能性があります。その為、負荷短絡による遮断動作を期待し積極的に多用する様なシステムの設計はなさらない様ご配慮をお願い致します。



4.6 Tch=150°C以上を超える場合の注意事項

負荷短絡等のシステム異常が発生した場合には、当社としては、負荷短絡許容限度回数を製品毎に設定しております。この許容回数以内でフェールセーフ機能を設定して頂き、システムの安全設計をお願い致します。

表 4-1 負荷短絡許容限度回数<sup>※</sup>

製品	試験条件	許容負荷短絡回数
RJF0618JPE	VDD=16V, V <sub>GS</sub> =5V, R <sub>L</sub> =0, T <sub>a</sub> =25°C, 自立実装	1 万回

注：個別製品については営業窓口までお問合せ下さい

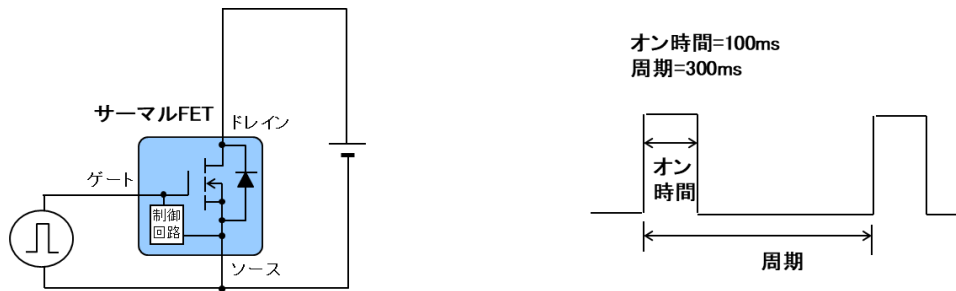
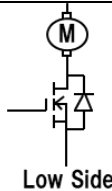
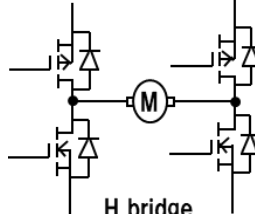
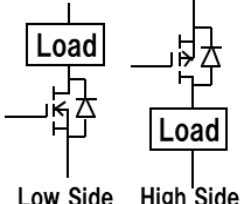
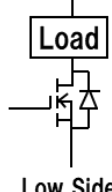
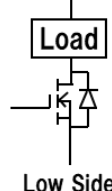


図 4-10 負荷短絡試験条件

5. アプリケーション

表 5-1 アプリケーション例

分野	用途	使用目的	使用例	検討製品
自販機	モータ駆動	モータロックによる破壊防止	 <p>Low Side</p>	HAF2026RJ
農耕機	モータ駆動 ブザー 車体制御 エンジン制御	短絡保護	 <p>H bridge</p>	RJE0620JPD RJF0618JSP
産業機器	電源供給分配 SW PLC 各種センサ	短絡保護	 <p>Low Side High Side</p>	RJF0622JSP RJF0604JPD
プリンター	ドア駆動	短絡保護	 <p>Low Side</p>	RJF0610JSP
アミューズメント	モータ駆動	短絡保護	 <p>Low Side</p>	RJF0622JSP

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
Rev.1.00	Feb-29.2024	-	新規作成

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS製品の取り扱いの際は静電気防止を心がけてください。CMOS製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS製品の入力がノイズなどに起因して、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因またはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)