

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

1. 概要

M32C/82グループは高性能シリコンゲートCMOSプロセスを採用し、M32C/80シリーズCPUコアを搭載したシングルチップマイクロコンピュータで、144ピン版と100ピン版があります。このシングルチップマイクロコンピュータは、高機能命令を持ちながら高い命令効率を持ち、16Mバイトのアドレス空間と、命令を高速に実行する能力を備えています。また、乗算器やDMACがあるため、高速な演算処理が必要なOA、通信機器、産業機器の制御に適したマイクロコンピュータです。

1.1 応用

オーディオ、カメラ、事務機器、通信機器、携帯機器、他

1.2 M32C/83グループとの相違点

M32C/82グループでは、M32C/83グループと比べて次の周辺機能が削減されています。

- ・インテリジェントI/Oグループ3
- ・CAN
- ・A/D1コンバータ

このため、M32C/82グループにおいて、これらの機能を使用することはできません。

インテリジェントI/Oグループ3、CAN、A/D1コンバータの割り込み要求、またそれにより発生する割り込みやDMAC、DMAC IIIは使用できません。

1.3 性能概要

表1.1、表1.2にM32C/82グループの性能概要を示します。

表1.1 M32C/82グループの性能概要(144ピン版)

| 項目 | 性能 | |
|--------|---------------------------|--|
| CPU | 基本命令数 | 108命令 |
| | 最短命令実行時間 | 33ns (f(BCLK)=30MHz時、Vcc=4.2~5.5V) 50ns (f(BCLK)=20MHz時、Vcc=3.0~5.5V) |
| | 動作モード | シングルチップ、メモリ拡張、マイクロプロセッサ |
| | アドレス空間 | 16Mバイト |
| | メモリ容量 | 表1.3を参照してください |
| 周辺機能 | ポート | 入出力：123本、入力：1本 |
| | 多機能タイマ | タイマA：16ビット×5チャンネル、タイマB：16ビット×6チャンネル 三相モータ制御回路 |
| | インテリジェントI/O | 時間計測機能：16ビット×12チャンネル 波形生成機能：16ビット×20チャンネル 通信機能(クロック同期形シリアルI/O、クロック非同期形シリアルI/O、 HDLCデータ処理、クロック同期可変長シリアルI/O、IEBus ^(注1)) |
| | シリアルI/O | 5チャンネル クロック同期形シリアルI/O、クロック非同期形シリアルI/O、 IEBus ^(注1) 、I ² C bus ^(注2) |
| | A/Dコンバータ | 10ビット A/Dコンバータ：1回路、34チャンネル |
| | D/Aコンバータ | 8ビット×2チャンネル |
| | DMAC | 4チャンネル |
| | DMAC II | すべての周辺機能割り込み要因で起動 即値転送機能、演算転送機能、チェーン転送機能 |
| | DRAMC | CASビフォアRASリフレッシュ、セルフリフレッシュ、EDO、FP対応 |
| | CRC演算回路 | CRC-CCITT方式 |
| | XY変換回路 | 16ビット×16ビット |
| | ウォッチドッグタイマ | 15ビット×1チャンネル(プリスケアラ付) |
| | 割り込み | 内部：41要因、外部：8要因、ソフトウェア：5要因 割り込み優先レベル：7レベル |
| | クロック発生回路 | 4回路 メインクロック発振回路(*)、サブクロック発振回路(*)、 オンチップオシレータ、PLL周波数シンセサイザ (*発振回路には帰還抵抗内蔵、セラミック共振子または水晶発振子外付け |
| | 発振停止検出機能 | メインクロック発振停止検出機能 |
| | 電気的特性 | 電源電圧 |
| 消費電流 | | 28mA (Vcc=5V、f(BCLK)=30MHz) 17mA (Vcc=3.3V、f(BCLK)=20MHz) 470μA (Vcc=5V、f(XCIN)=32kHz、ウエイトモード) 340μA (Vcc=3.3V、f(XCIN)=32kHz、VDCオン、ウエイトモード) 5.0μA (Vcc=3.3V、f(XCIN)=32kHz、VDCオフ、ウエイトモード) 0.4μA (Vcc=5V、f(XCIN)=32kHz、ストップモード) 0.4μA (Vcc=3.3V、f(XCIN)=32kHz、ストップモード) |
| 動作周囲温度 | -20 ~ 85、-40 ~ 85 (オプション) | |
| パッケージ | 144ピンプラスチックモールドLQFP | |

注1. IEBusはNECエレクトロニクス株式会社の商標です。

注2. I²C busはオランダPHILIPS社の登録商標です。

オプション機能をご使用になる場合は、その旨ご指定ください。

表1.2 M32C/82グループの性能概要(100ピン版)

| 項目 | 性能 | |
|--------|-------------------------------|--|
| CPU | 基本命令数 | 108命令 |
| | 最短命令実行時間 | 33ns (f(BCLK)=30MHz時、Vcc=4.2~5.5V) 50ns (f(BCLK)=20MHz時、Vcc=3.0~5.5V) |
| | 動作モード | シングルチップ、メモリ拡張、マイクロプロセッサ |
| | アドレス空間 | 16Mバイト |
| | メモリ容量 | 表1.3を参照してください |
| 周辺機能 | ポート | 入出力：87本、入力：1本 |
| | 多機能タイマ | タイマA：16ビット×5チャンネル、タイマB：16ビット×6チャンネル 三相モータ制御回路 |
| | インテリジェントI/O | 時間計測機能：16ビット×5チャンネル 波形生成機能：16ビット×8チャンネル 通信機能(クロック同期形シリアルI/O、クロック非同期形シリアルI/O、 HDLCデータ処理、クロック同期可変長シリアルI/O、IEBus ^(注1)) |
| | シリアルI/O | 5チャンネル クロック同期形シリアルI/O、クロック非同期形シリアルI/O、 IEBus ^(注1) 、I ² C bus ^(注2) |
| | A/Dコンバータ | 10ビット A/Dコンバータ：1回路、26チャンネル |
| | D/Aコンバータ | 8ビット×2チャンネル |
| | DMAC | 4チャンネル |
| | DMAC II | すべての周辺機能割り込み要因で起動 即値転送機能、演算転送機能、チェーン転送機能 |
| | DRAMC | CASビフォアRASリフレッシュ、セルフリフレッシュ、EDO、FP対応 |
| | CRC演算回路 | CRC-CCITT方式 |
| | XY変換回路 | 16ビット×16ビット |
| | ウォッチドッグタイマ | 15ビット×1チャンネル(プリスケアラ付) |
| | 割り込み | 内部：41要因、外部：8要因、ソフトウェア：5要因 割り込み優先レベル：7レベル |
| | クロック発生回路 | 4回路 メインクロック発振回路(*)、サブクロック発振回路(*)、 オンチップオシレータ、PLL周波数シンセサイザ (*発振回路には、帰還抵抗内蔵、セラミック共振子または水晶共振子外付け |
| | 発振停止検出機能 | メインクロック発振停止検出機能 |
| | 電气的特性 | 電源電圧 |
| 消費電流 | | 28mA (Vcc=5V、f(BCLK)=30MHz) 17mA (Vcc=3.3V、f(BCLK)=20MHz) 470μA (Vcc=5V、f(XCIN)=32kHz、ウエイトモード) 340μA (Vcc=3.3V、f(XCIN)=32kHz、VDCオン、ウエイトモード) 5.0μA (Vcc=3.3V、f(XCIN)=32kHz、VDCオフ、ウエイトモード) 0.4μA (Vcc=5V、f(XCIN)=32kHz、ストップモード) 0.4μA (Vcc=3.3V、f(XCIN)=32kHz、ストップモード) |
| 動作周囲温度 | - 20 ~ 85 、 - 40 ~ 85 (オプション) | |
| パッケージ | 100ピンプラスチックモールドLQFP/QFP | |

注1. IEBusはNECエレクトロニクス株式会社の商標です。

注2. I²C busはオランダPHILIPS社の登録商標です。

オプション機能をご使用になる場合は、その旨ご指定ください。

1.4 ブロック図

図1.1にM32C/82グループのブロック図を示します。

M32C/82グループには、命令またはデータを記憶するためのメモリであるROMとRAM、演算を実行するための中央演算処理装置、割り込み、タイマ、シリアルI/O、D/Aコンバータ、DMAC、CRC演算回路、A/Dコンバータ、DRAMC、インテリジェントI/O、ポートなどの周辺機能があります。

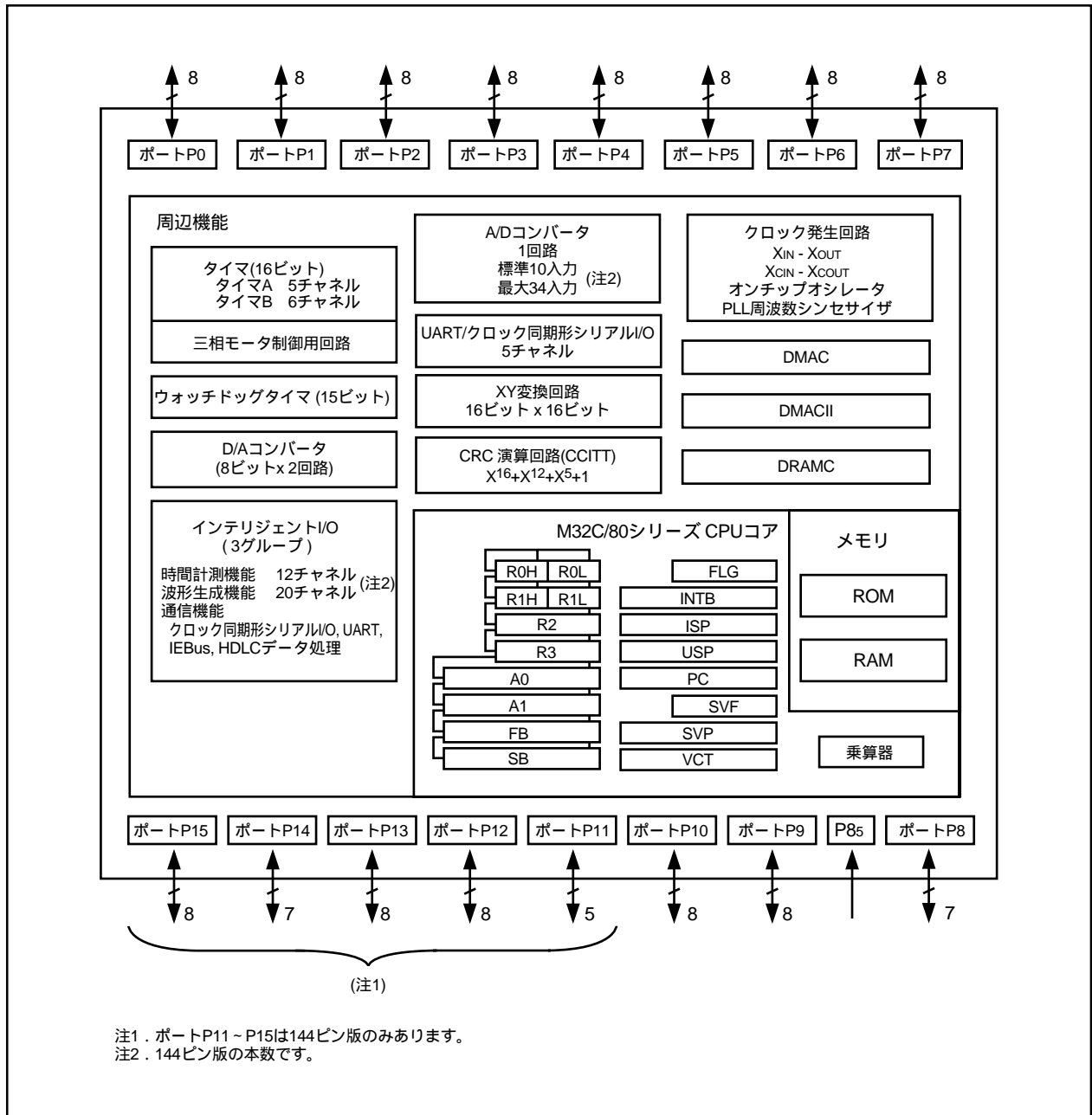


図1.1 M32C/82グループのブロック図

1.5 製品一覧

M32C/82グループでは次のような展開を計画しています。

- (1)マスクROM版をサポート
- (2)ROM/RAM容量
- (3)パッケージ
 - 100P6S-A プラスチックモールドQFP
 - 100P6Q-A..... プラスチックモールドLQFP
 - 144P6Q-A..... プラスチックモールドLQFP

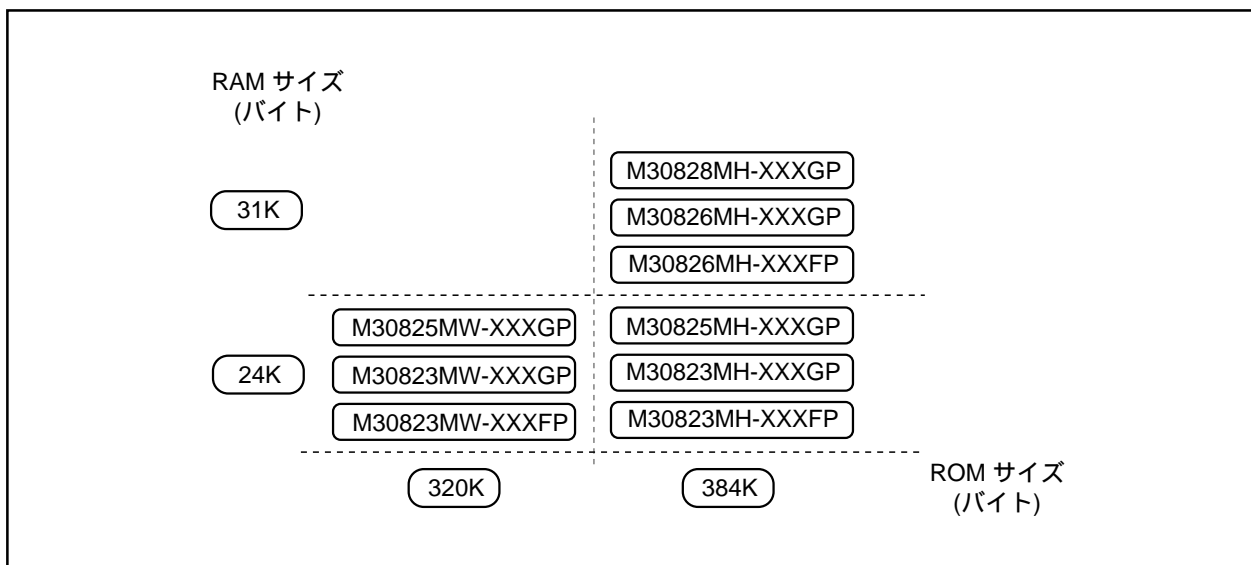


図1.2 ROM/RAM展開

表1.3 製品一覧表

| 型名 | ROM容量 | RAM容量 | パッケージ | 備考 |
|----------------|---------|--------|----------|---------|
| M30825MW-XXXGP | 320Kバイト | 24Kバイト | 144P6Q-A | マスクROM版 |
| M30823MW-XXXGP | | | 100P6Q-A | |
| M30823MW-XXXFP | | | 100P6S-A | |
| M30825MH-XXXGP | 384Kバイト | 24Kバイト | 144P6Q-A | |
| M30823MH-XXXGP | | | 100P6Q-A | |
| M30823MH-XXXFP | | | 100P6S-A | |
| M30828MH-XXXGP | 384Kバイト | 31Kバイト | 144P6Q-A | |
| M30826MH-XXXGP | | | 100P6Q-A | |
| M30826MH-XXXFP | | | 100P6S-A | |

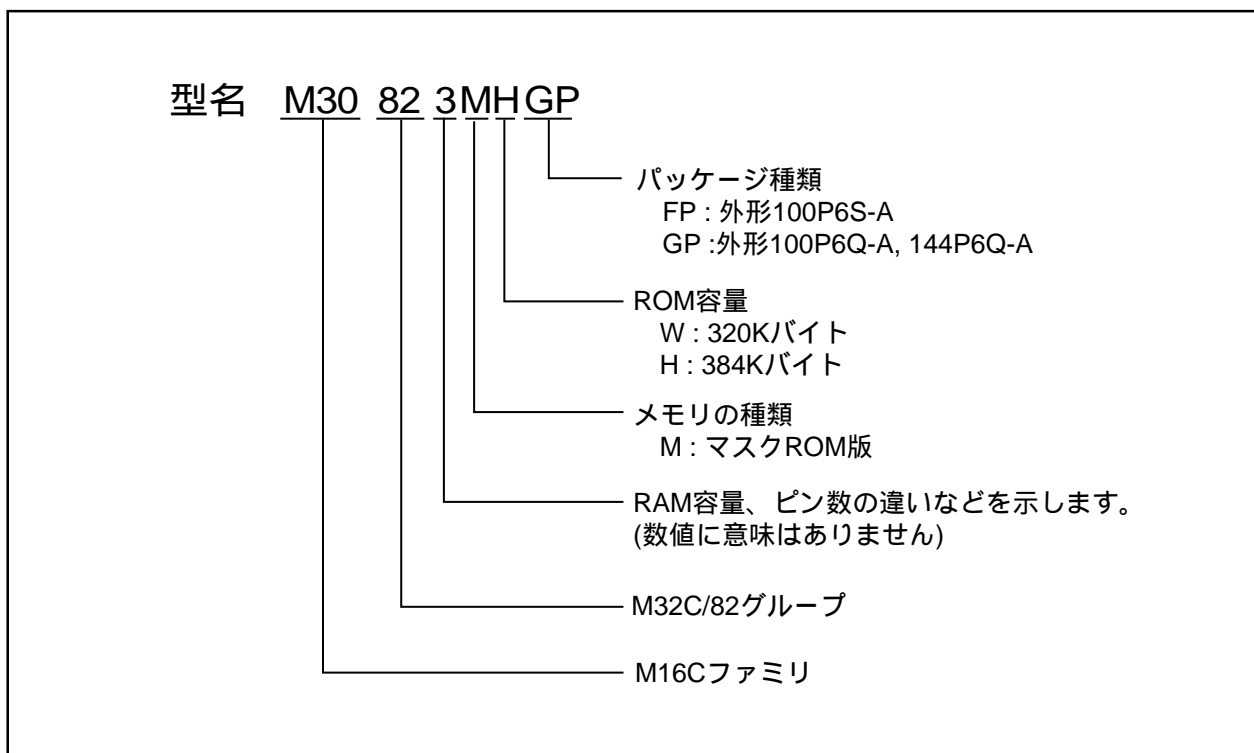


図1.3 型名とメモリサイズ・パッケージ

1.6 ピン接続図

図1.4～図1.6にピン接続図(上面図)を示します。

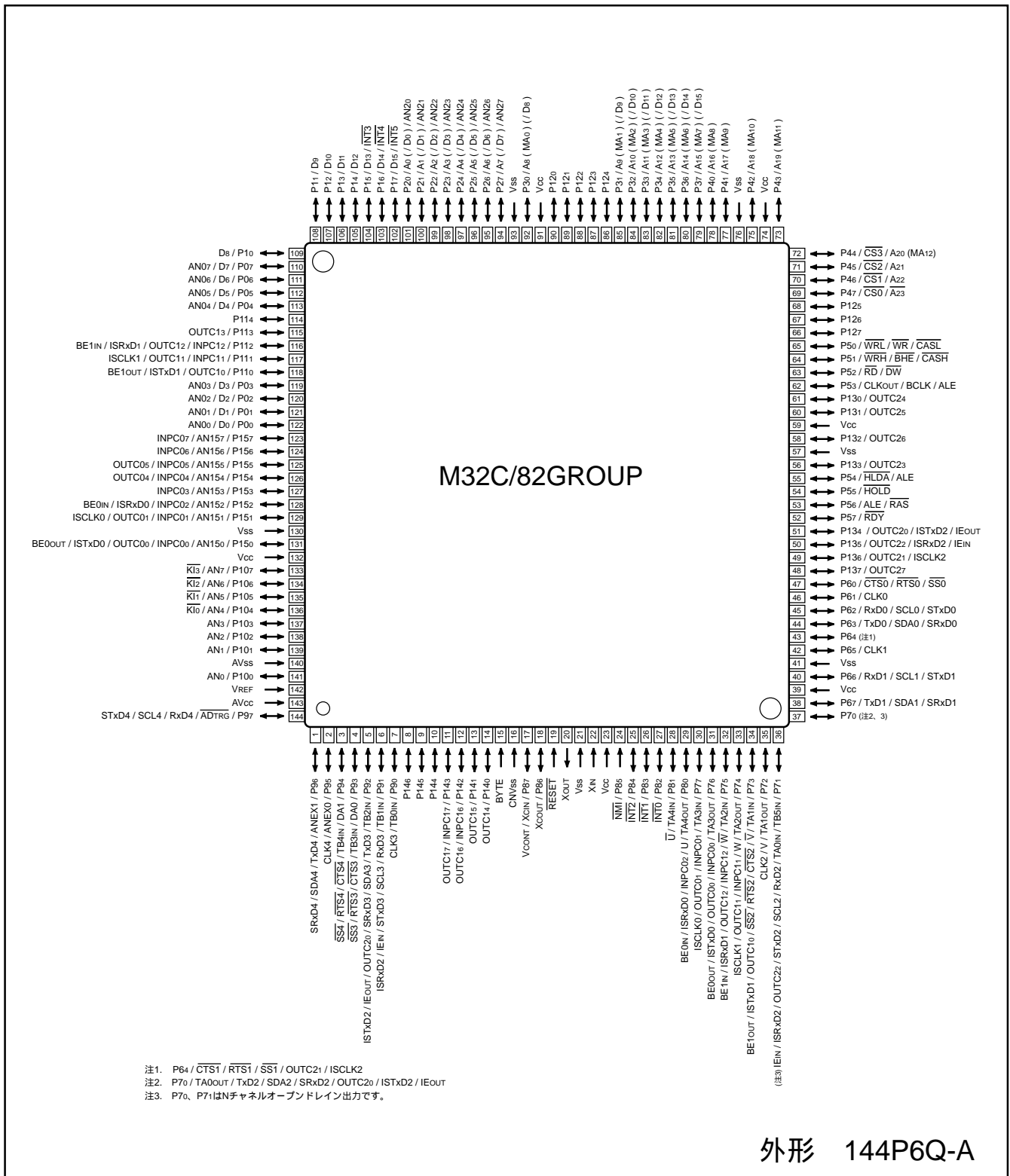


図1.4 144ピン版ピン接続図(上面図)

表1.4 144ピン版ピン端子名一覧表(1/3)

| Pin No | 制御端子 | ポート | 割込み端子 | タイマ端子 | UART端子 | インテリジェントI/O端子 | アナログ端子 | バス制御端子 |
|--------|------------|------|-------|-------------|-----------------|-----------------------------|--------|--------|
| 1 | | P96 | | | TxD4/SDA4/SRxD4 | | ANEX1 | |
| 2 | | P95 | | | CLK4 | | ANEX0 | |
| 3 | | P94 | | TB4IN | CTS4/RTS4/SS4 | | DA1 | |
| 4 | | P93 | | TB3IN | CTS3/RTS3/SS3 | | DA0 | |
| 5 | | P92 | | TB2IN | TxD3/SDA3/SRxD3 | OUTC20/IEout/ISTxD2 | | |
| 6 | | P91 | | TB1IN | RxD3/SCL3/STxD3 | IEin/ISRxD2 | | |
| 7 | | P90 | | TB0IN | CLK3 | | | |
| 8 | | P146 | | | | | | |
| 9 | | P145 | | | | | | |
| 10 | | P144 | | | | | | |
| 11 | | P143 | | | | INPC17/OUTC17 | | |
| 12 | | P142 | | | | INPC16/OUTC16 | | |
| 13 | | P141 | | | | OUTC15 | | |
| 14 | | P140 | | | | OUTC14 | | |
| 15 | BYTE | | | | | | | |
| 16 | CNVss | | | | | | | |
| 17 | Xcin/Vcont | P87 | | | | | | |
| 18 | Xcout | P86 | | | | | | |
| 19 | RESET | | | | | | | |
| 20 | Xout | | | | | | | |
| 21 | Vss | | | | | | | |
| 22 | Xin | | | | | | | |
| 23 | Vcc | | | | | | | |
| 24 | | P85 | NMI | | | | | |
| 25 | | P84 | INT2 | | | | | |
| 26 | | P83 | INT1 | | | | | |
| 27 | | P82 | INT0 | | | | | |
| 28 | | P81 | | TA4in/U | | | | |
| 29 | | P80 | | TA4out/U | | INPC02/ISRxD0/BE0in | | |
| 30 | | P77 | | TA3in | | INPC01/OUTC01/ISCLK0 | | |
| 31 | | P76 | | TA3out | | INPC00/OUTC00/ISTxD0/BE0out | | |
| 32 | | P75 | | TA2in/W | | INPC12/OUTC12/ISRxD1/BE1in | | |
| 33 | | P74 | | TA2out/W | | INPC11/OUTC11/ISCLK1 | | |
| 34 | | P73 | | TA1in/V | CTS2/RTS2/SS2 | OUTC10/ISTxD1/BE1out | | |
| 35 | | P72 | | TA1out/V | CLK2 | | | |
| 36 | | P71 | | TB5in/TA0in | RxD2/SCL2/STxD2 | OUTC22/ISRxD2/IEin | | |
| 37 | | P70 | | TA0out | TxD2/SDA2/SRxD2 | OUTC20/ISTxD2/IEout | | |
| 38 | | P67 | | | TxD1/SDA1/SRxD1 | | | |
| 39 | Vcc | | | | | | | |
| 40 | | P66 | | | RxD1/SCL1/STxD1 | | | |
| 41 | Vss | | | | | | | |
| 42 | | P65 | | | CLK1 | | | |
| 43 | | P64 | | | CTS1/RTS1/SS1 | OUTC21/ISCLK2 | | |
| 44 | | P63 | | | TxD0/SDA0/SRxD0 | | | |
| 45 | | P62 | | | RxD0/SCL0/STxD0 | | | |
| 46 | | P61 | | | CLK0 | | | |
| 47 | | P60 | | | CTS0/RTS0/SS0 | | | |
| 48 | | P137 | | | | OUTC27 | | |

表1.4 144ピン版ピン端子名一覧表(2/3)

| Pin No | 制御端子 | ポート | 割込み端子 | タイマ端子 | UART端子 | インテリジェントI/O端子 | アナログ端子 | バス制御端子 |
|--------|------|------|-------|-------|--------|---------------------|--------|-----------------|
| 49 | | P136 | | | | OUTC21/ISCLK2 | | |
| 50 | | P135 | | | | OUTC22/ISRxD2/IEIN | | |
| 51 | | P134 | | | | OUTC20/ISTxD2/IEOUT | | |
| 52 | | P57 | | | | | | RDY |
| 53 | | P56 | | | | | | ALE/RAS |
| 54 | | P55 | | | | | | HOLD |
| 55 | | P54 | | | | | | HLDA/ALE |
| 56 | | P133 | | | | OUTC23 | | |
| 57 | Vss | | | | | | | |
| 58 | | P132 | | | | OUTC26 | | |
| 59 | Vcc | | | | | | | |
| 60 | | P131 | | | | OUTC25 | | |
| 61 | | P130 | | | | OUTC24 | | |
| 62 | | P53 | | | | | | CLKOUT/BCLK/ALE |
| 63 | | P52 | | | | | | RD/DW |
| 64 | | P51 | | | | | | WRH/BHE/CASH |
| 65 | | P50 | | | | | | WRL/WR/CASL |
| 66 | | P127 | | | | | | |
| 67 | | P126 | | | | | | |
| 68 | | P125 | | | | | | |
| 69 | | P47 | | | | | | CS0/A23 |
| 70 | | P46 | | | | | | CS1/A22 |
| 71 | | P45 | | | | | | CS2/A21 |
| 72 | | P44 | | | | | | CS3/A20(MA12) |
| 73 | | P43 | | | | | | A19(MA11) |
| 74 | Vcc | | | | | | | |
| 75 | | P42 | | | | | | A18(MA10) |
| 76 | Vss | | | | | | | |
| 77 | | P41 | | | | | | A17(MA9) |
| 78 | | P40 | | | | | | A16(MA8) |
| 79 | | P37 | | | | | | A15(MA7)/(D15) |
| 80 | | P36 | | | | | | A14(MA6)/(D14) |
| 81 | | P35 | | | | | | A13(MA5)/(D13) |
| 82 | | P34 | | | | | | A12(MA4)/(D12) |
| 83 | | P33 | | | | | | A11(MA3)/(D11) |
| 84 | | P32 | | | | | | A10(MA2)/(D10) |
| 85 | | P31 | | | | | | A9(MA1)/(D9) |
| 86 | | P124 | | | | | | |
| 87 | | P123 | | | | | | |
| 88 | | P122 | | | | | | |
| 89 | | P121 | | | | | | |
| 90 | | P120 | | | | | | |
| 91 | Vcc | | | | | | | |
| 92 | | P30 | | | | | | A8(MA0)/(D8) |
| 93 | Vss | | | | | | | |
| 94 | | P27 | | | | | AN27 | A7(/D7) |
| 95 | | P26 | | | | | AN26 | A6(/D6) |
| 96 | | P25 | | | | | AN25 | A5(/D5) |

表1.4 144ピン版ピン端子名一覧表(3/3)

| Pin No | 制御端子 | ポート | 割込み端子 | タイマ端子 | UART端子 | インテリジェントI/O端子 | アナログ端子 | バス制御端子 |
|--------|------|------|-------|-------|-----------------|-----------------------------|--------|---------|
| 97 | | P24 | | | | | AN24 | A4(/D4) |
| 98 | | P23 | | | | | AN23 | A3(/D3) |
| 99 | | P22 | | | | | AN22 | A2(/D2) |
| 100 | | P21 | | | | | AN21 | A1(/D1) |
| 101 | | P20 | | | | | AN20 | A0(/D0) |
| 102 | | P17 | INT5 | | | | | D15 |
| 103 | | P16 | INT4 | | | | | D14 |
| 104 | | P15 | INT3 | | | | | D13 |
| 105 | | P14 | | | | | | D12 |
| 106 | | P13 | | | | | | D11 |
| 107 | | P12 | | | | | | D10 |
| 108 | | P11 | | | | | | D9 |
| 109 | | P10 | | | | | | D8 |
| 110 | | P07 | | | | | AN07 | D7 |
| 111 | | P06 | | | | | AN06 | D6 |
| 112 | | P05 | | | | | AN05 | D5 |
| 113 | | P04 | | | | | AN04 | D4 |
| 114 | | P114 | | | | | | |
| 115 | | P113 | | | | OUTC13 | | |
| 116 | | P112 | | | | INPC12/OUTC12/ISRxD1/BE1IN | | |
| 117 | | P111 | | | | INPC11/OUTC11/ISCLK1 | | |
| 118 | | P110 | | | | OUTC10/ISTxD1/BE1OUT | | |
| 119 | | P03 | | | | | AN03 | D3 |
| 120 | | P02 | | | | | AN02 | D2 |
| 121 | | P01 | | | | | AN01 | D1 |
| 122 | | P00 | | | | | AN00 | D0 |
| 123 | | P157 | | | | INPC07 | AN157 | |
| 124 | | P156 | | | | INPC06 | AN156 | |
| 125 | | P155 | | | | INPC05/OUTC05 | AN155 | |
| 126 | | P154 | | | | INPC04/OUTC04 | AN154 | |
| 127 | | P153 | | | | INPC03 | AN153 | |
| 128 | | P152 | | | | INPC02/ISRxD0/BE0IN | AN152 | |
| 129 | | P151 | | | | INPC01/OUTC01/ISCLK0 | AN151 | |
| 130 | Vss | | | | | | | |
| 131 | | P150 | | | | INPC00/OUTC00/ISTxD0/BE0OUT | AN150 | |
| 132 | Vcc | | | | | | | |
| 133 | | P107 | KI3 | | | | AN7 | |
| 134 | | P106 | KI2 | | | | AN6 | |
| 135 | | P105 | KI1 | | | | AN5 | |
| 136 | | P104 | KI0 | | | | AN4 | |
| 137 | | P103 | | | | | AN3 | |
| 138 | | P102 | | | | | AN2 | |
| 139 | | P101 | | | | | AN1 | |
| 140 | AVss | | | | | | | |
| 141 | | P100 | | | | | AN0 | |
| 142 | VREF | | | | | | | |
| 143 | AVcc | | | | | | | |
| 144 | | P97 | | | RxD4/SCL4/STxD4 | | ADTRG | |

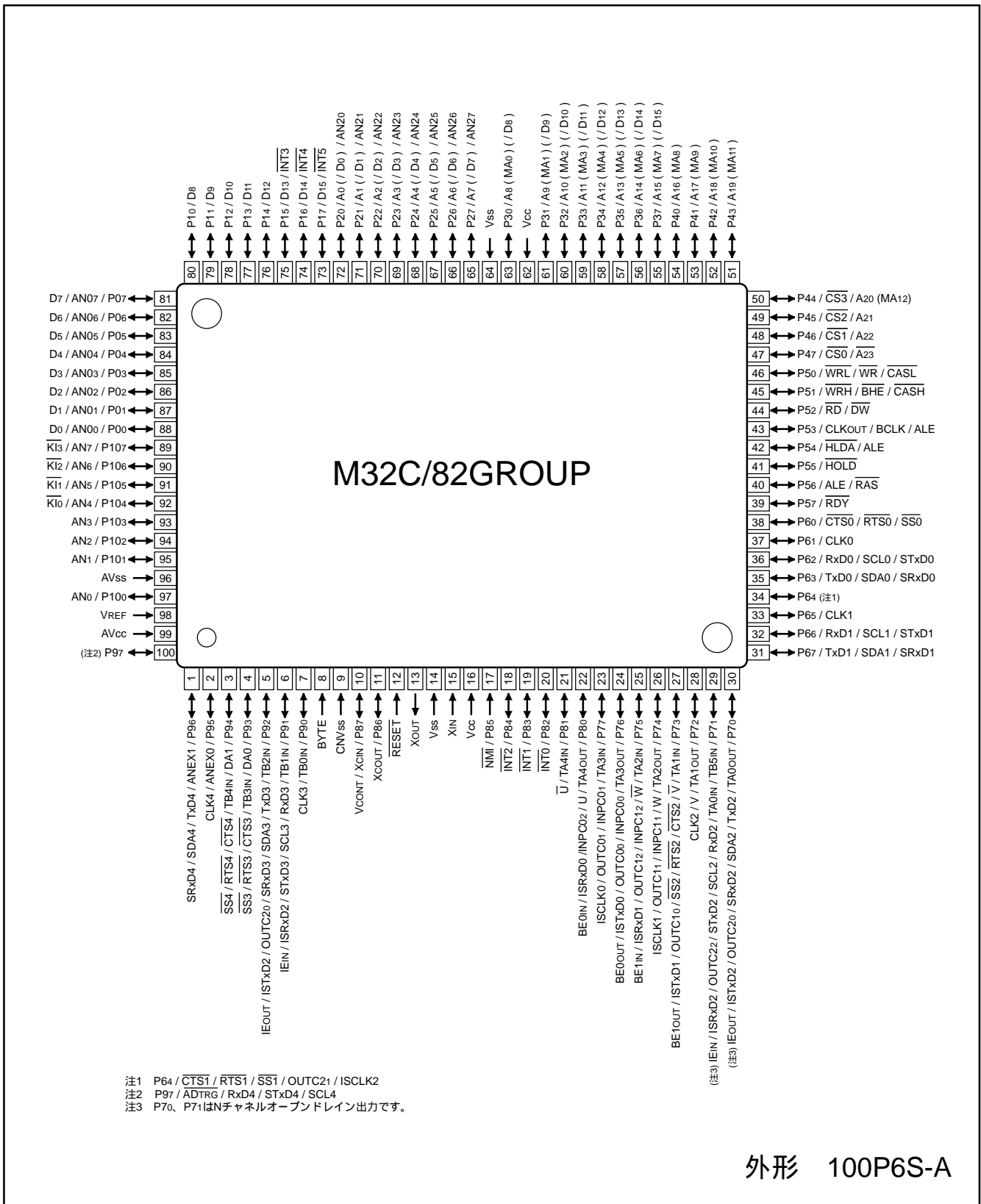


図1.5 100ピン版ピン接続図(上面図)

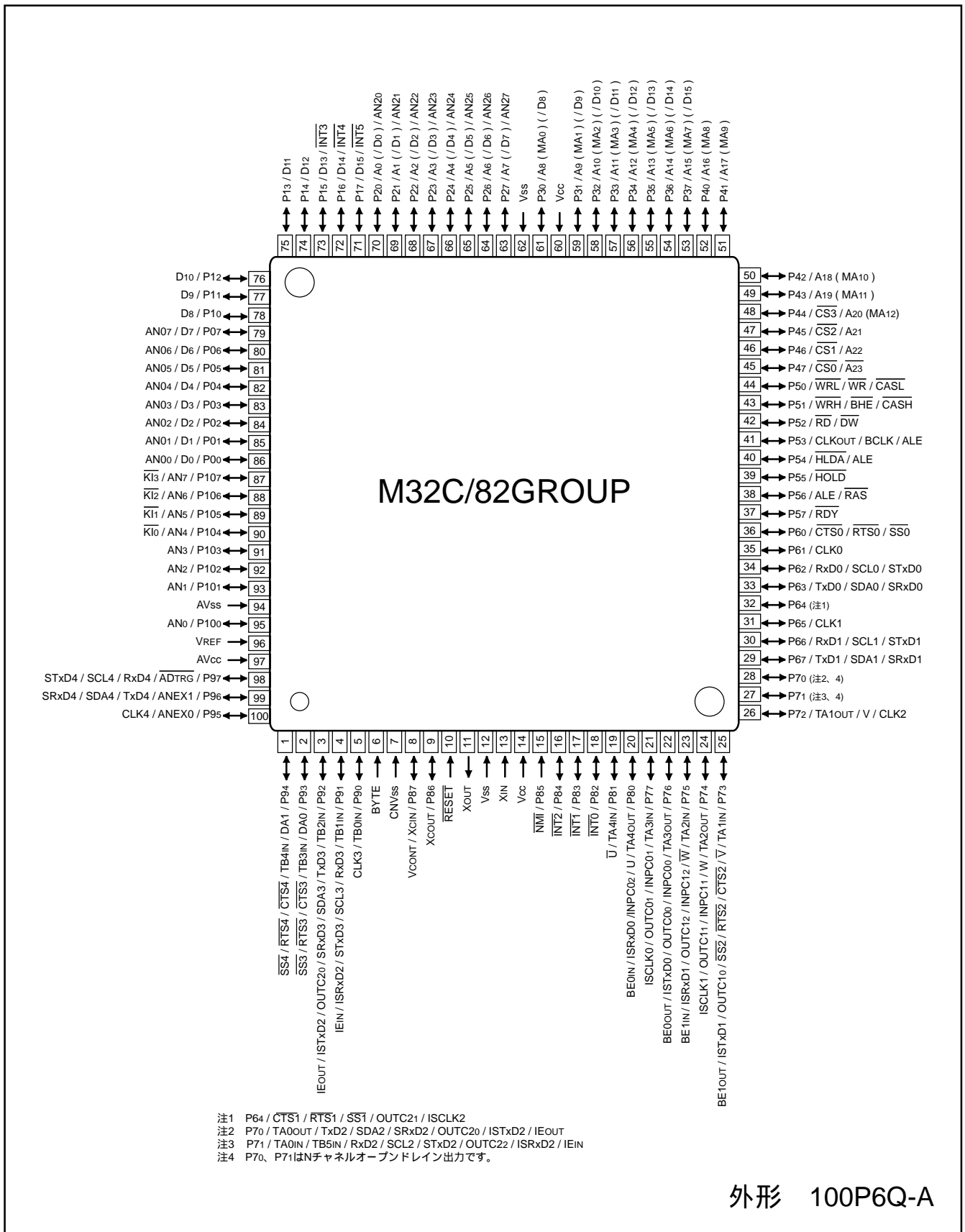


図1.6 100ピン版ピン接続図(上面図)

注1 P64 / $\overline{CTS1}$ / $\overline{RTS1}$ / $\overline{SS1}$ / OUTC21 / ISCLK2
 注2 P70 / TA0out / TxD2 / SDA2 / SRxD2 / OUTC20 / ISTxD2 / IEout
 注3 P71 / TA0in / TB5in / RxD2 / SCL2 / STxD2 / OUTC22 / ISRxD2 / IEin
 注4 P70、P71はNチャネルオープンドレイン出力です。

表1.5 100ピン版ピン端子名一覧表(1/2)

| パッケージ ピン番号 | | 制御端子 | ポート | 割込み 端子 | タイマ端子 | UART端子 | インテリジェントI/O端子 | アナログ 端子 | バス制御端子 |
|---------------|-----|------------|-----|-----------|-------------|-----------------|-----------------------------|------------|-----------------|
| FP | GP | | | | | | | | |
| 1 | 99 | | P96 | | | TxD4/SDA4/SRxD4 | | ANEX1 | |
| 2 | 100 | | P95 | | | CLK4 | | ANEX0 | |
| 3 | 1 | | P94 | | TB4IN | CTS4/RTS4/SS4 | | DA1 | |
| 4 | 2 | | P93 | | TB3IN | CTS3/RTS3/SS3 | | DA0 | |
| 5 | 3 | | P92 | | TB2IN | TxD3/SDA3/SRxD3 | OUTC20/IEout/ISTxD2 | | |
| 6 | 4 | | P91 | | TB1IN | RxD3/SCL3/STxD3 | IEin/ISRxD2 | | |
| 7 | 5 | | P90 | | TB0IN | CLK3 | | | |
| 8 | 6 | BYTE | | | | | | | |
| 9 | 7 | CNVss | | | | | | | |
| 10 | 8 | Xcin/Vcont | P87 | | | | | | |
| 11 | 9 | Xcout | P86 | | | | | | |
| 12 | 10 | RESET | | | | | | | |
| 13 | 11 | Xout | | | | | | | |
| 14 | 12 | Vss | | | | | | | |
| 15 | 13 | Xin | | | | | | | |
| 16 | 14 | Vcc | | | | | | | |
| 17 | 15 | | P85 | NMI | | | | | |
| 18 | 16 | | P84 | INT2 | | | | | |
| 19 | 17 | | P83 | INT1 | | | | | |
| 20 | 18 | | P82 | INT0 | | | | | |
| 21 | 19 | | P81 | | TA4IN/U | | | | |
| 22 | 20 | | P80 | | TA4OUT/U | | INPC02/ISRxD0/BE0in | | |
| 23 | 21 | | P77 | | TA3IN | | INPC01/OUTC01/ISCLK0 | | |
| 24 | 22 | | P76 | | TA3OUT | | INPC00/OUTC00/ISTxD0/BE0out | | |
| 25 | 23 | | P75 | | TA2IN/W | | INPC12/OUTC12/ISRxD1/BE1in | | |
| 26 | 24 | | P74 | | TA2OUT/W | | INPC11/OUTC11/ISCLK1 | | |
| 27 | 25 | | P73 | | TA1IN/V | CTS2/RTS2/SS2 | OUTC10/ISTxD1/BE1out | | |
| 28 | 26 | | P72 | | TA1OUT/V | CLK2 | | | |
| 29 | 27 | | P71 | | TB5IN/TA0IN | RxD2/SCL2/STxD2 | OUTC22/ISRxD2/IEin | | |
| 30 | 28 | | P70 | | TA0OUT | TxD2/SDA2/SRxD2 | OUTC20/ISTxD2/IEout | | |
| 31 | 29 | | P67 | | | TxD1/SDA1/SRxD1 | | | |
| 32 | 30 | | P66 | | | RxD1/SCL1/STxD1 | | | |
| 33 | 31 | | P65 | | | CLK1 | | | |
| 34 | 32 | | P64 | | | CTS1/RTS1/SS1 | OUTC21/ISCLK2 | | |
| 35 | 33 | | P63 | | | TxD0/SDA0/SRxD0 | | | |
| 36 | 34 | | P62 | | | RxD0/SCL0/STxD0 | | | |
| 37 | 35 | | P61 | | | CLK0 | | | |
| 38 | 36 | | P60 | | | CTS0/RTS0/SS0 | | | |
| 39 | 37 | | P57 | | | | | | RDY |
| 40 | 38 | | P56 | | | | | | ALE/RAS |
| 41 | 39 | | P55 | | | | | | HOLD |
| 42 | 40 | | P54 | | | | | | HLDA/ALE |
| 43 | 41 | | P53 | | | | | | CLKout/BCLK/ALE |
| 44 | 42 | | P52 | | | | | | RD/DW |
| 45 | 43 | | P51 | | | | | | WRH/BHE/CASH |
| 46 | 44 | | P50 | | | | | | WRL/WR/CASL |
| 47 | 45 | | P47 | | | | | | CS0/A23 |
| 48 | 46 | | P46 | | | | | | CS1/A22 |
| 49 | 47 | | P45 | | | | | | CS2/A21 |
| 50 | 48 | | P44 | | | | | | CS3/A20(MA12) |

表1.5 100ピン版ピン端子名一覧表(2/2)

| パッケージ ピン番号 | | 制御端子 | ポート | 割込み 端子 | タイマ端子 | UART端子 | インテリジェントI/O端子 | アナログ 端子 | バス制御端子 |
|---------------|----|------|------|-----------|-------|-----------------|---------------|------------|----------------|
| FP | GP | | | | | | | | |
| 51 | 49 | | P43 | | | | | | A19(MA11) |
| 52 | 50 | | P42 | | | | | | A18(MA10) |
| 53 | 51 | | P41 | | | | | | A17(MA9) |
| 54 | 52 | | P40 | | | | | | A16(MA8) |
| 55 | 53 | | P37 | | | | | | A15(MA7)/(D15) |
| 56 | 54 | | P36 | | | | | | A14(MA6)/(D14) |
| 57 | 55 | | P35 | | | | | | A13(MA5)/(D13) |
| 58 | 56 | | P34 | | | | | | A12(MA4)/(D12) |
| 59 | 57 | | P33 | | | | | | A11(MA3)/(D11) |
| 60 | 58 | | P32 | | | | | | A10(MA2)/(D10) |
| 61 | 59 | | P31 | | | | | | A9(MA1)/(D9) |
| 62 | 60 | Vcc | | | | | | | |
| 63 | 61 | | P30 | | | | | | A8(MA0)/(D8) |
| 64 | 62 | Vss | | | | | | | |
| 65 | 63 | | P27 | | | | | AN27 | A7(/D7) |
| 66 | 64 | | P26 | | | | | AN26 | A6(/D6) |
| 67 | 65 | | P25 | | | | | AN25 | A5(/D5) |
| 68 | 66 | | P24 | | | | | AN24 | A4(/D4) |
| 69 | 67 | | P23 | | | | | AN23 | A3(/D3) |
| 70 | 68 | | P22 | | | | | AN22 | A2(/D2) |
| 71 | 69 | | P21 | | | | | AN21 | A1(/D1) |
| 72 | 70 | | P20 | | | | | AN20 | A0(/D0) |
| 73 | 71 | | P17 | INT5 | | | | | D15 |
| 74 | 72 | | P16 | INT4 | | | | | D14 |
| 75 | 73 | | P15 | INT3 | | | | | D13 |
| 76 | 74 | | P14 | | | | | | D12 |
| 77 | 75 | | P13 | | | | | | D11 |
| 78 | 76 | | P12 | | | | | | D10 |
| 79 | 77 | | P11 | | | | | | D9 |
| 80 | 78 | | P10 | | | | | | D8 |
| 81 | 79 | | P07 | | | | | AN07 | D7 |
| 82 | 80 | | P06 | | | | | AN06 | D6 |
| 83 | 81 | | P05 | | | | | AN05 | D5 |
| 84 | 82 | | P04 | | | | | AN04 | D4 |
| 85 | 83 | | P03 | | | | | AN03 | D3 |
| 86 | 84 | | P02 | | | | | AN02 | D2 |
| 87 | 85 | | P01 | | | | | AN01 | D1 |
| 88 | 86 | | P00 | | | | | AN00 | D0 |
| 89 | 87 | | P107 | KI3 | | | | AN7 | |
| 90 | 88 | | P106 | KI2 | | | | AN6 | |
| 91 | 89 | | P105 | KI1 | | | | AN5 | |
| 92 | 90 | | P104 | KI0 | | | | AN4 | |
| 93 | 91 | | P103 | | | | | AN3 | |
| 94 | 92 | | P102 | | | | | AN2 | |
| 95 | 93 | | P101 | | | | | AN1 | |
| 96 | 94 | AVss | | | | | | | |
| 97 | 95 | | P100 | | | | | AN0 | |
| 98 | 96 | VREF | | | | | | | |
| 99 | 97 | AVcc | | | | | | | |
| 100 | 98 | | P97 | | | RxD4/SCL4/STxD4 | | ADTRG | |

1.7 端子の機能説明

表1.6 端子の機能説明(100ピン版、144ピン版共通)(1/5)

| 端子名 | 名称 | 入出力 | 機能 |
|-------------------|--------------------|----------|---|
| Vcc Vss | 電源入力 | 入力 入力 | Vcc端子には、3.0V～5.5Vを入力してください。Vss端子には、0Vを入力してください。 |
| CNVss | CNVss | 入力 | プロセッサモードを切り替えるための端子です。リセット後、シングルチップモード(メモリ拡張モード)で動作を開始する場合Vssに、マイクロプロセッサモードで動作を開始する場合Vccに接続してください。 |
| RESET | リセット入力 | 入力 | この端子に“L”を入力すると、マイクロコンピュータはリセット状態になります。 |
| XIN XOUT | クロック入力 クロック出力 | 入力 出力 | メインクロック発振回路の入出力端子です。XIN端子とXOUT端子の間にはセラミック共振子、または水晶共振子を接続してください。外部で生成したクロックを入力する場合は、XIN端子からクロックを入力し、XOUT端子は開放にしてください。 |
| BYTE | 外部データバス幅 切り替え入力 | 入力 | 外部領域3のデータバスを切り替えるための端子です。この端子が“L”のとき16ビット、“H”のとき8ビットになります。どちらかに固定してください。外部バスを使用しない場合は、Vssに接続してください。 |
| AVcc | アナログ電源入力 | 入力 | A/DコンバータとD/Aコンバータの電源入力端子です。Vccに接続してください。 |
| AVss | アナログ電源入力 | 入力 | A/DコンバータとD/Aコンバータの電源入力端子です。Vssに接続してください。 |
| VREF | 基準電圧入力 | 入力 | A/Dコンバータの基準電圧入力端子です。 |
| P00～P07 | 入出力ポートP0 | 入出力 | CMOSの8ビット入出力ポートです。入出力を選択するための方向レジスタを持ち、1本ごとに入力、または出力ポートに設定できます。シングルチップモード時の入力ポートでは、プログラムで4ビット単位でプルアップする、しないを設定できます。メモリ拡張モード、マイクロプロセッサモードでバス制御端子になる場合は内部プルアップ抵抗は選択できません。ただし、これらのモードでも入力ポートに使用するポートは、プルアップする、しないの設定ができます。 |
| D0～D7 | データバス | 入出力 | セパレートバス設定時データ(D0～D7)の入出力を行います。 |
| AN00～AN07 | アナログ入力端子 | 入力 | A/Dコンバータのアナログ入力端子です。 |
| P10～P17 | 入出力ポートP1 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| INT3～INT5 | INT割り込み入力端子 | 入力 | INT割り込みの入力端子です。 |
| D8～D15 | データバス | 入出力 | セパレートバス設定時データ(D8～D15)の入出力を行います。 |
| P20～P27 | 入出力ポートP2 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| A0～A7 | アドレスバス | 出力 | アドレス下位8ビット(A0～A7)を出力します。 |
| A0/D0～ A7/D7 | アドレスバス/データバス | 入出力 | マルチプレクスバス設定時、データ(D0～D7)の入出力と、アドレス下位8ビット(A0～A7)の出力を時分割で行います。 |
| AN20～AN27 | アナログ入力端子 | 入力 | A/Dコンバータのアナログ入力端子です。 |
| P30～P37 | 入出力ポートP3 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| A8～A15 | アドレスバス | 出力 | アドレス中位8ビット(A8～A15)を出力します。 |
| A8/D8～ A15/D15 | アドレスバス/データバス | 入出力 | 外部データバスが16ビットでマルチプレクスバス設定時、データ(D8～D15)の入出力と、アドレス中位8ビット(A8～A15)の出力を時分割で行います。 |
| MA0～MA7 | アドレスバス | 出力 | DRAM領域へのアクセス時、行アドレスと列アドレスの出力を時分割で行います。 |

表1.6 端子の機能説明(100ピン版、144ピン版共通)(2/5)

| 端子名 | 名称 | 入出力 | 機能 |
|--|---------------|--|---|
| P40 ~ P47 | 入出力ポートP4 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| A16 ~ A22 A23 | アドレスバス | 出力 出力 | アドレス上位8ビット(A16 ~ A22、A23)を出力します。最上位ビット(A23)は反転して出力します。 |
| CS0 ~ CS3 | チップセレクト | 出力 | CS0 ~ CS3信号を出力します。CS0 ~ CS3はチップセレクト信号でアクセス空間の指定に使用します。 |
| MA8 ~ MA12 | アドレスバス | 出力 | DRAM領域へのアクセス時、行アドレスと列アドレスの出力を時分割で行います。 |
| P50 ~ P57 | 入出力ポートP5 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| CLKOUT | クロック出力 | 出力 | P53からXINの8分周、32分周、またはXCINと同じ周期をもつクロックを出力します。 |
| WRL WR WRH BHE RD BCLK HLDA HOLD ALE RDY | バス制御端子 | 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 入力 | <p>WRL、WRH、(WR、BHE)、RD、BCLK、HLDA、ALE信号を出力します。なお、プログラムによってWRL、WRHまたは、BHE、WRを切り替えられます。</p> <p>WRL、WRH、RD選択時 外部領域の偶数番地にデータを書くとき、WRL信号が“L”になります。外部領域の奇数番地にデータを書くとき、WRH信号が“L”になります。外部領域を読んだとき、RD信号が“L”になります。</p> <p>WR、BHE、RD選択時 外部領域にデータを書くとき、WR信号が“L”になります。外部領域のデータを読むとき、RD信号が“L”になります。外部領域の奇数番地をアクセスするとき、BHE信号が“L”になります。外部データバスが8ビットのときはWR、BHE、RDを選択して下さい。</p> <p>HOLD端子の入力が“L”の期間、マイクロコンピュータはホールド状態になります。ホールド状態の期間、HLDAは“L”を出力します。ALEは番地をラッチするための信号です。RDY端子の入力が“L”の期間、マイクロコンピュータのバスはウエイト状態になります。</p> |
| DW CASL CASH RAS | DRAM用バス制御端子 | 出力 出力 出力 出力 | <p>DRAM領域にデータを書くとき、DW信号が“L”になります。</p> <p>CASL、CASH信号は列アドレスをラッチするタイミングを示す出力です。CASLは偶数番地、CASHは奇数番地アクセス時に“L”になります。</p> <p>RAS信号は行アドレスをラッチするタイミングを示す出力です。</p> |
| P60 ~ P67 | 入出力ポートP6 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| CTS0, CTS1 RTS0, RTS1 SS0, SS1 CLK0, CLK1 RxD0, RxD1 SCL0, SCL1 STxD0, STxD1 TxD0, TxD1 SDA0, SDA1 SRxD0, SRxD1 | シリアルI/O端子 | 入力 出力 入力 入力 入力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 出力 | UART0(P60 ~ P63)、UART1(P64 ~ P67)の入出力端子です。 |
| ISCLK2 OUTC21 | インテリジェントI/O端子 | 入出力 出力 | ISCLK2はインテリジェントI/O通信機能のクロック入出力端子です。OUTC21は波形生成機能の出力端子です。 |

表1.6 端子の機能説明(100ピン版、144ピン版共通)(3/5)

| 端子名 | 名称 | 入出力 | 機能 | | |
|---|-----------------|-------------------|---|-----|---|
| P70 ~ P77 | 入出力ポートP7 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです(ただし、P70とP71はNチャネルオープンドレイン出力)。 | | |
| TA0OUT ~ TA3OUT TA0IN ~ TA3IN | タイマA端子 | 入出力 入力 | タイマA0からタイマA3の入出力端子です。 | | |
| TB5IN | タイマB端子 | 入力 | タイマB5の入力端子です。 | | |
| V、 \overline{V} | 三相モータ制御出力 端子 | 出力 | V相出力です。 | | |
| W、 \overline{W} | | 出力 | W相出力です。 | | |
| CTS2 | UART端子 | 入力 | UART2の入出力端子です。 | | |
| RTS2 | | 出力 | | | |
| $\overline{SS}2$ | | 入力 | | | |
| CLK2 | | 入出力 | | | |
| RxD2 | | 入力 | | | |
| SCL2 | | 入出力 | | | |
| STxD2 | | 出力 | | | |
| TxD2 | | 出力 | | | |
| SDA2 | | 入出力 | | | |
| SRxD2 | | 入力 | | | |
| INPC00, INPC01, INPC11, INPC12 | | インテリジェントI/ O端子 | | 入力 | INPC00, INPC01, INPC11, INPC12は時間計測機能の入力端子です。OUTC00, OUTC01, OUTC10 ~ OUTC12, OUTC20, OUTC22は波形生成機能の出力端子です。ISCLK0, ISCLK1はインテリジェントI/O通信機能のクロック入出力端子です。IEIN, ISRxD1, ISRxD2, BE1INはインテリジェントI/O通信機能の受信データ入力端子です。IEOUT, ISTxD0 ~ ISTxD2, BE0OUT, BE1OUTはインテリジェントI/O通信機能の送信データ出力端子です。 |
| OUTC00, OUTC01, OUTC10 ~ OUTC12, OUTC20, OUTC22 | | | | 出力 | |
| ISCLK0, ISCLK1 | | | | 入出力 | |
| ISTxD0 ~ ISTxD2 | | | | 出力 | |
| ISRxD1, ISRxD2 | 入力 | | | | |
| IEOUT | 出力 | | | | |
| IEIN | 入力 | | | | |
| BE0OUT | 出力 | | | | |
| BE1OUT | 出力 | | | | |
| BE1IN | 入力 | | | | |

表1.6 端子の機能説明(100ピン版、144ピン版共通)(4/5)

| 端子名 | 名称 | 入出力 | 機能 |
|---|---------------------------|---|--|
| P80 ~ P84、 P86、P87 | 入出力ポートP8 | 入出力 | P80 ~ P84、P86、P87はP0と同等の機能を持つ入出力ポートです。 |
| XCIN XCOUT | サブクロック | 入力 出力 | サブクロック発振回路の入出力端子として機能します。この場合、XCOUT端子とXCIN端子の間には水晶発振子を接続してください。 |
| VCONT | PLL周波数シンセサイザ用ローパスフィルタ接続端子 | | PLL周波数シンセサイザを使用する場合は、VCONT端子にローパスフィルタを接続してください。また、PLL発振を安定させるためP86はVssに接続してください。 |
| TA4OUT TA4IN | タイマA端子 | 入出力 入力 | タイマA4の入出力端子です。 |
| U、 \bar{U} | 三相モータ制御出力端子 | 出力 | U相出力端子です。 |
| INT0 ~ INT2 | INT割り込み入力端子 | 入力 | INT割り込みの入力端子です。 |
| INPC02 ISRxD0 BE0IN | インテリジェントI/O端子 | 入力 入力 入力 | INPC02は時間計測機能の入力端子です。 ISRxD0、BE0INはインテリジェントI/O通信機能の受信データ入力端子です。 |
| P85 / NMI | NMI割り込み入力端子 | 入力 | NMI割り込み入力端子です。P8レジスタのP8_5ビットを読むと端子の状態を読めます。 |
| P90 ~ P97 | 入出力ポートP9 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。ただし、PD9レジスタ、PS3レジスタはPRCRレジスタにより書き換えを防止できます。 |
| TB0IN ~ TB4IN | タイマB端子 | 入力 | タイマB0 ~ B4の入力端子です。 |
| $\overline{CTS3}$, CTS4 $\overline{RTS3}$, RTS4 $\overline{SS3}$, $\overline{SS4}$ CLK3, CLK4 RxD3, RxD4 SCL3, SCL4 STxD3, STxD4 TxD3, TxD4 SDA3, SDA4 SRxD3, SRxD4 | シリアルI/O端子 | 入力 出力 入力 入出力 入力 入出力 出力 出力 入出力 入力 | UART3(P90 ~ P93)、UART4(P94 ~ P97)の入出力端子です。 |
| DA0, DA1 | D/A出力端子 | 出力 | D/A出力端子です。 |
| ANEX0 ANEX1 \overline{ADTRG} | A/D関連端子 | 入出力 入力 入力 | ANEX0はA/Dコンバータの拡張アナログ入出力端子です。 ANEX1はA/Dコンバータの拡張アナログ入力端子です。 \overline{ADTRG} はA/Dトリガ入力端子です。 |
| OUTC20 ISTxD2 IEOUT IEIN ISRxD2 | インテリジェントI/O端子 | 出力 出力 出力 入力 入力 | OUTC20は波形生成機能の出力端子です。 ISTxD2、IEOUTはインテリジェントI/O通信機能の送信データ出力端子です。 ISRxD2、IEINはインテリジェントI/O通信機能の受信データ入力端子です。 |
| P100 ~ P107 | 入出力ポートP10 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| KI0 ~ KI3 | キー入力割り込み端子 | 入力 | キー入力割り込みの入力端子です。 |
| AN0 ~ AN7 | アナログ入力端子 | 入力 | A/Dコンバータのアナログ入力端子です。 |

表1.6 端子の機能説明 (144ピン版のみ) (5/5)

| 端子名 | 名称 | 入出力 | 機能 | |
|--------------------------------|---------------|-----------|---|--------------------------|
| P110 ~ P114 | 入出力ポートP11 | 入出力 | P0と同等の機能を持つ5ビット入出力ポートです。 | |
| INPC11, INPC12 | インテリジェントI/O端子 | 入力 | INPC11, INPC12は時間計測機能の入力端子です。 | |
| OUTC10 ~ OUTC13 | | 出力 | OUTC10 ~ OUTC13は波形生成機能の出力端子です。 | |
| ISCLK1 | | 入出力 | ISCLK1はインテリジェントI/O通信機能、クロック入出力端子です。 | |
| ISRxD1 | | 入力 | ISRxD1, BE1INはインテリジェントI/O通信機能の受信データ入力端子です。 | |
| BE1IN | | 入力 | | |
| ISTxD1 | | 出力 | ISTxD1, BE1OUTはインテリジェントI/O通信機能の送信データ出力端子です。 | |
| BE1OUT | | 出力 | | |
| P120 ~ P127 | | 入出力ポートP12 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 |
| P130 ~ P137 | 入出力ポートP13 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 | |
| OUTC20 ~ OUTC27 | インテリジェントI/O端子 | 出力 | OUTC20 ~ OUTC27は波形生成機能の出力端子です。 | |
| ISCLK2 | | 入出力 | ISCLK2はインテリジェントI/O通信機能のクロック入出力端子です。 | |
| ISRxD2 | | 入力 | ISRxD2, IEINはインテリジェントI/O通信機能の受信データ入力端子です。 | |
| IEIN | | 入力 | | |
| ISTxD2 | | 出力 | ISTxD2, IEOUTはインテリジェントI/O通信機能の送信データ出力端子です。 | |
| IEOUT | | 出力 | | |
| P140 ~ P146 | | 入出力ポートP14 | 入出力 | P0と同等の機能を持つ7ビット入出力ポートです。 |
| INPC16, INPC17 | インテリジェントI/O端子 | 入力 | INPC16, INPC17は時間計測機能の入力端子です。 | |
| OUTC14 ~ OUTC17 | | 出力 | OUTC14 ~ OUTC17は波形生成機能の出力端子です。 | |
| P150 ~ P157 | 入出力ポートP15 | 入出力 | P0と同等の機能を持つ8ビット入出力ポートです。 | |
| INPC00 ~ INPC07 | インテリジェントI/O端子 | 入力 | INPC00 ~ INPC07は時間計測機能の入力端子です。 | |
| OUTC00, OUTC01, OUTC04, OUTC05 | | 出力 | OUTC00, OUTC01, OUTC04, OUTC05は波形生成機能の出力端子です。 | |
| ISCLK0 | | 入出力 | ISCLK0はインテリジェントI/O通信機能のクロック入出力端子です。 | |
| ISRxD0 | | 入力 | ISRxD0, BE0INはインテリジェントI/O通信機能の受信データ入力端子です。 | |
| BE0IN | | 入力 | | |
| ISTxD0 | | 出力 | ISTxD0, BE0OUTはインテリジェントI/O通信機能の送信データ出力端子です。 | |
| BE0OUT | | 出力 | | |
| AN150 ~ AN157 | | アナログ入力端子 | 入力 | A/Dコンバータのアナログ入力端子です。 |

2. 中央演算処理装置

図2.1にCPUのレジスタを示します。CPUには28個のレジスタがあります。

これらのうち、R0、R1、R2、R3、A0、A1、SB、FBの8個はレジスタバンクを構成しています。レジスタバンクは2セットあります。

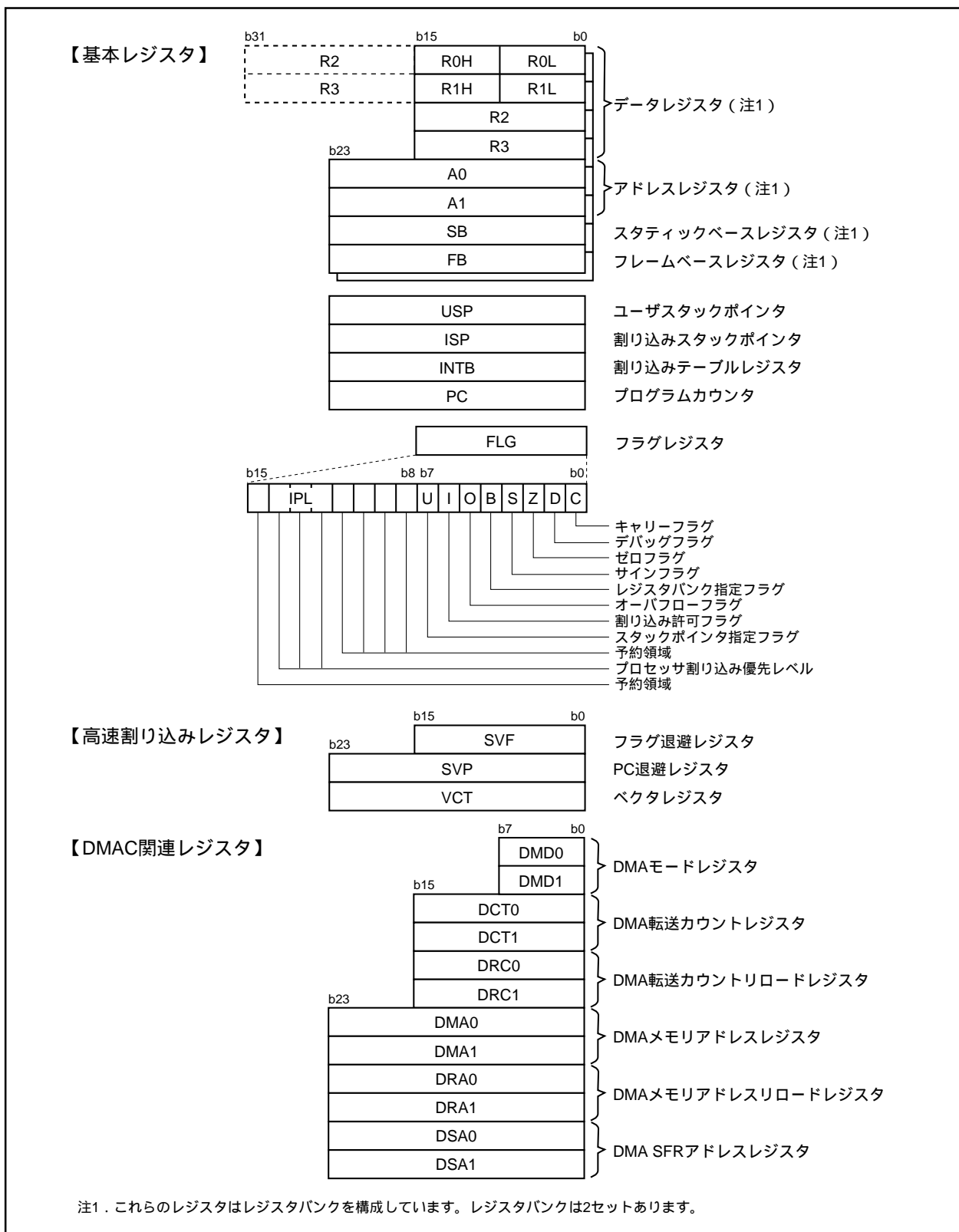


図2.1 CPUのレジスタ

2.1 基本レジスタ

2.1.1 データレジスタ(R0、R1、R2、R3)

R0は16ビットで構成されており、主に転送や算術、論理演算に使用します。R1～R3はR0と同様です。R0は上位(R0H)と下位(R0L)を別々に8ビットのデータレジスタとして使用します。R1はR0と同様です。R2とR0を組合せて32ビットのデータレジスタ(R2R0)として使用します。R3R1はR2R0と同様です。

2.1.2 アドレスレジスタ(A0、A1)

A0は24ビットで構成されており、アドレスレジスタ間接アドレッシングやアドレスレジスタ相対アドレッシングに使用します。また、転送や算術、論理演算に使用します。

A1はA0と同様です。

2.1.3 スタティックベースレジスタ(SB)

SBは24ビットで構成されており、SB相対アドレッシングに使用します。

2.1.4 フレームベースレジスタ(FB)

FBは24ビットで構成されており、FB相対アドレッシングに使用します。

2.1.5 プログラムカウンタ(PC)

PCは24ビットで構成されており、次に実行する命令の番地を示します。

2.1.6 割り込みテーブルレジスタ(INTB)

INTBは24ビットで構成されており、可変ベクタテーブルの先頭番地を示します。

2.1.7 ユーザスタックポインタ(USP)、割り込みスタックポインタ(ISP)

スタックポインタ(SP)はUSPとISPの2種類あり、共に24ビットで構成されています。

USPとISPはUフラグで切り替えられます。Uフラグは「2.1.8 フラグレジスタ(FLG)」を参照してください。

USPとISPには偶数番地を設定して下さい。偶数番地を設定した方が割り込みシーケンスの実行速度が速くなります。

2.1.8 フラグレジスタ(FLG)

FLGは16ビットで構成されており、CPUの状態を示します。

2.1.8.1 キャリーフラグ(C)

命令実行後のキャリーやボローの有無を示します。

2.1.8.2 デバッグフラグ(D)

Dフラグはデバッグ専用です。“0”にしてください。

2.1.8.3 ゼロフラグ(Z)

演算の結果が0のとき“1”になり、それ以外のとき“0”になります。

2.1.8.4 サインフラグ(S)

演算の結果が負のとき“1”になり、それ以外のとき“0”になります。

2.1.8.5 レジスタバンク指定フラグ(B)

Bフラグが“0”のときレジスタバンク0が指定され、“1”のときレジスタバンク1が指定されます。

2.1.8.6 オーバフローフラグ(O)

演算の結果がオーバフローしたとき“1”になります。それ以外では“0”になります。

2.1.8.7 割り込み許可フラグ(I)

マスクابل割り込みを許可するビットです。Iフラグが“0”のとき割り込みは禁止され、“1”のとき許可されます。割り込みを受け付けると、このビットは“0”になります。

2.1.8.8 スタックポインタ指定フラグ(U)

Uフラグが“0”のときISPが指定され、“1”のときUSPが指定されます。

ハードウェア割り込みを受け付けたとき、またはソフトウェア割り込み番号0~31のINT命令を実行したとき、Uフラグは“0”になります。

2.1.8.9 プロセッサ割り込み優先レベル(IPL)

IPLは3ビットで構成されており、レベル0~7まで8段階のプロセッサ割り込み優先レベルを指定します。要求があった割り込みの優先レベルがIPLより大きいとき、その割り込みは許可されます。

2.1.8.10 予約領域

書くときは“0”を書いてください。読んだとき、その値は不定です。

2.2 高速割り込みレジスタ

高速割り込みに関するレジスタは次のとおりです。

- ・フラグ退避レジスタ(SVF)
- ・PC退避レジスタ(SVP)
- ・ベクタレジスタ(VCT)

2.3 DMAC関連レジスタ

DMACに関するレジスタは次のとおりです。

- ・DMAモードレジスタ(DMD0、DMD1)
- ・DMA転送カウンタレジスタ(DCT0、DCT1)
- ・DMA転送カウントリロードレジスタ(DRC0、DRC1)
- ・DMAメモリアドレスレジスタ(DMA0、DMA1)
- ・DMA SFRアドレスレジスタ(DSA0、DSA1)
- ・DMAメモリアドレスリロードレジスタ(DRA0、DRA1)

3. メモリ

図3.1にメモリ配置図を示します。

アドレス空間は000000₁₆番地からFFFFFF₁₆番地までの16Mバイトあります。

内部ROMはFFFFFF₁₆番地から下位方向に配置されています。例えば64Kバイトの内部ROMは、FF0000₁₆番地からFFFFFF₁₆番地に配置されています。

固定割り込みベクタはFFFDC₁₆番地からFFFFF₁₆番地に配置されています。ここに各割り込みルーチンの先頭番地を格納します。

内部RAMは000400₁₆番地から上位方向に配置されています。例えば10Kバイトの内部RAMは、000400₁₆番地から002BFF₁₆番地に配置されています。内部RAMはデータ格納以外に、サブルーチン呼び出しや割り込み時のスタックとしても使用します。

SFRは000000₁₆番地から0003FF₁₆番地に配置されています。ここには入出力ポート、A/Dコンバータ、シリアルI/O、タイマなどの周辺機能の制御レジスタが配置されています。SFRのうち何も配置されていない番地はすべて予約領域のため、ユーザは使用できません。

スペシャルページベクタはFFFE00₁₆番地からFFFDB₁₆番地に配置されています。このベクタはJMPS命令またはJSRS命令で使用します。詳細は「ソフトウェアマニュアル」を参照してください。

メモリ拡張モード時またはマイクロプロセッサモード時、一部の領域は予約領域となり使用できません。

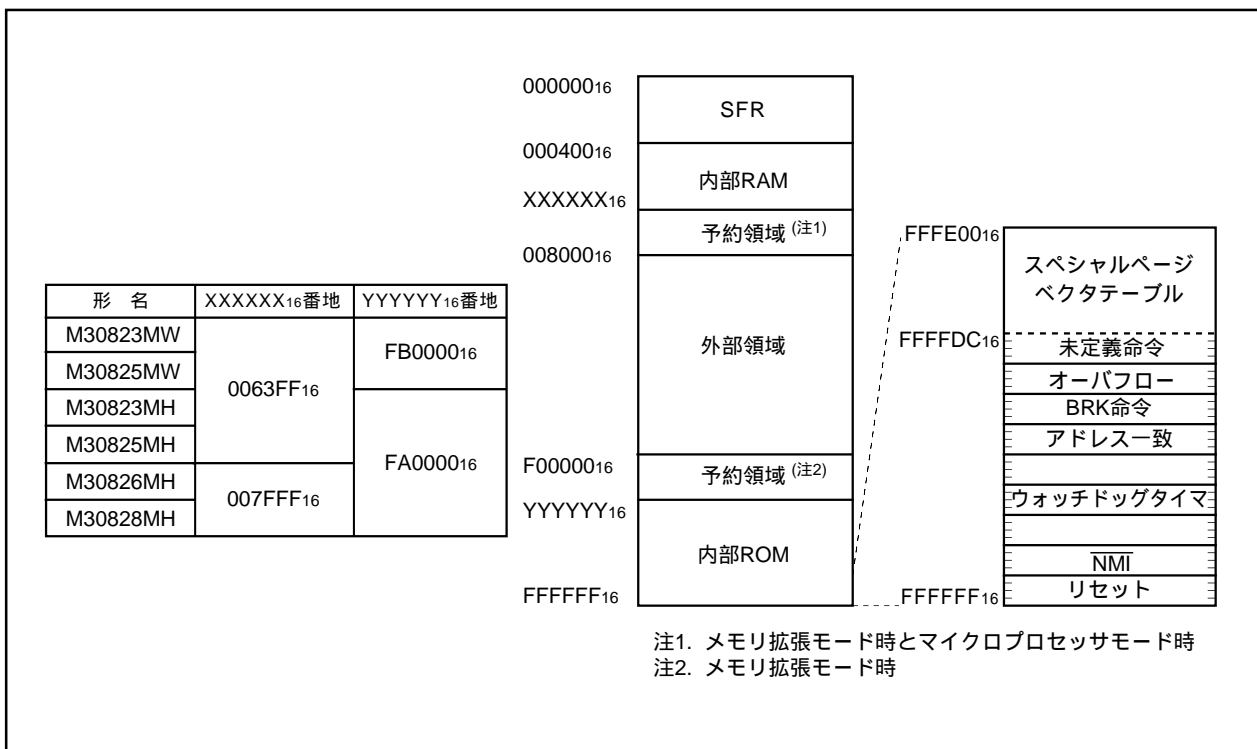


図3.1 メモリ配置図

4. SFR

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|--------------------|-------|--|
| 0000 ₁₆ | | | |
| 0001 ₁₆ | | | |
| 0002 ₁₆ | | | |
| 0003 ₁₆ | | | |
| 0004 ₁₆ | プロセッサモードレジスタ0 | PM0 | 1000 0000 ₂ (CNVss端子が"L") 0000 0011 ₂ (CNVss端子が"H") |
| 0005 ₁₆ | プロセッサモードレジスタ1 | PM1 | 0X00 0000 ₂ |
| 0006 ₁₆ | システムクロック制御レジスタ0 | CM0 | 0000 X000 ₂ |
| 0007 ₁₆ | システムクロック制御レジスタ1 | CM1 | 0010 0000 ₂ |
| 0008 ₁₆ | ウェイト制御レジスタ | WCR | 1111 1111 ₂ |
| 0009 ₁₆ | アドレス一致割り込み許可レジスタ | AIER | XXXX 0000 ₂ |
| 000A ₁₆ | プロテクトレジスタ | PRCR | XXXX 0000 ₂ |
| 000B ₁₆ | 外部データバス幅制御レジスタ | DS | XXXX 1000 ₂ (BYTE端子が"L") XXXX 0000 ₂ (BYTE端子が"H") |
| 000C ₁₆ | メインクロック分周レジスタ | MCD | XXX0 1000 ₂ |
| 000D ₁₆ | 発振停止検出レジスタ | CM2 | 00 ₁₆ |
| 000E ₁₆ | ウォッチドッグタイマスタートレジスタ | WDTS | XX ₁₆ |
| 000F ₁₆ | ウォッチドッグタイマ制御レジスタ | WDC | 000X XXXX ₂ |
| 0010 ₁₆ | | | |
| 0011 ₁₆ | アドレス一致割り込みレジスタ0 | RMAD0 | 000000 ₁₆ |
| 0012 ₁₆ | | | |
| 0013 ₁₆ | | | |
| 0014 ₁₆ | | | |
| 0015 ₁₆ | アドレス一致割り込みレジスタ1 | RMAD1 | 000000 ₁₆ |
| 0016 ₁₆ | | | |
| 0017 ₁₆ | PLL用VDC制御レジスタ | PLV | XXXX XX0 ₁₂ |
| 0018 ₁₆ | | | |
| 0019 ₁₆ | アドレス一致割り込みレジスタ2 | RMAD2 | 000000 ₁₆ |
| 001A ₁₆ | | | |
| 001B ₁₆ | VDC制御レジスタ0 | VDC0 | 00 ₁₆ |
| 001C ₁₆ | | | |
| 001D ₁₆ | アドレス一致割り込みレジスタ3 | RMAD3 | 000000 ₁₆ |
| 001E ₁₆ | | | |
| 001F ₁₆ | | | |
| 0020 ₁₆ | | | |
| 0021 ₁₆ | | | |
| 0022 ₁₆ | | | |
| 0023 ₁₆ | | | |
| 0024 ₁₆ | | | |
| 0025 ₁₆ | | | |
| 0026 ₁₆ | | | |
| 0027 ₁₆ | | | |
| 0028 ₁₆ | | | |
| 0029 ₁₆ | | | |
| 002A ₁₆ | | | |
| 002B ₁₆ | | | |
| 002C ₁₆ | | | |
| 002D ₁₆ | | | |
| 002E ₁₆ | | | |
| 002F ₁₆ | | | |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|--------------------|----------|------------------|
| 0030 ₁₆ | | | |
| 0031 ₁₆ | | | |
| 0032 ₁₆ | | | |
| 0033 ₁₆ | | | |
| 0034 ₁₆ | | | |
| 0035 ₁₆ | | | |
| 0036 ₁₆ | | | |
| 0037 ₁₆ | | | |
| 0038 ₁₆ | | | |
| 0039 ₁₆ | | | |
| 003A ₁₆ | | | |
| 003B ₁₆ | | | |
| 003C ₁₆ | | | |
| 003D ₁₆ | | | |
| 003E ₁₆ | | | |
| 003F ₁₆ | | | |
| 0040 ₁₆ | DRAM制御レジスタ | DRAMCONT | XX ₁₆ |
| 0041 ₁₆ | DRAMリフレッシュ間隔設定レジスタ | REFCNT | XX ₁₆ |
| 0042 ₁₆ | | | |
| 0043 ₁₆ | | | |
| 0044 ₁₆ | | | |
| 0045 ₁₆ | | | |
| 0046 ₁₆ | | | |
| 0047 ₁₆ | | | |
| 0048 ₁₆ | | | |
| 0049 ₁₆ | | | |
| 004A ₁₆ | | | |
| 004B ₁₆ | | | |
| 004C ₁₆ | | | |
| 004D ₁₆ | | | |
| 004E ₁₆ | | | |
| 004F ₁₆ | | | |
| 0050 ₁₆ | | | |
| 0051 ₁₆ | | | |
| 0052 ₁₆ | | | |
| 0053 ₁₆ | | | |
| 0054 ₁₆ | | | |
| 0055 ₁₆ | | | |
| 0056 ₁₆ | | | |
| 0057 ₁₆ | | | |
| 0058 ₁₆ | | | |
| 0059 ₁₆ | | | |
| 005A ₁₆ | | | |
| 005B ₁₆ | | | |
| 005C ₁₆ | | | |
| 005D ₁₆ | | | |
| 005E ₁₆ | | | |
| 005F ₁₆ | | | |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|-----------------------------|---------------|-----------|
| 0060 ₁₆ | | | |
| 0061 ₁₆ | | | |
| 0062 ₁₆ | | | |
| 0063 ₁₆ | | | |
| 0064 ₁₆ | | | |
| 0065 ₁₆ | | | |
| 0066 ₁₆ | | | |
| 0067 ₁₆ | | | |
| 0068 ₁₆ | DMA0割り込み制御レジスタ | DM0IC | XXXX X002 |
| 0069 ₁₆ | タイマB5割り込み制御レジスタ | TB5IC | XXXX X002 |
| 006A ₁₆ | DMA2割り込み制御レジスタ | DM2IC | XXXX X002 |
| 006B ₁₆ | UART2受信/ACK割り込み制御レジスタ | S2RIC | XXXX X002 |
| 006C ₁₆ | タイマA0割り込み制御レジスタ | TA0IC | XXXX X002 |
| 006D ₁₆ | UART3受信/ACK割り込み制御レジスタ | S3RIC | XXXX X002 |
| 006E ₁₆ | タイマA2割り込み制御レジスタ | TA2IC | XXXX X002 |
| 006F ₁₆ | UART4受信/ACK割り込み制御レジスタ | S4RIC | XXXX X002 |
| 0070 ₁₆ | タイマA4割り込み制御レジスタ | TA4IC | XXXX X002 |
| 0071 ₁₆ | UART0/UART3バス衝突検出割り込み制御レジスタ | BCN0IC/BCN3IC | XXXX X002 |
| 0072 ₁₆ | UART0受信/ACK割り込み制御レジスタ | S0RIC | XXXX X002 |
| 0073 ₁₆ | A/D0変換割り込み制御レジスタ | AD0IC | XXXX X002 |
| 0074 ₁₆ | UART1受信/ACK割り込み制御レジスタ | S1RIC | XXXX X002 |
| 0075 ₁₆ | インテリジェントI/O割り込み制御レジスタ0 | IIO0IC | XXXX X002 |
| 0076 ₁₆ | タイマB1割り込み制御レジスタ | TB1IC | XXXX X002 |
| 0077 ₁₆ | インテリジェントI/O割り込み制御レジスタ2 | IIO2IC | XXXX X002 |
| 0078 ₁₆ | タイマB3割り込み制御レジスタ | TB3IC | XXXX X002 |
| 0079 ₁₆ | インテリジェントI/O割り込み制御レジスタ4 | IIO4IC | XXXX X002 |
| 007A ₁₆ | INT5割り込み制御レジスタ | INT5IC | XX00 X002 |
| 007B ₁₆ | インテリジェントI/O割り込み制御レジスタ6 | IIO6IC | XXXX X002 |
| 007C ₁₆ | INT3割り込み制御レジスタ | INT3IC | XX00 X002 |
| 007D ₁₆ | インテリジェントI/O割り込み制御レジスタ8 | IIO8IC | XXXX X002 |
| 007E ₁₆ | INT1割り込み制御レジスタ | INT1IC | XX00 X002 |
| 007F ₁₆ | インテリジェントI/O割り込み制御レジスタ10 | IIO10IC | XXXX X002 |
| 0080 ₁₆ | | | |
| 0081 ₁₆ | インテリジェントI/O割り込み制御レジスタ11 | IIO11IC | XXXX X002 |
| 0082 ₁₆ | | | |
| 0083 ₁₆ | | | |
| 0084 ₁₆ | | | |
| 0085 ₁₆ | | | |
| 0086 ₁₆ | | | |
| 0087 ₁₆ | | | |
| 0088 ₁₆ | DMA1割り込み制御レジスタ | DM1IC | XXXX X002 |
| 0089 ₁₆ | UART2送信/NACK割り込み制御レジスタ | S2TIC | XXXX X002 |
| 008A ₁₆ | DMA3割り込み制御レジスタ | DM3IC | XXXX X002 |
| 008B ₁₆ | UART3送信/NACK割り込み制御レジスタ | S3TIC | XXXX X002 |
| 008C ₁₆ | タイマA1割り込み制御レジスタ | TA1IC | XXXX X002 |
| 008D ₁₆ | UART4送信/NACK割り込み制御レジスタ | S4TIC | XXXX X002 |
| 008E ₁₆ | タイマA3割り込み制御レジスタ | TA3IC | XXXX X002 |
| 008F ₁₆ | UART2バス衝突検出割り込み制御レジスタ | BCN2IC | XXXX X002 |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|-----------------------------|---------------|------------------------|
| 0090 ₁₆ | UART0送信/NACK割り込み制御レジスタ | S0TIC | XXXX X000 ₂ |
| 0091 ₁₆ | UART1/UART4バス衝突検出割り込み制御レジスタ | BCN1IC/BCN4IC | XXXX X000 ₂ |
| 0092 ₁₆ | UART1送信/NACK割り込み制御レジスタ | S1TIC | XXXX X000 ₂ |
| 0093 ₁₆ | キー入力割り込み制御レジスタ | KUPIC | XXXX X000 ₂ |
| 0094 ₁₆ | タイマB0割り込み制御レジスタ | TB0IC | XXXX X000 ₂ |
| 0095 ₁₆ | インテリジェントI/O割り込み制御レジスタ1 | IIO1IC | XXXX X000 ₂ |
| 0096 ₁₆ | タイマB2割り込み制御レジスタ | TB2IC | XXXX X000 ₂ |
| 0097 ₁₆ | インテリジェントI/O割り込み制御レジスタ3 | IIO3IC | XXXX X000 ₂ |
| 0098 ₁₆ | タイマB4割り込み制御レジスタ | TB4IC | XXXX X000 ₂ |
| 0099 ₁₆ | インテリジェントI/O割り込み制御レジスタ5 | IIO5IC | XXXX X000 ₂ |
| 009A ₁₆ | INT4割り込み制御レジスタ | INT4IC | XX00 X000 ₂ |
| 009B ₁₆ | インテリジェントI/O割り込み制御レジスタ7 | IIO7IC | XXXX X000 ₂ |
| 009C ₁₆ | INT2割り込み制御レジスタ | INT2IC | XX00 X000 ₂ |
| 009D ₁₆ | インテリジェントI/O割り込み制御レジスタ9 | IIO9IC | XXXX X000 ₂ |
| 009E ₁₆ | INT0割り込み制御レジスタ | INT0IC | XX00 X000 ₂ |
| 009F ₁₆ | 復帰用優先順位レジスタ | RLVL | XXXX 0000 ₂ |
| 00A0 ₁₆ | 割り込み要求レジスタ0 | IIO0IR | 0000 000X ₂ |
| 00A1 ₁₆ | 割り込み要求レジスタ1 | IIO1IR | 0000 000X ₂ |
| 00A2 ₁₆ | 割り込み要求レジスタ2 | IIO2IR | 0000 000X ₂ |
| 00A3 ₁₆ | 割り込み要求レジスタ3 | IIO3IR | 0000 000X ₂ |
| 00A4 ₁₆ | 割り込み要求レジスタ4 | IIO4IR | 0000 000X ₂ |
| 00A5 ₁₆ | 割り込み要求レジスタ5 | IIO5IR | 0000 000X ₂ |
| 00A6 ₁₆ | 割り込み要求レジスタ6 | IIO6IR | 0000 000X ₂ |
| 00A7 ₁₆ | 割り込み要求レジスタ7 | IIO7IR | 0000 000X ₂ |
| 00A8 ₁₆ | 割り込み要求レジスタ8 | IIO8IR | 0000 000X ₂ |
| 00A9 ₁₆ | 割り込み要求レジスタ9 | IIO9IR | 0000 000X ₂ |
| 00AA ₁₆ | 割り込み要求レジスタ10 | IIO10IR | 0000 000X ₂ |
| 00AB ₁₆ | 割り込み要求レジスタ11 | IIO11IR | 0000 000X ₂ |
| 00AC ₁₆ | | | |
| 00AD ₁₆ | | | |
| 00AE ₁₆ | | | |
| 00AF ₁₆ | | | |
| 00B0 ₁₆ | 割り込み許可レジスタ0 | IIO0IE | 00 ₁₆ |
| 00B1 ₁₆ | 割り込み許可レジスタ1 | IIO1IE | 00 ₁₆ |
| 00B2 ₁₆ | 割り込み許可レジスタ2 | IIO2IE | 00 ₁₆ |
| 00B3 ₁₆ | 割り込み許可レジスタ3 | IIO3IE | 00 ₁₆ |
| 00B4 ₁₆ | 割り込み許可レジスタ4 | IIO4IE | 00 ₁₆ |
| 00B5 ₁₆ | 割り込み許可レジスタ5 | IIO5IE | 00 ₁₆ |
| 00B6 ₁₆ | 割り込み許可レジスタ6 | IIO6IE | 00 ₁₆ |
| 00B7 ₁₆ | 割り込み許可レジスタ7 | IIO7IE | 00 ₁₆ |
| 00B8 ₁₆ | 割り込み許可レジスタ8 | IIO8IE | 00 ₁₆ |
| 00B9 ₁₆ | 割り込み許可レジスタ9 | IIO9IE | 00 ₁₆ |
| 00BA ₁₆ | 割り込み許可レジスタ10 | IIO10IE | 00 ₁₆ |
| 00BB ₁₆ | 割り込み許可レジスタ11 | IIO11IE | 00 ₁₆ |
| 00BC ₁₆ | | | |
| 00BD ₁₆ | | | |
| 00BE ₁₆ | | | |
| 00BF ₁₆ | | | |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--|-----------------------|-------------|--|
| 00C0 ₁₆ 00C1 ₁₆ | グループ0時間計測 / 波形生成レジスタ0 | G0TM0/G0PO0 | XX ₁₆ XX ₁₆ |
| 00C2 ₁₆ 00C3 ₁₆ | グループ0時間計測 / 波形生成レジスタ1 | G0TM1/G0PO1 | XX ₁₆ XX ₁₆ |
| 00C4 ₁₆ 00C5 ₁₆ | グループ0時間計測 / 波形生成レジスタ2 | G0TM2/G0PO2 | XX ₁₆ XX ₁₆ |
| 00C6 ₁₆ 00C7 ₁₆ | グループ0時間計測 / 波形生成レジスタ3 | G0TM3/G0PO3 | XX ₁₆ XX ₁₆ |
| 00C8 ₁₆ 00C9 ₁₆ | グループ0時間計測 / 波形生成レジスタ4 | G0TM4/G0PO4 | XX ₁₆ XX ₁₆ |
| 00CA ₁₆ 00CB ₁₆ | グループ0時間計測 / 波形生成レジスタ5 | G0TM5/G0PO5 | XX ₁₆ XX ₁₆ |
| 00CC ₁₆ 00CD ₁₆ | グループ0時間計測 / 波形生成レジスタ6 | G0TM6/G0PO6 | XX ₁₆ XX ₁₆ |
| 00CE ₁₆ 00CF ₁₆ | グループ0時間計測 / 波形生成レジスタ7 | G0TM7/G0PO7 | XX ₁₆ XX ₁₆ |
| 00D0 ₁₆ | グループ0波形生成制御レジスタ0 | G0POCR0 | 0X00 X000 ₂ |
| 00D1 ₁₆ | グループ0波形生成制御レジスタ1 | G0POCR1 | 0X00 X000 ₂ |
| 00D2 ₁₆ | グループ0波形生成制御レジスタ2 | G0POCR2 | 0X00 X000 ₂ |
| 00D3 ₁₆ | グループ0波形生成制御レジスタ3 | G0POCR3 | 0X00 X000 ₂ |
| 00D4 ₁₆ | グループ0波形生成制御レジスタ4 | G0POCR4 | 0X00 X000 ₂ |
| 00D5 ₁₆ | グループ0波形生成制御レジスタ5 | G0POCR5 | 0X00 X000 ₂ |
| 00D6 ₁₆ | グループ0波形生成制御レジスタ6 | G0POCR6 | 0X00 X000 ₂ |
| 00D7 ₁₆ | グループ0波形生成制御レジスタ7 | G0POCR7 | 0X00 X000 ₂ |
| 00D8 ₁₆ | グループ0時間計測制御レジスタ0 | G0TMCR0 | 00 ₁₆ |
| 00D9 ₁₆ | グループ0時間計測制御レジスタ1 | G0TMCR1 | 00 ₁₆ |
| 00DA ₁₆ | グループ0時間計測制御レジスタ2 | G0TMCR2 | 00 ₁₆ |
| 00DB ₁₆ | グループ0時間計測制御レジスタ3 | G0TMCR3 | 00 ₁₆ |
| 00DC ₁₆ | グループ0時間計測制御レジスタ4 | G0TMCR4 | 00 ₁₆ |
| 00DD ₁₆ | グループ0時間計測制御レジスタ5 | G0TMCR5 | 00 ₁₆ |
| 00DE ₁₆ | グループ0時間計測制御レジスタ6 | G0TMCR6 | 00 ₁₆ |
| 00DF ₁₆ | グループ0時間計測制御レジスタ7 | G0TMCR7 | 00 ₁₆ |
| 00E0 ₁₆ 00E1 ₁₆ | グループ0ベースタイマレジスタ | G0BT | XX ₁₆ XX ₁₆ |
| 00E2 ₁₆ | グループ0ベースタイマ制御レジスタ0 | G0BCR0 | 00 ₁₆ |
| 00E3 ₁₆ | グループ0ベースタイマ制御レジスタ1 | G0BCR1 | 00 ₁₆ |
| 00E4 ₁₆ | グループ0時間計測プリスケアラレジスタ6 | G0TPR6 | 00 ₁₆ |
| 00E5 ₁₆ | グループ0時間計測プリスケアラレジスタ7 | G0TPR7 | 00 ₁₆ |
| 00E6 ₁₆ | グループ0機能許可レジスタ | G0FE | 00 ₁₆ |
| 00E7 ₁₆ | グループ0機能選択レジスタ | G0FS | 00 ₁₆ |
| 00E8 ₁₆ 00E9 ₁₆ | グループ0SI/O受信バッファレジスタ | G0RB | XXXX XXXX ₂ XX00 XXXX ₂ |
| 00EA ₁₆ | グループ0送信バッファ/受信データレジスタ | G0TB/G0DR | XX ₁₆ |
| 00EB ₁₆ | | | |
| 00EC ₁₆ | グループ0受信入力レジスタ | G0RI | XX ₁₆ |
| 00ED ₁₆ | グループ0SI/O通信モードレジスタ | G0MR | 00 ₁₆ |
| 00EE ₁₆ | グループ0送信出力レジスタ | G0TO | XX ₁₆ |
| 00EF ₁₆ | グループ0SI/O通信制御レジスタ | G0CR | 0000 X000 ₂ |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--|-------------------------|-------------|--------------------------------------|
| 00F0 ₁₆ | グループ0データ比較レジスタ0 | G0CMP0 | XX ₁₆ |
| 00F1 ₁₆ | グループ0データ比較レジスタ1 | G0CMP1 | XX ₁₆ |
| 00F2 ₁₆ | グループ0データ比較レジスタ2 | G0CMP2 | XX ₁₆ |
| 00F3 ₁₆ | グループ0データ比較レジスタ3 | G0CMP3 | XX ₁₆ |
| 00F4 ₁₆ | グループ0データマスクレジスタ0 | G0MSK0 | XX ₁₆ |
| 00F5 ₁₆ | グループ0データマスクレジスタ1 | G0MSK1 | XX ₁₆ |
| 00F6 ₁₆ | | | |
| 00F7 ₁₆ | | | |
| 00F8 ₁₆ 00F9 ₁₆ | グループ0受信CRCコードレジスタ | G0RCRC | XX ₁₆ XX ₁₆ |
| 00FA ₁₆ 00FB ₁₆ | グループ0送信CRCコードレジスタ | G0TCRC | 00 ₁₆ 00 ₁₆ |
| 00FC ₁₆ | グループ0SI/O拡張モードレジスタ | G0EMR | 00 ₁₆ |
| 00FD ₁₆ | グループ0SI/O拡張受信制御レジスタ | G0ERC | 00 ₁₆ |
| 00FE ₁₆ | グループ0SI/O特殊通信割り込み判別レジスタ | G0IRF | 0000 00XX ₂ |
| 00FF ₁₆ | グループ0SI/O拡張送信制御レジスタ | G0ETC | 0000 0XXX ₂ |
| 0100 ₁₆ 0101 ₁₆ | グループ1時間計測 / 波形生成レジスタ0 | G1TM0/G1PO0 | XX ₁₆ XX ₁₆ |
| 0102 ₁₆ 0103 ₁₆ | グループ1時間計測 / 波形生成レジスタ1 | G1TM1/G1PO1 | XX ₁₆ XX ₁₆ |
| 0104 ₁₆ 0105 ₁₆ | グループ1時間計測 / 波形生成レジスタ2 | G1TM2/G1PO2 | XX ₁₆ XX ₁₆ |
| 0106 ₁₆ 0107 ₁₆ | グループ1時間計測 / 波形生成レジスタ3 | G1TM3/G1PO3 | XX ₁₆ XX ₁₆ |
| 0108 ₁₆ 0109 ₁₆ | グループ1時間計測 / 波形生成レジスタ4 | G1TM4/G1PO4 | XX ₁₆ XX ₁₆ |
| 010A ₁₆ 010B ₁₆ | グループ1時間計測 / 波形生成レジスタ5 | G1TM5/G1PO5 | XX ₁₆ XX ₁₆ |
| 010C ₁₆ 010D ₁₆ | グループ1時間計測 / 波形生成レジスタ6 | G1TM6/G1PO6 | XX ₁₆ XX ₁₆ |
| 010E ₁₆ 010F ₁₆ | グループ1時間計測 / 波形生成レジスタ7 | G1TM7/G1PO7 | XX ₁₆ XX ₁₆ |
| 0110 ₁₆ | グループ1波形生成制御レジスタ0 | G1POCR0 | 0X00 X000 ₂ |
| 0111 ₁₆ | グループ1波形生成制御レジスタ1 | G1POCR1 | 0X00 X000 ₂ |
| 0112 ₁₆ | グループ1波形生成制御レジスタ2 | G1POCR2 | 0X00 X000 ₂ |
| 0113 ₁₆ | グループ1波形生成制御レジスタ3 | G1POCR3 | 0X00 X000 ₂ |
| 0114 ₁₆ | グループ1波形生成制御レジスタ4 | G1POCR4 | 0X00 X000 ₂ |
| 0115 ₁₆ | グループ1波形生成制御レジスタ5 | G1POCR5 | 0X00 X000 ₂ |
| 0116 ₁₆ | グループ1波形生成制御レジスタ6 | G1POCR6 | 0X00 X000 ₂ |
| 0117 ₁₆ | グループ1波形生成制御レジスタ7 | G1POCR7 | 0X00 X000 ₂ |
| 0118 ₁₆ | グループ1時間計測制御レジスタ0 | G1TMCR0 | 00 ₁₆ |
| 0119 ₁₆ | グループ1時間計測制御レジスタ1 | G1TMCR1 | 00 ₁₆ |
| 011A ₁₆ | グループ1時間計測制御レジスタ2 | G1TMCR2 | 00 ₁₆ |
| 011B ₁₆ | グループ1時間計測制御レジスタ3 | G1TMCR3 | 00 ₁₆ |
| 011C ₁₆ | グループ1時間計測制御レジスタ4 | G1TMCR4 | 00 ₁₆ |
| 011D ₁₆ | グループ1時間計測制御レジスタ5 | G1TMCR5 | 00 ₁₆ |
| 011E ₁₆ | グループ1時間計測制御レジスタ6 | G1TMCR6 | 00 ₁₆ |
| 011F ₁₆ | グループ1時間計測制御レジスタ7 | G1TMCR7 | 00 ₁₆ |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--|-------------------------|-----------|--|
| 0120 ₁₆ 0121 ₁₆ | グループ1ベースタイマレジスタ | G1BT | XX ₁₆ XX ₁₆ |
| 0122 ₁₆ | グループ1ベースタイマ制御レジスタ0 | G1BCR0 | 00 ₁₆ |
| 0123 ₁₆ | グループ1ベースタイマ制御レジスタ1 | G1BCR1 | 00 ₁₆ |
| 0124 ₁₆ | グループ1時間計測プリスケアラレジスタ6 | G1TPR6 | 00 ₁₆ |
| 0125 ₁₆ | グループ1時間計測プリスケアラレジスタ7 | G1TPR7 | 00 ₁₆ |
| 0126 ₁₆ | グループ1機能許可レジスタ | G1FE | 00 ₁₆ |
| 0127 ₁₆ | グループ1機能選択レジスタ | G1FS | 00 ₁₆ |
| 0128 ₁₆ 0129 ₁₆ | グループ1SI/O受信バッファレジスタ | G1RB | XXXX XXXX ₂ XX00 XXXX ₂ |
| 012A ₁₆ 012B ₁₆ | グループ1送信バッファ/受信データレジスタ | G1TB/G1DR | XX ₁₆ |
| 012C ₁₆ | グループ1受信入力レジスタ | G1RI | XX ₁₆ |
| 012D ₁₆ | グループ1SI/O通信モードレジスタ | G1MR | 00 ₁₆ |
| 012E ₁₆ | グループ1送信出力レジスタ | G1TO | XX ₁₆ |
| 012F ₁₆ | グループ1SI/O通信制御レジスタ | G1CR | 0000 X000 ₂ |
| 0130 ₁₆ | グループ1データ比較レジスタ0 | G1CMP0 | XX ₁₆ |
| 0131 ₁₆ | グループ1データ比較レジスタ1 | G1CMP1 | XX ₁₆ |
| 0132 ₁₆ | グループ1データ比較レジスタ2 | G1CMP2 | XX ₁₆ |
| 0133 ₁₆ | グループ1データ比較レジスタ3 | G1CMP3 | XX ₁₆ |
| 0134 ₁₆ | グループ1データマスクレジスタ0 | G1MSK0 | XX ₁₆ |
| 0135 ₁₆ | グループ1データマスクレジスタ1 | G1MSK1 | XX ₁₆ |
| 0136 ₁₆ | | | |
| 0137 ₁₆ | | | |
| 0138 ₁₆ 0139 ₁₆ | グループ1受信CRCコードレジスタ | G1RCRC | XX ₁₆ XX ₁₆ |
| 013A ₁₆ 013B ₁₆ | グループ1送信CRCコードレジスタ | G1TCRC | 00 ₁₆ 00 ₁₆ |
| 013C ₁₆ | グループ1SI/O拡張モードレジスタ | G1EMR | 00 ₁₆ |
| 013D ₁₆ | グループ1SI/O拡張受信制御レジスタ | G1ERC | 00 ₁₆ |
| 013E ₁₆ | グループ1SI/O特殊通信割り込み判別レジスタ | G1IRF | 0000 00XX ₂ |
| 013F ₁₆ | グループ1SI/O拡張送信制御レジスタ | G1ETC | 0000 0XXX ₂ |
| 0140 ₁₆ 0141 ₁₆ | グループ2波形生成レジスタ0 | G2PO0 | XX ₁₆ XX ₁₆ |
| 0142 ₁₆ 0143 ₁₆ | グループ2波形生成レジスタ1 | G2PO1 | XX ₁₆ XX ₁₆ |
| 0144 ₁₆ 0145 ₁₆ | グループ2波形生成レジスタ2 | G2PO2 | XX ₁₆ XX ₁₆ |
| 0146 ₁₆ 0147 ₁₆ | グループ2波形生成レジスタ3 | G2PO3 | XX ₁₆ XX ₁₆ |
| 0148 ₁₆ 0149 ₁₆ | グループ2波形生成レジスタ4 | G2PO4 | XX ₁₆ XX ₁₆ |
| 014A ₁₆ 014B ₁₆ | グループ2波形生成レジスタ5 | G2PO5 | XX ₁₆ XX ₁₆ |
| 014C ₁₆ 014D ₁₆ | グループ2波形生成レジスタ6 | G2PO6 | XX ₁₆ XX ₁₆ |
| 014E ₁₆ 014F ₁₆ | グループ2波形生成レジスタ7 | G2PO7 | XX ₁₆ XX ₁₆ |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|--------------------------|---------|------------------------|
| 0150 ₁₆ | グループ2波形生成制御レジスタ0 | G2POCR0 | 00 ₁₆ |
| 0151 ₁₆ | グループ2波形生成制御レジスタ1 | G2POCR1 | 00 ₁₆ |
| 0152 ₁₆ | グループ2波形生成制御レジスタ2 | G2POCR2 | 00 ₁₆ |
| 0153 ₁₆ | グループ2波形生成制御レジスタ3 | G2POCR3 | 00 ₁₆ |
| 0154 ₁₆ | グループ2波形生成制御レジスタ4 | G2POCR4 | 00 ₁₆ |
| 0155 ₁₆ | グループ2波形生成制御レジスタ5 | G2POCR5 | 00 ₁₆ |
| 0156 ₁₆ | グループ2波形生成制御レジスタ6 | G2POCR6 | 00 ₁₆ |
| 0157 ₁₆ | グループ2波形生成制御レジスタ7 | G2POCR7 | 00 ₁₆ |
| 0158 ₁₆ | | | |
| 0159 ₁₆ | | | |
| 015A ₁₆ | | | |
| 015B ₁₆ | | | |
| 015C ₁₆ | | | |
| 015D ₁₆ | | | |
| 015E ₁₆ | | | |
| 015F ₁₆ | | | |
| 0160 ₁₆ | グループ2ベースタイマレジスタ | G2BT | XX ₁₆ |
| 0161 ₁₆ | | | XX ₁₆ |
| 0162 ₁₆ | グループ2ベースタイマ制御レジスタ0 | G2BCR0 | 00 ₁₆ |
| 0163 ₁₆ | グループ2ベースタイマ制御レジスタ1 | G2BCR1 | 00 ₁₆ |
| 0164 ₁₆ | ベースタイマスタートレジスタ | BTSR | XXXX 0000 ₂ |
| 0165 ₁₆ | | | |
| 0166 ₁₆ | グループ2機能許可レジスタ | G2FE | 00 ₁₆ |
| 0167 ₁₆ | グループ2RTP出力バッファレジスタ | G2RTP | 00 ₁₆ |
| 0168 ₁₆ | | | |
| 0169 ₁₆ | | | |
| 016A ₁₆ | グループ2SI/O通信モードレジスタ | G2MR | 00XX X000 ₂ |
| 016B ₁₆ | グループ2SI/O通信制御レジスタ | G2CR | 0000 X000 ₂ |
| 016C ₁₆ | グループ2SI/O送信バッファレジスタ | G2TB | XX ₁₆ |
| 016D ₁₆ | | | XX ₁₆ |
| 016E ₁₆ | グループ2SI/O受信バッファレジスタ | G2RB | XX ₁₆ |
| 016F ₁₆ | | | XX ₁₆ |
| 0170 ₁₆ | グループ2IEBusアドレスレジスタ | IEAR | XX ₁₆ |
| 0171 ₁₆ | | | XX ₁₆ |
| 0172 ₁₆ | グループ2IEBus制御レジスタ | IECR | 00XX X000 ₂ |
| 0173 ₁₆ | グループ2IEBus送信割り込み要因判別レジスタ | IETIF | XXX0 0000 ₂ |
| 0174 ₁₆ | グループ2IEBus受信割り込み要因判別レジスタ | IERIF | XXX0 0000 ₂ |
| 0175 ₁₆ | | | |
| 0176 ₁₆ | | | |
| 0177 ₁₆ | | | |
| 0178 ₁₆ | 入力機能選択レジスタ | IPS | 00 ₁₆ |
| 0179 ₁₆ | } | | |
| 01D3 ₁₆ | | | |
| 01D4 ₁₆ | A/D1制御レジスタ2 | AD1CON2 | X00X X000 ₂ |
| 01D5 ₁₆ | | | |
| 01D6 ₁₆ | A/D1制御レジスタ0 | AD1CON0 | 00 ₁₆ |
| 01D7 ₁₆ | A/D1制御レジスタ1 | AD1CON1 | XX00 0000 ₂ |
| 01D8 ₁₆ | } | | |
| 02BF ₁₆ | | | |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--|-----------------|-----------|--------------------------------------|
| 02C0 ₁₆ 02C1 ₁₆ | X0レジスタ Y0レジスタ | X0R,Y0R | XX ₁₆ XX ₁₆ |
| 02C2 ₁₆ 02C3 ₁₆ | X1レジスタ Y1レジスタ | X1R,Y1R | XX ₁₆ XX ₁₆ |
| 02C4 ₁₆ 02C5 ₁₆ | X2レジスタ Y2レジスタ | X2R,Y2R | XX ₁₆ XX ₁₆ |
| 02C6 ₁₆ 02C7 ₁₆ | X3レジスタ Y3レジスタ | X3R,Y3R | XX ₁₆ XX ₁₆ |
| 02C8 ₁₆ 02C9 ₁₆ | X4レジスタ Y4レジスタ | X4R,Y4R | XX ₁₆ XX ₁₆ |
| 02CA ₁₆ 02CB ₁₆ | X5レジスタ Y5レジスタ | X5R,Y5R | XX ₁₆ XX ₁₆ |
| 02CC ₁₆ 02CD ₁₆ | X6レジスタ Y6レジスタ | X6R,Y6R | XX ₁₆ XX ₁₆ |
| 02CE ₁₆ 02CF ₁₆ | X7レジスタ Y7レジスタ | X7R,Y7R | XX ₁₆ XX ₁₆ |
| 02D0 ₁₆ 02D1 ₁₆ | X8レジスタ Y8レジスタ | X8R,Y8R | XX ₁₆ XX ₁₆ |
| 02D2 ₁₆ 02D3 ₁₆ | X9レジスタ Y9レジスタ | X9R,Y9R | XX ₁₆ XX ₁₆ |
| 02D4 ₁₆ 02D5 ₁₆ | X10レジスタ Y10レジスタ | X10R,Y10R | XX ₁₆ XX ₁₆ |
| 02D6 ₁₆ 02D7 ₁₆ | X11レジスタ Y11レジスタ | X11R,Y11R | XX ₁₆ XX ₁₆ |
| 02D8 ₁₆ 02D9 ₁₆ | X12レジスタ Y12レジスタ | X12R,Y12R | XX ₁₆ XX ₁₆ |
| 02DA ₁₆ 02DB ₁₆ | X13レジスタ Y13レジスタ | X13R,Y13R | XX ₁₆ XX ₁₆ |
| 02DC ₁₆ 02DD ₁₆ | X14レジスタ Y14レジスタ | X14R,Y14R | XX ₁₆ XX ₁₆ |
| 02DE ₁₆ 02DF ₁₆ | X15レジスタ Y15レジスタ | X15R,Y15R | XX ₁₆ XX ₁₆ |
| 02E0 ₁₆ | XY制御レジスタ | XYC | XXXX XX00 ₂ |
| 02E1 ₁₆ | | | |
| 02E2 ₁₆ | | | |
| 02E3 ₁₆ | | | |
| 02E4 ₁₆ | UART1特殊モードレジスタ4 | U1SMR4 | 00 ₁₆ |
| 02E5 ₁₆ | UART1特殊モードレジスタ3 | U1SMR3 | 00 ₁₆ |
| 02E6 ₁₆ | UART1特殊モードレジスタ2 | U1SMR2 | 00 ₁₆ |
| 02E7 ₁₆ | UART1特殊モードレジスタ | U1SMR | 00 ₁₆ |
| 02E8 ₁₆ | UART1送受信モードレジスタ | U1MR | 00 ₁₆ |
| 02E9 ₁₆ | UART1転送速度レジスタ | U1BRG | XX ₁₆ |
| 02EA ₁₆ 02EB ₁₆ | UART1送信バッファレジスタ | U1TB | XX ₁₆ XX ₁₆ |
| 02EC ₁₆ | UART1送受信制御レジスタ0 | U1C0 | 0000 1000 ₂ |
| 02ED ₁₆ | UART1送受信制御レジスタ1 | U1C1 | 0000 0010 ₂ |
| 02EE ₁₆ 02EF ₁₆ | UART1受信バッファレジスタ | U1RB | XX ₁₆ XX ₁₆ |

X: 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|---------------------|--------|------------------------------------|
| 02F0 ₁₆ | | | |
| 02F1 ₁₆ | | | |
| 02F2 ₁₆ | | | |
| 02F3 ₁₆ | | | |
| 02F4 ₁₆ | UART4特殊モードレジスタ4 | U4SMR4 | 00 ₁₆ |
| 02F5 ₁₆ | UART4特殊モードレジスタ3 | U4SMR3 | 00 ₁₆ |
| 02F6 ₁₆ | UART4特殊モードレジスタ2 | U4SMR2 | 00 ₁₆ |
| 02F7 ₁₆ | UART4特殊モードレジスタ | U4SMR | 00 ₁₆ |
| 02F8 ₁₆ | UART4送受信モードレジスタ | U4MR | 00 ₁₆ |
| 02F9 ₁₆ | UART4転送速度レジスタ | U4BRG | XX ₁₆ |
| 02FA ₁₆ | UART4送信バッファレジスタ | U4TB | XX ₁₆ |
| 02FB ₁₆ | | | XX ₁₆ |
| 02FC ₁₆ | UART4送受信制御レジスタ0 | U4C0 | 0000 1000 ₂ |
| 02FD ₁₆ | UART4送受信制御レジスタ1 | U4C1 | 0000 0010 ₂ |
| 02FE ₁₆ | UART4受信バッファレジスタ | U4RB | XX ₁₆ |
| 02FF ₁₆ | | | XX ₁₆ |
| 0300 ₁₆ | タイマB3,4,5カウント開始フラグ | TBSR | 000X XXXX ₂ |
| 0301 ₁₆ | | | |
| 0302 ₁₆ | タイマA1-1レジスタ | TA11 | XX ₁₆ |
| 0303 ₁₆ | | | XX ₁₆ |
| 0304 ₁₆ | タイマA2-1レジスタ | TA21 | XX ₁₆ |
| 0305 ₁₆ | | | XX ₁₆ |
| 0306 ₁₆ | タイマA4-1レジスタ | TA41 | XX ₁₆ |
| 0307 ₁₆ | | | XX ₁₆ |
| 0308 ₁₆ | 三相PWM制御レジスタ0 | INVC0 | 00 ₁₆ |
| 0309 ₁₆ | 三相PWM制御レジスタ1 | INVC1 | 00 ₁₆ |
| 030A ₁₆ | 三相出力バッファレジスタ0 | IDB0 | XX ₁₁ 1111 ₂ |
| 030B ₁₆ | 三相出力バッファレジスタ1 | IDB1 | XX ₁₁ 1111 ₂ |
| 030C ₁₆ | 短絡防止タイマ | DTT | XX ₁₆ |
| 030D ₁₆ | タイマB2割り込み発生頻度設定カウンタ | ICTB2 | XX ₁₆ |
| 030E ₁₆ | | | |
| 030F ₁₆ | | | |
| 0310 ₁₆ | タイマB3レジスタ | TB3 | XX ₁₆ |
| 0311 ₁₆ | | | XX ₁₆ |
| 0312 ₁₆ | タイマB4レジスタ | TB4 | XX ₁₆ |
| 0313 ₁₆ | | | XX ₁₆ |
| 0314 ₁₆ | タイマB5レジスタ | TB5 | XX ₁₆ |
| 0315 ₁₆ | | | XX ₁₆ |
| 0316 ₁₆ | | | |
| 0317 ₁₆ | | | |
| 0318 ₁₆ | | | |
| 0319 ₁₆ | | | |
| 031A ₁₆ | | | |
| 031B ₁₆ | タイマB3モードレジスタ | TB3MR | 00XX 0000 ₂ |
| 031C ₁₆ | タイマB4モードレジスタ | TB4MR | 00XX 0000 ₂ |
| 031D ₁₆ | タイマB5モードレジスタ | TB5MR | 00XX 0000 ₂ |
| 031E ₁₆ | | | |
| 031F ₁₆ | 外部割り込み要因選択レジスタ | IFSR | 00 ₁₆ |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|------------------|--------|------------------------|
| 0320 ₁₆ | | | |
| 0321 ₁₆ | | | |
| 0322 ₁₆ | | | |
| 0323 ₁₆ | | | |
| 0324 ₁₆ | UART3特殊モードレジスタ4 | U3SMR4 | 00 ₁₆ |
| 0325 ₁₆ | UART3特殊モードレジスタ3 | U3SMR3 | 00 ₁₆ |
| 0326 ₁₆ | UART3特殊モードレジスタ2 | U3SMR2 | 00 ₁₆ |
| 0327 ₁₆ | UART3特殊モードレジスタ | U3SMR | 00 ₁₆ |
| 0328 ₁₆ | UART3送受信モードレジスタ | U3MR | 00 ₁₆ |
| 0329 ₁₆ | UART3転送速度レジスタ | U3BRG | XX ₁₆ |
| 032A ₁₆ | UART3送信バッファレジスタ | U3TB | XX ₁₆ |
| 032B ₁₆ | | | XX ₁₆ |
| 032C ₁₆ | UART3送受信制御レジスタ0 | U3C0 | 0000 1000 ₂ |
| 032D ₁₆ | UART3送受信制御レジスタ1 | U3C1 | 0000 0010 ₂ |
| 032E ₁₆ | UART3受信バッファレジスタ | U3RB | XX ₁₆ |
| 032F ₁₆ | | | XX ₁₆ |
| 0330 ₁₆ | | | |
| 0331 ₁₆ | | | |
| 0332 ₁₆ | | | |
| 0333 ₁₆ | | | |
| 0334 ₁₆ | UART2特殊モードレジスタ4 | U2SMR4 | 00 ₁₆ |
| 0335 ₁₆ | UART2特殊モードレジスタ3 | U2SMR3 | 00 ₁₆ |
| 0336 ₁₆ | UART2特殊モードレジスタ2 | U2SMR2 | 00 ₁₆ |
| 0337 ₁₆ | UART2特殊モードレジスタ | U2SMR | 00 ₁₆ |
| 0338 ₁₆ | UART2送受信モードレジスタ | U2MR | 00 ₁₆ |
| 0339 ₁₆ | UART2転送速度レジスタ | U2BRG | XX ₁₆ |
| 033A ₁₆ | UART2送信バッファレジスタ | U2TB | XX ₁₆ |
| 033B ₁₆ | | | XX ₁₆ |
| 033C ₁₆ | UART2送受信制御レジスタ0 | U2C0 | 0000 1000 ₂ |
| 033D ₁₆ | UART2送受信制御レジスタ1 | U2C1 | 0000 0010 ₂ |
| 033E ₁₆ | UART2受信バッファレジスタ | U2RB | XX ₁₆ |
| 033F ₁₆ | | | XX ₁₆ |
| 0340 ₁₆ | カウント開始フラグ | TABSR | 00 ₁₆ |
| 0341 ₁₆ | 時計用プリスケアラリセットフラグ | CPSRF | 0XXX XXXX ₂ |
| 0342 ₁₆ | ワンショット開始フラグ | ONSF | 00 ₁₆ |
| 0343 ₁₆ | トリガ選択レジスタ | TRGSR | 00 ₁₆ |
| 0344 ₁₆ | アップダウンフラグ | UDF | 00 ₁₆ |
| 0345 ₁₆ | | | |
| 0346 ₁₆ | タイマA0レジスタ | TA0 | XX ₁₆ |
| 0347 ₁₆ | | | XX ₁₆ |
| 0348 ₁₆ | タイマA1レジスタ | TA1 | XX ₁₆ |
| 0349 ₁₆ | | | XX ₁₆ |
| 034A ₁₆ | タイマA2レジスタ | TA2 | XX ₁₆ |
| 034B ₁₆ | | | XX ₁₆ |
| 034C ₁₆ | タイマA3レジスタ | TA3 | XX ₁₆ |
| 034D ₁₆ | | | XX ₁₆ |
| 034E ₁₆ | タイマA4レジスタ | TA4 | XX ₁₆ |
| 034F ₁₆ | | | XX ₁₆ |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--|-------------------|--------|--------------------------------------|
| 0350 ₁₆ 0351 ₁₆ | タイマB0レジスタ | TB0 | XX ₁₆ XX ₁₆ |
| 0352 ₁₆ 0353 ₁₆ | タイマB1レジスタ | TB1 | XX ₁₆ XX ₁₆ |
| 0354 ₁₆ 0355 ₁₆ | タイマB2レジスタ | TB2 | XX ₁₆ XX ₁₆ |
| 0356 ₁₆ | タイマA0モードレジスタ | TA0MR | 0000 0X00 ₂ |
| 0357 ₁₆ | タイマA1モードレジスタ | TA1MR | 0000 0X00 ₂ |
| 0358 ₁₆ | タイマA2モードレジスタ | TA2MR | 0000 0X00 ₂ |
| 0359 ₁₆ | タイマA3モードレジスタ | TA3MR | 0000 0X00 ₂ |
| 035A ₁₆ | タイマA4モードレジスタ | TA4MR | 0000 0X00 ₂ |
| 035B ₁₆ | タイマB0モードレジスタ | TB0MR | 00XX 0000 ₂ |
| 035C ₁₆ | タイマB1モードレジスタ | TB1MR | 00XX 0000 ₂ |
| 035D ₁₆ | タイマB2モードレジスタ | TB2MR | 00XX 0000 ₂ |
| 035E ₁₆ | タイマB2特殊モードレジスタ | TB2SC | XXXX XXX0 ₂ |
| 035F ₁₆ | カウントソースプリスケアラレジスタ | TCSPR | 0XXX 0000 ₂ |
| 0360 ₁₆ | | | |
| 0361 ₁₆ | | | |
| 0362 ₁₆ | | | |
| 0363 ₁₆ | | | |
| 0364 ₁₆ | UART0特殊モードレジスタ4 | U0SMR4 | 00 ₁₆ |
| 0365 ₁₆ | UART0特殊モードレジスタ3 | U0SMR3 | 00 ₁₆ |
| 0366 ₁₆ | UART0特殊モードレジスタ2 | U0SMR2 | 00 ₁₆ |
| 0367 ₁₆ | UART0特殊モードレジスタ | U0SMR | 00 ₁₆ |
| 0368 ₁₆ | UART0送受信モードレジスタ | U0MR | 00 ₁₆ |
| 0369 ₁₆ | UART0転送速度レジスタ | U0BRG | XX ₁₆ |
| 036A ₁₆ 036B ₁₆ | UART0送信バッファレジスタ | U0TB | XX ₁₆ XX ₁₆ |
| 036C ₁₆ | UART0送受信制御レジスタ0 | U0C0 | 0000 1000 ₂ |
| 036D ₁₆ | UART0送受信制御レジスタ1 | U0C1 | 0000 0010 ₂ |
| 036E ₁₆ 036F ₁₆ | UART0受信バッファレジスタ | U0RB | XX ₁₆ XX ₁₆ |
| 0370 ₁₆ | | | |
| 0371 ₁₆ | | | |
| 0372 ₁₆ | | | |
| 0373 ₁₆ | | | |
| 0374 ₁₆ | | | |
| 0375 ₁₆ | | | |
| 0376 ₁₆ | PLL制御レジスタ0 | PLC0 | 0011 X100 ₂ |
| 0377 ₁₆ | PLL制御レジスタ1 | PLC1 | XXXX 0000 ₂ |
| 0378 ₁₆ | DMA0要因選択レジスタ | DM0SL | 0X00 0000 ₂ |
| 0379 ₁₆ | DMA1要因選択レジスタ | DM1SL | 0X00 0000 ₂ |
| 037A ₁₆ | DMA2要因選択レジスタ | DM2SL | 0X00 0000 ₂ |
| 037B ₁₆ | DMA3要因選択レジスタ | DM3SL | 0X00 0000 ₂ |
| 037C ₁₆ 037D ₁₆ | CRCデータレジスタ | CRCD | XX ₁₆ XX ₁₆ |
| 037E ₁₆ 037F ₁₆ | CRCインプットレジスタ | CRCIN | XX ₁₆ |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

| 番地 | レジスタ | シンボル | リセット後の値 |
|--|-------------|---------|--------------------------------------|
| 0380 ₁₆ 0381 ₁₆ | A/D0レジスタ0 | AD00 | XX ₁₆ XX ₁₆ |
| 0382 ₁₆ 0383 ₁₆ | A/D0レジスタ1 | AD01 | XX ₁₆ XX ₁₆ |
| 0384 ₁₆ 0385 ₁₆ | A/D0レジスタ2 | AD02 | XX ₁₆ XX ₁₆ |
| 0386 ₁₆ 0387 ₁₆ | A/D0レジスタ3 | AD03 | XX ₁₆ XX ₁₆ |
| 0388 ₁₆ 0389 ₁₆ | A/D0レジスタ4 | AD04 | XX ₁₆ XX ₁₆ |
| 038A ₁₆ 038B ₁₆ | A/D0レジスタ5 | AD05 | XX ₁₆ XX ₁₆ |
| 038C ₁₆ 038D ₁₆ | A/D0レジスタ6 | AD06 | XX ₁₆ XX ₁₆ |
| 038E ₁₆ 038F ₁₆ | A/D0レジスタ7 | AD07 | XX ₁₆ XX ₁₆ |
| 0390 ₁₆ | | | |
| 0391 ₁₆ | | | |
| 0392 ₁₆ | | | |
| 0393 ₁₆ | | | |
| 0394 ₁₆ 0395 ₁₆ | A/D0制御レジスタ2 | AD0CON2 | X000 0000 ₂ |
| 0396 ₁₆ | A/D0制御レジスタ0 | AD0CON0 | 00 ₁₆ |
| 0397 ₁₆ | A/D0制御レジスタ1 | AD0CON1 | 00 ₁₆ |
| 0398 ₁₆ 0399 ₁₆ | D/Aレジスタ0 | DA0 | XX ₁₆ |
| 039A ₁₆ 039B ₁₆ | D/Aレジスタ1 | DA1 | XX ₁₆ |
| 039C ₁₆ 039D ₁₆ | D/A制御レジスタ | DACON | XXXX XX00 ₂ |
| 039E ₁₆ | | | |
| 039F ₁₆ | | | |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

< 144ピン版 >

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|--------------|------|------------------------|
| 03A0 ₁₆ | 機能選択レジスタA8 | PS8 | X000 0000 ₂ |
| 03A1 ₁₆ | 機能選択レジスタA9 | PS9 | 00 ₁₆ |
| 03A2 ₁₆ | | | |
| 03A3 ₁₆ | | | |
| 03A4 ₁₆ | | | |
| 03A5 ₁₆ | | | |
| 03A6 ₁₆ | | | |
| 03A7 ₁₆ | | | |
| 03A8 ₁₆ | | | |
| 03A9 ₁₆ | | | |
| 03AA ₁₆ | | | |
| 03AB ₁₆ | | | |
| 03AC ₁₆ | | | |
| 03AD ₁₆ | | | |
| 03AE ₁₆ | | | |
| 03AF ₁₆ | 機能選択レジスタC | PSC | 00X0 0000 ₂ |
| 03B0 ₁₆ | 機能選択レジスタA0 | PS0 | 00 ₁₆ |
| 03B1 ₁₆ | 機能選択レジスタA1 | PS1 | 00 ₁₆ |
| 03B2 ₁₆ | 機能選択レジスタB0 | PSL0 | 00 ₁₆ |
| 03B3 ₁₆ | 機能選択レジスタB1 | PSL1 | 00 ₁₆ |
| 03B4 ₁₆ | 機能選択レジスタA2 | PS2 | 00X0 0000 ₂ |
| 03B5 ₁₆ | 機能選択レジスタA3 | PS3 | 00 ₁₆ |
| 03B6 ₁₆ | 機能選択レジスタB2 | PSL2 | 00X0 0000 ₂ |
| 03B7 ₁₆ | 機能選択レジスタB3 | PSL3 | 00 ₁₆ |
| 03B8 ₁₆ | | | |
| 03B9 ₁₆ | 機能選択レジスタA5 | PS5 | XXX0 0000 ₂ |
| 03BA ₁₆ | | | |
| 03BB ₁₆ | | | |
| 03BC ₁₆ | | | |
| 03BD ₁₆ | 機能選択レジスタA7 | PS7 | 00 ₁₆ |
| 03BE ₁₆ | | | |
| 03BF ₁₆ | | | |
| 03C0 ₁₆ | ポートP6レジスタ | P6 | XX ₁₆ |
| 03C1 ₁₆ | ポートP7レジスタ | P7 | XX ₁₆ |
| 03C2 ₁₆ | ポートP6方向レジスタ | PD6 | 00 ₁₆ |
| 03C3 ₁₆ | ポートP7方向レジスタ | PD7 | 00 ₁₆ |
| 03C4 ₁₆ | ポートP8レジスタ | P8 | XX ₁₆ |
| 03C5 ₁₆ | ポートP9レジスタ | P9 | XX ₁₆ |
| 03C6 ₁₆ | ポートP8方向レジスタ | PD8 | 00X0 0000 ₂ |
| 03C7 ₁₆ | ポートP9方向レジスタ | PD9 | 00 ₁₆ |
| 03C8 ₁₆ | ポートP10レジスタ | P10 | XX ₁₆ |
| 03C9 ₁₆ | ポートP11レジスタ | P11 | XX ₁₆ |
| 03CA ₁₆ | ポートP10方向レジスタ | PD10 | 00 ₁₆ |
| 03CB ₁₆ | ポートP11方向レジスタ | PD11 | XXX0 0000 ₂ |
| 03CC ₁₆ | ポートP12レジスタ | P12 | XX ₁₆ |
| 03CD ₁₆ | ポートP13レジスタ | P13 | XX ₁₆ |
| 03CE ₁₆ | ポートP12方向レジスタ | PD12 | 00 ₁₆ |
| 03CF ₁₆ | ポートP13方向レジスタ | PD13 | 00 ₁₆ |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

< 144ピン版 >

| 番地 | レジスタ | シンボル | リセット後の値 |
|--------------------|--------------|------|------------------------|
| 03D0 ₁₆ | ポートP14レジスタ | P14 | XX ₁₆ |
| 03D1 ₁₆ | ポートP15レジスタ | P15 | XX ₁₆ |
| 03D2 ₁₆ | ポートP14方向レジスタ | PD14 | X000 0000 ₂ |
| 03D3 ₁₆ | ポートP15方向レジスタ | PD15 | 00 ₁₆ |
| 03D4 ₁₆ | | | |
| 03D5 ₁₆ | | | |
| 03D6 ₁₆ | | | |
| 03D7 ₁₆ | | | |
| 03D8 ₁₆ | | | |
| 03D9 ₁₆ | | | |
| 03DA ₁₆ | プルアップ制御レジスタ2 | PUR2 | 00 ₁₆ |
| 03DB ₁₆ | プルアップ制御レジスタ3 | PUR3 | 00 ₁₆ |
| 03DC ₁₆ | プルアップ制御レジスタ4 | PUR4 | XXXX 0000 ₂ |
| 03DD ₁₆ | | | |
| 03DE ₁₆ | | | |
| 03DF ₁₆ | | | |
| 03E0 ₁₆ | ポートP0レジスタ | P0 | XX ₁₆ |
| 03E1 ₁₆ | ポートP1レジスタ | P1 | XX ₁₆ |
| 03E2 ₁₆ | ポートP0方向レジスタ | PD0 | 00 ₁₆ |
| 03E3 ₁₆ | ポートP1方向レジスタ | PD1 | 00 ₁₆ |
| 03E4 ₁₆ | ポートP2レジスタ | P2 | XX ₁₆ |
| 03E5 ₁₆ | ポートP3レジスタ | P3 | XX ₁₆ |
| 03E6 ₁₆ | ポートP2方向レジスタ | PD2 | 00 ₁₆ |
| 03E7 ₁₆ | ポートP3方向レジスタ | PD3 | 00 ₁₆ |
| 03E8 ₁₆ | ポートP4レジスタ | P4 | XX ₁₆ |
| 03E9 ₁₆ | ポートP5レジスタ | P5 | XX ₁₆ |
| 03EA ₁₆ | ポートP4方向レジスタ | PD4 | 00 ₁₆ |
| 03EB ₁₆ | ポートP5方向レジスタ | PD5 | 00 ₁₆ |
| 03EC ₁₆ | | | |
| 03ED ₁₆ | | | |
| 03EE ₁₆ | | | |
| 03EF ₁₆ | | | |
| 03F0 ₁₆ | プルアップ制御レジスタ0 | PUR0 | 00 ₁₆ |
| 03F1 ₁₆ | プルアップ制御レジスタ1 | PUR1 | XXXX 0000 ₂ |
| 03F2 ₁₆ | | | |
| 03F3 ₁₆ | | | |
| 03F4 ₁₆ | | | |
| 03F5 ₁₆ | | | |
| 03F6 ₁₆ | | | |
| 03F7 ₁₆ | | | |
| 03F8 ₁₆ | | | |
| 03F9 ₁₆ | | | |
| 03FA ₁₆ | | | |
| 03FB ₁₆ | | | |
| 03FC ₁₆ | | | |
| 03FD ₁₆ | | | |
| 03FE ₁₆ | | | |
| 03FF ₁₆ | ポート制御レジスタ | PCR | XXXX XXX0 ₂ |

X : 不定



空欄はすべて予約領域です。アクセスしないでください。

< 100ピン版 >

| 番地 | レジスタ | シンボル | リセット後の値 | |
|--------------------|--------------|------|------------------------|------|
| 03A0 ₁₆ | | | | (注2) |
| 03A1 ₁₆ | | | | |
| 03A2 ₁₆ | | | | |
| 03A3 ₁₆ | | | | |
| 03A4 ₁₆ | | | | |
| 03A5 ₁₆ | | | | |
| 03A6 ₁₆ | | | | |
| 03A7 ₁₆ | | | | |
| 03A8 ₁₆ | | | | |
| 03A9 ₁₆ | | | | |
| 03AA ₁₆ | | | | |
| 03AB ₁₆ | | | | |
| 03AC ₁₆ | | | | |
| 03AD ₁₆ | | | | |
| 03AE ₁₆ | | | | |
| 03AF ₁₆ | 機能選択レジスタC | PSC | 0X00 0000 ₂ | |
| 03B0 ₁₆ | 機能選択レジスタA0 | PS0 | 00 ₁₆ | |
| 03B1 ₁₆ | 機能選択レジスタA1 | PS1 | 00 ₁₆ | |
| 03B2 ₁₆ | 機能選択レジスタB0 | PSL0 | 00 ₁₆ | |
| 03B3 ₁₆ | 機能選択レジスタB1 | PSL1 | 00 ₁₆ | |
| 03B4 ₁₆ | 機能選択レジスタA2 | PS2 | 00X0 0000 ₂ | |
| 03B5 ₁₆ | 機能選択レジスタA3 | PS3 | 00 ₁₆ | |
| 03B6 ₁₆ | 機能選択レジスタB2 | PSL2 | 00X0 0000 ₂ | |
| 03B7 ₁₆ | 機能選択レジスタB3 | PSL3 | 00 ₁₆ | |
| 03B8 ₁₆ | | | | |
| 03B9 ₁₆ | | | | (注2) |
| 03BA ₁₆ | | | | |
| 03BB ₁₆ | | | | |
| 03BC ₁₆ | | | | (注2) |
| 03BD ₁₆ | | | | |
| 03BE ₁₆ | | | | |
| 03BF ₁₆ | | | | |
| 03C0 ₁₆ | ポートP6レジスタ | P6 | XX ₁₆ | |
| 03C1 ₁₆ | ポートP7レジスタ | P7 | XX ₁₆ | |
| 03C2 ₁₆ | ポートP6方向レジスタ | PD6 | 00 ₁₆ | |
| 03C3 ₁₆ | ポートP7方向レジスタ | PD7 | 00 ₁₆ | |
| 03C4 ₁₆ | ポートP8レジスタ | P8 | XX ₁₆ | |
| 03C5 ₁₆ | ポートP9レジスタ | P9 | XX ₁₆ | |
| 03C6 ₁₆ | ポートP8方向レジスタ | PD8 | 00X0 0000 ₂ | |
| 03C7 ₁₆ | ポートP9方向レジスタ | PD9 | 00 ₁₆ | |
| 03C8 ₁₆ | ポートP10レジスタ | P10 | XX ₁₆ | |
| 03C9 ₁₆ | | | | (注2) |
| 03CA ₁₆ | ポートP10方向レジスタ | PD10 | 00 ₁₆ | |
| 03CB ₁₆ | | | | (注1) |
| 03CC ₁₆ | | | | (注2) |
| 03CD ₁₆ | | | | (注2) |
| 03CE ₁₆ | | | | (注1) |
| 03CF ₁₆ | | | | |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。


注1.  100ピン版ではリセット後03CB₁₆、03CE₁₆、03CF₁₆番地の領域を“FF₁₆”にしてください。注2.  100ピン版では03A0₁₆、03A1₁₆、03B9₁₆、03BC₁₆、03BD₁₆、03C9₁₆、03CC₁₆、03CD₁₆番地の領域は存在しません。

< 100ピン版 >


| 番地 | レジスタ | シンボル | リセット後の値 | |
|--------------------|--------------|------|------------------------|------|
| 03D0 ₁₆ | | | | (注3) |
| 03D1 ₁₆ | | | | (注3) |
| 03D2 ₁₆ | | | | (注1) |
| 03D3 ₁₆ | | | | (注1) |
| 03D4 ₁₆ | | | | |
| 03D5 ₁₆ | | | | |
| 03D6 ₁₆ | | | | |
| 03D7 ₁₆ | | | | |
| 03D8 ₁₆ | | | | |
| 03D9 ₁₆ | | | | |
| 03DA ₁₆ | プルアップ制御レジスタ2 | PUR2 | 00 ₁₆ | |
| 03DB ₁₆ | プルアップ制御レジスタ3 | PUR3 | 00 ₁₆ | |
| 03DC ₁₆ | | | | (注2) |
| 03DD ₁₆ | | | | |
| 03DE ₁₆ | | | | |
| 03DF ₁₆ | | | | |
| 03E0 ₁₆ | ポートP0レジスタ | P0 | XX ₁₆ | |
| 03E1 ₁₆ | ポートP1レジスタ | P1 | XX ₁₆ | |
| 03E2 ₁₆ | ポートP0方向レジスタ | PD0 | 00 ₁₆ | |
| 03E3 ₁₆ | ポートP1方向レジスタ | PD1 | 00 ₁₆ | |
| 03E4 ₁₆ | ポートP2レジスタ | P2 | XX ₁₆ | |
| 03E5 ₁₆ | ポートP3レジスタ | P3 | XX ₁₆ | |
| 03E6 ₁₆ | ポートP2方向レジスタ | PD2 | 00 ₁₆ | |
| 03E7 ₁₆ | ポートP3方向レジスタ | PD3 | 00 ₁₆ | |
| 03E8 ₁₆ | ポートP4レジスタ | P4 | XX ₁₆ | |
| 03E9 ₁₆ | ポートP5レジスタ | P5 | XX ₁₆ | |
| 03EA ₁₆ | ポートP4方向レジスタ | PD4 | 00 ₁₆ | |
| 03EB ₁₆ | ポートP5方向レジスタ | PD5 | 00 ₁₆ | |
| 03EC ₁₆ | | | | |
| 03ED ₁₆ | | | | |
| 03EE ₁₆ | | | | |
| 03EF ₁₆ | | | | |
| 03F0 ₁₆ | プルアップ制御レジスタ0 | PUR0 | 00 ₁₆ | |
| 03F1 ₁₆ | プルアップ制御レジスタ1 | PUR1 | XXXX 0000 ₂ | |
| 03F2 ₁₆ | | | | |
| 03F3 ₁₆ | | | | |
| 03F4 ₁₆ | | | | |
| 03F5 ₁₆ | | | | |
| 03F6 ₁₆ | | | | |
| 03F7 ₁₆ | | | | |
| 03F8 ₁₆ | | | | |
| 03F9 ₁₆ | | | | |
| 03FA ₁₆ | | | | |
| 03FB ₁₆ | | | | |
| 03FC ₁₆ | | | | |
| 03FD ₁₆ | | | | |
| 03FE ₁₆ | | | | |
| 03FF ₁₆ | ポート制御レジスタ | PCR | XXXX XXX0 ₂ | |

X : 不定

空欄はすべて予約領域です。アクセスしないでください。

注1.  100ピン版ではリセット後03D2₁₆、03D3₁₆番地の領域を“FF₁₆”にしてください。

注2.  100ピン版ではリセット後03DC₁₆番地の領域を“00₁₆”にしてください。

注3.  100ピン版では03D0₁₆、03D1₁₆番地の領域は存在しません。

5. 電気的特性

表5.1 絶対最大定格

| 記号 | 項目 | 条件 | 定格値 | 単位 |
|------------------|----------|---|-----------------------------|----|
| V _{cc} | 電源電圧 | V _{cc} =AV _{cc} | -0.3 ~ 6.0 | V |
| AV _{cc} | アナログ電源電圧 | V _{cc} =AV _{cc} | -0.3 ~ 6.0 | V |
| V _i | 入力電圧 | RESET, CNV _{SS} , BYTE, P0 ₀ ~ P0 ₇ , P1 ₀ ~ P1 ₇ , P2 ₀ ~ P2 ₇ , P3 ₀ ~ P3 ₇ , P4 ₀ ~ P4 ₇ , P5 ₀ ~ P5 ₇ , P6 ₀ ~ P6 ₇ , P7 ₂ ~ P7 ₇ , P8 ₀ ~ P8 ₇ , P9 ₀ ~ P9 ₇ , P10 ₀ ~ P10 ₇ , P11 ₀ ~ P11 ₄ , P12 ₀ ~ P12 ₇ , P13 ₀ ~ P13 ₇ , P14 ₀ ~ P14 ₆ , P15 ₀ ~ P15 ₇ (注1), V _{REF} , X _{IN} | -0.3 ~ V _{cc} +0.3 | V |
| | | P7 ₀ , P7 ₁ | -0.3 ~ 6.0 | V |
| V _o | 出力電圧 | P0 ₀ ~ P0 ₇ , P1 ₀ ~ P1 ₇ , P2 ₀ ~ P2 ₇ , P3 ₀ ~ P3 ₇ , P4 ₀ ~ P4 ₇ , P5 ₀ ~ P5 ₇ , P6 ₀ ~ P6 ₇ , P7 ₂ ~ P7 ₇ , P8 ₀ ~ P8 ₄ , P8 ₆ , P8 ₇ , P9 ₀ ~ P9 ₇ , P10 ₀ ~ P10 ₇ , P11 ₀ ~ P11 ₄ , P12 ₀ ~ P12 ₇ , P13 ₀ ~ P13 ₇ , P14 ₀ ~ P14 ₆ , P15 ₀ ~ P15 ₇ (注1), X _{OUT} | -0.3 ~ V _{cc} +0.3 | V |
| | | P7 ₀ , P7 ₁ | -0.3 ~ 6.0 | V |
| P _d | 消費電力 | T _{opr} =25 | 500 | mW |
| T _{opr} | 動作周囲温度 | | -20 ~ 85/-40 ~ 85(注2) | |
| T _{stg} | 保存温度 | | -65 ~ 150 | |

注1 . ポートP11 ~ P15は144ピン版のみ存在します。

注2 . -40 ~ 85 品を御使用になる場合はそのむね御指定ください。

表5.2 推奨動作条件(指定のない場合は、Vcc=3.0V ~ 5.5V, Topr= - 20 ~ 85 / - 40 ~ 85 (注3))

| 記号 | 項目 | 規格値 | | | 単位 | |
|-----------------------|------------------|--|----------------|-----|---------|-----|
| | | 最小 | 標準 | 最大 | | |
| Vcc | 電源電圧(VDCオン時) | 3.0 | 5.0 | 5.5 | V | |
| | 電源電圧(VDCオフ時) | 3.0 | 3.3 | 3.6 | V | |
| AVcc | アナログ電源電圧 | | Vcc | | V | |
| Vss | 電源電圧 | | 0 | | V | |
| AVss | アナログ電源電圧 | | 0 | | V | |
| VIH | “ H ” 入力電圧 | P20 ~ P27, P30 ~ P37, P40 ~ P47, P50 ~ P57, P60 ~ P67, P72 ~ P77, P80 ~ P87, P90 ~ P97, P100 ~ P107, P110 ~ P114, P120 ~ P127, P130 ~ P137, P140 ~ P146, P150 ~ P157(注5), XIN, RESET, CNVss, BYTE | 0.8Vcc | | Vcc | V |
| | | P70, P71 | 0.8Vcc | | 6.0 | |
| | | P00 ~ P07, P10 ~ P17 (シングルチップモード時) | 0.8Vcc | | Vcc | V |
| | | P00 ~ P07, P10 ~ P17 (メモリ拡張、マイクロプロセッサモード時) | 0.5Vcc | | Vcc | V |
| VIL | “ L ” 入力電圧 | P20 ~ P27, P30 ~ P37, P40 ~ P47, P50 ~ P57, P60 ~ P67, P70 ~ P77, P80 ~ P87, P90 ~ P97, P100 ~ P107, P110 ~ P114, P120 ~ P127, P130 ~ P137, P140 ~ P146, P150 ~ P157(注5), XIN, RESET, CNVss, BYTE | 0 | | 0.2Vcc | V |
| | | P00 ~ P07, P10 ~ P17 (シングルチップモード時) | 0 | | 0.2Vcc | V |
| | | P00 ~ P07, P10 ~ P17 (メモリ拡張、マイクロプロセッサモード時) | 0 | | 0.16Vcc | V |
| I _{OH(peak)} | “ H ” 尖頭出力電流(注2) | P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P37, P40 ~ P47, P50 ~ P57, P60 ~ P67, P72 ~ P77, P80 ~ P84, P86, P87, P90 ~ P97, P100 ~ P107, P110 ~ P114, P120 ~ P127, P130 ~ P137, P140 ~ P146, P150 ~ P157(注5) | | | -10.0 | mA |
| I _{OH(avg)} | “ H ” 平均出力電流(注1) | P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P37, P40 ~ P47, P50 ~ P57, P60 ~ P67, P72 ~ P77, P80 ~ P84, P86, P87, P90 ~ P97, P100 ~ P107, P110 ~ P114, P120 ~ P127, P130 ~ P137, P140 ~ P146, P150 ~ P157(注5) | | | -5.0 | mA |
| I _{OL(peak)} | “ L ” 尖頭出力電流(注2) | P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P37, P40 ~ P47, P50 ~ P57, P60 ~ P67, P70 ~ P77, P80 ~ P84, P86, P87, P90 ~ P97, P100 ~ P107, P110 ~ P114, P120 ~ P127, P130 ~ P137, P140 ~ P146, P150 ~ P157(注5) | | | 10.0 | mA |
| I _{OL(avg)} | “ L ” 平均出力電流(注1) | P00 ~ P07, P10 ~ P17, P20 ~ P27, P30 ~ P37, P40 ~ P47, P50 ~ P57, P60 ~ P67, P70 ~ P77, P80 ~ P84, P86, P87, P90 ~ P97, P100 ~ P107, P110 ~ P114, P120 ~ P127, P130 ~ P137, P140 ~ P146, P150 ~ P157(注5) | | | 5.0 | mA |
| f(XIN) | メインクロック入力周波数 | VDCオン | Vcc=4.2 ~ 5.5V | 0 | 30 | MHz |
| | | | Vcc=3.0 ~ 5.5V | 0 | 20 | MHz |
| | | VDCオフ | Vcc=3.0 ~ 3.6V | 0 | 20 | MHz |
| f(XCIN) | サブクロック発振周波数 | | 32.768 | 50 | kHz | |

注1．平均出力電流は100msの期間内の平均値です。

注2．ポートP0, P1, P2, P86, P87, P9, P10, P11, P14, P15のI_{OL(peak)}の合計は80mA以下、ポートP0, P1, P2, P86, P87, P9, P10, P11, P14, P15のI_{OH(peak)}の合計は-80mA以下、ポートP3, P4, P5, P6, P7, P80 to P84, P12, P13のI_{OL(peak)}の合計は80mA以下、ポートP3, P4, P5, P6, P72 ~ P77, P80 ~ P84, P12, P13のI_{OH(peak)}の合計は-80mA以下にしてください。

注3．-40 ~ 85 品を御使用になる場合はそのむね御指定ください。

注4．P87のVIH、VILはP87をプログラマブル入力ポートとして使用する場合の規格であり、XCINとして使用する場合の規格ではありません。

注5．ポートP11 ~ P15は144ピン版のみ存在します。

VCC=5V

表5.3 電気的特性(指定のない場合は、VCC=4.2~5.5V,VSS=0V,Topr=-20~85)

| 記号 | 項目 | 測定条件 | 標準 | | | 単位 | |
|---------|---------|---|-----------------------------|-----|-----|------|----|
| | | | 最小 | 標準 | 最大 | | |
| VOH | “H”出力電圧 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P72~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | VCC=5V IOH=-5mA | 3.0 | | | V |
| | | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P72~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | VCC=5V IOH=-200μA | 4.7 | | | V |
| | | XOUT | VCC=5V IOH=-1mA | 3.0 | | | V |
| | | XCOU | 無負荷時 | | 3.3 | | V |
| VOL | “L”出力電圧 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P70~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | IOA=5mA | | | 2.0 | V |
| | | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P70~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | IOA=200μA | | | 0.45 | V |
| | | XOUT | IOA=1mA | | | 2.0 | V |
| | | XCOU | 無負荷時 | | 0 | | V |
| VT+~VT- | ヒステリシス | HOLD, RDY, TA0IN~TA4IN, TB0IN~TB5IN, INT0~INT5, ADTRG, CTS0~CTS4, CLK0~CLK4, TA0OUT~TA4OUT, NMI, K10~K13, RxD0~RxD4, SCL0~SCL4, SDA0~SDA4 | | 0.2 | | 1.0 | V |
| | | RESET | | 0.2 | | 1.8 | V |
| IiH | “H”入力電流 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P70~P77, P80~P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1), XIN, RESET, CNVSS, BYTE | Vi=VCC | | | 5.0 | μA |
| IiL | “L”入力電流 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P70~P77, P80~P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1), XIN, RESET, CNVSS, BYTE | Vi=0V | | | -5.0 | μA |
| Rpullup | プルアップ抵抗 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P72~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | Vi=0V | 30 | 50 | 167 | kΩ |
| RfXIN | 帰還抵抗 | XIN | | | 1.5 | | MΩ |
| RfXCIN | 帰還抵抗 | XCIN | | | 10 | | MΩ |
| Vram | RAM保持電圧 | VDCオン | | 2.5 | | | V |
| Icc | 電源電流 | 測定条件 シングルチップモードで出力端子は開放、その他の端子はVSSに接続 | f(XIN)=30MHz、方形波、分周なし | | 28 | 54 | mA |
| | | | f(XCIN)=32kHz、ウェイト時、Topr=25 | | 470 | | μA |
| | | | クロック停止時、Topr=25 | | 0.4 | 20 | μA |

注1. ポートP11~P15は144ピン版のみ存在します。

VCC=5V

表5.4 A/D変換特性 (指定のない場合は、VCC=AVCC=VREF=4.2 ~ 5.5V, VSS=AVSS=0V, Topr= - 20 ~ 85)

| 記号 | 項目 | 測定条件 | 規格値 | | | 単位 |
|---------|-------------|-------------|-------------------------|----|------|------------------|
| | | | 最小 | 標準 | 最大 | |
| - | 分解能 | VREF=VCC | | | 10 | Bits |
| INL | 積分非直線性誤差 | VREF=VCC=5V | AN0-AN7 ANEX0, ANEX1 | | ±3 | LSB |
| | | | | | | LSB |
| | | | | | | 外部オペアンプ 接続モード |
| DNL | 微分非直線性誤差 | | | | ±1 | LSB |
| - | オフセット誤差 | | | | ±3 | LSB |
| - | ゲイン誤差 | | | | ±3 | LSB |
| RLADDER | ラダー抵抗 | VREF=VCC | 8 | | 40 | kΩ |
| tCONV | 変換時間(10bit) | | 3.3 | | | μs |
| tCONV | 変換時間(8bit) | | 2.8 | | | μs |
| tsAMP | サンプリング時間 | | 0.3 | | | μs |
| VREF | 基準電圧 | | 2 | | VCC | V |
| VIA | アナログ入力電圧 | | 0 | | VREF | V |

注1 . f(XIN)が10MHzを超える時は分周し、φADを10MHz以下としてください。

表5.5 D/A変換特性 (指定のない場合は、VCC=VREF=4.2 ~ 5.5V, VSS=AVSS=0V, Topr= - 20 ~ 85)

| 記号 | 項目 | 測定条件 | 規格値 | | | 単位 |
|-------|----------|------|-----|----|-----|------|
| | | | 最小 | 標準 | 最大 | |
| - | 分解能 | | | | 8 | Bits |
| - | 絶対精度 | | | | 1.0 | % |
| tsu | 設定時間 | | | | 3 | μs |
| Ro | 出力抵抗 | | 4 | 10 | 20 | kΩ |
| IvREF | 基準電源入力電流 | (注1) | | | 1.5 | mA |

注1 . D/Aコンバータを1本使用し、使用していないD/AコンバータのDAiレジスタ(i=0,1)の値が“0016”の場合です。A/Dコンバータのラダー抵抗分は除きます。

ADiCON1レジスタのVCUTビットを“0”(VREF未接続)にした場合でも、IvREFは流れます。

VCC=5V

タイミング必要条件 (指定のない場合は、Vcc=4.2 ~ 5.5V, Vss=0V, Topr= - 20 ~ 85)

表5.6 外部クロック入力

| 記号 | 項目 | 標準 | | 単位 |
|-------|------------------|----|----|----|
| | | 最小 | 最大 | |
| tc | 外部クロック入力サイクル時間 | 33 | | ns |
| tw(H) | 外部クロック入力“H”パルス時間 | 13 | | ns |
| tw(L) | 外部クロック入力“L”パルス時間 | 13 | | ns |
| tr | 外部クロック立ち上がり時間 | | 5 | ns |
| tf | 外部クロック立ち下がり時間 | | 5 | ns |

表5.7 メモリ拡張およびマイクロプロセッサモード

| 記号 | 項目 | 規格値 | | 単位 |
|----------------|--|-----|------|----|
| | | 最小 | 最大 | |
| tac1(RD-DB) | データ入力アクセス時間 (RD基準、ウエイトなし) | | (注1) | ns |
| tac1(AD-DB) | データ入力アクセス時間 (AD基準、CS基準、ウエイトなし) | | (注1) | ns |
| tac2(RD-DB) | データ入力アクセス時間 (RD基準、ウエイトあり) | | (注1) | ns |
| tac2(AD-DB) | データ入力アクセス時間 (AD基準、CS基準、ウエイトあり) | | (注1) | ns |
| tac3(RD-DB) | データ入力アクセス時間 (RD基準、マルチプレクスバス領域をアクセスした場合) | | (注1) | ns |
| tac3(AD-DB) | データ入力アクセス時間 (AD基準、CS基準、マルチプレクスバス領域をアクセスした場合) | | (注1) | ns |
| tac4(RAS-DB) | データ入力アクセス時間 (RAS基準、DRAMアクセス) | | (注1) | ns |
| tac4(CAS-DB) | データ入力アクセス時間 (CAS基準、DRAMアクセス) | | (注1) | ns |
| tac4(CAD-DB) | データ入力アクセス時間 (CAD基準、DRAMアクセス) | | (注1) | ns |
| tsu(DB-BCLK) | データ入力セットアップ時間 | 26 | | ns |
| tsu(RDY-BCLK) | RDY入力セットアップ時間 | 26 | | ns |
| tsu(HOLD-BCLK) | HOLD入力セットアップ時間 | 30 | | ns |
| th(RD-DB) | データ入力ホールド時間 | 0 | | ns |
| th(CAS-DB) | データ入力ホールド時間 | 0 | | ns |
| th(BCLK-RDY) | RDY入力ホールド時間 | 0 | | ns |
| th(BCLK-HOLD) | HOLD入力ホールド時間 | 0 | | ns |
| td(BCLK-HLDA) | HLDA出力遅延時間 | | 25 | ns |

注1. BCLKの周波数に応じて対の計算式で算出されます。ただし、計算値が負になる場合は、ウエイト入れるか、動作周波数f(BCLK)をさらに低くしてください。

$$t_{ac1}(RD - DB) = \frac{10^9 \times 1}{f(BCLK) \times 2} - 35 \text{ [ns]}$$

$$t_{ac1}(AD - DB) = \frac{10^9}{f(BCLK)} - 35 \text{ [ns]}$$

$$t_{ac2}(RD - DB) = \frac{10^9 \times m}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (mは1ウエイト時"3", 2ウエイト時"5", 3ウエイト時"7")}$$

$$t_{ac2}(AD - DB) = \frac{10^9 \times n}{f(BCLK)} - 35 \text{ [ns]} \text{ (nは1ウエイト時"2", 2ウエイト時"3", 3ウエイト時"4")}$$

$$t_{ac3}(RD - DB) = \frac{10^9 \times m}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (mは2ウエイト時"3", 3ウエイト時"5")}$$

$$t_{ac3}(AD - DB) = \frac{10^9 \times n}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (nは2ウエイト時"5", 3ウエイト時"7")}$$

$$t_{ac4}(RAS - DB) = \frac{10^9 \times m}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (mは1ウエイト時"3", 2ウエイト時"5")}$$

$$t_{ac4}(CAS - DB) = \frac{10^9 \times n}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (nは1ウエイト時"1", 2ウエイト時"3")}$$

$$t_{ac4}(CAD - DB) = \frac{10^9 \times l}{f(BCLK)} - 35 \text{ [ns]} \text{ (lは1ウエイト時"1", 2ウエイト時"2")}$$

VCC=5V

タイミング必要条件 (指定のない場合は、VCC=4.2 ~ 5.5V, VSS=0V, Topr= - 20 ~ 85)

表5.8 タイマA入力(イベントカウンタモードのカウント入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tC(TA) | TAin入力サイクル時間 | 100 | | ns |
| tW(TAH) | TAin入力“H”パルス幅 | 40 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 40 | | ns |

表5.9 タイマA入力(タイマモードのゲーティング入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tC(TA) | TAin入力サイクル時間 | 400 | | ns |
| tW(TAH) | TAin入力“H”パルス幅 | 200 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 200 | | ns |

表5.10 タイマA入力(ワンショットタイマモードの外部トリガ入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tC(TA) | TAin入力サイクル時間 | 200 | | ns |
| tW(TAH) | TAin入力“H”パルス幅 | 100 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 100 | | ns |

表5.11 タイマA入力(パルス幅変調モードの外部トリガ入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tW(TAH) | TAin入力“H”パルス幅 | 100 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 100 | | ns |

表5.12 タイマA入力(イベントカウンタモードのアップダウン入力)

| 記号 | 項目 | 規格値 | | 単位 |
|-------------|------------------|------|----|----|
| | | 最小 | 最大 | |
| tC(UP) | TAiout入力サイクル時間 | 2000 | | ns |
| tW(UPH) | TAiout入力“H”パルス幅 | 1000 | | ns |
| tW(UPL) | TAiout入力“L”パルス幅 | 1000 | | ns |
| tsU(UP-TIN) | TAiout入力セットアップ時間 | 400 | | ns |
| th(TIN-UP) | TAiout入力ホールド時間 | 400 | | ns |

VCC=5V

タイミング必要条件 (指定のない場合は、VCC=4.2~5.5V, VSS=0V, Topr= -20~85)

表5.12 タイマB入力(イベントカウンタモードのカウンタ入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|----------------------------|-----|----|----|
| | | 最小 | 最大 | |
| tc(TB) | TBin入力サイクル時間 (片エッジカウント) | 100 | | ns |
| tw(TBH) | TBin入力 “H” パルス幅 (片エッジカウント) | 40 | | ns |
| tw(TBL) | TBin入力 “L” パルス幅 (片エッジカウント) | 40 | | ns |
| tc(TB) | TBin入力サイクル時間 (両エッジカウント) | 200 | | ns |
| tw(TBH) | TBin入力 “H” パルス幅 (両エッジカウント) | 80 | | ns |
| tw(TBL) | TBin入力 “L” パルス幅 (両エッジカウント) | 80 | | ns |

表5.14 タイマB入力(パルス周期測定モード)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| tc(TB) | TBin入力サイクル時間 | 400 | | ns |
| tw(TBH) | TBin入力 “H” パルス幅 | 200 | | ns |
| tw(TBL) | TBin入力 “L” パルス幅 | 200 | | ns |

表5.15 タイマB入力(パルス幅測定モード)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| tc(TB) | TBin入力サイクル時間 | 400 | | ns |
| tw(TBH) | TBin入力 “H” パルス幅 | 200 | | ns |
| tw(TBL) | TBin入力 “L” パルス幅 | 200 | | ns |

表5.16 A/Dトリガ入力

| 記号 | 項目 | 規格値 | | 単位 |
|---------|----------------------------|------|----|----|
| | | 最小 | 最大 | |
| tc(AD) | ADTRG入力 “H” パルス幅 (トリガ可能最小) | 1000 | | ns |
| tw(ADL) | ADTRG入力 “L” パルス幅 | 125 | | ns |

表5.17 シリアルI/O

| 記号 | 項目 | 規格値 | | 単位 |
|---------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| tc(CK) | CLKi入力サイクル時間 | 200 | | ns |
| tw(CKH) | CLKi入力 “H” パルス幅 | 100 | | ns |
| tw(CKL) | CLKi入力 “L” パルス幅 | 100 | | ns |
| td(CQ) | TxDi出力遅延時間 | | 80 | ns |
| th(CQ) | TxDiホールド時間 | 0 | | ns |
| tsu(DC) | RxDi入力セットアップ時間 | 30 | | ns |
| th(CQ) | RxDi入力ホールド時間 | 90 | | ns |

表5.18 外部割り込みINTi入力

| 記号 | 項目 | 規格値 | | 単位 |
|---------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| tw(INH) | INTi入力 “H” パルス幅 | 250 | | ns |
| tw(INL) | INTi入力 “L” パルス幅 | 250 | | ns |

VCC=5V

スイッチング特性(指定のない場合は、Vcc=4.2 ~ 5.5V, Vss=0V, Topr= - 20 ~ 85)

表5.19 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトなしの場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------|------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | アドレス出力保持時間 (BCLK基準) | | -3 | | ns |
| th(RD-AD) | アドレス出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-AD) | アドレス出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-CS) | チップセレクト出力遅延時間 | | | 18 | ns |
| th(BCLK-CS) | チップセレクト出力保持時間 (BCLK基準) | | -3 | | ns |
| th(RD-CS) | チップセレクト出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-CS) | チップセレクト出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-ALE) | ALE出力遅延時間 | | | 18 | ns |
| th(BCLK-ALE) | ALE出力保持時間 | | -2 | | ns |
| td(BCLK-RD) | RD出力遅延時間 | | | 18 | ns |
| th(BCLK-RD) | RD出力保持時間 | | -5 | | ns |
| td(BCLK-WR) | WR出力遅延時間 | | | 18 | ns |
| td(BCLK-WR) | WR出力保持時間 | | -3 | | ns |
| td(DB-WR) | データ出力遅延時間 (WR基準) | | (注1) | | ns |
| th(WR-DB) | データ出力保持時間 (WR基準) | | (注1) | | ns |
| tw(WR) | ライトパルス幅 | | (注1) | | ns |

注1 . BCLKの周波数に応じて次の計算式で算出されます。

$$td(DB - WR) = \frac{10^9}{f(BCLK)} - 20 \quad [ns]$$

$$th(WR - DB) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$tw(WR) = \frac{10^{-9}}{f(BCLK) \times 2} - 15 \quad [ns]$$

VCC=5V

スイッチング特性(指定のない場合は、VCC=4.2 ~ 5.5V, VSS=0V, Topr= - 20 ~ 85)

表5.20 メモリ拡張モードおよびマイクロプロセッサモード
(ウエイトあり、外部メモリ領域をアクセスした場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------|------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | アドレス出力保持時間 (BCLK基準) | | -3 | | ns |
| th(RD-AD) | アドレス出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-AD) | アドレス出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-CS) | チップセレクト出力遅延時間 | | | 18 | ns |
| th(BCLK-CS) | チップセレクト出力保持時間 (BCLK基準) | | -3 | | ns |
| th(RD-CS) | チップセレクト出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-CS) | チップセレクト出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-ALE) | ALE出力遅延時間 | | | 18 | ns |
| th(BCLK-ALE) | ALE出力保持時間 | | -2 | | ns |
| td(BCLK-RD) | RD出力遅延時間 | | | 18 | ns |
| th(BCLK-RD) | RD出力保持時間 | | -5 | | ns |
| td(BCLK-WR) | WR出力遅延時間 | | | 18 | ns |
| th(BCLK-WR) | WR出力保持時間 | | -3 | | ns |
| td(DB-WR) | データ出力遅延時間 (WR基準) | | (注1) | | ns |
| th(WR-DB) | データ出力保持時間 (WR基準) | | (注1) | | ns |
| tw(WR) | ライトパルス幅 | | (注1) | | ns |

注1. BCLKの周波数に応じて次の計算式で算出されます。

$$td(DB - WR) = \frac{10^9 \times n}{f(BCLK)} - 20 \quad [ns] \quad (nは1ウエイト時"1"、2ウエイト時"2"、3ウエイト時"3")$$

$$th(WR - DB) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$tw(WR) = \frac{10^9 \times n}{f(BCLK) \times 2} - 15 \quad [ns] \quad (nは1ウエイト時"1"、2ウエイト時"3"、3ウエイト時"5")$$

VCC=5V

スイッチング特性(指定のない場合は、VCC=4.2 ~ 5.5V, VSS=0V, Topr= - 20 ~ 85)

表5.21 メモリ拡張モードおよびマイクロプロセッサモード
(ウエイトあり、外部メモリ領域をアクセスし、かつマルチプレクスバス領域を選択した場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------|------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | アドレス出力保持時間 (BCLK基準) | | -3 | | ns |
| th(RD-AD) | アドレス出力保持時間 (RD基準) | | (注1) | | ns |
| th(WR-AD) | アドレス出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-CS) | チップセレクト出力遅延時間 | | | 18 | ns |
| th(BCLK-CS) | チップセレクト出力保持時間 (BCLK基準) | | -3 | | ns |
| th(RD-CS) | チップセレクト出力保持時間 (RD基準) | | (注1) | | ns |
| th(WR-CS) | チップセレクト出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-RD) | RD出力遅延時間 | | | 18 | ns |
| th(BCLK-AD) | RD出力保持時間 | | -5 | | ns |
| td(BCLK-WR) | WR出力遅延時間 | | | 18 | ns |
| td(BCLK-WR) | WR出力保持時間 | | -3 | | ns |
| td(DB-WR) | データ出力遅延時間 (WR基準) | | (注1) | | ns |
| th(WR-DB) | データ出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-ALE) | ALE出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-ALE) | ALE出力保持時間 (BCLK基準) | | -2 | | ns |
| td(AD-ALE) | ALE出力遅延時間 (アドレス基準) | | (注1) | | ns |
| th(ALE-AD) | ALE出力保持時間 (アドレス基準) | | (注1) | | ns |
| tdz(RD-AD) | アドレス出力ハイインピーダンス開始時間 | | | 8 | ns |

注1. BCLKの周波数に応じて次の計算式で算出されます。

$$th(RD - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$th(RD - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$th(WR - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$td(DB - WR) = \frac{10^9 \times m}{f(BCLK) \times 2} - 25 \text{ [ns]} \quad (m \text{は2ウエイト時} "3" \text{、3ウエイト時} "5")$$

$$th(WR - DB) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$td(AD - ALE) = \frac{10^9}{f(BCLK) \times 2} - 20 \text{ [ns]}$$

$$th(ALE - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

VCC=5V

スイッチング特性(指定のない場合は、VCC=4.2 ~ 5.5V, VSS=0V, Topr= - 20 ~ 85)

表5.22 メモリ拡張モードおよびマイクロプロセッサモード
(ウエイトあり、外部メモリ領域をアクセスし、かつDRAM領域を選択した場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------|------------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | 行アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | 行アドレス出力保持時間 (BCLK基準) | | -3 | | ns |
| th(BCLK-CAD) | 列アドレス出力遅延時間 | | | 18 | ns |
| td(BCLK-CAD) | 列アドレス出力保持時間 (BCLK基準) | | -3 | | ns |
| th(RAS-RAD) | RAS出力後行アドレス出力保持時間 | | (注1) | | ns |
| td(BCLK-RAS) | RAS出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-RAS) | RAS出力保持時間 (BCLK基準) | | -3 | | ns |
| tRP | RAS “ H ” 保持時間 | | (注1) | | ns |
| td(BCLK-CAS) | CAS出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-CAS) | CAS出力保持時間 (BCLK基準) | | -3 | | ns |
| td(BCLK-DW) | DW出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-DW) | DW出力保持時間 (BCLK基準) | | -5 | | ns |
| tsu(DB-CAS) | DB出力後CAS出力セットアップ時間 | | (注1) | | ns |
| th(BCLK-DB) | DB出力保持時間 (BCLK基準) | | -7 | | ns |
| tsu(CAS-RAS) | RAS出力前CAS出力セットアップ時間 (リフレッシュ) | | (注1) | | ns |

注1 . BCLKの周波数に応じて次の計算式で算出されます。

$$th(RAS - RAD) = \frac{10^9}{f(BCLK) \times 2} - 13 \quad [ns]$$

$$tRP = \frac{10^9}{f(BCLK) \times 2} \times 3 - 20 \quad [ns]$$

$$tsu(DB - CAS) = \frac{10^9}{f(BCLK)} - 20 \quad [ns]$$

$$tsu(CAS - RAS) = \frac{10^9}{f(BCLK) \times 2} - 13 \quad [ns]$$

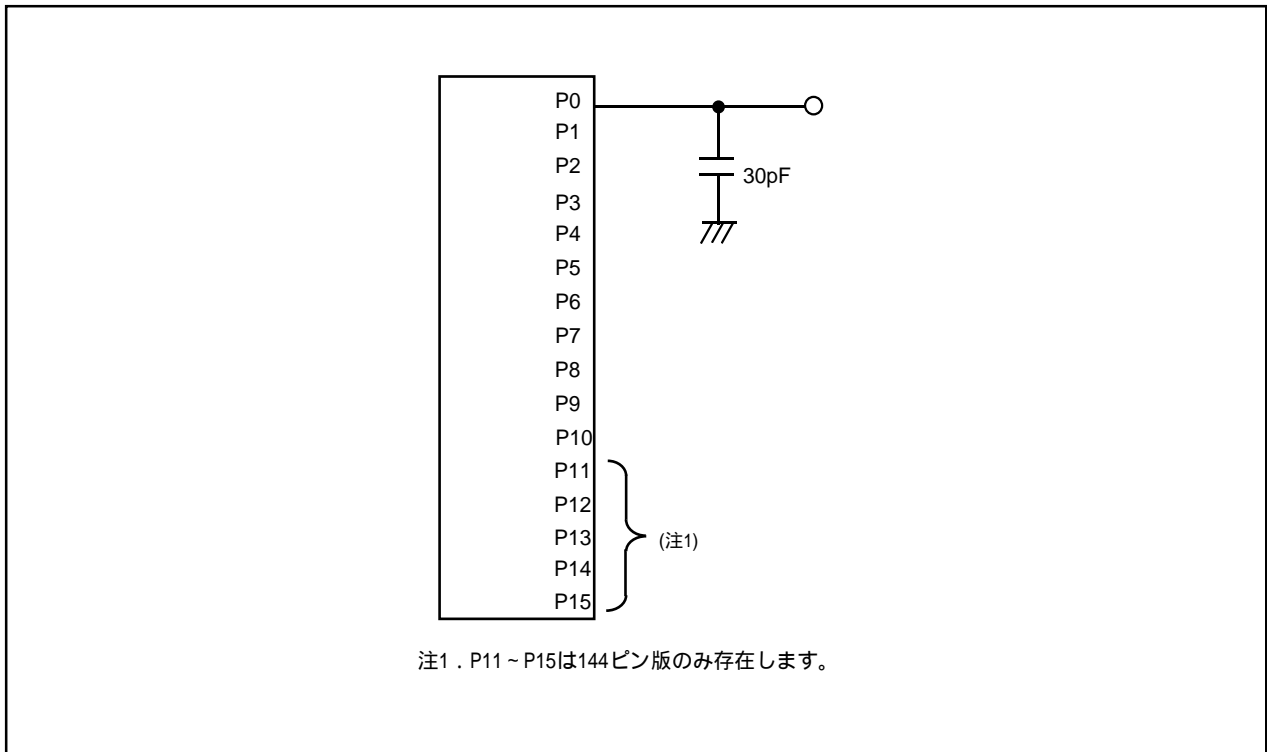


図5.1 ポートP0 ~ P15の測定回路

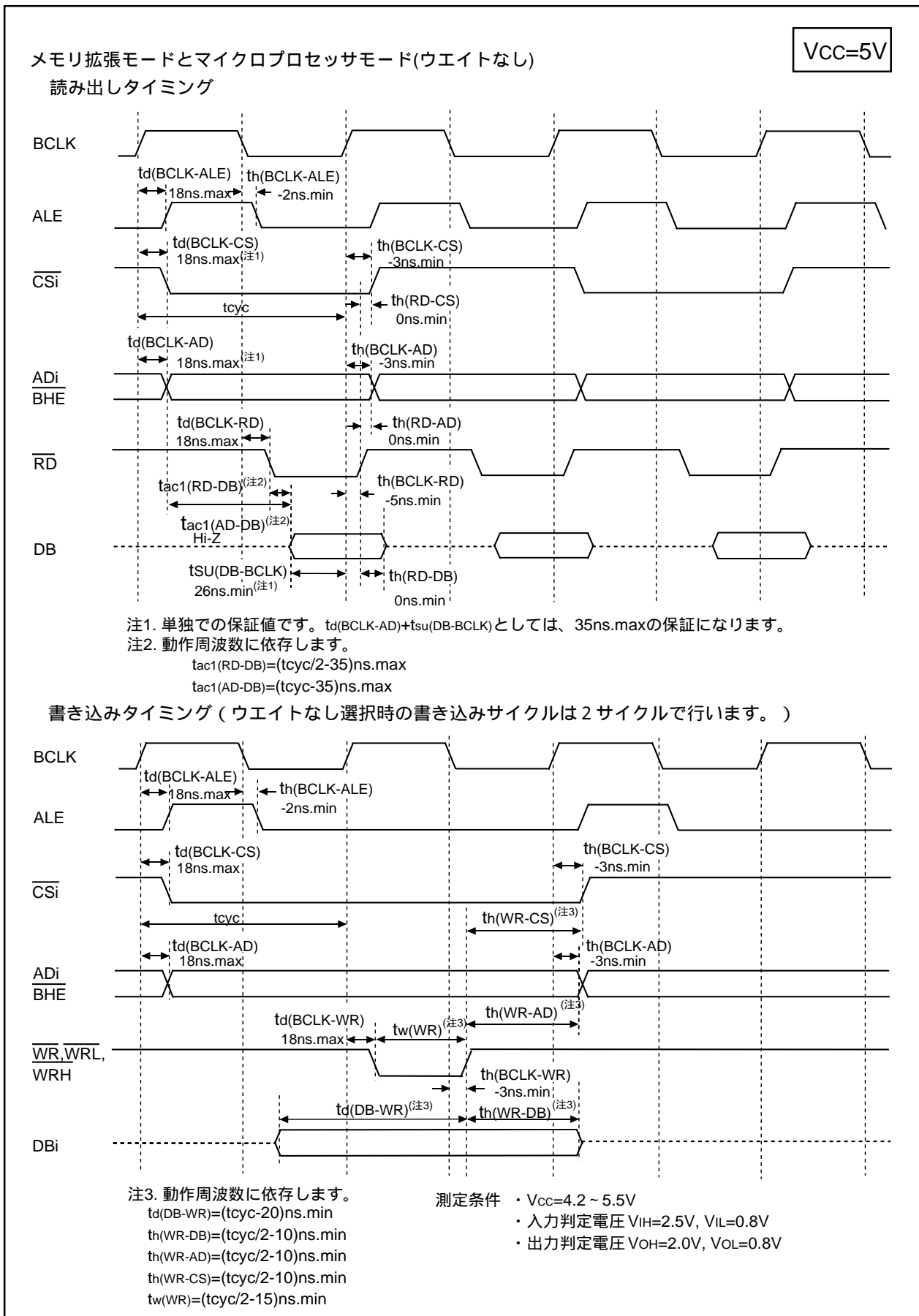


図5.2 Vcc=5V時のタイミング図(1)

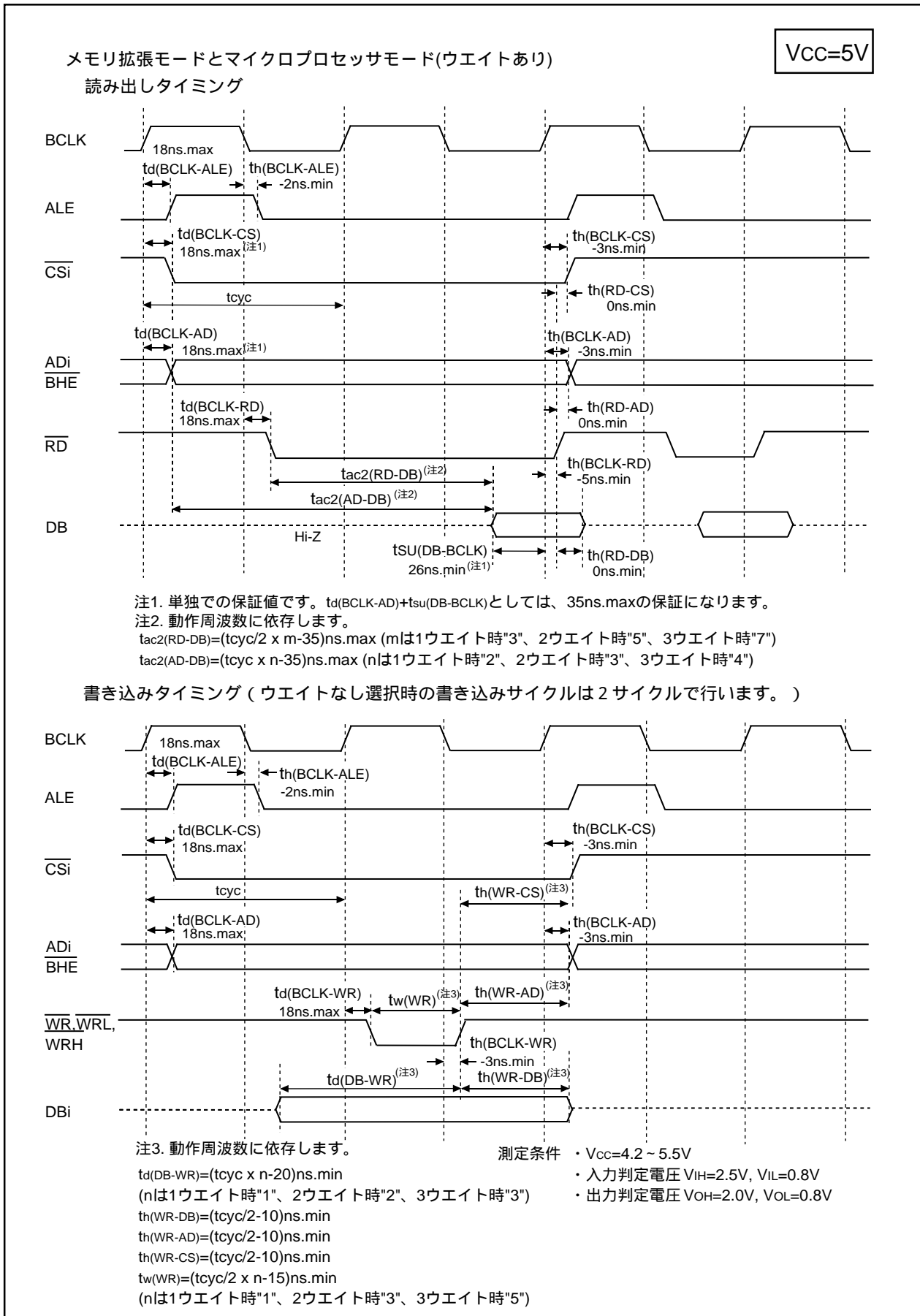


図5.3 Vcc=5V時のタイミング図(2)

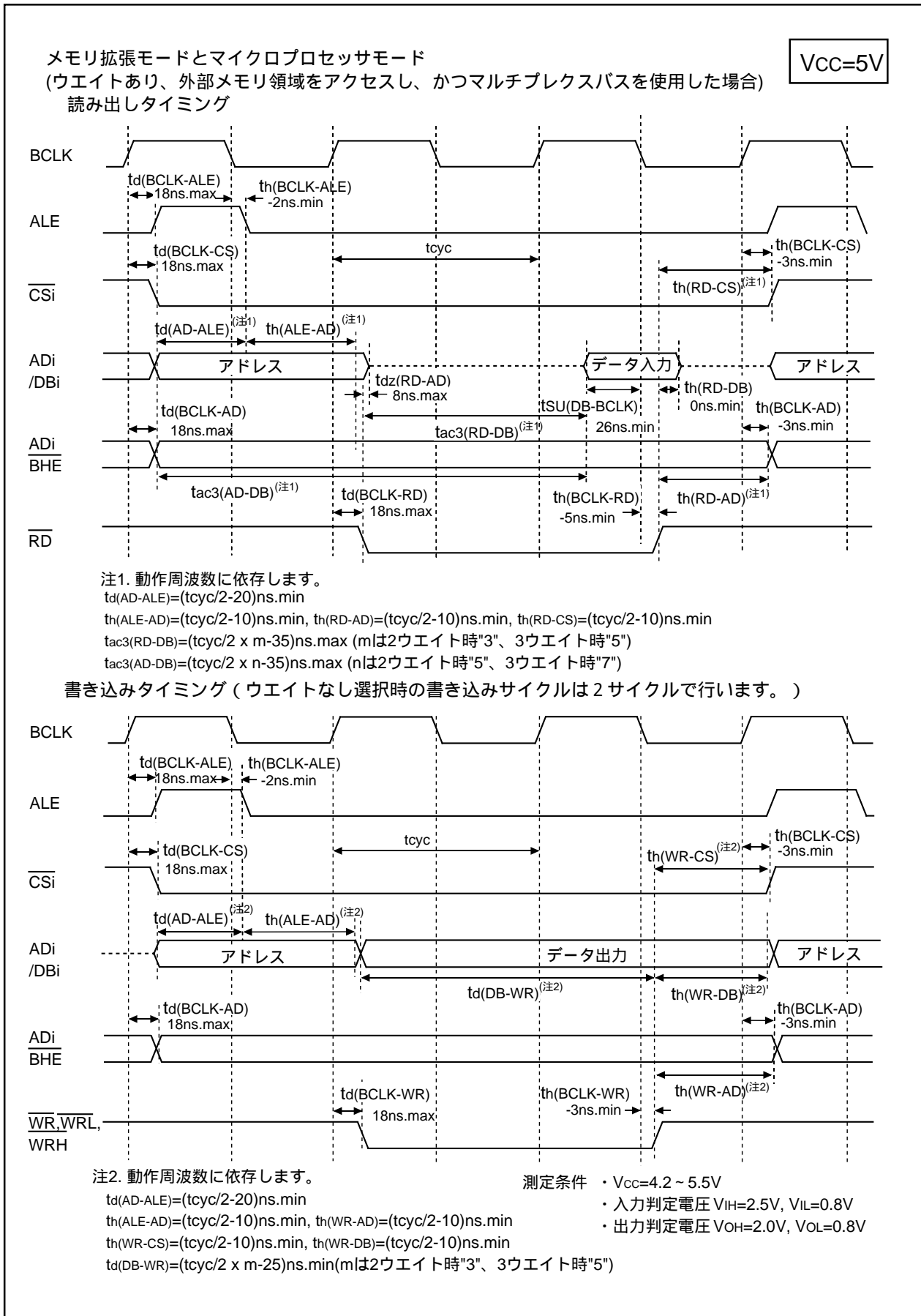


図5.4 Vcc=5V時のタイミング図(3)

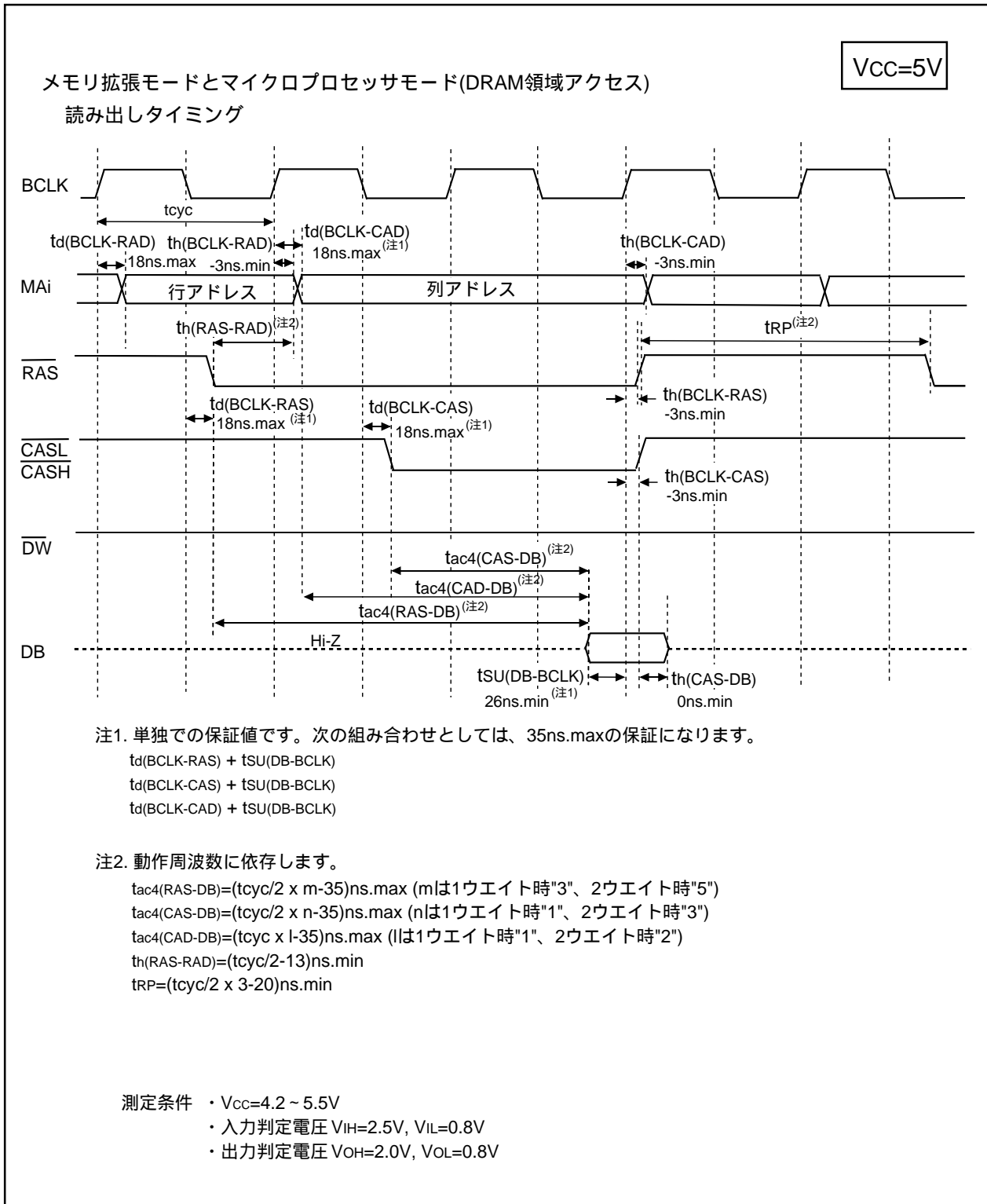


図5.5 VCC=5V時のタイミング図(4)

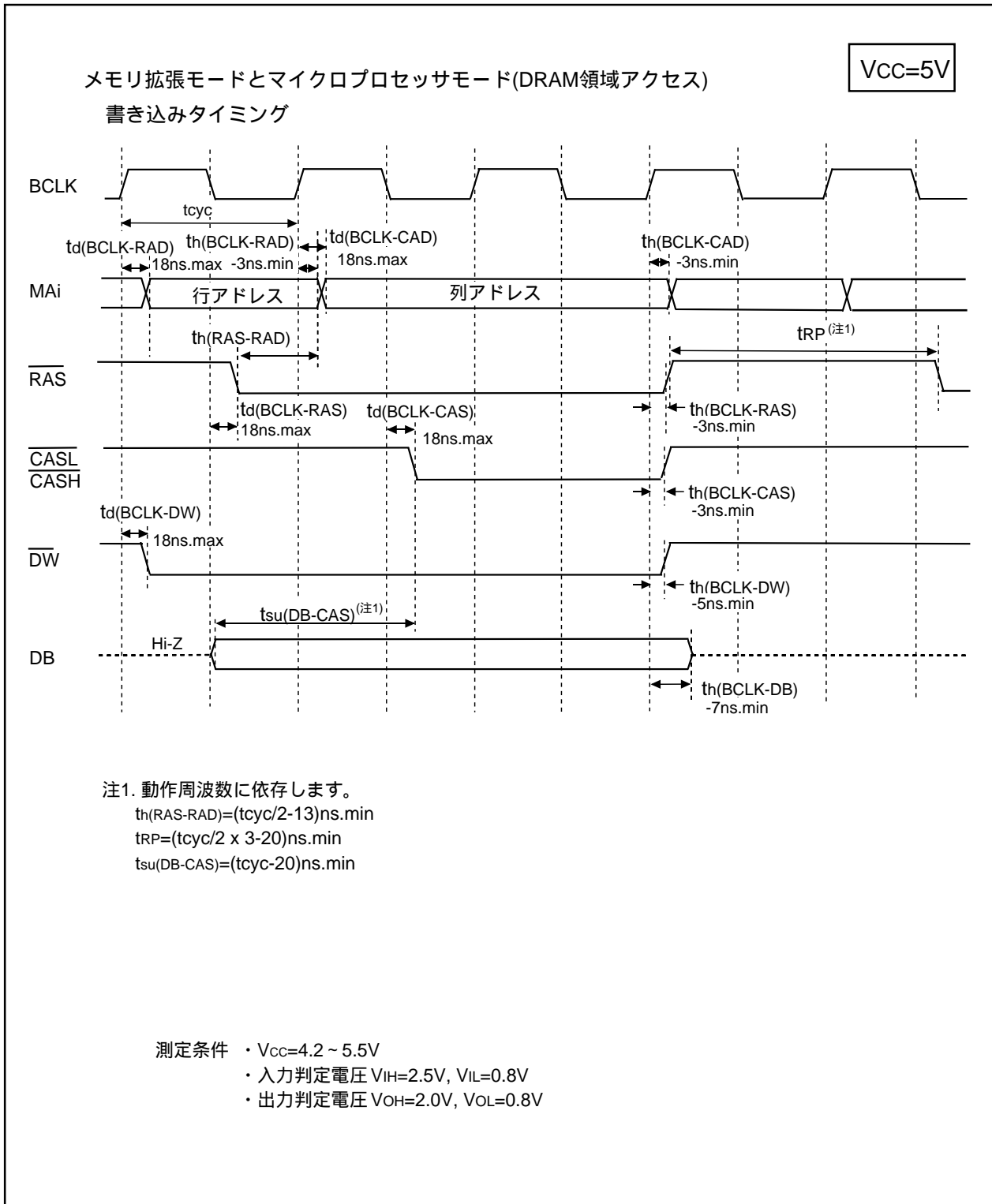


図5.6 VCC=5V時のタイミング図(5)

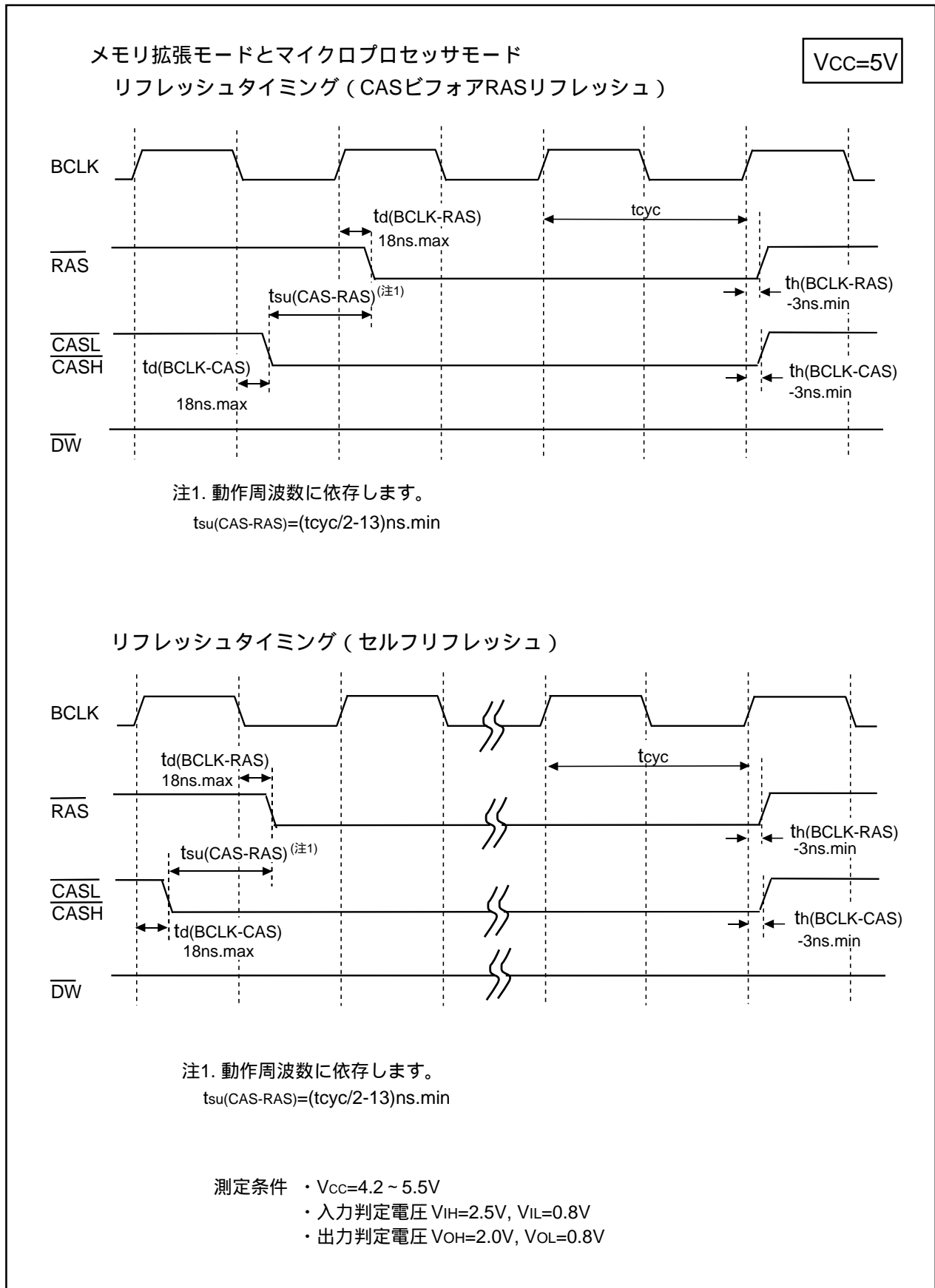


図5.7 Vcc=5V時のタイミング図(6)

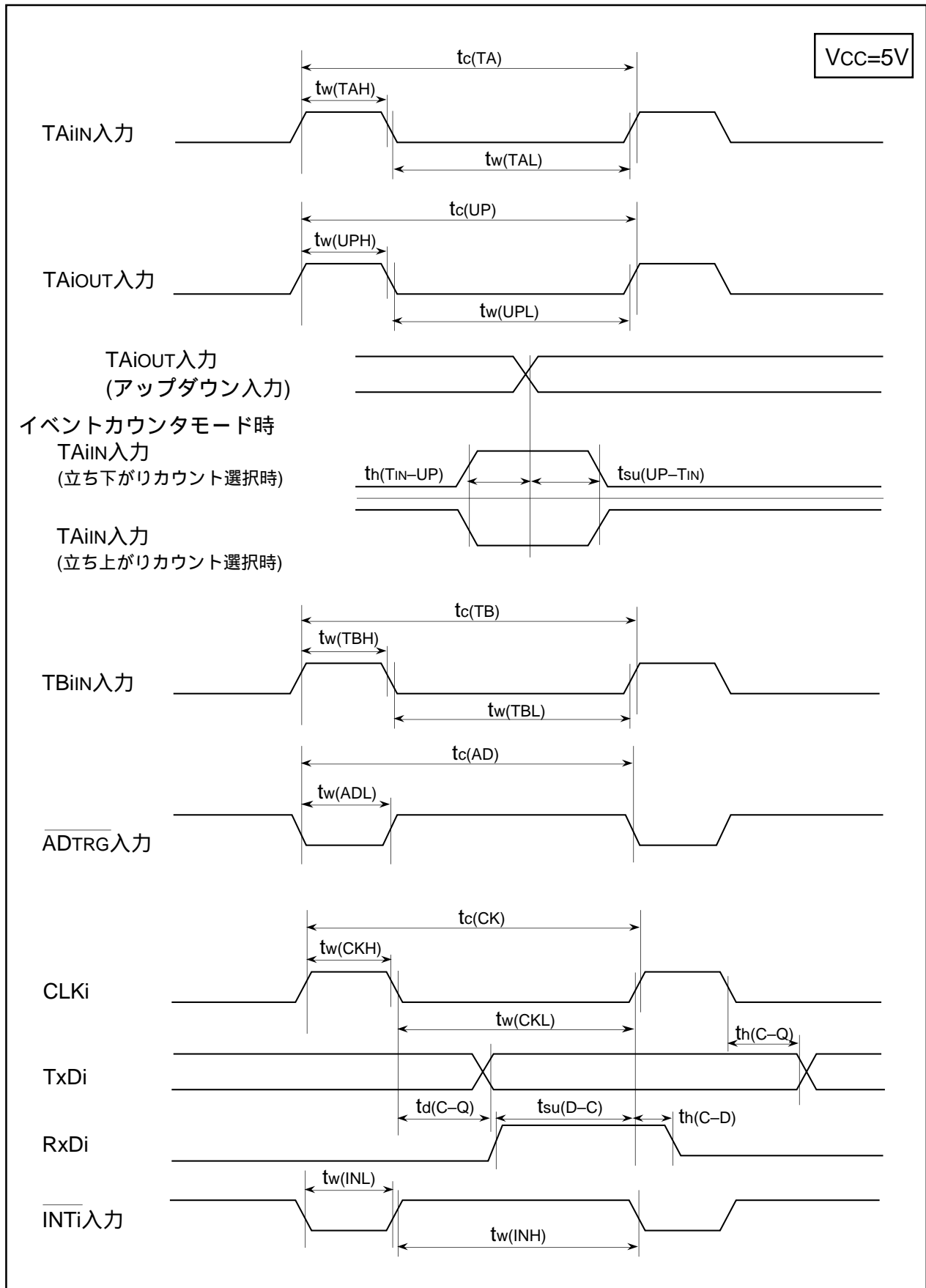
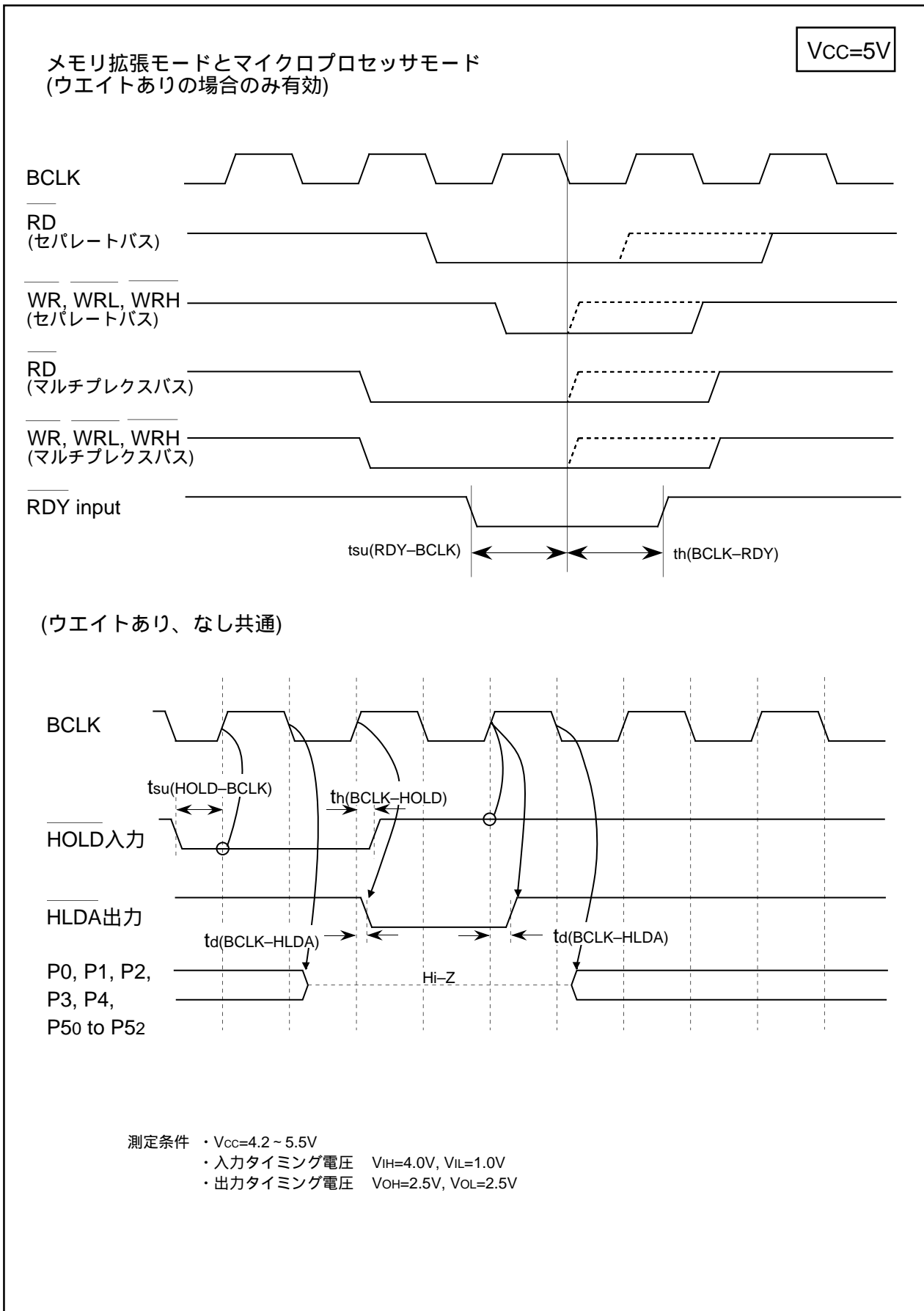


図5.8 Vcc=5V時のタイミング図(7)

図5.9 V_{CC}=5V時のタイミング図(8)

VCC=3.3V

表5.23 電気的特性(指定のない場合は、VCC=3.0~3.6V,VSS=0V,Topr= -20~85)

| 記号 | 項目 | 測定条件 | 標準 | | | 単位 | |
|---------|---------|---|--------------------------------------|-----|------|------|----|
| | | | 最小 | 標準 | 最大 | | |
| VOH | “H”出力電圧 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P72~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | IOH=-1mA | 2.7 | | | V |
| | | XOUT | IOH=-0.1mA | 2.7 | | | V |
| | | XCOU | 無負荷時 | | 3.3 | | V |
| VOL | “L”出力電圧 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P70~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | IOH=1mA | | | 0.5 | V |
| | | XOUT | IOH=0.1mA | | | 0.5 | V |
| | | XCOU | 無負荷時 | | 0 | | V |
| VT+-VT- | ヒステリシス | HOLD, RDY, TA0IN~TA4IN, TB0IN~TB5IN, INT0~INT5, ADTRG, CTS0~CTS4, CLK0~CLK4, TA0OUT~TA4OUT, NMI, KI0~KI3, RxD0~RxD4, SCL0~SCL4, SDA0~SDA4 | | 0.2 | | 1.0 | V |
| | | RESET | | 0.2 | | 1.8 | V |
| IiH | “H”入力電流 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P70~P77, P80~P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1), XIN, RESET, CNVSS, BYTE | Vi=VCC | | | 4.0 | μA |
| IiL | “L”入力電流 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P70~P77, P80~P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1), XIN, RESET, CNVSS, BYTE | Vi=0V | | | -4.0 | μA |
| Rpullup | プルアップ抵抗 | P00~P07, P10~P17, P20~P27, P30~P37, P40~P47, P50~P57, P60~P67, P72~P77, P80~P84, P86, P87, P90~P97, P100~P107, P110~P114, P120~P127, P130~P137, P140~P146, P150~P157(注1) | Vi=0V | 66 | 120 | 500 | kΩ |
| RfXIN | 帰還抵抗 | XIN | | | 3.0 | | MΩ |
| RfXCIN | 帰還抵抗 | XCIN | | | 20.0 | | MΩ |
| Vram | RAM保持電圧 | VDCオン | | 2.5 | | | V |
| | | VDCオフ | | 2.0 | | | V |
| Icc | 電源電流 | 測定条件 シングルチップモードで出力端子は開放、その他の端子はVSSに接続 | f(XIN)=20MHz、方形波、分周なし | | 17 | 38 | mA |
| | | | f(XCIN)=32kHz、ウェイト時、VDCオフ Topr=25 | | 5.0 | | μA |
| | | | f(XCIN)=32kHz、ウェイト時、VDCオン Topr=25 | | 340 | | μA |
| | | | クロック停止時、Topr=25 | | 0.4 | 20 | μA |

注1. ポートP11~P15は144ピン版のみ存在します。

VCC=3.3V

表5.24 A/D変換特性 (指定のない場合は、VCC=AVCC=VREF=3.0~3.6V, VSS=AVSS=0V, Topr=-20~85)

| 記号 | 項目 | | 測定条件 | 規格値 | | | 単位 |
|---------|------------|------------------|---------------|-----|----|------|------|
| | | | | 最小 | 標準 | 最大 | |
| - | 分解能 | | VREF=VCC | | | 10 | Bits |
| INL | 積分非直線性誤差 | S & H機能なし (8bit) | VCC=VREF=3.3V | | | ±2 | LSB |
| DNL | 微分非直線性誤差 | S & H機能なし (8bit) | | | | ±1 | LSB |
| - | オフセット誤差 | S & H機能なし (8bit) | | | | ±2 | LSB |
| - | ゲイン誤差 | S & H機能なし (8bit) | | | | ±2 | LSB |
| RLADDER | ラダー抵抗 | | VREF=VCC | 8 | | 40 | kΩ |
| tCONV | 変換時間(8bit) | | | 4.9 | | | μs |
| VREF | 基準電圧 | | | 3.0 | | VCC | V |
| VIA | アナログ入力電圧 | | | 0 | | VREF | V |

S&H: サンプル&ホールド

注1. f(XIN)が10MHzを超える時は分周し、φADを10MHz以下としてください。

表5.25 D/A変換特性 (指定のない場合は、VCC=VREF=3.0~3.6V, VSS=AVSS=0V, Topr=-20~85)

| 記号 | 項目 | 測定条件 | 規格値 | | | 単位 |
|-------|----------|------|-----|----|-----|------|
| | | | 最小 | 標準 | 最大 | |
| - | 分解能 | | | | 8 | Bits |
| - | 絶対精度 | | | | 1.0 | % |
| tsu | 設定時間 | | | | 3 | μs |
| Ro | 出力抵抗 | | 4 | 10 | 20 | kΩ |
| IvREF | 基準電源入力電流 | (注1) | | | 1.0 | mA |

注1. D/Aコンバータを1本使用し、使用していないD/AコンバータのDAiレジスタ(i=0,1)の値が“00₁₆”の場合です。A/Dコンバータのラダー抵抗分は除きます。

ADiCON1レジスタのVCUTビットを“0”(VREF未接続)にした場合でも、IvREFは流れます。

Vcc=3.3V

タイミング必要条件 (指定のない場合は、Vcc=3.0 ~ 3.6V, Vss=0V, Topr= - 20 ~ 85)

表5.26 外部クロック入力

| 記号 | 項目 | 標準 | | 単位 |
|-------|------------------|----|----|----|
| | | 最小 | 最大 | |
| tc | 外部クロック入力サイクル時間 | 50 | | ns |
| tw(H) | 外部クロック入力“H”パルス時間 | 22 | | ns |
| tw(L) | 外部クロック入力“L”パルス時間 | 22 | | ns |
| tr | 外部クロック立ち上がり時間 | | 5 | ns |
| tf | 外部クロック立ち下がり時間 | | 5 | ns |

表5.27 メモリ拡張およびマイクロプロセッサモード

| 記号 | 項目 | 規格値 | | 単位 |
|----------------|--|-----|------|----|
| | | 最小 | 最大 | |
| tac1(RD-DB) | データ入力アクセス時間 (RD基準、ウエイトなし) | | (注1) | ns |
| tac1(AD-DB) | データ入力アクセス時間 (AD基準、CS基準、ウエイトなし) | | (注1) | ns |
| tac2(RD-DB) | データ入力アクセス時間 (RD基準、ウエイトあり) | | (注1) | ns |
| tac2(AD-DB) | データ入力アクセス時間 (AD基準、CS基準、ウエイトあり) | | (注1) | ns |
| tac3(RD-DB) | データ入力アクセス時間 (RD基準、マルチプレクスバス領域をアクセスした場合) | | (注1) | ns |
| tac3(AD-DB) | データ入力アクセス時間 (AD基準、CS基準、マルチプレクスバス領域をアクセスした場合) | | (注1) | ns |
| tac4(RAS-DB) | データ入力アクセス時間 (RAS基準、DRAMアクセス) | | (注1) | ns |
| tac4(CAS-DB) | データ入力アクセス時間 (CAS基準、DRAMアクセス) | | (注1) | ns |
| tac4(CAD-DB) | データ入力アクセス時間 (CAD基準、DRAMアクセス) | | (注1) | ns |
| tsu(DB-BCLK) | データ入力セットアップ時間 | 30 | | ns |
| tsu(RDY-BCLK) | RDY入力セットアップ時間 | 40 | | ns |
| tsu(HOLD-BCLK) | HOLD入力セットアップ時間 | 60 | | ns |
| th(RD-DB) | データ入力ホールド時間 | 0 | | ns |
| th(CAS-DB) | データ入力ホールド時間 | 0 | | ns |
| th(BCLK-RDY) | RDY入力ホールド時間 | 0 | | ns |
| th(BCLK-HOLD) | HOLD入力ホールド時間 | 0 | | ns |
| td(BCLK-HLDA) | HLDA出力遅延時間 | | 25 | ns |

注1. BCLKの周波数に応じて対の計算式で算出されます。ただし、計算値が負になる場合は、ウエイト入れるか、動作周波数f(BCLK)をさらに低くしてください。

$$t_{ac1}(RD - DB) = \frac{10^9}{f(BCLK) \times 2} - 35 \text{ [ns]}$$

$$t_{ac1}(AD - DB) = \frac{10^9}{f(BCLK)} - 35 \text{ [ns]}$$

$$t_{ac2}(RD - DB) = \frac{10^9 \times m}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (mは1ウエイト時"3", 2ウエイト時"5", 3ウエイト時"7")}$$

$$t_{ac2}(AD - DB) = \frac{10^9 \times n}{f(BCLK)} - 35 \text{ [ns]} \text{ (nは1ウエイト時"2", 2ウエイト時"3", 3ウエイト時"4")}$$

$$t_{ac3}(RD - DB) = \frac{10^9 \times m}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (mは2ウエイト時"3", 3ウエイト時"5")}$$

$$t_{ac3}(AD - DB) = \frac{10^9 \times n}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (nは2ウエイト時"5", 3ウエイト時"7")}$$

$$t_{ac4}(RAS - DB) = \frac{10^9 \times m}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (mは1ウエイト時"3", 2ウエイト時"5")}$$

$$t_{ac4}(CAS - DB) = \frac{10^9 \times n}{f(BCLK) \times 2} - 35 \text{ [ns]} \text{ (nは1ウエイト時"1", 2ウエイト時"3")}$$

$$t_{ac4}(CAD - DB) = \frac{10^9 \times l}{f(BCLK)} - 35 \text{ [ns]} \text{ (lは1ウエイト時"1", 2ウエイト時"2")}$$

VCC=3.3V

タイミング必要条件 (指定のない場合は、VCC=3.0~3.6V, VSS=0V, Topr= -20~85)

表5.28 タイマA入力(イベントカウンタモードのカウンタ入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tC(TA) | TAin入力サイクル時間 | 100 | | ns |
| tW(TAH) | TAin入力“H”パルス幅 | 40 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 40 | | ns |

表5.29 タイマA入力(タイマモードのゲーティング入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tC(TA) | TAin入力サイクル時間 | 400 | | ns |
| tW(TAH) | TAin入力“H”パルス幅 | 200 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 200 | | ns |

表5.30 タイマA入力(ワンショットタイマモードの外部トリガ入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tC(TA) | TAin入力サイクル時間 | 200 | | ns |
| tW(TAH) | TAin入力“H”パルス幅 | 100 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 100 | | ns |

表5.31 タイマA入力(パルス幅変調モードの外部トリガ入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------|---------------|-----|----|----|
| | | 最小 | 最大 | |
| tW(TAH) | TAin入力“H”パルス幅 | 100 | | ns |
| tW(TAL) | TAin入力“L”パルス幅 | 100 | | ns |

表5.32 タイマA入力(イベントカウンタモードのアップダウン入力)

| 記号 | 項目 | 規格値 | | 単位 |
|-------------|------------------|------|----|----|
| | | 最小 | 最大 | |
| tC(UP) | TAiout入力サイクル時間 | 2000 | | ns |
| tW(UPH) | TAiout入力“H”パルス幅 | 1000 | | ns |
| tW(UPL) | TAiout入力“L”パルス幅 | 1000 | | ns |
| tsu(UP-TIN) | TAiout入力セットアップ時間 | 400 | | ns |
| th(TIN-UP) | TAiout入力ホールド時間 | 400 | | ns |

V_{CC}=3.3Vタイミング必要条件 (指定のない場合は、V_{CC}=3.0~3.6V, V_{SS}=0V, Topr= -20~85)

表5.33 タイマB入力(イベントカウンタモードのカウンタ入力)

| 記号 | 項目 | 規格値 | | 単位 |
|---------------------|----------------------------|-----|----|----|
| | | 最小 | 最大 | |
| t _{C(TB)} | TBin入力サイクル時間 (片エッジカウント) | 100 | | ns |
| t _{w(TBH)} | TBin入力 “H” パルス幅 (片エッジカウント) | 40 | | ns |
| t _{w(TBL)} | TBin入力 “L” パルス幅 (片エッジカウント) | 40 | | ns |
| t _{C(TB)} | TBin入力サイクル時間 (両エッジカウント) | 200 | | ns |
| t _{w(TBH)} | TBin入力 “H” パルス幅 (両エッジカウント) | 80 | | ns |
| t _{w(TBL)} | TBin入力 “L” パルス幅 (両エッジカウント) | 80 | | ns |

表5.34 タイマB入力(パルス周期測定モード)

| 記号 | 項目 | 規格値 | | 単位 |
|---------------------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| t _{C(TB)} | TBin入力サイクル時間 | 400 | | ns |
| t _{w(TBH)} | TBin入力 “H” パルス幅 | 200 | | ns |
| t _{w(TBL)} | TBin入力 “L” パルス幅 | 200 | | ns |

表5.35 タイマB入力(パルス幅測定モード)

| 記号 | 項目 | 規格値 | | 単位 |
|---------------------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| t _{C(TB)} | TBin入力サイクル時間 | 400 | | ns |
| t _{w(TBH)} | TBin入力 “H” パルス幅 | 200 | | ns |
| t _{w(TBL)} | TBin入力 “L” パルス幅 | 200 | | ns |

表5.36 A/Dトリガ入力

| 記号 | 項目 | 規格値 | | 単位 |
|---------------------|---|------|----|----|
| | | 最小 | 最大 | |
| t _{C(AD)} | AD _{TRG} 入力 “H” パルス幅 (トリガ可能最小) | 1000 | | ns |
| t _{w(ADL)} | AD _{TRG} 入力 “L” パルス幅 | 125 | | ns |

表5.37 シリアルI/O

| 記号 | 項目 | 規格値 | | 単位 |
|----------------------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| t _{C(CLK)} | CLKi入力サイクル時間 | 200 | | ns |
| t _{w(CLKH)} | CLKi入力 “H” パルス幅 | 100 | | ns |
| t _{w(CLKL)} | CLKi入力 “L” パルス幅 | 100 | | ns |
| t _{d(C-Q)} | TxDi出力遅延時間 | | 80 | ns |
| t _{h(C-Q)} | TxDiホールド時間 | 0 | | ns |
| t _{su(D-C)} | RxDi入力セットアップ時間 | 30 | | ns |
| t _{h(C-Q)} | RxDi入力ホールド時間 | 90 | | ns |

表5.38 外部割り込みINTi入力

| 記号 | 項目 | 規格値 | | 単位 |
|---------------------|-----------------|-----|----|----|
| | | 最小 | 最大 | |
| t _{w(INH)} | INTi入力 “H” パルス幅 | 250 | | ns |
| t _{w(INL)} | INTi入力 “L” パルス幅 | 250 | | ns |

VCC=3.3V

スイッチング特性(指定のない場合は、VCC=3.0 ~ 3.6V, VSS=0V, Topr= - 20 ~ 85)

表5.39 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトなしの場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------|------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | アドレス出力保持時間 (BCLK基準) | | 0 | | ns |
| th(RD-AD) | アドレス出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-AD) | アドレス出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-CS) | チップセレクト出力遅延時間 | | | 18 | ns |
| th(BCLK-CS) | チップセレクト出力保持時間 (BCLK基準) | | 0 | | ns |
| th(RD-CS) | チップセレクト出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-CS) | チップセレクト出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-ALE) | ALE出力遅延時間 | | | 18 | ns |
| th(BCLK-ALE) | ALE出力保持時間 | | -2 | | ns |
| td(BCLK-RD) | RD出力遅延時間 | | | 18 | ns |
| th(BCLK-RD) | RD出力保持時間 | | -3 | | ns |
| td(BCLK-WR) | WR出力遅延時間 | | | 18 | ns |
| td(BCLK-WR) | WR出力保持時間 | | 0 | | ns |
| td(DB-WR) | データ出力遅延時間 (WR基準) | | (注1) | | ns |
| th(WR-DB) | データ出力保持時間 (WR基準) | | (注1) | | ns |
| tw(WR) | ライトパルス幅 | | (注1) | | ns |

注1 . BCLKの周波数に応じて次の計算式で算出されます。

$$td(DB - WR) = \frac{10^9}{f(BCLK)} - 20 \quad [ns]$$

$$th(WR - DB) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$tw(WR) = \frac{10^9}{f(BCLK) \times 2} - 15 \quad [ns]$$

V_{CC}=3.3Vスイッチング特性(指定のない場合は、V_{CC}=3.0 ~ 3.6V, V_{SS}=0V, T_{opr}= - 20 ~ 85)

表5.40 メモリ拡張モードおよびマイクロプロセッサモード
(ウエイトあり、外部メモリ領域をアクセスした場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------|------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | アドレス出力保持時間 (BCLK基準) | | 0 | | ns |
| th(RD-AD) | アドレス出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-AD) | アドレス出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-CS) | チップセレクト出力遅延時間 | | | 18 | ns |
| th(BCLK-CS) | チップセレクト出力保持時間 (BCLK基準) | | 0 | | ns |
| th(RD-CS) | チップセレクト出力保持時間 (RD基準) | | 0 | | ns |
| th(WR-CS) | チップセレクト出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-ALE) | ALE出力遅延時間 | | | 18 | ns |
| th(BCLK-ALE) | ALE出力保持時間 | | -2 | | ns |
| td(BCLK-RD) | RD出力遅延時間 | | | 18 | ns |
| th(BCLK-RD) | RD出力保持時間 | | -3 | | ns |
| td(BCLK-WR) | WR出力遅延時間 | | | 18 | ns |
| td(BCLK-WR) | WR出力保持時間 | | 0 | | ns |
| td(DB-WR) | データ出力遅延時間 (WR基準) | | (注1) | | ns |
| th(WR-DB) | データ出力保持時間 (WR基準) | | (注1) | | ns |
| tw(WR) | ライトパルス幅 | | (注1) | | ns |

注1. BCLKの周波数に応じて次の計算式で算出されます。

$$td(DB - WR) = \frac{10^9 \times n}{f(BCLK)} - 20 \quad [ns] \quad (nは1ウエイト時"1"、2ウエイト時"2"、3ウエイト時"3")$$

$$th(WR - DB) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$th(WR - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \quad [ns]$$

$$tw(WR) = \frac{10^9 \times n}{f(BCLK) \times 2} - 15 \quad [ns] \quad (nは1ウエイト時"1"、2ウエイト時"3"、3ウエイト時"5")$$

VCC=3.3V

スイッチング特性(指定のない場合は、VCC=3.0 ~ 3.6V, VSS=0V, Topr= - 20 ~ 85)

表5.41 メモリ拡張モードおよびマイクロプロセッサモード

(ウエイトあり、外部メモリ領域をアクセスし、かつマルチプレクスバス領域を選択した場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------|------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | アドレス出力保持時間 (BCLK基準) | | 0 | | ns |
| th(RD-AD) | アドレス出力保持時間 (RD基準) | | (注1) | | ns |
| th(WR-AD) | アドレス出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-CS) | チップセレクト出力遅延時間 | | | 18 | ns |
| th(BCLK-CS) | チップセレクト出力保持時間 (BCLK基準) | | 0 | | ns |
| th(RD-CS) | チップセレクト出力保持時間 (RD基準) | | (注1) | | ns |
| th(WR-CS) | チップセレクト出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-RD) | RD出力遅延時間 | | | 18 | ns |
| th(BCLK-AD) | RD出力保持時間 | | -3 | | ns |
| td(BCLK-WR) | WR出力遅延時間 | | | 18 | ns |
| td(BCLK-WR) | WR出力保持時間 | | 0 | | ns |
| td(DB-WR) | データ出力遅延時間 (WR基準) | | (注1) | | ns |
| th(WR-DB) | データ出力保持時間 (WR基準) | | (注1) | | ns |
| td(BCLK-ALE) | ALE出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-ALE) | ALE出力保持時間 (BCLK基準) | | -2 | | ns |
| td(AD-ALE) | ALE出力遅延時間 (アドレス基準) | | (注1) | | ns |
| th(ALE-AD) | ALE出力保持時間 (アドレス基準) | | (注1) | | ns |
| tdZ(RD-AD) | アドレス出力ハイインピーダンス開始時間 | | | 8 | ns |

注1 . BCLKの周波数に応じて次の計算式で算出されます。

$$th(RD - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$th(RD - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$th(WR - CS) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$td(DB - WR) = \frac{10^9 \times m}{f(BCLK) \times 2} - 25 \text{ [ns]} \quad (m \text{は} 2 \text{ウエイト時} "3" \text{、} 3 \text{ウエイト時} "5")$$

$$th(WR - DB) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

$$td(AD - ALE) = \frac{10^9}{f(BCLK) \times 2} - 20 \text{ [ns]}$$

$$th(ALE - AD) = \frac{10^9}{f(BCLK) \times 2} - 10 \text{ [ns]}$$

V_{CC}=3.3Vスイッチング特性(指定のない場合は、V_{CC}=3.0 ~ 3.6V, V_{SS}=0V, T_{opr}= - 20 ~ 85)

表5.43 メモリ拡張モードおよびマイクロプロセッサモード

(ウエイトあり、外部メモリ領域をアクセスし、かつDRAM領域を選択した場合)

| 記号 | 項目 | 測定条件 | 規格値 | | 単位 |
|--------------------------|------------------------------|--------|------|----|----|
| | | | 最小 | 最大 | |
| td(BCLK-AD) | 行アドレス出力遅延時間 | 図5.1参照 | | 18 | ns |
| th(BCLK-AD) | 行アドレス出力保持時間 (BCLK基準) | | 0 | | ns |
| th(BCLK-CAD) | 列アドレス出力遅延時間 | | | 18 | ns |
| td(BCLK-CAD) | 列アドレス出力保持時間 (BCLK基準) | | 0 | | ns |
| th(RAS-RAD) | RAS出力後行アドレス出力保持時間 | | (注1) | | ns |
| td(BCLK-RAS) | RAS出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-RAS) | RAS出力保持時間 (BCLK基準) | | 0 | | ns |
| t _{RP} | RAS "H" 保持時間 | | (注1) | | ns |
| td(BCLK-CAS) | CAS出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-CAS) | CAS出力保持時間 (BCLK基準) | | 0 | | ns |
| td(BCLK-DW) | DW出力遅延時間 (BCLK基準) | | | 18 | ns |
| th(BCLK-DW) | DW出力保持時間 (BCLK基準) | | -3 | | ns |
| t _{SU(DB-CAS)} | DB出力後CAS出力セットアップ時間 | | (注1) | | ns |
| th(BCLK-DB) | DB出力保持時間 (BCLK基準) | | -7 | | ns |
| t _{SU(CAS-RAS)} | RAS出力前CAS出力セットアップ時間 (リフレッシュ) | | (注1) | | ns |

注1. BCLKの周波数に応じて次の計算式で算出されます。

$$th(RAS - RAD) = \frac{10^9}{f(BCLK) \times 2} - 13 \quad [ns]$$

$$t_{RP} = \frac{10^9}{f(BCLK) \times 2} \times 3 - 20 \quad [ns]$$

$$t_{SU(DB - CAS)} = \frac{10^9}{f(BCLK)} - 20 \quad [ns]$$

$$t_{SU(CAS - RAS)} = \frac{10^9}{f(BCLK) \times 2} - 13 \quad [ns]$$

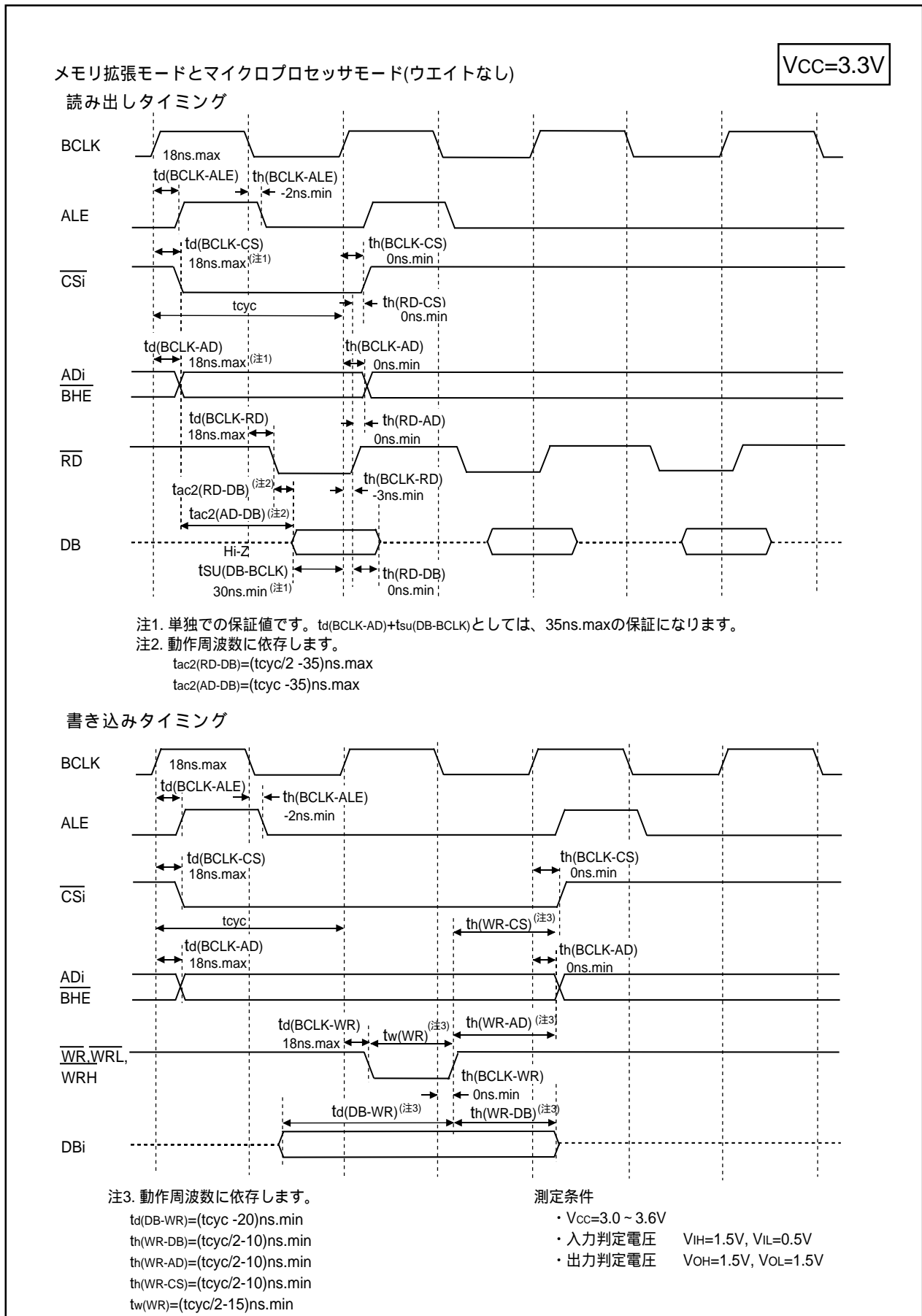


図5.10 Vcc=3.3V時のタイミング図(1)

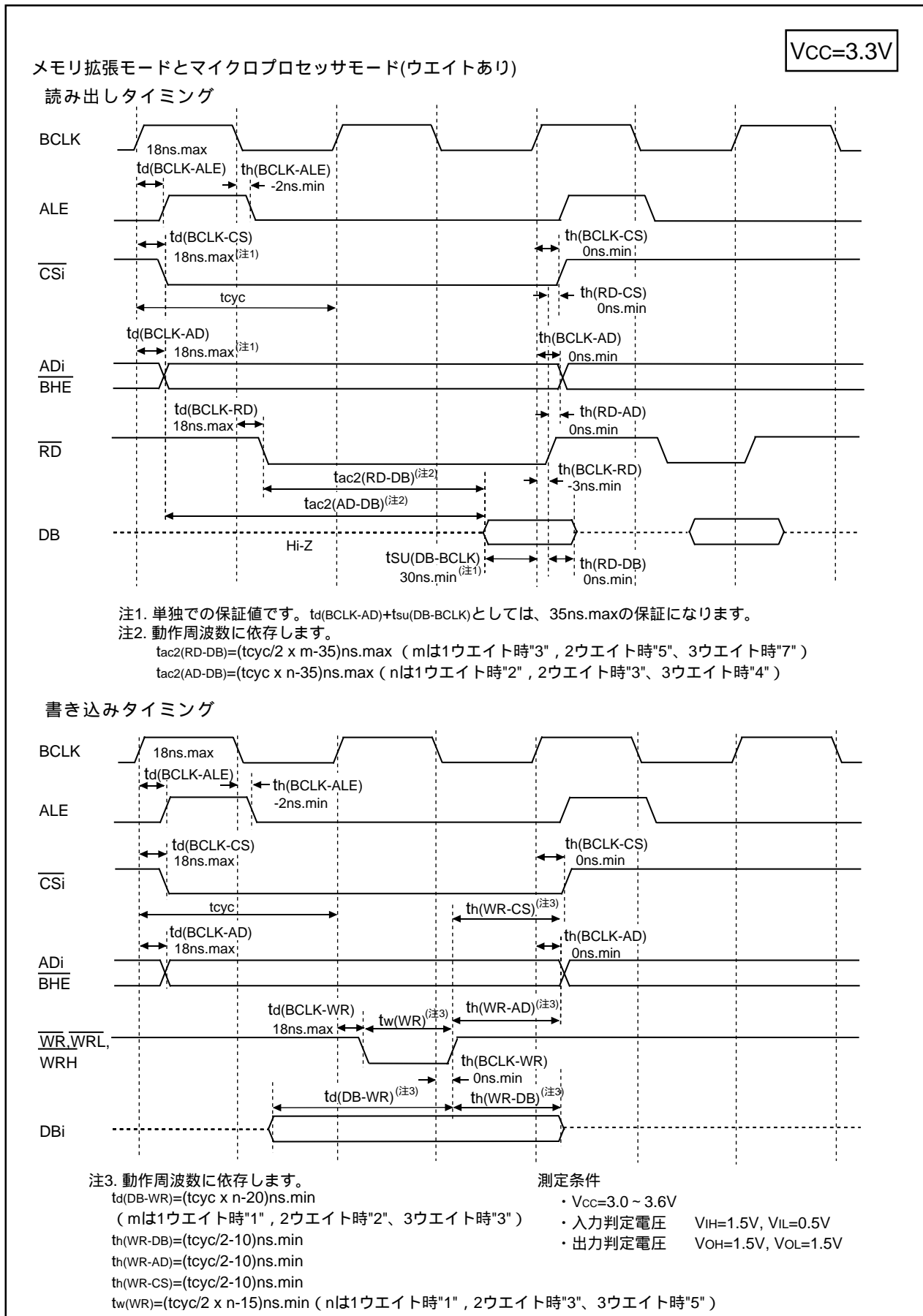


図5.11 Vcc=3.3V時のタイミング図(2)

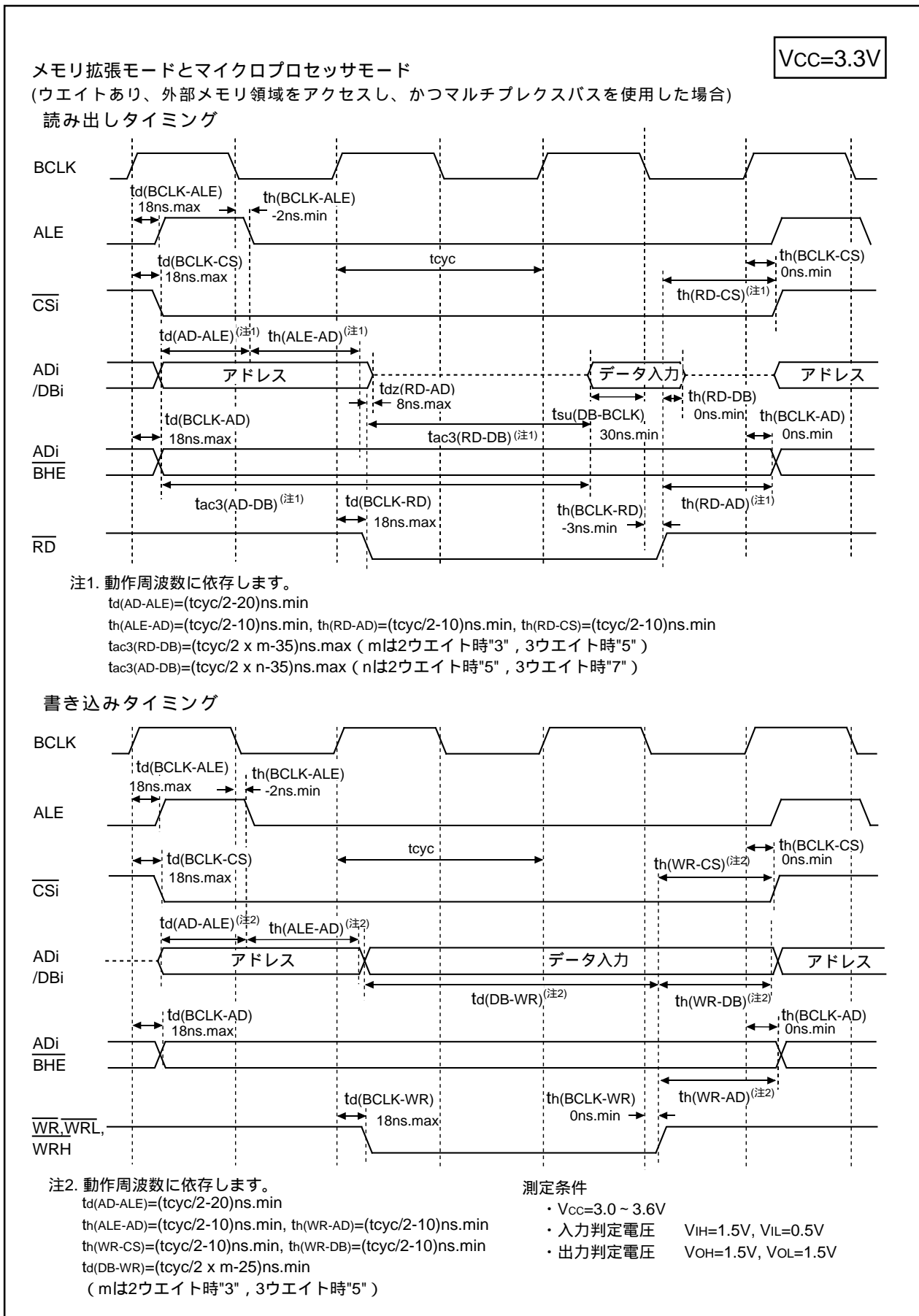


図5.12 Vcc=3.3V時のタイミング図(3)

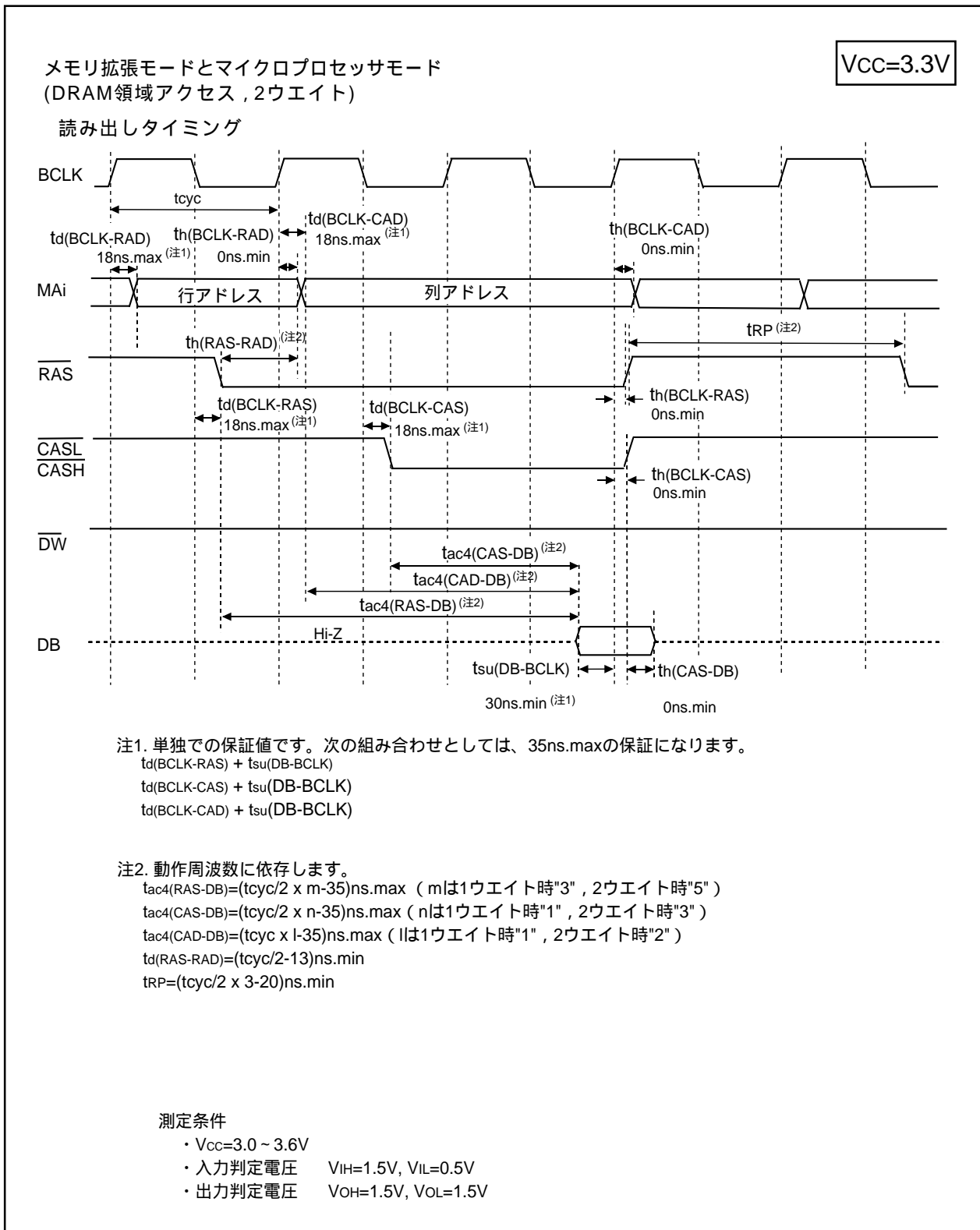


図5.13 Vcc=3.3V時のタイミング図(4)

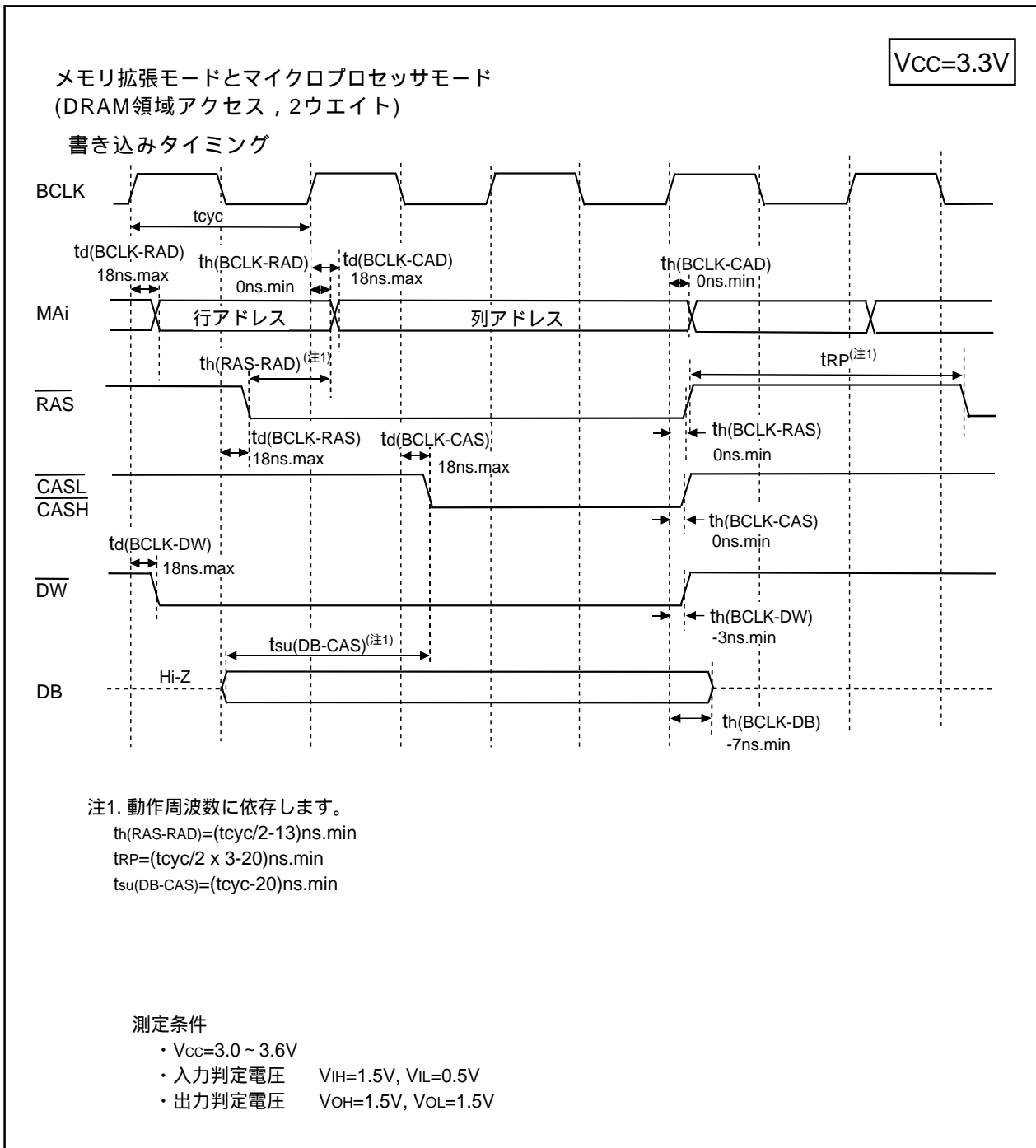


図5.14 Vcc=3.3V時のタイミング図(5)

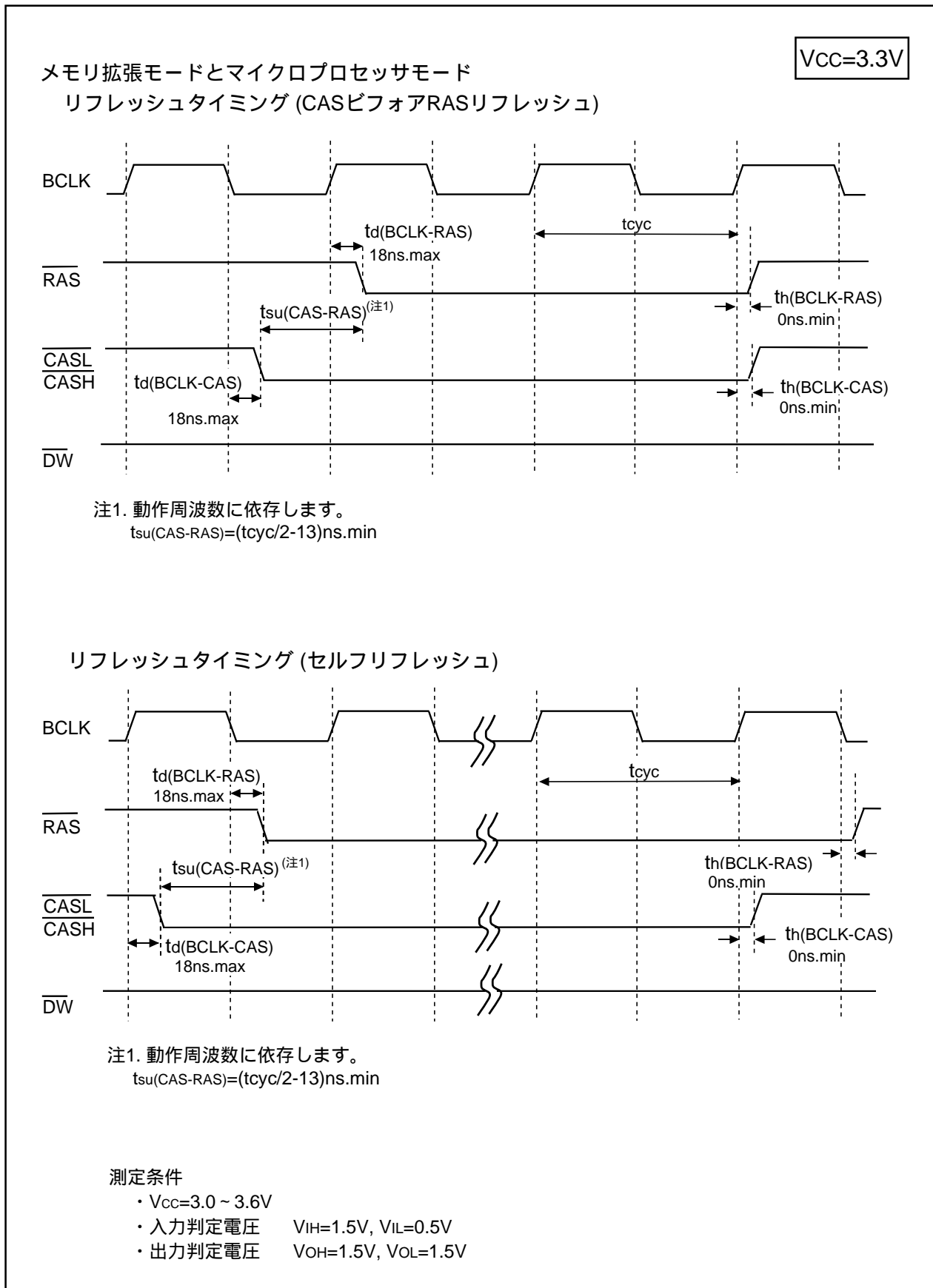
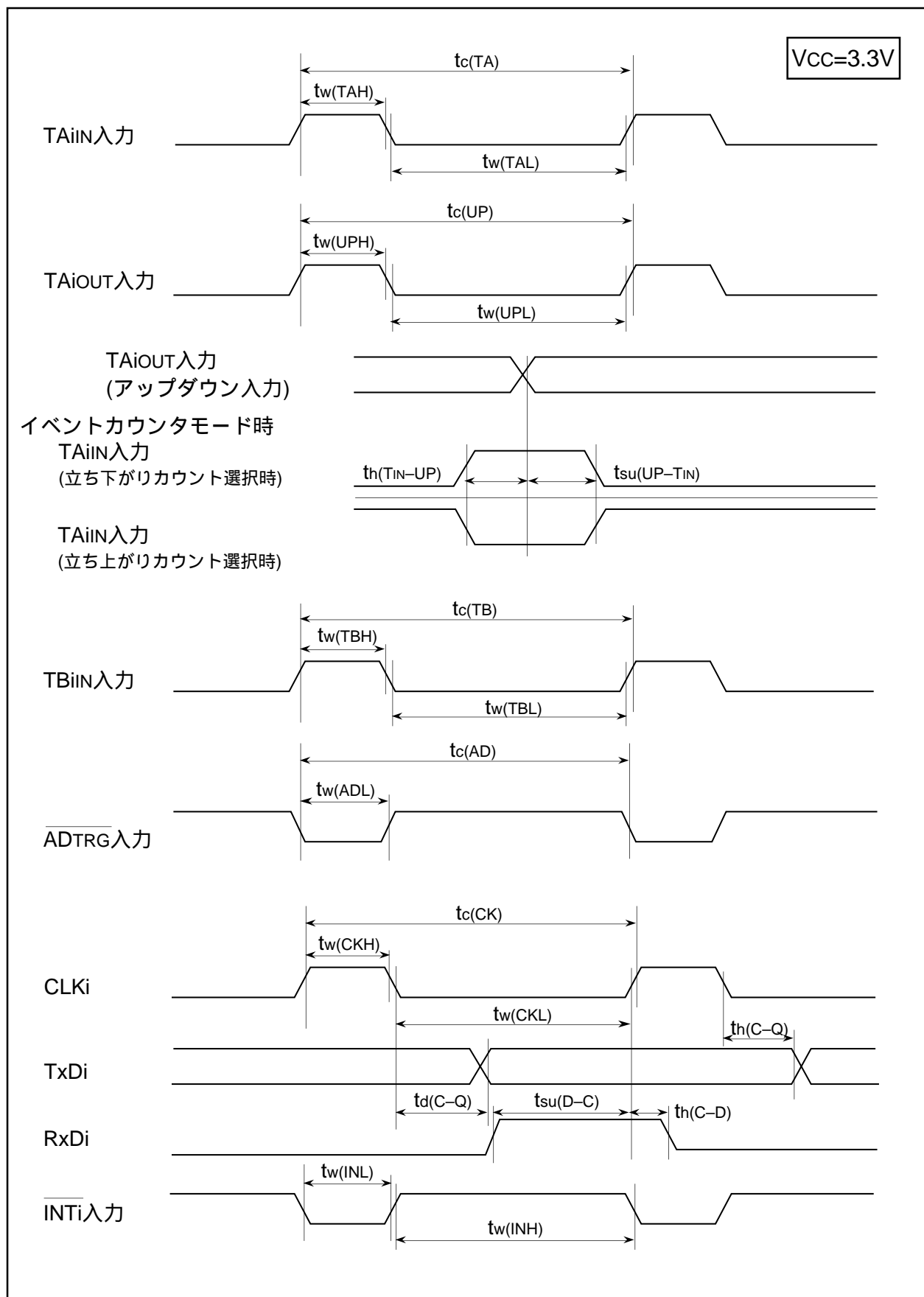


図5.15 Vcc=3.3V時のタイミング図(6)

図5.16 V_{CC}=3.3V時のタイミング図(7)

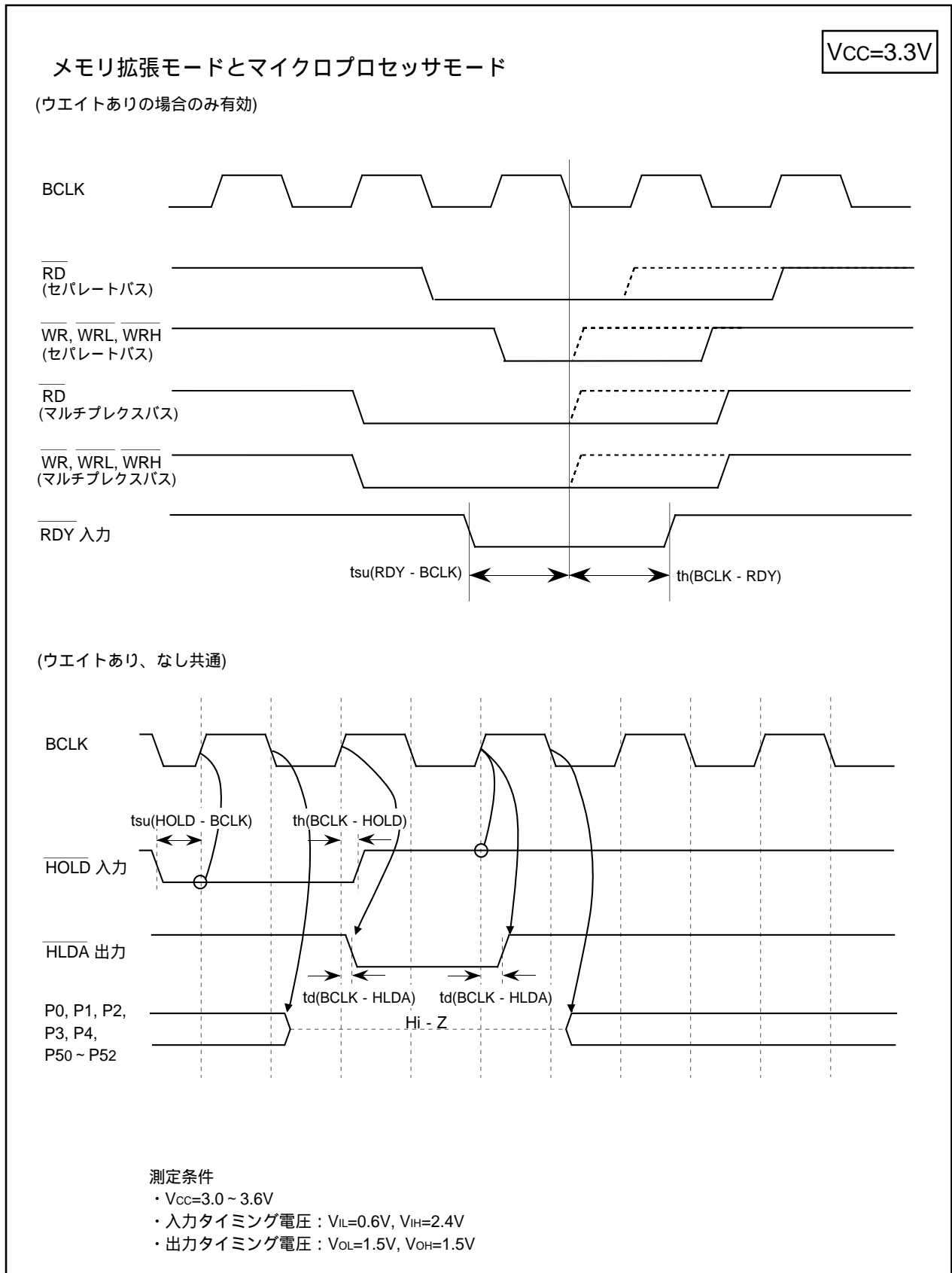


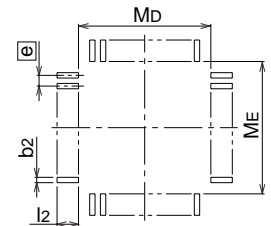
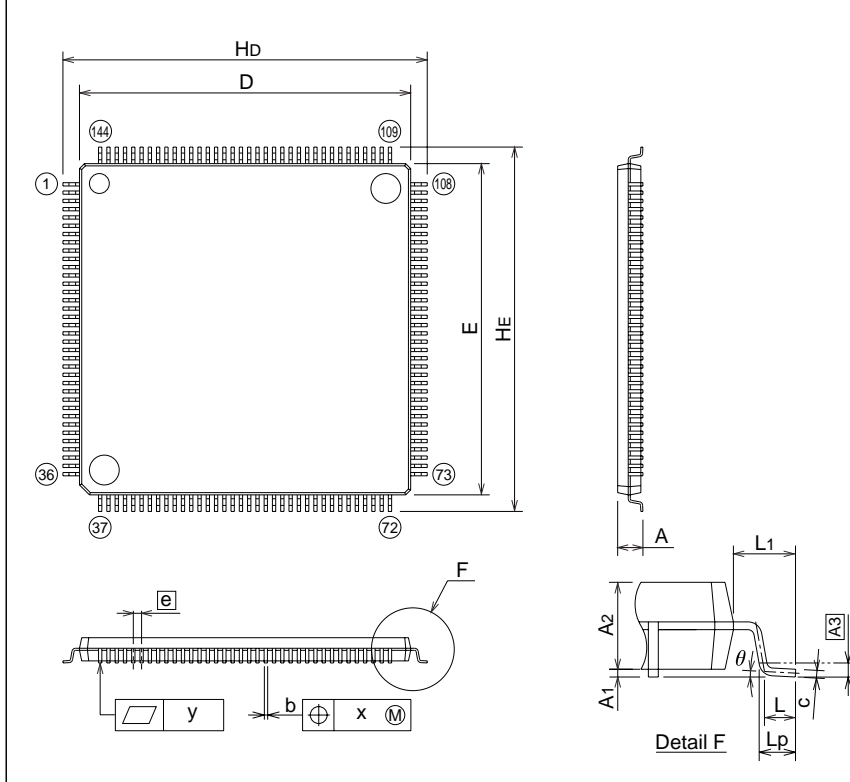
図5.17 VCC=3.3V時のタイミング図(8)

外形寸法図

144P6Q-A Recommended

Plastic 144pin 20X20mm body LQFP

| | | | |
|---------------------|------------|-----------|---------------|
| EIAJ Package Code | JEDEC Code | Weight(g) | Lead Material |
| LQFP144-P-2020-0.50 | - | 1.23 | Cu Alloy |



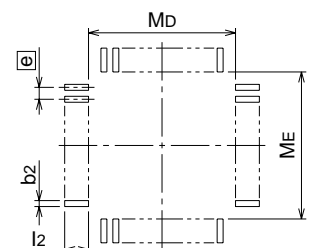
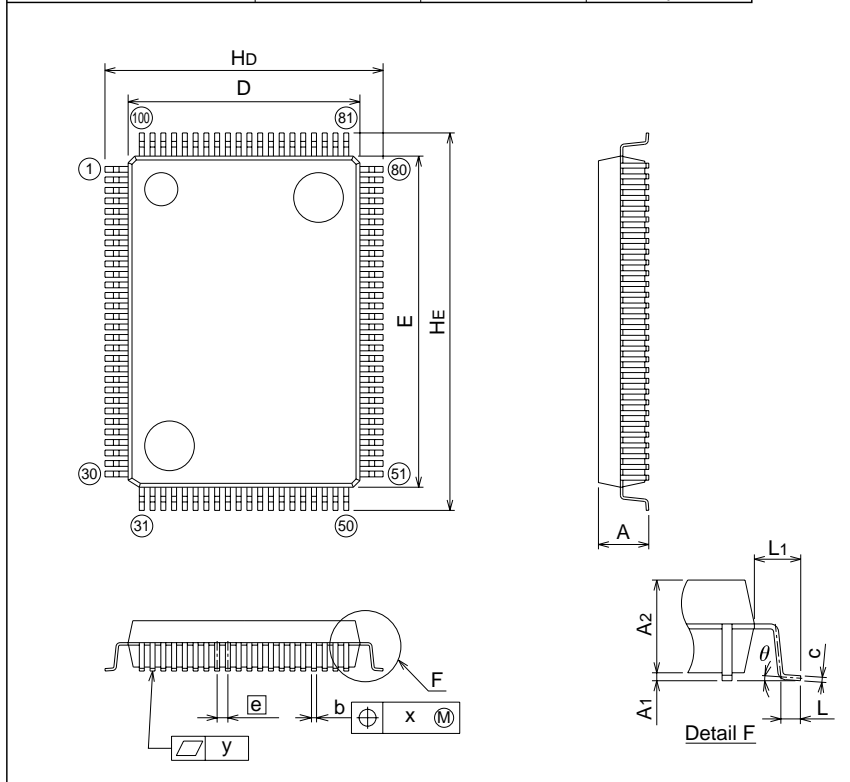
Recommended Mount Pad

| Symbol | Dimension in Millimeters | | |
|--------|--------------------------|-------|-------|
| | Min | Nom | Max |
| A | - | - | 1.7 |
| A1 | 0.05 | 0.125 | 0.2 |
| A2 | - | 1.4 | - |
| b | 0.17 | 0.22 | 0.27 |
| c | 0.105 | 0.125 | 0.175 |
| D | 19.9 | 20.0 | 20.1 |
| E | 19.9 | 20.0 | 20.1 |
| e | - | 0.5 | - |
| HD | 21.8 | 22.0 | 22.2 |
| HE | 21.8 | 22.0 | 22.2 |
| L | 0.35 | 0.5 | 0.65 |
| L1 | - | 1.0 | - |
| Lp | 0.45 | 0.6 | 0.75 |
| A3 | - | 0.25 | - |
| x | - | - | 0.08 |
| y | - | - | 0.1 |
| θ | 0° | - | 8° |
| b2 | - | 0.225 | - |
| l2 | 0.95 | - | - |
| Md | - | 20.4 | - |
| ME | - | 20.4 | - |

100P6S-A Recommended

Plastic 100pin 14X20mm body QFP

| | | | |
|--------------------|------------|-----------|---------------|
| EIAJ Package Code | JEDEC Code | Weight(g) | Lead Material |
| QFP100-P-1420-0.65 | - | 1.58 | Alloy 42 |



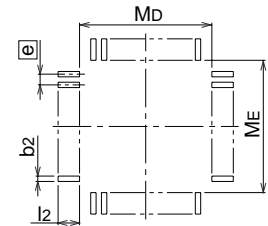
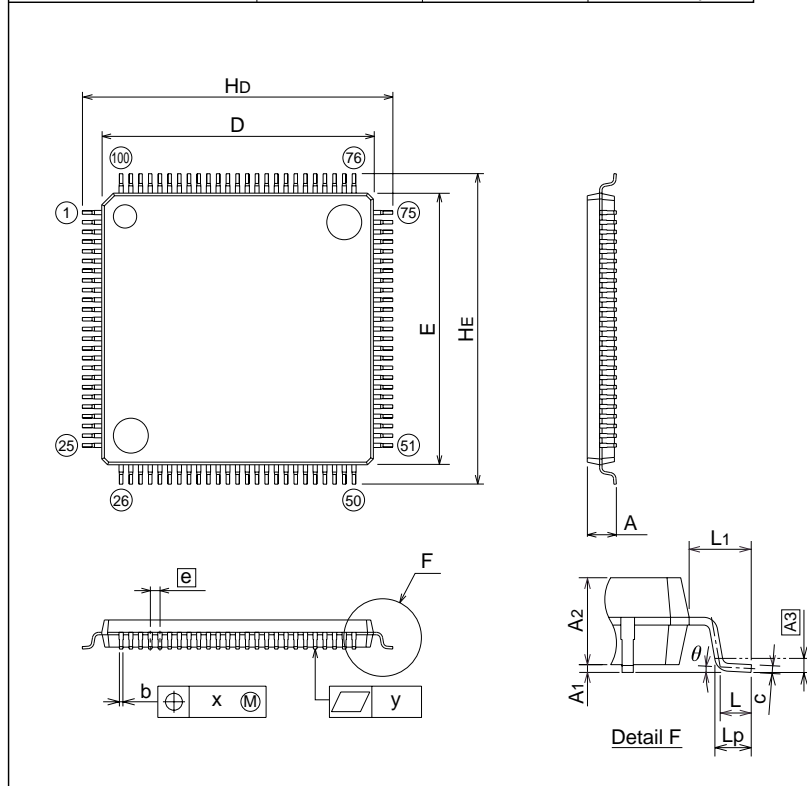
Recommended Mount Pad

| Symbol | Dimension in Millimeters | | |
|--------|--------------------------|------|------|
| | Min | Nom | Max |
| A | - | - | 3.05 |
| A1 | 0 | 0.1 | 0.2 |
| A2 | - | 2.8 | - |
| b | 0.25 | 0.3 | 0.4 |
| c | 0.13 | 0.15 | 0.2 |
| D | 13.8 | 14.0 | 14.2 |
| E | 19.8 | 20.0 | 20.2 |
| e | - | 0.65 | - |
| HD | 16.5 | 16.8 | 17.1 |
| HE | 22.5 | 22.8 | 23.1 |
| L | 0.4 | 0.6 | 0.8 |
| L1 | - | 1.4 | - |
| x | - | - | 0.13 |
| y | - | - | 0.1 |
| θ | 0° | - | 10° |
| b2 | - | 0.35 | - |
| l2 | 1.3 | - | - |
| Md | - | 14.6 | - |
| ME | - | 20.6 | - |

100P6Q-A Recommended

Plastic 100pin 14X14mm body LQFP

| | | | |
|---------------------|------------|-----------|---------------|
| EIAJ Package Code | JEDEC Code | Weight(g) | Lead Material |
| LQFP100-P-1414-0.50 | - | 0.63 | Cu Alloy |



Recommended Mount Pad

| Symbol | Dimension in Millimeters | | |
|----------------|--------------------------|-------|-------|
| | Min | Nom | Max |
| A | - | - | 1.7 |
| A1 | 0 | 0.1 | 0.2 |
| A2 | - | 1.4 | - |
| b | 0.13 | 0.18 | 0.28 |
| c | 0.105 | 0.125 | 0.175 |
| D | 13.9 | 14.0 | 14.1 |
| E | 13.9 | 14.0 | 14.1 |
| e | - | 0.5 | - |
| H _d | 15.8 | 16.0 | 16.2 |
| H _E | 15.8 | 16.0 | 16.2 |
| L | 0.3 | 0.5 | 0.7 |
| L ₁ | - | 1.0 | - |
| L _p | 0.45 | 0.6 | 0.75 |
| A3 | - | 0.25 | - |
| x | - | - | 0.08 |
| y | - | - | 0.1 |
| θ | 0° | - | 10° |
| b ₂ | - | 0.225 | - |
| l ₂ | 0.9 | - | - |
| MD | - | 14.4 | - |
| ME | - | 14.4 | - |

改訂記録

M32C/82 グループショートシート/データシート

| Rev. | 発行日 | 改訂内容 | |
|------|----------|---------------------------------------|--|
| | | ページ | ポイント |
| 1.00 | 03/07/15 | - | 初版発行 |
| 1.10 | 03/09/30 | 2 3,4 11 17 ~ 20 28 43 | 概要 1.2 M32C/83 グループとの相違点 追加 表 1.1, 表 1.2 M32C/82 グループの性能概要 ・項目に発振停止検出機能を追加 表 1.4 144 ピン版ピン端子名一覧表(3/3) ・VREF 端子をアナログ入力端子から制御端子に変更 表 1.6 端子の機能説明(100 ピン版、144 ピン版共通) ・SDA0 ~ SDA4 を出力から入出力に修正 ・A/D 関連端子の機能説明を変更 SFR ・RLVL レジスタのリセット後の値を修正 電気的特性 表 5.2 推奨動作条件 サブクロック発振周波数の最大値を追加 |
| 1.11 | 03/10/27 | 62 | 電気的特性 表 5.23 電気的特性 電源電流の測定条件を修正 (VDC オフ、VDC オンが逆) |
| 1.20 | 04/06/01 | 全ページ | 用語統一 (統一用語: オンチップオシレータ、ウォッチドッグタイマ、A/D コンバータ、D/A コンバータ) |
| | | | |

株式会社 **ルネサス テクノロジ** 営業企画統括部 〒100-0004 東京都千代田区大手町2-6-2 日本ビル

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。



営業お問合せ窓口
株式会社ルネサス販売

<http://www.renesas.com>

| | | | | |
|---|---|-----------|--------------------------------|----------------|
| 本 | 社 | 〒100-0004 | 千代田区大手町2-6-2 (日本ビル) | (03) 5201-5350 |
| 京 | 支 | 〒212-0058 | 川崎市幸区鹿島田890-12 (新川崎三井ビル) | (044) 549-1662 |
| 西 | 支 | 〒190-0023 | 立川市柴崎町2-2-23 (第二高島ビル2F) | (042) 524-8701 |
| 札 | 支 | 〒060-0002 | 札幌市中央区北二条西4-1 (札幌三井ビル5F) | (011) 210-8717 |
| 東 | 支 | 〒980-0013 | 仙台市青葉区花京院1-1-20 (花京院スクエア13F) | (022) 221-1351 |
| い | 支 | 〒970-8026 | いわき市平小太郎町4-9 (損保ジャパンいわき第二ビル3F) | (0246) 22-3222 |
| 茨 | 支 | 〒312-0034 | ひたちなか市堀口832-2 (日立システムプラザ勝田1F) | (029) 271-9411 |
| 新 | 支 | 〒950-0087 | 新潟市東大通1-4-2 (新潟三井物産ビル3F) | (025) 241-4361 |
| 松 | 支 | 〒390-0815 | 松本市深志1-2-11 (昭和ビル7F) | (0263) 33-6622 |
| 中 | 支 | 〒460-0008 | 名古屋市中区栄3-13-20 (栄センタービル4F) | (052) 261-3000 |
| 浜 | 支 | 〒430-7710 | 浜松市板屋町111-2 (浜松アクタワー10F) | (053) 451-2131 |
| 西 | 支 | 〒541-0044 | 大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル) | (06) 6233-9500 |
| 北 | 支 | 〒920-0031 | 金沢市広岡3-1-1 (金沢パークビル8F) | (076) 233-5980 |
| 中 | 支 | 〒730-0036 | 広島市中区袋町5-25 (広島袋町ビルディング8F) | (082) 244-2570 |
| 松 | 支 | 〒790-0003 | 松山市三番町4-4-6 (GEエジソンビル松山2号館3F) | (089) 933-9595 |
| 鳥 | 支 | 〒680-0822 | 鳥取市今町2-251 (日本生命鳥取駅前ビル) | (0857) 21-1915 |
| 九 | 支 | 〒812-0011 | 福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F) | (092) 481-7695 |
| 鹿 | 支 | 〒890-0053 | 鹿児島市中央町12-2 (明治安田生命鹿児島中央町ビル) | (099) 284-1748 |

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：カスタマサポートセンタ E-Mail: csc@renesas.com