

RX FAMILY ハードウェア マニュアルガイド (電気的特性①)

2022/11/22 REV1.0
ルネサスエレクトロニクス株式会社

絶対最大定格

61.1 絶対最大定格

表 61.1 絶対最大定格

条件: $VSS = AVSS0 = AVSS1 = VREFL0 = VSS_USB = 0V$

項目	記号	定格値	単位	
電源電圧	VCC, VCC_USB	-0.3 ~ +4.0	V	
V _{BATT} 電源電圧	V _{BATT}	-0.3 ~ +4.0	V	
入力電圧 (5Vトレラント対応ポート (注1)以外)	V _{in}	-0.3 ~ VCC + 0.3 (最大 4.0)	V	
入力電圧 (5Vトレラント対応ポート (注1))	V _{in}	-0.3 ~ VCC + 4.0 (最大 5.8)	V	
リファレンス電源電圧	VREFH0	-0.3 ~ AVCC0 + 0.3 (最大 4.0)	V	
アナログ電源電圧	AVCC0, AVCC1 (注2)	-0.3 ~ +4.0	V	
アナログ入力電圧	V _{AN}	-0.3 ~ AVCC + 0.3 (最大 4.0)	V	
ジャンクション温度	Dバージョン	T _j	-40 ~ +105	°C
	Gバージョン	T _j	-40 ~ +125	°C
保存温度	T _{stg}	-55 ~ +125	°C	

【使用上の注意】絶対最大定格を超えて LSI を使用した場合、LSI の永久破壊となることがあります。

注1. P07、P11～P17、P20、P21、P30～P33、P67、PC0～PC3は、5Vトレラント対応です。

注2. AVCC0、AVCC1、VCC_USBはVCCに、AVSS0、AVSS1、VSS_USBはVSSに接続してください。

A/Dコンバータのユニット0を使用しない場合、VREFH0端子はVCCに、VREFL0端子はVSSにそれぞれ接続し開放しないでください。AVCC0とAVSS0間、AVCC1とAVSS1間には周波数特性の良いコンデンサを挿入してください。コンデンサは0.1μF程度の容量のものを、できる限り電源端子の近くに配置し、最短距離かつできる限り太いパターンを使用して接続してください。

絶対最大定格は、マイコンが「永久破壊」とならない範囲を示すものであり、安定動作を保証するものではありません。

条件は、電気的特性を保証するうえでの必要条件です。

永久破壊を防ぐ電源電圧範囲です。

各端子における、永久破壊とならない入力電圧範囲です。
(最大)の条件は、VCCまたはAVCCが推奨動作条件 min以上の場合に有効です。

永久破壊を防ぐジャンクション温度範囲です。

チップを動作させていないときの保管可能な温度範囲です。

電気特性項目に対する補足情報です。正しくお使いになるためには、こちらの条件も確認いただく必要があります。

推奨動作条件

USB電源電圧は、使用時と不使用時で異なります。USBを不使用として5VのVCC電源をUSB_VCC電源を接続した状態において、USBを使用すると、USB端子の電源電圧特性を守れません。USB使用時は必ず電源電圧をお守りください。

動作を保証できる温度です。特に記載のない限り、Taと同等です。

電源立ち上げ時この関係を遵守願います。

内部電源安定用平滑コンデンサは必ず規格値に該当するものをお使いください。これ以外の場合、動作の保証はできません。

表 45.2 推奨動作条件 (1)

項目		記号	min	typ	max	単位	
電源電圧		VCC (注1)	2.7	—	5.5	V	
		VSS	—	0	—		
USB電源電圧 (注2)	USB使用時	VCC_USB (注1)	3.0	—	3.6		
		VSS_USB	—	0	—		
		VCC_USB	—	VCC	—		
		VSS_USB	—	VSS	—		
アナログ電源電圧 (注3)		AVCC0, AVCC1, AVCC2 (注1)	3.0	—	5.5		
		AVSS0, AVSS1, AVSS2	—	0	—		
入力電圧	PB1, PB2, PC0 (注4), PD2 (注4)		V _{in}	—0.3	—	5.8	
	P40~P42, P44~P46	負入力許可時 (注5)		—1.0	—	AVCC1 + 0.3	
		負入力禁止時		—0.3	—	—	
	PH0, PH4	負入力許可時 (注5)		—0.5	—	AVCC1 + 0.3	
		負入力禁止時		—0.3	—	—	
	P43, P47, PH1~PH3, PH5~PH7			—0.3	—	AVCC1 + 0.3	
	P50~P55, P60~P65			—0.3	—	AVCC2 + 0.3	
	USB0_DP, USB0_DM			—0.3	—	VCC_USB + 0.3	
	上記以外			—0.3	—	VCC + 0.3	
	動作温度	Dバージョン		T _{opr}	—40	—	
Gバージョン		—40	—		105		

- 注1. 各電源電圧の関係は以下を守ってください。
 $VCC_USB \leq VCC \leq AVCC0 = AVCC1 = AVCC2$
- 注2. USBを使用しないときは、VCC_USBとVCC、VSS_USBとVSSをそれぞれ接続し、VOLSR.USBVON = 0にしてください。
- 注3. 12ビットA/Dコンバータ(ユニット0~2)、12ビットD/Aコンバータ、コンパレータC、温度センサのいずれも使用しないときは、AVCC0、AVCC1、AVCC2はVCCに、AVSS0、AVSS1、AVSS2はVSSにそれぞれ接続してください。詳細は「38.6.10 アナログ電源端子他の設定範囲」を参照してください。
- 注4. RAM容量が128Kバイトの製品のみ
- 注5. VOLSR.PGAVLS = 0かつADPGADC.R0.PxDEN = 1 (x = 000, 001, 002, 100, 101, 102)のとき

表 45.3 推奨動作条件 (2)

項目	記号	規格値
内部電源安定用平滑コンデンサ容量	C _{VCL}	0.47μF ± 30% (注1)

- 注1. 静電容量の公称値が0.47μF、静電容量許容差が±30%以内の積層セラミックコンデンサを使用してください。

推奨動作条件は、マイコンがACスペックを保証し、安定動作できる条件になります。

端子により基準電圧が異なりますので注意してください。

高温動作時の注意事項をまとめたアプリケーションノートを用意しております。併せてご確認ください。

高温動作に関する注意事項

VCLはVCCに接続せず、コンデンサを経由してVSSにのみ接続してください。

内部電源安定用平滑コンデンサは必ず積層セラミックコンデンサをお使いください。

DC特性

表 45.4 DC特性(1)

条件: VCC = 2.7 ~ 5.5V, VCC_USB = 2.7 ~ 5.5V, AVCC0 = AVCC1 = AVCC2 = 3.0 ~ 5.5V,
VSS = VSS_USB = AVSS0 = AVSS1 = AVSS2 = 0V,
 $T_a = T_{opr}$

項目	記号	min	typ	max	単位	測定条件
シュミットトリガ 入力電圧	CAN入力端子、MTU入力端子、 GPTW入力端子、POE入力端子、 POEG入力端子、TMR入力端子、 SCI入力端子、ADTRG#入力端 子、RES#、NMI	V_{IH}	$0.8 \times VCC$	—	—	V
		V_{IL}	—	—	$0.2 \times VCC$	
		ΔV_T	$0.06 \times VCC$	—	—	
	IRQ入力端子 (P52 ~ P55, P60 ~ P65 を除く)	V_{IH}	$0.8 \times VCC$	—	—	
		V_{IL}	—	—	$0.2 \times VCC$	
		ΔV_T	$0.06 \times VCC$	—	—	
	IRQ入力端子 (P52 ~ P55, P60 ~ P65)	V_{IH}	$0.8 \times AVCC2$	—	—	
		V_{IL}	—	—	$0.2 \times AVCC2$	
		ΔV_T	$0.06 \times AVCC2$	—	—	
	RIIC入力端子 (SMBusを除く)	V_{IH}	$0.7 \times VCC$	—	—	
		V_{IL}	—	—	$0.3 \times VCC$	
		ΔV_T	$0.06 \times VCC$	—	—	
5Vトレラント対応端子 (PB1, PB2, PC0 (注1), PD2 (注1))	V_{IH}	$0.8 \times VCC$	—	—		
	V_{IL}	—	—	$0.2 \times VCC$		
アナログ入力端子 (P40 ~ P47, PH0 ~ PH7)	V_{IH}	$0.8 \times AVCC1$	—	—		
	V_{IL}	—	—	$0.2 \times AVCC1$		
アナログ入力端子 (P50 ~ P55, P60 ~ P65)	V_{IH}	$0.8 \times AVCC2$	—	—		
	V_{IL}	—	—	$0.2 \times AVCC2$		
その他の入力端子 (上記以外のポート)	V_{IH}	$0.8 \times VCC$	—	—		
	V_{IL}	—	—	$0.2 \times VCC$		
Highレベル入力 電圧(シュミット トリガ入力端子を 除く)	MD端子、EMLE EXTAL、WAIT#、RSPI入力端子 D0 ~ D15 RIIC (SMBus)	V_{IH}	$0.9 \times VCC$	—	—	V
		V_{IH}	$0.8 \times VCC$	—	—	
		V_{IH}	$0.7 \times VCC$	—	—	
		V_{IH}	2.1	—	—	
Lowレベル入力 電圧(シュミット トリガ入力端子を 除く)	MD端子、EMLE EXTAL、WAIT#、RSPI入力端子 D0 ~ D15 RIIC (SMBus)	V_{IL}	—	—	$0.1 \times VCC$	V
		V_{IL}	—	—	$0.2 \times VCC$	
		V_{IL}	—	—	$0.3 \times VCC$	
		V_{IL}	—	—	0.8	

注1. RAM容量が128Kバイトの製品のみ

下記スペックを保証するうえで遵守すべき条件です。必ずご確認ください。

端子により基準電圧が異なりますので注意してください。

ΔV_t が明記されていない端子は、ヒステリシス幅を持つことを保証しておらず、 V_{IHmin} 以上であればHighと認識すること、 V_{ILmax} 以下であればLowと認識することのみの保証となります。

DC特性

表 45.5 DC特性(2)

条件 : VCC = 2.7 ~ 5.5V, VCC_USB = 2.7 ~ 5.5V, AVCC0 = AVCC1 = AVCC2 = 3.0 ~ 5.5V,
VSS = VSS_USB = AVSS0 = AVSS1 = AVSS2 = 0V,
T_a = T_{opr}

項目	記号	min	typ	max	単位	測定条件	
Highレベル出力電圧	P43, P47, PH1~PH3, PH5~PH7	V _{OH}	AVCC1 - 0.5	—	—	V	I _{OH} = -1.0mA
	P50~P55, P60~P65		AVCC2 - 0.5	—	—		I _{OH} = -1.0mA
	P90~P95, P71~P76, P81, PB5, PD3		VCC - 1.0	—	—		I _{OH} = -5.0 mA (大電流出力設定時)
	上記以外		VCC - 0.5	—	—		I _{OH} = -1.0mA
Lowレベル出力電圧	P43, P47, PH1~PH3, PH5~PH7	V _{OL}	—	—	0.5		I _{OL} = 1.0mA
	P50~P55, P60~P65		—	—	0.5		I _{OL} = 1.0mA
	P90~P95, P71~P76, P81, PB5, PD3		—	—	1.0		I _{OL} = 15 mA (大電流出力設定時)
	RIIC端子		—	—	0.4		I _{OL} = 3.0mA
	上記以外		—	—	0.6		I _{OL} = 6.0mA
入力リーク電流	RES#, MD端子、PE2、EMLE(注1)	I _{in}	—	—	1.0	μA	V _{in} = 0V V _{in} = VCC
	P40~P42, P44~P46		—	—	1.0		V _{in} = 0V V _{in} = AVCC1
	PH0, PH4		—	—	1.0		V _{in} = 0V V _{in} = AVCC1 VOLSR.PGAVLS = 1
	上記以外		—	—	0.5		I _{OL} = 1.0mA
スリーステートリーク電流(オフ状態)	RIIC端子	I _{TSI}	—	—	5.0		V _{in} = 0V V _{in} = VCC
	上記以外		—	—	1.0		
入力プルアップ抵抗電流	P43, P47, PH1~PH3, PH5~PH7, P50~P55, P60~P65	I _p	-300	—	-10		AVCC1 = AVCC2 = 3.0~5.5V V _{in} = 0V
	上記以外および、PE2以外の端子		-300	—	-10		VCC = 2.7~5.5V V _{in} = 0V
入力プルダウン抵抗電流	EMLE		10	—	300		V _{in} = VCC = AVCC
入力端子容量	RIIC端子, PH0, PH4	C _{in}	—	—	16	pF	V _{bias} = 0V V _{amp} = 20mV f = 1MHz T _a = 25°C
	USB0_DP、USB0_DM端子		—	—	16		
	上記以外		—	—	8		
VCL端子出力電圧		V _{CL}	—	1.25	—	V	

注1. EMLE端子の入力リーク電流はV_{in} = 0V時のみの値です。

下記スペックを保証するうえで遵守すべき条件です。必ずご確認ください。

記載していない条件下での情報に関しては、IBISモデルでの確認をお願いいたします。

上記「入力リーク電流」に記載の端子以外のリーク電流に関してはこちらをご確認ください。
なお、オフ状態とはハイインピーダンス状態を指します。

内蔵プルアップ抵抗値はここから算出願います。
プルアップ抵抗 = ご使用の電圧 ÷ I_p

DC特性

BGOを除く全機能動作時の消費電流です。

BGOを除き、かつモジュールストップコントロールレジスタに示すモジュールにクロック供給/停止した際の消費電流です。

各モードにおける消費電流値になります。その際の状態は消費電力低減機能をご参照下さい。以下は一例です。

遷移および解除方法と動作状態	スリープモード	全モジュールクロックストップモード	ソフトウェアスタンバイモード	ディープソフトウェアスタンバイモード
リセット以外の解除方法	割り込み	割り込み (注1)	割り込み (注2)	割り込み (注3)
解除後の状態 (注4)	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)	プログラム実行状態 (リセット処理)
メインクロック発振器	動作可能	動作可能	停止	停止
高速オンチップオシレータ	動作可能	動作可能	停止	停止
低速オンチップオシレータ	動作可能	動作可能	停止	停止
IWDI専用オンチップオシレータ	動作可能 (注5)	動作可能 (注5)	動作可能 (注5)	停止 (不定) (注5)
PLL	動作可能	動作可能	停止	停止
CPU	停止 (保持)	停止 (保持)	停止 (保持)	停止 (不定)
RAM、ECCRAM	動作可能 (保持)	停止 (保持)	停止 (保持)	停止 (不定)
フラッシュメモリ	動作可能	停止 (保持)	停止 (保持)	停止 (保持)
USBFSホスト/ファンクションモジュール (USB)	動作可能	停止 (注6)	停止 (注6)	停止 (不定)
ウォッチドッグタイマ (WDTA)	停止 (保持)	停止 (保持)	停止 (保持)	停止 (不定)
独立ウォッチドッグタイマ (WDTI)	動作可能 (注5)	動作可能 (注5)	動作可能 (注5)	停止 (不定) (注5)
ホートアウトブレイクポイント (POE)	動作可能	動作可能 (注7)	停止 (保持)	停止 (不定)
8ビットタイマ (ユニット0, 1) (TRK)	動作可能	動作可能 (注8)	停止 (保持)	停止 (不定)
電圧検出回路 (LVDA)	動作可能	動作可能	動作可能	動作可能 (注9)
パワーオンリセット回路	動作可能	動作可能	動作可能	動作可能
周辺モジュール	動作可能	停止 (保持)	停止 (保持)	停止 (不定)
I/Oポート	動作可能	保持 (注10)	保持 (注11)	保持 (注11)

表 45.6 DC特性 (3) (RAM容量が64Kバイトの製品、Dバージョン)
条件: VCC = 2.7 ~ 5.5V, VCC_USB = 2.7 ~ 5.5V, AVCC0 = AVCC1 = AVCC2 = 3.0 ~ 5.5V,
VSS = VSS_USB = AVSS0 = AVSS1 = AVSS2 = 0V,
 $T_a = T_{opr}$

項目	記号	Dバージョン			単位	測定条件
		min	typ	max		
消費電流 (注1)	I_{CC} (注3)	最大動作 (注2)	—	—	75	ICLK = 160MHz PCLKA = 80MHz PCLKB = 40MHz PCLKC = 160MHz PCLKD = 40MHz FCLK = 40MHz BCLK = 40MHz BCLK端子 = 40MHz
		通常動作	—	21	—	
		動作	—	12	—	
		CoreMark動作	—	21	—	
		スリープモード時: 周辺機能クロック供給状態 (注4)	—	18	37	
		全モジュールクロックストップモード時 (参考値)	—	9.4	23	
		BGO動作時の増加分 (注6)	—	13	—	
Trusted Secure IP動作時の増加分	—	3.9	5.0			
ソフトウェアスタンバイモード						
		—	0.9	7.0	μA	VOLSR.PGAVLS = 1
ディープソフトウェアスタンバイモード						
		—	14	20	μA	VOLSR.PGAVLS = 1

下記スペックを保証するうえで遵守すべき条件です。必ずご確認ください。

Typ/maxの相違は、温度と製造バラつきなどにより発生します。特に温度に依存します。

注1. 消費電流値は、すべての出力端子を無負荷状態にして、さらに内蔵プルアップ抵抗を無効にした場合の値です。

注2. 周辺機能クロック供給状態。BGO動作は除きます。

注3. I_{CC} は、下記の式のとおりICLK周波数f (MHz)に依存します (ICLK:PCLKA:PCLKB:PCLKC:PCLKD:BCLK:BCLK端子 = 4:2:1:4:1:1:1 @EXTAL = 16MHz)。

・Dバージョン製品

$I_{CC} \text{ max} = 0.375 \times f + 15$ (高速動作モード、最大動作時)

$I_{CC} \text{ typ} = 0.099 \times f + 5$ (高速動作モード、通常動作時)

$I_{CC} \text{ max} = 0.135 \times f + 15$ (スリープモード時)

注4. BGO動作は除きます。また、周辺機能クロックの供給/停止は、モジュールストップコントロールレジスタA~D定でのみ制御しています。

注5. 周辺機能クロック停止時の各クロック周波数は、FCLK = BCLK = PCLKA = PCLKB = PCLKC = PCLKD = BCLK端子を64分周に設定しています。

注6. プログラム実行中に、コードフラッシュメモリまたはデータフラッシュメモリをプログラム/イレーズした場合の増加分です。

実際の消費電流の求め方は、「各グループの高温動作に関する注意事項」に記載しています。詳細は下記より資料をご参照ください。
[RX用お役立ち情報はこちら](#)

DC特性

下記スペックを保证するうえで遵守すべき条件です。必ずご確認ください。

表 45.11 DC特性(5)
 条件: VCC = 2.7~5.5V, VCC_USB = 2.7~5.5V, AVCC0 = AVCC1 = AVCC2 = 3.0~5.5V,
 VSS = VSS_USB = AVSS0 = AVSS1 = AVSS2 = 0V,
 T_a = T_{opr}

項目	記号	min	typ	max	単位	測定条件
電源投入時VCC立ち上がり勾配	通常起動時	SrVCC	0.02	—	8	ms/V
		起動時電圧監視0リセット有効時(注1、注2)	0.02	—	20	
許容電源変動立ち上がり/立ち下がり勾配	dt/dVCC	1.0	—	—		VCC変動がVCC±10%を超える場合

VCC変動が±10%を超える場合、許容出来る電源変動勾配です。

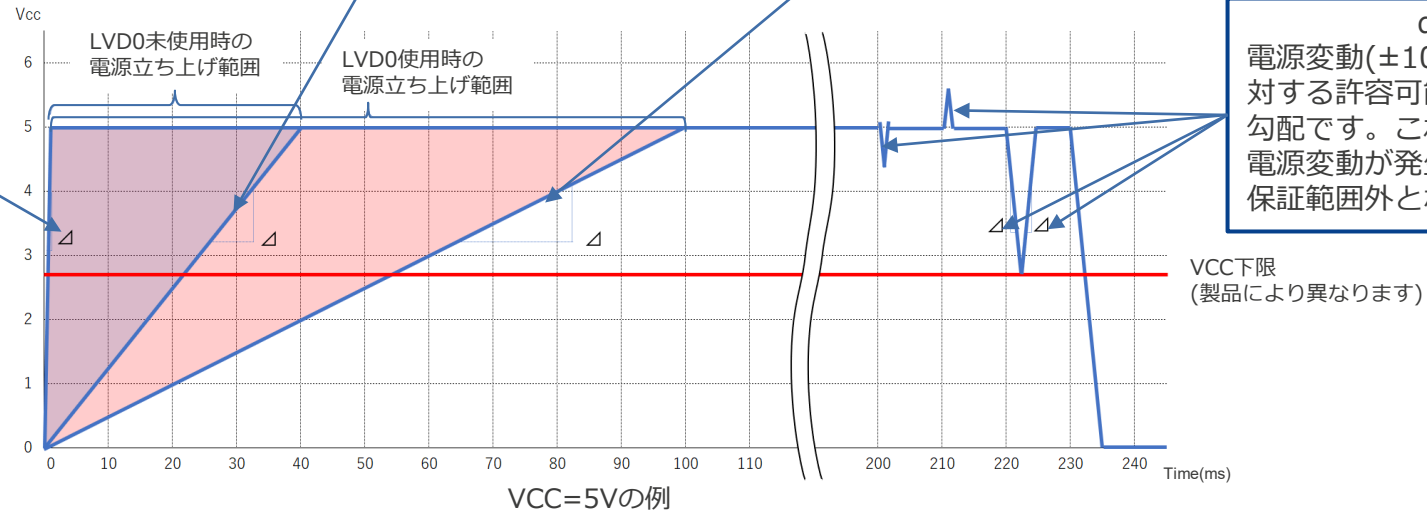
注1. OFS1.LVDAS = 0を設定した場合です。
 注2. ブートモード、ユーザブートモード時はOFS1レジスタにて設定した値は読み込まれませんので、通常起動時の立ち上げ勾配にて電源電圧を立ち上げてください。

SrVCC(MAX)
 LVD0未使用時の電源立ち上げ勾配です。これよりも緩慢に電源を立ち上げる場合は保証範囲外となります。(8ms/V)

SrVCC(MAX)
 LVD0使用時の電源立ち上げ勾配です。これよりも緩慢に電源を立ち上げる場合は保証範囲外となります。(20ms/V)

SrVCC(MIN)
 これよりも急激に電源を立ち上げる場合は保証範囲外となります。(0.02ms/V)

dt/dVCC
 電源変動(±10%を超える変動)に対する許容可能立ち上がり/下がり勾配です。これよりも急激に電源変動が発生した場合は保証範囲外となります。(1ms/V)



DC特性

下記スペックを保証するうえで遵守すべき条件です。必ずご確認ください。

表 63.8 出力許容電流
 条件 : VCC = AVCC0 = AVCC1 = VCC_USB = V_{BATT} = 2.7 ~ 3.6V, 2.7V ≤ VREFH0 ≤ AVCC0,
 VSS = AVSS0 = AVSS1 = VREFL0 = VSS_USB = 0V,
 T_a = T_{opr}

外部から電流を引き込んだ時の値となります。

MCU駆動時間に対する平均電流です。
 (例)1mAh、2mAh、3mAhの場合、
 6mA/3h=平均2mA/hとなります。

1端子に流せる最大許容電流値です。
 これを超えると信頼性確保が出来なくなります。

MCUの全出力端子の合計電流値です。

MCUから外部に電流を吐き出した時の
 値となります。

項目	記号	min	typ	max	単位	
Lowレベル出力許容電流 (1端子あたりの平均値)	全出力端子(注1) 通常駆動	—	—	2.0	mA	
	全出力端子(注2) 高駆動	—	—	3.8		
	全出力端子(注3) 高速インタフェース用高駆動	—	—	7.5		
Lowレベル出力許容電流 (1端子あたりの最大値)	全出力端子(注1) 通常駆動	—	—	4.0	mA	
	全出力端子(注2) 高駆動	—	—	7.6		
	全出力端子(注3) 高速インタフェース用高駆動	—	—	15		
Lowレベル出力許容電流(総和)	全出力端子の総和	ΣI _{OL}	—	—	80	mA
Highレベル出力許容電流 (1端子あたりの平均値)	全出力端子(注1) 通常駆動	—	—	-2.0	mA	
	全出力端子(注2) 高駆動	—	—	-3.8		
	全出力端子(注3) 高速インタフェース用高駆動	—	—	-7.5		
Highレベル出力許容電流 (1端子あたりの最大値)	全出力端子(注1) 通常駆動	—	—	-4.0	mA	
	全出力端子(注2) 高駆動	—	—	-7.6		
	全出力端子(注3) 高速インタフェース用高駆動	—	—	-15		
Highレベル出力許容電流(総和)	全出力端子の総和	ΣI _{OH}	—	—	-80	mA

駆動能力制御レジスタ(DSCRx)にてポート駆動能力を設定した際のデータです。出カインピーダンスは以下となります。
 通常駆動 > 高駆動 > 高速インタフェース用高駆動

【使用上の注意】 MCUの信頼性を確保するため、出力電流値は表 63.8の値を超えないようにしてください。
 注1. 通常駆動が選択できる端子で通常駆動を設定した場合の値
 注2. 通常駆動が選択できる端子で高駆動を設定した場合、あるいは高駆動固定の端子の値
 注3. 高速インタフェース用高駆動設定ができる端子で、高速インタフェース用高駆動設定をした場合の値

DC特性

表45.13 熱抵抗値(参考値)

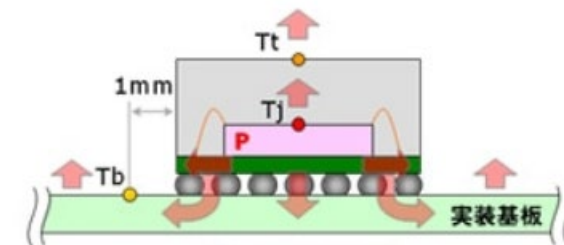
条件 : VCC = 2.7 ~ 5.5V, VCC_USB = 2.7 ~ 5.5V, AVCC0 = AVCC1 = AVCC2 = 3.0 ~ 5.5V,
 VSS = VSS_USB = AVSS0 = AVSS1 = AVSS2 = 0V,
 $T_a = T_{opr}$

項目	パッケージ	記号	min	typ	max	単位	測定条件
熱抵抗	144ピンLFQFP (PLQP0144KA-B)	θ_{ja}	—	—	32.4	°C/W	JEDEC規格に則った熱抵抗を記載しております。 詳細は以下をご参照下さい。 <放熱のメカニズム Renesas>
	112ピンLQFP (PLQP0112JA-B)		—	—	33.8		
	100ピンLFQFP (PLQP0100KB-B)		—	—	35.0		
	80ピンLFQFP (PLQP0080KB-B)		—	—	36.3		
	80ピンLQFP (PLQP0080JA-A)		—	—	35.7		
	64ピンLFQFP (PLQP0064KB-C)		—	—	37.9		
	144ピンLFQFP (PLQP0144KA-B)	ψ_{jt}	—	—	0.6		
	112ピンLQFP (PLQP0112JA-B)		—	—	0.6		
	100ピンLFQFP (PLQP0100KB-B)		—	—	0.8		
	80ピンLFQFP (PLQP0080KB-B)		—	—	0.8		
	80ピンLQFP (PLQP0080JA-A)		—	—	0.8		
	64ピンLFQFP (PLQP0064KB-C)		—	—	0.8		

JEDEC規格に則った熱抵抗を記載しております。
 詳細は以下をご参照下さい。
 <放熱のメカニズム | Renesas>

$$\theta_{ja} = (T_j - T_a) / P$$

$$\psi_{jt} = (T_j - T_t) / P$$



Ta: 発熱源の影響を受けない場所の温度

注. 数値は4層の実装ボードを想定した参考値です。熱抵抗は実装ボードの層数やサイズなどの環境に依存しますので、環境の詳細については、JEDEC規格を参照してください。

