

2010年8月19日

「V850E2/MN4」の仕様

| 品名 | | V850E2/MN4 | | | |
|---------------|---|--|--|-----------------|------------|
| | | UPD70F3510 | UPD70F3512 | UPD70F3514 | UPD70F3515 |
| CPU | コア | V850E2M | | V850E2M x 2 | |
| | 最小命令 実行時間 | 5ns (200MHz 動作時) | | | |
| 内部 メモリ | フラッシュ・メモリ (MB) | 1 | | 1 | 2 |
| | RAM (KB) | 64 + 64(低速) | | 64 x 2 + 64(低速) | |
| 外部バス・インタフェース | | SRAM/SDRAM 対応セパレート・バス x 2 (データ・バス : 32本 x 2) | | | |
| I/O ポート | | 入力 7, 入出力 181 | | | |
| タイマ | 16ビット・タイマ | 16チャンネル x 4ユニット | | | |
| | 32ビット・タイマ | 4チャンネル x 1ユニット | | | |
| | 16ビット・エンコード・ タイマ | 2 | | | |
| | WDT | 1 | | 2 | |
| シリアル | FIFO 付き UART : 4 FIFO 付き CSI : 4 UART : 6 CSI : 6 I2C : 6 | | FIFO 付き UART : 4 FIFO 付き CSI : 4 UART : 6 CSI : 6 I2C : 6 CAN : 2 | | |
| | | | CAN : 2 | | |
| A/D コンバータ | | 10ビット分解能 x 12 (AVDD が 5V 時は 12ビット分解能も可) | | | |
| DMA コントローラ | | 16 | | | |
| イーサネット・コントローラ | | - | 1 (10/100 Base) | | |
| USB コントローラ | | USB2.0 ファンクション・コントローラ(フルスピード) : 1 USB2.0 ホスト・コントローラ(フルスピード) : 1 | | | |
| オンチップ・デバッグ | | あり | | | |
| 動作周波数 | | 144M ~ 200MHz (PLL20 逡倍) | | | |

| 品名 | V850E2/MN4 | | | |
|--|---|------------|------------|------------|
| | UPD70F3510 | UPD70F3512 | UPD70F3514 | UPD70F3515 |
| 動作電源電圧 | VDD = 1.1 ~ 1.3 V EVDD = 3.0 ~ 3.6 V AVDD = 3.0 ~ 3.6 V / 4.5 ~ 5.5 V | | | |
| パッケージ | 304 ピン FBGA (19x19mm) | | | |
| ※チャンネル数は製品に搭載されている数を表しています。実際に使用可能な数は端子兼用により異なります。 | | | | |

以上