

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

---

# SH7262/SH7264 グループ

## シリアルサウンドインタフェース スレーブレシーバ設定例

---

### 要旨

本アプリケーションノートは、SH7262/SH7264 のシリアルサウンドインタフェース (SSI) を使用したスレーブレシーバ設定例について説明します。

### 動作確認デバイス

SH7262/SH7264

以下、総称して「SH7264」として説明します。

### 目次

1. はじめに .....	2
2. 応用例の説明 .....	3
3. 参考プログラムリスト .....	12
4. 参考ドキュメント .....	20

## 1. はじめに

### 1.1 仕様

シリアルサウンドインタフェース (SSI) をスレーブレシーバモードに設定し、PCM データの受信を行います。

SSI からのデータ転送にはダイレクトメモリアクセスコントローラ (DMAC) を使用します。

### 1.2 使用機能

- シリアルサウンドインタフェース (SSI)
- ダイレクトメモリアクセスコントローラ (DMAC)
- 汎用入出力ポート
- 割り込みコントローラ

### 1.3 適用条件

マイコン	SH7262/SH7264
動作周波数	内部クロック : 144 MHz バスクロック : 72 MHz 周辺クロック : 36 MHz
統合開発環境	ルネサステクノロジ製 High-performance Embedded Workshop Ver.4.04.01
C コンパイラ	ルネサステクノロジ製 SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.02 Release00
コンパイルオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -fpu=single -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

### 1.4 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。合わせて参照してください。

- SH7262/SH7264 グループ 初期設定例
- SH7262/SH7264 グループ シリアルサウンドインタフェース マスタトランスミッタ設定例
- SH7262/SH7264 グループ シリアルサウンドインタフェース マスタトランシーバ設定例

## 2. 応用例の説明

本応用例ではシリアルサウンドインタフェース (SSI) をサンプリング周期 44.1kHz に設定し、スレーブレシーバとして動作します。

### 2.1 SSI の動作概要

SSI の特長は以下の通りです。

- チャンネル数 : 4 チャンネル
- 動作モード : 非圧縮モード  
非圧縮モードはチャンネルに分割されるシリアルオーディオストリームをサポートします。
- トランスミッタまたはレシーバいずれとしても動作可能
- チャンネル 0 は全二重通信が可能
- シリアルバスフォーマットを使用可能
- データバッファとシフトレジスタ間は非同期転送
- シリアルバスインタフェースで使用されるクロックの分周比が選択可能
- DMAC または割り込みで、データ送受信を制御可能
- オーバサンプルクロックを以下の端子から選択可能  
AUDIO\_CLK  
AUDIO\_X1、AUDIO\_X2
- 送信部、受信部に 8 段 FIFO バッファ内蔵

図 1 に SSI のブロック図を示します。

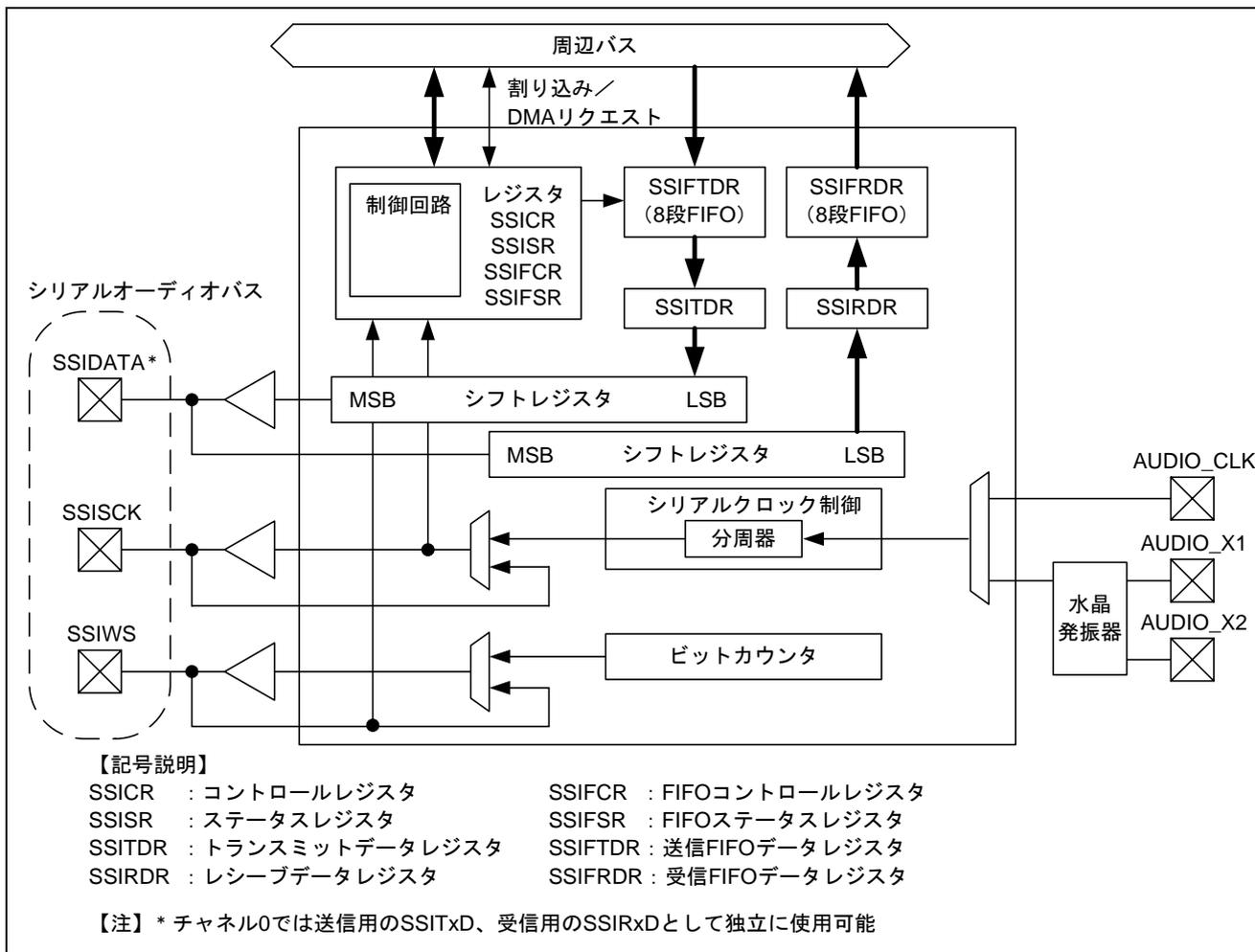


図1 SSIのブロック図

### 2.2 使用機能の設定手順

図 2 に SSI 設定フロー例を、図 3 に DMAC 設定フロー例を示します。

なお、各レジスタの詳細は「SH7262 グループ、SH7264 グループ ハードウェアマニュアル」を参照してください。

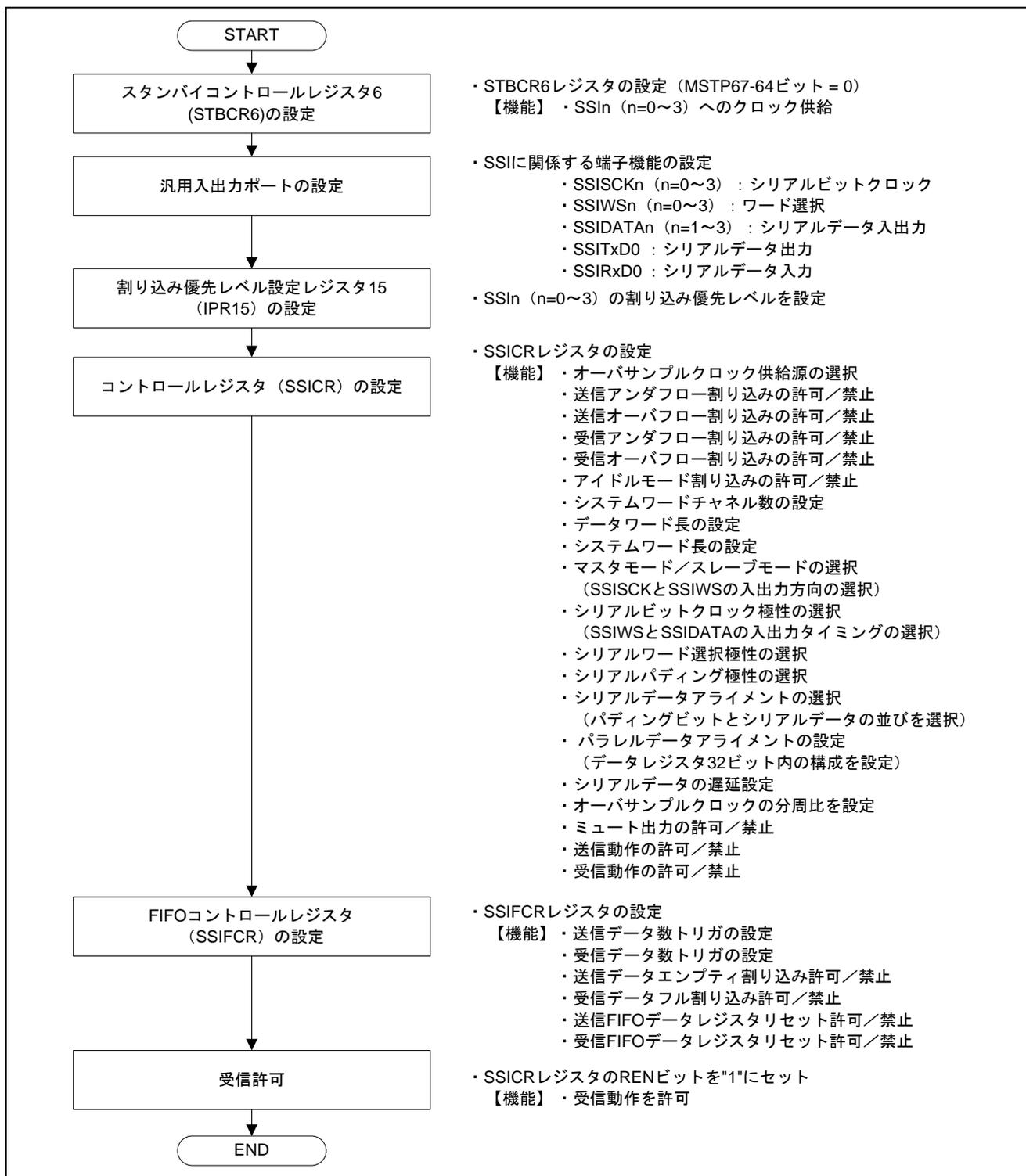


図2 SSI 設定フロー例

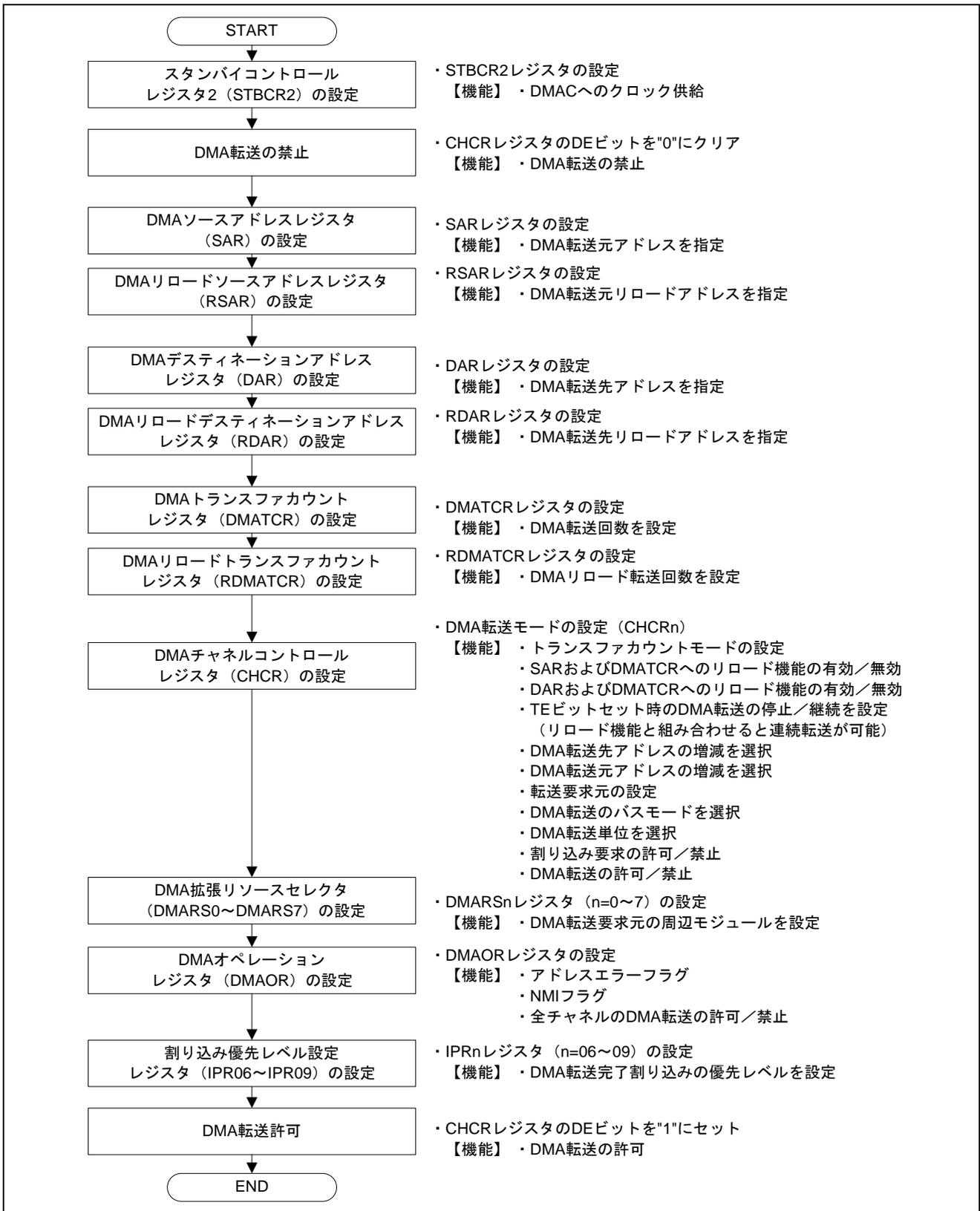


図3 DMAC 設定フロー例

## 2.3 参考プログラムの動作

参考プログラムでは、SSIDATA2 端子から受信したデータワードは SSI チャンネル 2 のレシーブデータレジスタ (SSIRD) を経由して、受信 FIFO データレジスタ (SSIFRDR) に転送されます。SSIFRDR レジスタにデータが転送されると、SSI は DMA 転送要求 (受信データフル割り込み) を使用して DMAC チャンネル 2 を起動します。

DMAC の転送先には 10 サンプル (40 バイト) 分の受信バッファを設定します。受信バッファは 2 面構成で交互に切り替えながら連続受信します。受信バッファのデータは、DMA 転送完了割り込みで読み出します。

参考プログラムの SSI 設定を以下に示します。

- 使用チャンネル：チャンネル 2
- 動作モード：スレーブレシーバ
- データ送信制御方法：DMAC
- データワード長：16 ビット
- システムワード長：32 ビット
- パディングビット：“L”レベル
- SSIWS 信号と SSIDATA 信号間の遅延なし
- SSIWS 信号と SSIDATA 信号は SSISCK 信号の立ち下がりで変化

図 4に参考プログラムの入力波形を、図 5にブロック図を示します。

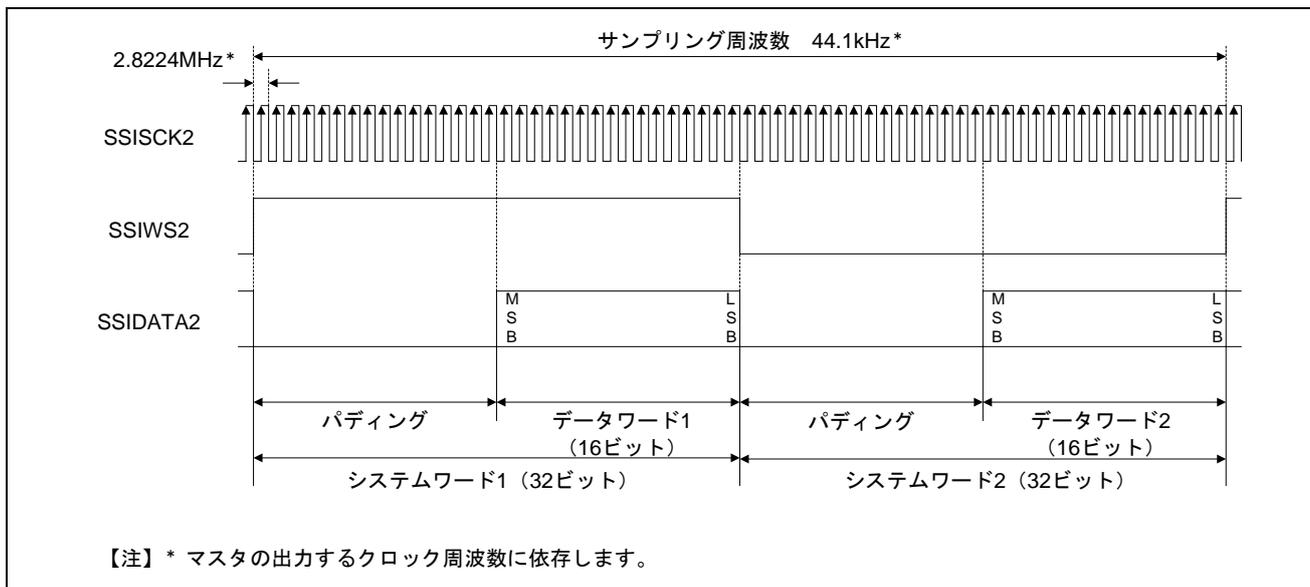


図4 参考プログラムの出力波形

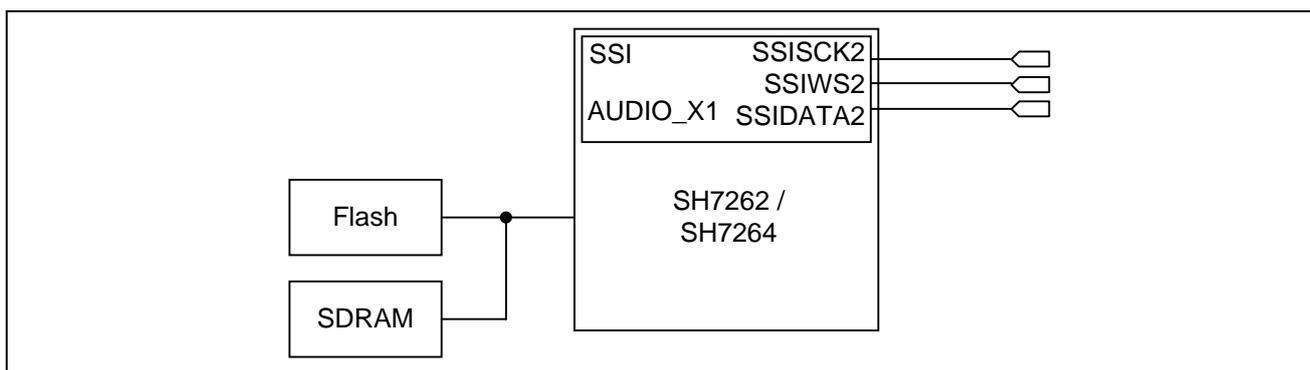


図5 ブロック図

## 2.4 参考プログラムの処理手順

表 1 に参考プログラムの SSI レジスタ設定を、表 2 に参考プログラムの DMAC レジスタ設定を示します。また、図 6 に参考プログラムの処理フローを示します。

表1 参考プログラムの SSI レジスタ設定

レジスタ名	アドレス	設定値	機能
コントロール レジスタ 2 (SSICR_2)	H'FFFF1000	H'0C0B 1520	<ul style="list-style-type: none"> <li>● CKS ビット= B'0 (スレーブモードのため設定不要)</li> <li>● TUIEN ビット= B'0 (送信アンダフロー割り込み禁止)</li> <li>● TOIEN ビット= B'0 (送信オーバフロー割り込み禁止)</li> <li>● RUIEN ビット= B'1 (受信アンダフロー割り込み許可)</li> <li>● ROIEN ビット= B'1 (受信オーバフロー割り込み許可)</li> <li>● IIEN ビット= B'0 (アイドルモード割り込み禁止)</li> <li>● CHNL[1:0]ビット= B'00 (各システムワードは 1 チャネルで構成)</li> <li>● DWL[2:0]ビット= B'001 (データワード長 : 16 ビット)</li> <li>● SWL[2:0]ビット= B'011 (システムワード長 : 32 ビット)</li> <li>● SCKD ビット= B'0 (シリアルビットクロック入力、スレーブモード)</li> <li>● SWSD ビット= B'0 (シリアルワード選択入力、スレーブモード)</li> <li>● SCKP ビット= B'0 (SSIWS と SSIDATA は SSISCK の立ち上がりエッジでサンプリング)</li> <li>● SWSP ビット= B'1 (SSIWS は、第 1 チャネルではハイレベル、第 2 チャネルはローレベル)</li> <li>● SPDP ビット= B'0 (パディングビットはローレベル)</li> <li>● SDTA ビット= B'1 (パディングビット、シリアルデータの順に送受信)</li> <li>● PDTA ビット= B'0 (パラレルデータの下位側を先行して送受信)</li> <li>● DEL ビット= B'1 (SSIWS と SSIDATA 間の遅延なし)</li> <li>● CKDV ビット[3:0]= B'0010 (オーバサンプルクロックは 4 分周)</li> <li>● MUEN ビット= B'0 (非ミュート状態)</li> <li>● TEN ビット= B'0 (送信動作を禁止)</li> <li>● REN ビット= B'0 (受信動作を禁止)</li> </ul>
		H'0C0B 1521	<ul style="list-style-type: none"> <li>● REN ビット= B'1 (受信動作を許可)</li> </ul>
FIFO コントロール レジスタ 2 (SSIFCR_2)	H'FFFF 1010	H'0000 0004	<ul style="list-style-type: none"> <li>● TTRG[1:0]ビット= B'00 (送信データ数トリガ : 7)</li> <li>● RTRG[1:0]ビット= B'00 (受信データ数トリガ : 1)</li> <li>● TIE ビット= B'0 (送信データエンプティ割り込み禁止)</li> <li>● RIE ビット= B'1 (受信データフル割り込み許可)</li> <li>● TFRST ビット= B'0 (送信 FIFO リセット動作禁止)</li> <li>● RFRST ビット= B'0 (受信 FIFO リセット動作禁止)</li> </ul>

表2 参考プログラムのDMAC レジスタ設定

レジスタ名	アドレス	設定値	機能
DMA チャンネルコントロールレジスタ_2 (CHCR_2)	H'FFFE 102C	H'0000 0000	<ul style="list-style-type: none"> <li>DE ビット= B'0 (DMA 転送を禁止)</li> </ul>
		H'1010 4814	<ul style="list-style-type: none"> <li>TC ビット= B'0 (1 回転送)</li> <li>RLDSAR ビット= B'0 (SAR のリロード機能無効)</li> <li>RLDDAR ビット= B'1 (DAR のリロード機能有効)</li> <li>DAF ビット、SAF ビット= B'00 (未使用)</li> <li>DO ビット= B'0 (未使用)</li> <li>TL ビット= B'0 (未使用)</li> <li>TEMASK ビット= B'1 (TE ビットがセットされても DMA 転送を継続)</li> <li>HE ビット、HIE ビット= B'00 (未使用)</li> <li>AM ビット、AL ビット= B'00 (未使用)</li> <li>DM[1:0]ビット= B'01 (デスティネーションアドレス増加)</li> <li>SM[1:0]ビット= B'00 (ソースアドレス固定)</li> <li>RS[3:0]ビット= B'1000 (DMA 拡張リソース選択)</li> <li>DL ビット、DS ビット= B'00 (未使用)</li> <li>TB ビット= B'0 (サイクルスチールモード)</li> <li>TS[1:0]ビット= B'10 (ロングワード転送)</li> <li>IE ビット= B'1 (割り込み要求許可)</li> <li>DE ビット= B'0 (DMA 転送禁止)</li> </ul>
		H'1010 4815	<ul style="list-style-type: none"> <li>DE ビット= B'1 (DMA 転送許可)</li> </ul>
DMA ソースアドレスレジスタ_2 (SAR_2)	H'FFFE 1020	H'FFFF 101C	<ul style="list-style-type: none"> <li>転送元開始アドレスに SSIFRDR レジスタ 2 を設定</li> </ul>
DMA デスティネーションアドレスレジスタ_2 (DAR_2)	H'FFFE 1024	内蔵 RAM	<ul style="list-style-type: none"> <li>転送先開始アドレスに内蔵 RAM 領域を設定</li> </ul>
DMA リロードデスティネーションアドレスレジスタ_2 (RDAR_2)	H'FFFE 1124	内蔵 RAM	<ul style="list-style-type: none"> <li>リロード用転送先開始アドレスに内蔵 RAM 領域を設定</li> </ul>
DMA トランスファカウントレジスタ_2 (DMATCR_2)	H'FFFE 1028	H'0000 000A	<ul style="list-style-type: none"> <li>転送回数 10 回</li> </ul>
DMA リロードトランスファカウントレジスタ_2 (RDMATCR_2)	H'FFFE 1128	H'0000 000A	<ul style="list-style-type: none"> <li>転送回数 10 回</li> </ul>
DMA オペレーションレジスタ (DMAOR)	H'FFFE 1200	H'0001	<ul style="list-style-type: none"> <li>CMS[1:0]ビット= B'00 (通常モード)</li> <li>PR[1:0]ビット= B'00 (チャンネル優先順位: 固定モード 1)</li> <li>AE ビット= B'0 (アドレスエラーフラグクリア)</li> <li>NMIF ビット= B'0 (NMI 割り込みクリア)</li> <li>DME ビット= B'1 (全チャンネルの DMA 転送許可)</li> </ul>
DMA 拡張リソースセクタ 1 (DMARS1)	H'FFFE 1304	H'002B	<ul style="list-style-type: none"> <li>DMA チャンネル 2 の転送要求元に SSI チャンネル 2 を設定</li> </ul>

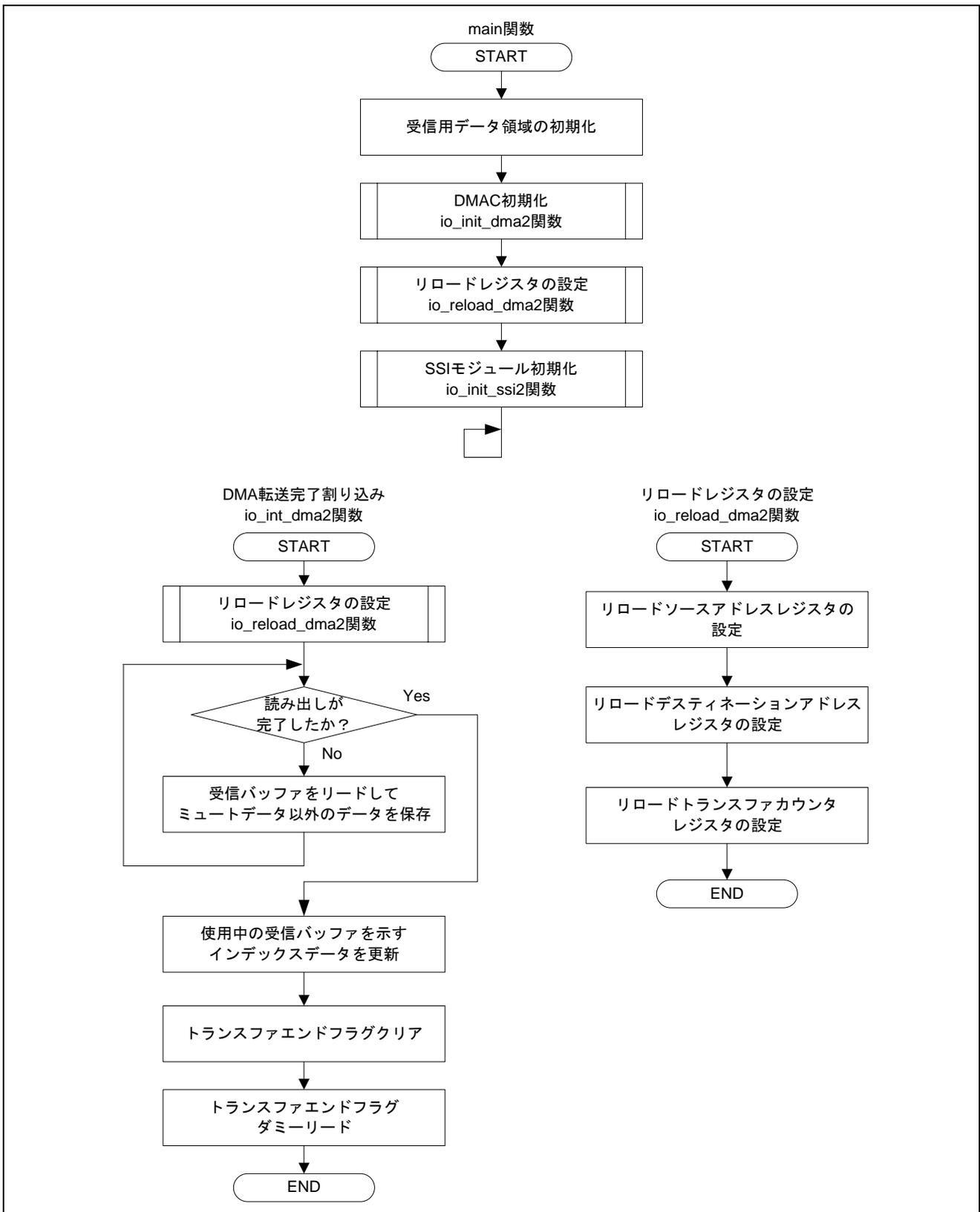


図6 参考プログラムの処理フロー

### 3. 参考プログラムリスト

#### 3.1 サンプルプログラムリスト"main.c" (1)

```

1  /*"FILE COMMENT"***** Technical reference data *****
2  *
3  *   System Name : SH7264 Sample Program
4  *   File Name   : main.c
5  *   Abstract    : SSI スレーブレシーバ設定例
6  *   Version     : 1.00.00
7  *   Device      : SH7262/SH7264
8  *   Tool-Chain  : High-performance Embedded Workshop (Ver.4.04.01).
9  *               : C/C++ compiler package for the SuperH RISC engine family
10 *               :                               (Ver.9.02 Release00).
11 *   OS          : None
12 *   H/W Platform: M3A-HS64G50(CPU board)
13 *   Disclaimer  :
14 *               <注意事項>
15 *               本サンプルプログラムはすべて参考資料であり、
16 *               その動作を保証するものではありません。
17 *               本サンプルプログラムはお客様のソフトウェア開発時の
18 *               技術参考資料としてご利用ください。
19 *
20 *   The information described here may contain technical inaccuracies or
21 *   typographical errors. Renesas Technology Corporation and Renesas Solutions
22 *   assume no responsibility for any damage, liability, or other loss rising
23 *   from these inaccuracies or errors.
24 *
25 *   Copyright (C) 2009 Renesas Technology Corp. All Rights Reserved
26 *   AND Renesas Solutions Corp. All Rights Reserved
27 *
28 *   History     : Jan.29,2009 Ver.1.00.00
29 * "FILE COMMENT END"*****
30 #include <string.h>
31 #include "iodefine.h" /* High-performance Embedded Workshop で自動生成されるファイルです。 */
32
33 /* ==== マクロ宣言 ==== */
34 #define SSI_DATASIZE 40u
35 #define SSI_MUTEDATA 0x00000000ul
36
37 /* ==== プロトタイプ宣言 ==== */
38 void main(void);
39 void io_init_ssi2(void);
40 void io_init_dma2(void *src, void *dst, size_t size);
41 void io_reload_dma2(void *src, void *dst, size_t size);
42
43 /* ==== 変数宣言 ==== */
44 unsigned long Buff[2][SSI_DATASIZE/sizeof(unsigned long)]; /* 受信バッファ */
45 unsigned int BuffIdx; /* 受信中のバッファを示すインデックス */
46 unsigned long RcvData[100]; /* ミュートを除く受信データを保存する領域 */
47 unsigned int RcvCnt; /* 保存した受信データ数 */
48

```

### 3.2 サンプルプログラムリスト"main.c" (2)

```

49  /*"FUNC COMMENT"*****
50  * ID      :
51  * Outline : main
52  *-----
53  * Include : #include "iodefine.h"
54  *-----
55  * Declaration : void main(void);
56  *-----
57  * Description : SSI モジュール初期化後、データ受信を行います。
58  *-----
59  * Argument   : void
60  *-----
61  * Return Value: void
62  *"FUNC COMMENT END"*****/
63 void main(void)
64 {
65     RcvCnt = 0u;                /* 受信データ数 */
66     BuffIdx = 0u;              /* 受信バッファのインデックス */
67     /* ==== DMAC の初期化/転送許可設定 ==== */
68     io_init_dma2( (void *)&SSIF2.SSIFRDR, /* ソースアドレス */
69                 Buff[BuffIdx],          /* デスティネーションアドレス */
70                 SSI_DATASIZE);         /* バイト数 */
71     io_reload_dma2( (void *)&SSIF2.SSIFRDR,
72                   Buff[BuffIdx^1u],
73                   SSI_DATASIZE);
74
75     /* ==== SSI2 初期化 ==== */
76     io_init_ssi2();
77
78     while(1){
79         /* Program end */
80     }
81 }
82
83 /*"FUNC COMMENT"*****
84 * ID      :
85 * Outline : SSI モジュール初期化
86 *-----
87 * Include : #include "iodefine.h"
88 *-----
89 * Declaration : void io_init_ssi2(void);
90 *-----
91 * Description : スレーブレシーバモードでデータ転送します。
92 *              : サンプリング周期は 44.1kHz です。
93 *-----
94 * Argument   : void
95 *-----
96 * Return Value: void
97 *"FUNC COMMENT END"*****/

```

### 3.3 サンプルプログラムリスト"main.c" (3)

```

98 void io_init_ssi2(void)
99 {
100 /* ---- SSI クロック供給 ---- */
101 CPG.STBCR6.BIT.MSTP65 = 0u; /* SSIF2 */
102
103 /* ----SSSI 端子機能選択 ---- */
104 PORT.PFCR0.BIT.PF3MD = 2u; /* SSISCK2 */
105 PORT.PFCR1.BIT.PF4MD = 2u; /* SSIWS2 */
106 PORT.PFCR1.BIT.PF5MD = 2u; /* SSIDATA2 */
107
108 /* ---- SSI 割り込みレベル設定 ---- */
109 INTC.IPR15.BIT._SSI2 = 1u; /* ssi2 */
110
111 /* ---- コントロールレジスタ(SSICR) ---- */
112 SSIF2.SSICR.LONG = 0x0C0B1520ul;
113 /*
114 bit31 : reserve 0
115 bit30 : CKS : 0----- AUDIO_X1 入力[未使用]
116 bit29 : TUIEN : 0----- 送信アンダフロー割り込み禁止
117 bit28 : TOIEN : 0----- 送信オーバフロー割り込み禁止
118 bit27 : RUIEN : 1----- 受信アンダフロー割り込み許可
119 bit26 : ROIEN : 1----- 受信オーバフロー割り込み許可
120 bit25 : IIEN : 0----- アイドルモード割り込み禁止
121 bit24 : reserve 0
122 bit23-22 : CHNL : B'00----- 各システムワードは 1 チャンネル
123 bit21-19 : DWL : B'001----- データワード長は 16 ビット
124 bit18-16 : SWL : B'011----- システムワード長は 32 ビット
125 bit15 : SCKD : 0----- シリアルビットクロック入力、スレーブモード
126 bit14 : SWSD : 0----- シリアルワード WS 入力、スレーブモード
127 bit13 : SCKP : 0----- SSISCK の立ち上がりでサンプリング
128 bit12 : SWSP : 1----- 第一チャンネルは"H"、第二チャンネルは"L"
129 bit11 : SPDP : 0----- パディングビットは"L レベル"
130 bit10 : SDTA : 1----- パディングビット、シリアルデータの順に送受信
131 bit9 : PDTA : 0----- パラレルデータの上位側を先行して送受信
132 bit8 : DEL : 1----- SSIWS と SSIDATA 間の遅延なし
133 bit7-4 : CKDV : B'0010----- サンプルクロック分周比 AUDIOφ/4[未使用]
134 bit3 : MUEN : 0----- ミュート状態ではない[未使用]
135 bit2 : reserve 0
136 bit1 : TEN : 0----- 送信動作 禁止
137 bit0 : REN : 0----- 受信動作 禁止
138 */

```

### 3.4 サンプルプログラムリスト"main.c" (4)

```

139  /* ---- FIFO コントロールレジスタ設定 (SSIFCR) ---- */
140  SSIF2.SSIFCR.LONG = 0x00000004ul;
141  /*
142      bit31-8 : reserve 0
143      bit7-6  : TTRG : B'00----- 送信データ数トリガ 7
144      bit5-4  : RTRG : B'00----- 受信データ数トリガ 1
145      bit3    : TIE  : 0----- 送信データエンプティ割り込み要求を禁止
146      bit2    : RIE  : 1----- 受信データフル割り込み要求を許可
147      bit1    : TFRST: 0----- 送信 FIFO データレジスタリセット禁止
148      bit0    : RFRST: 0----- 受信 FIFO データレジスタリセット禁止
149  */
150  /* ---- 受信開始 ---- */
151  SSIF2.SSICR.BIT.REN = 1u;
152
153  }
154  /*"FUNC COMMENT"*****
155  * ID      :
156  * Outline : SSI 割り込み
157  *-----
158  * Include : #include "iodefine.h"
159  *-----
160  * Declaration : void io_int_ssi2(void);
161  *-----
162  * Description : SSI 割り込み処理を行います。
163  *-----
164  * Argument   : void
165  *-----
166  * Return Value: void
167  *"FUNC COMMENT END"*****
168  void io_int_ssi2(void)
169  {
170      /* 受信アンダフローエラー */
171      if(SSIF2.SSISR.BIT.RUIRQ == 1u){
172          SSIF2.SSISR.BIT.RUIRQ = 0u;
173          while(1){
174              /* dead loop */
175          }
176      }
177      /* 受信オーバフローエラー */
178      if(SSIF2.SSISR.BIT.ROIQR == 1u){
179          SSIF2.SSISR.BIT.ROIQR = 0u;
180          while(1){
181              /* dead loop */
182          }
183      }
184  }

```

### 3.5 サンプルプログラムリスト"main.c" (5)

```

185  /*"FUNC COMMENT"*****
186  * ID      :
187  * Outline : DMA 転送初期設定
188  *-----
189  * Include : #include "iodefine.h"
190  *-----
191  * Declaration : void io_init_dma2(void *src, void *dst, size_t size);
192  *-----
193  * Description : ソースアドレス src からデスティネーションアドレス dst へ
194  *              : size バイト分 DMAC による転送を行います。
195  *              : DMA 転送完了後もデータ転送を継続しますがリロードレジスタの設定は
196  *              : 別途行う必要があります。
197  *              : DMA 転送の完了割り込みは許可します。
198  *              : 転送サイズはロングワードとし、転送要求元は SSI2 を設定します。
199  *              : なお、転送サイズとソース/デスティネーションアドレスの
200  *              : アライメントが一致しない場合の動作は保証しません。
201  *-----
202  * Argument : void *src   : ソースアドレス
203  *           : void *dst   : デスティネーションアドレス
204  *           : size_t size : 転送サイズ (バイト)
205  *-----
206  * Return Value: void
207  *"FUNC COMMENT END"*****/
208 void io_init_dma2(void *src, void *dst, size_t size)
209 {
210     /* ---- スタンバイコントロールレジスタ 2 の設定 ---- */
211     CPG.STBCR2.BIT.MSTP8 = 0u;          /* DMAC のモジュールストップ解除*/
212
213     /* ---- DMA 転送禁止 ---- */
214     DMAC.CHCR2.BIT.DE = 0u;
215
216     /* ---- DMA ソースアドレスレジスタの設定 ---- */
217     DMAC.SAR2.LONG = (unsigned long)src;
218
219     /* ---- DMA デスティネーションアドレスレジスタの設定 ---- */
220     DMAC.DAR2.LONG = (unsigned long)dst;
221
222     /* ---- DMA トランスファカウンタレジスタの設定 ---- */
223     DMAC.DMATCR2.LONG = size >> 2u;

```

### 3.6 サンプルプログラムリスト"main.c" (6)

```

224
225  /* ---- DMA チャンネルコントロールレジスタ設定 ---- */
226  DMAC.CHCR2.LONG = 0x10104814ul;
227  /*
228      bit31   : TC : 0----- 1 回転送
229      bit30   : reserve 0
230      bit29   : RLDSAR : 0----- SAR リロード機能無効
231      bit28   : RLDDAR : 1----- DAR リロード機能有効
232      bit27   : reserve 0
233      bit26   : DAF : 0----- 未使用
234      bit25   : SAF : 0----- 未使用
235      bit24   : reserve 0
236      bit23   : DO : 0----- 未使用
237      bit22   : TL : 0----- 未使用
238      bit21   : reserve 0
239      bit20   : TEMASK : 1----- TE ビットセット後も DMA 転送継続
240      bit19   : HE : 0----- 未使用
241      bit18   : HIE : 0----- 未使用
242      bit17   : AM : 0----- 未使用
243      bit16   : AL : 0----- 未使用
244      bit15-14 : DM[1:0] : B'01----- 転送先アドレス増加
245      bit13-12 : SM[1:0] : B'00----- 転送元アドレス固定
246      bit11-8  : RS[3:0] : B'1000----- DMA 拡張リソースセクタ
247      bit7     : DL : 0----- 未使用
248      bit6     : DS : 0----- 未使用
249      bit5     : TB : 0----- サイクルスチールモード
250      bit4-3   : TS : B'10----- ロングワード転送
251      bit2     : IE : 1----- 割り込み許可
252      bit1     : TE : 0----- トランスファエンドフラグ
253      bit0     : DE : 0----- DMA 転送禁止
254  */
255  /* ----DMA 拡張リソースセクタ 0 の設定---- */
256  DMAC.DMARS1.BIT.CH2MID = 0x0Au;          /* MID = SSI2 */
257  DMAC.DMARS1.BIT.CH2RID = 0x03u;        /* RID */
258
259  /* ----DMA オペレーションレジスタの設定---- */
260  DMAC.DMAOR.WORD &= 0xFFF9u;          /* AE,NMIF ビットクリア */
261  DMAC.DMAOR.BIT.DME = 1u;            /* 全チャンネルの DMA 転送を許可 */
262
263  /* ---- 割り込み優先レベル設定レジスタの設定 ---- */
264  INTC.IPR06.BIT._DMAC2 = 1u;
265  /* ---- DMA の実行 ---- */
266
267  DMAC.CHCR2.BIT.DE = 1ul;            /* DMA 転送許可 */
268  }

```

### 3.7 サンプルプログラムリスト"main.c" (7)

```

269
270 /*"FUNC COMMENT"*****
271 * ID      :
272 * Outline : DMA 転送リロード設定
273 *-----
274 * Include : #include "iodefine.h"
275 *-----
276 * Declaration : void io_reload_dma2(void *src, void *dst, size_t size);
277 *-----
278 * Description : リロードソースアドレスレジスタおよびリロードデスティネーション
279 *              : アドレスレジスタ、リロードトランスファカウンタレジスタに値を設定
280 *              : します。転送単位はロングワードとします。
281 *              : 転送サイズとソース/デスティネーションアドレスの
282 *              : アライメントが一致しない場合の動作は保証しません。
283 *-----
284 * Argument  : void *src   : ソースアドレス
285 *            : void *dst   : デスティネーションアドレス
286 *            : size_t size : 転送サイズ (バイト)
287 *-----
288 * Return Value: void
289 /*"FUNC COMMENT END"*****/
290 void io_reload_dma2(void *src, void *dst, size_t size)
291 {
292     /* ---- DMA リロードソースアドレスレジスタの設定 ---- */
293     DMAC.RSAR2.LONG= (unsigned long)src;
294
295     /* ---- DMA リロードデスティネーションアドレスレジスタの設定 ---- */
296     DMAC.RDAR2.LONG= (unsigned long)dst;
297
298     /* ---- DMA リロードトランスファカウンタレジスタの設定 ---- */
299     DMAC.RDMATCR2.LONG= size >> 2u;
300
301 }
302
303 /*"FUNC COMMENT"*****
304 * ID      :
305 * Outline : DMA 転送完了割り込み
306 *-----
307 * Include : #include "iodefine.h"
308 *-----
309 * Declaration : void io_int_dma2(void);
310 *-----
311 * Description : 受信バッファからミュートを除く受信データを読み出します。
312 *-----
313 * Argument  : void
314 *-----
315 * Return Value: void
316 /*"FUNC COMMENT END"*****/

```

### 3.8 サンプルプログラムリスト"main.c" (8)

```

317 void io_int_dma2(void)
318 {
319     volatile unsigned long dummy;
320     unsigned long rdata;
321     int i;
322
323     /* ---- リロードレジスタ更新 ---- */
324     io_reload_dma2((void *)&SSI2.SSIFRDR, Buff[BuffIdx], SSI_DATASIZE);
325
326     /* ---- 受信データの読み出し ---- */
327     for(i=0; i<SSI_DATASIZE/sizeof(unsigned long); i++){
328         rdata = Buff[BuffIdx][i];
329
330         if(SSI_MUTEDATA != rdata){
331             RcvData[RcvCnt++] = rdata;
332             if( RcvCnt >= (sizeof(RcvData)/sizeof(unsigned long)) ){
333                 RcvCnt = 0u;
334             }
335         }
336     }
337     /* ---- 受信バッファのインデックスを更新 ---- */
338     BuffIdx ^= 1u;
339
340     /* ---- トランスファエンドフラグクリア ---- */
341     DMAC.CHCR2.BIT.TE = 0u;
342     dummy = DMAC.CHCR2.BIT.TE;    /* ダミーリード */
343 }
344 /* End of File */

```

#### 4. 参考ドキュメント

- ソフトウェアマニュアル  
SH-2A/SH-2A-FPU ソフトウェアマニュアル Rev.3.00  
(最新版をルネサス テクノロジホームページから入手してください。)
- ハードウェアマニュアル  
SH7262 グループ、SH7264 グループ ハードウェアマニュアル Rev.1.00  
(最新版をルネサス テクノロジホームページから入手してください。)

## ホームページとサポート窓口

ルネサステクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

[csc@renesas.com](mailto:csc@renesas.com)

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.2.24	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

### 本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
  - 1) 生命維持装置。
  - 2) 人体に埋め込み使用するもの。
  - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
  - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444